

PGA302 具有 0V 至 5V 比例输出的传感器信号调节器

1 特性

- 模拟特性：
 - 双通道模拟前端
 - 片上温度传感器
 - 高达 200V/V 的可编程增益
 - 16 位 Σ - Δ 模数转换器
- 数字特性：
 - 3 阶线性补偿算法
 - 用于存放器件配置、校准数据和用户数据的 EEPROM 存储器
 - I²C 接口
 - 通过电源线进行通信和配置的单线接口
- 常规特性：
 - AFE 传感器输入、电源和输出缓冲器诊断
 - 存储器内置自检 (MBIST)
 - 看门狗
 - 电源管理控制

2 应用

- 压力变送器
- 温度变送器
- 流量变送器
- 液位发送器

3 说明

PGA302 是一款低漂移、低噪声、可编程的信号调节器器件，专为各种电阻式电桥传感应用而设计，例如压力、温度和液位传感应用。PGA302 还可支持流量计量应用、使用应变仪负荷传感器的体重秤和强制检测应用，以及其他通用电阻式电桥信号调节应用。

PGA302 提供 2.5V 的电桥激励电压以及具有高达 1mA 可编程电流输出的电流输出源。在输入端，此器件具有两个相同的模拟前端 (AFE) 通道，后面跟着一个 16 位 Σ - Δ ADC。每个 AFE 通道都有一个专用的可编程增益放大器，其增益高达 200V/V。

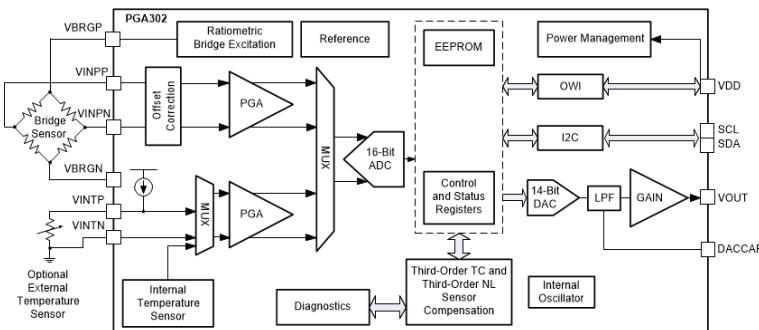
此外，其中一个通道集成了一个传感器失调补偿功能，另一个通道集成了一个内部温度传感器。

在器件的输出端，一个 1.25V 的 14 位 DAC 之后连接了一个比例电压电源输出缓冲器，增益为 4V/V，支持 0V-5V 比例电压系统输出。PGA302 器件采用三阶温度系数 (TC) 和非线性 (NL) 数字补偿算法来校准模拟输出信号。线性化算法所需的所有参数以及其他用户数据都存储在集成的 EEPROM 存储器中。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
PGA302	PW (TSSOP , 16)	5mm × 6.4mm

- (1) 如需更多信息，请参阅 [机械、封装和可订购信息](#)。
 (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



PGA302 简化方框图



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

在系统连接方面，PGA302 器件集成了一个 I²C 接口以及一个单线接口 (OWI)，支持在最终系统校准过程中通过电源线进行通信和配置。此器件在激励输出源、AFE 输入端和电源位置实施了诊断功能。此外还支持系统诊断，如传感器开路/短路。

PGA302 适应各种传感元件类型，如压阻、陶瓷膜、应变仪和钢膜。该器件还可用于加速计、湿度传感器信号调节应用以及某些电流检测、基于分流器的应用。

内容

1 特性	1	5.19 非易失性内存	16
2 应用	1	5.20 诊断 - PGA30x	16
3 说明	1	5.21 典型特性	17
4 引脚配置和功能	4	6 详细说明	18
5 规格	5	6.1 概述	18
5.1 绝对最大额定值	5	6.2 功能方框图	19
5.2 ESD 等级	5	6.3 特性说明	20
5.3 建议运行条件	5	6.4 器件功能模式	40
5.4 热性能信息	6	7 寄存器映射	41
5.5 过压和反向电压保护	6	7.1 编程模型	41
5.6 线性稳压器	6	8 应用和实施	67
5.7 内部基准	6	8.1 应用信息	67
5.8 内部振荡器	6	8.2 典型应用	68
5.9 电桥传感器电源	7	8.3 电源相关建议	70
5.10 温度传感器电源	7	8.4 布局	70
5.11 电桥偏移抵消	9	9 器件和文档支持	72
5.12 P 增益和 T 增益输入放大器 (斩波稳定型)	9	9.1 接收文档更新通知	72
5.13 模数转换器	10	9.2 支持资源	72
5.14 内部温度传感器	11	9.3 商标	72
5.15 电桥电流测量	11	9.4 静电放电警告	72
5.16 单线制接口	12	9.5 术语表	72
5.17 DAC 输出	12	10 修订历史记录	72
5.18 用于 DAC 输出的 DAC 增益	12	11 机械、封装和可订购信息	72

4 引脚配置和功能

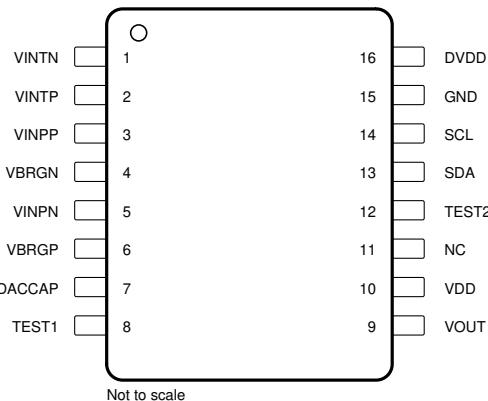


图 4-1. PGA302 PW 封装，16 引脚 TSSOP (顶视图)

表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1	VINTN	I	外部温度传感器 - 负输入
2	VINTP	I	外部温度传感器 - 正输入
3	VINPP	I	电阻式传感器 - 正输入
4	VBRGN	O	电桥驱动负极
5	VINPN	I	电阻式传感器 - 负输入
6	VBRGP	O	电桥驱动正极
7	DACCAP	I/O	DAC LPF 电容器
8	TEST1	O	测试引脚 1
9	VOUT	O	模拟电压输出 (来自 DAC 增益放大器)
10	VDD	P	电源电压
11	NC	-	无连接
12	TEST2	O	测试引脚 2
13	SDA	I/O	I ² C 接口串行数据引脚
14	SCL	I	I ² C 接口串行时钟引脚
15	GND	P	接地
16	DVDD	P	数字逻辑稳压器电容器

5 规格

5.1 绝对最大额定值

请参阅⁽¹⁾

		最小值	最大值	单位
VDD	VDD 电压	-20	20	V
VOUT	VOUT 电压	-20	20	V
	VP_OTP 处的电压	-0.3	8	V
	传感器输入和驱动引脚处的电压	-0.3	5	V
	任何 IO 引脚处的电压	-0.3	2	V
I _{DD} , VOUT 短路	电源电流		25	mA
T _{Jmax}	最大结温		155	°C
T _{stg}	贮存温度	-40	150	°C

(1) 应力超出绝对最大额定值下面列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

				值	单位
V _(ESD)	静电放电	人体放电模型 (HBM) , 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	除引脚 9 和 10 之外的所有引脚	±2000	V
			引脚 9 和 10	±4000	
		充电器件模型 (CDM) , 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	除引脚 1、8、9 和 16 之外的所有引脚	±500	
			引脚 1、8、9 和 16	±750	

(1) JEDEC 文档 JEP155 指出 : 500V HBM 时能够在标准 ESD 控制流程下安全生产。
 (2) JEDEC 文档 JEP157 指出 : 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{DD}	电源电压	4.5	5	5.5 ⁽¹⁾	V
	压摆率	V _{DD} = 0V 至 5V ; V _{DD} 上的去耦电容器 = 10nF		5	V/ns
I _{DD}	电源电流 - 正常运行	VBRG 上无负载 , DAC 上无负载	6.5	10	mA
T _A	工作环境温度		-40	150	°C
	编程温度	EEPROM	-40	140	°C
	启动时间 (包括模拟和数字)	VDD 斜坡速率为 1V/μs		250	μs
	VDD 引脚上的电容器	不包括串联电阻	100		nF

(1) VDD>OVP 时 , 器件中的模拟电路将关断。但是 , 器件内部的数字逻辑将继续运行。该器件将承受 VDD<VDD_ABSMAX 而不会损坏

5.4 热性能信息

热指标 ⁽¹⁾		PGA302	单位
		PW (TSSOP)	
		16 引脚	
$R_{\theta JA}$	结至环境热阻	96.8	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	27.3	°C/W
$R_{\theta JB}$	结至电路板热阻	43.3	°C/W
Ψ_{JT}	结至顶部特征参数	1.2	°C/W
Ψ_{JB}	结至电路板特征参数	42.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [IC 封装热指标](#)应用手册。

5.5 过压和反向电压保护

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
反向电压		-20			V
过压模拟关断	-40°C 至 150°C	5.65			V

5.6 线性稳压器

参数	测试条件	最小值	典型值	最大值	单位
V_{DVDD}	DVDD 电压 - 工作	DVDD 引脚上的电容器 = 100nF	1.75	1.8	1.86
V_{DVDD_POR}	DVDD 电压 - 数字 POR		1.4	1.6	1.75
	DVDD 电压 - 数字 POR 迟滞			0.1	V
V_{VDD_POR}	VDD 电压 - 数字 POR		4		V
	VDD 电压 - 数字 POR 迟滞			0.1	V

5.7 内部基准

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
基准电压 (包括基准缓冲器)		2.5			V
基准初始误差		-0.5%	0.5%		
基准电压 TC		-250	250		ppm/°C
PSRR	VDD 纹波条件： • VDD 直流电平 = 5V • VDD 纹波振幅 = 100mV • VDD 纹波频率范围 : 30Hz 至 50KHz • 使用以下公式计算 PSRR : $20\log_{10}(\text{基准电压振幅}/\text{VDD 纹波振幅})$		-35		dB

5.8 内部振荡器

参数	测试条件	最小值	典型值	最大值	单位
内部振荡器					
内部振荡器频率	$T_A = 25^\circ\text{C}$	8			MHz

参数	测试条件	最小值	典型值	最大值	单位
工作温度范围内的	内部振荡器频率变化	-3%		3%	

5.9 电桥传感器电源

参数	测试条件	最小值	典型值	最大值	单位
电阻电桥传感器的 VBRG 电源					
$V_{BRGP} - V_{BRGN}$	电桥电源电压	$I_{LOAD} = 0\text{mA}$ 至 8.5mA	2.4	2.5	2.6
$P_{MISMATCH}$	电桥电源电压、温度变化和 ADC 基准温度变化之间不匹配	计算漂移失配的过程如下： 1. $VDD = 5V$ 2. 使用 5mV 输出将 $5\text{K}\Omega$ 零 TC 电桥连接到器件 3. 将 P 增益设置为 200V/V 4. 将温度设置为 25°C ，通过对 512 个样本求平均值来测量 ADC 代码 5. 将温度设置为 -40°C ，通过对 512 个样本求平均值来测量 ADC 代码 6. 将温度设置为 125°C ，通过对 512 个样本求平均值来测量 ADC 代码 7. 使用以下公式计算漂移：(温度下的 ADC 代码 - 25°C 下的 ADC 代码)/((25°C 下的 ADC 代码)×(温度 - 25))	-250	+250	$\text{ppm}/^\circ\text{C}$
I_{BRG}	电桥的电流源		8.5		mA
	电桥短路电流限制	$T_A = 25^\circ\text{C}$; $V_{VDD} = 5V$	9	25	mA
C_{BRG}	容性负载	$R_{BRG} = 5\text{k}\Omega$		2	nF

5.10 温度传感器电源

参数	测试条件	最小值	典型值	最大值	单位
温度传感器的 ITEMP 电源⁽¹⁾					
I_{TEMP}	温度传感器的电流电源	控制位 = 0b000 控制位 = 0b001 控制位 = 0b010 控制位 = 0b011 控制位 = 0b1xx	45 90 180 850 关闭	50 100 200 1000 1150	55 110 220 1150 μA

5.10 温度传感器电源 (续)

参数		测试条件	最小值	典型值	最大值	单位
$T_{MISMATCH}$	ITEMP 温度变化与 ADC 基准温度变化不匹配	计算漂移失配的过程如下： 1. $VDD = 5V$ 2. 将 $1k\Omega$ 零 TC 电阻器连接到器件的温度输入引脚 3. 将 T 增益设置为 $1.33V/V$ 4. 将 $ITEMP$ 设置为 $100\mu A$ 5. 将温度设置为 $25^{\circ}C$ ，通过对 512 个样本求平均值来测量 ADC 代码 6. 将温度设置为 $-40^{\circ}C$ ，通过对 512 个样本求平均值来测量 ADC 代码 7. 将温度设置为 $125^{\circ}C$ ，通过对 512 个样本求平均值来测量 ADC 代码 8. 使用以下公式计算漂移：($温度$ 下的 ADC 代码 - $25^{\circ}C$ 下的 ADC 代码)/ $((25^{\circ}C$ 下的 ADC 代码) \times ($温度$ - 25))	-250		+250	ppm/ $^{\circ}C$
Z_{OUT}	输出阻抗	通过设计保证	15			$M\Omega$
C_{TEMP}	容性负载			100		nF

(1) 不适用于 8 引脚封装选项

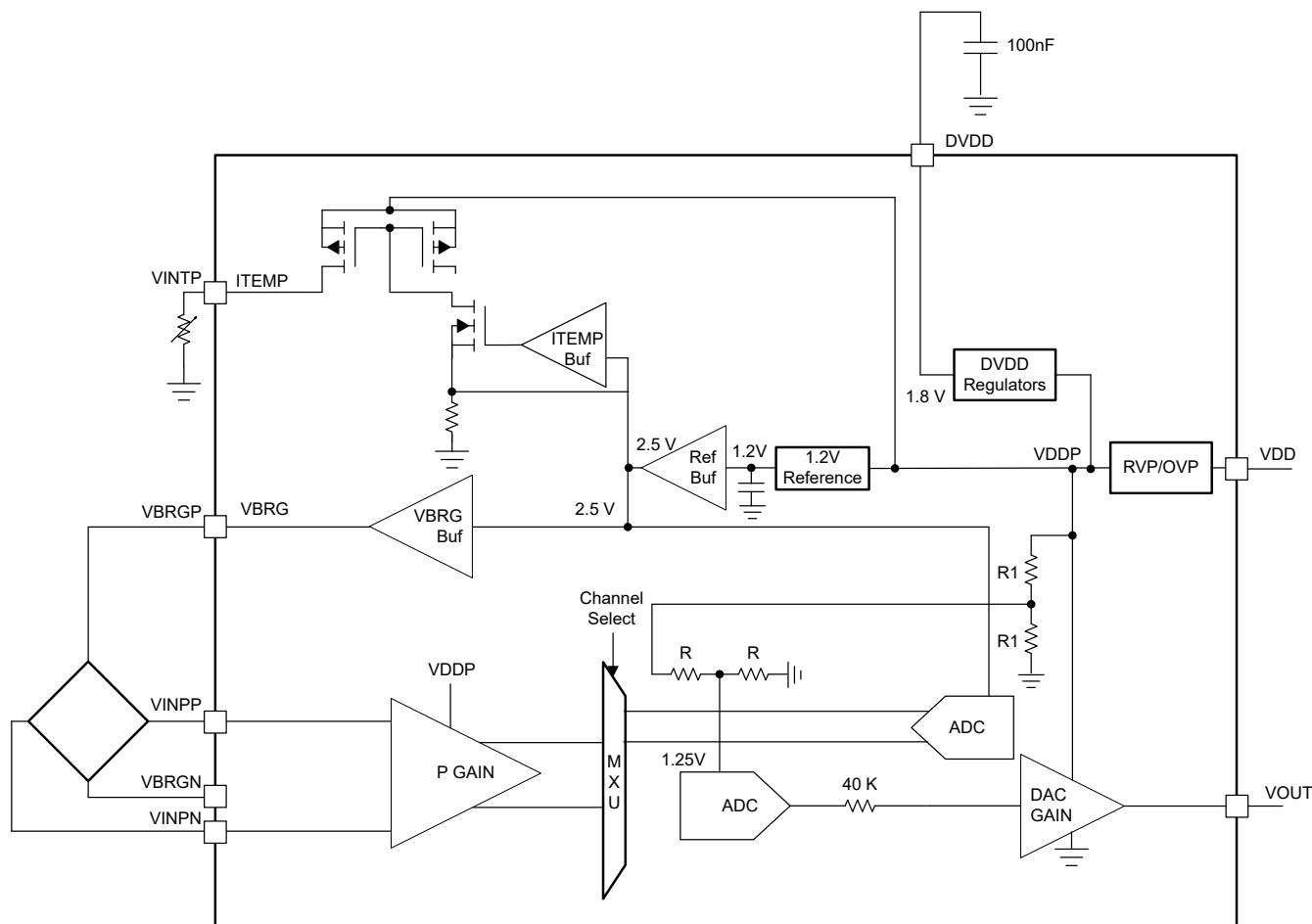


图 5-1. 电桥电源和 ADC 基准均为比例式

5.11 电桥偏移抵消

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
偏移抵消范围		-54.75	+54.75		mV
偏移抵消公差		-10%	+10%		
偏移抵消分辨率 (4 位)		10			mV

5.12 P 增益和 T 增益输入放大器 (斩波稳定型)

参数	测试条件	最小值	典型值	最大值	单位
增益步长 (3 位)	000, 直流时	1.31	1.33	1.35	V/V
	001	1.97	2	2.03	
	010	3.92	4	4.08	
	011	9.6	10	10.4	
	100	19	20	21	
	101	38	40	42	
	110	96	100	104	
	111	185	200	215	

参数	测试条件	最小值	典型值	最大值	单位
带宽	PGAIN = 1.33	680			kHz
	PGAIN = 2	470			
	PGAIN = 4	250			
	PGAIN = 10	104			
	PGAIN = 20	80			
	PGAIN = 40	72			
	PGAIN = 100	30			
	PGAIN = 200	15			
输入失调电压		14			µV
增益温漂	增益 = 200V/V	-250	+250		ppm/°C
输入偏置电流		5			nA
共模电压范围		取决于所选增益、电桥电源和传感器跨度 (1)			V
共模抑制比	F _{CM} = 50Hz ; 由设计确保	110			dB
输入阻抗	通过设计保证	10			MΩ

(1) **P 增益输入和输出下的共模：**

a. 增益输入端正/负极引脚的单端电压应为 +0.02V 至 +4.38V

5.13 模数转换器

参数	测试条件	最小值	典型值	最大值	单位
Σ - Δ 调制器频率		4			MHz
ADC 电压输入范围		-2.5	2.5		V
位数		16			位
-2.5V 差动输入的 ADC 二进制补码	二进制补码	8000 _{hex}			LSB
0V 差动输入的 ADC 二进制补码		0000 _{hex}			LSB
2.5V 差动输入的 ADC 二进制补码		7FFF _{hex}			LSB
输出采样周期 (无延时)	采样周期控制位 = 0b00	96			µs
ADC 多路复用器开关时间		1			µs
有效位数 (ENOB)	计算 ENOB 的过程如下： 1. V _{DD} = 5V 2. 温度 = -40°C、25°C、125°C、150°C 3. 将 5KΩ、零 TC 电桥连接到压差接近零的压力输入引脚器件 4. 将 P 增益设置为 200 V/V 5. 将 ADC 采样周期设置为 96 µs 6. 将输入 MUX 设置为压力通道 7. 测量 ADC 8. 使用以下公式计算 ENOB : 20log10 ((32768/2) / √2) / (ADC 代码 rms)) / 6.02	11.4			位

5.13 模数转换器 (续)

参数	测试条件	最小值	典型值	最大值	单位
在 P 和 T 通道之间存在串扰时的 ENOB	计算存在串扰时的 ENOB 的过程如下： 1. VDD = 5V 2. 温度 = -40°C、25°C、125°C、150°C 3. 将 5KΩ、零 TC 电桥连接到压力输入引脚器件 4. 将 P 增益设置为 200 V/V 5. 将 ADC 采样周期设置为 96 μs 6. 通过 100Ω 源阻抗，将 1kHz、1.25V 共模、1Vpp 的正弦波连接到温度输入引脚器件 7. 将 T 增益设置为 1.33V/V 8. 将输入 MUX 设置为压力通道 9. 测量 ADC 10. 使用以下公式计算 ENOB : $20\log_{10} \left(\frac{(32768/2\sqrt{2})}{(\text{ADC 代码 rms})} \right) / 6.02$		11.4		位
线性度	计算线性度的过程如下： 1. VDD = 5V 2. 温度 = 25°C 3. 将 5KΩ、零 TC 电桥连接到器件的压力输入引脚器件，输入电压范围为满量程的 30% 至 70% 4. 将增益设置为 200 V/V 5. 将 ADC 采样周期设置为 96 μs 6. 将输入 MUX 设置为压力通道 7. 测量 P ADC 8. 计算线性度，即使用端点拟合方法获得的最大偏差		±0.8		%FS

5.14 内部温度传感器

参数	测试条件	最小值	典型值	最大值	单位
内部温度传感器范围		-40	150		°C
增益 (1)	16 位 ADC		20		LSB/°C
偏移			5700		LSB
使用典型增益和偏移值进行校准后的总误差(2)			±6		°C

(1) $ADC = \text{增益} \times \text{温度} + \text{偏移}$

(2) TI 不会对传感器进行校准。用户必须在自己的生产线上对内部温度传感器进行校准。

5.15 电桥电流测量

参数	测试条件	最小值	典型值	最大值	单位
电桥电流范围		0	8500		μA
增益 (如果为 1.33 增益配置 T 增益)			2250		LSB/mA

参数	测试条件	最小值	典型值	最大值	单位
偏移 (如果为 1.33 增益配置 T 增益)		2075		LSB	
总温度漂移	计算总温度漂移的过程： 1. VDD = 5V 2. 温度 = -40°C、25°C、125°C、150°C 3. 将 5KΩ 零 TC 电桥连接到压差接近零的压力输入引脚器件 4. 将 T 增益设置为 1.33V/V 5. 将输入多路复用器设置为电桥电流 6. 测量 T ADC 7. 使用 10Hz 一阶滤波器对 ADC 代码进行滤波 8. 使用以下公式计算总温度漂移：(温度下的 ADC 代码 - 25°C 下的 ADC 代码)/(温度 - 25°C)/(25°C 下的 ADC 代码) × 1e6	600		ppm/°C	

5.16 单线制接口

参数	测试条件	最小值	典型值	最大值	单位
通信波特率		2400	9600		每秒位数
OWI_ENH	OWI 激活高电平		OWI_ENL		V
OWI_ENL	OWI 激活低电平			6.8	V
OWI_LOW	激活信号脉冲低电平时间	OWI_DGL_CNT_SEL = 0 OWI_DGL_CNT_SEL = 1	1 10		ms
OWI_HIGH	激活信号脉冲高电平时间	OWI_DGL_CNT_SEL = 0 OWI_DGL_CNT_SEL = 1	1 10		ms
OWI_VIH	OWI 收发器针对高电平的 Rx 阈值		5.3		V
OWI_VIL	OWI 收发器针对低电平的 Rx 阈值			4.7	V
OWI_IOH	OWI 收发器针对高电平的 Tx 阈值		900	1300	μA
OWI_IOL	OWI 收发器针对低电平的 Tx 阈值		2	5	μA

5.17 DAC 输出

参数	测试条件	最小值	典型值	最大值	单位
DAC 基准电压	比例式基准	0.25 × Vddp		V	
DAC 分辨率			14		位

5.18 用于 DAC 输出的 DAC 增益

参数	测试条件	最小值	典型值	最大值	单位
缓冲器增益 (请参阅图 5-2)		3.9	4	4.3	V/V
增益带宽积	无负载, 无 DACCAP, 标称增益		1		MHz

5.18 用于 DAC 输出的 DAC 增益 (续)

参数	测试条件	最小值	典型值	最大值	单位
偏移误差 (包括 DAC 误差)	<p>计算 $VDD = 5V$ 且 $25^\circ C$ 时的增益非线性, 如下所示:</p> <ol style="list-style-type: none"> 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $819d$, 并测量 $VOUT$ 处的电压 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $8192d$, 并测量 $VOUT$ 处的电压 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $15564d$, 并测量 $VOUT$ 处的电压 线性曲线 - 使用终点方法拟合三个测量值并确定偏移 		± 20		mV
增益非线性 (包括 DAC 误差)	<p>计算 $VDD = 5V$ 且 $25^\circ C$ 时的增益非线性, 如下所示:</p> <ol style="list-style-type: none"> 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $819d$, 并测量 $VOUT$ 处的电压 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $8192d$, 并测量 $VOUT$ 处的电压 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $15564d$, 并测量 $VOUT$ 处的电压 线性曲线 - 使用终点方法拟合三个测量值并确定非线性 		± 600		μV
总体未调整误差	<p>计算 $VDD = 5V$ 且 $25^\circ C$ 时的增益非线性, 如下所示:</p> <ol style="list-style-type: none"> 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $819d$, 并测量 $VOUT$ 处的电压 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $8192d$, 并测量 $VOUT$ 处的电压 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码 = $15564d$, 并测量 $VOUT$ 处的电压 线性曲线 - 使用终点方法拟合三个测量值, 并通过将值与理想线进行比较来确定总体未调整误差。误差相对于 $4V$ FS。 	-2	2	%FSO	

5.18 用于 DAC 输出的 DAC 增益 (续)

参数	测试条件	最小值	典型值	最大值	单位
由于 DAC 代码 = 819d 至 15564d 时的温度和负载电流变化而导致的比例式误差。	<p>计算 $VDD = 5V$ 和 DAC 代码下的比例式误差，如下所示：</p> <ol style="list-style-type: none"> 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码，并测量 $VOUT$ 处的电压 在 $-40^\circ C$ 至 $150^\circ C$ 的范围内更改温度，并测量 $VOUT$ 处的电压 在 $0mA$ 至 $2.5mA$ 的范围内更改负载电流，并测量 $VOUT$ 处的电压 比例式误差 = $((TEMPERATURE \text{ 和 } LOAD \text{ 下的 } VOUT) - (25^\circ C \text{ 和 } 0mA \text{ 下的 } VOUT))$ 	-10	10	10	mV
由于 DAC 代码 = 819d 至 15564d 时的 VDD 变化而导致的比例式误差。	<p>按如下方式计算 DAC 代码处的比例式误差：</p> <ol style="list-style-type: none"> 在 $25^\circ C$ 和 $0mA$ 负载下应用 DAC 代码，并测量 $VOUT$ 处的电压 在 $4.5V$ 至 $5.5V$ 的范围内更改 VDD，并测量 $VOUT$ 处的电压 在 $-40^\circ C$ 至 $150^\circ C$ 的范围内更改温度，并测量 $VOUT$ 处的电压 比例式误差 = $((VDD \text{ 和 } T \text{ 下的 } VOUT) - (5V \text{ 和 } 25^\circ C \text{ 下的 } VOUT) \times VDD/5V)$ 	-12	12	12	mV
趋稳时间 (一阶响应)	DAC 代码 819d 至 15564d 阶跃， $C_{LOAD} = 100nF$ 。输出为最终值的 99%		100	100	μs
零代码电压	DAC 代码 = 0000h， $I_{DAC} = 1mA$		100 ⁽¹⁾	100 ⁽¹⁾	mV
	DAC 代码 = 0000h， $I_{DAC} = 2.5mA$		250	250	mV
全代码电压	当 DAC 代码为 3FFFh 且 $I_{DAC} = -1mA$ 时的输出	$V_{ddp} - 0.15^{(1)}$			V
	当 DAC 代码为 3FFFh 且 $I_{DAC} = -2.5mA$ 时的输出	$V_{ddp} - 0.28$			V
输出电流	DAC 代码 = 3FFFh，DAC 代码 = 0000h		± 2.5	± 2.5	mA
短路拉电流	DAC 代码 = 3FFFh	10	40	40	mA
短路灌电流	DAC 代码 = 0000h	10	40	40	mA
输出电压噪声 (增益 = 4X)	$f = 10Hz$ 至 $1KHz$ ， $VDD = 4.5V$ ，DAC 代码 = 1FFFh，DACCAP 引脚上无电容器，温度 = $25^\circ C$		80	80	μV_{pp}
上拉电阻		2	47	47	$k\Omega$
下拉电阻		2	47	47	$k\Omega$
电容		0.1	1000	1000	nF

(1) 请参阅图 5-2，了解电压输出频带。

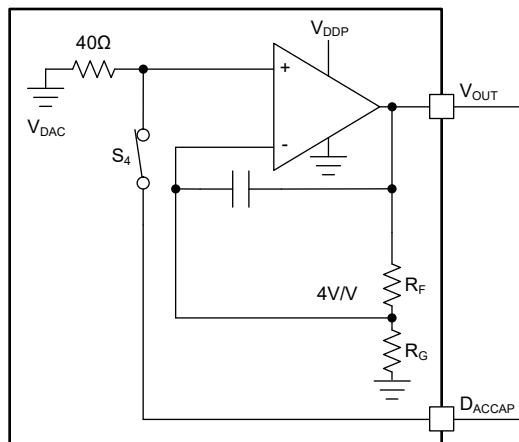


图 5-2. PGA302 输出缓冲器

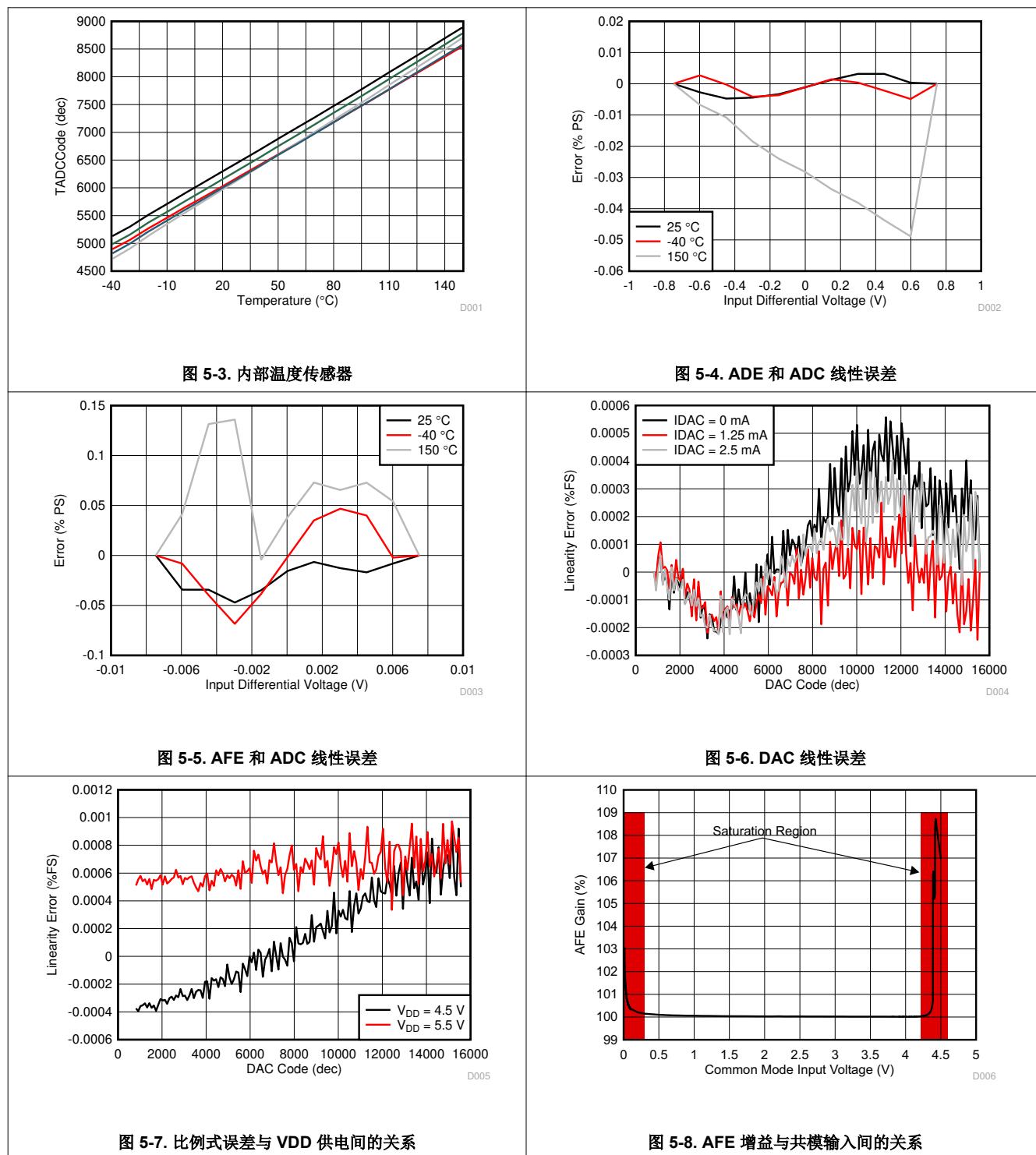
5.19 非易失性内存

参数		测试条件	最小值	典型值	最大值	单位
EEPROM	尺寸			128		字节
	擦除/写入周期			1000		周期
	编程时间	1 个 2 字节页		8	ms	
	数据保存时间			10		年

5.20 诊断 - PGA30x

参数		测试条件	最小值	典型值	最大值	单位
VBRG_OV	电阻桥式传感器供电过压阈值		7.5%			VBRG
VBRG_UV	电阻桥式传感器供电欠压阈值			-4%		VBRG
VDD_OV	VDD OV 阈值		5.51			V
DVDD_OV	DVDD OV 阈值		1.85			V
REF_OV	基准过压阈值		2.69			V
REF_UV	基准欠压阈值			2.42		V
P_DIAG_PD	增益输入诊断下拉电阻值	VINPP 和 VINPN 各有下拉电阻	1			MΩ
			2			
			3			
			4			
T_DIAG_PD	T 增益输入诊断下拉电阻值	VINTP 和 VINTN 各有下拉电阻	1			MΩ
VINP_OV	P 增益输入过压阈值	VINPP 和 VINPN 各有阈值比较器	90%			VBRDG
			84%			
			78%			
			70%			
VINP_UV	P 增益输入欠压阈值	VINPP 和 VINPN 各有阈值比较器	10%			VBRDG
			16%			
			24%			
			30%			
VINT_OV	T 增益输入过压	VINTP 和 VINTN	90%			VBRG
VINT_UV	T 增益输入欠压		10%			VBRG
PGAIN_OV	P 增益输出过压		2.5			V
PGAIN_UV	P 增益输出欠压		0.95			V
TGAIN_OV	T 增益输出过压		2.5			V
TGAIN_UV	T 增益输出欠压		0.67			V
线束 FAULT1	开路 VOUT 电压 - VOUT 上拉时 VDD 开路	上拉电阻为 2KΩ 至 47KΩ , 温度变动时 , 误差保持 ±5% 以内		5%		VDD
HARNESS_FAULT2	开路 VOUT 电压 - VOUT 下拉时 GND 开路	下拉电阻为 2KΩ 至 47KΩ , 温度变动时 , 误差保持 ±5% 以内	95%			VDD

5.21 典型特性



6 详细说明

6.1 概述

PGA302 是一款高精度、低漂移、低噪声、低功耗、多功能信号调节器汽车级合格器件，适用于电阻电桥压力和温度检测应用。PGA302 适应各种检测元件类型，如压阻、陶瓷膜和钢膜。支持的典型应用有压力传感器变送器、传感器、液位计、流量计、应变仪、体重秤、热电偶、热敏电阻、两线电阻温度计 (RTD) 和电阻式现场变送器。它还可用于加速计和湿度传感器信号调节应用。PGA302 提供 2.5V 的桥励磁电压。PGA302 可通过模拟前端链，对检测和温度信号进行放大和数字化调节，并。经调节的信号能够以模拟形式输出。还可通过 I₂C 数字接口和 GPIO 端口访问信号数据。I₂C 接口也可用于配置器件内部的其他功能块。PGA302 具有独特的单线制接口 (OWI)，支持通过电源线进行通信和配置。此特性可更大限度减少所需的线缆数量。

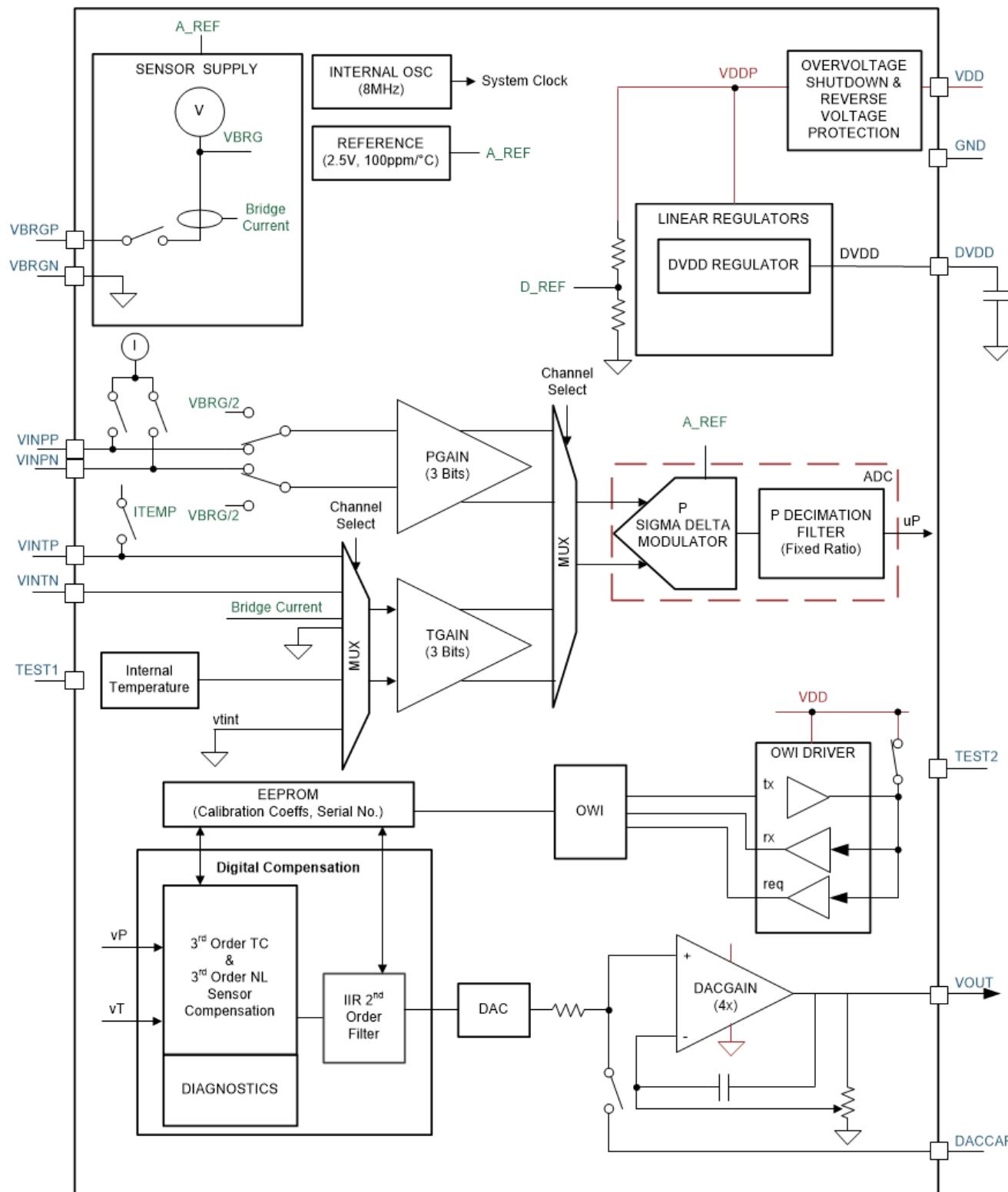
PGA302 包含两条用于电阻电桥输入和温度检测输入的独立模拟前端 (AFE) 链。每条 AFE 链都有自己的增益放大器。电阻电桥输入 AFE 链包含一个可编程增益，具有 1.33V/V 至 200V/V 的 8 个阶跃。对于温度检测输入 AFE 链，PGA302 提供了一个可拉至 1,000 μ A 的电流源，用于可选的外部温度检测。该电流源还可用作恒流桥励磁。此外，PGA302 集成了一个内部温度传感器，该传感器可配置为温度检测 AFE 链的输入。

ADC 抽取滤波器后的数字化信号会发送到 线性和补偿计算数字信号逻辑。PGA302 中集成了一个 128 字节 EEPROM，用于根据需要存储传感器校准系数和配置设置。

PGA302 具有一个 14 位 DAC，后跟一个 4V/V 缓冲器增益级。它支持业界通用的比例电压输出。

诊断功能可监测包括电源过压、欠压或开路 AFE 故障、DAC 故障和 DAC 环回选项在内的运行条件，以检查信号链的完整性。PGA302 还集成了振荡器和电源管理功能。PGA302 具有 -40°C 至 +150°C 的宽环境工作温度范围。PGA302 采用小尺寸封装，集成了电阻桥检测应用所需的所有功能，能够更大限度减小 PCB 面积并简化整体应用设计。

6.2 功能方框图



6.3 特性说明

本节介绍各个功能块。

6.3.1 过压和反向电压保护

PGA302 包含过压保护模块。该模块可以保护器件免受外部电源过压情况的影响，并使器件停止运行。

PGA302 包含反向电压保护模块。该模块可以保护器件免受外部电源电池反向情况的影响。

6.3.2 线性稳压器

PGA302 具有 DVDD 稳压器，可为数字电路提供 1.8V 的稳压电压。

当 DVDD 处于稳压状态时，发送至数字内核的上电复位信号置为无效。图 6-1 展示了数字上电复位 (POR) 信号生成的方框图表示，图 6-2 展示了 VDD 上升和下降期间的数字 POR 信号置为有效和置为无效时序。此时序表明，在上电期间，数字内核和处理器会保持复位状态，直到 DVDD 处于稳定电平。

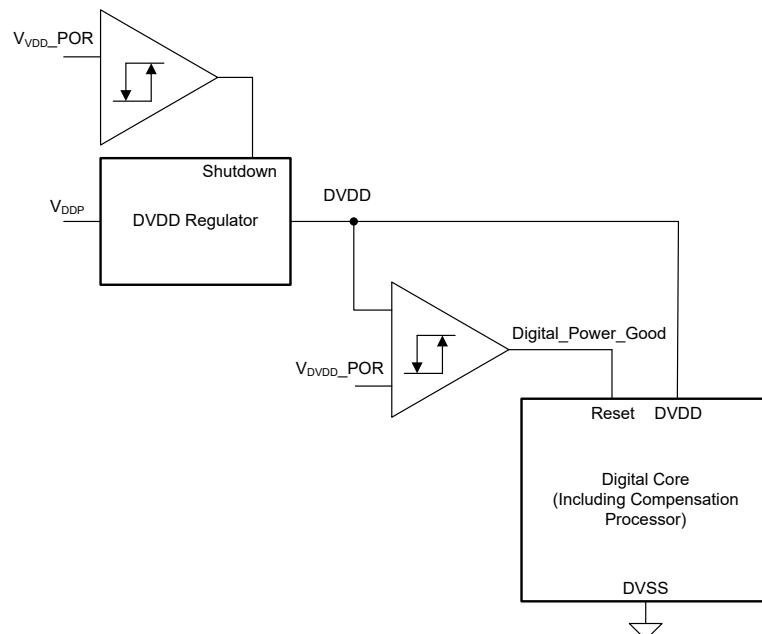


图 6-1. 数字上电复位信号生成

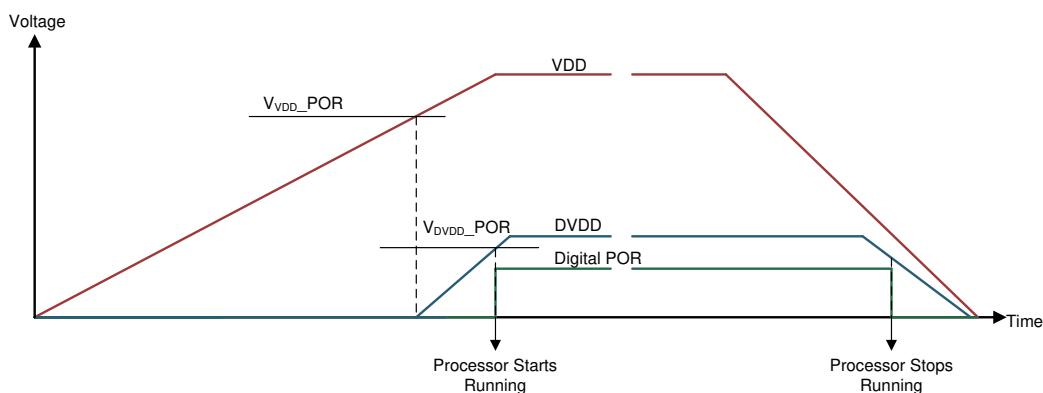


图 6-2. 数字上电复位信号生成

6.3.3 内部基准

PGA302 具有内部带隙基准。

该基准用于生成 ADC 基准电压和电桥驱动电压。

备注

上电时数字内核开始运行 50μs 后，精确基准有效。

6.3.4 内部振荡器

器件包括一个内部 8MHz 振荡器。该振荡器为 PGA302 中的各个电路提供所需的内部时钟。

6.3.5 电阻电桥的 VBRGP 和 VBRGN 电源

PGA302 的传感器电压电源块为电阻电桥传感器供电。PGA302 中的传感器电源是 2.5V 标称输出电源。该标称电源与精确的内部基准成比例。

6.3.6 温度传感器的 ITEMP 电源

PGA302 中的 ITEMP 块为 PTC 等外部温度传感器提供可编程电流。温度传感器电流源与基准成比例。

可以使用 TEMP_CTRL 寄存器中的 ITEMP_CTRL 位对电流值进行编程。

6.3.7 P 增益

P 增益设计精准，具备低漂移特性、低闪烁噪声，并采用斩波稳定型放大器。P 增益采用仪表放大器形式进行实现，如 [图 6-3](#) 所示。

该级的增益可以使用 P_GAIN_SELECT 寄存器中的 3 位来调节，以便适应具有宽信号跨度范围的检测元件。

P 增益放大器经过配置后，可用来测量半桥输出。在这种情况下，半桥可以连接到 VINPP 或 VINPN 引脚，而另一个引脚在内部连接到 VBRG/2。

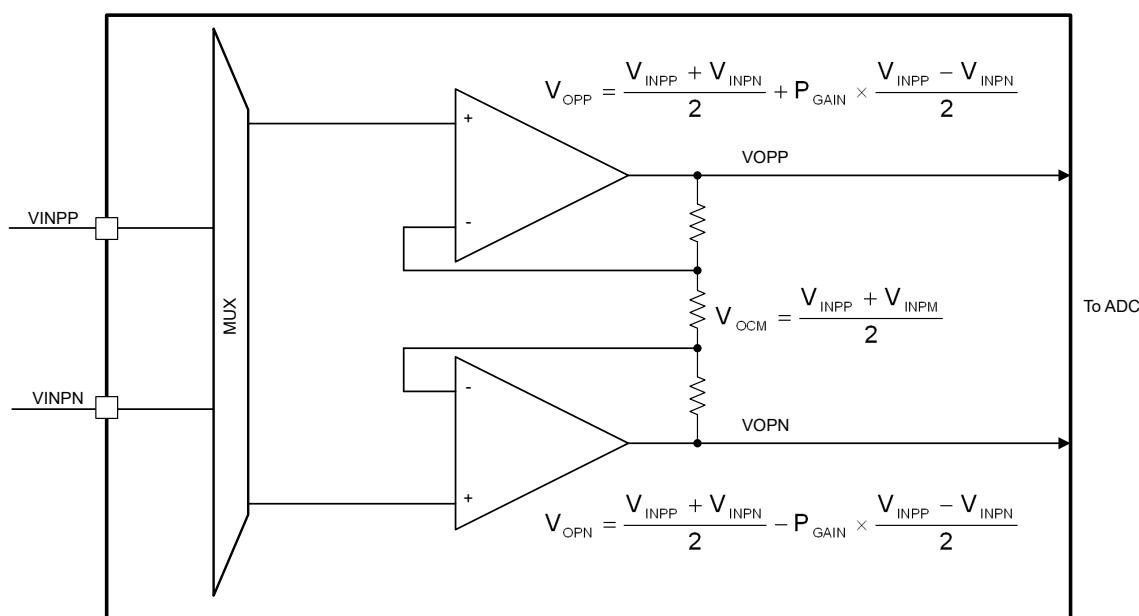


图 6-3. P 增益

6.3.8 T 增益

T 增益设计精准，具备低漂移特性、低闪烁噪声，并采用斩波稳定型放大器。T 增益在架构上与 P 增益相同。

该级的增益可以使用 **T_GAIN_SELECT** 寄存器中的 3 位来调节，以便适应具有宽信号跨度范围的检测元件。

T 增益放大器经过配置后，可用来测量以下样本：

- 差分模式下的 VINTP-VINTN
- 单端模式下的 VINTP-GND
- 单端模式下的内部温度传感器电压
- 单端模式下的电桥电流

6.3.9 电桥偏移抵消

PGA302 器件在 P 增益的输入端实现了一个电桥偏移抵消电路，以消除较大的传感器电桥偏移。PGA302 通过在 AFE 增益之前将小电流引入到电桥的其中一个节点来实现此操作。偏移的选择由 **OFFSET_CANCEL** 寄存器决定，偏移值列在 [表 6-1](#) 中。

表 6-1. PGA302 偏移抵消实现方案

OFFSET_CANCEL 值	施加的偏移电压 [mV]
0x00	0 [OFF]
0x01	3.65
0x02	7.3
0x03	10.95
0x04	14.6
0x05	18.28
0x06	21.9
0x07	25.55
0x08	29.2
0x09	32.85
0x0A	36.5
0x0B	40.15
0x0C	43.8
0x0D	47.45
0x0E	51.1
0x0F	54.75

此外，通过设置 **OFFSET_CANCEL_SEL** 位来实现正偏移，或清除 **OFFSET_CANCEL_SEL** 位来实现负偏移，从而改变所施加的偏移的极性。

6.3.10 模数转换器

模数转换器用于对 P 和 T 增益放大器输出进行数字化。可在相应通道 ADC 寄存器中获得数字化值。

6.3.10.1 用于 ADC 的 Σ - Δ 调制器

用于 ADC 的 Σ - Δ 调制器是一款 4MHz 二阶 3 位量化器 Σ - Δ 调制器。可以使用 **ADC_CFG_1** 寄存器来停止 Σ - Δ 调制器。

6.3.10.2 用于 ADC 的抽取滤波器

抽取滤波器的输出速率可配置为 96 μ s、128 μ s、192 μ s 或 256 μ s。

抽取滤波器的输出是 16 位有符号二进制补码值。 Σ - Δ 调制器的输入端处，给定差分电压的一些抽取输出代码示例如 [表 6-2](#) 所示。

表 6-2. 用于 ADC 的输入电压至输出计数

Σ - Δ 调制器差分输入电压	16 位无噪声抽取器输出
-2.5V	-32768 (0x8000)

表 6-2. 用于 ADC 的输入电压至输出计数 (续)

$\Sigma - \Delta$ 调制器差分输入电压	16 位无噪声抽取器输出
-1.25V	-16384 (0xC000)
0V	0 (0x0000)
1.25V	16383 (0x3FFF)
2.5V	32767 (0x7FFF)

6.3.10.3 内部温度传感器 ADC 转换

当 T 增益 = 4V/V 时，器件结温与 16 位 T 增益 ADC 代码之间的标称关系如 [方程式 1](#) 所示

$$T \text{ ADC Code} = 20 \times \text{TEMP} + 5700 \quad (1)$$

其中

- TEMP 表示温度，单位为摄氏度 (°C)。

[表 6-3](#) 显示了一些示例结温值的 ADC 输出。

表 6-3. 内部温度传感器至 ADC 值

内部温度	16-BIT ADC 标称值
-40°C	4900 (0x1324)
0°C	5700 (0x1644)
150°C	8700 (0x21FC)

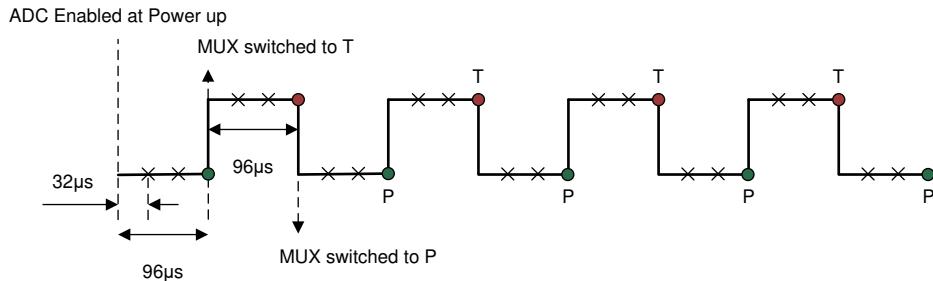
6.3.10.4 ADC 扫描模式

ADC 配置为自动扫描模式，其中 ADC 会周期性地转换压力和温度信号。

6.3.10.4.1 自动扫描模式下的 P-T 多路复用器时序

PGA302 有一个多路复用器，可将 P 和 T 通道多路复用到单个 ADC 中。[图 6-4](#) 展示了多路复用方案。

- P ADC Interrupt Every 96μs
- P-T MUX switched to T every P ADC Sample


图 6-4. P-T 多路复用

6.3.11 内部温度传感器

PGA302 包含一个内部温度传感器，其电压输出由 ADC 进行数字化并提供给处理器。此数字化值用于实现温度补偿算法。请注意，内部温度传感器生成的电压与结温成比例正比。

图 6-5 展示了内部温度传感器 AFE。

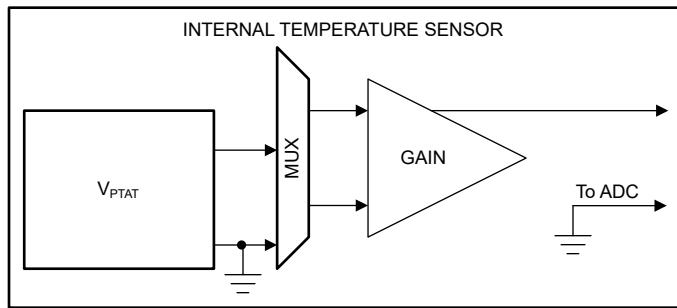


图 6-5. 温度传感器 AFE

6.3.12 电桥电流测量

PGA302 包含电桥电流测量方案。此数字化值可用于实现温度补偿算法。请注意，生成的电压与电桥电流成比例。

图 6-6 展示了电桥电流 AFE。

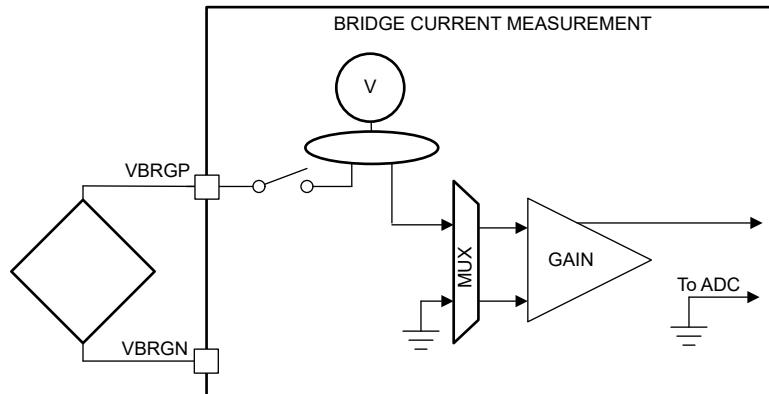


图 6-6. 电桥电流测量

6.3.13 数字接口

数字接口用于访问（读取和写入）内部存储器空间。器件具有以下通信模式：

1. 单线制接口 (OWI)

PGA302 支持的通信模式在本文档中称为数字接口。对于通信模式，PGA302 器件作为目标器件运行。

6.3.14 OWI

器件包含一个 OWI 数字通信接口。OWI 的功能是实现对 PGA302 内所有可用于 OWI 访问的存储器位置的写入和读取。

6.3.14.1 OWI 接口概述

OWI 数字通信是一种控制器/目标器件通信链路，其中 PGA302 仅作为目标器件运行。控制器器件控制数据传输开始和结束的时间。在控制器发出相应命令之前，目标器件不会将数据发送回控制器。

PGA302 的 VDD 引脚用作 OWI 接口，因此当 PGA302 嵌入到系统模块内部时，只需两个引脚（VDD 和 GND）即可进行通信。OWI 控制器通过调制 VDD 引脚上的电压与 PGA302 通信，而 PGA302 通过调制 VDD 引脚上的电流与控制器通信。PGA302 处理器可以根据 VDD 引脚上驱动的 OWI 激活脉冲来控制 OWI 接口的激活和停用。

图 6-7 展示了 OWI 电路结构的功能等效电路。

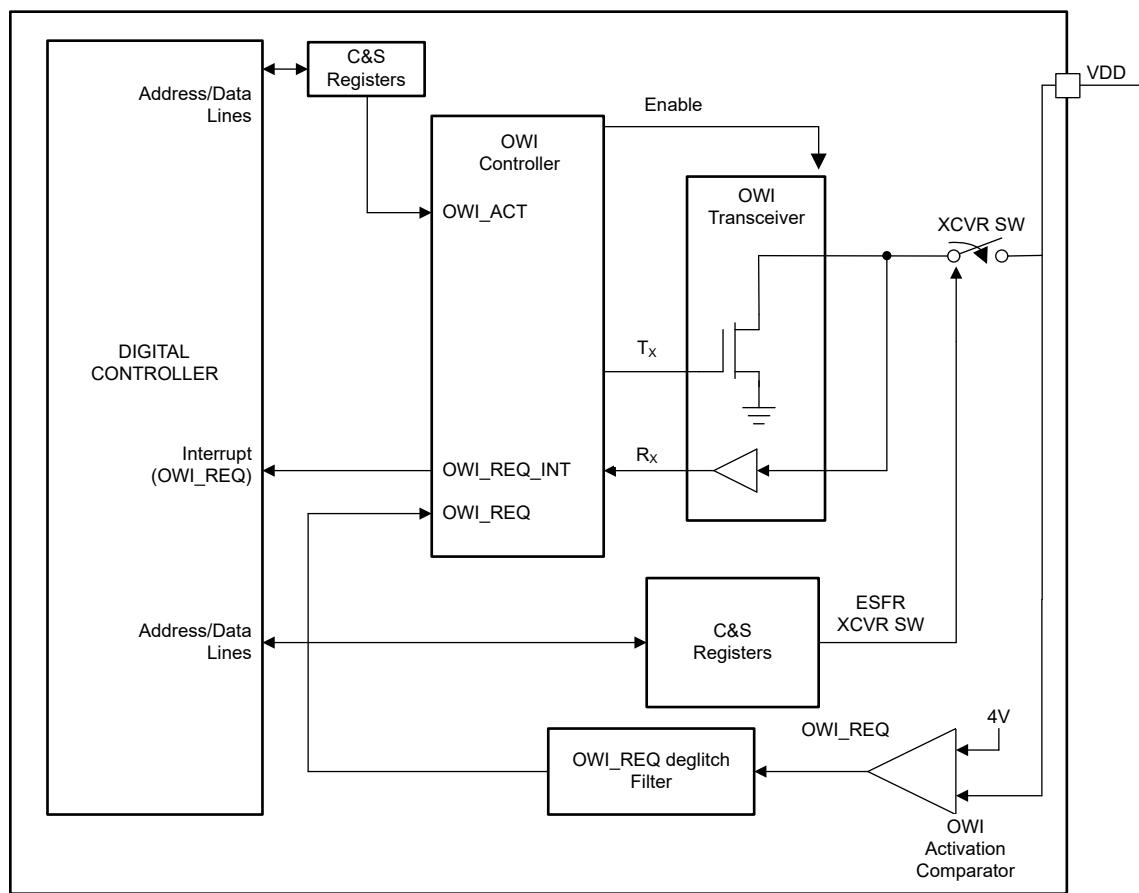


图 6-7. OWI 系统元件

6.3.14.2 激活和停用 OWI 接口

6.3.14.2.1 激活 OWI 通信

OWI 控制器通过在 VDD 引脚上生成 **OWI 激活脉冲**来启动 OWI 通信。当 PGA302 接收到有效的 OWI 激活脉冲时，该器件会做好准备以进行 OWI 通信。

要激活 OWI 通信，OWI 控制器必须在 VDD 引脚上生成 OWI 激活脉冲。图 6-8 展示了控制器生成的 OWI 激活脉冲。

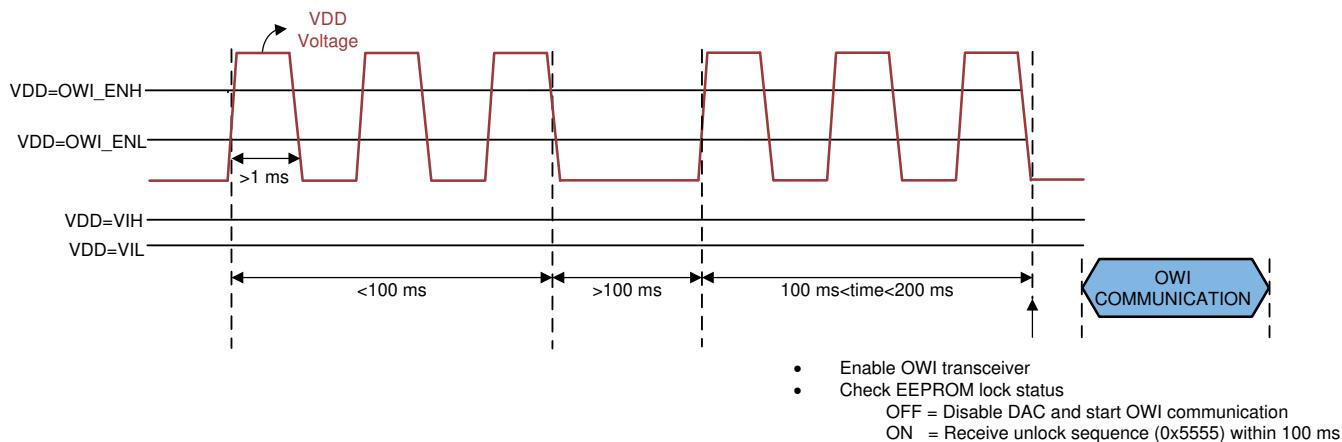


图 6-8. 使用过压驱动激活 OWI

6.3.14.2.2 停用 OWI 通信

要停用 OWI 通信并重新启动 PGA302 内的处理器（如果它处于复位状态），必须由 OWI 控制器执行以下步骤

- 应通过向 MICRO_INTERFACE_CONTROL 寄存器中的 MICRO_RESET 位写入 0 来取消处理器复位；通过向 MICRO_INTERFACE_CONTROL 寄存器中的 IF_SEL 位写入 0 来禁用对数字接口的访问。

6.3.14.3 OWI 协议

6.3.14.3.1 OWI 帧结构

数据以字节大小数据包形式通过单线制接口进行传输。OWI 字段的第一个位是开始位。该字段的接下来 8 个位是 OWI 控制逻辑要处理的数据位。OWI 字段的最后一个位是停止位。一组字段构成一个传输帧。一个传输帧由在单线制接口上完成一次传输操作所需的字段组成。单线制字段的标准字段结构如图 6-9 所示

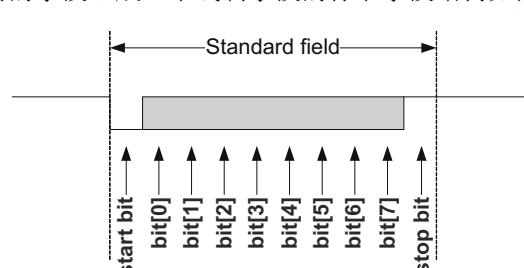


图 6-9. 标准 OWI 字段

6.3.14.3.1.2 帧结构

一个完整的单线数据传输操作是在具有 [图 6-10](#) 所示结构的帧中完成的。

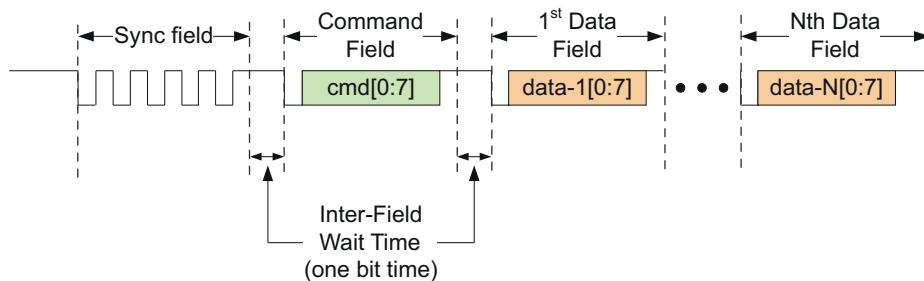


图 6-10. OWI 传输帧，N = 1 至 8

每个传输帧必须具有一个同步字段和一个命令字段，后跟零个到最多 8 个数据字段。同步字段和命令字段始终由控制器器件传输。数据字段可以由控制器或目标传输，具体取决于命令字段中提供的命令。命令字段决定数据字段的传输方向（控制器到目标，或目标到控制器）。发送的数据字段数也由命令字段中的命令决定。字段间等待时间是可选的，目标或控制器在处理已接收到的数据时可能必须用到字段间等待时间。

如果 OWI 在逻辑 0 或逻辑 1 状态下保持空闲状态超过 15ms，则 PGA302 通信将重置并期望从控制器接收同步字段作为下一次数据传输。

6.3.14.3.1.3 Sync 字段

Sync 字段是控制器发送的每个帧的第一个字段。目标器件使用 Sync 字段来计算控制器发送的位宽。这个位宽将用于准确接收控制器发送的所有后续字段。Sync 字段的格式如 [图 6-11](#) 所示。

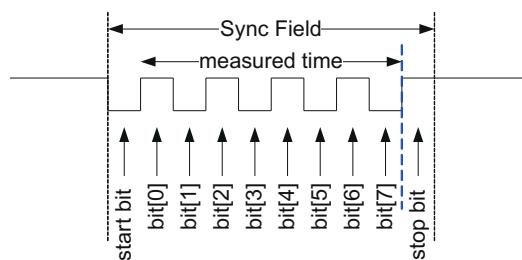


图 6-11. OWI Sync 字段。

备注

连续测量并比较 SYNC 字段位，以确定是否正在向 PGA302 传输有效的 SYNC 字段。如果任意两个连续 SYNC 字段位的位宽差异超过 $\pm 25\%$ ，则 PGA302 将忽略 OWI 帧的其余部分（即 PGA302 不会对 OWI 消息做出响应）。

6.3.14.3.1.4 命令字段

命令字段是控制器发送的每个帧中的第二个字段。命令字段包含有关如何处理数据以及将数据发送到目标器件的位置的说明。命令字段还可指示目标器件在读取操作期间将数据发送回控制器。要发送的数据字段的数量也由命令字段中的命令决定。命令字段的格式如 [图 6-12](#) 所示。

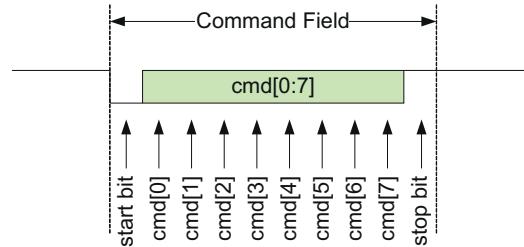


图 6-12. OWI 命令字段。

6.3.14.3.1.5 数据字段

控制器在传输帧中发送命令字段后，将零个或多个数据字段发送到目标器件（写入操作）或控制器（读取操作）。数据字段可以是原始 EEPROM 数据或地址位置，用于存储数据。数据的格式由命令字段中的命令确定。数据字段的典型格式如图 6-13 所示。

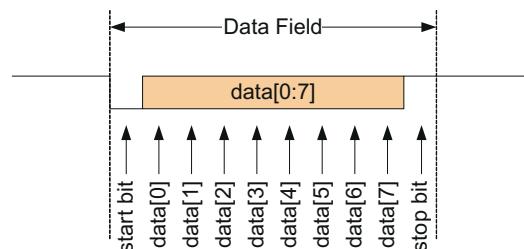


图 6-13. OWI 数据字段。

6.3.14.3.2 OWI 命令

以下列表列出了 PGA302 支持的五个 OWI 命令：

1. OWI 写入
2. OWI 读取初始化
3. OWI 读取响应
4. EEPROM 高速缓存的 OWI 突发写入
5. 从 EEPROM 高速缓存进行的 OWI 突发读取

6.3.14.3.2.1 OWI 写入命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	基本写入命令	0	P2	P1	P0	0	0	0	1
数据字段 1	目标地址	A7	A6	A5	A4	A3	A2	A1	A0
数据字段 2	要写入的数据字节	D7	D6	D5	D4	D3	D2	D1	D0

命令字段中的 P2、P1、P0 位决定了 OWI 访问的存储器页。存储器页解码如表 6-4 所示。

表 6-4. OWI 存储器页解码

P2	P1	P0	存储器页
0	0	0	控制和状态寄存器，DI_PAGE_ADDRESS = 0x00
0	1	0	控制和状态寄存器，DI_PAGE_ADDRESS = 0x02
1	0	1	EEPROM 高速缓存/单元
1	1	0	保留
1	1	1	控制和状态寄存器，DI_PAGE_ADDRESS = 0x07

6.3.14.3.2.2 OWI 读取初始化命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	读取 Init 命令	0	P2	P1	P0	0	0	1	0
数据字段 1	获取地址	A7	A6	A5	A4	A3	A2	A1	A0

命令字段中的 P2、P1、P0 位决定了 OWI 访问的存储器页。存储器页解码如表 6-4 所示。

6.3.14.3.2.3 OWI 读取响应命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	读取响应命令	0	1	1	1	0	0	1	1
数据字段 1	检索到的数据 (OWI 将数据移出)	D7	D6	D5	D4	D3	D2	D1	D0

命令字段中的 P2、P1、P0 位决定了 OWI 访问的存储器页。存储器页解码如表 6-4 所示。

6.3.14.3.2.4 OWI 突发写入命令 (EEPROM 高速缓存访问)

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	EE_CACHE 写入命令高速缓存字节 (0 - 7)	1	1	0	1	0	0	0	0
数据字段 1	要写入的第 1 个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 2	要写入的第 2 个数据字节	D7	D6	D5	D4	D3	D2	D1	D0

6.3.14.3.2.5 OWI 突发读取命令 (EEPROM 高速缓存访问)

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	突发读取响应 (8 字节)	1	1	0	1	0	0	1	1
数据字段 1	检索到的第 1 个数据字节 EE 高速缓存字节 0	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 2	检索到的第 2 个数据字节 EE 高速缓存字节 1	D7	D6	D5	D4	D3	D2	D1	D0

6.3.14.3.3 OWI 运营

6.3.14.3.3.1 写入操作

单线制接口上的写入操作非常简单。命令字段指定写入操作、后续数据字节将存储在目标器件的哪个位置，以及要发送多少数据字段。如有必要，可以在前几个数据字段中发送额外的命令指令。写入操作如图 6-14 所示。

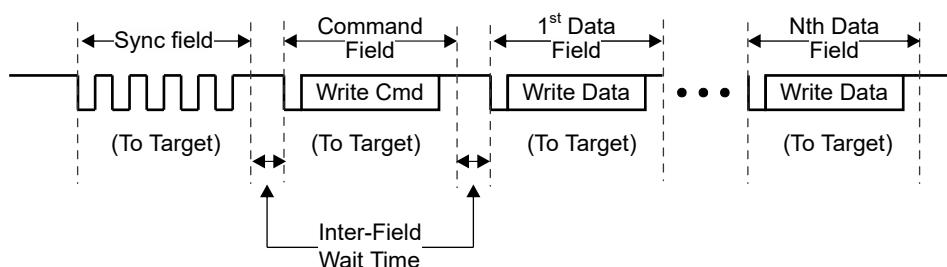


图 6-14. 写入操作，N = 1 至 8。

6.3.14.3.3.2 读取操作

读取操作需要两个连续的传输帧来将数据从目标器件移至控制器。第一个帧是读取初始化帧。它会告知目标器件：从目标器件内的特定位置检索数据并准备通过 OWI 发送数据。可在命令字段中指定数据位置，也可能需要额外的数据字段来指定完整的数据位置。直到控制器发出命令在后续帧（称为读取响应帧）中发送数据时，目标器件才会发送数据。在读取响应帧期间，发送读取响应命令字段后，数据方向会立即从“控制器 → 目标器件”更改为“目标器件 → 控制器”。命令字段和数据字段之间留存足够的时间，以便信号驱动器有时间更改方向。该等待时间为 $20\mu\text{s}$ ，其计时器位于目标器件上。该等待时间结束后，目标器件将发送请求的数据。控制器器件应已切换其信号驱动器，并准备好接收数据。读取帧如图 6-15 所示。

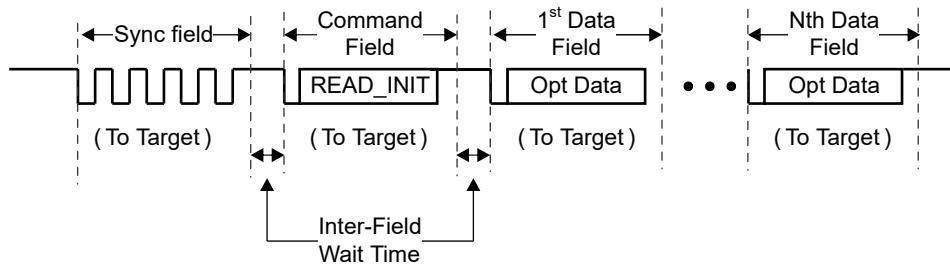


图 6-15. 读取初始化帧，N = 1 至 8。

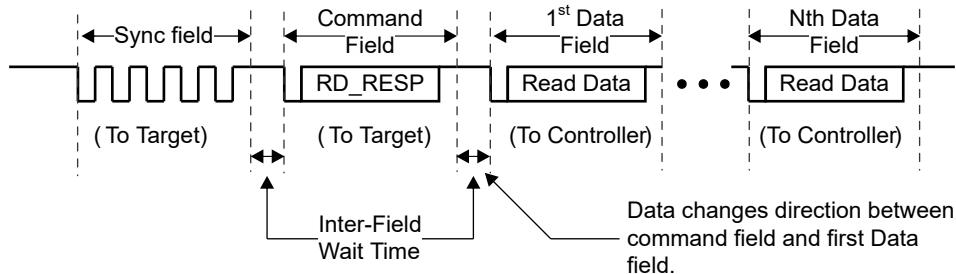


图 6-16. 读取响应帧，N = 1 至 8

6.3.14.3.3.3 EEPROM 突发写入

EEPROM 突发写入用于使用一个 OWI 帧将 2 字节数据写入 EEPROM 高速缓存。这样便可在生产线上对 EEPROM 进行快速编程。请注意，在将 EEPROM 存储器单元的内容传输到 EEPROM 高速缓存之前，必须选择 EEPROM 页面。

6.3.14.3.3.4 EEPROM 突发读取

EEPROM 突发读取使用一个 OWI 帧从 EEPROM 缓存读取 2 个字节的数据。突发读取命令用于快速读取生产线上 EEPROM 缓存的内容。读取过程用于验证对 EEPROM 缓存的写入。

6.3.14.4 OWI 通信错误状态

PGA302 会检测 OWI 通信中的错误。OWI_ERROR_STATUS_LO 和 OWI_ERROR_STATUS_HI 寄存器包含 OWI 通信错误位。检测到的通信错误包括：

- 超出范围的通信波特率
- SYNC 字段无效
- 命令和数据中的 STOP 位无效
- OWI 命令无效

6.3.15 I²C 接口

该器件包含一个内部集成电路 (I²C) 数字通信接口。I²C 的主要功能是实现对所有可用于 I²C 访问的地址的写入和读取。

6.3.15.1 I²C 接口概览

I²C 是一种同步串行通信标准，需要以下两个引脚进行通信：

- SDA : I²C 串行数据线 (SDA)
- SCL : I²C 串行时钟线 (SCL)

I²C 在控制器/目标型通信总线中进行通信，其中一个器件（即控制器）可以发起数据传输。该器件始终在 I²C 通信中作为目标器件运行，而与之通信的外部器件用作控制器节点。控制器器件负责通过 SDA 线路发起通信，并在 SCL 线路上提供时钟信号。当 I²C SDA 线路被拉低时，表示逻辑 0；当 I²C SDA 线路被拉高时，表示逻辑 1。为了使 I²C 接口能够访问除测试寄存器空间以外的存储器位置，必须将 Micro/ 接口控制测试寄存器 (MICRO_IF_SEL_T) 中的 IF_SEL 位设置为逻辑 1。

6.3.15.2 I²C 接口协议

I²C 帧在进行写入操作时的基础协议如 图 6-17 所示：

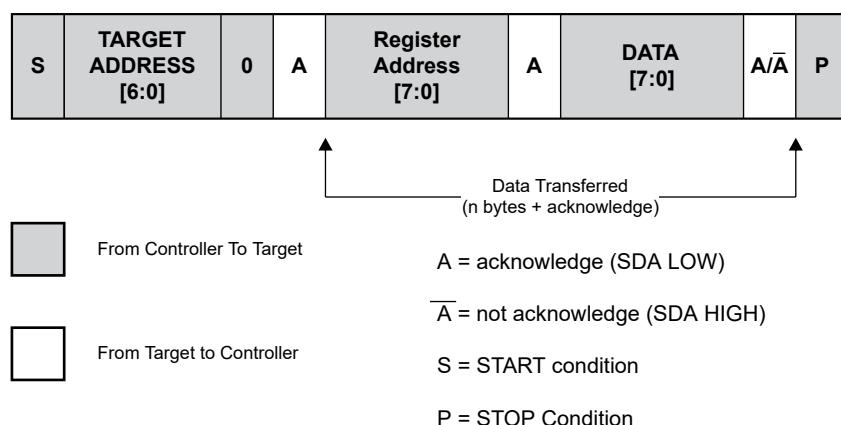


图 6-17. I²C 写入操作：控制器-发射器使用 7 位目标地址来寻址 PGA302 目标

该图表示嵌入或流出 I²C SDA 端口的数据。

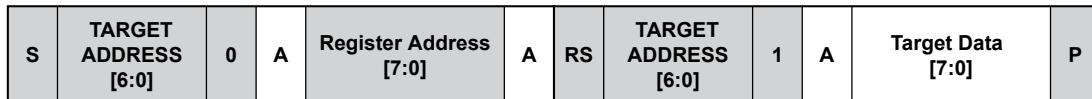
基本数据传输是将 2 个字节的数据发送到指定的目标地址。第一个数据字段是寄存器地址，第二个数据字段是发送或接收的数据。

I²C 目标地址用于确定引用的内存页。表 6-5 显示了目标地址到内存页的映射。

表 6-5. 目标地址

目标地址	PGA302 存储器页
0x40	测试寄存器
0x42	控制和状态寄存器，DI_PAGE_ADDRESS = 0x02
0x45	EEPROM 高速缓存/单元
0x46	保留
0x47	控制和状态寄存器，DI_PAGE_ADDRESS = 0x07

读取操作的基本 PGA302 I²C 协议如 图 6-18 所示。



From Controller To Target

A = acknowledge (SDA LOW)



From Target to Controller

S = START condition

RS = Repeat Start Condition (same as Start condition)

P = STOP Condition

图 6-18. I²C 读取操作：控制器-发射器使用 7 位目标地址来寻址 PGA302 目标

目标地址决定了内存页。R/W 位设置为 0。

寄存器地址用于指定所请求数据的 8 位地址。

重复启动条件会替换上述写入操作说明中的写入数据。这会通知 PGA302 器件将发生读取操作，而不是写入操作。

第二个目标地址包含将从中检索数据的内存页。R/W 位设置为 1。

目标数据在控制器接收到确认信息后传输。

表 6-6 列出了 I²C 传输的几个示例。

表 6-6. I²C 传输示例

命令	控制器到 I ² C SDA 上的目标数据
读取 COM MCU_TO_DIF_B0	目标地址 : 100 0000 寄存器地址 : 0000 0100
将 0x80 写入控制和状态寄存器 0x30 (DAC_REG0_1)	目标地址 : 100 0010 寄存器地址 : 0011 0000 Data: 1000 0000
从 EEPROM 字节 7 读取	目标地址 : 100 0101 寄存器地址 : 0000 0111

6.3.15.3 I²C 接口的时钟详细信息

当 SCL 线路的上升沿为高电平时，器件对 SDA 线路上的数据进行采样，并在 SCL 线路为低电平时发生变化。此指示说明的唯一例外是开始、停止或重复开始条件，如 图 6-19 所示。

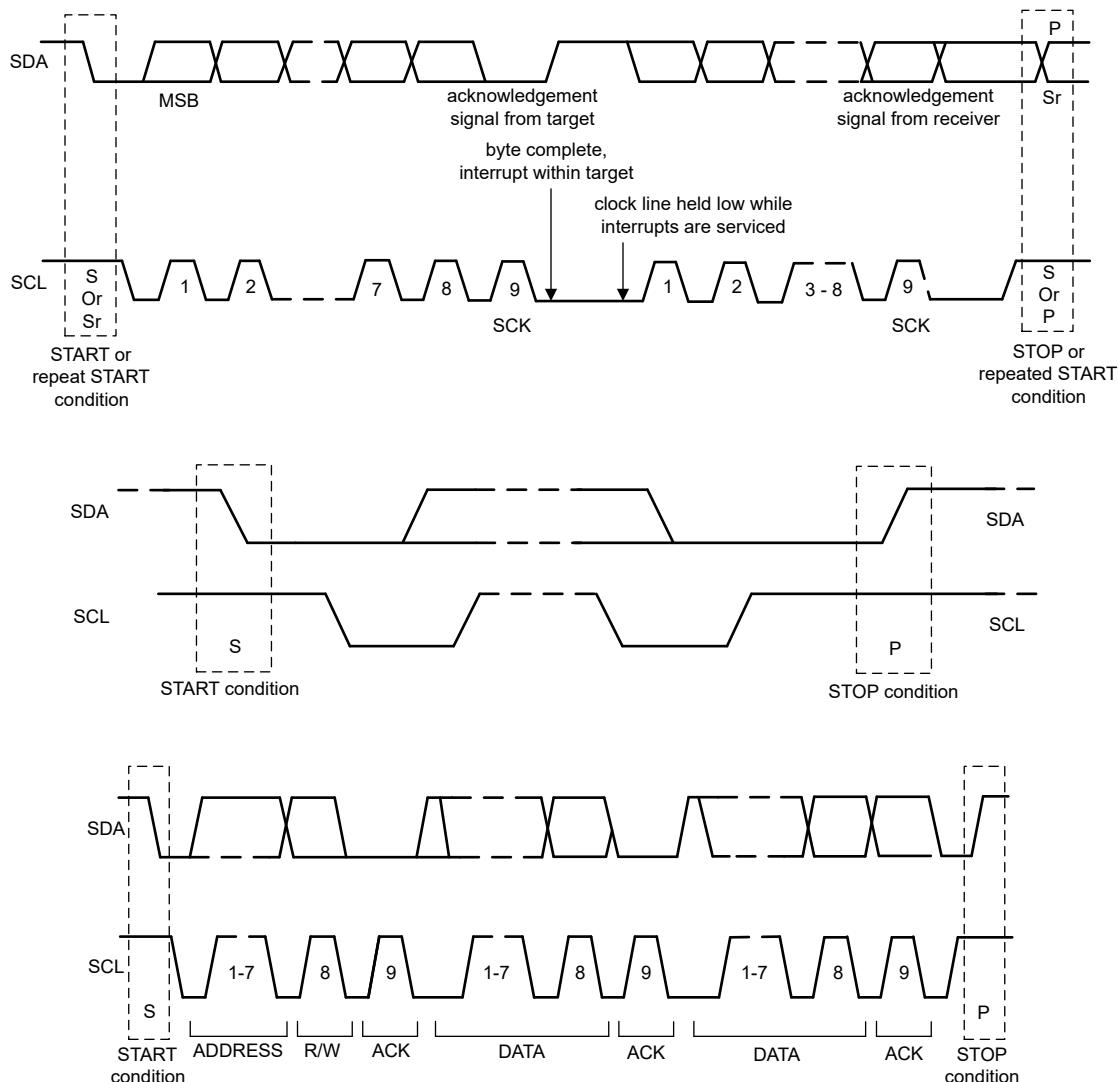


图 6-19. I2C 时钟详细信息

6.3.16 DAC 输出

该器件包括一个 14 位数模转换器，可产生相对于 VDD 供电的比例式输出电压。通过向 DAC_CTRL_STATUS 寄存器中的 DAC_ENABLE 位写入 0，可以禁用 DAC。

当处理器进行复位时，DAC 寄存器被置为 0x000 代码。

6.3.17 用于 DAC 输出的 DAC 增益

DAC 增益缓冲器是用于 DAC 输出的缓冲级。DAC 增益的末级连接至 Vddp 和接地。这样便可将 VOUT 电压驱动至接近 VDD 电压。

6.3.17.1 将 DAC 输出连接到 DAC GAIN 输入

DAC 输出既可连接到 TEST1 测试引脚，也可连接到 DAC GAIN 输入，如图 6-20 所示。请注意，通过将 AMUX_CTRL 寄存器中的 TEMP_MUX_DAC_EN 位设置为 1，DAC 输出可以连接到 DAC GAIN 输入。

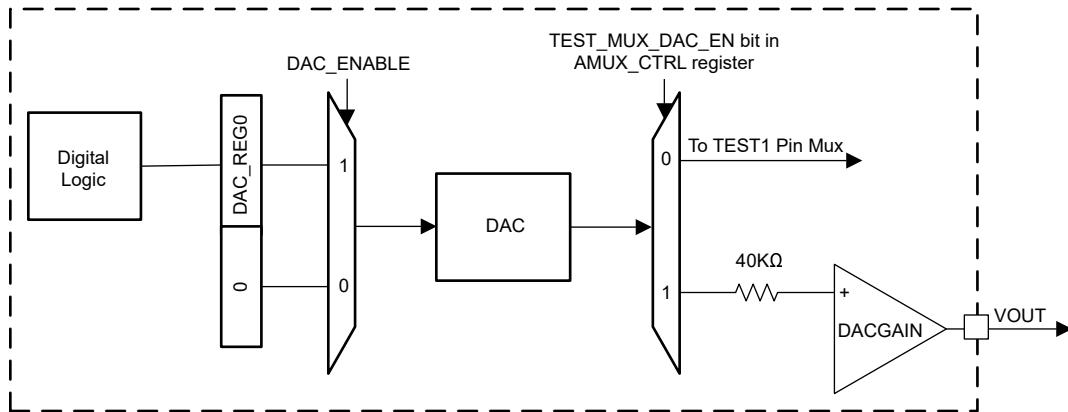


图 6-20. 将 DAC 连接到 DAC GAIN

6.3.18 存储器

6.3.18.1 EEPROM 存储器

图 6-21 展示了 EEPROM 结构。每个 EEPROM 的内容必须在写入之前传输到 EEPROM 高速缓存 (即，一次可对 EEPROM 编程 2 个字节)。EEPROM 读取发生时没有 EEPROM 高速缓存。

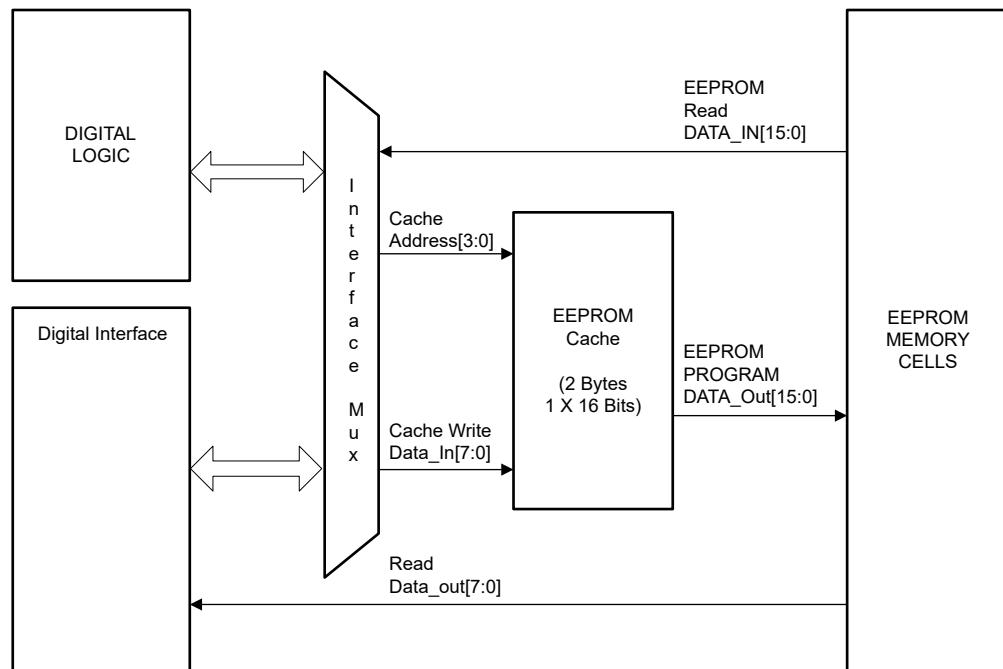


图 6-21. EEPROM 接口的结构

6.3.18.1.1 EEPROM 高速缓存

EEPROM 高速缓存用于在编程过程中临时存储传输到选定 EEPROM 位置的数据。

6.3.18.1.2 EEPROM 编程过程

为了对 EEPROM 进行编程，EEPROM 分为 64 页，每页 2 字节。通过写入 2 字节 EEPROM 缓存，对 EEPROM 内存单元进行编程。通过选择 EEPROM 内存页面，缓存的内容被传输到 EEPROM 内存单元。

1. 通过将 7 位 EEPROM 地址的高 6 位写入 EEPROM_PAGE_ADDRESS 寄存器来选择 EEPROM 页面
2. 通过写入 EEPROM_CACHE 寄存器来加载 2 字节 EEPROM 缓存。

3. 用户可以通过同时对 EEPROM_CTRL 寄存器中的 ERASE 位和 EEPROM_CTRL 寄存器中的 PROGAM 位写入 1 来进行擦除。

6.3.18.1.3 EEPROM 编程电流

编程期间，EEPROM 编程过程将在 VDD 引脚上产生额外的 1.5mA 电流。

6.3.18.1.4 CRC

EEPROM 存储器的最后一个字节保留用于 CRC。该 CRC 值涵盖 EEPROM 存储器中的所有数据。每次对最后一个字节进行编程时，都会自动计算 CRC 值并进行验证。验证过程会通过在 EEPROM 存储器单元中编程的最后一个字节来校验计算出的 CRC 值。如果计算出的 CRC 与最后一个字节中编程的值匹配，则会设置 EEPROM_CRC_STATUS 寄存器中的 CRC_GOOD 位。

也可通过设置 EEPROM_CRC 寄存器中的 CALCULATE_CRC 位，随时启动 CRC 校验。CRC 计算状态可在 EEPROM_CRC_STATUS 寄存器的 CRC_CHECK_IN_PROG 位中找到，而 CRC 验证结果可在 EEPROM_CRC_STATUS 寄存器的 CRC_GOOD 位中找到。

CRC 计算伪代码如下：

```
currentCRC8 = 0xFF; // Current value of CRC8
for NextData
D = NextData;
C = currentCRC8;
begin
  nextCRC8_BIT0 = D_BIT7 ^ D_BIT6 ^ D_BIT0 ^ C_BIT0 ^ C_BIT6 ^ C_BIT7;
  nextCRC8_BIT1 = D_BIT6 ^ D_BIT1 ^ D_BIT0 ^ C_BIT0 ^ C_BIT1 ^ C_BIT6;
  nextCRC8_BIT2 = D_BIT6 ^ D_BIT2 ^ D_BIT1 ^ D_BIT0 ^ C_BIT0 ^ C_BIT1 ^ C_BIT2 ^ C_BIT6;
  nextCRC8_BIT3 = D_BIT7 ^ D_BIT3 ^ D_BIT2 ^ D_BIT1 ^ C_BIT1 ^ C_BIT2 ^ C_BIT3 ^ C_BIT7;
  nextCRC8_BIT4 = D_BIT4 ^ D_BIT3 ^ D_BIT2 ^ C_BIT2 ^ C_BIT3 ^ C_BIT4 ^ C_BIT4;
  nextCRC8_BIT5 = D_BIT5 ^ D_BIT4 ^ D_BIT3 ^ C_BIT3 ^ C_BIT4 ^ C_BIT5;
  nextCRC8_BIT6 = D_BIT6 ^ D_BIT5 ^ D_BIT4 ^ C_BIT4 ^ C_BIT5 ^ C_BIT6;
  nextCRC8_BIT7 = D_BIT7 ^ D_BIT6 ^ D_BIT5 ^ C_BIT5 ^ C_BIT6 ^ C_BIT7;
end
currentCRC8 = nextCRC8_D8;
endfor
```

备注

上电时数字内核开始运行 340μs 后，EEPROM CRC 计算完成。

6.3.19 诊断

本节介绍诊断方面的内容。

6.3.19.1 电源诊断

器件包括用于监测电源故障的模块。受监测的内部电源轨包括：

1. VDD 电压，使用高压基准生成阈值
2. DVDD 电压，使用高压基准生成阈值
3. 电桥电源电压，使用高压基准生成阈值
4. 内部振荡器电源电压，使用高压基准生成阈值
5. 基准输出电压，使用高压基准生成阈值

电气规格列出了每个电源轨的电压阈值。

6.3.19.2 传感器连接/增益输入故障

该器件包含用于监测电桥连接和温度传感器连接故障的电路。请注意，仅在 16 引脚封装选项中监测温度传感器连接故障。具体而言，该器件会监测电桥引脚是否开路（包括传感器连接中断）、接地短路和传感器电源短路。

表 6-7. 传感器连接/增益输入故障 (诊断电阻器激活)

故障编号	故障模式	芯片行为
1	VBRGP 开路	设置 VINP_UV 和 PGAIN_UV 标志
2	VBRGN 开路	不适用
3	VINPP 开路	设置 VINP_UV 和 PGAIN_UV 标志
4	VINPN 开路	设置 VINP_UV 和 PGAIN_UV 标志
5	VBRGP 短接至 VBRGN	设置 VBRG_UV、VINP_UV 和 PGAIN_UV 标志
6	VBRGP 短接至 VINPP	设置 VINP_OV 和 PGAIN_OV 标志
7	VBRGP 短接至 VINPN	设置 VINP_OV 和 PGAIN_OV 标志
8	VINPP 短接至 VINPN	不适用
9	VINNPP 短接至 VBRGN	设置 VINP_UV 和 PGAIN_UV 标志
10	温度路径是差分路径, VINTP 开路	设置 TGAIN_UV 标志
11	温度路径是差分路径, VINTN 开路	设置 VINT_OV 和 TGAIN_OV 标志
12	温度路径是差分路径, VINTP 短接至 VINTN	不适用
13	温度路径是单端路径, VINTP 开路	设置 TGAIN_UV 标志
14	温度路径是单端路径, VINTN 短接至地	设置 TGAIN_UV 标志

连接故障的阈值是根据 VBRDG 电压推导得出。

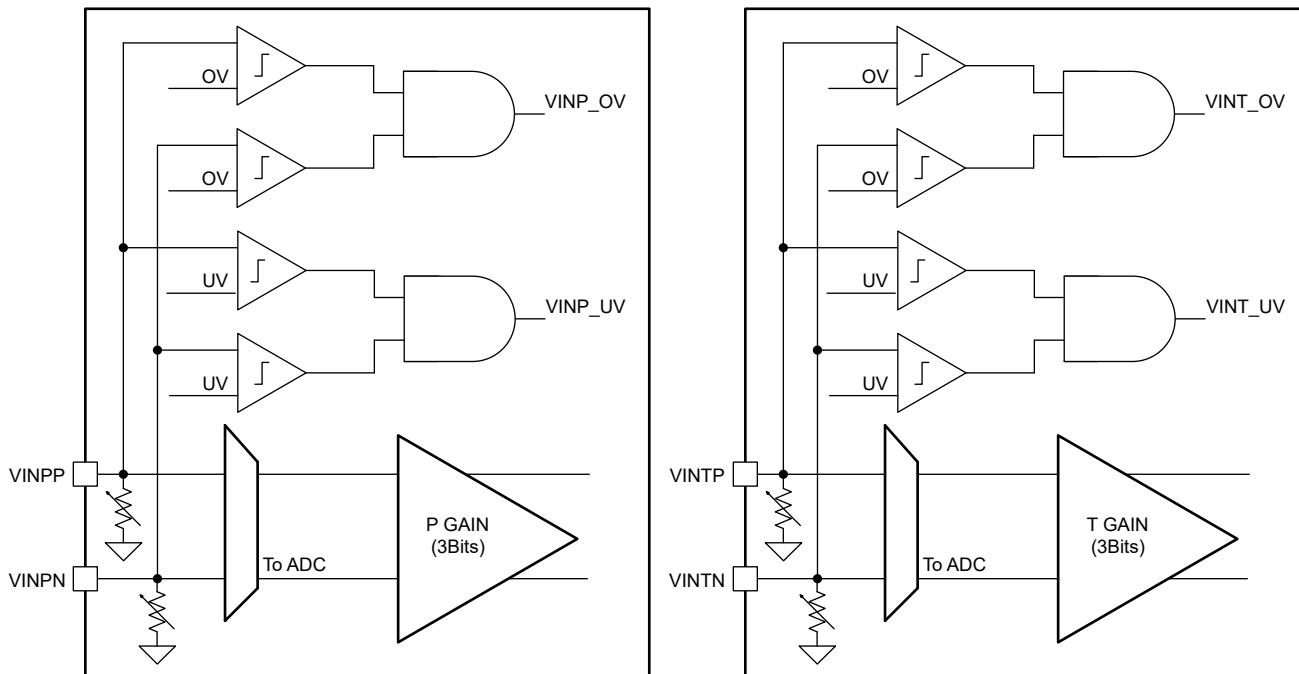


图 6-22. 桥接连接诊断的方框图

6.3.19.3 增益输出诊断

该器件包含一些模块，可以验证每个增益的输出信号是否在特定范围内。这可确保信号链中的增益级正常工作。AVDD 电压用于生成阈值电压以进行比较。

当检测到故障时，会设置 AFEDIAG 寄存器中的相应位。即使故障情况消除，故障位仍将保持锁存状态。要消除故障，M0 软件应读取故障位并向该位写回逻辑零。系统复位将会清除故障。

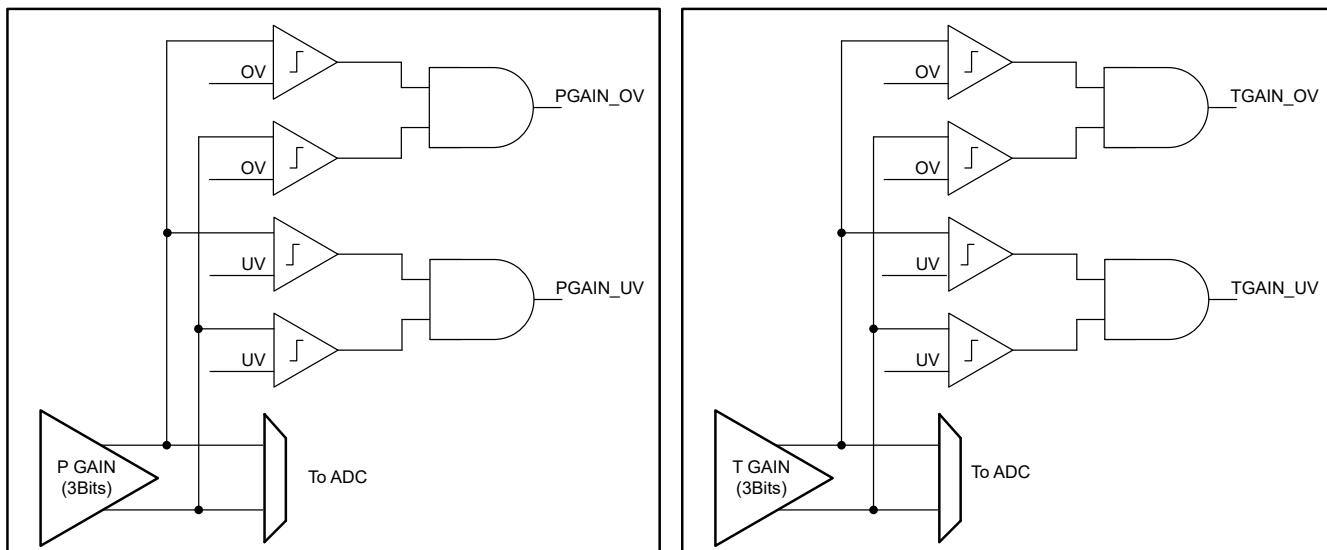


图 6-23. 增益输出诊断方框图

6.3.19.4 PGA302 线束开路诊断

PGA302 允许在 ECU 中执行开路诊断。具体而言，通过在 VOUT 线路上安装上拉或下拉电阻，ECU 可以检测开路 VDD 或开路 GND 线。

表 6-8. PGA302 线束故障

故障编号	器件 VDD	器件 GND	器件 VOUT	注释	消除故障后的器件状态
1	5V	0V	上拉至 VDD	正常连接，VOUT 拉至 VDD	恢复正常运行
2	5V	0V	下拉至 GND	正常连接，VOUT 拉至 GND	器件复位
3	20V	0V	GND 至 VDD	过压	器件复位
4	开路	0V	上拉至 VDD = 5V	开路 VDD，VOUT 拉至 VDD	器件复位
5	开路	0V	下拉至 GND	开路 VDD，VOUT 拉至 GND	器件复位
6	5V	开路	上拉至 VDD = 5V	开路 GND，VOUT 拉至 VDD	器件复位
7	5V	开路	下拉至 GND	开路 GND，VOUT 拉至 GND	器件复位
8	0V	20V	上拉至 VDD	反向电压，VOUT 拉至 VDD	器件复位
9	0V	20V	下拉至 GND	反向电压，VOUT 拉至 GND	可能造成物理损坏。
10	0V	0V	上拉至 VDD	VDD 短接至 GND，VOUT 拉至 VDD	器件复位
11	0V	0V	下拉至 GND	VDD 短接至 GND，VOUT 拉至 GND	器件复位
12	20V	20V	上拉至 VDD	GND 短接至 VDD，VOUT 拉至 VDD	器件复位。可能造成物理损坏。
13	20V	20V	下拉至 GND	GND 短接至 VDD，VOUT 拉至 GND	器件复位
14	20V	0V	20V	VOUT 短接至 VDD	器件复位。可能造成物理损坏。
15	20V	0V	0V	VOUT 短接至 GND	恢复正常运行

图 6-24 展示了 VDD 和 GND 引脚上可能出现的线束开路故障。

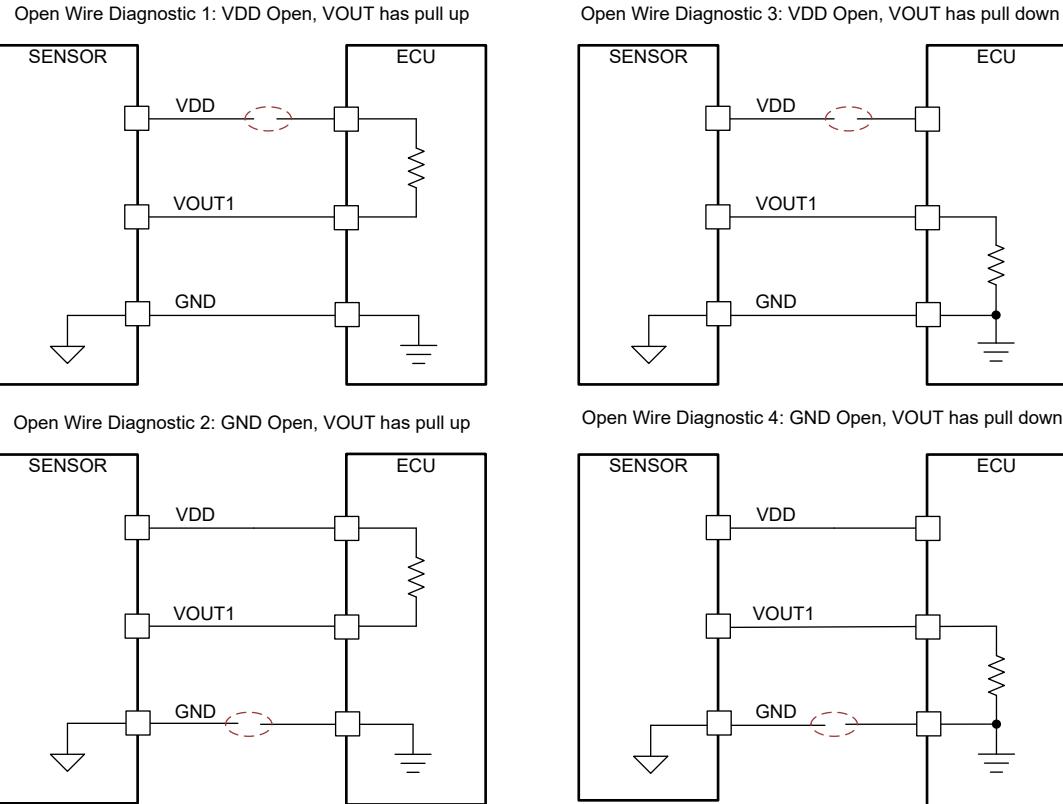


图 6-24. 线束开路诊断

表 6-9 总结了开路诊断和相应的电阻器拉动值，ECU 能够根据这些值来检测开路线束故障。

表 6-9. 典型内部下拉设置

开路线束	ECU 拉动方向	最大拉动值 ($K\Omega$)	故障条件下的 PGA302 状态	ECU 电压电平 (VOUT/OWI 引脚)
VDD	上拉	50	PGA302 关断。存在漏电流 (尤其在高温下)	$VDD - (I_{leak1} \times R_{pullup})$
GND	上拉	不适用	PGA302 关断，所有电源轨均上拉至 VDD	VDD
VDD	下拉	不适用	PGA302 关断，所有电源轨均下拉至接地	GND
GND	下拉	50	PGA302 关断，漏电流推入 VOUT 引脚 (通过芯片的接地端)。	$GND + (I_{leak2} \times R_{pulldown})$

6.3.19.5 EEPROM CRC 和 TRIM 错误

EEPROM 中的最后一个字节将所有数据的 CRC 存储在 EEPROM 中。

用户可以随时验证 EEPROM CRC。当最后一个字节编程到 EEPROM 中时，器件会自动计算 CRC 并更新 EEPROM CRC 状态寄存器中的 CRC_GOOD 位。也可以通过设置 EEPROM_CRC 寄存器中的控制位 CACULATE_CRC 位，启动 CRC 校验来验证 CRC 的有效性。

该器件还具有模拟修整值。在上电时检查模拟修整值的有效性。可以使用 TRIM_CRC_STATUS 寄存器中的 CRC_GOOD 位推断修整值的有效性。

6.3.20 数字补偿和滤波器

PGA300 对压力输入实施二阶 TC 和 NL 校正。随后使用二阶 IIR 滤波器对校正后的输出进行滤波，然后将其写入输出寄存器。

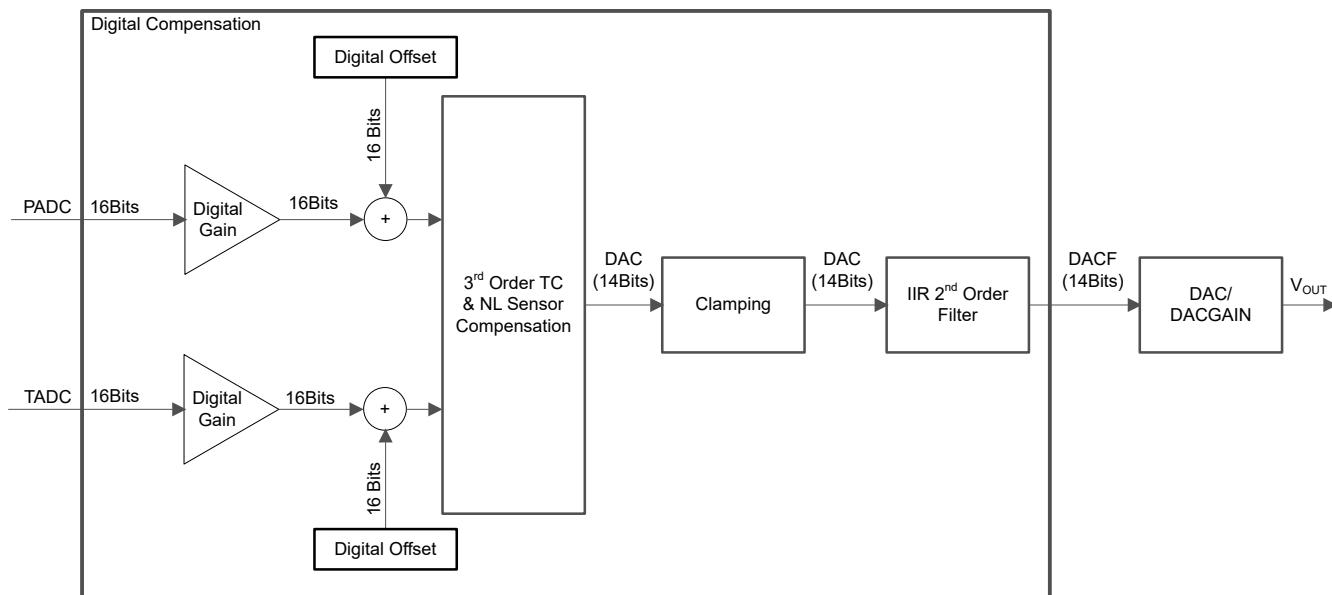


图 6-25. 数字补偿公式

6.3.20.1 数字增益和偏移

数字补偿实现了数字增益和偏移，如[方程式 2](#) 和 [方程式 3](#) 所示：

$$P = a_0(PADC + b_0) \quad (2)$$

其中

- a_0 是数字增益
- b_0 是 PADC 的数字偏移

$$T = a_1(TADC + b_1) \quad (3)$$

其中

- a_1 是数字增益
- and b_1 是 TADC 的数字偏移。

6.3.20.2 TC 和 NL 校正

补偿如[方程式 4](#) 所示：

$$\text{OUTPUT} = \frac{(h_0 + h_1 \times T + h_2 \times T^2 + h_3 \times T^3) + (g_0 + g_1 \times T + g_2 \times T^2 + g_3 \times T^3) \times P + (n_0 + n_1 \times T + n_2 \times T^2 + n_3 \times T^3) \times P^2}{(m_0 + m_1 \times T + m_2 \times T^2 + m_3 \times T^3)} \quad (4)$$

6.3.20.3 锯齿

补偿的输出被锯齿。低锯齿和高锯齿值是可编程的。

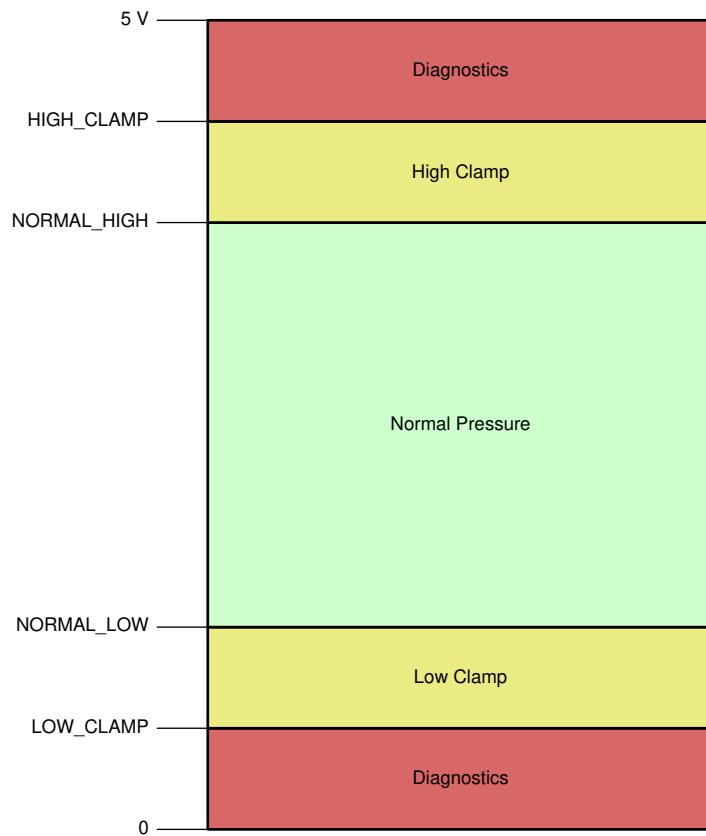


图 6-26. PGA302 输出锯齿

6.3.20.4 滤波器

IIR 滤波器如 [方程式 5](#) 和 [方程式 6](#) 所示：

$$w(n) = (a_0 \times \text{OUTPUT}(n) + a_1 \times w(n - 1) + a_2 w(n - 2)) \quad (5)$$

$$\text{OUTPUT_FF}(n) = (b_0 \times w(n) + b_1 \times w(n - 1) + b_2 w(n - 2)) \quad (6)$$

6.3.21 修订 ID

PGA302 包括修订 ID 寄存器。这些是只读寄存器，表示器件版本，对于特定版本中的每个器件来说并不唯一。

6.4 器件功能模式

PGA302 中有两种功能模式：一种是运行模式，在该模式下启用 数字处理逻辑；另一种是复位模式，该模式下，数字处理逻辑处于复位状态。

在运行模式下，不允许 I²C 和 OWI 数字接口访问 PGA302 器件存储器空间。只能通过访问 COMBUF 通信缓冲寄存器与器件建立通信。

复位模式通常用于 PGA302 器件配置。在该模式下，允许 I²C 或 OWI 接口读取和写入器件存储器。在该模式下，数字处理逻辑处于复位状态，这意味着不执行器件内部信号处理，因此不会从器件本身生成输出数据。

7 寄存器映射

7.1 编程模型

7.1.1 存储器映射

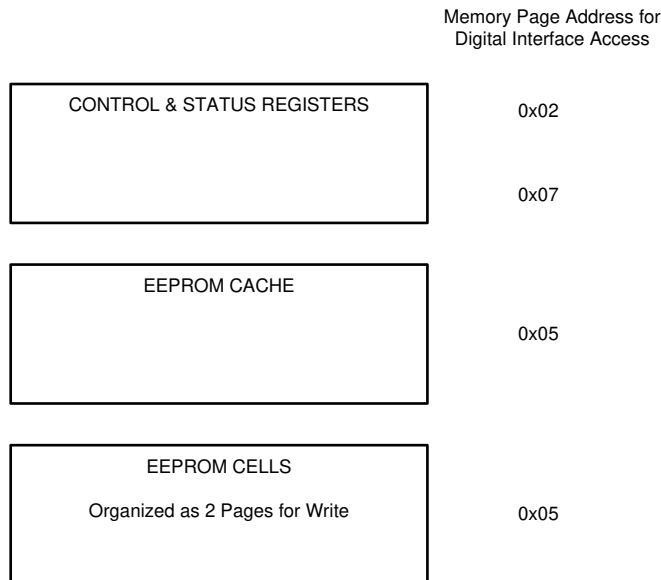


图 7-1. 存储器映射

7.1.2 控制和状态寄存器

表 7-1. PGA302 控制和状态寄存器

寄存器名称	DI 页面地址	DI 偏移地址	EEPROM 地址	R/W	D7	D6	D5	D4	D3	D2	D1	D0
H0_LSB	不适用	不适用	0x40000000	RW	H0 [7:0]							
H0_MSB	不适用	不适用	0x40000001	RW	H0 [15:8]							
H1_LSB	不适用	不适用	0x40000002	RW	H1 [7:0]							
H1_MSB	不适用	不适用	0x40000003	RW	H1 [15:8]							
H2_LSB	不适用	不适用	0x40000004	RW	H2 [7:0]							
H2_MSB	不适用	不适用	0x40000005	RW	H2 [15:8]							
H3_LSB	不适用	不适用	0x40000006	RW	H3 [7:0]							
H3_MSB	不适用	不适用	0x40000007	RW	H3 [15:8]							
G0_LSB	不适用	不适用	0x40000008	RW	G0 [7:0]							
G0_MSB	不适用	不适用	0x40000009	RW	G0 [15:8]							
G1_LSB	不适用	不适用	0x4000000A	RW	G1 [7:0]							
G1_MSB	不适用	不适用	0x4000000B	RW	G1 [15:8]							
G2_LSB	不适用	不适用	0x4000000C	RW	G2 [7:0]							
G2_MSB	不适用	不适用	0x4000000D	RW	G2 [15:8]							
G3_LSB	不适用	不适用	0x4000003E	RW	G3 [7:0]							
G3_MSB	不适用	不适用	0x4000003F	RW	G3 [15:8]							
N0_LSB	不适用	不适用	0x40000010	RW	N0 [7:0]							
N0_MSB	不适用	不适用	0x40000011	RW	N0 [15:8]							
N1_LSB	不适用	不适用	0x40000012	RW	N1 [7:0]							
N1_MSB	不适用	不适用	0x40000013	RW	N1 [15:8]							
N2_LSB	不适用	不适用	0x40000014	RW	N2 [7:0]							
N2_MSB	不适用	不适用	0x40000015	RW	N2 [15:8]							
N3_LSB	不适用	不适用	0x40000016	RW	N3 [7:0]							
N3_MSB	不适用	不适用	0x40000017	RW	N3 [15:8]							
M0_LSB	不适用	不适用	0x40000018	RW	M0 [7:0]							
M0_MSB	不适用	不适用	0x40000019	RW	M0 [15:8]							
M1_MSB	不适用	不适用	0x4000001A	RW	M1 [7:0]							
M1_LSB	不适用	不适用	0x4000001B	RW	M1 [15:8]							
M2_LSB	不适用	不适用	0x4000001C	RW	M2 [7:0]							

表 7-1. PGA302 控制和状态寄存器 (续)

寄存器名称	DI 页面地址	DI 偏移地址	EEPROM 地址	R/W	D7	D6	D5	D4	D3	D2	D1	D0
M2_MSB	不适用	不适用	0x4000001D	RW	M2 [15:8]							
M3_LSB	不适用	不适用	0x4000001E	RW	M3 [7:0]							
M3_MSB	不适用	不适用	0x4000001F	RW	M3 [15:8]							
PADC_GAIN	不适用	不适用	0x40000020	RW	PADC_GAIN [7:0]							
TADC_GAIN	不适用	不适用	0x40000021	RW	TADC_GAIN [7:0]							
PADC_OFFSET_BYTE0	不适用	不适用	0x40000022	RW	PADC_OFFSET [7:0]							
PADC_OFFSET_BYTE1	不适用	不适用	0x40000023	RW	PADC_OFFSET [15:8]							
TADC_OFFSET_BYTE0	不适用	不适用	0x40000024	RW	TADC_OFFSET [7:0]							
TADC_OFFSET_BYTE1	不适用	不适用	0x40000025	RW	TADC_OFFSET [15:8]							
P_GAIN_SELECT	0x2	0x47	0x40000026	RW	P_INV		P_MUX_CTRL[1]	P_MUX_CTRL[0]	PSEM	P_GAIN[2]	P_GAIN[1]	P_GAIN[0]
T_GAIN_SELECT	0x2	0x48	0x40000027	RW	T_INV	写入 0	T_MUX_CTRL[1]	T_MUX_CTRL[0]	TSEM	T_GAIN[2]	T_GAIN[1]	T_GAIN[0]
TEMP_CTRL	0x2	0x4C	不适用	RW	写入 0	ITEMP_CTRL[2]	ITEMP_CTRL[1]	ITEMP_CTRL[0]				
TEMP_SW_CTRL	不适用	不适用	0x40000028	RW	写入 0	ITEMP_CTRL[2]	ITEMP_CTRL[1]	ITEMP_CTRL[0]	OFFSET_EN	DIAG_ENABLE	DACCAP_EN	EEPROM_LOCK
OFFSET_CANCEL	0x2	0x4E	0x40000029	RW			写入 0	OFFSET_CANCEL_VA_L[4]	OFFSET_CANCEL_VA_L[3]	OFFSET_CANCEL_VA_L[2]	OFFSET_CANCEL_VA_L[1]	OFFSET_CANCEL_VA_L[0]
DAC_FAULT_MSB	不适用	不适用	0x4000002A	RW	DAC_FAULT[15:8]							
LPF_A0_MSB	不适用	不适用	0x4000002B	RW	A0 [15:8]							
LPF_A1_LSB	不适用	不适用	0x4000002C	RW	A1 [7:0]							
LPF_A1_MSB	不适用	不适用	0x4000002D	RW	A1 [15:8]							
LPF_A2_LSB	不适用	不适用	0x4000002E	RW	A2 [7:0]							
LPF_A2_MSB	不适用	不适用	0x4000002F	RW	A2 [15:8]							
LPF_B1_LSB	不适用	不适用	0x40000030	RW	B1 [7:0]							
LPF_B1_MSB	不适用	不适用	0x40000031	RW	B1 [15:8]							
PADC_DATA1	0x2	0x20	不适用	R	PADC_DATA [7:0]							
PADC_DATA2	0x2	0x21	不适用	R	PADC_DATA [15:8]							

表 7-1. PGA302 控制和状态寄存器 (续)

寄存器名称	DI 页面地址	DI 偏移地址	EEPROM 地址	R/W	D7	D6	D5	D4	D3	D2	D1	D0
TADC_DATA1	0x2	0x24	不适用	R	TADC_DATA [7:0]							
TADC_DATA2	0x2	0x25	不适用	R	TADC_DATA [15:8]							
DAC_REG0_1	0x2	0x30	不适用	RW	DAC_VALUE [7:0]							
DAC_REG0_2	0x2	0x31	不适用	RW					DAC_VALUE [11:8]			
OP_STAGE_CTRL	0x2	0x3B	不适用	RW				DACCAP_EN				
NORMAL_LOW_LSB	不适用	不适用	0x40000032	RW	NORMAL_DAC_LOW [7:0]							
NORMAL_LOW_MSB	不适用	不适用	0x40000033	RW					NORMAL_DAC_LOW [11:8]			
NORMAL_HIGH_LSB	不适用	不适用	0x40000034	RW	NORMAL_DAC_HIGH [7:0]							
NORMAL_HIGH_MSB	不适用	不适用	0x40000035	RW					NORMAL_DAC_HIGH [11:8]			
LOW_CLAMP_LSB	不适用	不适用	0x40000036	RW	CLAMP_DAC_LOW [7:0]							
LOW_CLAMP_MSB	不适用	不适用	0x40000037	RW					CLAMP_DAC_LOW [11:8]			
HIGH_CLAMP_LSB	不适用	不适用	0x40000038	RW	CLAMP_DAC_HIGH [7:0]							
HIGH_CLAMP_MSB	不适用	不适用	0x40000039	RW					CLAMP_DAC_HIGH [11:8]			
DIAG_BIT_EN	不适用	不适用	0x4000003A	RW	TGAIN_UV_EN	TGAIN_OV_EN	PGAIN_UV_EN	PGAIN_OV_EN		VINT_OV_EN	VINP_UV_EN	VINP_OV_EN
PSMON1	0x2	0x58	不适用	RW				DVDD_OV	REF_UV	REF_OV	VBRG_UV	VBRG_OV
AFEDIAG	0x2	0x5A	不适用	RW	TGAIN_UV	TGAIN_OV	PGAIN_UV	PGAIN_OV		VINT_OV	VINP_UV	VINP_OV
SERIAL_NUMBER_BYTE0	不适用	不适用	0x4000003B	RW	SERIAL_NUMBER [7:0]							
SERIAL_NUMBER_BYTE1	不适用	不适用	0x4000003C	RW	SERIAL_NUMBER [15:8]							
SERIAL_NUMBER_BYTE2	不适用	不适用	0x4000003D	RW	SERIAL_NUMBER [23:16]							
SERIAL_NUMBER_BYTE3	不适用	不适用	0x4000003E	RW	SERIAL_NUMBER [31:24]							
USER_FREE_SPACE	不适用	不适用	0x4000003F-0x4000007E	RW								

表 7-1. PGA302 控制和状态寄存器 (续)

寄存器名称	DI 页面地址	DI 偏移地址	EEPROM 地址	R/W	D7	D6	D5	D4	D3	D2	D1	D0
EEPROM_CRC	不适用	不适用	0x4000007F	RW	EEPROM_CRC [7:0]							
MICRO_INTERFACE_CONTROL	0x0	0x0C	不适用	RW							MICRO_RESET	IF_SEL
EEPROM 阵列	0x5	0x00-0x7F	不适用	R								
EEPROM_CACHE	0x5	0x80-0x81	不适用	RW								
EEPROM_PAGE_ADDRESS	0x5	0x82	不适用	RW			ADDR[5]	ADDR[4]	ADDR[3]	ADDR[2]	ADDR[1]	ADDR[0]
EEPROM_CTRL	0x5	0x83	不适用	RW						写入 0	擦除	编程
EEPROM_CRC	0x5	0x84	不适用	RW								CALCULATE_CRC
EEPROM_STATUS	0x5	0x85	不适用	R						PROGRAM_IN_PROGRESS	ERASE_IN_PROGRESS	READ_IN_PROGRESS
EEPROM_CRC_STATUS	0x5	0x86	不适用	R								CRC_CHECK_IN_PROG
EEPROM_CRC_VALUE	0x5	0x87	不适用	R	EEPROM_CRC_VALUE [7:0]							

7.1.2.1 MICRO_INTERFACE_CONTROL (DI 页面地址 = 0x0) (DI 页面偏移 = 0x0C)
图 7-2. MICRO_INTERFACE_CONTROL 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	保留	保留	保留	MICRO_RESET	IF_SEL
不适用	R/W-0						

表 7-2. MICRO_INTERFACE_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
0	IF_SEL	R/W	0x00	1 : 数字接口访问存储器 0 : 控制器访问存储器
1	MICRO_RESET	R/W	0x00	1 : 控制器复位 0 : 控制器运行
2:7	保留	不适用	0x00	保留

7.1.2.2 PSMON1 (M0 地址 = 0x40000558) (DI 页面地址 = 0x2) (DI 页面偏移 = 0x58)
图 7-3. PSMON1 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	DVDD_OV	REF_UV	REF_OV	VBRG_UV	VBRG_OV
不适用	R/W-0	不适用	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-3. PSMON1 寄存器字段说明

位	字段	类型	复位	说明
0	VBRG_OV	R/W	0x00	读取： 1 : VBRG 过压 0 : VBRG 未过压 写入： 1 : 清除 VBRG_OV 位 0 : 无操作
1	VBRG_UV	R/W	0x00	读取： 1 : VBRG 欠压 0 : VBRG 未欠压 写入： 1 : 清除 VBRG_UV 位 0 : 无操作
2	REF_OV	R/W	0x00	读取： 1 : 基准过压 0 : 基准未过压 写入： 1 : 清除 REF_OV 位 0 : 无操作
3	REF_UV	R/W	0x00	读取： 1 : 基准欠压 0 : 基准未欠压 写入： 1 : 清除 REF_UV 位 0 : 无操作
4	DVDD_OV	R/W	0x00	读取： 1 : DVDD 过压 0 : DVDD 未过压 写入： 1 : 清除 DVDD_OV 位 0 : 无操作
5	保留	不适用	0x00	保留
6	保留	不适用	0x00	保留
7	保留	不适用	0x00	保留

7.1.2.3 AFEDIAG (M0 地址 = 0x4000055A) (DI 页面地址 = 0x2) (DI 页面偏移 = 0x5A)
图 7-4. AFEDIAG 寄存器

7	6	5	4	3	2	1	0
TGAIN_UV	TGAIN_OV	PGAIN_UV	PGAIN_OV	保留	VINT_OV	VINP_UV	VINP_OV
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-4. AFEDIAG 寄存器字段说明

位	字段	类型	复位	说明
0	VINP_OV	R/W	0x00	读取： 1 : 表示 P 增益的输入引脚过压 0 : 表示 P 增益的输入引脚无过压 写入： 1 : 清除 VINP_OV 位 0 : 无操作
1	VINP_UV	R/W	0x00	读取： 1 : 表示 P 增益的输入引脚欠压 0 : 表示 P 增益的输入引脚无欠压 写入： 1 : 清除 VINP_UV 位 0 : 无操作
2	VINT_OV	R/W	0x00	读取： 1 : 表示 T 增益的输入引脚过压 0 : 表示 T 增益的输入引脚无过压 写入： 1 : 清除 VINT_OV 位 0 : 无操作
3	保留	R/W	0x00	
4	PGAIN_OV	R/W	0x00	读取： 1 : 表示 P 增益的输出端过压 0 : 表示 P 增益的输出端无过压 写入： 1 : 清除 PGAIN_OV 位 0 : 无操作
5	PGAIN_UV	R/W	0x00	读取： 1 : 表示 P 增益的输出端欠压 0 : 表示 P 增益的输出端无欠压 写入： 1 : 清除 PGAIN_UV 位 0 : 无操作
6	TGAIN_OV	R/W	0x00	读取： 1 : 表示 T 增益的输出端过压 0 : 表示 T 增益的输出端无过压 写入： 1 : 清除 TGAIN_OV 位 0 : 无操作
7	TGAIN_UV	R/W	0x00	读取： 1 : 表示 T 增益的输出端欠压 0 : 表示 T 增益的输出端无欠压 写入： 1 : 清除 TGAIN_UV 位 0 : 无操作

7.1.2.4 P_GAIN_SELECT (DI 页面地址 = 0x2) (DI 页面偏移 = 0x47)

图 7-5. P_GAIN_SELECT 寄存器

7	6	5	4	3	2	1	0
P_INV	保留	P_MUX_CTRL[1]	P_MUX_CTRL[0]	PSEM	P_GAIN[2]	P_GAIN[1]	P_GAIN[0]
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-5. P_GAIN_SELECT 寄存器字段说明

位	字段	类型	复位	说明
0	P_GAIN[0]	R/W	0x00	
1	P_GAIN[1]	R/W	0x00	有关增益选择，请参阅电气参数
2	P_GAIN[2]	R/W	0x00	
3	PSEM	R/W	0x00	1 : 差分模式 0 : 单端模式
4	P_MUX_CTRL[0]	R/W	0x00	P 通道输入多路复用器： 00 : VINPP - VINPN 01 : VINPP - 1.25V 10 : 1.25V - VINPN
5	P_MUX_CTRL[1]	R/W	0x00	当 P_INV = 1 时，顺序将反转
6	保留	R/W	0x00	保留
7	P_INV	R/W	0x00	1 : 反转压力通道的增益输出的输出 0 : 无反转

7.1.2.5 T_GAIN_SELECT (DI 页面地址 = 0x2) (DI 页面偏移 = 0x48)

图 7-6. T_GAIN_SELECT 寄存器

7	6	5	4	3	2	1	0
T_INV	T_MUX_CTRL[2]	T_MUX_CTRL[1]	T_MUX_CTRL[0]	TSEM	T_GAIN[2]	T_GAIN[1]	T_GAIN[0]
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-6. T_GAIN_SELECT 寄存器字段说明

位	字段	类型	复位	说明
0	T_GAIN[0]	R/W	0x00	
1	T_GAIN[1]	R/W	0x00	有关增益选择，请参阅电气参数
2	T_GAIN[2]	R/W	0x00	
3	TSEM	R/W	0x00	1 : 差分模式 0 : 单端模式
4	T_MUX_CTRL[0]	R/W	0x00	0b000 : 外部温度传感器 0b001 : TEST1
5	T_MUX_CTRL[1]	R/W	0x00	0b010 : 内部温度传感器 0b011 : 电桥电流
6	T_MUX_CTRL[2]	R/W	0x00	0b100 : ITEMP Pin Voltage
7	T_INV	R/W	0x00	1 : 反转温度通道的增益输出的输出 0 : 无反转

7.1.2.6 TEMP_CTRL (DI 页面地址 = 0x2) (DI 页面偏移 = 0x4C)

图 7-7. TEMP_CTRL 寄存器

7	6	5	4	3	2	1	0
ITEMP_DST_SEL	ITEMP_CTRL[2]	ITEMP_CTRL[1]	ITEMP_CTRL[0]	保留	保留	保留	保留
R/W-0	R/W-1	R/W-0	R/W-0	不适用	不适用	不适用	不适用

表 7-7. TEMP_CTRL 寄存器字段说明

位	字段	类型	复位	说明
0:3	保留	不适用	0x00	保留
4:6	ITEMP_CTRL[3:0]	R/W	0x00	0x00 : 50µA 0x01 : 100µA 0x02 : 200µA 0x03 : 1,000µA 0x04 - 0x07 : 关闭
7	ITEMP_DST_SEL	R/W	0x00	0 : ITEMP 驱动至 VINTP 引脚 1 : ITEMP 驱动至 ITEMP 引脚

7.1.2.7 OFFSET_CANCEL (DI 页面地址 = 0x2) (DI 页面偏移 = 0x4E)

图 7-8. OFFSET_CANCEL 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	OFFSET_CANCEL_SEL	OFFSET_CANCEL_VAL[3]	OFFSET_CANCEL_VAL[2]	OFFSET_CANCEL_VAL[1]	OFFSET_CANCEL_VAL[0]
不适用	不适用	不适用	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-8. OFFSET_CANCEL 寄存器字段说明

位	字段	类型	复位	说明
0	OFFSET_CANCEL_VAL[0]	R/W	0x00	0x00 : 0mV 0x01 : 3.65mV
1	OFFSET_CANCEL_VAL[1]	R/W	0x00	0x02 : 7.3mV 0x03 : 10.95mV
2	OFFSET_CANCEL_VAL[2]	R/W	0x00	0x04 : 14.6mV 0x05 : 18.28mV 0x06 : 21.9mV 0x07 : 25.55mV 0x08 : 29.2mV 0x09 : 32.85mV 0x0A : 36.5mV 0x0B : 40.15mV 0x0C : 43.8mV 0x0D : 47.45mV 0x0E : 51.1mV 0x0F : 54.75mV
3	OFFSET_CANCEL_VAL[3]	R/W	0x00	1 : 偏移电流连接到 VINPP 引脚 (正偏移) 0 : 偏移电流连接到 VINPN 引脚 (负偏移)
4:7	保留	不适用	0x00	保留

7.1.2.8 PADC_DATA1 (DI 页面地址 = 0x0) (DI 页面偏移 = 0x10)

- 要从数字接口读取 PADC_DATA，应首先读取最低有效字节/字。这将返回最低有效字节/字。最高有效字节锁存在影子寄存器中。读取数字接口地址 0x11 将返回该影子寄存器中的数据。
- 在 16 位模式下，PADC_DATA1 将是最低有效字节，PADC_DATA2 是最高有效字节。

图 7-9. PADC_DATA1 寄存器

7	6	5	4	3	2	1	0
PADC_DATA [7:0]							
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

表 7-9. PADC_DATA1 寄存器字段说明

位	字段	类型	复位	说明
0:7	PADC_DATA [7:0]	R	0x00	压力 ADC 输出 LS 字节

7.1.2.9 PADC_DATA2 (DI 页面地址 = 0x0) (DI 页面偏移 = 0x11)

- 要从数字接口读取 PADC_DATA，应首先读取最低有效字节/字。这将返回最低有效字节/字。最高有效字节锁存在影子寄存器中。读取数字接口地址 0x11 将返回该影子寄存器中的数据。
- 在 16 位模式下，PADC_DATA1 将是最低有效字节，PADC_DATA2 是最高有效字节。

图 7-10. PADC_DATA2 寄存器

7	6	5	4	3	2	1	0
PADC_DATA [15:8]							
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

表 7-10. PADC_DATA2 寄存器字段说明

位	字段	类型	复位	说明
0:7	PADC_DATA	R	0x00	压力 ADC 输出 MS 字节

7.1.2.10 TADC_DATA1 (DI 页面地址 = 0x0) (DI 页面偏移 = 0x14)

- 要从数字接口读取 TADC_DATA，应首先读取最低有效字节/字。这将返回最低有效字节/字。最高有效字节锁存在影子寄存器中。读取数字接口地址 0x15 将返回该影子寄存器中的数据。
- 在 16 位模式下，TADC_DATA1 将是最低有效字节，TADC_DATA2 是最高有效字节。

图 7-11. TADC_DATA1 寄存器

7	6	5	4	3	2	1	0
TADC_DATA [7:0]							
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

表 7-11. TADC_DATA1 寄存器字段说明

位	字段	类型	复位	说明
0:7	TADC_DATA	R	0x00	温度 ADC 输出 LS 字节

7.1.2.11 TADC_DATA2 (DI 页面地址 = 0x0) (DI 页面偏移 = 0x15)

- 要从数字接口读取 TADC_DATA，应首先读取最低有效字节/字。这将返回最低有效字节/字。最高有效字节锁存在影子寄存器中。读取数字接口地址 0x15 将返回该影子寄存器中的数据。
- 在 16 位模式下，TADC_DATA1 将是最低有效字节，TADC_DATA2 是最高有效字节。

图 7-12. TADC_DATA2 寄存器

7	6	5	4	3	2	1	0
TADC_DATA [15:8]							
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

表 7-12. TADC_DATA2 寄存器字段说明

位	字段	类型	复位	说明
0:7	TADC_DATA	R	0x00	温度 ADC 输出 MS 字节

7.1.2.12 DAC_REG0_1 (DI 页面地址 = 0x2) (DI 页面偏移 = 0x30)

DAC 寄存器使用情况：

图 7-13. DAC_REG0_1 寄存器

7	6	5	4	3	2	1	0
DAC_VAL [7:0]							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-13. DAC_REG0_1 寄存器字段说明

位	字段	类型	复位	说明
0:7	DAC_VAL	R/W	0x00	DAC 输出值 LS 字节

7.1.2.13 DAC_REG0_2 (DI 页面地址 = 0x2) (DI 页面偏移 = 0x31)

DAC 寄存器使用情况：

图 7-14. DAC_REG0_2 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	保留	DAC_VAL [11:8]			
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-14. DAC_REG0_2 寄存器字段说明

位	字段	类型	复位	说明
0:3	DAC_VAL	R/W	0x00	DAC 输出值 MS 半字节
4:7	保留	不适用	0x00	保留

7.1.2.14 OP_STAGE_CTRL (DI 页面地址 = 0x2) (DI 页面偏移 = 0x3B)

图 7-15. OP_STAGE_CTRL 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	DACCAP_EN	保留	保留	保留	保留
不适用	不适用	不适用	R/W-0	不适用	不适用	不适用	不适用

表 7-15. OP_STAGE_CTRL 寄存器字段说明

位	字段	类型	复位	说明
0:3	保留	不适用	0x00	保留
4	DACCAP_EN	R/W	0x00	1 : 启用 DACCAP 电容器 (关闭 DAC 增益中的开关 S4) 0 : 禁用 DACCAP 电容器 (打开 DAC 增益中的开关 S4)
5:7	保留	不适用	0x00	保留

7.1.2.15 EEPROM_ARRAY (DI 页面地址 = 0x5) (DI 页面偏移 = 0x00 - 0x7F)

图 7-16. EEPROM_ARRAY 寄存器范围

7	6	5	4	3	2	1	0
DATA[7]	DATA[6]	DATA[5]	DATA[4]	DATA[3]	DATA[2]	DATA[1]	DATA[0]
RW-0							

表 7-16. EEPROM_ARRAY 寄存器范围说明

位	字段	类型	复位	说明
0:7	DATA[0] : DATA[7]	R/W	0x00	EEPROM 读取存储器。可以直接从这些寄存器位置读取 EEPROM 数据。 对于 EEPROM 编程，请使用 EEPROM_CACHE_BYTE0、EEPROM_CACHE_BYTE1、EEPROM_PAGE_ADDRESS 和 EEPROM_CTRL 寄存器。

7.1.2.16 EEPROM_CACHE_BYTE0 (DI 页面地址 = 0x5) (DI 页面偏移 = 0x80)

图 7-17. EEPROM_CACHE_BYTE0 寄存器

7	6	5	4	3	2	1	0
DATA[7]	DATA[6]	DATA[5]	DATA[4]	DATA[3]	DATA[2]	DATA[1]	DATA[0]
RW-0							

表 7-17. EEPROM_CACHE_BYTE0 寄存器字段说明

位	字段	类型	复位	说明
0:7	DATA[0] : DATA[7]	R/W	0x00	EEPROM 编程高速缓存 Byte0

7.1.2.17 EEPROM_CACHE_BYTE1 (DI 页面地址 = 0x5) (DI 页面偏移 = 0x81)

图 7-18. EEPROM_CACHE_BYTE1 寄存器

7	6	5	4	3	2	1	0
DATA[7]	DATA[6]	DATA[5]	DATA[4]	DATA[3]	DATA[2]	DATA[1]	DATA[0]
RW-0							

表 7-18. EEPROM_CACHE_BYTE1 寄存器字段说明

位	字段	类型	复位	说明
0:7	DATA[0] : DATA[7]	R/W	0x00	EEPROM 编程高速缓存 Byte1

7.1.2.18 EEPROM_PAGE_ADDRESS (DI 页面地址 = 0x5) (DI 页面偏移 = 0x82)

图 7-19. EEPROM_PAGE_ADDRESS 寄存器

7	6	5	4	3	2	1	0
保留	保留	ADDR[5]	ADDR[4]	ADDR[3]	ADDR[2]	ADDR[1]	ADDR[0]
不适用	不适用	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-19. EEPROM_PAGE_ADDRESS 寄存器字段说明

位	字段	类型	复位	说明
0	ADDR[0]	R/W	0x00	
1	ADDR[1]	R/W	0x00	
2	ADDR[2]	R/W	0x00	
3	ADDR[3]	R/W	0x00	
4	ADDR[4]	R/W	0x00	
5	ADDR[5]	R/W	0x00	
6:7	保留	不适用	0x00	保留

7.1.2.19 EEPROM_CTRL (DI 页面地址 = 0x5) (DI 页面偏移 = 0x83)

图 7-20. EEPROM_CTRL 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	保留	保留	写入 0	擦除	编程
不适用	不适用	不适用	不适用	不适用	RW-0	RW-0	RW-0

表 7-20. EEPROM_CTRL 寄存器字段说明

位	字段	类型	复位	说明
0	编程	R/W	0x00	1 : 将 EEPROM 高速缓存的内容编程到 EEPROM_PAGE_ADDRESS 指向的 EEPROM 存储器中 0 : 无操作
1	擦除	R/W	0x00	1 : 擦除 EEPROM_PAGE_ADDRESS 指向的 EEPROM 存储器的内容 0 : 无操作
2	保留	R/W	0x00	保留
3:7	保留	不适用	0x00	保留

7.1.2.20 EEPROM_CRC (DI 页面地址 = 0x5) (DI 页面偏移 = 0x84)

图 7-21. EEPROM_CRC 寄存器

7	6	5	4	3	2	1	0
保留	CALCULATE_CRC						
不适用	RW-0						

表 7-21. EEPROM_CRC 寄存器字段说明

位	字段	类型	复位	说明
0	CALCULATE_CRC	R/W	0x00	1 : 计算 EEPROM CRC 0 : 无操作
1:7	保留	不适用	0x00	保留

7.1.2.21 EEPROM_STATUS (DI 页面地址 = 0x5) (DI 页面偏移 = 0x85)

图 7-22. EEPROM_STATUS 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	保留	保留	PROGRAM_IN_PROGRESS	ERASE_IN_PROGRESS	READ_IN_PROGRESS
不适用	不适用	不适用	不适用	不适用	R-0	R-0	R-0

表 7-22. EEPROM_STATUS 寄存器字段说明

位	字段	类型	复位	说明
0	READ_IN_PROGRESS	R	0x00	1 : EEPROM 读取正在进行中 0 : EEPROM 读取不在进行中
1	ERASE_IN_PROGRESS	R	0x00	1 : EEPROM 擦除正在进行中 0 : EEPROM 擦除不在进行中
2	PROGRAM_IN_PROGRESS	R	0x00	1 : EEPROM 编程正在进行中 0 : EEPROM 编程不在进行中
3:7	保留	不适用	0x00	保留

7.1.2.22 EEPROM_CRC_STATUS (DI 页面地址 = 0x5) (DI 页面偏移 = 0x86)

图 7-23. EEPROM_CRC_STATUS 寄存器

7	6	5	4	3	2	1	0
保留	保留	保留	保留	保留	保留	CRC_GOOD	CRC_CHECK_IN_PROG
不适用	不适用	不适用	不适用	不适用	不适用	R-0	R-0

表 7-23. EEPROM_CRC_STATUS 寄存器字段说明

位	字段	类型	复位	说明
0	CRC_CHECK_IN_PROGRESS	R	0x00	1 : EEPROM CRC 校验正在进行中 0 : EEPROM CRC 校验未在进行中
1	CRC_GOOD	R	0x00	1 : EEPROM 编程的 CRC 与计算得出的 CRC 匹配 0 : EEPROM 编程的 CRC 与计算得出的 CRC 不匹配
2:7				

7.1.2.23 EEPROM_CRC_VALUE (DI 页面地址 = 0x5) (DI 页面偏移 = 0x87)

EEPROM CRC 值应位于 EEPROM 的最后一个字节中。

图 7-24. EEPROM_CRC_VALUE 寄存器

7	6	5	4	3	2	1	0
EEPROM_CRC_VALUE [7:0]							
R-1	R-1	R-1	R-1	R-1	R-1	R-1	R-1

表 7-24. EEPROM_CRC_VALUE 寄存器字段说明

位	字段	类型	复位	说明
0:7	EEPROM_CRC_VALUE	R	0x01	器件计算出的 EEPROM CRC 值

7.1.2.24 H0 (EEPROM 地址 = 0x40000000)

图 7-25. H0_LSB 寄存器

7	6	5	4	3	2	1	0
H0 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-26. H0_MSB 寄存器

7	6	5	4	3	2	1	0
H0 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-25. H0 寄存器字段说明

位	字段	类型	复位	说明
0:15	H0	R/W	0x00	H0 线性化系数 (二进制补码值)

7.1.2.25 H1 (EEPROM 地址 = 0x40000002)

图 7-27. H1_LSB 寄存器

7	6	5	4	3	2	1	0
H1 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-28. H1_MSB 寄存器

7	6	5	4	3	2	1	0
H1 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-26. H1 寄存器字段说明

位	字段	类型	复位	说明
0:15	H1	R/W	0x00	H1 线性化系数 (二进制补码值)

7.1.2.26 H2 (EEPROM 地址 = 0x40000004)

图 7-29. H2_LSB 寄存器

7	6	5	4	3	2	1	0
H2 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-30. H2_MSB 寄存器

7	6	5	4	3	2	1	0
H2 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-27. H2 寄存器字段说明

位	字段	类型	复位	说明
0:15	H2	R/W	0x00	H2 线性化系数 (二进制补码值)

7.1.2.27 H3 (EEPROM 地址 = 0x40000006)

图 7-31. H3_LSB 寄存器

7	6	5	4	3	2	1	0
H3 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-32. H3_MSB 寄存器

7	6	5	4	3	2	1	0
H3 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-28. H3 寄存器字段说明

位	字段	类型	复位	说明
0:15	H3	R/W	0x00	H3 线性化系数 (二进制补码值)

7.1.2.28 G0 (EEPROM 地址 = 0x40000008)

图 7-33. G0_LSB 寄存器

7	6	5	4	3	2	1	0
G0 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-34. G0_MSB 寄存器

7	6	5	4	3	2	1	0
G0 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-29. G0 寄存器字段说明

位	字段	类型	复位	说明
0:15	G0	R/W	0x00	G0 线性化系数 (二进制补码值)

7.1.2.29 G1 (EEPROM 地址 = 0x4000000A)

图 7-35. G1_LSB 寄存器

7	6	5	4	3	2	1	0
G1 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-36. G1_MSB 寄存器

7	6	5	4	3	2	1	0
G1 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-30. G1 寄存器字段说明

位	字段	类型	复位	说明
0:15	G1	R/W	0x00	G1 线性化系数 (二进制补码值)

7.1.2.30 G2 (EEPROM 地址 = 0x4000000C)
图 7-37. G2_LSB 寄存器

7	6	5	4	3	2	1	0
G2 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-38. G2_MSB 寄存器

7	6	5	4	3	2	1	0
G2 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-31. G2 寄存器字段说明

位	字段	类型	复位	说明
0:15	G2	R/W	0x00	G2 线性化系数 (二进制补码值)

7.1.2.31 G3 (EEPROM 地址 = 0x4000000E)
图 7-39. G3_LSB 寄存器

7	6	5	4	3	2	1	0
G3 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-40. G3_MSB 寄存器

7	6	5	4	3	2	1	0
G3 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-32. G3 寄存器字段说明

位	字段	类型	复位	说明
0:15	G3	R/W	0x00	G3 线性化系数 (二进制补码值)

7.1.2.32 N0 (EEPROM 地址 = 0x40000010)
图 7-41. N0_LSB 寄存器

7	6	5	4	3	2	1	0
N0 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-42. N0_MSB 寄存器

7	6	5	4	3	2	1	0
N0 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-33. N0 寄存器字段说明

位	字段	类型	复位	说明
0:15	N0	R/W	0x00	N0 线性化系数 (二进制补码值)

7.1.2.33 N1 (EEPROM 地址 = 0x40000012)
图 7-43. N1_LSB 寄存器

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---

图 7-43. N1_LSB 寄存器 (续)

N1 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-44. N1_MSB 寄存器

N1 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-34. N1 寄存器字段说明

位	字段	类型	复位	说明
0:15	N1	R/W	0x00	N1 线性化系数 (二进制补码值)

7.1.2.34 N2 (EEPROM 地址 = 0x40000014)

图 7-45. N2_LSB 寄存器

N2 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-46. N2_MSB 寄存器

N2 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-35. N2 寄存器字段说明

位	字段	类型	复位	说明
0:15	N2	R/W	0x00	N2 线性化系数 (二进制补码值)

7.1.2.35 N3 (EEPROM 地址 = 0x40000016)

图 7-47. N3_LSB 寄存器

N3 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-48. N3_MSB 寄存器

N3 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-36. N3 寄存器字段说明

位	字段	类型	复位	说明
0:15	N3	R/W	0x00	N3 线性化系数 (二进制补码值)

7.1.2.36 M0 (EEPROM 地址 = 0x40000018)

图 7-49. M0_LSB 寄存器

M0 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-50. M0_MSB 寄存器

7	6	5	4	3	2	1	0
M0 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-37. M0 寄存器字段说明

位	字段	类型	复位	说明
0:15	M0	R/W	0x00	M0 线性化系数 (二进制补码值)

7.1.2.37 M1 (EEPROM 地址 = 0x4000001A)
图 7-51. M1_LSB 寄存器

7	6	5	4	3	2	1	0
M1 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-52. M1_MSB 寄存器

7	6	5	4	3	2	1	0
M1 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-38. M1 寄存器字段说明

位	字段	类型	复位	说明
0:15	M1	R/W	0x00	M1 线性化系数 (二进制补码值)

7.1.2.38 M2 (EEPROM 地址 = 0x4000001C)
图 7-53. M2_LSB 寄存器

7	6	5	4	3	2	1	0
M2 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-54. M2_MSB 寄存器

7	6	5	4	3	2	1	0
M2 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-39. M2 寄存器字段说明

位	字段	类型	复位	说明
0:15	M2	R/W	0x00	M2 线性化系数 (二进制补码值)

7.1.2.39 M3 (EEPROM 地址 = 0x4000001E)
图 7-55. M3_LSB 寄存器

7	6	5	4	3	2	1	0
M3 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-56. M3_MSB 寄存器

7	6	5	4	3	2	1	0
M3 [15:8]							

图 7-56. M3_MSB 寄存器 (续)

RW-0							
------	------	------	------	------	------	------	------

表 7-40. M3 寄存器字段说明

位	字段	类型	复位	说明
0:15	M3	R/W	0x00	M3 线性化系数 (二进制补码值)

7.1.2.40 PADC_GAIN (EEPROM 地址 = 0x400000020)

图 7-57. PADC_GAIN 寄存器

7	6	5	4	3	2	1	0
PADC_GAIN [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-41. PADC_GAIN 寄存器字段说明

位	字段	类型	复位	说明
0:7	PADC_GAIN	R/W	0x00	PADC 数字增益 (仅限正值)

7.1.2.41 TADC_GAIN (EEPROM 地址 = 0x400000021)

图 7-58. TADC_GAIN 寄存器

7	6	5	4	3	2	1	0
TADC_GAIN [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-42. TADC_GAIN 寄存器字段说明

位	字段	类型	复位	说明
0:7	TADC_GAIN	R/W	0x00	TADC 数字增益 (仅限正值)

7.1.2.42 PADC_OFFSET (EEPROM 地址 = 0x40000022)

图 7-59. PADC_OFFSET_BYTE0 寄存器

7	6	5	4	3	2	1	0
PADC_OFFSET [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-60. PADC_OFFSET_BYTE1 寄存器

7	6	5	4	3	2	1	0
PADC_OFFSET [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-43. PADC_OFFSET 寄存器字段说明

位	字段	类型	复位	说明
0:15	PADC_OFFSET	R/W	0x00	PADC 数字偏移 (二进制补码值)

7.1.2.43 TADC_OFFSET (EEPROM 地址 = 0x40000024)

图 7-61. TADC_OFFSET_BYTE0 寄存器

7	6	5	4	3	2	1	0
TADC_OFFSET [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-62. TADC_OFFSET_BYTE1 寄存器

7	6	5	4	3	2	1	0
TADC_OFFSET [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-44. TADC_OFFSET 寄存器字段说明

位	字段	类型	复位	说明
0:15	TADC_OFFSET	R/W	0x00	TADC 数字偏移 (二进制补码值)

7.1.2.44 TEMP_SW_CTRL (EEPROM 地址 = 0x40000028)

图 7-63. TEMP_SW_CTRL 寄存器

7	6	5	4	3	2	1	0
保留		ITEMP_CTRL [2:0]		OFFSET_EN	DIAG_ENABLE	DACCAP_EN	EEPROM_LOCK
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-45. TEMP_SW_CTRL 寄存器字段说明

位	字段	类型	复位	说明
0	EEPROM_LOCK	R/W	0x00	0 : 启用对 EEPROM 存储器的写入。 1 : 禁用对 EEPROM 存储器的写入。
1	DACCAP_EN	R/W	0x00	0 : DACCAP 引脚断开连接。 1 : DACCAP 引脚已连接。
2	DIAG_ENABLE	R/W	0x00	AFE 全局诊断启用。 0 : 模拟诊断已禁用 1 : 模拟诊断已启用
3	OFFSET_EN	R/W	0x00	0 : 使用了正常模式线性化算法。 1 : 使用了高传感器偏移线性化算法。
4:6	ITEMP_CTRL	R/W	0x00	请参阅 ITEMp_CTRL 寄存器说明
7	保留	不适用		保留

7.1.2.45 DAC_FAULT_MSB (EEPROM 地址 = 0x4000002A)

图 7-64. DAC_FAULT_MSB 寄存器

7	6	5	4	3	2	1	0
DAC_FAULT [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-46. DAC_FAULT_MSB 寄存器字段说明

位	字段	类型	复位	说明
08:15	DAC_FAULT	R/W	0x00	DAC 故障值。如果在启用诊断的情况下检测到故障，DAC 将输出 DAC_FAULT 编程值。 DAC_FAULT [7:0] 位固定为 0x00 值。

7.1.2.46 LPF_A0_MSB (EEPROM 地址 = 0x4000002B)

图 7-65. LPF_A0_MSB 寄存器

7	6	5	4	3	2	1	0
A0 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-47. LPF_A0_MSB 寄存器字段说明

位	字段	类型	复位	说明
08:15	A0	R/W	0x00	低通滤波器 A0 系数。 A0 [7:0] 位固定为 0x00 值。

7.1.2.47 LPF_A1 (EEPROM 地址 = 0x4000002C)

图 7-66. LPF_A1_LSB 寄存器

7	6	5	4	3	2	1	0
A1 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-67. LPF_A1_MSB 寄存器

7	6	5	4	3	2	1	0
A1 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-48. A1 寄存器字段说明

位	字段	类型	复位	说明
0:15	A1	R/W	0x00	低通滤波器 A1 系数。

7.1.2.48 LPF_A2 (EEPROM 地址 = 0x4000002E)

图 7-68. LPF_A2_LSB 寄存器

7	6	5	4	3	2	1	0
A2 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-69. LPF_A2_MSB 寄存器

7	6	5	4	3	2	1	0
A2 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-49. A2 寄存器字段说明

位	字段	类型	复位	说明
0:15	A2	R/W	0x00	低通滤波器 A2 系数。

7.1.2.49 LPF_B1 (EEPROM 地址 = 0x40000030)

图 7-70. LPF_B1_LSB 寄存器

7	6	5	4	3	2	1	0
B1 [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-71. LPF_B1_MSB 寄存器

7	6	5	4	3	2	1	0
B1 [15:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-50. B1 寄存器字段说明

位	字段	类型	复位	说明
0:15	B1	R/W	0x00	低通滤波器 B1 系数。

7.1.2.50 NORMAL_LOW (EEPROM 地址 = 0x40000032)
图 7-72. NORMAL_LOW_LSB 寄存器

7	6	5	4	3	2	1	0
NORMAL_DAC_LOW [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-73. NORMAL_LOW_MSB 寄存器

7	6	5	4	3	2	1	0
NORMAL_DAC_LOW [11:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-51. NORMAL_LOW 寄存器字段说明

位	字段	类型	复位	说明
0:11	NORMAL_DAC_LOW	R/W	0x00	正常 DAC 输出低阈值范围。 如果 DAC 值低于 NORMAL_DAC_LOW 值，则 DAC 值将钳位到 CLAMP_DAC_LOW

7.1.2.51 NORMAL_HIGH (EEPROM 地址 = 0x40000034)
图 7-74. NORMAL_HIGH_LSB 寄存器

7	6	5	4	3	2	1	0
NORMAL_DAC_HIGH [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-75. NORMAL_HIGH_MSB 寄存器

7	6	5	4	3	2	1	0
NORMAL_DAC_HIGH [11:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-52. NORMAL_HIGH 寄存器字段说明

位	字段	类型	复位	说明
0:11	NORMAL_DAC_HIGH	R/W	0x00	正常 DAC 输出高阈值范围。 如果 DAC 值高于 NORMAL_DAC_HIGH 值，则 DAC 值将钳位到 CLAMP_DAC_HIGH

7.1.2.52 LOW_CLAMP (EEPROM 地址 = 0x40000036)
图 7-76. LOW_CLAMP_LSB 寄存器

7	6	5	4	3	2	1	0
CLAMP_DAC_LOW [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-77. LOW_CLAMP_MSB 寄存器

7	6	5	4	3	2	1	0
CLAMP_DAC_LOW [11:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-53. LOW_CLAMP 寄存器字段说明

位	字段	类型	复位	说明
0:11	CLAMP_DAC_LOW	R/W	0x00	DAC 超出范围下限钳位值

7.1.2.53 HIGH_CLAMP (EEPROM 地址 = 0x40000038)

图 7-78. HIGH_CLAMP_LSB 寄存器

7	6	5	4	3	2	1	0
CLAMP_DAC_HIGH [7:0]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

图 7-79. HIGH_CLAMP_MSB 寄存器

7	6	5	4	3	2	1	0
CLAMP_DAC_HIGH [11:8]							
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-54. HIGH_CLAMP 寄存器字段说明

位	字段	类型	复位	说明
0:11	CLAMP_DAC_HIGH	R/W	0x00	DAC 超出范围上限钳位值

7.1.2.54 DIAG_BIT_EN (EEPROM 地址 = 0x4000003A)

图 7-80. DIAG_BIT_EN 寄存器

7	6	5	4	3	2	1	0
TGAIN_UV_EN	TGAIN_OV_EN	PGAIN_UV_EN	PGAIN_OV_EN	保留	VINT_OV_EN	VINP_UV_EN	VINP_OV_EN
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 7-55. DIAG_BIT_EN 寄存器字段说明

位	字段	类型	复位	说明
0	VINP_OV_EN	R/W	0x00	1 : VINP 过压诊断启用
1	VINP_UV_EN	R/W	0x00	1 : VINP 欠压诊断启用
2	VINT_OV_EN	R/W	0x00	1 : VINT 过压诊断启用
3		R/W	0x00	
4	PGAIN_OV_EN	R/W	0x00	1 : 压力增益路径过压诊断启用
5	PGAIN_UV_EN	R/W	0x00	1 : 压力增益路径欠压诊断启用
6	TGAIN_OV_EN	R/W	0x00	1 : 温度增益路径过压诊断启用
7	TGAIN_UV_EN	R/W	0x00	1 : 温度增益路径欠压诊断启用

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

PGA302 器件必须与外部传感器配对，可用于各种应用，具体取决于所选的传感器。选择传感器时，务必要确保施加到 PGA302 上的模拟输入引脚的电压保持在建议的工作电压范围内，即最小 0.2V，最大 4.2V。有了可编程增益级，可以从广泛的传感器中进行选择，同时仍能更大限度地扩大 16 位 ADC 的输入范围。PGA302 内置有稳压电桥电压源和用于温度传感器的独立电流源，无需外部励磁传感器。接口选项包括 I²C 和 OWI。

8.1.1 0-5V 电压输出

0-5V 模拟输出应用在用作传感器变送器系统一部分的典型应用场景中显示默认 PGA302 器件。

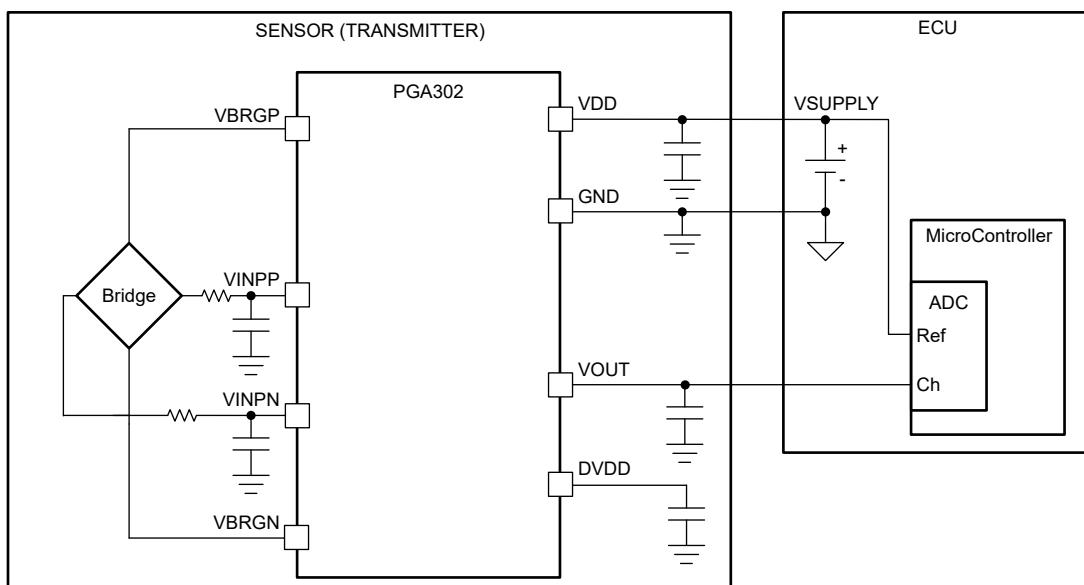


图 8-1. 0-5V 电压输出

8.2 典型应用

图 8-2 展示了电阻电桥压力检测应用的原理图。

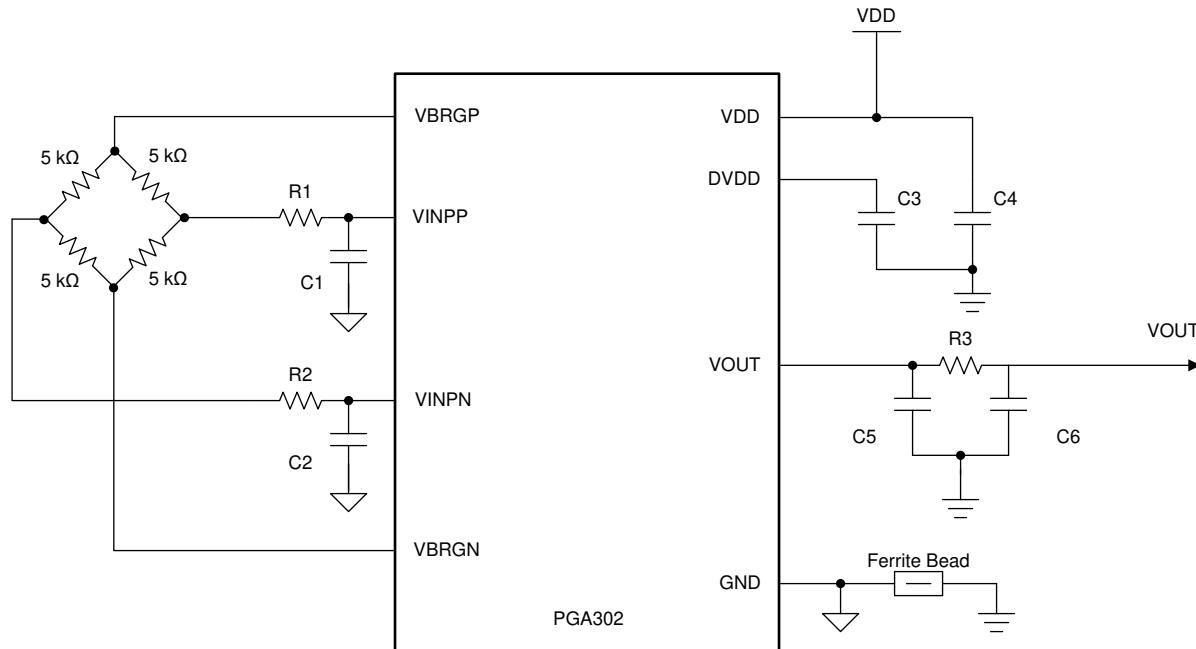


图 8-2. 应用原理图

8.2.1 设计要求

本设计示例使用表 8-1 中所列的参数作为输入参数。

表 8-1. 设计参数

设计参数	示例值
输入电压范围 (VDD)	4.5V 至 5.5V
建议的输入电压	5V
电桥激励电压	2.5V
输入模式	差分
VINPP 和 VINPN 电压范围	0.2V 至 4.2V
VINPP 和 VINPN 电压范围	5k Ω

8.2.2 详细设计过程

表 8-2 展示了图 8-2 中所示设计的建议元件值。

表 8-2. 典型应用的建议元件值

位号	值	注释
VINPP 电阻器 (R1) VINPN 电阻器 (R2)	0 Ω	这些电阻器用于确定由 R1/R2 和 C1/C2 创建的低通滤波器的截止频率。使用电阻电桥时，这些电阻器的阻值应为 0 Ω (未使用)，并根据电桥电阻计算 C1/C2。
VINPP 电容器 (C1)	0.15 μ F	$f_c(-3\text{dB}) = \frac{1}{2 \times \pi \times C_1 \times R_1} [\text{Hz}]$ 应尽量靠近 VINPP 引脚放置。
VINPN 电容器 (C2)	0.15 μ F	$f_c(-3\text{dB}) = \frac{1}{2 \times \pi \times C_2 \times R_2} [\text{Hz}]$ 应尽量靠近 VINPN 引脚放置。
VDD 电容器 (C4)	0.1 μ F	应尽量靠近 VDD 引脚放置。
DVDD 电容器 (C3)	0.1 μ F	应尽量靠近 DVDD 引脚放置。

要充分利用内部 ADC 的整个范围，必须仔细选择要与 PGA302 配对的传感器。虽然输入引脚可以处理 0.2V 至 4.2V 的电压，但对于差分信号，最好确保传感器的共模电压保持在此范围的中间。请注意，P 增益放大器可配置为测量半桥输出，其中半桥连接到 VINPP 或 VINPN，而另一个引脚在内部连接到 VBRG/2 的电压。

为了实现出色性能，请考虑传感器的差分电压范围。通过使用数字补偿算法进行适当的校准，可将任何电压范围映射到 ADC 输出值的整个范围，但如果模拟电压输入与 ADC 的输入范围匹配，最终测量精度将最高。可在 1.33V/V 至 200V/V 范围内选择 P 增益放大器的增益，以帮助匹配 -2.5V 至 2.5V 的 ADC 输入范围。

8.2.2.1 应用数据

下面是从 PGA302EVM-037 电路板测得的应用数据。已使用 PGA302 器件，并使用电阻电桥仿真器板在一个温度 (3P1T) 下通过三个压力点对该器件进行了校准，其原理图如图 8-3 所示。

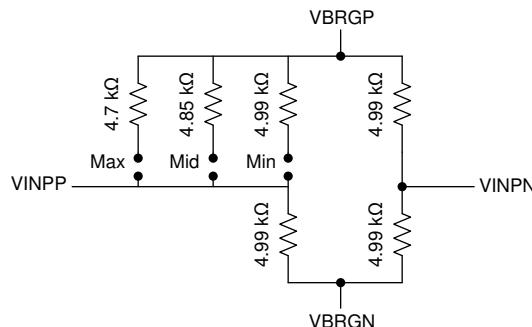


图 8-3. 电阻电桥仿真器原理图

对于设置，唯一更改的参数是将 PGA302 器件的 PGAIN 增加到 40V/V。执行校准后，在三个压力点中的每个点测量产生的 VOUT 输出电压，并根据表 8-3 中所示的预期值计算误差。使用公式 $((\text{测得的 VOUT} - \text{预期 VOUT}) / \text{VOUT 范围}) \times 100$ 计算得出误差，以考虑预期的输出范围。

表 8-3. 3P1T 校准精度

校准点	VDD (V)	VINPP - VINPN (mV)	测得的 VOUT (V)	预期 VOUT (V)	误差 (%FSR)
P1	4.8642	34.651	0.503	0.5	0.075
P2	4.8602	13.844	2.501	2.5	0.025
P3	4.8589	1.608	4.498	4.5	-0.05%

我们还使用 3P3T 和 4P4T 的不同校准点进行了额外测试，以显示整个温度范围内的精度数据。表 8-4 仅包含 P2 (2.5V VOUT) 压力点的 3P3T 和 4P4T 数据。试验设置与用于生成表 8-3 中所示 3P1T 数据的设置基本相同，只不过其电阻电桥仿真器包含一个额外的压力点，因此有四个可能的校准点。

表 8-4. 3P3T 和 4P4T 校准精度

校准方法	VOUT 电压			误差, %FSR		
	-40°C	50°C	150°C	-40°C	50°C	150°C
3P3T	2.494	2.503	2.502	0.0125	0.2625	0.2875
4P4T	2.495	2.501	2.502	0.0375	0.2375	0.3125

8.2.3 应用曲线

表 8-5 列出了 [节 5.21](#) 部分中也介绍的应用曲线。

表 8-5. 图形表

图形标题	图表
内部温度传感器	图 5-3
ADE 和 ADC 线性误差	图 5-4
AFE 和 ADC 线性误差	图 5-5
DAC 线性误差	图 5-6
比例式误差与 VDD 供电间的关系	图 5-7
AFE 增益与共模输入间的关系	图 5-8

8.3 电源相关建议

PGA302 器件具有用于输入电源的单个引脚 VDD，电源电压范围为 4.5V 至 5.5V。VDD 引脚的最大压摆率为 5V/ns，如 [节 5.3](#) 中所规定。更快的压摆率可能会生成 POR。去耦电容器必须尽量靠近 VDD 引脚放置。对于 OWI 通信，在 OWI 激活期间，VDD 电压可以高于 5.5V。

8.4 布局

8.4.1 布局指南

典型的压力检测应用至少需要双层电路板。PCB 层必须通过模拟信号和数字信号隔开。器件的引脚图是这样的：电源信号和数字信号位于模拟信号引脚的对侧。PGA302 器件布局的妥善做法如下：

- 模拟输入信号引脚 VINPP、VINPN、VINTP 和 VINTN 容易受到噪声的影响，必须尽可能直接与传感器相连。此外，每对正负输入必须以差分对的方式布线，两条布线长度一致，并且在整个长度内尽可能靠近在一起。这种布线对于降低 EMI 和偏移以提供更准确的测量至关重要。
- TI 建议进行接地隔离，以减少器件模拟输入端的噪声。模拟输入信号引脚上用于 ESD 保护的接地电容器必须首先连接这个单独的接地端，并尽量靠近引脚，从而缩短接地线的长度。模拟输入接地端可通过铁氧体磁珠连接到主接地端，但覆铜布线可改用 0Ω 电阻器。
- DVDD 和 VDD 的去耦电容器必须尽量靠近引脚放置。
- 所有数字通信的布线都必须尽量远离模拟输入信号引脚。这包括 SCL 和 SDA 引脚，以及使用 OWI 通信时的 VDD 引脚。

8.4.2 布局示例

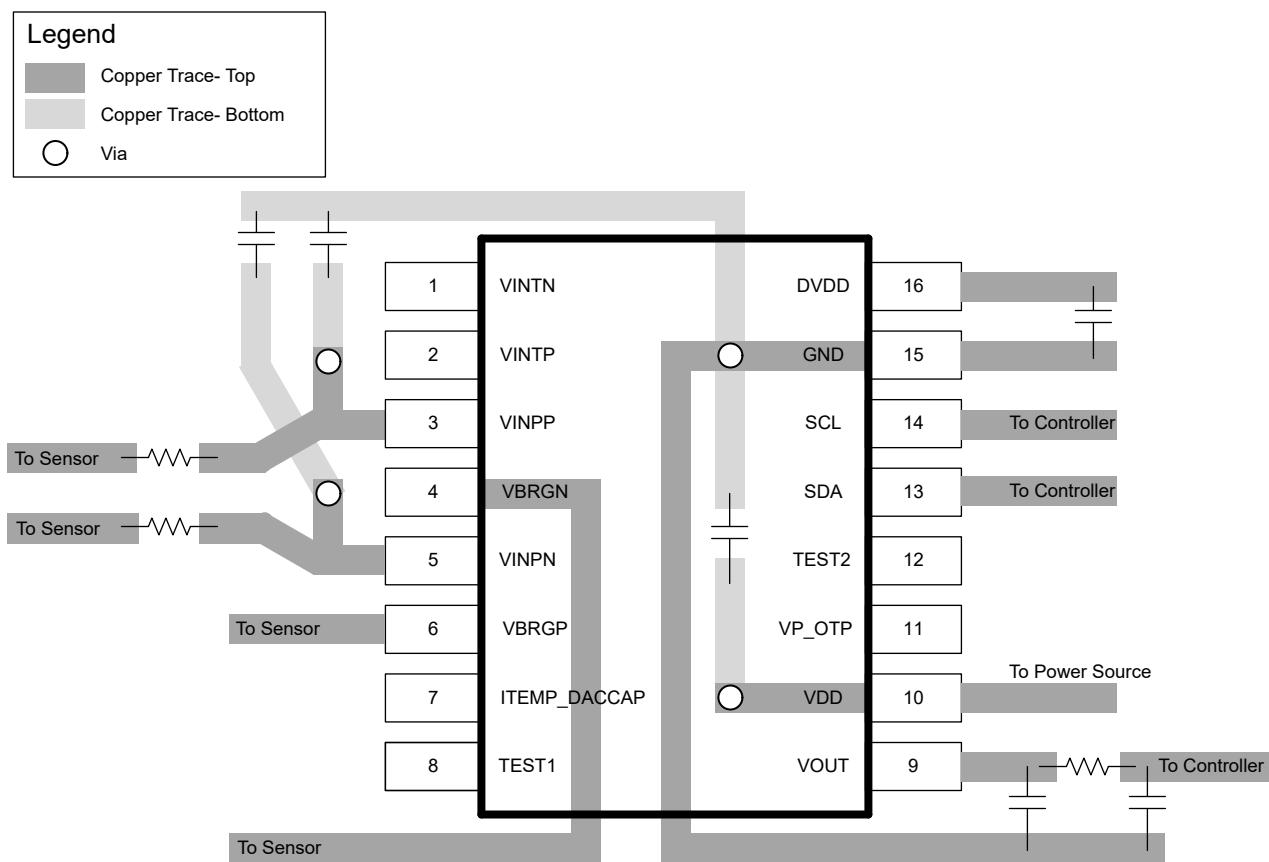


图 8-4. 布局示例

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (August 2024) to Revision B (February 2025)	Page
• 首次公开发布完整数据表.....	1
• 更改了应用部分.....	1

Changes from Revision * (December 2017) to Revision A (August 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将提到 OWI 的旧术语实例全部更改为控制器和目标.....	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PGA302EPWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	PGA302
PGA302EPWR.A	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	PGA302
PGA302EPWT	Active	Production	TSSOP (PW) 16	250 SMALL T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	PGA302
PGA302EPWT.A	Active	Production	TSSOP (PW) 16	250 SMALL T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	PGA302

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

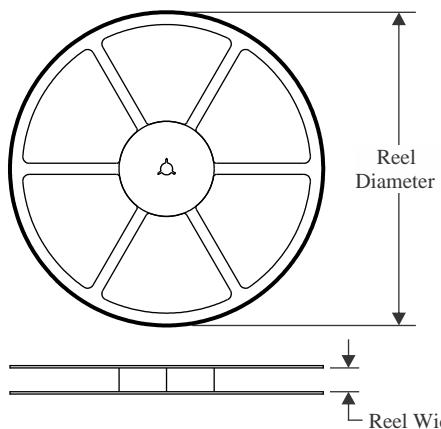
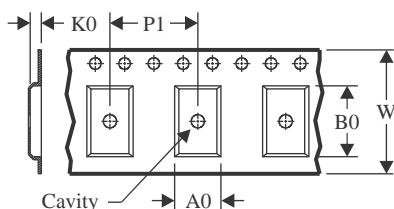
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

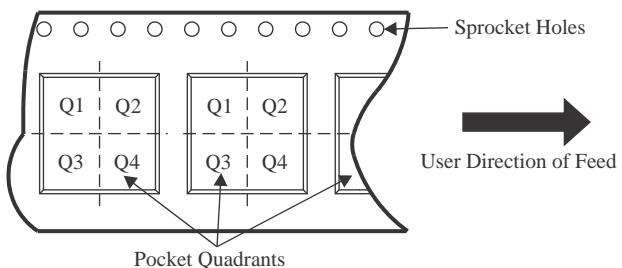
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

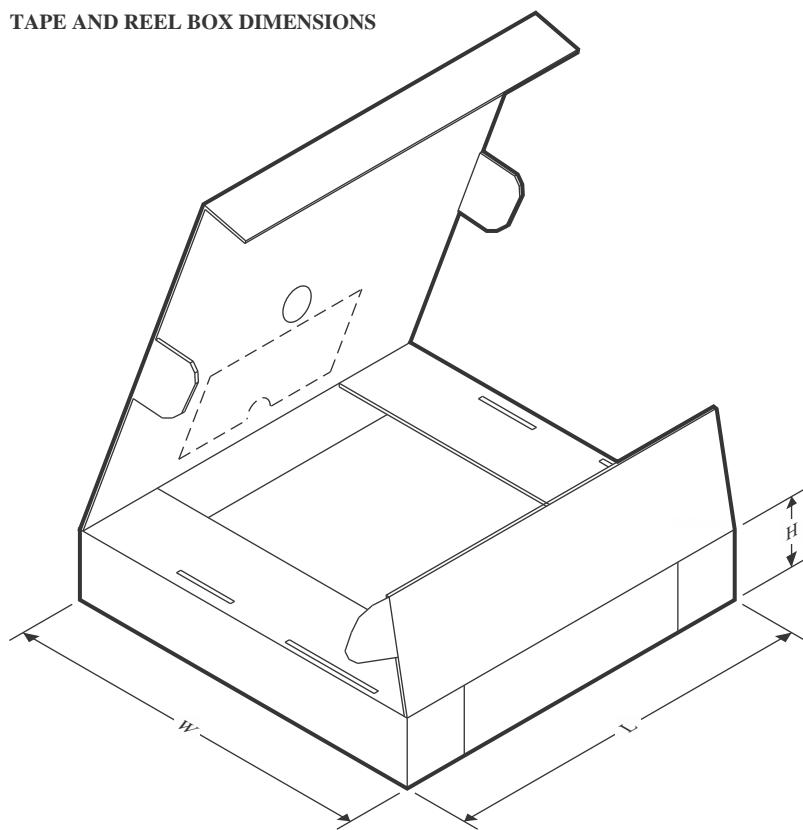
TAPE AND REEL INFORMATION
REEL DIMENSIONS

TAPE DIMENSIONS


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
PGA302EPWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
PGA302EPWT	TSSOP	PW	16	250	180.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
PGA302EPWR	TSSOP	PW	16	2000	350.0	350.0	43.0
PGA302EPWT	TSSOP	PW	16	250	210.0	185.0	35.0

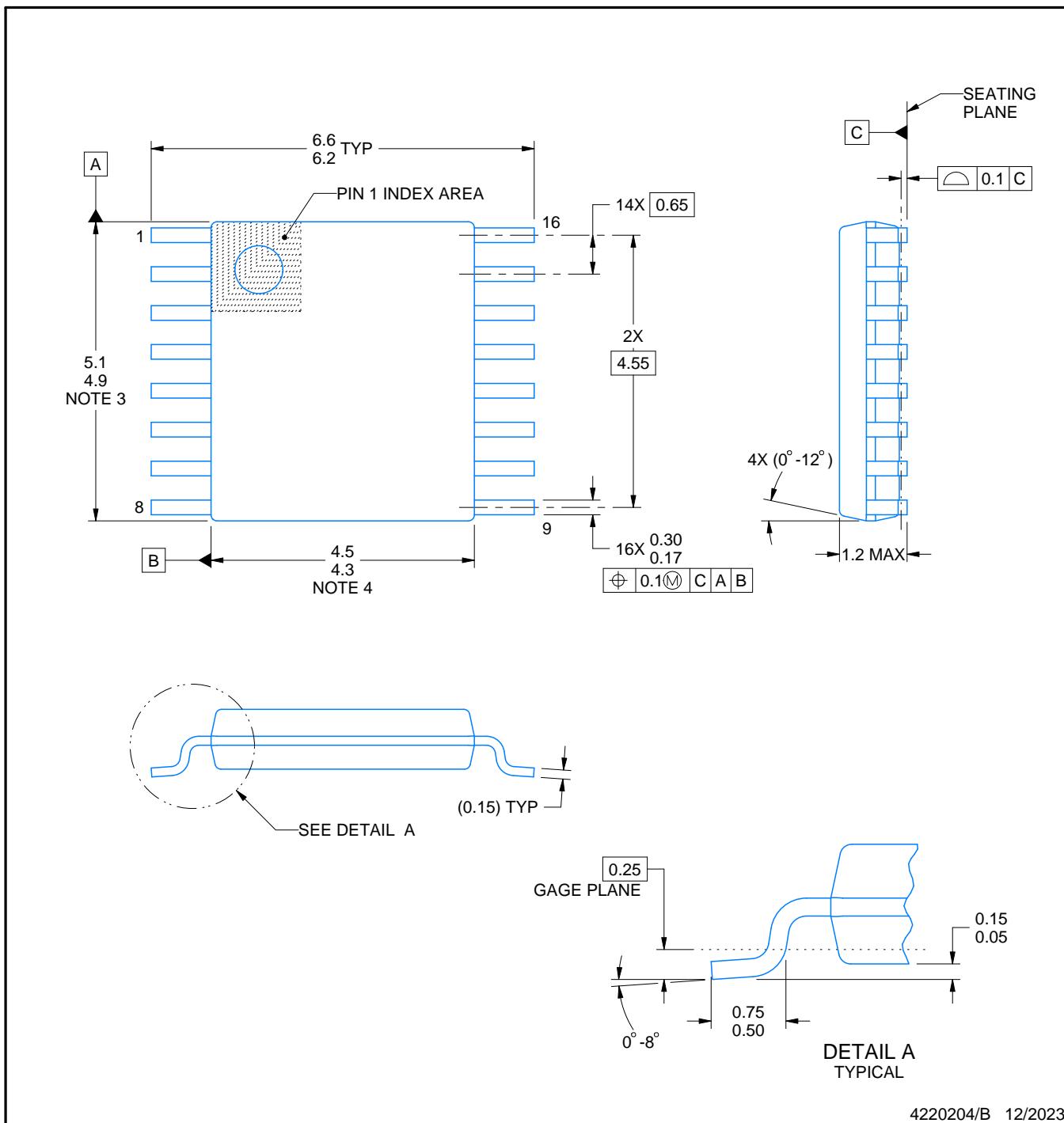
PACKAGE OUTLINE

PW0016A



TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

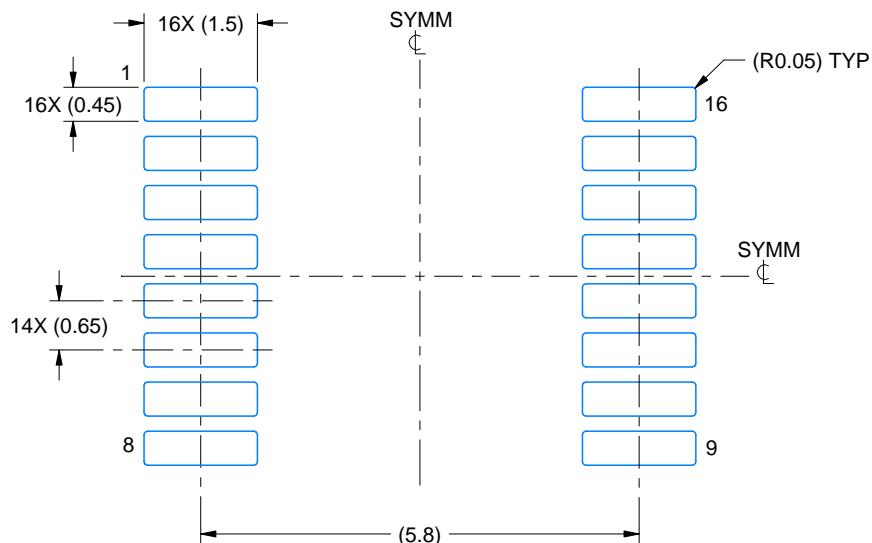
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
 4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
 5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

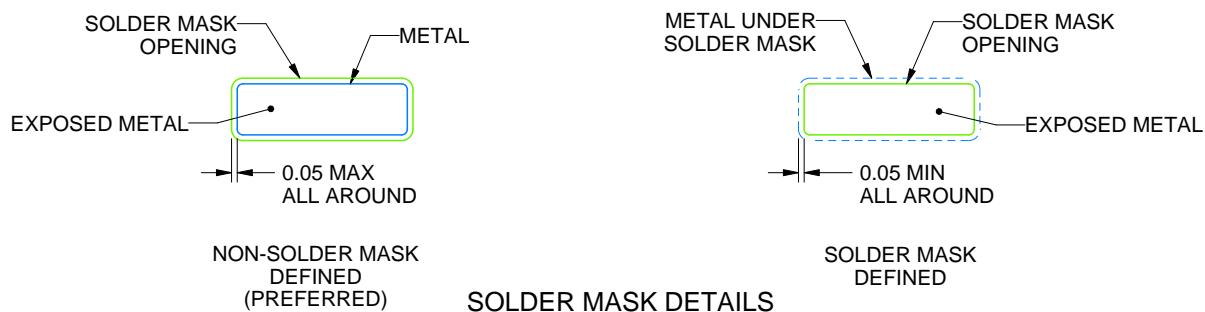
PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220204/B 12/2023

NOTES: (continued)

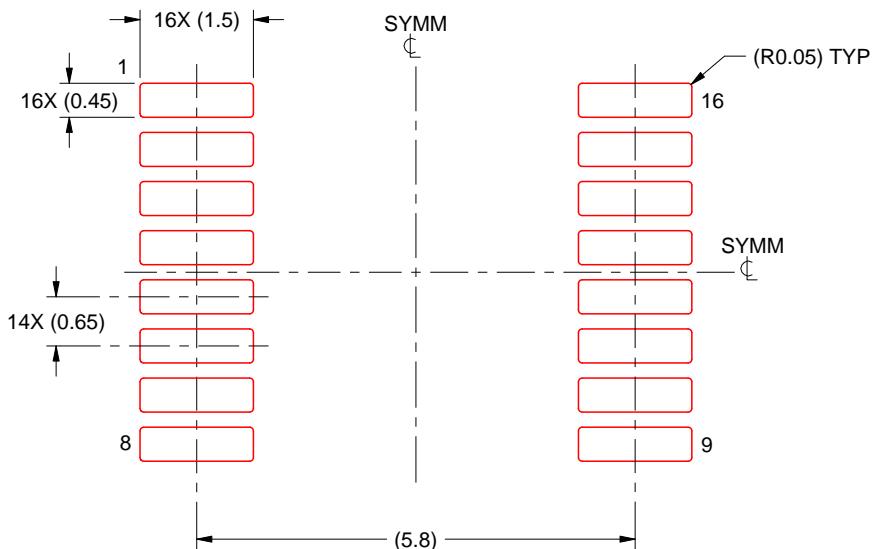
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月