

# 具有 I<sup>2</sup>C 和 I<sup>3</sup>C 接口的 TMP139 0.5°C 精度 JEDEC DDR5 B 级数字温度传感器

## 1 特性

- 支持 JEDEC JESD302-1 DDR5 B 级温度传感器
- 超出 JEDEC 温度精度规格：
  - 典型值  $\pm 0.25^\circ\text{C}$
  - 最大值  $\pm 0.5^\circ\text{C}$  ( $+75^\circ\text{C}$  至  $+95^\circ\text{C}$ )
  - 最大值  $\pm 0.75^\circ\text{C}$  ( $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ )
- 工作温度范围： $-40^\circ\text{C}$  至  $+125^\circ\text{C}$
- 低功耗：
  - 平均静态电流典型值为  $8.3\mu\text{A}$
  - 待机电流典型值为  $4.0\mu\text{A}$
- I/O 电源为  $1\text{V}$
- 核心电源为  $1.8\text{V}$
- 双线串行总线接口 (I<sup>2</sup>C 和 I<sup>3</sup>C 基本运行模式)
- I<sup>3</sup>C 基本模式下高达  $12.5\text{MHz}$  的数据传输速率
- 用于提醒主机的带内中断 (IBI)
- 用于主机写入的奇偶校验错误检查功能
- 用于主机读写的数据包错误检查功能
- 11 位分辨率： $0.25^\circ\text{C}$  (1LSB)
- 标准 6 焊球 DSBGA (WCSP) 封装，间距为  $0.5\text{mm}$

## 2 应用

- DDR5 DIMM 模块
- 服务器
- 笔记本电脑
- 工作站
- 固态硬盘 (SSD)

## 3 说明

TMP139 是一款高精度温度传感器，具有与 I<sup>2</sup>C/I<sup>3</sup>C 兼容的数字接口，支持带内中断 (IBI)。TMP139 支持 JEDEC JESD302-1 对 B 级器件的接口要求，温度精度超过了规范要求，可实现更高性能的 DDR5 存储器模块。TMP139 采用紧凑的 6 焊球 DSBGA 封装，专为高速、高精度和低功耗热监控应用而设计。

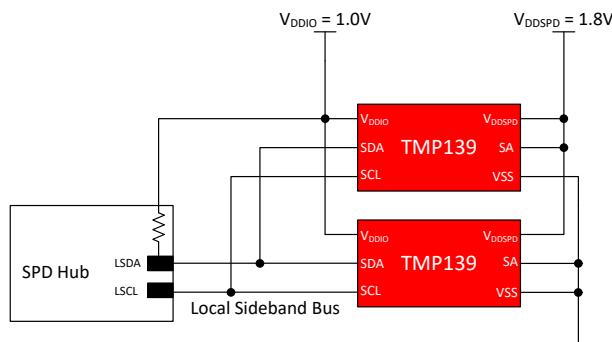
TMP139 在  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$  的整个工作温度范围内具有  $\pm 0.25^\circ\text{C}$  的典型精度，并提供 温度分辨率为  $0.25^\circ\text{C}$  的片上 11 位模数转换器 (ADC)。

TMP139 设计为在  $1.8\text{V}$  的内核电源和  $1\text{V}$  的 I/O 电源下运行，每  $125\text{ms}$  执行一次转换时具有  $8.3\mu\text{A}$  的低典型平均静态电流。

### 封装信息

器件型号	封装 <sup>(1)</sup>	封装尺寸 (标称值)
TMP139	DSBGA (6)	$1.328\text{ mm} \times 0.828\text{ mm}$

(1) 如需了解所有可用封装，请参阅产品说明书末尾的可订购产品附录。



简化原理图



本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 [www.ti.com](http://www.ti.com)，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

English Data Sheet: SNIS217

## 内容

<b>1 特性</b>	<b>1</b>	7.2 功能方框图	<b>10</b>
<b>2 应用</b>	<b>1</b>	7.3 特性说明	<b>10</b>
<b>3 说明</b>	<b>1</b>	7.4 器件功能模式	<b>13</b>
<b>4 修订历史记录</b>	<b>2</b>	7.5 编程	<b>32</b>
<b>5 引脚配置和功能</b>	<b>3</b>	7.6 寄存器映射	<b>34</b>
<b>6 规格</b>	<b>4</b>	<b>8 应用和实施</b>	<b>45</b>
6.1 绝对最大额定值	<b>4</b>	8.1 应用信息	<b>45</b>
6.2 ESD 等级	<b>4</b>	8.2 典型应用	<b>45</b>
6.3 建议运行条件	<b>4</b>	8.3 电源相关建议	<b>46</b>
6.4 热性能信息	<b>4</b>	8.4 布局	<b>46</b>
6.5 电气特性	<b>5</b>	<b>9 器件和文档支持</b>	<b>47</b>
6.6 时序要求	<b>6</b>	9.1 接收文档更新通知	<b>47</b>
6.7 开关特性	<b>6</b>	9.2 支持资源	<b>47</b>
6.8 时序图	<b>7</b>	9.3 商标	<b>47</b>
6.9 典型特性	<b>8</b>	9.4 静电放电警告	<b>47</b>
<b>7 详细说明</b>	<b>10</b>	9.5 术语表	<b>47</b>
7.1 概述	<b>10</b>	<b>10 机械、封装和可订购信息</b>	<b>47</b>

## 4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision B (November 2022) to Revision C (May 2023)</b>	<b>Page</b>
• 将 MR2 寄存器的复位值从 04h 更改为 06h	<b>34</b>
• 将 MR2 DEV_REV_MINOR[2:0] 位的复位值从 010 更改为 011	<b>34</b>

<b>Changes from Revision A (February 2022) to Revision B (November 2022)</b>	<b>Page</b>
• 将器件信息表更改为封装信息	<b>1</b>
• 将 $I_Q$ 的典型值从 $4.7\mu A$ 更新为 $8.3\mu A$	<b>5</b>
• 将 $I_Q$ 的最大值从 $10\mu A$ 更新为 $12.4\mu A$	<b>5</b>
• 更新了 $I_{DDR}$ 的测试条件和典型电流	<b>5</b>
• 更新了 $I_{DDW}$ 的测试条件和典型电流	<b>5</b>
• 将有效电流的典型值从 $92\mu A$ 更新为 $99\mu A$	<b>5</b>
• 将待机电流的典型值从 $0.6\mu A$ 更新为 $4\mu A$	<b>5</b>
• 将待机电流的最大值从 $4\mu A$ 更新为 $6.5\mu A$	<b>5</b>
• 将 I3C 模式下的 $t_{SUSTA}$ 从 $19.2ns$ 更新为 $12ns$ 以符合 JESD302-1 要求	<b>6</b>
• 将 I3C 模式下的 $t_{HDSTA}$ 从 $38.4ns$ 更新为 $30ns$ 以符合 JESD302-1 要求	<b>6</b>
• 将 I3C 模式下的 $t_{SUSTO}$ 从 $19.2ns$ 更新为 $12ns$ 以符合 JESD302-1 要求	<b>6</b>
• 更改了 图 6-8 至 图 6-12	<b>8</b>
• 将电源相关建议和布局部分移到了应用和实施部分	<b>46</b>

<b>Changes from Revision * (December 2020) to Revision A (February 2022)</b>	<b>Page</b>
• 将 MR2 寄存器的复位值从 $02h$ 更改为 $04h$	<b>34</b>
• 更改了 DEF_ADDR_POINT_EN 位说明	<b>34</b>
• 更改了 MR7 寄存器说明中的地址	<b>34</b>

## 5 引脚配置和功能

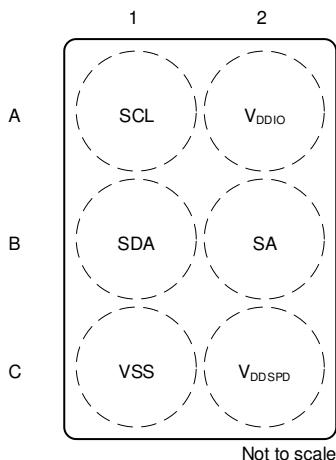


图 5-1. YAH 封装 6 引脚 DSBGA 顶视图

表 5-1. 引脚功能

引脚		I/O	说明
名称	焊球		
SA	B2	I	地址选择。连接至 V <sub>DDSPD</sub> 或 GND
SCL	A1	I	串行时钟
SDA	B1	I/O	串行数据输入和输出。引脚在 I <sup>3</sup> C 模式下可能是开漏或推挽，在 I <sup>2</sup> C 模式下可能是开漏
V <sub>DDIO</sub>	A2	I	传感器 I/O 的电源电压
V <sub>DDSPD</sub>	C2	I	传感器芯体的电源电压
VSS	C1	—	接地

## 6 规格

### 6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) <sup>(1)</sup>

	最小值	最大值	单位
电源, $V_{DDIO}$	- 0.5	2.1	V
电源, $V_{DDSPD}$	- 0.5	2.1	V
输入电压 SA	- 0.5	2.1	V
输入电压 SCL, SDA	- 0.5	$V_{DDIO} + 0.3$	V
输出灌电流 SDA		±15	mA
结温, $T_J$	-55	150	°C
贮存温度, $T_{stg}$	-65	150	°C

- (1) 应力超出绝对最大额定值下所列的值可能会对器件造成永久损坏。这些仅仅是应力额定值，并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

### 6.2 ESD 等级

		值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 <sup>(1)</sup>	±2000
		充电器件模式 (CDM), 符合 JEDEC 规范 JESD22-C101 <sup>(2)</sup>	±1000

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。  
 (2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

### 6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
电源电压	$V_{DDIO}$	0.95	1.0	1.05	V
	$V_{DDSPD}$	1.7	1.8	1.98	V
I/O 电压	SA	0		$V_{DDSPD} + 0.3$	V
	SCL, SDA	0		$V_{DDIO} + 0.3$	V
自然通风工作温度范围, $T_A$		-40		125	°C

### 6.4 热性能信息

热指标 <sup>(1)</sup>		TMP139	单位
		YAH (WCSP)	
		6 引脚	
$R_{\theta JA}$	结至环境热阻	116.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	1.0	°C/W
$R_{\theta JC(bottom)}$	结至外壳 (底部) 热阻	不适用	°C/W
$R_{\theta JB}$	结至电路板热阻	33.6	°C/W
$\Psi_{JT}$	结至顶部特征参数	0.4	°C/W
$\Psi_{JB}$	结至电路板特征参数	33.6	°C/W

- (1) 有关传统和新热指标的更多信息，请参阅 [半导体和 IC 封装热指标应用报告](#)。

## 6.5 电气特性

在  $T_A = -40^\circ\text{C}$  至  $+125^\circ\text{C}$ 、 $V_{DDIO} = 0.95\text{V}$  至  $1.05\text{V}$ 、 $V_{DDSPD} = 1.7\text{V}$  至  $1.98\text{V}$  时测得 (除非另有说明)；典型规格在  $T_A = 25^\circ\text{C}$ 、 $V_{DDIO} = 1\text{V}$  和  $V_{DDSPD} = 1.8\text{V}$  时测得

参数	测试条件	最小值	典型值	最大值	单位
<b>温度输入</b>					
$T_{ERR}$	温度精度	+75°C 至 +95°C		$\pm 0.25$	$\pm 0.5$ °C
		-40°C 至 125°C		$\pm 0.25$	$\pm 0.75$ °C
$T_{RES}$	分辨率	1 LSB ( 11 位 )		0.25	°C
$T_{REPEAT}$	可重复性 <sup>(1)</sup>			1	LSB
$t_{ACT}$	有效转换时间			5.5	ms
$t_{CONV}$	转换间隔			125	ms
$T_{HYST}$	温度迟滞			1	°C
<b>数字输入/输出</b>					
$C_{IN}$	输入电容 <sup>(2)</sup>	输入电容 ( SCL 和 SDA )		4	pF
$R_{ON}$	输出上拉和下拉驱动器阻抗	SDA 引脚	20	100	Ω
$I_{LI}$	输入漏电流		-1	0	1 μA
$I_{LO}$	输出漏电流		-1	0	1 μA
$V_{IL}$	低电平输入逻辑		-0.3	0.3	V
$V_{IH}$	高电平输入逻辑		0.7	1.35	V
$V_{HYS}$	输入电压迟滞	SCL 和 SDA 引脚	60	100	mV
$V_{OL}$	低电平输出逻辑	SDA 引脚, $I_{OL} = -3\text{mA}$	0	0.3	V
$V_{OH}$	高电平输出逻辑	SDA 引脚, $I_{OH} = 3\text{mA}$	0.75		V
$SLEW\_RATE$	输出压摆率 <sup>(2)</sup>	SDA 引脚	0.1	1.0	V/ns
<b>电源</b>					
$I_Q$	平均电流 ( 串行总线无效 )	125ms 转换间隔	8.3	12.4	μA
$I_{DDR}$	平均电流 ( 读操作 )	125ms 转换间隔, 读取温度寄存器, $f_{SCL} = 12.5\text{MHz}$	8.3		μA
$I_{DDW}$	平均电流 ( 写操作 )	125ms 转换间隔, 写入警报寄存器, $f_{SCL} = 12.5\text{MHz}$	8.3		μA
$I_{ACT}$	有效电流	在 5.5ms 有源转换期间	99	140	μA
$I_{DD1}$	待机电流	连续转换期间有效转换间隔	4	6.5	μA
$V_{PON}$	加电复位阈值	$V_{PON}$ 和 $V_{DDSPD(MIN)}$ 间的单调上升	1.6		V
$V_{POFF}$	热上电周期的断电复位阈值	高于 $V_{POFF}$ 无回铃		0.3	V
$t_{INIT}$	上电复位后的初始化时间 <sup>(2)</sup>	图 7-2		10.0	ms
$t_{POFF}$	热下电上电关闭时间 <sup>(2)</sup>	图 7-3	1.0		ms
$t_{SENSE\_SA}$	从有效的 $V_{DDSPD}$ 电源到感测 SA 引脚以执行 LID 代码分配的时间 <sup>(2)</sup>	图 7-2		5.0	ms
$t_{RST}$	器件重新初始化时间 <sup>(2) (3)</sup>			40	μs

(1) 可重复性是指在相同条件下连续进行温度测量时重现读数的能力。

(2) 参数由设计指定

(3) 为 RSTDAA 通用命令代码指定参数

## 6.6 时序要求

最小值和最大值规格适用于 -40°C 至 125°C 温度范围且  $V_{DDIO} = 0.95V$  至  $1.05V$  (除非另有说明) <sup>(1)</sup>

		I <sup>2</sup> C 模式 - 开漏		I3C 模式 - 推挽 <sup>(1)</sup>		单位
		最小值	最大值	最小值	最大值	
$t_{SCL}$	SCL 运行频率	0.01	1	0.001	12.5	MHz
$t_{HIGH}$	时钟脉冲宽度高电平时间 (图 6-1)	260		35		ns
$t_{LOW}$	时钟脉冲宽度低电平时间 (图 6-1)	500		35		ns
$t_{TIMEOUT}$	检测时钟低电平超时 (图 7-4)	10	50	10	50	ms
$t_R$	SDA 上升时间 (图 6-1)		120		5	ns
$t_F$	SDA 下降时间 (图 6-1)	4	120		5	ns
$t_{VDAT}$	数据设置时间 (图 6-1)	50		8		ns
$t_{HDDI}$	数据保持时间 <a href="#">href</a> (图 6-1)	0		3		ns
$t_{SUSTA}$	启动条件设置时间 (图 6-1)	260		12		ns
$t_{HDSTA}$	重复启动条件后的保持时间。在此周期后，生成第一个时钟。 (图 6-1)	260		30		ns
$t_{SUSTO}$	停止条件设置时间 (图 6-1)	260		12		ns
$t_{BUF}$	停止条件和下一个启动条件之间的时间 (图 6-1)	500		500		ns
$t_{AVAL}$	总线可用时间 (在 SDA 和 SCL 中看不到边沿)			1		μs
$t_{IBI\_ISSUE}$	总线可用时检测到事件后发出 IBI 的时间				15	μs
$t_{CLR\_I3C\_CMD\_DELAY}$	从清零寄存器状态到任何具有启动条件的 I3C 运行的时间。已禁用 PEC			4		μs
	从清零寄存器状态到任何具有启动条件的 I3C 运行的时间。启用 PEC			15		μs
$t_{HDDAT}$	SCL 下降时钟输入到 SDA 数据输出保持时间 (图 6-4)	0.5	350			ns
$t_{DOUT}$	SCL 下降时钟输入到 SDA 有效数据输出时间 (图 6-2、图 6-3、图 6-5)			0.5	12	ns
$t_{DOFFS}$	SCL 上升时钟输入到 SDA 输出关闭 (图 6-2、图 6-3)			0.5	12	ns
$t_{DOFFM}$	SCL 上升时钟输入到主机控制器 SDA 输出关闭			0.5	30	ns
$t_{CL\_R\_DAT\_F}$	SCL 上升时钟输入到主机控制器将 SDA 驱动为低电平 (图 6-2)			40		ns
$t_{DEVCTRLCCC\_PEC\_DIS}$	DEVCTRL CCC 后跟 DEVCTRL CCC 或寄存器读/写命令延迟	3		3		μs
$t_{WR\_RD\_DECLAY\_PEC\_EN}$	在 PEC 使能模式下，寄存器写入命令后跟寄存器读取命令延迟			8		μs
$t_{I2C\_CCC\_UPDATE\_DELAY}$	SETHID CCC 或 SETAASA CCC 到任何其他 CCC 或读/写命令延迟	2.5				μs
$t_{I3C\_CCC\_UPDATE\_DELAY}$	RSTDAA CCC 或 ENEC CCC 或 DISEC CCC 至任何其他 CCC 或读/写命令延迟			2.5		μs
$t_{CCC\_DELAY}$	任何 CCC 至 RSTDAA CCC 延迟			2.5		μs

(1) 主机和器件的  $V_{DD}$  值相同。此类数值基于在初始发布期间对测试样本的统计分析。

(2) 对于快速模式， $t_{(HDDAT)}$  最大值可达  $0.9\mu s$ ，比  $t_{(VDAT)}$  最大值要小一个转换时间。

## 6.7 开关特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	典型值	最大值	单位
$t_{LPF}$	用于 I3C 兼容性的尖峰滤波器仅在 I <sup>2</sup> C 模式下有效	$SCL= 12.5MHz$			50	ns

## 6.8 时序图

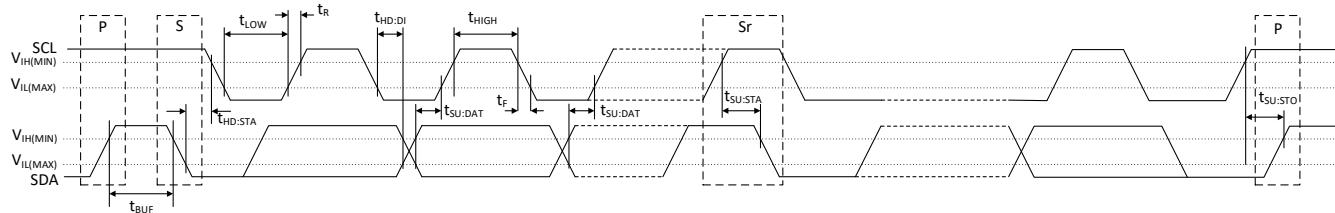


图 6-1. I<sup>2</sup>C 和 I<sup>3</sup>C 基本总线输入时序图

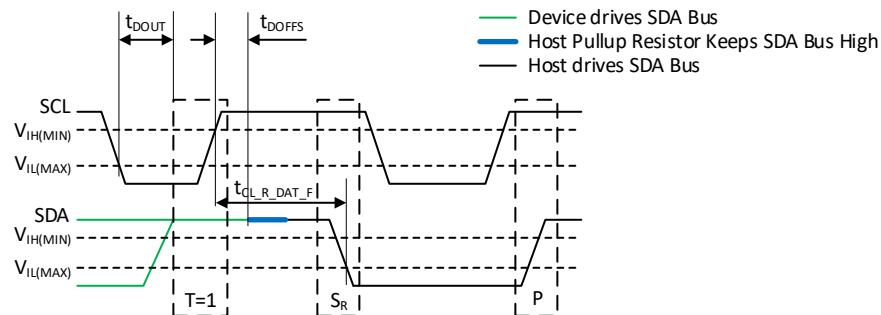


图 6-2. T = 1 主机在重复启动和停止条件下结束读取时序图

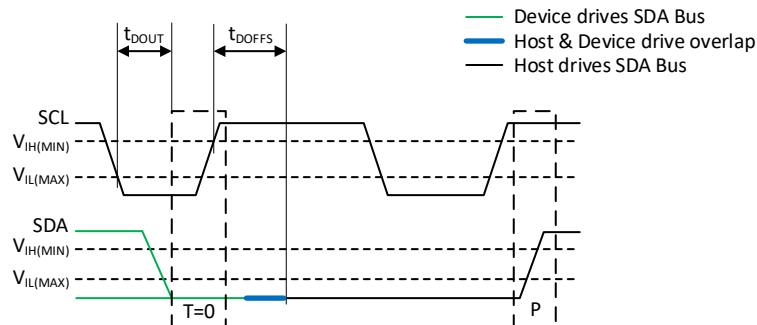


图 6-3. T = 0 器件结束读取和主机生成停止条件时序图

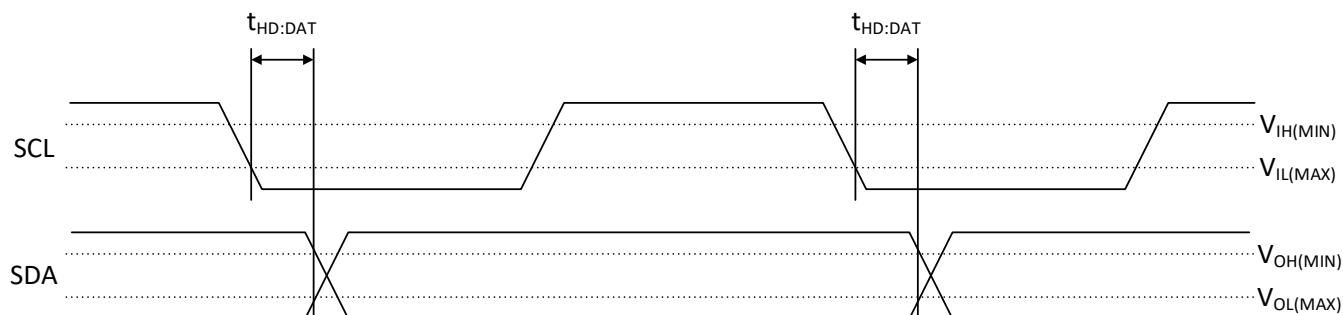


图 6-4. I<sup>2</sup>C 基本总线输出时序图

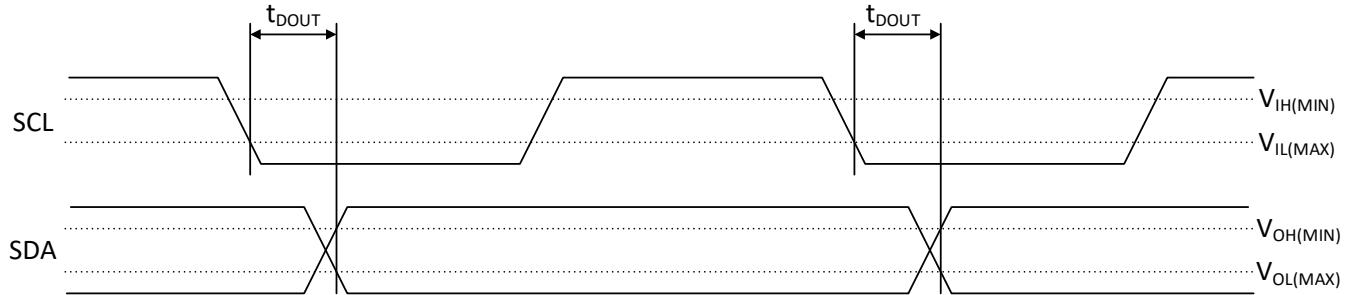
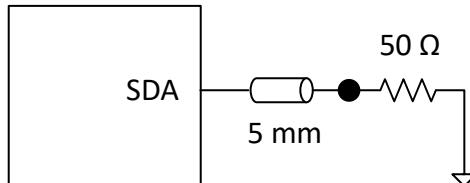
图 6-5. I<sup>2</sup>C 基本总线输出时序图

图 6-6. 输出压摆率和输出时序基准负载

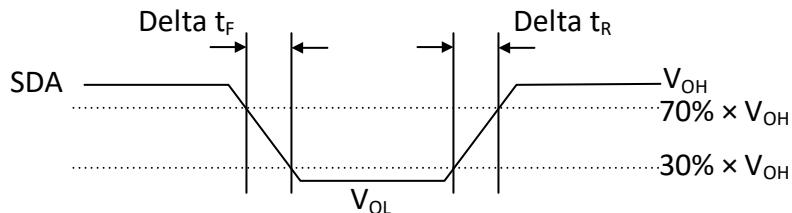
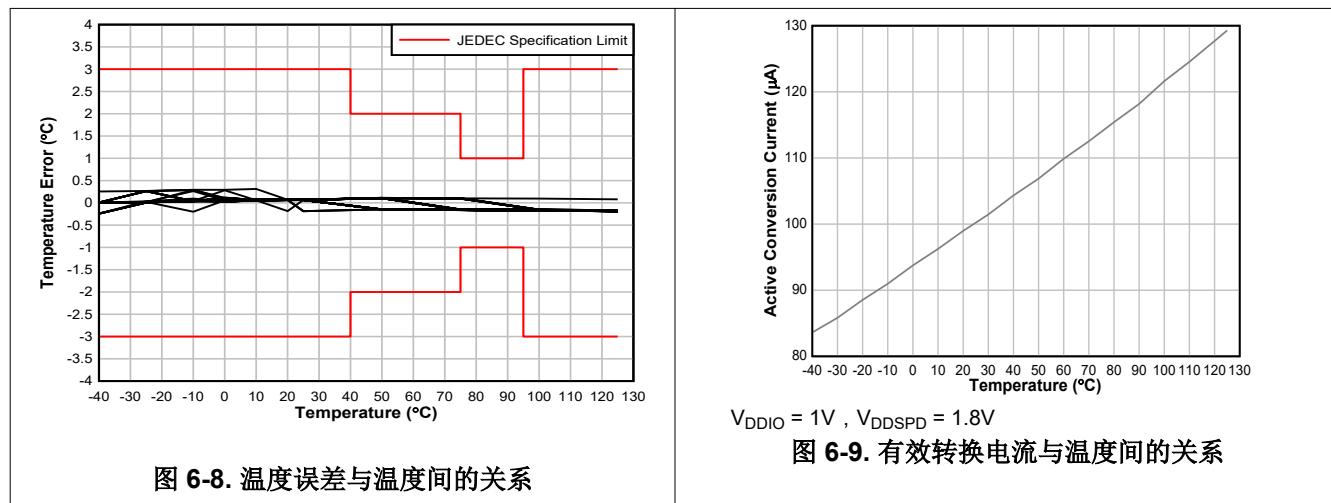
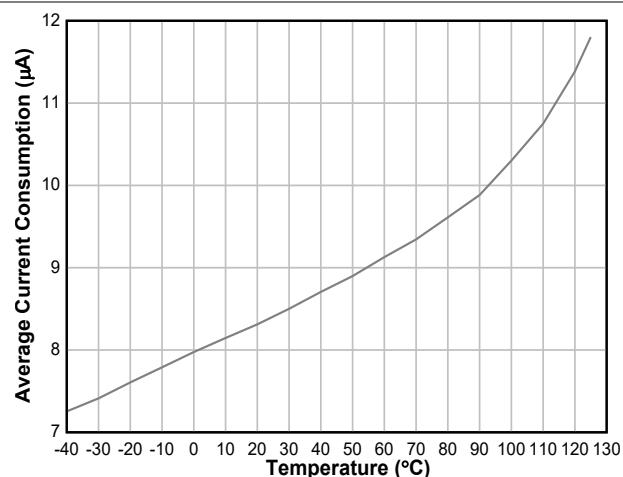


图 6-7. 输出压摆率测量点

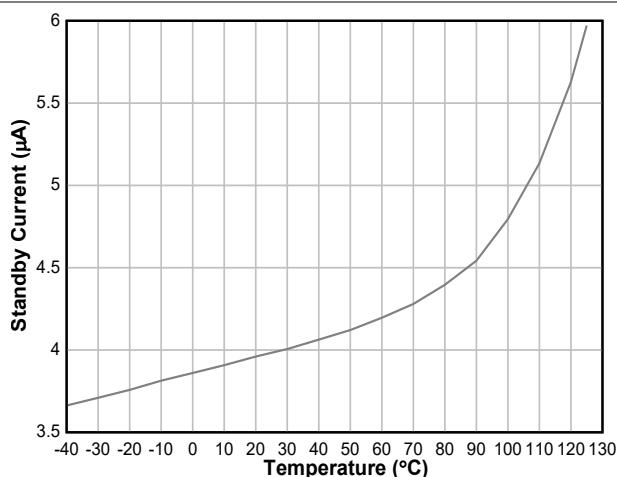
## 6.9 典型特性





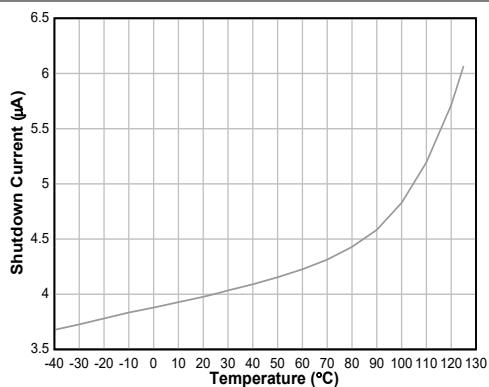
$V_{DDIO} = 1V$ ,  $V_{DDSPD} = 1.8V$

图 6-10. 平均电流与温度间的关系



$V_{DDIO} = 1V$ ,  $V_{DDSPD} = 1.8V$

图 6-11. 待机电流与温度间的关系



$V_{DDIO} = 1V$ ,  $V_{DDSPD} = 1.8V$

图 6-12. 关断电流与温度间的关系

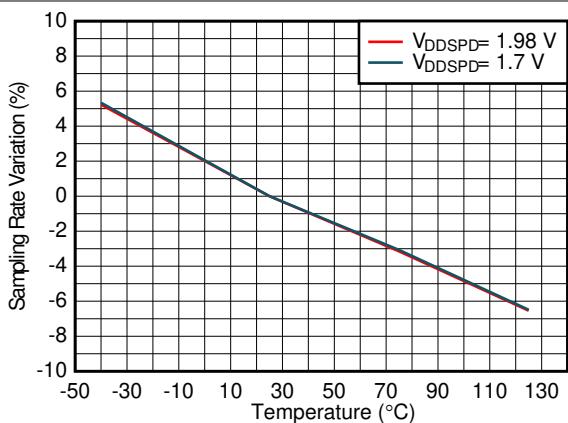


图 6-13. 采样率变化

## 7 详细说明

### 7.1 概述

TMP139 是一款高精度温度传感器，支持上电序列、断电和器件复位、奇偶校验和数据包错误检查功能、带内中断 (IBI) 以及通用命令代码 (CCC)。

### 7.2 功能方框图

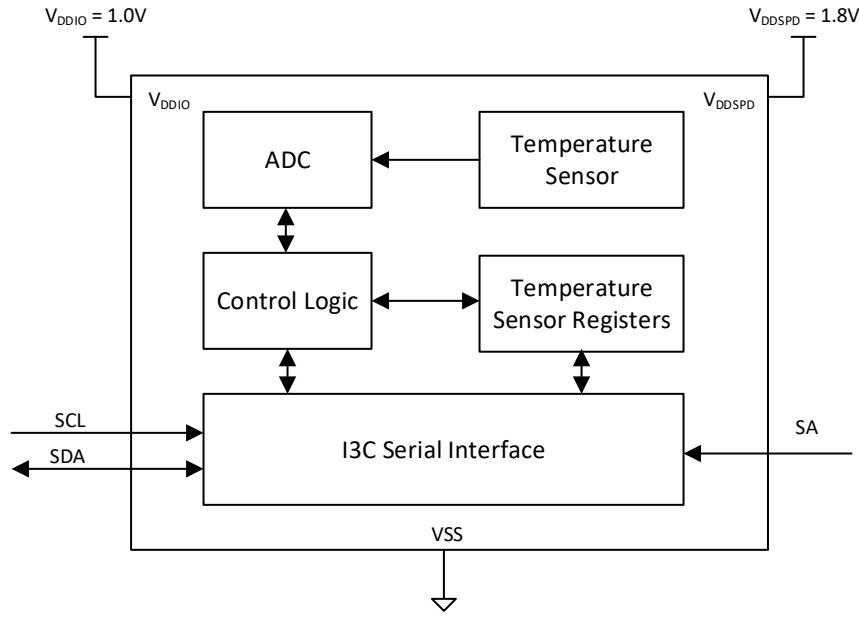


图 7-1. TMP139 功能方框图

### 7.3 特性说明

#### 7.3.1 上电序列

TMP139 具有两个电源引脚：V<sub>DDSPD</sub> 是内核电源，V<sub>DDIO</sub> 是 IO 电源。为了确保器件正确启动，应用必须首先为 V<sub>DDSPD</sub> 上电，然后再为 V<sub>DDIO</sub> 上电。此外，还实现了上电复位 (POR) 电路，以防止在上电顺序不正确的情况下进行不正确的操作。

如图 7-2 所示，首先施加 V<sub>DDSPD</sub> 电源，该电源电压必须在 V<sub>PON(min)</sub> 和 V<sub>DDSPD(min)</sub> 之间单调上升，而不会发生回铃。接下来 V<sub>DDIO</sub> 电源必须上升并且必须达到正确的电平，然后才能执行任何操作。

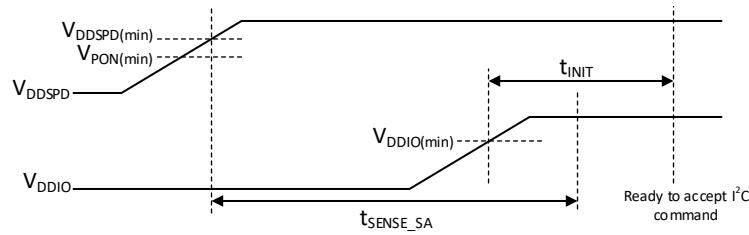


图 7-2. 上电序列

当 V<sub>DDSPD</sub> 和 V<sub>DDIO</sub> 电源上升到最小阈值以上时，TMP139 执行以下步骤：

1. 在时间 t<sub>SENSE\_SA</sub> 内，器件对 SA 引脚进行采样以配置构成器件地址一部分的 LID 代码。
2. 在时间 t<sub>INIT</sub> 内，使接口能够接受来自主机的命令。

器件始终在 I<sup>2</sup>C 运行模式下上电。

### 7.3.2 断电和器件复位

当  $V_{DDSPD}$  电源电压降低时，无法确保器件在低于  $V_{DDSPD(min)}$  电平的条件下运行。为了确保器件正常运行，应用必须确保  $V_{DDIO}$  和  $V_{DDSPD}$  保持低于  $V_{POFF}$  的时长达  $T_{POFF}$ ，如图 7-3 所示。满足该条件后，器件应正确复位，上电序列将正确初始化器件。

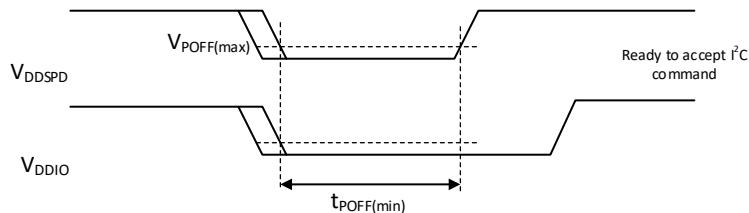


图 7-3. 断电和复位序列

### 7.3.3 温度结果和限制

所有温度结果和限值寄存器都是 11 位值，存储在两个连续的寄存器中。首先是低字节寄存器，然后是高字节寄存器，如寄存器映射表 7-1 所示。数据表示为 11 位有符号数，温度格式的最高有效位是符号位。每个温度值位都分配了一个权重，可用于计算温度值。所有未使用的位都读为 0，任何写入未使用的位的尝试均应无效。温度结果和限值寄存器的分辨率始终为  $0.25^{\circ}\text{C}$ ，尽管建议的工作范围为  $-40^{\circ}\text{C}$  至  $+125^{\circ}\text{C}$ ，但实际值范围为  $-255.75^{\circ}\text{C}$  至  $+255.75^{\circ}\text{C}$ 。

表 7-1. 温度寄存器格式

寄存器字节	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
低字节	8	4	2	1	0.5	0.25	RSVD = 0	RSVD = 0
高字节	RSVD = 0	RSVD = 0	RSVD = 0	符号	128	64	32	16

表 7-2 显示了温度寄存器读取及其相应的转换（以  $^{\circ}\text{C}$  为单位）示例。

表 7-2. 温度寄存器示例

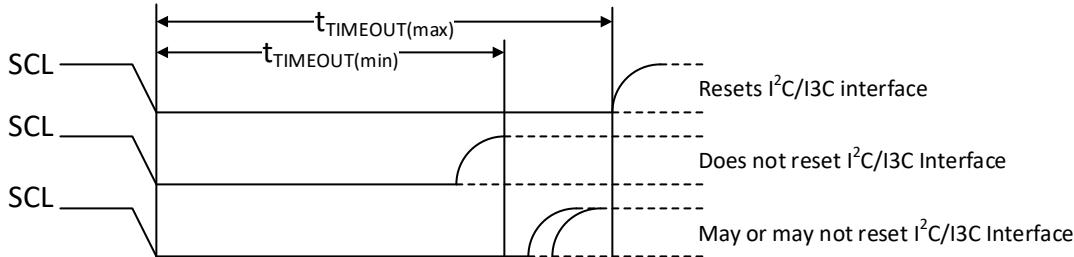
温度 ( $^{\circ}\text{C}$ )	高字节	低字节
+255.75	0000 1111	1111 1100
+125	0000 0111	1101 0000
+95	0000 0101	1111 0000
+85	0000 0101	0101 0000
+75	0000 0100	1011 0000
+1	0000 0000	0001 0000
+0.25	0000 0000	0000 0100
0	0000 0000	0000 0000
-0.25	0001 1111	1111 1100
-1	0001 1111	1111 0000
-25	0001 1110	0111 0000
-40	0001 1101	1000 0000
-255.75	0001 0000	0000 0000

### 7.3.4 总线复位

TMP139 支持总线复位机制，以防止器件锁定串行总线。总线上的器件不驱动 SCL，因此总线复位机制使用 SCL 上的超时方案，如图 7-4 所示。当主机控制器使 SCL 保持低电平的时间大于  $T_{TIMEOUT(max)}$  时，TMP139 应复位并执行以下操作：

- 接口被复位，并且由于总线复位被认为是一个停止条件，任何待处理的内部事务也被清除。

- TMP139 返回至 I<sup>2</sup>C 运行模式，并重置以下寄存器：
  - **MR7** 寄存器，DEV\_HID\_CODE[2:0] 被设置为 3'b111。
  - **MR18** 寄存器，PEC\_EN、PAR\_DIS 和 INF\_SEL 被设置为 1'b0。
  - **MR27** 寄存器，IBI\_ERROR\_EN 被设置为 1'b0。
  - **MR52** 寄存器，PEC\_ERROR\_STATUS 和 PAR\_ERROR\_STATUS 被设置为 1'b0。
- TMP139 不会对 SA 引脚进行重新采样。
- TMP139 使 SDA 引脚悬空，以便总线控制器可以上拉线路。

图 7-4. I<sup>2</sup>C 或 I<sup>3</sup>C 基本总线复位

### 7.3.5 中断生成

TMP139 没有专用中断或警报引脚，而是支持使用 SDA 引脚上的带内中断 (IBI) 生成中断。仅在 I<sup>3</sup>C 运行模式期间支持使用 IBI 生成中断。因此，应用必须确保在器件启用 IBI 之前首先将器件编程为在 I<sup>3</sup>C 模式下工作。由于 I<sup>3</sup>C 基本总线上有多个设备 - 每个器件都能够生成 IBI - 因此需要一个仲裁过程。

TMP139 仅在检测到总线处于空闲状态的时长大于  $t_{AVAL}$  时才会生成 IBI。满足该条件后，器件会在  $t_{IBI\_ISSUE}$  内将 SDA 线路拉低，以向主机指示其具有 IBI。主机应首先将 SCL 拉低，从而产生启动总线条件。此时，器件应在总线上发送其器件地址，并设置 R/W 位。

在 TMP139 生成 IBI 的同时，主机可能会启动新的总线事务。在这种情况下，TMP139 应与主机一起对器件地址字节进行仲裁。

### 7.3.6 奇偶校验错误检查

TMP139 实现的奇偶校验错误检查是奇校验。在 I<sup>2</sup>C 模式下，不支持奇偶校验错误检查，但针对受支持的通用命令代码 (CCC) 的奇偶校验错误检查除外。在 I<sup>3</sup>C 模式下，支持对 CCC 和主机到器件的数据传输进行奇偶校验错误检查。奇偶校验位仅在主机写入期间发送，TMP139 应检查奇偶校验位以确保其接收到的数据或 CCC 是正确的。该器件实现奇校验。如果字节中有奇数个位被设置为 1，则奇偶校验位被设置为 0。如果字节中有偶数个位被设置为 1，则奇偶校验位被设置为 1。

如果在数据传输或 CCC 期间发生奇偶校验错误，则 TMP139 应在检测到奇偶校验错误后丢弃这些字节并等待总线上的停止条件。

当检测到奇偶校验错误时，器件应设置 **MR48** 寄存器中的 **IBI\_STATUS** 位和 **MR52** 寄存器中的 **PAR\_ERROR\_STATUS** 位。

### 7.3.7 数据包错误检查

可以通过使用表 7-3 中给出的多项式利用 CRC-8 来实现数据包错误检查 (PEC)。

表 7-3. PEC 规则表

PEC 规则	属性
PEC 宽度	8 位
PEC 多项式	$x^8 + x^2 + x^1 + 1$ (07h)
初始种子值	00h
反映出的输入数据	否

**表 7-3. PEC 规则表 (continued)**

PEC 规则	属性
反映的输出数据	否
XOR 值	00h

PEC 仅在 I3C 模式下受支持，可以根据器件地址、R/W 位和数据包进行计算。在启动或重复启动总线条件下，PEC 函数的种子值重置为零。

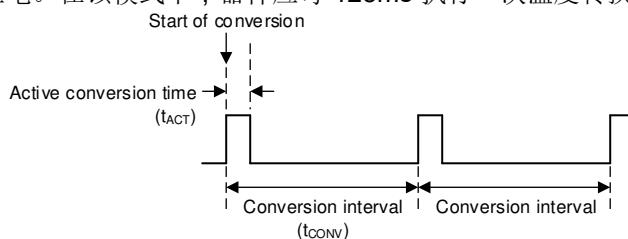
PEC 启用或禁用引起的任何主机事务后面必须紧跟总线上的停止条件，以允许更新 [MR18](#) 寄存器中的 PEC 控制位。

## 7.4 器件功能模式

本节介绍 TMP139 的串行地址结构以及器件如何在 I<sup>2</sup>C 模式和 I3C 基本模式下运行，包括模式之间的切换。本节还介绍了 TMP139 在 IBI 和总线复位序列期间的行为。

### 7.4.1 转换模式

TMP139 在连续转换模式下上电。在该模式下，器件应每 125ms 执行一次温度转换，如图 7-5 所示。

**图 7-5. 连续转换时序图**

应用软件可以通过清除 [MR26](#) 寄存器的位 0 来停止转换。禁用时，器件不应更新结果寄存器。当温度传感器被禁用时，主机必须等待至少一个有效转换周期以使禁用生效，然后才能对器件执行任何其他写入操作。当温度传感器重新启用连续转换模式时，主机必须等待至少一个转换间隔才能读取温度结果。在此期间，可以执行对其他寄存器的读取操作。

### 7.4.2 串行地址

TMP139 有一个 7 位串行地址，主机使用该地址在 I<sup>2</sup>C 和 I3C 基本运行模式下与器件通信。[表 7-4](#) 显示了 TMP139 的串行地址格式。如[上电序列](#)所述，在上电时对 SA 引脚进行采样。SA 引脚的采样值用于选择串行地址的两个可能的本地器件类型 ID (LID) 部分之一。LID 与主机 ID (HID) 连接在一起，形成 7 位唯一串行地址。

**表 7-4. 串行地址格式**

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0	SA	1	0	1	1	1	R/W
本地器件类型 ID (LID)				主机 ID (HID)			读/写

如果 SA 引脚连接到 GND，则 TMP139 的串行地址编码为 7'b0010111。如果 SA 引脚连接到 V<sub>DDSPD</sub>，则串行地址编码为 7'b0110111。

### 7.4.3 I<sup>2</sup>C 模式运行

当器件[上电](#)，经过[总线复位](#)时，或者当发出 RSTDAA CCC ( 如果器件处于 I3C 运行模式 ) 时，I<sup>2</sup>C 运行模式是主要运行模式。该模式支持的最大总线速度高达 1.0MHz。在该运行模式下，不支持以下功能：

1. IBI：如果在 I3C 基本模式期间启用了 IBI，则切换到 I<sup>2</sup>C 模式将禁用 IBI 启用机制。如果有导致 IBI 生成的器件事件，则事件的状态应由器件记录在相应的寄存器中。

2. 数据包错误检查：不支持该功能。如果主机尝试写入具有 PEC 字节的数据，则 PEC 字节应被视为数据字节并以增量格式写入寄存器地址。
3. 奇偶校验错误检查：除了表 7-6 中列出的 CCC 之外，不支持奇偶校验错误检查。

在 I<sup>2</sup>C 运行模式下，TMP139 支持 SETHID、DEVCTRL 和 SETAASA CCC 以及无 PEC 的数据传输包。此外，仅允许出于发出受支持的 CCC 的目的在启动或重复启动条件之后跟随 7'h7E (W = 0)。任何其他涉及重复启动的操作均应被视为非法。

#### 7.4.3.1 主机 I<sup>2</sup>C 写入操作

对于 I<sup>2</sup>C 写入操作，主机控制器在启动或重复启动条件之后发送器件地址，R/W 位为 0，如图 7-6 所示。随后是 8 位寄存器地址，然后是数据。TMP139 会将数据写入指定的寄存器地址。每次写入数据字节后，内部写入寄存器地址指针都会递增。如果写入使地址翻转，则器件应重置内部写入寄存器地址指针并在可能的情况下继续写入操作。TMP139 不会否定确认保留或只读寄存器的数据字节，但应丢弃数据字节并且不更新寄存器。

S or Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK
RA = Register Address [7:0]									ACK
Data <sub>(RA)</sub>									ACK
Data <sub>(RA+1)</sub>									ACK
...									ACK
Data <sub>(RA+N)</sub>									ACK
									Sr or P

图 7-6. I<sup>2</sup>C 写入操作

#### 7.4.3.2 主机 I<sup>2</sup>C 读取操作

对于 I<sup>2</sup>C 读取操作，主机控制器在启动或重复启动条件之后发送器件地址，R/W 位为 0。随后是 8 位寄存器地址。TMP139 可以使用寄存器地址后，主机会发出重复启动条件并发送器件地址，R/W 位为 1。此时，器件应以增量方式从寄存器地址发送数据，直到主机发送否定确认。如果读取操作导致内部读取寄存器地址指针翻转，则 TMP139 器件行为未定义。

S or Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK
RA = Register Address [7:0]									ACK
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
Data <sub>(RA)</sub>									ACK
Data <sub>(RA+1)</sub>									ACK
...									ACK
Data <sub>(RA+N)</sub>									NACK
									Sr or P

图 7-7. I<sup>2</sup>C 读取操作

#### 7.4.3.3 默认读取地址指针模式下的主机 I<sup>2</sup>C 读取操作

如图 7-8 所示，TMP139 提供默认读取地址指针模式，以读取 I<sup>2</sup>C 总线上的特定寄存器。由于主机要发送的字节数比标准 I<sup>2</sup>C 读取操作少两个字节，因此该模式提供了更高效的轮询机制。MR18 寄存器的位 DEF\_RD\_ADDR\_POINT\_EN 用于启用模式，位 DEF\_RD\_ADDR\_POINT\_Start 用于将默认读取地址指针设置为寄存器映射中的特定寄存器。启用后，当总线上出现停止条件时，TMP139 应将内部读取地址指针设置为该特定的寄存器。

S or Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
	Data <sub>(DEF_ADDR_POINTER)</sub>								ACK
	Data <sub>(DEF_ADDR_POINTER+1)</sub>								ACK
	...								ACK
	Data <sub>(DEF_ADDR_POINTER+N)</sub>							NACK	Sr or P

图 7-8. I<sup>2</sup>C 默认读取地址指针模式

在该运行模式下，可能有两种特定的情况。在图 7-9 所示的第一种情况下，在默认读取模式之前有一个正常的 I<sup>C</sup> 读取。如果启动条件之前有一个停止条件，则内部读取地址指针应设置为默认地址指针，后续数据读取应使 TMP139 发送的数据字节对应于默认读取地址指针。如果发出重复启动条件，而不是停止条件，则 TMP139 将根据默认读取地址指针发送数据。

S or Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK
RA = Register Address [7:0]								ACK	
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
Data <sub>(RA)</sub>									ACK
	Data <sub>(RA+1)</sub>								ACK
	...								ACK
	Data <sub>(RA+N)</sub>								NACK
									P
S	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
Data <sub>(DEF_ADDR_POINTER)</sub>								ACK	
Data <sub>(DEF_ADDR_POINTER+1)</sub>								ACK	
...								ACK	
Data <sub>(DEF_ADDR_POINTER+N)</sub>								NACK	
								Sr or P	

图 7-9. I<sup>2</sup>C 正常读取，后跟默认读取地址

在图 7-10 所示的第二种情况下，在默认读取模式之前有一个正常的 I<sup>C</sup> 写入。如果有一个停止条件，后跟写入总线操作，然后是读取模式的重复启动条件，则 TMP139 应将其内部读地址指针更新为默认读取地址并将字节传输至主机。

S	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK	P
	RA = Register Address [7:0]									ACK
	Data <sub>(RA)</sub>									ACK
	Data <sub>(RA+1)</sub>									ACK
	...									ACK
	Data <sub>(RA+N)</sub>									ACK
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK	
	Data <sub>(DEF_ADDR_POINTER)</sub>									ACK
	Data <sub>(DEF_ADDR_POINTER+1)</sub>									ACK
	...									ACK
	Data <sub>(DEF_ADDR_POINTER+N)</sub>									NACK
										Sr or P

图 7-10. I<sup>2</sup>C 正常写入，后跟默认读取地址

#### 7.4.3.4 从 I<sup>2</sup>C 模式切换到 I3C 基本模式

如表 7-6 所示，I2C 模式仅支持 DEVCTRL、SETHID 和 SETAASA CCC。主机可能会发出 DEVCTRL 和/或 SETHID，然后才能发出 SETAASA 以将器件从 I<sup>2</sup>C 模式切换到 I3C 基本模式。

当主机发出 SETAASA 时，一旦检测到总线上的停止条件，器件就应通过将 MR18 寄存器 INF\_SEL 位设置为 1'b1 来注册命令。此后，TMP139 应处于 I3C 基本运行模式。

#### 7.4.4 I3C 基本模式运行

如上一节所述，始终从 I<sup>2</sup>C 运行模式进入 I3C 基本运行模式。在 I3C 基本模式下，该器件可通过推挽 SDA 驱动器支持高达 12.5MHz 的数据传输速率。此外，默认情况下或启用时可能支持以下功能：

1. IBI：默认情况下禁用，现在可以启用 IBI。
2. 数据包错误检查：默认情况下禁用，但 TMP139 可以在主机启用时支持 PEC 功能。
3. 奇偶效验检查：默认情况下始终启用。

在 I3C 基本运行模式下，读取和写入数据包可能具有不同的结构。数据有效载荷的结构应取决于已启用的功能。

##### 7.4.4.1 没有 PEC 的主机 I3C 写入操作

如图 7-11 和图 7-12 所示，I3C 基本写入操作与 I<sup>2</sup>C 写入操作相同。对于器件地址字段之后的所有字节，第 9 位是主机发送的奇偶校验位。当主机启用 IBI 时，主机必须在发送器件地址之前发送由 7'h7E+R/W=0 组成的 IBI 标头字节。这使得总线上的参与器件能够在多个器件需要向主机发送中断条件时，在它们之间进行仲裁。

S or Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK	
	RA = Register Address [7:0]									T
	Data <sub>(RA)</sub>									T
	Data <sub>(RA+1)</sub>									T
	...									T
	Data <sub>(RA+N)</sub>									T
										Sr or P

图 7-11. I3C 基本模式写入

S	1	1	1	1	1	1	0	R/W=0	ACK
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK
RA = Register Address [7:0]								T	
Data <sub>(RA)</sub>								T	
Data <sub>(RA+1)</sub>								T	
...								T	
Data <sub>(RA+N)</sub>								T	Sr or P

图 7-12. 有 IBI 标头的 I3C 基本模式写入

如果在数据传输期间出现奇偶校验错误，则器件应丢弃所有字节（包括检测到奇偶校验错误的字节）并设置奇偶校验错误条件。如果主机尝试在重复启动条件下对同一器件启动新事务，则 TMP139 应否定确认器件地址，以向主机指示错误条件。在执行任何到 TMP139 的新传输之前，主机必须首先清除奇偶校验错误条件。启用 IBI 后，器件可使用 IBI 向主机发送看到的错误条件。但是，如果未启用 IBI，强烈建议主机检查错误状态寄存器，以确保在总线上未检测到奇偶校验错误。

#### 7.4.4.2 有 PEC 的主机 I3C 写入操作

如图 7-13 和图 7-14 所示，当主机启用 PEC 时，主机在发送寄存器地址后会添加一个额外的字节。表 7-5 中介绍了该附加字节的格式。

表 7-5. 命令真值表 - PEC 启用模式

CMD	RW				命令名称			命令描述	
000	0				W1R			向数据包中指定的寄存器地址写入 1 个字节	
	1				R1R			从数据包中指定的寄存器地址读取 1 个字节	
001	0				W2R			向数据包中指定的寄存器地址写入 2 个字节	
	1				R2R			从数据包中指定的寄存器地址读取 2 个字节	
010 – 111	X				RSVD			保留	

如果主机发送的 CMD 值对 TMP139 无效，则器件不得向指定的寄存器写入任何数据。

S or Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK						
RA = Register Address [7:0]								T							
CMD		W=0		0		0		T							
Data <sub>(RA)</sub>								T							
...								T							
Data <sub>(RA+N)</sub>								T							
PEC								T	Sr or P						

图 7-13. 启用 PEC 时的 I3C 基本模式写入

S	1	1	1	1	1	1	0	R/W=0	ACK
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK
RA = Register Address [7:0]								T	
CMD		W=0	0	0	0	0	0	T	
Data <sub>(RA)</sub>								T	
...								T	
Data <sub>(RA+N)</sub>								T	
PEC								T	Sr or P

图 7-14. 启用 IBI 标头和 PEC 时的 I3C 基本模式写入

如果在数据传输期间出现奇偶校验错误，则器件应丢弃所有字节（包括检测到奇偶校验错误的字节）并设置奇偶校验错误条件。如果主机尝试在重复启动条件下对同一器件启动新事务，则 TMP139 应否定确认器件地址，以向主机指示错误条件。在执行任何到 TMP139 的新传输之前，主机必须首先清除奇偶校验错误条件。

如果存在 PEC 错误，则 TMP139 应丢弃整个数据包并设置 PEC 错误条件。如果主机尝试在重复启动条件下对同一器件启动新事务，则 TMP139 应否定确认器件地址，以向主机指示错误条件。在执行任何到 TMP139 的新传输之前，主机必须首先清除 PEC 错误条件。

启用 IBI 后，器件可使用 IBI 向主机发送看到的错误条件。但是，如果未启用 IBI，强烈建议主机检查错误状态寄存器，以确保在总线上未检测到奇偶校验或 PEC 错误。

#### 7.4.4.3 没有 PEC 的主机 I3C 读取操作

如图 7-15 和图 7-16 所示，I3C 基本模式读取操作与 I<sup>2</sup>C 读取操作相同。对于器件发送的所有字节，第 9 位是 T 位，器件和主机使用该位来协商读取传输继续。在读取阶段，器件在上升沿之前将 T 位驱动为 1 以告诉主机它可以发送更多字节，或将 T 位驱动为 0，以向主机表明器件要终止传输并且主机应使用一个停止或重复启动条件在总线上进行响应。仅当器件将 T 位发送为 1（这会在总线上创建一个重复启动条件）时，主机也可以通过将 T 位驱动为 0 来终止传输。此外，主机可以在总线上发送一个停止条件。当主机启用 IBI 时，它必须在发送器件地址之前发送由 7'h7E+R/W = 0 组成的 IBI 标头字节。这使得总线上的参与器件能够在多个器件需要向主机发送中断条件时，在它们之间进行仲裁。

S or Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK
RA = Register Address [7:0]								T	
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
Data <sub>(RA)</sub>								T=1	
Data <sub>(RA+1)</sub>								T=1	
...								T=1	
Data <sub>(RA+N)</sub>								T=1	Sr or P

图 7-15. I3C 基本模式读取

S	1	1	1	1	1	1	0	R/W=0	ACK
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK
	RA = Register Address [7:0]								T
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
	Data <sub>(RA)</sub>								T=1
	Data <sub>(RA+1)</sub>								T=1
	...								T=1
	Data <sub>(RA+N)</sub>								T=1
									Sr or P

图 7-16. 有 IBI 标头的 I3C 基本模式读取

如果在重复启动之前写入阶段存在奇偶校验错误，则 TMP139 应否定确认事务的读取阶段。如果主机尝试连续读取数据，从而使内部读取地址指针达到 255，即寄存器映射表中的最后一个寄存器，则器件也应将 T 位发送为 0。此外，如果主机尝试在重复启动条件下对同一器件启动新事务，则当前一个事务中出现奇偶校验错误时，TMP139 应否定确认器件地址，以向主机指示错误条件。在执行任何到 TMP139 的新传输之前，主机必须首先清除奇偶校验错误条件。启用 IBI 后，器件可使用 IBI 向主机发送看到的错误条件。但是，如果未启用 IBI，强烈建议主机检查错误状态寄存器，以确保在总线上未检测到奇偶校验错误。

#### 7.4.4.4 有 PEC 的主机 I3C 读取操作

如图 7-17 和图 7-18 所示，当主机启用 PEC 时，主机在发送寄存器地址后会添加一个额外的字节。表 7-5 中介绍了该附加字节的格式。由于 CMD 字节只允许读取一个字节和两个字节，因此器件应在发送一个字节的数据和 PEC 字节或两个字节的数据和 PEC 字节后终止读取阶段，后跟值为 0 的 T 位。在主机将寄存器地址设置为 255 并尝试读取两个字节（不太可能发生）的情况下，无法保证器件结果。

S or Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK
	RA = Register Address [7:0]								T
	CMD		R=1	0	0	0	0		T
	PEC								T
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
	Data <sub>(RA)</sub>								T=1
	...								T=1
	Data <sub>(RA+N)</sub>								T=1
	PEC								T=0
									Sr or P

图 7-17. 启用 PEC 时的 I3C 基本模式读取

S	1	1	1	1	1	1	0	R/W=0	ACK
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK
RA = Register Address [7:0]								T	
CMD		R=1		0	0	0	0	T	
PEC								T	
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
Data <sub>(RA)</sub>								T=1	
...								T=1	
Data <sub>(RA+N)</sub>								T=1	
PEC								T=0	Sr or P

图 7-18. 启用 PEC 并具有 IBI 标头时的 I3C 基本模式读取

如果主机发送的 CMD 值对 TMP139 无效，则器件应否定确认读取阶段。

如果在重复启动之前写入阶段存在奇偶校验错误，则 TMP139 应否定确认事务的读取阶段。如果主机尝试在重复启动条件下对同一器件启动新事务，则 TMP139 应否定确认器件地址，以向主机指示错误条件。在执行任何到 TMP139 的新传输之前，主机必须首先清除奇偶校验错误条件。

如果存在 PEC 错误，则 TMP139 应否定确认事务的读取阶段。如果主机尝试在重复启动条件下对同一器件启动新事务，则 TMP139 应否定确认器件地址，以向主机指示现有的错误条件。在执行任何到 TMP139 的新传输之前，主机必须首先清除 PEC 错误条件。

启用 IBI 后，器件可使用 IBI 向主机发送看到的错误条件。但是，如果未启用 IBI，强烈建议主机检查错误状态寄存器，以确保在总线上未检测到奇偶校验或 PEC 错误。

#### 7.4.4.5 默认读取地址指针模式下的主机 I3C 读取操作

I3C 基本模式下的默认读取地址指针模式与 I<sup>2</sup>C 模式的工作方式相同，如图 7-19 至图 7-22 所示。如果主机尝试连续读取数据，从而使内部读取地址指针达到 255，即寄存器映射表中的最后一个寄存器，则器件也应将 T 位发送为 0。主机也可以仅在未启用 PEC 时通过将 T 位驱动为 0 来终止传输。

S or Sr	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
Data <sub>(RA)</sub>								T=1	
Data <sub>(RA+1)</sub>								T=1	
...								T=1	
Data <sub>(RA+N)</sub>								T=1	Sr or P

图 7-19. 启用 I3C 基本模式默认读取地址

S	1	1	1	1	1	1	0	R/W=0	ACK
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
Data <sub>(RA)</sub>								T=1	
Data <sub>(RA+1)</sub>								T=1	
...								T=1	
Data <sub>(RA+N)</sub>								T=1	Sr or P

图 7-20. 启用 I3C 基本模式默认读取地址并且具有 IBI 标头

当启用 PEC 时，[MR18](#) 寄存器设置应发送的默认字节数，之后器件应发送 PEC 字节，T 位为 0。

S or Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
Data <sub>(RA)</sub>								T=1	
...								T=1	
Data <sub>(RA+N)</sub>								T=1	
PEC								T=0	Sr or P

图 7-21. 启用 I3C 基本模式默认读取地址并且启用 PEC

S	1	1	1	1	1	1	0	R/W=0	ACK
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
Data <sub>(RA)</sub>								T=1	
...								T=1	
Data <sub>(RA+N)</sub>								T=1	
PEC								T=0	Sr or P

图 7-22. 启用 I3C 基本模式默认读取地址和 PEC 并具有 IBI 标头

在重复启动期间，如果前一个事务中存在错误，则 TMP139 应否定确认地址阶段。

#### 7.4.5 带内中断

带内中断 (IBI) 是一种向主机通知 TMP139 中的事件的巧妙方法。TMP139 生成两种类型的事件：

1. 错误事件：与奇偶校验或 PEC 错误相对应的事件。
2. 温度事件：与超过温度上限或低于温度下限的温度相对应的事件。

默认情况下，器件上电时所有中断源都被禁用。中断源只能在器件处于 I3C 基本运行模式时启用，因为启用中断源会生成 IBI，这在 I<sup>2</sup>C 运行模式下是不允许的。只有当总线处于无效状态的时长大于 t<sub>AVAL</sub> 时，TMP139 才能请求 IBI。一旦满足总线无效状态并且没有总线事务，TMP139 就应通过将 SDA 驱动为低电平来启动 IBI，从而向主机指示待处理的 IBI。

##### 7.4.5.1 带内中断仲裁规则

基于主机控制器就绪状态以及总线上有多个器件这一事实，IBI 生成和仲裁必须遵循一些规则，如下所述。所有这些情况都假定总线已处于无效状态的时长大于 t<sub>AVAL</sub>。

1. 当主机控制器在有 IBI 标头的情况下开始进行写入或读取时，TMP139 应开始在总线上驱动其自己的地址。主机应该一看到 IBI 标头以外的值就不再驱动 SDA，从而允许 TMP139 传输其器件标头并将 R/W 位设置为 1。

2. 如果主机控制器可以接受来自器件的 IBI，则应确认器件地址，在 SCL 的下降沿释放总线并应接受 TMP139 发送的字节。
3. 如果主机控制器无法接受来自器件的 IBI，则应确认器件地址并在总线上发出一个停止条件。TMP139 应仅在  $t_{AVAL}$  时长之后重试另一个 IBI。
4. 当主机控制器在没有 IBI 标头的情况下开始写入或读取总线上器件地址低于 TMP139 的器件时，器件应该一检测到不匹配就不再参与总线并仅在  $t_{AVAL}$  时长之后重试另一个 IBI。
5. 当主机控制器在没有 IBI 标头的情况下开始写入或读取总线上器件地址高于 TMP139 的器件时，该器件将在总线仲裁中胜出，主机将不再参与总线。主机可以通过发送确认来接受 IBI，也可以通过发送否定确认来忽略 IBI。在后一种情况下，TMP139 应仅在  $t_{AVAL}$  时长之后重试另一个 IBI。
6. 当主机控制器在没有 IBI 标头的情况下启动对也请求 IBI 的 TMP139 的写入或读取事务时，主机或 TMP139 可能胜出。
7. 如果主机控制器启动一个写入事务，那么它将在总线仲裁中胜出，TMP139 将释放总线。TMP139 应仅在  $t_{AVAL}$  时长之后重试另一个 IBI。
8. 如果主机控制器启动一个读取事务，则所有位都应匹配。然而，此时主机正在等待来自 TMP139 的读取请求确认，而 TMP139 正在等待来自主机的 IBI 确认。结果，总线上将出现一个否定确认。在这种情况下，TMP139 应仅在  $t_{AVAL}$  时长之后重试。但是，如果主机发出启动（或重复启动）并在经过  $t_{AVAL}$  时长之前尝试读取事务，它应从 TMP139 获得确认，主机读取应在总线仲裁中胜出。
9. 如上所述，在有多个器件同时启动 IBI 的情况下，具有最低器件地址的器件将在总线仲裁中胜出，当 TMP139 检测到在总线仲裁中失败时，应仅在  $t_{AVAL}$  时长之后重试另一个 IBI。

#### 7.4.5.2 带内中断总线事务

如图 7-23 和图 7-24 所示，当器件必须发送 IBI，在总线上赢得仲裁并且 IBI 被主机确认时，器件应始终将强制数据字节 (MDB) 发送为 8'h00，后跟 MR51 和 MR52 寄存器值。发送最后一个字节后，器件应将 T 位设置为 0，然后主机控制器必须在总线上发送一个停止条件。

S	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
	MDB = 0x0								T=1
	MR51[7:0]								T=1
	MR52[7:0]								T=0 P

图 7-23. 禁用 PEC 时的 IBI 有效载荷数据包

如果启用 PEC，则在 MR52 寄存器值之后，发送 PEC 字节并将 T 位设置为 0。同样，主机必须在总线上发送一个停止条件。

S	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
	MDB = 0x0								T=1
	MR51[7:0]								T=1
	MR52[7:0]								T=1
	PEC								T=0 P

图 7-24. 启用 PEC 时的 IBI 有效载荷数据包

当器件使 IBI 生效并成功传输 IBI（包括 MDB、MR51、MR52 和 PEC（如果启用 PEC 模式）字节）后，器件应自动清除 MR48 寄存器中的 IBI\_STATUS 位。

### 7.4.6 常见命令代码支持

TMP139 支持 I<sup>2</sup>C 基本规范中列出的 CCC 子集，如表 7-6 所示。仅支持 JESD302-1 中指定的 CCC，TMP139 应否定确认不支持的 CCC（如果可能）或在通用 I<sup>2</sup>C 总线上忽略操作。同样，对于支持的 CCC - 取决于 TMP139 是处于 I<sup>2</sup>C 还是 I3C 模式 - 如果发送了不适用的 CCC，器件应忽略这些操作。

TMP139 需要在接收到任何 CCC 后在总线上产生一个停止条件，然后才能处理特定于器件的读取或写入操作。同样，在处理特定于器件的读取或写入情况时，应首先在总线上产生一个停止条件，然后才能发出任何 CCC。

TMP139 可以在收到一个直接 CCC 和一个重复启动条件之后，接收另一个直接 CCC。同样，如果主机控制器在发送一个广播 CCC 之后，发送一个重复启动条件，之后再发送另一个广播 CCC，也是可行的。在这种情况下，器件执行的操作仅会在总线上产生一个停止条件后进行更新。如果一个直接 CCC 后跟一个广播 CCC 或者两者掉换顺序并使用重复启动条件，则不定义 TMP139 的行为。例如，如果在 I<sup>2</sup>C 模式下发送一个 SETHID CCC，然后产生一个重复启动条件，然后发送一个 SETAASA CCC，后跟一个停止条件，那么这是一个合法的组合。但是，在 I3C 模式下，如果发送一个直接 ENEC CCC 后跟重复启动条件，然后发送一个广播 DEVCTRL CCC，那么这对 TMP139 来说无效。在发送广播 DEVCTRL CCC 之前，主机必须在 ENEC CCC 之后发出一个停止条件。

发送到 TMP139 的 CCC 可能是广播代码或直接代码。所有 CCC 操作都要求主机发送 7'h7E 以及 R/W = 0，后跟 CCC 和特定于 CCC 的有效载荷字节。对于直接 CCC，主机应在发送 CCC 字节后跟有效载荷字节之后，在总线上发出一个重复启动条件。

表 7-6. 支持的 CCC

CCC	模式	代码	说明	适用于 I <sup>2</sup> C 模式	适用于 I3C 模式
ENECC	广播	0x00	启用事件中断。	否	是
	直接	0x80			
DISEC	广播	0x01	禁用事件中断	否	是
	直接	0x81			
RSTDAA	广播	0x06	将器件置于 I <sup>2</sup> C 模式	否	是
SETAASA	广播	0x29	将器件置于 I3C 基本模式	是	否
GETSTATUS	直接	0x90	获取器件状态	否	是
DEVCAP	直接	0xE0	获取器件功能	否	是
SETHID	广播	0x61	TMP139 更新 3 位 HID 字段	是	否
DEVCTRL	广播	0x62	配置器件	是	是

#### 7.4.6.1 ENEC CCC

ENECC 由主机控制器发出以启用事件中断生成。该 CCC 在主机控制器发出停止条件后生效。收到 ENEC 后，TMP139 应将 MR27 寄存器位 IBI\_ERROR\_EN 更新为 1'b1。

##### 备注

主机控制器将 ENINT 位发送为 0 是非法的。

该命令可以作为广播命令或直接命令发至 TMP139，如图 7-25 和图 7-26 所示。

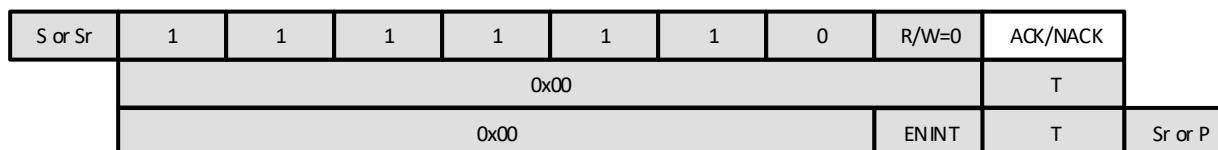


图 7-25. 广播 ENEC CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
0x80								T	
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK
0x00								ENINT	T
								Sr or P	

图 7-26. 直接 ENEC CCC

该命令可以作为广播命令或直接命令发至特定器件，如图 7-27 和图 7-28 (启用 PEC) 所示。在这种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W=0 的字节除外。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
0x00								T	
0x00								ENINT	T
PEC								T	Sr or P

图 7-27. 启用 PEC 时的广播 ENEC CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
0x80								T	
PEC								T	
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=0	ACK/NACK
0x00								ENINT	T
PEC								T	Sr or P

图 7-28. 启用 PEC 时的直接 ENEC CCC

#### 备注

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 ENEC CCC。

#### 7.4.6.2 DISEC CCC

DISEC CCC 由主机控制器发出以禁用事件中断生成。该 CCC 在主机控制器发出停止条件后生效。收到 DISEC 后，TMP139 应将 [MR27](#) 寄存器位 IBI\_ERROR\_EN 更新为 1'b0。

#### 备注

主机控制器将 DISINT 位发送为 0 是非法的。

该命令可以作为广播命令或直接命令发至特定器件，如图 7-29 和图 7-30 所示。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
0x01								T	
0x00								DISINT	T
								Sr or P	

图 7-29. 广播 DISEC CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK	
	0x81								T	
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK	
	0x00								DISINT	T Sr or P

图 7-30. 直接 DISEC CCC

该命令可以作为广播命令或直接命令发至特定器件，如图 7-31 和图 7-32 (启用 PEC) 所示。在这种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W=0 的字节除外。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK	
	0x01								T	
	0x00								DISINT	T
	PEC								T	Sr or P

图 7-31. 启用 PEC 时的广播 DISEC CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK	
	0x81								T	
	PEC								T	
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=0	ACK/NACK	
	0x00								DISINT	T
	PEC								T	Sr or P

图 7-32. 启用 PEC 时的直接 DISEC CCC

#### 备注

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 DISEC CCC。

#### 7.4.6.3 RSTDAA CCC

当主机控制器向 TMP139 发出 RSTDAA CCC 时，该器件应从 I3C 基本模式切换至 I<sup>2</sup>C 模式。该 CCC 在主机控制器发出停止条件后生效。接收到 RSTDAA 后，TMP139 应执行以下操作：

- 将 **MR18** 寄存器位 INF\_SEL 更新为 1'b0 以实现 I<sup>2</sup>C 运行模式。
- 将 **MR18** 寄存器位 PEC\_EN 更新为 1'b0 以禁用 PEC (如果之前已启用)。
- 将 **MR18** 寄存器位 PAR\_DIS 更新为 1'b0 以启用奇偶校验 (如果之前已禁用)。
- 将 **MR27** 寄存器位 IBI\_ERROR\_EN 更新为 1'b0 以禁用 IBI (如果之前已启用)。

该命令始终作为广播命令发出，如图 7-33 所示。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK	
	0x06								T	Sr or P

图 7-33. 广播 RSTDAA CCC

也可以在启用 PEC 的情况下发出该命令，如图 7-34 所示。在这种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W=0 的字节除外。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
	0x06							T	
	PEC							T	Sr or P

图 7-34. 带 PEC 的广播 RSTDAA CCC

#### 备注

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 RSTDAA CCC。

#### 7.4.6.4 SETAASA CCC

当主机控制器向 TMP139 发出 SETAASA CCC 时，该器件应从 I<sup>2</sup>C 模式切换至 I3C 基本模式。该 CCC 在主机控制器发出停止条件后生效。收到 SETAASA 后，TMP139 应将 MR18 寄存器位 INF\_SEL 设置为 1'b1 以实现 I3C 基本运行模式。

如图 7-35 所示，CCC 始终作为广播命令发出，没有 PEC 字节，因为它仅适用于 I<sup>2</sup>C 模式。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK
	0x29							T	Sr or P

图 7-35. SETAASA CCC

#### 备注

如果前一个 CCC 事务存在奇偶校验错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 SETAASA CCC。

#### 7.4.6.5 GETSTATUS CCC

GETSTATUS CCC 由主机控制器发至 TMP139，以获取任何待处理的奇偶校验错误、PEC 错误或中断事件的状态。收到 GETSTATUS 后，TMP139 不应清除状态，主机必须在总线上发出额外的事务以单独清除各个状态标志或通过将 1'b1 写入 MR27 寄存器 CLR\_GLOBAL 位进行清除。

该命令仅在直接模式下发出，如图 7-36（当禁用 PEC 时）和图 7-37（当启用 PEC 时）所示。在后一种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W=0 的字节除外。TMP139 计算发送到主机的数据字节的 PEC。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
	0x90							T	
Sr	0	SA	1	0	HID2	HID1	HID0	R/W=1	ACK/NACK
PEC_Err	0	0	0	0	0	0	0	T=1	
0	0	P_Err	0	PENDING INTERRUPT					T=0
									Sr or P

图 7-36. 直接 GETSTATUS CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK				
	0x90								T				
	PEC								T				
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK				
	PEC_Err	0	0	0	0	0	0	0	T=1				
	0	0	P_Err	0	PENDING INTERRUPT				T=1				
	PEC								T=0				
									Sr or P				

图 7-37. 启用 PEC 时的直接 GETSTATUS CCC

**备注**

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 GETSTATUS CCC。

**7.4.6.6 DEVCAP CCC**

DEVCAP CCC 由主机控制器发至 TMP139，以获得表 7-7 中给出的支持的可选器件功能。

该命令仅在直接模式下发出，如图 7-38（当禁用 PEC 时）和图 7-39（当启用 PEC 时）所示。在后一种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W=0 的字节除外。TMP139 计算发送到主机的数据字节的 PEC。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
	0xE0								T
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
	DEVCAP_MSB[7:0]								T=1
	DEVCAP_LSB[7:0]								T=0
									Sr or P

图 7-38. 直接 DEVCAP CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK/NACK
	0xE0								T
	PEC								T
Sr	0	SA	1	0	HID2	HID1	HIDO	R/W=1	ACK/NACK
	DEVCAP_MSB[7:0]								T=1
	DEVCAP_LSB[7:0]								T=1
	PEC								T=0
									Sr or P

图 7-39. 带 PEC 的直接 DEVCAP CCC

**表 7-7. DEV CAP 数据字节说明**

位	值	说明
DEVCAP_MSB[7:3]	00000	保留
DEVCAP_MSB[2]	1	0 = 不支持基于计时器的复位 1 = 支持基于计时器的复位

**表 7-7. DEVCAP 数据字节说明 (continued)**

位	值	说明
DEVCAP_MSB[1:0]	00	保留
DEVCAP_LSB[7:0]	8'h00	保留

**备注**

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 DEVCAP CCC。

**7.4.6.7 SETHID CCC**

SETHID CCC 由主机控制器发至 TMP139，用于更新器件串行地址的 HID 代码。该 CCC 在主机控制器发出停止条件后生效。收到 SETHID 后，当主机发送停止总线条件时，TMP139 应将 MR7 寄存器位 DEV\_HID\_CODE[2:0] 更新为 CCC 数据有效载荷中发送的值 HID[2:0]。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK
0x61								T	
0	0	0	0	HID2	HID1	HID0	0	T	Sr or P

**图 7-40. 广播 SETHID CCC****备注**

如果前一个事务存在奇偶校验错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 SETHID CCC。

**7.4.6.8 DEVCTRL CCC**

DEVCTRL CCC 由主机控制器发出，用于启用或禁用总线上器件的通用操作，TMP139 应识别 DEVCTRL CCC。

该命令通常在广播模式下发出，但也可以作为单播或多播模式发出。主机可以将 DEVCTRL CCC 作为通用访问 (RegMod 字段设置为 0) 或特定寄存器访问 (RegMod 字段设置为 1) 发出。当 RegMod 字段设置为 0 时，图 7-41，显示了禁用 PEC 时的 DEVCTRL CCC 数据包结构。图 7-42 显示了当 RegMod 字段设置为 0 且启用 PEC 时的 DEVCTRL CCC 结构。在后一种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W=0 的字节除外。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK
0x62								T	
ADDRMASK [2]	ADDRMASK [1]	ADDRMASK [0]	STOFF SET [1]	STOFF SET [0]	PECBL[1]	PECBL[0]	REG MOD = 0	T	
DEVADDR								0	T
DEVCTRL DATA 0								T	
DEVCTRL DATA 1								T	
DEVCTRL DATA 2								T	
DEVCTRL DATA 3								T	Sr or P

**图 7-41. REGMOD = 0 且禁用 PEC 时的 DEVCTRL CCC**

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK
0x62								T	
ADDRMASK [2]	ADDRMASK [1]	ADDRMASK [0]	STOFFSET [1]	STOFFSET [0]	PECBL[1]	PECBL[0]	REGMOD = 0	T	
DEVADDR								0	T
DEVCTRL DATA 0								T	
DEVCTRL DATA 1								T	
DEVCTRL DATA 2								T	
DEVCTRL DATA 3								T	
PEC								T	Sr or P

图 7-42. REGMOD = 0 且启用 PEC 时的 DEVCTRL CCC

当 RegMod 字段设置为 1 时，图 7-43，显示了禁用 PEC 时的 DEVCTRL CCC 数据包结构。图 7-44 显示了当 RegMod 字段设置为 1 且启用 PEC 时的 DEVCTRL CCC 结构。在后一种情况下，主机控制器应在启动或重复启动之后在所有字节上附加计算的 PEC 字节，但带有 7'h7E 和 R/W = 0 的字节除外。如果 CMD 字段指示只需要写入一个字节，则主机不得发送可选寄存器数据。

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK
0x62								T	
ADDRMASK [2]	ADDRMASK [1]	ADDRMASK [0]	STOFFSET [1]	STOFFSET [0]	PECBL[1]	PECBL[0]	REGMOD = 1	T	
DEVADDR								0	T
REGISTER OFFSET								T	
REGISTER DATA 1								T	
OPTIONAL REGISTER DATA 2								T	Sr or P

图 7-43. REGMOD = 1 且禁用 PEC 时的 DEVCTRL CCC

S or Sr	1	1	1	1	1	1	0	R/W=0	ACK							
0x62								T								
ADDRMASK [2]	ADDRMASK [1]	ADDRMASK [0]	STOFFSET [1]	STOFFSET [0]	PECBL[1]	PECBL[0]	REGMOD = 1	T								
DEVADDR								0	T							
REGISTER OFFSET								T								
CMD	W=0		0000					T								
REGISTER DATA 1								T								
OPTIONAL REGISTER DATA 2								T								
PEC								T	Sr or P							

图 7-44. REGMOD = 1 且启用 PEC 时的 DEVCTRL CCC

**备注**

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 DEVCTRL CCC。

表 7-8 介绍了命令字段的定义。

**表 7-8. DEVCTRL CCC 命令定义**

字段	说明	值	操作
ADDRMASK[2:0]	广播、多播或单播选择	000 = 单播命令	TMP139 将 DEVADDR[6:0] 字段与其串行地址相匹配。
		011 = 多播命令	TMP139 将 DEVADDR[6:3] 字段与其在串行地址中的 LID 代码相匹配。
		111 = 广播命令	TMP139 忽略 DEVADDR[6:0] 并执行所需的操作。
STOFFSET[1:0]	起始偏移字节	00 = 字节 0	TMP139 标识 DEVCTRL DATA 0、DEVCTRL DATA 1、DEVCTRL DATA 2 和 DEVCTRL DATA 3 中的哪一个是第一个字节，并相应地更新其寄存器。 该字段仅在 REGMOD = 0 时有效。
		01 = 字节 1	
		10 = 字节 2	
		11 = 字节 3	
PECBL[1:0]	标识 PEC 字节位置的突发长度	00 = 1 字节	TMP139 标识发送 DEVCTRL DATA 字节后 PEC 字节的位置。 该字段仅在 REGMOD = 0 且启用 PEC 时有效。
		01 = 2 字节	
		10 = 3 字节	
		11 = 4 字节	
REGMOD	标识它是通用寄存器访问还是特定寄存器访问	0 = 通用访问	TMP139 将 DEVCTRL DATA 字节理解为表 7-9 中所述的通用数据字节。
		1 = 寄存器访问	TMP139 将 DEVCTRL DATA 字节理解为特定寄存器访问字节。 如果禁用 PEC，则用于特定寄存器访问的格式如图 7-11 所示。 如果启用 PEC，则用于特定寄存器访问的格式如图 7-13 所示。

**表 7-9. 通用数据字节格式**

DEVCTRL DATA 位	功能	值	操作
DEVCTRL DATA 0 [7]	启用 PEC	0 = 禁用	更新 MR18 寄存器 PEC_EN 位
		1 = 启用	
DEVCTRL DATA 0 [6]	禁用奇偶校验	0 = 启用	更新 MR18 寄存器 PAR_DIS 位
		1 = 禁用	
DEVCTRL DATA 0 [5:0]	保留	保留	
DEVCTRL DATA 1 [7:4]	保留	保留	
DEVCTRL DATA 1 [3]	全局 IBI 清除	0 = 无操作	更新 MR27 寄存器 CLR_GLOBAL 位
		1 = 清除所有事件和待处理的 IBI	
DEVCTRL DATA 1 [2:0]	保留	保留	
DEVCTRL DATA 2 [7:0]	保留	保留	
DEVCTRL DATA 3 [7:0]	保留	保留	

**备注**

如果前一个事务存在奇偶校验或 PEC 错误并且主机在重复启动条件下启动该事务，那么 TMP139 将会否定确认 DEVCTRL CCC。

### 7.4.7 I/O 操作

该器件采用 I<sup>2</sup>C 运行模式，其接口具有开漏 I/O。然而，当器件处于 I3C 模式时，I/O 可能是开漏或推挽。开漏模式和推挽模式之间的动态切换主要是为了支持带内中断 (IBI)。表 7-10 介绍了每个周期 I/O 的不同运行模式。

**表 7-10. TMP139 I3C 模式的动态 I/O 操作**

操作	开漏模式	推挽模式
启动 + 器件地址	是	否
启动 + 7'h7E IBI 标头字节	是	否
重复启动 + 器件地址	否	是
重复启动 + 7'h7E IBI 标头字节	否	是
CCC 字节 ( 7'h7E+R/W=0+ACK 之后 )	否	是
STOP	否	是
确认/否定确认响应	是	否
TMP139 发出的中断请求 + 器件地址	是	否
命令和地址操作	否	是
IBI 有效载荷	否	是
写入数据、T 位序列	否	是
读取数据、T 位序列	否	是
PEC、T 位序列	否	有

### 7.4.8 时序图

TMP139 是一款兼容 I<sup>2</sup>C 和 I3C 接口的器件。图 6-1 至图 6-3 说明了总线支持的各种总线条件。下面列出了这些总线条件的定义：

- 总线空闲**：在产生停止条件后，SDA 和 SCL 线路都保持高电平。
- 启动 (S) 条件**：当 SCL 为高电平时，SDA 线路从高电平到低电平的状态变化定义了一个启动条件。启动条件之前有一个总线空闲条件。
- 停止 (P) 条件**：当 SCL 为高电平时，SDA 线路从低电平到高电平的状态变化定义了一个停止条件。
- 重复启动 (Sr) 条件**：当 SCL 为高电平且之前有数据传输时，SDA 线路从高电平到低电平的状态转换定义了一个重复启动条件。
- 数据传输**：在启动条件和停止条件之间传输的数据字节数量由主机或器件决定。
- 确认**：每个接收器件在被寻址时都必须在器件地址和主机到器件写入传输期间生成确认 (ACK) 位。做出确认的器件必须在确认时钟脉冲期间下拉 SDA 线路，这样一来，在确认时钟脉冲的高电平期间，SDA 线路为稳定低电平。在主机接收数据时，通过在目标器件发送的最后一个字节上生成一个否定确认 (NAK)，主机可发出数据传输终止信号。该行为适用于 I<sup>2</sup>C 运行模式。

在 I3C 运行模式期间。每个接收器件只应确认其器件地址。此外，主机应在成功进行 IBI 地址仲裁时确认器件地址。

- T 位**：T 位仅适用于 I3C 运行模式或主机在 I<sup>2</sup>C 运行模式期间发送通用命令代码 (CCC) 时适用。T 位包含主机对目标器件进行写入时的奇偶校验信息。在读取期间，如果 T 位在第 9 个时钟的上升沿被采样为 1，则该位表示器件继续读取。如果主机需要终止读取，则主机可以激活上拉电阻器，同时器件将线路驱动为高电平，如图 6-2 所示。当器件停止驱动线路并将其输出置于三态时，上拉电阻器会在主机要求控制总线以生成用于结束读取的重复启动和停止条件之前暂时将线路保持为高电平。如果主机可以接受来自器件的更多数据，则主机不得驱动线路。器件在第 9 个时钟的下降沿对 SDA 进行采样，如果 T 位被采样为 1，则器件针对下一个字节恢复驱动 SDA。在读取期间，如果 T 位在第 9 个时钟的上升沿被采样为 0，则该位用于指示器件读取的终止，如图 6-3 所示。主机还应将 SDA 驱动为低电平，这样当器件停止驱动线路并使其输出处于三态时，主机可以控制总线以生成停止条件，从而结束读取。

## 7.5 编程

本节介绍 TMP139 特定操作的编程模型。

### 7.5.1 启用中断机制

IBI 只能在 I<sup>3</sup>C 基本模式下启用。图 7-45 显示了为正确启用 TMP139 的 IBI，主机控制器必须遵循的编程模型。

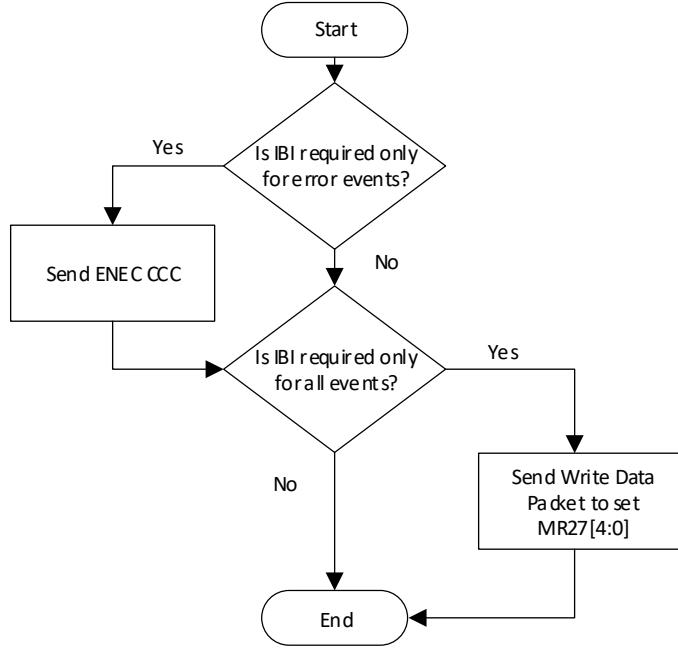


图 7-45. 中断启用流程图

### 7.5.2 清除中断

虽然 IBI 可以在 I<sup>3</sup>C 基本模式下生成，但即使在 I<sup>2</sup>C 模式下，TMP139 也应为不同事件（PEC 错误除外）更新状态位。图 7-46 显示了主机控制器在 I<sup>3</sup>C 基本模式下清除 IBI 的编程模型。在 I<sup>2</sup>C 模式下，主机控制器可以使用已在节 7.4.3.2 中介绍的寄存器数据读取来轮询 TMP139。

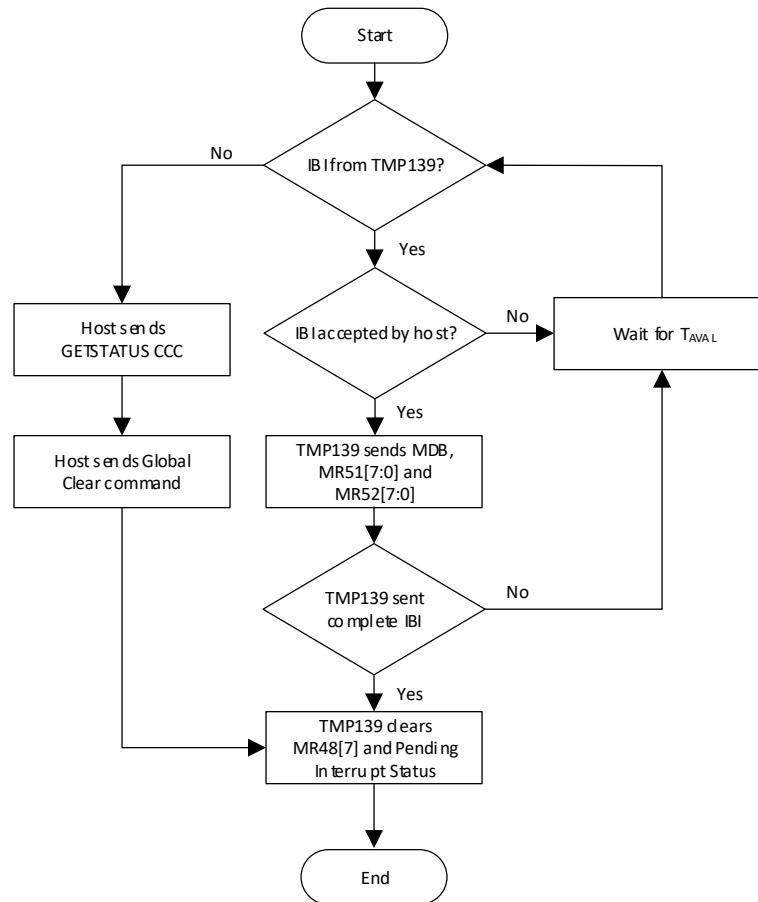


图 7-46. 中断清除流程图

## 7.6 寄存器映射

表 7-11. TMP139 寄存器映射

地址	类型	复位	寄存器名称	寄存器说明	章节
00h	R	51h	MR0	器件类型：最高有效字节	转到
01h	R	10h	MR1	器件类型：最低有效字节	转到
02h	R	06h	MR2	器件修正	转到
03h	R	80h	MR3	供应商 ID 字节 0	转到
04h	R	97h	MR4	供应商 ID 字节 1	转到
07h	RW	0Eh	MR7	器件配置 - HID	转到
12h	RW	00h	MR18	器件配置	转到
13h	W1C	00h	MR19	清除寄存器 MR51 温度状态命令	转到
14h	W1C	00h	MR20	清除寄存器 MR52 错误状态命令	转到
1Ah	RW	00h	MR26	TS 配置	转到
1Bh	RW	00h	MR27	中断配置	转到
1Ch	RW	70h	MR28	TS 温度上限配置 - 低字节	转到
1Dh	RW	03h	MR29	TS 温度上限配置 - 高字节	转到
1Eh	RW	00h	MR30	TS 温度下限配置 - 低字节	转到
1Fh	RW	00h	MR31	TS 温度下限配置 - 高字节	转到
20h	RW	50h	MR32	TS 临界温度上限配置 - 低字节	转到
21h	RW	05h	MR33	TS 临界温度上限配置 - 高字节	转到
22h	RW	00h	MR34	TS 临界温度下限配置 - 低字节	转到
23h	RW	00h	MR35	TS 临界温度下限配置 - 高字节	转到
30h	R	00h	MR48	器件状态	转到
31h	R	00h	MR49	TS 当前检测到的温度 - 低字节	转到
32h	R	00h	MR50	TS 当前检测到的温度 - 高字节	转到
33h	R	00h	MR51	TS 温度状态	转到
34h	R	00h	MR52	其他错误状态	转到

表 7-12. 寄存器部分访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RC	R C	读取 以清除
RV	RV	保留供未来扩展
写入类型		
W	W	写入
W1C	W 1C	W 1 以清除
复位或默认值		
-n		复位后的值或默认值

### 7.6.1 MR0 : 器件类型，最高有效字节 ( 地址 = 00h ) [ 复位 = 51h ]

返回 [寄存器映射](#)。

**图 7-47. MR0 : 器件类型寄存器**

7	6	5	4	3	2	1	0
MSB_DEV_TYPE[7:0]							
R-51h							

**表 7-13. MR0 : 器件类型字段说明**

位	字段	类型	复位	说明
7:0	MSB_DEV_TYPE[7:0]	R	51h	器件类型最高有效字节。与 <b>MR1</b> 寄存器配合使用。

**7.6.2 MR1 : 器件类型 , 最低有效字节 ( 地址 = 01h ) [ 复位 = 10h ]**返回 [寄存器映射](#)。**图 7-48. MR1 : 器件类型寄存器**

7	6	5	4	3	2	1	0
LSB_DEV_TYPE[7:0]							
R-10h							

**表 7-14. MR1 : 器件类型字段说明**

位	字段	类型	复位	说明
7:0	LSB_DEV_TYPE[7:0]	R	10h	器件类型最低有效字节。与 <b>MR0</b> 寄存器配合使用。 指示 B 级温度传感器

**7.6.3 MR2 : 器件修订版本 ( 地址 = 02h ) [ 复位 = 06h ]**返回 [寄存器映射](#)。**图 7-49. MR2 : 器件修订版本寄存器**

7	6	5	4	3	2	1	0
保留		DEV_REV_MAJOR[1:0]		DEV_REV_MINOR[2:0]		保留	
R-00		R-00		R-011		R-0	

**表 7-15. MR2 : 器件修订版本字段说明**

位	字段	类型	复位	说明
7:6	保留	R	00	保留
5:4	DEV_REV_MAJOR[1:0]	R	00	指示主要修订版本号
3:1	DEV_REV_MINOR[2:0]	R	011	指示次要修订版本号
0	保留	R	0	保留

#### 7.6.4 MR3 : 供应商 ID 字节 0 ( 地址 = 03h ) [复位 = 80h]

返回[寄存器映射](#)。

图 7-50. MR3 : 供应商 ID 字节 0 寄存器

7	6	5	4	3	2	1	0
VENDOR_ID_BYTE0[7:0]							
R-80h							

表 7-16. MR3 : 供应商 ID 字节 0 字段说明

位	字段	类型	复位	说明
7:6	VENDOR_ID_BYTE0[7:0]	R	80h	指示供应商 ID 的低字节。

#### 7.6.5 MR4 : 供应商 ID 字节 1 ( 地址 = 04h ) [复位 = 97h]

返回[寄存器映射](#)。

图 7-51. MR4 : 供应商 ID 字节 1 寄存器

7	6	5	4	3	2	1	0
VENDOR_ID_BYTE1[7:0]							
R-97h							

表 7-17. MR4 : 供应商 ID 字节 1 字段说明

位	字段	类型	复位	说明
7:6	VENDOR_ID_BYTE1[7:0]	R	97h	指示供应商 ID 的高字节。

#### 7.6.6 MR7 : 器件配置 - HID ( 地址 = 07h ) [复位 = 0Eh]

MR7 寄存器读取主机控制器配置的 HID。该寄存器只能在器件处于 I<sup>2</sup>C 模式时由 SETHID CCC 更新，在器件处于 I3C 模式时由 RSTDAA 更新，或通过总线复位更新。

返回[寄存器映射](#)。

图 7-52. MR7 : 器件配置 - HID 寄存器

7	6	5	4	3	2	1	0
保留				DEV_HID_CODE[2:0]			保留
R-0h				RW-111			R-0

表 7-18. MR7 : 器件配置 - HID 字段说明

位	字段	类型	复位	说明
7:4	保留	R	0h	保留
3:1	DEV_HID_CODE[2:0]	RW	111	器件 HID 代码。TMP139 器件响应由表 7-4 中的 4 位 LID 代码和该寄存器中配置的 3 位 HID 代码构成的唯一 7 位地址。 <sup>1</sup>
0	保留	R	0	保留

- 仅当将 SETHID CCC 发送到 TMP139 或器件执行总线复位序列后，该寄存器才会更新。

#### 备注

任何导致对 MR7 寄存器进行写入或更新的主机事务后面必须紧跟一个停止条件。重复启动可能会导致不可预知的行为。

### 7.6.7 MR18 : 器件配置 ( 地址 = 12h ) [复位 = 00h]

MR18 寄存器用于配置器件功能。在 I<sup>2</sup>C 模式下，该寄存器允许启用 PEC 并禁用奇偶校验 ( T 位 )。该寄存器还控制 I<sup>2</sup>C 和 I3C 总线运行的默认读取地址模式。仅在 I3C 模式下允许 PEC 字节的突发长度，主机控制器不得在 I<sup>2</sup>C 运行模式下更新该位。

返回[寄存器映射](#)。

**图 7-53. MR18 : 器件配置寄存器**

7	6	5	4	3	2	1	0
PEC_EN	PAR_DIS	INF_SEL	DEF_RD_ADDR_ _POINT_EN	DEF_RD_ADDR_POINT_Start[1:0]	DEF_RD_ADDR_POINT_BL	保留	
RW-0	RW-0	R-0	RW-0	RW-0	RW-0	RW-0	R-0

**表 7-19. MR18 : 器件配置寄存器字段说明**

位	字段	类型	复位	说明
7	PEC_EN	RW	0	启用 PEC <sup>1</sup> 0 = 禁用 PEC 1 = 启用 PEC
6	PAR_DIS	RW	0	禁用奇偶校验 ( T 位 ) <sup>1</sup> 0 = 启用奇偶校验或 T 位 1 = 禁用奇偶校验或 T 位
5	INF_SEL	R	0	接口选择 0 = I <sup>2</sup> C 协议 ( 最大速度为 1MHz ) 1 = I3C 基本协议
4	DEF_RD_ADDR_POINT_EN	RW	0	启用默认读取地址指针 0 = 禁用默认读取地址指针 ( 地址指针由主机设置 ) 1 = 启用默认读取地址指针 ( 由 MR18 寄存器 DEF_RD_ADDR_POINT_Start[1:0] 位选择的地址 )
3:2	DEF_RD_ADDR_POINT_Start[1:0]	RW	00	默认读取地址指针起始地址 <sup>2</sup> 00 = MR49 寄存器 01 = 保留 10 = 保留 11 = 保留
1	DEF_RD_ADDR_POINT_BL	RW	0	PEC 计算的读取指针地址的突发长度 0 = 2 字节 1 = 4 字节
0	保留	R	0	保留

1. 当在总线上发出 RSTDAA CCC 或应用总线复位序列时，会自动更新 PEC 启用和奇偶校验禁用。
2. 设置任何保留值将导致 TMP139 出现不可预测的行为。

#### 备注

任何导致对 MR18 寄存器进行写入或更新的主机事务后面必须紧跟一个停止条件。重复启动可能会导致不可预知的行为。

### 7.6.8 MR19 : 清除 MR51 温度状态命令 ( 地址 = 13h ) [复位 = 00h]

MR19 寄存器由主机写入以清除最近一次转换后温度比较的状态。

返回 [寄存器映射](#)。

图 7-54. MR19 : 清除 MR51 温度状态命令寄存器

7	6	5	4	3	2	1	0
		保留		CLR_TS_CRI T_LOW	CLR_TS_CRIT _HIGH	CLR_TS_LOW	CLR_TS_HIGH
R-0h			R0-W1C	R0-W1C	R0-W1C	R0-W1C	R0-W1C

表 7-20. MR19 : 清除 MR51 温度状态命令字段说明

位	字段	类型	复位	说明
7:4	保留	R	0h	保留
3	CLR_TS_CRIT_LOW	R0-W1C	0	清除温度传感器临界低状态 1 = 写入“1”以清除 <b>MR51 TS_CRIT_LOW_STATUS</b> 位 写入“0”对 <b>MR51 TS_CRIT_LOW_STATUS</b> 位没有影响
2	CLR_TS_CRIT_HIGH	R0-W1C	0	清除温度传感器临界高状态 1 = 写入“1”以清除 <b>MR51 TS_CRIT_HIGH_STATUS</b> 位 写入“0”对 <b>MR51 TS_CRIT_HIGH_STATUS</b> 位没有影响
1	CLR_TS_LOW	R0-W1C	0	清除温度传感器低状态 1 = 写入“1”以清除 <b>MR51 TS_LOW_STATUS</b> 位 写入“0”对 <b>MR51 TS_LOW_STATUS</b> 位没有影响
0	CLR_TS_HIGH	R0-W1C	0	清除温度传感器高状态 1 = 写入“1”以清除 <b>MR51 TS_HIGH_STATUS</b> 位 写入“0”对 <b>MR51 TS_HIGH_STATUS</b> 位没有影响

### 7.6.9 MR20 : 清除 MR52 错误状态命令 ( 地址 = 14h ) [复位 = 00h]

当 PEC 校验和不正确或主机的上一次写入导致 T 位奇偶校验错误时，主机对 MR20 寄存器进行写入以清除错误条件。该寄存器仅在 I3C 模式下有效。

返回 [寄存器映射](#)。

图 7-55. MR20 : 清除 MR52 错误状态命令寄存器

7	6	5	4	3	2	1	0
		保留			CLR_PEC_ERR OR	CLR_PAR_ERR OR	
R-0h					W1C	W1C	

表 7-21. MR20 : 清除 MR52 错误状态命令字段说明

位	字段	类型	复位	说明
7:2	保留	R	00h	保留
1	CLR_PEC_ERROR	R0-W1C	0	清除数据包错误状态 1 = 写入“1”以清除 <b>MR52 PEC_ERROR_STATUS</b> 位 写入“0”对 <b>MR52 PEC_ERROR_STATUS</b> 位没有影响
0	CLR_PAR_ERROR	R0-W1C	0	清除奇偶校验错误状态 1 = 写入“1”以清除 <b>MR52 PAR_ERROR_STATUS</b> 位 写入“0”对 <b>MR52 PAR_ERROR_STATUS</b> 位没有影响

### 7.6.10 MR26 : TS 配置 ( 地址 = 1Ah ) [复位 = 00h]

主机可以使用 MR26 寄存器来禁用温度传感器。该器件将停止温度转换，或者，如果在设置该位时正在进行转换，则该器件将完成当前转换，然后禁用温度传感器。

返回[寄存器映射](#)。

图 7-56. MR26 : 温度传感器配置寄存器

7	6	5	4	3	2	1	0
保留							DIS_TS
R-00h							RW-0

表 7-22. MR26 : 温度传感器配置字段说明

位	字段	类型	复位	说明
7:1	保留	R	00h	保留
0	DIS_TS	RW	0	禁用温度传感器 0 = 启用温度传感器。 1 = 禁用温度传感器。

### 7.6.11 MR27 : 中断配置 ( 地址 = 1Bh ) [复位 = 00h]

返回[寄存器映射](#)。

图 7-57. MR27 : 中断配置寄存器

7	6	5	4	3	2	1	0
CLR_GLOBAL	保留	IBI_ERROR_EN	IBI_TS_CRIT_LOW_EN	IBI_TS_CRIT_HIGH_EN	IBI_TS_LOW_EN	IBI_TS_HIGH_EN	
W1C	R-00	R-0	RW-0	RW-0	RW-0	RW-0	RW-0

表 7-23. MR27 : 中断配置字段说明

位	字段	类型	复位	说明
7	CLR_GLOBAL	R0-W1C	0	全局清除事件状态和带内中断 (IBI) 状态 1 = 写入“1”以清除寄存器 MR48、MR51 和 MR52。 写入“0”对寄存器 MR48、MR51 和 MR52 没有影响。
6:5	保留	R	00	保留
4	IBI_ERROR_EN	R	0	针对 MR52 错误日志启用带内中断 (IBI)。 <sup>1</sup> 0 = 禁用。MR52 寄存器位中记录的错误不会向主机生成 IBI。 1 = 启用。MR52 寄存器位中记录的错误会向主机生成 IBI。
3	IBI_TS_CRIT_LOW_EN	RW	0	针对温度传感器临界低状态启用带内中断 (IBI)。 0 = 禁用。MR51 寄存器 TS_CRIT_LOW_STATUS 位不会向主机生成 IBI。 1 = 启用。MR51 寄存器 TS_CRIT_LOW_STATUS 位向主机生成 IBI。
2	IBI_TS_CRIT_HIGH_EN	RW	0	针对温度传感器临界高状态启用带内中断 (IBI)。 0 = 禁用。MR51 寄存器 TS_CRIT_HIGH_STATUS 位不会向主机生成 IBI。 1 = 启用。MR51 寄存器 TS_CRIT_HIGH_STATUS 位向主机生成 IBI。
1	IBI_TS_LOW_EN	RW	0	针对温度传感器低状态启用带内中断 (IBI)。 0 = 禁用。MR51 寄存器 TS_LOW_STATUS 位不会向主机生成 IBI。 1 = 启用。MR51 寄存器 TS_LOW_STATUS 位向主机生成 IBI。
0	IBI_TS_HIGH_EN	RW	0	针对温度传感器高状态启用带内中断 (IBI)。 0 = 禁用。MR51 寄存器 TS_HIGH_STATUS 位不会向主机生成 IBI。 1 = 启用。MR51 寄存器 TS_HIGH_STATUS 位向主机生成 IBI。

- IBI\_ERROR\_EN 只能通过 ENEC CCC、DISEC CCC、RSTDAA CCC 或总线复位序列更新。直接对该寄存器进行写入或通过 DEVCTRL CCC 对该寄存器进行写入不会更新该位，并且可能导致不可预知的行为。

### 7.6.12 MR28 : 温度传感器上限 - 低字节配置 ( 地址 = 1Ch ) [复位 = 70h]

当温度转换结果大于 MR29 和 MR28 寄存器中的编程值时，会设置温度上限状态标志。应用必须确保临界温度上限寄存器的值大于温度上限寄存器的值。

返回[寄存器映射](#)。

图 7-58. MR28 : 温度传感器上限 - 低字节配置寄存器

7	6	5	4	3	2	1	0
TS_HIGH_LIMIT_LOW[7:0]							
RW-70h						R-0	R-0

表 7-24. MR28 : 温度传感器上限 - 低字节字段说明

位	字段	类型	复位	说明
7:0	TS_HIGH_LIMIT_LOW[7:0]	RW	70h	热传感器温度上限的低字节。 <sup>1</sup> <a href="#">MR29</a> 和 <a href="#">MR28</a> 共同定义热传感器的上限。

- 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.13 MR29 : 温度传感器上限 - 高字节配置 ( 地址 = 1Dh ) [复位 = 03h]

当温度转换结果大于 MR29 和 MR28 寄存器中的编程值时，会设置温度上限状态标志。应用必须确保临界温度上限寄存器的值大于温度上限寄存器的值。

返回[寄存器映射](#)。

图 7-59. MR29 : 温度传感器上限 - 高字节配置寄存器

7	6	5	4	3	2	1	0
TS_HIGH_LIMIT_HIGH[7:0]							
R-0	R-0	R-0				RW-03h	

表 7-25. MR29 : 温度传感器上限 - 高字节字段说明

位	字段	类型	复位	说明
7:0	TS_HIGH_LIMIT_HIGH[7:0]	RW	03h	热传感器温度上限的高字节。 <sup>1</sup> <a href="#">MR29</a> 和 <a href="#">MR28</a> 共同定义热传感器的上限。

- 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.14 MR30 : 温度传感器下限 - 低字节配置 ( 地址 = 1Eh ) [复位 = 00h]

当温度转换结果小于 MR31 和 MR30 寄存器中的编程值时，会设置临界温度上限状态标志。应用必须确保临界温度下限寄存器的值小于温度下限寄存器的值。

返回[寄存器映射](#)。

图 7-60. MR30 : 温度传感器下限 - 低字节配置寄存器

7	6	5	4	3	2	1	0
TS_LOW_LIMIT_LOW[7:0]							
RW-00h						R-0	R-0

表 7-26. MR30 : 温度传感器下限 - 低字节字段说明

位	字段	类型	复位	说明
7:0	TS_LOW_LIMIT_LOW[7:0]	RW	00h	热传感器温度下限的低字节。 <sup>1</sup> <a href="#">MR31</a> 和 <a href="#">MR30</a> 共同定义热传感器的下限。

- 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.15 MR31 : 温度传感器下限 - 高字节配置 ( 地址 = 1Fh ) [复位 = 00h]

当温度转换结果小于 MR31 和 MR30 寄存器中的编程值时，会设置临界温度上限状态标志。应用必须确保临界温度下限寄存器的值小于温度下限寄存器的值。

返回[寄存器映射](#)。

图 7-61. MR31 : 温度传感器下限 - 高字节配置寄存器

7	6	5	4	3	2	1	0
TS_LOW_LIMIT_HIGH[7:0]							
R-0	R-0	R-0				RW-00h	

表 7-27. MR31 : 温度传感器下限 - 高字节字段说明

位	字段	类型	复位	说明
7:0	TS_LOW_LIMIT_HIGH[7:0]	RW	00h	热传感器温度下限的高字节。 <sup>1</sup> MR31 和 MR30 共同定义热传感器的下限。

1. 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.16 MR32 : 温度传感器临界温度上限 - 低字节配置 ( 地址 = 20h ) [复位 = 50h]

当温度转换结果大于 MR33 和 MR32 寄存器中的编程值时，会设置临界温度上限状态标志。应用必须确保临界温度上限寄存器的值大于温度上限寄存器的值。

返回[寄存器映射](#)。

图 7-62. MR32 : 温度传感器临界温度上限 - 低字节配置寄存器

7	6	5	4	3	2	1	0
TS_CRIT_HIGH_LIMIT_LOW[7:0]							
RW-50h						R-0	R-0

表 7-28. MR32 : 温度传感器临界温度上限 - 低字节字段说明

位	字段	类型	复位	说明
7:0	TS_CRIT_HIGH_LIMIT_LOW[7:0]	RW	50h	热传感器临界温度上限的低字节。 <sup>1</sup> MR33 和 MR32 共同定义热传感器的临界温度上限。

1. 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.17 MR33 : 温度传感器临界温度上限 - 高字节配置 ( 地址 = 21h ) [复位 = 05h]

当温度转换结果大于 MR33 和 MR32 寄存器中的编程值时，会设置临界温度上限状态标志。应用必须确保临界温度上限寄存器的值大于温度上限寄存器的值。

返回[寄存器映射](#)。

图 7-63. MR33 : 温度传感器临界温度上限 - 高字节配置寄存器

7	6	5	4	3	2	1	0
TS_CRIT_HIGH_LIMIT_HIGH[7:0]							
R-0	R-0	R-0				RW-05h	

表 7-29. MR33 : 温度传感器临界温度上限 - 高字节字段说明

位	字段	类型	复位	说明
7:0	TS_CRIT_HIGH_LIMIT_HIGH[7:0]	RW	05h	热传感器临界温度上限的高字节。 <sup>1</sup> MR33 和 MR32 共同定义热传感器的临界温度上限。

1. 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.18 MR34 : 温度传感器临界温度下限 - 低字节配置 ( 地址 = 22h ) [复位 = 00h]

当温度转换结果小于 MR35 和 MR34 寄存器中的编程值时，会设置临界温度上限状态标志。应用必须确保临界温度下限寄存器的值小于温度下限寄存器的值。

返回[寄存器映射](#)。

图 7-64. MR34 : 温度传感器临界温度下限 - 低字节配置寄存器

7	6	5	4	3	2	1	0
TS_CRIT_LOW_LIMIT_LOW[7:0]							
RW-00h						R-0	R-0

表 7-30. MR34 : 温度传感器临界温度下限 - 低字节字段说明

位	字段	类型	复位	说明
7:0	TS_CRIT_LOW_LIMIT_LOW[7:0]	RW	00h	热传感器临界温度下限的低字节。 <sup>1</sup> <a href="#">MR35</a> 和 <a href="#">MR34</a> 共同定义热传感器的临界温度下限。

- 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.19 MR35 : 温度传感器临界温度下限 - 高字节配置 ( 地址 = 23h ) [复位 = 00h]

当温度转换结果小于 MR35 和 MR34 寄存器中的编程值时，会设置临界温度上限状态标志。应用必须确保临界温度下限寄存器的值小于温度下限寄存器的值。

返回[寄存器映射](#)。

图 7-65. MR35 : 温度传感器临界温度下限 - 高字节配置寄存器

7	6	5	4	3	2	1	0
TS_CRIT_LOW_LIMIT_HIGH[7:0]							
R-0	R-0	R-0				RW-00h	

表 7-31. MR35 : 温度传感器临界温度下限 - 高字节字段说明

位	字段	类型	复位	说明
7:0	TS_CRIT_LOW_LIMIT_HIGH[7:0]	RW	00h	热传感器临界温度下限的高字节。 <sup>1</sup> <a href="#">MR35</a> 和 <a href="#">MR34</a> 共同定义热传感器的临界温度下限。

- 标记为 R-0 的位在主机写入 1 时不应更新，应读为 0。

### 7.6.20 MR48 : 器件状态 ( 地址 = 30h ) [复位 = 00h]

当 TMP139 处于 I3C 模式时，MR48 寄存器提供 IBI 的状态。

返回[寄存器映射](#)。

图 7-66. MR48 : 器件状态寄存器

7	6	5	4	3	2	1	0
IBI_STATUS		被保留					
R-0						R-00h	

表 7-32. MR48 : 器件状态字段说明

位	字段	类型	复位	说明
7	IBI_STATUS	R	0	器件事件带内中断 (IBI) 状态。 0 = 无待处理的 IBI。 1 = 待处理的 IBI。
6:0	保留	R	00h	保留

### 7.6.21 MR49 : 当前检测到的温度低字节 ( 地址 = 31h ) [复位 = 00h]

MR49 寄存器存储最近一次转换的温度输出的低 8 位。

返回[寄存器映射](#)。

图 7-67. MR49 : 当前检测到的温度低字节寄存器

7	6	5	4	3	2	1	0
TS_SENSE_LOW[7:0]							
R-00h							

表 7-33. MR49 : 当前检测到的温度低字节字段说明

位	字段	类型	复位	说明
7:0	TS_SENSE_LOW[7:0]	R	00h	热传感器最近一次转换后返回的当前温度的低字节。 <a href="#">MR50</a> 和 <a href="#">MR49</a> 共同提供最近一次转换后返回的温度。

### 7.6.22 MR50 : 当前检测到的温度高字节 ( 地址 = 32h ) [复位 = 00h]

MR50 寄存器存储最近一次转换的温度输出的高 8 位。

返回[寄存器映射](#)。

图 7-68. MR50 : 当前检测到的温度高字节配置寄存器

7	6	5	4	3	2	1	0
TS_SENSE_HIGH[7:0]							
R-00h							

表 7-34. MR50 : 当前检测到的温度高字节字段说明

位	字段	类型	复位	说明
7:0	TS_SENSE_HIGH[7:0]	R	00h	热传感器最近一次转换后返回的当前温度的高字节。 <a href="#">MR49</a> 和 <a href="#">MR50</a> 共同提供最近一次转换后返回的温度。

### 7.6.23 MR51 : 温度状态 ( 地址 = 33h ) [复位 = 00h]

MR51 寄存器存储最近一次转换温度输出与 MR28 至 MR35 中定义的四个阈值水平中的每一个的比较状态。

返回[寄存器映射](#)。

图 7-69. MR51 : 温度状态寄存器

7	6	5	4	3	2	1	0
保留			TS_CRIT_LO_W_STATUS	TS_CRIT_HIG_H_STATUS	TS_LOW_STAT_US	TS_HIGH_STAT_US	
			R-0h	R-0	R-0	R-0	R-0

表 7-35. MR51 : 温度状态字段说明

位	字段	类型	复位	说明
6:5	保留	R	00	保留
3	TS_CRIT_LOW_STATUS	R	0	温度传感器临界低状态。 0 = 温度高于寄存器 <a href="#">MR35</a> 和 <a href="#">MR34</a> 中设置的限值。 1 = 温度低于寄存器 <a href="#">MR35</a> 和 <a href="#">MR34</a> 中设置的限值。
2	TS_CRIT_HIGH_STATUS	R	0	温度传感器临界高状态。 0 = 温度低于寄存器 <a href="#">MR33</a> 和 <a href="#">MR32</a> 中设置的限值。 1 = 温度高于寄存器 <a href="#">MR33</a> 和 <a href="#">MR32</a> 中设置的限值。

**表 7-35. MR51 : 温度状态字段说明 (continued)**

位	字段	类型	复位	说明
1	TS_LOW_STATUS	R	0	温度传感器低状态。 0 = 温度高于寄存器 MR31 和 MR30 中设置的限值。 1 = 温度低于寄存器 MR31 和 MR30 中设置的限值。
0	TS_HIGH_STATUS	R	0	温度传感器高状态 0 = 温度低于寄存器 MR29 和 MR28 中设置的限值。 1 = 温度高于寄存器 MR29 和 MR28 中设置的限值。

**7.6.24 MR52 : 其他错误状态 ( 地址 = 34h ) [复位 = 00h]**

当启用 PEC 模式时，MR52 寄存器存储 PEC 校验和失败的状态；当主机在 I3C 模式下对器件进行写入时，该寄存器存储 T 位上的奇偶校验错误。

返回 [寄存器映射](#)。

**图 7-70. MR52 : 其他错误状态寄存器**

7	6	5	4	3	2	1	0
保留						PEC_ERROR_STATUS	PAR_ERROR_STATUS
R-00h						R-0	R-0

**表 7-36. MR52 : 其他错误状态字段说明**

位	字段	类型	复位	说明
7:2	保留	R	00	保留
1	PEC_ERROR_STATUS	R	0	数据包错误状态。 0 = 无 PEC 错误。 1 = 一个或多个数据包中的 PEC 错误。
0	PAR_ERROR_STATUS	R	0	奇偶校验检查错误状态 0 = 无奇偶校验错误。 1 = 一个或多个字节中的奇偶校验错误。

## 8 应用和实施

### 备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

### 8.1 应用信息

TMP139 用于测量 DIMM 卡上存储器元件的温度。TMP139 具有 I<sup>2</sup>C 和 I3C 总线，根据 DDR5 应用的要求，总线上最多可以有 2 个器件。由于 TMP139 在 I3C 总线上运行，因此该器件不需要在 SDA 或 SCL 引脚上连接外部上拉电阻器。

### 8.2 典型应用

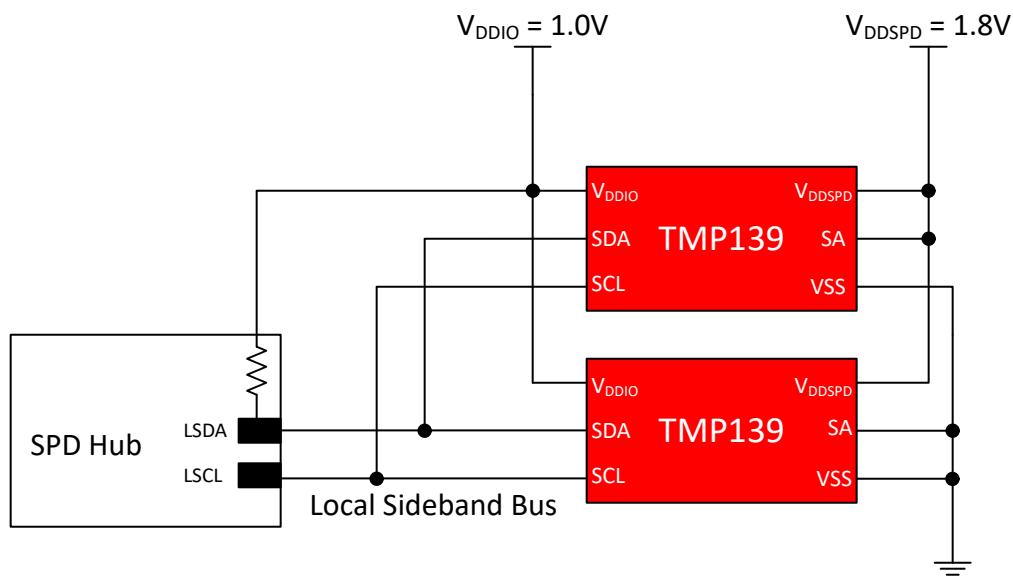


图 8-1. 典型连接

#### 8.2.1 设计要求

I3C 总线不需要在 SDA 引脚上连接外部上拉电阻器，因为上拉电阻器嵌入在主机控制器中。SCL 引脚是一个仅输入引脚，由主机控制器在推挽模式下驱动，必须直接连接该引脚。SA 引脚只能连接至 V<sub>DDSPD</sub> 或 GND。

#### 8.2.2 详细设计过程

将 TMP139 器件贴近热源（必须进行监控），布局要利于实现出色的热耦合。这种放置方式可确保在尽可能最短的时间间隔内捕捉温度变化。

### 8.2.3 应用曲线

表 8-1 显示了该应用示例的曲线。

表 8-1. 图形表

名称	图形
温度误差与温度间的关系	图 6-8
有效转换电流与温度间的关系	图 6-9
平均电流与温度间的关系	图 6-10
待机电流与温度间的关系	图 6-11
关断电流与温度间的关系	图 6-12
采样率变化	图 6-13

## 8.3 电源相关建议

TMP139 使用双电源引脚运行。电源  $V_{DDIO}$  用于总线接口，在 0.95V 至 1.05V 范围内运行。引脚  $V_{DDSPD}$  用作内核的电源，在 1.7V 至 1.98V 范围内运行。需要使用一个电源旁路电容器来实现精度和稳定性。将这些电源电容器尽可能靠近器件的电源和接地引脚放置。这些电源旁路电容器的典型容值为  $0.01\mu F$ 。采用高噪声或高阻抗电源的应用可能需要更大的旁路电容器来抑制电源噪声。

## 8.4 布局

### 8.4.1 布局指南

电源旁路电容器的位置应尽可能靠近电源引脚和接地引脚。建议使用  $0.01\mu F$  的旁路电容器。 $SCL$  不需要上拉电阻器，因为它由集线器器件以推挽模式驱动。 $SDA$  不需要外部上拉电阻器，因为在 I<sup>2</sup>C 模式下上拉电阻器也集成在集线器器件中。

### 8.4.2 布局示例

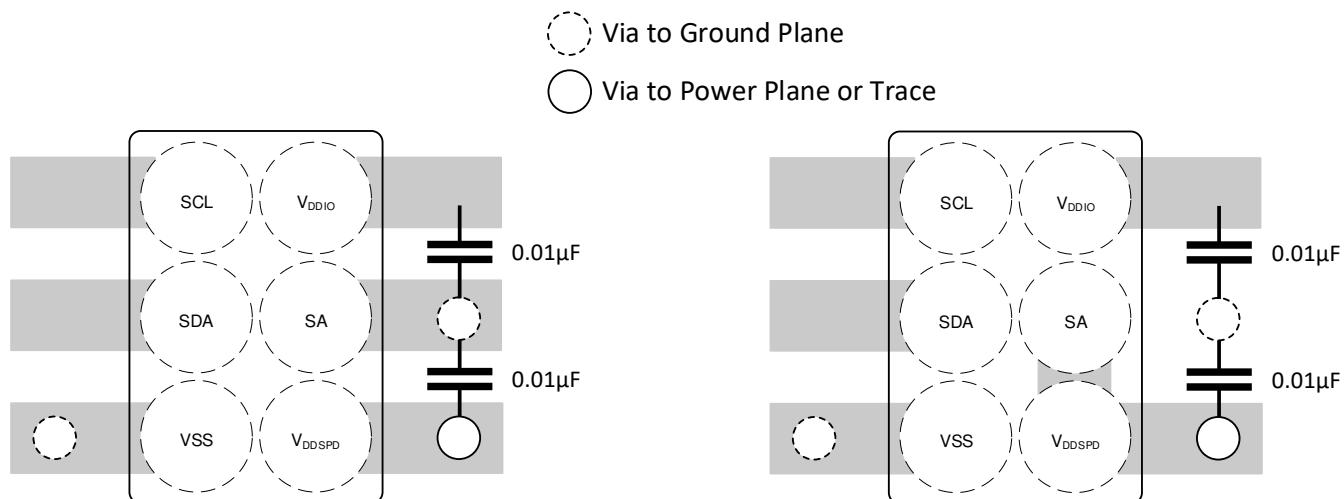


图 8-2. 布局示例

## 9 器件和文档支持

### 9.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 9.2 支持资源

[TI E2E™ 支持论坛](#)是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

### 9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

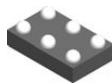
### 9.5 术语表

#### TI 术语表

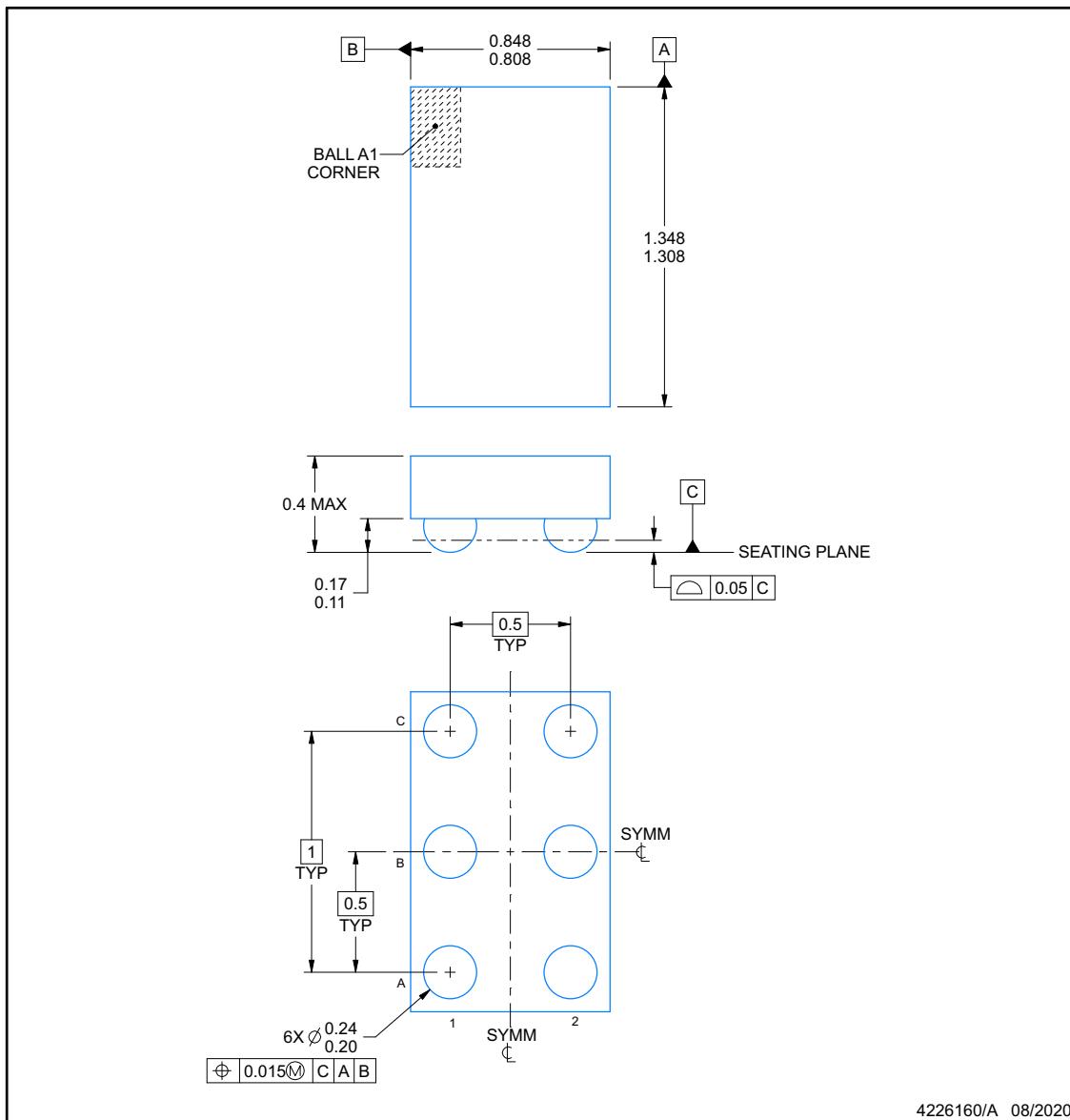
本术语表列出并解释了术语、首字母缩略词和定义。

## 10 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**YAH0006-C01****PACKAGE OUTLINE****DSBGA - 0.4 mm max height**

DIE SIZE BALL GRID ARRAY



## NOTES:

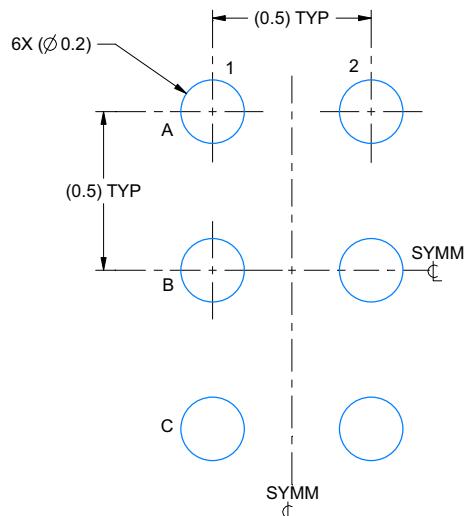
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

## EXAMPLE BOARD LAYOUT

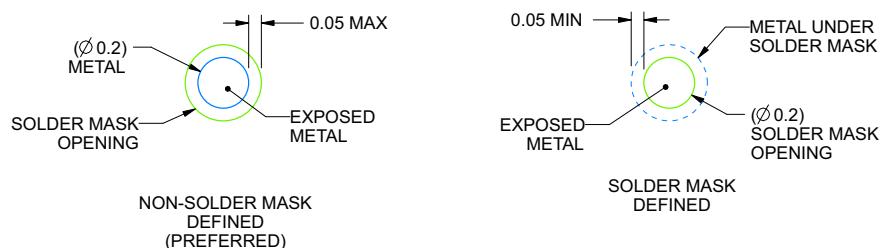
**YAH0006-C01**

**DSBGA - 0.4 mm max height**

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 50X



SOLDER MASK DETAILS  
NOT TO SCALE

4226160/A 08/2020

NOTES: (continued)

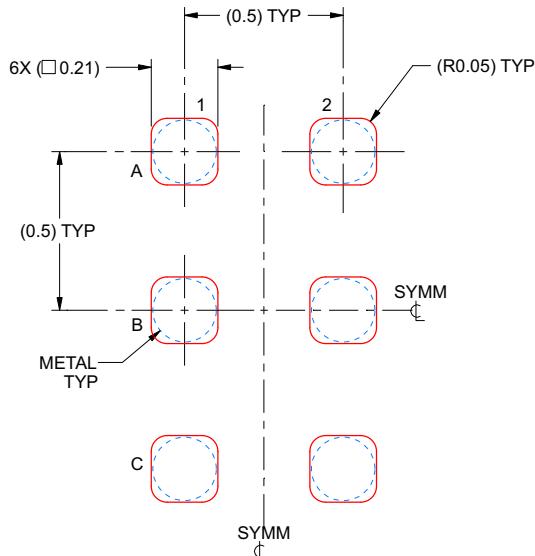
3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.  
See Texas Instruments Literature No. SNVA009 ([www.ti.com/lit/snva009](http://www.ti.com/lit/snva009)).

## EXAMPLE STENCIL DESIGN

YAH0006-C01

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE  
BASED ON 0.075 mm THICK STENCIL  
SCALE: 50X

4226160/A 08/2020

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMP139AIYAH.R	Active	Production	DSBGA (YAH)   6	12000   JUMBO T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	28VL
TMP139AIYAH.R.A	Active	Production	DSBGA (YAH)   6	12000   JUMBO T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	28VL

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

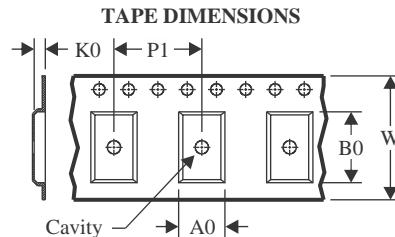
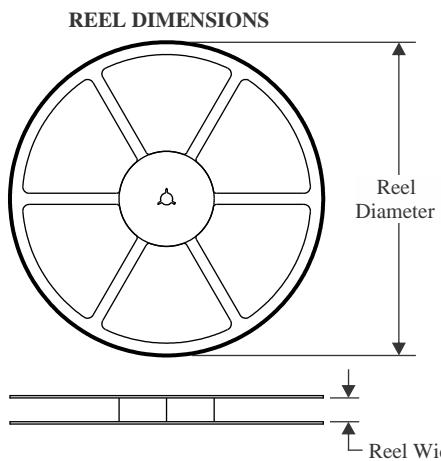
<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

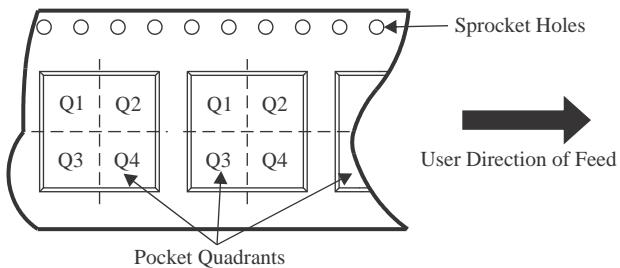
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## TAPE AND REEL INFORMATION



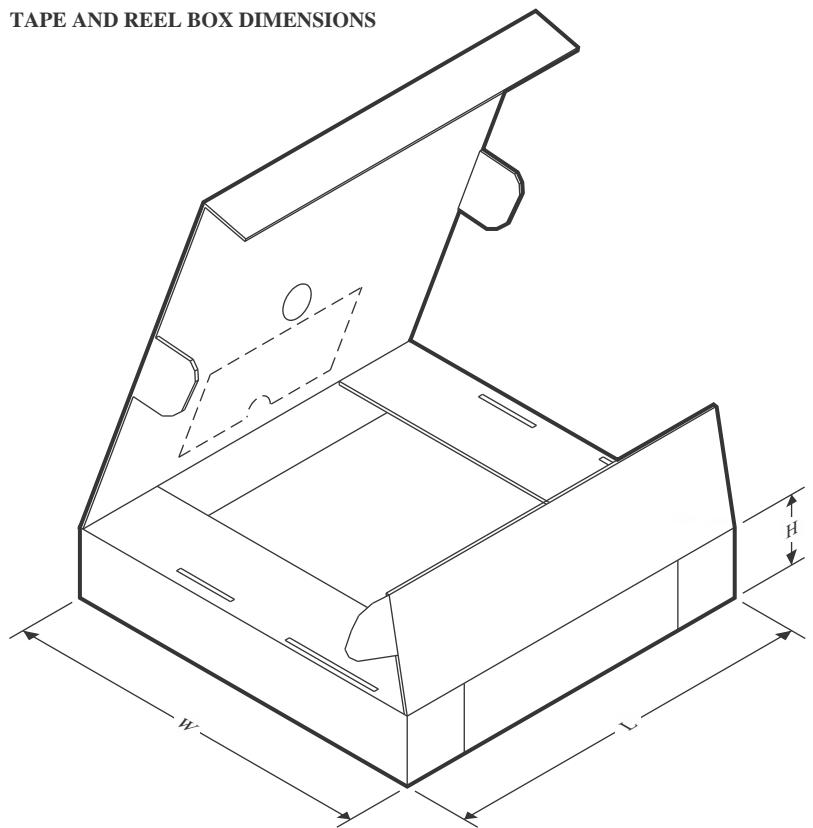
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMP139AIYAH	DSBGA	YAH	6	12000	180.0	8.4	0.93	1.43	0.47	2.0	8.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMP139AIYAH	DSBGA	YAH	6	12000	182.0	182.0	20.0

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月