

AM13E230x 微控制器

1 特性

- **器件内核**
 - Arm® Cortex®-M33 32 位 CPU，频率高达 200MHz
 - 浮点单元 (FPU)、自定义数据路径扩展 (CDE)、存储器保护单元 (MPU) 和微跟踪缓冲器 (MTB)
 - DSP 扩展和 32 位三角函数运算单元 (TMU) 可加速三角函数计算
 - DMIPS=310 和 Coremark=800
 - 1 个 TinyEngine™ 神经网络处理单元 (NPU)，针对时间系列边缘 AI 使能进行了优化
- **存储器**
 - 高达 512KB (2 个 256KB 存储体和 1KB 扇区) 的非易失性闪存存储器
 - 带有纠错码的 144 位字
 - 存储体交换，以实现双映像固件
 - 高达 128KB 的 0 等待状态 SRAM
 - 硬件奇偶校验和 1KB 指令高速缓存
 - 支持 SDRAM、ASRAM 或 ASIC/FPGA 外部接口的外部外设接口 (EPI)
- **高性能模拟外设**
 - 3 个 SAR 模数转换器 (ADC)
 - 6.67MSPS，12 位分辨率
 - 每个 ADC 支持多达 32 条通道
 - 可配置的 1.65V 和 2.5V 内部共享基准电压 (VREF)
 - 支持外部电压基准 (VREF)
 - 硬件过采样和欠采样模式，带累积、均值计算和异常抑制
 - 4 个模拟比较器子系统 (CMPSS)
 - 2 个具有窗口功能的比较器
 - 2 个 10 位有效 DAC 和 2 个数字滤波器
 - CMPSS[2:3] 支持连接到引脚的缓冲 DACL_OUT
 - 3 个可编程增益放大器 (PGA)
 - 单位增益支持
 - 反相和同相增益模式支持
 - 增益选项：1、2/-1、4/-3、8/-7、16/-15、32/-31、64/-63
 - 支持多达 12 条通道的 4:1 输入多路复用器
 - 可编程输出滤波
 - ADC、PGA、CMPSS 和 DAC 之间的可编程模拟连接
- **经优化的低功耗模式**
 - RUN：200MHz 时 49mA
 - STANDBY：1.84mA，具有 CPU 执行恢复和 32kB SRAM 保留功能
 - 关断：<5 μA，具有 IO 唤醒能力
- **灵活的系统外设**
 - 12 通道数据移动架构 (DMA) 控制器
 - 嵌套矢量中断控制器 (NVIC)
 - 多达 107 个 GPIO，具有输入/输出 XBAR 连接
 - 8 个具有关断唤醒功能的 GPIO
 - 1 个窗口化看门狗计时器 (WWDT)
 - 具有可编程分频器的独立 32kHz 时钟
 - 具有可配置计时器周期的 25 位计数器
 - 2 个通用计时器
 - TIMG4 (32 位)、TIMG12 (16 位)
 - 预分频器、比较/捕捉、影子寄存器
 - 每个多达 2 条个通道
- **实时控制外设**
 - 5 个电机控制脉宽调制 (MCPWM) 模块
 - 每个模块 6 条 PWM 通道，具有 16 位时基
 - 每个模块的 4 次转换启动 (SOC) 可为单分流器或三分流器电流检测模式实现精确的 ADC 采样
 - 支持死区、跳闸事件和时基同步
 - 2 个增强型捕获 (eCAP) 模块
 - 32 位计时器，用于速度、经过时间、周期和占空比测量
 - 每个模块 1 条替代 PWM 通道
 - 3 个增强型正交编码器脉冲 (eQEP)
 - 支持线性或旋转增量编码器接口
 - 边缘捕获单元，可优化低速速度测量
 - 器件交叉开关 (INPUTXBAR、OUTPUTXBAR、PWMXBAR)
 - 灵活地将信号从 GPIO 路由到其他模块
 - 例如，INPUTXBAR 用于将信号从 GPIO 路由到其他模块，例如 ADC、CMPSS、MCPWM、eCAP、eQEP、和外部中断



- **增强型串行通信接口**
 - 两个支持 UART (LIN) 或 I²C (SMBus/PMBus) 的可配置串行接口
 - 四个支持 UART、I²C 或 SPI 的可配置串行接口
 - 一个具有灵活数据速率 (CAN FD) 的模块化控制器局域网 (MCAN)
- **时钟系统**
 - 内部 4MHz/32MHz 振荡器 (SYSOSC)
 - 内部 32kHz 振荡器 (LFOSC)
 - 高达 200MHz 的系统锁相环 (SYSPLL)
 - 外部 4MHz 至 25MHz 晶体振荡器 (XTAL)
 - 外部 4MHz 至 48MHz 时钟输入 (HFCLK)
- **OS 支持**
 - FreeRTOS、Zephyr、裸机
- **安全**
 - 支持 IEC61508 SIL-2 和 SIL-3 系统
- **数据完整性和加密**
 - 安全启动/FWU/调试/JTAG 锁定
 - 安全密钥存储和管理
 - 特权/非特权资源分区
 - 闪存写入/擦除/隐藏保护
 - 器件生命周期管理
 - 使用 128 或 256 位密钥的 AES 加密
 - 唯一标识号 (UID)
- **内部诊断模块**
 - 循环冗余校验器 (CRC-16、CRC-32)
 - 集成温度传感器
 - 集成 BOR/POR 电源监测器
- **开发支持**
 - JTAG (4 引脚) 和串行线调试 (SWD) (2 引脚)
 - 微跟踪缓冲器 (MTB)
 - 嵌入式跟踪宏单元 (ETM) (TRACE_DATA[0:3])
 - 支持串行跟踪和并行跟踪
- **封装选项**
 - 128 引脚 PDT 薄型四方扁平封装 (TQFP) (0.4mm 间距)
 - 100 引脚 PZ 薄型四方扁平封装 (LQFP) (0.5mm 间距)
 - 80 引脚 PN 薄型四方扁平封装 (LQFP) (0.5mm 间距)
 - 64 引脚 PM 薄型四方扁平封装 (LQFP) (0.5mm 间距)
 - 48 引脚 PT 薄型四方扁平封装 (LQFP) (0.5mm 间距)
 - 48 引脚 RGZ 超薄型四方扁平无铅封装 (VQFN) (0.5mm 间距)

- **工作特性**
 - 电源电压 : 3.3V
 - 环境温度范围 (T_A) : - 40°C 至 105°C

2 应用

- 双电机驱动 + PFC (功率因数校正)
- 多电机控制
- 三相电机
- 工业驱动器
- 风扇/泵驱动器
- 电动工具
- HVAC
- 空调室外机
- 割草机器人
- 洗衣机和烘干机
- 冰箱和冷冻柜
- 交流逆变器和变频驱动器
- 伺服和步进驱动器
- 现场变送器和传感器
- 人形机器人电机驱动器
- 机器人安全模块
- 协作机器人伺服驱动器
- HVAC 控制器
- HVAC 电机控制
- HVAC 阀门和执行器控制
- 电梯主控板
- 电梯与自动扶梯电机控制
- 无绳电动工具
- 电器
- 工业自动化
- 机器人
- 医疗与保健
- 楼宇自动化
- 测试和测量

3 说明

AM13E230x 微控制器 (MCU) 属于 AM13x 高度集成的低功耗 32 位 MCU 系列，该 MCU 系列基于 Arm® Cortex®-M33 32 位 CPU，工作频率最高可达 200MHz。这些经实时控制优化的 MCU 提供高性能模拟、控制和数字外设集成，支持 -40°C 至 105°C 的环境温度范围，并在 3.3V 的电源电压下运行。

AM13E230x MCU 提供具有内置纠错码 (ECC) 且高达 512KB 的嵌入式闪存程序存储器 (2 个 256KB 存储体) 以及具有硬件奇偶校验且高达 128KB 的 SRAM。提供更小的存储器配置型号。

处理系统包含自定义数据路径扩展 (CDE) 支持、存储器保护单元 (MPU)、微跟踪缓冲器 (MTB)、32 位三角函数加速器 (TMU) 以及 TinyEngine™ 神经网络处理单元 (NPU)。

AM13E230x MCU 具有强大的高性能模拟外设。三个最大采样率为 6.67MSPS 的 12 位 ADC、四个具有内置 10 位基准 DAC 的高速比较器子系统以及三个具有 4 : 1 多路复用器的可编程增益放大器可提供真正的实时信号链性能。

这些 MCU 还提供实时控制和计时外设，例如 12 通道 DMA 控制器、多通道 PWM 生成、通用计时器、用于捕获和编码器接口的专用计时器以及用于连接 GPIO 的灵活 X-BAR 系统以及控制外设。

独立振荡器和窗口化看门狗计时器以及多种内部和外部时钟选项亦包括其中。提供了多种运行功耗模式，以便灵活地控制功耗与唤醒时间。

数据完整性和加密特性 (AES, 安全启动) 可在 AM13E230x 域内中提供安全性。循环冗余校验器 (CRC) 模块为 AM13E230x MCU 提供内部诊断功能。

通过一个 MCAN 和多达 6 个 UNICOMM 外设支持增强型通信接口，从而支持 UART/LIN、I2C/SMBUS 和 SPI 的组合。为了连接外部器件或存储器，高速外部外设接口 (EPI) 可以连接到 SDRAM 或异步 RAM 器件，例如 FPGA 或 ASIC。

封装选项包括 48 引脚 QFN 以及 48/64/80/100/128 引脚 QFP。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 (标称值)	间距
AM13E23019	PDT (TQFP , 128)	16mm × 16mm	14mm × 14mm	0.4mm
	PZ (LQFP , 100)	16mm × 16mm	14mm × 14mm	0.5mm
	PN (LQFP , 80)	14mm × 14mm	12mm × 12mm	0.5mm
	PM (LQFP , 64)	12mm × 12mm	10mm × 10mm	0.5mm
	PT (LQFP , 48)	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ (VQFN , 48)	7mm × 7mm	7mm × 7mm	0.5mm
AM13E23018	PDT (TQFP , 128)	16mm × 16mm	14mm × 14mm	0.4mm
	PZ (LQFP , 100)	16mm × 16mm	14mm × 14mm	0.5mm
	PN (LQFP , 80)	14mm × 14mm	12mm × 12mm	0.5mm
	PM (LQFP , 64)	12mm × 12mm	10mm × 10mm	0.5mm
	PT (LQFP , 48)	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ (VQFN , 48)	7mm × 7mm	7mm × 7mm	0.5mm

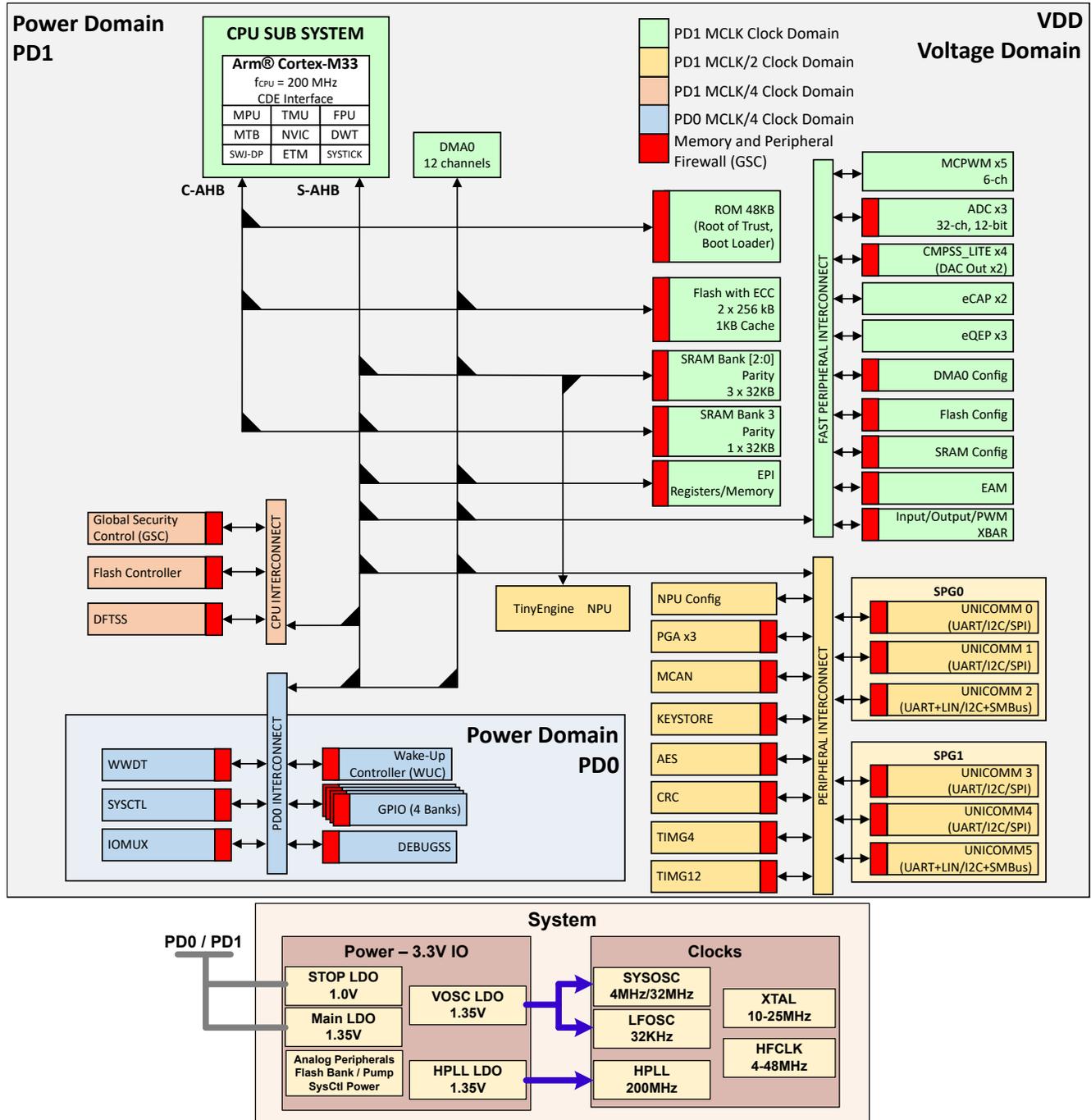
封装信息 (续)

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 (标称值)	间距
AM13E23017	PDT (TQFP , 128)	16mm × 16mm	14mm × 14mm	0.4mm
	PZ (LQFP , 100)	16mm × 16mm	14mm × 14mm	0.5mm
	PN (LQFP , 80)	14mm × 14mm	12mm × 12mm	0.5mm
	PM (LQFP , 64)	12mm × 12mm	10mm × 10mm	0.5mm
	PT (LQFP , 48)	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ (VQFN , 48)	7mm × 7mm	7mm × 7mm	0.5mm

- (1) 如需了解更多信息, 请参阅“机械、封装和可订购信息”章节。
(2) 封装尺寸 (长 × 宽) 为标称值, 并包括引脚 (如适用)。

3.1 功能方框图

图 3-1 显示了 AM13E230x 功能方框图。



ADVANCE INFORMATION

图 3-1. AM13E230x 功能框图

内容

1 特性	1	7.7 错误聚合器模块 (EAM)	123
2 应用	2	7.8 电源管理和时钟单元 (PMCU)	123
3 说明	3	7.9 UNICOMM (UART/I²C/SPI)	126
3.1 功能方框图.....	5	7.10 CAN-FD	133
4 器件比较	7	7.11 串行线调试接口	134
5 端子配置和功能	9	7.12 外设接口 (EPI)	134
5.1 引脚图.....	9	7.13 引导加载程序 (BSL)	135
5.2 引脚属性.....	18	7.14 安全性	136
5.3 信号说明.....	61	7.15 计时器 (TIMx)	136
5.4 引脚连接要求.....	88	7.16 WWDT	137
6 规格	89	8 应用、实施和布局	138
6.1 绝对最大额定值.....	89	8.1 外部振荡器.....	138
6.2 ESD 等级 - 商用.....	89	8.2 JTAG 和跟踪.....	138
6.3 建议运行条件.....	90	8.3 应用和实施.....	138
6.4 电气特性.....	91	9 器件和文档支持	139
6.5 数字 IO.....	91	9.1 第三方产品免责声明.....	139
6.6 模拟外设.....	94	9.2 器件命名规则.....	139
6.7 控制外设.....	106	9.3 工具与软件.....	140
6.8 通信外设.....	114	9.4 文档支持.....	141
7 详细说明	115	9.5 支持资源.....	141
7.1 说明.....	115	9.6 商标.....	141
7.2 存储器.....	118	9.7 静电放电警告.....	141
7.3 标识.....	121	9.8 术语表.....	141
7.4 Arm [®] Cortex [®] -M33 CPU.....	122	10 修订历史记录	141
7.5 TinyEngine [™] 神经网络处理单元 (NPU).....	123	11 机械、封装和可订购信息	142
7.6 DMA.....	123		

4 器件比较

表 4-1 列出了 AM13E230x 微控制器的特性。

表 4-1. 器件比较

特性		AM13E23019	AM13E23018	AM13E23017
处理器和加速器				
Arm® Cortex®-M33	CPU 内核频率	200MHz		
	自定义数据路径扩展 (CDE)	是		
	存储器保护单元 (MPU)	是		
	微跟踪缓冲器 (MTB)	是		
	三角函数运算单元 (TMU)	是		
TinyEngine™ 神经网络处理单元 (NPU)		是		
存储器				
闪存 - 具有纠错码 (ECC)		512KB	256KB	128KB
SRAM - 具有硬件奇偶校验		128KB	128KB	64KB
安全特性		JTAGLOCK, 安全引导		
循环冗余校验 (CRC)		CRC-16/CRC-32		
系统				
数据移动架构 (DMA) 控制器		1x12 通道		
16 位通用计时器 (TIMG12)		1		
32 位通用计时器 (TIMG4)		1		
窗口化看门狗计时器 (WWDT)		1		
内部 4MHz/32MHz 振荡器 (SYSOSC)		1		
高达 200MHz 的锁相环 (SYSPLL)		1		
内部 32kHz 振荡器 (LFOSC)		1		
晶体振荡器 (HFXT)/外部时钟 (HFCLK) 输入		1		
内部 3.3V 至 1.35V LDO		是		
通用输入/输出 (GPIO)		高达 107 (取决于封装)		
模拟外设				
模数转换器 (ADC)	ADC	3		
	位	12 位 ADC		
	ADC 通道	高达 32 通道		
温度传感器		1		
具有模拟输入多路复用器的可编程增益放大器 (PGA)		3		
比较器子系统 (CMPSS)	CMPSS (每个包括 2 个 11 位 DAC + 2 个数字滤波器)	4		
	DACL 缓冲输出	2		
控制外设				
电机控制脉宽调制 (MCPWM)		5 (6 通道)		
增强型捕获模块 (eCAP)		2		
增强型正交编码器脉冲模块 (eQEP)		3		

表 4-1. 器件比较 (续)

特性		AM13E23019	AM13E23018	AM13E23017
通信外设				
UNICOMM	SPGSS 0	UART	多达 3 个 (2 个 UART、1 个 UART+LIN)	
		I ² C	多达 3 个 (2 个 I ² C、1 个 I ² C+SMBUS)	
		SPI	高达 2	
	SPGSS 1	UART	多达 3 个 (2 个 UART、1 个 UART+LIN)	
		I ² C	多达 3 个 (2 个 I ² C、1 个 I ² C+SMBUS)	
		SPI	高达 2	
模块化控制器局域网 (MCAN)		1 个 (CAN/CAN-FD)		
高速外设				
外设接口 (EPI)		1		
封装、温度和资质认证选项				
结温 (T _J)		-40°C 至 125°C		
环境温度 (T _A)		-40°C 至 105°C		

ADVANCE INFORMATION

5 端子配置和功能

5.1 引脚图

备注

在整个文档中，术语“焊球”、“引脚”和“端子”可互换使用。仅在提及物理封装时才尝试使用“焊球”。

本节中的图将与其他“端子配置和功能”表一起用于查找信号名称和球栅编号。在本文档的 HTML 版本中，当光标悬停在焊球上时会显示额外的信息。

器件封装选项

封装	类型	尺寸	间距	引脚布局	模拟 IO	数字 IO	引脚数 (总计)
LQFP128	PDT (TQFP)	14x14mm ²	0.4mm	32x32	44	107	128 引脚
LQFP100_G	PZ (LQFP)	14x14mm ²	0.5mm	25x25	44	86	100 引脚
LQFP100_H	PZ (LQFP)	14x14mm ²	0.5mm	25x25	43	85	100 引脚
LQFP80	PN (LQFP)	12x12mm ²	0.5mm	20x20	39	66	80 引脚
LQFP64_G	PM (LQFP)	10x10mm ²	0.5mm	16x16	27	52	64 引脚
LQFP64_H	PM (LQFP)	10x10mm ²	0.5mm	16x16	26	52	64 引脚
LQFP48	PT (LQFP)	9x9mm ²	0.5mm	12x12	21	38	48 引脚
QFN48	RGZ (VQFN)	7x7mm ²	0.5mm	12x12	22	42	48 引脚 (PWRPAD)

5.1.1 AM13E230x 引脚图

ADVANCE INFORMATION

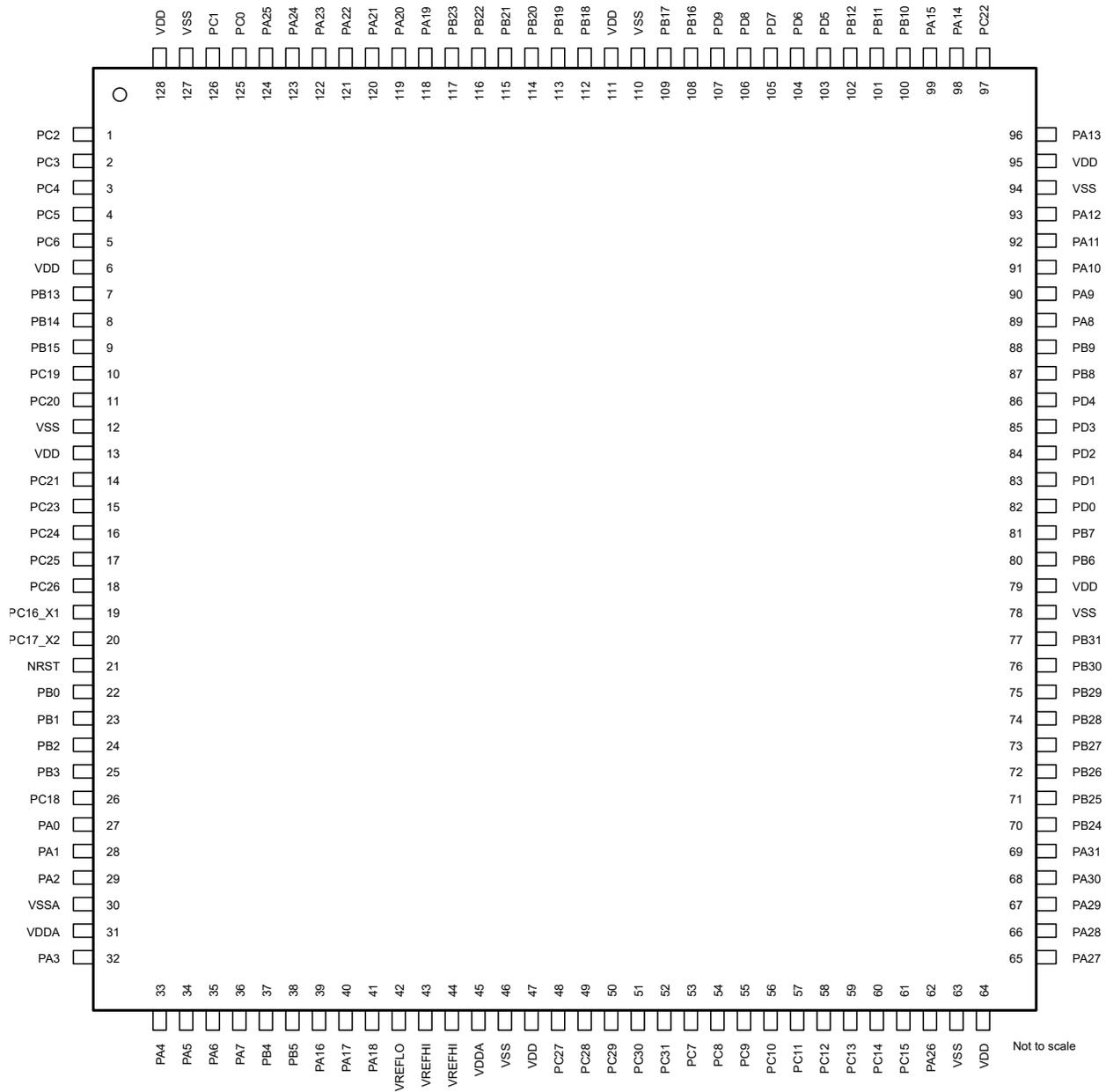


图 5-1. LQFP128 (PDT) 封装

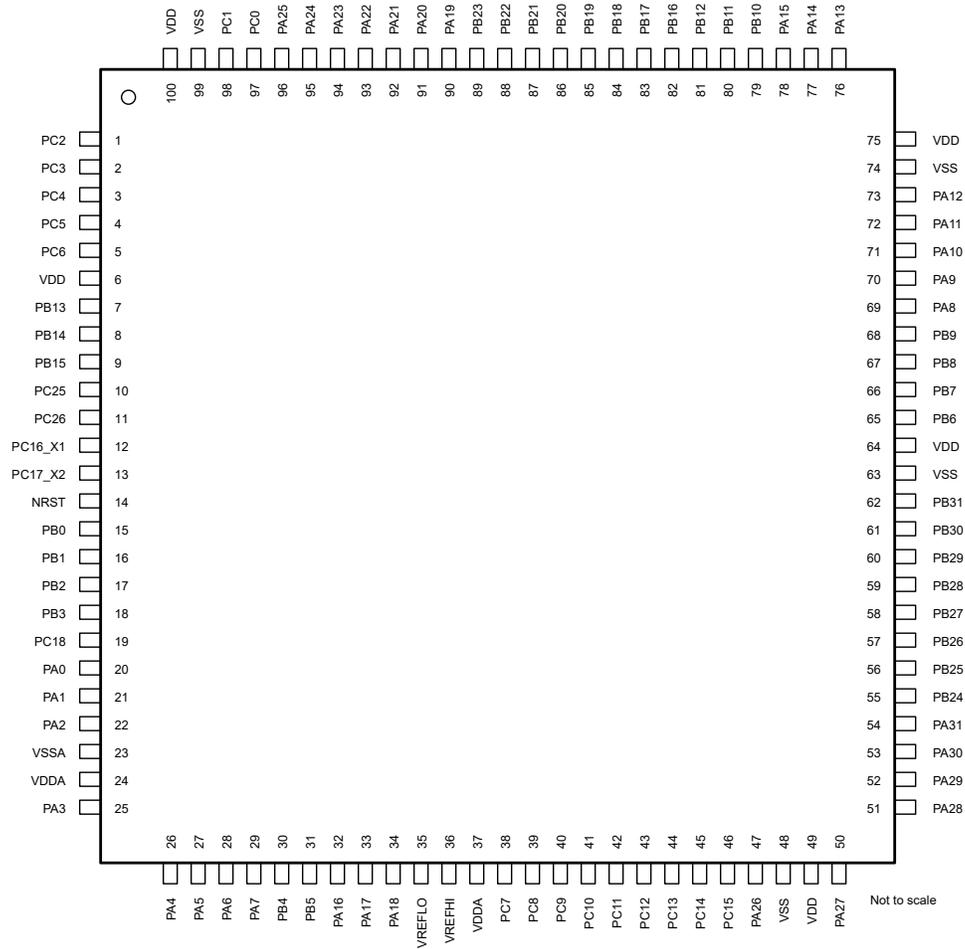


图 5-2. LQFP100_G (PZ) 封装

ADVANCE INFORMATION

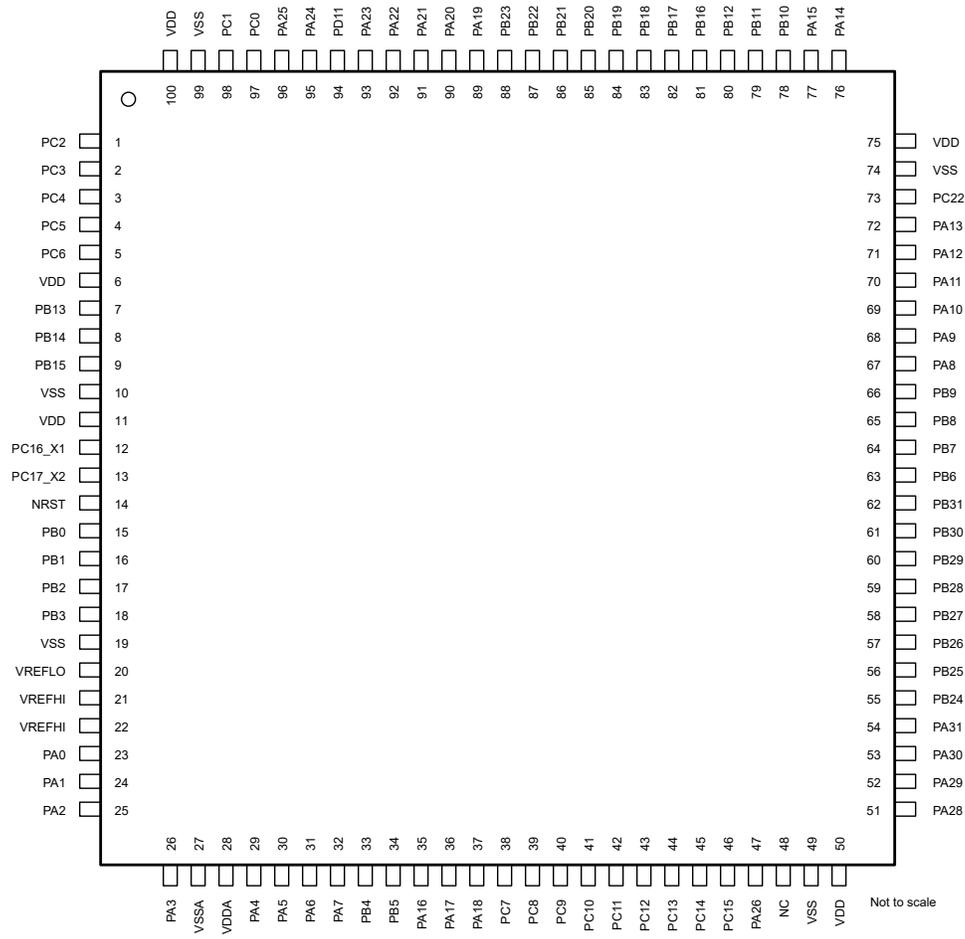


图 5-3. LQFP100_H (PZ) 封装

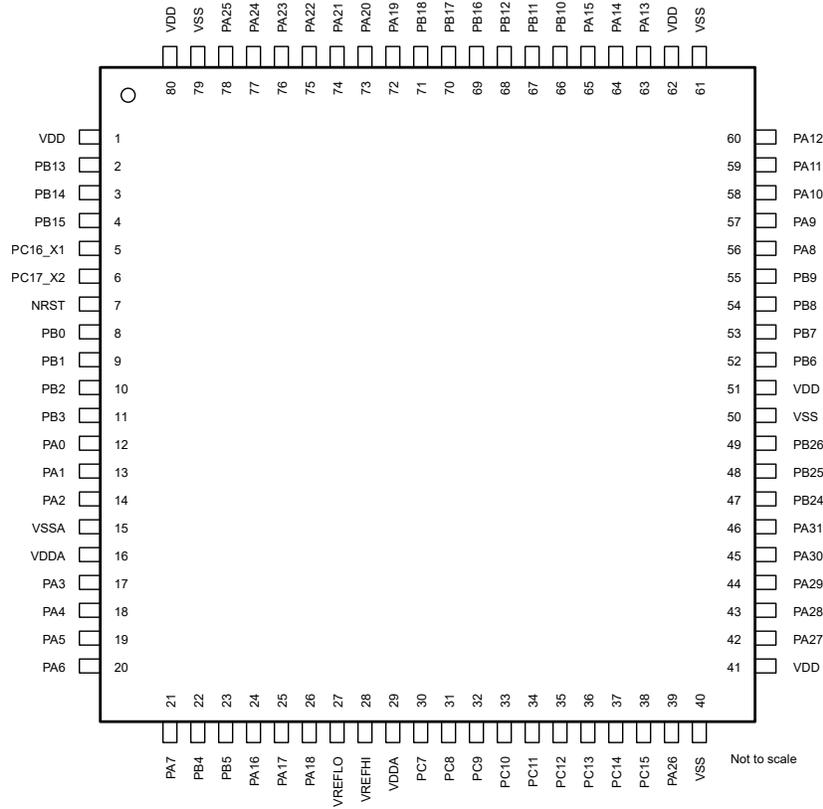


图 5-4. LQFP80 (PN) 封装

ADVANCE INFORMATION

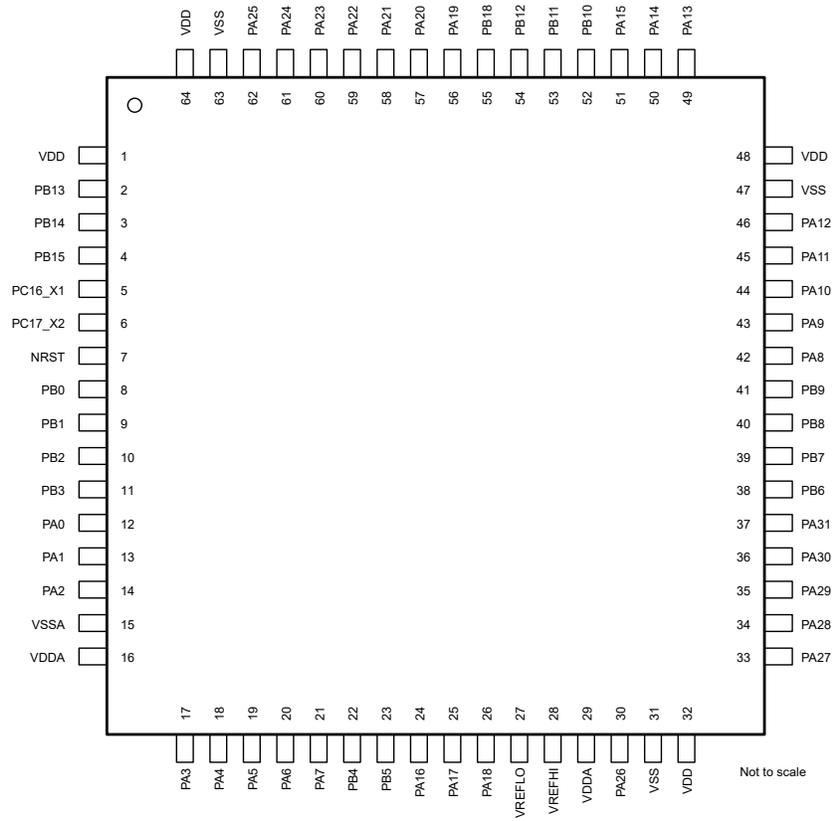


图 5-5. LQFP64_G (PM) 封装

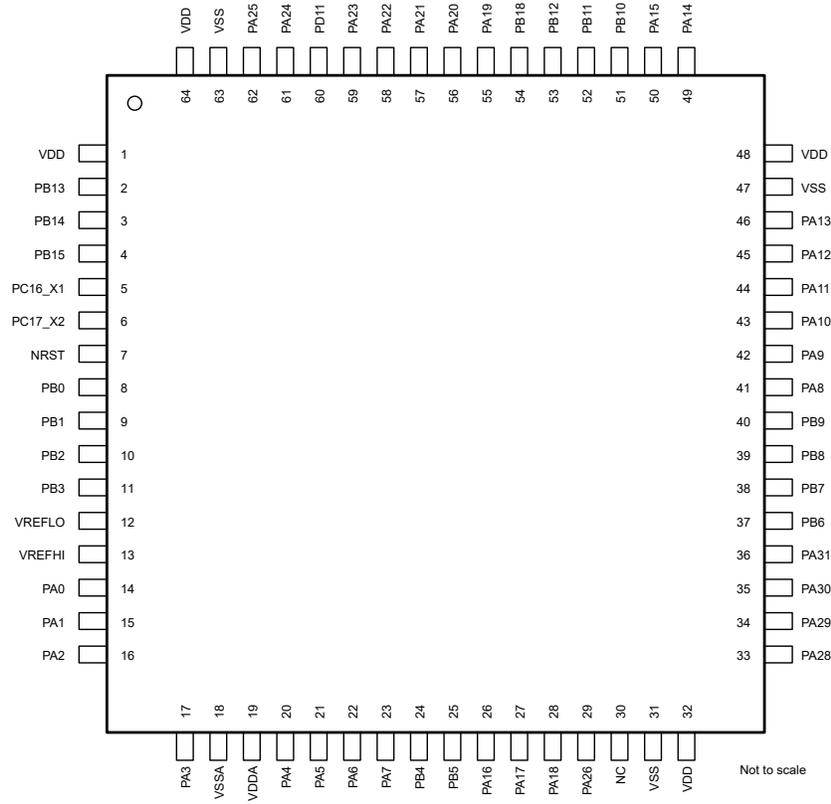


图 5-6. LQFP64_H (PM) 封装

ADVANCE INFORMATION

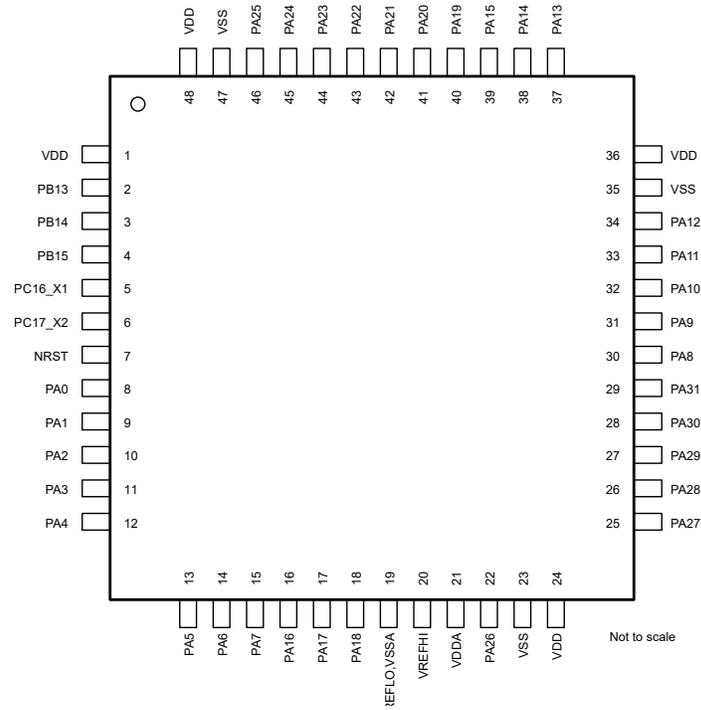
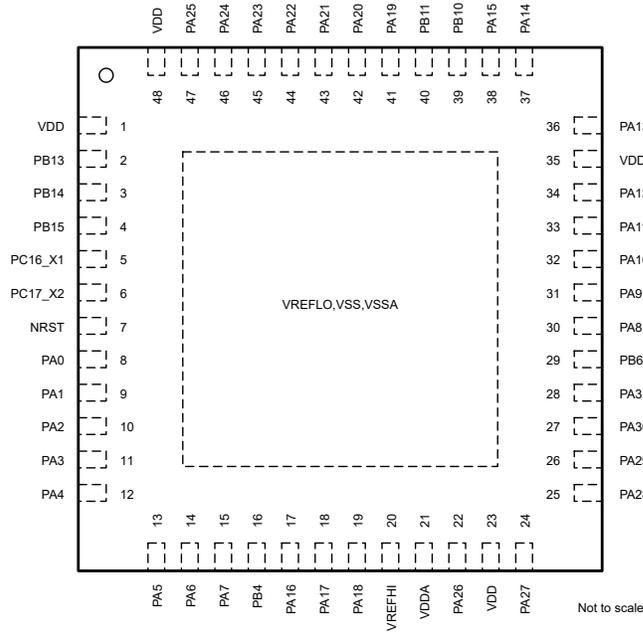


图 5-7. LQFP48 (PT) 封装

ADVANCE INFORMATION



ADVANCE INFORMATION

图 5-8. QFN48 (RGZ) 封装

5.2 引脚属性

5.2.1 引脚属性表头列表

以下列表介绍了 *引脚属性* 表中每一列的内容：

1. **焊球编号**：分配给 Ball Grid Array 封装每个端子的焊球编号。
2. **焊球名称**：分配给 Ball Grid Array 封装每个端子的焊球名称（该名称通常取自自主 MUXMODE 0 信号功能）。
3. **信号名称**：与焊球相关的所有专用和引脚多路复用信号功能的信号名称。

备注

引脚属性 表定义了引脚上实现的 SoC 引脚多路复用信号功能，而未定义器件子系统中实现的信号功能的次级多路复用。该表未说明信号功能的次级多路复用。有关辅助多路复用信号功能的更多信息，请参阅器件 TRM 的相应外设章节。

4. **多路复用模式**：与每个引脚多路复用信号功能相关的 MUXMODE 值：
 - MUXMODE 0 是主要引脚多路复用信号功能。然而，主要引脚多路复用信号功能不一定是默认引脚多路复用信号功能。
 - MUXMODE 值 1 至 15 可用于引脚多路复用信号功能。然而，并非所有 MUXMODE 值都已实现。仅有的有效 MUXMODE 值是引脚属性表中定义为引脚多路复用信号功能的值。只能使用 MUXMODE 的定义有效值。
 - 空框或“-”表示不适用。

备注

- “复位之后的多路复用模式”列中的值定义了 PORz 置为无效时选择的默认引脚多路复用信号功能。
- 将两个引脚配置为相同的引脚多路复用信号功能可能会产生意外结果，因此不受支持。适当的软件配置可以防止这种情况发生。
- 将焊盘配置为未定义的多路复用模式会导致未定义的行为，因此必须避免。

5. **焊盘配置寄存器名称**：这是器件焊盘/引脚配置寄存器的名称。
6. **焊盘配置寄存器地址**：这是器件焊盘/引脚配置寄存器的存储器地址。
7. **焊盘配置寄存器默认值**：这是 PORz 置为无效后寄存器器件焊盘/引脚配置寄存器的默认值。

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
		48			30			NC	0	NC
21	14	14	7	7	7	7	7	NRST IOMUX_PD10_NRST 0x400C_C1A8	0	NRST
27	20	23	12	12	14	8	8	PA0 IOMUX_PA0 0x400C_C000	A	ANALOG_AIN6
									0	已断开连接
									AMUX0	A0_1
									AMUX1	A1_1
									1	GPIO00
									AMUX2	CMP0_HN0
									2	MCPWM4_1A
									AMUX3	CMP2_HP0_LP0
									3	MCPWM3_1A
									4	TIMG12_0_CCP0
									5	TIMG4_0_CCP0
									6	UC5_RX_SCL
									7	UC4_TX_SDA_PICO
									8	UC1_CTS_CS0
9	UC1_TX_SDA_PICO									
10	MCPWM4_2A									
11	UC2_RX_SCL									
13	UC0_CTS_CS0									
16	OUTPUTBAR8									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
28	21	24	13	13	15	9	9	PA1 IOMUX_PA1 0x400C_C004	A	ANALOG_AIN7
									AMUX0	A0_2
									0	已断开连接
									1	GPIO01
									AMUX1	A1_2
									AMUX2	CMP0_HP1_LP1
									2	MCPWM4_1B
									AMUX3	PGA0_P1
									3	MCPWM3_2A
									AMUX4	PGA1_M0
									4	TIMG12_0_CCP1
									AMUX5	PGA2_P2
									5	TIMG4_0_CCP1
									6	UC5_TX_SDA
									7	UC4_RX_SCL_SCLK
									8	UC1_RTS_POCI
									9	UC1_RX_SCL_SCLK
10	MCPWM3_1B									
11	UC2_TX_SDA									
12	MCPWM4_2B									
13	UC0_RTS_POCI									
16	OUTPUTXBAR4									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
29	22	25	14	14	16	10	10	PA2 IOMUX_PA2 0x400C_C008	AMUX0	A0_3
									0	已断开连接
									A	ANALOG_AIN8
									1	GPIO02
									AMUX1	A2_25
									AMUX2	CMP1_HN0
									2	MCPWM4_2A
									3	MCPWM3_1B
									AMUX3	PGA0_OUT
									4	MCPWM3_3A
									5	MCPWM4_3A
									6	MCPWM4_2B
									8	UC1_TX_SDA_PICO
									10	MCPWM3_1A
									13	UC0_TX_SDA_PICO
									16	OUTPUTXBAR5
32	25	26	17	17	17	11	11	PA3 IOMUX_PA3 0x400C_C00C	0	已断开连接
									AMUX0	A0_4
									A	ANALOG_AIN9
									AMUX1	A2_21
									1	GPIO03
									AMUX2	CMP1_HP0_LP0
									2	SYSCTL_HFCLKIN
									3	MCPWM3_2B
									AMUX3	PGA0_M0
									4	TIMG4_0_CCP0
									AMUX4	PGA0_P2
									AMUX5	PGA2_M0
									5	TIMG12_0_CCP0
									6	MCPWM3_3B
									7	MCPWM4_2B
									8	UC1_RX_SCL_SCLK
10	MCPWM3_2A									
13	UC0_RX_SCL_SCLK									
16	OUTPUTXBAR6									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
33	26	29	18	18	20	12	12	PA4 IOMUX_PA4 0x400C_C010	A	ANALOG_AIN10
									0	已断开连接
									AMUX0	A1_17
									AMUX1	A2_18
									1	GPIO04
									2	SYSCTL_XCLKOUT
									AMUX2	CMP2_DACL
									AMUX3	CMP0_HN1
									3	MCPWM4_3B
									AMUX4	INTERNAL_TESTANA0
									4	TIMG4_0_CCP1
									5	TIMG12_0_CCP1
									6	UC0_RTS_POCI
									7	UC2_RTS
									9	UC3_RTS_POCI
									11	UC5_RTS
16	OUTPUTXBAR6									
34	27	30	19	19	21	13	13	PA5 IOMUX_PA5 0x400C_C014	0	已断开连接
									AMUX0	A1_13
									A	ANALOG_AIN11
									AMUX1	A2_19
									1	GPIO05
									2	MCPWM4_1A
									AMUX2	CMP1_HN1
									AMUX3	PGA1_M1
									3	MCPWM2_1B
									4	MCPWM3_1B
									AMUX4	INTERNAL_TESTANA1
									6	UC0_RX_SCL_SCLK
									9	UC3_RX_SCL_SCLK
									16	OUTPUTXBAR7

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
35	28	31	20	20	22	14	14	PA6 IOMUX_PA6 0x400C_C018	0	已断开连接
									AMUX0	A0_17
									A	ANALOG_AIN12
									AMUX1	A1_3
									1	GPIO06
									AMUX2	A2_26
									2	MCPWM3_1A
									3	MCPWM3_3A
									AMUX3	CMP3_DACL
									4	MCPWM4_2A
									AMUX4	PGA1_OUT
									AMUX5	ADCCAL_ADCINCAL0
									6	UC0_CTS_CS0
									9	UC3_CTS_CS0
									11	UC3_RTS_POCI
									13	UC0_RTS_POCI
16	OUTPUTXBAR8									
36	29	32	21	21	23	15	15	PA7 IOMUX_PA7 0x400C_C01C	A	ANALOG_AIN13
									0	已断开连接
									AMUX0	A1_4
									AMUX1	A2_22
									1	GPIO07
									AMUX2	CMP1_HP1_LP1
									2	MCPWM3_3A
									AMUX3	PGA0_P3
									3	MCPWM3_3B
									AMUX4	PGA1_P1
									4	MCPWM4_1A
									5	MCPWM1_1B
									6	UC0_TX_SDA_PICO
									7	MCPWM0_1B
									8	MCPWM4_1B
									9	UC3_TX_SDA_PICO
10	MCPWM4_3A									
11	MCPWM4_2B									
16	OUTPUTXBAR1									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
89	69	67	56	42	41	30	30	PA8 IOMUX_PA8 0x400C_C020	A	ANALOG_AIN42									
									AMUX0	A1_18									
									0	已断开连接									
									1	GPIO08									
									3	UC0_RX_SCL_SCLK									
									5	UC1_TX_SDA_PICO									
									6	MCPWM4_1A									
									7	MCPWM0_1A									
									9	UC3_RX_SCL_SCLK									
									10	UC4_TX_SDA_PICO									
									12	MCAN0_TX									
									14	MCPWM3_1A									
									15	MCPWM4_2A									
									16	OUTPUTXBAR3									
									90	70	68	57	43	42	31	31	PA9 IOMUX_PA9 0x400C_C024	A	ANALOG_AIN43
																		AMUX0	A1_19
0	已断开连接																		
1	GPIO09																		
5	UC1_RX_SCL_SCLK																		
6	UC4_RX_SCL_SCLK																		
7	MCPWM0_2A																		
8	UC0_TX_SDA_PICO																		
9	UC5_RTS																		
10	UC4_TX_SDA_PICO																		
11	MCPWM4_2A																		
12	UC2_RTS																		
13	MCPWM3_3A																		
14	MCPWM3_1B																		
15	MCPWM4_2B																		
16	OUTPUTXBAR4																		

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
91	71	69	58	44	43	32	32	PA10 IOMUX_PA10 0x400C_C028	0	已断开连接									
									1	GPIO10									
									4	MCPWM4_3A									
									5	UC4_TX_SDA_PICO									
									6	UC1_TX_SDA_PICO									
									7	MCPWM0_3A									
									8	UC0_RX_SCL_SCLK									
									9	UC5_RX_SCL									
									10	UC4_RX_SCL_SCLK									
									11	MCPWM4_2B									
									12	UC2_RX_SCL									
									13	MCPWM3_3B									
									14	MCPWM3_2A									
									16	OUTPUTXBAR8									
									92	72	70	59	45	44	33	33	PA11 IOMUX_PA11 0x400C_C02C	0	已断开连接
																		1	GPIO11
																		2	MCPWM4_2A
3	UC3_CTS_CS0																		
4	UC2_TX_SDA																		
5	UC4_CTS_CS0																		
6	UC1_CTS_CS0																		
7	MCPWM0_1B																		
8	UC0_CTS_CS0																		
9	UC5_TX_SDA																		
10	MCAN0_RX																		
11	MCPWM2_2A																		
12	MCPWM0_1A																		
13	MCPWM4_1B																		
14	MCPWM3_2B																		
15	MCPWM4_1A																		
16	OUTPUTXBAR5																		

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
93	73	71	60	46	45	34	34	PA12 IOMUX_PA12 0x400C_C030	0	已断开连接									
									1	GPIO12									
									2	MCPWM3_1A									
									3	MCPWM4_2A									
									6	MCPWM3_2B									
									7	MCPWM0_2B									
									8	UC0_RTS_POCI									
									9	UC3_RTS_POCI									
									10	MCAN0_TX									
									11	MCPWM2_2B									
									12	MCPWM0_1B									
									13	MCPWM4_2B									
									14	MCPWM3_3B									
									15	MCPWM4_1B									
									16	OUTPUTXBAR6									
									96	76	72	63	49	46	37	36	PA13 IOMUX_PA13 0x400C_C034	0	已断开连接
																		1	GPIO13
2	DEBUG_TMS_SWDIO																		
3	MCPWM3_1B																		
4	MCPWM4_2B																		
5	UC0_RX_SCL_SCLK																		
6	UC3_RX_SCL_SCLK																		
8	UC0_CTS_CS0																		
9	SYSTL_FCC_IN																		
10	UC3_CTS_CS0																		
11	MCPWM2_3A																		
12	MCPWM3_3A																		
13	MCPWM4_3A																		
16	OUTPUTXBAR7																		

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
98	77	76	64	50	49	38	37	PA14 IOMUX_PA14 0x400C_C038	0	已断开连接
									1	GPIO14
									2	DEBUG_JTCK_SWCLK
									5	UC0_TX_SDA_PICO
									6	MCPWM1_2A
									7	MCPWM3_3A
									8	UC1_TX_SDA_PICO
									9	UC2_CTS
									10	UC5_CTS
									16	OUTPUTXBAR8
99	78	77	65	51	50	39	38	PA15 IOMUX_PA15 0x400C_C03C	0	已断开连接
									1	GPIO15
									2	DEBUG_JTDI
									3	MCPWM3_1A
									4	MCPWM1_1A
									5	UC0_RX_SCL_SCLK
									6	UC0_RTS_POCI
									7	UC3_RTS_POCI
									8	UC1_RX_SCL_SCLK
									9	UC2_RTS
									10	UC5_RTS
									11	MCPWM4_2A
									12	MCAN0_RX
									16	OUTPUTXBAR1

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
39	32	35	24	24	26	16	17	PA16 IOMUX_PA16 0x400C_C040	A	ANALOG_AIN16
									0	已断开连接
									AMUX0	A0_15
									AMUX1	A2_12
									1	GPIO16
									AMUX2	CMP3_HP1_LP1
									AMUX3	PGA1_P2
									3	MCPWM4_1A
									4	MCPWM4_3B
									AMUX4	PGA2_P3
									5	MCPWM1_2B
									6	MCPWM4_2B
									7	MCPWM0_2B
									8	MCPWM3_3B
									9	SYSCTL_FCC_IN
									16	OUTPUTXBAR1
40	33	36	25	25	27	17	18	PA17 IOMUX_PA17 0x400C_C044	A	ANALOG_AIN17
									AMUX0	A0_12
									0	已断开连接
									1	GPIO17
									AMUX1	A2_1
									AMUX2	CMP0_HP0_LP0
									AMUX3	PGA1_M3
									3	MCPWM4_1B
									4	MCPWM2_1B
									AMUX4	PGA2_OUT
									5	MCPWM1_3B
									6	MCPWM4_3B
									7	MCPWM0_3B
									8	MCPWM3_1B
									11	UC3_RTS_POCI
									13	UC0_RTS_POCI
16	OUTPUTXBAR2									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
41	34	37	26	26	28	18	19	PA18 IOMUX_PA18 0x400C_C048	A	ANALOG_AIN18
									AMUX0	A1_12
									0	已断开连接
									1	GPIO18
									AMUX1	CMP3_HN0_LN0
									AMUX2	PGA2_M1
									3	MCPWM3_1A
									4	MCPWM2_1A
									5	MCPWM4_2A
118	90	89	72	56	55	40	41	PA19 IOMUX_PA19 0x400C_C04C	16	OUTPUTXBAR3
									0	已断开连接
									1	GPIO19
									2	DEBUG_JTDO_SWO
									3	MCPWM4_1B
									4	MCPWM4_2B
									5	MCPWM1_1B
									6	UC0_RX_SCL_SCLK
									7	UC3_RX_SCL_SCLK
8	UC1_TX_SDA_PICO									
119	91	90	73	57	56	41	42	PA20 IOMUX_PA20 0x400C_C050	9	UC3_TX_SDA_PICO
									12	MCAN0_RX
									16	OUTPUTXBAR2
									0	已断开连接
									1	GPIO20
									2	MCPWM4_2A
									3	MCPWM3_1A
									4	MCPWM4_3A
									5	MCPWM1_2B
									6	UC0_CTS_CS0
									7	UC3_CTS_CS0
									8	UC1_RX_SCL_SCLK
									9	UC3_RTS_POCI
									10	UC4_RX_SCL_SCLK
11	UC0_RTS_POCI									
12	MCAN0_TX									
13	MCPWM4_3B									
16	OUTPUTXBAR3									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
120	92	91	74	58	57	42	43	PA21 IOMUX_PA21 0x400C_C054	0	已断开连接									
									1	GPIO21									
									3	MCPWM4_3B									
									4	MCPWM1_3B									
									5	MCPWM4_1B									
									6	UC0_TX_SDA_PICO									
									7	UC3_TX_SDA_PICO									
									8	UC0_RX_SCL_SCLK									
									9	UC3_RX_SCL_SCLK									
									10	MCAN0_RX									
									11	MCPWM3_3A									
									12	MCPWM4_3A									
									14	UC0_CTS_CS0									
									15	UC3_CTS_CS0									
									16	OUTPUTXBAR4									
									121	93	92	75	59	58	43	44	PA22 IOMUX_PA22 0x400C_C058	0	已断开连接
																		1	GPIO22
2	MCPWM3_1B																		
3	MCPWM2_2A																		
4	UC2_TX_SDA																		
5	MCPWM4_2B																		
6	MCPWM1_1A																		
7	UC5_TX_SDA																		
8	UC0_TX_SDA_PICO																		
9	UC3_TX_SDA_PICO																		
10	MCAN0_TX																		
11	MCPWM3_3B																		
12	MCPWM4_3B																		
13	EPI0_S30																		
14	MCPWM4_2A																		
15	MCPWM3_2A																		
16	OUTPUTXBAR5																		

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
122	94	93	76	60	59	44	45	PA23 IOMUX_PA23 0x400C_C05C	0	已断开连接
									1	GPIO23
									2	MCPWM3_3B
									3	MCPWM2_2B
									4	UC2_RX_SCL
									5	UC0_TX_SDA_PICO
									6	MCPWM4_3B
									7	UC5_RX_SCL
									8	UC0_RX_SCL_SCLK
									9	UC3_RX_SCL_SCLK
									10	UC3_TX_SDA_PICO
									11	MCPWM4_1B
									12	MCPWM3_2B
									13	MCPWM4_2B
									14	UC4_CTS_CS0
									15	UC1_CTS_CS0
									16	OUTPUTXBAR6
123	95	95	77	61	61	45	46	PA24 IOMUX_PA24 0x400C_C060	0	已断开连接
									1	GPIO24
									2	MCPWM3_1A
									3	MCPWM2_3A
									4	MCPWM4_2A
									5	UC0_RX_SCL_SCLK
									6	UC3_RX_SCL_SCLK
									7	MCPWM3_3A
									8	UC0_TX_SDA_PICO
									9	UC3_TX_SDA_PICO
									10	MCAN0_RX
									11	MCPWM1_2A
									12	MCPWM4_3A
									16	OUTPUTXBAR7

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
124	96	96	78	62	62	46	47	PA25 IOMUX_PA25 0x400C_C064	0	已断开连接
									1	GPIO25
									2	MCPWM3_3A
									3	MCPWM2_3B
									4	MCPWM4_3A
									5	UC0_TX_SDA_PICO
									6	UC3_TX_SDA_PICO
									7	MCPWM3_3B
									8	UC0_RX_SCL_SCLK
									9	UC3_RX_SCL_SCLK
									10	MCAN0_TX
									11	MCPWM1_3A
									12	MCPWM4_3B
									13	MCPWM0_3B
									14	MCPWM4_1A
									16	OUTPUTXBAR7
									62	47
0	已断开连接									
A	ANALOG_AIN28									
1	GPIO26									
AMUX1	CMP0_LN1									
AMUX2	PGA2_M2									
2	MCPWM4_2A									
3	TIMG4_0_CCP0									
AMUX3	PGA0_M2									
4	TIMG12_0_CCP0									
5	MCPWM3_3A									
6	MCPWM4_3A									
8	UC0_RX_SCL_SCLK									
9	UC0_TX_SDA_PICO									
10	UC3_TX_SDA_PICO									
11	UC3_RX_SCL_SCLK									
13	EPI0_S33									
16	OUTPUTXBAR2									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
65	50		42	33		25	24	PA27 IOMUX_PA27 0x400C_C06C	AMUX0	A0_14
									0	已断开连接
									A	ANALOG_AIN29
									1	GPIO27
									AMUX1	A1_14
									AMUX2	CMP1_HP2_LP2
									2	MCPWM4_2B
									3	TIMG4_0_CCP1
									AMUX3	PGA0_P4
									4	TIMG12_0_CCP1
									AMUX4	PGA2_P0
									5	MCPWM3_3B
									7	SYSCTL_XCLKOUT
									8	UC0_RX_SCL_SCLK
9	UC0_TX_SDA_PICO									
10	UC3_TX_SDA_PICO									
11	UC3_RX_SCL_SCLK									
16	OUTPUTXBAR3									

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
66	51	51	43	34	33	26	25	PA28 IOMUX_PA28 0x400C_C070	0	已断开连接
									AMUX0	A0_11
									A	ANALOG_AIN30
									AMUX1	A2_30
									1	GPIO28
									AMUX2	CMP2_LN1
									2	TIMG12_0_CCP0
									3	TIMG4_0_CCP0
									AMUX3	PGA1_P3
									4	MCAN0_RX
									AMUX4	PGA0_P7
									6	UC1_RTS_POCI
									8	UC0_CTS_CS0
									9	UC0_RTS_POCI
									10	UC4_RTS_POCI
									11	UC3_CTS_CS0
									13	EPI0_S34
14	MCPWM3_3A									
15	MCPWM4_1A									
16	OUTPUTXBAR4									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
67	52	52	44	35	34	27	26	PA29 IOMUX_PA29 0x400C_C074	AMUX0	A2_5
									0	已断开连接
									A	ANALOG_AIN31
									1	GPIO29
									AMUX1	CMP0_HP2_LP2
									AMUX2	PGA0_P5
									2	TIMG12_0_CCP1
									3	TIMG4_0_CCP1
									AMUX3	PGA1_P4
									AMUX4	PGA2_P4
									4	MCAN0_TX
									6	MCPWM4_1B
									7	MCPWM0_1B
									8	SYSCTL_FCC_IN
									9	UC0_CTS_CS0
									11	UC3_CTS_CS0
									13	EPI0_S35
14	MCPWM3_3B									
15	MCPWM4_3B									
16	OUTPUTXBAR5									

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
68	53	53	45	36	35	28	27	PA30 IOMUX_PA30 0x400C_C078	0	已断开连接
									AMUX0	A0_5
									A	ANALOG_AIN32
									AMUX1	A2_27
									1	GPIO30
									2	MCPWM3_1A
									AMUX2	CMP2_HP3_LP3
									3	MCPWM4_2A
									AMUX3	PGA1_P5
									4	MCPWM3_3B
									AMUX4	PGA2_P5
									5	MCPWM4_2B
									6	UC1_TX_SDA_PICO
									7	MCPWM0_2B
									8	UC0_RTS_POCI
									10	UC4_RTS_POCI
11	UC4_TX_SDA_PICO									
14	MCPWM4_1A									
16	OUTPUTXBAR6									
69	54	54	46	37	36	29	28	PA31 IOMUX_PA31 0x400C_C07C	0	已断开连接
									AMUX0	A1_15
									A	ANALOG_AIN33
									AMUX1	A2_28
									1	GPIO31
									2	MCPWM3_2A
									AMUX2	CMP1_LN1
									3	MCPWM3_1B
									AMUX3	PGA2_M3
									4	MCPWM4_3B
									5	MCPWM0_3B
									6	UC1_CTS_CS0
									7	MCPWM4_2B
									11	UC4_CTS_CS0
									14	MCPWM4_1B
									16	OUTPUTXBAR2

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
22	15	15	8	8	8			PB0 IOMUX_PB0 0x400C_C080	0	已断开连接
									AMUX0	A0_6
									A	ANALOG_AIN2
									AMUX1	A1_6
									1	GPIO32
									AMUX2	CMP2_HN1
									3	MCPWM0_1A
									4	MCPWM4_1A
									9	UC0_RX_SCL_SCLK
									11	UC3_RX_SCL_SCLK
23	16	16	9	9	9			PB1 IOMUX_PB1 0x400C_C084	16	OUTPUTXBAR5
									A	ANALOG_AIN3
									0	已断开连接
									AMUX0	A0_7
									AMUX1	A1_7
									1	GPIO33
									AMUX2	CMP2_HP1_LP1
									3	MCPWM0_2A
									4	MCPWM4_2A
									5	MCPWM3_3A
24	17	17	10	10	10			PB2 IOMUX_PB2 0x400C_C088	9	UC0_TX_SDA_PICO
									11	UC3_TX_SDA_PICO
									16	OUTPUTXBAR6
									A	ANALOG_AIN4
									0	已断开连接
									AMUX0	A0_8
									AMUX1	A1_8
									1	GPIO34
									3	MCPWM0_3A
									4	MCPWM4_3A
24	17	17	10	10	10			PB2 IOMUX_PB2 0x400C_C088	6	MCPWM4_2A
									7	MCPWM2_2A
									8	MCPWM3_2A
									16	OUTPUTXBAR7

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
25	18	18	11	11	11			PB3 IOMUX_PB3 0x400C_C08C	A	ANALOG_AIN5
									AMUX0	A0_9
									0	已断开连接
									1	GPIO35
									AMUX1	A1_9
									AMUX2	PGA2_P1
									3	MCPWM0_1A
									AMUX3	PGA0_P0
									AMUX4	PGA1_P0
									4	MCPWM4_1A
37	30	33	22	22	24		16	PB4 IOMUX_PB4 0x400C_C090	16	OUTPUTXBAR8
									A	ANALOG_AIN14
									AMUX0	A1_5
									0	已断开连接
									1	GPIO36
									AMUX1	A2_23
									5	UC1_RX_SCL_SCLK
									8	UC0_TX_SDA_PICO
									9	UC3_TX_SDA_PICO
									10	MCAN0_RX
11	UC4_RX_SCL_SCLK									
38	31	34	23	23	25			PB5 IOMUX_PB5 0x400C_C094	16	OUTPUTXBAR2
									AMUX0	A1_11
									0	已断开连接
									A	ANALOG_AIN15
									1	GPIO37
									AMUX1	A2_24
									AMUX2	PGA0_M1
									AMUX3	PGA1_M2
									6	MCPWM4_1B
									7	MCPWM0_1B
8	UC0_RX_SCL_SCLK									
9	UC3_RX_SCL_SCLK									
10	MCAN0_TX									
16	OUTPUTXBAR3									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
80	65	63	52	38	37		29	PB6 IOMUX_PB6 0x400C_C098	0	已断开连接
									1	GPIO38
									3	MCPWM3_3A
									5	MCPWM1_1A
									6	MCPWM4_2A
									8	UC5_RX_SCL
									9	UC2_RX_SCL
									16	OUTPUTXBAR3
81	66	64	53	39	38			PB7 IOMUX_PB7 0x400C_C09C	0	已断开连接
									1	GPIO39
									3	MCPWM3_3B
									4	MCPWM4_3A
									5	MCPWM1_2A
									8	UC5_TX_SDA
									9	UC2_TX_SDA
									16	OUTPUTXBAR4
87	67	65	54	40	39			PB8 IOMUX_PB8 0x400C_C0A0	0	已断开连接
									1	GPIO40
									2	TRACE_DATA1
									3	MCPWM3_1A
									4	MCPWM4_2A
									5	MCPWM1_3A
									6	UC2_CTS
									7	MCPWM2_3A
									8	MCPWM3_3A
									9	UC0_RX_SCL_SCLK
									10	UC3_RX_SCL_SCLK
									11	UC5_RTS
									13	MCPWM4_3A
									14	MCPWM4_3B
15	MCPWM3_3B									
16	OUTPUTXBAR2									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
88	68	66	55	41	40			PB9 IOMUX_PB9 0x400C_C0A4	0	已断开连接									
									1	GPIO41									
									3	MCPWM3_1B									
									4	MCPWM4_2B									
									5	MCPWM1_1A									
									6	UC2_RTS									
									7	MCPWM4_2A									
									8	MCPWM3_3B									
									9	UC0_TX_SDA_PICO									
									10	UC3_TX_SDA_PICO									
									11	UC5_CTS									
									16	OUTPUTXBAR3									
									100	79	78	66	52	51		39	PB10 IOMUX_PB10 0x400C_C0A8	0	已断开连接
1	GPIO42																		
4	UC5_TX_SDA																		
5	MCPWM1_1B																		
6	UC2_TX_SDA																		
7	UC3_RX_SCL_SCLK																		
8	UC0_TX_SDA_PICO																		
9	UC0_RX_SCL_SCLK																		
10	UC3_TX_SDA_PICO																		
11	MCPWM3_2B																		
16	OUTPUTXBAR2																		
101	80	79	67	53	52		40	PB11 IOMUX_PB11 0x400C_C0AC										0	已断开连接
																		1	GPIO43
									2	TRACE_CLK									
									4	UC5_RX_SCL									
									5	MCPWM1_2B									
									6	UC2_RX_SCL									
									7	UC3_CTS_CS0									
									8	UC0_RX_SCL_SCLK									
									9	UC0_TX_SDA_PICO									
									10	UC0_CTS_CS0									
									11	UC3_RX_SCL_SCLK									
									13	UC3_TX_SDA_PICO									
									16	OUTPUTXBAR3									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
102	81	80	68	54	53			PB12 IOMUX_PB12 0x400C_C0B0	0	已断开连接
									1	GPIO44
									2	TRACE_DATA3
									3	MCPWM3_1B
									4	MCPWM4_2B
									5	MCPWM1_3B
									6	UC3_TX_SDA_PICO
									7	UC3_RX_SCL_SCLK
									8	UC0_RX_SCL_SCLK
									9	MCPWM4_1B
									11	UC0_TX_SDA_PICO
									13	EPI0_S27
									16	OUTPUTXBAR4
7	7	7	2	2	2	2	2	PB13 IOMUX_PB13 0x400C_C0B4	0	已断开连接
									1	GPIO45
									2	SYSCTL_XCLKOUT
									5	MCPWM0_1B
									6	MCPWM3_1B
									7	MCPWM1_1B
									8	SYSCTL_FCC_IN
									9	MCPWM4_2B
									16	OUTPUTXBAR6
8	8	8	3	3	3	3	3	PB14 IOMUX_PB14 0x400C_C0B8	0	已断开连接
									1	GPIO46
									2	SYSCTL_XCLKOUT
									8	UC0_TX_SDA_PICO
									10	MCAN0_RX
									11	UC3_TX_SDA_PICO
16	OUTPUTXBAR1									
9	9	9	4	4	4	4	4	PB15 IOMUX_PB15 0x400C_C0BC	0	已断开连接
									1	GPIO47
									8	UC0_RX_SCL_SCLK
									10	MCAN0_TX
									11	UC3_RX_SCL_SCLK
16	OUTPUTXBAR2									

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
108	82	81	69					PB16 IOMUX_PB16 0x400C_C0C0	0	已断开连接
									1	GPIO48
									4	UC5_TX_SDA
									7	MCPWM1_1B
									8	MCPWM3_2B
									10	MCAN0_TX
									11	UC2_TX_SDA
									16	OUTPUTXBAR2
109	83	82	70					PB17 IOMUX_PB17 0x400C_C0C4	0	已断开连接
									1	GPIO49
									4	UC5_RX_SCL
									5	MCPWM1_1A
									6	MCPWM3_2A
									10	MCAN0_RX
									11	UC2_RX_SCL
									16	OUTPUTXBAR3
112	84	83	71	55	54			PB18 IOMUX_PB18 0x400C_C0C8	0	已断开连接
									1	GPIO50
									2	TRACE_DATA2
									4	UC5_CTS
									6	UC3_RX_SCL_SCLK
									7	UC3_TX_SDA_PICO
									8	UC0_RX_SCL_SCLK
									9	UC0_TX_SDA_PICO
									11	UC2_CTS
									16	OUTPUTXBAR4

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
113	85	84						PB19 IOMUX_PB19 0x400C_C0CC	0	已断开连接
									1	GPIO51
									3	MCPWM4_1A
									4	UC5_RTS
									8	UC1_CTS_CS0
									10	UC4_CTS_CS0
									11	UC2_RTS
									13	EPI0_S28
114	86	85						PB20 IOMUX_PB20 0x400C_C0D0	0	已断开连接
									1	GPIO52
									3	MCPWM4_1B
									8	UC1_RTS_POCI
									10	UC4_RTS_POCI
									13	EPI0_S29
									16	OUTPUTXBAR6
									115	87
1	GPIO53									
8	UC1_TX_SDA_PICO									
10	UC4_TX_SDA_PICO									
13	EPI0_S32									
16	OUTPUTXBAR7									
116	88	87						PB22 IOMUX_PB22 0x400C_C0D8	0	已断开连接
									1	GPIO54
									3	MCPWM4_2B
									4	MCPWM3_3B
									5	MCPWM4_3B
									8	UC1_RX_SCL_SCLK
									10	UC4_RX_SCL_SCLK
									13	EPI0_S26
117	89	88						PB23 IOMUX_PB23 0x400C_C0DC	0	已断开连接
									1	GPIO55
									3	MCPWM4_2A
									4	MCPWM3_3A
									5	MCPWM4_3A
									16	OUTPUTXBAR1

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
70	55	55	47					PB24 IOMUX_PB24 0x400C_C0E0	A	ANALOG_AIN34
									0	已断开连接
									AMUX0	A0_21
									AMUX1	A1_21
									1	GPIO56
									AMUX2	PGA0_M3
									9	UC5_RX_SCL
									11	UC2_RX_SCL
									13	EPI0_S13
71	56	56	48					PB25 IOMUX_PB25 0x400C_C0E4	A	ANALOG_AIN35
									0	已断开连接
									AMUX0	A0_22
									AMUX1	A1_22
									1	GPIO57
									AMUX2	PGA1_P6
									AMUX3	PGA2_P7
									9	UC5_TX_SDA
									11	UC2_TX_SDA
13	EPI0_S14									
72	57	57	49					PB26 IOMUX_PB26 0x400C_C0E8	A	ANALOG_AIN36
									0	已断开连接
									AMUX0	A0_26
									AMUX1	A1_26
									1	GPIO58
									AMUX2	A2_7
									2	TIMG4_0_CCP0
									AMUX3	CMP1_LN0
									13	EPI0_S15
16	OUTPUTXBAR5									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
73	58	58						PB27 IOMUX_PB27 0x400C_C0EC	0	已断开连接
									AMUX0	A0_27
									A	ANALOG_AIN37
									AMUX1	A1_27
									1	GPIO59
									AMUX2	A2_8
									2	TIMG4_0_CCP1
									AMUX3	CMP1_HP3_LP3
									AMUX4	PGA0_P6
									AMUX5	PGA1_P8
									AMUX6	PGA2_P8
									8	UC0_CTS_CS0
									9	UC5_CTS
									10	UC2_CTS
									11	UC3_CTS_CS0
									74	59
16	OUTPUTXBAR6									
A	ANALOG_AIN38									
AMUX0	A0_28									
0	已断开连接									
1	GPIO60									
AMUX1	A1_28									
AMUX2	A2_9									
2	TIMG4_0_CCP0									
AMUX3	CMP0_HP3_LP3									
3	MCPWM2_2A									
AMUX4	PGA2_P6									
4	MCPWM3_2A									
AMUX5	PGA0_P8									
5	MCPWM4_2A									
8	UC0_RTS_POCI									
9	UC5_RTS									
10	UC2_RTS									
11	UC3_RTS_POCI									
13	EPI0_S17									
16	OUTPUTXBAR7									

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
75	60	60						PB29 IOMUX_PB29 0x400C_C0F4	AMUX0	A0_29
									0	已断开连接
									A	ANALOG_AIN39
									1	GPIO61
									AMUX1	A1_29
									2	TIMG4_0_CCP1
									AMUX2	A2_10
									3	MCPWM2_2B
									AMUX3	CMP0_LN0
									4	MCPWM3_2B
									5	MCPWM4_2B
									6	UC5_RX_SCL
									8	UC5_TX_SDA
									10	UC2_RX_SCL
									11	UC2_TX_SDA
									13	EPI0_S18
									16	OUTPUTXBAR8
A	ANALOG_AIN40									
76	61	61						PB30 IOMUX_PB30 0x400C_C0F8	AMUX0	A0_30
									0	已断开连接
									1	GPIO62
									AMUX1	A1_30
									2	TIMG4_0_CCP0
									AMUX2	A2_11
									AMUX3	CMP2_HP2_LP2
									3	MCPWM2_3A
									4	MCPWM3_3A
									AMUX4	PGA1_P7
									5	MCPWM4_3A
									6	UC5_TX_SDA
									8	UC5_RX_SCL
									10	UC2_TX_SDA
									11	UC2_RX_SCL
									13	EPI0_S0
									16	OUTPUTXBAR1

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
77	62	62						PB31 IOMUX_PB31 0x400C_C0FC	A	ANALOG_AIN41
									AMUX0	A2_29
									0	已断开连接
									1	GPIO63
									AMUX1	CMP2_LN0
									2	TIMG4_0_CCP1
									3	MCPWM2_3B
									4	MCPWM3_3B
									5	MCPWM4_3B
									7	UC1_RTS_POCI
									11	UC4_RTS_POCI
									13	EPI0_S1
									16	OUTPUTXBAR2
125	97	97						PC0 IOMUX_PC0 0x400C_C100	0	已断开连接
									1	GPIO64
									3	MCPWM3_1B
									4	MCPWM2_1B
									5	MCPWM3_1A
									6	MCPWM4_2A
									8	UC0_TX_SDA_PICO
									9	UC3_TX_SDA_PICO
									13	EPI0_S24
									16	OUTPUTXBAR1
126	98	98						PC1 IOMUX_PC1 0x400C_C104	0	已断开连接
									1	GPIO65
									2	TRACE_DATA0
									4	MCPWM4_1A
									5	MCPWM3_3A
									6	MCPWM3_1A
									7	MCPWM2_1A
									8	UC0_RX_SCL_SCLK
									9	UC3_RX_SCL_SCLK
									13	EPI0_S25
16	OUTPUTXBAR2									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
1	1	1						PC2 IOMUX_PC2 0x400C_C108	0	已断开连接
									1	GPIO66
									2	TRACE_CLK
									3	MCPWM4_3A
									5	UC5_RX_SCL
									6	UC3_RX_SCL_SCLK
									7	MCPWM2_1A
									8	SYSCTL_FCC_IN
									9	MCPWM3_1A
									10	UC2_RX_SCL
									11	UC0_RX_SCL_SCLK
									13	EPI0_S23
									16	OUTPUTXBAR1
									2	2
1	GPIO67									
2	TRACE_DATA0									
3	MCPWM4_3B									
4	MCPWM4_2A									
5	UC5_TX_SDA									
6	UC3_RTS_POCI									
7	MCPWM2_2A									
8	MCPWM3_2A									
10	UC2_TX_SDA									
11	UC0_RTS_POCI									
13	EPI0_S19									
16	OUTPUTXBAR2									
3	3	3						PC4 IOMUX_PC4 0x400C_C110		
									1	GPIO68
									2	TRACE_DATA1
									3	MCPWM4_1A
									6	UC3_RTS_POCI
									7	MCPWM2_1B
									8	MCPWM3_1B
									11	UC0_RTS_POCI
									13	EPI0_S20
									16	OUTPUTXBAR3

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
4	4	4						PC5 IOMUX_PC5 0x400C_C114	0	已断开连接
									1	GPIO69
									2	TRACE_DATA2
									3	MCPWM4_1B
									4	MCPWM4_2B
									6	UC3_CTS_CS0
									7	MCPWM2_2B
									8	MCPWM3_2B
									11	UC0_CTS_CS0
									13	EPI0_S21
									16	OUTPUTXBAR4
5	5	5						PC6 IOMUX_PC6 0x400C_C118	0	已断开连接
									1	GPIO70
									2	TRACE_DATA3
									4	MCPWM3_3B
									6	UC3_TX_SDA_PICO
									7	MCPWM2_3B
									11	UC0_TX_SDA_PICO
									13	EPI0_S22
16	OUTPUTXBAR5									
53	38	38	30					PC7 IOMUX_PC7 0x400C_C11C	0	已断开连接
									AMUX0	A2_4
									A	ANALOG_AIN19
									AMUX1	CMP3_HP0_LP0
									1	GPIO71
									7	UC0_RTS_POCI
									8	UC5_RX_SCL
									11	UC2_RX_SCL
									13	EPI0_S4
									16	OUTPUTXBAR1

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
54	39	39	31					PC8 IOMUX_PC8 0x400C_C120	AMUX0	A0_23
									0	已断开连接
									A	ANALOG_AIN20
									1	GPIO72
									AMUX1	A1_23
									2	MCPWM3_2A
									AMUX2	A2_6
									AMUX3	CMP3_HN1_LN1
									3	MCPWM0_1B
									4	MCPWM4_1B
									7	MCPWM0_2B
									8	UC5_TX_SDA
									11	UC2_TX_SDA
									13	EPIO_S5
55	40	40	32					PC9 IOMUX_PC9 0x400C_C124	16	OUTPUTXBAR2
									A	ANALOG_AIN21
									AMUX0	A2_2
									0	已断开连接
									1	GPIO73
									AMUX1	CMP3_HP2_LP2
									2	MCPWM3_2B
									3	MCPWM0_1A
									4	MCPWM4_1A
									7	MCPWM0_3B
13	EPIO_S6									
16	OUTPUTXBAR3									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
56	41	41	33					PC10 IOMUX_PC10 0x400C_C128	0	已断开连接
									AMUX0	A0_16
									A	ANALOG_AIN22
									AMUX1	A1_16
									1	GPIO74
									AMUX2	A2_14
									3	MCPWM0_2B
									4	MCPWM4_2B
									5	MCPWM3_3B
									7	MCPWM0_1B
									13	EPI0_S7
16	OUTPUTXBAR4									
57	42	42	34					PC11 IOMUX_PC11 0x400C_C12C	0	已断开连接
									AMUX0	A0_24
									A	ANALOG_AIN23
									AMUX1	A1_24
									1	GPIO75
									AMUX2	A2_15
									3	MCPWM0_2A
									4	MCPWM4_2A
									5	MCPWM3_3A
									6	UC3_RTS_POCI
									11	UC0_RTS_POCI
13	EPI0_S8									
16	OUTPUTXBAR5									
58	43	43	35					PC12 IOMUX_PC12 0x400C_C130	0	已断开连接
									AMUX0	A0_25
									A	ANALOG_AIN24
									AMUX1	A1_25
									1	GPIO76
									AMUX2	A2_16
									3	MCPWM0_3B
									4	MCPWM4_3B
									6	UC3_RX_SCL_SCLK
									11	UC0_RX_SCL_SCLK
									13	EPI0_S9
16	OUTPUTXBAR6									

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
59	44	44	36					PC13 IOMUX_PC13 0x400C_C134	A	ANALOG_AIN25
									0	已断开连接
									AMUX0	A2_3
									1	GPIO77
									3	MCPWM0_3A
									4	MCPWM4_3A
									6	UC3_CTS_CS0
									11	UC0_CTS_CS0
									12	EPI0_S26
									13	EPI0_S10
60	45	45	37					PC14 IOMUX_PC14 0x400C_C138	0	已断开连接
									AMUX0	A0_18
									A	ANALOG_AIN26
									1	GPIO78
									3	MCPWM0_1A
									4	MCPWM4_1A
									5	MCPWM4_1B
									6	UC3_TX_SDA_PICO
									7	MCPWM0_1B
									11	UC0_TX_SDA_PICO
61	46	46	38					PC15 IOMUX_PC15 0x400C_C13C	A	ANALOG_AIN27
									AMUX0	A0_19
									0	已断开连接
									1	GPIO79
									AMUX1	CMP3_HP3_LP3
									5	MCPWM4_1A
									7	MCPWM0_1A
									8	UC0_TX_SDA_PICO
									9	UC0_RX_SCL_SCLK
									10	UC3_RX_SCL_SCLK
11	UC3_TX_SDA_PICO									
13	EPI0_S12									
16	OUTPUTXBAR1									

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
26	19							PC18 IOMUX_PC18 0x400C_C148	0	已断开连接
									1	GPIO82
									3	MCPWM2_3A
									4	MCPWM3_3A
									5	MCPWM4_3A
									13	EPI0_S2
									16	OUTPUTXBAR7
10								PC19 IOMUX_PC19 0x400C_C14C	0	已断开连接
									1	GPIO83
									3	MCPWM2_1A
									4	MCPWM3_1A
									5	UC0_RX_SCL_SCLK
									6	UC5_RX_SCL
									7	UC4_TX_SDA_PICO
									8	UC5_CTS
									9	SYSCTL_FCC_IN
									11	UC1_TX_SDA_PICO
									13	EPI0_S3
									16	OUTPUTXBAR3
									19	12
0	已断开连接									
AMUX0	A0_10									
AMUX1	SYSCTL_HFCLKIN									
1	GPIO80									
AMUX2	SYSCTL_X1									
2	UC2_TX_SDA									
4	MCPWM3_2B									
5	UC1_TX_SDA_PICO									
6	UC1_RTS_POCI									
7	MCPWM0_3B									
8	UC4_RTS_POCI									
9	MCPWM4_3B									
16	OUTPUTXBAR2									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
20	13	13	6	6	6	6	6	PC17_X2 IOMUX_PC17_X2 0x400C_C144	A	ANALOG_AIN1
									0	已断开连接
									AMUX0	A1_10
									AMUX1	CMP2_HN0
									1	GPIO81
									AMUX2	SYSCTL_X2
									2	UC2_RX_SCL
									6	UC1_RX_SCL_SCLK
11								PC20 IOMUX_PC20 0x400C_C150	16	OUTPUTXBAR3
									0	已断开连接
									1	GPIO84
									3	MCPWM3_1B
									4	MCPWM2_1B
									5	UC0_TX_SDA_PICO
									6	UC5_TX_SDA
									7	UC4_RX_SCL_SCLK
8	UC5_RTS									
14								PC21 IOMUX_PC21 0x400C_C154	11	UC1_RX_SCL_SCLK
									13	EPI0_S4
									16	OUTPUTXBAR4
									0	已断开连接
									1	GPIO85
									3	MCPWM2_2B
									4	MCPWM3_2B
									6	MCPWM4_2B
13	EPI0_S5									
16	OUTPUTXBAR5									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
97		73						PC22 IOMUX_PC22 0x400C_C158	0	已断开连接									
									1	GPIO86									
									3	MCPWM3_3B									
									4	MCPWM2_3B									
									5	UC1_RX_SCL_SCLK									
									6	UC4_RX_SCL_SCLK									
									7	MCPWM3_1A									
									8	UC0_RTS_POCI									
									9	MCPWM4_2A									
									10	UC3_RTS_POCI									
									11	MCPWM4_3B									
									16	OUTPUTXBAR2									
									15								PC23 IOMUX_PC23 0x400C_C15C	0	已断开连接
																		1	GPIO87
2	UC5_RX_SCL																		
3	MCPWM2_2A																		
4	MCPWM3_2A																		
5	UC4_RTS_POCI																		
6	MCPWM4_2A																		
7	MCPWM3_1B																		
10	UC1_RTS_POCI																		
11	UC2_RX_SCL																		
13	EPI0_S1																		
16	OUTPUTXBAR6																		
16								PC24 IOMUX_PC24 0x400C_C160										0	已断开连接
																		1	GPIO88
									2	UC5_TX_SDA									
									4	MCPWM3_1B									
									5	UC4_CTS_CS0									
									7	MCPWM3_2A									
									10	UC1_CTS_CS0									
									11	UC2_TX_SDA									
									13	EPI0_S24									
									16	OUTPUTXBAR7									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称									
17	10							PC25 IOMUX_PC25 0x400C_C164	0	已断开连接									
									1	GPIO89									
									2	UC5_CTS									
									3	UC2_TX_SDA									
									4	MCPWM3_1A									
									5	UC4_TX_SDA_PICO									
									6	UC1_RX_SCL_SCLK									
									7	MCPWM3_2B									
									8	UC5_RX_SCL									
									9	MCPWM4_2A									
									11	UC2_CTS									
									13	EPI0_S25									
									16	OUTPUTXBAR8									
									18	11							PC26 IOMUX_PC26 0x400C_C168	0	已断开连接
1	GPIO90																		
2	UC5_RTS																		
3	UC2_RX_SCL																		
4	MCPWM3_2A																		
5	UC4_RX_SCL_SCLK																		
6	UC1_RX_SCL_SCLK																		
7	SYSCTL_XCLKOUT																		
8	UC5_TX_SDA																		
11	UC2_RTS																		
13	EPI0_S0																		
16	OUTPUTXBAR1																		
48								PC27 IOMUX_PC27 0x400C_C16C										0	已断开连接
																		1	GPIO91
									13	EPI0_S33									
									16	OUTPUTXBAR4									
49								PC28 IOMUX_PC28 0x400C_C170	0	已断开连接									
									1	GPIO92									
									3	MCPWM2_1A									
									4	MCPWM3_1A									
									13	EPI0_S6									
16	OUTPUTXBAR5																		

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
50								PC29 IOMUX_PC29 0x400C_C174	0	已断开连接
									1	GPIO93
									3	MCPWM2_2A
									4	MCPWM3_2A
									5	MCPWM4_2A
									7	UC0_CTS_CS0
									13	EPI0_S7
									16	OUTPUTXBAR6
51								PC30 IOMUX_PC30 0x400C_C178	0	已断开连接
									1	GPIO94
									3	MCPWM2_3A
									4	MCPWM3_3A
									5	UC2_RX_SCL
									6	MCPWM4_3A
									7	UC0_RX_SCL_SCLK
									8	UC5_RX_SCL
13	EPI0_S8									
16	OUTPUTXBAR7									
52								PC31 IOMUX_PC31 0x400C_C17C	0	已断开连接
									1	GPIO95
									3	MCPWM2_1A
									4	MCPWM3_1A
									5	UC2_TX_SDA
									7	UC0_TX_SDA_PICO
									8	UC5_TX_SDA
									13	EPI0_S9
16	OUTPUTXBAR8									
82								PD0 IOMUX_PD0 0x400C_C180	0	已断开连接
									1	GPIO96
									3	MCPWM2_1B
									4	MCPWM3_1B
									5	UC2_RTS
									8	UC5_RTS
									14	MCPWM4_2A
									15	MCPWM3_1A
16	OUTPUTXBAR5									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
83								PD1 IOMUX_PD1 0x400C_C184	0	已断开连接
									1	GPIO97
									3	MCPWM2_2B
									4	MCPWM3_2B
									5	UC2_CTS
									8	UC5_CTS
									14	MCPWM4_2B
									15	MCPWM3_1B
									16	OUTPUTXBAR6
84								PD2 IOMUX_PD2 0x400C_C188	0	已断开连接
									1	GPIO98
									3	MCPWM2_3B
									4	MCPWM3_3B
									5	MCPWM4_3B
									6	UC0_RX_SCL_SCLK
									11	UC3_RX_SCL_SCLK
									15	MCPWM3_2A
									16	OUTPUTXBAR7
85								PD3 IOMUX_PD3 0x400C_C18C	0	已断开连接
									1	GPIO99
									5	UC2_RX_SCL
									6	UC0_CTS_CS0
									7	MCPWM2_1B
									8	MCPWM3_1B
									10	UC3_CTS_CS0
									11	UC5_RX_SCL
									15	MCPWM3_2B
16	OUTPUTXBAR8									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
86								PD4 IOMUX_PD4 0x400C_C190	0	已断开连接
									1	GPIO100
									5	UC2_TX_SDA
									6	UC0_TX_SDA_PICO
									10	UC3_TX_SDA_PICO
									11	UC5_TX_SDA
									13	MCPWM4_1A
									14	MCPWM4_3A
									15	MCPWM3_3A
									16	OUTPUTXBAR1
103								PD5 IOMUX_PD5 0x400C_C194	0	已断开连接
									1	GPIO101
									6	UC0_RTS_POCI
									8	UC1_CTS_CS0
									9	UC0_CTS_CS0
									16	OUTPUTXBAR5
104								PD6 IOMUX_PD6 0x400C_C198	0	已断开连接
									1	GPIO102
									8	UC1_RTS_POCI
									9	UC0_RTS_POCI
									16	OUTPUTXBAR6
105								PD7 IOMUX_PD7 0x400C_C19C	0	已断开连接
									1	GPIO103
									5	UC0_RX_SCL_SCLK
									8	UC1_TX_SDA_PICO
									9	UC0_TX_SDA_PICO
									11	UC3_RX_SCL_SCLK
									13	EPIO_S35
16	OUTPUTXBAR7									

ADVANCE INFORMATION

表 5-1. 引脚属性 (LQFP128、LQFP100_G、LQFP100_H、LQFP80、LQFP64_G、LQFP64_H、LQFP48、QFN48 封装) (续)

LQFP128	LQFP100_G	LQFP100_H	LQFP80	LQFP64_G	LQFP64_H	LQFP48	QFN48	焊球名称 /IOMUX 寄存器/ IOMUX 地址	模式	信号名称
106								PD8 IOMUX_PD8 0x400C_C1A0	0	已断开连接
									1	GPIO104
									5	UC0_TX_SDA_PICO
									8	UC1_RX_SCL_SCLK
									9	UC0_RX_SCL_SCLK
									11	UC3_TX_SDA_PICO
									13	EPI0_S34
									14	MCPWM4_2A
									15	MCPWM3_1A
									16	OUTPUTXBAR8
107								PD9 IOMUX_PD9 0x400C_C1A4	0	已断开连接
									1	GPIO105
									7	UC2_RX_SCL
									8	UC0_TX_SDA_PICO
									9	UC5_RX_SCL
									10	UC3_TX_SDA_PICO
									13	EPI0_S27
									14	MCPWM4_2B
									15	MCPWM3_1B
									16	OUTPUTXBAR1
		94			60			PD11 IOMUX_PD11 0x400C_C1AC	0	已断开连接
									1	GPIO107
									16	OUTPUTXBAR8
111、128、 13、47、6、 64、79、95	100、49、6、 64、75	100、11、 50、6、75	1、41、51、 62、80	1、32、48、 64	1、32、48、 64	1、24、36、 48	1、23、35、 48	VDD	0	VDD
31、45	24、37	28	16、29	16、29	19	21	21	VDDA	0	VDDA
43、44	36	21、22	28	28	13	20	20	VREFHI	0	VREFHI
42	35	20	27	27	12	19	PAD	VREFLO	0	VREFLO
110、12、 127、46、 63、78、94	48、63、74、 99	10、19、49、 74、99	40、50、61、 79	31、47、63	31、47、63	23、35、47	PAD	VSS	0	VSS
30	23	27	15	15	18	19	PAD	VSSA 无 无	0	VSSA

ADVANCE INFORMATION

5.3 信号说明

根据引脚多路复用选项的软件配置，许多信号可在多个引脚上使用。

以下列表说明了列标题：

1. **信号名称**：通过引脚的信号的名称。

备注

每个“信号说明”表中提供的信号名称和说明表示在引脚上实现并通过 IOMUX 焊盘配置寄存器选择的引脚多路复用信号功能。某些器件子系统提供信号功能的二次多路复用，这些表中没有说明这些功能。有关辅助多路复用信号功能的更多信息，请参阅器件 TRM 的相应外设章节。

2. **引脚类型**：信号方向和类型：

- I = 输入
- O = 输出
- IO = 输入、输出或同时输入和输出
- ID = 输入，具有开漏输出功能
- OD = 输出，具有开漏输出功能
- IOD = 输入、输出或同时输入和输出，具有开漏输出功能
- IOZ = 输入、输出或同时输入和输出，具有三态输出功能
- OZ = 具有三态输出功能的输出
- A = 模拟
- CAP = LDO 电容器
- PWR = 电源
- GND = 地

3. **说明**：信号说明

4. **焊球**：相关焊球编号

更多有关 I/O 单元配置的信息，请参阅器件 TRM 中 *器件配置* 一章的 *焊盘配置寄存器* 部分。

表 5-2. ADC0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
A0_1	ADC0 输入 1	A	27	20	23	12	12	14	8	8
A0_2	ADC0 输入 2	A	28	21	24	13	13	15	9	9
A0_3	ADC0 输入 3	A	29	22	25	14	14	16	10	10
A0_4	ADC0 输入 4	A	32	25	26	17	17	17	11	11
A0_5	ADC0 输入 5	A	68	53	53	45	36	35	28	27
A0_6	ADC0 输入 6	A	22	15	15	8	8	8		
A0_7	ADC0 输入 7	A	23	16	16	9	9	9		
A0_8	ADC0 输入 8	A	24	17	17	10	10	10		
A0_9	ADC0 输入 9	A	25	18	18	11	11	11		
A0_10	ADC0 输入 10	A	19	12	12	5	5	5	5	5
A0_11	ADC0 输入 11	A	66	51	51	43	34	33	26	25
A0_12	ADC0 输入 12	A	40	33	36	25	25	27	17	18
A0_14	ADC0 输入 14	A	65	50		42	33		25	24
A0_15	ADC0 输入 15	A	39	32	35	24	24	26	16	17
A0_16	ADC0 输入 16	A	56	41	41	33				
A0_17	ADC0 输入 17	A	35	28	31	20	20	22	14	14
A0_18	ADC0 输入 18	A	60	45	45	37				
A0_19	ADC0 输入 19	A	61	46	46	38				
A0_21	ADC0 输入 21	A	70	55	55	47				
A0_22	ADC0 输入 22	A	71	56	56	48				
A0_23	ADC0 输入 23	A	54	39	39	31				
A0_24	ADC0 输入 24	A	57	42	42	34				
A0_25	ADC0 输入 25	A	58	43	43	35				
A0_26	ADC0 输入 26	A	72	57	57	49				
A0_27	ADC0 输入 27	A	73	58	58					
A0_28	ADC0 输入 28	A	74	59	59					
A0_29	ADC0 输入 29	A	75	60	60					
A0_30	ADC0 输入 30	A	76	61	61					

表 5-3. ADC1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
A1_1	ADC1 输入 1	A	27	20	23	12	12	14	8	8
A1_2	ADC1 输入 2	A	28	21	24	13	13	15	9	9
A1_3	ADC1 输入 3	A	35	28	31	20	20	22	14	14
A1_4	ADC1 输入 4	A	36	29	32	21	21	23	15	15
A1_5	ADC1 输入 5	A	37	30	33	22	22	24		16
A1_6	ADC1 输入 6	A	22	15	15	8	8	8		
A1_7	ADC1 输入 7	A	23	16	16	9	9	9		
A1_8	ADC1 输入 8	A	24	17	17	10	10	10		
A1_9	ADC1 输入 9	A	25	18	18	11	11	11		
A1_10	ADC1 输入 10	A	20	13	13	6	6	6	6	6
A1_11	ADC1 输入 11	A	38	31	34	23	23	25		
A1_12	ADC1 输入 12	A	41	34	37	26	26	28	18	19
A1_13	ADC1 输入 13	A	34	27	30	19	19	21	13	13
A1_14	ADC1 输入 14	A	65	50		42	33		25	24
A1_15	ADC1 输入 15	A	69	54	54	46	37	36	29	28
A1_16	ADC1 输入 16	A	56	41	41	33				
A1_17	ADC1 输入 17	A	33	26	29	18	18	20	12	12
A1_18	ADC1 输入 18	A	89	69	67	56	42	41	30	30
A1_19	ADC1 输入 19	A	90	70	68	57	43	42	31	31
A1_21	ADC1 输入 21	A	70	55	55	47				
A1_22	ADC1 输入 22	A	71	56	56	48				
A1_23	ADC1 输入 23	A	54	39	39	31				
A1_24	ADC1 输入 24	A	57	42	42	34				
A1_25	ADC1 输入 25	A	58	43	43	35				
A1_26	ADC1 输入 26	A	72	57	57	49				
A1_27	ADC1 输入 27	A	73	58	58					
A1_28	ADC1 输入 28	A	74	59	59					
A1_29	ADC1 输入 29	A	75	60	60					
A1_30	ADC1 输入 30	A	76	61	61					

表 5-4. ADC2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
A2_1	ADC2 输入 1	A	40	33	36	25	25	27	17	18
A2_2	ADC2 输入 2	A	55	40	40	32				
A2_3	ADC2 输入 3	A	59	44	44	36				
A2_4	ADC2 输入 4	A	53	38	38	30				
A2_5	ADC2 输入 5	A	67	52	52	44	35	34	27	26
A2_6	ADC2 输入 6	A	54	39	39	31				
A2_7	ADC2 输入 7	A	72	57	57	49				
A2_8	ADC2 输入 8	A	73	58	58					
A2_9	ADC2 输入 9	A	74	59	59					
A2_10	ADC2 输入 10	A	75	60	60					
A2_11	ADC2 输入 11	A	76	61	61					
A2_12	ADC2 输入 12	A	39	32	35	24	24	26	16	17
A2_14	ADC2 输入 14	A	56	41	41	33				
A2_15	ADC2 输入 15	A	57	42	42	34				
A2_16	ADC2 输入 16	A	58	43	43	35				
A2_17	ADC2 输入 17	A	62	47	47	39	30	29	22	22
A2_18	ADC2 输入 18	A	33	26	29	18	18	20	12	12
A2_19	ADC2 输入 19	A	34	27	30	19	19	21	13	13
A2_21	ADC2 输入 21	A	32	25	26	17	17	17	11	11
A2_22	ADC2 输入 22	A	36	29	32	21	21	23	15	15
A2_23	ADC2 输入 23	A	37	30	33	22	22	24		16
A2_24	ADC2 输入 24	A	38	31	34	23	23	25		
A2_25	ADC2 输入 25	A	29	22	25	14	14	16	10	10
A2_26	ADC2 输入 26	A	35	28	31	20	20	22	14	14
A2_27	ADC2 输入 27	A	68	53	53	45	36	35	28	27
A2_28	ADC2 输入 28	A	69	54	54	46	37	36	29	28
A2_29	ADC2 输入 29	A	77	62	62					
A2_30	ADC2 输入 30	A	66	51	51	43	34	33	26	25

表 5-5. ADCCAL 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ADCCAL_ADCINCAL0	ADC 校准输入 0	A	35	28	31	20	20	22	14	14

表 5-6. ANALOG 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN0	A0_10 HFCLKIN X1	A	19	12	12	5	5	5	5	5
ANALOG_AIN1	A1_10 CMP2_HN0 X2	A	20	13	13	6	6	6	6	6
ANALOG_AIN2	A0_6 A1_6 CMP2_HN1	A	22	15	15	8	8	8		
ANALOG_AIN3	A0_7 A1_7 CMP2_HP1_LP1	A	23	16	16	9	9	9		
ANALOG_AIN4	A0_8 A1_8	A	24	17	17	10	10	10		
ANALOG_AIN5	A0_9 A1_9 PGA2_P1 PGA0_P0 PGA1_P0	A	25	18	18	11	11	11		
ANALOG_AIN6	A0_1 A1_1 CMP0_HN0 CMP2_HP0_LP0	A	27	20	23	12	12	14	8	8
ANALOG_AIN7	A0_2 A1_2 CMP0_HP1_LP1 PGA0_P1 PGA1_M0 PGA2_P2	A	28	21	24	13	13	15	9	9
ANALOG_AIN8	A0_3 A2_25 CMP1_HN0 PGA0_OUT	A	29	22	25	14	14	16	10	10

表 5-6. ANALOG 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN9	A0_4 A2_21 CMP1_HP0_LP0 PGA0_M0 PGA0_P2 PGA2_M0	A	32	25	26	17	17	17	11	11
ANALOG_AIN10	A1_17 A2_18 CMP2_DACL CMP0_HN1 TESTANA0	A	33	26	29	18	18	20	12	12
ANALOG_AIN11	A1_13 A2_19 CMP1_HN1 PGA1_M1 TESTANA1	A	34	27	30	19	19	21	13	13
ANALOG_AIN12	A0_17 A1_3 A2_26 CMP3_DACL PGA1_OUT ADCINCAL0	A	35	28	31	20	20	22	14	14
ANALOG_AIN13	A1_4 A2_22 CMP1_HP1_LP1 PGA0_P3 PGA1_P1	A	36	29	32	21	21	23	15	15
ANALOG_AIN14	A1_5 A2_23	A	37	30	33	22	22	24		16
ANALOG_AIN15	A1_11 A2_24 PGA0_M1 PGA1_M2	A	38	31	34	23	23	25		
ANALOG_AIN16	A0_15 A2_12 CMP3_HP1_LP1 PGA1_P2 PGA2_P3	A	39	32	35	24	24	26	16	17
ANALOG_AIN17	A0_12 A2_1 CMP0_HP0_LP0 PGA1_M3 PGA2_OUT	A	40	33	36	25	25	27	17	18
ANALOG_AIN18	A1_12 CMP3_HN0_LN0 PGA2_M1	A	41	34	37	26	26	28	18	19

表 5-6. ANALOG 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN19	A2_4 CMP3_HP0_LP0	A	53	38	38	30				
ANALOG_AIN20	A0_23 A1_23 A2_6 CMP3_HN1_LN1	A	54	39	39	31				
ANALOG_AIN21	A2_2 CMP3_HP2_LP2	A	55	40	40	32				
ANALOG_AIN22	A0_16 A1_16 A2_14	A	56	41	41	33				
ANALOG_AIN23	A0_24 A1_24 A2_15	A	57	42	42	34				
ANALOG_AIN24	A0_25 A1_25 A2_16	A	58	43	43	35				
ANALOG_AIN25	A2_3	A	59	44	44	36				
ANALOG_AIN26	A0_18	A	60	45	45	37				
ANALOG_AIN27	A0_19 CMP3_HP3_LP3	A	61	46	46	38				
ANALOG_AIN28	A2_17 CMP0_LN1 PGA2_M2 PGA0_M2	A	62	47	47	39	30	29	22	22
ANALOG_AIN29	A0_14 A1_14 CMP1_HP2_LP2 PGA0_P4 PGA2_P0	A	65	50		42	33		25	24
ANALOG_AIN30	A0_11 A2_30 CMP2_LN1 PGA1_P3 PGA0_P7	A	66	51	51	43	34	33	26	25
ANALOG_AIN31	A2_5 CMP0_HP2_LP2 PGA0_P5 PGA1_P4 PGA2_P4	A	67	52	52	44	35	34	27	26
ANALOG_AIN32	A0_5 A2_27 CMP2_HP3_LP3 PGA1_P5 PGA2_P5	A	68	53	53	45	36	35	28	27

表 5-6. ANALOG 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
ANALOG_AIN33	A1_15 A2_28 CMP1_LN1 PGA2_M3	A	69	54	54	46	37	36	29	28
ANALOG_AIN34	A0_21 A1_21 PGA0_M3	A	70	55	55	47				
ANALOG_AIN35	A0_22 A1_22 PGA1_P6 PGA2_P7	A	71	56	56	48				
ANALOG_AIN36	A0_26 A1_26 A2_7 CMP1_LN0	A	72	57	57	49				
ANALOG_AIN37	A0_27 A1_27 A2_8 CMP1_HP3_LP3 PGA0_P6 PGA1_P8 PGA2_P8	A	73	58	58					
ANALOG_AIN38	A0_28 A1_28 A2_9 CMP0_HP3_LP3 PGA2_P6 PGA0_P8	A	74	59	59					
ANALOG_AIN39	A0_29 A1_29 A2_10 CMP0_LN0	A	75	60	60					
ANALOG_AIN40	A0_30 A1_30 A2_11 CMP2_HP2_LP2 PGA1_P7	A	76	61	61					
ANALOG_AIN41	A2_29 CMP2_LN0	A	77	62	62					
ANALOG_AIN42	A1_18	A	89	69	67	56	42	41	30	30
ANALOG_AIN43	A1_19	A	90	70	68	57	43	42	31	31

表 5-7. CMP0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP0_HN0	CMPSS0 高电平比较器负输入 0	A	27	20	23	12	12	14	8	8
CMP0_HN1	CMPSS0 高电平比较器负输入 1	A	33	26	29	18	18	20	12	12
CMP0_HP0_LP0	CMPSS0 高/低电平比较器正输入 0	A	40	33	36	25	25	27	17	18
CMP0_HP1_LP1	CMPSS0 高/低电平比较器正输入 1	A	28	21	24	13	13	15	9	9
CMP0_HP2_LP2	CMPSS0 高/低电平比较器正输入 2	A	67	52	52	44	35	34	27	26
CMP0_HP3_LP3	CMPSS0 高/低电平比较器正输入 3	A	74	59	59					
CMP0_LN0	CMPSS0 低电平比较器负输入 0	A	75	60	60					
CMP0_LN1	CMPSS0 低电平比较器负输入 1	A	62	47	47	39	30	29	22	22

表 5-8. CMP1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP1_HN0	CMPSS1 高电平比较器负输入 0	A	29	22	25	14	14	16	10	10
CMP1_HN1	CMPSS1 高电平比较器负输入 1	A	34	27	30	19	19	21	13	13
CMP1_HP0_LP0	CMPSS1 高/低电平比较器正输入 0	A	32	25	26	17	17	17	11	11
CMP1_HP1_LP1	CMPSS1 高/低电平比较器正输入 1	A	36	29	32	21	21	23	15	15
CMP1_HP2_LP2	CMPSS1 高/低电平比较器正输入 2	A	65	50		42	33		25	24
CMP1_HP3_LP3	CMPSS1 高/低电平比较器正输入 3	A	73	58	58					
CMP1_LN0	CMPSS1 低电平比较器负输入 0	A	72	57	57	49				
CMP1_LN1	CMPSS1 低电平比较器负输入 1	A	69	54	54	46	37	36	29	28

表 5-9. CMP2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP2_DACL	CMPSS2 缓冲 DACL 输出	A	33	26	29	18	18	20	12	12
CMP2_HN0	CMPSS2 高电平比较器负输入 0	A	20	13	13	6	6	6	6	6
CMP2_HN1	CMPSS2 高电平比较器负输入 1	A	22	15	15	8	8	8		
CMP2_HP0_LP0	CMPSS2 高/低电平比较器正输入 0	A	27	20	23	12	12	14	8	8
CMP2_HP1_LP1	CMPSS2 高/低电平比较器正输入 1	A	23	16	16	9	9	9		
CMP2_HP2_LP2	CMPSS2 高/低电平比较器正输入 2	A	76	61	61					
CMP2_HP3_LP3	CMPSS2 高/低电平比较器正输入 3	A	68	53	53	45	36	35	28	27
CMP2_LN0	CMPSS2 低电平比较器负输入 0	A	77	62	62					

表 5-9. CMP2 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP2_LN1	CMPSS2 低电平比较器负输入 1	A	66	51	51	43	34	33	26	25

表 5-10. CMP3 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
CMP3_DACL	CMPSS3 缓冲 DACL 输出	A	35	28	31	20	20	22	14	14
CMP3_HN0_LN0	CMPSS3 高/低电平比较器负输入 0	A	41	34	37	26	26	28	18	19
CMP3_HN1_LN1	CMPSS3 高/低电平比较器负输入 1	A	54	39	39	31				
CMP3_HP0_LP0	CMPSS3 高/低电平比较器正输入 0	A	53	38	38	30				
CMP3_HP1_LP1	CMPSS3 高/低电平比较器正输入 1	A	39	32	35	24	24	26	16	17
CMP3_HP2_LP2	CMPSS3 高/低电平比较器正输入 2	A	55	40	40	32				
CMP3_HP3_LP3	CMPSS3 高/低电平比较器正输入 3	A	61	46	46	38				

表 5-11. DEBUG 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
DEBUG_JTCK_SWCLK	JTAG 测试时钟/串行线路调试时钟	IO	98	77	76	64	50	49	38	37
DEBUG_JTDI	JTAG 测试数据输入	I	99	78	77	65	51	50	39	38
DEBUG_JTDO_SWO	JTAG 测试数据输出/串行线路调试输出	O	118	90	89	72	56	55	40	41
DEBUG_TMS_SWDIO	JTAG 测试模式选择/串行线路调试输入-输出	IO	96	76	72	63	49	46	37	36

表 5-12. EPIO 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
EPIO_S0	外部外设接口信号 0	IO	18、76	11、61	61					
EPIO_S1	外部外设接口信号 1	IO	15、77	62	62					
EPIO_S2	外部外设接口信号 2	IO	108、26	19、82	81	69				
EPIO_S3	外部外设接口信号 3	IO	10、109	83	82	70				
EPIO_S4	外部外设接口信号 4	IO	11、53	38	38	30				
EPIO_S5	外部外设接口信号 5	IO	14、54	39	39	31				
EPIO_S6	外部外设接口信号 6	IO	49、55	40	40	32				
EPIO_S7	外部外设接口信号 7	IO	50、56	41	41	33				

表 5-12. EPIO 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
EPIO_S8	外部外设接口信号 8	IO	51、57	42	42	34				
EPIO_S9	外部外设接口信号 9	IO	52、58	43	43	35				
EPIO_S10	外部外设接口信号 10	IO	59	44	44	36				
EPIO_S11	外部外设接口信号 11	IO	60	45	45	37				
EPIO_S12	外部外设接口信号 12	IO	61	46	46	38				
EPIO_S13	外部外设接口信号 13	IO	70	55	55	47				
EPIO_S14	外部外设接口信号 14	IO	71	56	56	48				
EPIO_S15	外部外设接口信号 15	IO	72	57	57	49				
EPIO_S16	外部外设接口信号 16	IO	73	58	58					
EPIO_S17	外部外设接口信号 17	IO	74	59	59					
EPIO_S18	外部外设接口信号 18	IO	75	60	60					
EPIO_S19	外部外设接口信号 19	IO	2	2	2					
EPIO_S20	外部外设接口信号 20	IO	3	3	3					
EPIO_S21	外部外设接口信号 21	IO	4	4	4					
EPIO_S22	外部外设接口信号 22	IO	5	5	5					
EPIO_S23	外部外设接口信号 23	IO	1	1	1					
EPIO_S24	外部外设接口信号 24	IO	125、16	97	97					
EPIO_S25	外部外设接口信号 25	IO	126、17	10、98	98					
EPIO_S26	外部外设接口信号 26 (芯片选择 0)	IO	116、59	44、88	44、87	36				
EPIO_S27	外部外设接口信号 27 (芯片选择 1)	IO	102、107	81	80	68	54	53		
EPIO_S28	外部外设接口信号 28 (读取/输出使能)	IO	113	85	84					
EPIO_S29	外部外设接口信号 29 (写入使能)	IO	114	86	85					
EPIO_S30	外部外设接口信号 30 (地址锁存使能)	IO	121	93	92	75	59	58	43	44
EPIO_S31	外部外设接口信号 31 (时钟)	IO	112	84	83	71	55	54		
EPIO_S32	外部外设接口信号 32 (输入就绪/ nWAIT)	IO	115	87	86					
EPIO_S33	外部外设接口信号 33 (芯片选择 3)	IO	48、62	47	47	39	30	29	22	22
EPIO_S34	外部外设接口信号 34 (芯片选择 2)	IO	106、66	51	51	43	34	33	26	25
EPIO_S35	外部外设接口信号 35 (配置寄存器使能)	IO	105、67	52	52	44	35	34	27	26

表 5-13. GPIO 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO00	通用输入/输出 0 (Wakeup0)	IO	27	20	23	12	12	14	8	8
GPIO01	通用输入/输出 1	IO	28	21	24	13	13	15	9	9
GPIO02	通用输入/输出 2 (Wakeup3)	IO	29	22	25	14	14	16	10	10
GPIO03	通用输入/输出 3	IO	32	25	26	17	17	17	11	11
GPIO04	通用输入/输出 4	IO	33	26	29	18	18	20	12	12
GPIO05	通用输入/输出 5	IO	34	27	30	19	19	21	13	13
GPIO06	通用输入/输出 6	IO	35	28	31	20	20	22	14	14
GPIO07	通用输入/输出 7	IO	36	29	32	21	21	23	15	15
GPIO08	通用输入/输出 8	IO	89	69	67	56	42	41	30	30
GPIO09	通用输入/输出 9	IO	90	70	68	57	43	42	31	31
GPIO10	通用输入/输出 10	IO	91	71	69	58	44	43	32	32
GPIO11	通用输入/输出 11	IO	92	72	70	59	45	44	33	33
GPIO12	通用输入/输出 12	IO	93	73	71	60	46	45	34	34
GPIO13	通用输入/输出 13	IO	96	76	72	63	49	46	37	36
GPIO14	通用输入/输出 14	IO	98	77	76	64	50	49	38	37
GPIO15	通用输入/输出 15	IO	99	78	77	65	51	50	39	38
GPIO16	通用输入/输出 16	IO	39	32	35	24	24	26	16	17
GPIO17	通用输入/输出 17	IO	40	33	36	25	25	27	17	18
GPIO18	通用输入/输出 18	IO	41	34	37	26	26	28	18	19
GPIO19	通用输入/输出 19	IO	118	90	89	72	56	55	40	41
GPIO100	通用输入/输出 100	IO	86							
GPIO101	通用输入/输出 101	IO	103							
GPIO102	通用输入/输出 102	IO	104							
GPIO103	通用输入/输出 103	IO	105							
GPIO104	通用输入/输出 104	IO	106							
GPIO105	通用输入/输出 105	IO	107							
GPIO107	通用输入/输出 107	IO			94			60		
GPIO20	通用输入/输出 20	IO	119	91	90	73	57	56	41	42
GPIO21	通用输入/输出 21	IO	120	92	91	74	58	57	42	43
GPIO22	通用输入/输出 22	IO	121	93	92	75	59	58	43	44
GPIO23	通用输入/输出 23	IO	122	94	93	76	60	59	44	45
GPIO24	通用输入/输出 24	IO	123	95	95	77	61	61	45	46

表 5-13. GPIO 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO25	通用输入/输出 25	IO	124	96	96	78	62	62	46	47
GPIO26	通用输入/输出 26	IO	62	47	47	39	30	29	22	22
GPIO27	通用输入/输出 27	IO	65	50		42	33		25	24
GPIO28	通用输入/输出 28	IO	66	51	51	43	34	33	26	25
GPIO29	通用输入/输出 29	IO	67	52	52	44	35	34	27	26
GPIO30	通用输入/输出 30	IO	68	53	53	45	36	35	28	27
GPIO31	通用输入/输出 31	IO	69	54	54	46	37	36	29	28
GPIO32	通用输入/输出 32	IO	22	15	15	8	8	8		
GPIO33	通用输入/输出 33 (Wakeup5)	IO	23	16	16	9	9	9		
GPIO34	通用输入/输出 34	IO	24	17	17	10	10	10		
GPIO35	通用输入/输出 35	IO	25	18	18	11	11	11		
GPIO36	通用输入/输出 36	IO	37	30	33	22	22	24		16
GPIO37	通用输入/输出 37 (Wakeup4)	IO	38	31	34	23	23	25		
GPIO38	通用输入/输出 38	IO	80	65	63	52	38	37		29
GPIO39	通用输入/输出 39	IO	81	66	64	53	39	38		
GPIO40	通用输入/输出 40	IO	87	67	65	54	40	39		
GPIO41	通用输入/输出 41	IO	88	68	66	55	41	40		
GPIO42	通用输入/输出 42	IO	100	79	78	66	52	51		39
GPIO43	通用输入/输出 43	IO	101	80	79	67	53	52		40
GPIO44	通用输入/输出 44	IO	102	81	80	68	54	53		
GPIO45	通用输入/输出 45 (Wakeup1)	IO	7	7	7	2	2	2	2	2
GPIO46	通用输入/输出 46	IO	8	8	8	3	3	3	3	3
GPIO47	通用输入/输出 47	IO	9	9	9	4	4	4	4	4
GPIO48	通用输入/输出 48	IO	108	82	81	69				
GPIO49	通用输入/输出 49	IO	109	83	82	70				
GPIO50	通用输入/输出 50 (Wakeup6)	IO	112	84	83	71	55	54		
GPIO51	通用输入/输出 51 (Wakeup7)	IO	113	85	84					
GPIO52	通用输入/输出 52	IO	114	86	85					
GPIO53	通用输入/输出 53	IO	115	87	86					
GPIO54	通用输入/输出 54	IO	116	88	87					
GPIO55	通用输入/输出 55	IO	117	89	88					
GPIO56	通用输入/输出 56	IO	70	55	55	47				

表 5-13. GPIO 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO57	通用输入/输出 57	IO	71	56	56	48				
GPIO58	通用输入/输出 58	IO	72	57	57	49				
GPIO59	通用输入/输出 59	IO	73	58	58					
GPIO60	通用输入/输出 60	IO	74	59	59					
GPIO61	通用输入/输出 61	IO	75	60	60					
GPIO62	通用输入/输出 62	IO	76	61	61					
GPIO63	通用输入/输出 63	IO	77	62	62					
GPIO64	通用输入/输出 64	IO	125	97	97					
GPIO65	通用输入/输出 65	IO	126	98	98					
GPIO66	通用输入/输出 66	IO	1	1	1					
GPIO67	通用输入/输出 67	IO	2	2	2					
GPIO68	通用输入/输出 68	IO	3	3	3					
GPIO69	通用输入/输出 69	IO	4	4	4					
GPIO70	通用输入/输出 70 (Wakeup2)	IO	5	5	5					
GPIO71	通用输入/输出 71	IO	53	38	38	30				
GPIO72	通用输入/输出 72	IO	54	39	39	31				
GPIO73	通用输入/输出 73	IO	55	40	40	32				
GPIO74	通用输入/输出 74	IO	56	41	41	33				
GPIO75	通用输入/输出 75	IO	57	42	42	34				
GPIO76	通用输入/输出 76	IO	58	43	43	35				
GPIO77	通用输入/输出 77	IO	59	44	44	36				
GPIO78	通用输入/输出 78	IO	60	45	45	37				
GPIO79	通用输入/输出 79	IO	61	46	46	38				
GPIO80	通用输入/输出 80	IO	19	12	12	5	5	5	5	5
GPIO81	通用输入/输出 81	IO	20	13	13	6	6	6	6	6
GPIO82	通用输入/输出 82	IO	26	19						
GPIO83	通用输入/输出 83	IO	10							
GPIO84	通用输入/输出 84	IO	11							
GPIO85	通用输入/输出 85	IO	14							
GPIO86	通用输入/输出 86	IO	97		73					
GPIO87	通用输入/输出 87	IO	15							
GPIO88	通用输入/输出 88	IO	16							

表 5-13. GPIO 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
GPIO89	通用输入/输出 89	IO	17	10						
GPIO90	通用输入/输出 90	IO	18	11						
GPIO91	通用输入/输出 91	IO	48							
GPIO92	通用输入/输出 92	IO	49							
GPIO93	通用输入/输出 93	IO	50							
GPIO94	通用输入/输出 94	IO	51							
GPIO95	通用输入/输出 95	IO	52							
GPIO96	通用输入/输出 96	IO	82							
GPIO97	通用输入/输出 97	IO	83							
GPIO98	通用输入/输出 98	IO	84							
GPIO99	通用输入/输出 99	IO	85							

表 5-14. GROUND 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
VSS	数字接地	GND	110、12、127、46、63、78、94	48、63、74、99	10、19、49、74、99	40、50、61、79	31、47、63	31、47、63	23、35、47	PAD
VSSA	模拟接地	AGND	30	23	27	15	15	18	19	PAD

表 5-15. MCAN0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCAN0_RX	CAN 接收 (RX) 信号	I	109、118、120、123、37、66、8、92、99	30、51、72、78、8、83、90、92、95	33、51、70、77、8、82、89、91、95	22、3、43、59、65、70、72、74、77	22、3、34、45、51、56、58、61	24、3、33、44、50、55、57、61	26、3、33、39、40、42、45	16、25、3、33、38、41、43、46
MCAN0_TX	CAN 发送 (TX) 信号	O	108、119、121、124、38、67、89、9、93	31、52、69、73、82、9、91、93、96	34、52、67、71、81、9、90、92、96	23、4、44、56、60、69、73、75、78	23、35、4、42、46、57、59、62	25、34、4、41、45、56、58、62	27、30、34、4、41、43、46	26、30、34、4、42、44、47

表 5-16. MCPWM0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM0_1A	MCPWM0 输出 1A	O	22、25、55、60、61、89、92	15、18、40、45、46、69、72	15、18、40、45、46、67、70	11、32、37、38、56、59、8	11、42、45、8	11、41、44、8	30、33	30、33
MCPWM0_1B	MCPWM0 输出 1B	O	36、38、54、56、60、67、7、92、93	29、31、39、41、45、52、7、72、73	32、34、39、41、45、52、7、70、71	2、21、23、31、33、37、44、59、60	2、21、23、35、45、46	2、23、25、34、44、45	15、2、27、33、34	15、2、26、33、34
MCPWM0_2A	MCPWM0 输出 2A	O	23、57、90	16、42、70	16、42、68	34、57、9	43、9	42、9	31	31
MCPWM0_2B	MCPWM0 输出 2B	O	39、54、56、68、93	32、39、41、53、73	35、39、41、53、71	24、31、33、45、60	24、36、46	26、35、45	16、28、34	17、27、34
MCPWM0_3A	MCPWM0 输出 3A	O	24、59、91	17、44、71	17、44、69	10、36、58	10、44	10、43	32	32
MCPWM0_3B	MCPWM0 输出 3B	O	124、19、40、55、58、69	12、33、40、43、54、96	12、36、40、43、54、96	25、32、35、46、5、78	25、37、5、62	27、36、5、62	17、29、46、5	18、28、47、5

表 5-17. MCPWM1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM1_1A	MCPWM1 输出 1A	O	109、121、80、88、99	65、68、78、83、93	63、66、77、82、92	52、55、65、70、75	38、41、51、59	37、40、50、58	39、43	29、38、44
MCPWM1_1B	MCPWM1 输出 1B	O	100、108、118、36、7	29、7、79、82、90	32、7、78、81、89	2、21、66、69、72	2、21、52、56	2、23、51、55	15、2、40	15、2、39、41
MCPWM1_2A	MCPWM1 输出 2A	O	123、81、98	66、77、95	64、76、95	53、64、77	39、50、61	38、49、61	38、45	37、46
MCPWM1_2B	MCPWM1 输出 2B	O	101、119、39	32、80、91	35、79、90	24、67、73	24、53、57	26、52、56	16、41	17、40、42
MCPWM1_3A	MCPWM1 输出 3A	O	124、87	67、96	65、96	54、78	40、62	39、62	46	47
MCPWM1_3B	MCPWM1 输出 3B	O	102、120、40	33、81、92	36、80、91	25、68、74	25、54、58	27、53、57	17、42	18、43

表 5-18. MCPWM2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM2_1A	MCPWM2 输出 1A	O	1、10、126、41、49、52	1、34、98	1、37、98	26	26	28	18	19
MCPWM2_1B	MCPWM2 输出 1B	O	11、125、3、34、40、82、85	27、3、33、97	3、30、36、97	19、25	19、25	21、27	13、17	13、18
MCPWM2_2A	MCPWM2 输出 2A	O	121、15、2、24、50、74、92	17、2、59、72、93	17、2、59、70、92	10、59、75	10、45、59	10、44、58	33、43	33、44

表 5-18. MCPWM2 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM2_2B	MCPWM2 输出 2B	O	122、14、4、75、83、93	4、60、73、94	4、60、71、93	60、76	46、60	45、59	34、44	34、45
MCPWM2_3A	MCPWM2 输出 3A	O	123、26、51、76、87、96	19、61、67、76、95	61、65、72、95	54、63、77	40、49、61	39、46、61	37、45	36、46
MCPWM2_3B	MCPWM2 输出 3B	O	124、5、77、84、97	5、62、96	5、62、73、96	78	62	62	46	47

表 5-19. MCPWM3 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM3_1A	MCPWM3 输出 1A	O	1、10、106、119、123、125、126、17、27、29、35、41、49、52、68、82、87、89、93、97、99	1、10、20、22、28、34、53、67、69、73、78、91、95、97、98	1、23、25、31、37、53、65、67、71、73、77、90、95、97、98	12、14、20、26、45、54、56、60、65、73、77	12、14、20、26、36、40、42、46、51、57、61	14、16、22、28、35、39、41、45、50、56、61	10、14、18、28、30、34、39、41、45、8	10、14、19、27、30、34、38、42、46、8
MCPWM3_1B	MCPWM3 输出 1B	O	102、107、11、121、125、15、16、28、29、3、34、40、69、7、82、83、85、88、90、96	21、22、27、3、33、54、68、7、70、76、81、93、97	24、25、3、30、36、54、66、68、7、72、80、92、97	13、14、19、2、25、46、55、57、63、68、75	13、14、19、2、25、37、41、43、49、54、59	15、16、2、21、27、36、40、42、46、53、58	10、13、17、2、29、31、37、43、9	10、13、18、2、28、31、36、44、9
MCPWM3_2A	MCPWM3 输出 2A	O	109、121、15、16、18、2、24、28、32、50、54、69、74、84、91	11、17、2、21、25、39、54、59、71、83、93	17、2、24、26、39、54、59、69、82、92	10、13、17、31、46、58、70、75	10、13、17、37、44、59	10、15、17、36、43、58	11、29、32、43、9	11、28、32、44、9
MCPWM3_2B	MCPWM3 输出 2B	O	100、108、122、14、17、19、32、4、55、75、83、85、92、93	10、12、25、4、40、60、72、73、79、82、94	12、26、4、40、60、70、71、78、81、93	17、32、5、59、60、66、69、76	17、45、46、5、52、60	17、44、45、5、51、59	11、33、34、44、5	11、33、34、39、45、5

表 5-19. MCPWM3 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM3_3A	MCPWM3 输出 3A	O	117、120、123、124、126、23、26、29、35、36、51、57、62、66、76、80、86、87、90、96、98	16、19、22、28、29、42、47、51、61、65、67、70、76、77、89、92、95、96、98	16、25、31、32、42、47、51、61、63、65、68、72、76、88、91、95、96、98	14、20、21、34、39、43、52、54、57、63、64、74、77、78、9	14、20、21、30、34、38、40、43、49、50、58、61、62、9	16、22、23、29、33、37、39、42、46、49、57、61、62、9	10、14、15、22、26、31、37、38、42、45、46	10、14、15、22、25、29、31、36、37、43、46、47
MCPWM3_3B	MCPWM3 输出 3A	O	116、121、122、124、32、36、39、5、56、65、67、68、77、81、84、87、88、91、93、97	25、29、32、41、5、50、52、53、62、66、67、68、71、73、88、93、94、96	26、32、35、41、5、52、53、62、64、65、66、69、71、73、87、92、93、96	17、21、24、33、42、44、45、53、54、55、58、60、75、76、78	17、21、24、33、35、36、39、40、41、44、46、59、60、62	17、23、26、34、35、38、39、40、43、45、58、59、62	11、15、16、25、27、28、32、34、43、44、46	11、15、17、24、26、27、32、34、44、45、47

表 5-20. MCPWM4 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM4_1A	MCPWM4 输出 1A	O	113、124、126、22、25、27、3、34、36、39、55、60、61、66、68、86、89、92	15、18、20、27、29、3、32、40、45、46、51、53、69、72、85、96、98	15、18、23、3、30、32、35、40、45、46、51、53、67、70、84、96、98	11、12、19、21、24、32、37、38、43、45、56、59、78、8	11、12、19、21、24、34、36、42、45、62、8	11、14、21、23、26、33、35、41、44、62、8	13、15、16、26、28、30、33、46、8	13、15、17、25、27、30、33、47、8
MCPWM4_1B	MCPWM4 输出 1B	O	102、114、118、120、122、28、36、38、4、40、54、60、67、69、92、93	21、29、31、33、39、4、45、52、54、72、73、81、86、90、92、94	24、32、34、36、39、4、45、52、54、70、71、80、85、89、91、93	13、21、23、25、31、37、44、46、59、60、68、72、74、76	13、21、23、25、35、37、45、46、54、56、58、60	15、23、25、27、34、36、44、45、53、55、57、59	15、17、27、29、33、34、40、42、44、9	15、18、26、28、33、34、41、43、45、9

表 5-20. MCPWM4 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
MCPWM4_2A	MCPWM4 输出 2A	O	106、117、119、121、123、125、15、17、2、23、24、27、29、35、41、50、57、62、68、74、80、82、87、88、89、90、92、93、97、99	10、16、17、2、20、22、28、34、42、47、53、59、65、67、68、69、70、72、73、78、89、91、93、95、97	16、17、2、23、25、31、37、42、47、53、59、63、65、66、67、68、70、71、73、77、88、90、92、95、97	10、12、14、20、26、34、39、45、52、54、55、56、57、59、60、65、73、75、77、9	10、12、14、20、26、30、36、38、40、41、42、43、45、46、51、57、59、61、9	10、14、16、22、28、29、35、37、39、40、41、42、44、45、50、56、58、61、9	10、14、18、22、28、30、31、33、34、39、41、43、45、8	10、14、19、22、27、29、30、31、33、34、38、42、44、46、8
MCPWM4_2B	MCPWM4 输出 2B	O	102、107、116、118、121、122、14、28、29、32、36、39、4、56、65、68、69、7、75、83、88、90、91、93、96	21、22、25、29、32、4、41、50、53、54、60、68、7、70、71、73、76、81、88、90、93、94	24、25、26、32、35、4、41、53、54、60、66、68、69、7、71、72、80、87、89、92、93	13、14、17、2、21、24、33、42、45、46、55、57、58、60、63、68、72、75、76	13、14、17、2、21、24、33、36、37、41、43、44、46、49、54、56、59、60	15、16、17、2、23、26、35、36、40、42、43、45、46、53、55、58、59	10、11、15、16、2、25、28、29、31、32、34、37、40、43、44、9	10、11、15、17、2、24、27、28、31、32、34、36、41、44、45、9
MCPWM4_3A	MCPWM4 输出 3A	O	1、117、119、120、123、124、24、26、29、36、51、59、62、76、81、86、87、91、96	1、17、19、22、29、44、47、61、66、67、71、76、89、91、92、95、96	1、17、25、32、44、47、61、64、65、69、72、88、90、91、95、96	10、14、21、36、39、53、54、58、63、73、74、77、78	10、14、21、30、39、40、44、49、57、58、61、62	10、16、23、29、38、39、43、46、56、57、61、62	10、15、22、32、37、41、42、45、46	10、15、22、32、36、42、43、46、47
MCPWM4_3B	MCPWM4 输出 3B	O	116、119、120、121、122、124、19、2、33、39、40、58、67、69、77、80、84、87、97	12、2、26、32、33、43、52、54、62、65、67、88、91、92、93、94、96	12、2、29、35、36、43、52、54、62、63、65、73、87、90、91、92、93、96	18、24、25、35、44、46、5、52、54、73、74、75、76、78	18、24、25、35、37、38、40、5、57、58、59、60、62	20、26、27、34、36、37、39、5、56、57、58、59、62	12、16、17、27、29、41、42、43、44、46、5	12、17、18、26、28、29、42、43、44、45、47、5

表 5-21. NC 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
NC	无连接	NC			48			30		

表 5-22. OUTPUTXBAR 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
OUTPUTXBAR1	输出 X-BAR 输出 (组 1)	O	1、107、117、125、18、36、39、53、61、76、8、86、99	1、11、29、32、38、46、61、78、8、89、97	1、32、35、38、46、61、77、8、88、97	21、24、3、30、38、65	21、24、3、51	23、26、3、50	15、16、3、39	15、17、3、38
OUTPUTXBAR2	输出 X-BAR 输出 (组 2)	O	100、108、118、126、19、2、37、40、54、62、69、77、87、9、97	12、2、30、33、39、47、54、62、67、79、82、9、90、98	12、2、33、36、39、47、54、62、65、73、78、81、89、9、98	22、25、31、39、4、46、5、54、66、69、72	22、25、30、37、4、40、5、52、56	24、27、29、36、39、4、5、51、55	17、22、29、4、40、5	16、18、22、28、39、4、41、5
OUTPUTXBAR3	输出 X-BAR 输出 (组 3)	O	10、101、109、119、20、3、38、41、55、65、70、80、88、89	13、3、31、34、40、50、55、65、68、69、80、83、91	13、3、34、37、40、55、63、66、67、79、82、90	23、26、32、42、47、52、55、56、6、67、70、73	23、26、33、38、41、42、53、57、6	25、28、37、40、41、52、56、6	18、25、30、41、6	19、24、29、30、40、42、6
OUTPUTXBAR4	输出 X-BAR 输出 (组 4)	O	102、11、112、120、28、4、48、56、66、71、81、90	21、4、41、51、56、66、70、81、84、92	24、4、41、51、56、64、68、80、83、91	13、33、43、48、53、57、68、71、74	13、34、39、43、54、55、58	15、33、38、42、53、54、57	26、31、42、9	25、31、43、9
OUTPUTXBAR5	输出 X-BAR 输出 (组 5)	O	103、113、121、14、22、29、49、5、57、67、72、82、92	15、22、42、5、52、57、72、85、93	15、25、42、5、52、57、70、84、92	14、34、44、49、59、75、8	14、35、45、59、8	16、34、44、58、8	10、27、33、43	10、26、33、44
OUTPUTXBAR6	输出 X-BAR 输出 (组 6)	O	104、114、122、15、23、32、33、50、58、68、7、73、83、93	16、25、26、43、53、58、7、73、86、94	16、26、29、43、53、58、7、71、85、93	17、18、2、35、45、60、76、9	17、18、2、36、46、60、9	17、2、20、35、45、59、9	11、12、2、28、34、44	11、12、2、27、34、45
OUTPUTXBAR7	输出 X-BAR 输出 (组 7)	O	105、115、123、124、16、24、26、34、51、59、74、84、96	17、19、27、44、59、76、87、95、96	17、30、44、59、72、86、95、96	10、19、36、63、77、78	10、19、49、61、62	10、21、46、61、62	13、37、45、46	13、36、46、47
OUTPUTXBAR8	输出 X-BAR 输出 (组 8)	O	106、116、17、25、27、35、52、60、75、85、91、98	10、18、20、28、45、60、71、77、88	18、23、31、45、60、69、76、87、94	11、12、20、37、58、64	11、12、20、44、50	11、14、22、43、49、60	14、32、38、8	14、32、37、8

表 5-23. PGA0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA0_OUT	PGA0 输出	A	29	22	25	14	14	16	10	10
PGA0_M0	PGA0 负 (-) 输入 0	A	32	25	26	17	17	17	11	11
PGA0_M1	PGA0 负 (-) 输入 1	A	38	31	34	23	23	25		
PGA0_M2	PGA0 负 (-) 输入 2	A	62	47	47	39	30	29	22	22
PGA0_M3	PGA0 负 (-) 输入 3	A	70	55	55	47				
PGA0_P0	PGA0 正 (+) 输入 0	A	25	18	18	11	11	11		
PGA0_P1	PGA0 正 (+) 输入 1	A	28	21	24	13	13	15	9	9
PGA0_P2	PGA0 正 (+) 输入 2	A	32	25	26	17	17	17	11	11
PGA0_P3	PGA0 正 (+) 输入 3	A	36	29	32	21	21	23	15	15
PGA0_P4	PGA0 正 (+) 输入 4	A	65	50		42	33		25	24
PGA0_P5	PGA0 正 (+) 输入 5	A	67	52	52	44	35	34	27	26
PGA0_P6	PGA0 正 (+) 输入 6	A	73	58	58					
PGA0_P7	PGA0 正 (+) 输入 7	A	66	51	51	43	34	33	26	25
PGA0_P8	PGA0 正 (+) 输入 8	A	74	59	59					

表 5-24. PGA1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA1_OUT	PGA1 输出	A	35	28	31	20	20	22	14	14
PGA1_M0	PGA1 负 (-) 输入 0	A	28	21	24	13	13	15	9	9
PGA1_M1	PGA1 负 (-) 输入 1	A	34	27	30	19	19	21	13	13
PGA1_M2	PGA1 负 (-) 输入 2	A	38	31	34	23	23	25		
PGA1_M3	PGA1 负 (-) 输入 3	A	40	33	36	25	25	27	17	18
PGA1_P0	PGA1 正 (+) 输入 0	A	25	18	18	11	11	11		
PGA1_P1	PGA1 正 (+) 输入 1	A	36	29	32	21	21	23	15	15
PGA1_P2	PGA1 正 (+) 输入 2	A	39	32	35	24	24	26	16	17
PGA1_P3	PGA1 正 (+) 输入 3	A	66	51	51	43	34	33	26	25
PGA1_P4	PGA1 正 (+) 输入 4	A	67	52	52	44	35	34	27	26
PGA1_P5	PGA1 正 (+) 输入 5	A	68	53	53	45	36	35	28	27
PGA1_P6	PGA1 正 (+) 输入 6	A	71	56	56	48				
PGA1_P7	PGA1 正 (+) 输入 7	A	76	61	61					

表 5-24. PGA1 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA1_P8	PGA1 正 (+) 输入 8	A	73	58	58					

表 5-25. PGA2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
PGA2_OUT	PGA2 输出	A	40	33	36	25	25	27	17	18
PGA2_M0	PGA2 负 (-) 输入 0	A	32	25	26	17	17	17	11	11
PGA2_M1	PGA2 负 (-) 输入 1	A	41	34	37	26	26	28	18	19
PGA2_M2	PGA2 负 (-) 输入 2	A	62	47	47	39	30	29	22	22
PGA2_M3	PGA2 负 (-) 输入 3	A	69	54	54	46	37	36	29	28
PGA2_P0	PGA2 正 (+) 输入 0	A	65	50		42	33		25	24
PGA2_P1	PGA2 正 (+) 输入 1	A	25	18	18	11	11	11		
PGA2_P2	PGA2 正 (+) 输入 2	A	28	21	24	13	13	15	9	9
PGA2_P3	PGA2 正 (+) 输入 3	A	39	32	35	24	24	26	16	17
PGA2_P4	PGA2 正 (+) 输入 4	A	67	52	52	44	35	34	27	26
PGA2_P5	PGA2 正 (+) 输入 5	A	68	53	53	45	36	35	28	27
PGA2_P6	PGA2 正 (+) 输入 6	A	74	59	59					
PGA2_P7	PGA2 正 (+) 输入 7	A	71	56	56	48				
PGA2_P8	PGA2 正 (+) 输入 8	A	73	58	58					

表 5-26. POWER 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
VDD	3.3V 数字电源引脚	PWR	111、128、13、47、6、64、79、95	100、49、6、64、75	100、11、50、6、75	1、41、51、62、80	1、32、48、64	1、32、48、64	1、24、36、48	1、23、35、48
VDDA	3.3V 模拟电源引脚	APWR	31、45	24、37	28	16、29	16、29	19	21	21

表 5-27. SYSCTL 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
NRST	器件复位 (NRST)	RST	21	14	14	7	7	7	7	7
SYSCTL_FCC_IN	频率时钟计数器 (FCC) 输入信号	I	1、10、39、67、7、96	1、32、52、7、76	1、35、52、7、72	2、24、44、63	2、24、35、49	2、26、34、46	16、2、27、37	17、2、26、36

表 5-27. SYSCTL 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
SYSCTL_HFCLKIN	外部时钟输入	A	19、32	12、25	12、26	17、5	17、5	17、5	11、5	11、5
SYSCTL_X1	晶体 (XTAL) 输入 (X1) 或单端时钟输入	A	19	12	12	5	5	5	5	5
SYSCTL_X2	晶体 (XTAL) 输出 (X2)	A	20	13	13	6	6	6	6	6
SYSCTL_XCLKOUT	外部时钟输出。 此引脚 (可选地) 从器件中输出所选时钟信号的分频版本。	O	18、33、65、7、8	11、26、50、7、8	29、7、8	18、2、3、42	18、2、3、33	2、20、3	12、2、25、3	12、2、24、3

表 5-28. 计时器信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
TIMG12_0_CCP0	TIMG12_0 捕捉/比较 0 信号	IO	27、32、62、66	20、25、47、51	23、26、47、51	12、17、39、43	12、17、30、34	14、17、29、33	11、22、26、8	11、22、25、8
TIMG12_0_CCP1	TIMG12_0 捕捉/比较 1 信号	IO	28、33、65、67	21、26、50、52	24、29、52	13、18、42、44	13、18、33、35	15、20、34	12、25、27、9	12、24、26、9
TIMG4_0_CCP0	TIMG4_0 捕捉/比较 0 信号	IO	27、32、62、66、72、74、76	20、25、47、51、57、59、61	23、26、47、51、57、59、61	12、17、39、43、49	12、17、30、34	14、17、29、33	11、22、26、8	11、22、25、8
TIMG4_0_CCP1	TIMG4_0 捕捉/比较 1 信号	IO	28、33、65、67、73、75、77	21、26、50、52、58、60、62	24、29、52、58、60、62	13、18、42、44	13、18、33、35	15、20、34	12、25、27、9	12、24、26、9

表 5-29. TRACE 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
TRACE_CLK	跟踪时钟	IO	1、101	1、80	1、79	67	53	52		40
TRACE_DATA0	跟踪数据 0	O	126、2	2、98	2、98					
TRACE_DATA1	跟踪数据 1	O	3、87	3、67	3、65	54	40	39		
TRACE_DATA2	跟踪数据 2	O	112、4	4、84	4、83	71	55	54		
TRACE_DATA3	跟踪数据 3	O	102、5	5、81	5、80	68	54	53		

表 5-30. UC0 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC0_RTS_POCI	UNICOMM0 RTS : UART 请求发送 POCI : SPI 外设输出 - 控制器输入	O	103、104、 119、2、28、 3、33、35、 40、53、57、 66、68、74、 93、97、99	2、21、26、 28、3、33、 38、42、51、 53、59、73、 78、91	2、24、29、 3、31、36、 38、42、51、 53、59、71、 73、77、90	13、18、20、 25、30、34、 43、45、60、 65、73	13、18、20、 25、34、36、 46、51、57	15、20、22、 27、33、35、 45、50、56	12、14、17、 26、28、34、 39、41、9	12、14、18、 25、27、34、 38、42、9
UC0_RX_SCL_SCLK	UNICOMM0 RX : UART 接收 SCL : I2C 时钟 SCLK : SPI 时钟	IO	1、10、100、 101、102、 105、106、 112、118、 120、122、 123、124、 126、22、 32、34、38、 51、58、61、 62、65、84、 87、89、9、 91、96、99	1、15、25、 27、31、43、 46、47、50、 67、69、71、 76、78、79、 80、81、84、 9、90、92、 94、95、96、 98	1、15、26、 30、34、43、 46、47、65、 67、69、72、 77、78、79、 80、83、89、 9、91、93、 95、96、98	17、19、23、 35、38、39、 4、42、54、 56、58、63、 65、66、67、 68、71、72、 74、76、77、 78、8	17、19、23、 30、33、4、 40、42、44、 49、51、52、 53、54、55、 56、58、60、 61、62、8	17、21、25、 29、39、4、 41、43、46、 50、51、52、 53、54、55、 57、59、61、 62、8	11、13、22、 25、30、32、 37、39、4、 40、42、44、 45、46	11、13、22、 24、30、32、 36、38、39、 4、40、41、 43、45、46、 47
UC0_TX_SDA_PICO	UNICOMM0 TX : UART 发送 SDA : I2C 数据 PICO : SPI 外设输入 - 控制器输出	O	100、101、 102、105、 106、107、 11、112、 120、121、 122、123、 124、125、 23、29、36、 37、5、52、 60、61、62、 65、8、86、 88、90、98	16、22、29、 30、45、46、 47、5、50、 68、70、77、 79、8、80、 81、84、92、 93、94、95、 96、97	16、25、32、 33、45、46、 47、5、66、 68、76、78、 79、8、80、 83、91、92、 93、95、96、 97	14、21、22、 3、37、38、 39、42、55、 57、64、66、 67、68、71、 74、75、76、 77、78、9	14、21、22、 3、30、33、 41、43、50、 52、53、54、 55、58、59、 60、61、62、 9	16、23、24、 29、3、40、 42、49、51、 52、53、54、 57、58、59、 61、62、9	10、15、22、 25、3、31、 38、42、43、 44、45、46	10、15、16、 22、24、3、 31、37、39、 40、43、44、 45、46、47
UC0_CTS_CS0	UNICOMM0 CTS : UART 允许发送 CS0 : : SPI 片选 0	IO	101、103、 119、120、 27、35、4、 50、59、66、 67、73、85、 92、96	20、28、4、 44、51、52、 58、72、76、 80、91、92	23、31、4、 44、51、52、 58、70、72、 79、90、91	12、20、36、 43、44、59、 63、67、73、 74	12、20、34、 35、45、49、 53、57、58	14、22、33、 34、44、46、 52、56、57	14、26、27、 33、37、41、 42、8	14、25、26、 33、36、40、 42、43、8

表 5-31. UC1 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC1_RTS_POCI	UNICOMM1 RTS : UART 放行至发送 POCI : SPI 外设输出 - 控制器输入	O	104、114、 15、19、28、 66、77	12、21、51、 62、86	12、24、51、 62、85	13、43、5	13、34、5	15、33、5	26、5、9	25、5、9

表 5-31. UC1 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC1_RX_SCL_SCLK	UNICOMM1 RX : UART 接收 SCL : I2C 时钟 SCLK : SPI 时钟	IO	106、11、116、119、17、18、20、28、32、37、90、97、99	10、11、13、21、25、30、70、78、88、91	13、24、26、33、68、73、77、87、90	13、17、22、57、6、65、73	13、17、22、43、51、57、6	15、17、24、42、50、56、6	11、31、39、41、6、9	11、16、31、38、42、6、9
UC1_TX_SDA_PICO	UNICOMM1 TX : UART 传输 SDA : I2C 数据 PICO : SPI 外设输入 - 控制器输出	O	10、105、115、118、19、27、29、68、89、91、98	12、20、22、53、69、71、77、87、90	12、23、25、53、67、69、76、86、89	12、14、45、5、56、58、64、72	12、14、36、42、44、5、50、56	14、16、35、41、43、49、5、55	10、28、30、32、38、40、5、8	10、27、30、32、37、41、5、8
UC1_CTS_CS0	UNICOMM1 CTS : UART 允许发送 CS0 : SPI 片选 0	IO	103、113、122、16、27、69、92	20、54、72、85、94	23、54、70、84、93	12、46、59、76	12、37、45、60	14、36、44、59	29、33、44、8	28、33、45、8

表 5-32. UC2 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC2_CTS	UNICOMM2 CTS : UART 允许发送	O	112、17、73、83、87、98	10、58、67、77、84	58、65、76、83	54、64、71	40、50、55	39、49、54	38	37
UC2_RTS	UNICOMM2 RTS : UART 放行至发送	O	113、18、33、74、82、88、90、99	11、26、59、68、70、78、85	29、59、66、68、77、84	18、55、57、65	18、41、43、51	20、40、42、50	12、31、39	12、31、38
UC2_RX_SCL	UNICOMM2 RX : UART 接收 SCL : I2C 时钟	IO	1、101、107、109、122、15、18、20、27、51、53、70、75、76、80、85、91	1、11、13、20、38、55、60、61、65、71、80、83、94	1、13、23、38、55、60、61、63、69、79、82、93	12、30、47、52、58、6、67、70、76	12、38、44、53、6、60	14、37、43、52、59、6	32、44、6、8	29、32、40、45、6、8
UC2_TX_SDA	UNICOMM2 TX : UART 传输 SDA : I2C 数据	O	100、108、121、16、17、19、2、28、52、54、71、75、76、81、86、92	10、12、2、21、39、56、60、61、66、72、79、82、93	12、2、24、39、56、60、61、64、70、78、81、92	13、31、48、5、53、59、66、69、75	13、39、45、5、52、59	15、38、44、5、51、58	33、43、5、9	33、39、44、5、9

表 5-33. UC3 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC3_RTS_POCI	UNICOMM3 RTS : UART 请求发送 POCI : SPI 外设输出 - 控制器输入	O	119、2、3、 33、35、40、 57、74、93、 97、99	2、26、28、 3、33、42、 59、73、78、 91	2、29、3、 31、36、42、 59、71、73、 77、90	18、20、25、 34、60、65、 73	18、20、25、 46、51、57	20、22、27、 45、50、56	12、14、17、 34、39、41	12、14、18、 34、38、42
UC3_RX_SCL_SCLK	UNICOMM3 RX : UART 接收 SCL : I2C 时钟 SCLK : SPI 时钟	IO	1、100、 101、102、 105、112、 118、120、 122、123、 124、126、 22、34、38、 58、61、62、 65、84、87、 89、9、96	1、15、27、 31、43、46、 47、50、67、 69、76、79、 80、81、84、 9、90、92、 94、95、96、 98	1、15、30、 34、43、46、 47、65、67、 72、78、79、 80、83、89、 9、91、93、 95、96、98	19、23、35、 38、39、4、 42、54、56、 63、66、67、 68、71、72、 74、76、77、 78、8	19、23、30、 33、4、40、 42、49、52、 53、54、55、 56、58、60、 61、62、8	21、25、29、 39、4、41、 46、51、52、 53、54、55、 57、59、61、 62、8	13、22、25、 30、37、4、 40、42、44、 45、46	13、22、24、 30、36、39、 4、40、41、 43、45、46、 47
UC3_TX_SDA_PICO	UNICOMM3 TX : UART 发送 SDA : I2C 数据 PICO : SPI 外设输入 - 控制器输出	O	100、101、 102、106、 107、112、 118、120、 121、122、 123、124、 125、23、 36、37、5、 60、61、62、 65、8、86、 88	16、29、30、 45、46、47、 5、50、68、 79、8、80、 81、84、90、 92、93、94、 95、96、97	16、32、33、 45、46、47、 5、66、78、 79、8、80、 83、89、91、 92、93、95、 96、97	21、22、3、 37、38、39、 42、55、66、 67、68、71、 72、74、75、 76、77、78、 9	21、22、3、 30、33、41、 52、53、54、 55、56、58、 59、60、61、 62、9	23、24、29、 3、40、51、 52、53、54、 55、57、58、 59、61、62、 9	15、22、25、 3、40、42、 43、44、45、 46	15、16、22、 24、3、39、 40、41、43、 44、45、46、 47
UC3_CTS_CS0	UNICOMM3 CTS : UART 允许发送 CS0 : SPI 片选 0	IO	101、119、 120、35、4、 59、66、67、 73、85、92、 96	28、4、44、 51、52、58、 72、76、80、 91、92	31、4、44、 51、52、58、 70、72、79、 90、91	20、36、43、 44、59、63、 67、73、74	20、34、35、 45、49、53、 57、58	22、33、34、 44、46、52、 56、57	14、26、27、 33、37、41、 42	14、25、26、 33、36、40、 42、43

表 5-34. UC4 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC4_RTS_POCI	UNICOMM4 RTS : UART 放行至发送 POCI : SPI 外设输出 - 控制器输入	O	114、15、 19、66、68、 77	12、51、53、 62、86	12、51、53、 62、85	43、45、5	34、36、5	33、35、5	26、28、5	25、27、5
UC4_RX_SCL_SCLK	UNICOMM4 RX : UART 接收 SCL : I2C 时钟 SCLK : SPI 时钟	IO	11、116、 119、18、 28、37、90、 91、97	11、21、30、 70、71、88、 91	24、33、68、 69、73、87、 90	13、22、57、 58、73	13、22、43、 44、57	15、24、42、 43、56	31、32、41、 9	16、31、32、 42、9

表 5-34. UC4 信号说明 (续)

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC4_TX_SDA_PICO	UNICOMM4 TX : UART 传输 SDA : I2C 数据 PICO : SPI 外设输入 - 控制器输出	O	10、115、 17、27、68、 89、90、91	10、20、53、 69、70、71、 87	23、53、67、 68、69、86	12、45、56、 57、58	12、36、42、 43、44	14、35、41、 42、43	28、30、31、 32、8	27、30、31、 32、8
UC4_CTS_CS0	UNICOMM4 CTS : UART 允许发送 CS0 : SPI 片选 0	IO	113、122、 16、69、92	54、72、85、 94	54、70、84、 93	46、59、76	37、45、60	36、44、59	29、33、44	28、33、45

表 5-35. UC5 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
UC5_CTS	UNICOMM5 CTS : UART 允许发送	O	10、112、 17、73、83、 88、98	10、58、68、 77、84	58、66、76、 83	55、64、71	41、50、55	40、49、54	38	37
UC5_RTS	UNICOMM5 RTS : UART 放行至发送	O	11、113、18、 33、74、82、 87、90、99	11、26、59、 67、70、78、 85	29、59、65、 68、77、84	18、54、57、 65	18、40、43、 51	20、39、42、 50	12、31、39	12、31、38
UC5_RX_SCL	UNICOMM5 RX : UART 接收 SCL : I2C 时钟	IO	1、10、101、 107、109、 122、15、 17、27、51、 53、70、75、 76、80、85、 91	1、10、20、 38、55、60、 61、65、71、 80、83、94	1、23、38、 55、60、61、 63、69、79、 82、93	12、30、47、 52、58、67、 70、76	12、38、44、 53、60	14、37、43、 52、59	32、44、8	29、32、40、 45、8
UC5_TX_SDA	UNICOMM5 TX : UART 传输 SDA : I2C 数据	O	100、108、 11、121、 16、18、2、 28、52、54、 71、75、76、 81、86、92	11、2、21、 39、56、60、 61、66、72、 79、82、93	2、24、39、 56、60、61、 64、70、78、 81、92	13、31、48、 53、59、66、 69、75	13、39、45、 52、59	15、38、44、 51、58	33、43、9	33、39、44、 9

表 5-36. VREF 信号说明

信号名称	说明	类型	LQFP128 引脚	LQFP100 G 引脚	LQFP100 H 引脚	LQFP80 引脚	LQFP64 G 引脚	LQFP64 H 引脚	LQFP48 引脚	QFN48 引脚
VREFHI	正 ADC 电压基准	AREF	43、44	36	21、22	28	28	13	20	20
VREFLO	负 ADC 电压基准	AREF	42	35	20	27	27	12	19	PAD

5.4 引脚连接要求

引脚编号	引脚名称	引脚连接要求
请参阅“DEBUG 信号说明表”	DEBUG_JTCK_SWCLK DEBUG_JTDI DEBUG_JTDO_SWO	这些引脚都必须通过单独的外部拉电阻器连接到相应的电源，以确保如果 PCB 信号布线已连接并且未由连接的器件主动驱动，则这些焊球保持为有效的逻辑高电平。如果没有 PCB 信号布线连接到焊球，则可以使用内部上拉来保持有效的逻辑高电平。
请参阅“ADCCAL 信号说明表”	ADCINCAL0	如果所有 ADC 实例 (ADC[0:2]_AIN[0:31]) 的所有 Ax_y 输入都未使用，必须将 ADCINCAL0 模拟引脚直接连接 (短接) 至接地 (VSS)。
ADC 引脚	A[0:2]_[0:31]	必须将任何 ADC 实例 (ADC[0:2]_AIN[0:31]) 的任何未使用 Ax_y 输入引脚直接连接 (短接) 至接地 (VSS)。
LVC MOS 引脚	任何 LVC MOS 电压缓冲器引脚	如果给定引脚存在相关的 IOMUX 焊盘配置寄存器，则它可能保持未连接状态。在 NRST 之后，LVC MOS 电压缓冲器配置为与未连接引脚兼容的默认状态。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1) (2)

参数		最小值	最大值	单位
电源电压	VDDIO, 以 VSS 为基准	-0.3	4.6	V
	VDDA, 以 VSSA 为基准	-0.3	4.6	
输入电压 (6)	V_{IN} (3.3V)	-0.3	4.6	V
输出电压	V_O	-0.3	4.6	V
输入钳位电流 - 每引脚 (4) (5)	I_{IK} - $V_{IN} < VSS/VSSA$ - $V_{IN} > VDDIO/VDDA$	-20	20	mA
输入钳位电流 - 所有输入总计 (4) (5)	$I_{IKTOTAL}$ - $V_{IN} < VSS/VSSA$ - $V_{IN} > VDDIO/VDDA$	-20	20	mA
输出电流	数字输出 (每引脚), I_{OUT}	-20	20	mA
工作结温	T_J	-40	125	°C
贮存温度(3)	T_{stg}	-65	150	°C

- 超出绝对最大额定值的运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- 除非另有说明, 否则所有电压值均以 VSS 为基准。
- 长期高温贮存或在最大温度条件下长期使用可能会导致器件总体使用寿命缩短。有关更多信息, 请参阅“[半导体和 IC 封装热指标](#)”应用报告。
- 每个引脚的连续钳位电流为 ± 2 mA。请勿在此条件下连续工作, 因为 V_{DDIO}/V_{DDA} 电压可能会在内部上升并影响其他电气规格。
- 施加大于 V_{DDIO}/V_{DDA} 或小于 $VSS/VSSA$ 的 V_{IN} 将导通 ESD 电流钳位二极管, 从而导致额外的电流流向相应的电源轨。如果发生这种情况, 电流必须保持在列出的最小/最大值范围内, 以防止对器件造成永久损坏。
- 还必须观察输入钳位电流。

6.2 ESD 等级 - 商用

		值	单位	
AM13E23019、AM13E23018、AM13E23017 采用 128 引脚 PDT TQFP 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准(1)	± 2000	V	
	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准(2)	除转角引脚以外的所有引脚		± 500
		128 引脚 PDT 上的转角引脚: 1、32、33、64、65、96、97、128		± 750
AM13E23019、AM13E23018、AM13E23017 采用 100 引脚 PZ LQFP 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准(1)	± 2000	V	
	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准(2)	除转角引脚以外的所有引脚		± 500
		100 引脚 PZ 上的转角引脚: 1、25、26、50、51、75、76、100		± 750
AM13E23019、AM13E23018、AM13E23017 采用 80 引脚 PN LQFP 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准(1)	± 2000	V	
	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准(2)	除转角引脚以外的所有引脚		± 500
		80 引脚 PN 上的转角引脚: 1、20、21、40、41、60、61、80		± 750
AM13E23019、AM13E23018、AM13E23017 采用 64 引脚 PM LQFP 封装				

			值	单位
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾		± 2000	V
	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	除转角引脚以外的所有引脚	± 500	
		64 引脚 PM 上的转角引脚: 1、16、17、32、33、48、49、64	± 750	
AM13E23019、AM13E23018、AM13E23017 采用 48 引脚 PT LQFP 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾		± 2000	V
	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	除转角引脚以外的所有引脚	± 500	
		48 引脚 PT 上的转角引脚: 1、12、13、24、25、36、37、48	± 750	
AM13E23019、AM13E23018、AM13E23017 采用 48 引脚 RGZ VQFN 封装				
$V_{(ESD)}$ 静电放电 (ESD)	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾		± 2000	V
	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	除转角引脚以外的所有引脚	± 500	
		48 引脚 RGZ 上的转角引脚: 1、12、13、24、25、36、37、48	± 750	

(1) JEDEC 文档 JEP155 指出: 500V HBM 可通过标准 ESD 控制流程实现安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

参数		最小值	标称值	最大值	单位
器件电源电压, VDDIO 和 VDDA	启用内部 BOR ⁽¹⁾	3.1	3.3	3.63	V
	禁用内部 BOR	2.8	3.3	3.63	
器件接地, VSS			0		V
模拟接地, VSSA			0		V
V_{IN}	数字输入电压 ⁽²⁾	VSS - 0.3		VDDIO + 0.3	V
V_{IN}	模拟输入电压 ⁽²⁾	VSSA - 0.3		VDDA + 0.3	V
结温, T_J		-40		125	°C
自然通风温度, T_A		-40		105	°C

(1) 默认情况下会启用内部 BOR。

(2) 施加大于 VDDIO/VDDA 或小于 VSS/VSSA 电压的 V_{IN} 会在内部上升, 并可能影响其他电气特性。

6.4 电气特性

在推荐的运行条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
数字和模拟 IO						
V _{OH}	高电平输出电压	I _{OH} = I _{OH} MIN	VDDIO * 0.8			V
		I _{OH} = - 100 μA	VDDIO - 0.2			
V _{OL}	低电平输出电压	I _{OL} = I _{OL} 最大值			0.4	V
		I _{OL} = 100μA			0.2	
I _{OH}	所有输出引脚的高电平输出源电流		-4			m A
I _{OL}	所有输出引脚的低电平输出灌电流				4	m A
R _{OH}	所有输出引脚的高电平输出阻抗	VOH=VDDSD-0.4V		66		Ω
R _{OL}	所有输出引脚的低电平输出阻抗	VOL=0.4V		60		Ω
V _{IH}	高电平输入电压		2.0			V
V _{IL}	低电平输入电压				0.8	V
V _{HYSTERESIS}	输入迟滞 (AIO)		125			m V
	输入迟滞 (GPIO)		125			V
I _{PULLDOWN}	输入电流	带有下拉的引脚	VDDIO = 3.3V V _{IN} = VDDIO	120		μA
I _{PULLUP}	输入电流	启用上拉的数字输入 ⁽¹⁾	VDDIO = 3.3V V _{IN} = 0V	160		μA
R _{PULLDOWN}	弱下拉电阻			31		kΩ
R _{PULLUP}	弱上拉电阻			29		kΩ
I _{LEAK}	引脚漏电流	数字输入	上拉和输出禁用 0V ≤ V _{IN} ≤ VDDIO		0.1	μA
I _{LEAK}	引脚漏电流	模拟引脚	模拟驱动器禁用 0V ≤ V _{IN} ≤ VDDA		0.1	μA
C _I	输入电容	数字输入		2		pF
		模拟引脚 ⁽²⁾				
VREG 和 BOR						
VREG、POR、BOR ⁽³⁾						

- (1) 有关带有上拉或下拉的引脚列表, 请参阅“带有内部上拉和下拉的引脚”表。
 (2) 模拟引脚是单独指定的; 请参阅“ADC 输入模型”部分中的“每通道寄生电容”表。
 (3) 请参阅 *电源管理模块 (PMM)* 部分。

6.5 数字 IO

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另外注明)

参数	测试条件	最小值	典型值	最大值	单位
电气特性					

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
V _{IH}	高电平输入电压	除复位以外的所有 I/O		0.7*VDD		VDD+0.3	V
		复位引脚		0.85*VDD		VDD+0.3	
V _{IL}	低电平输入电压	除复位以外的所有 I/O		-0.3		0.3*VDD	V
		复位引脚		-0.3		0.15*VDD	
V _{HYS}	迟滞	除复位以外的所有 I/O		0.1*VDD			
		复位引脚		0.3*VDD			
I _{lkg}	高阻态泄漏电流 ^{(2) (3)}	SDIO				50	nA
		HSIO				200	nA
R _{PU}	上拉电阻				40		kΩ
R _{PD}	下拉电阻				40		kΩ
C _i	输入电容				5		pF
V _{OH}	高电平输出电压	SDIO	VDD ≥ 2.7V, I _{IO} = -6mA VDD ≥ 1.71V, I _{IO} = -2mA	VDD-0.4			V
		HSIO	VDD ≥ 2.7V, DRV = 1, I _{IO} = -6mA VDD ≥ 1.71V, DRV = 1, I _{IO} = -3mA	VDD-0.4			
			VDD ≥ 2.7V, DRV = 0, I _{IO} = -4mA VDD ≥ 1.71V, DRV = 0, I _{IO} = -2mA	VDD-0.4			
V _{OL}	低电平输出电压	SDIO	VDD ≥ 2.7V, I _{IO} = 6mA VDD ≥ 1.71V, I _{IO} = 2mA			0.4	V
		HSIO	VDD ≥ 2.7V, DRV = 1, I _{IO} = 6mA VDD ≥ 1.71V, DRV = 1, I _{IO} = 3mA			0.4	
			VDD ≥ 2.7V, DRV = 0, I _{IO} = 4mA VDD ≥ 1.71V, DRV = 0, I _{IO} = 2mA			0.4	
开关特性							
f _{max}	端口输出频率	SDIO ⁽¹⁾	VDD ≥ 2.7V, C _L = 20pF			32	MHz
			VDD ≥ 1.71V, C _L = 20pF			16	
		HSIO	VDD ≥ 2.7V, DRV = 1, C _L = 20pF			40	
			VDD ≥ 2.7V, DRV = 0, C _L = 20pF			32	
			VDD ≥ 1.71V, DRV = 1, C _L = 20pF			24	
			VDD ≥ 1.71V, DRV = 0, C _L = 20pF			16	

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
t_r, t_f	输出上升/下降时间	SDIO	$VDD \geq 2.7V, C_L = 20pF$			3.5	ns
			$VDD \geq 1.71V, C_L = 20pF$			6.6	
		HSIO	$VDD \geq 2.7V, DRV = 1, C_L = 20pF$			1.8	
			$VDD \geq 2.7V, DRV = 0, C_L = 20pF$			5.9	
			$VDD \geq 1.71V, DRV = 1, C_L = 20pF$			3.7	
			$VDD \geq 1.71V, DRV = 0, C_L = 20pF$			12.6	

- (1) 器件输出或吸入的 $|I_{IO}|$ 电流总和必须始终符合绝对最大额定值的规定
- (2) 除非另有说明，否则漏电流是在将 VSS 或 VDD 施加到相应引脚的情况下测量的。
- (3) 数字端口引脚的漏电流单独测量。为输入选择端口引脚，而且上拉/下拉电阻器被禁用。

6.6 模拟外设

本节介绍了模拟子系统模块。

该器件上的模拟模块包括 3 个模数转换器 (ADC)、1 个温度传感器、3 个可编程增益放大器 (PGA) 和 4 个比较器子系统 (CMPSS)。

模拟子系统具有以下特性：

- 灵活的电压基准
 - ADC 以 VREFHI 和 VREFLO 引脚为基准。
 - VREFHI 引脚电压可由外部驱动或由内部带隙电压基准生成。
 - 内部电压基准范围可选为 0V 至 2.5V
 - 比较器 DAC 以 VDDA 和 VSSA 为基准
- 灵活地使用引脚
 - 低比较器 DAC (COMPDACOUT) 可选择性输出到多路复用 ADC 引脚供外部使用 (不能与 CMPSS 比较功能同时使用, 仅在某些 CMPSS 实例中可用)
 - 内部连接到 ADC 上的 VREFLO, 用于偏移量自校准

6.6.1 模数转换器 (ADC)

此处描述的 ADC 模块是分辨率为 12 位的逐次逼近 (SAR) 型 ADC。本节将转换器的模拟电路称为“内核”，包括通道选择多路复用器、采样保持 (S/H) 电路、逐次逼近电路、电压基准电路和其他模拟支持电路。转换器的数字电路被称为“包装器”，包括用于可编程转换的逻辑、结果寄存器、模拟电路接口、外设总线接口、后处理电路以及其他片上模块接口。

每个 ADC 模块都包含一个采样保持 (S/H) 电路。ADC 模块被设计成在同一个芯片上重复多次，从而实现多个 ADC 的同步采样或独立运行。ADC 包装器基于转换启动 (SOC)。

每个 ADC 具有以下特性：

- 分辨率：12 位
- 由 VREFHI/VREFLO 设定的比例式外部基准
- 2.5V 或 3.3V 的可选内部基准电压
- 单端信号模式
- 多达 32 个通道的输入多路复用器
- 由序列发生器 (SEQ[0:3]) 控制的 16 个可配置 SOC
- 16 个可单独寻址的结果寄存器
- 示例电容器复位功能可降低存储器串扰
- 多个触发源
 - 软件立即启动
 - 所有 MCPWM : ADCSOC A 或 B
 - GPIO (外部 SOC)
 - GP 计时器 0/1
 - ADCINT1/2
 - 捕获模式 (CEVT1、CEVT2、CEVT3 和 CEVT4) 和 APWM 模式 (周期匹配、比较匹配或两者) 下的 eCAP 事件。
 - 对多个 ADC 采用全局软件触发器
- 四个灵活的中断
- 突发模式触发选项
- 高达 128 倍的硬件过采样模式，具有可配置的触发器扩展延迟
- 硬件欠采样模式
- 触发器相位延迟功能
- 四个后处理块，每块具有：

- 饱和偏移量校准
- 设定点计算的误差
- 具有中断和 MCPWM 跳变功能的高电平、低电平和过零比较
- 使用可配置的数字滤波器进行上限/下限/过零比较
- 触发至采样延迟采集
- 绝对值计算
- 使用 24 位累加寄存器进行过采样，具有可配置的二进制移位
- 计算最小/最大值以抑制异常值

6.6.2 ADC 特性

在推荐的运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
通用					
ADCCLK 转换周期	使用包装器, 200MHz SYSCLK			11	ADCCLK
上电时间	外部基准模式			500	μs
	内部基准模式 (bg 和 ADC)			5000	μs
	在 2.5V 和 3.3V 范围之间切换时采用内部基准模式。			5000	μs
VREFHI 输入电流 ⁽¹⁾			200		μA
内部基准电容值 ⁽²⁾		2.2			μF
外部基准电容值 ⁽²⁾		2.2			μF
直流特性					
增益误差	内部基准电压	TBD	45	TBD	LSB
	外部基准		±3		
偏移误差			±2		LSB
通道间增益误差 ⁽⁴⁾			2		LSB
通道间偏移量误差 ⁽⁴⁾			2		LSB
ADC 间增益误差 ⁽⁵⁾	所有 ADC 的 VREFHI 和 VREFLO 都相同		4		LSB
ADC 间偏移量误差 ⁽⁵⁾	所有 ADC 的 VREFHI 和 VREFLO 都相同		2		LSB
DNL 误差			-0.999 至 1		LSB
INL 误差			±2.0		LSB
ADC 间隔离	VREFHI = 2.5V, 同步 ADC	-1		1	LSB
交流特性					
SNR ⁽³⁾	VREFHI = 2.5V, fin = 100kHz, MCLK 源自 X1		67.08		dB
	VREFHI = 2.5V, fin = 100kHz, MCLK 源自 SYSOSC		待定		
THD ⁽³⁾	VREFHI = 2.5V, fin = 100kHz		-80		dB
SFDR ⁽³⁾	VREFHI = 2.5V, fin = 100kHz		82		dB
SINAD ⁽³⁾	VREFHI = 2.5V, fin = 100kHz, MCLK 源自 X1		66.8		dB
	VREFHI = 2.5V, fin = 100kHz, MCLK 源自 SYSOSCDIV4		待定		
ENOB ⁽³⁾	VREFHI = 2.5V, fin = 100kHz, MCLK 源自 X1, 单个 ADC		10.8		位
PSRR	VDD = 1.2V DC + 100mV 直流至正弦 (1kHz 时)		TBD		dB
	VDD = 1.2V DC + 100mV 直流至正弦 (300kHz 时)		TBD		
	VDDA = 3.3V DC + 200mV 直流至正弦 (1kHz 时)		TBD		
	VDDA = 3.3V DC + 200mV 正弦 (900kHz 时)		TBD		

(1) 当 ADC 输入大于 VDDA 时, VREFHI 上的负载电流会增加。这会导致转换不准确。

(2) 最好使用封装尺寸为 0805 或更小的陶瓷电容器。可接受高达 ±20% 的容差。

(3) 作为减少电容耦合和串扰的最佳实践的一部分, 与 ADC 输入和 VREFHI 引脚相邻的引脚上的 IO 活动已尽可能减少。

(4) 同一 ADC 模块的所有通道之间的差异。

(5) 与其他 ADC 模块相比的最坏情况变化。

6.6.2.1 ADC 运行条件

在推荐的运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
ADCCLK (源自 MCLK)		5		100	MHz
采样率 ⁽³⁾ (4)	使用包装器, 100MHz ADCCLK		6.67		MSPS
采样窗口持续时间 (由 ACQPS 和 MCLK 设置) ⁽¹⁾	使用 50Ω 或更小的 R _s		40		ns
	内部 VREFLO 连接		40		
VREFHI	外部基准	2.4	2.5 或 3.0	VDDA	V
VREFHI ⁽²⁾	内部基准电压 = 3.3V 范围		1.65		V
	内部基准电压 = 2.5V 范围		2.5		V
VREFLO		VSSA		VSSA	V
VREFHI - VREFLO		2.4		VDDA	V
转换范围	内部基准电压 = 3.3V 范围	0		3.3	V
	内部基准电压 = 2.5V 范围	0		2.5	
	外部基准	VREFLO		VREFHI	
转换范围	封装 = LQFN48	0		VDDA	V

- (1) 采样窗口还必须至少达到 1 个 ADCCLK 周期的长度, 才能确保 ADC 正确运行。
- (2) 在内部基准模式下, 基准电压由器件从 VREFHI 引脚驱动。在此模式下, 用户不应将电压驱动到引脚中。
- (3) 不支持非整数 ADC 时钟分频器: ADCCTL2.PRESCALE 应仅使用偶数值
- (4) 必须启用采样保持电容器复位特性; SAMPCAPRESETSEL = 0

6.6.2.2 ADC 电气数据和时序

6.6.2.3 外部 ADC 转换启动开关特性

在推荐的运行条件下测得 (除非另有说明)

参数	描述	最小值	最大值	单位
t _w (ADCSOCL)	脉冲持续时间, ADCSOCxO 低电平的时间	32t _{cl} (SYSCLK)		周期

6.6.3 比较器子系统 (CMPSS)

比较器子系统 (CMPSS) 由模拟比较器和支持电路组成, 这些电路对于峰值电流模式控制、开关模式电源、功率因数校正、电压跳闸监控等电源应用非常有用。

比较器子系统基于多个模块构建而成。每个子系统包含两个比较器、两个参考 8 位 DAC 和两个数字滤波器。比较器在每个模块中用“H”或“L”表示, 其中“H”代表高电平, “L”代表低电平。每个比较器都会生成一个数字输出, 指示正输入端的电压是否大于负输入端的电压。比较器的正输入由外部引脚驱动。负输入可由外部引脚或可编程基准 10 位 DAC 驱动。每个比较器输出都会通过一个可编程的数字滤波器, 该滤波器可以去除伪跳变信号。如果不需要滤波, 也可以使用未滤波的输出。

每个 CMPSS 包含:

- 两个模拟比较器
- 两个 (CMPSS_LITE 实例上的 10 位有效 DAC)
- 两个数字滤波器, 65536 最大滤波器时钟预分频
- 能够将各个子模块与 EPWMSYNCPER 同步
- 能够将输出与 MCLK 同步
- 能够锁存输出
- 能够反转输出
- 可选择在输入端使用迟滞
- 可选择通过外部信号或基准 DAC 驱动比较器的负输入

- 可选择通过外部信号或 PGA 驱动比较器的正输入
- 可选择在外部引脚上使用低电平比较器 DAC 输出 CMPx_DACL (仅限部分实例，不能与比较功能同时使用)

6.6.4 CMPSS 电气数据和时序

6.6.4.1 CMPSS_LITE 比较器电气特性

在推荐的运行条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
TPU	上电时间	带隙未启用			500	μs
比较器输入 (CMPINxx) 范围			0		VDDA	V
以输入为基准的失调电压误差		通过 AIO/AGPIO, 输入共模 = VDDA 的 5% 至 95%	-20		20	mV
迟滞 ⁽¹⁾	迟滞 ⁽¹⁾	0x	-6	0	6	mV
迟滞 ⁽¹⁾		1x	1	10	19	mV
		2x	7	20	34	
		3x	14	30	51	
		4x	19	41	70	
		5x	25	52	88	
		6x	31	64	109	
		7x	37	77	131	
响应时间 (从 CMPINx 输入更改到 MCPWM X-BAR 输出或 X-BAR 输出的延迟)		阶跃响应		21	40	ns
		斜坡响应 (1.65V/μs)		26		
		斜坡响应 (8.25mV/μs)		30		
VDDA	模拟电源		2.8	3.3	3.63	V
VDD	内核电源		1.08	1.2	1.32	V
Tj	温度		-40	27	155	°C
分辨率				12		位
输入时钟 (SYSCLK) 频率			1		100	MHz
输入时钟 (SYSCLK) 脉冲宽度				TSYSCLK/2		
转换范围		VDAC	0		VDAC	V
转换范围		VDDA	0		VDDA	V
VDAC	VDAC 范围		2.4	3.3	VDDA	V
DNL	微分非线性		-1		4	LSB
INL	静态积分非线性		-16		16	LSB
斜坡线性度	动态斜坡误差	每 60MHz SYSCLK 20 个 DAC 输入阶跃。响应必须是单调的。	-64		64	LSB
满量程阶跃响应稳定时间					1	μs
比较器跳闸干扰			-512	+/-120	512	LSB
比较器跳闸干扰稳定时间					200	ns
增益	增益误差		-2		2	FSR 百分比
基准输入阻抗	基准输入阻抗			8		kΩ
PSRR	电源抑制比	高达 250kHz		46		dB
斜坡响应时间				26		ns
慢速斜坡响应时间				30		ns
阶跃响应时间		AIO			50	ns
输入偏移量误差	输入失调电压误差	具有抖动干扰源	-20	5	20	mV
偏离理想值的输入迟滞			-5	0	5	mV
CMRR	共模抑制比		40			dB
IVDDA	运行电流 (模拟电源)	CMPSS			120	μA
IVDD	运行电流 (内核电源)	CMPSS			6	μA
IVDDA(leak)	漏电流 (模拟电源)	CMPSS				μA
IVDD(leak)	漏电流 (内核电源)	CMPSS				μA
IVDDA	运行电流 (模拟电源)	DAC		400		μA

在推荐的运行条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
IVDD	运行电流 (内核电源)	DAC		0		μA
IVDDA(leak)	漏电流 (模拟电源)	DAC				μA
IVDD(leak)	漏电流 (内核电源)	DAC				μA
dvt	瞬态 vt 漂移			5		mV

(1) 迟滞适用于所有比较器输入源配置。

6.6.4.2 CMPSS_LITE DAC 静态电气特性

在推荐的运行条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
CMPSS_LITE DAC 输出范围			0		VDDA	V
静态失调电压误差 ⁽¹⁾			-25		25	mV
静态增益误差 ⁽¹⁾			-0.5		0.5	FSR 百分比
静态 DNL		已更正端点	-5		5	LSB (12 位)
静态 INL		已更正端点	-5		5	LSB (12 位)
静态 TUE (总体未调整误差)					35	mV
趋稳时间		满量程输出变化后稳定到 1LSB		1		μs
分辨率 ⁽²⁾				12		位

(1) 包含以比较器输入为基准的误差。

(2) 单调响应时为 9.5 位有效分辨率

6.6.5 可编程增益放大器 (PGA)

可编程增益放大器 (PGA) 用于放大输入电压，以提高下游 ADC 和 CMPSS 模块的有效分辨率。

集成的 PGA 有助于使传统上需要外部独立放大器的许多控制应用降低成本和设计工作量。通过片上集成可确保 PGA 与下游 ADC 及 CMPSS 模块兼容。软件可选增益和滤波器设置使 PGA 能够满足各种性能需求。

该 PGA 具有以下特性：

- VDDA 和 VSSA 范围内的轨到轨输入和输出电压
- 可编程增益模式，包括单位增益和 2X - 64X 范围内的其他值
- 独立增益模式使用片外无源器件
- 使用片上电阻器进行后增益滤波
- 差分输入支持
- 硬件辅助斩波可减少失调电压
- 支持使用 PGA_INM 引脚实现开尔文接地

PGA 中的有源器件是一个嵌入式运算放大器，通过内部反馈电阻配置为同相或反相放大器。这些内部反馈电阻值经过配对以产生软件可选的电压增益。

器件引脚上有三个 PGA 信号：

- PGA_INP 是 PGA 运算放大器的正输入。
- PGA_INM 是 PGA 运算放大器的负输入。更多信息请参阅器件数据手册。
- PGA_OUT 支持使用 RC 元件进行运算放大器输出滤波。经滤波后的信号可由片上 ADC 和 CMPSS 模块进行采样和监控。

6.6.6 PGA 电气数据和时序

6.6.6.1 PGA 运行条件

在推荐运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
VDDA		2.8	3.3	3.6	V
VDD		1.08	1.2	1.32	V
TEMP	T _J	-40	27	155	C
时钟频率		SYSCLK		150	MHz
时钟占空比		40	50	60	%
PGA 输出范围 ⁽¹⁾		VSSA+0.025		VDDA - 0.025	V
PGA 输入范围		-0.05		VDDA	V
最小 ADC S+H	带滤波器	75			ns
最小 ADC S+H (无滤波器, 电平转换)		220			ns
PGA 输出上的电容负载		40			pF

(1) 这是 PGA 的线性输出范围。PGA 可以输出此范围以外的电压, 但电压将不呈线性。

6.6.6.2 PGA 特性

在推荐运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
通用					
ADC S+H 稳定在 ± 1 ADC LSB 精度范围内的最短时间 (无滤波器; 所有增益设置; 单个 ADC 驱动) ⁽⁵⁾	增益 = 1	125		ns	
	增益 = 2/-1	146			
	增益 = 4/-3	125			
	增益 = 8/-7	154			
	增益 = 16/-15	227			
	增益 = 32/-31	322			
	增益 = 64/-63	420			
增益设置		1			
		2、4、8、16、 32、64			
		-1、-3、-7、-15、 -31、-63			
短路电流 ⁽⁶⁾		41		mA	
满量程阶跃响应 (无滤波器) 稳定在 0.05% 精度范围内 ⁽⁵⁾	G < 64			420	ns
	G = 64/-63			500	ns
稳定时间: 增益开关				10	μ s
压摆率	裸心 OPA 模式	12			V/ μ s

在推荐运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
压摆率	增益 = 1		12		V/ μ s
	增益 = 2/-1		24		V/ μ s
	增益 = 4/-3		43		V/ μ s
	增益 = 8/-7		67		V/ μ s
	增益 = 16/-15		35		V/ μ s
	增益 = 32/-31		29		V/ μ s
	增益 = 64/-63		26		V/ μ s
过载恢复时间	稳定至 0.1%		.400		μ s
R _{ia}	增益 = 1		256		k Ω
	增益 = 2/-1		14		k Ω
	增益 = 4/-3		7		k Ω
	增益 = 8/-7		8		k Ω
	增益 = 16/-15		8		k Ω
	增益 = 32/-31		8		k Ω
	增益 = 64/-63		4		k Ω
R _{ib}	增益 = 1		0		k Ω
	增益 = 2/-1		14		k Ω
	增益 = 4/-3		21		k Ω
	增益 = 8/-7		56		k Ω
	增益 = 16/-15		120		k Ω
	增益 = 32/-31		248		k Ω
	增益 = 64/-63		252		k Ω
滤波电阻目标	R _{FILT} = 800 Ω		800		Ω
	R _{FILT} = 400 Ω		400		Ω
	R _{FILT} = 200 Ω		200		Ω
	R _{FILT} = 100 Ω		100		Ω
	R _{FILT} = 50 Ω		50	62	Ω
工作电流	不带滤波器的 VDDA		1.3	1.7	mA
	带滤波器的 VDDA		1.3	1.9	mA
	不带滤波器的 VDD		10	200	μ A
	带滤波器的 VDD		10	200	μ A
漏电流	VDDA		.02		μ A
	VDD		.03		μ A
增益带宽积 (裸运算放大器模式)	增益=1		7		MHz
闭环 -3bd BW	增益=1		15		MHz
	增益 = 2/-1		14		MHz
	增益 = 4/-3		13.5		MHz
	增益 = 8/-7		12		MHz
	增益 = 16/-15		11		MHz
	增益 = 32/-31		5.5		MHz
	增益 = 64/-63		5.0		MHz
直流特性					

在推荐运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
增益误差 ⁽¹⁾	增益 = 1	-0.18		0.18	%
	增益 = 2、-1	-0.37		0.37	%
	增益 = 4、-3	-0.6		0.6	%
	增益 = 8、-7	-0.73		0.73	%
	增益 = 16、-15	-0.81		0.81	%
	增益 = 32、-31	-1.0		1.0	%
	增益 = 64、-63	-1.82		1.82	%
失调电压误差 (未修整)	以输入为基准	-8		8	mV
失调电压误差 ⁽²⁾	以输入为基准	-3.0	+/-1.0	3.0	mV
失调温度系数	以输入为基准	-7.0		7.0	μV/C
失调电压误差 - 斩波		-0.8		0.8	mV
失调温度系数 - 斩波			0.3		μV/C
失调修整范围	最小值			-8	mV
	8				mV
长期温漂	以输入为基准		3		mV
INL	带 ADC	-3		3	12b LSB
直流代码扩展	G < 64		2.5		12b LSB
	G = 64/-63		4		12b LSB
交流特性					
相位裕度 裸 OPA	C _{load} = 40pF G=1		45		度
AoI (开环电压增益) 裸 OPA	R _L = 7.5kΩ 至 GND 0.3V < V _O < VDDA-0.3V		94		dB
THD + 噪声 (THD + N) 裸 OPA	f _{in} = 1kHz G = 1		82		dB
带宽 ⁽³⁾	所有增益模式		7		MHz
SNR 10kHz (带 ADC)	增益 = 1		68		dB
	增益 = 2、-1		68		
	增益 = 4、-3		66		
	增益 = 8、-7		62		
	增益 = 16、-15		58		
	增益 = 32、-31		55		
	增益 = 64、-63		51		
THD ⁽⁴⁾	DC		-78		dB
THD (高达 100kHz) ⁽⁴⁾	增益 = 1		-58		dB
	增益 = 2、-1		-70		
	增益 = 4、-3		-70		
	增益 = 8、-7		-70		
	增益 = 16、-15		-70		
	增益 = 32、-31		-58		
	增益 = 64、-63		-58		

在推荐运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
CMRR	直流 : $V_{IN} \leq 1.5V$		-86		dB
	直流 : 满量程输入范围		-77		dB
	高达 100kHz		-50		dB
PSRR ⁽⁴⁾	DC		-75		dB
	高达 10kHz		-60		dB
	高达 100kHz		-40		dB
噪声 PSD ⁽⁴⁾	1kHz		200		nV/sqrt(Hz)
	10kHz		100		nV/sqrt(Hz)
集成噪声 (以输入为基准) ⁽⁴⁾	3Hz 至 30MHz		100		μV

- (1) 包含 ADC 增益误差。
- (2) 包含 ADC 失调电压误差。
- (3) 3dB 带宽。
- (4) PGA 单独的表现。
- (5) 采用滤波器的阶跃响应时间 = $t_S + H + 7.6 \cdot R_{fit} \cdot C_{fit}$
- (6) 假定无滤波器电路

6.6.7 温度传感器特性

在推荐的运行条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
T_{acc}	温度精度	内部基准	± 15		$^{\circ}C$
T_{acc}	温度精度	外部基准	± 15		$^{\circ}C$
dVout/dT	温度敏感性	3.3	3.8	4.3	mV/ $^{\circ}C$
t_{pu}	上电时间			500	μs
$t_{startup}$	启动时间 (TSN_SCTL[ENABLE] 至采样温度传感器)		500		μs
t_{OS}	输出电压稳定时间			450	ns
t_{acq}	ADC 采集时间	450			ns
PSR	电源抑制			40	dB
IDDA	运行电流 (模拟电源)		210	296	μA
IDD	运行电流 (内核电源)				μA
IDDA(leak)	漏电流 (模拟电源)		17	147	nA
IDD(leak)	漏电流 (内核电源)			400	nA

内部模拟连接

在自然通风条件下的工作温度范围内测得 (除非另有说明)

内部信号	连接
TEMPSENSOR	A0_13/A2_13
PGA0_OUT (内部)	A0_31
PGA1_OUT (内部)	A1_31
PGA2_OUT (内部)	A2_31

6.7 控制外设

6.7.1 多通道脉宽调制器 (MCPWM)

MCPWM 外设是控制商业和工业设备中的许多电力电子系统的关键元件。通过从具备独立资源（这些独立资源可以一起运行形成一个系统）的较小模块构建外设，MCPWM 模块能够以最小的 CPU 开销生成复杂的脉冲宽度波形。MCPWM 模块的一些亮点包括复杂波形生成、死区生成、灵活的同步方案、高级跳变区功能和全局寄存器重载功能。

借助 MCPWM 和 eCAP 同步方案，可灵活地划分 MCPWM 和 eCAP 模块，并可在这些模块内进行局部同步。

图 6-1 展示了 MCPWM 模块。

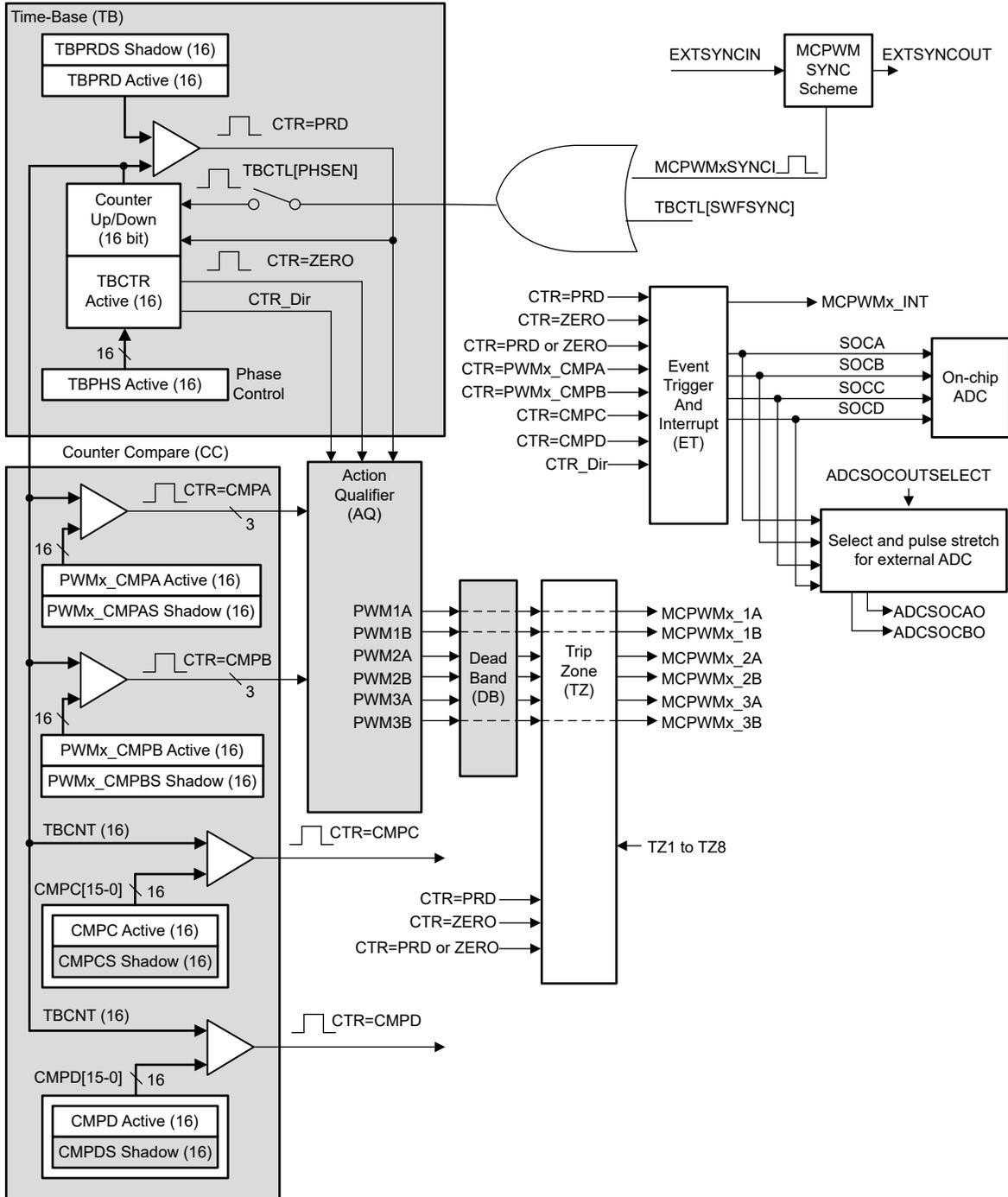


图 6-1. MCPWM 子模块和关键内部信号互连

ADVANCE INFORMATION

6.7.2 控制外设同步

借助 MCPWM 和 eCAP 同步方案，可灵活地划分 MCPWM 和 eCAP 模块，并可在这些模块内进行局部同步。图 6-2 展示了同步方案。

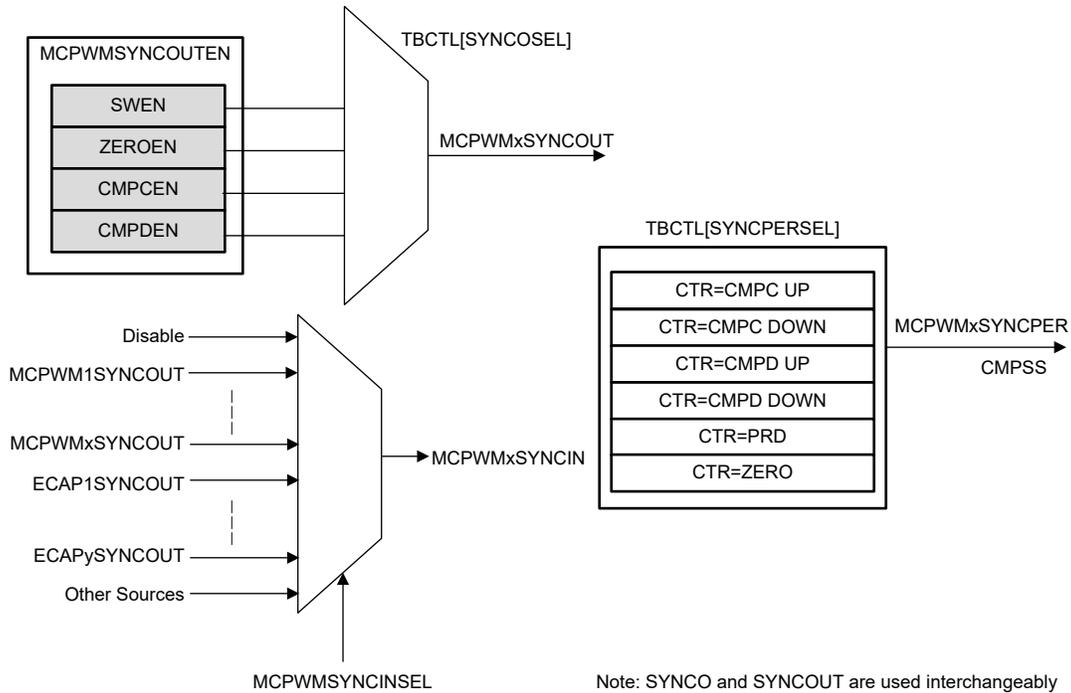


图 6-2. 同步链架构

6.7.3 MCPWM 电气数据和时序

6.7.3.1 MCPWM 时序要求

参数		最小值	最大值	单位
$t_w(\text{SYNCSIN})$	同步输入脉冲宽度	异步	$2t_c(\text{EPWMCLK})$	周期
		同步	$2t_c(\text{EPWMCLK})$	
		带输入限定器	$1t_c(\text{EPWMCLK}) + t_w(\text{IQSW})$	

6.7.3.2 MCPWM 开关特性

在推荐的运行条件下测得（除非另有说明）

参数	描述	最小值	最大值	单位
$t_w(\text{PWM})$	脉冲持续时间，PWMx 输出高电平/低电平	20		ns
$t_w(\text{SYNCSOUT})$	同步输出脉冲宽度	$8t_c(\text{SYSCCLK})$		周期
$t_d(\text{TZ-PWM})$	延迟时间，跳变输入激活到 PWM 强制高电平		30	ns
	延迟时间，跳变输入激活到 PWM 强制低电平			
	延迟时间，跳变输入激活到 PWM 高阻抗			
tskew	所有 MCPWM 输出的偏斜（最短路径） ⁽¹⁾		5.1	ns
tskew	所有 MCPWM 输出的偏斜（最长路径） ⁽¹⁾		8.9	ns

(1) 各个 MCPWM 具有类似的配置。

6.7.4 增强型捕获 eCAP

eCAP 模块的特性包括：

- 测量旋转机械的速度（例如，通过霍尔传感器感应齿状链轮）
- 位置传感器脉冲之间的持续时间测量
- 脉冲序列信号的周期和占空比测量
- 解码来自占空比编码电流/电压传感器的电流或电压振幅

本节介绍的 eCAP 模块特性包括：

- 4 事件时间戳寄存器（每个 32 位）
- 边缘极性选择，最多选择四个序列时间戳捕获事件
- 对 4 个事件中的任何一个事件进行中断
- 单次采集多达 4 个事件时间戳
- 在深度为 4 的循环缓冲器中以连续模式采集时间戳
- 绝对时间戳采集
- 差分 (Δ) 模式时间戳采集
- 当未用于采集模式时，eCAP 模块可配置为单通道 PWM 输出

1 类 eCAP 的捕捉功能通过 0 类 eCAP 得到增强，增加了以下特性：

- 事件过滤器复位
 - 向 ECCTL2[CTRFILTRESET] 写入 1 会清零事件过滤器、模数计数器和任何挂起的中断标志。复位该位对于初始化和调试很有用。
- 模数计数器状态位。
 - 模数计数器 (ECCTL2 [MODCNRSTS]) 指示接下来加载哪个捕捉寄存器。在 0 类 eCAP 中，无法了解模数计数器的当前状态。
- DMA 触发源
 - eCAPxDMA 被添加为一个 DMA 触发器。CEVT[1-4] 可以配置为 eCAPxDMA 的源。
- 输入多路复用器
 - ECCTL0 [INPUTSEL] 选择 128 个输入信号之一，详情请参阅 TRM 的“增强型捕获 (eCAP)”一章的“为 eCAP 配置器件引脚”部分。
- EALLOW 保护
 - EALLOW 保护已添加到关键寄存器。为了维持与 0 类的软件兼容性，请配置 DEV_CFG_REGS.ECAPTYPE 以使这些寄存器不受保护。

2 类 eCAP 的捕捉功能通过 1 类 eCAP 得到增强，增加了以下特性：

- 添加了 ECAPxSYNCINSEL 寄存器
 - 为每个 eCAP 添加了 ECAPxSYNCINSEL 寄存器以选择外部 SYNCIN。每个 eCAP 可以有一个单独的 SYNCIN 信号。

6.7.5 eCAP 方框图

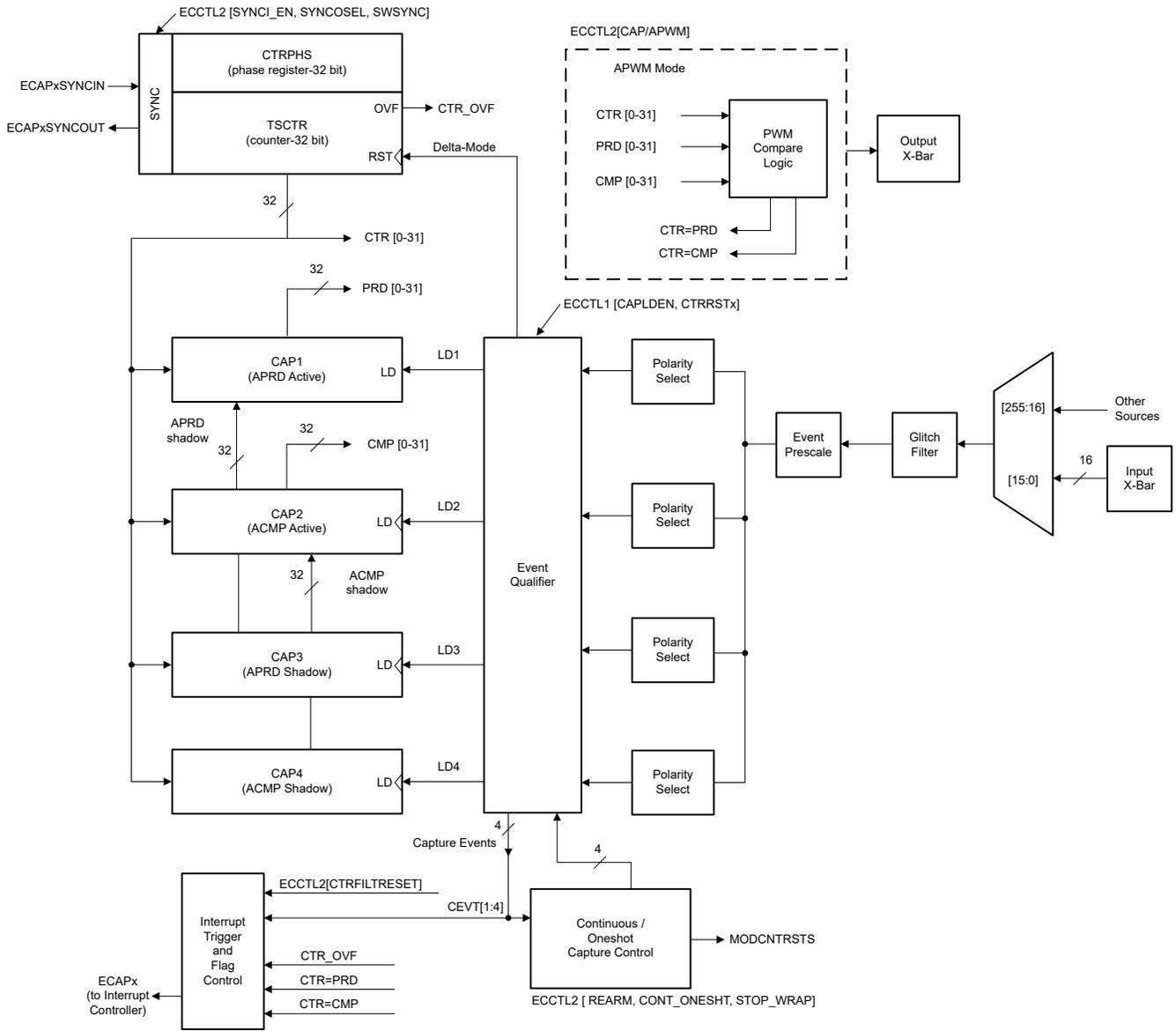


图 6-3. eCAP 方框图

ADVANCE INFORMATION

6.7.6 eCAP 同步

通过选择一个公共的 SYNCIN 源，eCAP 模块可以互相同步。eCAP 的 SYNCIN 源可以是软件同步输入或外部同步输入。外部同步输入信号可来自 PWM、eCAP 或 X-Bar。如下图所示，SYNC 信号由 ECAPx 的 ECAPxSYNCINSEL[SEL] 位中的选择定义。

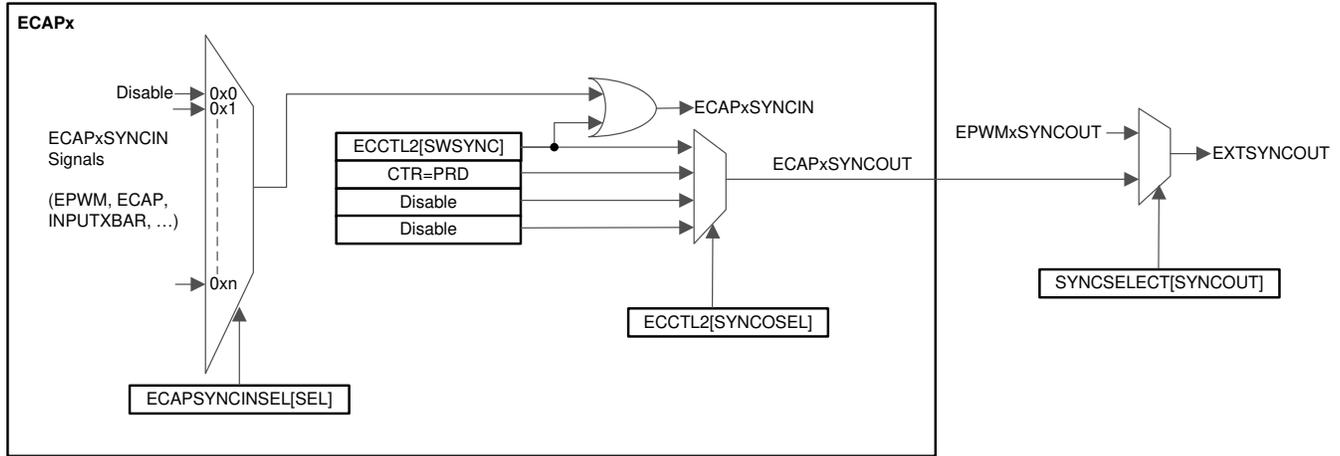


图 6-4. eCAP 同步方案

6.7.7 eCAP 电气数据和时序

6.7.7.1 eCAP 时序要求

			最小值	标称值	最大值	单位
$t_{w(CAP)}$	采集输入脉冲宽度	异步	$2t_{c(SYSCLK)}$			ns
		同步	$2t_{c(SYSCLK)}$			
		带输入限定器	$1t_{c(SYSCLK)} + t_{w(IQSW)}$			

6.7.7.2 eCAP 开关特性

在推荐的运行条件下测得（除非另有说明）

参数		最小值	典型值	最大值	单位
$t_{w(APWM)}$	脉冲持续时间，APWMx 输出高电平/低电平	20			ns

6.7.8 增强型正交编码器脉冲 (eQEP)

该器件上的 eQEP 模块为 2 类。eQEP 直接与线性或旋转增量编码器相连，以便从高性能运动和位置控制系统中使用的旋转机器中获得位置、方向和速度信息。

该 eQEP 外设包含以下主要功能单元：

- 针对每个引脚的可编程输入鉴定 (GPIO MUX 的一部分)
- 正交解码器单元 (QDU)
- 用于位置测量的位置计数器和控制单元 (PCCU)
- 用于低速测量的正交边沿捕捉单元 (QCAP)
- 用于速度/频率测量的单位时基 (UTIME)
- 用于检测失速的看门狗计时器 (QWDOG)
- 正交模式适配器 (QMA)

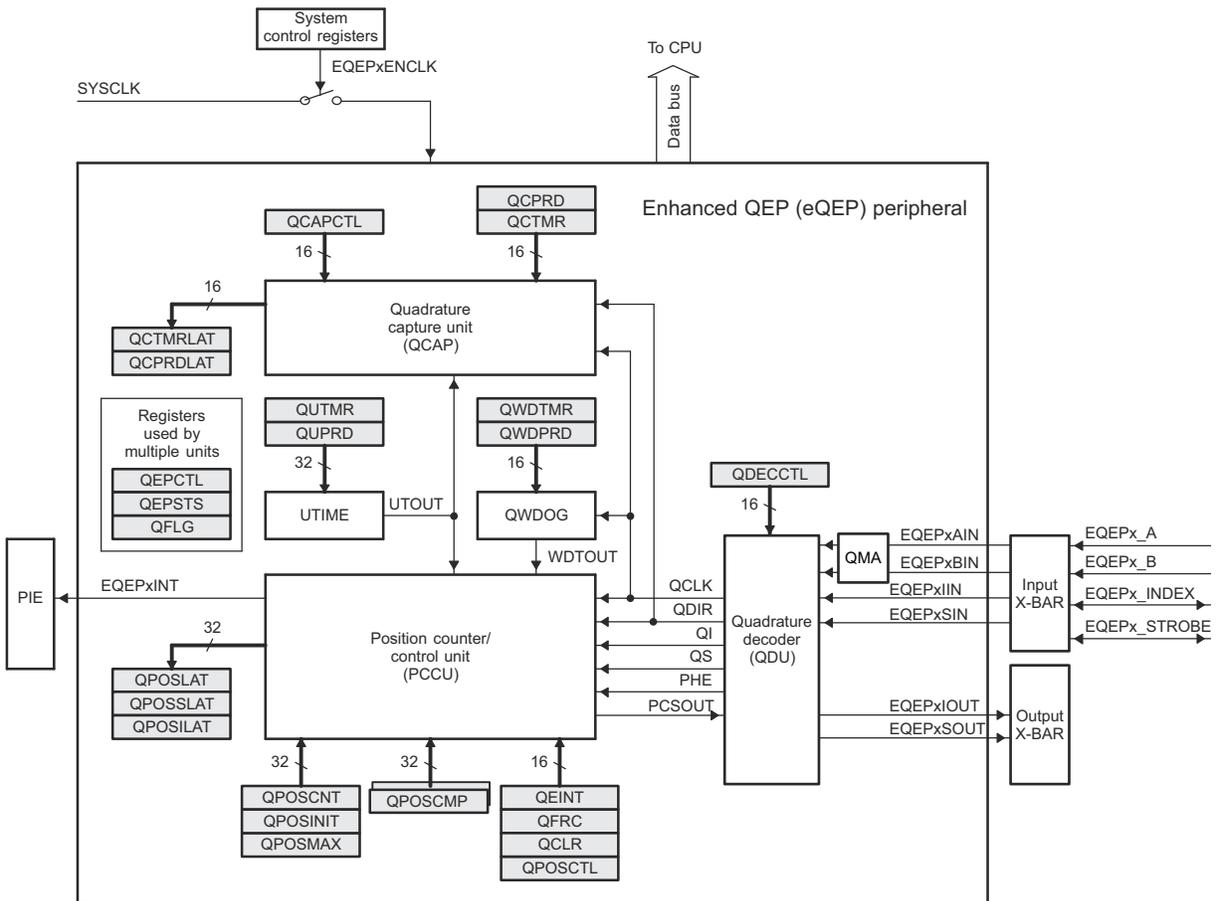


图 6-5. eQEP 方框图

6.7.9 eQEP 电气数据和时序

6.7.9.1 eQEP 时序要求

			最小值	最大值	单位
$t_{w(QEPP)}$	QEP 输入周期	同步 ⁽¹⁾	$2t_{c(SYSCLK)}$		周期
$t_{w(QEPP)}$	QEP 输入周期	与输入限定符同步	$2[1t_{c(SYSCLK)} + t_{w(IQSW)}]$		周期
$t_{w(INDEXH)}$	QEP 索引输入高电平时间	同步 ⁽¹⁾	$2t_{c(SYSCLK)}$		周期
$t_{w(INDEXH)}$	QEP 索引输入高电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$		周期
$t_{w(INDEXL)}$	QEP 索引输入低电平时间	同步 ⁽¹⁾	$2t_{c(SYSCLK)}$		周期
$t_{w(INDEXL)}$	QEP 索引输入低电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$		周期
$t_{w(STROBH)}$	QEP 选通高电平时间	同步 ⁽¹⁾	$2t_{c(SYSCLK)}$		周期
$t_{w(STROBH)}$	QEP 选通高电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$		周期
$t_{w(STROBL)}$	QEP 选通输入低电平时间	同步 ⁽¹⁾	$2t_{c(SYSCLK)}$		周期
$t_{w(STROBL)}$	QEP 选通输入低电平时间	与输入限定符同步	$2t_{c(SYSCLK)} + t_{w(IQSW)}$		周期

(1) GPIO GPxQSELn 异步模式不得用于 eQEP 模块输入引脚。

6.7.9.2 eQEP 开关特性

在推荐的运行条件下测得 (除非另有说明)

参数		最小值	最大值	单位
$t_{d(CNTR)xin}$	延迟时间, 外部时钟到计数器增量		$5t_{c(SYSCLK)}$	周期
$t_{d(PCS-OUT)QEP}$	延迟时间, QEP 输入边沿到位置比较同步输出		$7t_{c(SYSCLK)}$	周期

6.8 通信外设

6.8.1 模块化控制器局域网 (MCAN)

控制器局域网 (CAN) 是一种串行通信协议，用于有效地为具有高可靠性的分布式实时控制提供支持。CAN 具有较高的抗电气干扰能力，并且能够检测各种类型的错误。在 CAN 中，许多较短的信息会广播到整个网络，从而在系统的每个节点中提供数据一致性。

MCAN 模块支持传统 CAN 和 CAN FD (具有灵活数据速率的 CAN) 协议。CAN FD 特性可实现更高的吞吐量和增加每个数据帧的有效负载。经典 CAN 和 CAN FD 器件可以在同一网络上共存而不会发生任何冲突，前提是经典 CAN 器件使用部分网络收发器，其中该收发器可以检测和忽略 CAN FD，而不产生总线错误。MCAN 模块符合 ISO 11898-1:2015 标准。

备注

CAN FD 特性的可用性取决于器件型号。

MCAN 模块可实现以下特性：

- 符合 CAN 协议 2.0A、B 和 ISO 11898-1:2015 标准
- 完全支持 CAN FD (最多 64 个数据字节)
- 支持 AUTOSAR 和 SAE J1939
- 灵活的消息 RAM 分配 (以下最大配置适用于具有 4352 32 位字消息 RAM 的器件)
 - 多达 32 个专用发送缓冲器
 - 可配置的发送 FIFO，最多 32 个元素
 - 可配置的发送队列，最多 32 个元素
 - 可配置的发送事件 FIFO，最多 32 个元素
 - 多达 64 个专用接收缓冲器
 - 两个可配置的接收 FIFO，每个 FIFO 最多 64 个元素
 - 多达 128 个滤波器元素
- 用于自检的环回模式
- 可屏蔽中断 (两条可配置的中断线路、可纠正的 ECC、计数器溢出和时钟停止/唤醒)
- 不可屏蔽中断 (不可纠正的 ECC)
- 两个时钟域 (CAN 时钟/主机时钟)
- 消息 RAM 的 ECC 检查
- 支持时钟停止和唤醒
- 时间戳计数器

不支持的特性：

- 主机总线防火墙
- 时钟校准
- 通过 CAN 进行调试

7 详细说明

7.1 说明

AM13E230x 微控制器 (MCU) 属于 AM13x 高度集成的低功耗 32 位 MCU 系列，该 MCU 系列基于 Arm® Cortex®-M33 32 位 CPU，工作频率最高可达 200MHz。这些经实时控制优化的 MCU 提供高性能模拟、控制和数字外设集成，支持 -40°C 至 105°C 的环境温度范围，并在 3.3V 的电源电压下运行。

AM13E230x MCU 提供具有内置纠错码 (ECC) 且高达 512KB 的嵌入式闪存程序存储器 (2 个 256KB 存储体) 以及具有硬件奇偶校验且高达 128KB 的 SRAM。提供更小的存储器配置型号。

处理系统包含自定义数据路径扩展 (CDE) 支持、存储器保护单元 (MPU)、微跟踪缓冲器 (MTB)、32 位三角函数加速器 (TMU) 以及 TinyEngine™ 神经网络处理单元 (NPU)。

AM13E230x MCU 具有强大的高性能模拟外设。三个最大采样率为 6.67MSPS 的 12 位 ADC、四个具有内置 10 位基准 DAC 的高速比较器子系统以及三个具有 4 : 1 多路复用器的可编程增益放大器可提供真正的实时信号链性能。

这些 MCU 还提供实时控制和计时外设，例如 12 通道 DMA 控制器、多通道 PWM 生成、通用计时器、用于捕获和编码器接口的专用计时器以及用于连接 GPIO 的灵活 X-BAR 系统以及控制外设。

独立振荡器和窗口化看门狗计时器以及多种内部和外部时钟选项亦包括其中。提供了多种运行功耗模式，以便灵活地控制功耗与唤醒时间。

数据完整性和加密特性 (AES, 安全启动) 可在 AM13E230x 域内中提供安全性。循环冗余校验器 (CRC) 模块为 AM13E230x MCU 提供内部诊断功能。

通过一个 MCAN 和多达 6 个 UNICOMM 外设支持增强型通信接口，从而支持 UART/LIN、I2C/SMBUS 和 SPI 的组合。为了连接外部器件或存储器，高速外部外设接口 (EPI) 可以连接到 SDRAM 或异步 RAM 器件，例如 FPGA 或 ASIC。

封装选项包括 48 引脚 QFN 以及 48/64/80/100/128 引脚 QFP。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 (标称值)	间距
AM13E23019	PDT (TQFP , 128)	16mm × 16mm	14mm × 14mm	0.4mm
	PZ (LQFP , 100)	16mm × 16mm	14mm × 14mm	0.5mm
	PN (LQFP , 80)	14mm × 14mm	12mm × 12mm	0.5mm
	PM (LQFP , 64)	12mm × 12mm	10mm × 10mm	0.5mm
	PT (LQFP , 48)	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ (VQFN , 48)	7mm × 7mm	7mm × 7mm	0.5mm
AM13E23018	PDT (TQFP , 128)	16mm × 16mm	14mm × 14mm	0.4mm
	PZ (LQFP , 100)	16mm × 16mm	14mm × 14mm	0.5mm
	PN (LQFP , 80)	14mm × 14mm	12mm × 12mm	0.5mm
	PM (LQFP , 64)	12mm × 12mm	10mm × 10mm	0.5mm
	PT (LQFP , 48)	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ (VQFN , 48)	7mm × 7mm	7mm × 7mm	0.5mm

封装信息 (续)

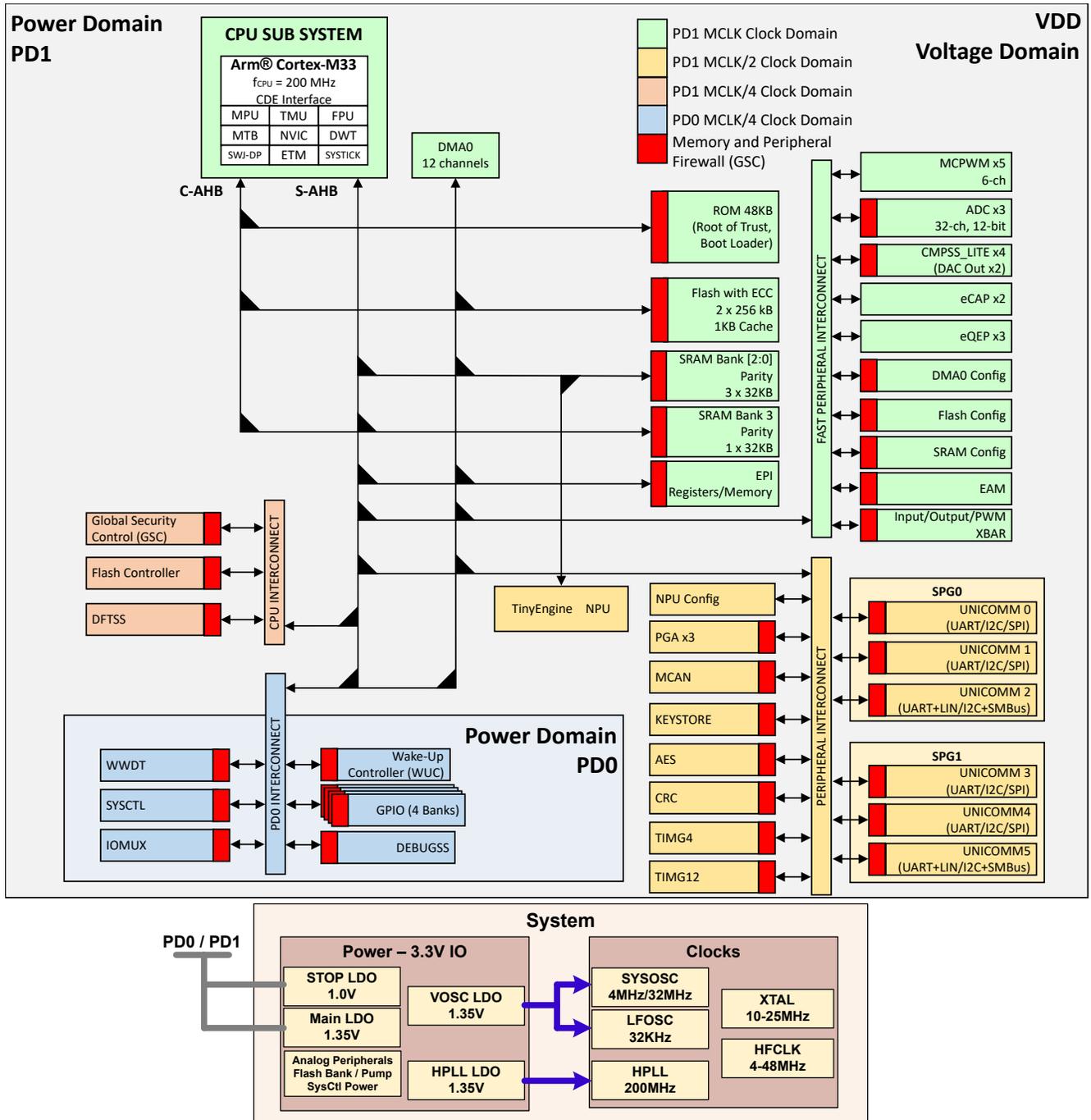
器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 (标称值)	间距
AM13E23017	PDT (TQFP , 128)	16mm × 16mm	14mm × 14mm	0.4mm
	PZ (LQFP , 100)	16mm × 16mm	14mm × 14mm	0.5mm
	PN (LQFP , 80)	14mm × 14mm	12mm × 12mm	0.5mm
	PM (LQFP , 64)	12mm × 12mm	10mm × 10mm	0.5mm
	PT (LQFP , 48)	9mm × 9mm	7mm × 7mm	0.5mm
	RGZ (VQFN , 48)	7mm × 7mm	7mm × 7mm	0.5mm

(1) 如需了解更多信息, 请参阅“机械、封装和可订购信息”章节。

(2) 封装尺寸 (长 × 宽) 为标称值, 并包括引脚 (如适用)。

7.1.1 功能方框图

图 7-1 显示了 AM13E230x 功能方框图。



ADVANCE INFORMATION

图 7-1. AM13E230x 功能框图

7.2 存储器

7.2.1 外设寄存器内存映射

表 7-1. 外设寄存器内存映射

结构	DriverLib 名称	基址
MCLK/2 域		
EPI_REGS_GPCFG、 EPI_REGS_SDRAMCFG、 EPI_REGS_HB8CFG、 EPI_REGS_HB16CFG	EPI0_BASE、 EPI0SDRAM_BASE、 PI0HB8_BASE、 EPI0HB16_BASE	0x4001_A000
PGA_REGS	PGA0_BASE	0x400F_C000
PGA_REGS	PGA1_BASE	0x400F_D000
PGA_REGS	PGA2_BASE	0x400F_E000
MCAN_REGS	MCAN0_BASE	0x4011_0000
TIMG4_REGS	TIMG4_BASE	0x4018_0000
TIMG12_REGS	TIMG12_BASE	0x4018_8000
AES_REGS	AES_BASE	0x401B_0000
CRCP_REGS	CRC_BASE	0x401B_2000
KEYSTORE_REGS	KEYSTORE_BASE	0x401B_6000
UNICOMMUART_REGS	UC0_UART_BASE	0x4060_0000
UNICOMMUART_REGS	UC1_UART_BASE	0x4060_1000
UNICOMMUART_REGS	UC2_UART_BASE	0x4060_2000
UNICOMMI2CC_REGS	UC0_I2CC_BASE	0x4060_8000
UNICOMMI2CC_REGS	UC1_I2CC_BASE	0x4060_9000
UNICOMMI2CC_REGS	UC2_I2CC_BASE	0x4060_A000
UNICOMMI2CT_REGS	UC0_I2CT_BASE	0x4061_0000
UNICOMMI2CT_REGS	UC1_I2CT_BASE	0x4061_1000
UNICOMMI2CT_REGS	UC2_I2CT_BASE	0x4061_2000
UNICOMMSPI_REGS	UC0_SPI_BASE	0x4061_8000
UNICOMMSPI_REGS	UC1_SPI_BASE	0x4061_9000
UNICOMM_REGS	UNICOMM0_BASE	0x4063_0000
UNICOMM_REGS	UNICOMM1_BASE	0x4063_2000
UNICOMM_REGS	UNICOMM2_BASE	0x4063_4000
SPG_REGS	SPG0_BASE	0x4063_F000
UNICOMMUART_REGS	UC3_UART_BASE	0x4064_0000
UNICOMMUART_REGS	UC4_UART_BASE	0x4064_1000
UNICOMMUART_REGS	UC5_UART_BASE	0x4064_2000
UNICOMMI2CC_REGS	UC3_I2CC_BASE	0x4064_8000
UNICOMMI2CC_REGS	UC4_I2CC_BASE	0x4064_9000
UNICOMMI2CC_REGS	UC5_I2CC_BASE	0x4064_A000
UNICOMMI2CT_REGS	UC3_I2CT_BASE	0x4065_0000
UNICOMMI2CT_REGS	UC4_I2CT_BASE	0x4065_1000
UNICOMMI2CT_REGS	UC5_I2CT_BASE	0x4065_2000
UNICOMMSPI_REGS	UC3_SPI_BASE	0x4065_8000
UNICOMMSPI_REGS	UC4_SPI_BASE	0x4065_9000
UNICOMM_REGS	UNICOMM3_BASE	0x4067_0000
UNICOMM_REGS	UNICOMM4_BASE	0x4067_2000
UNICOMM_REGS	UNICOMM5_BASE	0x4067_4000
SPG_REGS	SPG1_BASE	0x4067_F000
MCLK/1 域		
ADC_LITE_REGS	ADC0_BASE	0x4000_0000
ADC_LITE_REGS	ADC1_BASE	0x4000_2000

表 7-1. 外设寄存器内存映射 (续)

结构	DriverLib 名称	基址
ADC_LITE_REGS	ADC2_BASE	0x4000_4000
ADC_LITE_RESULT_REGS	ADC0RESULT_BASE	0x4000_A000
ADC_LITE_RESULT_REGS	ADC1RESULT_BASE	0x4000_B000
ADC_LITE_RESULT_REGS	ADC2RESULT_BASE	0x4000_C000
MCPWM_6CH_REGS	MCPWM0_BASE	0x4001_0000
MCPWM_6CH_REGS	MCPWM1_BASE	0x4001_1000
MCPWM_6CH_REGS	MCPWM2_BASE	0x4001_2000
MCPWM_6CH_REGS	MCPWM3_BASE	0x4001_3000
MCPWM_6CH_REGS	MCPWM4_BASE	0x4001_4000
DMA_REGS	DMA0_BASE	0x4002_0000
FLASH_CTRL_REGS	FLASH_BASE	0x4002_8000
MEM_CFG_REGS	MEMCFG_BASE	0x4002_A000
EAM_REGS	EAM_BASE	0x4002_C000
ECAP_REGS	ECAP0_BASE	0x4044_0000
ECAP_REGS	ECAP1_BASE	0x4044_1000
EQEP_REGS	EQEP0_BASE	0x4044_8000
EQEP_REGS	EQEP1_BASE	0x4044_9000
EQEP_REGS	EQEP2_BASE	0x4044_A000
CMPSS_LITE_REGS	CMPSS0_BASE	0x4046_0000
CMPSS_LITE_REGS	CMPSS1_BASE	0x4046_1000
CMPSS_LITE_REGS	CMPSS2_BASE	0x4046_2000
CMPSS_LITE_REGS	CMPSS3_BASE	0x4046_3000
INPUT_XBAR_REGS	INPUTXBAR_BASE	0x4046_8000
EPWM_XBAR_REGS	PWMXBAR_BASE	0x4046_9000
OUTPUTXBAR_REGS	OUTPUTXBAR_BASE	0x4046_A000
SYNC_SOC_REGS	SYNC_BASE	0x4046_B000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR0_FLAGS_BASE	0x4047_0000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR1_FLAGS_BASE	0x4047_1000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR2_FLAGS_BASE	0x4047_2000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR3_FLAGS_BASE	0x4047_3000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR4_FLAGS_BASE	0x4047_4000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR5_FLAGS_BASE	0x4047_5000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR6_FLAGS_BASE	0x4047_6000
OUTPUTXBAR_FLAG_REGS	OUTPUTXBAR7_FLAGS_BASE	0x4047_7000
INPUT_FLAG_XBAR_REGS	INPUTXBAR_FLAGS_BASE	0x4049_0000
电源域 0 (常开)		
SYSCTL_REGS	SYSCTL_BASE	0x400A_F000
DEBUGSS_REGS	DEBUGSS_BASE	0x400C_7000
IOMUX_REGS	IOMUX_BASE	0x400C_C000
WWDT_REGS	WWDT_BASE	0x400D_0000
GPIO_REGS	GPIO0_BASE	0x400F_0000
GPIO_REGS	GPIO1_BASE	0x400F_2000
GPIO_REGS	GPIO2_BASE	0x400F_4000
GPIO_REGS	GPIO3_BASE	0x400F_6000
MCLK/4 域		
NVMNW_REGS	NVMNW_BASE	0x4004_2000
GSC_REGS	GSC_BASE	0x4004_6000

7.2.2 静态 RAM

CPU 子系统有一个配备硬件奇偶校验功能的专用静态 RAM 块，其 SRAM 高达 128KB。

7.2.3 闪存存储器

AM13E230x 微控制器上两个各为 256KB 的闪存存储体。对闪存进行编程的代码应在 RAM 之外执行，在进行擦除或编程操作时，不应以任何形式存取闪存存储体。

7.3 标识

表 7-2 列出了器件标识寄存器的参数和说明。

表 7-2. 器件标识寄存器

名称	地址	大小 (x8)	说明	
			位	选项
PARTIDL	0x0005 D008	4	14-13 保留	RESERVED
			10-8 PKG_TYPE	1 = 2 = 3 = 4 = 5 = 6 = 7 = 8 =
			7-6 QUAL	0 = 工程样片 (TMX) 1 = 试点生产 (TMP) 2 = 完全合格 (TMS)
PARTIDH	0x0005 D00A	4	器件型号标识号 AM13E230x	待定
REVID	0x0005 D00C	4	器件修订版本号 修订版 0 修订版 A 修订版 B 修订版 C	0x0000 0001 0x0000 0002 0x0000 0003 0x0000 0004
UID_UNIQUE0	0x0007 114A	4	唯一标识号。此编号在具有相同 PARTIDH 的每个单独器件上是不同的。此唯一编号可以用作应用中的序列号。	
UID_UNIQUE1	0x0007 114C	4	唯一标识号。此编号在具有相同 PARTIDH 的每个单独器件上是不同的。此唯一编号可以用作应用中的序列号。	

7.4 Arm® Cortex®-M33 CPU

Arm® Cortex®-M33 CPU 是一款 32 位处理器，非常适合需要高效安全性或数字信号控制的嵌入式应用。此 CPU 内核具备支持此类嵌入式应用的特性，包括存储器保护单元、浮点单元、自定义数据路径指令以及用于指令跟踪功能的微跟踪缓冲器。

7.4.1 三角函数运算单元 (TMU)

三角函数运算单元 (TMU) 利用指令来加快表 7-3 中列出的常见三角函数和算术运算，从而扩展了 Arm® Cortex®-M33 CPU 的功能。

表 7-3. TMU 支持的指令

指令	说明
SINPUF32	返回输入值的正弦
COSPUF32	返回输入值的余弦
ATANPUF32	返回输入值的正切
DIVF32	返回两个输入值的 DIV 值
QUADF32	返回 X 和 Y 输入的象限值和比率，都以标幺值形式提供
SQRTF32	返回输入值的平方根
IEXP2F32	返回输入值的反指数
LOG2F32	返回输入值以 2 为底的对数
ISQRTF32	返回输入值的平方根倒数
RSCTFLG	读取/设置/清除 TMU CDE 内维护的 LUF 和 LVF 标志

7.4.2 调试子系统

AM13E230x 调试子系统集成了 JTAG 接口，并通过调试访问端口 (DAP) 访问 Cortex®-M33 CPU 调试寄存器。Cortex®-M33 DAP 可配置为 JTAG 调试端口 (JTAG-DP)、串行线调试端口 (SW-DP) 或串行线/JTAG 调试端口 (SWJ-DP)。

备注

MCLK (CPUCLK) 必须达到 100MHz 才能使用 ETM 跟踪。

微跟踪缓冲器

AM13E230x MCU 上的微跟踪缓冲器 (MTB) 为 CPU 内核提供了基本的执行跟踪功能。启用后，MTB 会记录程序流中的变化，由 Cortex®-M33 处理器通过执行跟踪接口报告。此信息作为跟踪数据包存储在 MTB 存储器中。外部调试器可以使用 DAP 来提取跟踪信息。然后调试器可以使用从此信息重建程序流。

7.5 TinyEngine™ 神经网络处理单元 (NPU)

TinyEngine™ 神经网络处理单元 (NPU) 支持运行预先训练的模型的智能推理。TinyEngine™ NPU 能够提供 600-1200MOPS (兆次运算/秒) 的速度，与仅使用软件的实施相比，可提供高达 10 倍的神经网络 (NN) 推理周期改进。使用 TI 提供的工具加载和训练模型，以获得高级功能集。

7.6 DMA

直接存储器存取 (DMA) 控制器支持将数据从一个存储器地址移到另一个存储器地址，而无需 CPU 干预。例如，DMA 可用于将数据从 ADC 转换存储器移动到 SRAM。通过使 CPU 保持在低功耗模式，而无需将其唤醒来在外设之间移动数据，DMA 降低了系统功耗。

- DMA0 : 12 个独立的 DMA 传输通道
 - 6 个全功能通道，支持重复传输模式
 - 6 个基本通道，支持单次传输模式和分散模式
- 可配置的 DMA 通道的优先级
- 字节 (8 位)、短字 (16 位)、字 (32 位) 和长字 (64 位) 或混合字节和字传输能力
- 传输计数器块大小支持传输高达 64k 的任何类型数据
- 可配置的 DMA 传输触发器选择
- 为其他通道提供服务的活动通道中断
- 乒乓缓冲器架构的提前中断生成
- 在另一个通道上的活动完成时级联通道
- 支持数据重组的跨步模式，例如三相计量应用

有关更多详细信息，请参阅 AM13E230x 200MHz 微控制器技术参考手册中的“DMA”一章。

7.7 错误聚合器模块 (EAM)

错误聚合器模块 (EAM) 汇总了系统内存的单错校正 (SEC) 和双错检测 (DED)，以及各项安全错误。EAM 根据错误的优先级向 CPU 生成中断或 NMI。EAM 模块受安全防火墙保护，确保只有应用程序安全模式下的客户关键代码能以上下文安全的方法处理错误。

该 EAM 支持以下特性：

- 来自闪存和 SRAM 的 SEC 和 DED 的 ECC 错误记录
- 用于对内存和外设的防火墙区域进行非安全访问的安全错误记录
- 用于记录对闪存中隐藏受保护区域的安全访问错误
- 记录首个错误，并记录启动器和访问错误类型

7.8 电源管理和时钟单元 (PMCU)

7.8.1 电源管理单元 (PMU)

电源管理单元 (PMU) 为器件生成内部稳压内核电源，并对外部电源 (VDD) 进行监控。PMU 还包含 PMU 本身以及模拟外设所使用的带隙电压基准。PMU 的主要特性包括：

- 上电复位 (POR) 电源监测器
- 欠压复位 (BOR) 电源监测器，具有使用三个可设定阈值的预警功能
- 支持运行、睡眠、停止和待机工作模式的内核稳压器，可在性能与功耗之间实现动态平衡
- 受奇偶校验保护的修整，可在电源管理修整损坏时立即生成上电复位 (POR)

有关更多详细信息，请参阅 AM13E230x 200MHz 微控制器技术参考手册中的“PMU”一章

7.8.2 工作模式

AM13E230x MCU 提供五种主要工作模式（电源模式），可根据应用要求优化器件功耗。这些模式按照功耗从高到低排列如下：RUN、SLEEP、STOP、STANDBY 和 SHUTDOWN。CPU 会在运行模式中执行代码。外设中断事件可将器件从睡眠、停止或待机模式唤醒至运行模式。关断模式会完全禁用内部内核稳压器，以更大幅度地降低功耗，并且只能通过 NRST、SWD/JTAG 接口、某些 IO 上的逻辑电平匹配或来自低频子系统 (LFSS) 的中断来实现唤醒。

为了进一步平衡性能和功耗，AM13E230x 器件实现了两个电源域：PD1、PD0。PD1 包含 CPU、内存和高性能外设。PD1 在运行和睡眠模式下始终通电，但在所有其他模式下会禁用。PD0 包含低速、低功耗外设，这些外设的运行、睡眠、停止和待机模式下始终通电。PD1 和 PD0 在关断模式下都会禁用。

7.8.2.1 不同工作模式下的功能

表 7-4 提供了每种工作模式下支持的功能。

功能键：

- **EN**：该功能会在指定的模式下启用。
- **DIS**：该功能会在指定的模式下被禁用（时钟或电源门控），但该功能的配置会保留。
- **OPT**：该功能在指定的模式下是可选的，如果配置为启用，则保持启用状态。
- **OFF**：该功能在指定的模式下会完全断电，不会保留任何配置信息。从关闭状态唤醒时，所有模块寄存器必须由应用软件重新配置为所需的设置。

表 7-4. 不同工作模式下支持的功能

工作模式		RUN	SLEEP	STOP	STANDBY	关断	
振荡器	SYSOSC	EN		OPT	DIS	关断	
	LFOSC	EN					
	XTAL	OPT		DIS		关断	
	SYSPLL	OPT		DIS		关断	
时钟	CPUCLK	200MHz	DIS		关断		
	MCLK	200MHz		DIS		关断	
	MCLK/2	100MHz		DIS		关断	
	MCLK/4 (PD1)	50MHz		DIS		关断	
	ULPCLK	40MHz			32kHz		关断
	LFCLK	32kHz					关断
	HFCLK	OPT		DIS		关断	
	CANCLK	OPT		DIS		关断	
	LFCLK 监测器	OPT				OPT	关断
MCLK 监测器	OPT			DIS		关断	
PMU	POR 监测器	EN				关断	
	BOR 监测器	EN				关断	
	内核稳压器	全驱动	全驱动	减速驱动	低驱动	关断	

表 7-4. 不同工作模式下支持的功能 (续)

工作模式		RUN	SLEEP	STOP	STANDBY	关断
核心功能	CPU	EN	DIS			关断
	闪存	EN		DIS		关断
	SRAM0	EN		DIS		关断
	SRAM1/2/3	EN		关断		关断
PD1 外设	ADC[0:2]	OPT		DIS		关断
	PGA[0:2]	OPT		DIS		关断
	CMPSS[0:3]	OPT		DIS		关断
	ECAP[0:2]	OPT		DIS		关断
	EQEP[0:3]	OPT		DIS		关断
	AES	OPT		DIS		关断
	MCAN0	OPT		DIS		关断
	CRC	OPT		DIS		关断
	DMA0	OPT		DIS		关断
	GSC	OPT		DIS		关断
	KEYSTORE	OPT		DIS		关断
	UC[0:5]	OPT		DIS		关断
	TIMG12_0	OPT		DIS		关断
	TIMG4_0	OPT		DIS		关断
VREF	OPT		DIS		关断	
PD0 外设	GPIO[0:3]	OPT			关断	
	SYSCTL	EN			关断	
	WWDT	OPT			关断	
IOMUX、DEBUGSS 和 IO 唤醒		EN			具有唤醒功能的 DIS	
唤醒源		不适用	任何 IRQ	PD0 IRQ	PD0 IRQ	GPIO、NRST、SWD

ADVANCE INFORMATION

7.8.3 时钟模块 (CKM)

时钟模块提供以下振荡器：

- **LFOSC**：内部低频振荡器 (32kHz)
- **SYSOSC**：内部高频振荡器 (采用出厂调整时为 4MHz 或 32MHz，采用用户调整时为 16MHz 或 24MHz)
- **HFXT/HFCKIN**：高频外部晶体振荡器或数字时钟输入 (4MHz 至 48MHz)
- **SYSPLL**：具有 3 个输出的系统锁相环 (32MHz 至 200MHz)

以下时钟由时钟模块分配，供处理器、总线和外设使用：

- **MCLK**：MCLK 域中 PD1 外设的主系统时钟，源自 SYSOSC、LFCLK 或 HSCLK，在运行和睡眠模式下有效
- **MCLK/2**：MCLK/2 域中 PD1 外设的主系统时钟，源自 MCLK 并经 2 分频得到
- **MCLK/4**：MCLK/4 域中 PD1 外设的主系统时钟，源自 MCLK 并经 4 分频得到
- **CPUCLK**：处理器的时钟 (源自 MCLK)，在运行模式下有效
- **ULPCLK**：PD0 外设的超低功耗时钟，在运行、睡眠、停止和待机模式下有效
- **LFCLK**：外设或 MCLK 的 32kHz 固定低频时钟，在运行、睡眠、停止和待机模式下有效
- **XCLKOUT**：用于在外部输出时钟，在运行、睡眠、停止和待机模式下可用
- **HFCLK**：源自 HFXT 或 HFCLK_IN 的高频时钟，在运行和睡眠模式下可用
- **HSCLK**：源自 HFCLK 或 SYSPLL 的高速时钟，在运行和睡眠模式下可用
- **CANCLK**：CAN 功能时钟，源自 HFCLK 或 SYSPLL

有关更多详细信息，请参阅 *技术参考手册* 的“CKM”一章。

7.9 UNICOMM (UART/I²C/SPI)

UNICOMM 是一种高度灵活的外设，可配置为在运行时使用 UART、SPI、I²C 控制器或 I²C 目标器件协议。在初始化期间，用户可以选择其中一个串行接口。外设在每个 UCx 实例中使用共享 16 位深 FIFO，以便更大幅度地提高器件功能。可扩展外设组 (SPG) 将一个或多个 UNICOMM 实例组合在一起，以于实现模块间内部环回和 I²C 配对等特殊功能。表 7-5 介绍了每个 UNICOMM 实例上可用的外设串行接口，以及如何将这些接口分组到器件上的 SPG 组中。

表 7-5. UNICOMM (UCx) 串行接口

串行外设组	UNICOMM 实例	UART	SPI	I ² C 控制器	I ² C 目标
SPG0 (PD1)	UC0	基础型	基础型	基础型	基础型
	UC1	基础型	基础型	基础型	基础型
	UC2	基础型+	-	高级	高级
SPG1 (PD1)	UC3	基础型	基础型	基础型	基础型
	UC4	基础型	基础型	基础型	基础型
	UC5	基础型+	-	高级	高级

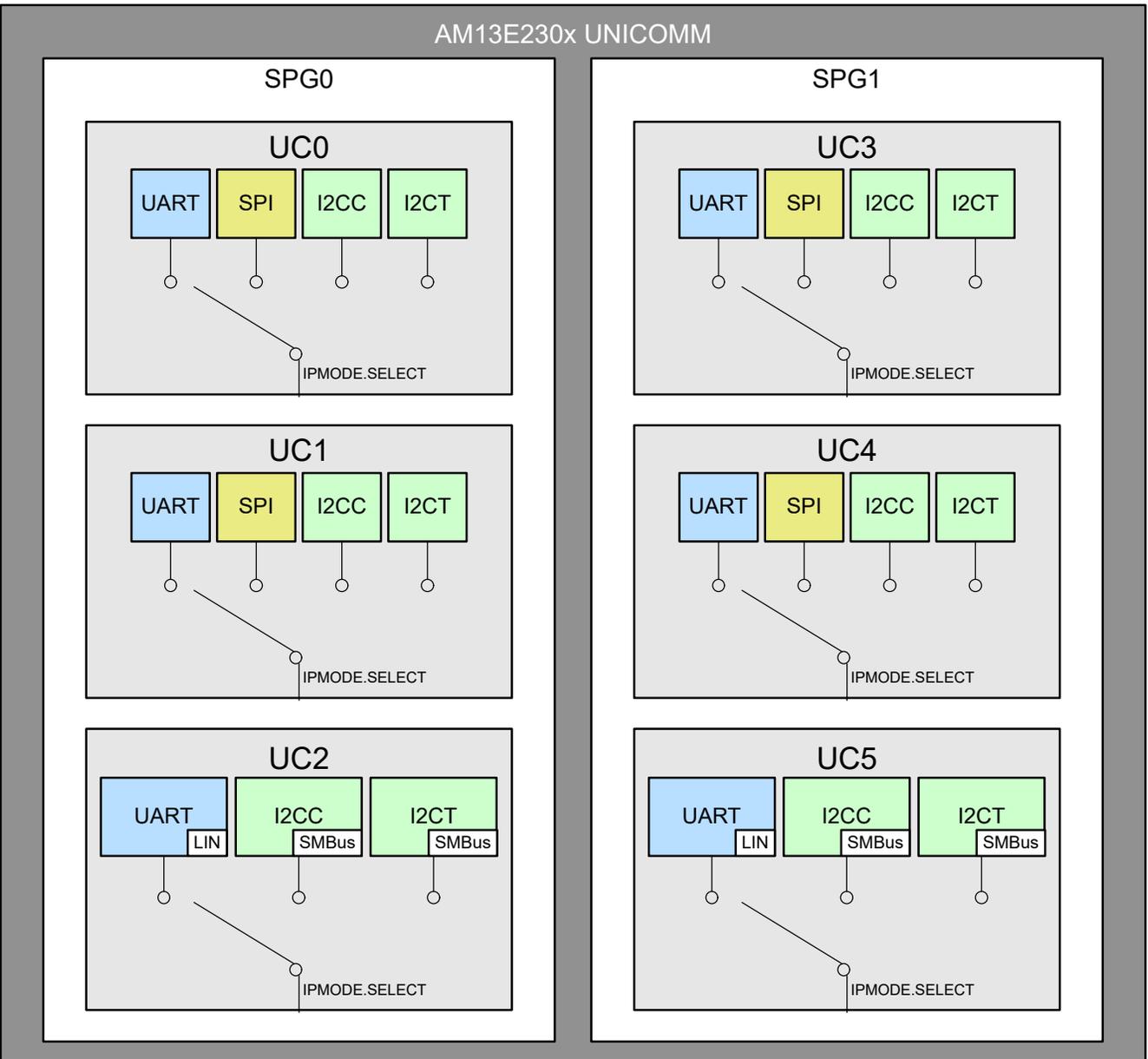


图 7-2. Unicomm 方框图

7.9.1 通用异步接收器/发送器 (UART)

通用异步接收器/发送器 (UART) UNICOMM 外设模式支持以下主要特性：

- 完全可编程串行接口：
 - 5、6、7 或 8 个数据位
 - 偶校验、奇校验、固定校验或无奇偶校验位生成与检测
 - 可产生 1 或 2 个停止位
 - 最低有效位或最高有效位数据最先传送和接收
 - 线路中断检测
 - 可编程波特率生成，过采样率为 16、8 或 3 倍
- 单独的 16 位深发送 (TX) 和接收 (RX) FIFO

- 直接存储器存取 (DMA) 支持
- 本地互连网络 (LIN) 硬件支持 (基础型 + 实例)
- 发送至接收环回模式操作
- 硬件流控制 (CTS/RTS)
- RS485 流控制支持
- 空闲线路多处理器模式
- 9 位 UART 模式
- ISO7816 智能卡支持 (基本实例)

有关单个 UCx 实例所支持特性的更多详细信息，请参阅表 7-6。

表 7-6. UART (UNICOMM) 功能

支持的功能	基本实例 : UC0.UART , UC1.UART , UC3.UART , UC4.UART	基础型 + 实例 : UC2.UART、 UC5.UART
在停止和待机模式下处于运行状态	是	是
硬件流控制 (CTS/RTS)	是	是
9 位模式	是	是
LIN 模式	否	是
ISO7816 智能卡	是	否
DMA 存取/支持	是	是
内部环回支持	是	是
空闲线路多处理器模式	是	是
RS485 流控制支持模式	是	是

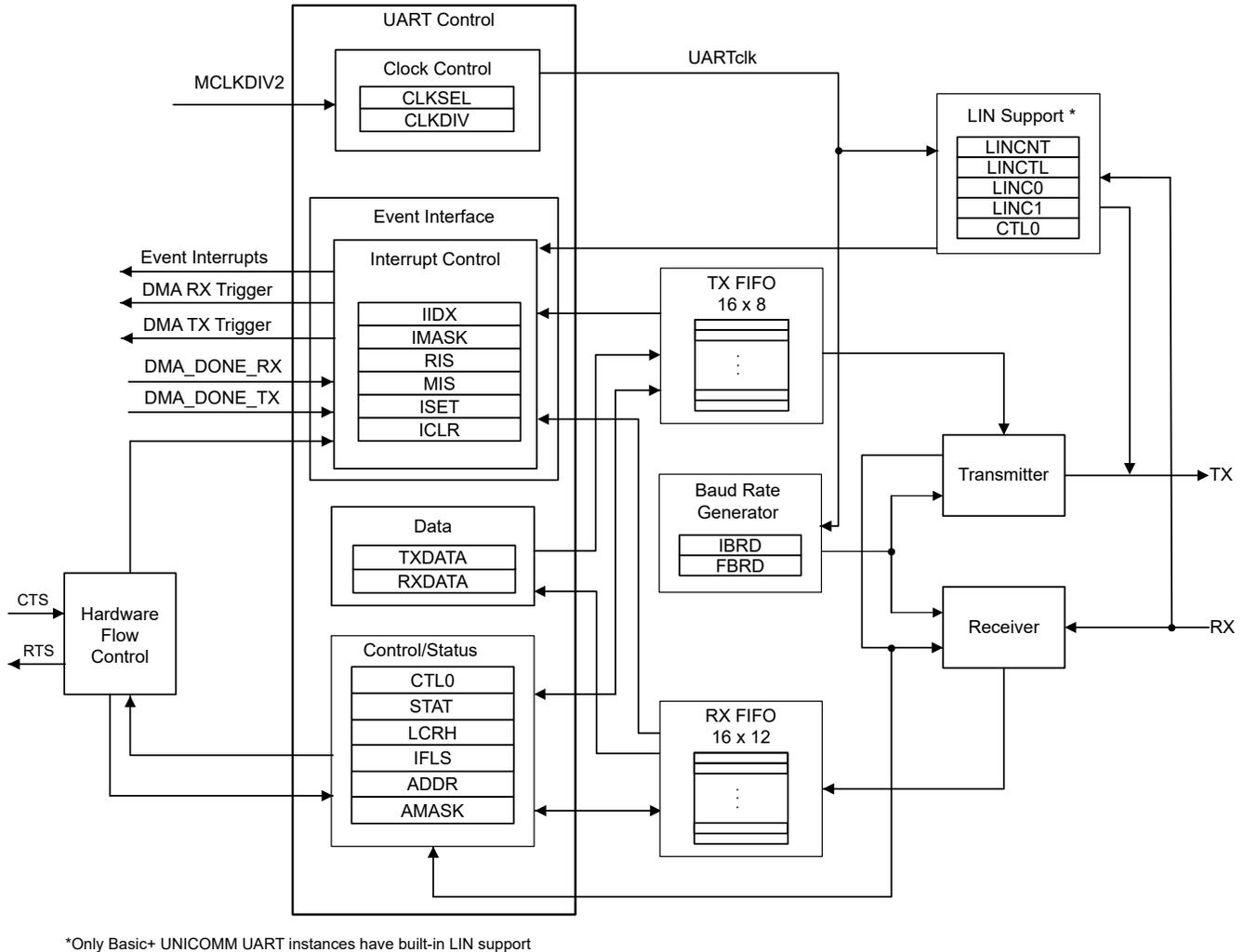


图 7-3. UART 功能方框图

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 的“UART (UNICOMM)”一章。

7.9.2 内部集成电路 (I2C)

内部集成电路 (I2C) UNICOMM 外设模式 (I2C 控制器和 I2C 目标器件) 支持以下主要特性：

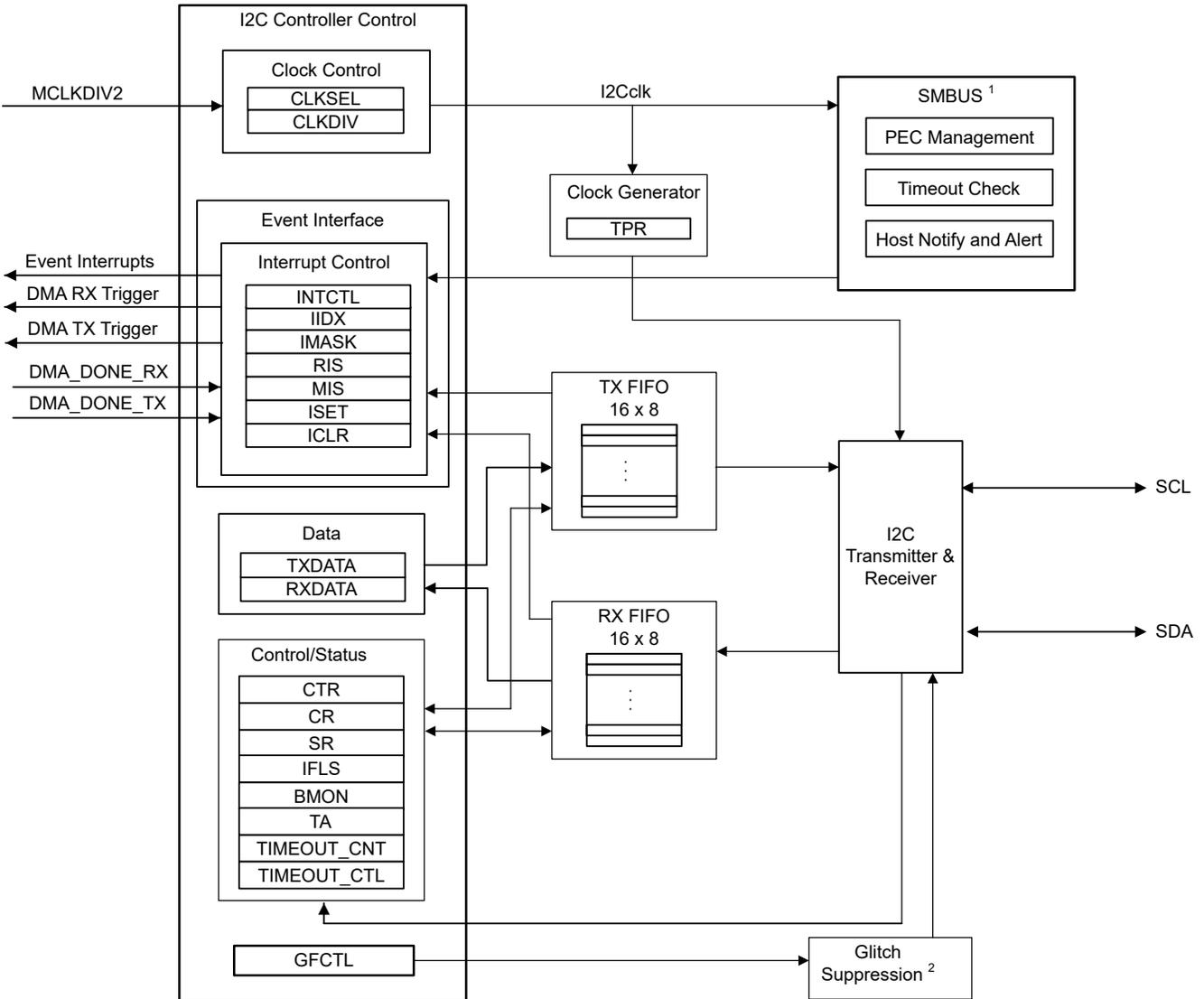
- 7 位和 10 位寻址模式
- 双寻址支持
- 标准模式 (SM) 支持，比特率高达 100kbit/s
- 快速模式 (FM) 支持，比特率高达 400kbit/s
- 超快速模式 (FM+) 支持，比特率高达 1Mbit/s
 - 仅在开漏 IO (ODIO) 和高驱动 (HDIO) IO 上受支持
- 单独的 16 位深发送 (TX) 和接收 (RX) FIFO
- 直接存储器存取 (DMA) 支持
- SMBus 3.0 支持
 - 数据包错误检查 (PEC)
 - 超时检测
 - 增强型帧确认：手动或自动
 - 默认器件/主机/警报响应地址
 - 目标仲裁

- 模拟和数字干扰抑制

有关单个 UCx 实例和 I2C 工作模式 (I2C 控制器和 I2C 目标器件) 所支持特性的更多详细信息, 请参阅表 7-7。

表 7-7. I2C 控制器和目标器件 (UNICOMM) 特性

支持的功能	I2C 控制器		I2C 目标	
	基本实例 : UC0.I2CC、 UC1.I2CC、UC3.I2CC、 UC4.I2CC	高级实例 : UC2.I2CC、 UC5.I2CC	基本实例 : UC0.I2CT、 UC1.I2CT、UC3.I2CT、 UC4.I2CT	高级实例 : UC2.I2CT、 UC5.I2CT
标准模式 (Sm) 支持	是	是	是	是
快速模式 (Fm) 支持	是	是	是	是
超快速模式 (Fm+) 支持	是	是	是	是
模拟干扰滤波	否	是	否	是
数字干扰滤波	是	否	是	否
突发模式	否	是	-	-
SMBus v3.0 支持	否	是		
双寻址	-	-	否	是

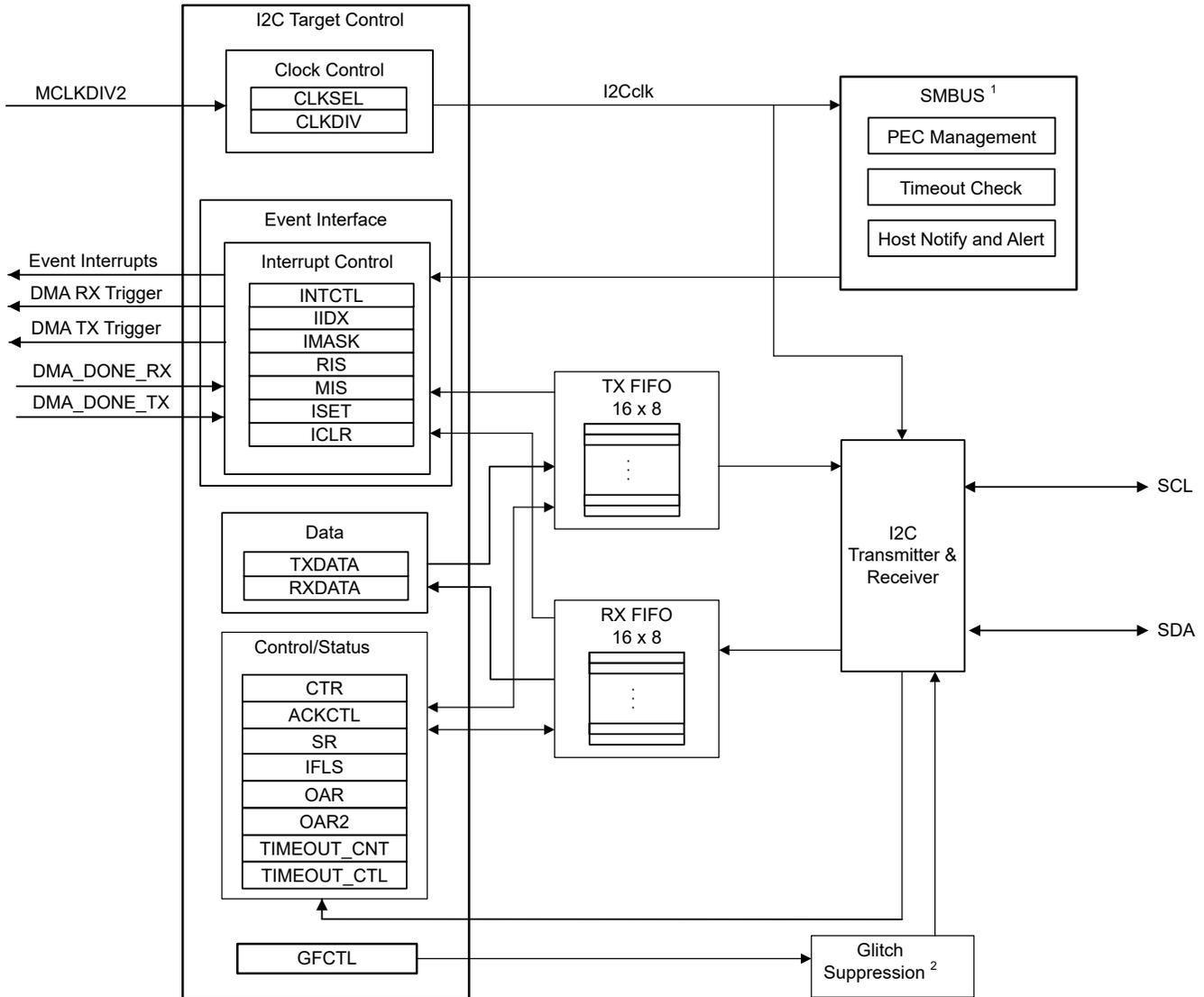


ADVANCE INFORMATION

¹ Only Advanced I2CC instances have built-in SMBUS support

² Basic I2CC instances have only digital glitch support and Advanced I2CC instances have only analog glitch support

图 7-4. I2C 控制器 (I2CC) 功能方框图



¹ Only Advanced I2CT instances have built-in SMBUS support

² Basic I2CT instances have only digital glitch support and Advanced I2CT instances have only analog glitch support

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 中的“*I2C (UNICOMM)*”一章。

图 7-5. I2C 目标器件 (I2CT) 功能方框图

7.9.3 串行外设接口 (SPI)

串行外设接口 (SPI) UNICOMM 外设模式支持以下主要特性：

- 在控制器和外设模式下支持高达 40Mbit/s 的速率 ¹
- 控制器或外设模式
- 单独的 16 位深发送 (TX) 和接收 (RX) FIFO
- 直接存储器存取 (DMA) 支持
- 用于发送和接收的单一奇偶校验

¹ 仅 HSIO 引脚上的 SPI 信号支持高达 40Mbit/s 的数据速率；有关 HSIO 引脚的信息，请参阅 *引脚图* 一节。

- 可编程时钟预分频器和比特率
- 可编程数据帧大小从 4 位到 16 位 (控制器模式) 和 7 位到 16 位 (外设模式)
- 德州仪器 (TI) 同步串行格式和 Motorola SPI 帧格式支持

此器件上可用的 SPI 外设模式的所有 UCx 实例 (UC0.SPI、UC1.SPI、UC3.SPI 和 UC4.SPI) 都支持上述所有特性。

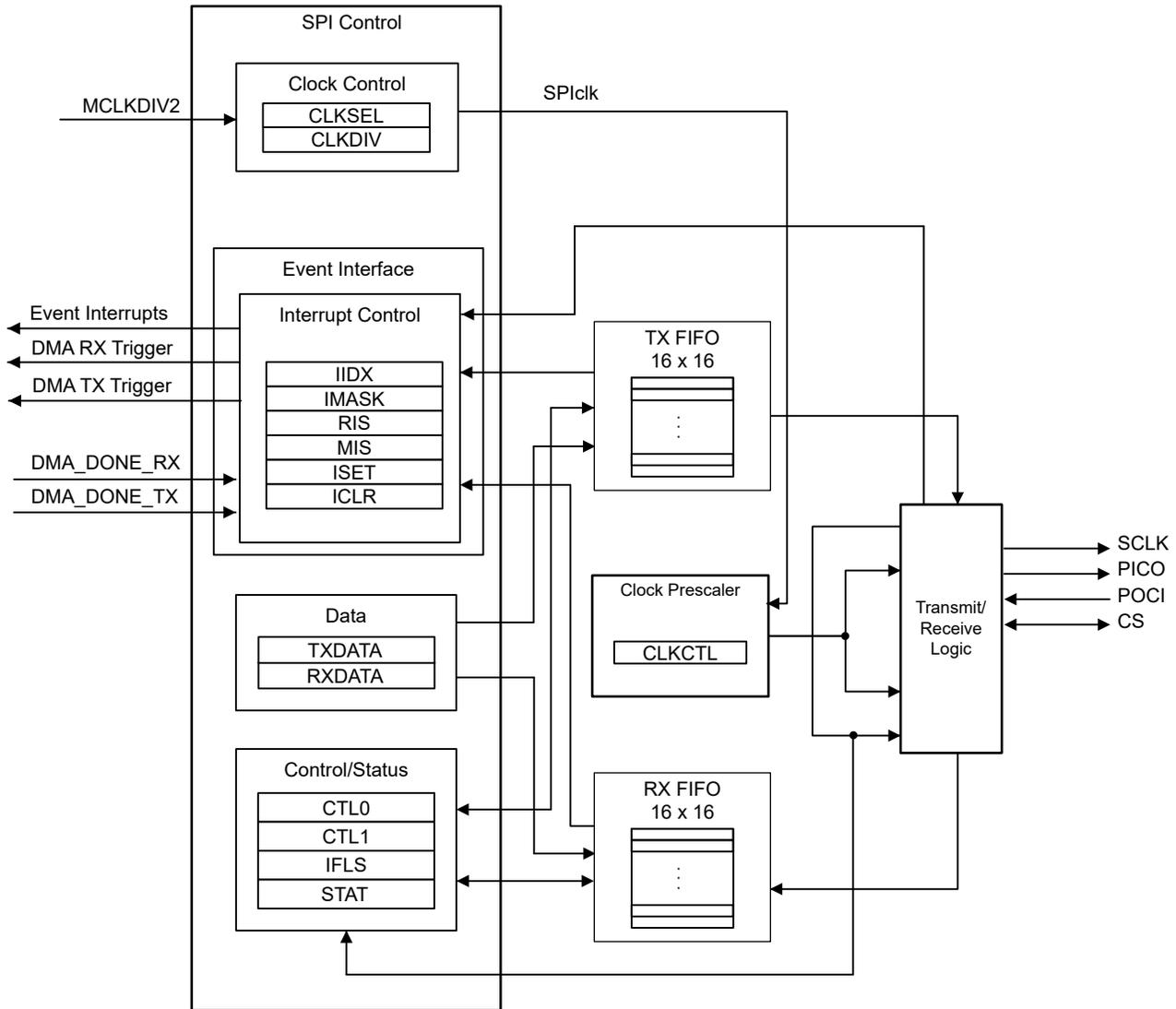


图 7-6. SPI 功能方框图

有关更多详细信息，请参阅 *AM13E230x 微控制器技术参考手册* 的“SPI (UNICOMM)”一章。

7.10 CAN-FD

控制器局域网 (CAN) 控制器可实现与 CAN2.0A、CAN2.0B 或 CAN-FD 总线的通信，并且符合 ISO 11898-1:2015 标准，最高支持 5Mbit/s 的比特率。CAN-FD 外设的主要特性包括：

- 完全支持 64 字节 CAN-FD 帧
- 具有 ECC 的专用 1KB 消息 SRAM
- 可配置的发送 FIFO、发送队列和事件 FIFO (最多 32 个元素)
- 多达 32 个专用发送缓冲器和 64 个专用接收缓冲器

- 两个可配置接收 FIFO (每个 FIFO 最多 64 个元素)
- 多达 128 个滤波器元素
- 2 条中断线路
- 断电和唤醒支持
- 时间戳计数器

有关更多详细信息, 请参阅 AM13E230x 200MHz 微控制器技术参考手册的“CAN-FD”一章。

7.11 串行线调试接口

一个串行线调试 (SWD) 两线制接口由一个与 Arm 兼容的串行线调试端口 (SW-DP) 提供, 用于访问器件内的多个调试功能。有关调试功能的完整说明, 请参阅 AM13E230x 200MHz 微控制器技术参考手册的“调试”一章。

表 7-8. 串行线调试引脚要求和功能

器件信号	方向	SWD 功能
SWCLK	输入	来自调试探针的串行线时钟
SWDIO	输入/输出	双向 (共享) 串行线数据

7.12 外设接口 (EPI)

外部外设接口 (EPI) 是一种用于连接外部外设或存储器的高速并行总线。该模块具有多种工作模式, 可无缝连接到多种类型的外部器件。EPI 类似于标准微处理器地址/数据总线, 不同之处在于它通常必须仅连接到一种类型的外部器件。增强功能包括 DMA 支持、时钟控制和外部 FIFO 缓冲器支持。

该 EPI 具有以下特性:

- 8/16/32 位专用并行总线, 用于连接外部外设和存储器
- 存储器接口支持连续存储存取, 不受数据总线宽度的影响, 从而能够直接从 SDRAM、SRAM 和闪存存储器执行代码
- 阻塞和非阻塞读取
- 通过使用内部写入 FIFO 将处理器与时序详细信息分开
- 用直接存储器存取控制器 (DMA) 进行的高效传输
 - 独立的读取和写入通道
 - 由内部非阻塞读取 FIFO (NBRFIFO) 上的可编程电平置为有效的读取通道请求
 - 由内部写入 FIFO (WFIFO) 上的空置置为有效的写入通道请求

EPI 支持三种主要功能模式: 同步动态随机存取存储器 (SDRAM)、传统主机总线模式和通用模式。EPI 模块还提供定制 GPIO; 但是, 与常规 GPIO 不同, EPI 模块使用 FIFO 的方式与通信机制相同, 并使用时钟进行速度控制。

- 同步动态随机存取存储器 (SDRAM) 模式
 - 支持 x16 (单数据速率) SDRAM, 最大时钟频率 62.5MHz
 - 支持高达 64MB (512 兆位) 的低成本 SDRAM
 - 包括对所有存储体/行的自动刷新和存取
 - 包括睡眠/待机模式, 以使内容保持活动状态且功耗极低
 - 多路复用地址/数据接口, 以减少引脚数
- 主机总线模式
 - 传统的 x8 和 x16 MCU 总线接口功能
 - 器件兼容性选项与 PIC、ATmega、8051 等类似
 - 存取 SRAM、NOR 闪存存储器和其他器件, 在非多路复用模式下寻址高达 1MB, 在多路复用模式下寻址高达 256MB (主机总线 16 模式下为 512MB 且不使用字节选择)
 - 支持多路复用和多路信号分离的地址和数据
 - 存取支持非地址 FIFO x8 和 x16 接口型号的各种器件, 并支持外部 FIFO (XFIFO) 空信号和全信号
 - 由速度控制, 带有写入和读取数据等待状态计数器
 - 支持主机总线的读取/写入突发模式

- 多种芯片选择模式，包括单芯片、双芯片和四芯片选择，带有和不带 ALE
- 提供外部 iRDY 信号，用于读取和写入停顿功能
- 手动芯片使能 (或使用额外地址引脚)
- 通用模式
 - 宽并行接口，可实现与 CPLD 和 FPGA 的快速通信
 - 32 位数据宽度
 - 150MB/秒 数据速率
 - 4 位至 20 位可选 “地址” 大小
 - 可选时钟输出、读取/写入选通、成帧 (使用基于计数器的大小) 和时钟使能输入
- 通用并行 GPIO 模式
 - 1 至 32 位采用 FIFO 的速度控制
 - 可用于定制外设或数字数据采集和执行器控制

7.13 引导加载程序 (BSL)

引导加载程序 (BSL) 支持进行器件配置以及通过 UART、I2C 或 MCAN 串行接口对器件存储器进行编程。通过 BSL 访问器件存储器和配置时受到 256 位用户定义 HASH 密码的保护。如果需要，可以在器件配置中完全禁用 BSL。TI 默认会启用 BSL，以支持将 BSL 用于生产编程。

使用 BSL 至少需要两个引脚：BSL_UART_RX 和 BSL_UART_TX 信号 (用于 UART)、BSL_I²C_SCL 和 BSL_I²C_SDA 信号 (用于 I²C) 或 BSL_CAN_RX 和 BSL_CAN_TX 信号 (用于 MCAN)。此外，可以使用一个或两个额外引脚 (BSL_INVOKE 和 NRST) 来通过外部主机对引导加载程序进行受控调用。

如果启用，则可通过以下方式调用 (启动) BSL：

- 如果 BSL_invoke 引脚状态与定义的 BSL_invoke 逻辑电平匹配，则会在引导过程中调用 BSL。如果启用了器件快速引导模式，则会跳过此调用检查。外部主机可以通过置位调用条件并向 NRST 引脚施加复位脉冲来触发 BOOTRST，从而强制器件进入 BSL。之后，器件会在重启过程中验证调用条件，如果调用条件与预期的逻辑电平匹配，则启动 BSL。
- 如果复位矢量和堆栈指针未编程，则在启动过程中会自动调用 BSL。因此，TI 的空白器件会在引导过程中调用 BSL，而无需在 BSL_invoke 引脚上提供硬件调用条件。这使得只使用串行接口信号即可进行生产编程。
- 可在运行时通过使用 BSL 进入命令发出 SYSRST 从应用软件调用 BSL。

表 7-9. BSL 引脚要求和功能

器件信号	连接	BSL 功能
BSL_UART_RX	UART 所需	UART 接收信号 (RX)，输入
BSL_UART_TX	UART 所需	UART 发送信号 (TX)，输出
BSL_I2C_SCL	I2C 所需	I ² C BSL 时钟信号 (SCL)
BSL_I2C_SDA	I2C 所需	I ² C BSL 数据信号 (SDA)
BSL_CAN_RX	CAN 所需	MCAN 接收信号 (RX)，输入
BSL_CAN_TX	CAN 所需	MCAN 接收信号 (TX)，输出
BSL_INVOKE	可选	用于在引导期间启动 BSL 的高电平有效数字输入
NRST	可选	用于触发调用信号复位和后续检查 (BSL_invoke) 的低电平有效复位引脚

有关 BSL 功能和命令集的完整说明，请参阅 [AM13E230x 引导加载程序用户指南](#)。

7.14 安全性

安全功能由全局安全控制器 (GSC) 强制执行。AM13E230x 微控制器组合使用硬件模块、BootROM 软件和可编程到闪存扇区中的客户安全代码 (CSC) 支持以下安全功能：

- 安全启动
- 安全调试
- 安全固件更新
- 安全密钥存储
- 安全密钥管理
- 片上资源 (闪存扇区、RAM 块、外设) 的特权/非特权分区

除了 GSC 外，AM13E230x 在 MCU 上还有两个其他安全硬件 IP：AESADV 和密钥库控制器。

7.14.1 全局安全控制器

全局安全控制器 (GSC) 在 AM13E230x 微控制器上实现，以支持以下特性：

- 提供特权和非特权上下文信息以访问片上存储器和外设
- 监控来自多个启动器的总线事务，以确保维持访问目标器件的上下文
- 记录总线上的不正确事务的错误
- 当违反上下文时，生成中断或复位
- 提供用于处理安全模块的静态和动态配置的机制
- 提供用于管理器件生命周期的机制。

GSC 包含以下模块：

- SRAM 保护控制器 (SPC)：控制 SRAM 的上下文
- 闪存保护控制器 (FPC)：控制片上闪存的上下文
- 外设保护控制器 (PPC)：控制外设的上下文
- 安全例外控制器 (SEC)：记录并提供针对安全例外的操作

7.14.2 AESADV

AESADV 加速器模块根据高级加密标准 (AES) 在硬件中使用 128 位或 256 位密钥对 128 位数据块进行加密和解密。

7.14.3 密钥库控制器

AM13E230x MCU 上的密钥库控制器提供对高级加密引擎 (AES) 密钥的安全管理。在执行安全客户代码期间，密钥安全地存放到密钥库控制器中。然后，AES 引擎可以安全地存取密钥，而不会向观测器泄漏任何密钥数据。

128 位和 256 位密钥都可以存储在密钥库的密钥槽中。

7.15 计时器 (TIMx)

这些器件中的计时器外设支持以下关键特性。有关具体的配置，请参阅表 7-10：

通用计时器 (TIMGx) 的具体特性包括：

- 16 位和 32 位递增、递减或递增/递减计数模式计时器，具有重复重新加载模式
- 可选和可配置的时钟源
- 用于对计数器时钟频率进行分频的 8 位可编程预分频器
- 两个独立 CC 通道，用于：
 - 输出比较
 - 输入捕捉
 - PWM 输出
 - 单次触发模式
- 影子 CC/加载寄存器可用
- 支持中断/DMA 触发生成以及跨外设 (例如 ADC) 触发功能

表 7-10. TIMx 配置

计时器名称	电源域	分辨率	预分频器	重复计数器	捕捉/比较通道	相负载	影子负载	影子 CC	死区	故障	QEI
TIMG4_0	PD1	16 位	8 位	-	2	-	是	是	-	-	-
TIMG12_1	PD1	32 位	-	-	2	-	-	是	-	-	-

7.16 WWDT

窗口化看门狗计时器 (WWDT) 可用于监控器件的运行，特别是代码执行。如果应用软件在一个指定的时间窗口内没有成功地复位看门狗，WWDT 可用来生成一个复位或者中断。WWDT 的主要特性包括：

- 25 位计数器
- 可编程时钟分频器
- 八个软件可选看门狗计时器周期
- 八种软件可选窗口大小
- 支持在进入睡眠模式时自动停止 WWDT
- 提供间隔计时器模式，适用于不需要看门狗功能的应用

8 应用、实施和布局

8.1 外部振荡器

有关外部振荡器的更多信息，请参阅*时钟规格*一节。

8.2 JTAG 和跟踪

德州仪器 (TI) 支持各种扩展开发系统 (XDS™) JTAG 控制器，除了 JTAG 支持之外，还提供各种调试功能。[XDS 目标连接指南](#)中提供了有关此信息的摘要。

有关 JTAG 和跟踪布线的建议，请参阅[仿真和跟踪接头技术参考手册](#)

8.3 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 器件命名规则

为了指出产品开发周期所处的阶段，TI 为所有 ASM MCU 器件和支持工具的器件型号分配了前缀。每个 ASM MCU 商用系列产品都具有以下两个前缀之一：ASM 或 X。这些前缀代表了产品的发展阶段，即从工程原型 (X) 直到完全合格的生产器件 (ASM)。

X - 实验器件，不一定代表最终器件的电气规格

ASM - 完全合格的生产器件

X 器件在供货时附带如下免责声明：

“开发中的产品用于内部评估用途。” ASM 器件的特性已经全部明确，并且器件的质量和可靠性已经完全论证。TI 的标准保修证书对该器件适用。预测显示原型器件 (X) 的故障率大于标准生产器件。由于这些器件的预计最终使用故障率尚不确定，德州仪器 (TI) 建议不要将它们用于任何生产系统。请仅使用合格的生产器件。

TI 的器件命名规则还包含具有器件产品系列名称的后缀。此后缀表示温度范围、封装类型和配送形式。器件命名规则 提供了解读完整器件名称的图例。

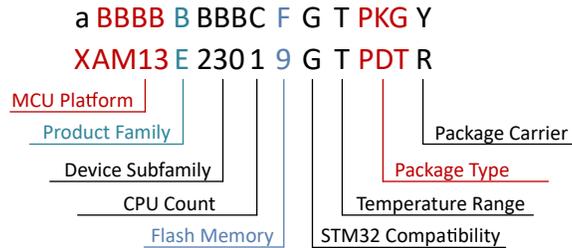


图 9-1. 器件命名规则

命名规则部分	器件/平台子系列	描述符	器件选项
器件演变		a	X = 原型 P = 预量产 (无可靠性数据) 空白 = 量产
MCU 平台	平台	B	AM1 = AM1x 系列 MCU
	CPU 类型		3 = Cortex M33 CPU
产品/系列/类型		B	E = 入门级电机控制器件
器件子系列	频率	B	2 = 200MHz 类器件
	电压	B	3 = 3.3V 设计
	型号	B	0 = 该系列中的型号 0
CPU 数目		C	1 = 1 个 CPU 内核
闪存存储器		F	7 = 128KB 闪存 8 = 256KB 闪存 9 = 512KB 闪存
STM32 兼容性		G	G = STM32G4 引脚兼容 H = STM32H5 引脚兼容

命名规则部分	器件/平台子系列	描述符	器件选项
温度范围		T	T = -40°C 至 105°C (环境温度)
封装类型		封装	PDT = LQFP128 PZ = LQFP100_G/H PN = LQFP80 PM = LQFP64_G/H PT = LQFP48 RGZ = QFN48
封装包装		Y	R = 卷带包装

如需 ASM 器件不同封装类型的可订购器件型号，请参阅本文的“封装选项附录”，浏览 ti.com，或联系您的 TI 销售代表。

9.3 工具与软件

设计套件与评估模块

AM13E230LaunchPad (LP) 板： 支持立即在业内出色的集成式模拟和低成本通用 ASM MCU 系列上开始进行开发。展示了所有器件引脚和功能；包括一些内置电路、开箱即用软件演示，以及用于编程/调试的板载 XDS110 调试探针。

LP 生态系统包括数十个用于扩展功能的 [BoosterPack](#) 可堆叠插件模块。

嵌入式软件

AM13 软件开发套件 (SDK) (更新链接)

包含软件驱动程序、中间件库、文档、工具和代码示例，可为所有 AM13 器件提供熟悉且简单的用户体验。

软件开发工具

TI 开发人员专区

在网络上开始评估和开发，无需进行任何安装。云工具还具有可下载的离线版本。

TI Resource Explorer

TI SDK 的在线门户。可在 CCS IDE 或 TI 云工具中访问。

SysConfig

直观的 GUI，可用于配置器件和外设、解决系统冲突、生成配置代码，以及自动进行引脚多路复用设置。可在 CCS IDE、TI 云工具或独立版本中访问。
([离线版](#))

ASM Academy (更新链接)

所有开发人员了解 ASM MCU 平台的良好起点，其中包含涵盖各种主题的培训模块。TIRex 的一部分。

GUI Composer

简化评估某些 ASM MCU 功能的 GUI，例如无需任何代码即可配置和监测完全集成的模拟信号链。

IDE 和编译器工具链

Code Composer Studio™ (CCS)

Code Composer Studio 是适用于 TI 微控制器和处理器的集成开发环境 (IDE)。它包含一整套用于开发和调试嵌入式应用的工具。CCS 完全免费，可在 Eclipse 和 Theia 框架上使用。

IAR Embedded Workbench® IDE

IAR Embedded Workbench for Arm 提供了一个完整的开发工具链，用于为 ASM AM13 构建和调试嵌入式应用。随附的 IAR C/C++ 编译器可为您的应用生成高度优化的代码，而 C-SPY 调试器是一个完全集成的调试器，用于源代码级调试和反汇编级调试，并支持复杂代码和数据断点。

Keil® MDK IDE

Arm Keil MDK 是一个完整的调试器和 C/C++ 编译器工具链，用于为 ASM AM13 构建和调试嵌入式应用。Keil MDK 包含一个完全集成的调试器，用于源代码级调试和反汇编级调试。MDK 完全符合 CMSIS 标准。

TI Arm-Clang

TI Arm Clang 包含在 Code Composer Studio IDE 中。

[GNU Arm 嵌入式工具链](#)

ASM AM13 SDK 支持使用开源 Arm GNU 工具链进行开发。Code Composer Studio IDE (CCS) 支持 Arm GCC。

9.4 文档支持

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

以下文档介绍了 AM13E230x MCU。www.ti.com 网站上提供了这些文档的副本。

技术参考手册

[AM13E230x
200MHz 微控制器技
术参考手册](#)

本手册介绍了 AM13E230x 系列器件的模块和外设。每个说明都给出了一般意义上的模块或外设。目前所展示的并没有涵盖器件上所有模块或外围设备的所有特性和功能。此外，模块或外设在不同器件上的具体实现可能有所不同。引脚功能、内部信号连接和操作参数都因器件不同而各异。

9.5 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.6 商标

XDS™ and TI E2E™ are trademarks of Texas Instruments.

Arm® and Cortex® are registered trademarks of Arm Limited (or its subsidiaries or affiliates) in the US and/or elsewhere.

are registered trademarks of Arm Limited.

所有商标均为其各自所有者的财产。

9.7 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.8 术语表

[TI 术语表](#)

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
February 2026	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
XAM13E23019GTPDT	Active	Preproduction	TQFP (PDT) 128	90 JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTPM	Active	Preproduction	LQFP (PM) 64	160 JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	
XAM13E23019GTPZ	Active	Preproduction	LQFP (PZ) 100	90 JEDEC TRAY (10+1)	-	Call TI	Call TI	-40 to 105	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

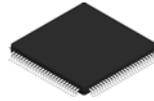
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

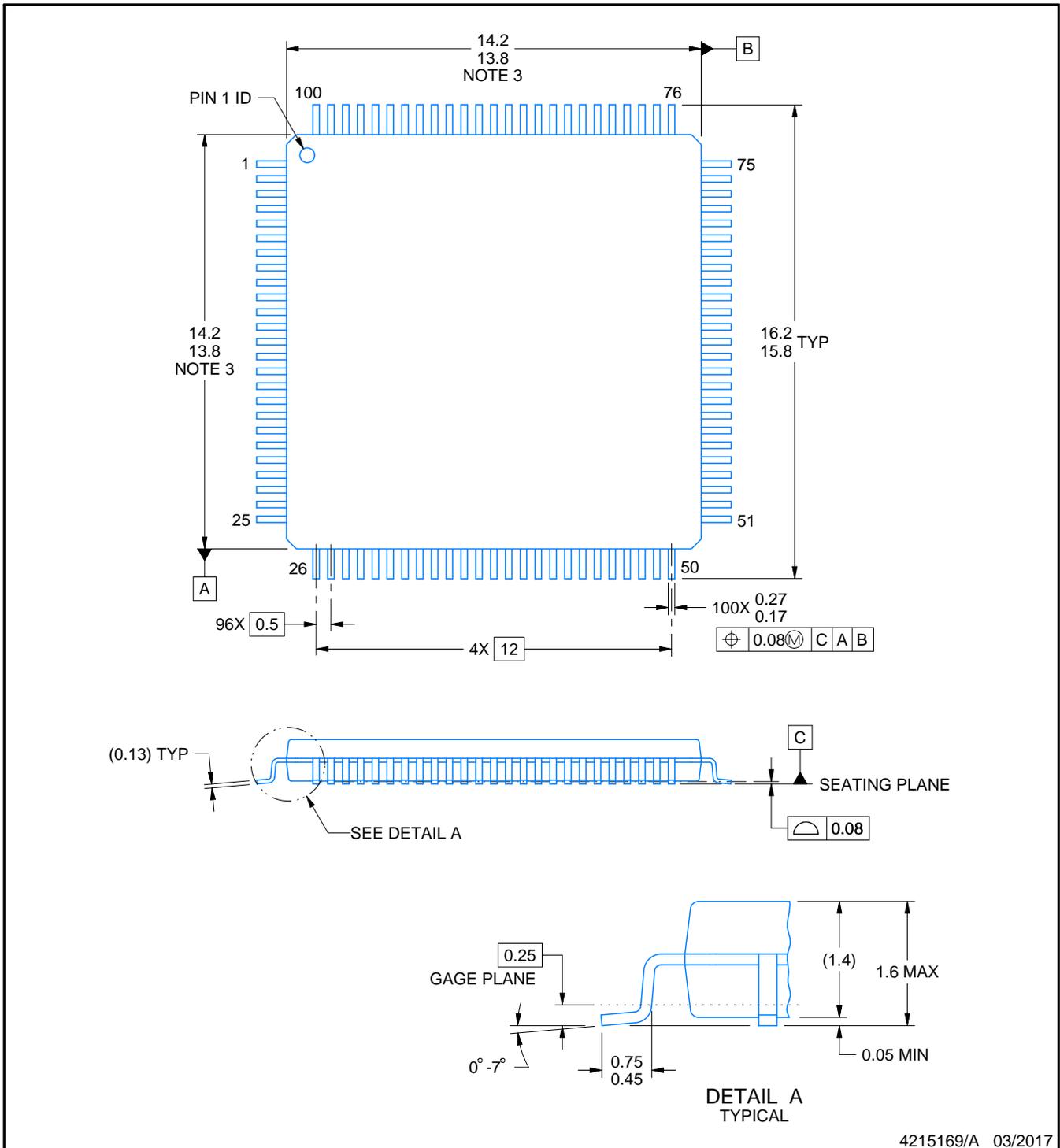
PZ0100A



PACKAGE OUTLINE

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES:

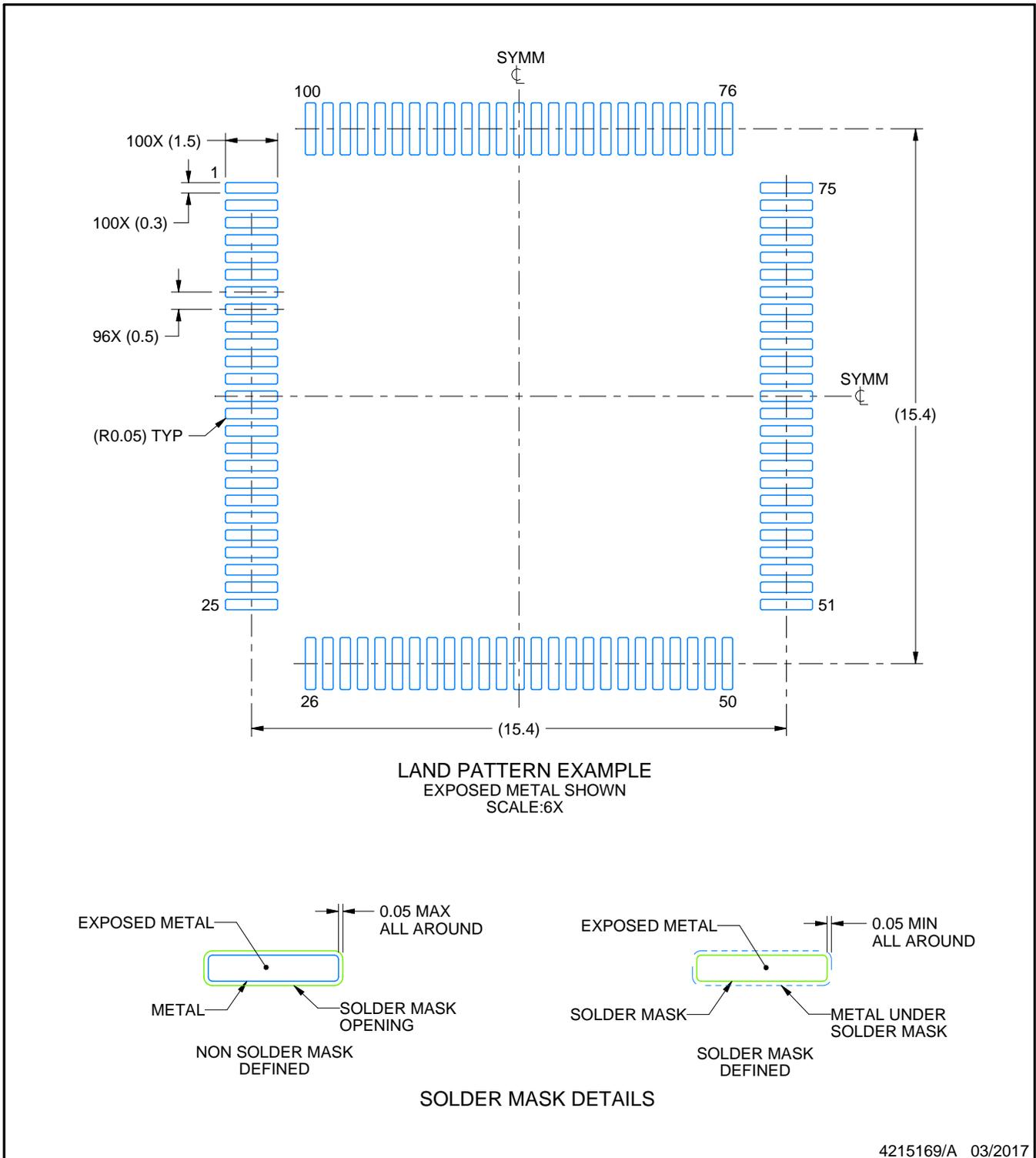
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.

EXAMPLE BOARD LAYOUT

PZ0100A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

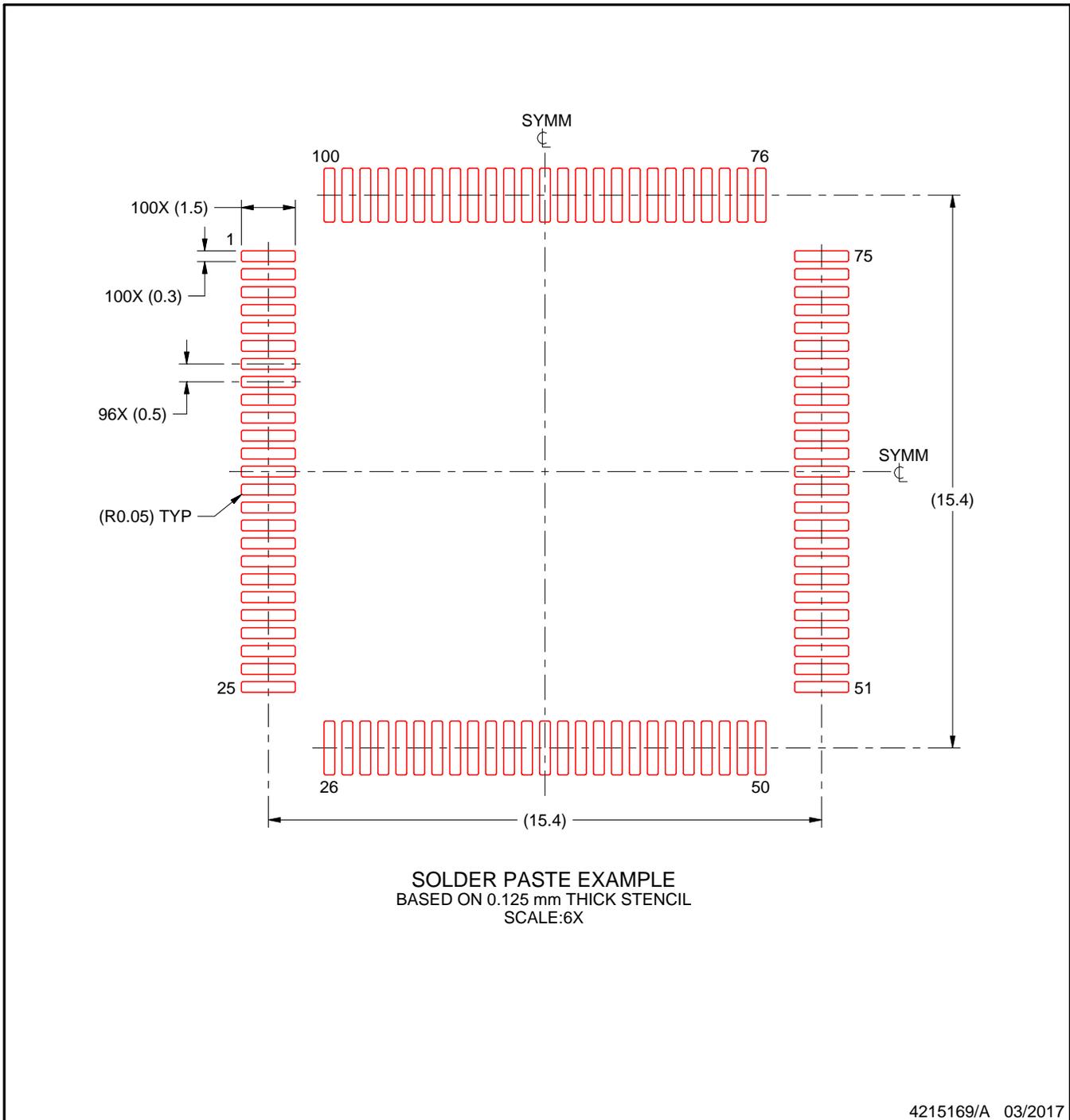
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

EXAMPLE STENCIL DESIGN

PZ0100A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

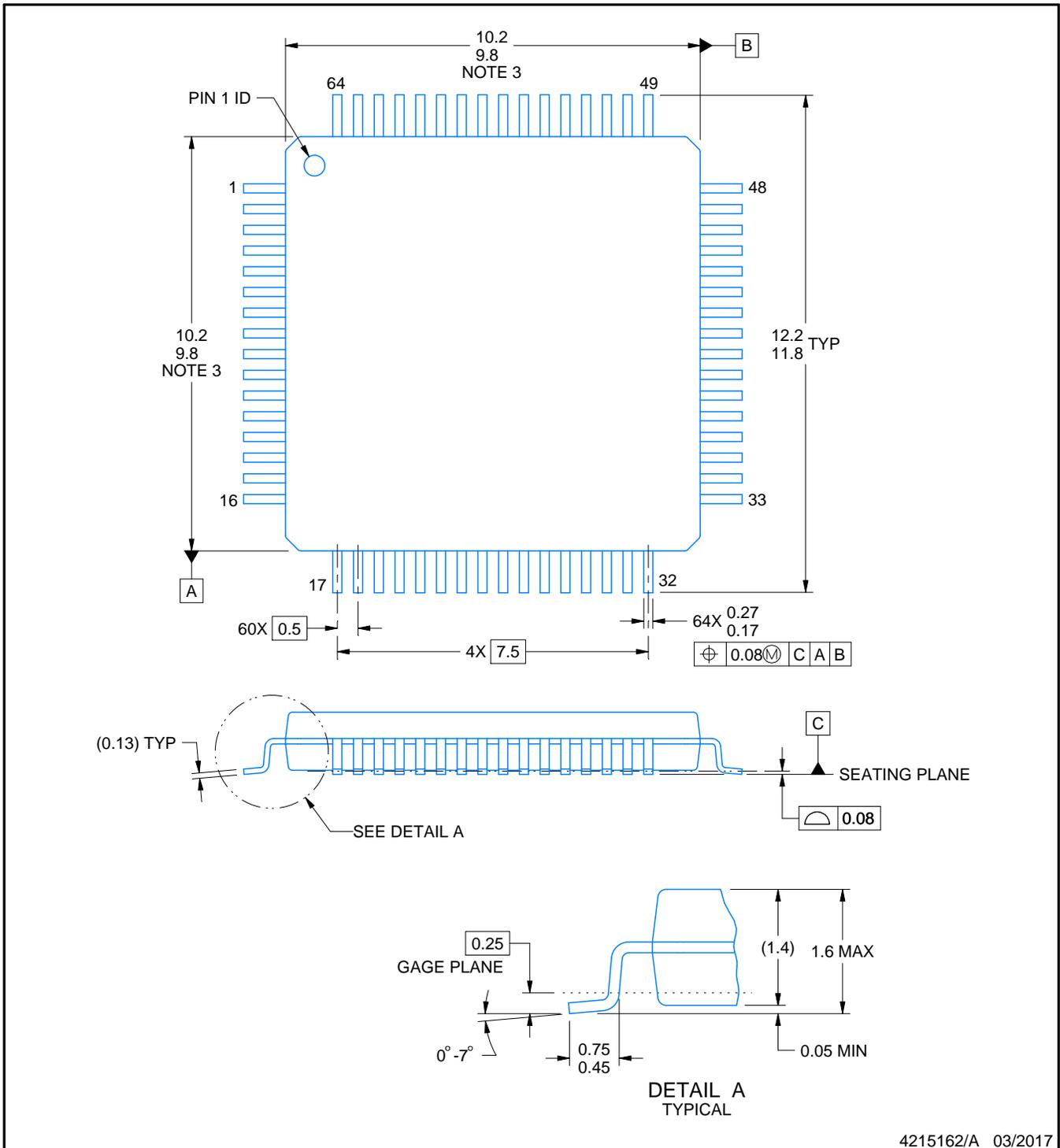
PM0064A



PACKAGE OUTLINE

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



4215162/A 03/2017

NOTES:

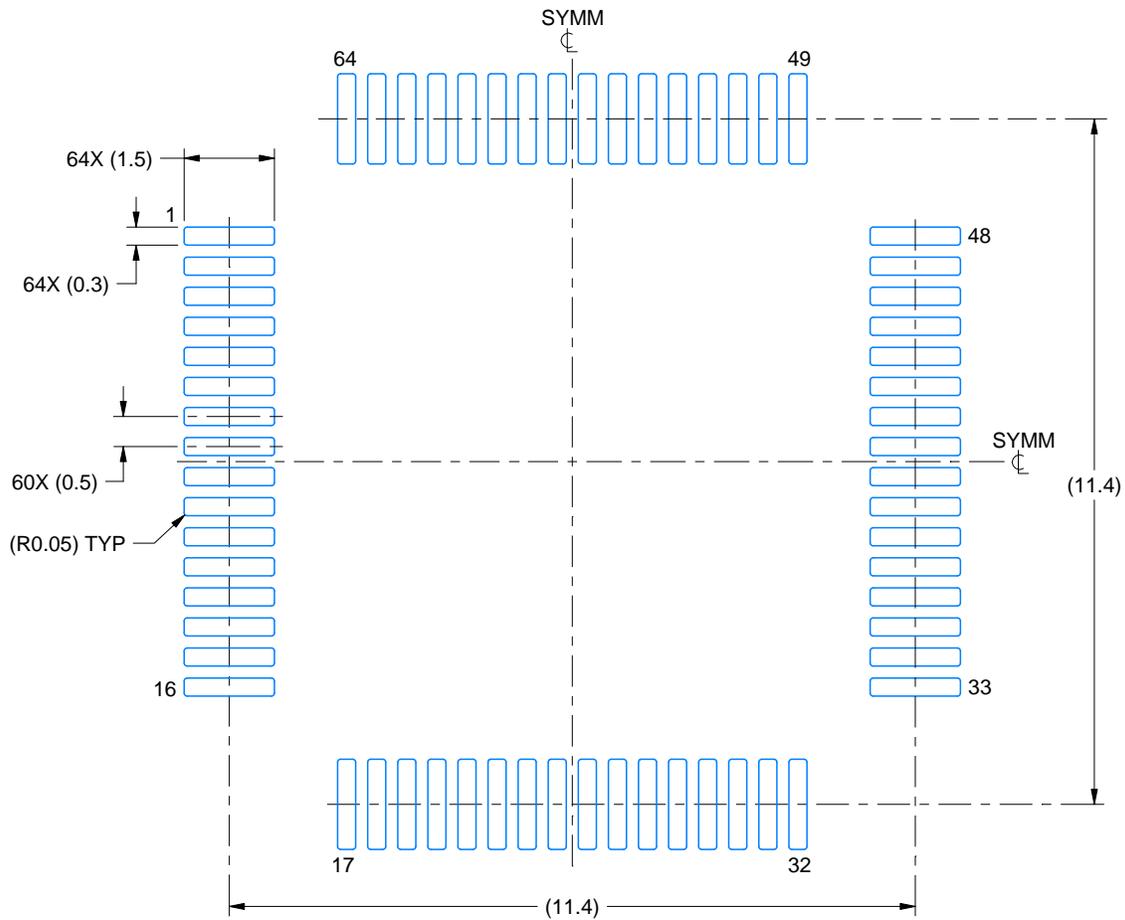
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.

EXAMPLE BOARD LAYOUT

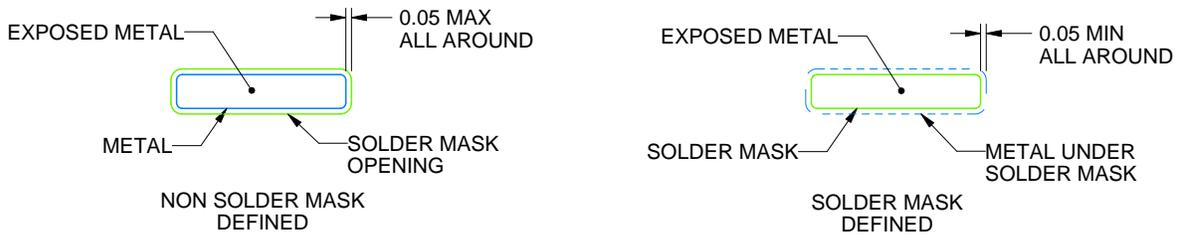
PM0064A

LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4215162/A 03/2017

NOTES: (continued)

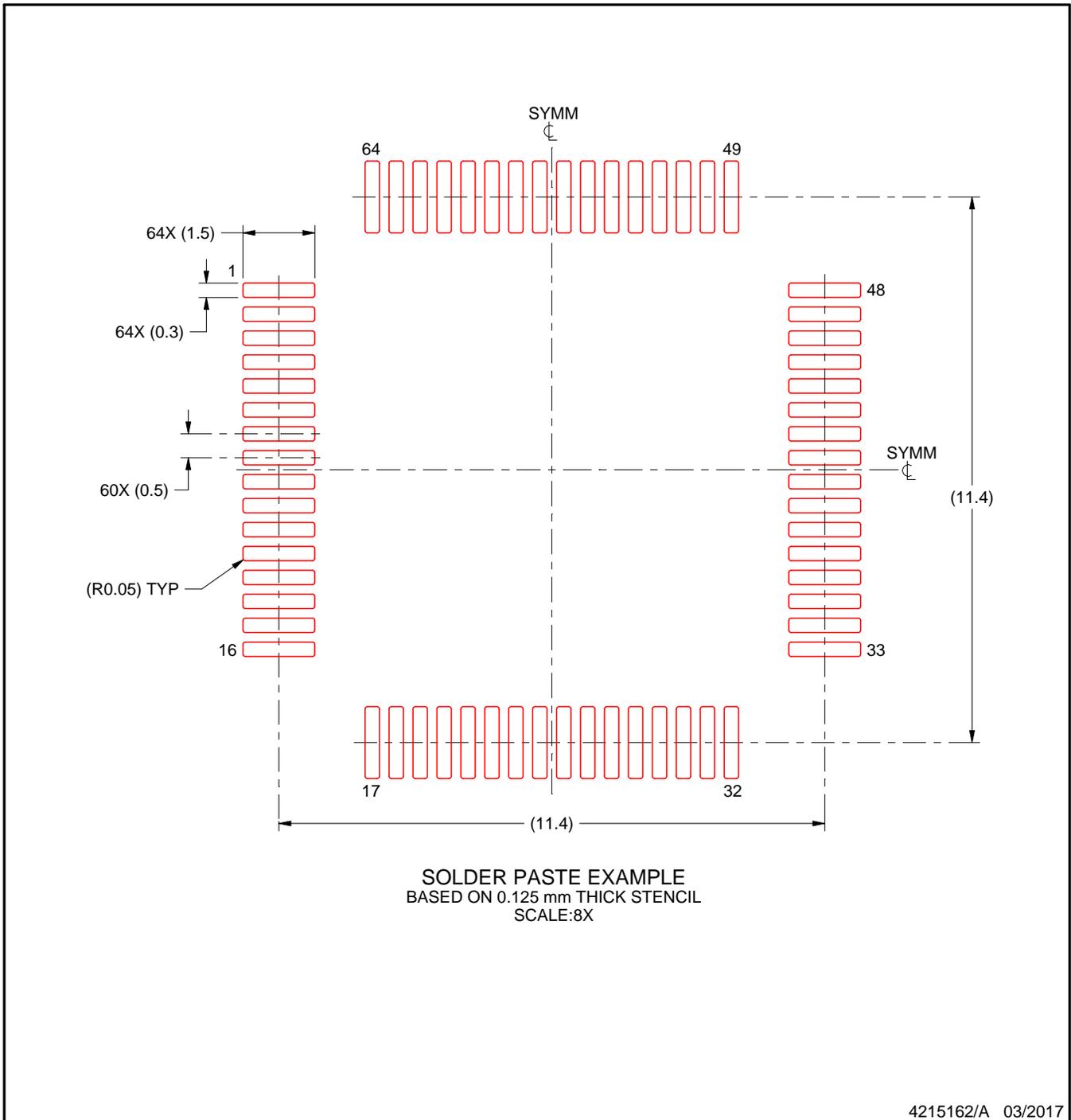
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).

EXAMPLE STENCIL DESIGN

PM0064A

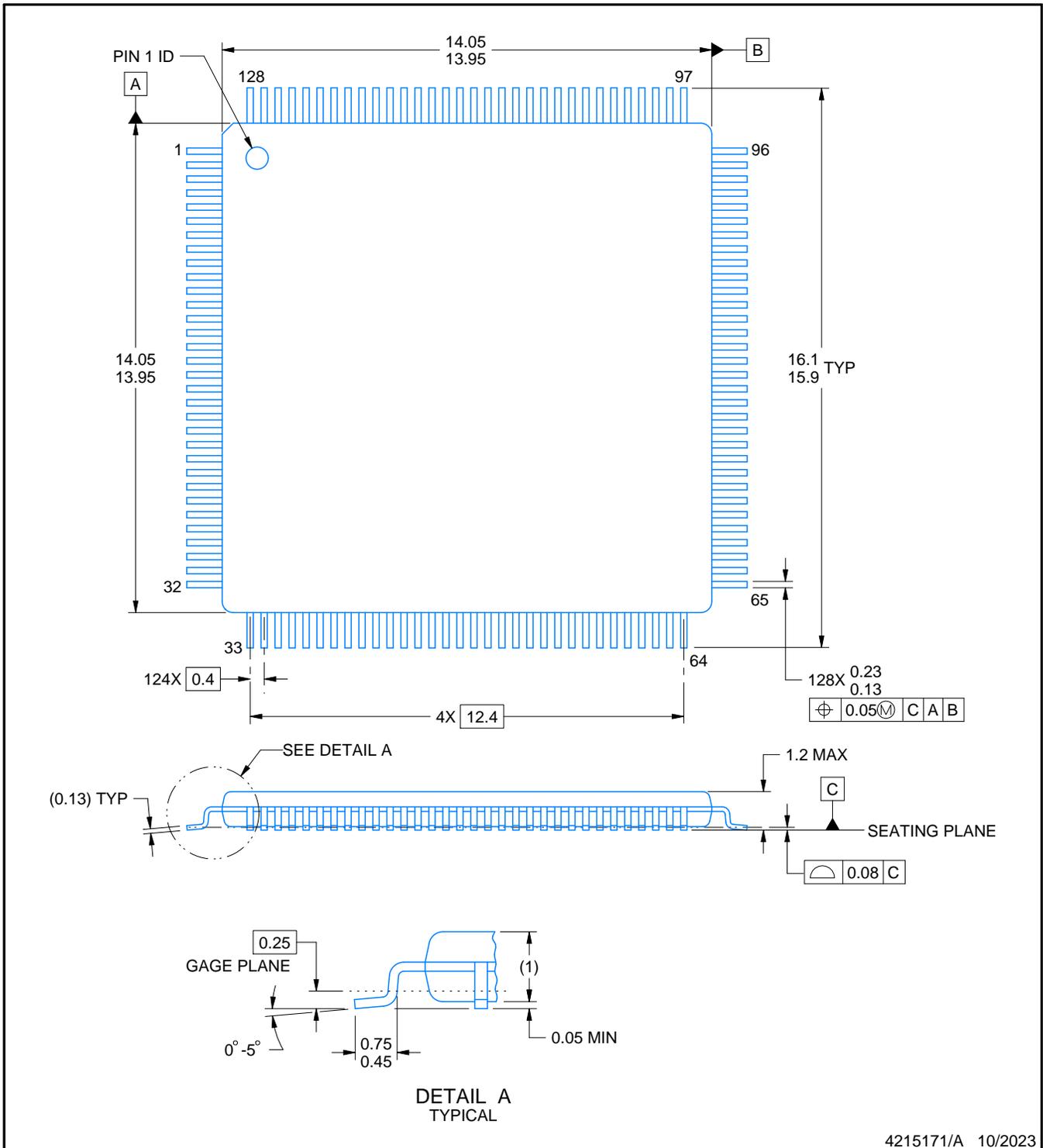
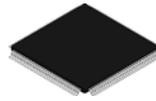
LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

- 8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 9. Board assembly site may have different recommendations for stencil design.



4215171/A 10/2023

NOTES:

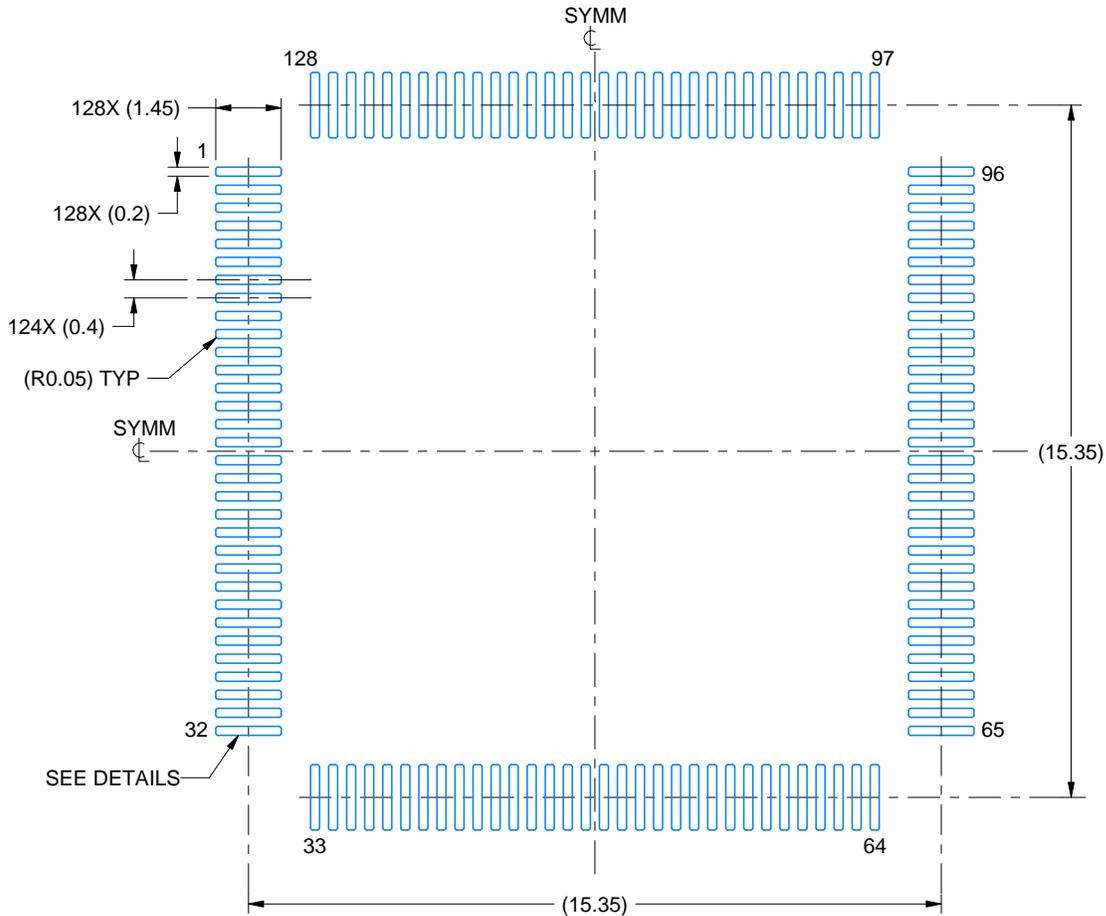
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

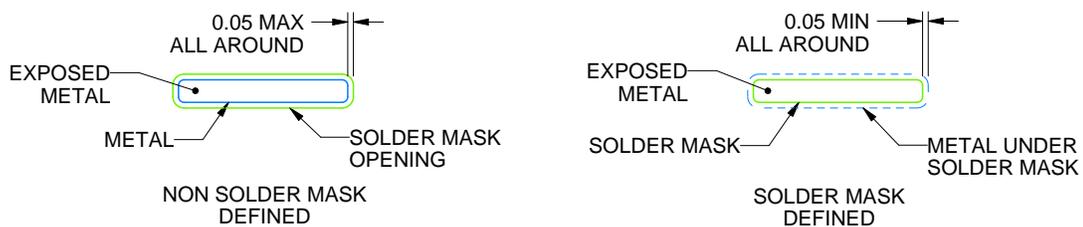
PDT0128A

TQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



SOLDER MASK DETAILS

4215171/A 10/2023

NOTES: (continued)

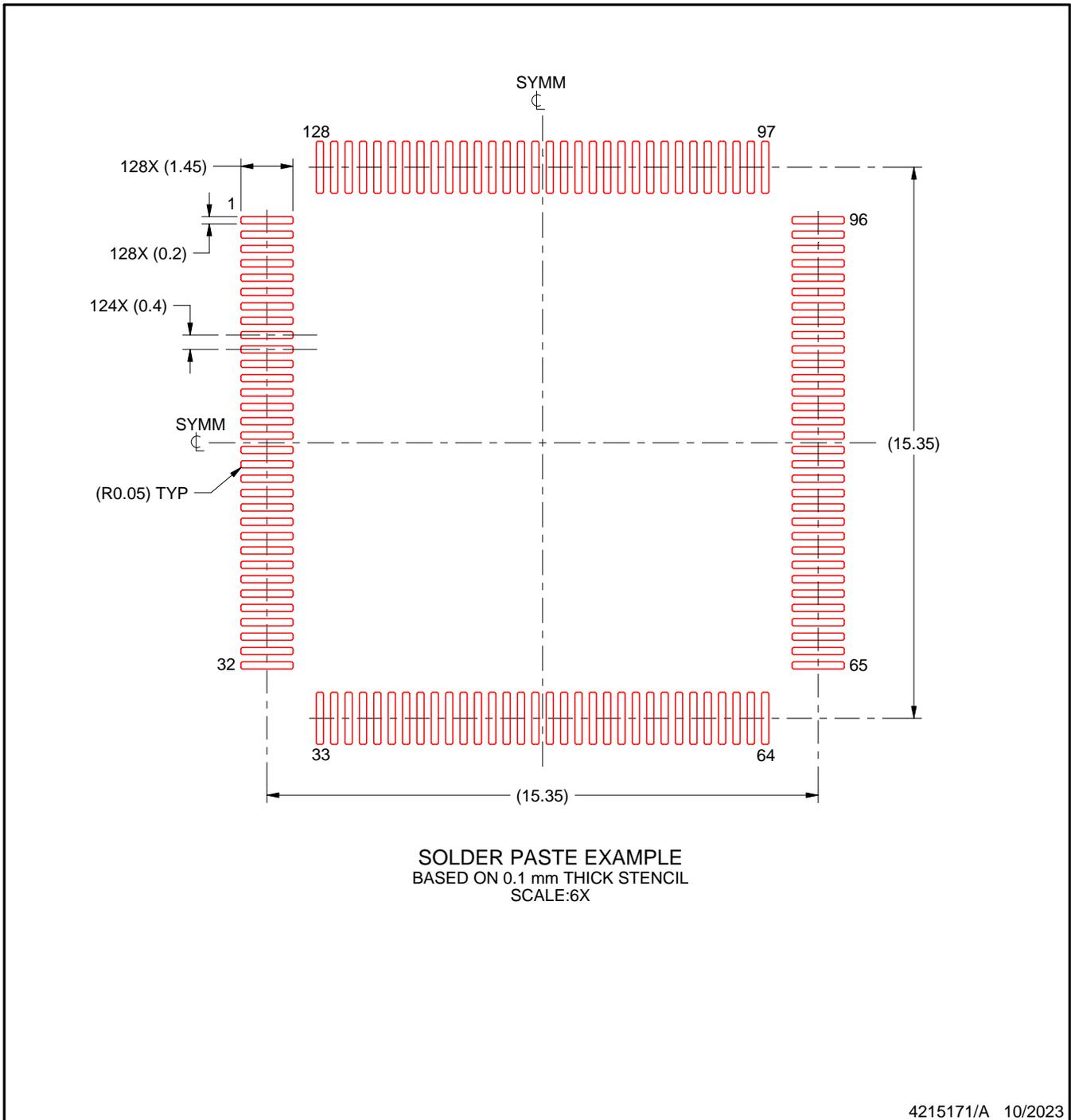
3. Publication IPC-7351 may have alternate designs.
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
5. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).

EXAMPLE STENCIL DESIGN

PDT0128A

TQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月