

DRV3946-Q1 具有电流调节、钳位和诊断功能的双通道汽车螺线管驱动器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 温度等级 1：-40°C 至 +125°C，T_A
- 功能安全合规型
 - 专为功能安全应用开发
 - 可提供有助于进行 ISO26262 系统设计的文档
 - 系统完整性高达 ASIL D 级
 - 硬件完整性高达 ASIL C 级
- 高度集成的螺线管驱动器，面向电动汽车接触器继电器和螺线管控制应用
 - 集成电源、电流调节、诊断和安全功能
 - 具有可配置峰值和保持电流设置的高效螺线管驱动
 - 适用于电源、接口、驱动器和监测器的内置自检和诊断功能
 - 通过冗余电源、低侧和高侧驱动器以及辅助监测逻辑实现可靠运行的架构
- 最高 28V (40V 绝对最大电压) 工作电压
- 集成式改进型半桥
 - 用于充电、再循环和钳位
 - 典型 R_{DS(ON)}：37mΩ 低侧、57mΩ 高侧
 - 集成钳位电路可实现快速关断
 - 具有冗余低侧钳位的高侧钳位
- 通过单线连接进行低侧负载控制
 - 允许外部高侧开关以实现冗余关断
- ±5% 精密低侧和高侧电流检测
 - 模拟负载电流反馈引脚 (IPROPI)
- 内部控制模式：
 - 闭环 PWM 电流调节
 - 可配置的峰值时间、峰值和保持电流
- 外部控制模式：
 - 在固定 PWM 频率下改变占空比
 - 在固定占空比下改变 PWM 频率
- 4 线可寻址 24 位 SPI，带 CRC 保护
 - 允许多个器件在同一 SPI 上运行
 - 共享 SPI 总线上的所有器件都可以接收广播命令
- 全面的保护和诊断：
 - 器件内置自检
 - 用于开路/短路检测的负载监控
 - 在驱动器开启和关闭期间检测失控情况
 - 针对欠流或欠压的强制继电器打开
 - 冗余引脚关断
 - nFAULT 引脚上的故障指示

2 应用

- EV 接触器继电器
- 峰值和保持螺线管
- 开/关继电器
- 比例螺线管
- 电池切断单元 (BDU)
- 电池接线盒 (BJB)
- 配电箱 (PDB)
- 主动悬架系统
- 车辆控制单元 (VCU)

封装信息

器件型号 ⁽¹⁾	封装	封装尺寸 (标称值) ⁽²⁾
DRV3946-Q1	HTSSOP (28)	9.7mm X 4.4mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
 (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

器件信息

主要特性
能够高效驱动两个螺线管
低导通电阻功率级
集成钳位电路可实现快速关断
闭环 PWM 电流调节
可配置的峰值和保持电流以及时序参数
高达 20kHz 的 PWM 频率选项
全面的导通和关断状态诊断
可寻址 24 位 SPI



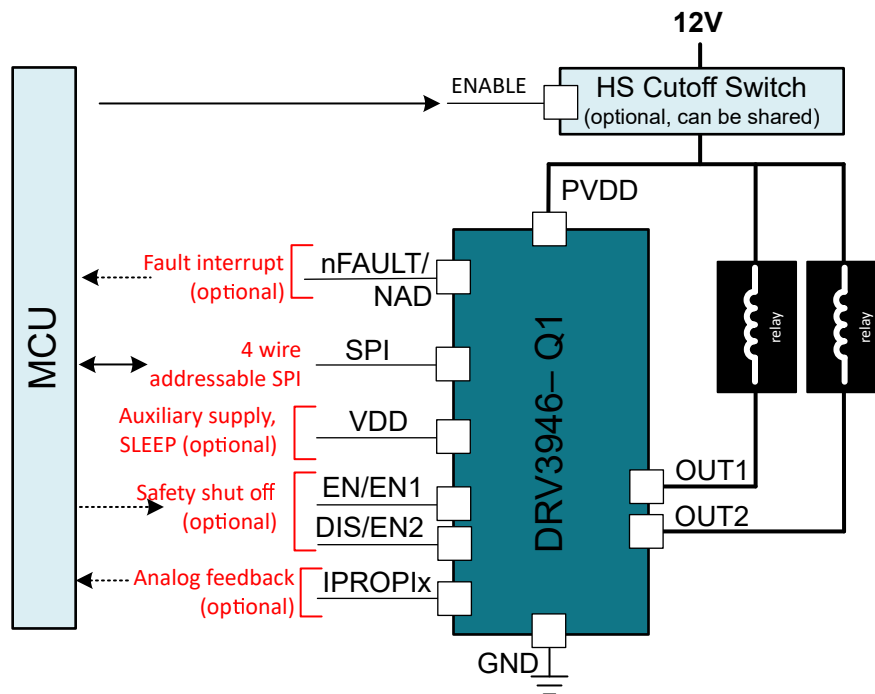
3 说明

DRV3946-Q1 是一款高度集成的解决方案，用于驱动汽车应用中的两个螺线管，例如电动汽车电池管理系统中的接触器继电器。它包括电源、电流检测和电流调节、可配置的峰值和保持电流及相关时序，以及诊断和保护功能。它还集成了几个独特的功能，与传统的分立式螺线管驱动器相比，性能更加出色。这些功能包括用于对负载电流快速放电的集成冗余钳位电路、可寻址 SPI，以及带有低导通电阻开关的改进型半桥驱动器级。

该器件通过单线低侧连接来控制螺线管负载，并可与外部高侧开关（可以共享）配对使用，以实现冗余关断功能。集成开关可执行充电、再循环和钳位。该器件支持内部和外部电流控制模式。PWM 频率可进行配置，并通过使用自动伪随机频率生成和波形整形来添加低频抖动。由于不需要 MCU 电流控制环路，内部 PWM 电流控制环路可减少软件开发工作量。DRV3946-Q1 支持灵活的电流控制参数，以支持多种螺线管类型。可配置的峰值和保持电流以及相应的时序参数可实现系统级节能。

DRV3946-Q1 旨在符合功能安全标准，以实现继电器控制和避免意外运行的 ASIL-C 级功能安全目标。该器件支持全面的保护和诊断功能，例如持续监控负载以进行开路 and 短路检测、导通和关断状态诊断、电压监视器、短路保护和高额定电压 IO。

可寻址 SPI 允许在共享的 SPI 总线上控制多个器件。除了减少所需的 MCU 资源外，可寻址 SPI 还集成了广播命令结构，使共享地址总线上的所有器件能够同时执行某些操作。该 SPI 具有多种稳健性功能，其中包括 CRC、地址回读能力和各种总线故障检测机制。



简化版原理图

内容

1 特性	1	7.3 CONFIG A 寄存器.....	62
2 应用	1	7.4 CONFIG B 寄存器.....	66
3 说明	2	7.5 CMD 寄存器.....	70
4 引脚配置和功能	4	8 应用和实施	74
5 规格	5	8.1 应用信息.....	74
5.1 绝对最大额定值.....	5	8.2 典型应用.....	74
5.2 ESD 等级.....	5	8.3 初始化设置.....	78
5.3 建议运行条件.....	5	8.4 电源相关建议.....	82
5.4 热性能信息.....	6	8.5 布局.....	83
5.5 电气特性.....	6	9 器件和文档支持	84
5.6 SPI 时序要求.....	14	9.1 接收文档更新通知.....	84
5.7 时序图.....	15	9.2 支持资源.....	84
5.8 典型特性.....	16	9.3 商标.....	84
6 详细说明	19	9.4 静电放电警告.....	84
6.1 概述.....	19	9.5 术语表.....	84
6.2 功能方框图.....	20	10 修订历史记录	84
6.3 特性说明.....	21	11 机械、封装和可订购信息	84
7 寄存器映射	48	11.1 封装选项附录.....	85
7.1 状态寄存器.....	50	11.2 卷带封装信息.....	86
7.2 MEAS 寄存器.....	57		

4 引脚配置和功能

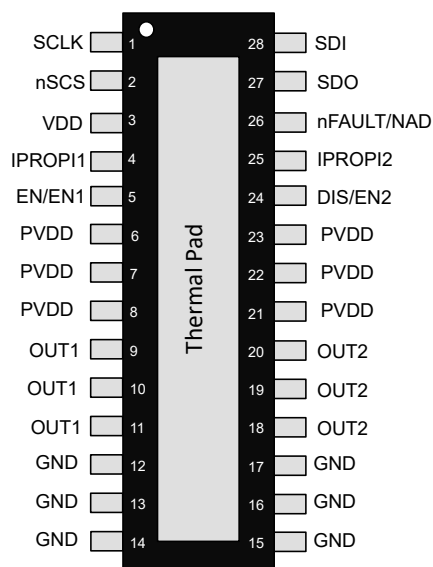


Figure not drawn to scale

图 4-1. PWP PowerPAD™ 封装 28 引脚 HTSSOP 俯视图

表 4-1. 引脚功能

引脚		I/O	类型	说明
名称	编号			
SCLK	1	I	数字	串行时钟输入。在下降沿捕获串行数据，在上升沿移出串行数据。连接至 GND 的内部下拉电阻。
nSCS	2	I	数字	串行芯片选择。此引脚上的逻辑低电平支持串行接口通信。连接至 V5_S 的内部上拉电阻。
VDD	3	I	电源	器件低电压和辅助电源。
IPROPI1 ⁽¹⁾	4	O	模拟	输出 1 的模拟电流反馈
EN/EN1 ⁽¹⁾	5	I	数字	独立的引脚输入，用于关闭输出 1 或关闭两个输出
PVDD	6-8、21-23	I	电源	器件主电源
OUT1 ⁽¹⁾	9-11	O	电源	驱动器输出 1
GND	12-17	I	电源	器件接地。连接到系统接地端。
OUT2 ⁽¹⁾	18-20	O	电源	驱动器输出 2
DIS/EN2 ⁽¹⁾	24	I	数字	独立的引脚输入，用于关闭输出 2 或关闭两个输出
IPROPI2 ⁽¹⁾	25	O	模拟	输出 2 的模拟电流反馈
nFAULT/NAD	26	O	数字	设置器件地址。用于在正常运行期间指示故障的开漏输出。
SDO	27	O	数字	串行数据输出。在 SCLK 引脚的上升沿移出数据。推挽式输出。
SDI	28	I	数字	串行数据输入。在 SCLK 引脚的下降沿捕捉数据。连接至 GND 的内部下拉电阻。
TPAD	不适用	不适用	不适用	器件散热焊盘。连接到 GND。

(1) 未使用的 OUTx 引脚可连接至 PVDD，未使用的 IPROPIx 引脚可连接至 GND，未使用的 EN/EN1 和 DIS/EN2 引脚可根据需要连接至 VDD 或 GND。

5 规格

5.1 绝对最大额定值

在工作温度范围内 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电源引脚电压	PVDD	-0.3 ⁽³⁾	40	V
电源瞬态电压斜坡	PVDD		2	V/ μ s
低电压电源引脚	VDD	-0.3	40	V
电源瞬态电压斜坡	VDD		2	V/ μ s
输出引脚电压 (相对于 GND)	OUT1、OUT2	受限于内部钳位		V
输出引脚电压 (相对于 PVDD)	OUT1、OUT2	受限于内部钳位		V
输出引脚电流	OUT1、OUT2	受内部限制 ⁽²⁾		A
OUTx 上的电感反冲能量 (流入引脚的电流)	OUT1、OUT2		250 ⁽⁴⁾	mJ
控制器输入引脚电压	ENABLE、DISABLE	-0.3	40	V
控制器输出引脚电压	IPROPIx	-0.3	5.5	V
nFAULT 引脚电压	nFAULT/NAD	-0.3	40	V
SPI 输入引脚电压	SDI、nSCS、SCLK	-0.3	40	V
SPI 输出引脚电压	SDO	-0.3	40	V
环境温度, T_A		-40	125	$^{\circ}$ C
结温, T_J		-40	150	$^{\circ}$ C
贮存温度, T_{stg}		-65	150	$^{\circ}$ C

- (1) 超出绝对最大额定值规定范围的应力可能会对器件造成永久性损坏。这些仅为应力额定值,并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 受器件过流和过热保护功能的限制
- (3) 当使用外部二极管进行保护来将 PVDD 引脚电流限制在 1A 以下时,可以支持长达 10ms 的负瞬态
- (4) 在 $T_{AMB} = 85^{\circ}$ C、负载电流 = 3A、单脉冲时测得。

5.2 ESD 等级

			值	单位	
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 ⁽¹⁾ HBM ESD 分类等级 2	PVDD、OUT1、OUT2、GND	± 4000	V
			所有其他引脚	± 2000	
		充电器件模型 (CDM), 符合 AEC Q100-011 CDM ESD 分类等级 C4B	转角引脚	± 750	
			其他引脚	± 500	

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在工作温度范围内 (除非另有说明)

			最小值	标称值	最大值	单位
V_{PVDD}	电源电压	PVDD	4.5	13.5	35 ⁽¹⁾	V
V_{VDD}	逻辑电源电压	VDD	4.5		5.5	V
V_{LOGIC}	控制器引脚电压	ENABLE、DISABLE、IPROPI1、 IPROPI2、nFAULT/NAD	0		5.5	V
V_{SPI_IOS}	SPI 引脚电压	SDI、SDO、nSCS、SCLK	0		5.5	V
T_A	工作环境温度		-40		125	$^{\circ}$ C

在工作温度范围内 (除非另有说明)

		最小值	标称值	最大值	单位
T_J	工作结温	-40		150	°C

(1) 过流保护功能不支持电源电压高于 28V 时短电感 $< 1 \mu H$

5.4 热性能信息

热指标 ⁽¹⁾		HTSSOP	单位
$R_{\theta JA}$	结至环境热阻	23.9	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	13.2	°C/W
$R_{\theta JB}$	结至电路板热阻	5.1	°C/W
Ψ_{JT}	结至顶部特征参数	0.3	°C/W
Ψ_{JB}	结至电路板特征参数	5.1	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	0.8	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体](#)和[IC 封装热指标](#)应用报告。

5.5 电气特性

除非另有说明, 否则 $4.5V < V_{PVDD} < 35V$, $4.5V < V_{VDD} < 5.5V$, $-40^\circ C < T_J < 150^\circ C$ 。

参数	测试条件	最小值	典型值	最大值	单位	
PVDD 和 VDD 电源						
V_{PVDD_REV}	反向电流期间的电源引脚电压	$I_{PVDD} = -1A, T_J = 25^\circ C$	-3	-0.1	V	
		$I_{PVDD} = -1A, T_J = 150^\circ C$	-2.8	-0.15	V	
I_{PVDD_STBY}	待机状态下的 PVDD 电流	驱动器高阻态 (使用 SPI 和 PIN), 关断状态诊断处于启用状态		7	12	mA
I_{VDD_STBY}	待机状态下的 VDD 电流	驱动器高阻态, PVDD = 0V (无 SPI 活动)		4.3	7.5	mA
I_{VDD_PEAK}	一个 SCLK 周期内发生 SDO 总线争用 (数据冲突) 时的 VDD 峰值电流	PVDD = 13.5V		17	30	mA
t_{READY}	从 POR 到器件准备好接受命令的上电时间	PVDD 电源上电斜升		1		ms
I_{PVDD_VDD}	从 PVDD 到 VDD 的漏电流, 在 VDD 引脚上测量	PVDD = 13.5V, VDD = 0V		5	12	μA
	PVDD 至 VDD 的漏电流, 在 PVDD 引脚上测量	PVDD = 0V, VDD = 5V		-5		μA
I_{PVDD_GND}	PVDD、OUTx 至 GND 的漏电流	在 INIT1 状态下, PVDD = OUTx = 1V, VDD = 5V		50	250	μA
复位 (nPOR)						
$V_{PVDD_RST_FALL}$	发生复位时的 PVDD 下降电平, VDD 处于高阻态	VDD = 0V		2.6	3.1	V
$V_{PVDD_RST_RISE}$	释放复位时的 PVDD 上升电平, VDD 处于高阻态	VDD = 0V		3.1	3.8	V
$V_{PVDD_RST_HYST}$	相对于 PVDD 的 V5_S 复位迟滞, VDD 处于高阻态	VDD = 0V		0.6		V
$V_{VDD_RST_FALL}$	发生复位时的 VDD 下降电平, VDD 处于高阻态	PVDD = 0V		2.6	3.1	V
$V_{VDD_RST_RISE}$	释放复位时的 VDD 上升电平, VDD 处于高阻态	PVDD = 0V		3.1	3.8	V
$V_{VDD_RST_HYST}$	相对于 VDD 的 V5_S 复位迟滞, PVDD 处于高阻态	PVDD = 0V		0.6		V

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数	测试条件	最小值	典型值	最大值	单位	
PVDD 监测器						
$V_{PVDD_UV_BIAS_FALL}$	下降时的 PVDD 偏置欠压阈值 (LS 100% 占空比)	VDD > 4.5V		2.6	3.1	V
$V_{PVDD_UV_BIAS_RISE}$	上升时的 PVDD 偏置欠压阈值	VDD > 4.5V		2.8	3.3	V
$V_{PVDD_UV_BIAS_HYST}$	PVDD 偏置欠压迟滞	VDD > 4.5V		0.21		V
$t_{PVDD5R_UV_BIAS}$	PVDD 偏置 UV 抗尖峰脉冲时间			15	19	μs
$V_{PVDD_UV_FALL}$	下降时的 PVDD 欠压触发阈值		4.3	4.54	4.8	V
$V_{PVDD_UV_RISE}$	上升时的 PVDD 欠压恢复阈值		4.5	4.75	5	V
$V_{PVDD_UV_HYST}$	PVDD UV 迟滞		0.21			V
$t_{PVDD_UV_W}$	用于警告的 PVDD UV 抗尖峰脉冲时间			15	19	μs
t_{PVDD_UV}	PVDD UV 抗尖峰脉冲时间	PVDD_UV_FLTR = 0x0		240	315	μs
		PVDD_UV_FLTR = 0x1		475	600	μs
		PVDD_UV_FLTR = 0x2		700	890	μs
		PVDD_UV_FLTR = 0x3		940	1170	μs
$V_{PVDD_OV_RISE}$	上升时的 PVDD 过压触发阈值		31.2	33	34.8	V
$V_{PVDD_OV_FALL}$	下降时的 PVDD 过压恢复阈值		30.2	31.9	33.8	V
$V_{PVDD_OV_HYST}$	PVDD 过压迟滞		1.1			V
t_{PVDD_OV}	PVDD OV 抗尖峰脉冲时间	PVDD_OV_FLTR = 0x0		240	315	μs
		PVDD_OV_FLTR = 0x1		475	600	μs
		PVDD_OV_FLTR = 0x2		700	890	μs
		PVDD_OV_FLTR = 0x3		940	1170	μs
$V_{PVDD_OV_W_RISE}$	上升时的 PVDD 过压警告阈值		19	19.7	20.5	V
$V_{PVDD_OV_W_FALL}$	下降时的 PVDD 过压警告阈值		18.2	18.8	19.4	V
$V_{PVDD_OV_W_HYST}$	PVDD 过压迟滞		0.9			V
$t_{PVDD_OV_W}$	用于警告的 PVDD OV 抗尖峰脉冲时间			15	19	μs
VDD 监测器						
$V_{VDD_UV_FALL}$	下降时的 VDD 欠压触发阈值		4	4.2	4.4	V
$V_{VDD_UV_RISE}$	上升时的 VDD 欠压恢复阈值		4.1	4.3	4.5	V
$V_{VDD_UV_HYST}$	VDD UV 迟滞		0.105			V
$t_{VDD_UV_W}$	用于警告的 VDD UV 抗尖峰脉冲时间			15	19	μs
t_{VDD_UV}	VDD UV 抗尖峰脉冲时间	VDD_UV_FLTR = 0x0		240	315	μs
		VDD_UV_FLTR = 0x1		475	600	μs
		VDD_UV_FLTR = 0x2		700	890	μs
		VDD_UV_FLTR = 0x3		940	1170	μs

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
$V_{VDD_OV_RIS_E}$	上升时的 VDD 过压触发阈值		5.9	6.2	6.5	V
$V_{VDD_OV_FAL_L}$	下降时的 VDD 过压恢复阈值		5.5	5.8	6.1	V
$V_{VDD_OV_HY_ST}$	VDD 过压迟滞			0.4		V
$t_{VDD_OV_W}$	用于警告的 VDD OV 抗尖峰脉冲时间 ⁽¹⁾		15		19	μs
t_{VDD_OV}	VDD OV 抗尖峰脉冲时间	VDD_OV_FLTR = 0x0	240		315	μs
		VDD_OV_FLTR = 0x1	475		600	μs
		VDD_OV_FLTR = 0x2	700		890	μs
		VDD_OV_FLTR = 0x3	940		1170	μs
EN/EN1 和 DIS/EN2 引脚						
V_{IL}	输入逻辑低电平电压				0.7	V
V_{IH}	输入逻辑高电平电压		1.5			V
V_{IHYS}	输入迟滞引脚			0.11		V
R_{PD_ENABLE}	连接至 GND 的 ENABLE 引脚上的输入下拉电阻	在最低 V_{IH} 电平下测得	100		200	$k\Omega$
$R_{PD_DISABLE}$	连接至 GND 的 DISABLE 引脚上的输入下拉电阻	在最低 V_{IH} 电平下测得	100		200	$k\Omega$
t_{FLTR_PIN}	由于引脚上的滤波而导致的延迟 - 下降沿		1		2.2	μs
t_{FLTR_PIN}	由于引脚上的滤波而导致的延迟 - 上升沿		0.15		0.6	μs
$t_{PIN_TURNON_DLY}$	引脚导通延迟	PIN_TURNON_DLYx = 0x0		0		ms
		PIN_TURNON_DLYx = 0x1	3.5		4.5	ms
		PIN_TURNON_DLYx = 0x2	7		9	ms
		PIN_TURNON_DLYx = 0x3	14		18	ms
		PIN_TURNON_DLYx = 0x4	21		27	ms
		PIN_TURNON_DLYx = 0x5	28		36	ms
		PIN_TURNON_DLYx = 0x6	35		45	ms
		PIN_TURNON_DLYx = 0x7	49		63	ms
$t_{PIN_TURNOFF_DLY}$	引脚关断延迟	PIN_TURNOFF_DLYx = 0x0		0		ms
		PIN_TURNOFF_DLYx = 0x1	3.5		4.5	ms
		PIN_TURNOFF_DLYx = 0x2	7		9	ms
		PIN_TURNOFF_DLYx = 0x3	14		18	ms
		PIN_TURNOFF_DLYx = 0x4	21		27	ms
		PIN_TURNOFF_DLYx = 0x5	28		36	ms
		PIN_TURNOFF_DLYx = 0x6	35		45	ms
		PIN_TURNOFF_DLYx = 0x7	49		63	ms
SPI I/O						
R_{PU_nSCS}	nSCS 上连接至 VDD 的输入上拉电阻	在最低 V_{IH} 电平下测得	100		200	$k\Omega$
R_{PD_SDI}	SDI 上连接至 GND 的输入下拉电阻	在最高 V_{IL} 电平下测得	200		400	$k\Omega$
R_{PD_SCLK}	SCLK 上连接至 GND 的输入下拉电阻	在最低 V_{IH} 电平下测得	200		400	$k\Omega$
V_{IL_SPI}	输入逻辑低电平电压	SDI、nSCS、SCLK 引脚			0.7	V
V_{IH_SPI}	输入逻辑高电平电压	SDI、nSCS、SCLK 引脚	1.5			V
V_{IHYS_SPI}	输入迟滞	SDI、nSCS、SCLK 引脚		0.11		V
R_{PU_SDO}	SDO 上连接至 VDD 的输入上拉电阻	在最高 V_{IL} 电平下测得	500		1050	$k\Omega$

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
V_{OL_SDO}	SDO 输出逻辑低电平电压	流入引脚的 0.5mA 灌电流			0.3	V
V_{OH_SDO}	SDO 输出逻辑高电平电压	从引脚流出的 0.5mA 拉电流	$V_{DD} - 0.3$			V
I_{OH_SDO}	SDO 输出逻辑高电平电流	1V 时在 SDO 上测得		15	35	mA
nFAULT/nAD 引脚						
R_{LVL_OORL}	连接至 VDD 的电阻 - 低于最小值				2.8	k Ω
R_{LVL1}	NAD 分配 = 2'b00 时连接至 VDD 的电阻	+/-10% 电阻器	5.04	5.6	6.16	k Ω
R_{LVL2}	NAD 分配 = 2'b01 时连接至 VDD 的电阻	+/-10% 电阻器	10.8	12	13.2	k Ω
R_{LVL3}	NAD 分配 = 2'b10 时连接至 VDD 的电阻	+/-10% 电阻器	24.3	27	29.7	k Ω
R_{LVL4}	NAD 分配 = 2'b11 时连接至 VDD 的电阻	+/-10% 电阻器	50.4	56	61.6	k Ω
R_{LVL_OORH}	连接至 VDD 的电阻 - 超过最大值		100			k Ω
I_{nFAULT_PD}	nFAULT 引脚上用于指示故障的下拉电流	$V(nFAULT) = 0.3V$	5			mA
V_{IL_nFAULT}	nFAULT 反馈缓冲器的输入逻辑低电平电压	nFAULT 引脚			0.5	V
V_{IH_nFAULT}	nFAULT 反馈缓冲器的输入逻辑高电平电压	nFAULT 引脚	1.3			V
V_{IHYS_nFAULT}	nFAULT 反馈缓冲器的输入迟滞	nFAULT 引脚		0.11		V
t_{nFAULT}	nFAULT 反馈的抗尖峰脉冲时间	nFAULT 引脚	15		19	μs
输出驱动器						
R_{ON_LS}	低侧 MOSFET 导通电阻	$V_{VM} = 13.5V$ ， $I_O = 3A$ ， $T_J = 25^{\circ}C$		37	45	m Ω
		$V_{VM} = 13.5V$ ， $I_O = 3A$ ， $T_J = 150^{\circ}C$		57	75	m Ω
R_{ON_RECIRC}	总背靠背高侧 MOSFET 导通电阻	$V_{VM} = 13.5V$ ， $I_O = 3A$ ， $T_J = 25^{\circ}C$		57	75	m Ω
		$V_{VM} = 13.5V$ ， $I_O = 3A$ ， $T_J = 150^{\circ}C$		87	120	m Ω
V_{CLAMP_HS}	相对于 PVDD 的高侧钳位	$I_{OUTx} = 3A$ (流入引脚)， $PVDD < 15V$	$PVDD + 27$	$PVDD + 32$	$PVDD + 36$	V
		$I_{OUTx} = 3A$ (流入引脚)， $PVDD = 18V$	$PVDD + 23.5$	$PVDD + 27$	$PVDD + 32$	V
		$I_{OUTx} = 3A$ (流入引脚)， $PVDD = 27V$	$PVDD + 14$	$PVDD + 19$	$PVDD + 23$	V
		$I_{OUTx} = 3A$ (流入引脚)， $PVDD = 35V$	$PVDD + 6.5$	$PVDD + 10$	$PVDD + 15$	V
$V_{CLAMP_LS_ACTIVE}$	相对于 GND 的低侧钳位 (冗余)	$I_{OUTx} = 3A$ (流入引脚)，通电状态， $PVDD \geq OV$ 电平	41.5	45	49.5	V
		$I_{OUTx} = 3A$ (流入引脚)，通电状态， $PVDD < OV$ 电平	$V_{CLAMP_HS} + 1$	$V_{CLAMP_HS} + 2.5$	$V_{CLAMP_HS} + 4$	V
$V_{CLAMP_LS_PASSIVE}$	相对于 GND 的低侧钳位 (冗余)	$I_{OUTx} = 3A$ (流入引脚)，未通电状态	28	30	32	V
V_{SD_LS}	体二极管正向电压	$I_{OUTx} = -3A$ (流出引脚)	-1.2		-0.5	V
I_{OCP_HS}	HS FET 的过流保护阈值		11		22	A
I_{OCP_LS}	LS FET 的过流保护阈值		11		22	A
t_{OCP}	过流保护抗尖峰脉冲时间	OCP_FLTR = 0x0	3.8		4.7	μs
		OCP_FLTR = 0x1， $PVDD < V_{PVDD_OV_W_RISE}$	7.1		9.2	μs
电流检测						
A_{IPROPI}	电流比例因子 (LS)	电流范围：0.8A 至 6A	19000	20000	21000	A/A
A_{IPROPI_LOW}	电流比例因子 (LS)	电流范围：0.2A 至 0.8A	18500	20000	21500	A/A

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
Offset _{I_{PROPI}}	负载电流为零时 I _{PROPI} 上的失调电流 (LS)	在无负载电流的运行状态下测得			1	μA
A _{I_{PROPI}} _MATH	电流比例因子匹配 (HS 相对于 LS)	电流范围：0.8A 至 3A	-8		8	%
A _{I_{PROPI}} _HS	电流比例因子 (HS)	电流范围：0.8A 至 3A	18800	20000	21200	A/A
A _{I_{PROPI}} _LOW_HS	电流比例因子 (HS)	电流范围：0.2A 至 0.8A	18000	20000	22000	A/A
Offset _{I_{PROPI}} _HS	负载电流为零时 I _{PROPI} 上的失调电流 (高侧检测)	在无负载电流的运行状态下测得			1	μA
内部电流调节						
V _{ITRIP_LVL}	I _{PROPIx} 引脚上用于触发电流调节的电压阈值	CHx_HC = 0x00	0.18	0.195	0.21	V
		CHx_HC = 0x01	0.19	0.205	0.22	V
		CHx_HC = 0x02	0.205	0.22	0.235	V
		CHx_HC = 0x04	0.225	0.24	0.255	V
		CHx_HC = 0x08	0.27	0.285	0.3	V
		CHx_HC = 0x10	0.36	0.375	0.39	V
		CHx_HC = 0x20	0.53	0.55	0.57	V
		CHx_HC = 0x40	0.85	0.9	0.95	V
		CHx_HC = 0x80	1.55	1.61	1.67	V
		CHx_HC = 0xFF	2.9	3.02	3.14	V
V _{QTO_START}	OUTx 引脚上相对于 PVDD 的电压阈值，用于检测 QTO 启动	负载 = 15mH、1.5Ω、0.3A	1.75	2.00	2.25	V
V _{QTO_END}	OUTx 引脚上相对于 PVDD 的电压阈值，用于检测 QTO 结束	负载 = 15mH、1.5Ω、0.3A	1.65	1.9	2.15	V
t _{QTO_DELAY}	QTO 启动/停止检测的延迟时间 ⁽¹⁾	负载 = 15mH、1.5Ω、0.3A		10		μs
t _{QTO_DETECT}	QTO 启动/停止检测的抗尖峰脉冲时间	负载 = 15mH、1.5Ω、0.3A	15		19	μs
V _{IRIPPLE_LVL} _H	内部 I _{PROPI} 冗余节点上用于触发电流纹波调节的电压阈值上限，标准化为 HC	CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x0	13.8	15	16.2	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x1	18.8	20	21.2	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x2	23.8	25	26.2	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x4	33.8	35	36.2	%
V _{IRIPPLE_LVL} _L	内部 I _{PROPI} 冗余节点上用于触发电流纹波调节的电压阈值下限，标准化为 HC	CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x0	-16.2	-15	-13.8	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x1	-21.2	-20	-18.8	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x2	-26.2	-25	-23.8	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x4	-36.2	-35	-33.8	%
V _{UCLO_LVL}	I _{PROPIx} 引脚上用于触发欠流锁定 (UCLO) 的电压阈值，标准化为 HC	CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x4，CHx_UCLO_THRS = 0x0	-53.6	-52.2	-50.8	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x4，CHx_UCLO_THRS = 0x1	-50.3	-48.9	-47.5	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x4，CHx_UCLO_THRS = 0x2	-47.1	-45.7	-44.3	%
		CHx_HC = 0x80，CHx_RIPPLE_THRS = 0x4，CHx_UCLO_THRS = 0x3	-43.9	-42.5	-41.1	%

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
f _{CPWM}	PWM 中心频率	CHx_fC_PWM = 0x04	4.3	5	5.7	KHz
		CHx_fC_PWM = 0x0B	8.6	10	11.4	KHz
		CHx_fC_PWM = 0x1F	17.2	20	22.8	KHz
f _{CPWM}	PWM 频率围绕中心频率扩展	CHx_fC_PWM = 0x1F，CHx_fSS_SEL = 0x3	27			%
t _{PC}	峰值电流计时器	CHx_PT = 0x0	14		18	ms
		CHx_PT = 0x1	21		27	ms
		CHx_PT = 0x2	28		36	ms
		CHx_PT = 0x3	35		45	ms
		CHx_PT = 0x4	42		54	ms
		CHx_PT = 0x5	49		63	ms
		CHx_PT = 0x6	56		72	ms
		CHx_PT = 0x7	63		81	ms
		CHx_PT = 0x8	70		90	ms
		CHx_PT = 0x9	77		99	ms
		CHx_PT = 0xA	84		108	ms
		CHx_PT = 0xB	91		117	ms
		CHx_PT = 0xC	98		126	ms
		CHx_PT = 0xD	105		135	ms
		CHx_PT = 0xE	112		144	ms
CHx_PT = 0xF	224		288	ms		
开关参数						
SR _{L_{SOFF}}	输出电压上升时间，10% - 90%，VM = 13.5V，负载 = 15mH、1.5Ω	SR = 0x0	1.3	2.9	4.5	V/μs
		SR = 0x1	2.2	4.5	6.8	V/μs
		SR = 0x2	4	7.4	10.8	V/μs
		SR = 0x3	6.2	12.6	19	V/μs
		SR = 0x4	8.1	16.3	24.5	V/μs
		SR = 0x5	13	24.1	35.2	V/μs
		SR = 0x6	16.5	31.2	45.9	V/μs
		SR = 0x7	22.2	41.8	61.4	V/μs
SR _{L_{SON}}	输出电压下降时间，90% - 10%，VM = 13.5V，负载 = 15mH、1.5Ω	SR = 0x0	1.3	2.9	4.5	V/μs
		SR = 0x1	2.2	4.5	6.8	V/μs
		SR = 0x2	4	7.4	10.8	V/μs
		SR = 0x3	6.2	12.6	19	V/μs
		SR = 0x4	8.1	16.3	24.5	V/μs
		SR = 0x5	13	24.1	35.2	V/μs
		SR = 0x6	16.5	31.2	45.9	V/μs
		SR = 0x7	22.2	41.8	61.4	V/μs

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
t_{ON_MIN}	最短 LS 导通充电时间 (PWM = 1)，VM = 13.5V，负载 = 15mH、1.5Ω、3A	SR = 0x0	6	8.7	11.8	μs
		SR = 0x1	5.2	7.1	9.4	μs
		SR = 0x2	4.6	6	7.3	μs
		SR = 0x3	4.4	5.7	6.8	μs
		SR = 0x4	4.1	5.2	6.3	μs
		SR = 0x5	3.7	4.7	5.7	μs
		SR = 0x6	3.5	4.4	5.3	μs
		SR = 0x7	3.3	4.2	5.1	μs
t_{RECIRC_MIN}	最短再循环时间 (PWM = 0)，VM = 13.5V，负载 = 15mH、1.5Ω、3A	SR = 0x0	6.6	9.8	12.8	μs
		SR = 0x1	5.7	8.1	10.6	μs
		SR = 0x2	4.9	6.8	8.7	μs
		SR = 0x3	4.6	6.4	8	μs
		SR = 0x4	4.3	5.8	7.4	μs
		SR = 0x5	3.9	5.3	6.8	μs
		SR = 0x6	3.6	5	6.4	μs
		SR = 0x7	3.5	4.8	6.1	μs
重试等待						
t_{RETRY_WAIT}	强制重试延迟时间	RETRY_WAIT_SEL = 0x0	7		9	ms
		RETRY_WAIT_SEL = 0x1	14		18	ms
		RETRY_WAIT_SEL = 0x2	28		36	ms
		RETRY_WAIT_SEL = 0x3	56		72	ms
		RETRY_WAIT_SEL = 0x4	112		144	ms
		RETRY_WAIT_SEL = 0x5	224		288	ms
		RETRY_WAIT_SEL = 0x6	336		432	ms
		RETRY_WAIT_SEL = 0x7	448		576	ms
导通状态诊断						
N_{PWM_FAULT}	用于检测电流调节异常 (包括 UCLO) 的 PWM 故障周期数	PWM_FAULT_FLTR = 0x0		8		周期
		PWM_FAULT_FLTR = 0x1		16		周期
		PWM_FAULT_FLTR = 0x2		32		周期
		PWM_FAULT_FLTR = 0x3		48		周期
		PWM_FAULT_FLTR = 0x4		64		周期
		PWM_FAULT_FLTR = 0x5		128		周期
		PWM_FAULT_FLTR = 0x6		192		周期
		PWM_FAULT_FLTR = 0x7		256		周期
t_{PRT_MIN}	峰值电流最小斜坡时间阈值	PRT_MIN_THRSx = 0x0	28		48	μs
		PRT_MIN_THRSx = 0x1	56		84	μs
		PRT_MIN_THRSx = 0x2	112		156	μs
		PRT_MIN_THRSx = 0x3	224		300	μs
t_{HRT_MIN}	保持电流最小斜坡时间阈值	HRT_MIN_THRSx = 0x0	28		36	μs
		HRT_MIN_THRSx = 0x1	56		72	μs
		HRT_MIN_THRSx = 0x2	112		144	μs
		HRT_MIN_THRSx = 0x3	224		288	μs

除非另有说明，否则 $4.5V < V_{PVDD} < 35V$ ， $4.5V < V_{VDD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
t _{HRT_MAX}	保持电流最大斜坡时间阈值	HRT_MAX_THRSx = 0x0	224		288	ms
		HRT_MAX_THRSx = 0x1	448		576	ms
		HRT_MAX_THRSx = 0x2	896		1152	ms
		HRT_MAX_THRSx = 0x3	1792		2304	ms
t _{QTOT_MIN}	快速关断最小斜坡时间阈值	QTOT_MIN_THRSx = 0x0	28		36	μs
		QTOT_MIN_THRSx = 0x1	56		72	μs
		QTOT_MIN_THRSx = 0x2	112		144	μs
		QTOT_MIN_THRSx = 0x3	224		288	μs
t _{QTOT_MAX}	快速关断最大斜坡时间阈值	QTOT_MAX_THRSx = 0x0	3.5		4.5	ms
		QTOT_MAX_THRSx = 0x1	7		9	ms
		QTOT_MAX_THRSx = 0x2	14		18	ms
		QTOT_MAX_THRSx = 0x3	28		36	ms
t _{QTOST_MAX}	快速关断启动超时		0.94	1.17	ms	
关断状态诊断						
V _{OLP}	比较器相对于 PVDD 的电压基准	OLP_SEL = 0x0	-0.32	-0.25	-0.18	V
		OLP_SEL = 0x1	-0.6	-0.5	-0.4	V
		OLP_SEL = 0x2	-0.85	-0.75	-0.65	V
		OLP_SEL = 0x3	-1.15	-1	-0.85	V
		OLP_SEL = 0x4	-1.4	-1.25	-1.1	V
		OLP_SEL = 0x5	-1.65	-1.5	-1.35	V
		OLP_SEL = 0x6	-1.95	-1.75	-1.55	V
		OLP_SEL = 0x7	-2.2	-2	-1.8	V
I _{OLP_PD}	关断状态诊断期间 OUT 至 GND 的内部灌电流	VOUTx = PVDD	0.22	0.29	0.36	mA
t _{OLP_FLTR}	OLP 比较器抗尖峰脉冲时间		250		350	μs
RIPROPI 警告						
R _{IIPROPI_L}	R _{IIPROPIx} 阈值下限警告		3.2		4.4	kΩ
R _{IIPROPI_H}	R _{IIPROPIx} 阈值上限警告		22.7		30.5	kΩ
I _{IIPROPI}	初始化期间 I _{IIPROPIx} 上的上拉电流	V(I _{IIPROPIx}) = 0V	80		120	μA
R _{IIPROPI_VAL}	初始化期间的 CHx _{RIPROPI} 值	I _{IIPROPIx} 电阻 = 4.7kΩ	237		255	代码
		I _{IIPROPIx} 电阻 = 6.8kΩ	206		236	代码
		I _{IIPROPIx} 电阻 = 10kΩ	165		205	代码
		I _{IIPROPIx} 电阻 = 15kΩ	96		164	代码
		I _{IIPROPIx} 电阻 = 22kΩ	1		95	代码
V _{IIPROPI_VAL}	初始化期间的 CHx _{VIPROPI} 值	I _{IIPROPIx} 电阻 = 4.7kΩ	12		40	代码
		I _{IIPROPIx} 电阻 = 6.8kΩ	25		65	代码
		I _{IIPROPIx} 电阻 = 10kΩ	45		103	代码
		I _{IIPROPIx} 电阻 = 15kΩ	78		162	代码
		I _{IIPROPIx} 电阻 = 22kΩ	123		245	代码
SPI 看门狗监测						
t _{WD}	SPI 有效事务间隔	SPI_WD_SEL = 0x0	56		72	ms
		SPI_WD_SEL = 0x1	224		288	ms
		SPI_WD_SEL = 0x2	896		1152	ms
		SPI_WD_SEL = 0x3	1792		2304	ms

除非另有说明，否则 $4.5V < V_{PVD} < 35V$ ， $4.5V < V_{DD} < 5.5V$ ， $-40^{\circ}C < T_J < 150^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
热保护						
T _{TSD}	热关断温度		150	170	190	°C
T _{TSD_HYS}	热关断迟滞			20		°C
t _{TSD}	热关断抗尖峰脉冲时间		15		19	µs
T _{TSD_W}	热关断警告温度			150		°C
T _{TSD_W_HYS}	热关断警告迟滞			20		°C
t _{TSD_W}	热关断警告抗尖峰脉冲时间		15		19	µs
器件安全层						
V _{V5_S_UV_FALL}	下降时的 V5_S 欠压触发阈值		4.05	4.24	4.4	V
V _{V5_S_UV_RISE}	上升时的 V5_S 欠压恢复阈值		4.15	4.35	4.5	V
V _{V5_S_UV_HYST}	V5_S UV 迟滞			0.11		V
t _{V5_S_UV}	V5_S UV 抗尖峰脉冲时间 ⁽¹⁾		15		19	µs
V _{V5_S_OV_RISE}	上升时的 V5_S 过压触发阈值		5.9	6.2	6.5	V
V _{V5_S_OV_FALL}	下降时的 V5_S 过压恢复阈值		5.5	5.8	6.1	V
V _{V5_S_OV_HYST}	V5_S 过压迟滞			0.4		V
t _{V5_S_OV}	V5_S OV 抗尖峰脉冲时间 ⁽¹⁾		15		19	µs
f _{OSC}	主振荡器频率			20		MHz
t _{HEART_BEAT}	来自自主逻辑的检测信号间隔		0.9		1.2	ms
t _{TIME_OUT}	关断计时器超时持续时间		28		36	ms

(1) 由设计仿真保证。

5.6 SPI 时序要求

		最小值	标称值	最大值	单位
t _{SCLK}	SCLK 最小周期 ⁽¹⁾	125			ns
t _{SCLKH}	SCLK 最短高电平时间	62.5			ns
t _{SCLKL}	SCLK 最短低电平时间	62.5			ns
t _{HI_nSCS}	SDO 最短高电平时间 ⁽²⁾	2000			ns
t _{SU_nSCS}	nSCS 输入设置时间	40			ns
t _{H_nSCS}	nSCS 输入保持时间	40			ns
t _{SU_SDI}	SDI 输入数据设置时间	20			ns
t _{H_SDI}	SDI 输入数据保持时间	20			ns
t _{EN}	SDO 启用延迟时间			50	ns
t _{DIS}	SDO 禁用延迟时间			1000	ns

(1) SCLK 最小周期基于 20pF 的 SDO 外部负载。SDO 上的额外负载将进一步限制这个最小周期。

(2) nSCS 最短高电平时间在应用中受到上拉电阻器 SDO 和 SDO 上电容的进一步限制。

5.7 时序图

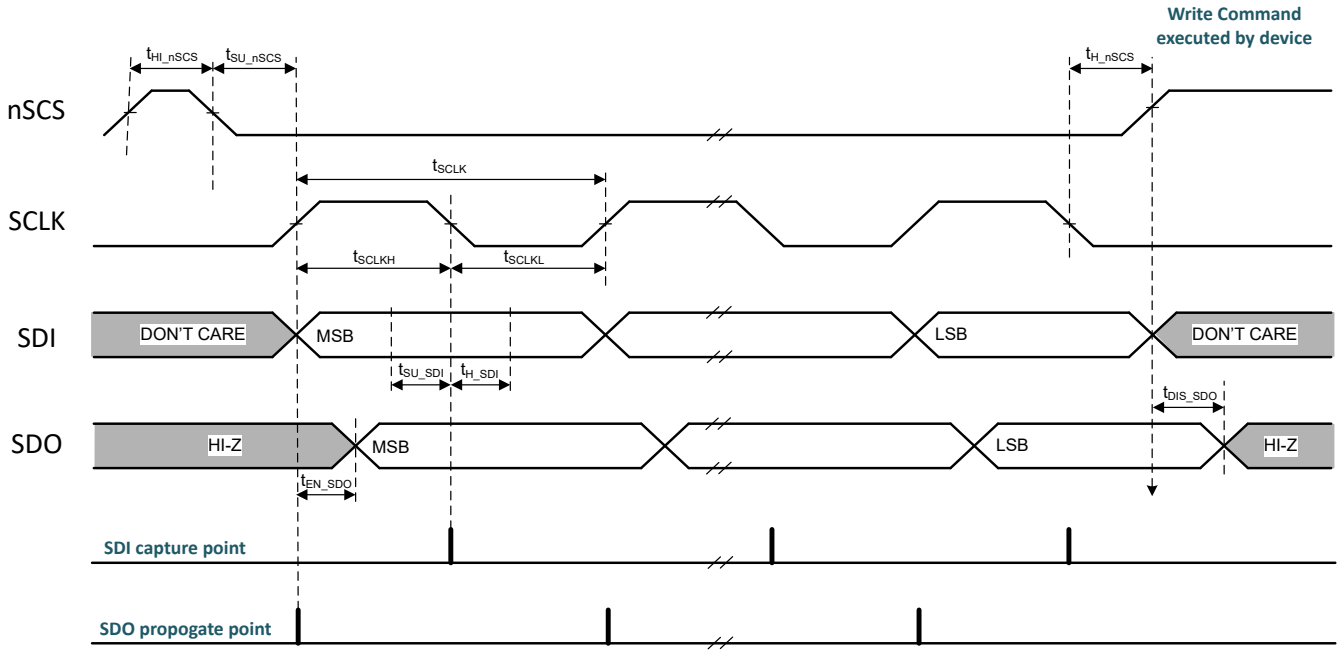


图 5-1. SPI 时序图

5.8 典型特性

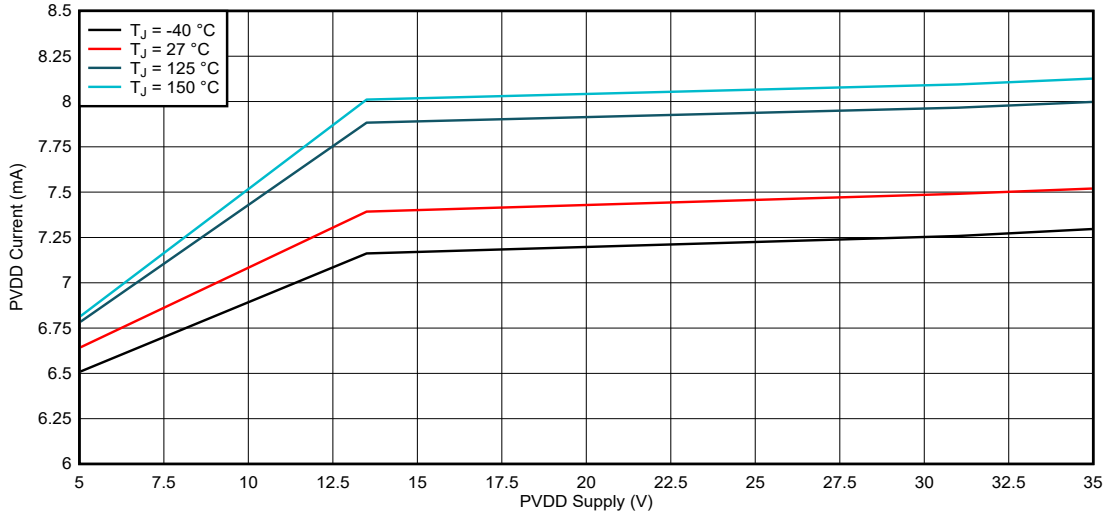


图 5-2. 待机状态下的 PVDD 电流，VDD = 5V

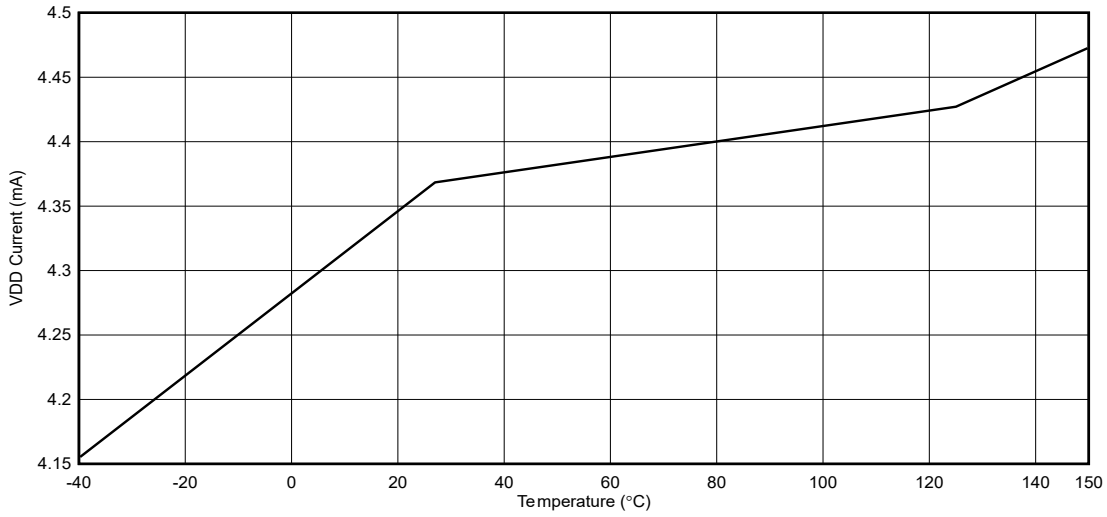


图 5-3. 待机状态下的 VDD 电流，PVDD = 0V

5.8 典型特性 (续)

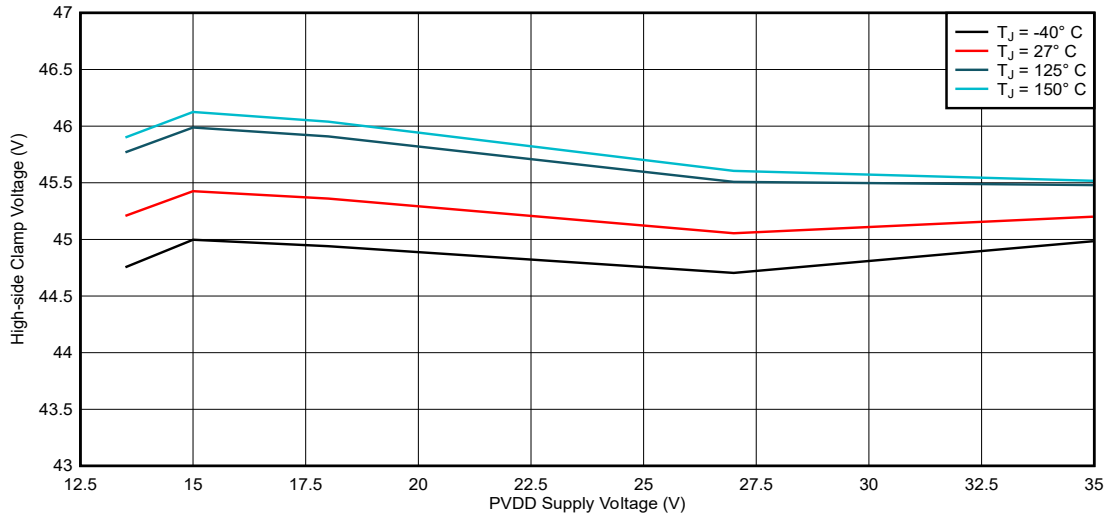


图 5-4. 高侧钳位电压，运行状态

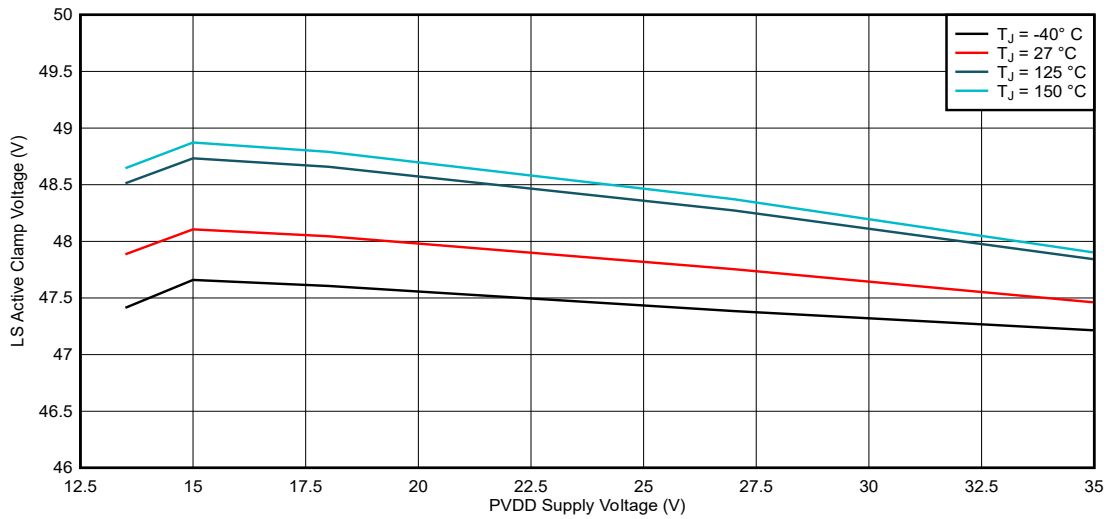


图 5-5. 低侧有源钳位电压，运行状态

5.8 典型特性 (续)

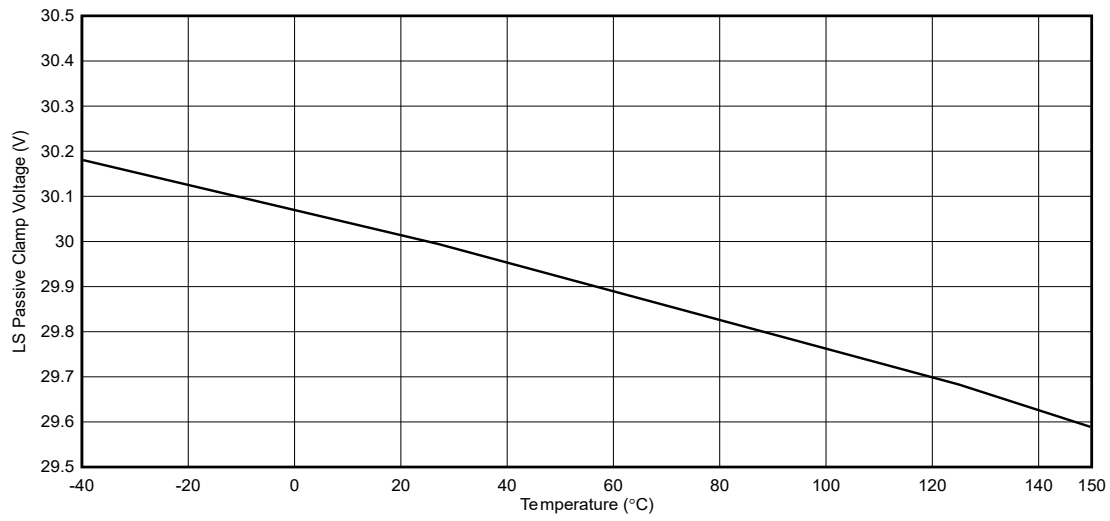


图 5-6. 待机状态下的低侧无源钳位电压

6 详细说明

6.1 概述

下表概述了本文档中的各种功能及其位置。[初始化设置](#)部分提供了有关器件初始化和软件设置的详细信息。

表 6-1. 功能概述

类别	详细说明部分	电气特性表
电源和监测	PVDD 和 VDD 电源	PVDD 和 VDD 电源
	PVDD 监测器	PVDD 监测器
	VDD 监测器	VDD 监测器
	复位 (nPOR)	复位 (nPOR)
	器件安全层	器件安全层
输出驱动器	输出驱动器	输出驱动器
	过流保护	
	重试等待	重试等待
	过热保护	过热保护
启动排序	启动排序	不适用
电流控制	内部调节模式	内部电流调节、开关参数、电流检测
	具有固定频率的可变占空比模式	
	具有固定占空比的可变频率模式	
	快速关断	
	PWM 频率	
	最小和最大占空比	
输入引脚	EN/EN1 和 DIS/EN2 引脚	EN/EN1 和 DIS/EN2 引脚
诊断	导通状态诊断	导通状态诊断
	关断状态诊断	关断状态诊断
SPI 看门狗监测	SPI 看门狗监测	SPI 看门狗监测
nFAULT/NAD 引脚	nFAULT/NAD 引脚	nFAULT/NAD 引脚
故障表	故障表	不适用
SPI 接口	编程	SPI I/O、SPI 时序要求

6.2 功能方框图

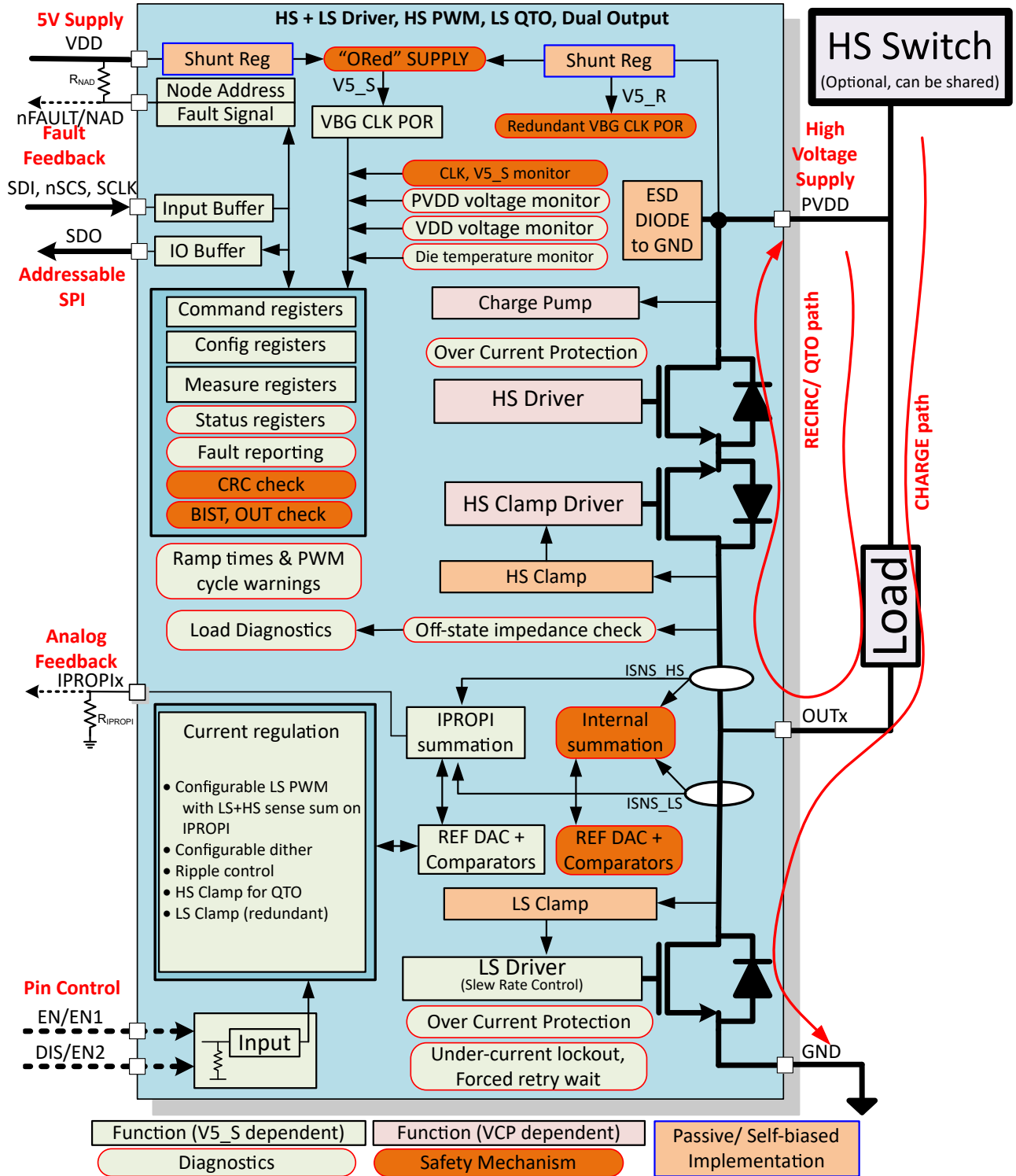


图 6-1. 功能方框图

6.3 特性说明

6.3.1 推荐的外部元件

表 6-2 列出了 DRV3946-Q1 的推荐外部组件。

表 6-2. 外部组件

引脚	元件	用途	建议值
IPROP11	电阻器至 GND	设置输出 1 的峰值和保持电流范围。该电阻的值需要处于指定范围内，否则将设置 RIPROPI1_W 警告标志。范围允许根据继电器类型实现约 4 倍的电流调节。	4.7kΩ 至 20kΩ，0.063W，1%
IPROP11	电容器至 GND	可选 - IPROP11 引脚上的滤波电容器	10pF 陶瓷电容器
IPROP12	电阻器至 GND	设置输出 2 的峰值和保持电流范围。该电阻的值需要处于指定范围内，否则将设置 RIPROPI2_W 警告标志。范围允许根据继电器类型实现约 4 倍的电流调节。	4.7kΩ 至 20kΩ，0.063W，1%
IPROP12	电容器至 GND	可选 - IPROP12 引脚上的滤波电容器	10pF 陶瓷电容器
SDO	电阻器至 VDD	上拉电阻，以确保在不由器件驱动时 SDO 输出寄存为高电平。	10kΩ，0.063W，10%
nFAULT/NAD	电阻器至 VDD	设置 SPI 通信的唯一节点地址。该电阻需要是允许的四个电阻值之一，否则将设置 NAD_ERR 标志，并且 SPI 通信将受到影响。	5.6kΩ/12kΩ/27kΩ/56kΩ，0.063W，1%
PVDD	大容量电容器至 GND	PVDD 上的本地大容量电容器，用于处理瞬变	≥ 10 μF，35V
PVDD	二极管至 GND	可选 - PVDD 上的二极管至 GND，用于在负载断电期间处理电感电流	35V，≥ 1A
PVDD	旁路电容器至 GND	PVDD 上的本地高频旁路电容器	0.1 μF、35V、低 ESR 陶瓷电容器
VDD	旁路电容器至 GND	可选 - VDD 上的本地高频旁路电容器	0.1 μF、6.3V、低 ESR 陶瓷电容器
OUT1	连接在负载两端的 EMC 电容器	可选 - 输出 1 上连接在负载两端的高频 EMC 电容器	≤ 0.1 μF，低 ESR 陶瓷电容器
OUT2	连接在负载两端的 EMC 电容器	可选 - 输出 2 上连接在负载两端的高频 EMC 电容器	≤ 0.1 μF，低 ESR 陶瓷电容器

当使用冗余高侧 (HS) 开关切断 12V 电源时，HS 开关的输出 (PVDD 引脚) 需要足够的电容来保证：

- HS 开关闭合时 PVDD 上的 $dV/dt < 2V/\mu s$
- 在以下情况下能够提供瞬态负载电流 (电感反激)：
 - DRV3946-Q1 不处理钳位功能
 - 故障条件：当 HS 开关在负载通电且其中一个输出短接至 GND 的情况下断开时 (DRV3946-Q1 的钳位功能丧失)。

PVDD 上的电容旨在防止该瞬态期间该引脚上超出绝对最小值。建议在 PVDD 至 GND 之间连接一个可选的二极管，以帮助在钳位期间从 PVDD 产生感应电流，从而减小电容器尺寸。根据电流电平，可以选择半桥驱动器来组合高侧开关切断功能和分立式二极管再循环功能，以便在开关断开时耗散感应电能。

6.3.2 电源和监测

本节介绍了 DRV3946-Q1 的电源架构及相关安全功能。

6.3.2.1 PVDD 和 VDD 电源

DRV3946-Q1 由 PVDD (通过可选的 HS 关断开关提供 12V) 和 VDD (5V) 引脚供电。虽然驱动器和输出级主要由 PVDD 供电, 但逻辑、关键安全和诊断功能由内部 5V 电源 (安全 5V 称为 V5_S) 驱动, 该电源源自 PVDD 和 VDD 的电源“或”组合。即使其中一个电源丢失, 电源 ORing 也能确保器件保持其基本功能和关键功能。电压基准、电流偏置、振荡器和数字块由 V5_S 供电。来自 PVDD 的冗余基准和偏置用于鉴定 V5_S 和振荡器。

对 V5_S 进行上电复位 (POR) 后, 上电初始化便已完成, 包括地址 NAD 确定、存储器内部自检 (BIST) 和诊断、R_{IPROPI} 确定以及 t_{READY} 时间内内部块的稳定时间。用户发出的用于确认唤醒的 CLR_FAULT SPI 命令会将器件置于待机状态, 此时驱动器处于高阻态, 直到用户发出命令为止。在待机状态下, 器件的电流消耗为 I_{PVDD_STBY} 和 I_{VDD_STBY}。由于该器件采用电源“或”架构, 因此即使其中一个外部电源丢失, 某些功能仍可用。

表 6-3 展示了不同 VDD 电压电平下的关键器件功能 (假设 PVDD 处于欠压和过压限制范围内)。

表 6-3. 与 VDD 电源的关系

VDD	继电器导通 (运行状态) 功能	关断状态诊断	SPI 通信
> V _{VDD_OV_RISE}	可用 ⁽¹⁾	可用 ⁽¹⁾	SDI 正常, 但 SDO 将出现 VDD_ERR
标称值	可用 ⁽¹⁾	可用 ⁽¹⁾	可用
< V _{VDD_UV_FALL}	可用 ⁽¹⁾	可用 ⁽¹⁾	SDI 正常, 但 SDO 将出现 VDD_ERR

(1) 受器件过流和过热保护功能的限制。

表 6-4 展示了不同 PVDD 电压电平下的关键器件功能 (假设 VDD 处于欠压和过压限制范围内)。

表 6-4. 与 PVDD 电源的关系

PVDD	继电器导通 (运行状态) 功能	关断状态诊断	SPI 通信
> V _{PVDD_OV_RISE}	可通过 PVDD_OV_SHUTDOWN_EN 进行配置	可用 ⁽¹⁾	可用
标称值	可用 ⁽¹⁾	可用 ⁽¹⁾	可用
< V _{PVDD_UV_FALL}	器件将进入待机状态, 输出处于高阻态且具有 QTO (无源) 钳位, 同时将设置 PVDD_UV 标志	不可用	可用

(1) 受器件过流和过热保护功能的限制

当 PVDD < V_{PVDD_UV_FALL} 时, 抗尖峰脉冲时间内运行状态下的瞬态行为如下所示:

- 如果 PVDD > V_{PVDD_UV_BIAS_FALL} 且启用了内部调节, 器件将切换到 75% 开环调节, 具有固定占空比且压摆率上限为 SR = 0x2
- 如果 PVDD < V_{PVDD_UV_BIAS_FALL} 且启用了内部调节, 器件将切换到占空比为 100% 的开环调节

表 6-5 展示了 PVDD 和 VDD 电源均丢失后的关键器件功能。

表 6-5. VDD 和 PVDD 电源丢失

PVDD	VDD	继电器导通 (运行状态) 功能	关断状态诊断	SPI 通信
< V _{PVDD_RST_FALL}	< V _{VDD_RST_FALL}	不可用	不可用	不可用

6.3.2.2 PVDD 监测器

该器件具有欠压 (V_{PVDD_UV}) 和过压 (V_{PVDD_OV}) 故障监测器, 以及 PVDD 电源上的警告电平监测器 (V_{PVDD_OV_W})。电压监测结果记录在 SPI STATUS 寄存器中。

此外, 还有一个偏置欠压监测器 (V_{PVDD_UV_BIAS}), 其阈值电平低于 PVDD 欠压监测器。如果 PVDD 电压降至偏置欠压电平以下, 输出驱动器会被禁用并强制为高阻态。

6.3.2.3 VDD 监测器

该器件在 VDD 电源上具有欠压 (V_{VDD_UV}) 和过压 (V_{VDD_OV}) 监控器。VDD 欠压或过压情况直接在 SDO SPI 帧 (VDD_ERR) 响应的前导位中指示。

6.3.2.4 复位 (nPOR)

器件逻辑的上电复位 (nPOR) 基于从 PVDD (V_{PVDD_RST}) 和 VDD (V_{VDD_RST}) 的电源 “或” 组合得出的内部 V5_S。

在发生 nPOR 的情况下, 所有寄存器都会复位, 并且应遵循新的启动序列。

6.3.2.5 器件安全层

器件安全层包括 V5_S 上的电压监测器、主振荡器 (f_{OSC}) 上的频率监测器以及在单独的冗余振荡器 (f_{OSC_R}) 上运行的辅助超时逻辑。如果发生任何 V5_S 欠压或过压或者 f_{OSC} 欠频或过频事件并且持续时间超过 t_{TIME_OUT}, 则会导致输出驱动器被禁用 (高阻态) 并且出现器件锁定故障 DEV_ERR。

6.3.3 输出驱动器

该器件具有两个独立驱动器来驱动两个继电器。每个驱动器都是经过修改的半桥，用于使用低侧 FET 和背靠背高侧 FET 实现到 GND 的充电路径，以进行再循环和快速关断（钳位），从而实现电流衰减。借助集成的功率 FET，该器件能够在 PWM 开关周期内进行输出波形整形，以提高 EMC 性能。该器件还支持可编程输出电压摆率控制。

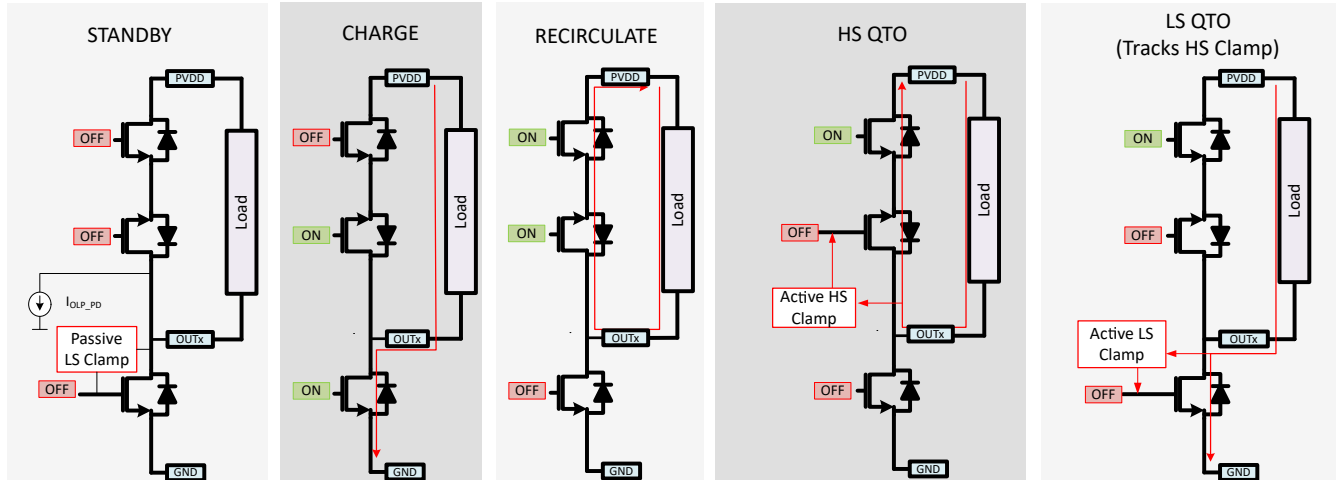


图 6-2. 输出驱动器

- **待机状态**：在此状态下，驱动器关闭且 $OUTx$ 为高阻态。 $OUTx$ 通过电流阱 (I_{OLP_PD}) 下拉至 GND。
- **运行状态**：当驱动器收到开启命令时，驱动器由内部状态机进行控制，以根据配置（峰值电流、峰值时间、保持电流）和 PWM 参数（PWM 频率、抖动选项）来调节负载电流。
 - 驱动器在充电阶段和再循环阶段之间切换，以调节负载电流。
 - 在充电阶段，电流从负载流向 $OUTx$ 引脚，再到低侧 FET，然后到 GND，而在再循环期间，电流在负载到 $OUTx$ 引脚，再到两个背靠背高侧 FET，然后到 PVDD 之间循环。
- **待机状态**：如果在负载通电时收到驱动器关断命令，该器件会强制反方向在负载上产生大电压，以快速衰减负载电流。这称为快速关断功能 (QTO)。在 QTO 期间有两种可能的电流路径。在除 PVDD 过压之外的所有情况下，均会激活高侧 QTO；而在 PVDD 过压情况下，则会激活低侧 QTO。
 - **高侧 (HS) QTO (首选)**：在这种情况下，当器件为高阻态时，负载的电感电流会将 $OUTx$ 上的电压推高至 HS QTO FET 漏源钳位会断开并短暂导通 FET 的电压，直到电感电流完全衰减。这是首选的钳位方法，因为它会限制器件内部的功率耗散，并且还会将电感能量推回 PVDD 电源电容器。
 - **低侧 (LS) QTO**：在这种情况下，当器件为高阻态时，负载的电感电流会将 $OUTx$ 上的电压推高至 LS FET 低侧漏源钳位会断开并短暂导通 FET 的电压，直到电感电流完全衰减。LS 钳位是一种冗余结构，通常跟踪到等于 HS 钳位电压 + 1V 的电压。其中一个例外是在 PVDD OV 故障情况下，LS 钳位电压与 HS 钳位电压相同。

6.3.3.1 重试等待

可配置的 $RETRY_WAIT$ 计时器 (t_{RETRY_WAIT}) 确保继电器的最短关断时间。这可以防止意外的连续快速导通 - 关断 - 导通事件。

$RETRY_WAIT$ 功能可以通过 $RETRY_WAIT_DIS$ 位禁用。

6.3.3.2 过流保护

输出驱动器 MOSFET 在低侧 (I_{OCP_LS} , 对电池短路) 和高侧 (I_{OCP_HS} , 对 GND 短路) 上都受到引脚短路保护。检测到过流事件时，受影响的输出会进入高阻态（驱动器关断），并会在 CHx_STAT 寄存器中标记故障。

6.3.3.3 过热保护

发生过热事件时，输出驱动器 MOSFET 受到热保护。检测到过热事件 (T_{TSD}) 会导致两个输出进入高阻态（驱动器关断）并在 CHx_STAT 寄存器中标记故障。该器件还会发出过热警告 (T_{TSD_W})，该警告的阈值低于热关断阈值。如果设置了 OT_W_ACTION 位，该器件可以配置为以更高的压摆率进行开关，以减少在发生热警告时的 PWM 开关损耗。

6.3.4 启动排序

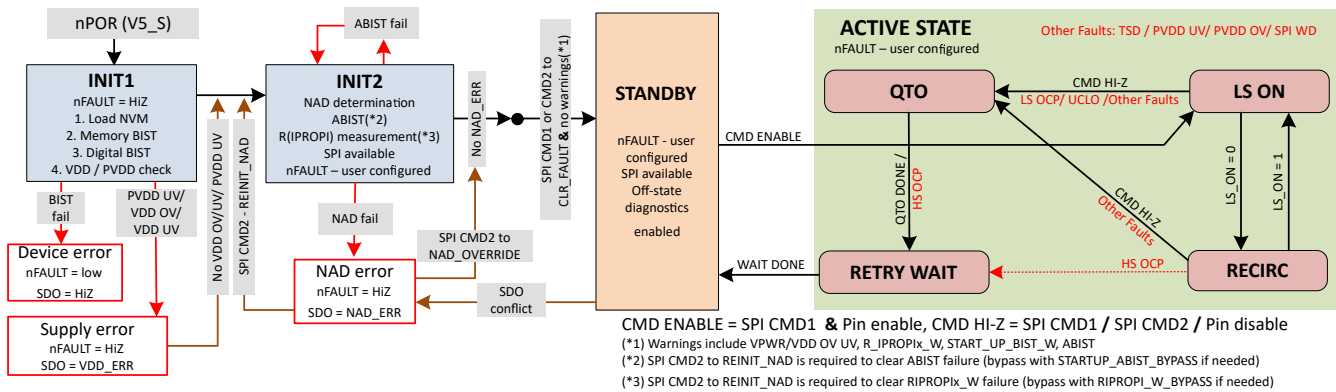


图 6-3. 简化的启动排序图

- PVDD 或 VDD 都将启动器件的上电。
- 释放内部上电复位 (在 V5_S 上显示为 nPOR) 会使器件进入 INIT1 状态。在 INIT1 状态下会加载出厂编程的 NVM, 此外还会执行存储器 BIST (CRC 校验) 和数字 BIST。
 - 如果存在 BIST 故障, 器件将进入锁定错误状态, 该状态的表现方式是将 nFAULT 引脚驱动为低电平且 SPI 上出现 DEV_ERR 故障 (SDO 输出高阻态)。只有下电上电才能重新启动此序列。
- 进入 INIT1 状态后, 器件会等待直到 VDD 和 PVDD 都有效。例如, 在转换到 INIT2 状态之前, 没有 VDD 过压、VDD 欠压或 PVDD 欠压。
 - 默认情况下会设置 SPI SDO VDD_ERR。只有在没有电源错误的情况下, 才会清除 VDD_ERR。
- 在 INIT2 状态下, 默认会设置 NAD_ERR。该器件将根据 nFAULT/NAD 引脚上的上拉电阻开始确定节点地址 (NAD)。确定有效的 NAD 后, NAD_ERR 将清除。
 - 成功确定 NAD 后将设置 STATUS0 中的 SPI POR 位以指示器件从复位中唤醒、SPI 通信可用以及将 nFAULT 指示器配置为默认设置。
- 接着会执行模拟 BIST (ABIST), 其故障会记录在 STATUS1 的 STARTUP_BIST_W 位中。
- IPROPI 上的电阻通过在两个 IPROPIx 引脚上施加电流 I_{RIPROPI} 来确定, 其故障记录在 STATUS1 寄存器的 CHx_RIPROPI_W 位中。
 - 通过在 IPROPIx 引脚上的外部电阻上强制施加电流, 对于用于次级纹波环路电流调节的内部电阻器 R_{INT} 进行校准, 以匹配 IPROPI 引脚上的电阻。
 - 在 IPROPIx 引脚上测得的电压和电阻会记录在 MEAS5 和 MEAS6 寄存器中。
- EN/EN1_PIN_STAT 和 DIS/EN2_PIN_STAT 将反映瞬时引脚电平。
- 如果在自动确定 NAD 后检测到 NAD_ERR, 则微控制器可以使用 REINIT_NAD 广播命令请求重新确定, 或使用 ASSIGNED_NAD 发出 NAD_OVERRIDE 广播命令。只有具有 NAD_ERROR 的器件才会处理此命令。
- 处于 INIT2 状态时, 如果发生 VDD 过压或欠压, 则 NAD 确定可能会出错, 并且 NAD_ERR 会被置位。清除 VDD_ERR 后, 必须发送 RE_INIT_NAD 命令。
- VDD_ERR 对应于 VDD UV 或 OV 或者 PVDD UV, 直到器件进入待机状态。
- 要进入待机状态, 该器件现在需要微控制器执行一系列步骤:
 - 写入 14 字节的 CONFIG A 和 10 字节的 CONFIG B 寄存器及其计算出的 CRC
 - 发出 CLR_FAULT SPI 命令。如果没有警告, 此命令会将设备置于待机状态, 且 nFAULT 置为无效。
- 进入待机状态后, 该器件会通过关断状态诊断并根据配置将 nFAULT 故障置为有效来监测负载。
- 必须驱动 EN/EN1 和 DIS/EN2 引脚并且必须对 CMD1 寄存器中的 CHx_CTRL 位进行适当编程, 才能打开驱动器。这些引脚可以配置为两个输出的 ENABLE 和 DISABLE (默认), 或者单独配置为每个输出的 ENABLE1 和 ENABLE2。

6.3.5 电流控制

图 6-4 展示了电流调节和各种运行模式。DRV3946-Q1 支持 -

- 使用 SPI 命令或 PIN 来启用/禁用驱动器 (以黄色显示) - 所需的控制器交互最少
- 能够使用 20 字节的 CONFIG 寄存器 (在图 6-4 中以浅橙色突出显示) 来配置负载电流曲线和诊断监控
- 8 字节的 STATUS 寄存器 (以深橙色突出显示), 用于提供带有摘要字节的诊断/故障信息
- 10 字节的 MEASUREMENT 寄存器 (以绿色突出显示), 用于系统软件诊断的平均占空比和斜坡时间

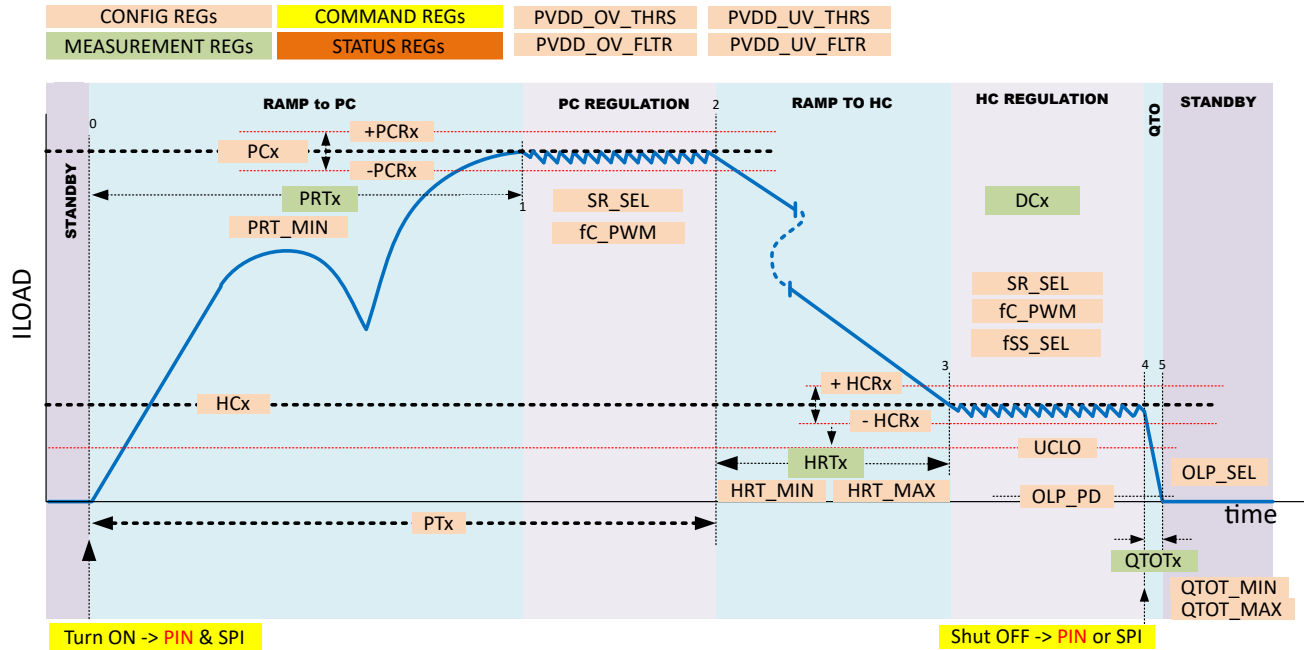


图 6-4. 电流控制图

表 6-6. 术语表

PC	峰值电流	UV	欠压
PCR	峰值电流波纹	OV	过压
HC	保持电流	UCLO	欠压锁定
HCR	保持电流波纹	OLP_PD	关断状态诊断期间的 OUT 至 GND 灌电流
PT	峰值时间	直流	占空比
PRT	峰值斜坡时间	OLP_SEL	关断状态诊断比较器阈值
HRT	保持斜坡时间	SR_SEL	输出压摆率
QTO	快速关断	f _{C_PWM}	PWM 的中心频率
QTOT	快速关断时间	f _{SS_SEL}	PWM 频率的展频

用户可以在内部调节模式或固定频率或固定占空比模式下使用 SPI 命令独立开启每个驱动器, 如以下各节所述。

该器件具有基于 FET 匹配的无分流电流检测拓扑, 可检测 LS FET 和 HS FET 上的负载电流。电流比例因子由功率 FET 与检测 FET 之比设定。

6.3.5.1 内部调节模式

内部调节模式通过设置 $CHx_CTRL_CONFIG = 0x0$ 且 $CHx_CTRL = 0x2$ 来选择。内部调节是一种逐周期峰值电流调节算法，该算法主要基于 I_{PROPIx} 引脚上表示的低侧电流检测，以及基于内部 R_{INT} 电阻上冗余电流检测的额外高侧检测信息和纹波控制。

该器件允许完全跳过峰值周期 (PC_DIS 寄存器位)。内部调节模式可以通过以下选项启动：

- 如果 $PC_DIS = 0b$ 且 $PC_REG_DIS = 0b$ ，则负载电流将斜升（100% LS 导通），直到负载电流大于峰值电流目标 (PC) 并降低峰值纹波 ($PCR-$)，然后在峰值时间内稳定在 PC 目标上。然后在再循环中斜降，直到负载电流小于保持目标 (HC) 或保持纹波下限 ($HCR-$)，再随后将调节保持在 HC 目标，直到收到关闭命令。

如果 $PC_DIS = 0b$ 且 $PC_REG_DIS = 1b$ ，则 LS 会在已编程峰值时间的整个持续时间内 100% 导通而无需调节（100% LS 导通），然后斜降至保持电流目标，之后将调节保持在 HC 目标，直到收到关闭命令。

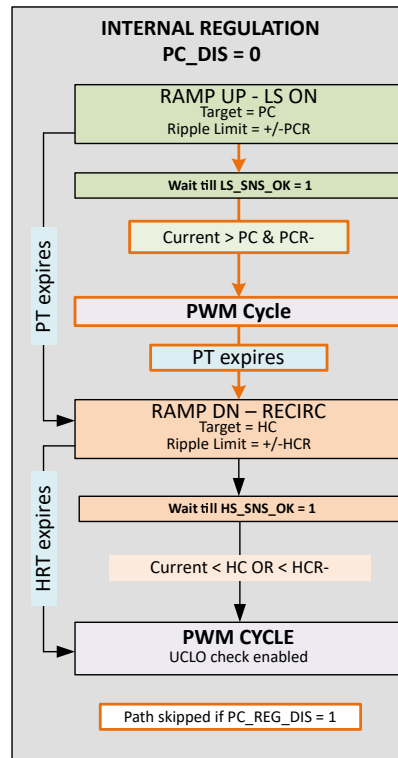


图 6-5. 内部调节， $PC_DIS = 0b$

如果 PC_DIS = 1b，则完全跳过峰值调节并斜升（或斜降）至保持电流目标，然后保持调节（PWM 周期）。

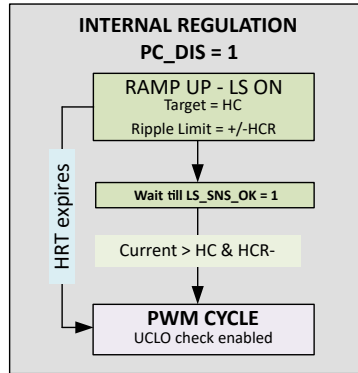


图 6-6. 内部调节，PC_DIS = 1

- 电流目标和调节参数可以进行配置。可以通过 IPROPI 引脚提供负载电流反馈，并还可提供测量的斜坡时间和平均占空比信息。此外，还可提供 PWM 周期警告和其他时序监视器。

6.3.5.1.1 电流阈值

该器件允许在内部电流调节期间由寄存器 CHx_PT 设置可配置的峰值时间。峰值电流和保持电流目标由内部 8 位 DAC 设置，其输入分别来自用户寄存器 CHx_PC 和 CHx_HC。电流基准与 IPROPIx 引脚上的电阻 (R_{IPROPIx}) 成比例。这设置了初级峰值电流调节环路的阈值。

此外，该器件还具有一个次级纹波控制环路，该环路由一个额外 DAC 和一个与 R_{IPROPIx} 匹配的内部电阻器 R_{INT} 设置且输入来自 CHx_RIPPLE_THRS 寄存器。Ripple+ 和 Ripple- 分别为高纹波电流电平和低纹波电流电平。由于失效防护的原因，该环路完全独立于初级环路。R_{INT} 与 R_{IPROPIx} 的匹配在器件初始化期间 (INIT2 状态) 完成。

此外，作为一项防抖动功能，用户可以通过 CHx_UCLO_THRS 寄存器设置一个在保持调节期间有效的欠流锁定 (UCLO) 阈值。如果在 UCLO_FAULT_FLTR 设置的 PWM 周期持续时间内驱动器无法检测到大于该电平的电流，则检测到 UCLO 事件。对驱动器置于高阻态的反应或只是对用户发出警告可以通过 UCLO_EN 位进行设置。

表 6-7 展示了峰值电流、保持电流、电流纹波和 UCLO 电流的推导：

表 6-7. 峰值、保持、纹波和 UCLO 电流推导

寄存器	解释说明
CHx_HC	保持电流 = $(CHx_HC + 17)/272 \times A_{IPROPI} \times 3V / R_{IPROPIx}$
CHx_PC	峰值电流 = $(CHx_PC + 17)/272 \times A_{IPROPI} \times 3V / R_{IPROPIx}$
CHx_RIPPLE_THRS	Ripple+ 电流 = 保持/峰值电流 $\times [1 + 5\% \times (CHx_RIPPLE_THRS + 3)]$
	Ripple- 电流 = 保持/峰值电流 $\times [1 - 5\% \times (CHx_RIPPLE_THRS + 3)]$
CHx_UCLO_THRS	UCLO 电流 = Ripple- 电流 $\times [1 - (5\% \times (CHx_UCLO_THRS + CHx_RIPPLE_THRS + 4))]$

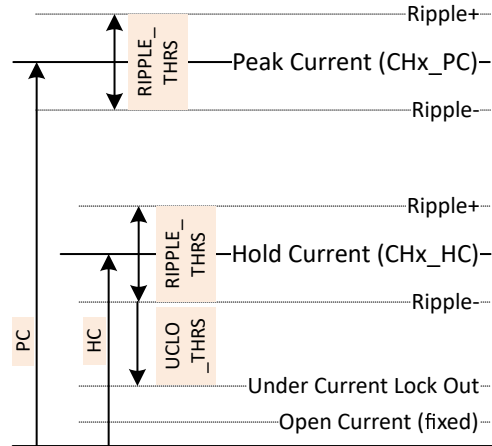


图 6-7. 电流阈值

请注意，UCLO_THRS 源自纹波电流阈值。表 6-8 显示了 RIPPLE 和 UCLO 电流阈值占峰值电流或保持电流的百分比。

表 6-8. 纹波和 UCLO 电流推导

RIPPLE_THRS	PC/HC 的百分比		UCLO_THRS (HC 的百分比)			
	RIPPLE+	RIPPLE-	0	1	2	3
0x0	115%	85%	68%	64%	60%	55%
0x1	120%	80%	64%	60%	56%	52%
0x2	125%	75%	60%	56%	53%	49%
0x3	130%	70%	56%	53%	49%	46%
0x4	135%	65%	52%	49%	46%	42%
0x5	140%	60%	48%	45%	42%	39%
0x6	145%	55%	44%	41%	39%	36%
0x7	150%	50%	40%	38%	35%	33%

6.3.5.1.2 PWM 周期控制

启用内部调节后，该器件会实现一种逐周期峰值电流调节算法，该算法主要基于 IPROPIx 引脚上表示的低侧电流检测，以及基于内部 R_{INT} 电阻上冗余电流检测的额外高侧检测信息和纹波控制。此外，该器件还实现了 BIST 和反馈超时功能。

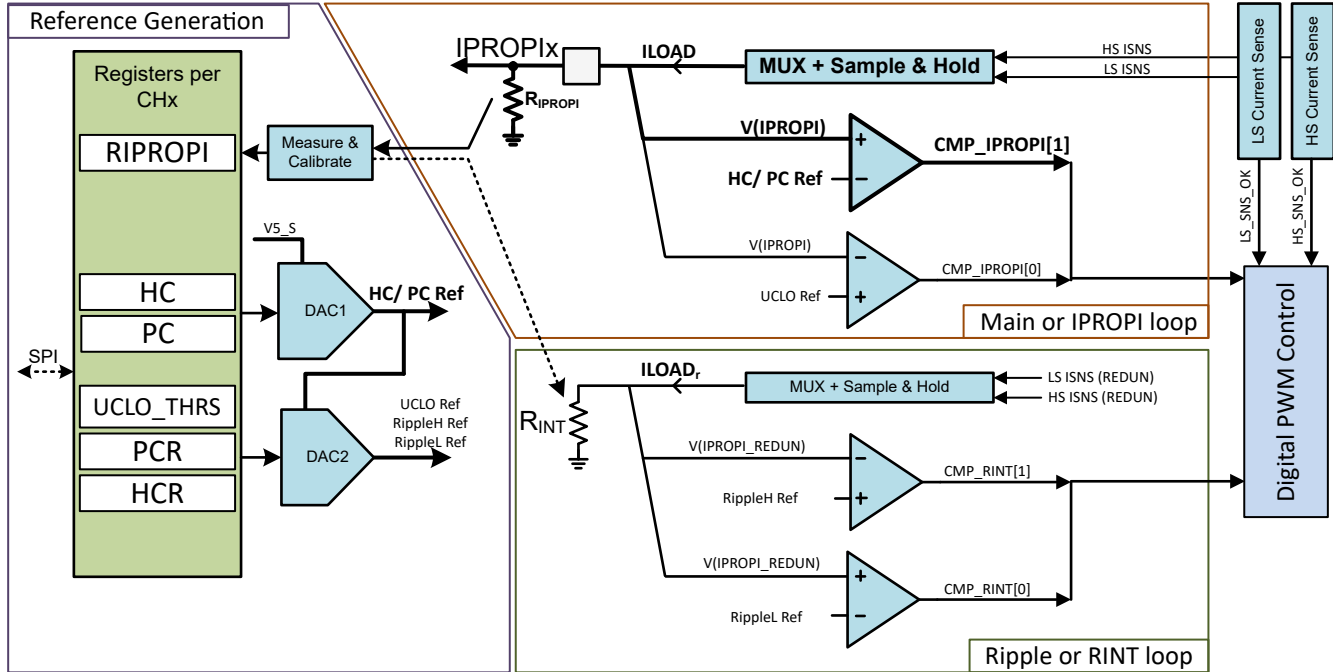


图 6-8. 调节方框图

- 基准生成块包含 DAC，其输出电压由用户控制的寄存器位设定。HC 和 PC 基准由 DAC1 根据内部基准 (V_{5_S}) 设置。DAC2 与 DAC1 输出成比例，并设置纹波电平和 UCLO 基准。
- 主环路 (或 IPROPI 环路) 基于 IPROPI 引脚与 HC 和 PC 基准的比较。IPROPI 调节环路中的 CMP[1] 显示了这一比较。IPROPI 上的电压由负载电流检测 (LS + HS 电流检测) × R_{IPROPI} 设置。
- 纹波控制环路 (或 R_{INT} 环路) 基于由 (负载电流 × R_{INT}) 设置的内部电压与 +/-RippleH/RippleL 基准的比较。纹波控制环路块中的两个比较器 CMP[1] 和 CMP[0] 显示了这一情况。
- 第四个比较器是 IPROPI 调节环路中的 CMP[0]，它用于启用欠电流锁定功能。
- 低侧检测的一个比较器输出指示低侧电流检测是否有效 (充电操作期间 LS FET 导通后、OUTx 转换为低电平后达到所需的精度电平)
- 高侧检测的另一个比较器输出指示高侧检测是否有效 (再循环操作期间 HS FET 导通后、OUTx 转换为高电平后达到所需的精度水平)
- 如果 IPROPIx 引脚出现引脚功能丧失 (短路或开路)，该器件仍可根据纹波电流限制调节电流，同时通过 PWM 周期警告向用户发出引脚功能丧失的警告。

备注

对于这种逐周期峰值电流调节环路，应避免在 IPROPIx 引脚上连接外部电容。

下方显示了具有和不具有周期跳跃的 PWM 周期的流程图：

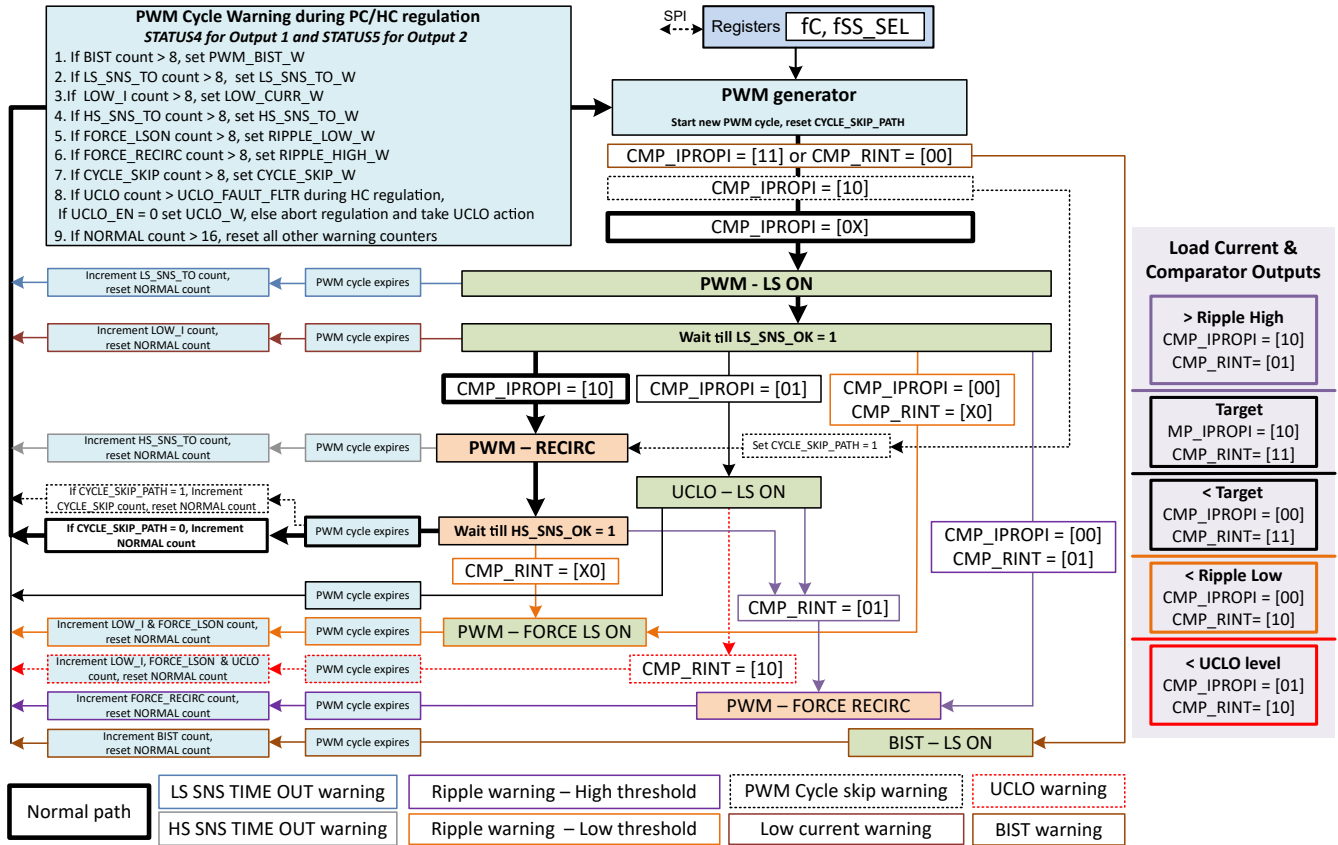


图 6-9. 启用周期跳跃的 PWM 周期 [PWM_CYCLE_SKIP_DIS = 0]

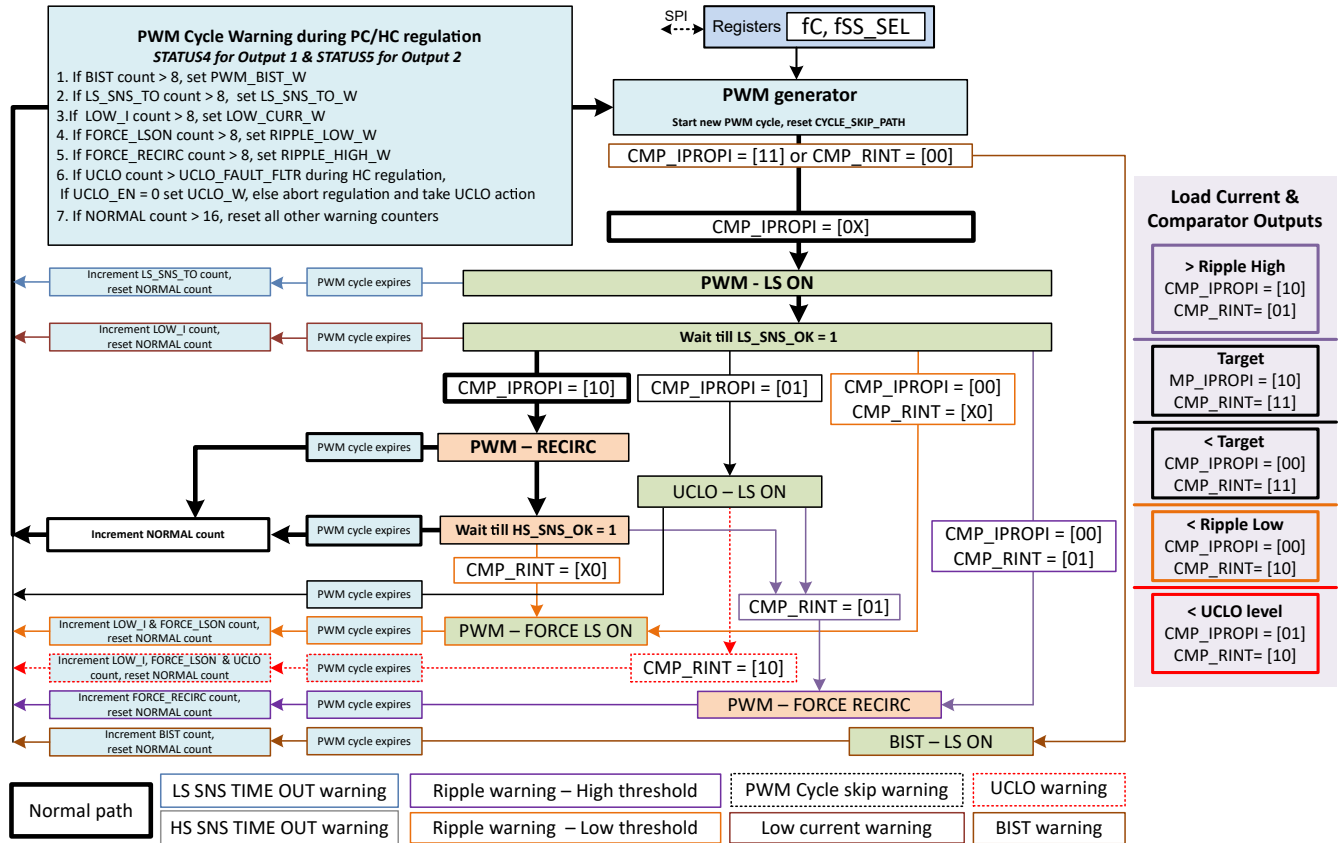


图 6-10. 禁用周期跳跃的 PWM 周期 [PWM_CYCLE_SKIP_DIS = 1]

典型的正常序列 (以粗体突出显示) 如下所示:

- 新 PWM 周期开始 (PWM 周期由 FC、FSS_SEL 设置)
- **CMP_IPROPI = [0X]** => 表示高侧检测到的再循环电流小于目标值
- PWM - 低侧导通 (充电)
- 等待 LS_SNS_OK
- **CMP_IPROPI = [10]** => 表示低侧检测到的充电电流大于目标值
- PWM - RECIRC (再循环)
- 等待 HS_SNS_OK
- PWM 周期到期, 表示周期结束

备用路径显示了比较器输出不符合预期时的 PWM 调节行为。出现这种情况的原因可能有多种, 例如:

- PVDD 电源电平 (继电器的高侧)
- PWM 频率选择
- 压摆率
- 负载阻抗
- IPROPI 引脚功能丧失、负载阻抗变化以及比较器故障等故障场景。

在这些情况下, 该器件会尝试保持电流电平, 同时统计每个异常调节路径。仅当异常行为超过“8”个 PWM 周期时, 才会出现警告标志。正常的连续“16” PWM 周期操作会将所有警告计数器复位。

警告标志包括:

- LS / HS SNS 超时
- 纹波警告 - 低/高

- 低电流警告 (电流 < 目标值, 即使 LS 为 100% 导通也是如此)
- 周期跳跃警告
- 欠流锁定警告 (如果 UCLO_EN = 0)
- 器件 BIST 警告
- 欠流锁定是导致驱动器进入高阻态 (可选 - 由 UCLO_EN 位启用) 的唯一路径。UCLO 的滤波时间 (基于 PWM 周期) 可通过 UCLO_FAULT_FLTR 进行配置。当 UCLO_EN 位被禁用时, 会发出 UCLO 警告。
- 有关更多详细信息, 请参阅导通状态诊断下基于 PWM 周期的警告

6.3.5.2 具有固定频率的可变占空比模式

具有固定频率的可变占空比模式通过设置 CHx_CTRL_CONFIG = 0x0 且 CHx_CTRL 介于 0x3 至 0x7 之间来选择。

每个输出都可以单独配置为以开环方式驱动负载, 其中内部电流调节在固定频率、可选占空比下被禁用。

- 用户可以选择其中一个预设的占空比电平 (0%、25%、50%、75% 或 100%)
- 频率将由配置的 PWM 频率 (CHx_FC_PWM) 设置, 有关详细信息, 请参阅表 6-9。
- 抖动设置将由 CHx_FSS_SEL 确定, 有关详细信息, 请参阅表 7-40。
- 可通过 IPROPI 引脚提供负载电流反馈
- 该器件能够使用 SPI 命令 CMD1 接受运行时占空比更改或切换到内部调节
- 短路保护和热保护都保持不变
- 计时器和 PWM 警告以及计时器和占空比测量均无效

6.3.5.3 具有固定占空比的可变频率模式

具有固定占空比的可变频率模式通过设置 CHx_CTRL_CONFIG = 0x1 且 CHx_CTRL 介于 0x2 至 0x7 之间来选择。

每个输出都可以单独配置为以开环方式驱动负载, 其中内部电流调节在固定占空比、可选频率下被禁用。

- 用户可以选择其中一个预设的 PWM 频率 (10kHz、12kHz、14kHz、16kHz、18kHz 或 20kHz)。
- 占空比将固定为 25%
- 抖动设置将由 CHx_FSS_SEL 确定, 有关详细信息, 请参阅表 7-40。
- 可通过 IPROPI 引脚提供负载电流反馈
- 该器件能够使用 SPI 命令 CMD1 接受运行时频率更改
- 短路保护和热保护都保持不变
- 计时器和 PWM 警告以及计时器和占空比测量均无效

6.3.5.4 快速关断

在运行期间 (进行或不进行内部调节), 用户可以随时发出 SPI 高阻态命令或驱动 EN/IN2 和 DIS/EN2 以关闭驱动器。

- 支持用于关闭的 SPI 命令有以下两种: CMD1 适用于 SPI 总线中的特定节点寻址器件, CMD2 适用于 SPI 总线中的所有器件 (广播命令)。
- 收到该命令后, 该器件将短暂地再循环电流, 以确保负载电流小于保持目标值 (HC) 或降保持纹波目标 (HCR-), 然后通过 QTO 钳位关闭驱动器 (置于高阻态)。
- 钳位将确保负载上具有大电压, 以快速衰减负载电流。
- 通过将输出电压与 PVDD 进行比较来检测 QTO 启动和完成。
- 在检测 QTO_DONE 之后, 会等待 1ms 的时间, 然后进入待机状态。
- 根据用户配置的 RETRY_WAIT, 即使用户发出打开驱动器的命令, 也会强制执行额外的等待周期作为最小冷却周期。

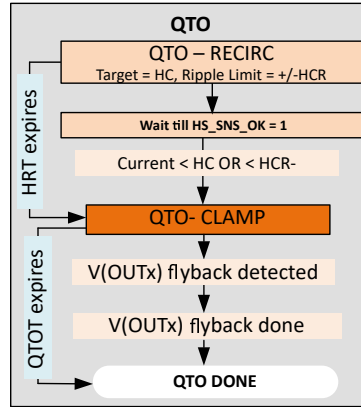


图 6-11. QTO

6.3.5.5 PWM 频率

该器件支持通过寄存器 CHx_FC_PWM 设置可配置的 PWM 频率。此外，它还提供展频功能 (CHx_FSS_SEL)，该功能为中心 PWM 频率添加低频抖动。展频百分比 (0%、5%、10% 和 20%) 和抖动类型 (伪随机与三角) 是可配置的。

备注

CHx_fc_PWM 设置的 PWM 频率适用于内部调节模式和具有固定频率的可变占空比模式。

表 6-9. PWM 频率设置

CHx_fc_PWM	PWM 中心频率 [Hz]	CHx_fc_PWM	PWM 中心频率 [Hz]	CHx_fc_PWM	PWM 中心频率 [Hz]	CHx_fc_PWM	PWM 中心频率 [Hz]
0x0	500	0x8	8500	0x10	12500	0x18	16500
0x1	1000	0x9	9000	0x11	13000	0x19	17000
0x2	2000	0xA	9500	0x12	13500	0x1A	17500
0x3	4000	0xB	10000	0x13	14000	0x1B	18000
0x4	5000	0xC	10500	0x14	14500	0x1C	18500
0x5	6000	0xD	11000	0x15	15000	0x1D	19000
0x6	7000	0xE	11500	0x16	15500	0x1E	19500
0x7	8000	0xF	12000	0x17	16000	0x1F	20000

6.3.5.6 最小和最大占空比

最小和最大 PWM 占空比取决于压摆率设置、PWM 频率和 PVDD 电压。

当占空比超过 50% 时，该器件将保持电流调节，但可能会出现低于配置的 PWM 频率的次谐波振荡。在驱动高电阻继电器线圈和低电压电源时，这尤其有效。预期占空比的简单估算如下：

占空比 = 保持电流电平 / (最小 PVDD 电平 / 线圈电阻)

如果该估算值超过 43% 并且不需要次谐波振荡，则需要启用斜率补偿 (CHx_SLOPE_COMP_EN) 并由 CHx_SLOPE_COMP 设置斜率补偿时间步长。

启用斜率补偿后，在保持电流调节期间，一旦占空比超过 43%，该器件将开始降低目标保持电流，幅度为每 CHx_SLOPE_COMP 计数减小 HC 设置的 1LSB (假设一个 PWM 周期约为 1000 个计数)。虽然该器件提供宽时间阶跃范围，但建议从计数 50 开始，然后进行仿真测试以找到最佳设置。

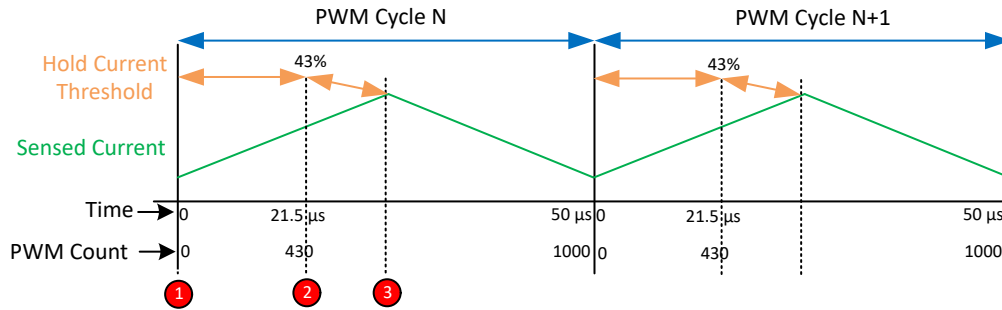


图 6-12. 斜率补偿

如图所示，从 43% 的占空比开始，目标保持电流会根据 CHx_SLOPE_COMP 计数相应降低。例如，如果 CHx_SLOPE_COMP 为 50，保持电流阈值将在 430 到 480 PWM 计数范围内降低 1 个代码。

虽然斜率补偿有助于在较高占空比下运行时稳定负载电流，但这种实现存在一些限制：

- 激进的斜率补偿 (例如 CHx_SLOPE_COMP < 16) 会导致时间阶跃较小，斜坡补偿的 di/dt 较大，从而导致平均负载电流出现小误差。需要纠正此问题以提高保持电流值。
- 对于保持电流设置 < 5 的情况，斜率补偿可能无效，因为没有足够的裕量来减小目标电流 (di 太小，因此斜率补偿的 di/dt 几乎可以忽略不计)。
- 当保持电流设置 (CHx_HC) > 164 时，斜率补偿会被禁用。

6.3.6 EN/EN1 和 DIS/EN2 引脚

该器件具有两个专用引脚，用于进行二次关断来使驱动器进入高阻态。这两个引脚都有一个连接到 GND 的内部下拉电阻。PIN_CONFIG 设置决定这两个引脚的功能，如下所述。

表 6-10. EN/EN1 和 DIS/EN2 引脚设置

EN/EN1	DIS/EN2	PIN_CONFIG = 0x0	EN/EN1	DIS/EN2	PIN_CONFIG = 0x1
Lo	Lo	两个输出都为高阻态	Lo	Lo	两个输出都为高阻态
Lo	您好，	两个输出都为高阻态	Lo	您好，	输出 1 为高阻态，输出 2 由 SPI CMD 控制
您好，	Lo	两个输出都由 SPI CMD 控制	您好，	Lo	输出 1 由 SPI CMD 控制，输出 2 为高阻态
您好，	您好，	两个输出都为高阻态	您好，	您好，	两个输出都由 SPI CMD 控制

备注

- 当 PIN_CONFIG = 0b (默认) 时，必须从外部将 EN/EN1 引脚驱动至高电平以开启驱动器，但如果不需要，可以将 DIS/EN2 引脚保持悬空。
- 对于引脚触发的导通或关断，用户可以使用 CHx_PIN_TURNON_DLY 和 CHx_PIN_TURNOFF_DLY 对在处理请求之前的延迟进行编程。

6.3.7 诊断功能

本节介绍 DRV3946-Q1 的导通和关断状态诊断功能。

6.3.7.1 导通状态诊断

在运行状态下启用内部调节时，该器件可以检测到负载阻抗、电源条件或 IPROPI 电阻值的突然变化，这些变化可能导致驱动器失去控制。

6.3.7.1.1 PWM 周期警告

在内部调节期间，该器件会监测 PWM 周期的以下情况：

- 低侧检测超时警告
- 高侧检测超时（高占空比）警告
- 低电流警告
- 纹波阈值上限警告（可通过 CHx_RIPPLE_THRS 配置）
- 纹波阈值下限警告
- PWM 周期跳跃警告
- 保持调节期间的 UCLO 警告（可通过 CHx_UCLO_THRS、UCLO_FAULT_FLTR 配置）
- 内部 PWM BIST 警告

该器件会分别针对每个输出在 [节 7.1.5](#) 和 [节 7.1.6](#) 寄存器上发出警告，并且针对峰值电流调节和保持电流调节提供了单独的记录。出现警告时，DRV3946-Q1 将继续驱动。此外，还可以单独禁用警告。

6.3.7.1.2 基于计时器的警告

该器件会测量以下斜坡时间并针对违反最小/最大时间发出警告：

- 达到峰值电流的斜升时间（标记 CHx_PRT_W）
- 从峰值电流到保持电流的斜降时间（标记 CHx_HRT_W）
- QTO（钳位）时间（标记 CHx_QTOT_W）

[节 7.1.3](#) 和 [节 7.1.4](#) 部分介绍了时间违规的条件。

备注

测量的时间也记录在测量寄存器中。该器件还提供了平均占空比测量。有关详细信息，请参阅测量寄存器。

6.3.7.2 关断状态诊断

在待机状态下，该器件会在 OUTx 至 GND 上将电流阱 I_{OLP_PD} 置为有效，并将 OUTx 上相对于 PVDD 的压降与内部基准进行比较。该基准电平是可配置的。如果 OUTx 节点开路或短接至 GND，可能会出现检测到的压降大于基准；在这种情况下，会设置 CHx_OFF_DIAG_STAT 警告，指示继电器丢失控制。

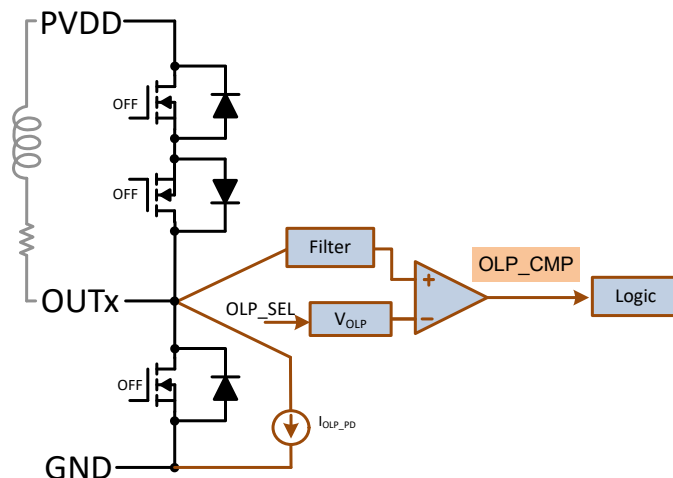


图 6-13. 关断状态诊断

备注

该器件无法区分 OUTx 上的开路和对 GND 短路，因为这两种情况下 OLP_COMP = 0b。因此，仅使用一个位来报告失控情况。此外，关断状态诊断假定 PVDD (如果存在) 上的外部 HS 关断开关已启用。

6.3.8 nFAULT/NAD 引脚

nFAULT/NAD 引脚是一个带有外部上拉电阻器的双用途开漏引脚。该引脚用于在器件上电初始化期间确定节点地址 (NAD)，然后在运行期间进行故障或器件状态通信 (置为低电平)。

器件节点地址 (NAD) 由外部上拉电阻进行设置。可以使用 5.6k Ω 、12k Ω 、27k Ω 和 56k Ω 电阻 (R_{LVL}) 设置四个唯一的地址。

可以设置 nFAULT/NAD 引脚以指示不同的故障情况。请参阅 nFAULT_CONFIG 寄存器，了解哪些故障在 nFAULT/NAD 引脚上置位以及如何配置这些故障。

6.3.9 故障表

本节将介绍各种器件保护和诊断功能，包括配置选项、响应选项和恢复选项。器件安全手册中提供了详细的安全机制 (SM) 说明、分级和检测覆盖率。

表 6-11. 故障表

故障事件	安全机制	器件状态	CONFIG	nFAULT 置位	SPI 指示	驱动器功能	反应	恢复
------	------	------	--------	-----------	--------	-------	----	----

表 6-11. 故障表 (续)

SPI 看门狗违例	SM_SPI_WD	待机、运行	SPI_WD_DIS = 1	否	无	无	无	无
		待机	SPI_WD_DIS = 0	如果 nFAULT_CONFIG[1] = 1, 则为是	SPI_WD_W	无	无	CLR FAULT 命令
		有效	SPI_WD_DIS = 0, SPI_WD_SHUTOFF_EN = 0	如果 nFAULT_CONFIG[1] = 1, 则为是	SPI_WD_W	无	无	CLR FAULT 命令
		有效	SPI_WD_DIS = 0, SPI_WD_SHUTOFF_EN = 1	如果 nFAULT_CONFIG[1] = 1 或 nFAULT_CONFIG[3] = 1, 则为是	SPI_WD_W、CHx_STAT	两个输出都为高阻态	无	CLR FAULT 命令。当 SPI_WD_SHUTOFF_EN 从 1 更改为 0 时, 驱动器会在没有 CLR FAULT 的情况下激活, nFAULT 保持低电平, 直到出现 CLR FAULT
VDD 欠压	SM_VDD_UV	待机、运行	无	否	SDO 上出现 VDD_ERR	无	SDI 仍然有效	自动恢复
VDD 过压	SM_VDD_OV	待机	无	否	SDO 上出现 VDD_ERR	无	SDI 仍然有效	自动恢复
		有效	VDD_OV_SHUTOFF_EN = 0	否	SDO 上出现 VDD_ERR	无	SDI 仍然有效	自动恢复
		有效	VDD_OV_SHUTOFF_EN = 1	如果 nFAULT_CONFIG[3] = 1, 则为是	SDOx、CHx_STAT 上出现 VDD_ERR (VDD 恢复后)	两个输出都为高阻态	SDI 仍然有效	CLR FAULT 命令
由于 NAD 电阻超出范围而导致节点地址不确定	SM_NAD_MON	INIT2	无	否	SDO 上出现 NAD_ERR	无	无	RE_INIT_NAD、NAD_OVERRIDE 广播命令。连接适当的 NAD 电阻器, 然后发出 RE_INIT_NAD 命令。
由于 SDO 冲突检测而导致节点地址不确定	SM_NAD_MON	待机	无	否	SDO 上出现 NAD_ERR	无	无	RE_INIT_NAD、NAD_OVERRIDE 广播命令
		有效	无	否	SDO 上出现 NAD_ERR	无	无	RE_INIT_NAD、NAD_OVERRIDE 广播命令。在没有清除故障的情况下, 器件从 INIT2 状态进入运行状态。
SPI 命令 CRC 违例或帧长度不正确	SM_SPI_CMD_CRC、SM_SPI_ERR	待机、运行	无	否	SPI_ERR	无	忽略的 SPI 帧	正确的写入/读取命令

表 6-11. 故障表 (续)

CONFIG 寄存器的 CRC 违例	SM_CONFIG_CRC	INIT1 除外	无	否	CONFIG_x_CRC_W	无	接受寄存器更新	使用适当的 CRC 写入校验和寄存器
上电复位	SM_V5_S_POR	待机、运行	无	否	POR、 CONFIG_x_CRC_W	两个输出都为高阻态	无	CLR FAULT 命令
违反 IPROPI 电阻范围	SM_IPROPI_MON	INIT2	无	否	CHx_RIPROPI_W	无	无	将 RIPROPI_W_BYPASS 位置为 1b，然后发出 CLR FAULT 命令
关断状态负载阻抗检查	SM_OLP_MON	待机	CHx_OLP_DIS = 0	如果 nFAULT_CONFIG[3] = 1，则为是	CHx_OFF_DIAG_STAT	无	无	CLR FAULT 命令
		待机	CHx_OLP_DIS = 1	否	无	无	无	无
违反最小峰值斜坡时间	无	有效	PC_DIS = 0， PRT_MIN_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1，则为是	CHx_PRT_W	无	无	CLR FAULT 命令
		有效	PC_DIS = 0， PRT_MIN_W_DIS = 1	否	无	无	无	无
违反最大峰值斜坡时间	无	有效	PC_DIS = 0， PRT_MAX_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1，则为是	CHx_PRT_W	无	超时后器件进入下一个状态。 CHx_PRT 寄存器读取 PT 时间。	CLR FAULT 命令
		有效	PC_DIS = 0， PRT_MAX_W_DIS = 1	否	无	无	无	无
违反最小保持斜坡时间	无	有效	HRT_MIN_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1，则为是	CHx_HRT_W	无	无	CLR FAULT 命令
		有效	HRT_MIN_W_DIS = 1	否	无	无	无	无
违反最大保持斜坡时间	无	有效	HRT_MAX_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1，则为是	CHx_HRT_W	无	超时后器件进入下一个状态。 CHx_HRT 寄存器读取最大 HRT 阈值时间。	CLR FAULT 命令
		有效	HRT_MAX_W_DIS = 1	否	无	无	无	无
违反最小 QTO 时间	SM_MIN_QTO_MON	有效	QTOT_MIN_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1，则为是	CHx_QTOT_W	无	无	CLR FAULT 命令
		有效	QTOT_MIN_W_DIS = 1	否	无	无	无	无

表 6-11. 故障表 (续)

违反最大 QTO 时间	SM_MAX_QTO_MON	有效	QTOT_MAX_W_D IS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_QTOT_W	无	超时后器件进入下一个状态。 CHx_QTOT 寄存器读取最大 QTOT 阈值时间。	CLR FAULT 命令
		有效	QTOT_MAX_W_D IS = 1	否	无	无	无	无
违反最大 QTO 启动时间	无	有效	无	否	无	无	超时后器件进入下一个状态。 CHx_QTOST 寄存器读取最大 QTOST 时间。	无
纹波 - 违反阈值下限	SM_RIPPLE_MON_L	有效	RIPPLE_L_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_RIPPLE_LOW_W CHx_HC_RIPPLE_LOW_W	无	无	CLR FAULT 命令
		有效	RIPPLE_L_W_DIS = 1 或 PC_PWM_W_DIS = 1 (峰值调节)	否	无	无	无	无
纹波 - 违反阈值上限	SM_RIPPLE_MON_H	有效	RIPPLE_H_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_RIPPLE_HIGH_W CHx_HC_RIPPLE_HIGH_W	无	无	CLR FAULT 命令
		有效	RIPPLE_H_W_DIS = 1 或 PC_PWM_W_DIS = 1 (峰值调节)	否	无	无	无	无
超时 - 在 PWM 周期结束前 HS SNS OK 未注册	SM_HS_SNS_OK	有效	HS_SNS_TO_DIS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_HS_SNS_TO_W CHx_HC_HS_SNS_TO_W	无	无	CLR FAULT 命令
		有效	HS_SNS_TO_DIS = 1 或 PC_PWM_W_DIS = 1 (峰值调节)	否	无	无	无	无
超时 - 在 PWM 周期结束前 LS SNS OK 未注册	SM_LS_SNS_OK	有效	LS_SNS_TO_DIS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_LS_SNS_TO_W CHx_HC_LS_SNS_TO_W	无	无	CLR FAULT 命令
		有效	LS_SNS_TO_DIS = 1 或 PC_PWM_W_DIS = 1 (峰值调节)	否	无	无	无	无

表 6-11. 故障表 (续)

尽管 LS 100% 导通, 但电流小于目标电流	无	有效	LOW_CUR_W_DISS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_LOW_C URR_W CHx_HC_LOW_C URR_W	无	无	CLR FAULT 命令
		有效	LOW_CUR_W_DISS = 1 或 PC_PWM_W_DIS = 1 (峰值调节)	否	无	无	无	无
由于 PWM 周期开始时 HS SNS 电流大于目标而导致周期跳跃	无	有效	CYCLE_SKIP_W_DIS = 0	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_CYCLE_SKIP_W CHx_HC_CYCLE_SKIP_W	无	无	CLR FAULT 命令
		有效	PWM_CYCLE_SKIP_DIS = 1	否	无	无	无	无
		有效	CYCLE_SKIP_W_DIS = 1 或 PC_PWM_W_DIS = 1 (峰值调节)	否	无	无	无	无
PVDD 欠压 - 警告级别	SM_PVDD_UV	待机	PVDD_UV_W_DIS = 0	如果 nFAULT_CONFIG[2] = 1, 则为是	PVDD_UV	无	无	CLR FAULT 命令
		待机	PVDD_UV_W_DIS = 1	否	无	无	无	无
		有效	PVDD_UV_W_DIS = 0	如果 nFAULT_CONFIG[2] = 1, 则为是	PVDD_UV	固定占空比调节	无	CLR FAULT 命令
		有效	PVDD_UV_W_DIS = 1	否	无	固定占空比调节	无	无
PVDD 欠压	SM_PVDD_UV	待机	无	如果 nFAULT_CONFIG[2] = 1, 则为是	PVDD_UV	无	无	CLR FAULT 命令
	SM_PVDD_UV	INIT1、INIT2	无	否	SDO VDD_ERR	无	无	无
	SM_PVDD_UV_QTO	有效	无	如果 nFAULT_CONFIG[2] = 1 或 nFAULT_CONFIG[3] = 1, 则为是	CHx_STAT、PVDD_UV	两个输出都为高阻态	无	CLR FAULT 命令
PVDD 过压 - 警告级别	SM_PVDD_OV	待机、运行	PVDD_OV_W_DIS = 0	如果 nFAULT_CONFIG[2] = 1, 则为是	PVDD_OV	无	t _{ocp} 强制设为较低设置	CLR FAULT 命令
		待机、运行	PVDD_OV_W_DIS = 1	否	无	无	无	无

表 6-11. 故障表 (续)

PVDD 过压 - 关断电平	SM_PVDD_OV	待机	不适用	如果 nFAULT_CONFIG[2] = 1, 则为是	PVDD_OV	无	无	CLR FAULT 命令
		INIT1、INIT2	无	否	SDO VDD_ERR	无	无	无
		有效	PVDD_OV_SHUT OFF_EN = 0	如果 nFAULT_CONFIG[2] = 1, 则为是	PVDD_OV	无	无	CLR FAULT 命令
		有效	PVDD_OV_SHUT OFF_EN = 1	如果 nFAULT_CONFIG[2] = 1 或 nFAULT_CONFIG[3] = 1, 则为是	PVDD_OV、 CHx_STAT	两个输出都为高阻态	用于 QTO 的低侧钳位	CLR FAULT 命令
输出 x LS 路径上出现过流违例 (OCP_LS)	SM_LS_OCP	运行 (LSON)	无	如果 nFAULT_CONFIG[3] = 1, 则为是	CHx_STAT	受影响的输出为高阻态	无	CLR FAULT 命令
输出 x HS 路径上的过流违例 (OCP_HS)	SM_HS_OCP	运行 (RECIRC)	无	如果 nFAULT_CONFIG[3] = 1, 则为是	CHx_STAT	受影响的输出为高阻态	无	CLR FAULT 命令
欠流违例 (UCLO)	SM_UCLO	运行 (LSON)	UCLO_EN = 0	否	CHx_UCLO_W	无	无	CLR FAULT 命令
		运行 (LSON)	UCLO_EN = 1	如果 nFAULT_CONFIG[3] = 1, 则为是	CHx_STAT、 CHx_UCLO_W	受影响的输出为高阻态	无	CLR FAULT 命令
过热违例 (TSD)	SM_TSD	有效	无	如果 nFAULT_CONFIG[2] = 1 或 nFAULT_CONFIG[3] = 1, 则为是	CHx_STAT、OT	两个输出都为高阻态	无	CLR FAULT 命令
过热警告 (OTW)	SM_OTW	待机、运行	OT_W_DIS = 0	如果 nFAULT_CONFIG[2] = 1, 则为是	OT	无	如果 OT_W_ACTION = 1, 则切换到最高 SR	CLR FAULT 命令
		待机、运行	OT_W_DIS = 1	否	无	无	无	无
安全层 - V5_S UV 或 OV	SM_V5_S_UV、 SM_V5_S_OV	待机、运行	无	是	SDO 高阻态、 DEV_ERR 已设置, 但无法读取	两个输出都为高阻态	辅助逻辑超时	下电上电
安全层 - f _{osc} 违例 (高电平、低电平或卡住)	SM_OSC_MON	待机、运行、 INIT1、INIT2	无	是	SDO 高阻态、 DEV_ERR 已设置, 但无法读取	两个输出都为高阻态	辅助逻辑超时	下电上电
安全层 - 数字 BIST 故障	SM_LOGIC_BIST	INIT1	无	是	SDO 高阻态、 DEV_ERR 已设置, 但无法读取	两个输出都为高阻态	辅助逻辑超时	下电上电
安全层 - 存储器 BIST 故障	SM_MEM_BIST	INIT1	无	是	SDO 高阻态、 DEV_ERR 已设置, 但无法读取	两个输出都为高阻态	在 TI 出厂测试模式下接受寄存器更新	下电上电

表 6-11. 故障表 (续)

模拟上电 BIST 故障	SM_ABIST	INIT2	无	否	STARTUP_BIST_W	无	无	CLR FAULT 命令
PWM BIST 违例	SM_PWM_BIST	有效	无	如果 nFAULT_CONFIG[0] = 1, 则为是	CHx_PC_PWM_BI ST_W、 CHx_HC_PWM_BI ST_W	无	无	CLR FAULT 命令

6.3.10 编程

6.3.10.1 SPI 接口

该器件具有 4 线 24 位 SPI 跟随者串行接口协议。SPI 总线用于设置器件配置、操作参数以及读出器件的诊断信息。器件 SPI 以外设模式运行，并连接到中央控制器。SPI 输入数据 (SDI) 由 24 位组成，包括 8 位标头和 16 位数据。SPI 输出数据 (SDO) 字包含读回的接收数据 (SDI) 和读取命令的特定地址数据。SDI 上的数据在 SCLK 的下降沿捕获，SDO 上的数据在 SCLK 的上升沿传播。对于大多数典型 MCU，这是模式 1 (CPOL = 0、CPHA = 1)。

有效帧必须满足以下条件：

- 当 nSCS 引脚从高电平变为低电平 (启用数据发送) 或从低电平变为高电平 (结束数据发送) 时，SCLK 引脚应为低电平。
- nSCS 引脚应在每个 24 位帧发送之间被拉为高电平。
- 每个帧必须恰好是 24 个 SCLK，否则该帧将被视为无效帧而被丢弃，并会在下一次帧发送中标记 SPI_ERR。
- SDI 上的数据在 SCLK 的下降沿捕获，SDO 上的数据在 SCLK 的上升沿传播。
- 当 nSCS 引脚被拉为高电平时，SCLK 和 SDI 引脚上的任何信号都将被忽略，并且 SDO 引脚将置于高阻态。
- 最高有效位 (MSB) 最先移入和移出。

6.3.10.2 可寻址 SPI

该器件支持可选的可寻址 SPI 格式，使多达四个器件能够在同一芯片选择引脚 (nSCS) 下工作。此外，还允许使用特殊的广播命令，使共享地址总线上的所有器件能够同时执行某些操作，并更大限度地减少与多个器件交互所需的引脚数。

当使用 CMD2 广播命令时，SDI 数据被传送到同一可寻址 SPI 总线上的所有器件。只有一个器件会发出 SDO 响应，并会使用 SDI 帧中的节点地址位 (A6, A5) 设置响应器件。

如果不使用可寻址 SPI 功能，则可使用 5.6kΩ 上拉电阻值将 nFAULT/NAD 引脚上拉电阻设置为默认地址 (00)。然后，通过始终设置地址位 A6 = 0b 和 A5 = 0b，SPI 作为正常 SPI 运行。

上电初始化期间，器件自身分配一个节点地址 (器件地址)，该地址基于 nFAULT/NAD 引脚上连接至 VDD 的上拉阻抗 (请参阅表 6-12 以了解各个值)。该地址映射到 SPI 帧中使用的 8 位标头 (A6, B5) 的两个 MSB。这样，用户就可以使用 nFAULT/NAD 引脚上的节点地址功能为每个驱动器 (最多四个驱动器) 分配唯一地址。初始化后，控制器可以使用单个 24 位帧访问任何寻址器件中的任何特定寄存器。初始化后，器件正常运行期间，此引脚用于 nFAULT 置位 (开漏，低电平有效)。

表 6-12. nFAULT/NAD 引脚上拉电阻器

A6	A5	nFAULT/NAD 引脚上连接至 VDD 的电阻
0	0	5.6kΩ
0	1	12kΩ
1	0	27kΩ
1	1	56kΩ

6.3.10.3 SPI 错误指示符

SPI 协议提供了一项功能，可在 SDO 响应中直接指示某些 SPI 错误。下面提供并描述了四种不同类型的错误。

- **VDD_ERR** : SDO 响应的前导位用于指示 VDD_ERR。发生该错误的原因可能是 SPI 总线上的任何器件出现 VDD 欠压 (VDD 丢失) 或 VDD 过压。在上电初始化 (INIT1、INIT2) 期间，该字段还可以指示 PVDD 欠压或 PVDD 过压。
- **NAD_ERR** : 在 SDO 发送期间，如果节点地址识别失败 (初始化期间发生电阻超出范围或器件偏置问题) 或发生数据冲突，则会导致 NAD_ERR 情况。SDO 响应的第二个前导位用于指示 NAD_ERR，对于响应的剩余部分，SDO 被禁用 (高阻态)。发生该错误的原因可能是 SPI 总线上有器件检测到了 NAD_ERR。控制器可

以使用广播命令 RE_INIT_NAD、NAD_OVERRIDE 或 ASSIGNED_NAD 来解决 NAD_ERR 情况。上电后，NAD 地址被锁存，不会改变（除非用户发出更改命令）。

- **SPI_ERR**：如果器件在下一个 SPI 帧中将 SPI_ERR 位（SDO 响应的第三个前导位）置为高电平，则表示 SPI 帧被拒绝。这种情况也称为帧外信令。SDO 响应的其余部分正常处理。发生 SPI_ERR 的原因可能是 nSCS 为低电平时 SCLK 边沿的数量不正确（器件期望此数量为 24）或命令 CRC 不匹配。
- **DEV_ERR**：如果通过各种器件自检 (BIST) 和上电监测器检测到错误，则该器件会通过将 SDI 引脚保持为高阻态，在 SDO 响应中指示器件错误。

6.3.10.4 SPI 格式

有三种不同类型的 24 位 SPI 操作。

- **阅读**：从寻址位置读回寄存器数据。8 位标头包含 2 位器件地址、5 位寄存器地址和 1 个指示读取的位（B16 中的 0x1）。16 位数据无关紧要，可设置为“0”。
- **写入**：修改寻址位置处的寄存器内容。8 位标头包含 2 位器件地址、5 位寄存器地址和 1 个指示写入的位（B16 中的 0x0）。16 位数据包含要写入寻址寄存器的数据。
- **命令**：具有 CRC8 保护的写入命令。8 位标头包含 2 位器件地址、5 位寄存器地址和 1 个指示写入的位（B16 中的 0x0）。后跟一个 8 位命令字节，然后是一个 8 位 CRC 字节。CRC 取自组合的标头字节加命令字节 (B23-B8)。CRC 多项式为 0x97，初始值为 0xFF。仅当 CRC（最低字节）与根据帧的前两个字节计算出的 CRC 匹配时，该器件才会接受命令，否则帧将被忽略，并设置 SPI_ERR 位。

SDO 的前导位用于指示特定错误。

表 6-13. SPI 读取格式

SPI 读取		标头字节								数据字节 - MSB								数据字节 - LSB							
		B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
SDI	读取	A6	A5	A4	A3	A2	A1	A0	1	全部为“0”															
SDO	正常	高阻态		0	A4	A3	A2	A1	A0	来自寻址位置的 DATA[15:0]															
	SPI_ERR	高阻态		1	A4	A3	A2	A1	A0	来自寻址位置的 DATA[15:0]															
	VDD_ERR	0	高阻态																						
	NAD_ERR	高阻态	0	高阻态																					
	DEV_ERR	高阻态																							

表 6-14. SPI 写入格式

SPI 写入		标头字节								数据字节 - MSB								数据字节 - LSB							
		B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
SDI	写入	A6	A5	A4	A3	A2	A1	A0	0	寻址位置的新 DATA[15:0]															
SDO	正常	高阻态		0	A4	A3	A2	A1	A0	来自寻址位置的先前 DATA[15:0]															
	SPI_ERR	高阻态		1	A4	A3	A2	A1	A0	来自寻址位置的先前 DATA[15:0]															
	VDD_ERR	0	高阻态																						
	NAD_ERR	高阻态	0	高阻态																					
	DEV_ERR	高阻态																							

表 6-15. SPI 命令写入格式

SPI 命令		标头字节								数据字节 - MSB								数据字节 - LSB							
		B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
SDI	命令	A6	A5	A4	A3	A2	A1	A0	0	COMMAND[15:8]								B23-B8 位的 CRC8[7:0]。多项式 = 0x97							
SDO	正常	高阻态		0	A4	A3	A2	A1	A0	来自寻址位置的先前 DATA[15:0]															
	SPI_ERR	高阻态		1	A4	A3	A2	A1	A0	来自寻址位置的先前 DATA[15:0]															
	VDD_ERR	0	高阻态																						
	NAD_ERR	高阻态	0	高阻态																					
	DEV_ERR	高阻态																							

表 6-16. SPI 命令读取格式

SPI 命令		标头字节								数据字节 - MSB								数据字节 - LSB								
		B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	
SDI	命令	A6	A5	A4	A3	A2	A1	A0	1	COMMAND[15:8]								B23-B8 位的 CRC8[7:0]。多项式 = 0x97								
SDO	正常	高阻态		0	A4	A3	A2	A1	A0	来自寻址位置的 DATA[15:0]																
	SPI_ERR	高阻态		1	A4	A3	A2	A1	A0	来自寻址位置的 DATA[15:0]																
	VDD_ERR	0	高阻态																							
	NAD_ERR	高阻态	0	高阻态																						
	DEV_ERR	高阻态																								

SPI_ERR 对应于前一帧中的 SPI 帧错误。SDO 上的前两位用于指示任何器件上的 SPI 通信故障。这包括 VDD_ERR 和 NAD_ERR。

6.3.10.5 SPI 看门狗监测

该器件具有 SPI 看门狗监测器，该监测器会在任何有效的 SPI 帧后复位。对 SPI 看门狗违规的反应可配置为关闭或仅通知 (SPI_WD_SHUTOFF_EN)。

7 寄存器映射

该器件具有五组寄存器类型：状态 (STATUS)、测量 (MEAS)、配置 A (CONFIG_A)、配置 B (CONFIG_B) 和命令 (CMD)。这些寄存器组的寄存器映射如下所示，详细的寄存器说明如下。

表 7-1. 状态 (STATUS) 寄存器映射

ADDR	名称	B15	B14	B13	B12	B11	B10	B9	B8
		B7	B6	B5	B4	B3	B2	B1	B0
1h	STATUS0	NAD		POR	EN/ EN1_PIN_STAT	DIS/ EN2_PIN_STAT	nFAULT_PIN_STA T	DEVICE_ERR	警告
		CH1_OFF_DIAG_ STAT	CH1_STAT			CH2_OFF_DIAG_ STAT	CH2_STAT		
2h	STATUS1	NAD		EN/ EN1_PIN_STAT	EN/ EN1_PIN_STAT	DEVICE_ID		RSVD	PVDD_UV
		PVDD_OV	OT	SPI_WD_W	STARTUP_BIST_ W	CH1_RIPPROPI_W	CH2_RIPPROPI_W	CONFIG_A_CRC_ W	CONFIG_B_CRC_ W
3h	STATUS2	NAD		CH1_PRT_W		CH1_QTOT_W		CH1_HRT_W	
4h	STATUS3	NAD		CH2_PRT_W		CH2_QTOT_W		CH2_HRT_W	
		RSVD							
Ah	STATUS4	CH1_UCLO_W	CH1_PC_CYCLE_ SKIP_W	CH1_PC_RIPPLE_ HIGH_W	CH1_PC_RIPPLE_ LOW_W	CH1_PC_HS_SN S_TO_W	CH1_PC_LOW_C URR_W	CH1_PC_LS_SN S_TO_W	RSVD
		RSVD	CH1_HC_CYCLE_ SKIP_W	CH1_HC_RIPPLE_ HIGH_W	CH1_HC_RIPPLE_ LOW_W	CH1_HC_HS_SN S_TO_W	CH1_HC_LOW_C URR_W	CH1_HC_LS_SN S_TO_W	CH1_PWM_BIST_ W
Bh	STATUS5	CH2_UCLO_W	CH2_PC_CYCLE_ SKIP_W	CH2_PC_RIPPLE_ HIGH_W	CH2_PC_RIPPLE_ LOW_W	CH2_PC_HS_SN S_TO_W	CH2_PC_LOW_C URR_W	CH2_PC_LS_SN S_TO_W	RSVD
		RSVD	CH2_HC_CYCLE_ SKIP_W	CH2_HC_RIPPLE_ HIGH_W	CH2_HC_RIPPLE_ LOW_W	CH2_HC_HS_SN S_TO_W	CH2_HC_LOW_C URR_W	CH2_HC_LS_SN S_TO_W	CH2_PWM_BIST_ W

表 7-2. 测量 (MEAS) 寄存器映射

ADDR	名称	B15	B14	B13	B12	B11	B10	B9	B8
		B7	B6	B5	B4	B3	B2	B1	B0
5h	MEAS0	CH1_DC							
		CH2_DC							
6h	MEAS1	CH1_PRT							
		CH1_HRT							
7h	MEAS2	CH1_QTOST							
		CH1_QTOT							
8h	MEAS3	CH2_PRT							
		CH2_HRT							
9h	MEAS4	CH2_QTOST							
		CH2_QTOT							
Ch	MEAS5	CH1_RIPPROPI							
		CH1_VIPPROPI							
Dh	MEAS6	CH2_RIPPROPI							
		CH2_VIPPROPI							

表 7-3. 配置 A (CONFIG_A) 寄存器映射

ADDR	名称	B15	B14	B13	B12	B11	B10	B9	B8
		B7	B6	B5	B4	B3	B2	B1	B0
10h	CONFIG_A0	CH1_PC							
		CH1_HC							
11h	CONFIG_A1	CH2_PC							
		CH2_HC							
12h	CONFIG_A2	RSVD		CH1_UCLO_THRS		RSVD	CH1_RIPPLE_THRS		
		PWM_CYCLE_SK IP_DIS	RSVD	CH2_UCLO_THRS		CYCLE_SKIP_W_ DIS	CH2_RIPPLE_THRS		
13h	CONFIG_A3	VDD_OV_FLTR		VDD_UV_FLTR		PVDD_OV_FLTR		PVDD_UV_FLTR	
		PT1				PT2			

表 7-3. 配置 A (CONFIG_A) 寄存器映射 (续)

ADDR	名称	B15	B14	B13	B12	B11	B10	B9	B8	
		B7	B6	B5	B4	B3	B2	B1	B0	
14h	CONFIG_A4	CH1_SLOPE_COMP_EN	PIN_CONFIG	OCP_FLTR	UCLO_FAULT_FLTR			QTOT_MAX_THRS		
		QTOT_MIN_THRS		PRT_MIN_THRS		HRT_MAX_THRS		HRT_MIN_THRS		
15h	CONFIG_A5	nFAULT_CONFIG				CH1_PIN_TURNON_DLY			CH1_PIN_TURNOFF_DLY[2]	
		CH1_PIN_TURNOFF_DLY[1:0]		CH2_PIN_TURNON_DLY			CH2_PIN_TURNOFF_DLY			
16h	CONFIG_A6	CH1_SLOPE_COMP								
		CONFIG_A_CRC8								

表 7-4. 配置 B (CONFIG_B) 寄存器映射

ADDR	名称	B15	B14	B13	B12	B11	B10	B9	B8
		B7	B6	B5	B4	B3	B2	B1	B0
17h	CONFIG_B0	VDD_OV_SHUTOFF_EN	RSVD	RETRY_WAIT_SEL			SPL_WD_SEL		PC_REG_DIS
		RSVD	UCLO_EN	PVDD_OV_SHUTOFF_EN	SPI_WD_SHUTOFF_EN	OT_W_ACTION	OLP_SEL		
18h	CONFIG_B1	PVDD_OV_WDS	OT_W_DIS	SPI_WD_DIS	QTOT_MAX_WDIS	QTOT_MIN_WDIS	PRT_MAX_WDIS	PRT_MIN_WDIS	HRT_MAX_WDIS
		HRT_MIN_WDIS	PC_PWM_WDIS	LS_SNS_TO_DIS	HS_SNS_TO_DIS	RIPPLE_U_WDIS	RIPPLE_L_WDIS	LOW_CUR_WDIS	PVDD_UV_WDIS
19h	CONFIG_B2	CH1_fSS_SELTYPE	CH1_fSS_SEL		CH1_fc_PWM				
		CH2_fSS_SELTYPE	CH2_fSS_SEL		CH2_fc_PWM				
1Ah	CONFIG_B3	DIS_SSC	CP_SSC_CTRL	STARTUP_ABIST_BYPASS	CH1_OLP_DIS	CH2_OLP_DIS	RSVD	RIPROPL_W_BYPASS	CH2_SLOPE_COMP_EN
		CH2_SLOPE_COMP							
1Bh	CONFIG_B4	RSVD						CH1_CTRL_CONFIG	CH2_CTRL_CONFIG
		CONFIG_B_CRC8							

表 7-5. 命令 (CMD) 寄存器映射

ADDR	名称	B15	B14	B13	B12	B11	B10	B9	B8
1Ch	CMD0	SR_SEL			RETRY_WAIT_DIS	PC_DIS1	PC_DIS2	FORCE_BIST	
1Dh	CMD1	CLR_FAULT	LOCK_CONFIG	CH1_CTRL			CH2_CTRL		
1Eh	CMD2 (广播)	CLR_FAULT	RE_INIT	NAD_OVERRIDE	ASSIGNED_NAD		CHs_CTRL		

7.1 状态寄存器

该器件在 6 个地址位置具有包含 12 字节的状态寄存器 (只读)。

表 7-6 列出了状态寄存器的存储器映射寄存器。表 7-6 中未列出的所有寄存器偏移地址都应视为保留的存储单元，并且不应修改寄存器内容。

表 7-6. 状态寄存器

地址	首字母缩写	寄存器名称	部分
1h	STATUS0	器件、输出和输入引脚状态汇总。	节 7.1.1
2h	STATUS1	输入引脚、SPI、BIST、RIPROPI 和电源状态。	节 7.1.2
3h	STATUS2	输出 1 的时序参数警告状态。	节 7.1.3
4h	STATUS3	输出 2 的时序参数警告状态。	节 7.1.4
Ah	STATUS4	输出 1 的 PWM 周期警告。	节 7.1.5
Bh	STATUS5	输出 2 的 PWM 周期警告。	节 7.1.6

复杂的位访问类型经过编码可适应小型表单元。表 7-7 展示了用于此部分中访问类型的代码。

表 7-7. 状态访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
复位或默认值		
-n		复位后的值或默认值

7.1.1 STATUS0 寄存器 (地址 = 1h) [复位 = 2500h]

表 7-8 展示了 STATUS0。

返回到[汇总表](#)。

全局状态寄存器，包括器件和输出状态的故障和警告摘要指示器。还包括输入引脚状态。

表 7-8. STATUS0 寄存器字段说明

位	字段	类型	复位	位描述	位枚举
15-14	NAD	R	0x0	SPI 通信的器件节点地址，根据 nFAULT/NAD 引脚上的上拉电阻值确定	<ul style="list-style-type: none"> 0x0 : NAD 地址 = 0 0x1 : NAD 地址 = 1 0x2 : NAD 地址 = 2 0x3 : NAD 地址 = 3
13	POR	R	0x1	上电复位指示器。该位在上电期间锁存，直到发出 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 无 POR 0x1 = 之前的 POR 事件
12	EN/EN1_PIN_STAT	R	0x0	透明引脚状态指示器	<ul style="list-style-type: none"> 0x0 = 引脚处于低电平 0x1 = 引脚处于高电平
11	DIS/EN2_PIN_STAT	R	0x0	透明引脚状态指示器	<ul style="list-style-type: none"> 0x0 = 引脚处于低电平 0x1 = 引脚处于高电平
10	nFAULT_PIN_STAT	R	0x1	透明引脚状态指示器	<ul style="list-style-type: none"> 0x0 = 引脚处于低电平 (nFAULT 置为有效) 0x1 = 引脚处于高电平
9	DEV_ERR	R	0x0	对于 DEVICE_ERR，SDO 响应为高阻态。输出处于高阻状态时，器件操作被禁用。需要下电上电 (内部逻辑复位)，才能清除它。在运行期间，该位的读数应始终为低电平。	

表 7-8. STATUS0 寄存器字段说明 (续)

位	字段	类型	复位	位描述	位枚举
8	警告	R	0x1	警告指示器 (STATUS1 至 STATUS5 寄存器中警告位的逻辑或)。读取其他 STATUS 寄存器以了解确切的警告标志。警告标志会被锁存, 直到收到 CLR_FAULT 命令, 但输出会按照命令运行。	<ul style="list-style-type: none"> 0x0 = 无警告 0x1 = 警告指示
7	CH1_OFF_DIAG_STAT	R	0x0	输出 1 关断状态诊断状态。检测到接地短路或开路时, 该位会被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 正常负载 0x1 = 失去控制 (接地短路或开路)
6-4	CH1_STAT	R	0x0	输出 1 状态。如果发生关断, 输出会被锁定在高阻态, 并且该位将被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 收到关断命令 0x1 = 收到导通命令, 正常运行 0x2 = 收到导通命令, 因 TSD 而关断 0x3 = 收到导通命令, 因 OCP_LS 而关断 0x4 = 收到导通命令, 因 OCP_HS 而关断 0x5 = 收到导通命令, 因 PVDD UV 而关断 0x6 = 收到导通命令, 因 UCLO (由 UCLO_EN 启用) 而关断 0x7 = 收到导通命令, 因 PVDD OV (通过 PVDD_OV_SHUTOFF_EN 启用)、VDD OV (通过 VDD_OV_SHUTOFF_EN 启用) 或 SPI WD (通过 SPI_WD_SHUTOFF_EN 启用) 而关断
3	CH2_OFF_DIAG_STAT	R	0x0	输出 2 关断状态诊断状态。检测到接地短路或开路时, 该位会被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 正常负载 0x1 = 失去控制 (接地短路或开路)
2-0	CH2_STAT	R	0x0	输出 2 状态。如果发生关断, 输出会被锁定在高阻态, 并且该位将被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 收到关断命令 0x1 = 收到导通命令, 正常运行 0x2 = 收到导通命令, 因 TSD 而关断 0x3 = 收到导通命令, 因 OCP_LS 而关断 0x4 = 收到导通命令, 因 OCP_HS 而关断 0x5 = 收到导通命令, 因 PVDD UV 而关断 0x6 = 收到导通命令, 因 UCLO (由 UCLO_EN 启用) 而关断 0x7 = 收到导通命令, 因 PVDD OV (通过 PVDD_OV_SHUTOFF_EN 启用)、VDD OV (通过 VDD_OV_SHUTOFF_EN 启用) 或 SPI WD (通过 SPI_WD_SHUTOFF_EN 启用) 而关断

7.1.2 STATUS1 寄存器 (地址 = 2h) [复位 = 0803h]

表 7-9 展示了 STATUS1。

返回到[汇总表](#)。

状态寄存器, 包括 EN/EN1 引脚状态、SPI CRC 错误、器件 ID、PVDD OV 和 UV 监测器以及 RIPROPI 监测器。

表 7-9. STATUS1 寄存器说明

位	字段	类型	复位	位描述	位枚举
15-14	NAD	R	0x0	SPI 通信的器件节点地址, 根据 nFAULT/NAD 引脚上的上拉电阻值确定	<ul style="list-style-type: none"> 0x0 : NAD 地址 = 0 0x1 : NAD 地址 = 1 0x2 : NAD 地址 = 2 0x3 : NAD 地址 = 3
13	EN/EN1_PIN_STAT	R	0x0	复制 STATUS0 中的位 12	<ul style="list-style-type: none"> 0x0 = 引脚处于低电平 0x1 = 引脚处于高电平
12	EN/EN1_PIN_STAT	R	0x0	复制 STATUS0 中的位 12	<ul style="list-style-type: none"> 0x0 = 引脚处于低电平 0x1 = 引脚处于高电平
11-10	DEVICE_ID	R	0x2	唯一设备标识。0x2 用于量产样片	
9	RSVD	R	0x0	保留	
8	PVDD_UV	R	0x0	PVDD 欠压标志 (如果启用警告, 则该位将在超过警告阈值时置位)。该位将被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 无 PVDD 欠压标志 0x1 = PVDD 欠压标志
7	PVDD_OV	R	0x0	PVDD 过压标志 (如果启用警告, 则该位将在超过警告阈值时置位)。该位将被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 无 PVDD 过压标志 0x1 = PVDD 过压标志
6	OT	R	0x0	过热标志 (如果启用警告, 则该位将在超过警告阈值时置位)。该位将被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 无 OT 标志 0x1 = OT 标志
5	SPI_WD_W	R	0x0	SPI 看门狗警告。该位将被锁存, 直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 无看门狗警告 0x1 = 看门狗警告
4	STARTUP_BIST_W	R	0x0	器件启动 ABIST 故障警告该将被锁存, 直到存在故障。如果发生故障, 用户需要发出 REINIT_NAD 命令来重新触发测试 (如果需要, 可以使用 STARTUP_ABIST_BYPASS 来旁路)。在首次上电期间, 器件将不会退出 INIT2 状态, 直到故障清除。	<ul style="list-style-type: none"> 0x0 = 无 ABIST 故障警告 0x1 = ABIST 故障警告
3	CH1_RIPROPI_W	R	0x0	IPROPI1 引脚上的电阻器用于输出 1 超出范围警告或因 PVDD UV 而导致的不确定性。该位将被锁存, 直到存在故障。如果发生故障, 用户需要发出 REINIT_NAD 命令来重新触发测试 (如果需要, 可以使用 RIPROPI_W_BYPASS 来旁路)。在故障清除之前, 器件不会退出 INIT2 状态。	<ul style="list-style-type: none"> 0x0 = 无 RIPROPI 超出范围警告 0x1 = RIPROPI 超出范围警告
2	CH2_RIPROPI_W	R	0x0	IPROPI2 引脚上的电阻器用于输出 2 超出范围警告或因 PVDD UV 而导致的不确定性。该位将被锁存, 直到存在故障。如果发生故障, 用户需要发出 REINIT_NAD 命令来重新触发测试 (如果需要, 可以使用 RIPROPI_W_BYPASS 来旁路)。在故障清除之前, 器件不会退出 INIT2 状态。	<ul style="list-style-type: none"> 0x0 = 无 RIPROPI 超出范围警告 0x1 = RIPROPI 超出范围警告
1	CONFIG_A_CRC_W	R	0x1	CONFIG_A 空间的 CRC 不匹配警告。该位会被锁存, 直到进行下一次 CONFIG_A CRC 寄存器写入。	
0	CONFIG_B_CRC_W	R	0x1	CONFIG_B 空间的 CRC 不匹配警告。该位会被锁存, 直到进行下一次 CONFIG_B CRC 寄存器写入。	

7.1.3 STATUS2 寄存器 (地址 = 3h) [复位 = 0000h]

表 7-10 展示了 STATUS2。

返回到[汇总表](#)。

状态寄存器，包括输出 1 的时序参数警告状态。

表 7-10. STATUS2 寄存器说明

位	字段	类型	复位	位描述	位枚举
15-14	NAD	R	0x0	SPI 通信的器件节点地址，根据 nFAULT/NAD 引脚上的上拉电阻值确定	<ul style="list-style-type: none"> 0x0 : NAD 地址 = 0 0x1 : NAD 地址 = 1 0x2 : NAD 地址 = 2 0x3 : NAD 地址 = 3
13-12	CH1_PRT_W	R	0x0	输出 1 的峰值斜坡持续时间警告。该位将被锁存，直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 在阈值内 0x1 = 违反由 PRT_MIN_THRS 设置的最小阈值 0x2 = 违反由 CH1_PT 设置的最大阈值 0x3 = 未使用
11-10	CH1_QTOT_W	R	0x0	输出 1 的快速关断 (钳位) 持续时间警告。该位将被锁存，直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 在阈值内 0x1 = 违反由 QTOT_MIN_THRS 设置的最小阈值 0x2 = 违反由 QTOT_MAX_THRS 设置的最大阈值 0x3 = 未使用
9-8	CH1_HRT_W	R	0x0	输出 1 的保持斜坡持续时间警告。该位将被锁存，直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 在阈值内 0x1 = 违反由 HRT_MIN_THRS 设置的最小阈值 0x2 = 违反由 HRT_MAX_THRS 设置的最大阈值 0x3 = 未使用
7-0	RSVD	R	0x0	保留	保留

7.1.4 STATUS3 寄存器 (地址 = 4h) [复位 = 0000h]

表 7-11 展示了 STATUS3。

返回到[汇总表](#)。

状态寄存器，包括输出 2 的时序参数警告状态。

表 7-11. STATUS3 寄存器说明

位	字段	类型	复位	位描述	位枚举
15-14	NAD	R	0x0	SPI 通信的器件节点地址，根据 nFAULT/NAD 引脚上的上拉电阻值确定	<ul style="list-style-type: none"> 0x0 : NAD 地址 = 0 0x1 : NAD 地址 = 1 0x2 : NAD 地址 = 2 0x3 : NAD 地址 = 3
13-12	CH2_PRT_W	R	0x0	输出 2 的峰值斜坡持续时间警告。该位将被锁存，直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 在阈值内 0x1 = 违反由 PRT_MIN_THRS 设置的最小阈值 0x2 = 违反由 CH2_PT 设置的最大阈值 0x3 = 未使用
11-10	CH2_QTOT_W	R	0x0	输出 2 的快速关断 (钳位) 持续时间警告。该位将被锁存，直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 在阈值内 0x1 = 违反由 QTOT_MIN_THRS 设置的最小阈值 0x2 = 违反由 QTOT_MAX_THRS 设置的最大阈值 0x3 = 未使用
9-8	CH2_HRT_W	R	0x0	输出 2 的保持斜坡持续时间警告。该位将被锁存，直到收到 CLR_FAULT 命令。	<ul style="list-style-type: none"> 0x0 = 在阈值内 0x1 = 违反由 HRT_MIN_THRS 设置的最小阈值 0x2 = 违反由 HRT_MAX_THRS 设置的最大阈值 0x3 = 未使用
7-0	RSVD	R	0x0	保留	保留

7.1.5 STATUS4 寄存器 (地址 = Ah) [复位 = 0000h]

表 7-12 展示了 STATUS4。

返回到[汇总表](#)。

STATUS4 寄存器包含输出 1 的 PWM 周期警告状态。

表 7-12. STATUS4 寄存器说明

位	字段	类型	复位	位描述	位枚举
15	CH1_UCLO_W	R	0x0	欠流锁定警告	<ul style="list-style-type: none"> 0x0 = 无 UCLO 警告 0x1 = UCLO 警告
14	CH1_PC_CYCLE_SKIP_W	R	0x0	峰值电流调节期间的周期跳跃警告	<ul style="list-style-type: none"> 0x0 = 无 PC 周期跳跃警告 0x1 = PC 周期跳跃警告
13	CH1_PC_RIPPLE_HIGH_W	R	0x0	峰值电流调节期间的纹波高警告	<ul style="list-style-type: none"> 0x0 = 无 PC 纹波高警告 0x1 = PC 纹波高警告
12	CH1_PC_RIPPLE_LOW_W	R	0x0	峰值电流调节期间的纹波低警告	<ul style="list-style-type: none"> 0x0 = 无 PC 纹波低警告 0x1 = PC 纹波低警告
11	CH1_PC_HS_SNS_TO_W	R	0x0	峰值电流调节期间的高侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 PC HS 检测超时警告 0x1 = PC HS 检测超时警告
10	CH1_PC_LOW_CURR_W	R	0x0	峰值电流调节期间的低电流警告	<ul style="list-style-type: none"> 0x0 = 无 PC 低电流警告 0x1 = PC 低电流警告
9	CH1_PC_LS_SNS_TO_W	R	0x0	峰值电流调节期间的低侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 PC LS 检测超时警告 0x1 = PC LS 检测超时警告
8	CH1_PWM_BIST_W	R	0x0	峰值电流调节期间的 PWM 比较器 BIST 警告	<ul style="list-style-type: none"> 0x0 = 无 PC PWM BIST 警告 0x1 = PC PWM BIST 警告
7	RSVD	R	0x0	保留	
6	CH1_HC_CYCLE_SKIP_W	R	0x0	保持电流调节期间的周期跳跃警告	<ul style="list-style-type: none"> 0x0 = 无 HC 周期跳跃警告 0x1 = HC 周期跳跃警告
5	CH1_HC_RIPPLE_HIGH_W	R	0x0	保持电流调节期间的纹波高警告	<ul style="list-style-type: none"> 0x0 = 无 HC 纹波高警告 0x1 = HC 纹波高警告
4	CH1_HC_RIPPLE_LOW_W	R	0x0	保持电流调节期间的纹波低警告	<ul style="list-style-type: none"> 0x0 = 无 HC 纹波低警告 0x1 = HC 纹波低警告
3	CH1_HC_HS_SNS_TO_W	R	0x0	保持电流调节期间的高侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 HC HS 检测超时警告 0x1 = HC HS 检测超时警告
2	CH1_HC_LOW_CURR_W	R	0x0	保持电流调节期间的低电流警告	<ul style="list-style-type: none"> 0x0 = 无 HC 低电流警告 0x1 = HC 低电流警告
1	CH1_HC_LS_SNS_TO_W	R	0x0	保持电流调节期间的低侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 HC LS 检测超时警告 0x1 = HC LS 检测超时警告
0	CH1_PWM_BIST_W	R	0x0	保持电流调节期间的 PWM 比较器 BIST 警告	<ul style="list-style-type: none"> 0x0 = 无 HC PWM BIST 警告 0x1 = HC PWM BIST 警告

7.1.6 STATUS5 寄存器 (地址 = Bh) [复位 = 0000h]

表 7-13 展示了 STATUS5。

返回到[汇总表](#)。

STATUS5 寄存器包含输出 2 的 PWM 周期警告状态。

表 7-13. STATUS5 寄存器说明

位	字段	类型	复位	位描述	位枚举
15	CH2_UCLO_W	R	0x0	欠流锁定警告	<ul style="list-style-type: none"> 0x0 = 无 UCLO 警告 0x1 = UCLO 警告
14	CH2_PC_CYCLE_SKIP_W	R	0x0	峰值电流调节期间的周期跳跃警告	<ul style="list-style-type: none"> 0x0 = 无 PC 周期跳跃警告 0x1 = PC 周期跳跃警告
13	CH2_PC_RIPPLE_HIGH_W	R	0x0	峰值电流调节期间的纹波高警告	<ul style="list-style-type: none"> 0x0 = 无 PC 纹波高警告 0x1 = PC 纹波高警告
12	CH2_PC_RIPPLE_LOW_W	R	0x0	峰值电流调节期间的纹波低警告	<ul style="list-style-type: none"> 0x0 = 无 PC 纹波低警告 0x1 = PC 纹波低警告
11	CH2_PC_HS_SNS_TO_W	R	0x0	峰值电流调节期间的高侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 PC HS 检测超时警告 0x1 = PC HS 检测超时警告
10	CH2_PC_LOW_CURR_W	R	0x0	峰值电流调节期间的低电流警告	<ul style="list-style-type: none"> 0x0 = 无 PC 低电流警告 0x1 = PC 低电流警告
9	CH2_PC_LS_SNS_TO_W	R	0x0	峰值电流调节期间的低侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 PC LS 检测超时警告 0x1 = PC LS 检测超时警告
8	CH2_PWM_BIST_W	R	0x0	峰值电流调节期间的 PWM 比较器 BIST 警告	<ul style="list-style-type: none"> 0x0 = 无 PC PWM BIST 警告 0x1 = PC PWM BIST 警告
7	RSVD	R	0x0	保留	
6	CH2_HC_CYCLE_SKIP_W	R	0x0	保持电流调节期间的周期跳跃警告	<ul style="list-style-type: none"> 0x0 = 无 HC 周期跳跃警告 0x1 = HC 周期跳跃警告
5	CH2_HC_RIPPLE_HIGH_W	R	0x0	保持电流调节期间的纹波高警告	<ul style="list-style-type: none"> 0x0 = 无 HC 纹波高警告 0x1 = HC 纹波高警告
4	CH2_HC_RIPPLE_LOW_W	R	0x0	保持电流调节期间的纹波低警告	<ul style="list-style-type: none"> 0x0 = 无 HC 纹波低警告 0x1 = HC 纹波低警告
3	CH2_HC_HS_SNS_TO_W	R	0x0	保持电流调节期间的高侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 HC HS 检测超时警告 0x1 = HC HS 检测超时警告
2	CH2_HC_LOW_CURR_W	R	0x0	保持电流调节期间的低电流警告	<ul style="list-style-type: none"> 0x0 = 无 HC 低电流警告 0x1 = HC 低电流警告
1	CH2_HC_LS_SNS_TO_W	R	0x0	保持电流调节期间的低侧检测超时警告	<ul style="list-style-type: none"> 0x0 = 无 HC LS 检测超时警告 0x1 = HC LS 检测超时警告
0	CH2_PWM_BIST_W	R	0x0	保持电流调节期间的 PWM 比较器 BIST 警告	<ul style="list-style-type: none"> 0x0 = 无 HC PWM BIST 警告 0x1 = HC PWM BIST 警告

7.2 MEAS 寄存器

该器件在 7 个地址位置具有包含 14 个只读字节的测量寄存器。

表 7-14 列出了 MEAS 寄存器的存储器映射寄存器。表 7-14 中未列出的所有寄存器偏移地址都应视为保留的存储单元，并且不应修改寄存器内容。

表 7-14. MEAS 寄存器

偏移	首字母缩写	寄存器名称	部分
5h	MEAS0	两个输出的平均占空比测量值。	节 7.2.1
6h	MEAS1	输出 1 的峰值和保持斜坡时间测量值。	节 7.2.2
7h	MEAS2	输出 1 的 QTO 启动时间和 QTO 时间测量值。	节 7.2.3
8h	MEAS3	输出 2 的峰值和保持斜坡时间测量值。	节 7.2.4
9h	MEAS4	输出 2 的 QTO 启动时间和 QTO 时间测量值。	节 7.2.5
Ch	MEAS5	IPROPI1 引脚上的电阻和电压测量值。	节 7.2.6
Dh	MEAS6	IPROPI2 引脚上的电阻和电压测量值。	节 7.2.7

复杂的位访问类型经过编码可适应小型表单元。表 7-15 展示了用于此部分中访问类型的代码。

表 7-15. MEAS 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
复位或默认值		
-n		复位后的值或默认值

7.2.1 MEAS0 寄存器 (地址 = 5h) [复位 = 0000h]

表 7-16 展示了 MEAS0。

返回到[汇总表](#)。

为两个输出提供平均占空比测量值的测量寄存器。

表 7-16. MEAS0 寄存器说明

位	字段	类型	复位	位描述
15-8	CH1_DUTY_CYCLE	R	0x0	输出 1 的 16 周期平均占空比测量值。请求数据时自动更新。在下一个 ACTIVE 周期清除。平均占空比 (%) = [寄存器值] x DC 比例因子。比例因子由 CHx_FC_PWM 设置，如表 7-17 所示。
7-0	CH2_DUTY_CYCLE	R	0x0	输出 2 的 16 周期平均占空比测量值。请求数据时自动更新。在下一个 ACTIVE 周期清除。平均占空比 (%) = [寄存器值] x DC 比例因子。比例因子由 CHx_FC_PWM 设置，如表 7-17 所示。

表 7-17. DC 比例因子

CHx_fc_PWM	DC 比例因子
0x5	0.48
0x10	0.50
0x11	0.52
0x12	0.54
0x6、0x13	0.56
0x14	0.58
0x15	0.60
0x16	0.62
0x0、0x1、0x2、0x3、0x7、0x17	0.64
0x18	0.66
0x8c、0x19	0.68
0x1A	0.70
0x9、0x1B	0.72
0x1C	0.74
0xA、0x1D	0.76
0x1E	0.78
0x4、0xB、0x1F	0.80
0xC	0.84
0xD	0.88
0xE	0.92
0xF	0.96

7.2.2 MEAS1 寄存器 (地址 = 6h) [复位 = 0000h]

表 7-18 展示了 MEAS1。

返回到[汇总表](#)。

为输出 1 提供峰值和保持斜坡时间测量值的测量寄存器。

表 7-18. MEAS1 寄存器说明

位域	位字段名称	复位值	位描述
15-8	CH1_PRT	0x0	输出 1 的峰值斜坡时间测量值。在峰值周期结束时锁存。在下一个 ACTIVE 周期清除。计时器分辨率由 CHx_PT 设置进行设置，如表 7-19 所示。
7-0	CH1_HRT	0x0	输出 1 的保持斜坡时间测量值。在保持斜坡周期结束时锁存。在下一个 ACTIVE 周期清除。计时器分辨率由 HRT_MAX_THRS 设置进行设置，如表 7-20 所示。

表 7-19. CHx_PRT 计时器分辨率

CHx_PT	PRT 计时器分辨率 (μs)	最大计数	最大峰值斜坡时间 (ms)
0x0	102.4	156	16
0x1	102.4	234	24
0x2	204.8	156	32
0x3	204.8	195	40
0x4	204.8	234	48
0x5	409.6	136	56
0x6	409.6	156	64
0x7	409.6	175	72
0x8	409.6	195	80
0x9	409.6	214	88
0xA	409.6	234	96
0xB	409.6	253	104
0xC	819.2	136	112
0xD	819.2	146	120
0xE	819.2	156	128
0xF	1638.4	156	256

表 7-20. HRT 计时器分辨率

HRT_MAX_THRS	HRT 计时器分辨率 (ms)	最大计数	最大保持斜坡时间 (ms)
0x0	1.64	156	256
0x1	3.28	156	512
0x2	6.55	156	1024
0x3	13.11	156	2048

7.2.3 MEAS2 寄存器 (地址 = 7h) [复位 = 0000h]

表 7-21 展示了 MEAS2。

返回到[汇总表](#)。

为输出 1 提供 QTO 启动时间和 QTO 时间测量值的测量寄存器。

表 7-21. MEAS2 寄存器说明

位域	位字段名称	复位值	位描述
15-8	CH1_QTOST	0x0	输出 1 的 QTO (钳位) 启动时间测量值。计时器分辨率 = 6.4 μ s。最大计数为 156。
7-0	CH1_QTOT	0x0	输出 1 的 QTO (钳位) 时间测量值。在 QTO 事件结束时锁存。在下一个 ACTIVE 周期清除。计时器分辨率由 QTOT_MAX_THRS 设置进行设置, 如表 7-22 所示。

表 7-22. QTOT 计时器分辨率

QTOT_MAX_THRS	QTOT 计时器分辨率 (μ s)	最大计数	最大 QTO 时间 (ms)
0x0	25.6	156	4
0x1	51.2	156	8
0x2	102.4	156	16
0x3	204.8	156	32

7.2.4 MEAS3 寄存器 (地址 = 8h) [复位 = 0000h]

表 7-23 展示了 MEAS3。

返回到[汇总表](#)。

为输出 2 提供峰值和保持斜坡时间测量值的测量寄存器。

表 7-23. MEAS3 寄存器说明

位域	位字段名称	复位值	位描述
15-8	CH2_PRT	0x0	输出 2 的峰值斜坡时间测量值。在峰值周期结束时锁存。在下一个 ACTIVE 周期清除。计时器分辨率由 CHx_PT 设置进行设置, 如表 7-19 所示。
7-0	CH2_HRT	0x0	输出 2 的保持斜坡时间测量值。在保持斜坡周期结束时锁存。在下一个 ACTIVE 周期清除。计时器分辨率由 HRT_MAX_THRS 设置进行设置, 如表 7-20 所示。

7.2.5 MEAS4 寄存器 (地址 = 9h) [复位 = 0000h]

表 7-24 展示了 MEAS4。

返回到[汇总表](#)。

为输出 2 提供 QTO 启动时间和 QTO 时间测量值的测量寄存器。

表 7-24. MEAS4 寄存器说明

位域	位字段名称	复位值	位描述
15-8	CH2_QTOST	0x0	输出 2 的 QTO (钳位) 启动时间测量值。计时器分辨率 = 6.4 μ s。
7-0	CH2_QTOT	0x0	输出 2 的 QTO (钳位) 时间测量值。在 QTO 事件结束时锁存。在下一个 ACTIVE 周期清除。计时器分辨率由 QTOT_MAX_THRS 设置进行设置, 如表 7-22 所示。

7.2.6 MEAS5 寄存器 (地址 = Ch) [复位 = 0000h]

表 7-25 展示了 MEAS5。

返回到[汇总表](#)。

提供 IPROPI1 引脚上电阻和电压的测量寄存器。

表 7-25. MEAS5 寄存器说明

位域	位字段名称	复位值	位描述
15-8	CH1_RIPROPI	0x0	初始化期间 IPROPI1 引脚上测得的电阻。
7-0	CH1_VIPROPI	0x0	初始化期间根据强制 I_{IPROPI} 在 IPROPI1 引脚上测量的电压。值 = (寄存器值+17)/272 x 3V

7.2.7 MEAS6 寄存器 (地址 = Dh) [复位 = 0000h]

表 7-26 展示了 MEAS6。

返回到[汇总表](#)。

提供 IPROPI2 引脚上电阻和电压的测量寄存器。

表 7-26. MEAS6 寄存器说明

位域	位字段名称	复位值	位描述
15-8	CH2_RIPROPI	0x0	初始化期间 IPROPI2 引脚上测得的电阻。
7-0	CH2_VIPROPI	0x0	初始化期间根据强制 I_{IPROPI} 在 IPROPI2 引脚上测量的电压。值 = (寄存器值+17)/272 x 3V

7.3 CONFIG A 寄存器

CONFIG A 是一组 14 个 R/W 字节的配置寄存器，位于 7 个地址位置，并在最后一个位置提供 8 位 CRC 保护。

表 7-27 列出了 CONFIG A 寄存器的存储器映射寄存器。表 7-27 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-27. CONFIG A 寄存器

地址	首字母缩写词	寄存器名称	部分
10h	CONFIG_A0	输出 1 的峰值和保持电流设置。	节 7.3.1
11h	CONFIG_A1	输出 2 的峰值和保持电流设置。	节 7.3.2
12h	CONFIG_A2	两个输出的 UCLO 和纹波电流设置。	节 7.3.3
13h	CONFIG_A3	两个输出的 OV 和 UV 抗尖峰脉冲时间设置和峰值时间设置。	节 7.3.4
14h	CONFIG_A4	斜率补偿配置、输入引脚配置、OCP 和 UCLO 滤波时间、峰值和保持斜坡时间限制以及 QTO 时间。	节 7.3.5
15h	CONFIG_A5	nFAULT 配置、引脚开启和关闭延迟。	节 7.3.6
16h	CONFIG_A6	输出 1 的斜率补偿和 CONFIG A 的 CRC。	节 7.3.7

复杂的位访问类型经过编码可适应小型表单元。表 7-28 展示了适用于此部分中访问类型的代码。

表 7-28. CONFIG 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.3.1 CONFIG_A0 寄存器 (地址 = 10h) [复位 = C040h]

表 7-29 展示了 CONFIG_A0。

返回到[汇总表](#)。

用于为输出 1 设置峰值和保持电流设置的配置寄存器。

表 7-29. CONFIG_A0 寄存器说明

位	字段	类型	复位	位描述
15-8	CH1_PC	R/W	0xC0	输出 1 的峰值电流设置, 由 (寄存器值 + 17) / 272 × A _{IPROPI} × 3V / R _{IPROPI1} 设定
7-0	CH1_HC	R/W	0x40	输出 1 的保持电流设置, 由 (寄存器值 + 17) / 272 × A _{IPROPI} × 3V / R _{IPROPI1} 设定

7.3.2 CONFIG_A1 寄存器 (地址 = 11h) [复位 = C040h]

表 7-30 展示了 CONFIG_A1。

返回到[汇总表](#)。

用于为输出 2 设置峰值和保持电流设置的配置寄存器。

表 7-30. CONFIG_A1 寄存器说明

位	字段	类型	复位	位描述
15-8	CH2_PC	R/W	0xC0	输出 2 的峰值电流设置, 由 (寄存器值 + 17) / 272 × A _{IPROPI} × 3V / R _{IPROPI2} 设定
7-0	CH2_HC	R/W	0x40	输出 2 的保持电流设置, 由 (寄存器值 + 17) / 272 × A _{IPROPI} × 3V / R _{IPROPI2} 设定

7.3.3 CONFIG_A2 寄存器 (地址 = 12h) [复位 = 2424h]

表 7-31 展示了 CONFIG_A2。

返回到[汇总表](#)。

用于为两个输出设置 UCLO 和纹波电流设置的配置寄存器。

表 7-31. CONFIG_A2 寄存器说明

位	字段	类型	复位	位描述
15-14	RSVD	R	0x0	保留
13-12	CH1_UCLO_THRS	R/W	0x2	在保持电流调节期间相对于纹波阈值下限的输出 1 欠流锁定 (UCLO) 阈值。有关设置值, 请参阅“电流阈值”一节。
11	RSVD	R	0x0	保留
10-8	CH1_RIPPLE_THRS	R/W	0x4	输出 1 的纹波电流设置。设置相对于峰值或保持电流的纹波阈值上限和下限。有关设置值, 请参阅“电流阈值”一节。
7	PWM_CYCLE_SKIP_DIS	R/W	0x0	内部调节 PWM 周期 - 忽略周期跳跃路径
6	RSVD	R	0x0	保留
5-4	CH2_UCLO_THRS	R/W	0x2	在保持电流调节期间相对于纹波阈值下限的输出 2 欠流锁定 (UCLO) 阈值。有关设置值, 请参阅“电流阈值”一节。
3	CYCLE_SKIP_W_DIS	R/W	0x0	内部调节 PWM 周期 - 禁止报告周期跳跃警告
2-0	CH2_RIPPLE_THRS	R/W	0x4	输出 2 的纹波电流设置。设置相对于峰值或保持电流的纹波阈值上限和下限。有关设置值, 请参阅“电流阈值”一节。

7.3.4 CONFIG_A3 寄存器 (地址 = 13h) [复位 = 0088h]

表 7-32 展示了 CONFIG_A3。

返回到[汇总表](#)。

用于为两个输出设置 OV 和 UV 抗尖峰脉冲时间设置和峰值时间设置的配置寄存器。

表 7-32. CONFIG_A3 寄存器说明

位	字段	类型	复位	位描述
15-14	VDD_OV_FLTR	R/W	0x0	VDD 过压抗尖峰脉冲滤波器
13-12	VDD_UV_FLTR	R/W	0x0	VDD 欠压抗尖峰脉冲滤波器
11-10	PVDD_OV_FLTR	R/W	0x0	PVDD 过压抗尖峰脉冲滤波器
9-8	PVDD_UV_FLTR	R/W	0x0	PVDD 欠压抗尖峰脉冲滤波器
7-4	CH1_PT	R/W	0x8	输出 1 的峰值时间设置
3-0	CH2_PT	R/W	0x8	输出 2 的峰值时间设置

7.3.5 CONFIG_A4 寄存器 (地址 = 14h) [复位 = 130Ch]

表 7-33 展示了 CONFIG_A4。

返回到[汇总表](#)。

用于设置斜率补偿配置、输入引脚配置、OCP 和 UCLO 滤波时间、峰值和保持斜坡时间限制以及 QTO 时间的寄存器。

表 7-33. CONFIG_A4 寄存器说明

位	字段	类型	复位	位描述
15	CH1_SLOPE_COMP_EN	R/W	0x0	启用输出 1 的斜率补偿
14	PIN_CONFIG	R/W	0x0	EN/EN1 和 DIS/EN2 引脚配置
13	OCP_FLTR	R/W	0x0	过流保护 (OCP) 滤波时间, 两个输出共用。如果发生 PVDD 过压事件 (超过 PVDDD_OV_W 阈值), 则会强制将 OCP 滤波时间设为较小的设置。
12-10	UCLO_FAULT_FLTR	R/W	0x4	用于 UCLO 检测的滤波器, 两个输出共用 <ul style="list-style-type: none"> 0x0 = 8 个 PWM 周期 0x1 = 16 个 PWM 周期 0x2 = 32 个 PWM 周期 0x3 = 48 个 PWM 周期 0x4 = 64 个 PWM 周期 0x5 = 128 个 PWM 周期 0x6 = 192 个 PWM 周期 0x7 = 256 个 PWM 周期
9-8	QTOT_MAX_THRS	R/W	0x3	QTO (钳位) 时间 - 最大持续时间阈值, 两个输出共用
7-6	QTOT_MIN_THRS	R/W	0x0	QTO (钳位) 时间 - 最小持续时间阈值, 两个输出共用
5-4	PRT_MIN_THRS	R/W	0x0	峰值斜坡时间 - 最小持续时间阈值, 两个输出共用
3-2	HRT_MAX_THRS	R/W	0x3	保持斜坡时间 - 最大持续时间阈值, 两个输出共用
1-0	HRT_MIN_THRS	R/W	0x0	保持斜坡时间 - 最小持续时间阈值, 两个输出共用

7.3.6 CONFIG_A5 寄存器 (地址 = 15h) [复位 = 8000h]

表 7-34 展示了 CONFIG_A5。

返回到[汇总表](#)。

用于设置 nFAULT 配置和引脚开启和关闭延迟的寄存器。

表 7-34. CONFIG_A5 寄存器说明

位	字段	类型	复位	位描述
15	nFAULT_CONFIG[3]	R/W	0x1	如果在收到开启命令时 CHx_STAT > 0x1 或在收到关闭命令时 CHx_OFF_DIAG_STAT = 1, 则启用置为有效 (nFAULT = 低电平)。nFAULT 由 CLR_FLT 命令置为无效。DEV_ERR 始终会导致置为有效。
14	nFAULT_CONFIG[2]	R/W	0x0	如果发生 PVDD 或温度警告, 则启用置为有效 (nFAULT = 低电平)。nFAULT 由 CLR_FLT 命令置为无效。DEV_ERR 始终会导致置为有效。
13	nFAULT_CONFIG[1]	R/W	0x0	如果 SPI_WD_W = 0x1, 则启用置为有效 (nFAULT = 低电平)。nFAULT 由 CLR_FLT 命令置为无效。DEV_ERR 始终会导致置为有效。
12	nFAULT_CONFIG[0]	R/W	0x0	如果内部电流调节期间存在 PWM 或计时器警告, 则启用置为有效 (nFAULT = 低电平)。nFAULT 由 CLR_FLT 命令置为无效。DEV_ERR 始终会导致置为有效。
11-9	CH1_PIN_TURNON_DLY	R/W	0x0	由引脚启用时输出 1 的驱动器导通延迟
8-6	CH1_PIN_TURNOFF_DLY	R/W	0x0	由引脚禁用时输出 1 的驱动器关断延迟
5-3	CH2_PIN_TURNON_DLY	R/W	0x0	由引脚启用时输出 2 的驱动器导通延迟
2-0	CH2_PIN_TURNOFF_DLY	R/W	0x0	由引脚禁用时输出 2 的驱动器关断延迟

7.3.7 CONFIG_A6 寄存器 (地址 = 16h) [复位 = 0000h]

表 7-35 展示了 CONFIG_A6。

返回到[汇总表](#)。

用于配置输出 1 的斜率补偿和 CONFIG A 的 CRC 的寄存器。

表 7-35. CONFIG_A6 寄存器说明

位	字段	类型	复位	位描述
15-8	CH1_SLOPE_COMP	R/W	0x0	CH1 的斜率补偿 - 在 43% 占空比后将目标电流值减小 1 个代码的计数值 (时间)。步数 (斜率) ~ 570 / CHx_SLOPE_COMP 值。0x0 => 禁用斜率补偿
7-0	CONFIG_A_CRC	R/W	0x0	为 CONFIG A 空间编程的 CRC。写入该寄存器会触发 CONFIG A 空间的 CRC 校验。CRC 校验需要 100ns x 位数 (用于在 CRC 位错误写入后进行标记, 或在 CRC 位正确写入后进行清除)。CRC 多项式为 0x97, 初始值为 0xFF。

7.4 CONFIG B 寄存器

CONFIG B 是一组 10 个 R/W 字节的配置寄存器，位于 5 个地址位置，并在最后一个位置提供 8 位 CRC 保护。

表 7-36 列出了 CONFIG B 寄存器的存储器映射寄存器。表 7-36 中未列出的所有寄存器偏移地址都应视为保留的存储单元，并且不应修改寄存器内容。

表 7-36. CONFIG B 寄存器

地址	首字母缩写	寄存器名称	部分
17h	CONFIG_B0	对电源过压和欠流的响应、强制等待持续时间、SPI 的看门狗持续时间、关断状态诊断比较器阈值设置。	节 7.4.1
18h	CONFIG_B1	禁止报告各种警告。	节 7.4.2
19h	CONFIG_B2	频率抖动的类型和大小以及 PWM 中心频率设置。	节 7.4.3
1Ah	CONFIG_B3	输出 2 的展频设置、关断状态诊断设置和斜率补偿配置。	节 7.4.4
1Bh	CONFIG_B4	配置 CHx_CTRL 位。	节 7.4.5

复杂的位访问类型经过编码可适应小型表单元。表 7-37 展示了用于此部分中访问类型的代码。

表 7-37. CONFIG 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.4.1 CONFIG_B0 寄存器 (地址 = 17h) [复位 = 2623h]

表 7-38 展示了 CONFIG_B0。

返回到[汇总表](#)。

用于设置电源过压和欠流响应、强制等待持续时间、SPI 的看门狗持续时间以及关断状态诊断比较器阈值设置的配置寄存器。

表 7-38. CONFIG_B0 寄存器说明

位	字段	类型	复位	位描述
15	VDD_OV_SHUTDOWN_EN	R/W	0x0	检测到 VDD OV 条件时的高阻态驱动器
14	RSVD	R	0x0	保留
13-11	RETRY_WAIT_SEL	R/W	0x4	驱动器关断和导通重试之间的强制等待持续时间，两个输出共用
10-9	SPI_WD_SEL	R/W	0x3	检测任何有效 SPI 读取或写入帧的看门狗持续时间
8	PC_REG_DIS	R/W	0x0	峰值时间内禁用电流调节 (LS 100% 导通)
7	RSVD	R	0x0	保留
6	UCLO_EN	R/W	0x0	检测到负载欠流条件时的高阻态驱动器
5	PVDD_OV_SHUTDOWN_EN	R/W	0x1	检测到 PVDD OV 条件时的高阻态驱动器
4	SPI_WD_SHUTDOWN_EN	R/W	0x0	用于 SPI 看门狗违例的高阻态驱动器
3	OT_W_ACTION	R/W	0x0	检测到 OT_W 时，强制 SR_SEL = 0xF (最大设置)
2-0	OLP_SEL	R/W	0x3	关断状态诊断 (OLP) 比较器阈值设置

7.4.2 CONFIG_B1 寄存器 (地址 = 18h) [复位 = 0040h]

表 7-39 展示了 CONFIG_B1。

返回到[汇总表](#)。

用于禁用各种警告报告的配置寄存器。

表 7-39. CONFIG_B1 寄存器说明

位	字段	类型	复位	位描述
15	PVDD_OV_W_DIS	R/W	0x0	禁止报告 PVDD 过压警告
14	OT_W_DIS	R/W	0x0	禁止报告过热警告
13	SPI_WD_DIS	R/W	0x0	禁止报告 SPI 看门狗警告
12	QTOT_MAX_W_DIS	R/W	0x0	禁止报告 QTOT (钳位) 最大持续时间违例警告
11	QTOT_MIN_W_DIS	R/W	0x0	禁止报告 QTOT (钳位) 最小持续时间违例警告
10	PRT_MAX_W_DIS	R/W	0x0	禁止报告峰值斜坡时间最大持续时间违例警告
9	PRT_MIN_W_DIS	R/W	0x0	禁止报告峰值斜坡时间最小持续时间违例警告
8	HRT_MAX_W_DIS	R/W	0x0	禁止报告保持斜坡时间最大持续时间违例警告
7	HRT_MIN_W_DIS	R/W	0x0	禁止报告保持斜坡时间最小持续时间违例警告
6	PC_PWM_W_DIS	R/W	0x1	在峰值周期期间禁止报告两个输出的所有 PWM 周期警告
5	LS_SNS_TO_DIS	R/W	0x0	在峰值和保持周期内禁止报告两个输出的低侧检测超时警告
4	HS_SNS_TO_DIS	R/W	0x0	在峰值和保持周期内禁止报告两个输出的高侧检测超时警告
3	RIPPLE_U_W_DIS	R/W	0x0	在峰值和保持周期内禁止报告两个输出的纹波阈值上限警告
2	RIPPLE_L_W_DIS	R/W	0x0	在峰值和保持周期内禁止报告两个输出的纹波阈值下限警告
1	LOW_CUR_W_DIS	R/W	0x0	在峰值和保持周期内禁止报告两个输出的低电流警告
0	PVDD_UV_W_DIS	R/W	0x0	禁止报告 PVDD 欠压警告

7.4.3 CONFIG_B2 寄存器 (地址 = 19h) [复位 = 0B0Bh]

表 7-40 展示了 CONFIG_B2。

返回到[汇总表](#)。

用于设置频率抖动类型和量以及 PWM 中心频率的配置寄存器。

表 7-40. CONFIG_B2 寄存器说明

位	字段	类型	复位	位描述
15	CH1_fSS_SEL_TYPE	R/W	0x0	输出 1 的 PWM 频率抖动类型选择 <ul style="list-style-type: none"> 0x0 = 伪随机抖动 0x1 = 三角 (512) 抖动
14-13	CH1_fSS_SEL	R/W	0x0	输出 1 展频的 PWM 频率抖动设置 <ul style="list-style-type: none"> 0x0 = 无抖动 0x1 = fC_PWM 附近 +/- 5% 的频带 0x2 = fC_PWM 附近 +/- 10% 的频带 0x3 = FC_PWM 附近 +/- 20% 的频带
12-8	CH1_fC_PWM	R/W	0x0B	输出 1 的 PWM 中心频率设置
7	CH2_fSS_SEL_TYPE	R/W	0x0	输出 2 的 PWM 频率抖动类型选择 <ul style="list-style-type: none"> 0x0 = 伪随机抖动 0x1 = 三角 (512) 抖动
6-5	CH2_fSS_SEL	R/W	0x0	输出 2 展频的 PWM 频率抖动设置 <ul style="list-style-type: none"> 0x0 = 无抖动 0x1 = fC_PWM 附近 +/- 5% 的频带 0x2 = fC_PWM 附近 +/- 10% 的频带 0x3 = FC_PWM 附近 +/- 20% 的频带
4-0	CH2_fC_PWM	R/W	0x0B	输出 2 的 PWM 中心频率设置

7.4.4 CONFIG_B3 寄存器 (地址 = 1Ah) [复位 = 8000h]

表 7-41 展示了 CONFIG_B3。

返回到[汇总表](#)。

用于为输出 2 配置展频设置、关断状态诊断设置和斜率补偿配置的配置寄存器。

表 7-41. CONFIG_B3 寄存器说明

位	字段	类型	复位	位描述
15	DIS_SSC	R/W	0x1	禁用内部振荡器的 SSC
14	CP_SSC_CTRL	R/W	0x0	增加电荷泵展频
13	STARTUP_ABIST_BYPASS	R/W	0x0	上电期间从 INIT2 到待机状态旁路启动 ABIST 故障
12	CH1_OLP_DIS	R/W	0x0	禁用输出 1 的关断状态诊断
11	CH2_OLP_DIS	R/W	0x0	禁用输出 2 的关断状态诊断
10	RSVD	R	0x0	保留
9	RIPROP1_W_BYPASS	R/W	0x0	上电期间从 INIT2 至待机状态旁路 RIPROP1x_W 故障
8	CH2_SLOPE_COMP_EN	R/W	0x0	启用输出 2 的斜率补偿
7-0	CH2_SLOPE_COMP	R/W	0x0	输出 2 的斜率补偿 - 在 43% 占空比后将目标电流值减小 1 个代码的计数值 (时间)。步数 (斜率) ~ 570 / CHx_SLOPE_COMP 值。0x0 => 禁用斜率补偿

7.4.5 CONFIG_B4 寄存器 (地址 = 1Bh) [复位 = 0000h]

表 7-42 展示了 CONFIG_B4。

返回到[汇总表](#)。

配置 CHx_CTRL 位。

表 7-42. CONFIG_B4 寄存器说明

位	字段	类型	复位	位描述
15-10	RSVD	R	0x0	保留
9	CH1_CTRL_CONFIG	R/W	0x0	使用 CH1_CTRL 位在 CMD1 中配置 CH1_CTRL 以实现运行时控制 <ul style="list-style-type: none"> • 0x0 = 内部调节/改变占空比 • 0x1 = 改变 PWM 频率
8	CH2_CTRL_CONFIG	R/W	0x0	使用 CH2_CTRL 位在 CMD1 中配置 CH2_CTRL 以实现运行时控制 <ul style="list-style-type: none"> • 0x0 = 内部调节/改变占空比 • 0x1 = 改变 PWM 频率
7-0	CONFIG_B_CRC	R/W	0x0	为 CONFIG B 空间编程的 CRC。写入该寄存器会触发 CONFIG B 空间的 CRC 校验。CRC 校验需要 100ns x 位数 (用于在 CRC 位错误写入后进行标记,或在 CRC 位正确写入后进行清除)。CRC 多项式为 0x97,初始值为 0xFF。

7.5 CMD 寄存器

命令寄存器由 3 个称为命令的特殊 R/W 字节组成。对这些寄存器的写入受到 8 位 CRC (位 7 至 0) 的保护。仅当传输的 CRC (最低字节) 与根据帧的前两个字节计算出的 CRC 匹配时, 该器件才会接受命令, 否则帧将被忽略, 并且 SPI_ERR 位会被置位。

该器件仅在待机状态下接受 FORCE_BIST 命令。该器件仅在 INIT2 状态下接受 RE_INIT、NAD_OVERRIDE 和 ASSIGNED_NAD 命令。

表 7-43 列出了 CMD 寄存器的存储器映射寄存器。表 7-43 中未列出的所有寄存器偏移地址都应视为保留的存储单元, 并且不应修改寄存器内容。

表 7-43. CMD 寄存器

地址	首字母缩写	寄存器名称	部分
1Ch	CMD0	常规命令。	节 7.5.1
1Dh	CMD1	操作命令。	节 7.5.2
1Eh	CMD2	广播命令。	节 7.5.3

复杂的位访问类型经过编码可适应小型表单元。表 7-44 展示了用于此部分中访问类型的代码。

表 7-44. CMD 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.5.1 CMD0 寄存器 (地址 = 1Ch) [复位 = 8000h]

表 7-45 展示了 CMD0。

返回到[汇总表](#)。

CMD0 寄存器包含通用命令。

表 7-45. CMD0 寄存器说明

位	字段	类型	复位	位描述	位枚举
15-13	SR_SEL	R/W	0x4	两个输出的压摆率设置	<ul style="list-style-type: none"> 0x0 = 3.25V/μs 0x1 = 4.75V/μs 0x2 = 7.75V/μs 0x3 = 13V/μs 0x4 = 18V/μs 0x5 = 25V/μs 0x6 = 34V/μs 0x7 = 46V/μs
12	RETRY_WAIT_DIS	R/W	0x0	禁用 RETRY 等待时间	
11	CH1_PC_DIS	R/W	0x0	跳过峰值周期调节并直接进入输出 1 的保持周期	
10	CH2_PC_DIS	R/W	0x0	跳过峰值周期调节并直接进入输出 2 的保持周期	
9-8	FORCE_BIST	R/W	0x0	系统 BIST 功能。仅在待机工作状态下接受命令，否则命令会被忽略。	<ul style="list-style-type: none"> 0x0 = 无操作 0x1 = 在发出 CLR_FAULT 命令之前将 nFAULT 引脚置为低电平 0x2 = 在发出 CLR_FAULT 命令之前强制辅助逻辑超时 0x3 = 基于内部振荡器 fOSC 的 10KHz 时钟

7.5.2 CMD1 寄存器 (地址 = 1Dh) [复位 = 0000h]

表 7-46 展示了 CMD1。

返回到[汇总表](#)。

CMD1 寄存器包含操作命令。

表 7-46. CMD1 寄存器说明

位	字段	类型	复位	位描述	位枚举
15	CLR_FAULT	R/W	0x0	用于清除所有器件上故障的广播命令。在命令寄存后, 该位会自动清零。	
14	LOCK_CONFIG	R/W	0x0	为器件配置锁定用户 CONFIG (A 和 B) 空间	
13-11	CH1_CTRL	R/W	0x0	输出 1 控制 (*仅当 CMD2 寄存器中的 CHs_CTRL 不是 0x4 时有效)	<ul style="list-style-type: none"> • CH1_CTRL_CONFIG = 0x0 <ul style="list-style-type: none"> - 0x0 = 关闭 0x1 = 关闭 - 0x2* = 开启并进行内部电流调节 - 0x3* = 强制 100% 占空比 (禁用内部调节) - 0x4* = 强制 75% 占空比 (禁用内部调节) - 0x5* = 强制 50% 占空比 (禁用内部调节) - 0x6* = 强制 25% 占空比 (禁用内部调节) - 0x7* = 强制 0% 占空比 (禁用内部调节) • CH1_CTRL_CONFIG = 0x1 (禁用内部调节) <ul style="list-style-type: none"> - 0x0 = 关闭 0x1 = 关闭 - 0x2* = 在 25% 占空比时强制 FC_PWM 为 20KHz - 0x3* = 在 25% 占空比时强制 FC_PWM 为 18KHz - 0x4* = 在 25% 占空比时强制 FC_PWM 为 16KHz - 0x5* = 在 25% 占空比时强制 FC_PWM 为 14KHz - 0x6* = 在 25% 占空比时强制 FC_PWM 为 12KHz - 0x7* = 在 25% 占空比时强制 FC_PWM 为 10KHz
10-8	CH2_CTRL	R/W	0x0	输出 2 控制 (*仅当 CMD2 寄存器中的 CHs_CTRL 不是 0x4 时有效)	<ul style="list-style-type: none"> • CH2_CTRL_CONFIG = 0x0 <ul style="list-style-type: none"> - 0x0 = 关闭 0x1 = 关闭 - 0x2* = 开启并进行内部电流调节 - 0x3* = 强制 100% 占空比 (禁用内部调节) - 0x4* = 强制 75% 占空比 (禁用内部调节) - 0x5* = 强制 50% 占空比 (禁用内部调节) - 0x6* = 强制 25% 占空比 (禁用内部调节) - 0x7* = 强制 0% 占空比 (禁用内部调节) • CH2_CTRL_CONFIG = 0x1 (禁用内部调节) <ul style="list-style-type: none"> - 0x0 = 关闭 0x1 = 关闭 - 0x2* = 在 25% 占空比时强制 FC_PWM 为 20KHz - 0x3* = 在 25% 占空比时强制 FC_PWM 为 18KHz - 0x4* = 在 25% 占空比时强制 FC_PWM 为 16KHz - 0x5* = 在 25% 占空比时强制 FC_PWM 为 14KHz - 0x6* = 在 25% 占空比时强制 FC_PWM 为 12KHz - 0x7* = 在 25% 占空比时强制 FC_PWM 为 10KHz

7.5.3 CMD2 寄存器 (地址 = 1Eh) [复位 = 0000h]

表 7-47 展示了 CMD2。

返回到[汇总表](#)。

CMD2 寄存器包含广播命令。SDI 消息适用于 SPI 总线上的所有器件。SDO 由 SDI 帧中 NAD 地址位 (A6、A5) 的器件驱动。

表 7-47. CMD2 寄存器说明

位	字段	类型	复位	位描述	位枚举
15	CLR_FAULT	R/W	0x0	用于清除所有器件上故障的广播命令。在命令寄存后, 该位会自动清零。	
14	RE_INIT	R/W	0x0	用于在所有器件上重新初始化 NAD 的广播命令。器件仅在 INIT2 状态下接受写入, 否则命令会被忽略。	
13	NAD_OVERRIDE	R/W	0x0	设置后, 任何具有 NAD 错误的器件都会清除 NAD_ERR 并在接下来的两个位中选择地址, 以作为分配用于 SPI 通信的 NAD。仅当 INIT2 状态下检测到 NAD_ERR 且 RE_INIT_NAD = 0 时, 才接受写入。	
12-11	ASSIGNED_NAD	R/W	0x0	当 NAD_OVERRIDE = 1 时, 为具有 NAD 错误的器件分配了 NAD。	
10-8	CHs_CTRL	R/W	0x0	两个输出的峰值电流和保持电流目标更新 (动态电流变化) * 仅当 CMD1 寄存器中的 CHx_CTRL 为 0x2 (内部调节) 时有效 ** 对 CMD1 寄存器 CHx_CTRL 中的任何值都有效	<ul style="list-style-type: none"> 0x0 = 无变化 0x1* = 为 PC 和 HC 寄存器值加上 16 个代码, 上限为 255 0x2* = 为 PC 和 HC 寄存器值加上 32 个代码, 上限为 255 0x3* = 为 PC 和 HC 寄存器值加上 64 个代码, 上限为 255 0x4** = 关闭 0x5* = 为 PC 和 HC 寄存器值减去 16 个代码, 下限为 0 0x6* = 为 PC 和 HC 寄存器值减去 32 个代码, 下限为 0 0x7* = 为 PC 和 HC 寄存器值减去 64 个代码, 下限为 0

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

DRV3946-Q1 是一款集成螺线管驱动器，面向汽车 EV 接触器继电器和电磁阀控制应用。以下几节将提供有关使用该器件的一些设计指南。

8.2 典型应用

DRV3946-Q1 旨在直接与外部控制器交互，或者通过充当通信网桥的器件进行交互。

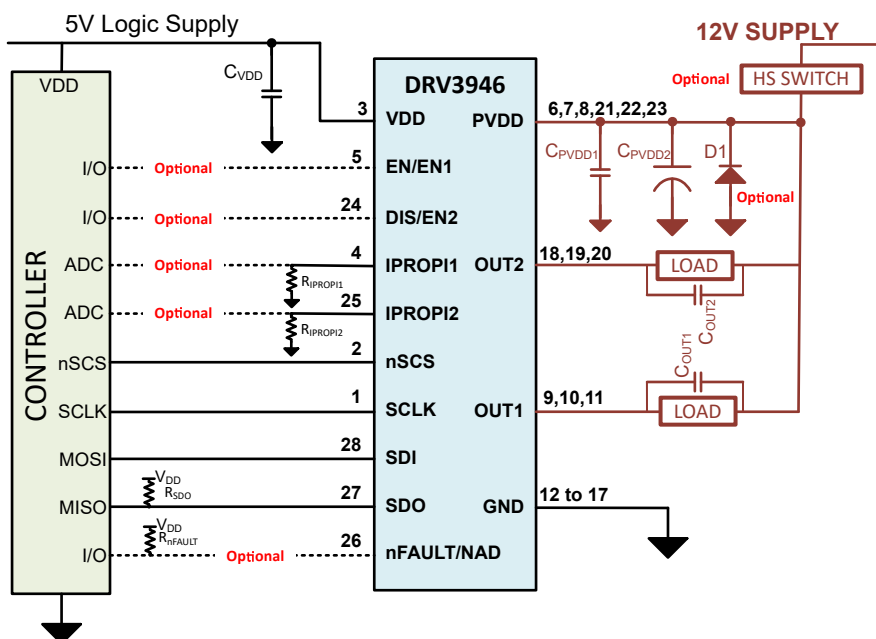


图 8-1. 典型应用原理图

8.2.1 设计要求

表 8-1. 设计参数

参数	值
PVDD 电源	12V (典型值)，但可以利用更高的升压电源电压。应遵循功率耗散和热限值。
VDD 电源	5V，仅支持 5V 输入，3.3V 控制器 SDO 接口需要从外部转换为 3.3V。
nFAULT/NAD 引脚	请参阅“nFAULT/NAD 引脚”部分

8.2.2 瞬态热阻抗和电流能力

下表总结了无额外散热的 4 层 4cm x 4cm x 1.6mm PCB 设计示例的瞬态热阻 (结至环境)。在这 4 层中，在顶部/底部信号层使用 2 盎司铜，在内部电源层使用 1 盎司铜，热过孔钻孔直径为 0.3mm，镀铜层为 0.025mm，以及最小过孔间距为 1mm。

表 8-2. 瞬态热阻

0.1 秒时的 $R_{\theta JA}$ (°C/W)	1 秒时的 $R_{\theta JA}$ (°C/W)	10 秒时的 $R_{\theta JA}$ (°C/W)	直流时的 $R_{\theta JA}$ (°C/W)
3.3	7.2	12.2	29.0

根据 85°C 的环境温度 (热 GND)，下面总结了每通道的瞬态载流能力 (假设两条通道同时工作)。假设两个连续 QTO 事件之间的等待时间较长，因此不会因之前的 QTO 事件而导致残余温升。开关损耗估算基于以下条件：PVDD = 13.5V，PWM 频率 = 20 kHz，占空比 = 25% 且压摆率 = 12.6 V/μs，采用近似公式 $PVDD \times I \times PVDD / SR \times f_{PWM}$ 计算。

表 8-3. 瞬态载流能力

0.1 秒时的 I (A)	1 秒时的 I (A)	10 秒时的 I (A)	直流时的 I (A)
8.03	5.08	3.67	2.07

注意：

- 在较低压摆率和较高 PWM 频率下，开关损耗将限制保持电流
- 峰值电流调节是可选的，可以将其禁用以避免在较高的电流下切换导致的散热问题

以下公式详细说明了上述示例在直流或稳态条件下的情况：

在 85°C 热接地条件下，结温上升预算 = 65°C，将结温限制在 150°C 以下。

充电期间 LS FET 上每条通道的功率耗散

$$= I^2 \times LS \text{ RONmax} \times \text{占空比}$$

$$= 2.07^2 \times 75m\Omega \times 25\%$$

$$= 80.3mW$$

再循环期间 HS FET 上每条通道的功率耗散

$$= I^2 \times \text{RECIRC RONmax} \times (1 - \text{占空比})$$

$$= 2.07^2 \times 120m\Omega \times 75\%$$

$$= 385.6mW$$

PWM 切换期间 LS FET 上每条通道的功率耗散

$$= PVDD \times I \times PVDD / \text{压摆率} \times f_{PWM}$$

$$= 13.5 V \times 2.07 \times 13.5 V / (12.6 V/\mu s) \times 20 \text{ kHz}$$

$$= 598.8mW$$

$$\text{每通道总功耗} = 1064.7mW$$

$$\text{开关损耗/总计} = 598.8mW / 1064.7mW = 56\%$$

$$\text{两条通道的总功耗} = 2 \times 1064.7mW = 2129.4mW$$

在 29°C/W 时，这会转化为 (29°C/W × 2.129W) = 62°C 的结温升。

8.2.3 应用性能曲线图

CH1 - nFAULT、CH5 - EN/EN1、CH2 - OUT1、CH4 - IPROPI1、CH8 - 负载电流

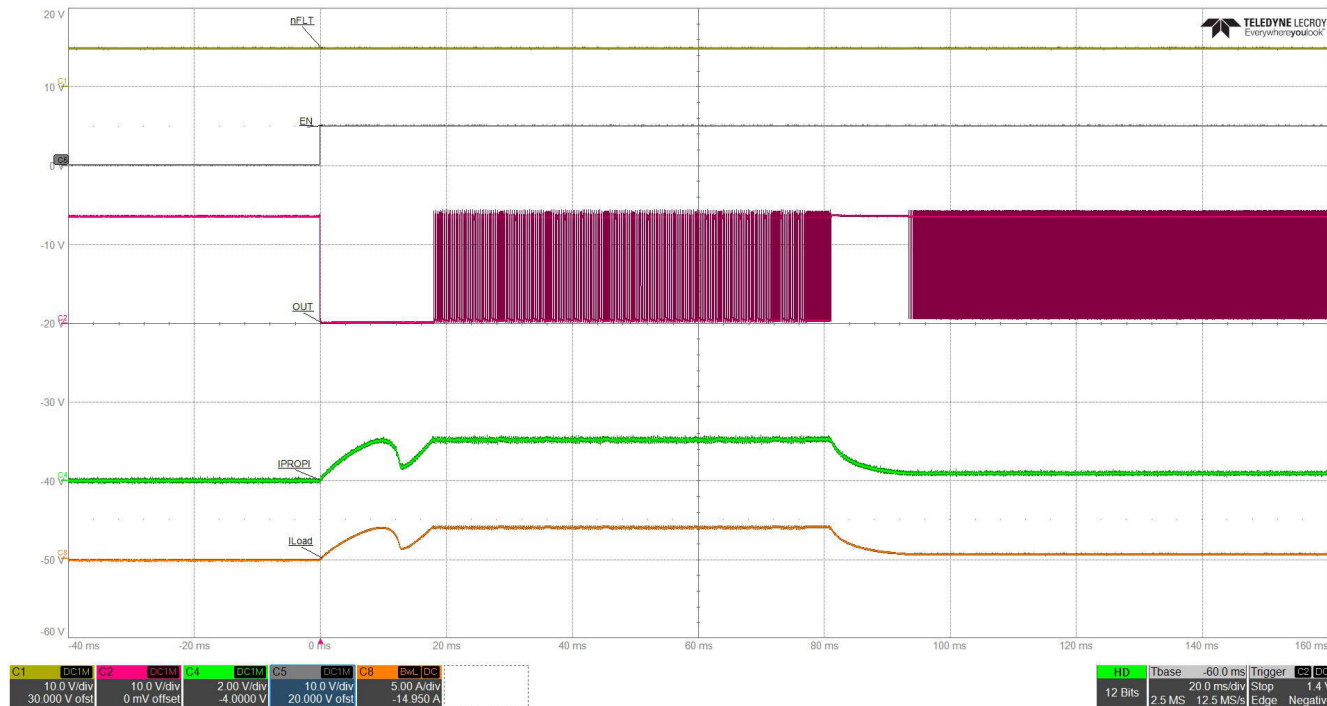


图 8-2. 继电器开启、峰值和保持电流调节

CH1 - nFAULT、CH5 - EN/EN1、CH2 - OUT1、CH4 - IPROPI1、CH8 - 负载电流

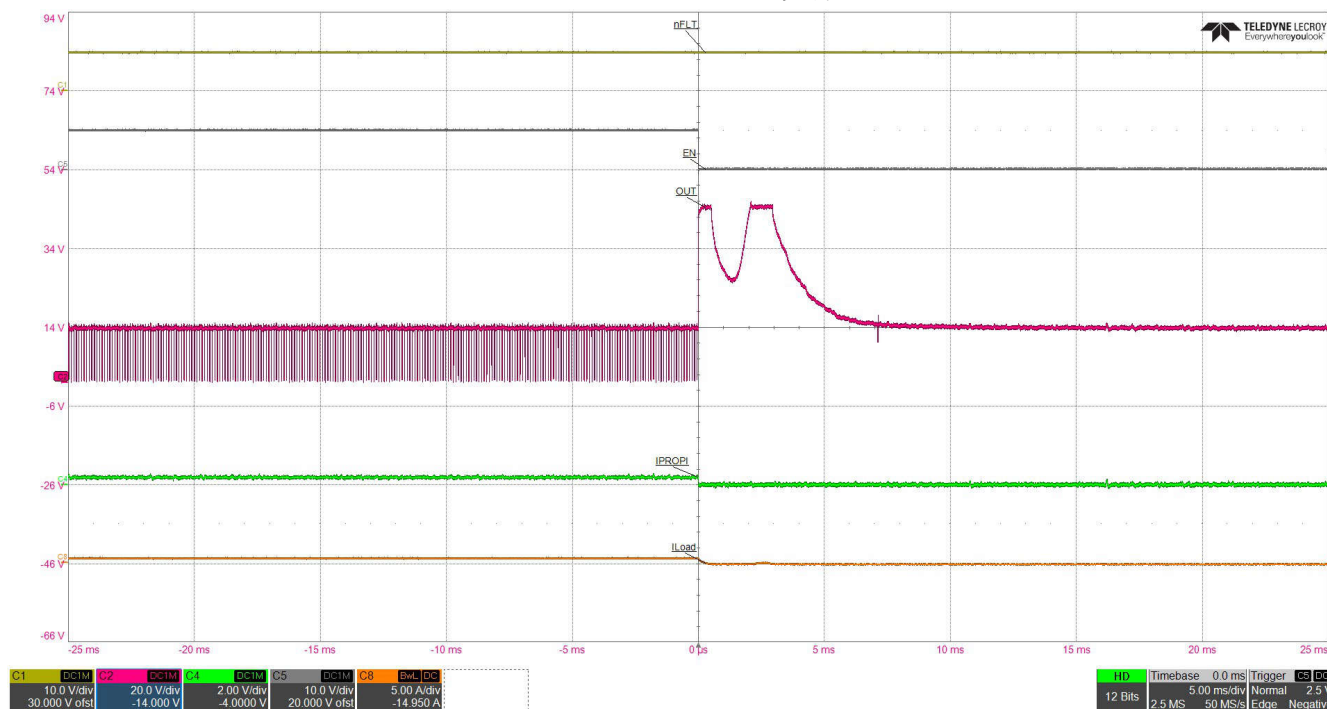


图 8-3. 快速关断

8.2.4 PVDD 电容值估算

假设：

- 总共 8 个负载连接到四个 DRV3946-Q1 器件，并且所有负载均通电
- 负载：L = 400mH，R = 4 Ω
- 峰值电流 $I_{PC} = 1A$ ，保持电流 $I_{HC} = 0.5A$
- HS 开关关断
- PVDD UV 阈值 = 5V
- PVDD 电压钳位限值 = -1V
- OUTx LS 无源钳位 = 29V

根据这些假设，我们可以推导出：

- 钳位期间负载两端的电压 $V_{CLAMP} = 29 - (-1) V = 30V$
- 钳位持续时间 $t_{CLAMP} = I \times L / V_{CLAMP}$
- 对于峰值电流，钳位持续时间 $t_{CLAMP} = 1A \times 0.4H / 30V = 13.3ms$
- 对于保持电流，钳位持续时间 $t_{CLAMP} = 0.5A \times 0.4H / 30V = 6.67ms$
- 来自 PVDD 电容器的电荷 (Q_{PVDD}) = $I \times t_{CLAMP} / 2$
 - 对于峰值电流，来自 PVDD 电容器的电荷 = $1A \times 13.3ms / 2 = 6.67mC$
 - 对于保持电流，来自 PVDD 电容器的电荷 = $0.5A \times 6.67ms / 2 = 1.67mC$
- PVDD 电容上允许的电压差值 = PVDD UV 阈值 - PVDD 电压钳位限值 = $5 - (-1) = 6V$
- PVDD 上的电容 = $N \times Q_{PVDD} / \Delta V$
 - 对于峰值电流，PVDD 上的电容 = $8 \times 6.67mC / 6V = 8.9mF$
 - 对于保持电流，PVDD 上的电容 = $8 \times 1.67mC / 6V = 2.2mF$

在这种情况下，使用与约 47 μF 的 PVDD 电容器并联的二极管比使用大电容器更实用。应考虑二极管电流能力和散热限制。替代解决方案是使用半桥驱动器器件替换 HS 开关和二极管。

8.3 初始化设置

下面列出了建议的软件开发过程。

8.3.1 器件初始化 - NAD

1. WAIT - PVDD 和 VDD 斜升后，等待 t_{READY} 时间
2. STATUS0_READ - 读取该寻址 SPI 总线上每个器件的 STATUS0。正常响应包括：
 - a. 正确的地址和 NAD 值
 - b. POR 位被置位
 - c. WARNINGS 位被置位 (由于 CONFIG_CRC_W)
 - d. EN/EN1 和 DIS/EN2 引脚的状态 = 0x0 (尚无数据)
3. VDD_ERR - 如果响应指示 VDD_ERR，这表示寻址的 SPI 总线上有器件存在电源问题。应检查 VDD 和 PVDD 电源的状况，并重复执行 STATUS0_READ。器件的上电初始化被选通，直到电源监控标志 PVDD_UV、VDD_OV 和 VDD_UV 清零。
4. NAD_ERR - 如果响应指示 NAD_ERR，这表示寻址的 SPI 总线上有器件存在 NAD 地址确定问题。应检查 nFAULT/NAD 引脚上连接至 VDD 的上拉电阻，然后：
 - a. 发出 INITIALIZE 位已置位的广播命令
 - b. 等待 t_{READY} 时间
 - c. 随后发出已清除 INITIALIZE 位的广播命令。响应将包括 NAD_ERR 和先前的命令内容 (命令确认)。如果响应仍然指示 NAD_ERR，请参阅 NAD_RECOVERY。
 - d. 循环回 STATUS0_READ
5. NO_RESPONSE - 这会指示以下情况之一：
 - a. 器件错误 - nFAULT 引脚将置为低电平。需要下电上电才能继续。
 - b. 在寻址的 NAD 上找不到器件。这表示关于此特定 NAD 的 NAD 确定被错误地映射到另一个 NAD。在这种情况下，请参阅下面的 SDO_CONFLICT_CREATION。
6. NAD_RECOVERY - 发出以下命令来强制设置 NAD 地址
 - a. 发出已将 FORCE_NAD 位设置为预期 NAD 地址的广播命令。具有 NAD_ERR 的器件会接收此命令并为其自身分配命令中指定的 NAD 地址。
 - b. 随后发出已清除 FORCE_NAD 位的广播命令。响应将包括 NAD_ERR 和先前的命令内容 (命令确认)。应清除 NAD_ERR。
 - c. 循环回 STATUS0_READ。
7. SDO_CONFLICT_CREATION - 该过程假定硬件能够单独为寻址的 SPI 上的每个器件将 EN/EN1 引脚置为高电平或低电平 -
 - a. 在无响应的器件上将 EN/EN1 引脚置为高电平，同时在寻址的 SPI 上所有其他器件上将 EN/EN1 引脚置为低电平。
 - b. 逐一读取寻址 SPI 总线上各个器件的 STATUS1。
 - c. 由于 STATUS1 读取 EN/EN1_PIN_STAT，因此 EN/EN1 为高电平的器件将检测到与其他器件的 SDO 冲突，因此放弃 SDO 上的发送并返回 NAD_ERR。
 - d. 按照 NAD_RECOVERY 步骤纠正无响应器件的 NAD_ERR。

8.3.2 器件初始化 - 配置

1. 计算 CONFIG A 的 13 个字节和 CONFIG B 的 9 个字节的 CRC8
2. 写入 CONFIG_A0 至 CONFIG_A6 以根据需要以及 CONFIG_A6 低位字节中计算出的 CRC8 来配置器件。
3. 同样，写入 CONFIG_B0 至 CONFIG_B4 以根据需要以及 CONFIG_B4 低位字节中计算出的 CRC8 来配置器件。

4. 读取寄存器 MEAS5 和 MEAS6，以记录 IPROPIx 引脚上的电阻测量值，并记录 INIT2 期间强制电流情况下在 IPROPIx 引脚上观察到的电压
5. 发出 CLR_FAULT 命令并读取 STATUS0
6. 正常响应包括
 - a. 正确的地址和 NAD 值
 - b. POR 位已清除
 - c. WARNINGS 位已清除
 - d. 正确的 EN/EN1 和 DIS/EN2 引脚状态
7. 器件将处于待机状态，且关断状态诊断处于启用状态。
8. 建议发出 CMD1 = 0x40 来设置 LOCK_CONFIG，以防止在运行期间发生任何意外的配置寄存器 SPI 写操作。
9. 定期轮询 STATUS0 以确保 CHx_OFF_DIAG_STAT = 0x0 (0x1 表示失去控制)

8.3.3 系统初始化

此时，根据需要执行所有系统初始化检查。请注意，仅当器件处于待机状态时才应执行这些测试。它们包括：

1. EN/EN1 和 DIS/EN2 功能检查
2. 器件时序检查
3. nFAULT 信令检查
4. 辅助逻辑检查

8.3.3.1 EN/EN1 和 DIS/EN2 功能检查

假设 PIN_CONFIG = 0x1 -

1. 将 EN/EN1 引脚置为高电平
2. 读取 STATUS0 寄存器中的 EN/EN1_PIN_STAT。它应该读取 0x1 以与引脚保持一致。
3. 读取 STATUS0 寄存器中的 CH1_STAT。由于收到关闭命令（除了引脚外，还需要使用 SPI 命令来打开驱动器），因此它应该读取 0x0。
4. 将 EN/EN1 引脚置为无效（低电平）
5. 读取 STATUS0 寄存器中的 EN/EN1_PIN_STAT。它应读取 0x0 以与引脚保持一致。
6. 读取 STATUS0 寄存器中的 CH1_STAT。由于收到关闭命令，它仍应读取 0x0。
7. 可以针对 DIS/EN2 引脚重复步骤 1 至 6。

8.3.3.2 nFAULT 信令检查

1. 写入 CMD0 = 0x01 - 请求 nFAULT 置为有效
2. 写入 CMD1 = 0x80 - CLR_FAULT，因此会处理请求
3. nFAULT 引脚将置位为低电平。这可以通过读回 STATUS0 寄存器中的 nFAULT_PIN_STAT 来确认
4. 写入 CMD0 = 0x0 - 请求 nFAULT 置为无效
5. 写入 CMD1 = 0x80 - CLR_FAULT，因此会处理请求
6. 此时，nFAULT 引脚将由 nFAULT_CONFIG 设置控制

8.3.3.3 器件时序检查

1. 写入 CMD0 = 0x03 - 在 nFAULT 上请求时序信号置为有效
2. 写入 CMD1 = 0x80 - CLR_FAULT，因此会处理请求
3. nFAULT 引脚将由 50% 10kHz 输出驱动
4. 写入 CMD0 = 0x0 - 请求时序信号置为无效
5. 写入 CMD1 = 0x80 - CLR_FAULT，因此会处理请求
6. 此时，nFAULT 引脚将由 nFAULT_CONFIG 设置控制

8.3.3.4 辅助逻辑检查

1. 写入 $CMD0 = 0x02$ - 强制辅助逻辑超时置为有效
2. 在 40 毫秒内, nFAULT 引脚将被置为低电平以指示超时
3. 写入 $CMD0 = 0x0$ - 请求辅助逻辑超时置为无效
4. 写入 $CMD1 = 0x80$ - CLR_FAULT, 因此会处理请求
5. 此时, nFAULT 引脚将由 nFAULT_CONFIG 设置控制

8.3.4 开启继电器

1. 根据配置驱动 EN/EN1 和 DIS/EN2 引脚以进行单输出或组合输出控制
2. 内部调节 - 写入 $CMD1 = 0x50$, 以在内部调节模式下启用输出 1, 然后写入 $CMD1 = 0x40$ 。响应将包括先前的命令内容 (命令确认)。
3. 写入 $CMD1 = 42$ 以在内部调节模式下启用输出 2, 然后写入 $CMD1 = 0x40$ 。响应将包括先前的命令内容 (命令确认)。通常, 两个通道的峰值斜坡时间将交错。
4. 在峰值斜坡时间之后, 读取 STATUSx 和 MEASx 寄存器
5. 正常响应应指示:
 - a. CHx_STAT = 0x1 且无警告
 - b. 峰值斜升时间测量 - CHx_PRT
 - c. 峰值至保持斜降时间测量 - CHx_HRT
 - d. 平均占空比测量 - CHx_DC
6. 定期轮询 STATUS0, 以确保没有警告。
7. 对于外部控制 - 过程与 (2) 类似, 但应根据 CHx_CTRL 选择更新 CMD1 值。测量值无效。
8. 广播命令 (CMD2) 可用于同时更改由同一 SPI 总线上驱动器控制的所有继电器上的目标电流。

8.3.5 关闭继电器

8.3.5.1 使用目标器件命令

1. 写入 $CMD1 = 0x08$ 以关闭输出 1, 写入 $0x01$ 以关闭输出 2, 或写入 $0x09$ 以关闭两个输出, 然后写入 $CMD1 = 0x40$ 。响应将包括先前的命令内容 (命令确认)。
2. 在驱动器关断后, 关断状态诊断将自动启动。
3. 在约 100ms 后, 读取 STATUSx 和 MEASx 寄存器
4. 正常响应应指示
 - a. CHx_STAT = 0x0 且无警告
 - b. CHx_OFF_DIAG_STAT = 0x0
 - c. QTO 时间测量 - CHx_QTOT
 - d. QTO 开始时间测量 - CHx_QTOST

8.3.5.2 使用广播命令

1. 要关闭由同一 SPI 总线上驱动器控制的所有继电器, 请写入 $CMD2 = 0x04$ 以立即切断所有负载中的电流。
2. 然后针对单个器件写入 $CMD1 = 0x09$, 以确保所有器件保持关断状态。
3. 写入 $CMD2 = 0x00$ 以复位广播命令位
4. 在约 100ms 后, 读取 STATUSx 和 MEASx 寄存器
5. 正常响应应指示
 - a. CHx_STAT = 0x0 且无警告
 - b. CHx_OFF_DIAG_STAT = 0x0
 - c. QTO 时间测量 - CHx_QTOT
 - d. QTO 开始时间测量 - CHx_QTOST

8.4 电源相关建议

- **PVDD** : PVDD 是系统的高压电源，应连接到 DRV3946-Q1 的所有 PVDD 引脚。
- **VDD** : 该器件需要一个 5V 低电压电源既用作逻辑电源，也用作多个安全监测功能的冗余电源。

8.4.1 PVDD 电源要求

PVDD (12V) 电源应在 HS 开关之前通过滤波 (基于总负载) 进行电池反向保护。连接到 PVDD 的 HS 开关输出应具有足够的电容 (30V, > 10 μ F), 以确保:

- HS 开关闭合时 PVDD 上的 $dV/dt < 2V/\mu s$
- 能够提供瞬态负载电流 (感应电能)
 - 当 HS 开关在负载通电的情况下断开, 并且无需命令 DRV3946-Q1 同时关断时。
 - 故障条件: 当 HS 开关在负载通电的情况下断开, 并且命令 DRV3946-Q1 同时关断, 但其中一个负载短接至 GND 时。

PVDD 上的电容旨在防止该瞬态期间超出该引脚上的绝对最小值 [-2V 持续 10 毫秒]。可以选择在 PVDD 和 GND 之间添加一个二极管, 以帮助在钳位期间从 PVDD 产生感应电流, 从而减小电容器尺寸。

如果 HS 开关在负载通电的情况下断开, 则 OUTx (QTO) 上将发生钳位, 以便快速耗散感应电能并以受控方式使负载断电。根据是否还命令 DRV3946-Q1 同时关断驱动器, 会出现两种钳位情况。

- 同时关断 (典型和推荐用例): 器件会通过 HS 钳位切断或衰减电流。电流路径为: PVDD -> 负载 -> HS 钳位触发的 HS FET -> PVDD。除了提供几微秒的延迟来在 HS 开关断开后命令 DRV3946-Q1 关断之外, PVDD 上的电容不起任何作用。
- 仅 HS 开关断开 (非典型): 当 PVDD 电压下降并最终检测到 PVDD 欠压时, DRV3946-Q1 将继续尽可能长时间地保持稳压状态, 并通过 LS 钳位触发的 LS FET 来衰减电流。PVDD 上的电容支持瞬态负载电流, 因为电流来自 PVDD。OUTx 引脚上的电压会升高, 进而触发器件内部的无源 LS 钳位, 从而将电流从负载灌入器件中。电流路径为: GND -> PVDD 电容器至 GND -> 负载 -> OUTx -> 由 LS 无源钳位触发的 LS FET -> GND。

8.4.2 PVDD 欠压瞬态 - 接触器抖动或焊接保护

- DRV3946-Q1 中有两个功能可以根据 PVDD 引脚上的脉冲持续时间和负载的电感来处理此问题:
 - UCLO (欠流锁定) - 在配置的持续时间内负载电流降至配置的电平以下
 - PVDD UV - 在配置的持续时间内 PVDD 上的电压降至配置的电平以下
- 在这两种情况下, 该器件可配置为通过 HS FET 钳位内部器件来使驱动器进入高阻态。状态寄存器将进行更新来提供相应的警告。
- 驱动器关闭后, 即使 PVDD 上的电压恢复到正常水平, 器件也不会打开驱动器, 直到用户发出 CLR FAULT (SPI 命令) 为止。
- 还可以启用一个额外的“RETRY_WAIT”功能, 以确保继电器在再次导通之前具有最短冷却时间。这也是为了防止出现快速的意外导通-关断-导通周期。

8.5 布局

8.5.1 布局指南

- 必须使用具有推荐值的低 ESR 陶瓷电容器将 PVDD 和 VDD 引脚旁路至接地。这些电容器应尽可能靠近引脚放置，并用粗线或接地平面连接到器件 GND 引脚。
- 可能需要在 PVDD 引脚上提供额外的大容量电容。放置此大容量电容器时应做到尽可能缩短任何高电流路径的长度。连接金属走线应尽可能宽，并具有许多连接 PCB 层的过孔。这些做法可更大限度地减少电感并允许大容量电容器提供大电流。
- 所有 PVDD、OUTx 和 GND 引脚都必须使用足够宽的布线从外部短接。
- 下图展示了用于带引线 HTSSOP 封装器件的 4cm x 4cm x 1.6mm、4 层 PCB 的布局示例。在这 4 层中，在顶部/底部信号层使用 2 盎司铜，在内部电源层使用 1 盎司铜，热过孔钻孔直径为 0.3mm，镀铜层为 0.025mm，最小过孔间距为 1mm。

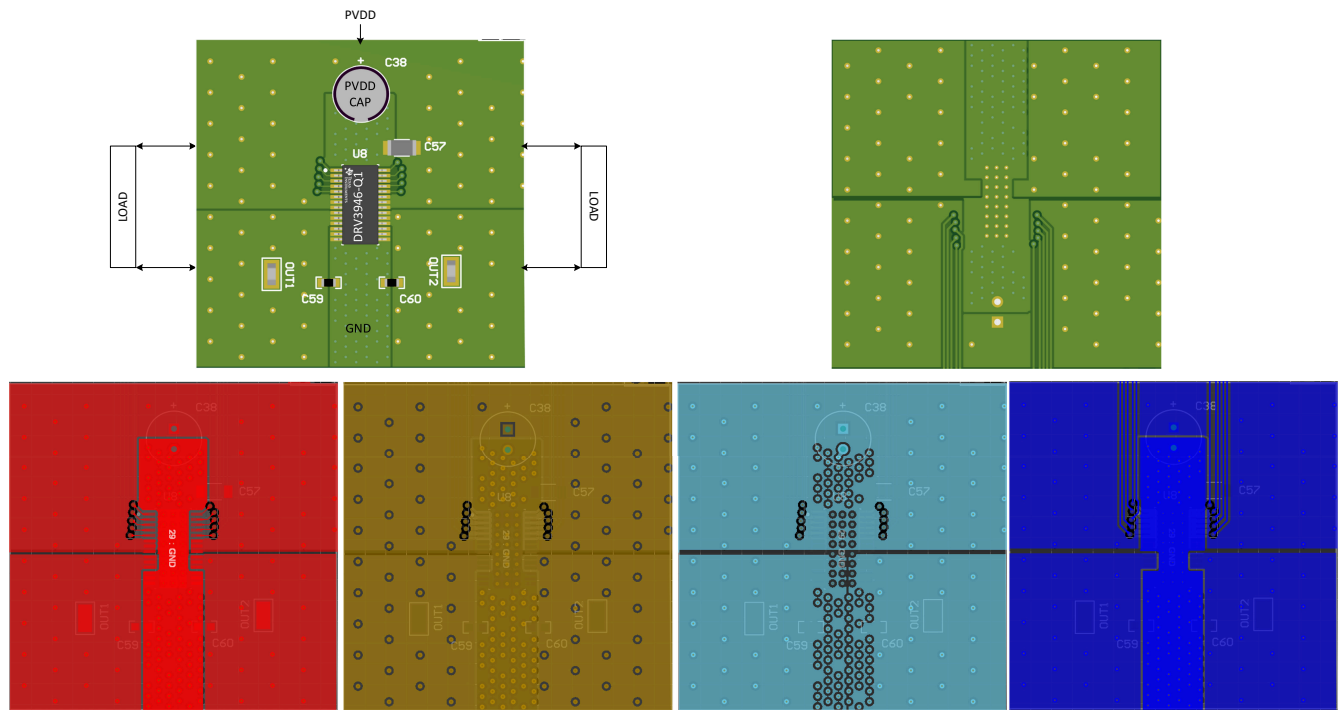


图 8-4. 布局示例

9 器件和文档支持

TI 提供大量的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (December 2023) to Revision A (June 2024)	Page
• 更新了“功能安全”文本。.....	1
• 更新了广播命令文本。.....	1
• 将待机状态下的 VDD 电流最大值从 5.5mA 增加到 7.5mA。.....	5
• 在 EC 表中添加了所有钳位电压的典型值和最大值。.....	5
• 在“外部元件”表中添加了从 IPROPI 到 GND 的 10pF 滤波电容器。.....	21
• 添加了斜率补偿图和电流降低段落。.....	35
• 更新了故障表状态.....	38
• 更新了 STATUS4 和 STATUS5 寄存器名称。.....	48
• 更新了 CONFIG_A6 和 CONFIG_B4 寄存器。.....	62
• 添加了瞬态热阻抗和电流能力部分。.....	74

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 封装选项附录

封装信息

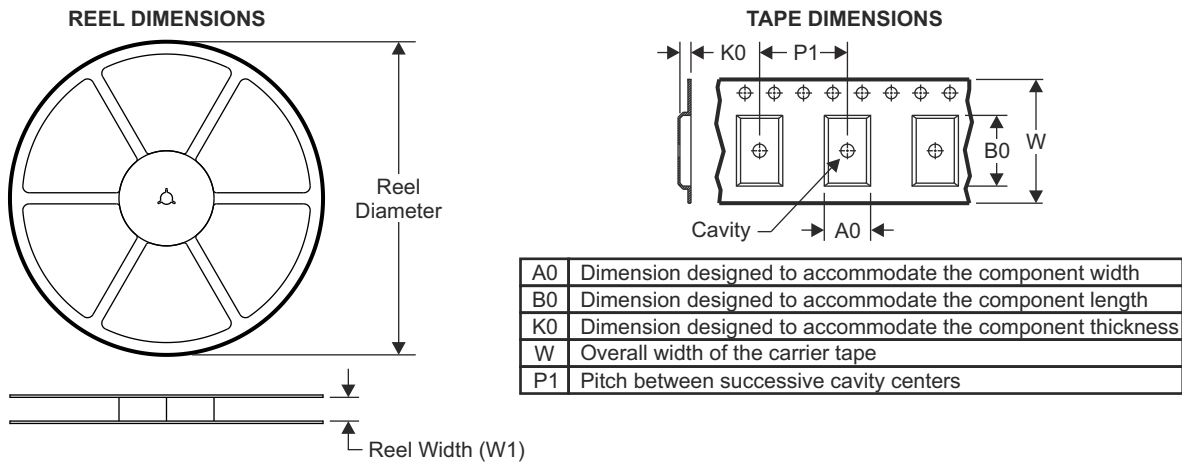
可订购器件	状态 ⁽¹⁾	封装类型	封装图	引脚	包装数量	环保计划 ⁽²⁾	铅/焊球涂层 ⁽⁶⁾	MSL 峰值温度 ⁽³⁾	工作温度 (°C)	器件标记 ^{(4) (5)}
DRV3946QPW PRQ1	正在供货	HTSSOP	PWP	28	2500	RoHS 和绿色环保	NIPDAU	Level-3-260C-1 68 HR	-40 至 125	3946

- (1) 销售状态值定义如下：
正在供货：建议用于新设计的产品器件。
限期购买：TI 已宣布器件即将停产，但仍在购买期限内。
NRND：不建议用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。
PRE_PROD：未发布的器件，尚未投产，未向大众市场供货，也未在网上供应，样片不可用。
预发布：器件已发布，但未投产。可能提供样片，也可能无法提供样片。
已停产：TI 已停止生产该器件。
- (2) 环保计划 - 规划的环保分级包括：无铅 (RoHS)，无铅 (RoHS 豁免) 或绿色 (RoHS，无镉/溴) - 如需了解最新供货信息及更多产品内容详情，请访问 www.ti.com.cn/productcontent。
待定：无铅/绿色转换计划尚未确定。
无铅 (RoHS)：TI 所说的“无铅”或“无 Pb”是指半导体产品符合针对所有 6 种物质的现行 RoHS 要求，包括要求铅的重量不超过同质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此 TI 的无铅产品适用于指定的无铅作业。
无铅 (RoHS 豁免)：该元件在以下两种情况下可享受 RoHS 豁免：1) 芯片和封装之间使用铅基倒装芯片焊接凸点；2) 芯片和引线框之间使用铅基芯片粘合剂。否则，元件将根据上述规定视为无铅 (符合 RoHS)。
绿色 (RoHS，无镉/溴)：TI 将“绿色”定义为无铅 (符合 RoHS 标准)、无溴 (Br) 和无镉 (Sb) 阻燃剂 (Br 或 Sb 在均质材料中的质量不超过总质量的 0.1%)。
- (3) MSL，峰值温度-- 湿敏等级额定值 (符合 JEDEC 工业标准分级) 和峰值焊接温度。
- (4) 器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标志。
- (5) 括号内将包含多个器件标识。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。
- (6) 铅/焊球镀层 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅/焊球镀层值超出最大列宽，则会折为两行。

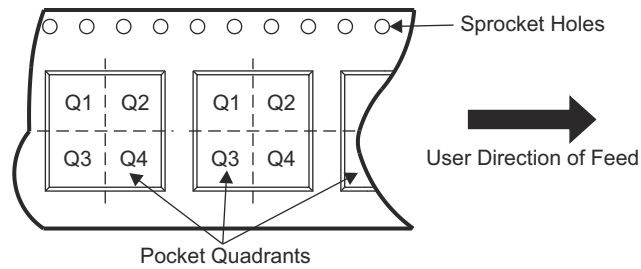
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其它受限制的信息。

在任何情况下，TI 对由此类信息产生的责任决不超过本文件中发布的 TI 每年销售给客户的 TI 器件总购买价。

11.2 卷带封装信息

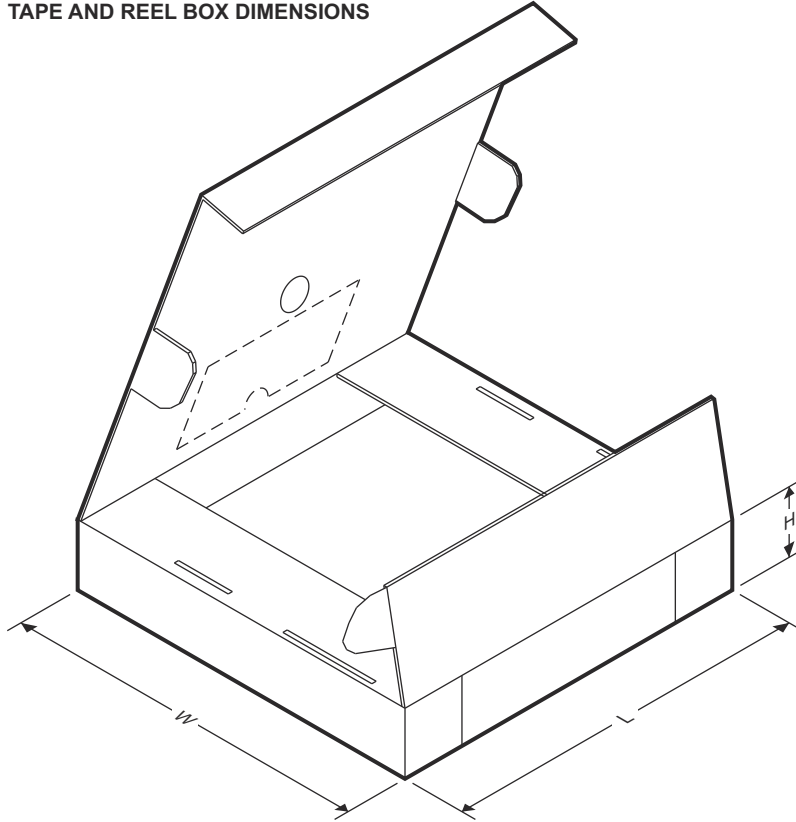


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

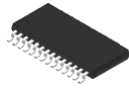


器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
DRV3946QPWRQ1	HTSSOP	PWP	28	2500	330.0	16.4	6.75	10.1	1.8	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
DRV3946QPWPRQ1	HTSSOP	PWP	28	2500	356.0	356.0	35.0

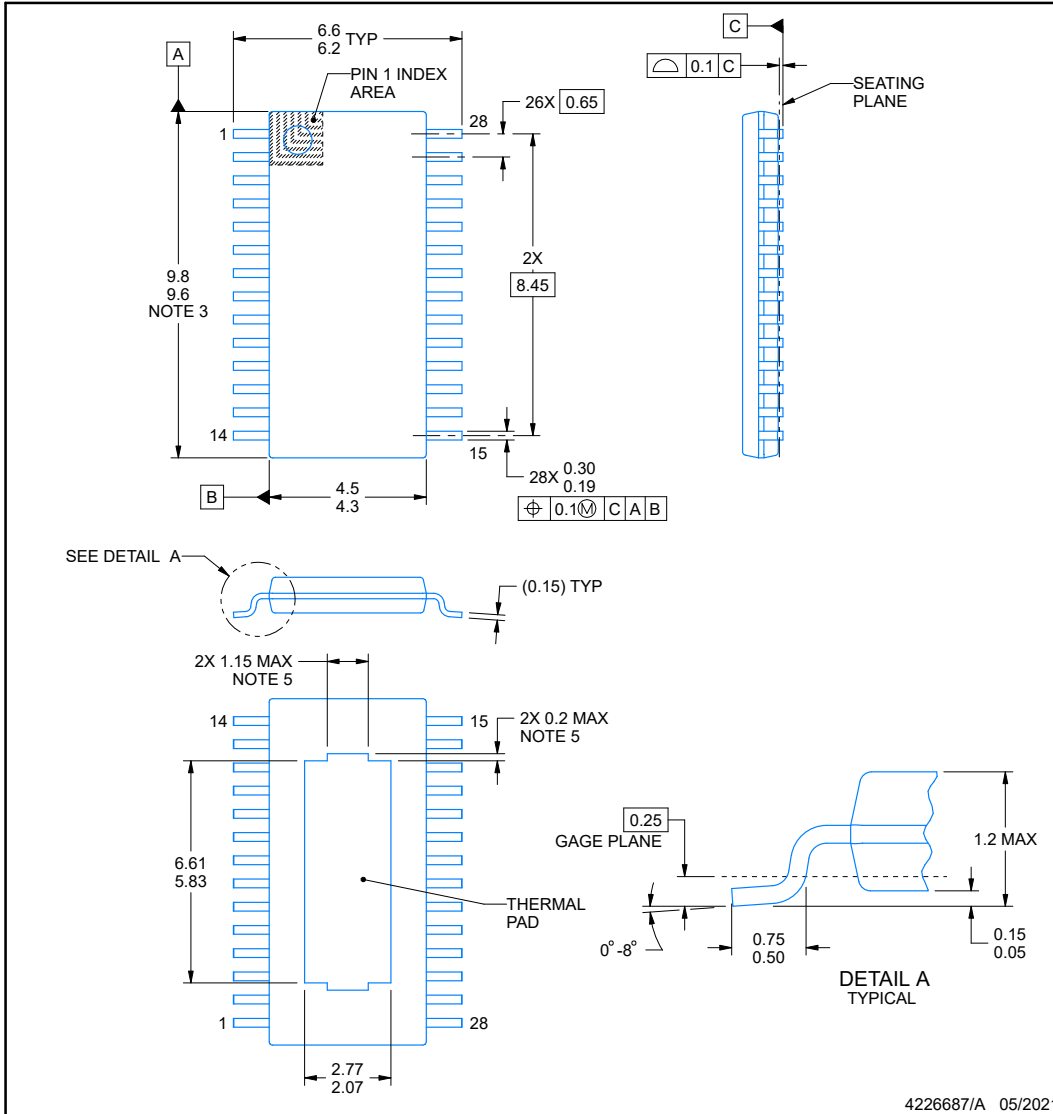


PACKAGE OUTLINE

PWP0028T

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4226687/A 05/2021

NOTES:

PowerPAD is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

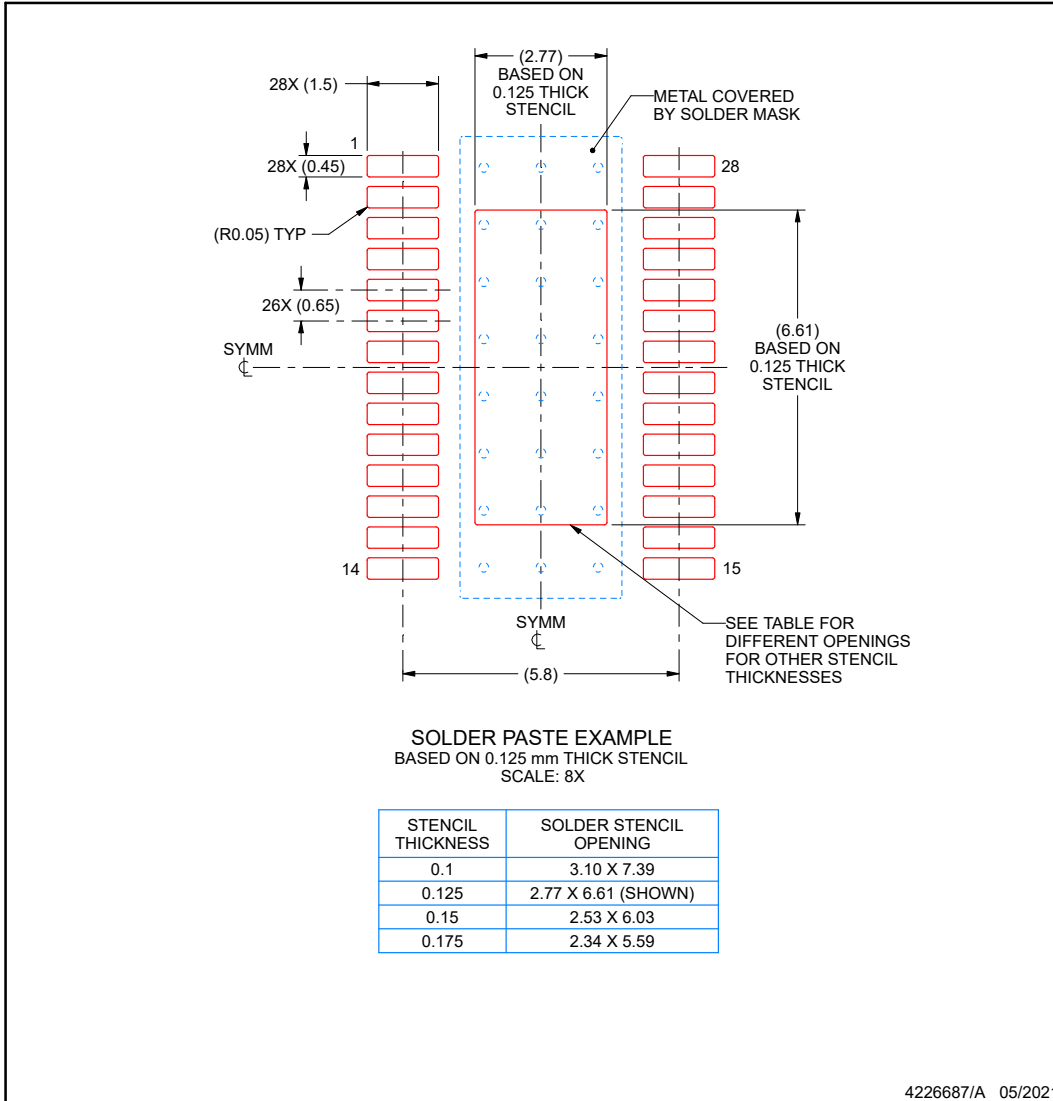


EXAMPLE STENCIL DESIGN

PWP0028T

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV3946QPWPRQ1	Active	Production	HTSSOP (PWP) 28	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	3946
DRV3946QPWPRQ1.A	Active	Production	HTSSOP (PWP) 28	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	3946

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

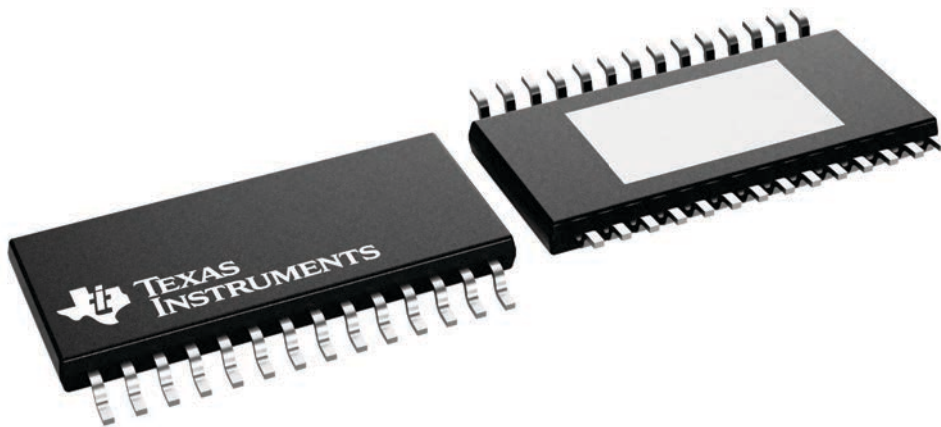
PWP 28

PowerPAD™ TSSOP - 1.2 mm max height

4.4 x 9.7, 0.65 mm pitch

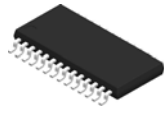
SMALL OUTLINE PACKAGE

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4224765/B

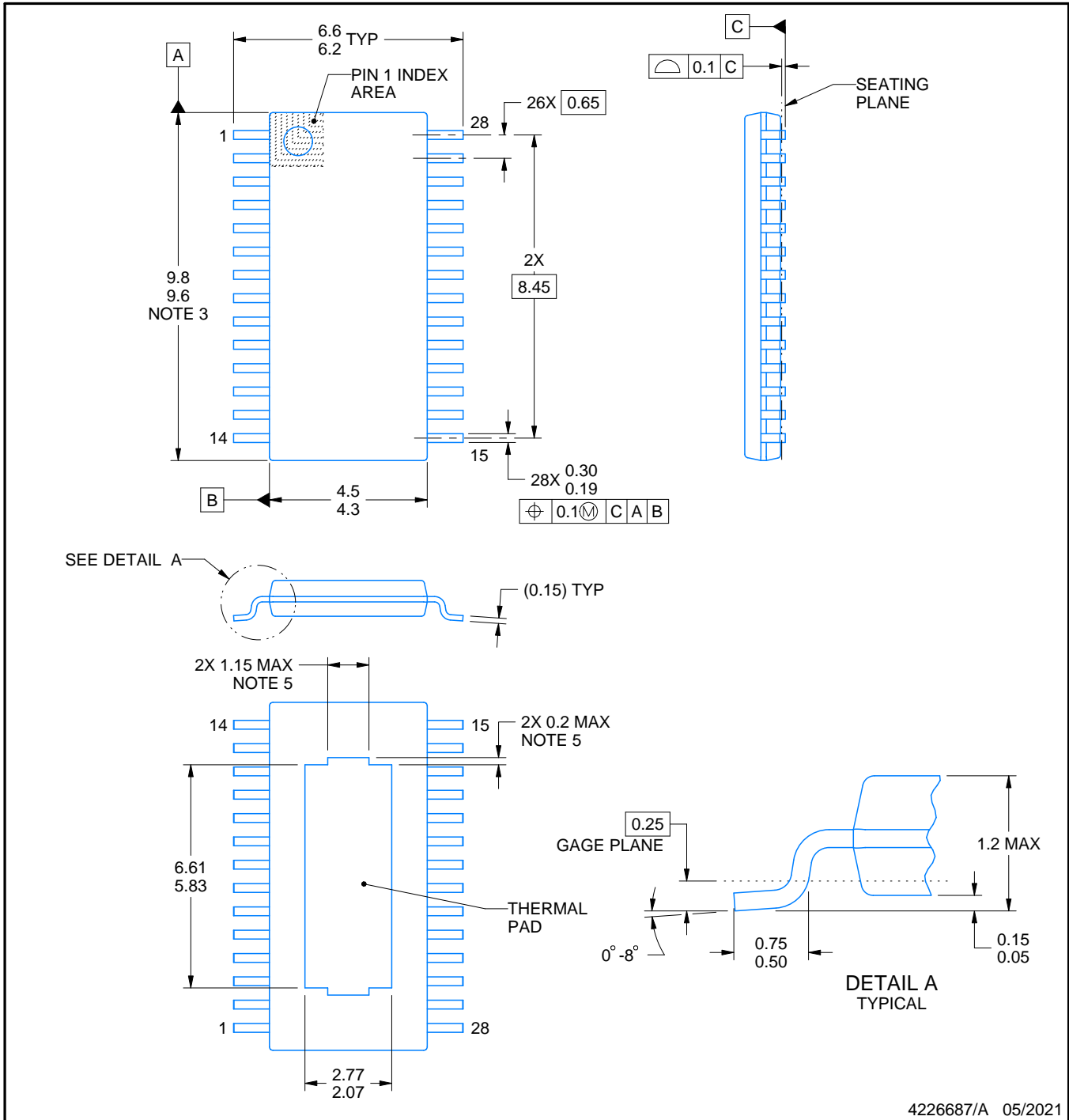
PWP0028T



PACKAGE OUTLINE

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4226687/A 05/2021

NOTES:

PowerPAD is a trademark of Texas Instruments.

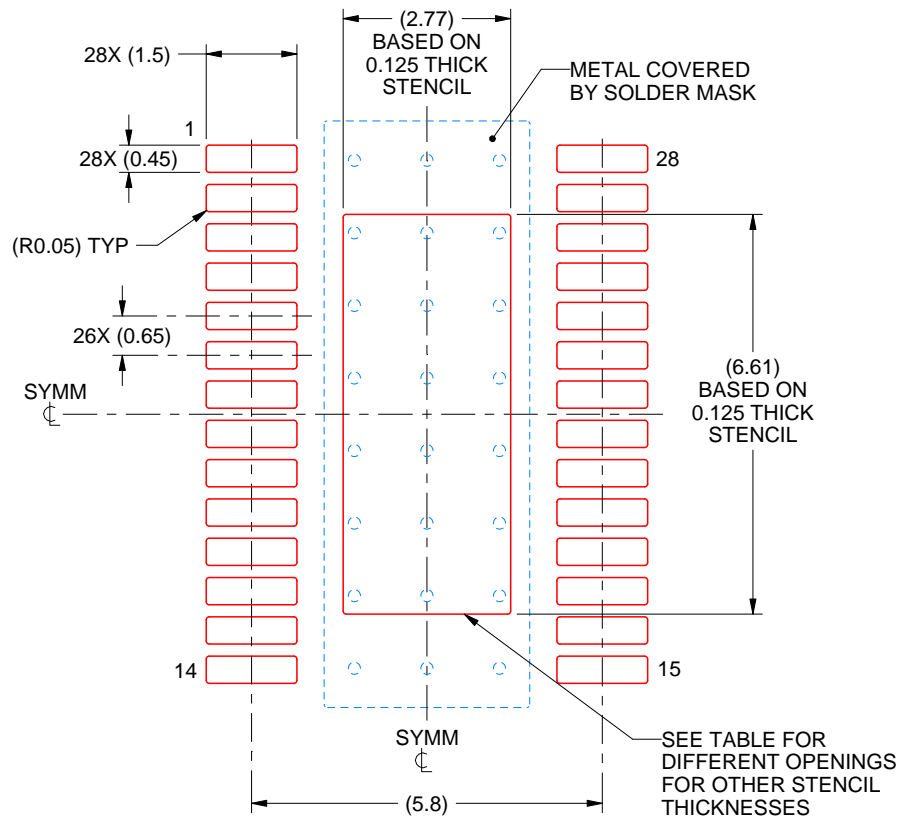
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

EXAMPLE STENCIL DESIGN

PWP0028T

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 SCALE: 8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.10 X 7.39
0.125	2.77 X 6.61 (SHOWN)
0.15	2.53 X 6.03
0.175	2.34 X 5.59

4226687/A 05/2021

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月