

INA1H94-SEP 耐辐射、高共模电压差分放大器

1 特性

- 抗辐射
 - 每个晶圆的 RLAT 总电离剂量 (TID) 高达 30krad(Si)
 - 在高达 TID = 30krad(Si) 的条件下无 ELDRS
 - 单粒子闩锁 (SEL) 抗扰度高达 43MeV×cm²/mg
 - 单粒子瞬变 (SEE) 额定值为 43MeV×cm²/mg
- 增强型航天塑料
 - 支持国防与航空航天应用
 - 受控基线
 - 一个封装测试厂
 - 一个制造厂
 - 延长了产品生命周期
 - 产品可追溯性
 - 根据 ASTM E595 进行了释气测试
 - Au 键合线和 NiPdAu 铅涂层
- 共模电压范围：±150V
- 最低 CMRR：在 -55°C 至 +125°C 范围内为 84dB
- DC 规格：
 - 最大增益误差：0.067%
 - 典型增益误差漂移：1.5ppm/°C
 - 典型增益非线性度：0.0005% FSR
- AC 性能：
 - 小信号带宽：500kHz
 - 典型压摆率：5V/μs
- 宽电源电压范围：±2V 至 ±9V

2 应用

- 高压电流检测
- 电芯电压监控
- 电源电流监控
- 电机控制
- 替代隔离电路

3 说明

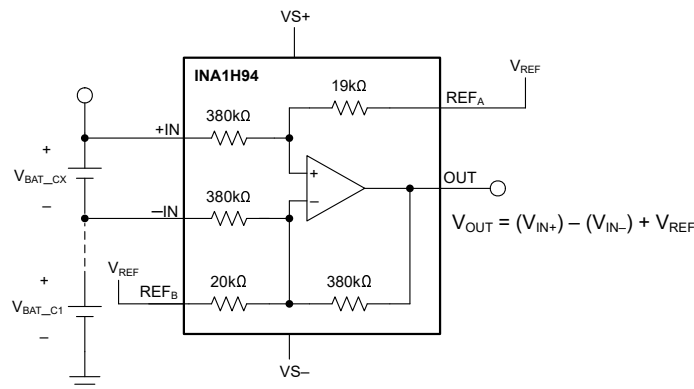
INA1H94-SEP 是一款耐辐射精密单位增益差分放大器，此放大器有一个非常高的输入共模电压范围。INA1H94-SEP 是一款单一、单片器件，此器件包括一个精密运算放大器和一个集成型薄膜电阻器网络。INA1H94-SEP 可在出现高达 ±150V 共模信号时精确测量小差分电压。

在很多无需电流隔离的应用中，INA1H94-SEP 可以取代隔离放大器。INA1H94-SEP 有助于省去昂贵的隔离输入侧电源，以及相关的纹波、噪声和静态电流。INA1H94-SEP 具有出色的 0.0005% 典型非线性度、高共模和 500kHz 带宽，是一种极具吸引力的传感器读出器件。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸
INA1H94-SEP	D (SOIC, 8)	4.90mm × 3.91mm

(1) 有关所有可用封装，请参阅机械、封装和可订购信息。



简化的电池电芯监控应用



内容

1 特性	1	6.4 器件功能模式	15
2 应用	1	7 应用和实施	16
3 说明	1	7.1 应用信息.....	16
4 引脚配置和功能	3	7.2 典型应用.....	16
5 规格	4	7.3 电源相关建议.....	18
5.1 绝对最大额定值.....	4	7.4 布局.....	19
5.2 ESD 等级.....	4	8 器件和文档支持	20
5.3 建议运行条件.....	4	8.1 器件支持.....	20
5.4 热性能信息：INA1H94-SEP.....	5	8.2 接收文档更新通知.....	20
5.5 电气特性：V _S = ±9V.....	6	8.3 支持资源.....	20
5.6 电气特性：V ₊ = 5V 和 V ₋ = 0V.....	7	8.4 商标.....	20
5.7 典型特性.....	8	8.5 静电放电警告.....	20
6 详细说明	13	8.6 术语表.....	20
6.1 概述.....	13	9 修订历史记录	20
6.2 功能方框图.....	13	10 机械、封装和可订购信息	20
6.3 特性说明.....	13		

4 引脚配置和功能

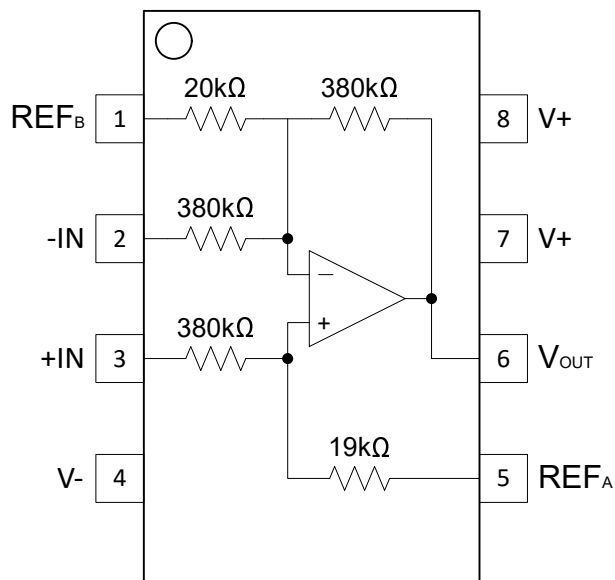


图 4-1. SOIC -8、D 封装、顶视图

表 4-1. 引脚功能

编号		类型	说明
名称	编号		
- IN	2	输入	反相输入
+IN	3	输入	同相输入
REF _A	5	输入	基准输入
REF _B	1	输入	基准输入
V -	4	电源	负电源
V+	7、8	电源	正电源 ^{(1) (2)}
V _{OUT}	6	输出	输出

(1) 在本文档中，(V+) - (V-)被称为 V_S。

(2) 引脚 7 和 8 在器件内部相互短接。将引脚 7、引脚 8 或两者连接到正电源。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
V_S	电源电压, $V_S = (V+) - (V-)$ ⁽³⁾		24	V
	数字输入引脚电压范围 持续	-150	150	V
	信号输入引脚电流		±10	mA
$REF_{A/B}$	基准引脚上的最大电压	$(V-) - 0.3$	$(V+) + 0.3$	V
	输出短路 ⁽²⁾	持续		
T_A	工作温度	-55	150	°C
T_J	结温		150	°C
T_{STG}	存储	-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 接地短路，每个封装对应一个放大器。
- (3) 在短期应力（如瞬态事件）下，电源电压可升高至 24V，而不会造成损坏。将电源电压保持在 18V 或以下，以实现出色的长期可靠性。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±1500	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±1000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_S	单电源	4		18	V
	双电源	±2		±9	
T_A	工作温度范围	-55		125	°C

5.4 热性能信息：INA1H94-SEP

热指标 ⁽¹⁾		INA1H94-SEP	单位
		D (SOIC)	
		8 引脚	
$R_{\theta JA}$	结至环境热阻	112.0	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	50.1	°C/W
$R_{\theta JB}$	结至电路板热阻	59.6	°C/W
ψ_{JT}	结至顶部特征参数	6.2	°C/W
ψ_{JB}	结至电路板特征参数	58.7	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告 [SPRA953](#)。

5.5 电气特性：V_S = ±9V

T_A = 25°C，R_L = 10kΩ 接地，且 V_{CM} = REF_A = REF_B = GND (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
增益						
	初始	V _{OUT} = ±7.5V	1			V/V
	增益误差	V _{OUT} = ±7.5V , T _A = - 55℃ 至 +125℃	±0.025	±0.067		%FSR
	增益	T _A = - 55℃ 至 +125℃	±1.5			ppm/℃
	非线性度		±0.0005			%FSR
失调电压						
V _{OS}	输入失调电压		-4000	700	4000	μV
V _{OS}	输入失调电压	T _A = - 55℃ 至 +125℃	-7500		7500	μV
dV _{OS} /dT	输入失调电压温漂	T _A = - 55℃ 至 +125℃	8			μV/℃
PSRR	电源抑制比	V _S = ±2V 至 ±9V , T _A = - 55℃ 至 +125℃	90	120		dB
输入						
	阻抗	差分	800			kΩ
		共模	200			kΩ
	电压范围	差分	-7.5		7.5	V
		共模	-150		150	V
CMRR	共模抑制比	f = DC , V _{CM} = ±150V , T _A = - 55℃ 至 +125℃	84	100		dB
		f = DC , V _{CM} = ±150V , T _A = - 55℃ 至 +125℃ , TID 暴露后的飞行模型	80	100		
		f = 500Hz , V _{CM} = 49V _{PP}		90		
		f = 1kHz , V _{CM} = 49V _{PP}		90		
输出						
V _O	电压范围		-7.5		7.5	V
I _{SC}	短路范围		±25			mA
C _L	容性负载驱动	无持续振荡	10			nF
输出噪声电压						
e _{NO}	输出级电压噪声	f = 0.01Hz 至 10Hz	20			μV _{PP}
		f = 10kHz	550			nV/√Hz
动态响应						
	小信号带宽		500			kHz
SR	压摆率	V _{OUT} = 15V _{pp} 阶跃	5			V/μs
BW	全功率带宽	V _{OUT} = 8V _{PP}	300			kHz
t _S	趋稳时间	达到 0.01% , V _{OUT} = 7.5V 阶跃	7			μs
电源						
V _S	电压范围		±2		±9	V
I _Q	静态电流	V _{OUT} = 0V	500	810	900	μA
		V _{OUT} = 0V , T _A = - 55℃ 至 +125℃			1100	μA

5.6 电气特性：V+ = 5V 和 V- = 0V

$T_A = +25^{\circ}\text{C}$ ， $R_L = 10\text{k}\Omega$ 连接至 $V_S/2$ ，且 $V_{CM} = \text{REF}_A = \text{REF}_B = 2.5\text{V}$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
增益						
	初始	V _{OUT} = 1.5V 至 3.5V	1			V/V
	增益误差	V _{OUT} = 1.5V 至 3.5V ; T _A = - 55℃ 至 +125℃	±0.025	±0.067		%FSR
	增益	T _A = - 55℃ 至 +125℃	±1.5			ppm/℃
	非线性度		±0.0005			%FSR
失调电压						
V _{OS}	输入失调电压		-4000	700	4000	μV
V _{OS}	输入失调电压	T _A = - 55℃ 至 +125℃	-7500		7500	μV
dV _{OS} /dT	输入失调电压温漂	T _A = - 55℃ 至 +125℃	8			μV/℃
PSRR	电源抑制比	V _S = 4V 至 5V	102			dB
输入						
	阻抗	差分	800			kΩ
		共模	200			kΩ
	电压范围	差分	-1		1	V
		共模	-18		23	V
CMRR	共模抑制比	f = 直流, V ₊ = 2.5V, V ₋ = - 2.5V, V _{CM} = - 20V 至 20V, REF _A = REF _B = 0V, T _A = - 55℃ 至 +125℃	80	100		dB
		f = 500Hz, V _{CM} = 49V _{PP}		100		
		f = 1kHz, V _{CM} = 49V _{PP}		90		
输出						
V _O	电压范围		1.5		3.5	V
I _{SC}	短路范围		±25			mA
C _L	容性负载驱动	无持续振荡	10			nF
输出噪声电压						
e _{NO}	输出级电压噪声	f = 0.01Hz 至 10Hz	20			μV _{PP}
		f = 10kHz	550			nV/ √ Hz
动态响应						
	小信号带宽		500			kHz
SR	压摆率	V _{OUT} = 2V _{PP} 阶跃	5			V/μs
BW	全功率带宽	V _{OUT} = 2V _{PP}	480			kHz
t _S	趋稳时间	至 0.01%, V _{OUT} = 2V _{PP} 阶跃	7			μs
电源						
V _S	电压范围		5			V
I _Q	静态电流		500	810	900	μA
		T _A = - 55℃ 至 +125℃			1100	μA

5.7 典型特性

$T_A = +25^\circ\text{C}$, $R_L = 2\text{k}\Omega$ 接地, $\text{REF}_A = \text{REF}_B = \text{GND}$ 且 $V_S = \pm 9\text{V}$ (除非另有说明)

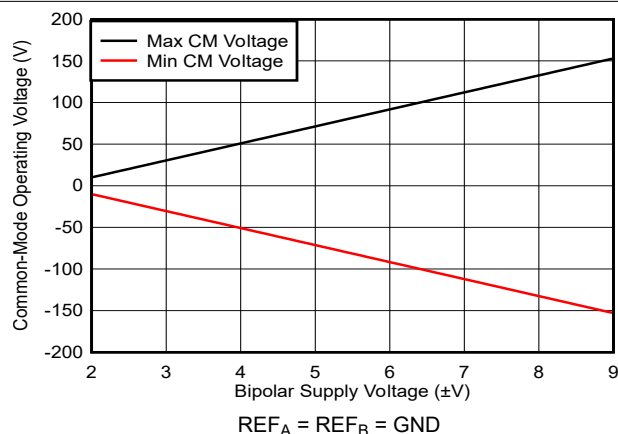


图 5-1. 双极电源下的共模范围

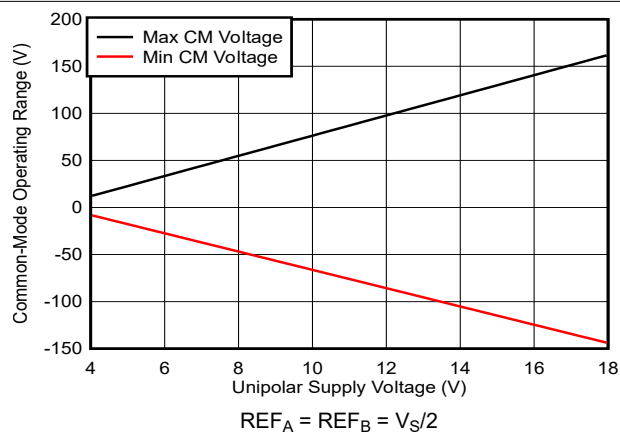


图 5-2. 单极电源下的共模范围

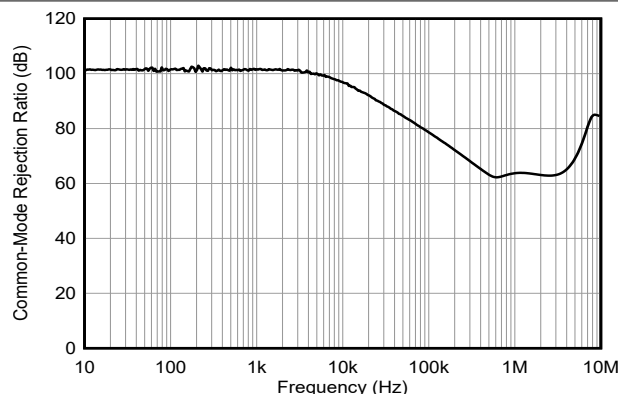


图 5-3. CMRR 与频率间的关系

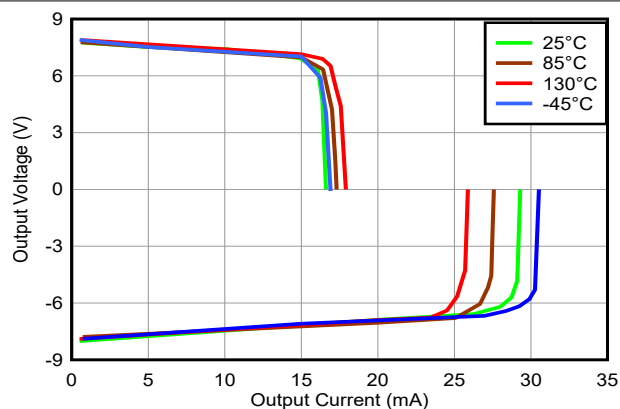


图 5-4. 输出电压与负载电流间的关系

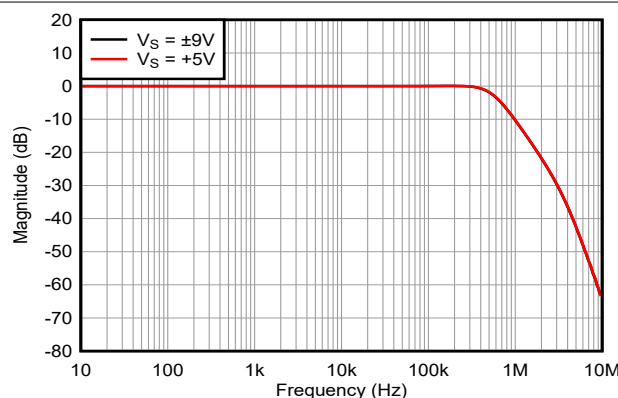


图 5-5. 增益与频率间的关系

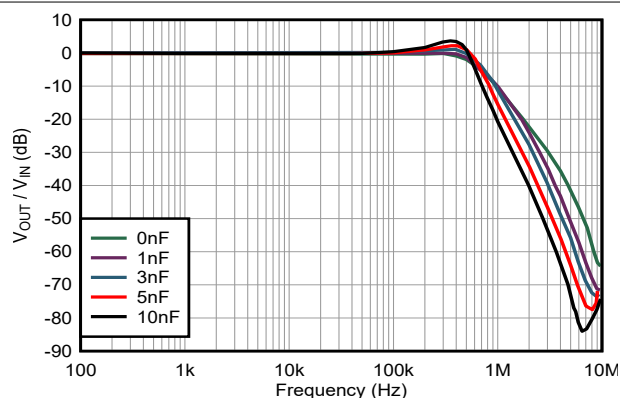


图 5-6. 频率响应与容性负载间的关系

5.7 典型特性 (续)

$T_A = +25^\circ\text{C}$, $R_L = 2\text{k}\Omega$ 接地, $\text{REF}_A = \text{REF}_B = \text{GND}$ 且 $V_S = \pm 9\text{V}$ (除非另有说明)

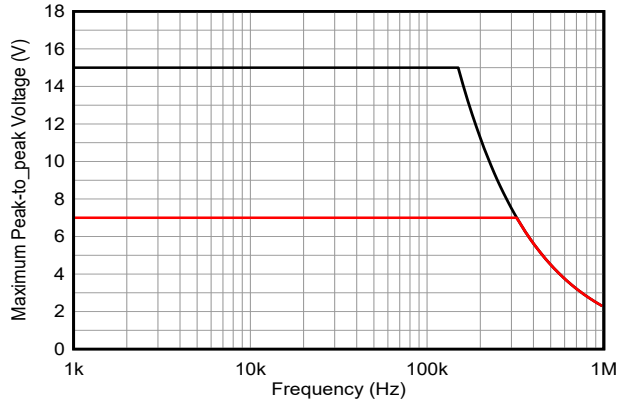


图 5-7. 大信号阶跃响应与频率间的关系

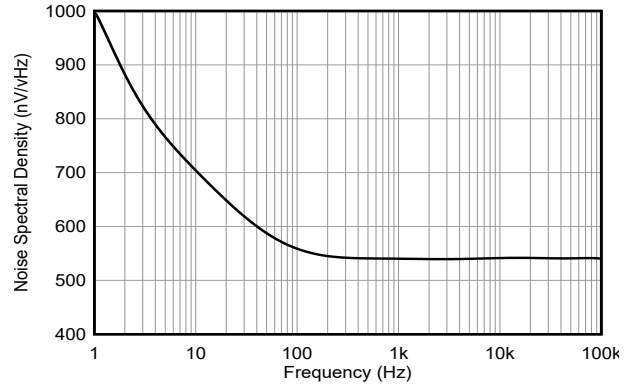


图 5-8. 噪声频谱密度与频率间的关系

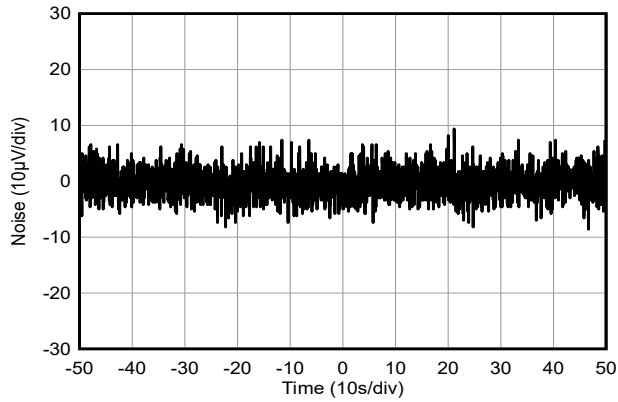


图 5-9. 0.01Hz 至 10Hz 噪声

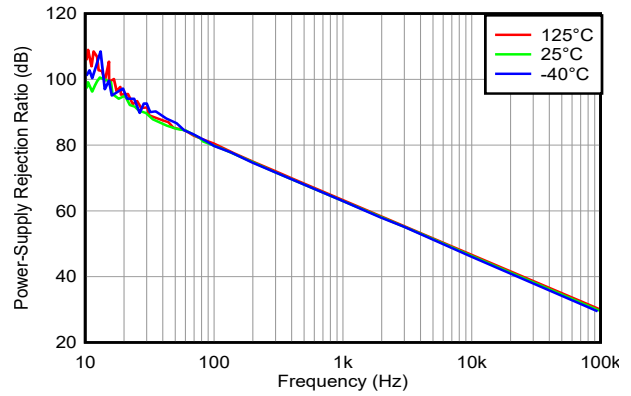


图 5-10. 正 PSRR 与频率间的关系

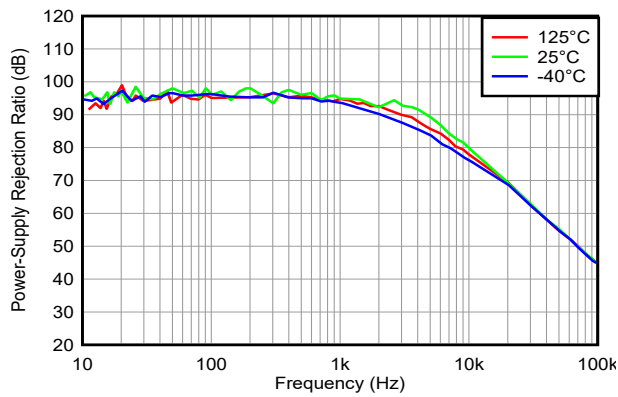


图 5-11. 负 PSRR 与频率间的关系

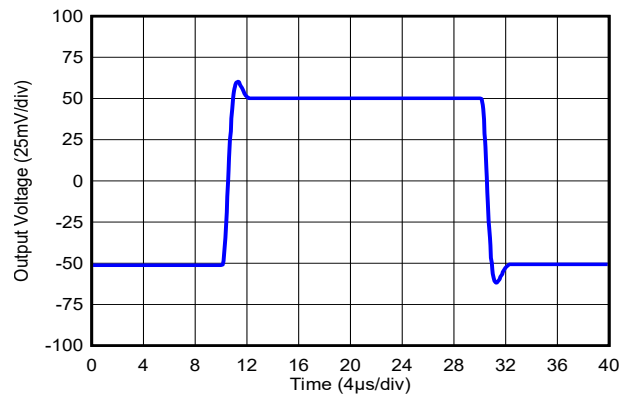


图 5-12. 小信号阶跃响应

5.7 典型特性 (续)

$T_A = +25^\circ\text{C}$, $R_L = 2\text{k}\Omega$ 接地, $\text{REF}_A = \text{REF}_B = \text{GND}$ 且 $V_S = \pm 9\text{V}$ (除非另有说明)

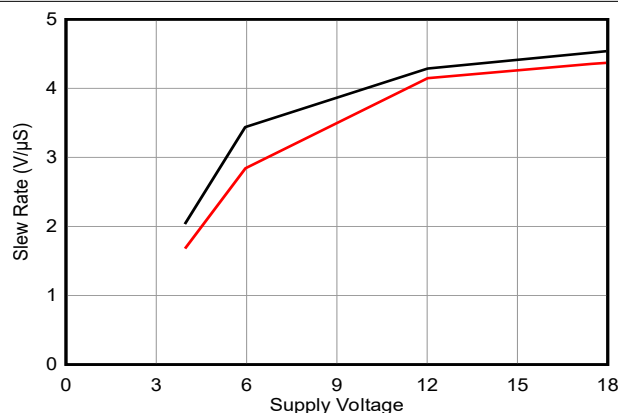


图 5-13. 压摆率与电源电压间的关系

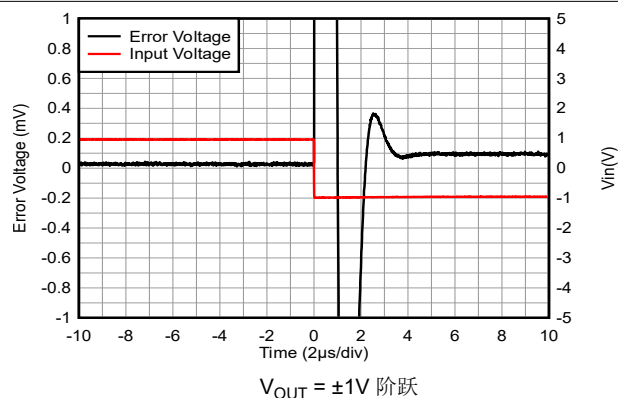


图 5-14. 趋稳时间、下降时间

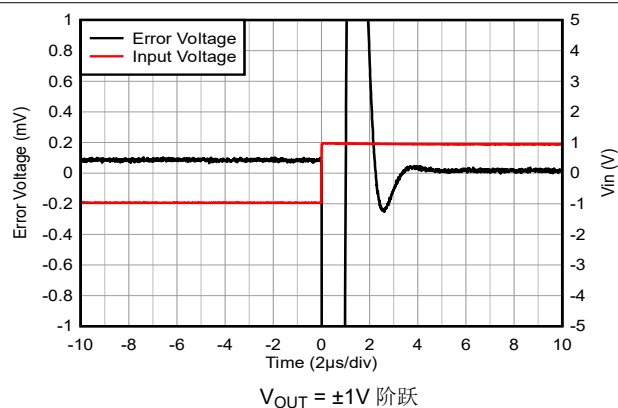
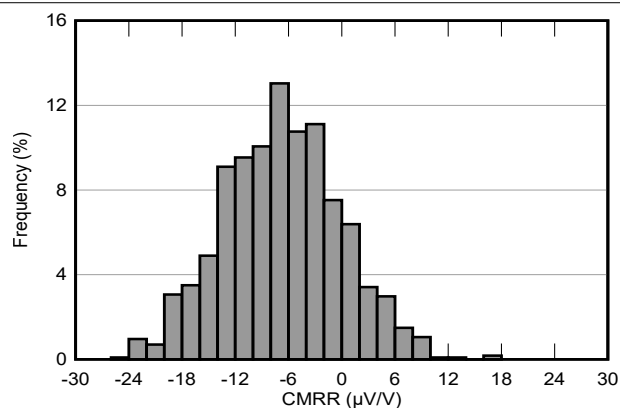
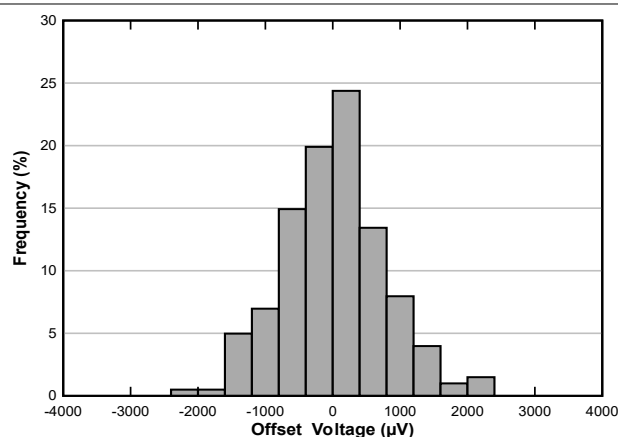


图 5-15. 趋稳时间、上升时间



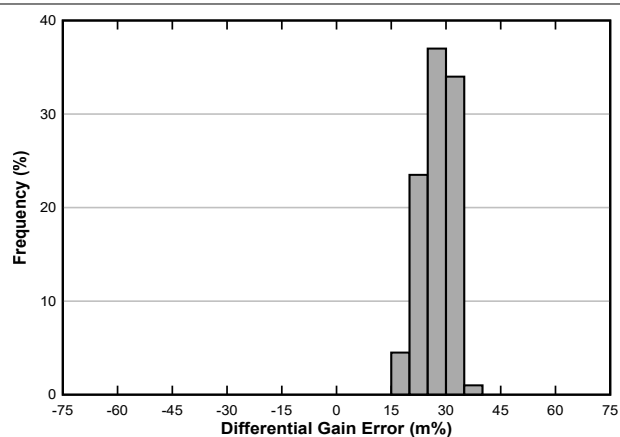
$n = \text{约 } 1200 \text{ 组}, 1.5 \mu\text{V/V}$ 分档间距

图 5-16. 共模抑制比



$n = \text{约 } 200 \text{ 组}, 400 \mu\text{V}$ 分档间距

图 5-17. 失调电压

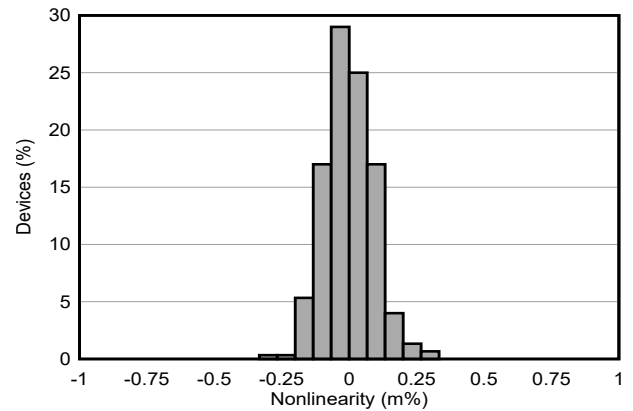
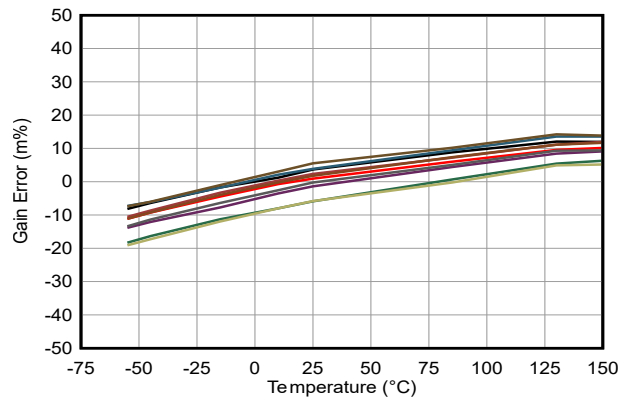
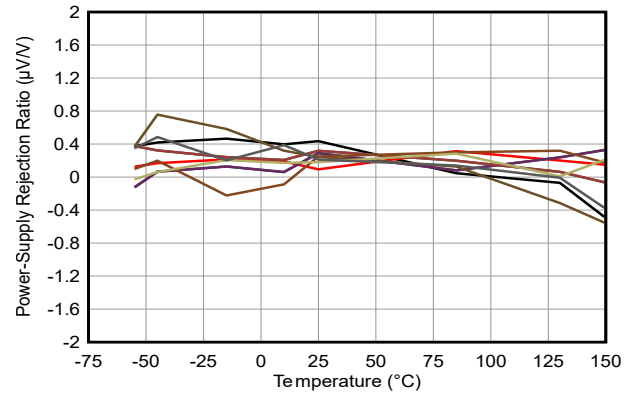
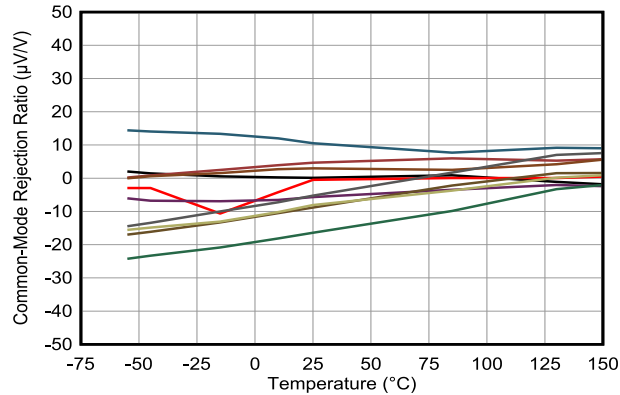
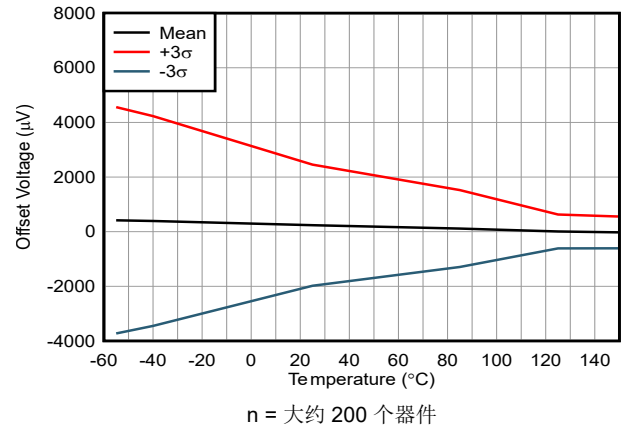
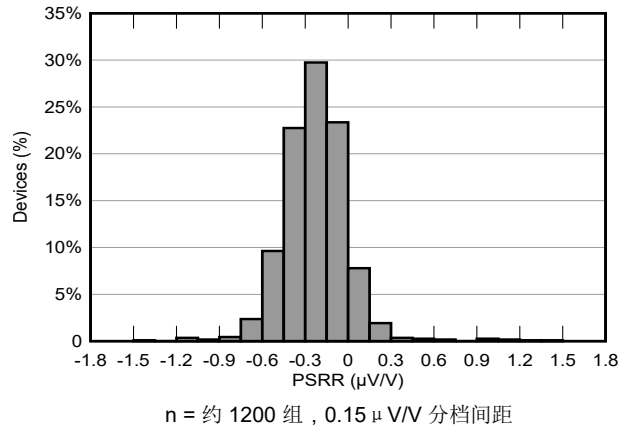


$n = \text{约 } 200 \text{ 组}, 0.005\%$ 分档间距

图 5-18. 差分增益误差

5.7 典型特性 (续)

$T_A = +25^\circ\text{C}$, $R_L = 2\text{k}\Omega$ 接地, $\text{REF}_A = \text{REF}_B = \text{GND}$ 且 $V_S = \pm 9\text{V}$ (除非另有说明)



5.7 典型特性 (续)

$T_A = +25^{\circ}\text{C}$, $R_L = 2\text{k}\Omega$ 接地, $\text{REF}_A = \text{REF}_B = \text{GND}$ 且 $V_S = \pm 9\text{V}$ (除非另有说明)

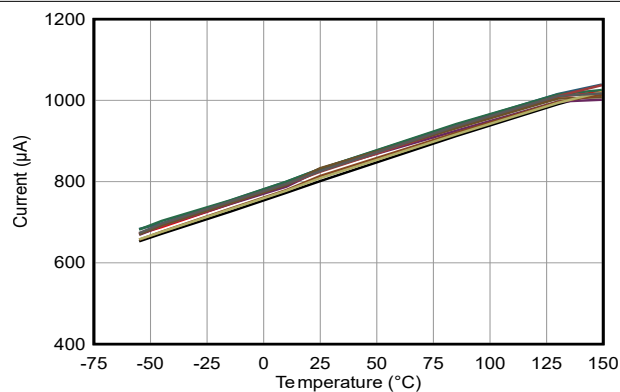


图 5-25. 静态电流与温度间的关系

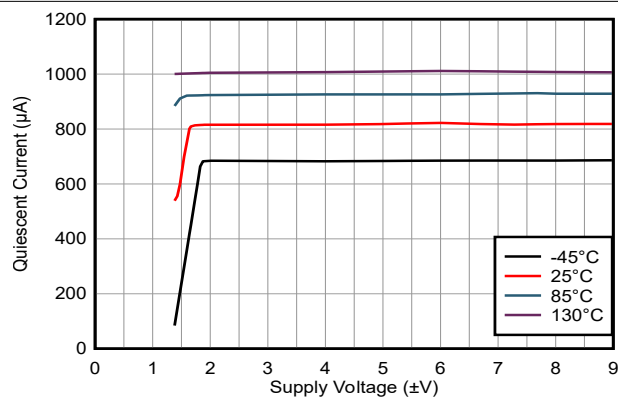


图 5-26. 静态电流与电压间的关系

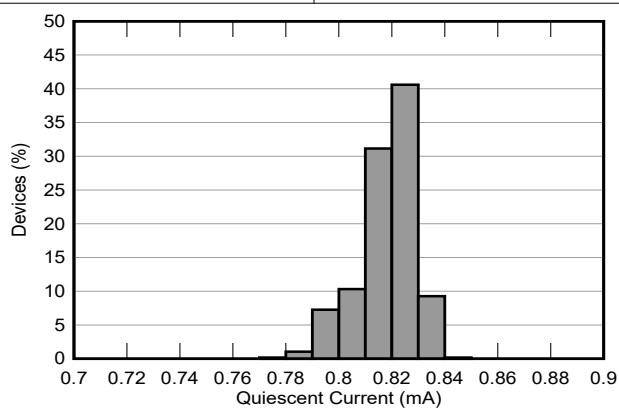


图 5-27. 静态电流直方图

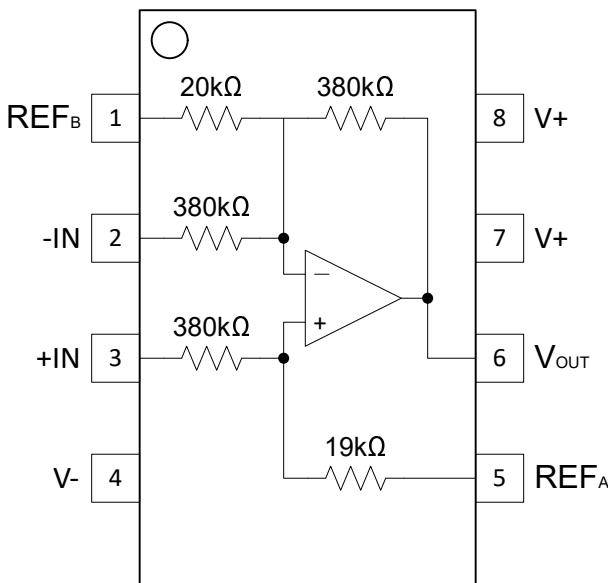
6 详细说明

6.1 概述

INA1H94-SEP 是一款耐辐射、高压、精密单位增益差分放大器。INA1H94-SEP 由一个精密运算放大器和一个集成薄膜电阻器网络组成。与分立式差分放大器设计相比，单片器件的精确修整片上电阻器具有多项优势。INA1H94-SEP 可以在共模信号高达 $\pm 150\text{V}$ 的情况下精确测量小差分电压，同时实现高共模抑制比、高线性度和低增益误差。

INA1H94-SEP 的功能方框图如下一节中所示。

6.2 功能方框图



6.3 特性说明

6.3.1 共模范围

图 6-1 显示了双电源操作所需的基本连接。具有噪声或高阻抗电源线的应用可能需要在靠近器件引脚处放置去耦电容器。输出电压等于 +IN 和 -IN 之间的差分输入电压。共模输入电压被抑制。图 6-2 显示了单电源操作所需的基本连接。

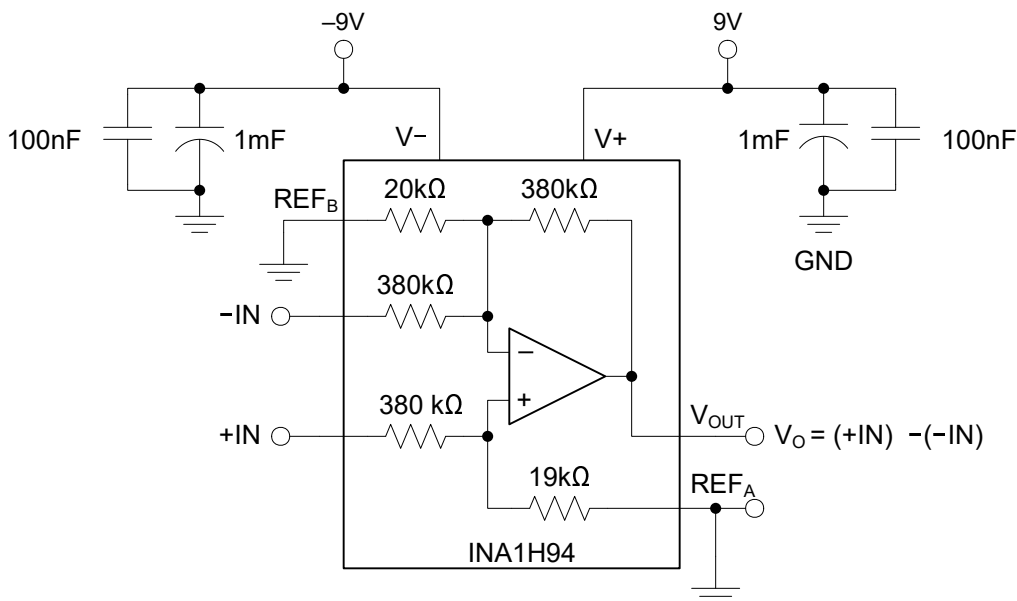


图 6-1. 双电源供电的电源和信号连接

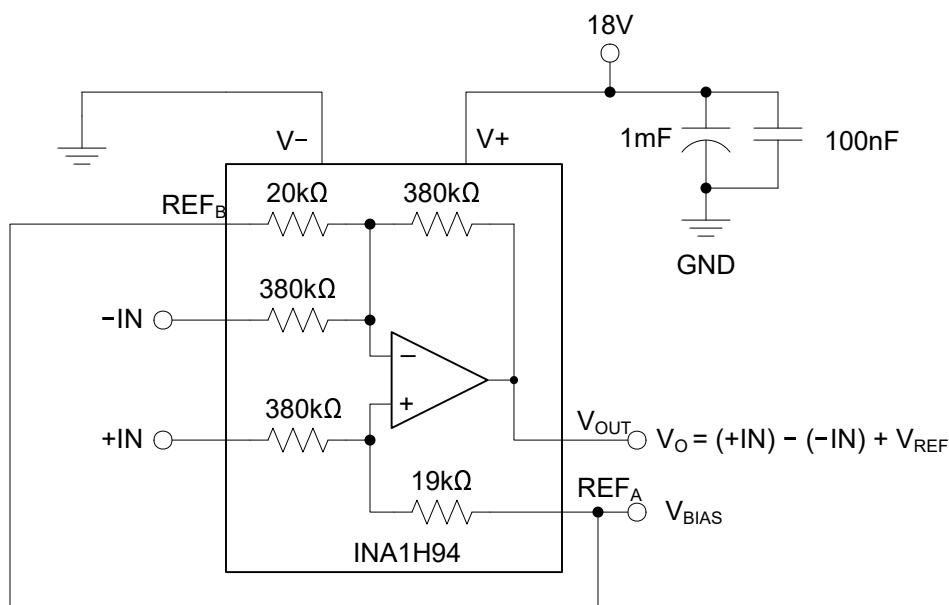


图 6-2. 单电源操作的电源和信号连接

大多数应用将 INA1H94-SEP 用作简单的单位增益差分放大器。方程式 1 显示了传递函数：

$$V_{OUT} = (+IN) - (-IN) \quad (1)$$

然而，某些应用会将电压施加到基准端子 (REF_A 和 REF_B)。方程式 2 显示了完整的传递函数：

$$V_{OUT} = (+IN) - (-IN) + 20 \times REF_A - 19 \times REF_B \quad (2)$$

INA1H94-SEP 的高共模范围是通过使用高精度电阻分压器对输入信号进行分频来实现的。该电阻分压器使正输入和负输入都在内部运算放大器的输入范围内。此输入范围取决于 INA1H94-SEP 的电源电压。

图 5-1 可用于确定特定电源电压的最大共模范围。也可通过确认内部放大器的正输入和负输入都在电源电压的 1.5V 范围内来计算最大共模范围。

如果内部放大器输入端的电压超过电源电压，内部 ESD 二极管开始传导电流。必须将此电流限制在 10mA 以内，以确保不超过器件的绝对最大额定值。

6.4 器件功能模式

INA1H94-SEP 的建议最大电源条件为 $V_S = 18V$ 。这是通过 18V 单端电源或 $\pm 9V$ 双电源实现的。最小电源条件 $V_S = 4V$ 。请参阅图 5-1 和图 5-2 或使用 [INA1H94-SEP 线性操作检查器](#) 检查线性操作，以验证设计是否符合器件的输入共模限制。

INA1H94-SEP 的共模抑制(CMR) 取决于输入电阻器网络，该网络经过激光修整以实现精确的比率匹配。为了保持高 CMR，确保具有驱动两个输入的低源阻抗。与输入引脚 +IN 和 -IN 串联的 75Ω 电阻会将共模抑制比(CMRR) 从 100dB (典型值) 降低至 74dB。与基准引脚串联的电阻也会降低 CMR。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

图 7-1 显示了 INA1H94-SEP 在典型应用上的基本连接。将电源旁路电容器连接到接近器件引脚的位置。为避免将共模信号转换为差分信号，请确保这两条输入路径连接对称，且源阻抗和电容匹配良好。

正输入和负输入的源阻抗必须近乎相等，以维持良好的共模抑制。源阻抗中的 75Ω 失配会将典型器件的共模抑制降低到约 74dB。输入阻抗不匹配也略微影响增益精度。如果源端具有已知的阻抗失配，则使用一个额外的电阻器与一个输入串联，以保持良好的共模抑制。

7.2 典型应用

7.2.1 SAR ADC 12B，8 通道电池电芯电压监测器

图 7-1 中的应用电路显示了电池电芯电压监控系统的原理图。此电路示例旨在支持八节标准锂离子 4.2V 电池。差分放大器用于监测电池组内每个电池电芯的电压电平，从而监测电池的健康状态。

电池监控电路通过使用单位增益差分放大器 INA1H94-SEP 来精确测量每个电池单元的电压，并将共模电压电平转换到 ADC 输入范围来实现其功能。INA1H94-SEP 采用 +12V (VS+) 和 -5V (VS-) 双极电源供电。差分放大器能够适应 33.6V 8 节电池组中每节电池的输入共模电压。

ADC128S12QML-SP 是一款采用 5V 单极电源供电的耐辐射 12 位、8 通道、50kSPS 至 1MSPS 逐次逼近寄存器 (SAR) ADC。INA1H94-SEP 运算放大器可缓冲差动放大器输出，并支持驱动最大采样率高达 500kSPS 的 SAR ADC。

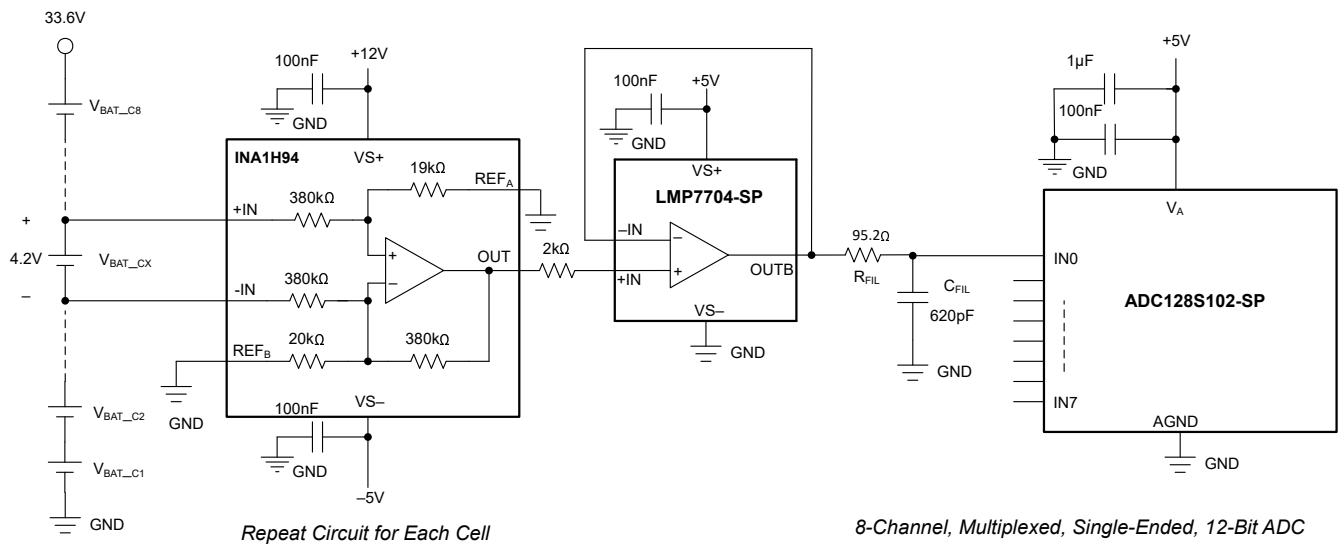


图 7-1. INA1H94-SEP 电池监控电路-双极电源

或者，图 7-2 显示了使用单极 +12V (VS+) 电源供电的电池监控电路。INA1H94-SEP 不支持轨到轨输出摆幅，因此需要增加 +2.5V 基准电压。差分放大器输出摆幅需要至少比负电源 (VS-) 高 1.5V 余量，这需要将 REF_A 和 REF_B 基准输入引脚偏置到 1.5V 以上的电压，以便对输出信号进行电平转换，从而满足差分放大器的输出线性范围。INA 的输出通过容差为 0.05% 的电阻馈送到分压器中，以使信号处于 ADC 的 5V 满量程范围内。

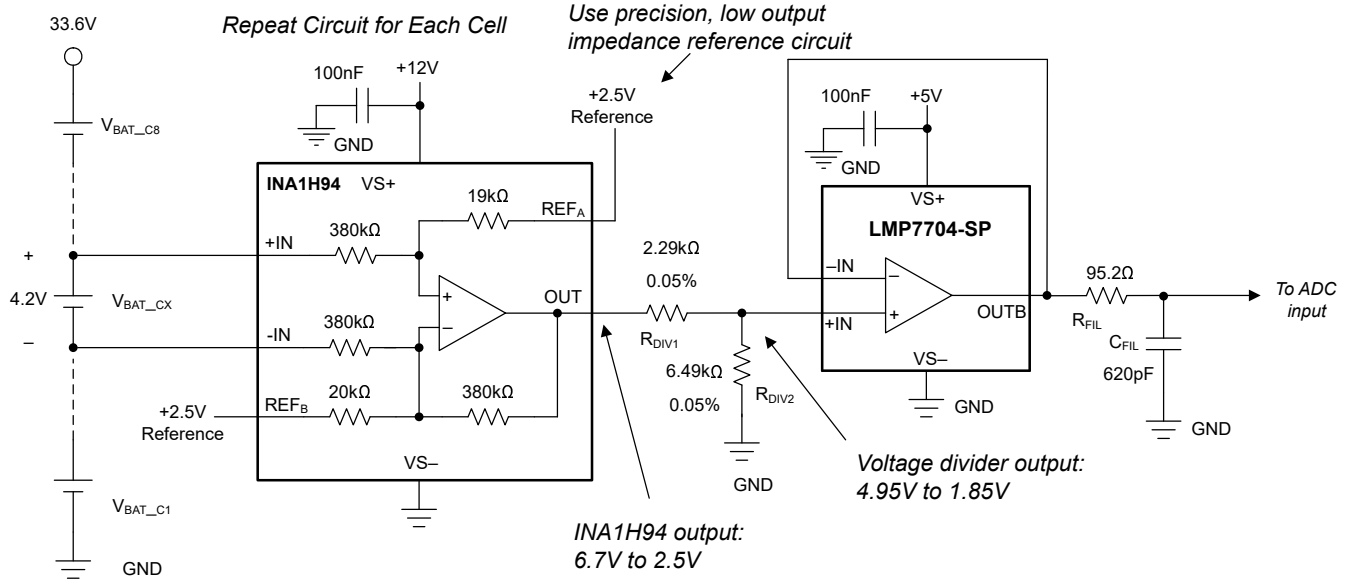


图 7-2. INA1H94-SEP 电池电芯监控电路-单极电源

7.2.1.1 设计要求

表 7-1 列出了所示电路的设计要求。

表 7-1. 设计要求

参数	值
电源电压 (双极电源电路)	VS+ = +12V , VS- = -5V
电源电压 (单极电源电路)	VS+ = +12V , VS- = GND , REF _A = REF _B = +2.5V)
电芯数	8
电池电芯电压	3V 至 4.2V
ADC 满量程	FSR = +5V
支持的最大采样率	500kSPS (ADC 最大采样率为 1MSPS)

7.2.1.2 详细设计过程

- 为 C_{FIL} 选择高等级 C0G (NP0) 电容器，以提高线性并减少建立误差。
- 在使用双极电源的电池监控电路上，使用短的低阻抗连接将 REF_A 和 REF_B 输入基准引脚连接到 GND。
- 在使用单极电源的电池监控电路上，使用精密、低噪声、低输出阻抗基准电路来驱动 REF_A 和 REF_B 输入。
- 对 R_{DIV1} 和 R_{DIV2} 使用精度为 0.05% 的低漂移电阻器，以最大程度地减小分压器上的误差和漂移。电阻值针对 4.2V 电池电芯和 5V 满量程 ADC 进行缩放。
- 放置在 ADC128S102-SP 输入端的 R-C 滤波器可作为电荷反冲滤波器驱动 SAR。滤波器元件的数值取决于数据转换器的采样率、ADC 的采样保持结构以及数据转换器的要求。滤波器组合 (R_{FIL} 和 C_{FIL}) 针对 ADC 采样保持稳定性能进行了调整，同时保持放大器的稳定性。组件值的选择取决于数据转换器的采样率以及 ADC 的采样保持结构。
- 此示例中显示的 R-C 滤波器值可为在 500kSPS 采样率下驱动 ADC128S102-SP 12 位 SAR ADC 的 LMP7704-SP 提供良好的稳定性和稳定性。如果电路已修改，或需要更高的采样率，电路设计人员可根据 ADC 特性和应用需求选择不同的缓冲放大器和 R-C 滤波器值。

7.2.1.3 应用曲线

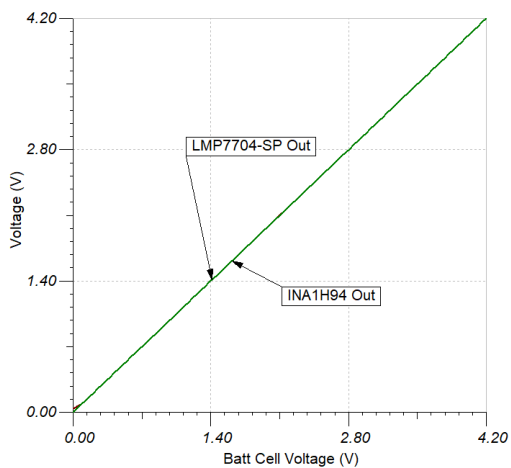


图 7-3. 电池监控器，双极电源-输入与输出电压范围间的关系

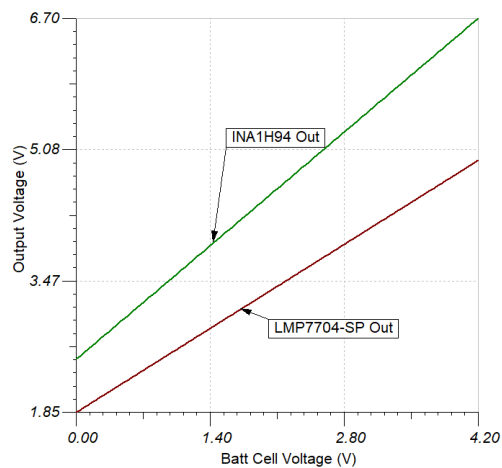


图 7-4. 电池监控器，单极电源输入与输出电压范围间的关系

7.3 电源相关建议

INA1H94-SEP 的标称性能在单电源 4V 至 18V 电源电压和双电源 $\pm 2V$ 至 $\pm 9V$ 电源电压范围内测得。允许的输入共模电压范围随电源电压而变化。对于双电源 $\pm 9V$ ，输入共模范围为 $\pm 150V$ ；使用 12V 单极电源时，共模范围高达 +95V。有关输入共模范围与电源电压的更多信息，请参阅图 5-1 和图 5-2。

7.4 布局

7.4.1 布局指南

采用良好的 PCB 布局规范可改善器件的运行性能，包括：

- 将差分信号布线在一起，以尽可能减少寄生阻抗失配。为避免将共模信号转换为差分信号，请确保这两条输入路径对称，且源阻抗和电容匹配良好。
- 使用接地覆铜来屏蔽输入对。或者，在器件下方使用专用的模拟接地层。为了减少寄生耦合，请让敏感输入布线尽可能远离噪声源和电源连接。如果上述布线无法分离，则让敏感性布线与有噪声布线垂直交叉要远优于选择平行的布线方式。
- 噪声可通过电路的电源传入模拟电路。旁路电容器通过为差分放大器电路提供本地低阻抗电源来减少耦合噪声。
 - 该器件的电源必须具有低噪声和合适的旁路配置。在靠近 $V+$ 和 $V-$ 电源引脚的位置使用低 ESR 陶瓷旁路电容器。避免在电源引脚和旁路电容器之间放置过孔。使用低阻抗短路径将所有接地引脚连接到接地平面。
 - 针对单电源应用， $V+$ 与接地端之间可以接入单个旁路电容器。
- 尽可能减少热结的数量。如果可能，请使用不带通孔的单层进行信号路径布设。
- 与主要热源（高功耗电路）保持足够的距离。如果不可能，请调整器件位置，使热源对差分信号路径高侧和低侧的影响能够均匀匹配。
- 应使布线尽可能短。

7.4.2 布局示例

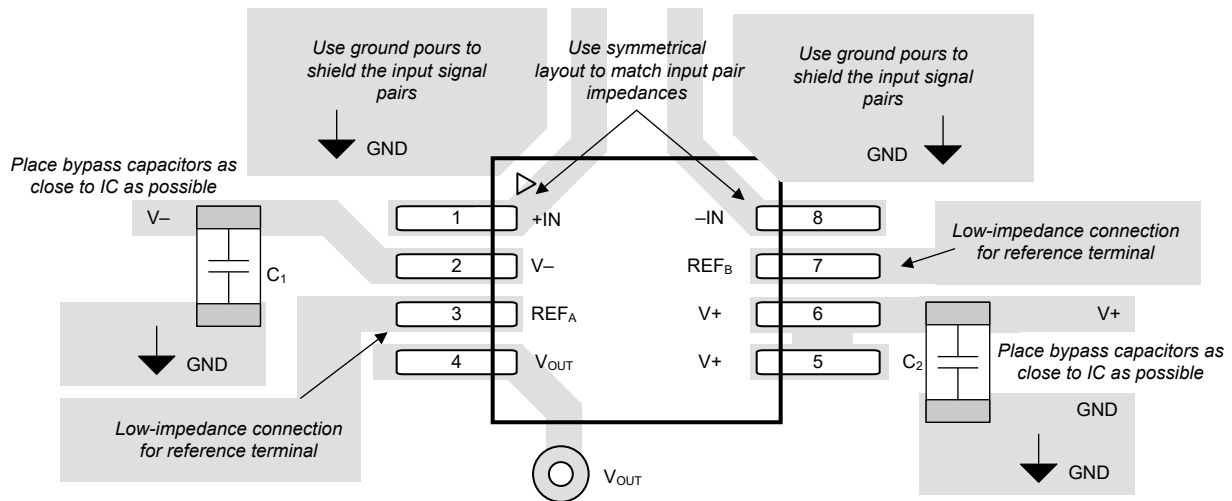


图 7-5. INA1H94-SEP 示例布局

8 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

8.1 器件支持

8.1.1 文档支持

8.1.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [INA1H94-SEP 单粒子效应 \(SEE\) 辐射报告](#)
- 德州仪器 (TI), [INA1H94-SEP 耐辐射、高共模电压差分放大器 TID 报告](#)
- 德州仪器 (TI), [INA1H94-SEP 生产流程与可靠性报告](#)
- 德州仪器 (TI), [INA1H94-SEP 评估模块 EVM 用户指南](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
December 2025	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA1H94DTSEP	Active	Production	SOIC (D) 8	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	149SEP
V62/25652-01XE	Active	Production	SOIC (D) 8	250 SMALL T&R	-	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	149SEP

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF INA1H94-SEP :

- Space : [INA1H94-SP](#)

NOTE: Qualified Version Definitions:

- Space - Radiation tolerant, ceramic packaging and qualified for use in Space-based application



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



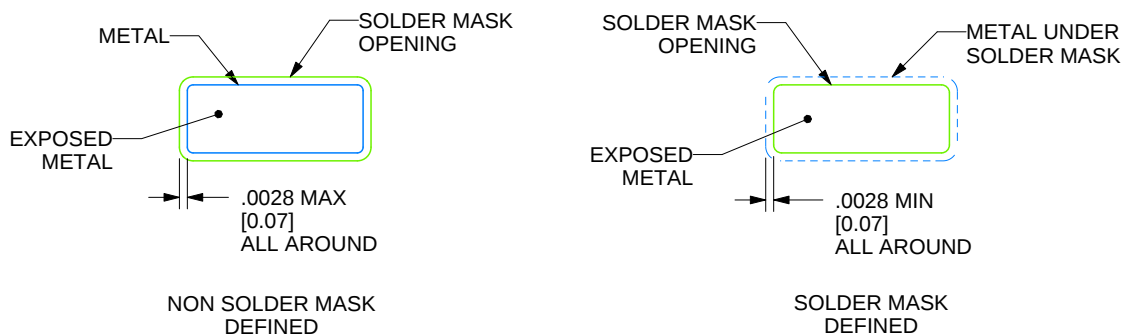
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月