

ISO6163 具有自动使能功能的低功耗、高速六通道数字隔离器

1 特性

- 支持高能效应用要求的业界通用六通道数字隔离器的引脚对引脚低功耗替代品
- 自动启用高速通道以支持双向唤醒，且在待机状态下具有超低静态电流： $V_{CC} = 3.3V$ (85°C) 时每侧的电流 (最大值) 为 $442\mu A$
- 高速数据通道上的数据速率为 50Mbps
- 低速控制通道上具有自动使能功能，数据速率为 4Mbps
- 低传播延迟：3.3V 时为 13.75ns (最大值)
- 稳健可靠的 SiO₂ 隔离栅：
 - 宽温度范围：-40°C 至 125°C
 - 隔离等级高达 5000V_{RMS}
 - 浪涌抗扰度高达 10.4kV
 - CMTI 典型值为 $\pm 50kV/\mu s$
- 电源电压范围：2.5V 至 5.5V
- 2.5V 至 5.5V 电平转换
- 默认输出 *高电平* (ISO6163) 和 *低电平* (ISO6163F) 选项
- 优异的电磁兼容性 (EMC)
 - 系统级 ESD、EFT 和浪涌抗扰性
 - 低辐射
- 宽体 SOIC (DW-16) 封装
- 安全相关认证：
 - DIN EN IEC 60747-17 (VDE 0884-17)
 - UL 1577 组件认证计划
 - IEC 62368-1、IEC 61010-1、IEC 60601-1 和 GB 4943.1 认证

2 应用

- 电器，包括高能效产品
- 电表和电网
- 电源
- 工厂自动化
- 楼宇自动化
- 照明
- 电机驱动器

3 说明

ISO6163 器件是高性能六通道数字隔离器，可提供符合 UL 1577 的高达 5000V_{RMS} 隔离额定值，专为具有此类需求的高能效和成本敏感型应用而设计。这些器件还通过了 VDE、TUV、CSA 和 CQC 认证。

ISO6163 器件经过优化，提供了高速数据通道的低静态电流和双向自动使能，适用于高能效应用，例如电器、电池监测、计量和电网。

这些器件具有低功耗、高电磁抗扰度和低辐射等特性，同时隔离 CMOS 或 LVCMOS 数字 I/O 信号，如：GPIO、SPI (ADC、DAC、其他外设)、UART、RS-485、RS-232 和 CAN。每个通道的逻辑输入和输出缓冲器均由 TI 的专有二氧化硅 (SiO₂) 隔离栅相隔离。

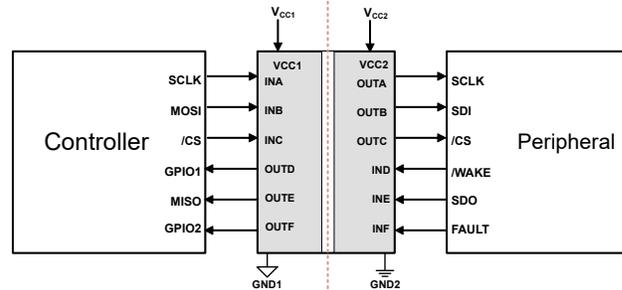
ISO6163 器件具有三个正向通道和三个反向通道。该器件提供两个具有双向自动使能控制功能的低速数据通道。低速控制通道会在需要时自动启用高速通道，或在系统不需要高速数据传输时关闭高速通道 (输出高阻抗) 以进一步降低功耗。如果输入功率或信号出现损失，不带后缀 F 的器件默认输出 *高电平*，带后缀 F 的器件默认输出 *低电平*。

封装信息

| 器件型号 ⁽¹⁾ | 封装 | 封装尺寸 ⁽²⁾ |
|---------------------|---------------|---------------------|
| ISO6163 | DW (SOIC, 16) | 10.30mm × 10.30mm |

(1) 有关更多信息，请参阅节 11。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化原理图



内容

| | | | |
|---|----|--------------------------------|----|
| 1 特性 | 1 | 5.19 典型特性..... | 15 |
| 2 应用 | 1 | 6 参数测量信息 | 20 |
| 3 说明 | 1 | 7 详细说明 | 22 |
| 4 引脚配置和功能 | 3 | 7.1 概述..... | 22 |
| 5 规格 | 4 | 7.2 高速数据通道：A、B、E 和 F..... | 23 |
| 5.1 绝对最大额定值..... | 4 | 7.3 具有自动使能功能的低速控制通道：C 和 D..... | 23 |
| 5.2 ESD 等级..... | 4 | 7.4 器件功能模式..... | 26 |
| 5.3 建议运行条件..... | 5 | 8 应用和实施 | 27 |
| 5.4 热性能信息..... | 5 | 8.1 应用信息..... | 27 |
| 5.5 功率等级..... | 5 | 8.2 典型应用..... | 27 |
| 5.6 绝缘规格..... | 6 | 8.3 电源相关建议..... | 29 |
| 5.7 安全相关认证..... | 7 | 8.4 布局..... | 29 |
| 5.8 安全限值..... | 7 | 9 器件和文档支持 | 32 |
| 5.9 电气特性 - 5V 电源 ($\pm 10\%$)..... | 8 | 9.1 文档支持..... | 32 |
| 5.10 电源电流特性 - 5V 电源 ($\pm 10\%$)..... | 8 | 9.2 接收文档更新通知..... | 32 |
| 5.11 电气特性 - 3.3V 电源 ($\pm 10\%$)..... | 9 | 9.3 支持资源..... | 32 |
| 5.12 电源电流特性 - 3.3V 电源 ($\pm 10\%$)..... | 9 | 9.4 商标..... | 32 |
| 5.13 电气特性 - 2.5V 电源 (最小值)..... | 10 | 9.5 静电放电警告..... | 32 |
| 5.14 电源电流特性 - 2.5V 电源 (最小值)..... | 10 | 9.6 术语表..... | 32 |
| 5.15 开关特性 - 5V 电源 ($\pm 10\%$)..... | 11 | 10 修订历史记录 | 32 |
| 5.16 开关特性 - 3.3V 电源 ($\pm 10\%$)..... | 12 | 11 机械、封装和可订购信息 | 32 |
| 5.17 开关特性 - 2.5V 电源 (最小值)..... | 13 | 11.1 封装选项附录..... | 33 |
| 5.18 绝缘特性曲线..... | 14 | 11.2 卷带包装信息..... | 34 |

4 引脚配置和功能

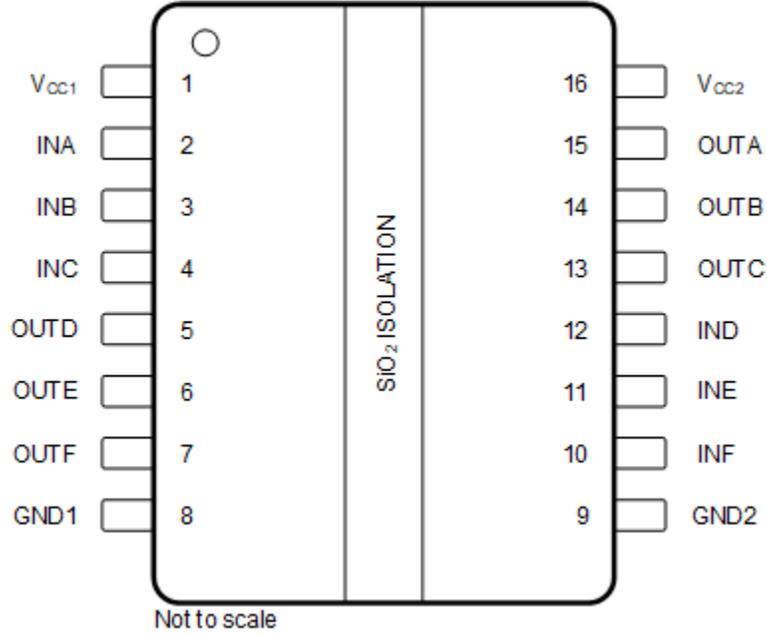


图 4-1. DW 封装，16 引脚宽体 SOIC (顶视图)

表 4-1. 引脚功能

| 引脚 | | 类型 ⁽¹⁾ | 说明 |
|------------------|----|-------------------|--|
| 名称 | 编号 | | |
| V _{CC1} | 1 | P | 电源，侧 1 |
| INA | 2 | I | 高速数字输入，通道 A |
| INB | 3 | I | 高速数字输入，通道 B |
| INC | 4 | I | 具有自动使能功能的低速控制通道，通道 C |
| OUTD | 5 | O | 数字输出，通道 D |
| OUTE | 6 | O | 数字输出，通道 E |
| OUTF | 7 | O | 数字输出，通道 F |
| GND1 | 8 | GND | V _{CC2} 、INA、INB、INC、OUTD、OUTE 和 OUTF 的接地连接 |
| GND2 | 9 | GND | V _{CC2} 、OUTA、OUTB、OUTC、IND、INE 和 INF 的接地连接 |
| INF | 10 | I | 高速数字输入，通道 F |
| INE | 11 | I | 高速数字输入，通道 E |
| IND | 12 | I | 具有自动使能功能的低速控制通道，通道 D |
| OUTC | 13 | O | 数字输出，通道 C |
| OUTB | 14 | O | 数字输出，通道 B |
| OUTA | 15 | O | 数字输出，通道 A |
| V _{CC2} | 16 | P | 电源，侧 2 |

(1) I = 输入，O = 输出，P = 电源，GND = 地

5 规格

5.1 绝对最大额定值

请参阅⁽¹⁾

| | | 最小值 | 最大值 | 单位 |
|---------------------|-------------------------------------|------|---------------------------------------|----|
| 电源电压 ⁽²⁾ | V _{CC1} 至 GND1 | -0.5 | 6 | V |
| | V _{CC2} 至 GND2 | -0.5 | 6 | |
| 输入/输出电压 | IN _x 至 GND _x | -0.5 | 6 | V |
| | OUT _x 至 GND _x | -0.5 | V _{CCx} + 0.5 ⁽³⁾ | |
| 输出电流 | I _o | -15 | 15 | mA |
| 温度 | 工作结温, T _J | | 150 | °C |
| | 贮存温度, T _{stg} | -65 | 150 | °C |

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 差分 I/O 总线电压以外的所有电压值均为相对于本地接地端子 (GND1 或 GND2) 的峰值电压值
- (3) 最大电压不得超过 6V。

5.2 ESD 等级

| | | 值 | 单位 |
|--------------------|------|--|-------|
| V _(ESD) | 静电放电 | 人体放电模型 (HBM), 符合 ANSI/ESDA/ JEDEC JS-001 标准, 所有引脚 ⁽¹⁾ | ±4000 |
| | | 充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾ | ±1000 |

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

| | | 最小值 | 标称值 | 最大值 | 单位 |
|--------------------------|--------------------|-------------------------------------|------|-------------------------------------|------|
| V_{CC1} ⁽¹⁾ | 电源电压, 1 侧 | 2.5 | | 5.5 | V |
| V_{CC2} ⁽¹⁾ | 电源电压, 2 侧 | 2.5 | | 5.5 | V |
| V_{CC} (UVLO+) | 电源电压上升时的 UVLO 阈值 | | | 2.45 | V |
| V_{CC} (UVLO-) | 电源电压下降时的 UVLO 阈值 | 2.09 | | | V |
| V_{hys} (UVLO) | 电源电压 UVLO 迟滞 | | 0.08 | | V |
| V_{IH} | 高电平输入电压 | $0.7 \times V_{CCI}$ ⁽²⁾ | | V_{CCI} ⁽²⁾ | V |
| V_{IL} | 低电平输入电压 | 0 | | $0.3 \times V_{CCI}$ ⁽²⁾ | V |
| I_{OH} | 高电平输出电流 | V_{CCO} ⁽²⁾ = 5V | | -4 | mA |
| | | V_{CCO} ⁽²⁾ = 3.3V | | -4 | mA |
| | | V_{CCO} ⁽²⁾ = 2.5V | | -2 | mA |
| I_{OL} | 低电平输出电流 | V_{CCO} ⁽²⁾ = 5V | | 4 | mA |
| | | V_{CCO} ⁽²⁾ = 3.3V | | 4 | mA |
| | | V_{CCO} ⁽²⁾ = 2.5V | | 2 | mA |
| DR | 通道 A、B、E 和 F 的数据速率 | 0 | | 50 | Mbps |
| | 通道 C 和 D 的数据速率 | 0 | | 4 | |
| T_A | 环境温度 | -40 | 25 | 125 | °C |

(1) V_{CC1} 和 V_{CC2} 可彼此独立设置

(2) V_{CCI} = 输入侧 V_{CC} ; V_{CCO} = 输出侧 V_{CC}

5.4 热性能信息

| 热指标 ⁽¹⁾ | | ISO616x | 单位 |
|----------------------|--------------|-----------|------|
| | | DW (SOIC) | |
| | | 16 引脚 | |
| $R_{\theta JA}$ | 结至环境热阻 | 61.5 | °C/W |
| $R_{\theta JC(top)}$ | 结至外壳 (顶部) 热阻 | 28.9 | °C/W |
| $R_{\theta JB}$ | 结至电路板热阻 | 27.8 | °C/W |
| ψ_{JT} | 结至顶部特征参数 | 9.1 | °C/W |
| ψ_{JB} | 结至电路板特征参数 | 27.3 | °C/W |
| $R_{\theta JC(bot)}$ | 结至外壳 (底部) 热阻 | — | °C/W |

(1) 有关新旧热性能指标的更多信息, 请参阅半导体和 IC 封装热指标应用手册。

5.5 功率等级

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------|-------------------|--|-----|-----|-----|----|
| P_D | 最大功耗 (两侧) | $V_{CC1} = V_{CC2} = 5.5V$, $T_J = 150^\circ C$, $C_L = 15pF$, 输入 25MHz 50% 占空比方波 | | | 120 | mW |
| P_{Dx} | 最大功率耗散 (1 侧或 2 侧) | | | | 60 | mW |

5.6 绝缘规格

| 参数 | | 测试条件 | 值 | 单位 |
|--|----------------------------|--|--------------------|------------------|
| | | | 16-DW | |
| IEC 60664-1 | | | | |
| CLR | 外部间隙 ⁽¹⁾ | 1 侧到 2 侧的空间距离 | >8 | mm |
| CPG | 外部爬电距离 ⁽¹⁾ | 1 侧到 2 侧的封装表面距离 | >8 | mm |
| DTI | 绝缘穿透距离 | 最小内部间隙 | >17 | μm |
| CTI | 相对漏电起痕指数 | IEC 60112 | > 600 | V |
| | 材料组 | 符合 IEC 60664-1 | I | |
| | 过压类别 | 额定市电电压 ≤ 600V _{RMS} | I-IV | |
| | | 额定市电电压 ≤ 1000V _{RMS} | I-III | |
| DIN EN IEC 60747-17 (VDE 0884-17)⁽²⁾ | | | | |
| V _{IOTM} | 最大瞬态隔离电压 | V _{TEST} = V _{IOTM} , t = 60s (鉴定测试) ; V _{TEST} = 1.2 × V _{IOTM} , t = 1s (100% 生产测试) | 7071 | V _{PK} |
| V _{IMP} | 最大脉冲电压 ⁽³⁾ | 在空气中测试, 符合 IEC 62368-1 标准的 1.2/50μs 波形 | 8000 | V _{PK} |
| V _{IOSM} | 最大浪涌隔离电压 ⁽⁴⁾ | V _{IOSM} ≥ 1.3 × V _{IMP} ; 在油中测试 (鉴定测试) , 1.2/50μs 方波, 符合 IEC 62368-1 | 10400 | V _{PK} |
| q _{pd} | 视在电荷 ⁽⁵⁾ | 方法 a, 输入/输出安全测试子组 2 和 3 后, V _{ini} = V _{IOTM} , t _{ini} = 60s ; V _{pd(m)} = 1.2 × V _{IORM} , t _m = 10s | ≤ 5 | pC |
| | | 方法 a, 环境测试子组 1 后, V _{ini} = V _{IOTM} , t _{ini} = 60s , V _{pd(m)} = 1.6 × V _{IORM} , t _m = 10s | ≤ 5 | |
| | | 方法 b : 常规测试 (100% 生产测试) ; V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1s ; V _{pd(m)} = 1.875 × V _{IORM} , t _m = 1s (方法 b1) 或 V _{pd(m)} = V _{ini} , t _m = t _{ini} (方法 b2) | ≤ 5 | |
| C _{IO} | 势垒电容, 输入至输出 ⁽⁶⁾ | V _{IO} = 0.4 × sin (2 π ft), f = 1MHz | ≈2.4 | pF |
| R _{IO} | 隔离电阻, 输入至输出 ⁽⁶⁾ | V _{IO} = 500V, T _A = 25°C | > 10 ¹² | Ω |
| | | V _{IO} = 500V, 100°C ≤ T _A ≤ 125°C | > 10 ¹¹ | |
| | | V _{IO} = 500V, T _S = 150°C | > 10 ⁹ | |
| | 污染等级 | | 2 | |
| | 气候类别 | | 40/125/21 | |
| UL 1577 | | | | |
| V _{ISO} | 可承受的隔离电压 | V _{TEST} = V _{ISO} , t = 60s (鉴定测试) ; V _{TEST} = 1.2 × V _{ISO} , t = 1s (100% 生产测试) | 5000 | V _{RMS} |

- (1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙, 从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下, 印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上插入坡口或肋或同时应用这两项技术可帮助提高这些规格。
- (2) 此耦合器仅适用于安全额定值范围内的安全电气绝缘。应借助合适的保护电路来确保符合安全等级。
- (3) 在空气中进行测试, 以确定封装的浪涌抗扰度。
- (4) 在油中进行测试, 以确定隔离栅的固有浪涌抗扰度。
- (5) 视在电荷是局部放电 (pd) 引起的电气放电。
- (6) 将隔离层每一侧的所有引脚都连在一起, 构成一个双引脚器件。

5.7 安全相关认证

| VDE | CSA | UL | CQC | TUV |
|---|---|-------------------------|--------------------|-----------------------------------|
| 计划根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行认证 | 计划根据 IEC 62368-1、IEC 61010-1 和 IEC 60601 进行认证 | 计划根据 UL 1577 组件认证计划进行认证 | 计划根据 GB4943.1 进行认证 | 计划根据 EN 61010-1 和 EN 62368-1 进行认证 |
| 已计划获得证书 | 已计划获得证书 | 已计划获得证书 | 已计划获得证书 | 已计划获得证书 |

5.8 安全限值

安全限制⁽¹⁾旨在更大幅度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------|--------------|--|-----|-----|------|----|
| DW-16 封装 | | | | | | |
| I _S | 安全输入、输出或电源电流 | R _{θJA} = 61.5°C/W, V _I = 5.5V, T _J = 150°C, T _A = 25°C | | | 369 | mA |
| | | R _{θJA} = 61.5°C/W, V _I = 3.6V, T _J = 150°C, T _A = 25°C | | | 564 | |
| | | R _{θJA} = 61.5°C/W, V _I = 2.75V, T _J = 150°C, T _A = 25°C | | | 739 | |
| P _S | 安全输入、输出或总功率 | R _{θJA} = 61.5°C/W, T _J = 150°C, T _A = 25°C | | | 2032 | mW |
| T _S | 最高安全温度 | | | | 150 | °C |

(1) 最高安全温度 T_S 与器件指定的最大结温 T_J 的值相同。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超出 I_S 和 P_S 的最大限值。这些限值随环境温度 T_A 的变化而变化。

表中的结至空气热阻 R_{θJA} 所属器件安装在引线式表面贴装封装对应的高 K 测试板上。可使用以下公式计算各参数值：

T_J = T_A + R_{θJA} × P, 其中, P 为器件所耗功率。

T_{J(max)} = T_S = T_A + R_{θJA} × P_S, 其中, T_{J(max)} 为允许的最大结温。

P_S = I_S × V_I, 其中, V_I 为最大输入电压。

5.9 电气特性 - 5V 电源 ($\pm 10\%$)

$V_{CC1} = V_{CC2} = 5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------|---|--------------------------------|-------------------------------------|-----|-------------|
| V_{OH} | 高电平输出电压 $I_{OH} = -4mA$; 请参阅图 6-1 | $V_{CCO} - 0.4$ ⁽¹⁾ | | | V |
| V_{OL} | 低电平输出电压 $I_{OL} = 4mA$; 请参阅图 6-1 | | | 0.4 | V |
| $V_{IT+(IN)}$ | 上升输入阈值 | | $0.7 \times V_{CCI}$ ⁽¹⁾ | | V |
| $V_{IT-(IN)}$ | 下降输入阈值 | $0.3 \times V_{CCI}$ | | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | $0.04 \times V_{CCI}$ | | | V |
| I_{IH} | 高电平输入电流 在 INx 处, $V_{IH} = V_{CCI}$ ⁽¹⁾ | | | 10 | μA |
| I_{IL} | 低电平输入电流 在 INx 处, $V_{IL} = 0V$ | -10 | | | μA |
| I_{O_LP} | 低功耗模式输出电流 | | 5 | | nA |
| CMTI | 共模瞬态抗扰度 $V_I = V_{CC}$ 或 $0V$, $V_{CM} = 1200V$; 请参阅图 6-4 | 25 | 50 | | kV/ μs |
| C_i | 输入电容 ⁽²⁾ $V_I = V_{CC} + 0.4 \times \sin(2\pi ft)$, $f = 2MHz$, $V_{CC} = 5V$ | | 1.7 | | pF |

(1) $V_{CCI} =$ 输入侧 V_{CC} ; $V_{CCO} =$ 输出侧 V_{CC}

(2) 输入引脚到同侧大地端的测量结果。

5.10 电源电流特性 - 5V 电源 ($\pm 10\%$)

$V_{CC1} = V_{CC2} = 5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

| 参数 | 测试条件 | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---------------|---------------|-------|-------|----|
| 电源电流 - 待机 (低功耗) ⁽¹⁾ | 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。 $V_I =$ 通道 A、B、E、F 上的 V_{CC1} (默认电平)。 | I_{CC1} | -40°C 至 125°C | 0.375 | 0.478 | mA |
| | | | -40°C 至 85°C | 0.375 | 0.460 | |
| | 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。通道 A、B、E、F 上的 $V_I = 0V$ 。 | I_{CC1} | -40°C 至 125°C | 0.385 | 0.495 | |
| | | | -40°C 至 85°C | 0.385 | 0.475 | |
| | 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。 $V_I =$ 通道 A、B、E、F 上的 V_{CC1} (默认电平)。 | I_{CC2} | -40°C 至 125°C | 0.375 | 0.478 | |
| | | | -40°C 至 85°C | 0.375 | 0.460 | |
| 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。通道 A、B、E、F 上的 $V_I = 0V$ 。 | I_{CC2} | -40°C 至 125°C | 0.385 | 0.495 | | |
| | | -40°C 至 85°C | 0.385 | 0.475 | | |
| 电源电流 - 工作 - 直流信号 ⁽²⁾ | $V_I = V_{CC1}$ 或 $V_I = 0V$ | I_{CC1} | | 1.3 | 1.72 | |
| | | I_{CC2} | | 1.3 | 1.72 | |
| 电源电流 - 工作 - 交流信号 ⁽²⁾ | 所有通道均通过方波时钟输入实现开关; $C_L = 0pF$ | 1Mbps | I_{CC1} | 1.4 | 1.86 | |
| | | | I_{CC2} | 1.4 | 1.86 | |
| | A、B、E 和 F 通道通过方波时钟输入实现开关; C 和 D 通道以 4Mbps 的速率实现开关; $C_L = 0pF$ | 10Mbps | I_{CC1} | 2.3 | 3.01 | |
| | | | I_{CC2} | 2.3 | 3.01 | |
| | | 20Mbps | I_{CC1} | 3.1 | 4.19 | |
| | | | I_{CC2} | 3.1 | 4.19 | |
| | 25Mbps | I_{CC1} | 3.5 | 4.7 | | |
| | | I_{CC2} | 3.5 | 4.7 | | |
| | 50Mbps | I_{CC1} | 5.6 | 7.5 | | |
| | | I_{CC2} | 5.6 | 7.5 | | |

(1) 在待机状态下, 电源电流对 INC 和 IND HIGH 均有效。

(2) 在工作状态下, 电源电流对 INC 或 IND LOW 中的至少一个有效。

5.11 电气特性 - 3.3V 电源 (±10%)

$V_{CC1} = V_{CC2} = 3.3V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------|---------------------|--|--------------------------------|-------------------------------------|-------------|
| V_{OH} | 高电平输出电压 | $I_{OH} = -4mA$; 请参阅图 6-1 | $V_{CCO} - 0.4$ ⁽¹⁾ | | V |
| V_{OL} | 低电平输出电压 | $I_{OL} = 4mA$; 请参阅图 6-1 | | 0.4 | V |
| $V_{IT+(IN)}$ | 上升输入阈值 | | | $0.7 \times V_{CCI}$ ⁽¹⁾ | V |
| $V_{IT-(IN)}$ | 下降输入阈值 | | $0.3 \times V_{CCI}$ | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | | $0.04 \times V_{CCI}$ | | V |
| I_{IH} | 高电平输入电流 | 在 INx 处, $V_{IH} = V_{CCI}$ ⁽¹⁾ | | 10 | μA |
| I_{IL} | 低电平输入电流 | 在 INx 处, $V_{IL} = 0V$ | -10 | | μA |
| I_{O_LP} | 低功耗模式输出电流 | | 3 | | nA |
| CMTI | 共模瞬态抗扰度 | $V_I = V_{CC}$ 或 $0V$, $V_{CM} = 1200V$; 请参阅图 6-4 | 25 | 50 | kV/ μs |
| C_i | 输入电容 ⁽²⁾ | $V_I = V_{CC} + 0.4 \times \sin(2\pi ft)$, $f = 2MHz$, $V_{CC} = 3.3V$ | | 1.7 | pF |

(1) V_{CCI} = 输入侧 V_{CC} ; V_{CCO} = 输出侧 V_{CC}

(2) 输入引脚到同侧大地端的测量结果。

5.12 电源电流特性 - 3.3V 电源 (±10%)

$V_{CC1} = V_{CC2} = 3.3V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

| 参数 | 测试条件 | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---------------|---------------|-------|-------|----|
| 电源电流 - 待机 (低功耗) ⁽¹⁾ | 器件处于待机状态。 V_I = 通道 C 和 D 上的 V_{CC1} (默认电平)。 V_I = 通道 A、B、E、F 上的 V_{CC1} (默认电平)。 | I_{CC1} | -40°C 至 125°C | 0.36 | 0.458 | mA |
| | | | -40°C 至 85°C | 0.36 | 0.442 | |
| | 器件处于待机状态。 V_I = 通道 C 和 D 上的 V_{CC1} (默认电平)。通道 A、B、E、F 上的 $V_I = 0V$ 。 | I_{CC1} | -40°C 至 125°C | 0.366 | 0.465 | |
| | | | -40°C 至 85°C | 0.366 | 0.448 | |
| | 器件处于待机状态。 V_I = 通道 C 和 D 上的 V_{CC1} (默认电平)。 V_I = 通道 A、B、E、F 上的 V_{CC1} (默认电平)。 | I_{CC2} | -40°C 至 125°C | 0.36 | 0.458 | |
| | | | -40°C 至 85°C | 0.36 | 0.442 | |
| 器件处于待机状态。 V_I = 通道 C 和 D 上的 V_{CC1} (默认电平)。通道 A、B、E、F 上的 $V_I = 0V$ 。 | I_{CC2} | -40°C 至 125°C | 0.366 | 0.465 | | |
| | | -40°C 至 85°C | 0.366 | 0.448 | | |
| 电源电流 - 工作 - 直流信号 ⁽²⁾ | $V_I = V_{CC1}$ 或 $V_I = 0V$ | I_{CC1} | | 1.24 | 1.67 | |
| | | I_{CC2} | | 1.24 | 1.67 | |
| 电源电流 - 工作 - 交流信号 ⁽²⁾ | 所有通道均通过方波时钟输入实现开关; $C_L = 0pF$ | 1Mbps | I_{CC1} | 1.31 | 1.77 | |
| | | | I_{CC2} | 1.31 | 1.77 | |
| | A、B、E 和 F 通道通过方波时钟输入实现开关; C 和 D 通道以 4Mbps 的速率实现开关; $C_L = 0pF$ | 10Mbps | I_{CC1} | 2.03 | 2.7 | |
| | | | I_{CC2} | 2.03 | 2.7 | |
| | | 20Mbps | I_{CC1} | 2.75 | 3.64 | |
| | | | I_{CC2} | 2.75 | 3.64 | |
| | 25Mbps | I_{CC1} | 3.06 | 4.06 | | |
| | | I_{CC2} | 3.06 | 4.06 | | |
| | 50Mbps | I_{CC1} | 4.73 | 6.3 | | |
| | | I_{CC2} | 4.73 | 6.3 | | |

(1) 在待机状态下, 电源电流对 INC 和 IND HIGH 均有效。

(2) 在工作状态下, 电源电流对 INC 或 IND LOW 中的至少一个有效。

5.13 电气特性 - 2.5V 电源 (最小值)

$V_{CC1} = V_{CC2} = 2.5V$ 最小值 (在建议运行条件下测得, 除非另有说明)

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------|---------------------|--|--------------------------------|-------------------------------------|-------------|
| V_{OH} | 高电平输出电压 | $I_{OH} = -4mA$; 请参阅图 6-1 | $V_{CCO} - 0.4$ ⁽¹⁾ | | V |
| V_{OL} | 低电平输出电压 | $I_{OL} = 4mA$; 请参阅图 6-1 | | 0.4 | V |
| $V_{IT+(IN)}$ | 上升输入阈值 | | | $0.7 \times V_{CCI}$ ⁽¹⁾ | V |
| $V_{IT-(IN)}$ | 下降输入阈值 | | $0.3 \times V_{CCI}$ | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | | $0.04 \times V_{CCI}$ | | V |
| I_{IH} | 高电平输入电流 | 在 INx 处, $V_{IH} = V_{CCI}$ ⁽¹⁾ | | 10 | μA |
| I_{IL} | 低电平输入电流 | 在 INx 处, $V_{IL} = 0V$ | -10 | | μA |
| I_{O_LP} | 低功耗模式输出电流 | | 2.2 | | nA |
| CMTI | 共模瞬态抗扰度 | $V_I = V_{CC}$ 或 $0V$, $V_{CM} = 1200V$; 请参阅图 6-4 | 25 | 50 | kV/ μs |
| C_i | 输入电容 ⁽²⁾ | $V_I = V_{CC} + 0.4 \times \sin(2\pi ft)$, $f = 2MHz$, $V_{CC} = 2.5V$ | | 1.7 | pF |

(1) $V_{CCI} =$ 输入侧 V_{CC} ; $V_{CCO} =$ 输出侧 V_{CC}

(2) 输入引脚到同侧大地端的测量结果。

5.14 电源电流特性 - 2.5V 电源 (最小值)

$V_{CC1} = V_{CC2} = 2.5V$ 最小值 (在建议运行条件下测得, 除非另有说明)

| 参数 | 测试条件 | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---------------|---------------|-------|-------|----|
| 电源电流 - 待机 (低功耗) ⁽¹⁾ | 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。 $V_I =$ 通道 A、B、E、F 上的 V_{CC1} (默认电平)。 | I_{CC1} | -40°C 至 125°C | 0.35 | 0.448 | mA |
| | | | -40°C 至 85°C | 0.35 | 0.432 | |
| | 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。通道 A、B、E、F 上的 $V_I = 0V$ 。 | I_{CC1} | -40°C 至 125°C | 0.356 | 0.455 | |
| | | | -40°C 至 85°C | 0.356 | 0.438 | |
| | 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。 $V_I =$ 通道 A、B、E、F 上的 V_{CC1} (默认电平)。 | I_{CC2} | -40°C 至 125°C | 0.35 | 0.448 | |
| | | | -40°C 至 85°C | 0.35 | 0.432 | |
| 器件处于待机状态。 $V_I =$ 通道 C 和 D 上的 V_{CC1} (默认电平)。通道 A、B、E、F 上的 $V_I = 0V$ 。 | I_{CC2} | -40°C 至 125°C | 0.356 | 0.455 | | |
| | | -40°C 至 85°C | 0.356 | 0.438 | | |
| 电源电流 - 工作 - 直流信号 ⁽²⁾ | $V_I = V_{CC1}$ 或 $V_I = 0V$ | I_{CC1} | | 1.23 | 1.65 | |
| | | I_{CC2} | | 1.23 | 1.65 | |
| 电源电流 - 工作 - 交流信号 ⁽²⁾ | 所有通道均通过方波时钟输入实现开关; $C_L = 0pF$ | 1Mbps | I_{CC1} | 1.29 | 1.73 | |
| | | | I_{CC2} | 1.29 | 1.73 | |
| | A、B、E 和 F 通道通过方波时钟输入实现开关; C 和 D 通道以 4Mbps 的速率实现开关; $C_L = 0pF$ | 10Mbps | I_{CC1} | 1.9 | 2.5 | |
| | | | I_{CC2} | 1.9 | 2.5 | |
| | 20Mbps | I_{CC1} | 2.53 | 3.28 | | |
| | | I_{CC2} | 2.53 | 3.28 | | |
| | 25Mbps | I_{CC1} | 2.79 | 3.62 | | |
| | | I_{CC2} | 2.79 | 3.62 | | |
| | 50Mbps | I_{CC1} | 4.22 | 5.46 | | |
| | | I_{CC2} | 4.22 | 5.46 | | |

(1) 在待机状态下, 电源电流对 INC 和 IND HIGH 均有效。

(2) 在工作状态下, 电源电流对 INC 或 IND LOW 中的至少一个有效。

5.15 开关特性 - 5V 电源 ($\pm 10\%$)

$V_{CC1} = V_{CC2} = 5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------|---|--|-----|------|------|---------|
| t_{PLH} 、 t_{PHL} | 传播延迟时间 | 通道 A、B、E 和 F。请参阅图 6-1 | | 9 | 12 | ns |
| PWD | 脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $ | | | | 1 | ns |
| t_{PLH} 、 t_{PHL} | 传播延迟时间 | 通道 C 和 D。请参阅图 6-1 | | 9 | 12 | ns |
| PWD | 脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $ | | | | 1 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间 ⁽²⁾ | 通道 A 和 B 或 E 和 F (处于活动模式的连续通道) | | | 1 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间 ⁽³⁾ | | | | 3 | ns |
| t_r | 输出信号上升时间 | 请参阅图 6-1 | | 2.0 | 3.5 | ns |
| t_f | 输出信号下降时间 | | | | 2.0 | 3.5 |
| t_{LP_EN} | 待机状态 (低功耗) 使能延迟时间 | 一旦通道 C 和 D 处于非活动和高电平状态, 转换到待机状态所需的时间。请参阅图 6-2 | 700 | 1000 | 1400 | ms |
| t_{AMS} | 有源采样时间 (t_{LP_EN} 的一部分), C 或 D 变为低电平 | 待机状态使能延迟时间的有源采样抗尖峰脉冲时间。请参阅图 6-2 | 10 | | 28 | μs |
| t_{LPN} | 待机至工作 (低功耗至正常) 转换时间 | | 20 | | 52 | μs |
| $t_{PU_HS_CH}$ | 通道 A、B、E 和 F 上从 UVLO 到有效输出数据的时间 | | | | 120 | μs |
| $t_{PU_LS_CH}$ | 通道 C 和 D 上从 UVLO 到有效输出数据的时间 | | | | 100 | μs |
| t_{DO} | 输入功率损耗的默认输出延时时间 | 如果其余器件信号需要正常模式运行, 则从 V_{CC} 低于 2.2V 时开始测量。请参阅图 6-3 | | | 13.5 | μs |
| TIE | 时间间隔误差 | 通道 A、B、E 和 F。50Mbps 时的 PRBS 数据为 $2^{16} - 1$ | | 0.08 | 2 | ns |
| | | 通道 C 和 D。4Mbps 时的 PRBS 数据为 $2^{16} - 1$ | | 0.12 | 2 | ns |
| $t_{JIT(RJ)}$ | 随机抖动 | | | | 1 | ns |

(1) 也称为脉冲偏斜。

(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜: 所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。

(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度: 在相同电源电压、温度、输入信号和负载下工作, 同时在相同方向上开关。

5.16 开关特性 - 3.3V 电源 ($\pm 10\%$)

$V_{CC1} = V_{CC2} = 3.3V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------|---|--|-----|------|-------|---------|
| t_{PLH} 、 t_{PHL} | 传播延迟时间 | 通道 A、B、E 和 F。请参阅图 6-1 | | 9.6 | 13.75 | ns |
| PWD | 脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $ | | | | 1 | ns |
| t_{PLH} 、 t_{PHL} | 传播延迟时间 | 通道 C 和 D。请参阅图 6-1 | | 9.6 | 13.75 | ns |
| PWD | 脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $ | | | | 1 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间 ⁽²⁾ | 通道 A 和 B 或 E 和 F (处于活动模式的连续通道) | | | 1 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间 ⁽³⁾ | | | | 5 | ns |
| t_r | 输出信号上升时间 | 请参阅图 6-1 | | 2.1 | 3.5 | ns |
| t_f | 输出信号下降时间 | | | | 2.1 | 3.5 |
| t_{LP_EN} | 待机状态 (低功耗) 使能延迟时间 | 一旦通道 C 和 D 处于非活动和高电平状态, 转换到待机状态所需的时间。请参阅图 6-2 | 700 | 1000 | 1400 | ms |
| t_{AMS} | 有源采样时间 (t_{LP_EN} 的一部分), C 或 D 变为低电平 | 待机状态使能延迟时间的有源采样抗尖峰脉冲时间。请参阅图 6-2 | 10 | | 28 | μs |
| t_{LPN} | 待机至工作 (低功耗至正常) 转换时间 | | 20 | | 52 | μs |
| $t_{PU_HS_CH}$ | 通道 A、B、E 和 F 上从 UVLO 到有效输出数据的时间 | | | | 120 | μs |
| $t_{PU_LS_CH}$ | 通道 C 和 D 上从 UVLO 到有效输出数据的时间 | | | | 100 | μs |
| t_{DO} | 输入功率损耗的默认输出延时时间 | 如果其余器件信号需要正常模式运行, 则从 V_{CC} 低于 2.2V 时开始测量。请参阅图 6-3 | | | 13.5 | μs |
| TIE | 时间间隔误差 | 通道 A、B、E 和 F。50Mbps 时的 PRBS 数据为 $2^{16} - 1$ | | 0.06 | 2 | ns |
| | | 通道 C 和 D。4Mbps 时的 PRBS 数据为 $2^{16} - 1$ | | 0.12 | 2 | ns |
| $t_{JIT(RJ)}$ | 随机抖动 | | | | 1 | ns |

(1) 也称为脉冲偏斜。

(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜: 所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。

(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度: 在相同电源电压、温度、输入信号和负载下工作, 同时在相同方向上开关。

5.17 开关特性 - 2.5V 电源 (最小值)

$V_{CC1} = V_{CC2} = 2.5V$ 最小值 (在建议运行条件下测得, 除非另有说明)

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------|---|--|-----|------|------|---------|
| t_{PLH} 、 t_{PHL} | 传播延迟时间 | 通道 A、B、E 和 F。请参阅图 6-1 | | 11 | 17 | ns |
| PWD | 脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $ | | | | 1.2 | ns |
| t_{PLH} 、 t_{PHL} | 传播延迟时间 | 通道 C 和 D。请参阅图 6-1 | | 11 | 17 | ns |
| PWD | 脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $ | | | | 1.2 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间 ⁽²⁾ | 通道 A 和 B 或 E 和 F (处于活动模式的连续通道) | | | 1 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间 ⁽³⁾ | | | | 5 | ns |
| t_r | 输出信号上升时间 | 请参阅图 6-1 | | 2.2 | 4.1 | ns |
| t_f | 输出信号下降时间 | | | | 2.2 | 4.1 |
| t_{LP_EN} | 待机状态 (低功耗) 使能延迟时间 | 一旦通道 C 和 D 处于非活动和高电平状态, 转换到待机状态所需的时间。请参阅图 6-2 | 700 | 1000 | 1400 | ms |
| t_{AMS} | 有源采样时间 (t_{LP_EN} 的一部分), C 或 D 变为低电平 | 待机状态使能延迟时间的有源采样抗尖峰脉冲时间。请参阅图 6-2 | 10 | | 28 | μ s |
| t_{LPN} | 待机至工作 (低功耗至正常) 转换时间 | | 20 | | 52 | μ s |
| $t_{PU_HS_CH}$ | 通道 A、B、E 和 F 上从 UVLO 到有效输出数据的时间 | | | | 120 | μ s |
| $t_{PU_LS_CH}$ | 通道 C 和 D 上从 UVLO 到有效输出数据的时间 | | | | 100 | μ s |
| t_{DO} | 输入功率损耗的默认输出延时时间 | 如果其余器件信号需要正常模式运行, 则从 V_{CC} 低于 2.2V 时开始测量。请参阅图 6-3 | | | 13.5 | μ s |
| TIE | 时间间隔误差 | 通道 A、B、E 和 F。50Mbps 时的 PRBS 数据为 $2^{16} - 1$ | | 0.06 | 2 | ns |
| | | 通道 C 和 D。4Mbps 时的 PRBS 数据为 $2^{16} - 1$ | | 0.13 | 2 | ns |
| $t_{JIT(RJ)}$ | 随机抖动 | | | | 1 | ns |

(1) 也称为脉冲偏斜。

(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜: 所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。

(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度: 在相同电源电压、温度、输入信号和负载下工作, 同时在相同方向上开关。

5.18 绝缘特性曲线

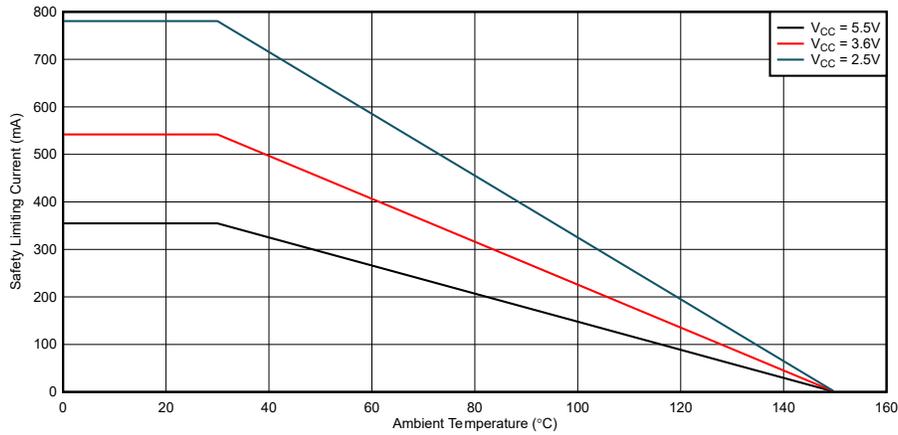


图 5-1. DW-16 封装安全限制电流 (mA) 的热降额曲线

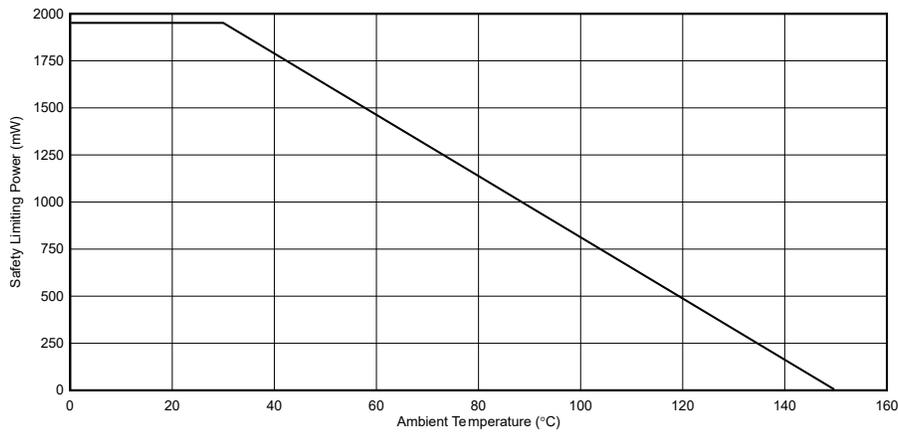


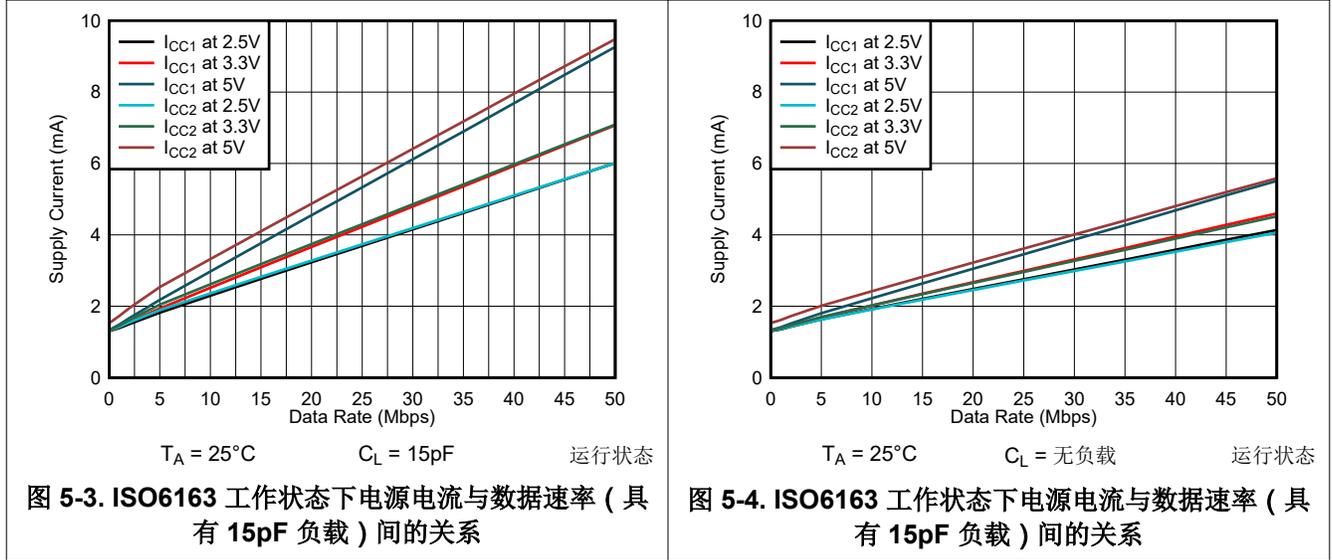
图 5-2. DW-16 封装安全限制功率 (mW) 的热降额曲线

ADVANCE INFORMATION

5.19 典型特性

5.19.1 典型特性：电源电流工作状态

通过将第一个低速控制通道保持为低电平来强制进入工作状态，按照图表扫描高速数据和第二个低速控制通道数据速率。一旦数据速率达到 4Mbps，第二个低速控制通道的数据速率将保持在 4Mbps，因为高速数据通道将继续上升到 50Mbps。



5.19.2 典型特性：高速通道 (工作状态)

ADVANCE INFORMATION

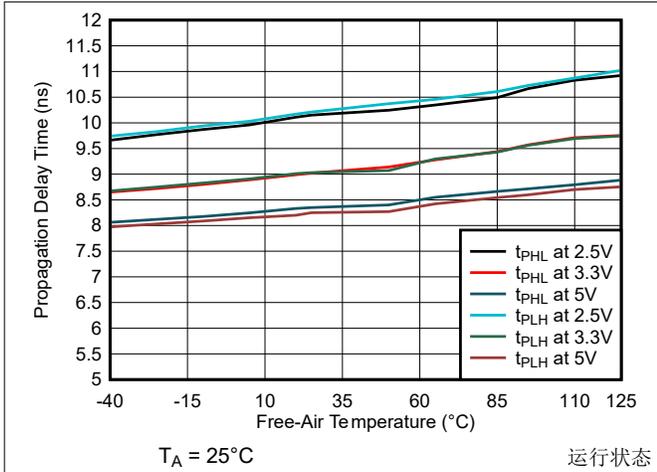


图 5-5. ISO6163 高速通道的传播延迟时间与自然通风温度间的关系

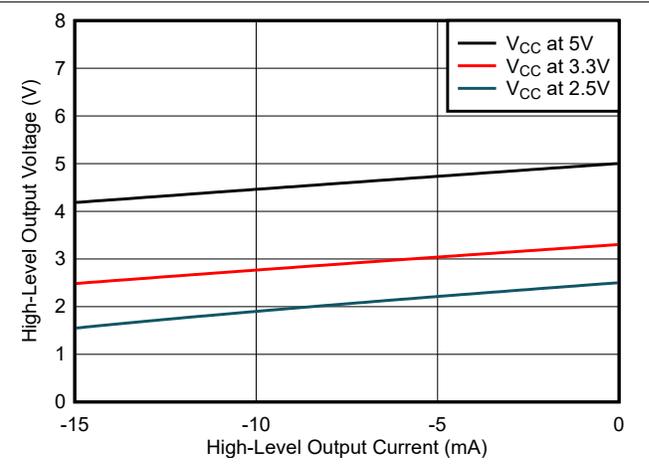


图 5-6. ISO6163 高速通道的高电平输出电压与高电平输出电流间的关系

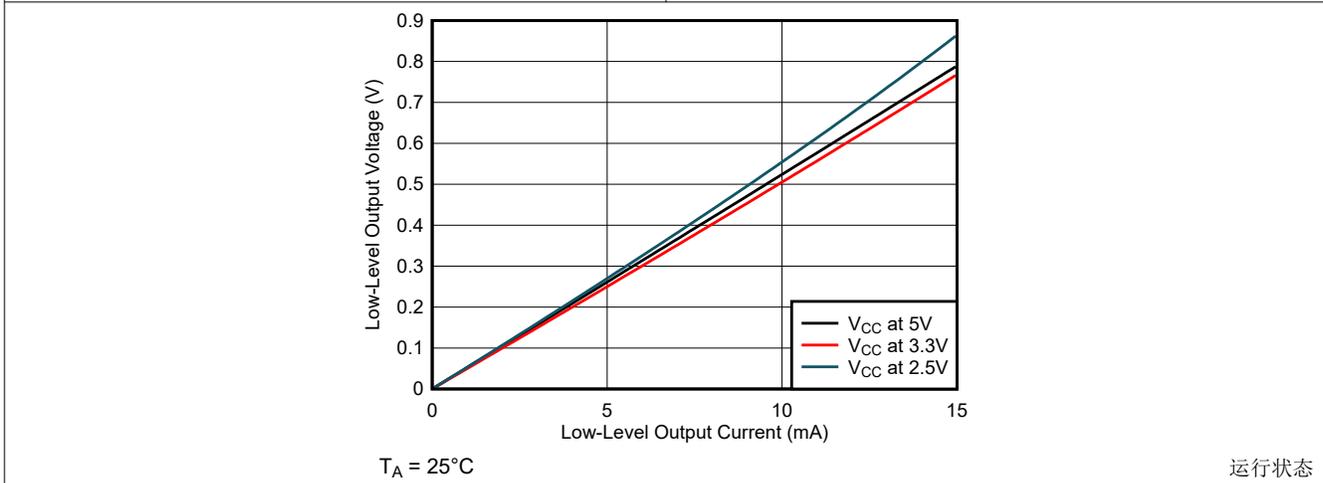


图 5-7. ISO6163 高速通道的低电平输出电压与低电平输出电流间的关系

5.19.3 典型特性：电源电流待机状态

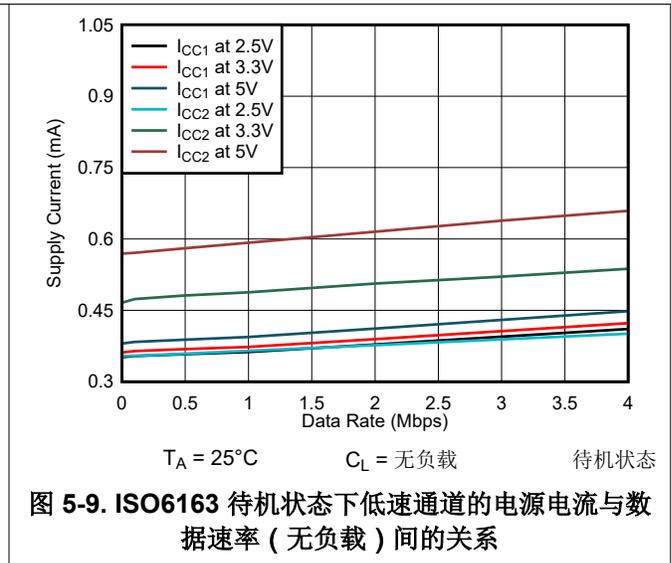
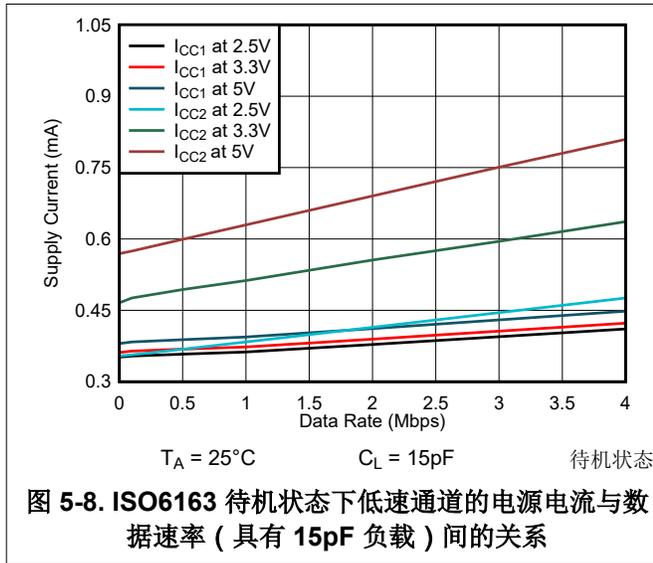
待机状态保持期间，一个低速控制通道保持高电平，而另一个通道被扫描。选择扫描的数据速率是为了避免低电平持续时间长于将器件转换为工作状态所需的 t_{AMS} 。

备注

在器件待机状态下，高速通道将关闭（高阻抗）。

备注

对于在低速控制通道上具有直流信号的 I_{CC1} 和 I_{CC2} ，请参阅提供给隔离器两侧的电源电压 V_{CC1} 和 V_{CC2} 的“电源特性”表。



5.19.4 典型特性：低速控制通道 (工作状态和待机状态)

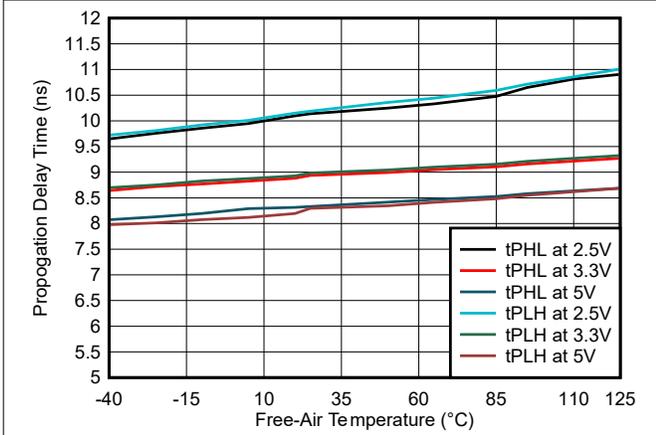


图 5-10. ISO6163 低速控制通道上传播延迟时间与自然通风温度间的关系

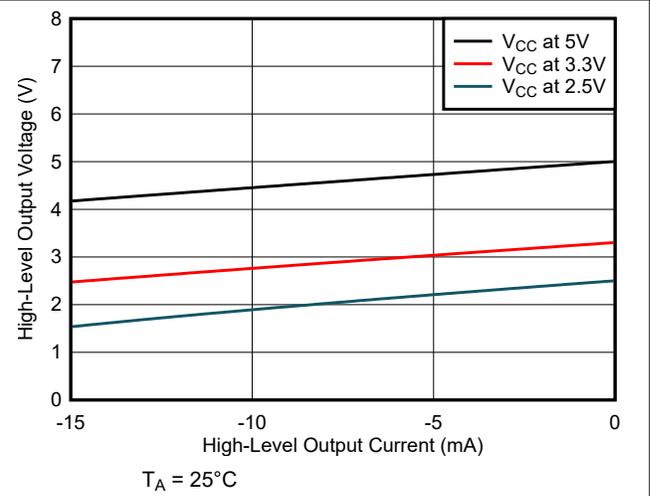


图 5-11. ISO6163 低速控制通道上高电平输出电压与高电平输出电流间的关系
T_A = 25°C

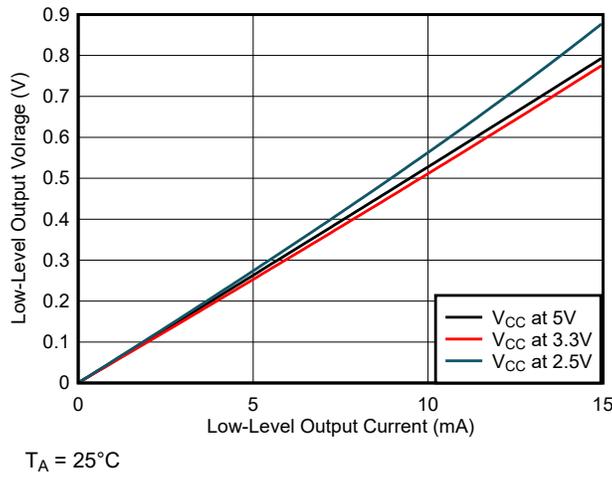
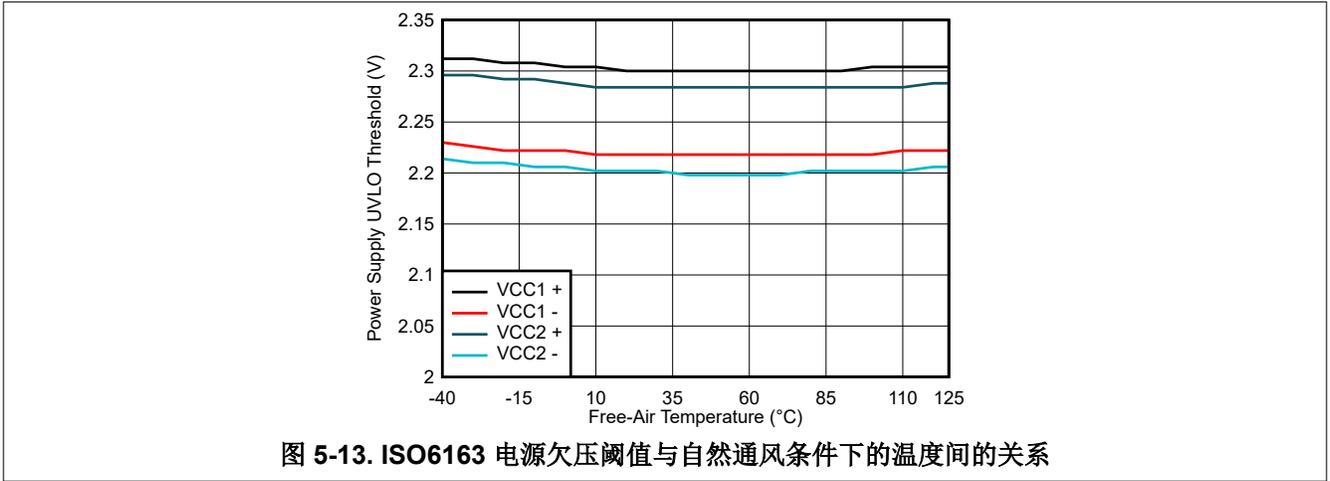
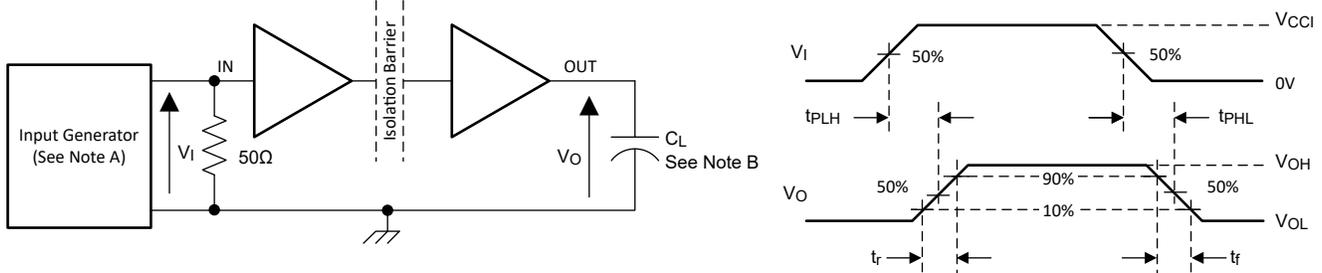


图 5-12. ISO6163 低速控制通道上低电平输出电压与低电平输出电流间的关系
T_A = 25°C

5.19.5 典型特性：欠压阈值

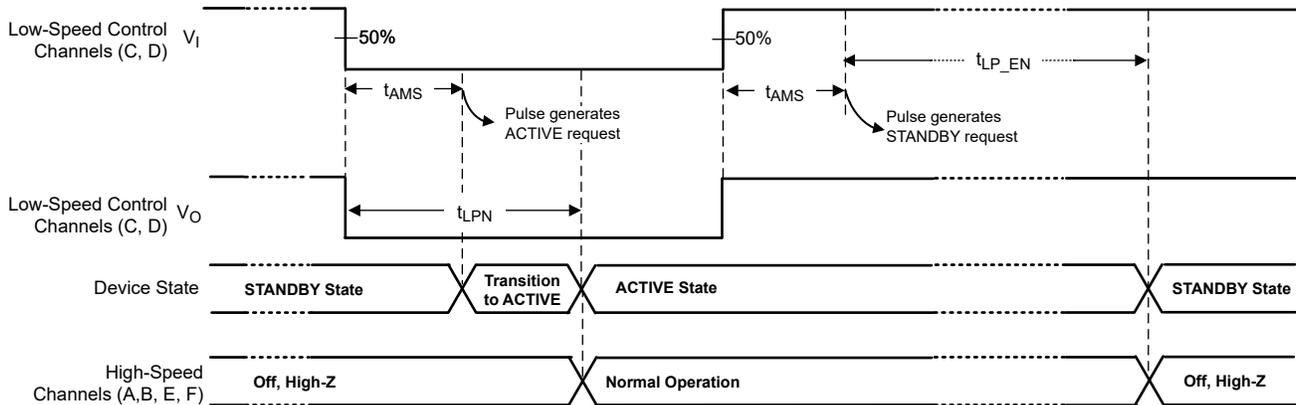
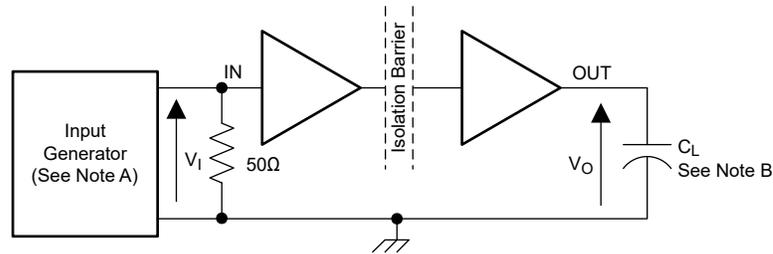


6 参数测量信息



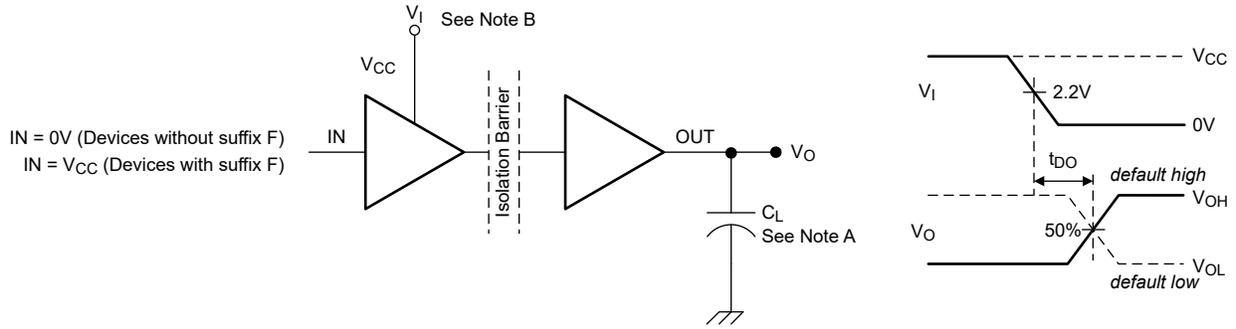
- A. 输入脉冲由具有以下特性的发生器提供：PRR \leq 50kHz，50% 占空比， $t_r \leq 3\text{ns}$ ， $t_f \leq 3\text{ns}$ ， $Z_O = 50\Omega$ 。输入端需要 50Ω 电阻器来端接输入发生器信号。实际应用中并不需要 50Ω 电阻器。
- B. $C_L = 15\text{pF}$ 并包含 $\pm 20\%$ 范围内的仪表和设备电容。

图 6-1. 开关特性测试电路和电压波形



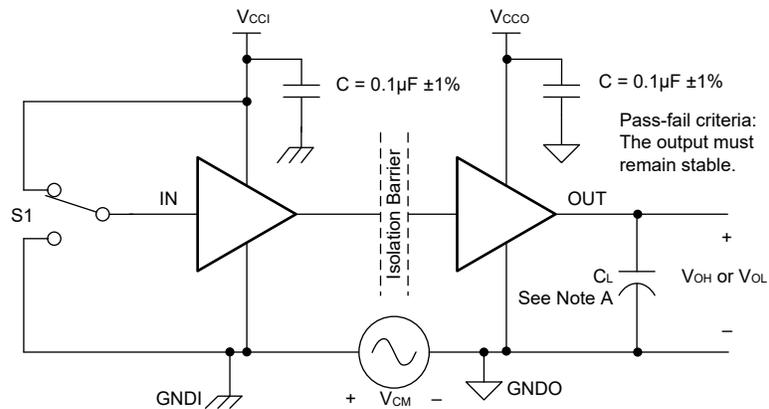
- A. 提供输入脉冲的发生器具有以下特性： $t_r \leq 3\text{ns}$ ， $t_f \leq 3\text{ns}$ ， $Z_O = 50\Omega$ 。输入端需要 50Ω 电阻器来端接输入发生器信号。实际应用中并不需要 50Ω 电阻器。
- B. $C_L = 15\text{pF}$ 并包含 $\pm 20\%$ 范围内的仪表和设备电容。
- C. 未测试的低速控制通道具有高输入。

图 6-2. 低速控制通道自动启用时间测试电路和波形



- A. $C_L = 15\text{pF}$ 并包含 $\pm 20\%$ 范围内的仪表和设备电容。
B. 电源电压斜升速率 = 10mV/ns

图 6-3. 默认输出延时时间测试电路和电压波形



- A. $C_L = 15\text{pF}$ 并包含 $\pm 20\%$ 范围内的仪表和设备电容。

图 6-4. 共模瞬态抗扰度测试电路

7 详细说明

7.1 概述

ISO6163 系列器件通过基于二氧化硅的隔离栅传输数字数据。

器件的数字输入信号 (IN) 由发送器采样，并且发送器在每个数据沿都会跨隔离栅发送相应的差分信号。当输入信号为静态时，刷新逻辑会定期从发送器发送必要的差分信号。在隔离栅的另一侧，接收器将差分信号转换为单端信号，该信号通过缓冲器在 OUT 引脚上输出。如果接收器没有接收到数据或刷新信号，超时逻辑会检测输入端的信号或功率损失并将输出驱动至默认电平。

数字隔离器的概念框图 为数字隔离器的概念方框图，展示了典型通道的功能方框图。

7.1.1 功能方框图

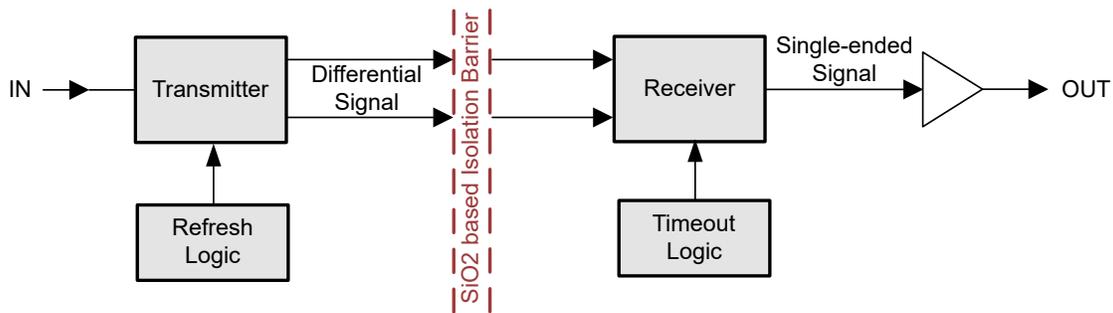


图 7-1. 数字隔离器的概念框图

7.1.2 特性说明

表 7-1 汇总了器件特性。

表 7-1. 器件特性

| 器件型号 | 通道方向 | | 最大数据速率 | 默认输出 | 封装 |
|---------|------|-----------------|-----------|------|-----------------|
| ISO6163 | 正向 | 2 高速 | 50Mbps | 高电平 | 宽体 SOIC (DW-16) |
| | | 1 具有自动使能功能的低速控制 | 4Mbps (1) | | |
| | 反向 | 2 高速 | 50Mbps | | |
| | | 1 具有自动使能功能的低速控制 | 4Mbps (1) | | |

(1) 当一个低速控制通道保持低电平时，速率高达 4Mbps；当两个低速控制通道都用于数据传输时，速率高达 35kbps。两个通道用于数据时的数据速率受数据、协议以及有效采样时间 t_{AMS} 和待机状态使能延迟时间 t_{LP_EN} 的限制。

7.2 高速数据通道：A、B、E 和 F

ISO6163 系列器件具有四个高速数据通道，用于满足系统中的时钟、数据和其他高数据速率要求。这些高速通道在器件工作状态下启用，并在器件待机状态下关闭（高阻抗）。器件状态由带自动使能功能的低速控制通道 C 和 D 确定。

7.3 具有自动使能功能的低速控制通道：C 和 D

ISO6163 系列器件提供两个具有自动使能功能的低速控制通道（C 和 D 通道），每个方向一个。这两个通道控制器件进入和退出待机状态（低功耗、高速通道关闭和高阻抗）和工作状态（正常运行）。ISO6163 器件在每个方向都有一个自动使能通道，支持双向上电和断电控制，因此主机 MCU（例如 SPI NCS）或外设（例如 NINT）可唤醒器件和系统。

表 7-2. 基于带自动使能功能的低速控制通道的器件状态

| INC | IND | 器件状态 | 备注 |
|-----|-----|----------|--|
| 高电平 | 高电平 | 待机（低功耗） | INC 和 IND 都为高电平，支持待机状态（低功耗）。仅当 INC 和 IND 为静态高电平且任一通道上没有活动或低电平的时间超过 t_{AMS} 监测窗口时以及在待机低功率反应时间 t_{LP_EN} 过后，才启用待机。高速通道 A、B、E 和 F 具有高阻抗。 |
| 低电平 | 低电平 | 工作（正常运行） | INC 和 IND 都为低电平会启用所有通道的工作状态（正常运行）。 |
| 低电平 | 高电平 | 工作（正常运行） | INC 低电平会启用所有通道的工作状态（正常运行）。 |
| 高电平 | 低电平 | 工作（正常运行） | IND 低电平会启用所有通道的工作状态（正常运行）。 |

7.3.1 低速控制通道：自动使能的时序和电平详细信息

具有自动使能功能的低速控制通道具有工作状态采样时间和延迟计时器，以防止意外进入或退出待机状态。本节说明这些时序要求对自动使能功能和低速控制通道中可能实现的最大数据速率的影响。

两个低速控制通道 C 和 D 具有一个有效采样时间 t_{AMS} ，以防止噪声触发状态转换。当低速控制通道 C 和 D 至少有一个的低电平时间长于有效采样时间时，器件会生成工作模式请求，并转换到工作状态或保持工作状态，从而取消可能生成的任何待机请求。当器件必须在收到 ACTIVE 请求时从待机转换为工作状态时，该器件会在一个或两个低速控制通道上从下降沿开始的 t_{LPN} 内进行此操作。

当两个低速控制通道的高电平时间都超过有效采样时间时，将生成 STANDBY 请求。只要在待机状态使能延迟时间 t_{LP_EN} 之前未生成工作模式请求，器件就会转换到待机状态并保持该状态，直到生成 ACTIVE 节点请求为止。

以下流程图和图显示了有效采样时间、待机状态使能延迟时间和上电条件如何影响器件和高速通道的状态。

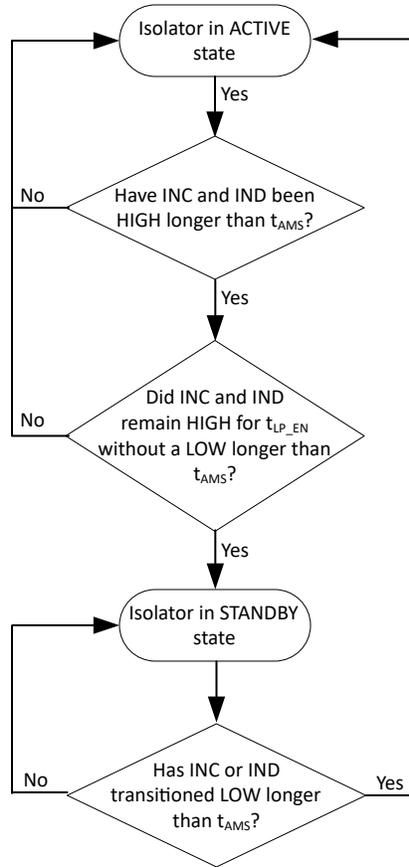


图 7-2. 低速控制通道自动使能状态更改流程图

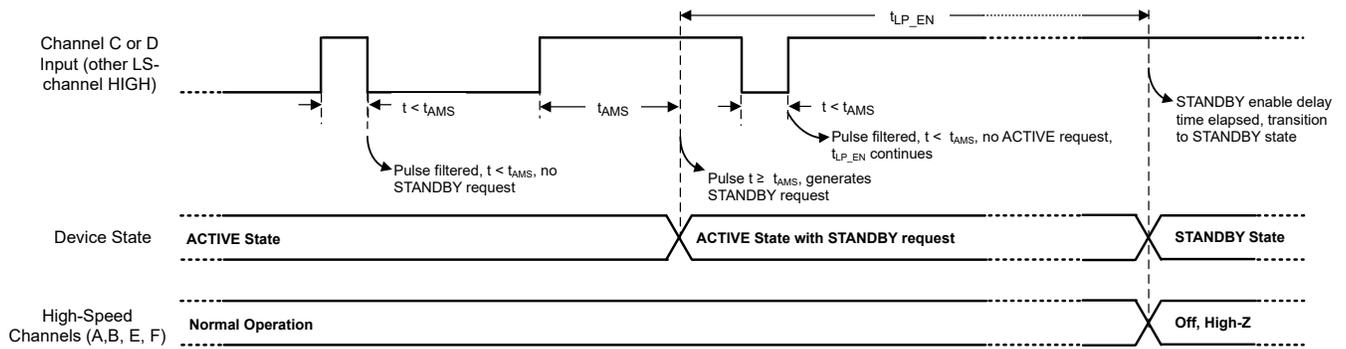


图 7-3. 低速控制通道自动使能，用例 1 (工作到待机示例)

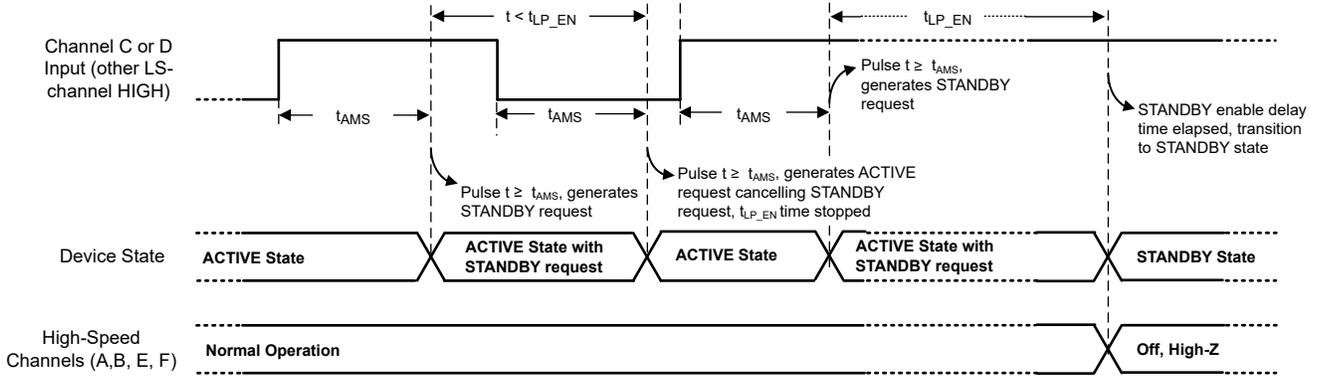


图 7-4. 低速控制通道自动使能，用例 2 (具有一个已取消的 STANDBY 请求的工作到待机示例)

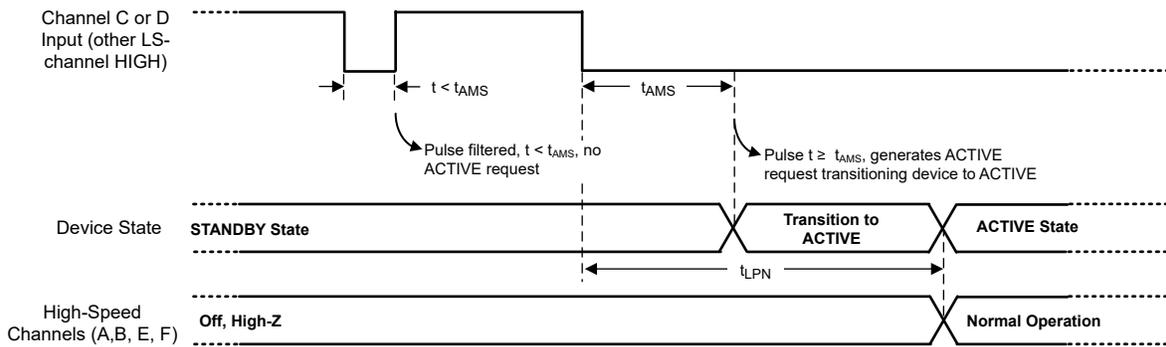


图 7-5. 低速控制通道自动使能，用例 3 (具有一个已取消的 STANDBY 请求的待机到工作示例)

7.3.2 低速控制通道：用于数据时的注意事项

如果将低速数据通道用于数据，则设计必须考虑自动使能计时对用于数据的数据速率和协议的影响，以避免器件状态发生意外变化。

工作状态采样时间 t_{AMS} 限制了可在低速控制信号中使用的最大数据速率。

在工作状态下，如果至少一个通道保持低电平，则另一个低速控制通道中的完整数据速率可用。但是，如果两个通道都在进行开关，则设计必须确保在最短待机状态使能延迟时间 t_{LP_EN} 经过之前，至少有一个低速通道处于低电平的时间长于 t_{AMS} ，防止器件意外地转换到待机状态。

在待机状态下，任何生成低电平的时间长于 t_{AMS} 的数据速率和协议组合都会生成一个 ACTIVE 请求并将器件转换为工作状态。

7.3.3 低速控制通道：上电和器件复位事件期间的注意事项

该器件从任何低于 $UVLO$ 阈值的未上电或欠压条件上电需要 $t_{PU_LS_CH}$ ，直到低速控制通道输出变为有效，并且需要 $t_{PU_LS_CH}$ 才能使高速数据通道输出变为有效。

在器件上电或从任何复位或 $UVLO$ 条件中恢复期间，如果需要工作状态，则必须至少有一个低速控制通道保持低电平的时间超过有效采样时间 t_{AMS} ， $t_{PU_LS_CH}$ 后保持工作状态，或者器件在 t_{LP_EN} 之后转换至待机状态。有关数据使用对器件状态影响的详细信息，请参阅节 7.3.2。

7.4 器件功能模式

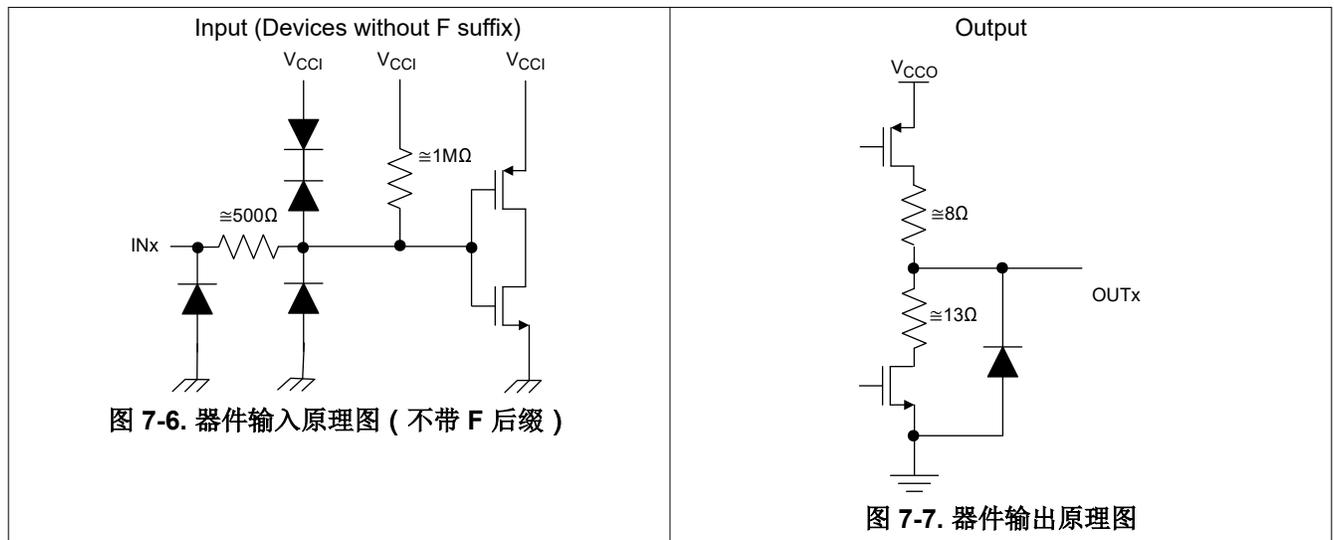
表 7-3 列出了 ISO6163 器件的功能模式。

表 7-3. 功能表

| $V_{CCI}^{(1)}$ | V_{CCO} | 低速控制输入 (INB、INC) | 低速输出 (OUTC、 OUTD) | 高速输入 (INA、INB、 INE、INF) ⁽³⁾ | 高速输出 (OUTA、 OUTB、 OUTE、 OUTF) | 注释 |
|-----------------|-----------|---------------------|-------------------------|--|---|--|
| PU | PU | 至少一个 L | 输出镜输入 | H | H | 工作 (正常运行) : 通道输出 OUTx 与相应输入 INx 的逻辑状态相同。 |
| | | | | L | L | |
| PU | PU | H 或开路 | 输出镜输入 | 开路 | 默认值 | 工作 (默认模式) : INx 断开时, 相应通道输出 OUTx 为默认逻辑状态。ISO6163 默认为高电平, 而带后缀 F 的 ISO6163 则默认为低电平。 |
| | | | | X | Z | 待机 (低功耗) : 两个低速控制通道的高电平值会导致高速通道输出处于高阻抗状态。 |
| PD | PU | X | 默认值 | X | 默认值 | 默认模式: V_{CCI} 未上电时, 通道输出 OUTx 根据所选默认选项进入逻辑状态。ISO6163 默认为高电平, 而带后缀 F 的 ISO6163 则默认为低电平。 V_{CCI} 从未上电转换为上电时, 通道输出 OUTx 进入相应输入 INx 的同一逻辑状态。 V_{CCI} 从上电转换为未上电时, 通道输出假定所选默认状态。 |
| X | PD | X | 不确定 | X | 不确定 | V_{CCO} 未上电时, 通道输出不确定 ⁽²⁾ 。 V_{CCO} 从未上电转换为上电时, 通道输出 OUTx 进入相应输入 INx 的同一逻辑状态。 |

- (1) V_{CCI} = 输入侧 V_{CC} ; V_{CCO} = 输出侧 V_{CC} ; PU = 上电 ($V_{CC} \geq 2.45V$); PD = 断电 ($V_{CC} \leq 2.09V$); X = 不相关; H = 高电平; L = 低电平; Z = 高阻抗
- (2) 当 $2.09V < V_{CCI}$ 且 $V_{CCO} < 2.45V$ 时, 输出为不确定状态
- (3) 强驱动输入信号可通过内部保护二极管为浮动 V_{CC} 提供微弱的电能, 导致输出不确定

7.4.1 器件 I/O 原理图



8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

ISO6163 器件是高性能六通道数字隔离器。这些器件具有 4 个高速通道和 2 个带自动使能功能的低速控制通道，可在正常或低功耗模式下控制高速输出。ISO6163 器件采用单端 CMOS 逻辑开关技术。V_{CC1} 和 V_{CC2} 这两个电源的电源电压范围均为 2.5V 至 5.5V。隔离栅将两侧分开，因此，在推荐工作条件下，可使用任何电压单独为每一侧供电，从而使器件在隔离之外还能提供电平转换。例如，可为 ISO6163 V_{CC1} 提供 3.3V 电压（在 2.5V 至 5.5V 范围内），为 V_{CC2} 提供 5V 电压（也在 2.5V 至 5.5V 范围内）。使用数字隔离器进行设计时，请注意由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都位于数据控制器（即 MCU 或 FPGA）和数据转换器或数据线收发器之间。

8.2 典型应用

图 8-1 显示了隔离式串行外设接口 (SPI)。

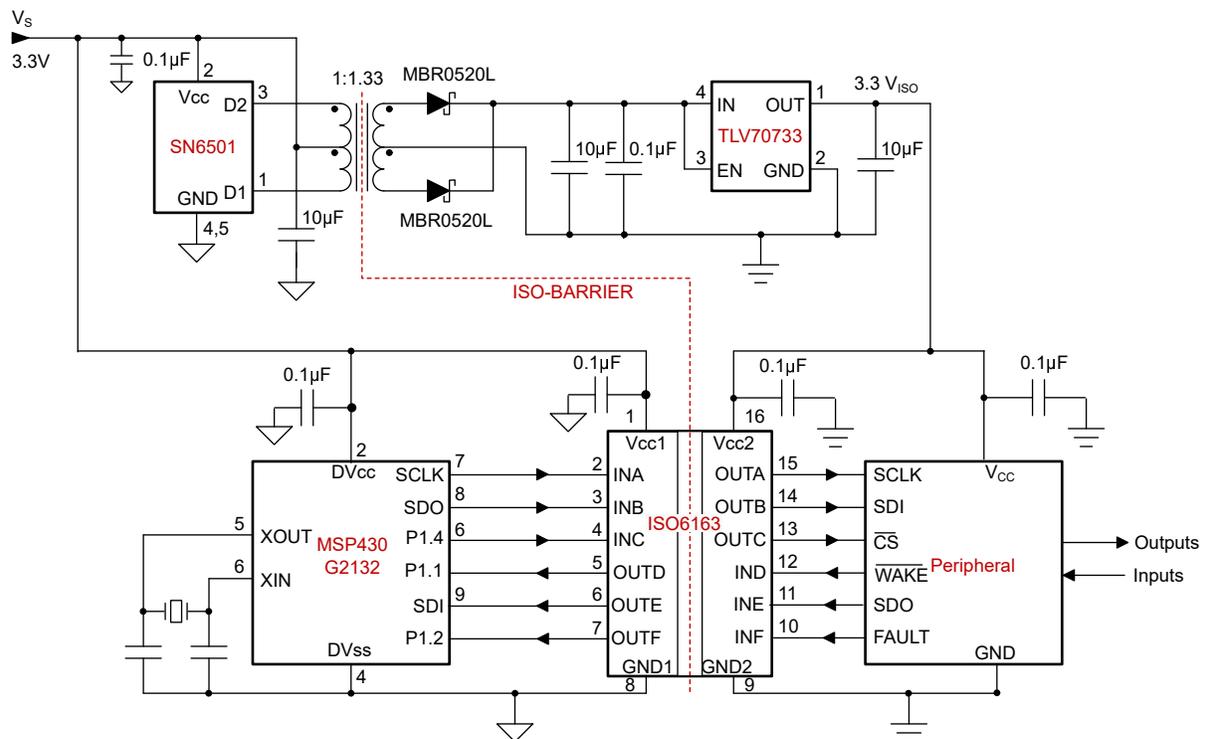


图 8-1. 具有自动使能且适用于具有唤醒功能的隔离式外设的隔离式 SPI

8.2.1 设计要求

若要使用这些器件进行设计，请使用 [表 8-1](#) 中所列参数。

表 8-1. 设计参数

| 参数 | 值 |
|-----------------------------|-------------|
| 电源电压： V_{CC1} 和 V_{CC2} | 2.5V 至 5.5V |
| V_{CC1} 和 GND1 之间的去耦电容器 | 0.1 μ F |
| V_{CC2} 和 GND2 之间的去耦电容器 | 0.1 μ F |

8.2.2 详细设计过程

不同于需要外部元件来提高性能、提供偏置或限制电流的光耦合器，ISO6163 系列器件仅需两个外部旁路电容器即可工作。

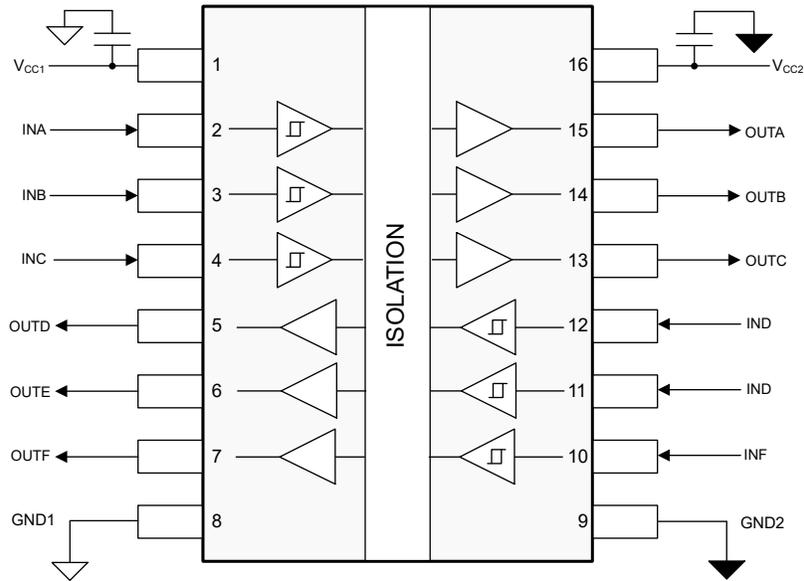
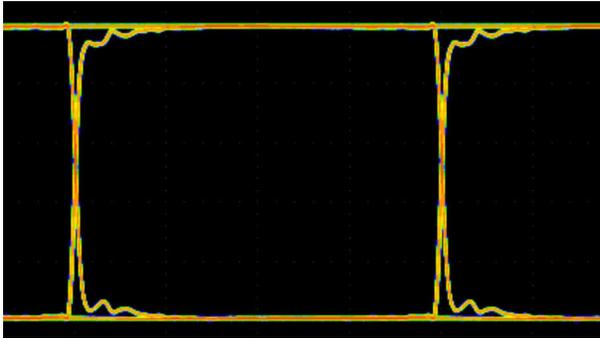


图 8-2. 典型 ISO6163 电路组装

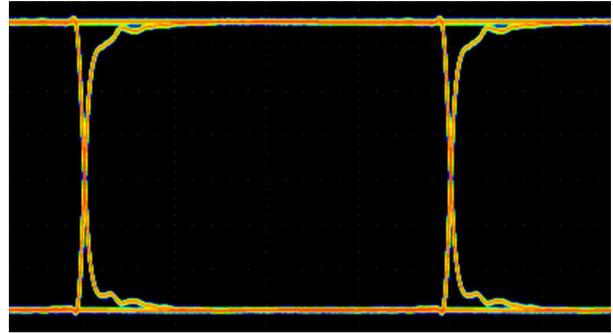
8.2.3 应用曲线

下面展示了高速通道上 ISO6163 系列器件在最大数据速率 50Mbps 下的低抖动和大张开度的典型眼图。



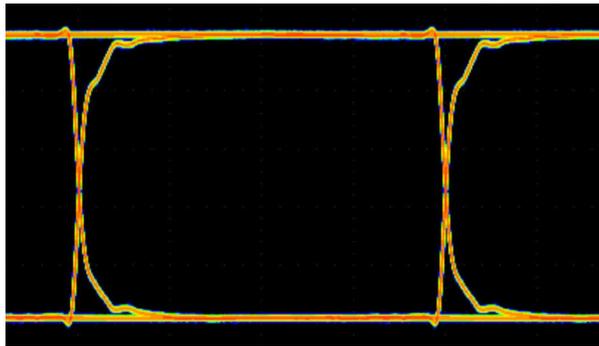
水平 5ns/div，垂直 1V/div。

图 8-3. 50Mbps PRBS 2¹⁶ - 1、5V 和 25°C 下的高速通道眼图



水平 5ns/div，垂直 0.5V/div。

图 8-4. 50Mbps PRBS 2¹⁶ - 1、3.3V 和 25°C 下的高速通道眼图



水平 5ns/div，垂直 0.5V/div。

图 8-5. 50Mbps PRBS 2¹⁶ - 1、2.5V 和 25°C 下的高速通道眼图

8.3 电源相关建议

为确保在各种数据速率和电源电压条件下可靠运行，建议将 0.1 μ F 旁路电容器放置在输入和输出电源引脚 (V_{CC1} 和 V_{CC2}) 处。该电容必须尽量靠近电源引脚放置。如果应用中只有单个初级侧电源，则可借助变压器驱动器为次级侧生成隔离式电源。在工业应用中，请使用德州仪器 (TI) 的 [SN6501](#) 或 [SN6505B](#)。对于这类应用，有关详细的电源设计和变压器选择建议，请参阅 [SN6501 隔离式电源用变压器驱动器](#) 或 [SN6505B-Q1 隔离式电源用低噪声 1A 变压器驱动器](#)。

8.4 布局

8.4.1 布局指南

至少需要两层才能实现成本优化和低 EMI PCB 设计。为进一步改善 EMI，可使用四层板 (请参阅图 8-7)。四层板的层堆叠必须符合以下顺序 (从上到下)：高速信号层、大地平面、电源平面和低频信号层。

- 在顶层布置高速走线可避免使用过孔 (及相关寄生电感)，并在隔离器与数据链路的发送器和接收器电路之间实现可靠互连。
- 通过在高速信号层旁边放置一个实心大地平面，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 在大地平面旁边放置电源平面后，会额外产生大约 100pF/inch² 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。

如果需要额外的电源电压平面或信号层，请在栈中添加另一个电源平面或大地平面，使层保持对称。这样可使栈保持机械稳定并防止其翘曲。每个电源域的电源平面和大地平面可以放置得更靠近彼此，从而增大高频旁路电容。

有关详细的布局建议，请参阅[数字隔离器设计指南](#)。

8.4.1.1 PCB 材料

对于运行速度低于 150Mbps (或上升和下降时间大于 1ns) 且布线长度达 10 英寸的数字电路板，请使用标准 FR-4 UL94V-0 印刷电路板。该 PCB 在高频下具有较低的电介质损耗、较低的吸湿性、较高的强度和刚度以及自熄性可燃性特征，因而优于较便宜的替代产品。

8.4.2 布局示例

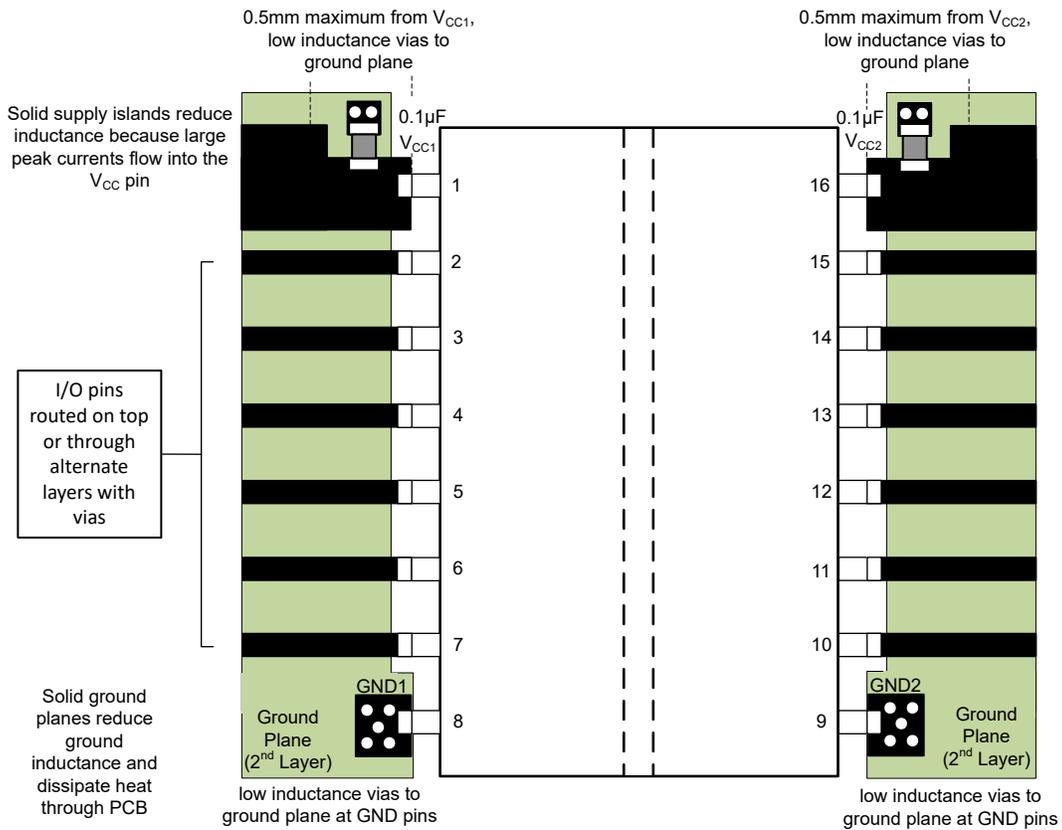


图 8-6. 布局示例

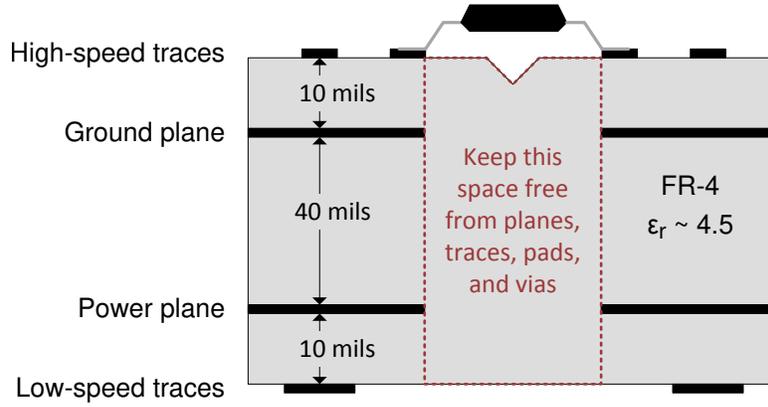


图 8-7. 原理图布局示例

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [数字隔离器设计指南](#) 应用手册
- 德州仪器 (TI), [数字隔离器设计指南](#) 应用手册
- 德州仪器 (TI), [隔离相关术语](#) 应用手册
- 德州仪器 (TI), [如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性](#) 应用手册
- 德州仪器 (TI), [SN6501 隔离式电源用变压器驱动器](#) 数据表
- 德州仪器 (TI), [TPS76333 低功耗 150mA 低压降线性稳压器](#) 数据表

9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击右上角的 [提醒我](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

| 日期 | 修订版本 | 注释 |
|----------------|------|-------|
| September 2024 | * | 初始发行版 |

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 封装选项附录

封装信息

| 可订购器件 | 状态 ⁽¹⁾ | 封装类型 | 封装图 | 引脚 | 包装数量 | 环保计划 ⁽²⁾ | 铅/焊球镀层 ⁽⁶⁾ | MSL 峰值温度 ⁽³⁾ | 工作温度 (°C) | 器件标识 ^{(4) (5)} |
|-------------|-------------------|------|-----|----|------|----------------------------|-----------------------|-------------------------|-----------|-------------------------|
| ISO6163QDWR | 正在供货 | SOIC | DW | 16 | 2000 | 绿色环保 (RoHS, 无镉/ 溴) | NIPDAU | 2 级-260C-1 年 | -40 至 125 | ISO6163 |

(1) 销售状态值定义如下：

正在供货：建议用于新设计的产品器件。

限期购买：TI 已宣布器件即将停产，但仍在购买期限内。

NRND：不推荐用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。

PRE_PROD：未发布的器件，尚未进行量产，未向大众市场供货，也未在网络上供应，未提供样片。

预发布：器件已发布，但未量产。可能提供样片，也可能无法提供样片。

已停产：TI 已停止生产该器件。

(2) 环保计划 - 规划的环保分级包括：无铅 (RoHS)、无铅 (RoHS 豁免) 或绿色环保 (RoHS, 无镉/溴) — 如需了解最新供货信息及更多产品信息详情，请访问 www.ti.com/productcontent。

待定：无铅/绿色环保转换计划尚未确定。

无铅 (RoHS)：TI 所说的“无铅”或“无 Pb”是指半导体产品符合针对所有 6 种物质的现行 RoHS 要求，包括要求铅的重量不超过同质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此 TI 的无铅产品适用于指定的无铅作业。

无铅 (RoHS 豁免)：该元件在以下两种情况下可享受 RoHS 豁免：1) 芯片和封装之间使用铅基倒装芯片焊接凸点；2) 芯片和引线框之间使用铅基芯片粘合剂。否则，元件将根据上述规定视为无铅 (符合 RoHS)。

绿色环保 (RoHS, 无镉/溴)：TI 定义的“绿色环保”表示无铅 (符合 RoHS 标准)、无溴 (Br) 和无镉 (Sb) 系阻燃剂 (均质材料中 Br 或 Sb 的质量不超过总质量的 0.1%)。

(3) MSL, 峰值温度-- 湿敏等级额定值 (符合 JEDEC 工业标准分级) 和峰值焊接温度。

(4) 器件上可能还有与标识、批次跟踪代码信息或环境分类相关的其他标志。

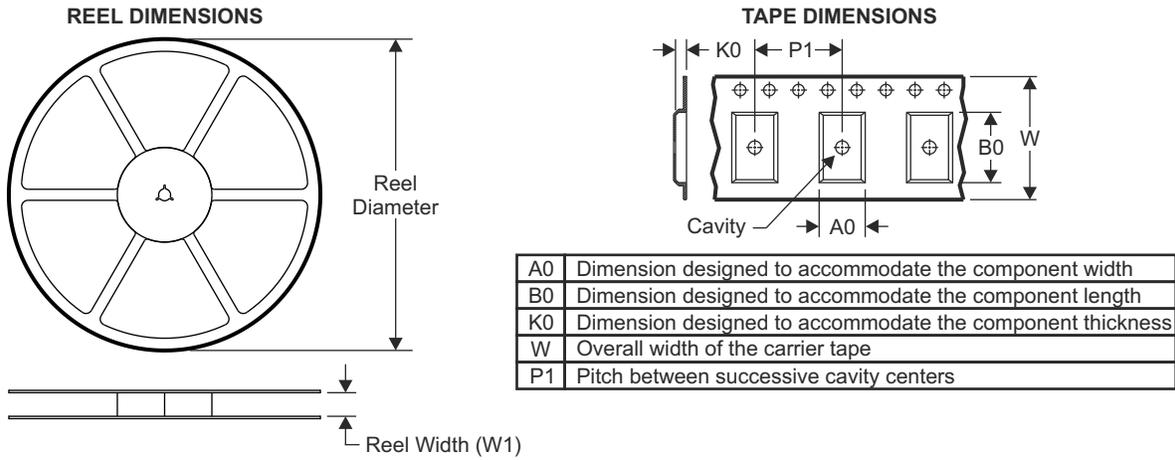
(5) 如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

(6) 铅/焊球镀层 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅/焊球镀层值超出最大列宽，则会折为两行。

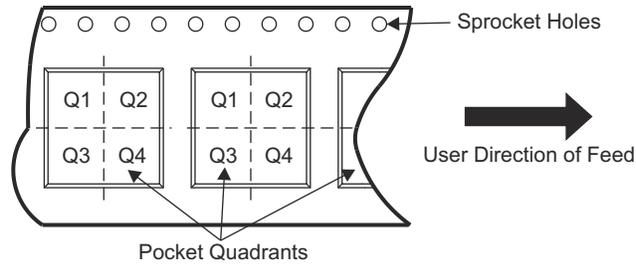
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不在此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

11.2 卷带包装信息



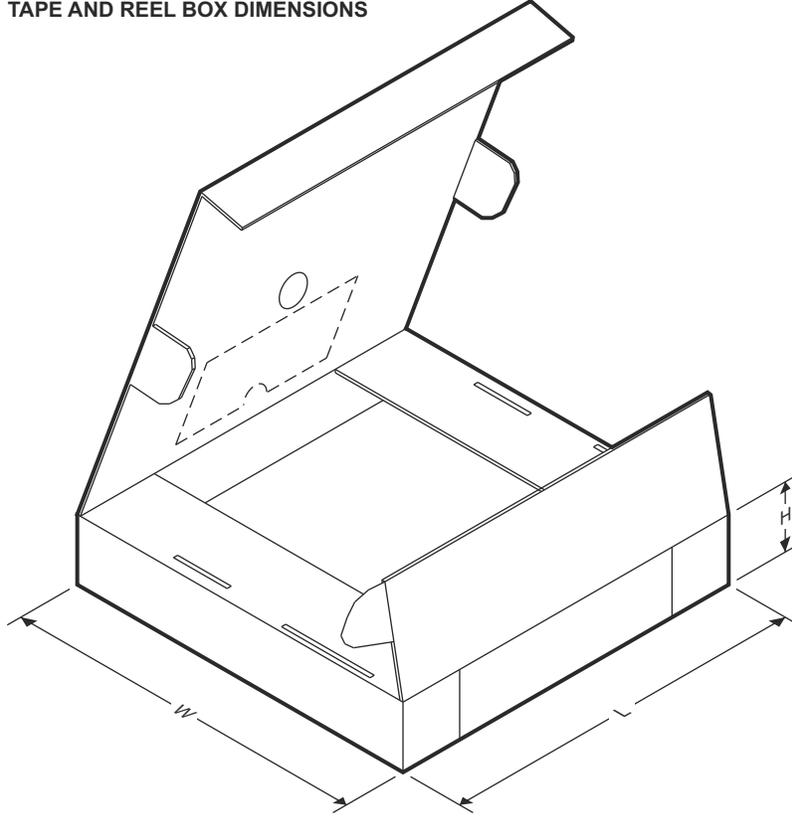
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



| 器件 | 封装类型 | 封装图 | 引脚 | SPQ | 卷带直径 (mm) | 卷带宽度 W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 象限 |
|-------------|------|-----|----|------|-----------|--------------|---------|---------|---------|---------|--------|---------|
| ISO6163QDWR | SOIC | DW | 16 | 2000 | 330.0 | 24.4 | 10.9 | 10.7 | 2.7 | 12.0 | 24.0 | Q1 |

ADVANCE INFORMATION

TAPE AND REEL BOX DIMENSIONS



| 器件 | 封装类型 | 封装图 | 引脚 | SPQ | 长度 (mm) | 宽度 (mm) | 高度 (mm) |
|-------------|------|-----|----|------|---------|---------|---------|
| ISO6163QDWR | SOIC | DW | 16 | 2000 | 367.0 | 367.0 | 45.0 |

ADVANCE INFORMATION

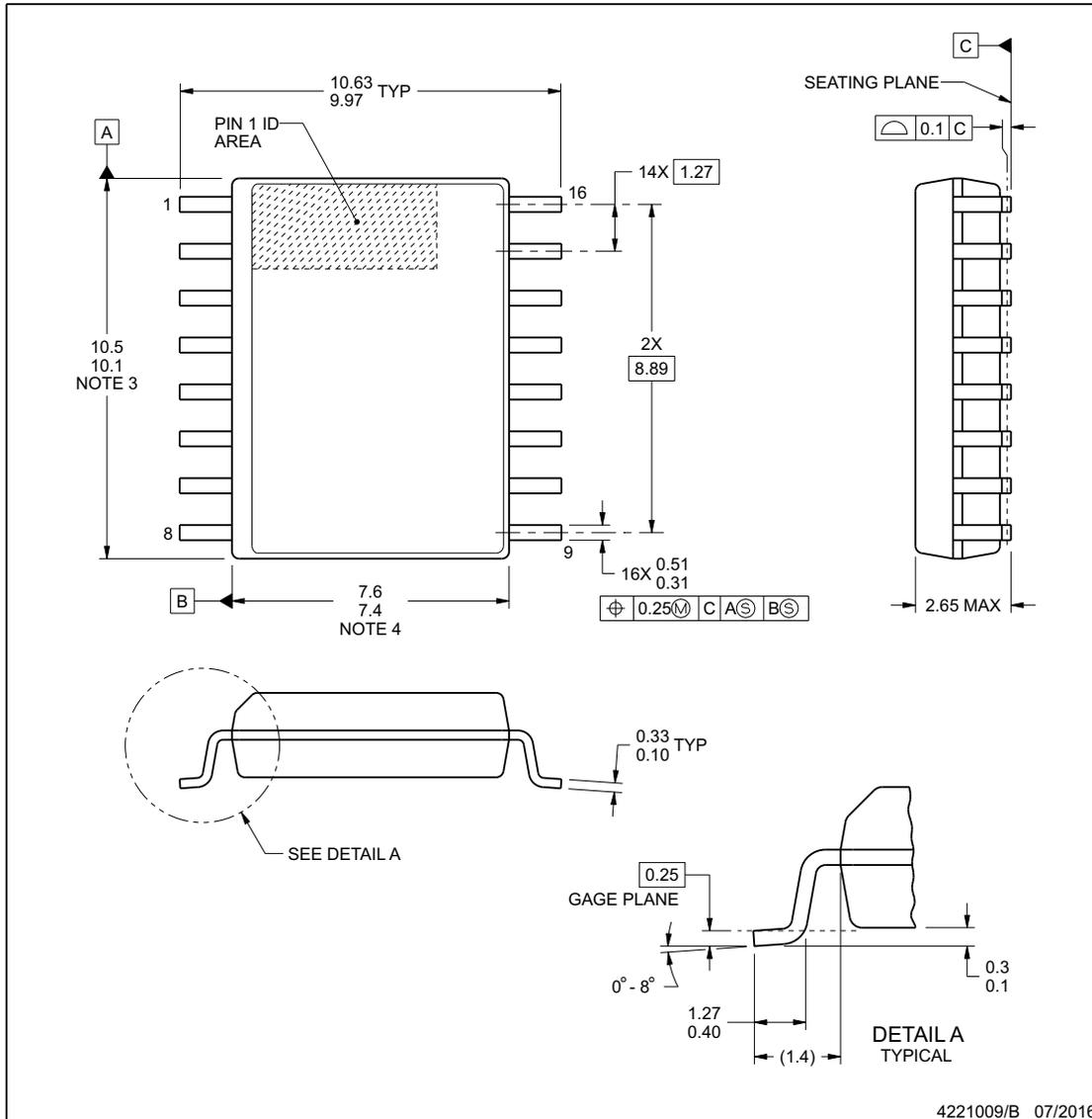


DW0016B

PACKAGE OUTLINE
SOIC - 2.65 mm max height

SOIC

ADVANCE INFORMATION



NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.

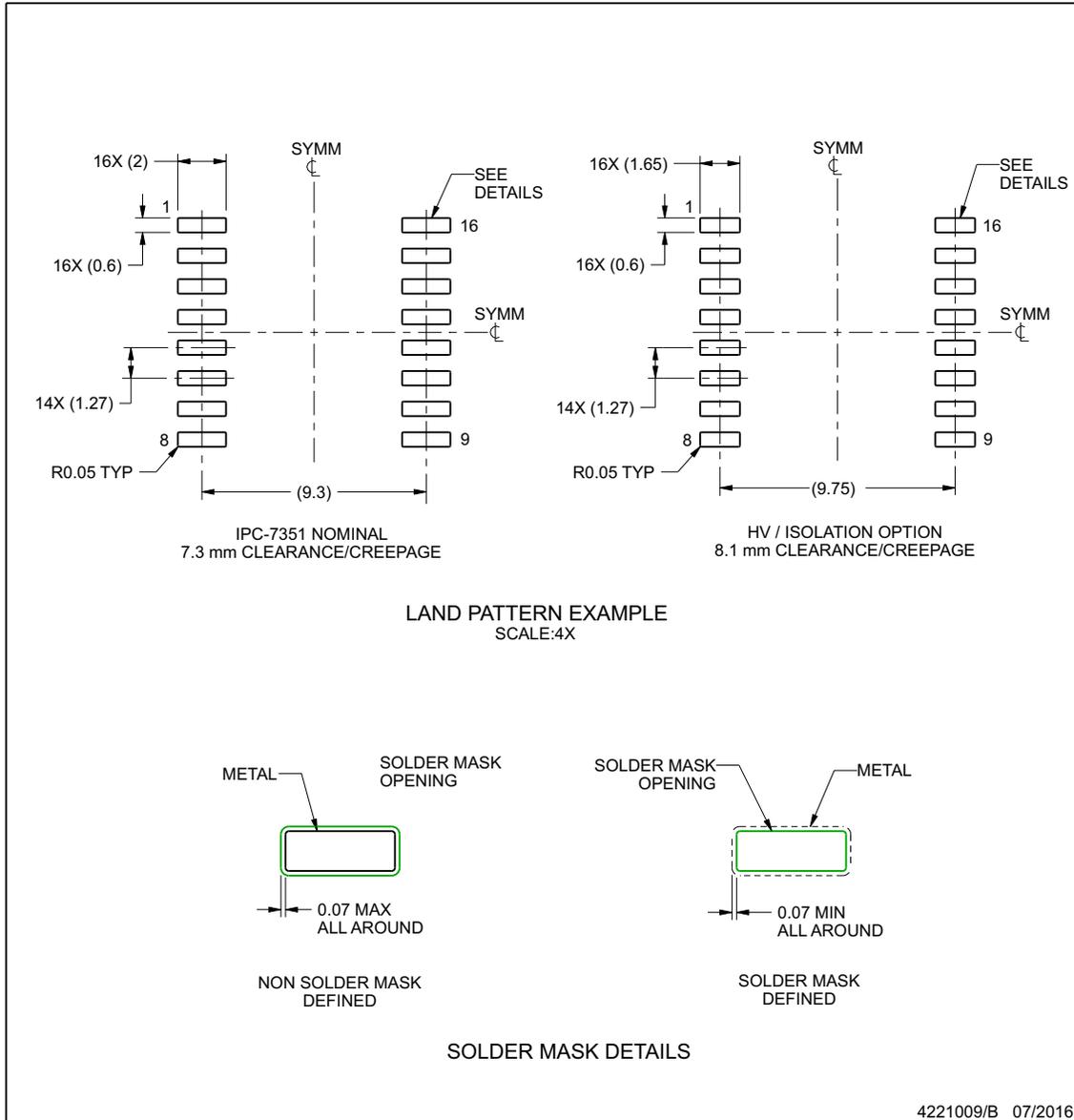
www.ti.com

EXAMPLE BOARD LAYOUT

DW0016B

SOIC - 2.65 mm max height

SOIC



NOTES: (continued)

- Publication IPC-7351 may have alternate designs.
- Solder mask tolerances between and around signal pads can vary based on board fabrication site.

www.ti.com

ADVANCE INFORMATION

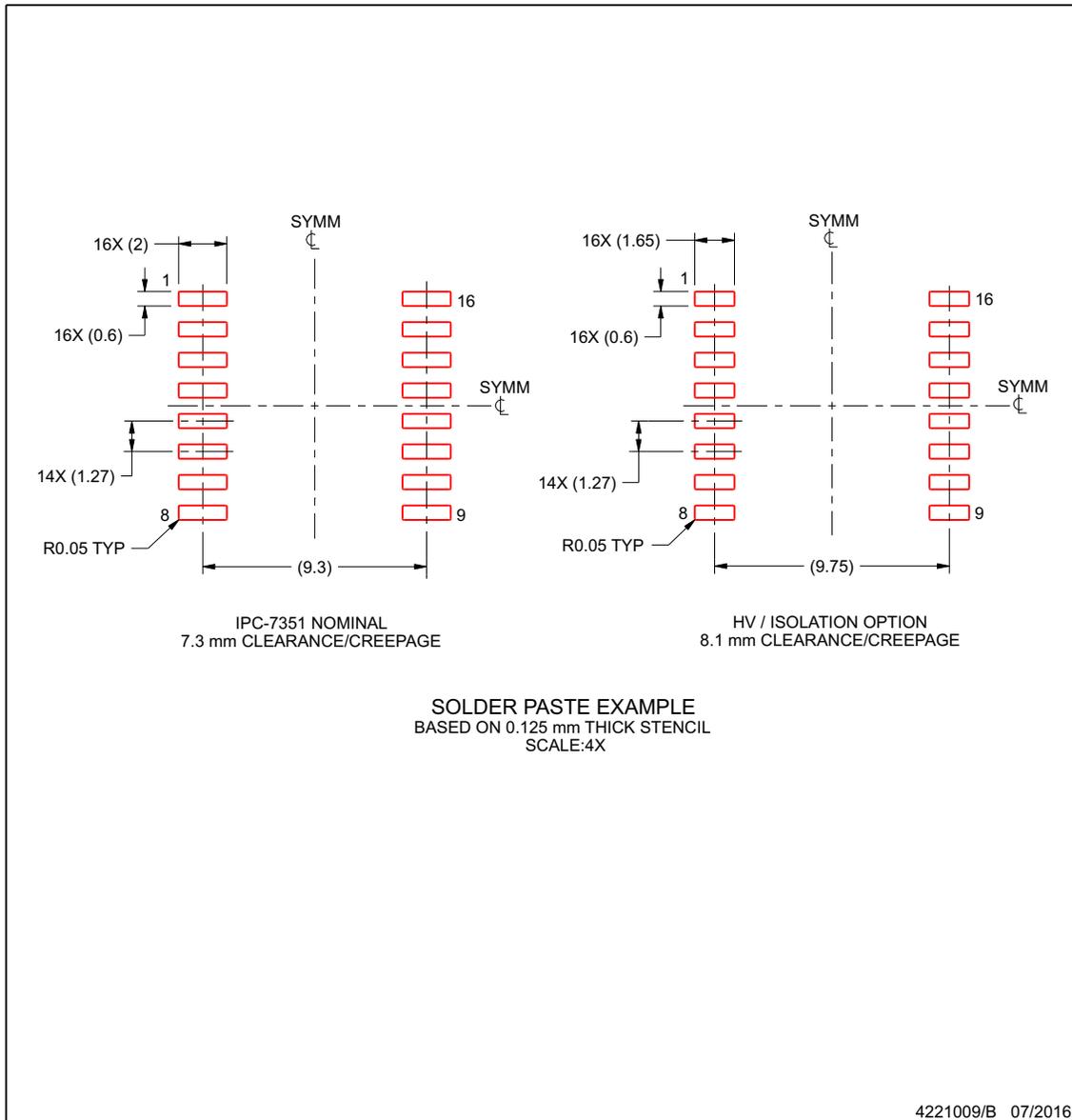
EXAMPLE STENCIL DESIGN

DW0016B

SOIC - 2.65 mm max height

SOIC

ADVANCE INFORMATION



NOTES: (continued)

- 8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 9. Board assembly site may have different recommendations for stencil design.

www.ti.com

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司