

TL331L-Q1 和 LM2903L-Q1 汽车类开漏高压自锁比较器

1 特性

- 符合汽车应用要求
- 具有符合 AEC-Q100 标准的下列特性：
 - 器件温度等级 1：-40°C 至 125°C 环境温度范围
- 输出在高电平转低电平时锁存
- 电平触发清除
- 透明模式
- 每个通道的独立锁存器
- 2.7V 至 36V 的电源电压范围
- 失调电压：25°C 时最大值为 2.5mV
- 容错输入
- 300ns 典型传播延迟
- 低静态电流：每通道 350 μ A
- 开漏输出
- CLR 输入可兼容低至 1.2V 的逻辑电平
- 功能安全型
 - 可提供用于功能安全系统设计的文档

2 应用

- 远程信息处理 eCall
- 汽车音响主机
- 仪表组
- 车载充电器 (OBC) 和无线充电器

3 说明

TL331L-Q1 (单通道) 和 LM2903L-Q1 (双通道) 是具有集电极开路输出的高压自锁比较器。该系列还具有低输入偏置电压和容错输入特性。这些器件具有出色的速度功率组合，传播延迟为 300ns，每个通道的静态电源电流仅为 300 μ A。

本系列具有输出锁存的独特功能。输出会在首次跨越高至低电平阈值时锁存，以便在没有系统控制器完全关注的情况下捕获事件或错误状态。这样就可以在系统控制器仍在初始化或忙于其他任务期间时捕获启动期间的事件。当锁存输入保持低电平时，将进入“透明”模式，此时输出继续反映输入条件（锁存禁用）。

这些比较器还具有容错输入，容错输入电压可升至 36V 而不会造成损坏，也不会产生输出相位反转。因此，该系列的比较器适合在恶劣的嘈杂环境中进行精密电压监测。

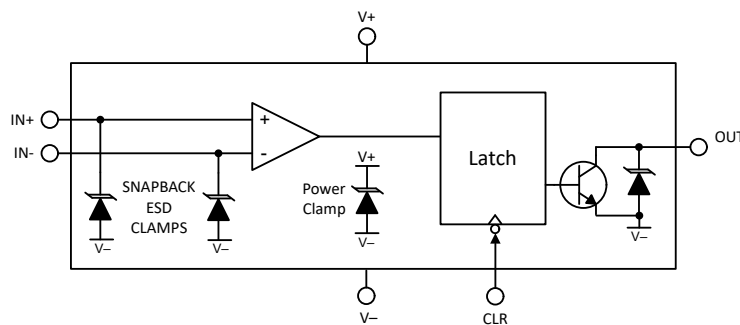
开漏输出可上拉到低于或超过电源电压，用于多路输出“或” (OR'ing) 逻辑或电平转换功能。

该系列具有 -40°C 至 +125°C 的汽车级额定温度范围，可采用标准的引线和无引线封装。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TL331L-Q1 (单通道)	DCK (SC-70, 6) ⁽³⁾	2mm × 2.1mm
	DBV (SOT-23, 6) ⁽³⁾	2.9mm × 2.8mm
	DSE (WSON, 6) ⁽³⁾	1.5mm × 1.5mm
LM2903L-Q1 (双通道)	DGS (VSSOP, 10) ⁽³⁾	3mm × 4.9mm
	RUG (X2QFN, 10)	1.5mm × 2mm

- 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
- 产品预发布（非量产数据）。



简化的内部图



内容

1 特性.....	1	6.2 功能方框图.....	15
2 应用.....	1	6.3 特性说明.....	15
3 说明.....	1	6.4 器件功能模式.....	15
4 引脚配置和功能.....	3	7 应用和实施.....	19
4.1 引脚功能：单个 TL331L-Q1	3	7.1 应用信息.....	19
4.2 引脚配置：双 LM2903L-Q1	4	7.2 典型应用.....	20
5 规格.....	5	7.3 电源相关建议.....	21
5.1 绝对最大额定值.....	5	7.4 布局.....	21
5.2 ESD 等级.....	5	8 器件和文档支持.....	22
5.3 建议运行条件.....	5	8.1 文档支持.....	22
5.4 热性能信息 - 单通道.....	6	8.2 接收文档更新通知.....	22
5.5 热性能信息 - 双通道.....	6	8.3 支持资源.....	22
5.6 电气特性.....	7	8.4 商标.....	22
5.7 开关特性.....	8	8.5 静电放电警告.....	22
5.8 典型特性.....	9	8.6 术语表.....	22
6 详细说明.....	15	9 修订历史记录.....	22
6.1 概述.....	15	10 机械、封装和可订购信息.....	22

4 引脚配置和功能

4.1 引脚功能：单个 TL331L-Q1

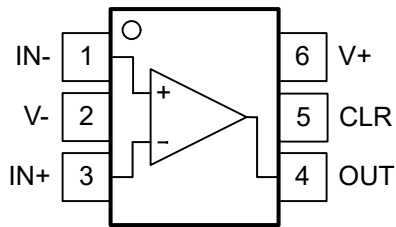


图 4-1. DCK 和 DBV 封装
带清除引脚的 TL331 引脚排列
6 引脚 SC-70 和 SOT-23
顶视图

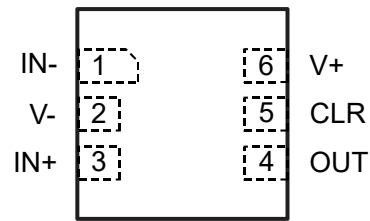


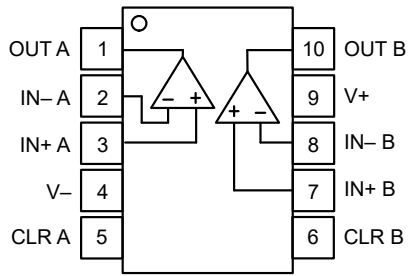
图 4-2. DSE 封装
6 引脚 WSON
俯视图

表 4-1. 引脚配置：TL331L-Q1

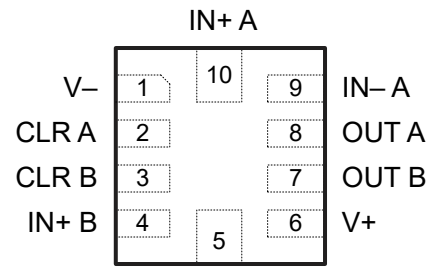
名称	TL331L-Q1			类型 ⁽¹⁾	说明
	6 引脚	6 引脚	6 引脚		
	SC-70	SOT-23	WSON		
IN-	1	1	1	I	反相 (-) 输入
V-	2	2	2	—	负电源电压
IN+	3	3	3	I	非反相 (+) 输入
OUT	4	4	4	O	输出
CLR	5	5	5	I	清除输入 - 在下降沿清除
V+	6	6	6	—	正电源电压

(1) 信号类型：I = 输入，O = 输出

4.2 引脚配置：双 LM2903L-Q1



DGS 封装
10 引脚 VSSOP
俯视图



RUG 封装
10 引脚 X2QFN
顶视图

表 4-2. 引脚功能：LM2903L-Q1

名称	LM2903L-Q1		类型 ⁽¹⁾	说明
	10 引脚	10 引脚		
	VSSOP	X2QFN		
OUT A	1	8	O	比较器 A 的输出
IN - A	2	9	I	比较器 A 的反相 (-) 输入
IN+ A	3	10	I	比较器 A 的同相输入 (+) 输入
V -	4	1	—	负电源电压
CLR A	5	2	I	清除比较器 A 的输入 - 在下降沿清除
CLR B	6	3	I	清除比较器 B 的输入 - 在下降沿清除
IN+ B	7	4	I	比较器 B 的同相输入 (+)
IN - B	8	5	I	比较器 B 的反相 (-) 输入
V+	9	6	—	正电源电压
OUT B	10	7	O	比较器通道 B 的输出

(1) 信号类型：I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

	最小值	最大值	单位
电源电压： $V_S = (V+) - (V-)$	-0.3	38	V
(V-) 的输入引脚 (IN+, IN-, CLR) ⁽²⁾	(V-) 的输入引脚 (IN+, IN-, CLR) ⁽²⁾	38	V
来自 (V-) 的输出 (OUT) ⁽³⁾	来自 (V-) 的输出 (OUT) ⁽³⁾	38	V
输出短路持续时间 ⁽⁴⁾		无限	s
结温, T_J		150	°C
贮存温度, T_{stg}	-65	150	°C

- (1) 应力超出绝对最大额定值中列出的值时，可能会对器件造成永久损坏。这些值仅为应力额定值，并不意味着器件在这些条件下、或是在超出建议运行条件的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 输入端子被二极管钳制至 (V-)。对于摆幅可能超过电源轨 0.3V 的输入信号，必须将其电流限制为 10mA 或者更低。此外，只要电压在 -0.3V 至 36V 范围内，输入 (IN+, IN-) 就可以大于 (V+) 和 OUT
- (3) 只要电压在 -0.3V 至 36V 范围内，输出 (OUT) 就可以大于 (V+) 和输入 (IN+, IN-)
- (4) 对 (V-) 或 (V+) 短路。

5.2 ESD 等级

	值	单位
$V_{(ESD)}$ 静电放电 人体放电模型 (HBM)，符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
$V_{(ESD)}$ 静电放电 充电设备模型 (CDM)，符合 AEC Q100-0111 标准	±1000	V

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

	最小值	最大值	单位
电源电压： $V_S = (V+) - (V-)$	2.7	36	V
通过 (V-) 的输入电压范围 (IN+, IN-, CLR)	-0.1	36	V
通过 (V-) 的输入共模电压范围 (IN+, IN-)	0	(V+) - 2	V
(V-) 的输入电压范围	0	36	V
环境温度, T_A	-40	125	°C

5.4 热性能信息 - 单通道

热指标 ⁽¹⁾		TL331L-Q1			单位
		DCK (SC-70)	DBV (SOT-23)	DSE (WSON)	
		6 引脚	6 引脚	6 引脚	
R _{qJA}	结至环境热阻	-	-	-	°C/W
R _{qJC(top)}	结至外壳 (顶部) 热阻	-	-	-	°C/W
R _{qJB}	结至电路板热阻	-	-	-	°C/W
Y _{JT}	结至顶部特征参数	-	-	-	°C/W
Y _{JB}	结至电路板特征参数	-	-	-	°C/W
R _{qJC(bot)}	结至外壳 (底部) 热阻	-	-	-	°C/W

(1) 更多有关新旧热指标的信息，请参阅[半导体](#)和[IC 封装热指标](#)报告。

5.5 热性能信息 - 双通道

热指标 ⁽¹⁾		LM2903L-Q1		单位
		DGK (VSSOP)	RUG (X2QFN)	
		10 引脚	10 引脚	
R _{qJA}	结至环境热阻	-	150	°C/W
R _{qJC(top)}	结至外壳 (顶部) 热阻	-	58	°C/W
R _{qJB}	结至电路板热阻	-	78	°C/W
Y _{JT}	结至顶部特征参数	-	1.3	°C/W
Y _{JB}	结至电路板特征参数	-	78	°C/W
R _{qJC(bot)}	结至外壳 (底部) 热阻	-	不适用	°C/W

(1) 更多有关新旧热指标的信息，请参阅[半导体](#)和[IC 封装热指标](#)报告。

5.6 电气特性

在 $T_A = 25^\circ\text{C}$ 时, V_S (总电源电压) = $(V_+) - (V_-) = 5\text{V}$, $V_{CM} = (V_-)$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
失调电压						
V _T	输入阈值电压	V _S = 5 至 36V	-2.5	±0.3	2.5	mV
V _T	输入阈值电压	V _S = 5 至 36V, T _A = -40°C 至 +125°C	-3		3	
电源						
I _Q	静态电流 (每个比较器)	V _S = 5V, 无负载, 输出低电平		250	400	μA
I _Q	静态电流 (每个比较器)	V _S = 36V, 无负载, 输出低电平, T _A = -40°C 至 +125°C			600	
输入偏置电流						
I _B	输入偏置电流		-3.5		-25	nA
I _B	输入偏置电流	T _A = -40°C 至 +125°C			-50	nA
I _{OS}	输入失调电流		-10	0.5	10	nA
I _{OS}	输入失调电流	T _A = -40°C 至 +125°C	-25		25	nA
输入电容						
输入电压范围						
V _{IH_CLR}	CLR 的电压输入高阈值		1.1			V
V _{IL_CLR}	CLR 的电压输入低阈值				0.6	V
V _{CM-Range}	共模电压范围 ⁽¹⁾	V _S = 3 至 36V	(V -)		(V+) - 1.5	V
V _{CM-Range}		V _S = 3 至 36V, T _A = -40°C 至 +125°C	(V -)		(V+) - 2	V
A _{VD}	大信号差分电压放大	V _S = 15V, V _O = 1.4V 至 11.4V ; R _L ≥ 15k 至 (V+)	50	200		V/mV
输出						
V _{OL}	(V -) 的电压摆幅	I _{SINK} ≤ 4mA, V _{ID} = -1V		110	400	mV
V _{OL}	(V -) 的电压摆幅	I _{SINK} ≤ 4mA, V _{ID} = -1V, T _A = -40°C 至 +125°C			550	mV
I _{LKG}	开漏输出漏电流	(V+) = V _O = 5V ; V _{ID} = 1V		0.1	20	nA
I _{LKG}	开漏输出漏电流	(V+) = V _O = 36V ; V _{ID} = 1V		0.3	50	nA
I _{OL}	低电平输出电流	V _{OL} = 1.5V ; V _{ID} = -1V ; V _S = 5V	6	21		mA

- (1) 任一输入端的电压不应低于负 0.3V, 否则输出可能不正确, 并且可能产生过大的输入电流。共模电压范围的上限受 $V_{CC} - 2\text{V}$ 的限制。不过, 只有一个输入需要处于有效的共模范围之内, 另一个输入可以达到最大 V_{CC} 电平, 比较器会提供适当的输出状态。任一输入或两个输入可以达到最大 V_{CC} 电平而不会造成损坏。

5.7 开关特性

$V_S = 5V$, $CLR = 5V_{PP}$, $V_{O_PULLUP} = 5V$, $V_{CM} = V_S/2$, $C_L = 15pF$, $R_L = 5.1k\ \Omega$, $T_A = 25^\circ C$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
输出						
T_{PD-HL}	传播延迟时间, 高电平到低电平	从输入中点到输出中点的 TTL 输入延迟, $R_P = 5.1k\ \Omega$		300		ns
T_{PD-HL}	传播延迟时间, 高电平到低电平	输入过驱 = 5mV, 输入步长 = 从输入中点到输出中点的 100mV, $R_P = 5.1k\ \Omega$		1000		ns
$T_{PD-CLR-F}$	清除下降至门锁复位传播延迟时间	$CLR = 1.8V$ 至 $5V$, $V_{ID} = 100mV$, $R_P = 5.1k\ \Omega$ 从 CLR 下降沿信号到正常输出高电平条件的延迟 (R_P 至 $V_{pull-up}$)			650	ns
$CLR_Min_Pulse_Width$	触发门锁器禁用和转换输出状态的最小清除保持脉冲时间	$CLR = 1.8V$ 至 $5V$, $V_{ID} = +100mV$ 在 CLR 下降沿触发状态变化 (门锁复位) 所需的最小 CLR 脉冲大小		70		ns
T_{FALL}	5V 输出下降时间, 80% 至 20%	$V_{ID} = -100mV$		20		ns
上电时间						

5.8 典型特性

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $R_{\text{PULLUP}} = 5.1\text{k}$, $C_L = 15\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

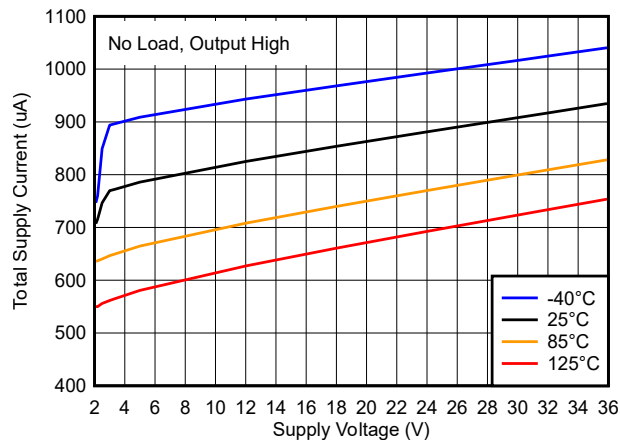


图 5-1. 总电源电流与电源电压之间的关系

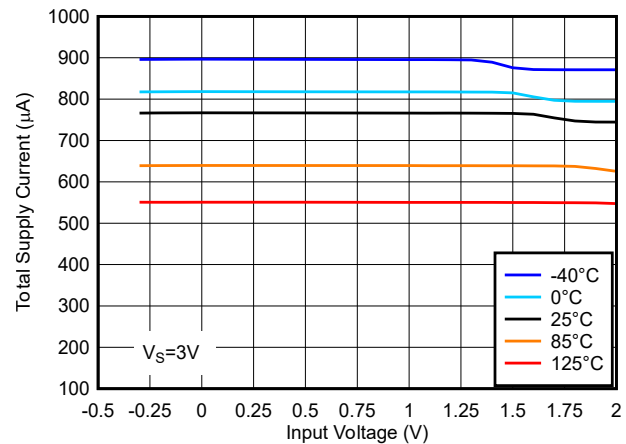


图 5-2. 3V 时总电源电流与输入电压之间的关系

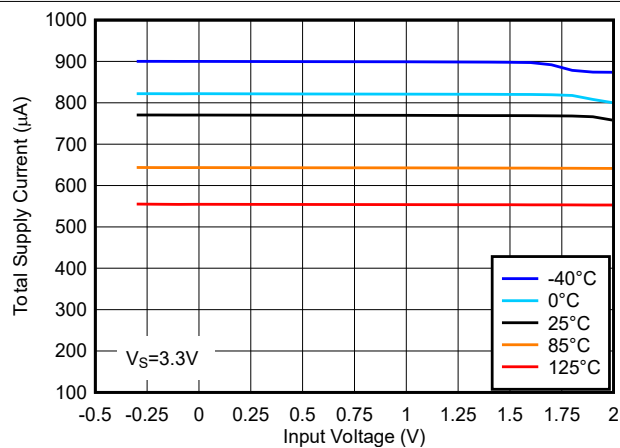


图 5-3. 3.3V 时总电源电流与输入电压之间的关系

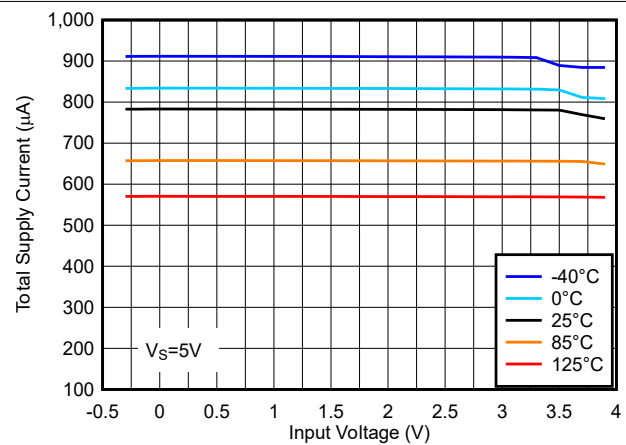


图 5-4. 5V 时总电源电流与输入电压之间的关系

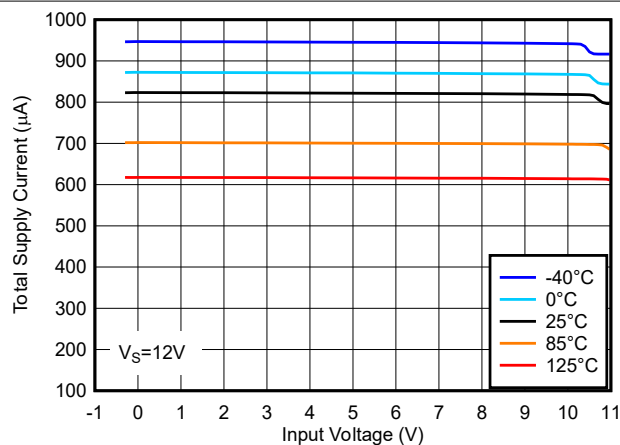


图 5-5. 12V 时总电源电流与输入电压之间的关系

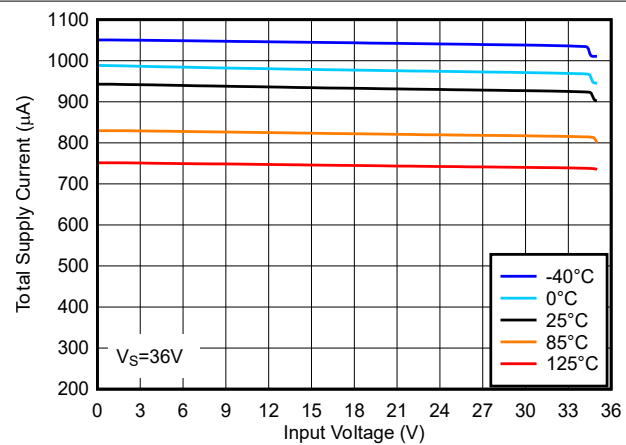


图 5-6. 36V 时总电源电流与输入电压之间的关系

5.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $R_{\text{PULLUP}} = 5.1\text{k}$, $C_L = 15\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

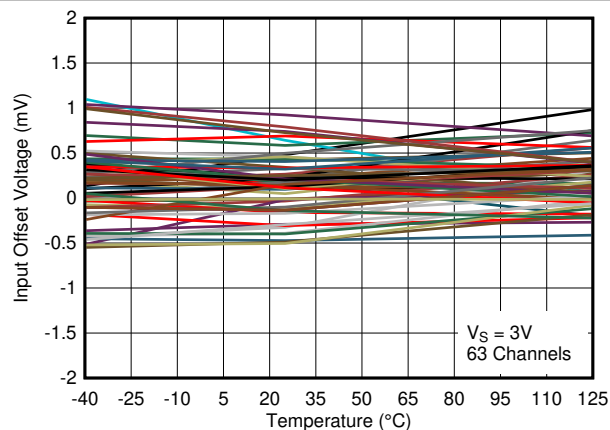


图 5-7. 3V 时输入失调电压与温度之间的关系

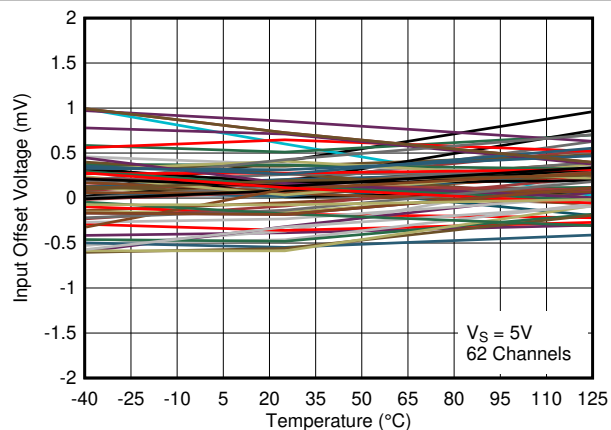


图 5-8. 5V 时输入失调电压与温度之间的关系

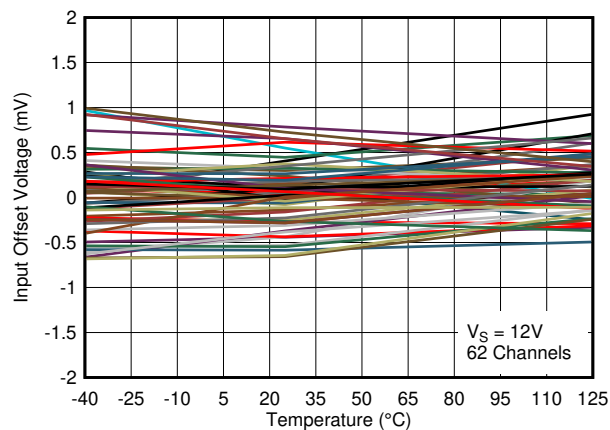


图 5-9. 12V 时输入失调电压与温度之间的关系

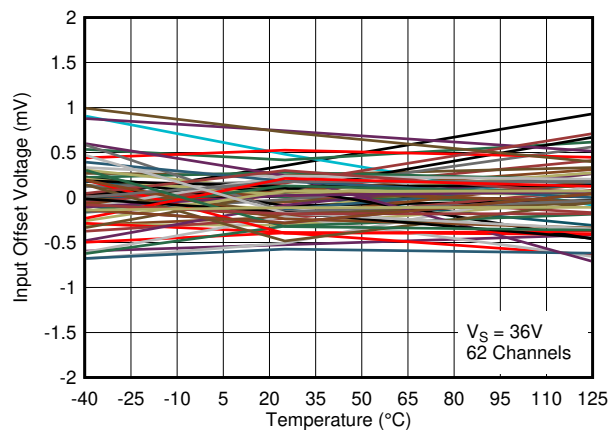


图 5-10. 36V 时输入失调电压与温度之间的关系

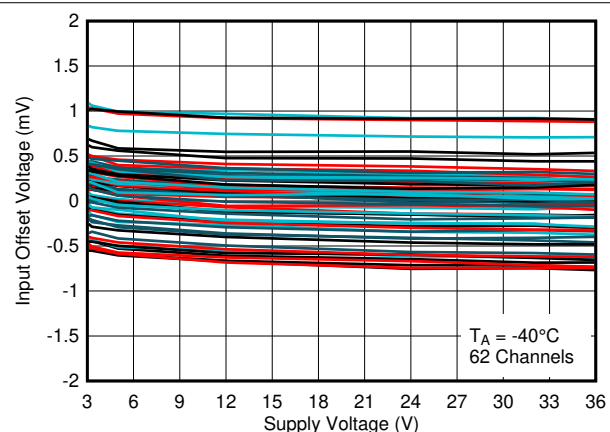


图 5-11. -40°C 时输入失调电压与电源电压之间的关系

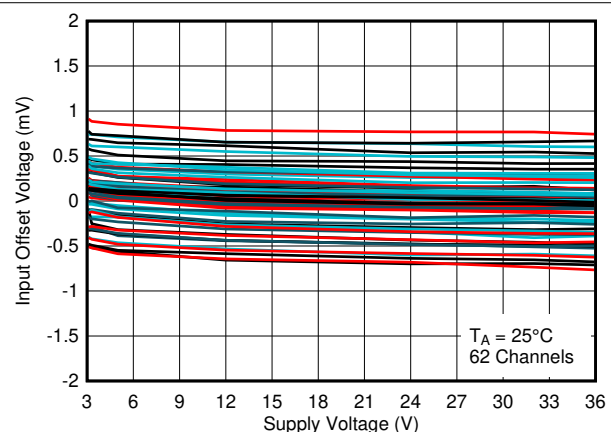


图 5-12. 25°C 时输入失调电压与电源电压之间的关系

5.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $R_{\text{PULLUP}} = 5.1\text{k}$, $C_L = 15\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

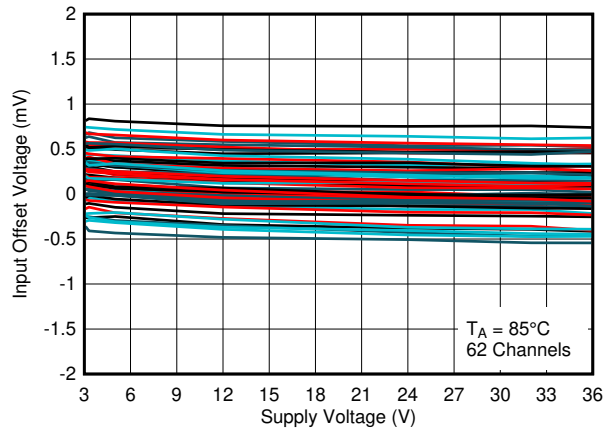


图 5-13. 85°C 时输入失调电压与电源电压之间的关系

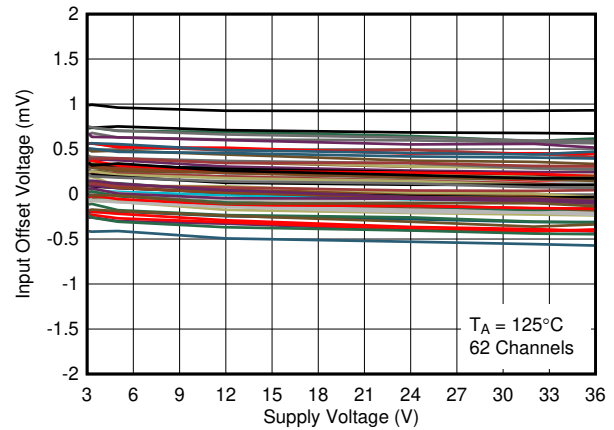


图 5-14. 125°C 时输入失调电压与电源电压之间的关系

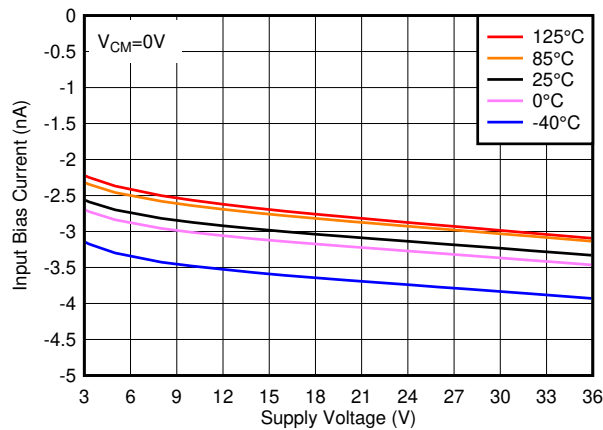


图 5-15. 输入偏置电流与电源电压间的关系

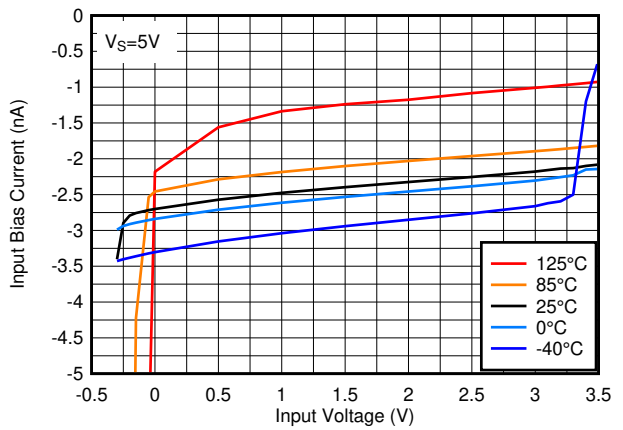


图 5-16. 5V 时输入偏置电流与输入电压之间的关系

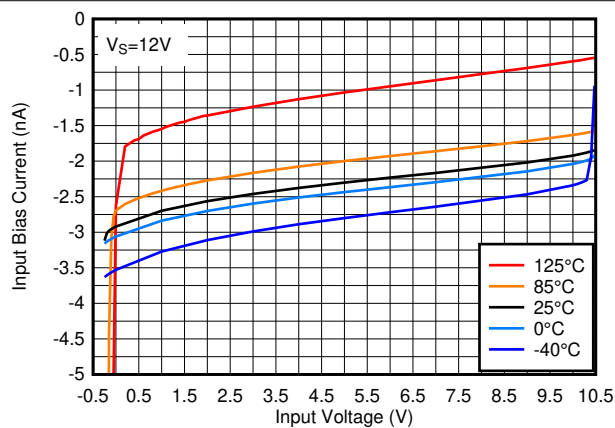


图 5-17. 12V 时输入偏置电流与输入电压之间的关系

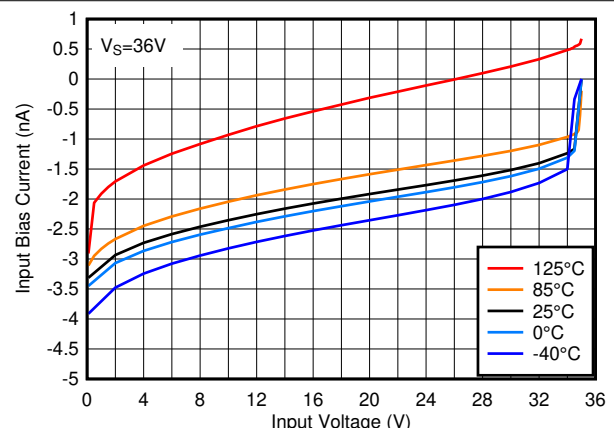


图 5-18. 36V 时输入偏置电流与输入电压之间的关系

5.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $R_{\text{PULLUP}} = 5.1\text{k}$, $C_L = 15\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

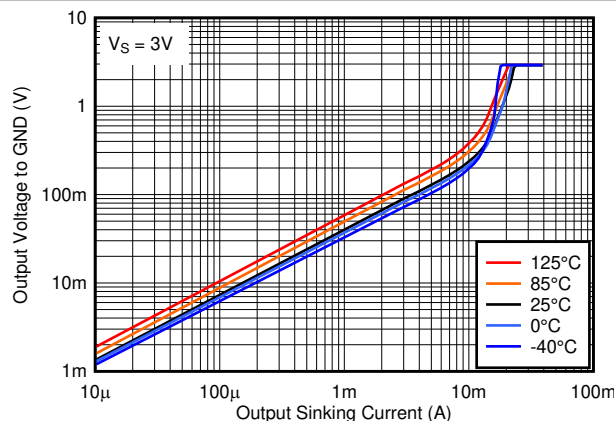


图 5-19. 3V 时输出低电压与输出灌电流之间的关系

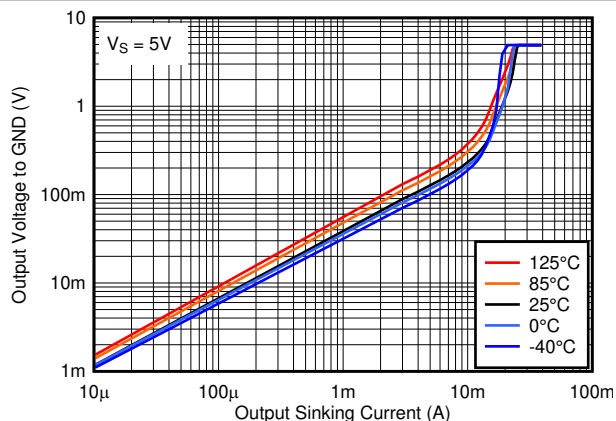


图 5-20. 5V 时输出低电压与输出灌电流之间的关系

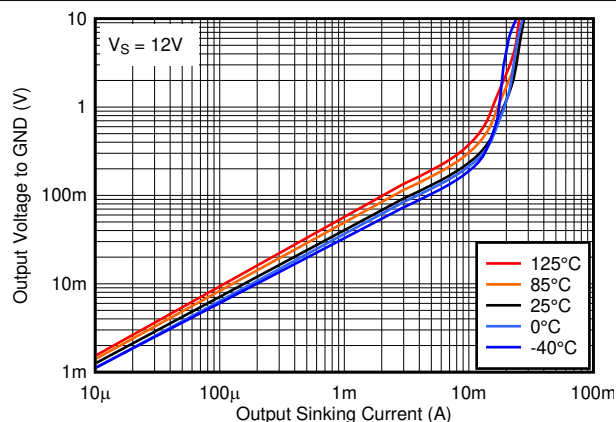


图 5-21. 12V 时输出低电压与输出灌电流之间的关系

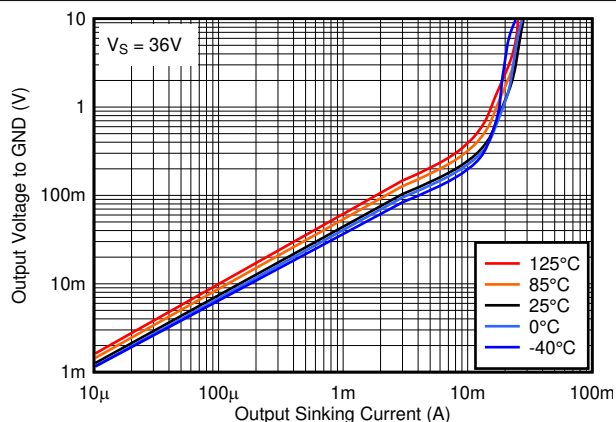


图 5-22. 36V 时输出低电压与输出灌电流之间的关系

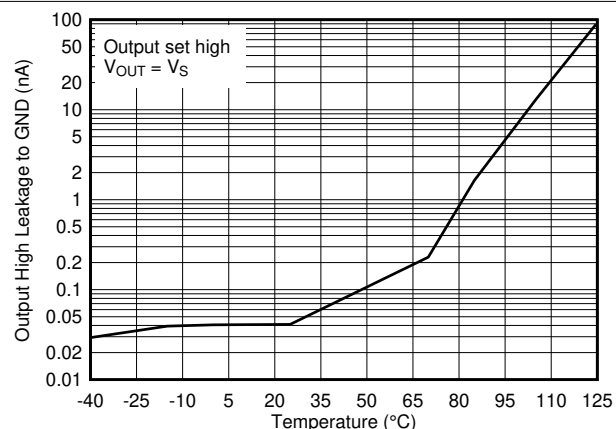


图 5-23. 5V 时输出高电平漏电流与温度之间的关系

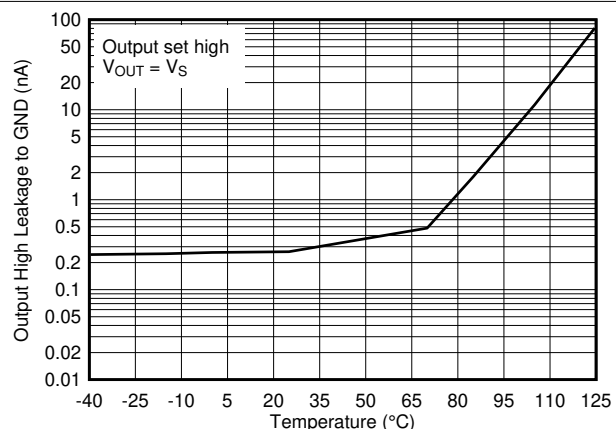


图 5-24. 36V 时输出高电平漏电流与温度之间的关系

5.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $R_{\text{PULLUP}} = 5.1\text{k}$, $C_L = 15\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

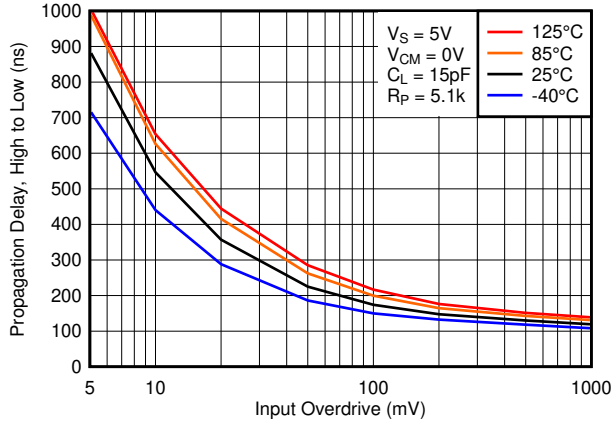


图 5-25. 高电平至低电平传播延迟与输入过驱电压之间的关系, 5V

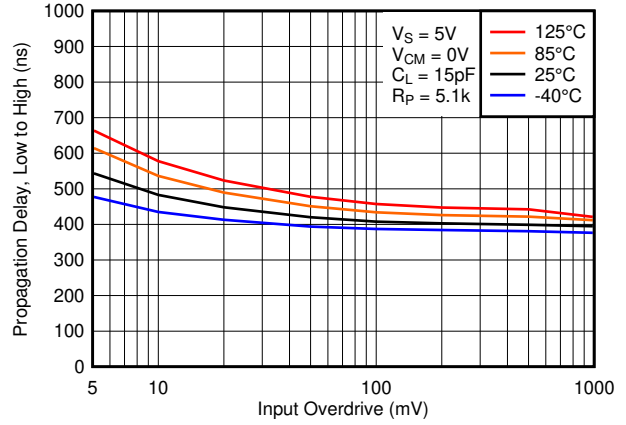


图 5-26. 低电平至高电平传播延迟与输入过驱电压之间的关系, 5V

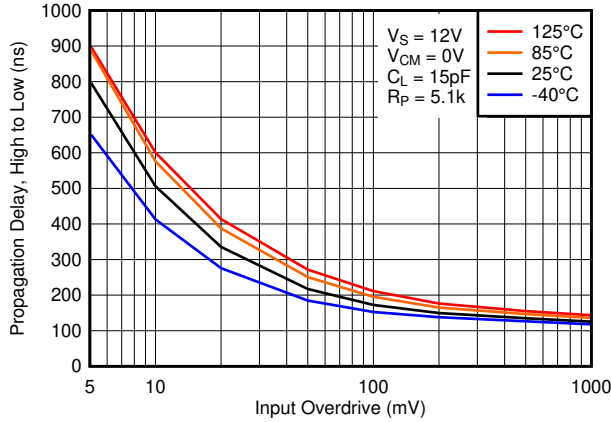


图 5-27. 高电平至低电平传播延迟与输入过驱电压之间的关系, 12V

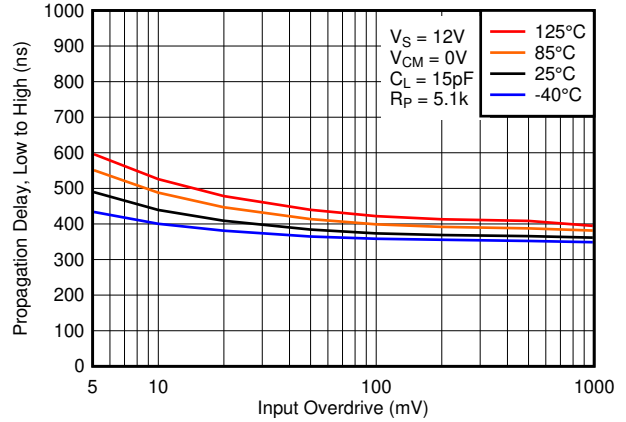


图 5-28. 低电平至高电平传播延迟与输入过驱电压之间的关系, 12V

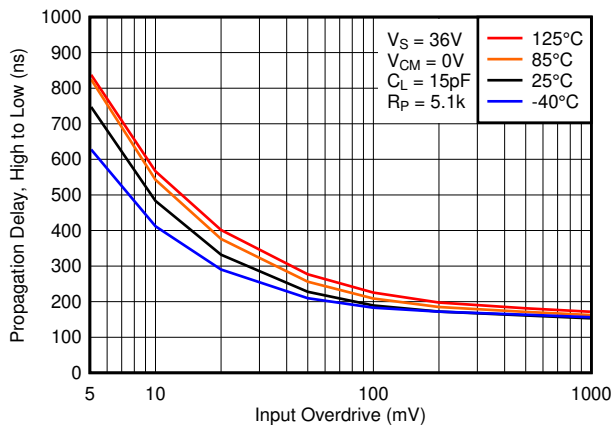


图 5-29. 高电平至低电平传播延迟与输入过驱电压之间的关系, 36V

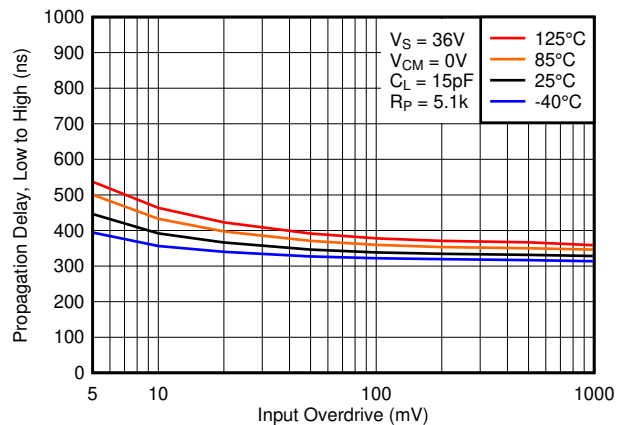


图 5-30. 低电平至高电平传播延迟与输入过驱电压之间的关系, 36V

5.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $R_{\text{PULLUP}} = 5.1\text{k}$, $C_L = 15\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

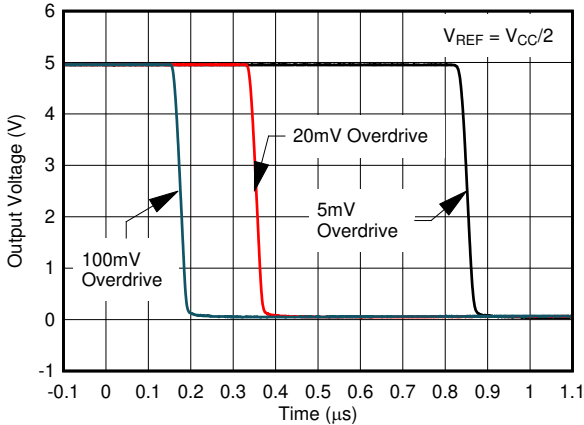


图 5-31. 高电平至低电平转换时各种过驱的响应时间

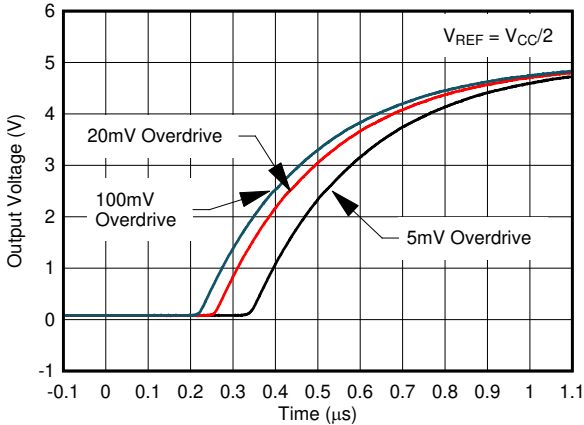


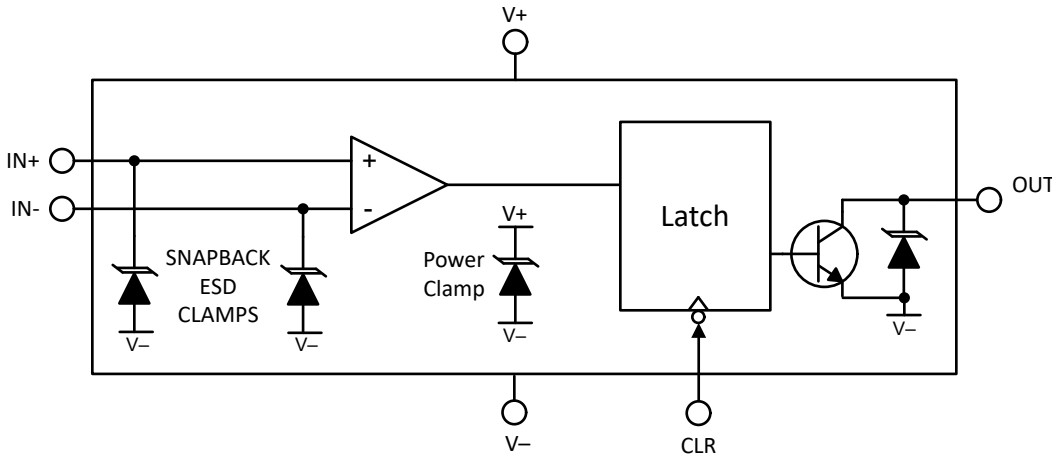
图 5-32. 低电平至高电平转换时各种过驱的响应时间

6 详细说明

6.1 概述

LM2903L-Q1 和 TL331L-Q1 是具有开漏输出的单通道和双通道锁存比较器。该器件提供低输入失调电压、容错输入和出色的速度功率比等特性组合，传播延迟为 300ns，每个通道的静态电源电流仅为 300 μ A。

6.2 功能方框图



6.3 特性说明

TL331L-Q1 和 LM2903L-Q1 具有输出闩锁的独特功能。输出会在首次负阈值跳变时闩锁，以便在没有系统控制器完全关注的情况下捕获事件或错误状态情况。这样可以在系统控制器仍在初始化期间捕获启动时的事件。系统控制器可以在执行任何所需的任务后，复位闩锁器。

这些比较器还具有容错输入功能，可承受高达 36V 的电压而不会损坏。因此，该系列的比较器适合在恶劣的嘈杂环境中进行精密电压监测。

6.4 器件功能模式

6.4.1 输出

6.4.1.1 比较器输出

TL331L-Q1 和 LM2903L-Q1 具有开集极（也常称为开漏极）仅灌入的输出级，可将输出逻辑电平上拉至最高 36V 的任意电压，且不受比较器供电电压 (V_S) 的影响。该开集极输出还允许对多个开集极输出进行逻辑或运算和逻辑电平转换。

未使用的开集极输出可以保持悬空，如果不允许使用悬空引脚，则可以连接到 V_- 引脚。

开集极输出保护电路包括输出和 V_- 之间的 ESD 钳位，以允许将输出拉至最高为 36V 的任何电压，即使上拉电压超过 V_+ 。

6.4.2 输出闩锁

该器件的输出在进入使能状态后，于首次输出高电平转低电平的过渡时锁存。输出保持闩锁状态，直到出现 CLR 引脚的下降沿。

6.4.2.1 清零 (CLR) 输入

当 CLR 为高电平时，输出未处于锁存状态，比较器已处于使能状态，准备响应下一个高电平转低电平的输出条件以进行锁存。

CLR 输入仅在 CLR 输入的高电平转低电平（下降）沿清除输出闩锁。

如果 CLR 保持低电平，则比较器处于“透明”模式并且输出继续响应输入条件。请参阅节 6.4.2.2。

当 CLR 输入恢复为高电平并等待下一次从高电平到低电平的输出转换时，锁存器启用。

在发送短暂的 CLR 脉冲以清除锁存器期间，如果输入正在交叉，则存在输出在锁存器复位过程中发生跳变的可能性。为防止系统产生虚假脉冲，CLR 复位脉冲必须尽可能短。建议的最小 CLR 脉冲为 200ns。

如果 CLR 引脚在比较器输出转换的同时转换（下降），则可能会发生设置时间争用。在 CLR 下降沿时间期间，输出状态为不确定。建议尽可能快地使 CLR 下降沿免受这种争用的影响（下降时间 <100ns）。

CLR 引脚是一个失效防护输入，可接受高达 36V 的逻辑高电平，与比较器电源电压无关。0.6V 的最大阈值可接受从 15V CMOS、低电压 TTL 到 1.2V CMOS 逻辑的各种数字逻辑电平输入。

不建议将 CLR 输入悬空。如果需要“正常”、“未锁存”模式，请将通道 CLR 输入连接到 V-。

需考虑 CLR 引脚是否需要外部上拉或下拉电阻，以确保在控制器初始化期间（此时控制器输出处于高阻态）启动时，CLR 引脚处于正确状态。控制器必须在启动后尽快初始化 GPIO 引脚。

6.4.2.2 透明模式

当 CLR 引脚保持低电平时，比较器处于“透明”模式。在透明模式下，锁存功能被禁用并且输出继续响应输入条件，类似于“正常”、“非锁存”比较器。

如果需要同步使用锁存和非锁存比较器路径，可使用双通道 LM2903L，即将非锁存通道的 CLR 引脚连接至 V-，使其中一个通道处于锁存模式，另一个通道在透明模式下运行。

6.4.2.3 闩存器的行为

上电后，TI 建议将 CLR 引脚切换为低电平以使锁存器复位。在 CLR 引脚为高电平时，锁存器处于使能状态并在第一次从高电平到低电平输出转换时锁存为低电平。以下是闩锁操作的概要。

当 CLR 引脚保持低电平时、输出处于连续“透明”模式（输出将持续跟随输入且无锁存）。

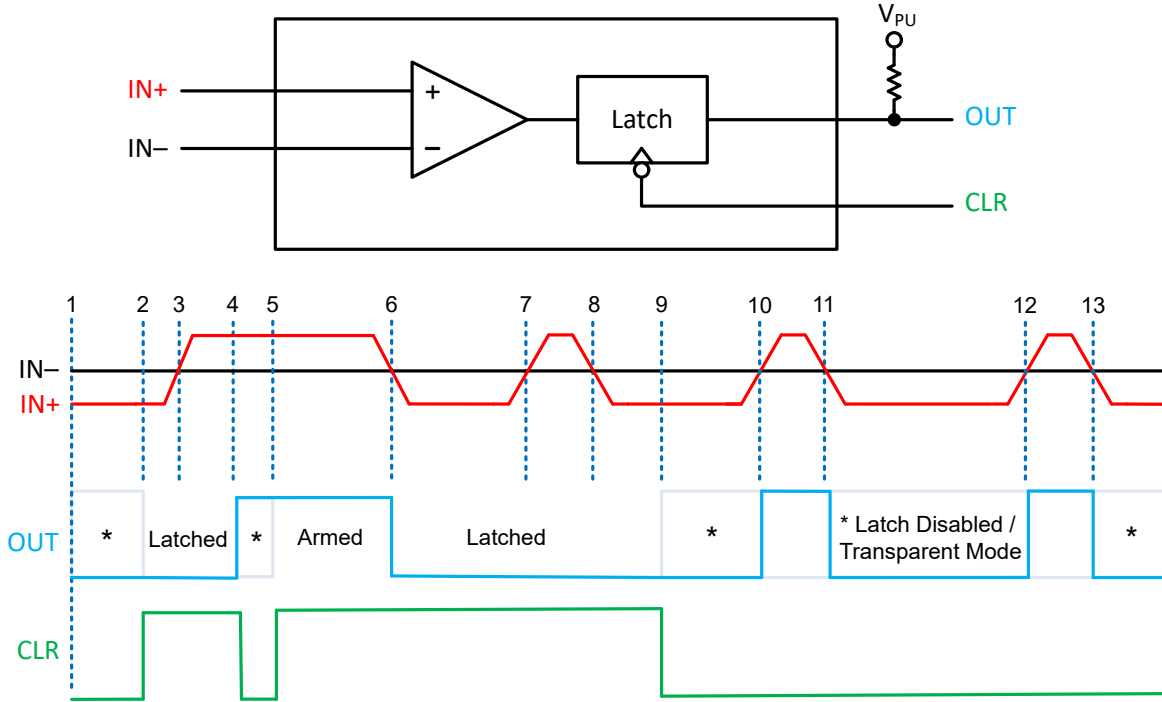


图 6-1. 锁存时序示例

* 在“透明模式”下禁用锁存

1. 在 $IN+ \rightarrow IN-$ 时，CLR 为低电平，在透明模式下输出为低电平。
2. 将 CLR 拉高以启用锁存器，此时 $IN- > IN+$ ，输出保持低电平并立即锁存为低电平。
3. 在 $IN+ > IN-$ 时，由于锁存条件，输出仍保持低电平。
4. 将 CLR 拉低以清除锁存的输出。在 CLR 引脚为低电平期间，输出处于透明模式。在 $IN+ > IN-$ 时，输出在透明模式下变为高电平。
5. CLR 拉高，禁用透明模式并使能锁存器。而 $IN+ > IN-$ 时，输出保持高电平。
6. $IN+$ 跨越 $IN-$ ，输出变为低电平且闩锁为低电平。
7. $IN+ > IN-$ 时，输出保持闩锁为低电平。
8. $IN- > IN+$ 时，输出保持闩锁为低电平。
9. CLR 拉低，清除锁存并启用透明模式。
10. 在 $IN+ > IN-$ 时，在透明模式下输出立即变为高电平。
11. 在 $IN- > IN+$ 时，在透明模式下输出立即变为低电平。
12. 在 $IN+ > IN-$ 时，在透明模式下输出立即变为高电平。
13. 在 $IN- > IN+$ 时，在透明模式下输出立即变为低电平。

6.4.3 输入

6.4.3.1 失效防护输入和输入电压范围

输入与 $V+$ 无关，可容错高达 36V。容错定义为当 $V+$ 未上电或在建议的工作范围内时保持相同的高输入阻抗。

在整个温度范围内，每个输入端的指定输入电压范围为 $V-$ 到 $V+$ 向下偏移 2V。

容错输入可以是 0V 至 36V 之间的任意值，即使在 V_S 为零或上升/下降时也是如此。只要输入电压范围和电源电压在最大指定范围内，该特性就能够避免电源时序问题。之所以如此，是因为输入未钳位到 $V+$ ，即使在输入端施加更高电压，输入电流也会保持高阻抗。

只要其中一个输入引脚保持在有效输入范围内，并且电源电压有效，输出状态就是正确的。

以下是输入电压偏移及其输出的汇总：

1. 当 $IN-$ 和 $IN+$ 都在指定的输入电压范围内时：
 - a. 如果 $IN-$ 高于 $IN+$ 和失调电压，则输出为低电平。
 - b. 如果 $IN-$ 低于 $IN+$ 和失调电压，则输出为高电平。
2. 当 $IN-$ 高于指定的输入电压范围，而 $IN+$ 在指定的电压范围内时，输出为低电平。
3. 当 $IN+$ 高于指定的输入电压范围，而 $IN-$ 在指定的输入电压范围内时，输出为高电平。
4. 当 $IN-$ 和 $IN+$ 均高于且超出指定输入电压范围时，输出为低电平。

即使具有容错特性，TI 也强烈建议在系统正常运行期间，将输入保持在指定的输入电压范围内，以符合数据表规格。不在指定的输入范围内运行可能会导致规格发生变化（如传播延迟和输入偏置电流），从而导致不可预测的行为。

6.4.3.2 输入保护

该器件在所有引脚上均整合了内部 ESD 保护电路。输入端在每个引脚到 $V-$ 之间使用专有的“快速复位”型 ESD 钳位。 $V+$ 没有“上部”ESD 箝位，允许输入引脚以超过电源电压 ($V+$)。在 ESD 事件期间，快速复位二极管会发生“短路”，并呈现低阻抗至 $V-$ （与 SCR 撬棒类似）。

如果输入端要连接到低阻抗源（如电源或缓冲基准线），TI 建议添加一个与输入端串联的限流电阻，以限制钳位因瞬态导通时的任何瞬态电流。必须将电流限制在 10mA 或以下（建议 $<1mA$ ）。该串联电阻也可以是任何电阻输入分压器或网络的一部分。

ESD 二极管无法钳制上电压。ESD 钳位不会像齐纳二极管那样“保持”在固定的最大电压。如果输入连接到可能超过 36V 的电源，则需要外部钳位以防止超过最大输入电压。

6.4.3.3 内部迟滞

该器件不具有内部滞后特性。输出在第一次输出转换时会闩锁，因此闩锁功能无需迟滞。基准电平必须设置为所需的阈值电平，并且输入信号经过滤波，以消除任何可能导致早期触发的噪声或瞬态。仅在透明模式下需要外部迟滞。

6.4.3.4 未使用的输入

如果不使用通道，请勿将输入端连接在一起。由于存在高等效带宽和低失调电压，将输入端直接连接在一起会导致高频振荡，因为器件会触发其自身的内部宽带噪声。必须将输入端连接到处于指定输入电压范围内并提供至少 50mV 差分电压的任何可用电压。例如，一个输入可以接地，另一个输入可以连接到基准电压，甚至可以通过限流电阻（典型值为 $10k\Omega$ ）连接到 ($V+$) 端。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

7.1 应用信息

7.1.1 基本的比较器定义

7.1.1.1 运行

基本比较器将一个输入端上的输入电压 (V_{IN}) 与另一输入端上的基准电压 (V_{REF}) 进行比较。在下面的 图 7-1 示例中，如果 V_{IN} 小于 V_{REF} ，则输出电压 (V_O) 为逻辑低电平 (V_{OL})。如果 V_{IN} 大于 V_{REF} ，则输出电压 (V_O) 为逻辑高电平 (V_{OH})。表 7-1 总结了输出条件。只需交换输入引脚，即可反转输出逻辑。

表 7-1. 输出条件

输入条件	输出
$IN+ > IN-$	高 (V_{OH})
$IN+ = IN-$	不确定 (可能抖动)
$IN+ < IN-$	低 (V_{OL})

7.1.1.2 传播延迟

在输入超过基准电压和输出响应之间存在一定的延迟，这种延迟称为传播延迟。输入从高电平转换为低电平和从低电平转换为高电平时，传播延迟可能不同。如 图 7-1 中的 t_{pLH} 和 t_{pHL} 所示，从输入的中点到输出的中点进行测量。

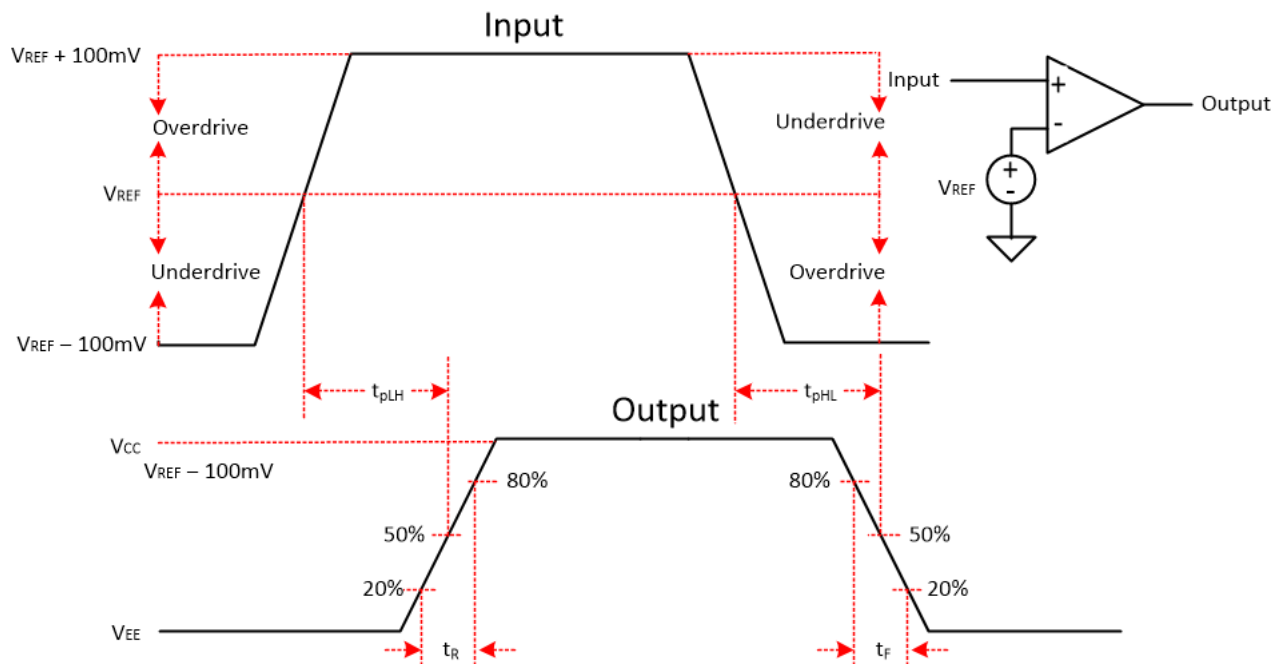


图 7-1. 比较器时序图

7.1.1.3 过驱电压

过驱电压 V_{OD} 是输入电压超出基准电压的部分（而不是总输入峰值间电压）。如 图 7-1 示例所示，过驱电压为 100mV。过驱电压会影响传播延迟 (t_p)。过驱电压越小，传播延迟越长，尤其在 $< 100\text{mV}$ 时。如果需要非常快的速度，使用尽可能大的过驱电压。

上升时间 (t_r) 和下降时间 (t_f) 是从输出波形的 20% 和 80% 点开始的时间。

7.2 典型应用

7.2.1 窗口比较器

窗口比较器通常用于检测欠压和过压情况。图 7-2 显示了一个简单的锁存式窗口比较器电路。

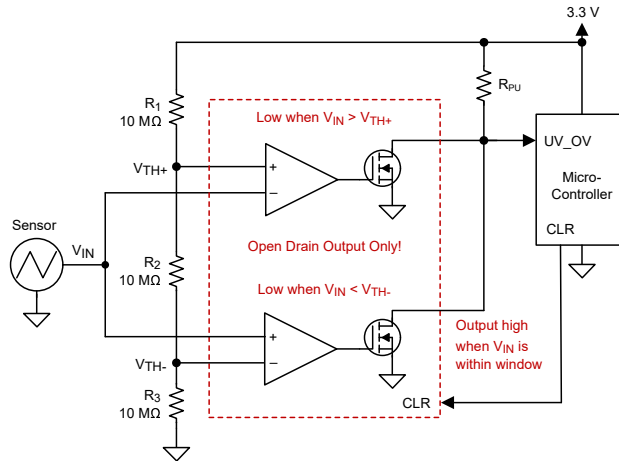


图 7-2. 采用 LM2903L-Q1 的窗口比较器

7.2.1.1 设计要求

对于此设计，请遵循以下设计要求：

- 当输入信号低于 1.1V 时闩锁（逻辑低电平输出）
- 当输入信号高于 2.2V 时闩锁（逻辑低电平输出）
- 使用 5V 电源供电

7.2.1.2 详细设计过程

如图 7-2 所示配置电路。使 R_1 、 R_2 和 R_3 电阻器各为 $100\text{k}\Omega$ 。这三个电阻器用于创建窗口比较器的正阈值和负阈值 (V_{TH+} 和 V_{TH-})。

每个电阻相等时， V_{TH+} 为 2.2V 且 V_{TH-} 为 1.1V。 $100\text{k}\Omega$ 等大电阻值可更大限度地降低功耗。可以重新计算电阻值以在跳变点提供所需的值。

传感器输出电压施加到两个比较器的反相和同相输入端。两个比较器输出通过“线或”运算连接在一起。

当传感器小于 1.1V 或大于 2.2V 时，相应的比较器输出闩锁为低电平。如图 7-3 所示，当传感器在 1.1V 至 2.2V 范围内（在“窗口”内）时，相应的比较器输出为高电平。

CLR 引脚必须从高电平切换到低电平，再切换到高电平，才能复位输出并使能窗口比较器。

7.2.1.3 应用曲线

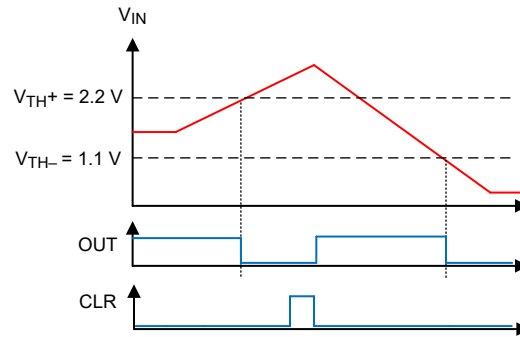


图 7-3. 窗口比较器结果

更多相关信息，请参阅应用手册 SBOA221 “窗口比较器电路”。

7.3 电源相关建议

由于存在快速输出边沿，务必在电源引脚上安装旁路电容器以防止电源发生振铃和误触发以及振荡。在 (V+) 引脚和接地引脚之间直接放一个低 ESR 0.1μF 陶瓷旁路电容器，直接在每个器件上实现电源旁路。输出转换期间会汲取窄峰值电流，特别是对于推挽输出器件而言。这些窄脉冲会导致电源线未被旁路和不良的接地振铃，可能会导致输入电压范围发生变化并产生不准确的比较，甚至造成振荡。

该器件可由“双”电源 (V+) 和 (V-)) 或“单”电源 (V+) 和 GND, GND 连接 (V-) 引脚) 供电。对于任一类型，输入信号必须保持在建议的输入范围内。请注意，使用“双”电源时，输出现在将“低电平” (V_{OL}) 摆动到 (V-) 电位而不是摆动到 GND。

7.4 布局

7.4.1 布局指南

在应用精确比较器时，需要保持电源稳定且将噪声和干扰降至最低。输出上升和下降时间为几十纳秒，必须被视为高速逻辑器件。旁路电容器必须尽可能靠近电源引脚放置并连接到实心接地层，最好直接放在 V+ 与 V- 引脚之间。

尽量减少输出和输入之间的耦合，以防止输出振荡。除非输出之间存在 V+ 或 GND 布线，否则请勿并行布置输出和输入布线，以减少耦合。向输入端添加串联电阻时，将电阻器放在靠近器件的位置。还可以在输出端串联一个低阻值 (<100 欧姆) 电阻器，以抑制非阻抗控制的长迹线上出现任何振铃或反射。为获得理想边沿形状，在进行长距离布线时必须使用带有反向终端的受控阻抗迹线。

7.4.2 布局示例

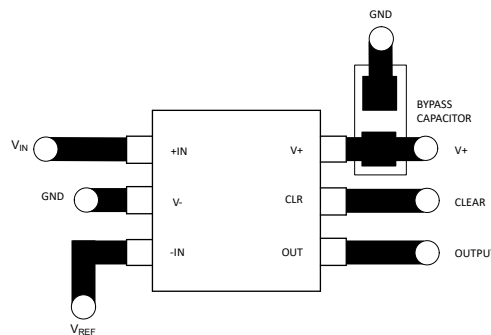


图 7-4. 单个布局示例

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

模拟工程师电路设计指导手册：放大器 (请参阅 “比较器” 一节) - SLYY137

精密设计，具有迟滞功能的比较器参考设计 - TIDU020

窗口比较器电路 - SBOA221

参考设计，窗口比较器参考设计 - TIPD178

具有/不具有迟滞功能的比较器电路 - SBOA219

具有迟滞功能的反相比较器电路 - SNOA997

具有迟滞功能的同相比较器电路 - SBOA313

四个独立运行的比较器 - SNOA654

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
July 2026	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PLM2903LWRUGRQ1	Active	Preproduction	X2QFN (RUG) 10	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

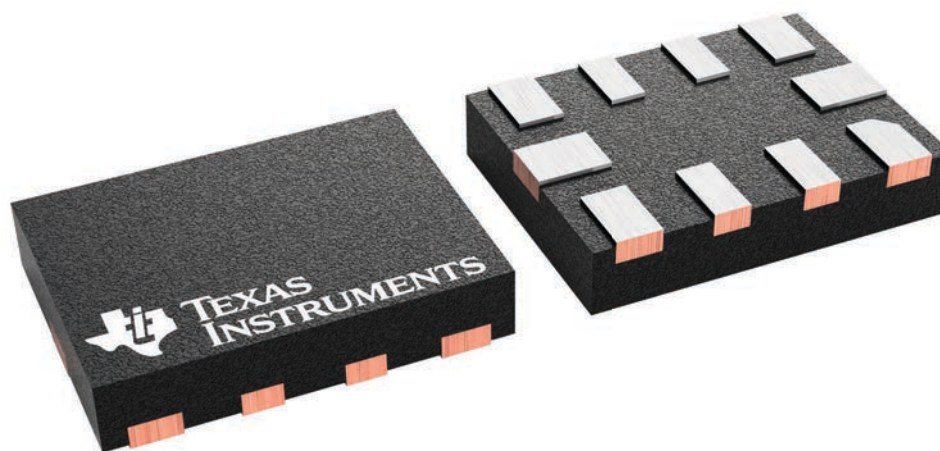
RUG 10

X2QFN - 0.4 mm max height

1.5 x 2, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月