

的 LM5168E 115V、0.3A 同步降压转换器

1 特性

- **功能安全型**
 - 可提供用于功能安全系统设计的文档
 - 专为在严苛的应用中实现可靠性而设计
 - 6V 到 115V 的宽输入电压范围
 - -55°C 至 +150°C 的结温范围
 - 固定 3ms 内部软启动计时器
 - 峰值和谷值电流限制保护
 - 输入 UVLO 和热关断保护
- 适用于可扩展的工业电源和电池包
 - 最短导通时间和关断时间低至 50ns
 - 1MHz 可调节开关频率
 - 可实现高轻负载效率的二极管仿真
 - 自动模式下的 10µA 休眠电流
 - 3µA 关断静态电流
 - 与 LM5164、LM5163 和 LM5013 引脚对引脚兼容
 - 与 LM5017 和 LM34927 具有类似的引脚排列和功能
- 通过集成技术减小设计尺寸，降低成本
 - COT 模式控制架构
 - 集成式 1.9Ω NFET 降压开关
 - 集成 0.71Ω NFET 同步整流器
 - 1.2V 内部电压基准
 - 无环路补偿组件
 - 内部 VCC 偏置稳压器和自举二极管
 - 开漏电源正常状态指示器
 - 封装：采用 1.27mm 引脚间距的 SOIC PowerPAD™-8 集成电路封装

2 应用

- 太空 - 太阳能、储能
- 航天与国防 - 智能弹药、执行器
- 航空电子设备 - 传感器成像、雷达

3 说明

LM5168E 是一款同步降压转换器，其工作温度范围为 -55°C 至 +150°C，用于在宽输入电压范围内进行调节，从而尽可能减少对外部浪涌抑制元件的需求。50ns 的最短可控导通时间有助于实现较大的降压比，支持从 48V 标称输入到低电压轨的直接降压转换，从而降低系统的复杂性并减少解决方案成本。LM5168E 在输入电压突降至 6V 时能够根据需要以接近 100% 的占空比工作，因而是宽输入电源电压范围工业应用和高电芯数电池包应用的理想之选。

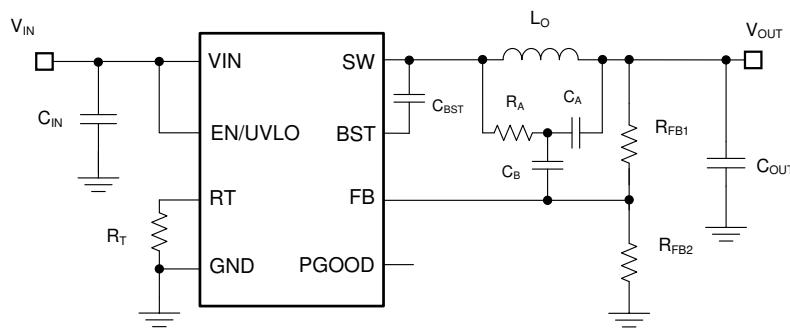
LM5168E 具有集成式高侧和低侧功率 MOSFET，可提供高达 0.3A 的输出电流。恒定导通时间 (COT) 控制架构可提供几乎恒定的开关频率，具有出色的负载和线路瞬态响应。LM5168E 提供自动模式版本，而 实现超低 I_Q 和二极管仿真模式运行，从而在轻负载下实现高效率。

封装信息

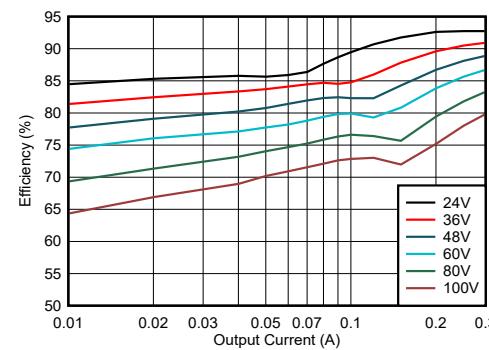
器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LM5168E	DDA (HSOIC , 8)	4.9mm × 6mm

(1) 有关更多信息，请参阅 [节 11](#)。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



典型降压转换器原理图



降压转换器效率 : V_{OUT} = 12V



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性	1	7.4 器件功能模式	15
2 应用	1	8 应用和实施	16
3 说明	1	8.1 应用信息	16
4 器件比较表	3	8.2 典型降压应用	17
5 引脚配置和功能	4	8.3 电源相关建议	25
6 规格	5	8.4 布局	25
6.1 绝对最大额定值	5	9 器件和文档支持	30
6.2 ESD Ratings	5	9.1 器件支持	30
6.3 建议运行条件	5	9.2 文档支持	30
6.4 热性能信息	6	9.3 接收文档更新通知	30
6.5 电气特性	6	9.4 支持资源	30
6.6 典型特性	8	9.5 商标	30
7 详细说明	9	9.6 静电放电警告	30
7.1 概述	9	9.7 术语表	30
7.2 功能方框图	10	10 修订历史记录	31
7.3 特性说明	10	11 机械、封装和可订购信息	31

4 器件比较表

器件型号	封装	说明	输出电流	轻负载模式	电流限值
LM5168PEDDAR	DDA (HSOIC , 8)	0.3A, 降压, 自动模式, 无断续, 工作温度	0.3A	PFM	0.42A, 无断续

5 引脚配置和功能

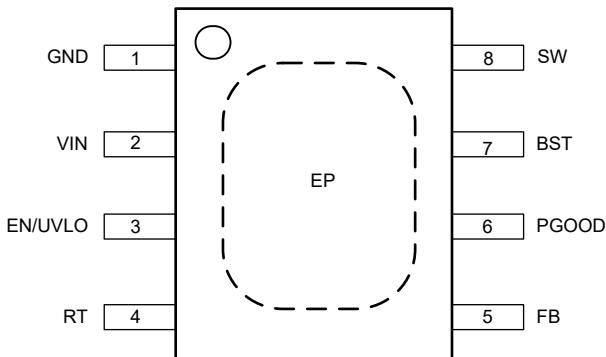


图 5-1.8 引脚 SO PowerPAD™ 集成电路封装 (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	GND	G	内部电路的接地连接
2	VIN	P	高侧功率 MOSFET 和内部偏置稳压器的稳压器电源输入引脚。通过较短的低阻抗路径直接连接到降压转换器的输入电源。
3	EN/UVLO	I	精密使能和欠压锁定 (UVLO) 编程引脚。如果 EN/UVLO 上升电压低于 1.1V，则转换器处于关断模式，所有功能均被禁用。如果 UVLO 电压大于 1.1V 且低于 1.5V，则转换器处于待机模式，内部 VCC 稳压器可运行且不进行切换。如果 EN/UVLO 电压高于 1.5V，则启动序列开始。
4	RT	I	导通时间编程引脚。此引脚和 GND 之间的电阻器可设置降压开关导通时间。
5	FB	I	电压调节比较器的反馈输入
6	PGOOD	O	电源正常状态指示器。此引脚为开漏输出引脚。通过 $10\text{k}\Omega$ 与 $100\text{k}\Omega$ 之间的外部上拉电阻器连接到源极电压。如果不需要 PGOOD 功能，则连接至 GND。
7	BST	P	自举栅极驱动电源。需要在 BST 和 SW 之间连接一个优质 2.2nF X7R 陶瓷电容器来偏置内部高侧栅极驱动器。
8	SW	P	开关节点，在内部连接到高侧 NMOS 降压开关的源极和低侧 NMOS 同步整流器的漏极。连接到功率电感器的开关节点。
—	EP	—	封装的裸露焊盘。无内部电气连接。将 EP 焊接到 GND 并连接到较大的覆铜平面以降低热阻。

(1) P = 电源, G = 地, I = 输入, O = 输出

6 规格

6.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾ ⁽²⁾

		最小值	最大值	单位
引脚电压	VIN	-0.3	118	V
	SW	-1.5	118	
	SW, 瞬态 < 20ns	-3		
	BST	-0.3	123.5	
	BST 至 SW	-0.3	5.5	
	EN	-0.3	118	
	FB	-0.3	5.5	
	RT	-0.3	5.5	
	PGOOD	-0.3	14	
自举电容器	外部 BST 至 SW 电容		2.5	nF
工作结温	T _J	-55	150	°C
贮存温度	T _{stg}	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
 (2) 有关 PCB 布局建议 ([布局指南](#))，请参阅“应用”部分。

6.2 ESD Ratings

		值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
 (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _{IN}	引脚电压	VIN	6	115		V
V _{EN/UVLO}	引脚电压	EN/UVLO			115	V
I _{OUT}	输出电流范围	LM5168E		0.3		A
C _{BST}	外部 BST 至 SW 电容			2.2		nF
F _{sw}	开关频率		100	1000		kHz

6.4 热性能信息

热指标 ⁽¹⁾		LM5168E	单位
		DDA (SOIC)	
		8 引脚	
$R_{\theta JA(EVM)}$	EVM 的结温至环境温度热阻 ⁽²⁾	22	°C/W
$R_{\theta JA}$	结至环境热阻	38.9	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	51.7	°C/W
Ψ_{JT}	结至顶部特征参数	2.9	°C/W
$R_{\theta JB}$	结至电路板热阻	14.1	°C/W
Ψ_{JB}	结至电路板特征参数	14.1	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	3.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和IC封装热指标应用手册](#)。

(2) 该值在 LM5168EPEVM 上获得，铜面积约为 49cm²。有关更多详细信息，请参阅 [散热注意事项](#) 一节。

6.5 电气特性

$T_J = -55^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电源						
$I_Q(VIN)$	VIN 静态电流	$V_{EN/UVLO} = 2.5\text{V}$, PFM 运行	10	25	μA	
$I_Q(STANDBY)$	VIN 待机电流	$V_{EN/UVLO} = 1.25\text{V}$	17	35	μA	
$I_{SD(VIN)}$	VIN 关断电源电流	$V_{EN/UVLO} = 0\text{V}$, $T_J = 25^{\circ}\text{C}$	3	6	μA	
ENABLE						
$V_{EN(R)}$	EN/UVLO 电压上升阈值	EN/UVLO 上升, 启用开关	1.45	1.5	1.55	V
$V_{EN(F)}$	EN/UVLO 电压下降阈值	EN/UVLO 下降, 禁用开关	1.35	1.4	1.44	V
$V_{SD(R)}$	EN/UVLO 待机上升阈值	EN/UVLO 上升, 启用内部 LDO, 不进行开关。			1.1	V
$V_{SD(F)}$	EN/UVLO 待机下降阈值	EN/UVLO 下降, 禁用内部 LDO。	0.45			V
基准电压						
V_{FB}	FB 电压	V_{FB} 下降	1.181	1.2	1.218	V
启动						
t_{SS}	内部固定软启动时间		1.75	3	4.75	ms
功率级						
$R_{DS(on)(HS)}$	高侧 MOSFET 导通电阻	$I_{SW} = -100\text{mA}$	1.91			Ω
$R_{DS(on)(LS)}$	低侧 MOSFET 导通电阻	$I_{SW} = 100\text{mA}$	0.74			Ω
$t_{ON(min)}$	最小 ON 脉冲宽度		50			ns
$t_{ON(1)}$	On-time1	$V_{VIN} = 6\text{V}$, $R_{RT} = 75\text{k}\Omega$	5000			ns
$t_{ON(2)}$	On-time2	$V_{VIN} = 6\text{V}$, $R_{RT} = 25\text{k}\Omega$	1650			ns
$t_{ON(3)}$	On-time3	$V_{VIN} = 12\text{V}$, $R_{RT} = 75\text{k}\Omega$	2550			ns
$t_{ON(4)}$	On-time4	$V_{VIN} = 12\text{V}$, $R_{RT} = 25\text{k}\Omega$	830			ns
$t_{OFF(min)}$	最小 OFF 脉冲宽度		50			ns
升压电路						
$V_{BOOT-SW(UV_R)}$	BOOT-SW UVLO 上升阈值	V_{BST-SW} 上升	2.6	3.4		V
过流保护						
$I_{HS_PK(OC)}$	高侧峰值电流限值		0.356	0.42	0.484	A
$I_{LS_PK(OC)}$	低侧峰值电流限值		0.356	0.42	0.484	A
$I_{\Delta(OC)}$	$I_{HS_PK(OC)}$ 或 $I_{LS_PK(OC)}$ 的最小值减去 $I_{LS_V(OC)}$		0.084			A
$I_{LS_V(OC)}$	低侧谷值电流限值	LS FET 上的低侧谷值电流限制	0.27	0.336	0.42	A
I_{ZC}	过零检测电流阈值		0			A

6.5 电气特性 (续)

$T_J = -55^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
T_W		重启之前的断续时间	64		ms	
电源正常						
V_{PGTH}	电源正常阈值	FB 下降, PG 从高到低	1.055	1.08	1.1	V
		FB 上升, PG 从低到高	1.105	1.14	1.175	V
R_{PG}	电源正常导通状态电阻	$V_{FB} = 1\text{V}$	7		Ω	
热关断						
T_{J-SHD}	热关断阈值 ⁽¹⁾	温度上升	175		$^{\circ}\text{C}$	
$T_{J-SHD-HYS}$	热关断迟滞 ⁽¹⁾		10		$^{\circ}\text{C}$	

(1) 根据设计确定, 未经生产测试

6.6 典型特性

除非另有说明，否则以下条件适用： $T_A = 25^\circ\text{C}$ ， $V_{IN} = 24\text{V}$ 时。

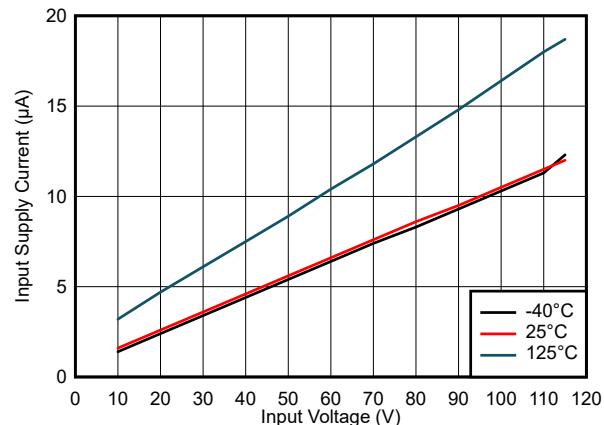


图 6-1. 关断电源电流与输入电压间的关系

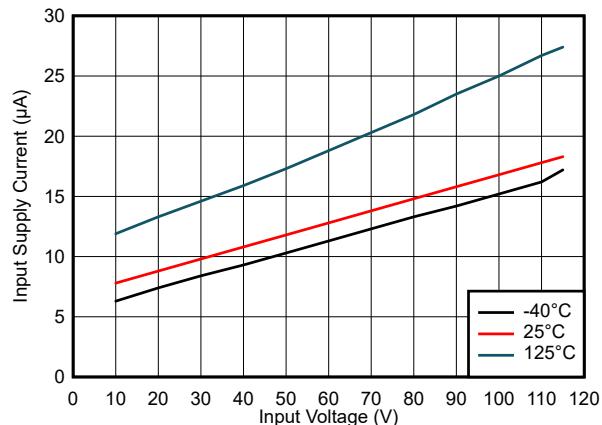


图 6-2. 睡眠模式电源电流与输入电压间的关系 (DEM, 非开关)

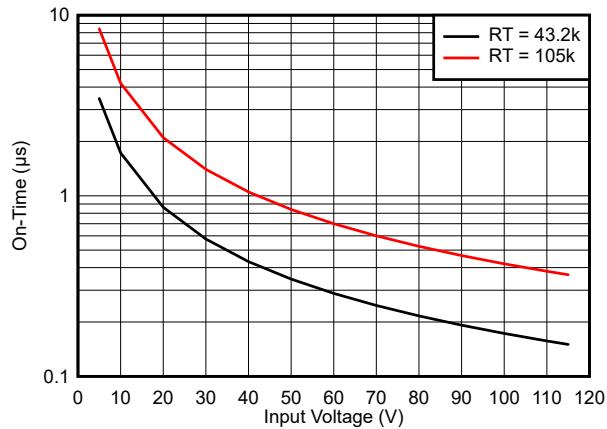


图 6-3. COT 导通时间与输入电压间的关系

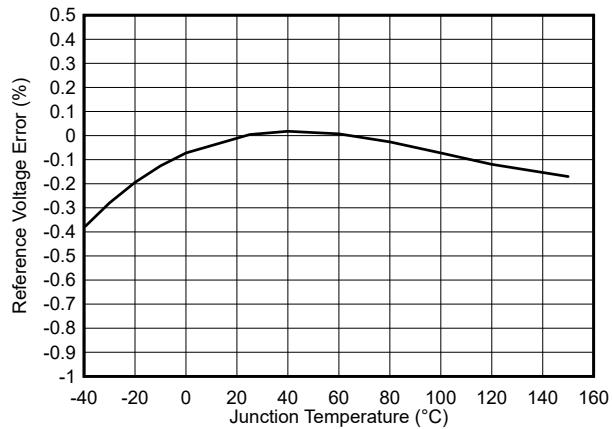


图 6-4. 反馈比较器阈值与温度间的关系

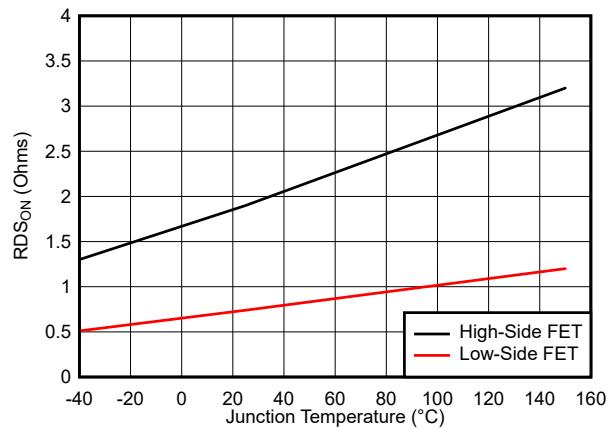


图 6-5. MOSFET 通态电阻与温度间的关系

7 详细说明

7.1 概述

LM5168E 是一款易于使用、超低 I_Q 、恒定导通时间 (COT) 的同步降压稳压器。LM5168E 具有集成式高侧和低侧功率 MOSFET，是一款低成本、高效率的降压转换器，可在 6V 至 118V 的宽输入电压范围运行，提供高达 0.3A 的直流负载电流。LM5168E 采用 8 引脚 SO PowerPAD 集成电路封装，其引脚间距为 1.27mm，可以在高电压应用中提供足够的间距。此恒定导通时间 (COT) 转换器非常适合以预测导通时间开关脉冲运行，以满足低噪声、低电流和快速负载瞬态要求。在输入电压范围内，采用输入电压前馈来实现准固定开关频率。低至 50ns 的可控导通时间可实现高降压比，50ns 的最短强制关断时间可实现极高的占空比。此功能可在 V_{IN} 下降至接近 V_{OUT} 时实现固定频率运行。达到 50ns 的强制关断时间后，器件会进入频率折返运行以保持恒定的输出电压。LM5168E 实现了智能峰值和谷值电流限值检测电路，可确保在输出短路的情况下提供强大的保护。此稳压器不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

LM5168E 经过预编程，可在自动模式下运行。当配置为以轻负载在自动模式下运行时，该器件会转换为超低 I_Q 模式以保持高效率，并防止在系统处于待机状态时连接到输入端的电池耗尽电量。

LM5168E 集成了其他功能，可满足全面的系统要求，包括：

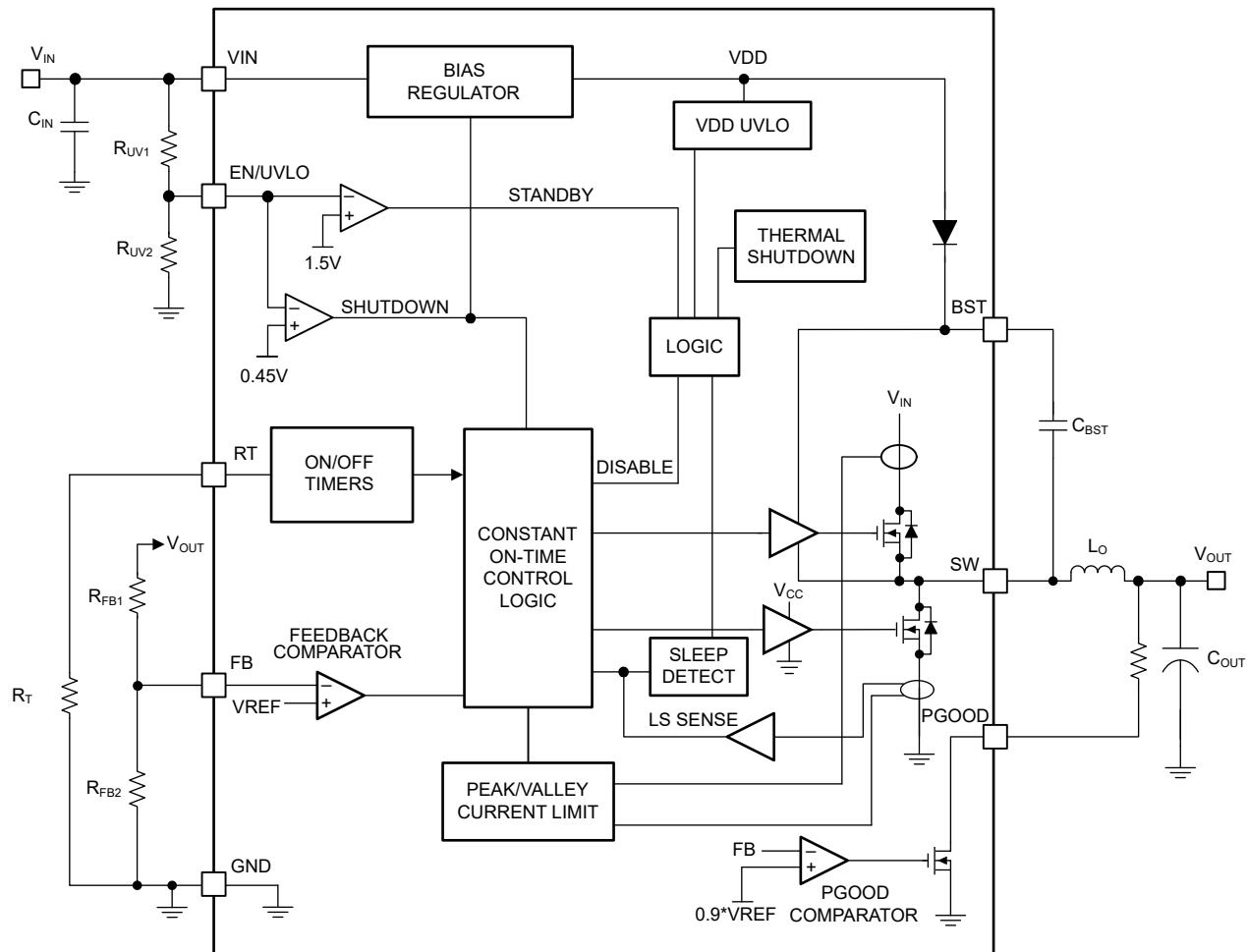
- 电源轨时序控制和故障报告
- 内部固定软启动
- 单调启动至预偏置负载
- 用于可编程线路欠压锁定 (UVLO) 的精密使能端
- 智能逐周期电流限制，可实现出色的电感器选型
- 具有自动恢复功能的热关断

LM5168E 支持各种终端设备，这些设备需要从瞬态电压偏离直流电平的高输入电源获得稳压输出。此类终端设备系统的示例如下：

- 高电芯数电池组系统
- 24V 工业系统
- 48V 电信和 PoE 电压范围

引脚排列旨在实现仅需少量部元件的简单布局。

7.2 功能方框图



7.3 特性说明

7.3.1 控制架构

LM5168E 降压开关转换器采用恒定导通时间 (COT) 控制方案。COT 控制方案使用计时电阻器 (R_T) 设置高侧 FET 的固定导通时间 t_{ON} 。 t_{ON} 随 V_{IN} 的变化而调整，与输入电压成反比，以便在连续导通模式 (CCM) 下保持固定频率。 t_{ON} 到期后，高侧 FET 保持关断状态，直到 FB 电压等于或低于 1.2V 的基准电压。为了保持稳定性，反馈比较器要求关断期间的最小纹波电压与电感器电流同相。此外，关断期间反馈电压的这一变化必须足够大，以压制反馈节点上存在的任何噪声。建议的最小纹波电压为 20mV。在需要稳定运行的情况下，系统会使用更多的纹波电压。当 SW 引脚或 BST 引脚与 FB 引脚之间过度耦合时，此操作尤其如此。另请参阅表 7-1 了解不同类型的纹波注入方案，确保在整个输入电压范围内保持稳定。

在快速启动或正负载阶跃期间，稳压器以最短的关断时间运行，直到实现稳压。此功能可实现极快的负载瞬态响应，同时将输出电压下冲降至最低。如果在稳态运行时调节输出，关断时间会自动调节，产生输出电压稳压所需的开关节点占空比，从而保持固定的开关频率。在 CCM 下，开关频率 F_{SW} 由 R_T 电阻器编程。

表 7-1. 纹波生成方法

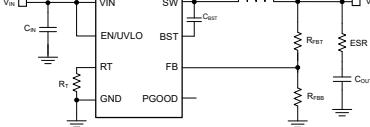
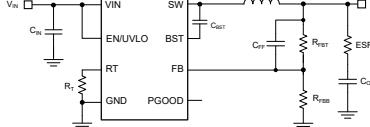
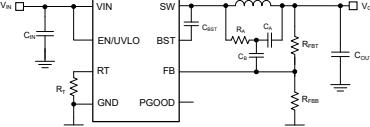
TYPE 1	TYPE 2	TYPE 3
最低成本	降低的纹波	最小纹波
		
$RESR \geq \frac{20 \text{ mV} \times V_{OUT}}{V_{FB} \times \Delta IL}$ (1)	$RESR \geq \frac{20 \text{ mV}}{\Delta IL}$ (3)	$C_A \geq \frac{10}{F_{SW} \times (R_{FB} R_{FBT})}$ (6)
$RESR \geq \frac{V_{OUT}}{2 \times V_{IN} \times F_{SW} \times C_{OUT}}$ (2)	$RESR \geq \frac{V_{OUT}}{2 \times V_{IN} \times F_{SW} \times C_{OUT}}$ (4)	$R_A \times C_A \leq \frac{(V_{IN} - V_{OUT}) \times T_{ON}}{20 \text{ mV}}$ (7)
	$CFF \geq \frac{1}{2\pi \times F_{SW} \times (R_{FB} R_{FBT})}$ (5)	$C_B \geq \frac{T_{settle}}{3 \times R_{FBT}}$ (8)

表 7-1 介绍了在反馈节点上生成相应电压纹波的三种不同方法。1 型纹波生成方法使用与输出电容器串联的单个电阻 R_{ESR} 。生成的电压纹波包含两个分量：由电感器纹波电流对输出电容器充电和放电引起的电容纹波，以及电感器纹波电流流入输出电容器并流过串联电阻 R_{ESR} 引起的电阻纹波。电容纹波分量与电感器电流异相，在关断期间不会单调下降。电阻纹波分量与电感器电流同相，在关断期间会单调下降。 V_{OUT} 处的电阻纹波必须超过电容纹波才能稳定运行。如果不满足此条件，则会在 COT 转换器中观察到不稳定的开关行为，表现为多个紧密连续的导通时间突发，随后是较长的关断时间。1 型下的公式定义了串联电阻 R_{ESR} 的值，以确保反馈节点处有足够的同相纹波。

2 型纹波生成除了使用串联电阻器外，还使用 C_{FF} 电容器。由于输出电压纹波通过 C_{FF} 直接交流耦合到反馈节点，因此 R_{ESR} 以及最终的输出电压纹波会按 V_{OUT}/V_{FB} 的系数降低。

3 型纹波生成使用由 R_A 和 C_A 组成的 RC 网络以及开关节点电压来生成与电感器电流同相的三角波。然后，此三角波通过电容器 C_B 交流耦合到反馈节点。由于该电路不使用输出电压纹波，因此该电路非常适用于低输出电压纹波至关重要的应用。有关 COT 控制方法的更多详细信息，另请参阅 [相关文档](#) 部分。

在轻负载模式下运行，系统可设置为 PFM 和 DEM 运行。的二极管仿真模式 (DEM) 可防止负指示器电流，而脉冲跳跃可通过降低有效开关频率在轻负载电流下保持高效率。当电感器谷值电流达到零时，同步功率 MOSFET 关断，进入 DEM 运行。此时，负载电流低于 CCM 下峰值间电感器电流纹波的一半。在零电流时关断低侧 MOSFET 可减少开关损耗，阻止负电流传导可减少传导损耗。DEM 转换器的功率转换效率高于等效的强制 PWM CCM 转换器。在 DEM 模式下运行时，两个功率 MOSFET 保持关断的持续时间会随着负载电流的减小而逐渐增加。如果此空闲持续时间超过 $15 \mu\text{s}$ ，转换器将转换至超低 I_Q 模式，仅从输入端消耗 $10 \mu\text{A}$ 静态电流。

7.3.2 内部 VCC 稳压器和自举电容器

LM5168E 包含一个内部线性稳压器，由 VIN 供电，标称输出为 5V，无需外部电容器来稳定该 VCC 子稳压器。该 VCC 子稳压器为内部电路块（包括同步 FET 驱动器和逻辑电路）提供电流。输入引脚 (VIN) 可直接连接至高达 115V 的线电压。由于功率 MOSFET 的总栅极电荷较低，因此请使用较低的自举电容值来降低内部稳压器的压力。按照 [绝对最大额定值](#) 中的规定选择一个优质 2.2nF X7R 陶瓷自举电容器。选择较高的电容值会对内部 VCC 稳压器造成压力，并可能损坏器件。内部自举二极管从 VCC 连接到 BST，当开关节点电压为低电平时，用于补充高侧栅极驱动自举电容器中的电荷。

7.3.3 内部软启动

LM5168E 采用内部软启动控制斜升，使输出电压逐渐达到稳态工作点，从而减少启动应力和电流浪涌。软启动功能可实现受控的单调输出电压启动。软启动时间在内部设置为 3ms。

7.3.4 接通时间发生器

LM5168E 高侧 FET 的导通时间由 R_{FPWMT} 电阻器决定，与输入电压 V_{IN} 成反比。由于与 V_{IN} 成反比，因此当 V_{IN} 发生变化时，其频率几乎保持不变。使用 [节 7.3.4](#) 计算导通时间，其中 R_T 单位为 $k\Omega$ 。

$$T_{ON} = \frac{R_T}{2.5 \times V_{IN}} \quad (9)$$

使用 [方程式 10](#) 可确定 R_T 电阻器，以设置 CCM 下的特定开关频率，其中 F_{SW} 单位为 kHz。

$$R_T = \frac{2500 \times V_{OUT}}{F_{SW}} \quad [k\Omega] \quad (10)$$

选择 R_T 以使最短导通时间 (V_{IN} 最大值时) 大于 50ns，从而确保降压正常运行。除了该最短导通时间外，此器件的最大频率限制为 1MHz。

7.3.5 电流限值

LM5168E 使用峰值电感电流的逐周期电流限制来管理过流情况。每个开关周期都会将在高侧 MOSFET 中检测到的电流与电流限制阈值 (典型值为 0.42A) 进行比较。为了保护转换器免受潜在电流失控情况的影响，LM5168E 包含折返谷值电流限制功能 (限值设置为 0.34A)，如果检测到峰值电流限值，则会启用该功能。如 [图 7-1](#) 所示，如果 LM5168E 的高侧 MOSFET 中的峰值电流超过 0.42A (典型值)，则无论编程的导通时间 (t_{ON}) 如何，当前周期都会立即终止，高侧 MOSFET 将关断，并且将激活折返谷值电流限制。低侧 MOSFET 保持导通状态，直到电感器电流降至此折返谷值电流限值以下，然后启动下一个导通脉冲。这种方法折返开关频率以防止过热，并将 LM5168E 的平均输出电流限制为小于 0.3A，以确保适当的短路和重负载保护。

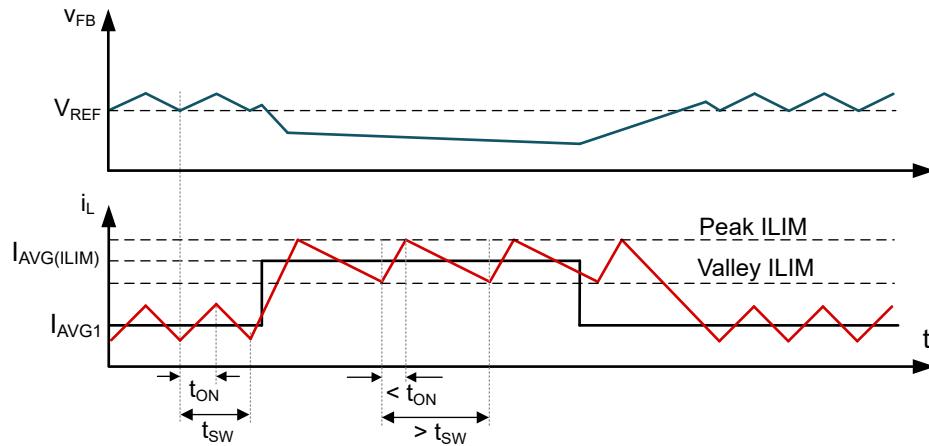


图 7-1. 电流限值时序图

经过高侧 MOSFET 导通转换后的前沿消隐时间后检测电流。电流限值比较器的传播延迟为 100ns。在导通时间小于 100ns 的高降压条件下，低侧 MOSFET 中的备用峰值电流限值比较器也设置为 0.42A，使折返谷值电流限值设置为 0.34A。这一电流限制方案可实现超低占空比运行，从而允许进行较大的降压转换，同时确保为转换器提供强大的保护。

LM5168E 实现了电流限制关断计时器和断续保护。如果高侧 MOSFET 中的电流超过 $I_{HS_PK(OC)}$ ，高侧 MOSFET 会立即关断，并启动不可复位的关断计时器。关断时长由 FB 电压和输入电压控制。断续保护可确保软启动计数器在连续 16 个电流限制周期检测到过流事件后，都能够正常恢复。经过没有电流限值检测的四个连续周期后，该器件会重新启动断续保护计数器。该器件在经过 64ms 的“断续周期”后会尝试软启动。

7.3.6 N 通道降压开关和驱动器

LM5168E 集成了一个 N 沟道降压开关和相关的浮动高侧栅极驱动器。栅极驱动器电路与外部自举电容器和内部高压自举二极管配合使用。**BST** 和 **SW** 引脚之间连接的优质陶瓷电容器可在降压开关导通期间为高侧驱动器提供电压。另请参阅 [节 7.3.2](#) 了解限制。在关断期间，**SW** 引脚被下拉至约 0V，自举电容器通过内部自举二极管从内部 **VCC** 充电。最小关断计时器设置为 50ns (典型值)，确保每个周期满足自举电容器充电的最短时间。当导通时间小于 300ns 时，最小关断计时器强制设置为 250ns，以确保 **BST** 电容器在一个周期内完成充电。此操作在从睡眠模式唤醒时尤为重要，因为此时 **BST** 电容器极有可能处于放电状态。

7.3.7 同步整流器

LM5168E 集成了内部低侧同步整流器 N 通道 MOSFET，可在高侧 MOSFET 关闭时为指示器电流提供低电阻路径。

同步整流器在二极管仿真模式下运行。二极管仿真使稳压器能够在轻负载条件下以脉冲跳跃模式运行。此模式会导致轻负载下的平均开关频率降低。结果，由于开关损耗和 MOSFET 栅极驱动器损耗均与开关频率成比例，因此轻负载下的效率得到了提高。这种脉冲跳跃模式还可降低在轻负载时与传统 CCM 相关的循环电感器电流和损耗。

7.3.8 使能/欠压锁定 (EN/UVLO)

LM5168E 包含双电平 EN/UVLO 电路。当 EN/UVLO 电压低于 0.45V (典型值) 时，转换器处于低电流关断模式，并且输入静态电流 (I_Q) 降至 3 μ A。当电压高于 1.1V 但低于 1.5V (典型值) 时，转换器处于待机模式。在待机模式下，内部偏置稳压器处于激活状态，而控制电路处于禁用状态。当电压超过 1.5V (典型值) 上升阈值时，开始正常运行。在 **VIN** 和 **GND** 之间安装一个电阻分压器，以设置稳压器的最低工作电压。如果用户希望实现输入电压 UVLO，请参阅 [图 7-2、方程式 11 和方程式 12](#) 以了解详细信息。通常，用户选择 R_{UV1} 的值，然后根据所需的 V_{ON} 使用 [方程式 11](#) 计算 R_{UV2} 的值。 R_{UV1} 的合理值在 1M Ω 范围内。[方程式 12](#) 随后用于计算得到的 V_{OFF} 。 V_{ON} 和 V_{OFF} 分别是器件导通和关断时的输入电压。

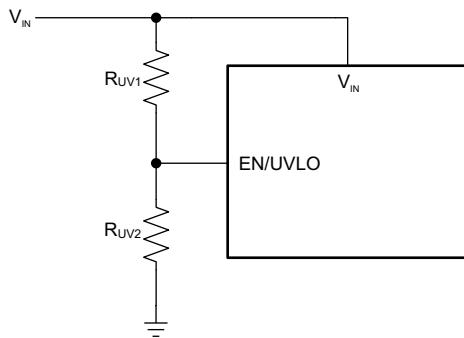


图 7-2. 输入 UVLO 连接

$$R_{UV2} = R_{UV1} \times \left(\frac{V_{EN(R)}}{V_{ON} - V_{EN(R)}} \right) \quad (11)$$

$$V_{OFF} = V_{EN(F)} \times \left(1 + \frac{R_{UV1}}{R_{UV2}} \right) \quad (12)$$

如果不需输入 UVLO，用户可以将 EN/UVLO 作为由逻辑信号驱动的使能输入，或直接连接到 VIN。如果 EN/UVLO 直接连接到 VIN，则一旦内部偏置电压轨激活，稳压器就会开始切换；VIN 处约为 4.5V。

7.3.9 电源正常 (PGOOD)

LM5168E 提供 PGOOD 指示器 (PG) 以指示输出电压何时处于稳压电平范围内。使用 PGOOD 信号对下游转换器进行启动时序控制或进行故障保护和输出监控。PGOOD 是一个开漏输出端，需要使用上拉电阻器连接到不高于 14V 的直流电源。典型的上拉电阻范围是 10k Ω 至 100k Ω 。如有必要，可使用电阻分压器降低来自较高电压上拉电源轨的电压。当 FB 电压超过内部基准 V_{REF} 的 95% 时，内部 PGOOD 开关将关断，并可通过外部上拉电阻将

PGOOD 拉至高电平。如果 FB 电压降至低于 V_{REF} 的 90%，则内部 7Ω PGOOD 开关将导通，并且 PGOOD 将拉至低电平，以指示输出电压超出稳压范围。PGOOD 的上升沿具有 $5\mu\text{s}$ 的内置抗尖峰脉冲延迟。

7.3.10 热保护

LM5168E 包含一个内部结温监测器，可在结温高于正常值时保护器件。如果结温超过 175°C (典型值)，则会发生热关断以防止进一步的功率耗散和温升。根据 10°C 的典型热关断迟滞，LM5168E 会在结温降至 165°C 时启动重启序列。此保护功能是一种非锁存保护，因此如果故障持续存在，器件会循环进入和退出热关断。

7.4 器件功能模式

7.4.1 关断模式

EN/UVLO 为 LM5168E 提供开关控制功能。当 $V_{EN/UVLO}$ 低于约 0.45V 时，器件处于关断模式。内部 VCC 子稳压器和开关稳压器均关闭。 $V_{IN} = 24V$ 时，关断模式下的静态电流降至 $3\mu A$ 。LM5168E 还采用内部偏置电压轨欠压保护。如果输入电压低于约 4.5V，则稳压器将保持关闭状态。

7.4.2 工作模式

当 $V_{EN/UVLO}$ 高于精密使能阈值且内部偏置电压轨高于 UV 阈值时，LM5168E 处于工作模式。在 COT 工作模式下，LM5168E 根据负载电流处于以下模式之一：

1. CCM - 开关频率固定，负载电流大于峰值间电感电流纹波的一半
2. 自动模式 (P 器件标识符) - 轻负载运行：脉冲跳动与二极管仿真模式 (DEM) : CCM 运行下负载电流小于峰值间电感电流纹波的一半。
3. 电流限制 CCM : 在输出端施加过流情况时，具有峰值和谷值电流限制保护

7.4.3 睡眠模式

[控制架构](#) 简要介绍了 LM5168E 二极管仿真 (DEM) 功能。在轻负载条件下，转换器会进入 DEM 模式，此时电感器电流衰减到零，同步 MOSFET 也会关断，从而防止系统中出现负电流。在 DEM 状态下，负载电流小于峰值间电感器电流纹波的一半，并且由于器件在脉冲跳跃模式下运行，当负载进一步降低时，开关频率也会降低。当 V_{FB} 降至 1.2V 以下时，会设置一个开关脉冲。

当运行频率降低、 V_{FB} 保持在 1.2V (V_{REF}) 以上且输出电容器提供的负载电流大于 $15\mu s$ 时，转换器将进入超低 I_Q 睡眠模式以防止耗尽输入电源。LM5168E 所需的输入静态电流 (I_Q) 在睡眠模式下降至 $10\mu A$ ，从而提高稳压器的轻负载效率。在此模式下，所有内部控制器电路均关闭，以确保器件的电流消耗非常低。由于具有如此低的 I_Q ，LM5168E 成为延长非电池电源应用工作寿命的理想选择。FB 比较器和内部偏置电源轨处于激活状态，以检测 FB 电压何时降至内部基准 V_{REF} 以下以及转换器何时退出睡眠模式并进入激活模式。从睡眠状态到激活状态有 $9\mu s$ 唤醒延迟。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

LM5168E 只需很少的外部元件即可构建降压转换器，将宽范围的电源电压降至固定输出电压。该器件中集成了多项功能来满足系统设计要求，包括以下各项：

- 精密使能端
- 输入电压 UVLO
- 内部软启动
- 可编程开关频率
- PGOOD 指示器

为了加快和简化基于 LM5168E 的转换器的设计过程，可下载全面的 LM5168E 快速入门计算器工具，以帮助设计人员为给定应用选择元件。还提供评估模块和 PSPICE 模型作为对此工具的补充。

8.2 典型降压应用

LM5168E 专为降压应用而设计，采用 DEM 模式工作，并支持轻负载 PFM 运行。图 8-1 显示使用 LM5168E 的 5V 输出降压稳压器的原理图，该稳压器能够提供 300mA 的负载电流。

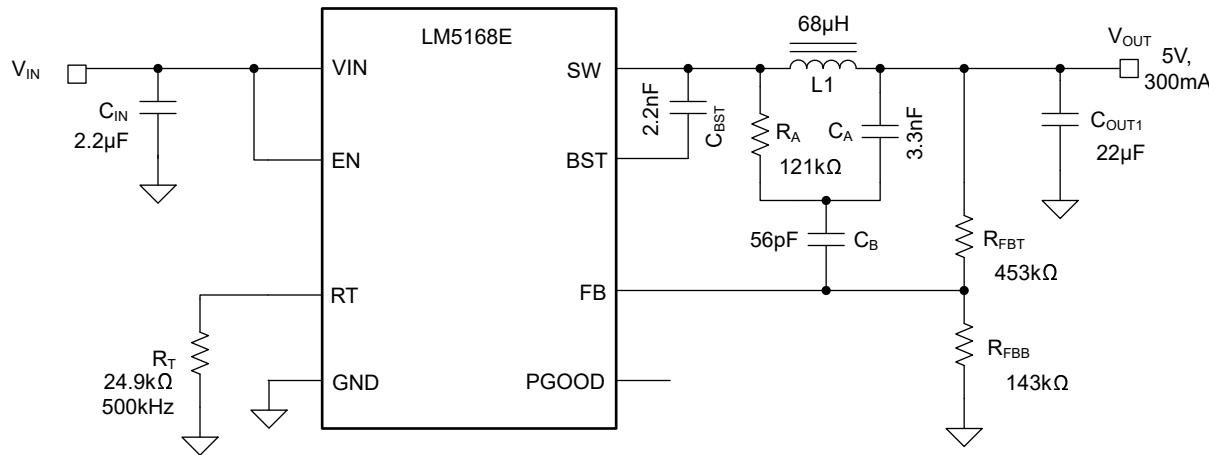


图 8-1. 示例降压转换器原理图

备注

在此数据表中，有效电容值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个电路中使用具有 X5R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小有效电容达到所需值。此操作也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供有效电容的最小值。

8.2.1 设计要求

表 8-1 列出了使用 LM5168E 的典型降压应用的设计要求。

表 8-1. 详细设计参数

设计参数	示例值
标称输入电压	24V
输入电压范围	12V 至 115V
输出电压	5V
输出电流	0.3A
开关频率	500kHz

8.2.2 详细设计过程

8.2.2.1 开关频率 (R_T)

LM5168E 的开关频率由连接到 R_T 引脚的导通时间编程电阻器设置。使用 [方程式 13](#) 根据所需的开关频率和输出电压计算 R_T 。24.9k Ω 电阻器用于 500kHz 开关频率和 5V 输出。

$$R_T (k\Omega) = \frac{V_{OUT} \times 2500}{F_{SW} (\text{kHz})} \quad (13)$$

请注意，在非常低的占空比下，高侧 MOSFET 的 50ns 最短可控导通时间 $t_{ON(min)}$ 会限制最大开关频率。在 CCM 下， $t_{ON(min)}$ 限制了给定开关频率的电压转换降压比率。使用 [方程式 14](#) 来计算最小可控占空比。

$$D_{MIN} = t_{ON(min)} \times F_{SW} \quad (14)$$

最终，为给定输出电压选择开关频率会影响可用输入电压范围、设计尺寸和效率。使用 [方程式 15](#) 可计算给定 $t_{ON(min)}$ 的最大电源电压，以保持全开关频率。

$$V_{IN(max)} = \frac{V_{OUT}}{t_{ON(min)} \times F_{SW}} \quad (15)$$

8.2.2.2 降压电感器选择

对于大多数应用，选择电感时应确保电感器纹波电流 ΔI_L 在标称输入电压下介于额定负载电流的 30% 到 50% 之间。使用 [方程式 16](#) 计算电感值。在本例中，我们假设 $V_{IN} = 24V$ ， $F_{SW} = 500kHz$ ，纹波电流为 0.3A 的 30%。这样我们得出的电感值约为 65 μH 。为此设计选择下一个标准值 68 μH 。接下来，请使用 [方程式 17](#) 来计算整个输入电压范围内的实际电感器纹波电流。最后，使用 [方程式 18](#) 来确定最大输入电压下的电感器峰值电流，并与 LM5168E 的电流限值进行比较。在 $V_{IN} = 115V$ 时，峰值电流约为 0.37A，该值小于 LM5168E 的电流限值。

$$L = \frac{V_{OUT}}{F_{SW} \times \Delta I_L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (16)$$

$$\Delta I_L = \frac{V_{OUT}}{F_{SW} \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (17)$$

$$I_{L(peak)} = I_{OUT} + \frac{\Delta I_L}{2} \quad (18)$$

理想情况下，电感器的饱和电流额定值应至少与高与峰值电流限值一样大。此尺寸可确保即使在输出短路期间电感器也不会饱和。当电感磁芯材料饱和时，电感下降到一个非常低的值，导致电感电流上升非常快。虽然谷值电流限值旨在降低电流耗尽的风险，但饱和电感器会使电流迅速上升到高电平。这种上升可能导致元件损坏。不允许电感器饱和。采用铁氧体磁芯材料的电感器具有非常硬的饱和特性，但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有软饱和，允许在一定程度上放宽电感器的额定电流。但在高于大约 1MHz 的频率下，铁粉磁芯具有更多的内芯损耗。在任何情况下，电感器饱和电流不得小于满载时的最大峰值电感电流。

8.2.2.3 设置输出电压

LM5168E 通过保持 FB 电压与内部基准电压 ($V_{REF} = 1.2V$ 典型值) 相等来调节输出电压。电阻分压器根据[方程式 19](#) 对输出电压进行编程。

$$R_{FBT} = R_{FBB} \times \left(\frac{V_{OUT}}{V_{REF}} - 1 \right) \quad (19)$$

对于大多数应用，TI 推荐选择的 R_{FBB} 范围为 $10k\Omega$ 至 $1M\Omega$ 。 R_{FBB} 越大，所消耗的直流电流就越小，如果轻负载效率至关重要，则必须这样做。TI 不建议 R_{FBB} 大于 $1M\Omega$ ，因为这样会使反馈路径更容易受到噪声的影响。在本例中，选择 $R_{FBB} = 143k\Omega$ 。此操作可得出 $R_{FBT} = 453k\Omega$ 。使反馈走线远离 PCB 的噪声区域，并使反馈电阻器靠近 FB 引脚。

8.2.2.4 3 型纹波网络

此示例使用 3 型纹波注入网络。此网络使用由跨接在 SW 和 V_{OUT} 之间的 R_A 和 C_A 组成的 RC 滤波器，以生成与电感器电流同相的三角波。然后，此三角斜坡通过电容器 C_B 交流耦合到反馈节点。3 型纹波注入非常适合低输出电压纹波至关重要的应用，并允许使用低 ESR 陶瓷输出电容器。

使用[方程式 20](#) 来计算 C_A 。根据本示例中使用的值， $C_A > 184pF$ 。选择 $3300pF$ 的值以使 R_A 保持在实际限值内。通常，用户需要在反馈引脚处产生 $20mV$ 的纹波才能可靠运行，该值是在标称输入电压下计算得出的。在最小输入电压下，最小纹波值不得小于 $12mV$ 。在标称输入电压下，使用[方程式 21](#) 计算出的值为 R_A 大于 $120k\Omega$ ，因此选择的值为 $121k\Omega$ 。

$$C_A \geq \frac{10}{F_{SW} \times (R_{FBB} || R_{FBT})} \quad (20)$$

$$R_A \leq \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{0.02 \times V_{IN} \times F_{SW} \times C_A} \quad (21)$$

虽然生成的纹波幅度不会影响输出电压纹波，但会产生大约为所生成纹波振幅一半 (按反馈分压器分压比缩放) 的直流误差。因此，输出电压中可容忍的直流失调电压量决定了反馈纹波的上限。

最后，[方程式 22](#) 用于计算耦合电容 C_B 。在该公式中， t_R 是控制环路对负载瞬态干扰的近似趋稳时间。该值取为 $50 \mu s$ 。

$$C_B \geq \frac{t_R}{3 \times R_{FBT}} \quad (22)$$

其中

- $t_R = 50 \mu s$ (典型值)

计算出的 C_B 值大于 $37pF$ ，本例选择 $56pF$ 的值。该值可避免在轻负载下工作时，反馈电阻器在睡眠间隔期间对耦合电容器过度放电。请注意， C_B 的最小值为 $47pF$ 。

8.2.2.5 输出电容器选型

3 型纹波注入网络允许使用小型、低 ESR 陶瓷输出电容器，而纹波注入网络可为稳压比较器提供适当的信号。

选择输出电容值的一种方法是借助[方程式 23](#)。此公式根据指定的负载电流瞬态和输出电压瞬态来确定输出电容器的大小。

$$C_{OUT} > \frac{L \times \left(I_{OUT} + \frac{\Delta I_L}{2} \right)^2}{2 \times \Delta V \times V_{OUT}} \quad (23)$$

其中：

- ΔV = 负载瞬态过程中输出电压的变化。
- ΔI_L = [方程式 17](#) 的电感器纹波电流

对于本示例，我们指定 $\Delta V = 50mV$ 对应 $300mA$ 的满负载瞬态。使用 [方程式 18](#) 计算 I_{peak} 。最终得出 C_{OUT} 大约高 $17\mu F$ 。选择了具有 $X7R$ 电介质且额定电压为 $25V$ 的 $22\mu F$ 电容器，并考虑陶瓷电容器的电压系数。可以使用更大的输出电容来提供更小的负载瞬态或更低的输出电压纹波。请记住，最小输出电容必须大于 $2.2\mu F$ 。假设输出电容器 ESR 不占主导地位，可使用[方程式 24](#) 来估算开关频率输出纹波。

$$V_r \geq \frac{\Delta I_L}{8 \times F_{SW} \times C_{OUT}} \quad (24)$$

其中：

- V_r = 开关频率下的峰值间输出电压纹波
- ΔI_L = [方程式 17](#) 的电感器纹波电流。

8.2.2.6 输入电容器注意事项

除了提供纹波电流并将开关噪声与其他电路隔离，陶瓷输入电容器还为稳压器提供低阻抗源。**LM5168E** 稳压器的输入端需要至少 $2.2\mu F$ 的陶瓷电容，直接连接在 **VIN** 和 **GND** 之间。必须至少为应用所需的最大输入电压设置该额定值；该值最好为最大输入电压的两倍。可以增大该电容以帮助降低输入电压纹波，并在负载瞬态期间保持输入电压。更大的输出电流需要更大的输入电容。请记住， $2.2\mu F$ 的值是施加所有降额后的实际值。在本例中，由于电压降额，选择了四个 $1\mu F$ 、 $250V$ 、 $X7R$ (或更好) 的陶瓷电容器。如果可以使用更大的外壳尺寸和/或更高电压的电容器，则可以减少总数。输入电压范围较小的设计可以使用额定电压较低的电容器。

很多时候，最好在输入端使用与陶瓷电容器并联的电解电容器。如果使用长引线或走线 (大于约 $5cm$) 将输入电源连接到稳压器，情况尤其如此。该电容器的中等 ESR 有助于抑制由长电源引线引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

大多数输入开关电流流经陶瓷输入电容器。使用 [方程式 25](#) 计算 **RMS** 电流近似值。必须对照制造商的最大额定值来检查此值。

$$I_{RMS} \cong \frac{I_{OUT}}{2} \quad (25)$$

输入电容器是降压转换器高 di/dt 电流环路的一部分。高 di/dt 电流以及 **IC** 和输入电容器之间的寄生电感过大，可能导致 **IC** 的 **SW** 节点上出现过度的电压振铃。输入电容器放置在电路板上对于更大限度地减小高 di/dt 环路中的寄生电感并相应地更大限度地减少每次开关切换处的 **SW** 节点振铃至关重要。

在设计稳压器最大工作电压时，请确保 **SW** 节点上的振铃不超过器件的绝对最大额定值。**SW** 节点振铃是输入电容器相对于 **IC** 放置位置的函数。有关输入电容器的正确放置位置，请参阅 [图 8-28](#) 中的 **PCB** 布局示例。

8.2.2.7 C_{BST} 选型

LM5168E 需要一个自举电容器连接在 **BST** 引脚与 **SW** 引脚之间。此电容器存储的能量用于为高侧 **MOSFET** 的栅极驱动器供电。需要 $2.2nF$ 的优质陶瓷电容器。请务必考虑电容器的 **DC** 偏置降额。 C_{BST} 的值不得超过 $2.5nF$ 。

8.2.2.8 示例设计摘要

上述设计过程是使用 **LM5168E** 创建降压稳压器所需的典型步骤。有关使用 **LM5168E** 设计降压稳压器的另一个示例，请参阅 [LM5168PEVM 用户指南](#)。有关设计 **COT** 降压转换器的更多信息，另请参阅 [相关文档](#) 部分。

8.2.3 应用曲线

本节所示曲线是对 LM5168E 的测量结果。除非另有说明，否则以下条件适用： $T_A = 25^\circ\text{C}$ 。

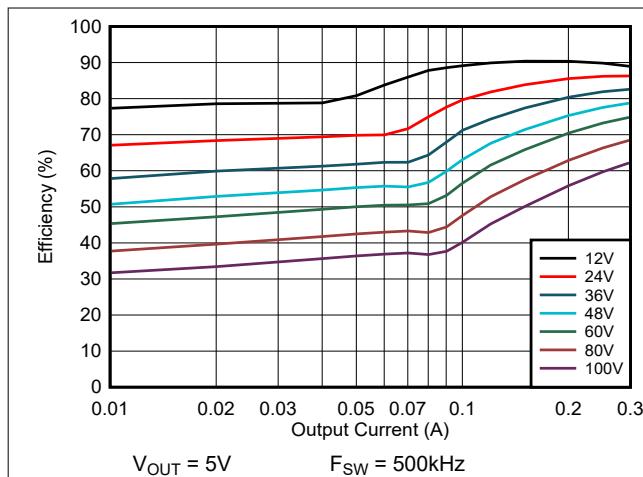


图 8-2. 效率： $V_{\text{OUT}} = 5\text{V}$

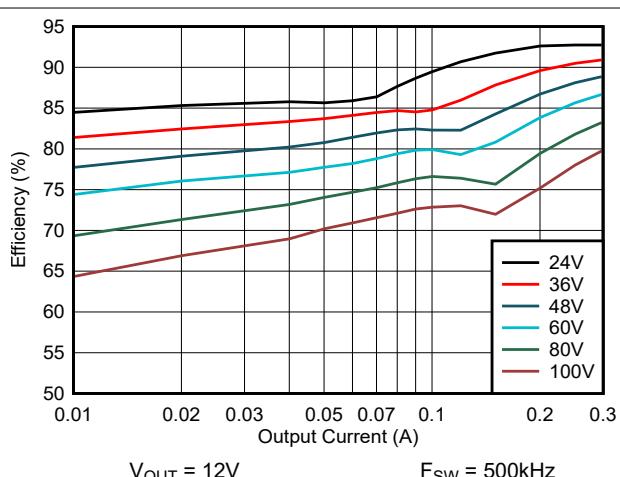


图 8-3. 效率： $V_{\text{OUT}} = 12\text{V}$

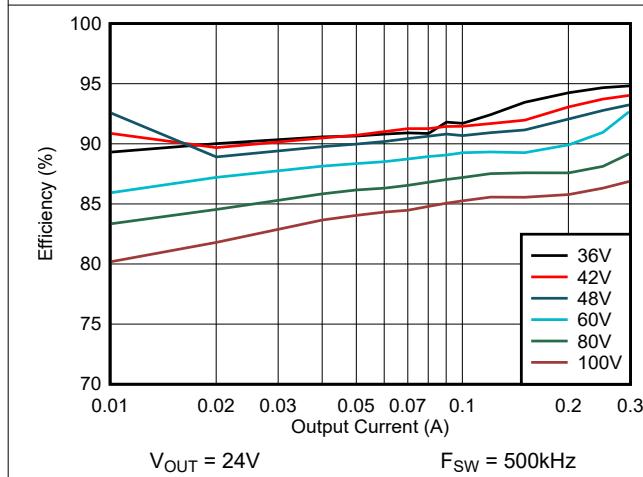


图 8-4. 效率： $V_{\text{OUT}} = 24\text{V}$

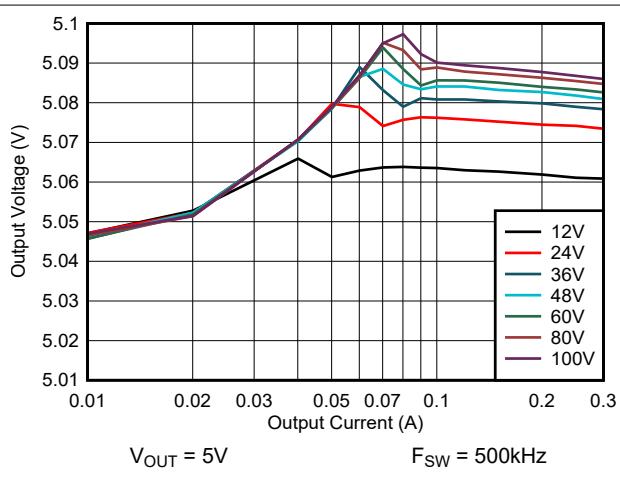


图 8-5. 线路和负载调节： $V_{\text{OUT}} = 5\text{V}$

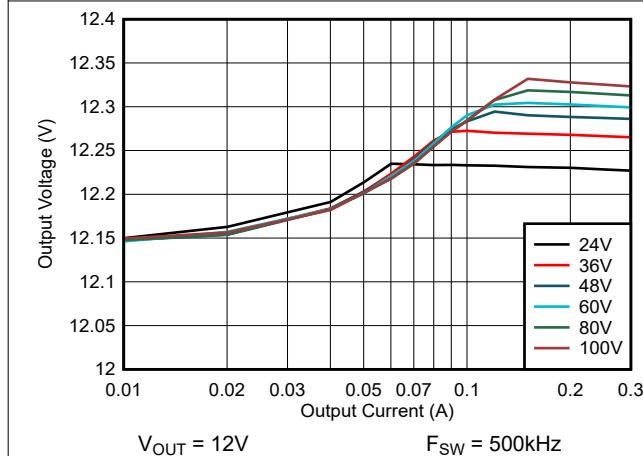


图 8-6. 线路和负载调节： $V_{\text{OUT}} = 12\text{V}$

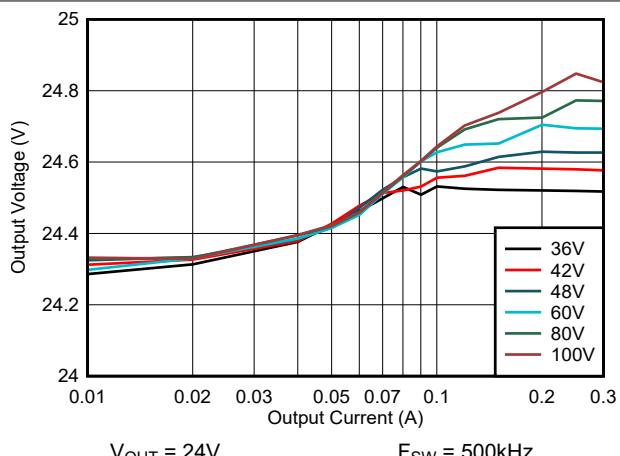
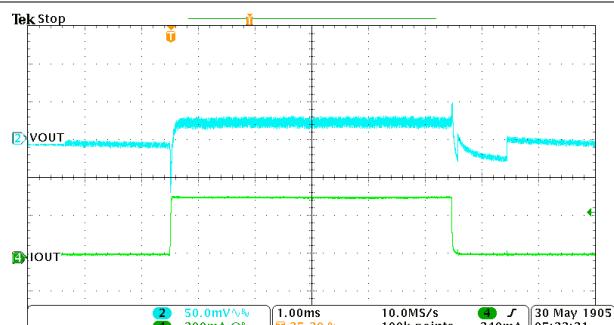
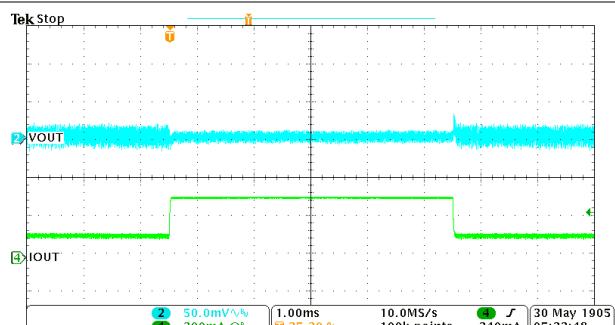
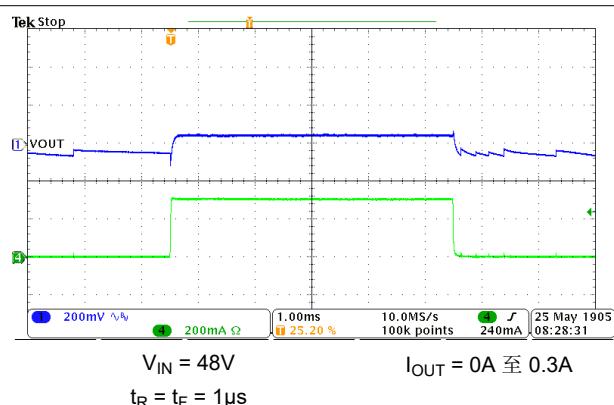
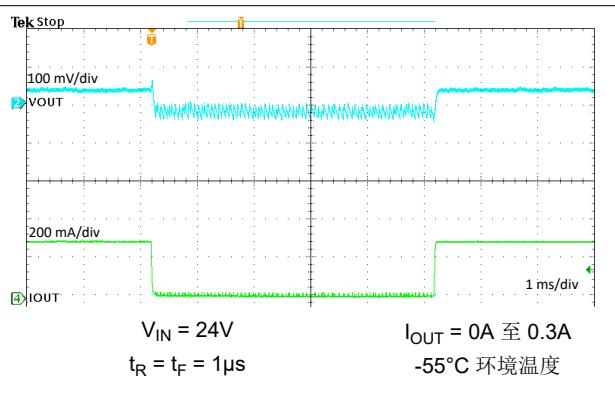
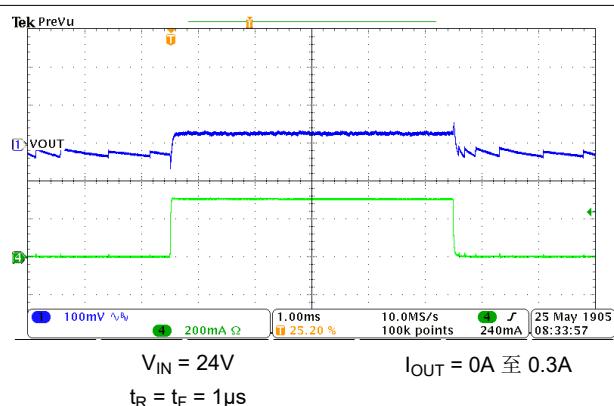
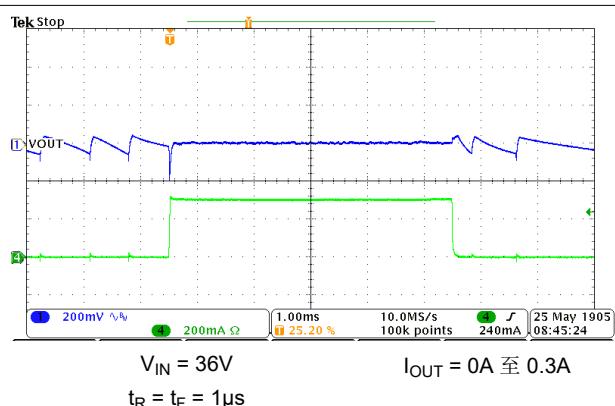


图 8-7. 线路和负载调节： $V_{\text{OUT}} = 24\text{V}$

图 8-8. 负载瞬态 : V_{OUT} = 5 V图 8-9. 负载瞬态 : V_{OUT} = 5 V图 8-10. 负载瞬态 : V_{OUT} = 12 V图 8-11. 负载瞬态 : V_{OUT} = 12 V图 8-12. 负载瞬态 : V_{OUT} = 12 V图 8-13. 负载瞬态 : V_{OUT} = 24 V

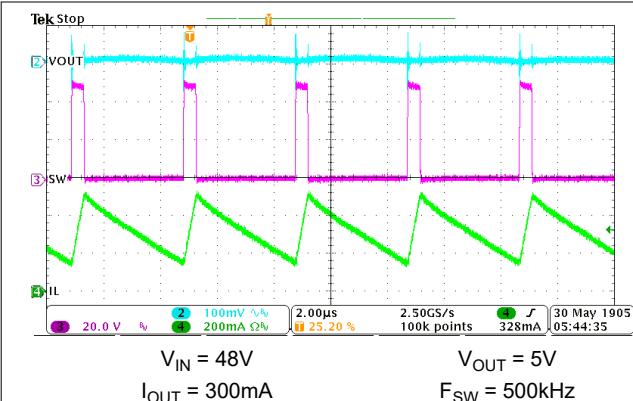


图 8-14. 典型开关波形

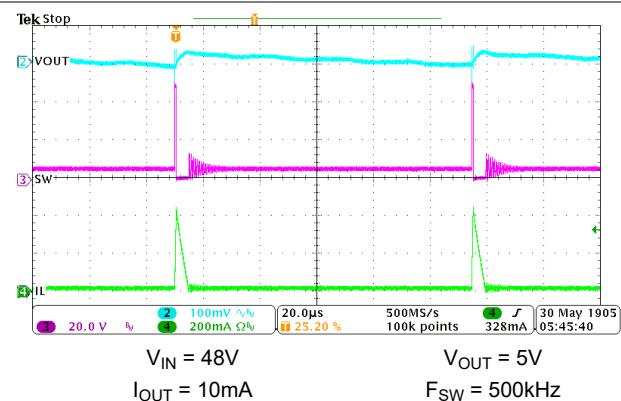


图 8-15. 典型开关波形

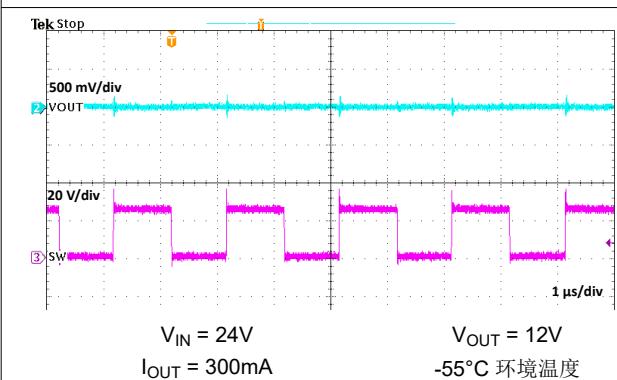


图 8-16. 典型工作温度开关波形

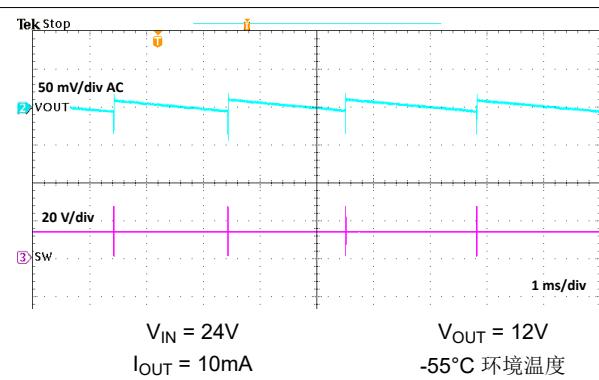


图 8-17. 典型工作温度开关波形

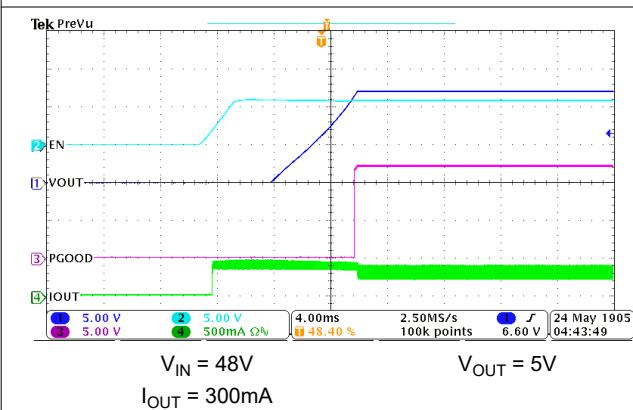


图 8-18. 典型启动波形

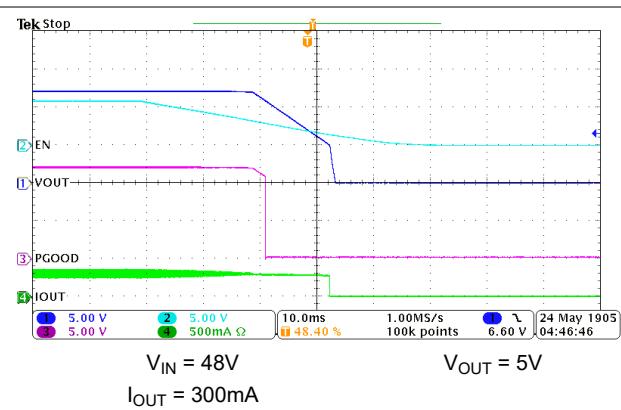


图 8-19. 典型关断波形

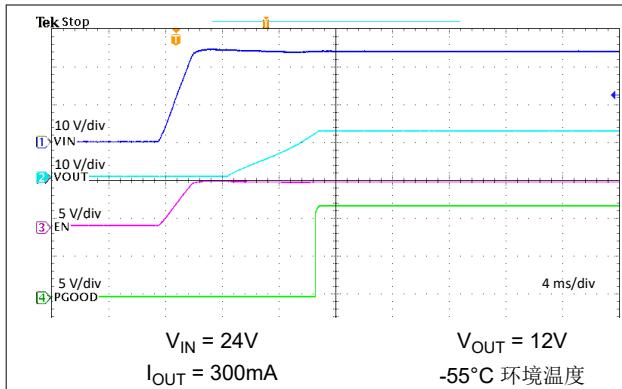


图 8-20. 典型工作温度启动波形

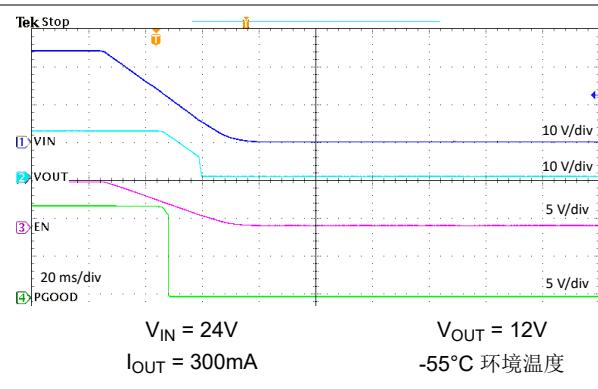


图 8-21. 典型工作温度关断波形

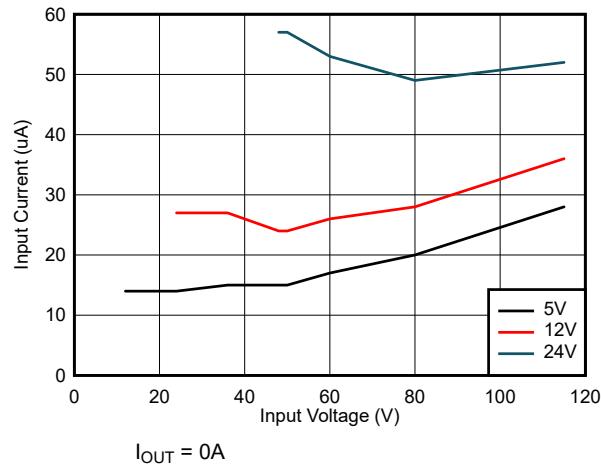


图 8-22. 空载输入电源电流

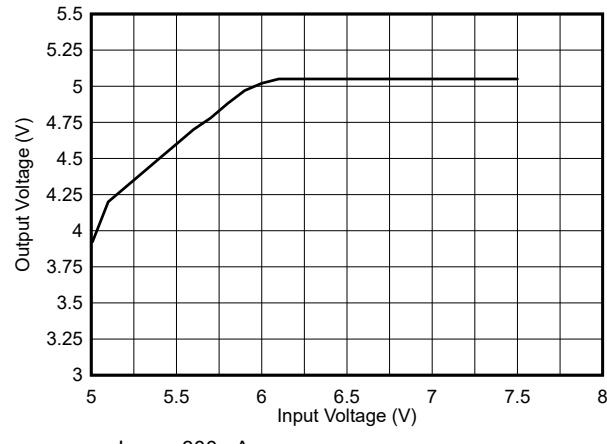


图 8-23. 压降响应

表 8-2. 应用曲线 BOM

V_{OUT}	R_A	R_{FBB}	R_{FBT}	C_A	C_B	C_{OUT}	L
5V	$121k\Omega$	$143k\Omega$	$453k\Omega$	$3300pF$	$56pF$	$2 \times 22 \mu F$	$68 \mu H, 0.17 \Omega$
12V	$182k\Omega$	$49.9k\Omega$	$453k\Omega$	$3300pF$	$56pF$	$2 \times 22 \mu F$	$68 \mu H, 0.17 \Omega$
24V	$243k\Omega$	$23.7k\Omega$	$453k\Omega$	$3300pF$	$56pF$	$2 \times 22 \mu F$	$68 \mu H, 0.17 \Omega$

8.3 电源相关建议

LM5168E 降压转换器设计为在 6V 和 115V 之间的宽输入电压范围内运行。输入电源的特性必须符合 [绝对最大额定值](#) 和 [建议工作条件](#) 表中的要求。此外，输入电源必须能够向满载稳压器提供所需的输入电流。可以使用 [方程式 26](#) 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (26)$$

其中

η = 效率

如果转换器通过长导线或具有大阻抗的 PCB 走线连接到输入电源，则输入电缆的寄生电感和电阻可能会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容相结合，构成一个欠阻尼谐振电路。每次进行输入电源的打开和关闭循环时，该电路都会导致 VIN 处出现过压瞬态。寄生电阻会在负载瞬变期间导致输入电压下降。如果转换器的工作电压接近最小输入电压，则此下降可能导致错误的 UVLO 故障触发和系统复位。若要解决此类问题，最佳做法是缩短输入电源与稳压器之间的距离，并将铝电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路并减少任何电压过冲。10 μ F 电解电容器的典型 ESR 为 0.5 Ω ，可为大多数输入电路配置提供足够的抑制。

稳压器的前面通常都会使用一个 EMI 输入滤波器，除非经过精心设计，否则该滤波器可能导致不稳定并产生上文所述的一些影响。[AN-2162：轻松解决直流直流转换器的传导 EMI 问题应用手册](#) 提供了一些任何开关稳压器设计输入滤波器时的实用建议。

8.4 布局

8.4.1 布局指南

PCB 布局是衡量优秀电源设计的一个重要部分。有多条路径传导高转换率电流或电压，这些电流或电压可能与杂散电感或寄生电容相互作用，从而产生噪声和 EMI 或降低电源性能。

- 使用低 ESR 陶瓷旁路电容（采用优质电介质）将 VIN 引脚旁路至 GND，有助于消除这些问题。将 C_{IN} 放置在尽可能靠近 LM5168E VIN 和 GND 引脚的位置。输入和输出电容器的接地必须包含连接到 GND 引脚和 GND 焊盘的局部顶层平面。
- 最大限度地减少输入电容器与 VIN 和 GND 引脚连接形成的环路面积。输入电容器是降压转换器高 di/dt 电流环路的一部分。高 di/dt 电流以及 IC 和输入电容器之间的寄生电感过大，可能导致 IC 的 SW 节点上出现过度的电压振铃。输入电容器放置在电路板上对于更大限度地减小高 di/dt 环路中的寄生电感并相应地更大限度地减少每次开关处的 SW 节点振铃至关重要。在设计稳压器最大工作电压时，请确保 SW 节点上的振铃不超过器件的绝对最大额定值。SW 节点电压振铃是输入电容器相对于 IC 放置位置的函数。有关输入电容器的正确放置位置，请参阅 [图 8-28](#) 中的 PCB 布局示例。
- 将电感器靠近 SW 引脚放置。最大限度地减少 SW 走线或平面的面积，以防止过度电容耦合。
- 将 GND 引脚直接连接到器件下方的电源焊盘和散热 PCB 接地平面。
- 在中间任一层中添加一个接地平面作为噪声屏蔽和散热路径。
- 将单点接地连接到该平面。将反馈的接地连接和使能元件连接到接地平面。此操作可防止任何开关或负载电流在模拟接地走线中的流动。如果接地处理不好，会导致负载调节性能下降或输出电压纹波不正常。
- V_{IN} 、 V_{OUT} 和接地总线连接越宽越好。该指南可减小转换器输入或输出路径上的任何电压降，并最大限度地提高效率。
- 尽可能减小到 FB 引脚的布线长度。将反馈电阻器 R_{FB1} 和 R_{FB2} 靠近 FB 引脚放置。将 C_{FF} （如果使用）与 R_{FB1} 直接并联放置。如果负载端输出设定值的精度非常重要，则连接负载端的 V_{OUT} 检测。 V_{OUT} 检测路径应远离噪声节点，最好从屏蔽层另外一面的一层中经过。
- 请注意， R_T 引脚对噪声敏感。因此，将 R_T 电阻器放在尽可能靠近器件的位置，并以最短的走线长度进行布线。 R_T 到 GND 的寄生电容不得超过 20pF。

- 为 LM5168E 提供足够的散热，以将结温保持在 150°C 以下。对于满额定负载运行，顶部接地层是一个重要的散热区域。使用一系列散热过孔将外露焊盘连接到 PCB 接地平面。如果 PCB 具有多个覆铜层，那么这些散热过孔必须连接到内层散热接地平面。

8.4.1.1 专为降低 EMI 而设计的紧凑型 PCB 布局

高电流变化率 (di/dt) 元件产生的辐射 EMI 与开关转换器中的脉冲电流相关。脉冲电流路径覆盖的面积越大，产生的电磁辐射就越多。更大限度地减小辐射 EMI 的关键是识别脉冲电流路径并尽可能地减小该路径覆盖的面积。图 8-24 表示降压转换器功率级与 EMI 相关的关键开关环路。降压转换器的拓扑结构意味着在由输入电容器和 LM5168E 的集成 MOSFET 组成的环路中存在一条电流变化率特别高的电流路径，因此必须尽可能减小有效环路面积，以此来减少此环路的寄生电感。

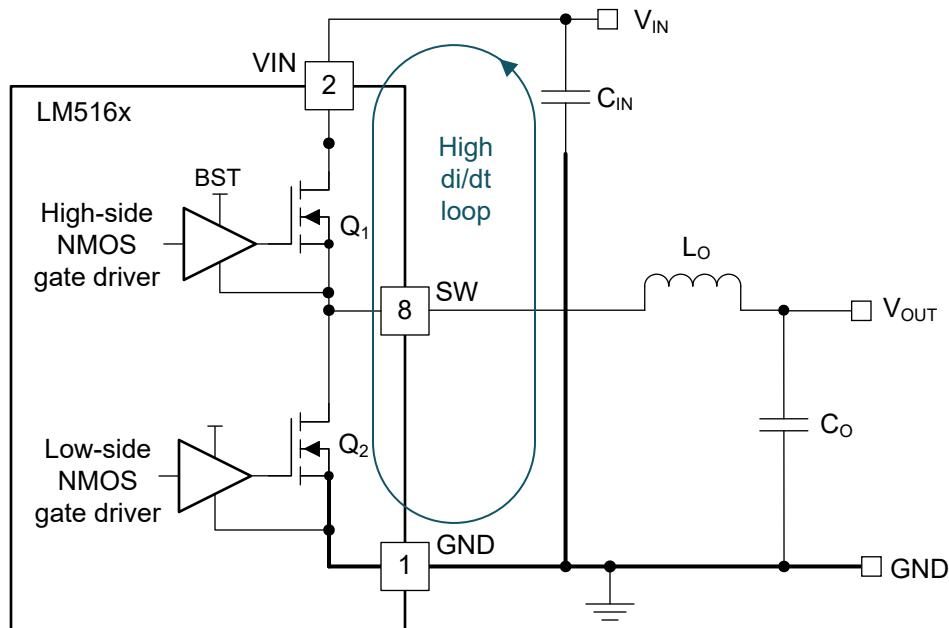


图 8-24. 降压转换器中的关键电流环路

输入电容器为高侧 MOSFET 电流的高电流变化率元件提供初级路径。尽可能靠近 VIN 引脚和 GND 引脚放置陶瓷电容器是降低 EMI 的关键所在。连接 SW 和电感器的走线应尽可能短，并且宽度应足以承载负载电流而不会出现过热现象。为电流传导路径使用短而厚的走线或覆铜（形状），以尽可能减小寄生电阻。将输出电容器放在靠近电感器 V_{OUT} 侧的位置，并将电容器的返回端子连接到 LM5168E 的 GND 引脚和外露焊盘。

8.4.1.2 反馈电阻器

通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。这减少了 FB 信号和噪声耦合的走线长度。FB 引脚是反馈比较器的输入端，因此，该引脚属于对噪声敏感的高阻抗节点。输出节点是低阻抗节点，因此如果无法减小走线长度，从 V_{OUT} 到电阻分压器的走线可以长一点。

从负载到反馈电阻分压器的电压检测走线必须远离 SW 节点、电感器和 V_{IN}，以免开关噪声污染反馈信号，同时还能更大限度地缩短走线长度。使用大于 100k Ω 的高反馈电阻来设置输出电压时，这一点尤为重要。此外，将电压检测走线布置在与电感器、SW 节点和 V_{IN} 不同的层上，以使用一个接地平面将反馈走线与电感器和 SW 节点多边形铜箔隔开。该操作将为电压反馈路径进一步屏蔽开关噪声源。

8.4.2 散热注意事项

与任何功率转换器件一样，LM5168E 在运行时会消耗内部功率。这种功耗的影响是将转换器的内部温度升高到环境温度以上。内部芯片温度 (T_J) 是以下各项的函数：

- 环境温度
- 功率损耗

- 该应用的有效热阻 ($R_{\theta JA}$)
- PCB 布局

LM5168E 的最高内核温度必须限制为 150°C。这会限制器件的最大功率耗散，从而限制负载电流。方程式 27 展示了重要参数之间的关系。可以看出，较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算转换器效率。请注意，这些曲线包括电感器中的功率损耗。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。 $R_{\theta JA}$ 的正确值更难估计。如 [半导体和 IC 封装热指标应用手册](#) 中所述，热性能信息表中给出的 $R_{\theta JA}$ 值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。为 $R_{\theta JC(bott)}$ 和 Ψ_{JT} 提供的数据在确定热性能时很有用。 $R_{\theta JA(EVM)}$ 值适用于 LM5168PEVM，仅供参考。有关更多信息和本节末尾提供的资源，另请参阅 [半导体和 IC 封装热指标应用手册](#)。

$$I_{OUT} \Big|_{MAX} = \frac{(T_J - T_A)}{R_{\theta JA}} \times \frac{\eta}{(1 - \eta)} \times \frac{1}{V_{OUT}} \quad (27)$$

其中

η 是效率。

有效 $R_{\theta JA}$ 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度，流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

LM5168E 使用裸片附接焊盘（或“外露焊盘”（EP））提供一个焊接到 PCB 散热铜的位置。这提供了从稳压器结到散热器的良好导热路径，并且必须正确焊接到 PCB 散热铜上。 $R_{\theta JA}$ 的典型示例请参阅图 8-25。图中给出的铜面积对应于每层。顶层和底层为 2oz 覆铜，内层为 1oz。

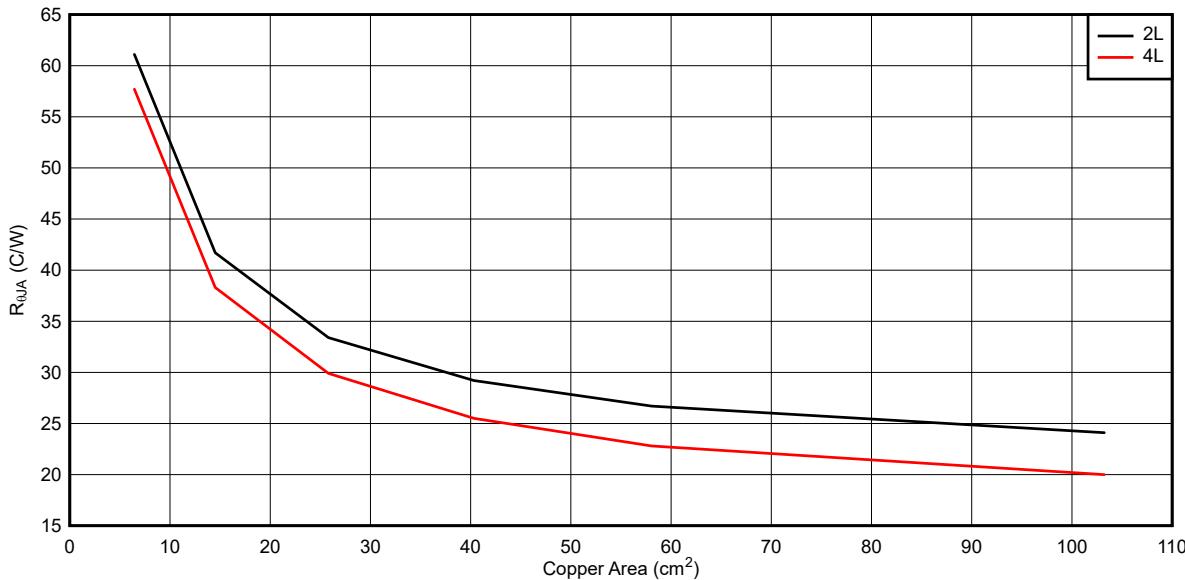
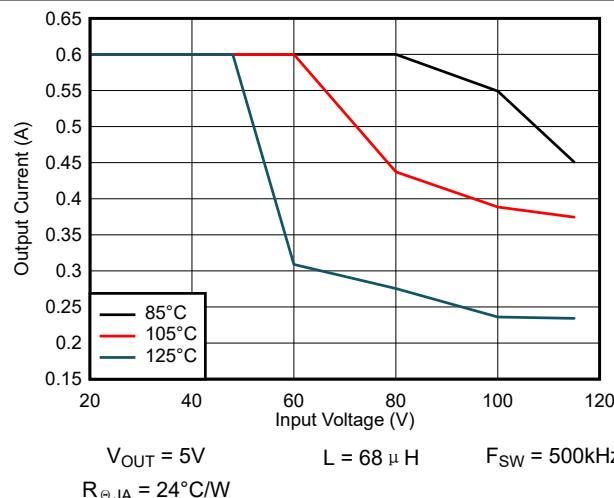
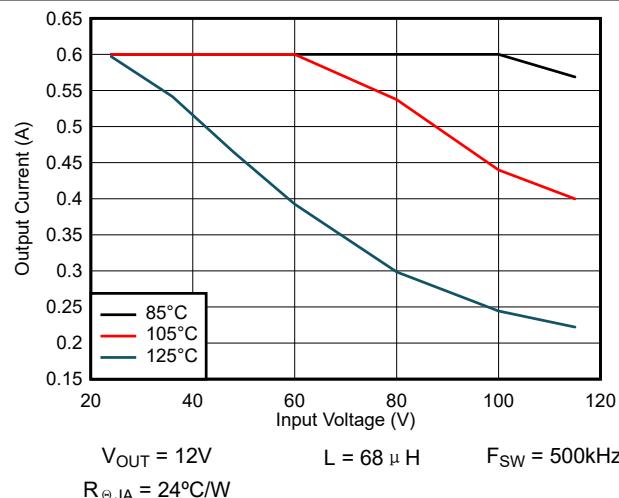


图 8-25. 典型的 $R_{\theta JA}$ 与适用于 DDA 封装的铜面积

图 8-26 和图 8-27 中的数据可用作确定一组给定条件下最大输出电流的指南。绘制这些图表的特定条件已在以下每个图表的注释中注明。

图 8-26. 最大输出电流 : $V_{OUT} = 5V$ 图 8-27. 最大输出电流 : $V_{OUT} = 12V$

请记住，图 8-25 至图 8-27 中给出的数据仅用于说明目的，任何给定应用的实际性能取决于前面提到的所有因素。

以下资源可用作实现出色热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南：

- [LM501x 热性能和示例 PCB 设计应用手册](#)
- [半导体和 IC 封装热指标应用手册](#)
- [AN-2020 热设计：学会洞察先机，不做事后诸葛应用手册](#)
- [外露焊盘封装实现理想热阻的电路板布局布线指南应用手册](#)
- [使用新的热指标应用手册](#)
- [汽车直流/直流转换器的 PCB 热设计技巧应用手册](#)

8.4.3 布局示例

图 8-28 显示了使用 DDA 封装的 PCB 顶层示例布局，其中基本元件置于顶层。

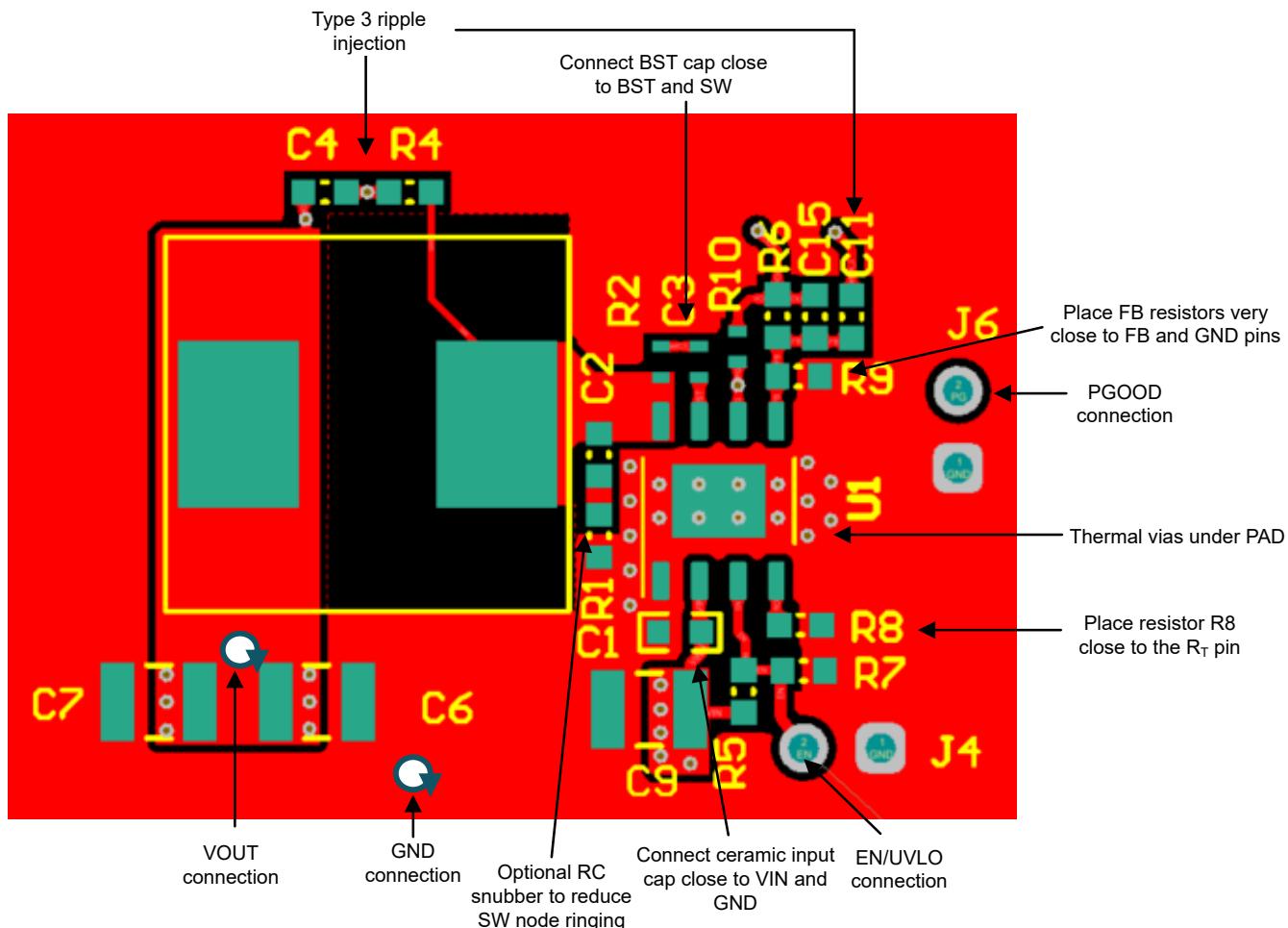


图 8-28. DDA 封装的 LM5168E PCB 布局示例

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI) , [COT III 型纹波电路的稳定性分析应用手册](#)
- 德州仪器 (TI) , [设计隔离式 Fly-Buck 转换器应用手册](#)
- 德州仪器 (TI) , [设计具有光耦合器的 Fly-Buck 解决方案应用手册](#)
- 德州仪器 (TI) , [使用 LMR36520 设计隔离式 Fly-Buck 转换器应用手册](#)
- 德州仪器 (TI) , [选择适用于 COT 降压转换器的理想纹波生成网络 应用手册](#)
- 德州仪器 (TI) , [评估适用于具成本效益的严苛应用的宽 \$V_{IN}\$ 、低 EMI 同步降压电路白皮书](#)
- 德州仪器 (TI) , [电源传导 EMI 规格概述白皮书](#)
- 德州仪器 (TI) , [电源辐射 EMI 规格概述白皮书](#)
- 德州仪器 (TI) , [适用于智能恒温器且具有宽 \$V_{IN}\$ 转换器和电池电量计的 24V 交流功率级设计指南](#)
- 德州仪器 (TI) , [精确电量监测和 50 \$\mu\$ A 待机电流、13 节、48V 锂离子电池组参考设计指南](#)
- 德州仪器 (TI) , [AN-2162：轻松抑制直流/直流转换器中的传导 EMI 应用报告](#)
- 德州仪器 (TI) , [使用宽 \$V_{IN}\$ 直流/直流转换器为无人机供电 应用手册](#)
- 德州仪器 (TI) , [使用新的热指标应用手册](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

日期	修订版本	注释
August 2025	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM5168PEDDAR	Active	Production	SO PowerPAD (DDA) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 150	5168PET

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

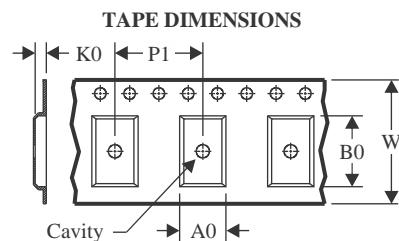
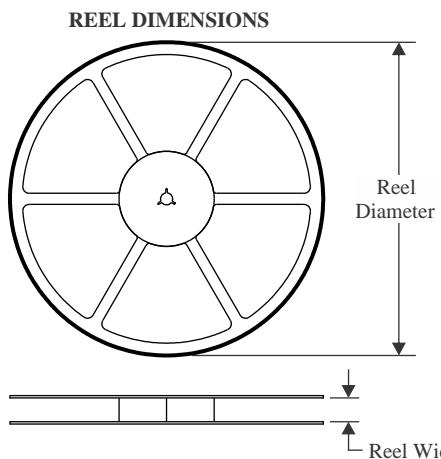
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

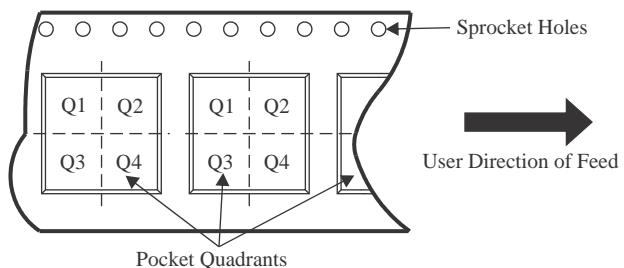
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

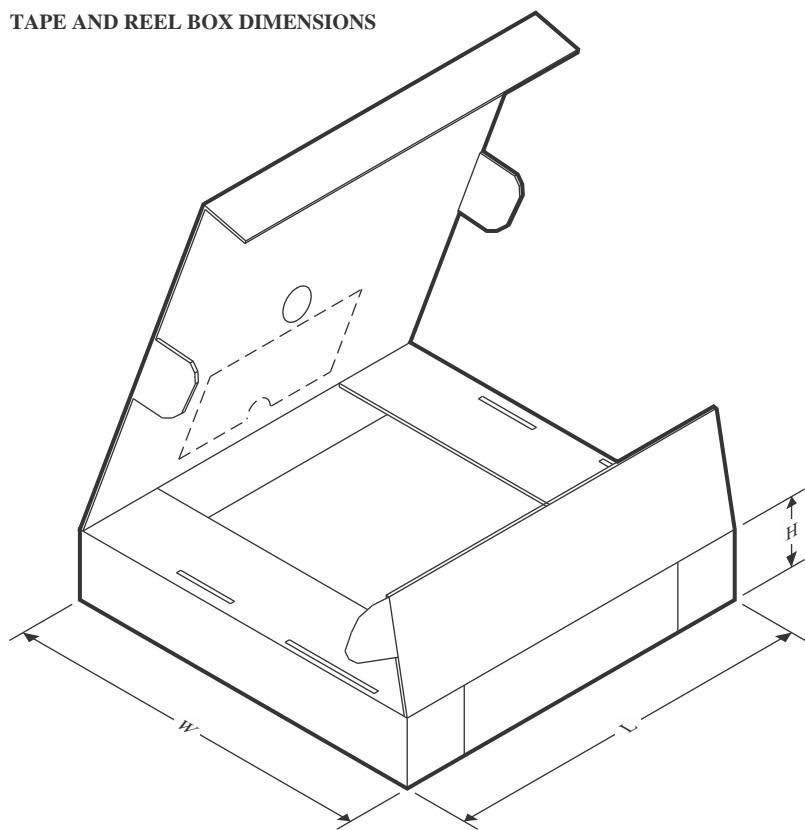
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM5168PEDDAR	SO PowerPAD	DDA	8	2500	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

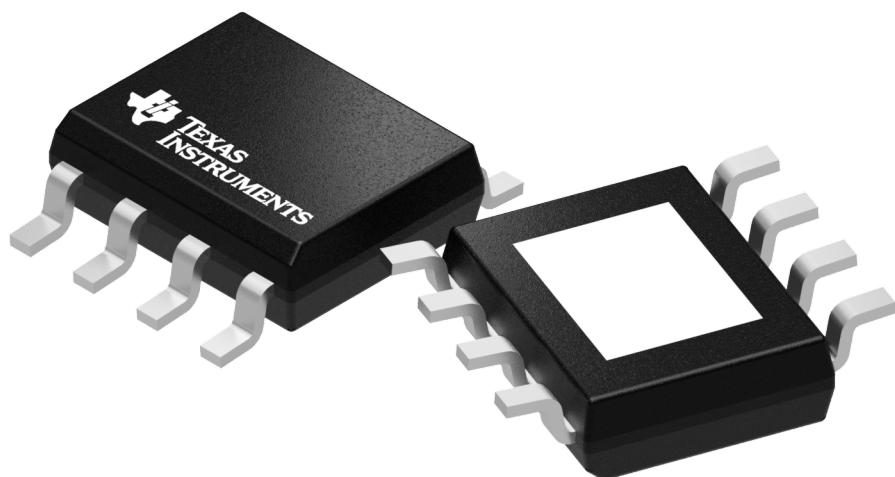
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM5168PEDDAR	SO PowerPAD	DDA	8	2500	353.0	353.0	32.0

GENERIC PACKAGE VIEW

DDA 8

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4202561/G

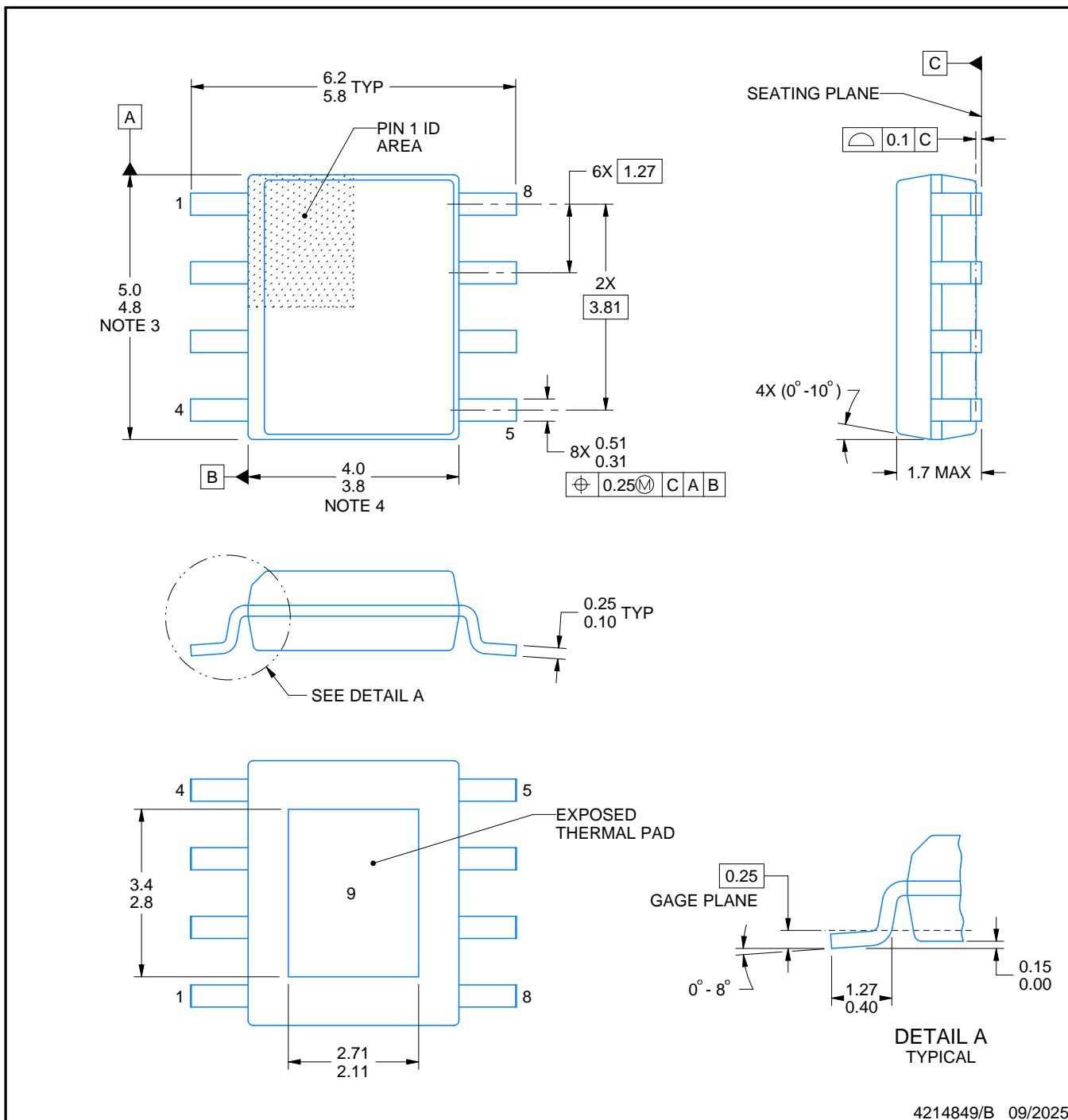
DDA0008B



PACKAGE OUTLINE

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



4214849/B 09/2025

NOTES:

PowerPAD is a trademark of Texas Instruments.

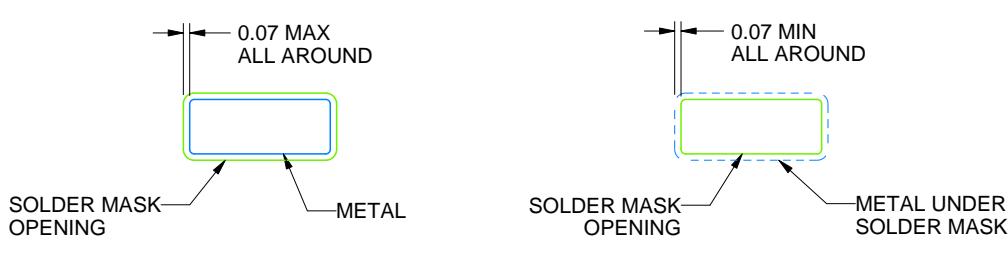
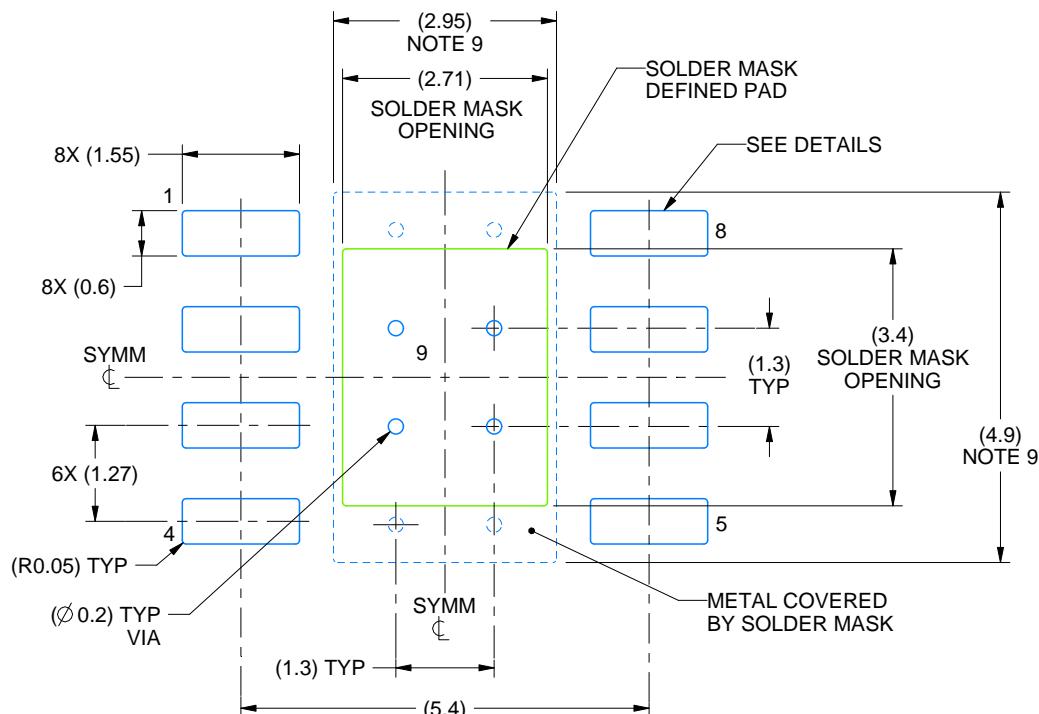
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MS-012.

EXAMPLE BOARD LAYOUT

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



SOLDER MASK DETAILS
PADS 1-8

4214849/B 09/2025

NOTES: (continued)

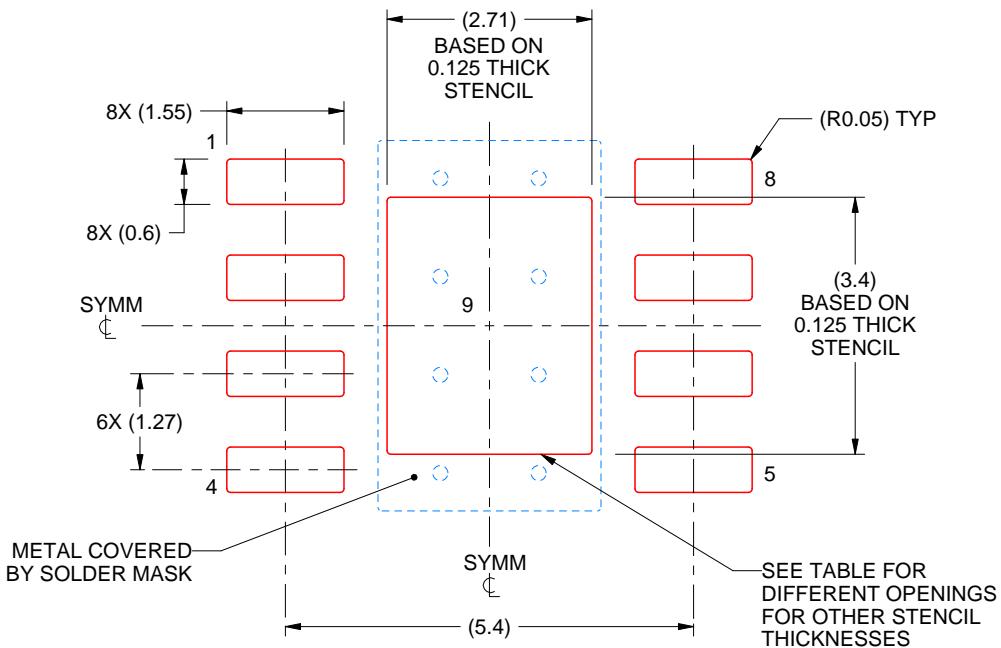
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.03 X 3.80
0.125	2.71 X 3.40 (SHOWN)
0.150	2.47 X 3.10
0.175	2.29 X 2.87

4214849/B 09/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月