

LMK1C110x-Q1 1.8V、2.5V 和 3.3V 低噪声 LVCMOS 时钟缓冲器系列

1 特性

- 高性能 1:2、1:3、1:4、1:6 和 1:8 LVCMOS 时钟缓冲器
- 输出偏斜极低：
 - LMK1C1102-Q1、LMK1C1103-Q1 和 LMK1C1104-Q1
 - < 50ps
 - LMK1C1106-Q1 和 LMK1C1108-Q1
 - < 55ps
- 极低的附加抖动：
 - LMK1C1102-Q1、LMK1C1103-Q1 和 LMK1C1104-Q1
 - $V_{DD} = 3.3V$ 时，典型值为 7.5fs
 - $V_{DD} = 2.5V$ 时，典型值为 10fs
 - $V_{DD} = 1.8V$ 时，典型值为 19.2fs
 - LMK1C1106-Q1 和 LMK1C1108-Q1
 - $V_{DD} = 3.3V$ 时，典型值为 12fs
 - $V_{DD} = 2.5V$ 时，典型值为 15fs
 - $V_{DD} = 1.8V$ 时，典型值为 28fs
- 传播延迟极低，< 3ns
- 同步输出使能
- 电源电压：3.3V、2.5V 或 1.8V
 - 在所有的电源电压下，容差输入为 3.3V
 - 失效防护输入
- $f_{max} = 250MHz$ (3.3V)
- $f_{max} = 200MHz$ (2.5V 和 1.8V)
- 汽车类 1 级 (-40°C 至 125°C)
- 符合 AEC-Q100 标准
- 可采用：
 - 8、14 和 16 引脚 TSSOP 封装

2 应用

- 汽车
 - ADAS
 - 信息娱乐系统与仪表组
 - 雷达

3 说明

LMK1C110x-Q1 是德州仪器 (TI) 的一款模块化、高性能、低偏斜、通用时钟缓冲器系列器件。整个系列采用模块化方法设计。五种不同的扇出选项：1:2、1:3、1:4、1:6 和 1:8。

该系列所有器件均具有相同的高性能特性，如低附加抖动、低偏斜和宽工作温度范围。

LMK1C110x-Q1 支持同步输出使能控制 (1G)，当 1G 为低电平时，输出切换为低电平状态。这些器件具有失效防护输入，可防止在没有输入信号的情况下输出发生振荡并允许在提供 VDD 之前输入信号。

LMK1C110x-Q1 系列具有汽车 1 级 (-40°C 至 125°C) 和 AEC-Q100 认证。

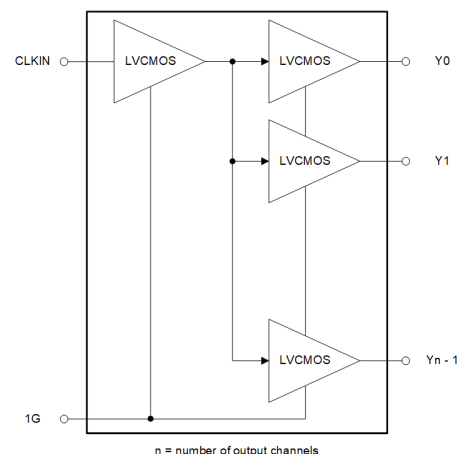
封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LMK1C1102-Q1	PW (TSSOP , 8)	3.00mm × 4.40mm
LMK1C1103-Q1		
LMK1C1104-Q1		
LMK1C1106-Q1	PW (TSSOP , 14)	5.00mm × 4.40mm
LMK1C1108-Q1	PW (TSSOP , 16)	
LMK1C1102-Q1 ⁽³⁾	DQF (WSON , 8)	2.00mm × 2.00mm
LMK1C1104-Q1 ⁽³⁾		

(1) 有关更多信息，请参阅节 12。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

(3) 仅为预发布版。如需更多信息，请联系 TI。



功能方框图



内容

1 特性.....	1	8.4 器件功能模式.....	13
2 应用.....	1	9 应用和实施.....	14
3 说明.....	1	9.1 应用信息.....	14
4 器件比较.....	2	9.2 典型应用.....	14
5 引脚配置和功能.....	3	9.3 电源相关建议.....	15
6 规格.....	5	9.4 布局.....	16
6.1 绝对最大额定值.....	5	10 器件和文档支持.....	17
6.2 ESD 等级.....	5	10.1 文档支持.....	17
6.3 建议运行条件.....	5	10.2 接收文档更新通知.....	17
6.4 热性能信息.....	5	10.3 支持资源.....	17
6.5 电气特性.....	6	10.4 商标.....	17
6.6 时序要求.....	8	10.5 静电放电警告.....	17
6.7 典型特性.....	8	10.6 术语表.....	17
7 参数测量信息.....	10	11 修订历史记录.....	17
8 详细说明.....	12	12 机械、封装和可订购信息.....	17
8.1 概述.....	12	封装信息.....	18
8.2 功能方框图.....	12	12.1 卷带包装信息.....	19
8.3 特性说明.....	13		

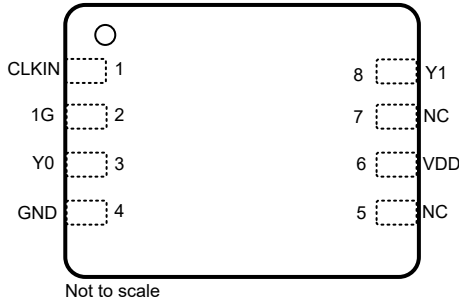
4 器件比较

表 4-1. 器件比较

器件	输入	输出	输出使能选项 (1G)	封装
LMK1C1102	1	2	同步	WSOP (8), 2.00mm × 2.00mm
LMK1C1104	1	4	同步	WSOP (8), 2.00mm × 2.00mm
LMK1C1102	1	2	同步	TSSOP (8), 3.00mm × 4.40mm
LMK1C1103	1	3	同步	TSSOP (8), 3.00mm × 4.40mm
LMK1C1104	1	4	同步	TSSOP (8), 3.00mm × 4.40mm
LMK1C1106	1	6	同步	TSSOP (14), 5.00mm × 4.40mm
LMK1C1108	1	8	同步	TSSOP (16), 5.00mm × 4.40mm
LMK1C1102-Q1 ⁽¹⁾	1	2	同步	WSOP (8), 2.00mm × 2.00mm
LMK1C1104-Q1 ⁽¹⁾	1	4	同步	WSOP (8), 2.00mm × 2.00mm
LMK1C1102-Q1 ⁽¹⁾	1	2	同步	TSSOP (8), 3.00mm × 4.40mm
LMK1C1103-Q1 ⁽¹⁾	1	3	同步	TSSOP (8), 3.00mm × 4.40mm
LMK1C1104-Q1 ⁽¹⁾	1	4	同步	TSSOP (8), 3.00mm × 4.40mm
LMK1C1106-Q1 ⁽¹⁾	1	6	同步	TSSOP (14), 5.00mm × 4.40mm
LMK1C1108-Q1 ⁽¹⁾	1	8	同步	TSSOP (16), 5.00mm × 4.40mm

(1) 仅为预发布版。请联系 TI 获取有关该器件的更多信息。

5 引脚配置和功能



1. DQF (WSON) 封装相当于其他供应商的 DFN 封装。

图 5-1. LMK1C1102-Q1, 8 引脚 DQF WSON 封装 (顶视图)

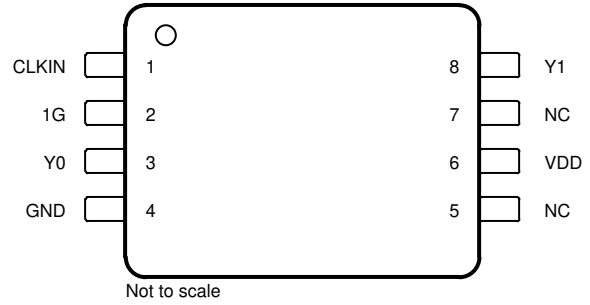


图 5-2. LMK1C1102-Q1, 8 引脚 PW TSSOP 封装 (顶视图)

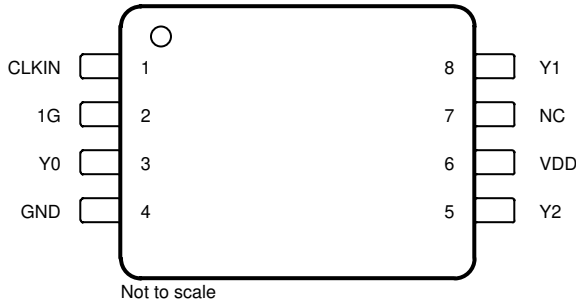
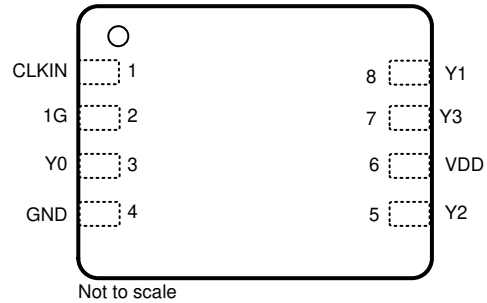


图 5-3. LMK1C1103-Q1, 8 引脚 PW TSSOP 封装 (顶视图)



1. DQF (WSON) 封装相当于其他供应商的 DFN 封装。

图 5-4. LMK1C1104-Q1, 8 引脚 DQF WSON 封装 (顶视图)

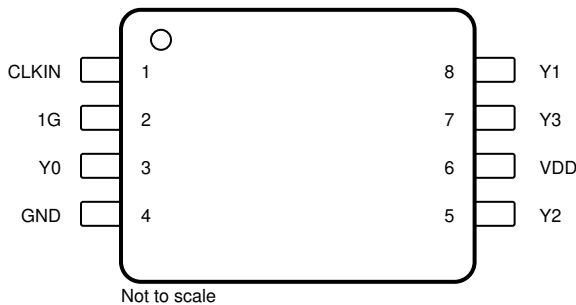


图 5-5. LMK1C1104-Q1, 8 引脚 PW TSSOP 封装 (顶视图)

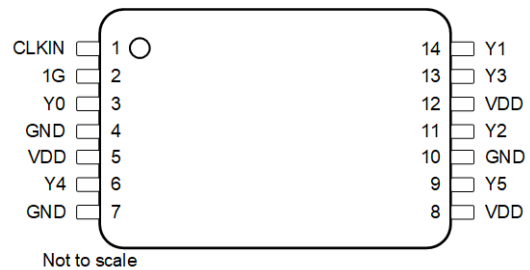


图 5-6. LMK1C1106-Q1, 14 引脚 PW TSSOP 封装 (顶视图)



图 5-7. LMK1C1108-Q1, 16 引脚 PW TSSOP 封装 (顶视图)

表 5-1. 引脚功能

名称	引脚					类型	说明
	LMK1C 1102-Q1	LMK1C 1103-Q1	LMK1C 1104-Q1	LMK1C 1106-Q1	LMK1C 1108-Q1		
LVC MOS 时钟输入							
CLKIN	1	1	1	1	1	输入	单端时钟输入，具有连接至 GND 的内部 300kΩ (典型值) 下拉电阻。通常连接到单端时钟输入。
时钟输出使能							
1G	2	2	2	2	2	输入	全局输出使能，内部 300kΩ (典型值) 下拉电阻至 GND。通常使用外部上拉电阻器连接到 VDD。 高电平：输出启用 低电平：输出禁用
LVC MOS 时钟输出							
Y0	3	3	3	3	3	输出	LVC MOS 输出。通常连接到接收器。未使用的输出可以保持悬空状态。
Y1	8	8	8	14	16		
Y2	—	5	5	11	13		
Y3	—	—	7	13	15		
Y4	—	—	—	6	6		
Y5	—	—	—	9	11		
Y6	—	—	—	—	8		
Y7	—	—	—	—	9		
电源电压							
VDD	6	6	6	5	5	电源	电源端子。通常连接到 3.3V、2.5V 或 1.8V 电源。VDD 引脚通常连接到该引脚附近的外部 0.1 μF 电容器。
				8	10		
				12	14		
接地							
GND	4	4	4	4	4	GND	电源接地。
				7	7		
				10	12		

ADVANCE INFORMATION

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V _{DD}	电源电压	-0.5	3.6	V
V _{CLKIN}	输入电压 (CLKIN)			
V _{IN}	输入电压 (1G)			
V _{Yn}	输出引脚 (Yn)	-0.5	V _{DD} + 0.3	
I _{IN}	输入电流	-20	20	mA
I _O	持续输出电流	-50	50	mA
T _{stg}	贮存温度	-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件能够在该等条件下或在任何超出建议运行条件的其他条件下正常运行。如果在建议运行条件以外,但在绝对最大额定值范围以内使用,器件可能无法完全正常运行,这可能会影响器件的可靠性、功能与性能,并且可能缩短器件寿命。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±9000	V
V _(ESD)	静电放电	充电器件模型 (CDM), 符合 AEC Q100-0111 标准	±1500	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _{DD}	内核电源电压	3.3V 电源	3.135	3.3	3.465	V
		2.5V 电源	2.375	2.5	2.625	
		1.8V 电源	1.71	1.8	1.89	
T _A	自然通风条件下的工作温度范围		-40		125	°C
T _J	工作结温		-40		150	°C

6.4 热性能信息

热指标 ⁽¹⁾		LMK1C1102-Q1、 LMK1C1104-Q1、 LMK1C1103-Q1	LMK1C1106-Q1	LMK1C1108-Q1	单位
		PW (TSSOP)	PW (TSSOP)	PW (TSSOP)	
		8 引脚	14 引脚	16 引脚	
R _{qJA}	结至环境热阻	181.9	114.4	123.4	°C/W
R _{qJC(top)}	结至外壳 (顶部) 热阻	76.6	45.2	53.1	°C/W
R _{qJB}	结至电路板热阻	111.6	60.6	66.4	°C/W
Y _{JT}	结至顶部特征参数	16	5.9	8.9	°C/W

热指标 ⁽¹⁾		LMK1C1102-Q1、 LMK1C1104- Q1、 LMK1C1103- Q1	LMK1C1106-Q1	LMK1C1108-Q1	单位
		PW (TSSOP)	PW (TSSOP)	PW (TSSOP)	
		8 引脚	14 引脚	16 引脚	
Y _{JB}	结至电路板特征参数	110.1	60	65.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

6.5 电气特性

V_{DD} = 3.3V ± 5%，-40°C ≤ T_A ≤ 125°C。典型是为 V_{DD} = 3.3V、25°C 条件下的值（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电流消耗						
I _{DD}	内核电源电流，静态	所有输出均已禁用，f _{IN} = 0 V		25	45	μA
I _{DD}	内核电源电流	所有输出均已禁用，f _{IN} = 100MHz，V _{DD} = 1.8V		2	6	mA
I _{DD}	内核电源电流	所有输出均已禁用，f _{IN} = 100MHz，V _{DD} = 2.5V		6.5	10	mA
I _{DD}	内核电源电流	所有输出均已禁用，f _{IN} = 100MHz，V _{DD} = 3.3V		15	21	mA
I _{DD}	输出电流	每个输出，f _{IN} = 100MHz，C _L = 5pF，V _{DD} = 1.8V		3.2	3.5	
		每个输出，f _{IN} = 100MHz，C _L = 5pF，V _{DD} = 2.5V		4.6	5.5	
		每个输出，f _{IN} = 100MHz，C _L = 5pF，V _{DD} = 3.3V		6	7	
时钟输入						
f _{IN_SE}	输入频率	V _{DD} = 3.3V	DC		250	MHz
		V _{DD} = 2.5V 和 1.8V	DC		200	
V _{IH}	输入高电压		0.7 × V _{DD}			V
V _{IL}	输入低电压			0.3 × V _{DD}		
dV _{IN} /dt	输入压摆率	输入摆幅的 20% - 80%	0.1			V/ns
I _{IN_LEAK}	输入漏电流		-50		50	μA
C _{IN_SE}	输入电容	25°C 时		7		pF
所有 V_{DD} 电平的时钟输出						
f _{OUT}	输出频率	V _{DD} = 3.3V			250	MHz
		V _{DD} = 2.5V 和 1.8V			200	
ODC	输出占空比	输入占空比为 50%	45		55	%
t _{1G_ON}	输出使能时间	请参阅 (1)			5	周期
t _{1G_OFF}	输出禁用时间	请参阅 (2)			5	周期
V_{DD} = 3.3V ± 5% 时的时钟输出						
V _{OH}	输出高电压	I _{OH} = 1mA	2.8			V
V _{OL}	输出低电压	I _{OL} = 1mA			0.2	
t _{RISE-FALL}	输出上升和下降时间	20/80%，C _L = 5pF，f _{IN} = 156.25MHz		0.3	0.7	ns
t _{OUTPUT-SKEW}	输出到输出偏斜	LMK1C1102-Q1，LMK1C1103-Q1， LMK1C1104-Q1。请参阅 (3)		25	50	ps

VDD = 3.3V ± 5% , -40°C ≤ TA ≤ 125°C。典型是为 VDD = 3.3V、25°C 条件下的值 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t _{OUTPUT-SKEW}	输出到输出偏斜	LMK1C1106-Q1, LMK1C1108-Q1。请参阅 (3)		25	50	ps
t _{PART-SKEW}	器件间延迟	LMK1C1102、LMK1C1103、LMK1C1104			250	ps
t _{PART-SKEW}	器件间延迟	LMK1C1106-Q1、LMK1C1108-Q1			280	ps
t _{PROP-DELAY}	传播延迟	LMK1C1102-Q1, LMK1C1103-Q1, LMK1C1104-Q1。请参阅 (4)		1.5	2	ns
t _{PROP-DELAY}	传播延迟	LMK1C1106-Q1, LMK1C1108-Q1。请参阅 (4)		1.5	2.2	ns
t _{JITTER-ADD}	附加抖动	f _{IN} = 156.25MHz, 输入压摆率 = 1.6V/ns, 积分范围 = 12kHz - 20MHz		12	20	fs, RMS
R _{OUT}	输出阻抗			50		Ω
V_{DD} = 2.5V ± 5% 时的时钟输出						
V _{OH}	输出高电压	I _{OH} = 1mA	0.8 × V _{DD}		V	
V _{OL}	输出低电压	I _{OL} = 1mA	0.2 × V _{DD}			
t _{RISE-FALL}	输出上升和下降时间	20/80%, C _L = 5pF, f _{IN} = 156.25MHz		0.33	0.8	ns
t _{OUTPUT-SKEW}	输出到输出偏斜	LMK1C1102-Q1, LMK1C1103-Q1, LMK1C1104-Q1。请参阅 (3)			50	ps
t _{OUTPUT-SKEW}	输出到输出偏斜	LMK1C1106-Q1, LMK1C1108-Q1。请参阅 (3)			55	ps
t _{PART-SKEW}	器件间延迟	LMK1C1102、LMK1C1103、LMK1C1104			400	ps
t _{PART-SKEW}	器件间延迟	LMK1C1106-Q1、LMK1C1108-Q1			450	ps
t _{PROP-DELAY}	传播延迟	LMK1C1102-Q1, LMK1C1103-Q1, LMK1C1104-Q1。请参阅 (4)		1.5	2.5	ns
t _{PROP-DELAY}	传播延迟	LMK1C1106-Q1, LMK1C1108-Q1。请参阅 (4)		1.5	2.5	
t _{JITTER-ADD}	附加抖动	f _{IN} = 156.25MHz, 输入压摆率 = 1.2V/ns, 积分范围 = 12kHz - 20MHz		15	27	fs, RMS
R _{OUT}	输出阻抗			55		Ω
V_{DD} = 1.8V ± 5% 时的时钟输出						
V _{OH}	输出高电压	I _{OH} = 1mA	0.8 × V _{DD}		V	
V _{OL}	输出低电压	I _{OL} = 1mA	0.2 × V _{DD}			
t _{RISE-FALL}	输出上升和下降时间	20/80%, C _L = 5pF, f _{IN} = 156.25MHz		0.38	1	ns
t _{OUTPUT-SKEW}	输出到输出偏斜	LMK1C1102-Q1, LMK1C1103-Q1, LMK1C1104-Q1。请参阅 (3)			50	ps
t _{OUTPUT-SKEW}	输出到输出偏斜	LMK1C1106-Q1, LMK1C1108-Q1。请参阅 (3)			55	ps
t _{PART-SKEW}	器件间延迟	LMK1C1102、LMK1C1103、LMK1C1104			900	ps
t _{PART-SKEW}	器件间延迟	LMK1C1106-Q1、LMK1C1108-Q1			930	ps
t _{PROP-DELAY}	传播延迟	LMK1C1102-Q1, LMK1C1103-Q1, LMK1C1104-Q1。请参阅 (4)		1.5	3	ns
t _{PROP-DELAY}	传播延迟	LMK1C1106-Q1, LMK1C1108-Q1。请参阅 (4)		1.5	3	ns
t _{JITTER-ADD}	附加抖动	f _{IN} = 156.25MHz, 输入压摆率 = 1.2V/ns, 积分范围 = 12kHz - 20MHz		28	60	fs, RMS
R _{OUT}	输出阻抗			64		Ω

VDD = 3.3V ± 5% , -40°C ≤ TA ≤ 125°C。典型是为 VDD = 3.3V、25°C 条件下的值 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
通用输入 (1G)						
V _{IH}	高电平输入电压		0.75 × V _{DD}			V
V _{IL}	低电平输入电压	LMK1C1102-Q1、LMK1C1103-Q1、LMK1C1104-Q1			0.38 × V _{DD}	V
V _{IL}	低电平输入电压	LMK1C1106-Q1、LMK1C1108-Q1			0.25 × V _{DD}	V
I _{IH}	输入高电平电流	V _{IH} = V _{DD_REF}	-50		50	μA
I _{IL}	输入低电平电流	V _{IL} = GND	-50		50	

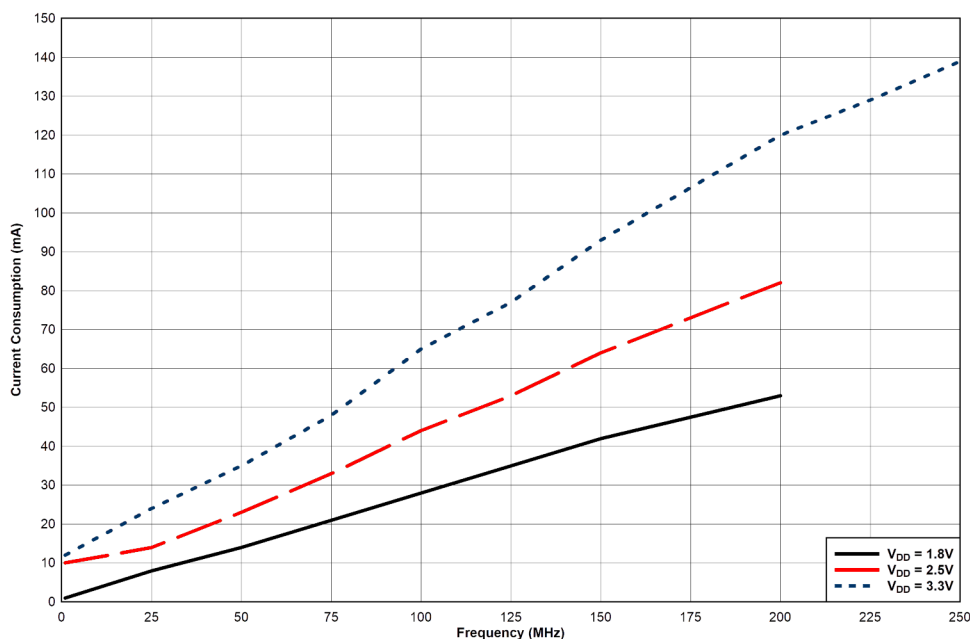
- 从 1G 上升沿穿过 V_{IH} 到 Y_n 的第一个上升沿测量。
- 从 1G 下降沿穿过 V_{IL} 到 Y_n 最后一个下降沿的测量。
- 从任何 Y_n 输出的上升沿测量到任何其他 Y_m 输出。
- 从 CLKIN 的上升沿测量到任何 Y_n 输出。

6.6 时序要求

VDD = 3.3V ± 5% , -40°C ≤ TA ≤ 125°C

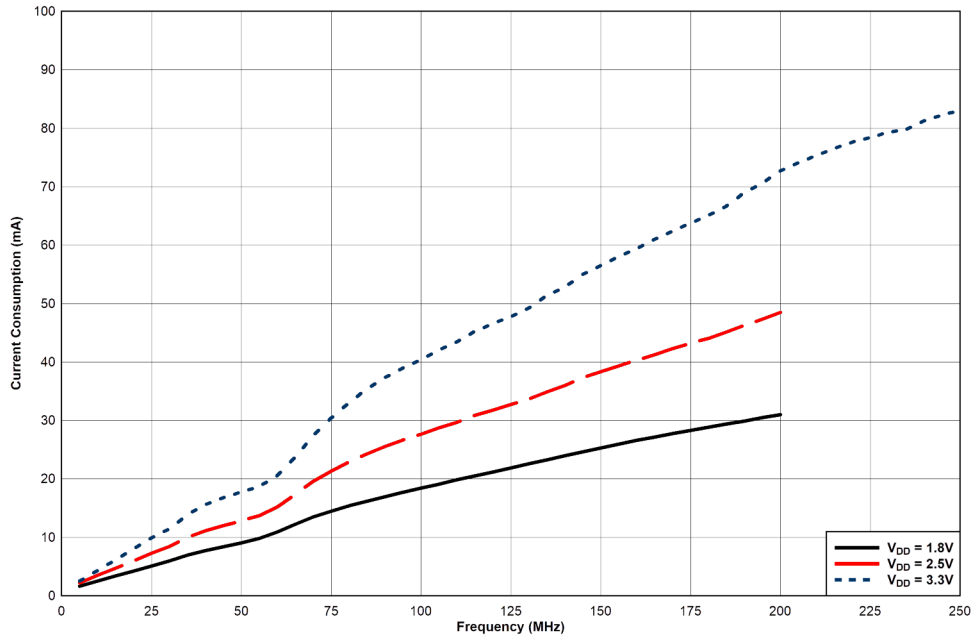
		最小值	标称值	最大值	单位
电源					
V/t _{RAMP}	V _{DD} 压摆率	0.1		50	V/ms

6.7 典型特性



- 已启用所有输出。

LMK1C1106-Q1 和 LMK1C1108-Q1 器件功耗与时钟频率间的关系 (负载 5pF)



1. 已启用所有输出。

图 6-1. LMK1C1102-Q1、LMK1C1103-Q1 和 LMK1C1104-Q1 器件功耗与时钟频率间的关系 (负载 5pF)

7 参数测量信息

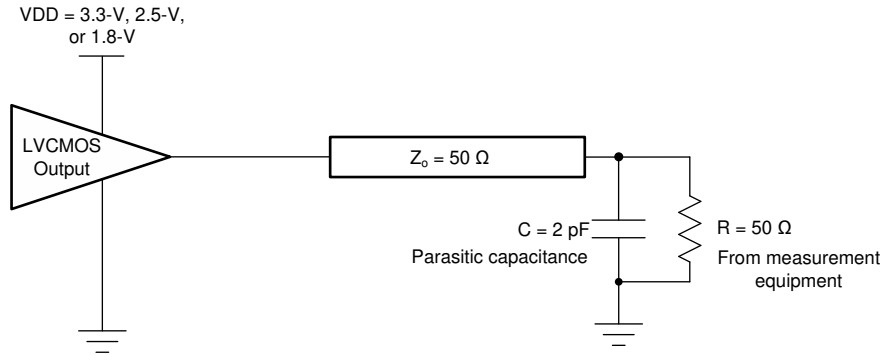


图 7-1. 测试负载电路

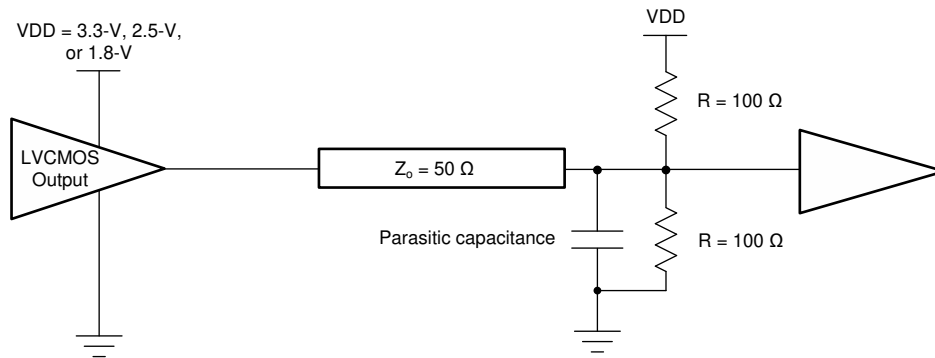


图 7-2. 带 50 Ω 终端的应用负载

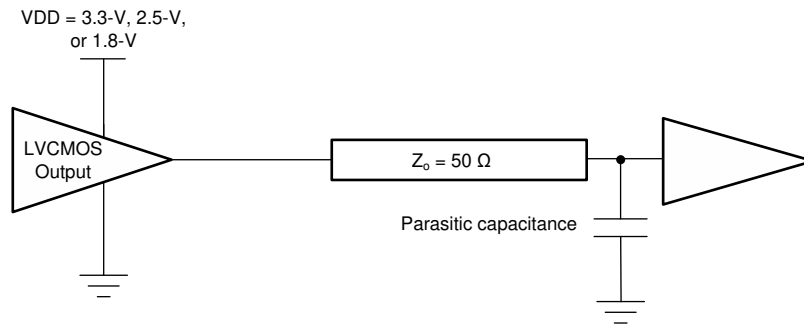


图 7-3. 带终端的应用负载

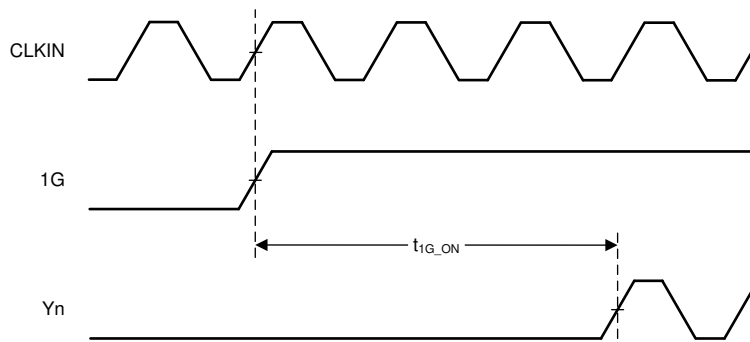


图 7-4. t_{1G_ON} 输出使能时间

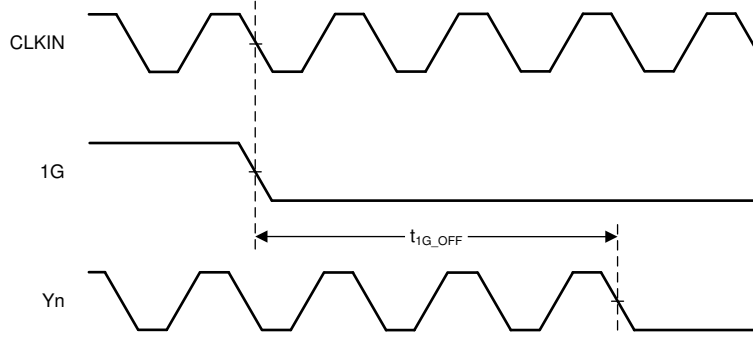


图 7-5. t_{1G_OFF} 输出禁用时间

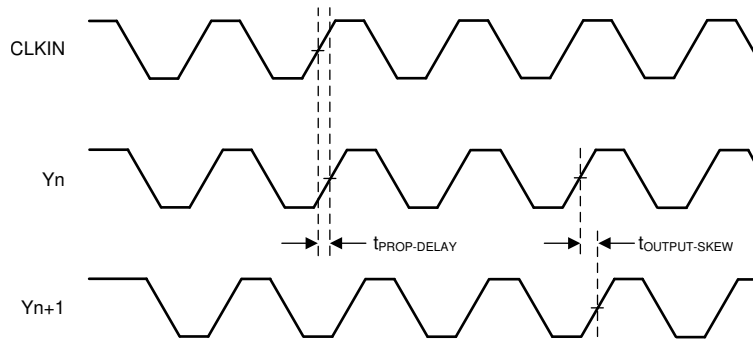


图 7-6. 传播延迟 t_{PROP_DELAY} 和输出偏斜 t_{OUTPUT_SKEW}

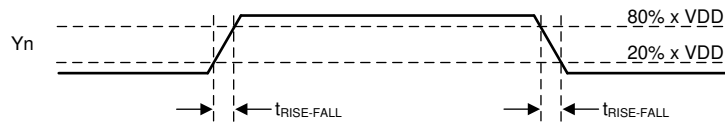


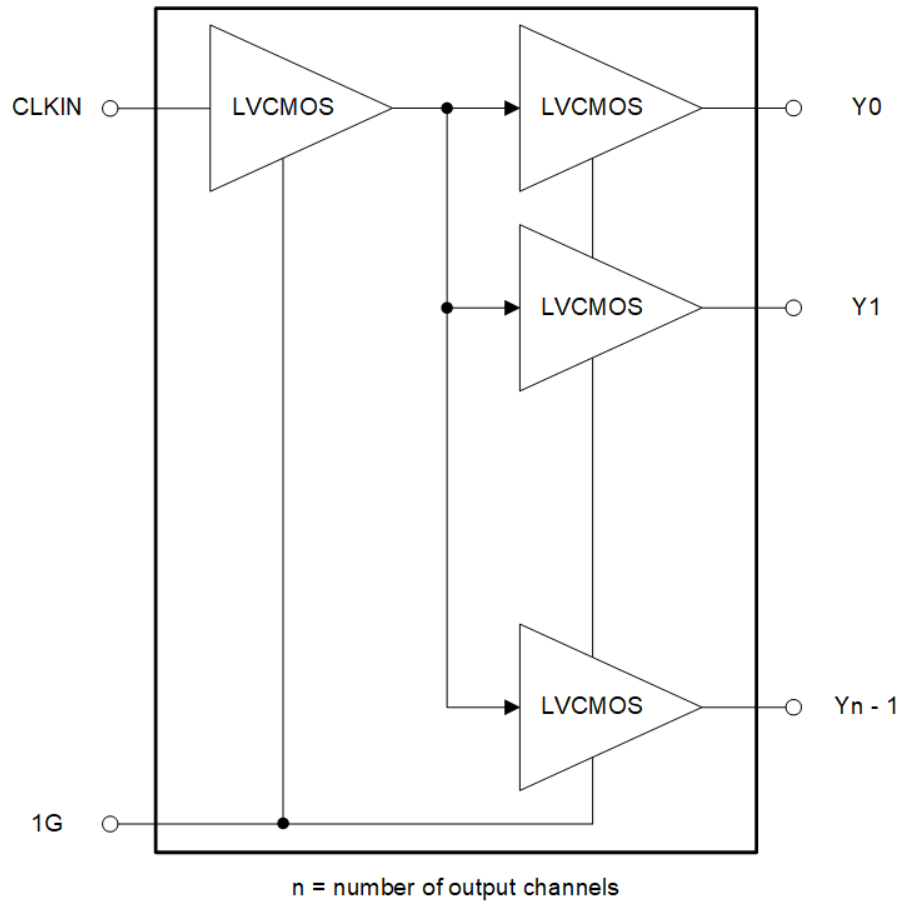
图 7-7. 上升和下降时间 t_{RISE_FALL}

8 详细说明

8.1 概述

LMK1C110x-Q1 系列器件是低抖动、低偏斜 LVCMOS 扇出缓冲器解决方案的一部分。LMK1C110x-Q1 输出驱动器的特性阻抗与传输驱动器的特性阻抗相匹配，这对于实现出色的信号完整性至关重要。

8.2 功能方框图



8.3 特性说明

LMK1C110x-Q1 的输出可通过将同步输出使能引脚 (1G) 驱动为低电平来禁用。未使用的输出可以保持悬空，以降低系统总体元件成本。电源和接地引脚必须分别连接到 V_{DD} 和 GND。

8.3.1 失效防护输入

LMK1C110x-Q1 系列器件支持失效防护输入操作。该功能允许用户在施加 V_{DD} 之前驱动器件输入，而不会损坏器件。有关器件支持的最大输入的更多信息，请参阅 *绝对最大额定值*。该器件还集成了输入迟滞，可防止在没有输入信号时发生随机振荡，从而允许输入引脚保持开路。

8.4 器件功能模式

LMK1C110x-Q1 的工作电压为 1.8V、2.5V 或 3.3V。表 8-1 显示了 LMK1C110x-Q1 的输出逻辑。同步输出使能引脚需要一个时钟边沿，以便输出遵循输入的“L”和“H”逻辑。

表 8-1. 输出逻辑表

输入		输出
CLKIN	1G	Y_n
X	L	L
L	H	L
H	H	H

9 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

LMK1C110x-Q1 系列是低附加抖动 LVC MOS 缓冲器设计，可在 $V_{DD} = 3.3V$ 时以高达 250MHz 运行，在 $V_{DD} = 2.5V$ 、 $1.8V$ 时可达 200MHz。具有低输出偏斜以及同步输出使能功能，可在应用中根据需要同时启用或禁用缓冲时钟输出。

9.2 典型应用

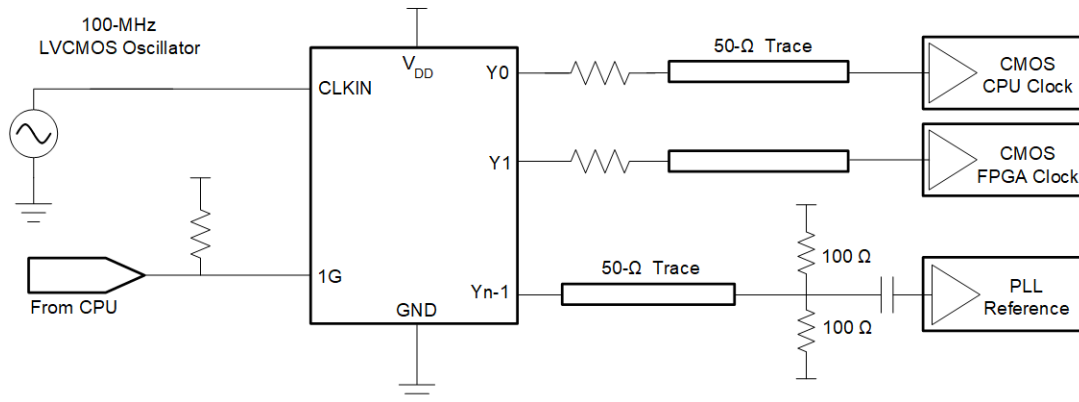


图 9-1. 系统配置示例

9.2.1 设计要求

图 9-1 中所示的 -Q1 配置为从本地 LVC MOS 振荡器扇出 100MHz 信号。CPU 配置为通过 1G 控制输出状态。

配置示例是在具有以下属性的底板应用中驱动三个 LVC MOS 接收器：

- CPU 时钟可接受全摆幅直流耦合 LVC MOS 信号。在 LMK1C110x-Q1 附近放置了一个串联电阻器，以密切匹配迹线的特性阻抗，从而有效减少反射。
- FPGA 时钟同样通过放置在 LMK1C110x-Q1 附近的适当串联电阻进行直流耦合。
- 本示例中的 PLL 可以接受较低的振幅信号，因此使用戴维南的等效终端。PLL 接收器具有内部偏置功能，因此在共模电压不匹配时，可使用交流耦合。

9.2.2 详细设计过程

未使用的输出可以保持悬空状态。有关建议的滤波技术，请参阅 [电源相关建议](#)。

9.2.3 应用曲线

LMK1C110x-Q1 的低附加抖动显示在图 9-2 中。

图 9-3 显示的是低噪声 156.25MHz 基准源，其 25.6fs RMS 抖动驱动 LMK1C110x-Q1，在 3.3V 电源下从 12kHz 到 20MHz 范围内积分时，产生 26.7fs RMS 抖动。对于此配置，所测得的附加抖动较低，大小为 7.6fs RMS。

图 9-4 显示的是低噪声 156.25MHz 基准源，其 25.6fs RMS 抖动驱动 LMK1C110x-Q1，在 2.5V 电源下从 12kHz 到 20MHz 范围内积分时，产生 27.5fs RMS 抖动。对于此配置，所测得的附加抖动较低，大小为 10fs RMS。

图 9-5 显示的是低噪声 156.25MHz 基准源，其 25.6fs RMS 抖动驱动 LMK1C110x-Q1，在 1.8V 电源下从 12kHz 到 20MHz 范围内积分时，产生 32fs RMS 抖动。对于此配置，所测得的附加抖动较低，大小为 19.2fs RMS。

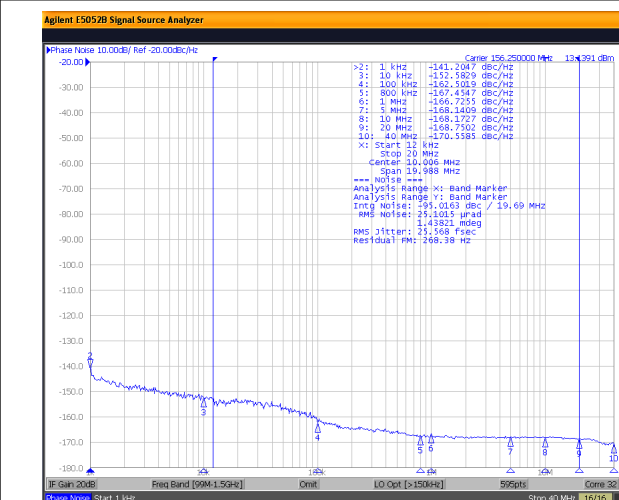


图 9-2. LMK1C110x-Q1 参考相位噪声 25.6fs (12kHz 至 20MHz)

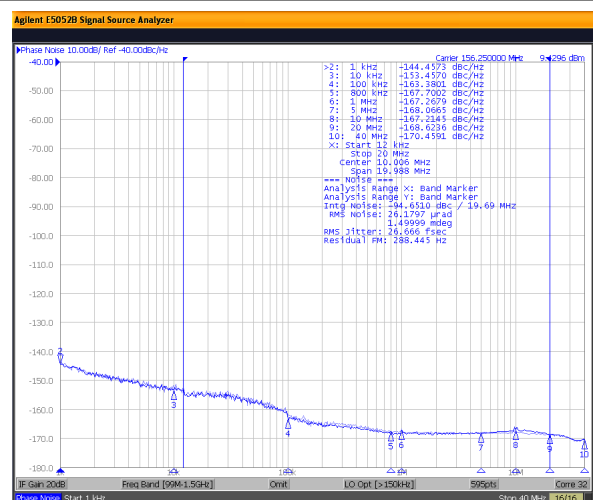


图 9-3. LMK1C110x-Q1 3.3V 输出相位噪声 26.7fs (12kHz 至 20MHz)

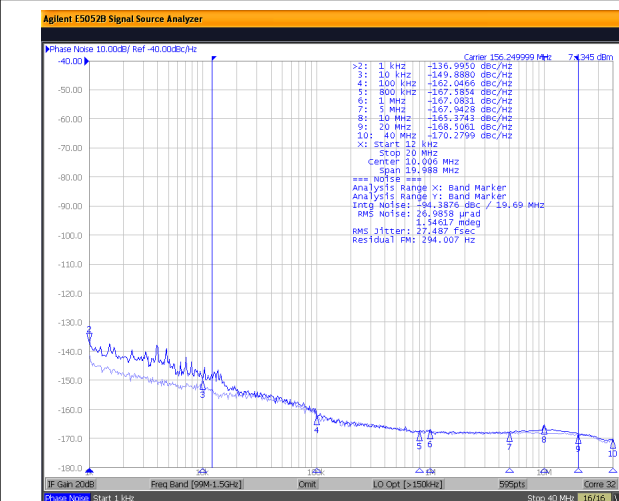


图 9-4. LMK1C110x-Q1 2.5V 输出相位噪声 27.5fs (12kHz 至 20MHz)

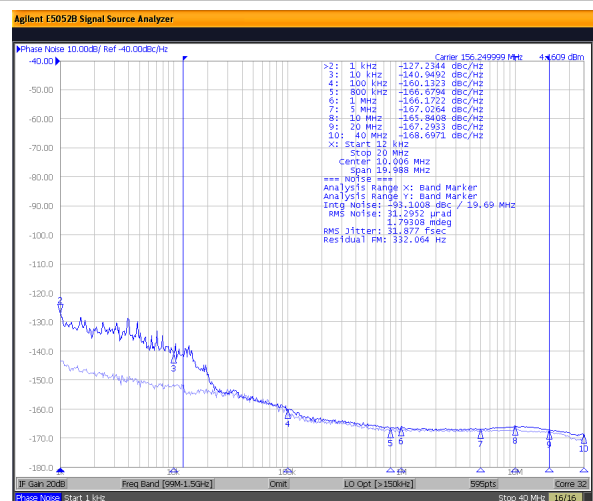


图 9-5. LMK1C110x-Q1 1.8V 输出相位噪声 32fs (12kHz 至 20MHz)

9.3 电源相关建议

高性能时钟缓冲器对电源上的噪声很敏感，这会显著增加缓冲器的附加抖动。因此，管理系统电源的任何过多噪声至关重要，尤其是对于抖动和相位噪声性能至关重要的应用而言。

滤波电容器用于消除电源的低频噪声，其中旁路电容器为高频噪声提供超低阻抗路径，并保护电源系统免受感应波动的影响。这些旁路电容器还提供器件所需的瞬时电流浪涌，并且必须具有低等效串联电阻 (ESR)。要正确旁路电源，去耦电容器必须放置在非常靠近电源端子的位置，直接连接到接地平面，并以短回路布局，以尽可能减少电感。TI 建议添加尽可能多的高频 (例如 0.1 μF) 旁路电容器，因为封装中有电源端子。TI 建议但不要求在电路板电源和芯片电源之间插入铁氧体磁珠来隔离时钟缓冲器产生的高频开关噪声；这些磁珠可防止开关噪声泄漏到电路板电源中。选择具有极低直流电阻的合适铁氧体磁珠，在电路板电源和芯片电源之间提供充分的隔离，并保持电源端子上的电压大于正常运行所需的最小电压。

图 9-6 展示了该建议的电源去耦方法。

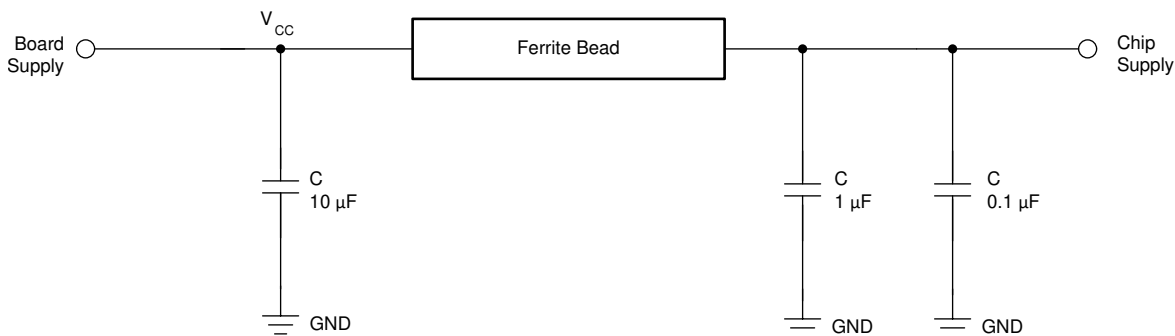


图 9-6. 电源去耦

9.4 布局

9.4.1 布局指南

图 9-7 展示了概念布局，详细说明了电源旁路电容器的建议放置方式。如果安装在元件侧，请使用 0402 本体尺寸的电容器以方便信号布线。使旁路电容器与器件电源之间的连接尽可能短。使用与接地平面的低阻抗连接使电容器的另一侧接地。

9.4.2 布局示例

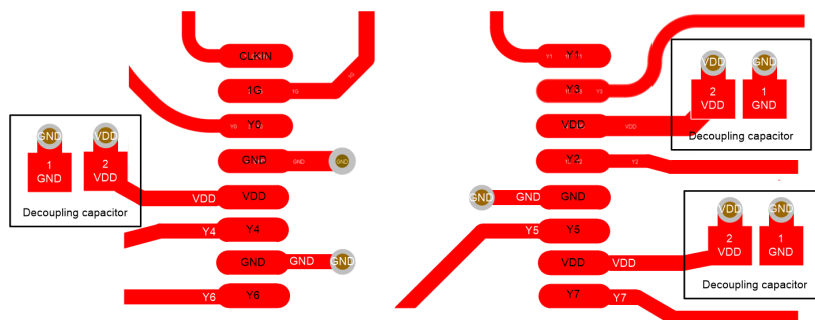


图 9-7. 14 引脚和 16 引脚 PW 器件的布局示例

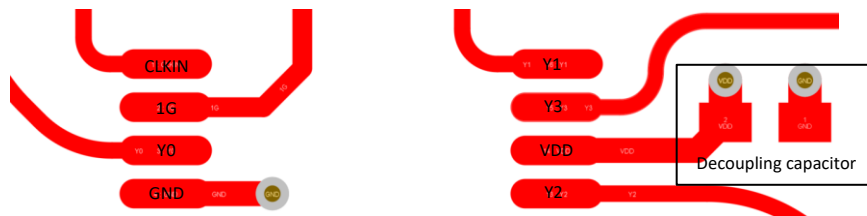


图 9-8. 8 引脚 PW 器件布局示例

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [LMK1C1108EVM](#), EVM 用户指南

10.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
April 2025	*	初始发行版

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

封装信息

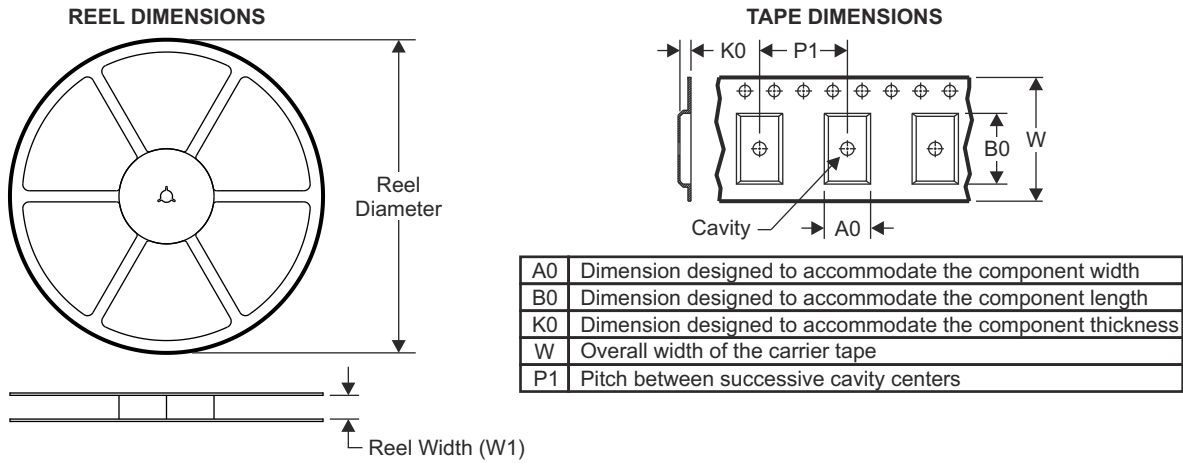
可订购器件	状态 ⁽¹⁾	封装类型	封装图	引脚	包装数量	环保计划 ⁽²⁾	引脚镀层/焊球材料 ⁽⁶⁾	MSL 峰值温度 ⁽³⁾	工作温度 (°C)	器件标识 ^{(4) (5)}
PLMK1C1102Q PWTQ1	运行	TSSOP	PW	8	3000	RoHS 和绿色环保	NIPDAU	Level-1-260C-UNLIM	-40 至 125	P1102Q
PLMK1C1103Q PWTQ1	运行	TSSOP	PW	8	3000	RoHS 和绿色环保	NIPDAU	Level-1-260C-UNLIM	-40 至 125	P1102Q
PLMK1C1104Q PWTQ1	运行	TSSOP	PW	8	3000	RoHS 和绿色环保	NIPDAU	Level-1-260C-UNLIM	-40 至 125	P1102Q
PLMK1C1106Q PWTQ1	运行	TSSOP	PW	14	3000	RoHS 和绿色环保	NIPDAU	Level-1-260C-UNLIM	-40 至 125	PK1C6Q
PLMK1C1108Q PWTQ1	运行	TSSOP	PW	16	3000	RoHS 和绿色环保	NIPDAU	Level-1-260C-UNLIM	-40 至 125	PK1C8Q

- (1) 销售状态值定义如下：
正在供货：建议用于新设计的产品器件。
限期购买：TI 已宣布器件即将停产，但仍在购买期限内。
NRND：不推荐用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。
预发布：器件已发布，但未量产。可能提供样片，也可能无法提供样片。
已停产：TI 已停止生产该器件。
- (2) **RoHS**：TI 定义的“RoHS”是指半导体产品符合针对所有 10 种 RoHS 物质的现行 EU RoHS 要求，包括要求 RoHS 物质不超过均质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此“RoHS”产品适用于指定的无铅作业。TI 可将这类产品标记为“无铅”。
RoHS 豁免：TI 定义的“RoHS 豁免”是指含铅、但根据特定 EU RoHS 豁免规定符合 EU RoHS 标准的产品。
绿色：TI 定义的“绿色”是指氯 (CL) 和溴 (Br) 阻燃剂的含量符合 JS709B 中 $\leq 1000\text{ppm}$ 阈值的低卤要求。基于三氧化二锑的阻燃剂也必须符合 $\leq 1000\text{ppm}$ 的阈值要求。
- (3) MSL，峰值温度-湿敏等级额定值（符合 JEDEC 工业标准分级）和峰值焊接温度。
- (4) 器件上可能还有与标识、批次跟踪代码信息或环境分类相关的其他标志。
- (5) 如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。
- (6) 引脚镀层/焊球材料 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。

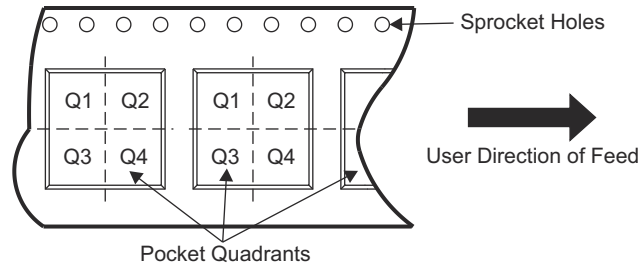
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

12.1 卷带包装信息



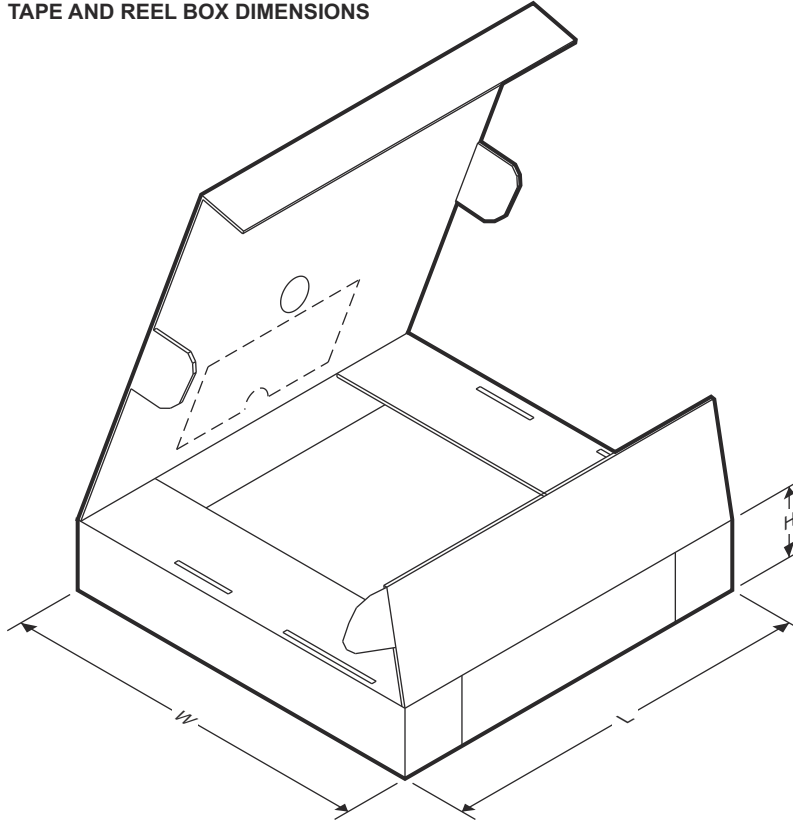
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PLMK1C1102QPWTQ1	TSSOP	PW	8	3000	330	12.4	7	3.6	1.6	8	12	Q1
PLMK1C1103QPWTQ1	TSSOP	PW	8	3000	330	12.4	7	3.6	1.6	8	12	Q1
PLMK1C1104QPWTQ1	TSSOP	PW	8	3000	330	12.4	7	3.6	1.6	8	12	Q1
PLMK1C1106QPWTQ1	TSSOP	PW	14	3000	330	12.4	6.9	5.6	1.6	8	12	Q1
PLMK1C1108QPWTQ1	TSSOP	PW	16	3000	330	12.4	6.9	5.6	1.6	8	12	Q1

ADVANCE INFORMATION

TAPE AND REEL BOX DIMENSIONS



ADVANCE INFORMATION

器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PLMK1C1102QPWTQ1	TSSOP	PW	8	3000	356	356	35
PLMK1C1103QPWTQ1	TSSOP	PW	8	3000	356	356	35
PLMK1C1104QPWTQ1	TSSOP	PW	8	3000	356	356	35
PLMK1C1106QPWTQ1	TSSOP	PW	14	3000	356	356	35
PLMK1C1108QPWTQ1	TSSOP	PW	16	3000	356	356	35

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PLMK1C1106QPWTQ1	Active	Preproduction	TSSOP (PW) 14	250 SMALL T&R	-	Call TI	Call TI	-40 to 125	
PLMK1C1108QPWTQ1	Active	Preproduction	TSSOP (PW) 16	250 SMALL T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LMK1C1106-Q1, LMK1C1108-Q1 :

- Catalog : [LMK1C1106](#), [LMK1C1108](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product



4220204/B 12/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PW0014A



PACKAGE OUTLINE
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4220202/B 12/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220202/B 12/2023

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月