

OPAx488 低噪声、零漂移、宽带宽、多路复用器友好型运算放大器

1 特性

- 电源电压范围：4.5V 至 48V
- 高直流精度
 - 零温漂：0.025 $\mu\text{V}/^\circ\text{C}$ (最大值)
 - 低失调电压：7.5 μV , 最大值
 - 高 PSRR：150dB
 - 高 CMRR：150dB
- 出色的交流性能：
 - 增益带宽：14MHz
 - 压摆率：40V/ μs
 - 低宽带噪声：7.5nV/ $\sqrt{\text{Hz}}$
 - 接近零的闪烁噪声：180nV_{PP}
- 输入包括负电源轨
- 低静态电流：1.5mA
- 热关断
- 闩锁效应保护
- 温度：-40°C 至 +125°C

2 应用

- 电池测试设备
- 称重计
- 模拟输入模块
- 压力变送器
- 可编程直流电源
- 半导体测试

3 说明

OPA488、OPA2488 和 OPA4488 (OPAx488) 是 48V 宽带宽、低噪声、零漂移运算放大器 (op amp)。OPAx488 是许多业界通用放大器的引脚兼容替代产品，能充分发挥更高工作电压带来的性能优势。48V 工作电压和 60V 绝对最大值可实现稳健的电路设计。

这些运算放大器在宽温度范围内具有仅 7.5 μV 的偏移电压 (最大值) 和 0.025 $\mu\text{V}/^\circ\text{C}$ 的偏移电压漂移 (最大值)。OPAx488 具有非常短的趋稳时间，这部分归功于其宽增益带宽和极高的压摆率。通过专有的 MUX 友好型输入架构，可在多通道系统中进一步缩短趋稳时间。

OPAx488 同时具有高精度、快速趋稳和低噪声的优势，因此成为各种应用 (包括信号测量、精密仪表和数据采集) 的理想选择。

OPAx488 提供业界通用封装以及微型封装，可适用于空间受限的应用。这些器件的指定工作温度范围为 -40°C 至 +125°C。

封装信息

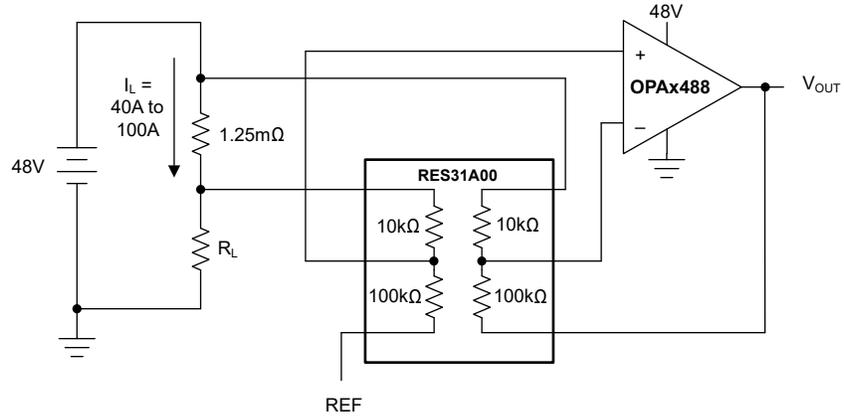
器件型号	通道数	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
OPA488	单通道	D (SOIC, 8)	4.90mm × 6.00mm
		DBV (SOT-23, 5)	2.90mm × 2.80mm
		DRL (SOT, 5) ⁽³⁾	1.60mm × 1.60mm
OPA2488	双通道	D (SOIC, 8)	4.90mm × 6.00mm
		DGK (VSSOP, 8)	3.00mm × 4.90mm
		DSG (WSON, 8) ⁽³⁾	2.00mm × 2.00mm
OPA488	四通道	D (SOIC, 14)	8.65mm × 6.00mm
		PW (TSSOP-14)	5.00mm × 6.40mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

(3) 预发布信息 (非量产数据)。





高侧电流分流监控器应用

内容

1 特性	1	6.4 器件功能模式	21
2 应用	1	7 应用和实施	22
3 说明	1	7.1 应用信息.....	22
4 引脚配置和功能	4	7.2 典型应用.....	24
5 规格	6	7.3 电源相关建议.....	28
5.1 绝对最大额定值.....	6	7.4 布局.....	29
5.2 ESD 等级.....	6	8 器件和文档支持	30
5.3 建议运行条件.....	6	8.1 器件支持.....	30
5.4 热性能信息：OPA488.....	7	8.2 文档支持.....	30
5.5 热性能信息：OPA2488.....	7	8.3 接收文档更新通知.....	30
5.6 热性能信息：OPA4488.....	7	8.4 支持资源.....	30
5.7 电气特性.....	8	8.5 商标.....	30
5.8 典型特性.....	10	8.6 静电放电警告.....	31
6 详细说明	18	8.7 术语表.....	31
6.1 概述.....	18	9 修订历史记录	31
6.2 功能方框图.....	18	10 机械、封装和可订购信息	31
6.3 特性说明.....	18		

4 引脚配置和功能

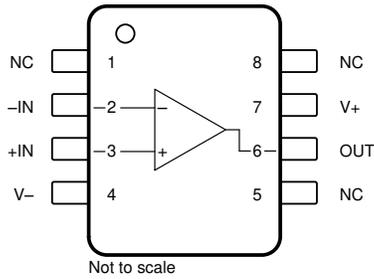


图 4-1. OPAx488 : D 封装, 8 引脚 SOIC (顶视图)

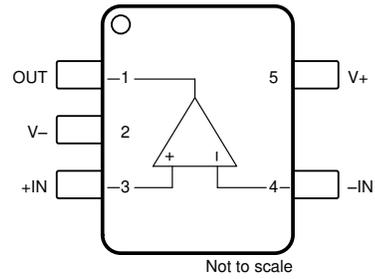


图 4-2. OPAx488 : DBV 封装, 5 引脚 SOT-23 (顶视图)

表 4-1. 引脚功能 : OPAx488

名称	引脚		类型	说明
	D	DBV		
- IN	2	4	输入	反相输入
+IN	3	3	输入	同相输入
NC	1、8、5	-	-	无连接 (可以悬空)
OUT	6	1	输出	输出
V -	4	2	电源	负 (最低) 电源
V+	7	5	电源	正 (最高) 电源

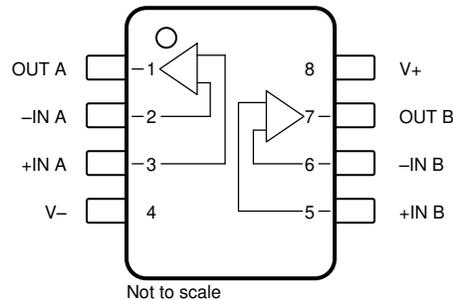


图 4-3. OPAx488 : D 封装, 8 引脚 SOIC 和 DGK 封装, 8 引脚 VSSOP (顶视图)

表 4-2. 引脚功能 : OPAx488

名称	引脚		类型	说明
	编号			
- IN A	2		输入	反相输入通道 A
+IN A	3		输入	同相输入通道 A
- IN B	6		输入	反相输入通道 B
+IN B	5		输入	同相输入通道 B
OUT A	1		输出	输出通道 A
OUT B	7		输出	输出通道 B
V -	4		电源	负电源
V+	8		电源	正电源

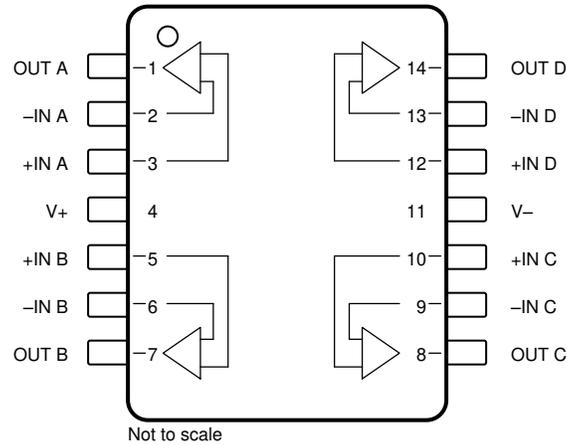


图 4-4. OPAx488 : D 封装 , 14 引脚 SOIC 和 PW 封装 , 14 引脚 TSSOP (顶视图)

表 4-3. 引脚功能 : OPA4488

引脚		类型	说明
名称	编号		
- IN A	2	输入	反相输入通道 A
- IN B	6	输入	反相输入通道 B
- IN C	9	输入	反相输入通道 C
- IN D	13	输入	反相输入通道 D
+IN A	3	输入	同相输入通道 A
+IN B	5	输入	同相输入通道 B
+IN C	10	输入	同相输入通道 C
+IN D	12	输入	同相输入通道 D
OUT A	1	输出	输出通道 A
OUT B	7	输出	输出通道 B
OUT C	8	输出	输出通道 C
OUT D	14	输出	输出通道 D
V -	11	电源	负电源
V+	4	电源	正电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V _S	电源电压	单电源, V _S = (V ₊)		60	V
	输入信号电压	共模	(V ₋) - 0.5	(V ₊) + 0.5	V
		差分	(V ₊) - (V ₋)		
	电流			±10	mA
	输出短路 ⁽²⁾		持续	持续	
T _A	工作温度		-55	150	°C
T _J	结温			150	°C
T _{stg}	贮存温度		-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用,器件可能不会完全正常运行,这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 接地短路,每个封装对应一个放大器。

5.2 ESD 等级

			值	单位
OPA488DBV				
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±4000	V
V _(ESD)	静电放电	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	V
所有其他封装				
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±4000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±250	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _S	电源电压	单电源, V _S = (V ₊)	4.5		48	V
		双电源, V _S = (V ₊) - (V ₋)	±2.25		±24	
T _A	工作温度		-40		125	°C

5.4 热性能信息：OPA488

热指标 ⁽¹⁾		OPA488		单位
		D (SOIC)	DBV (SOT-23)	
		8 引脚	5 引脚	
R _{θJA}	结至环境热阻	144	197	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	82	96	°C/W
R _{θJB}	结至电路板热阻	89	65	°C/W
Ψ _{JT}	结至顶部特征参数	26	33	°C/W
Ψ _{JB}	结至电路板特征参数	88	64	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 热性能信息：OPA2488

热指标 ⁽¹⁾		OPA2488		单位
		D (SOIC)	DGK (VSSOP)	
		8 引脚	8 引脚	
R _{θJA}	结至环境热阻	132	159	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	72	53	°C/W
R _{θJB}	结至电路板热阻	82	93	°C/W
Ψ _{JT}	结至顶部特征参数	20	3	°C/W
Ψ _{JB}	结至电路板特征参数	81	92	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.6 热性能信息：OPA4488

热指标 ⁽¹⁾		OPA4488		单位
		D (SOIC)	PW (TSSOP)	
		14 引脚	14 引脚	
R _{θJA}	结至环境热阻	95	102	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	56	37	°C/W
R _{θJB}	结至电路板热阻	54	61	°C/W
Ψ _{JT}	结至顶部特征参数	18	9	°C/W
Ψ _{JB}	结至电路板特征参数	54	60	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.7 电气特性

$T_A = 25^\circ\text{C}$, $V_S = 4.5\text{V}$ 至 48V , $V_{\text{CM}} = V_{\text{OUT}} = V_S / 2$ 且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
失调电压 (1)						
V_{OS}	输入偏移电压			± 1	± 7.5	μV
		$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 10	
dV_{OS}/dT	输入失调电压漂移	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		± 0.004	± 0.025	$\mu\text{V}/^\circ\text{C}$
PSRR	电源抑制比	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		± 0.02	± 0.125	$\mu\text{V}/\text{V}$
输入偏置电流(1)						
I_B	输入偏置电流			± 55	± 350	μA
		$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				± 7
I_{OS}	输入失调电流			± 100	± 600	μA
		$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$				± 3
噪声						
E_n	输入电压噪声	$f = 0.1\text{Hz}$ 至 10Hz		0.160		μV_{PP}
e_n	输入电压噪声密度	$f = 10\text{Hz}$		7.6		$\text{nV}/\sqrt{\text{Hz}}$
		$f = 100\text{Hz}$		7.6		
		$f = 1\text{kHz}$		7.5		
		$f = 10\text{kHz}$		11.4		
i_n	输入电流噪声密度	$f = 1\text{Hz}$		165		$\text{fA}/\sqrt{\text{Hz}}$
输入电压						
V_{CM}	共模电压范围		$(V^-) - 0.1$		$(V^+) - 1.7$	V
CMRR	共模抑制比	$(V^-) - 0.1\text{V} \leq V_{\text{CM}} \leq (V^+) - 1.7\text{V}$	$V_S = \pm 2.25\text{V}$	118	135	dB
			$V_S = \pm 24\text{V}$	140	150	
		$(V^-) - 0.1\text{V} \leq V_{\text{CM}} \leq (V^+) - 1.7\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ (1)	$V_S = \pm 2.25\text{V}$	118	130	
			$V_S = \pm 24\text{V}$	140	150	

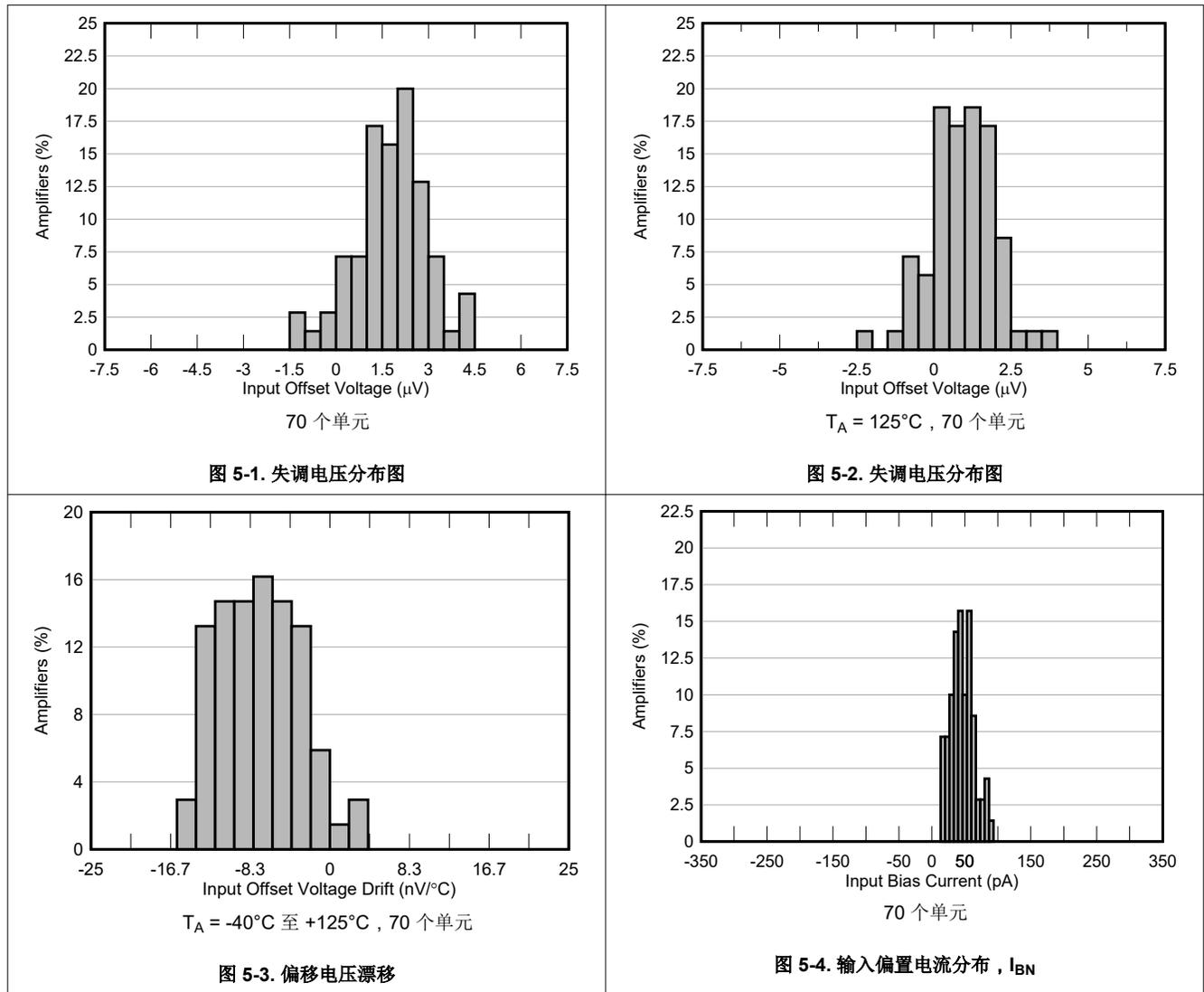
$T_A = 25^\circ\text{C}$, $V_S = 4.5\text{V}$ 至 48V , $V_{CM} = V_{OUT} = V_S / 2$ 且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)

参数	测试条件		最小值	典型值	最大值	单位
输入阻抗						
Z_{id}	差分输入阻抗		100 1.6			$\text{M}\Omega \parallel \text{pF}$
Z_{ic}	共模输入阻抗		1 1.9			$\text{T}\Omega \parallel \text{pF}$
开环增益						
A_{OL}	开环电压增益	$V_S = 48\text{V}$, $(V^-) + 0.6\text{V} < V_O < (V^+) - 0.6\text{V}$, $R_{LOAD} = 10\text{k}\Omega$		130	140	dB
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}^{(1)}$	130		
		$V_S = 48\text{V}$, $(V^-) + 1.7\text{V} < V_O < (V^+) - 1.7\text{V}$, $R_{LOAD} = 2\text{k}\Omega$		130	140	
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}^{(1)}$	130		
频率响应						
GBW	增益带宽积			14		MHz
SR	压摆率	增益 = 1, 10V 阶跃	正	40		$\text{V}/\mu\text{s}$
THD+N	总谐波失真 + 噪声	增益 = 1, $f = 1\text{kHz}$, $V_O = 3.5V_{RMS}$		0.00012%		
	串扰		在直流	120		dB
			$f = 10\text{kHz}$	100		
t_S	趋稳时间	$V_S = 48\text{V}$, 增益 = 1, 5V 阶跃	达 0.1%	1		μs
			达 0.01%	15		
t_{OR}	过载恢复时间	$V_{IN} \times \text{增益} = V_S = \pm 24\text{V}$		424		ns
f_{CH}	斩波频率			200		kHz
输出						
V_O	相对于电源轨的电压输出摆幅	正电源轨, $V_S = 48\text{V}$	无负载	32	40	mV
			$R_{LOAD} = 10\text{k}\Omega$	185	200	
			$R_{LOAD} = 2\text{k}\Omega$	810	850	
		负电源轨, $V_S = 48\text{V}$	无负载	25	35	
			$R_{LOAD} = 10\text{k}\Omega$	190	220	
			$R_{LOAD} = 2\text{k}\Omega$	810	850	
I_{SC}	短路电流		± 42			mA
C_{LOAD}	容性负载驱动		请参阅典型特性			pF
Z_O	开环输出阻抗	$f = 1\text{MHz}$		220		Ω
电源						
I_Q	每个放大器的静态电流	$I_O = 0\text{A}$		1.5	1.8	mA
			$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}^{(1)}$	1.5	1.9	

(1) 根据多个批次的器件组装工作台系统测量值建立的规范。

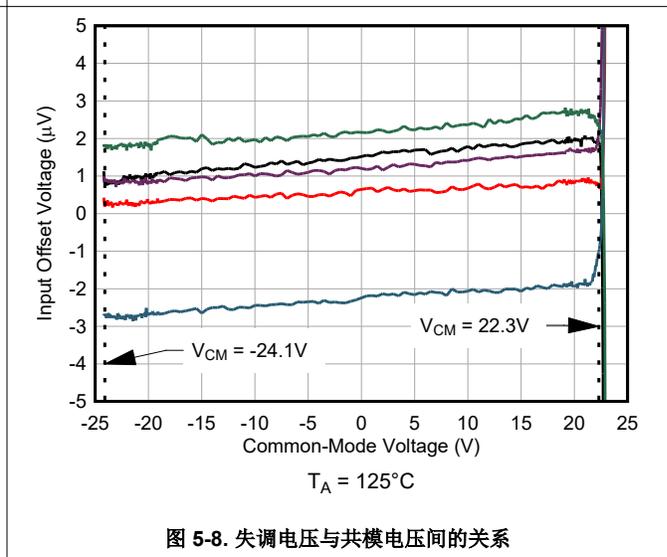
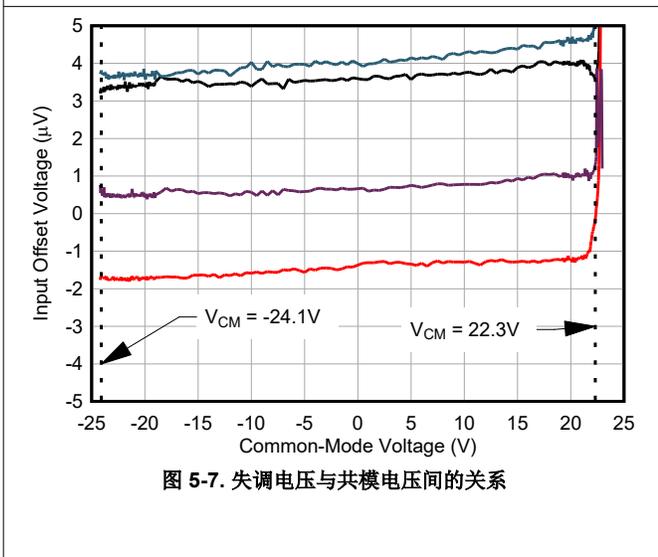
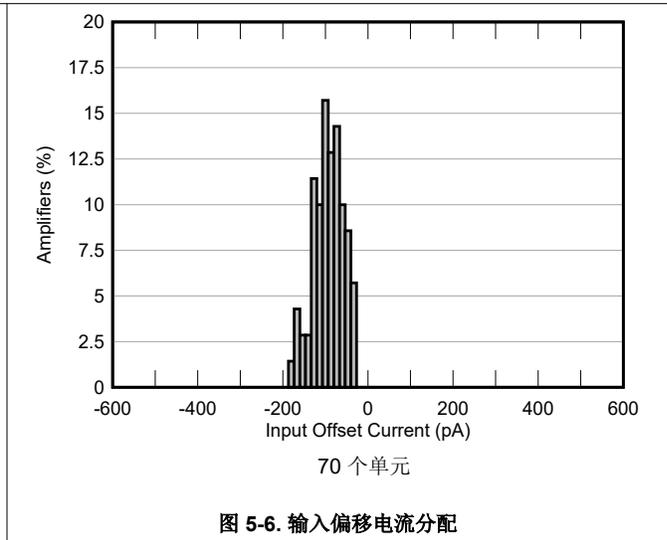
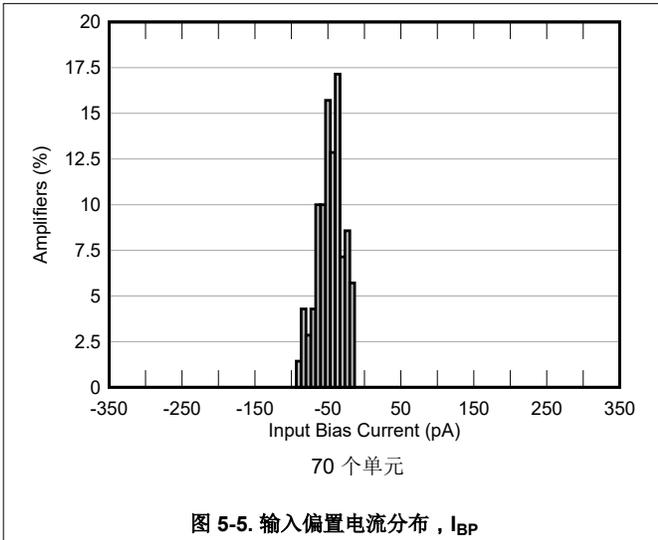
5.8 典型特性

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)



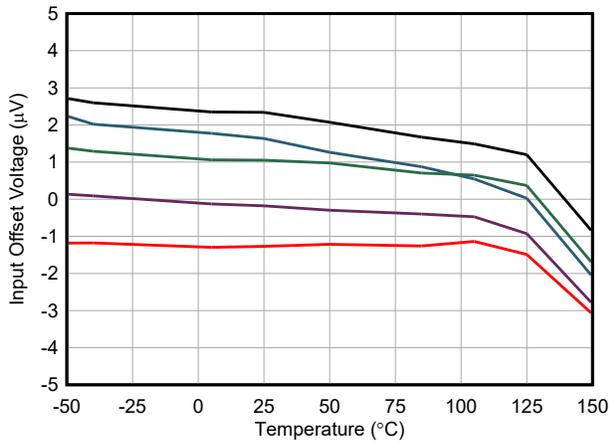
5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)



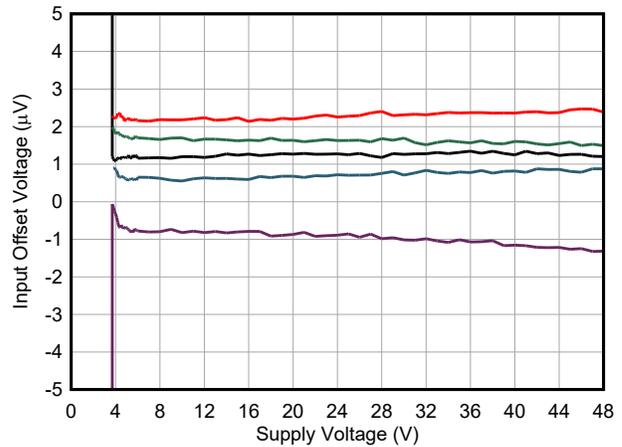
5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)



5 个典型芯片

图 5-9. 失调电压与温度间的关系



5 个典型芯片

图 5-10. 失调电压与电源电压间的关系

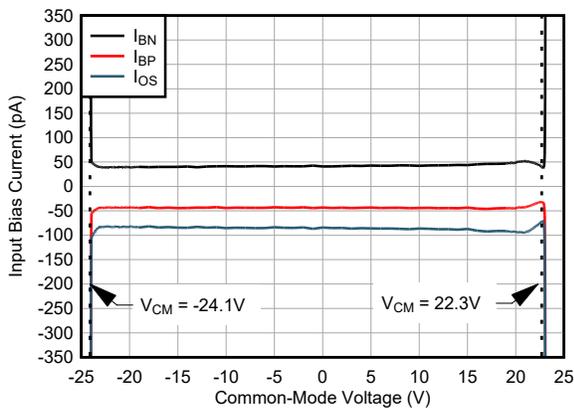


图 5-11. 输入偏置电流与共模电压间的关系

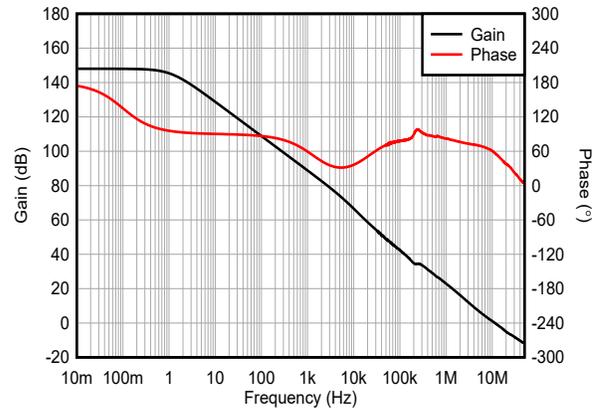


图 5-12. 开环增益和相位与频率间的关系

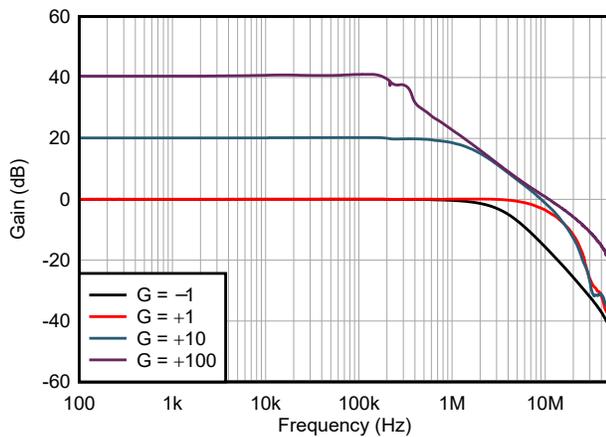


图 5-13. 闭环增益与频率间的关系

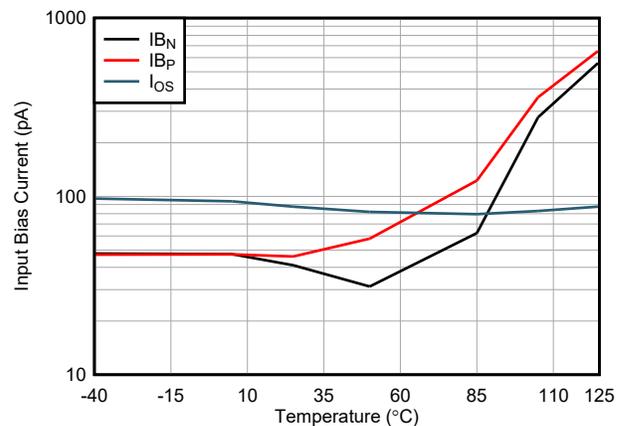


图 5-14. 输入偏置电流、失调电流与温度间的关系

5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)

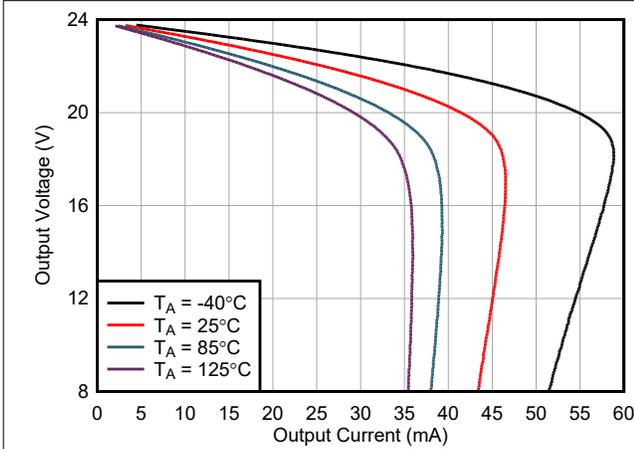


图 5-15. 输出电压摆幅与输出电流 (拉电流) 间的关系

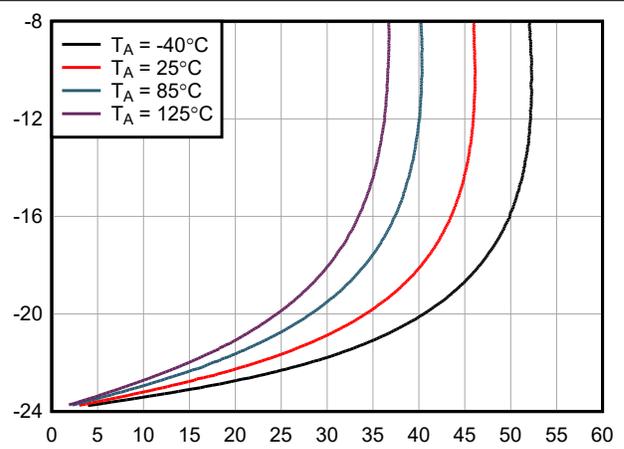


图 5-16. 输出电压摆幅与输出电流 (灌电流) 间的关系

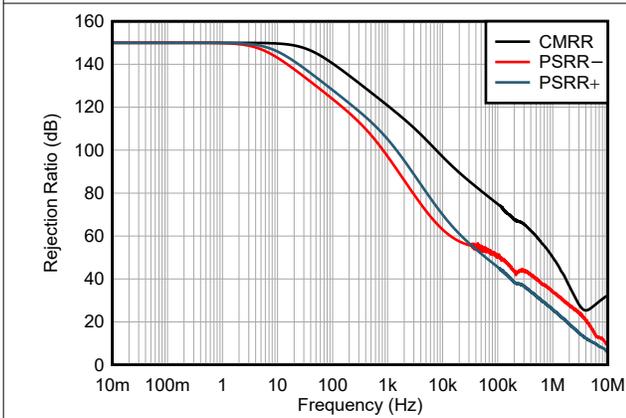


图 5-17. CMRR 和 PSRR 与频率间的关系

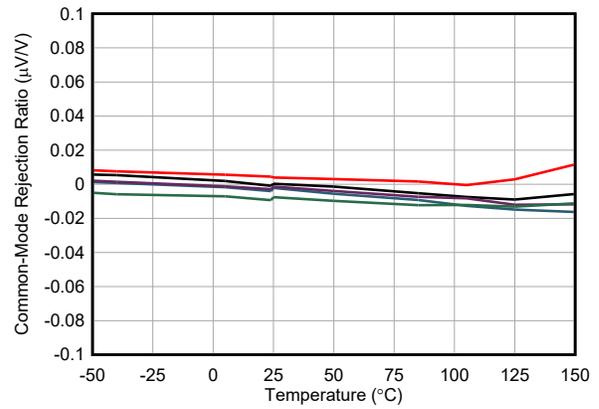


图 5-18. CMRR 与温度间的关系

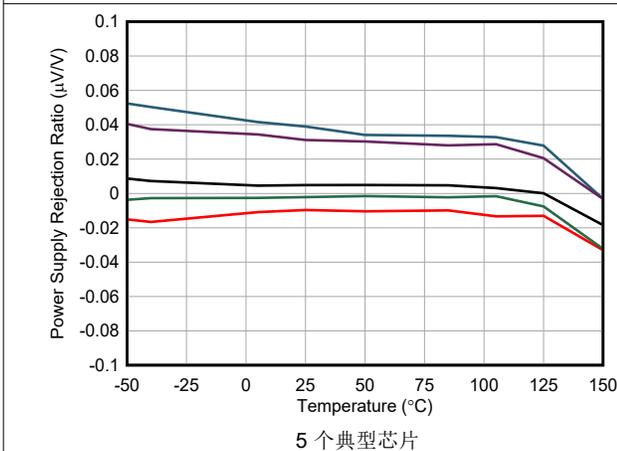


图 5-19. PSRR 与温度间的关系

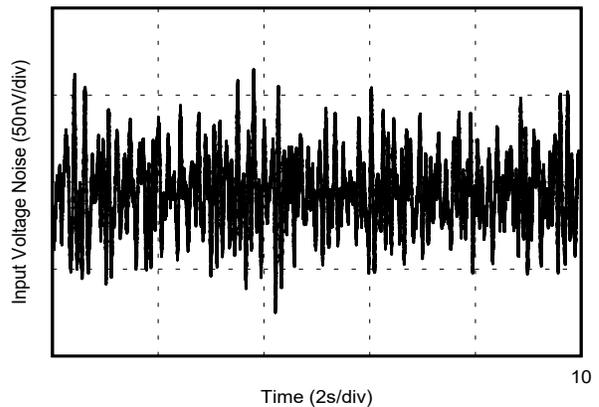


图 5-20. 0.1Hz 至 10Hz 电压噪声

5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)

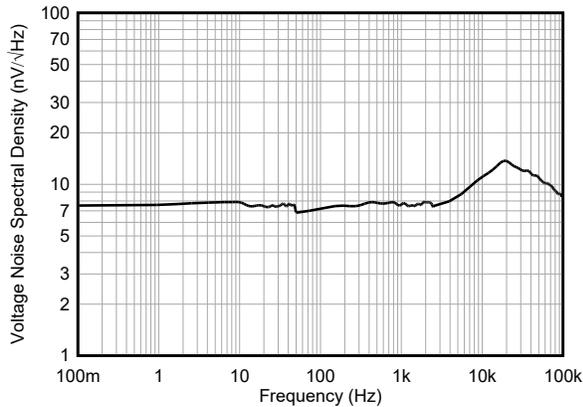


图 5-21. 输入电压噪声频谱密度与频率间的关系

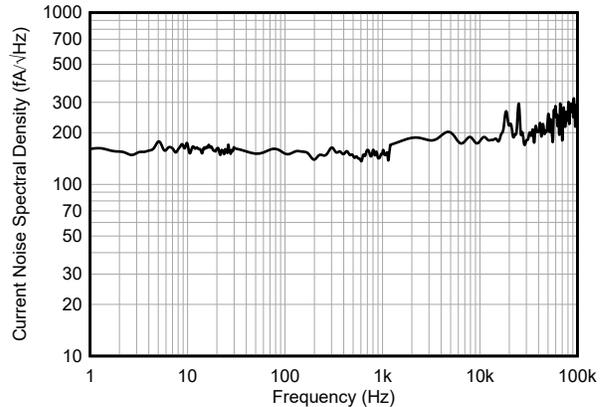


图 5-22. 输入电流噪声频谱密度与频率间的关系

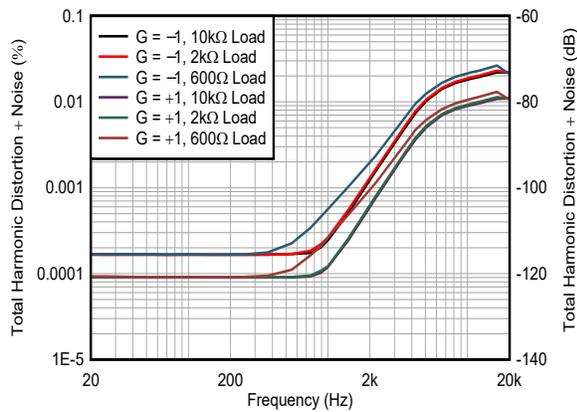


图 5-23. THD+N 与频率间的关系

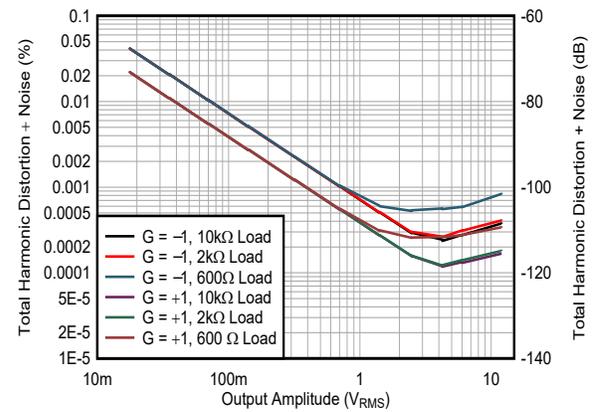


图 5-24. THD+N 与输出幅度间的关系

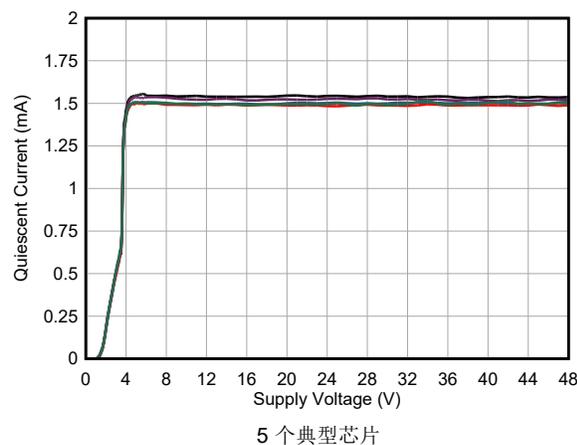


图 5-25. 静态电流与电源电压间的关系

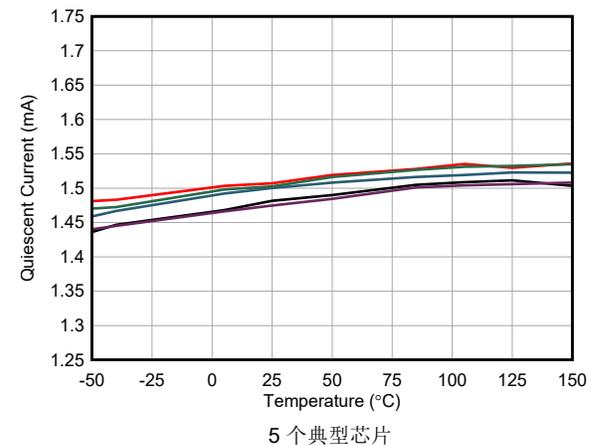


图 5-26. 静态电流与温度间的关系

5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)

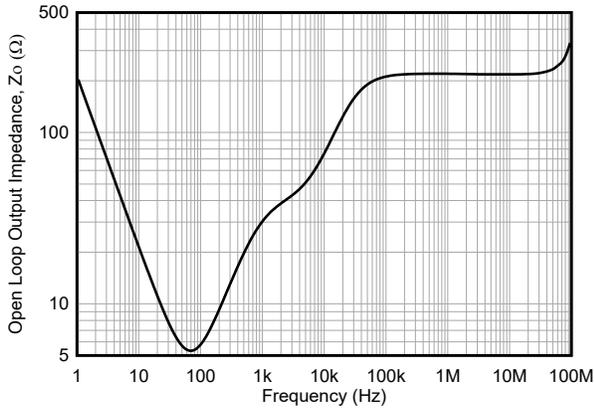
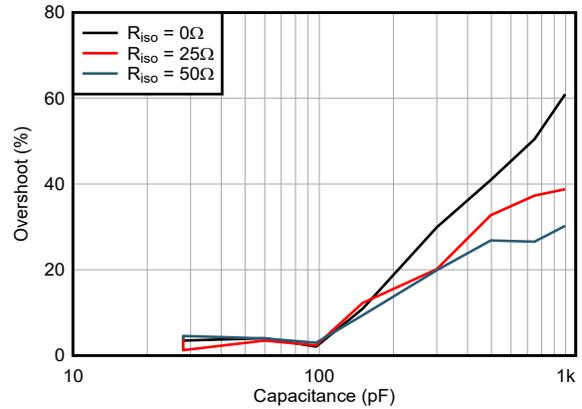
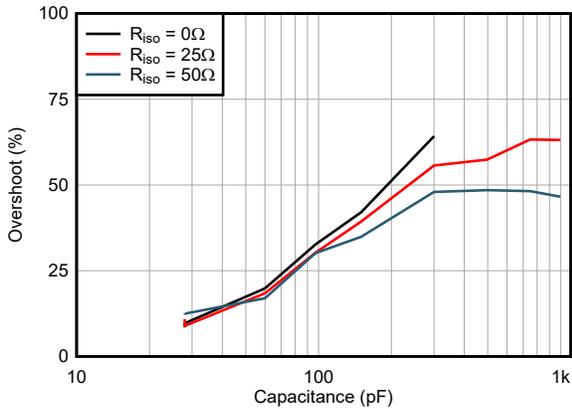


图 5-27. 开环输出阻抗与频率间的关系



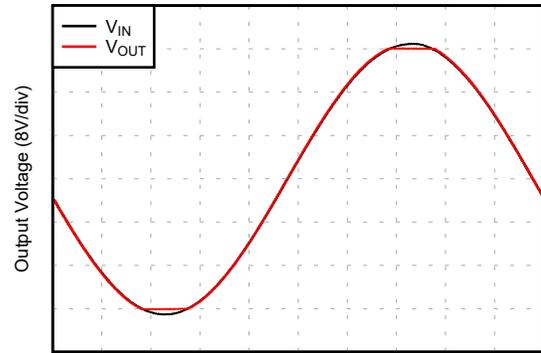
增益 = -1, 10mV 阶跃

图 5-28. 小信号过冲与容性负载间的关系



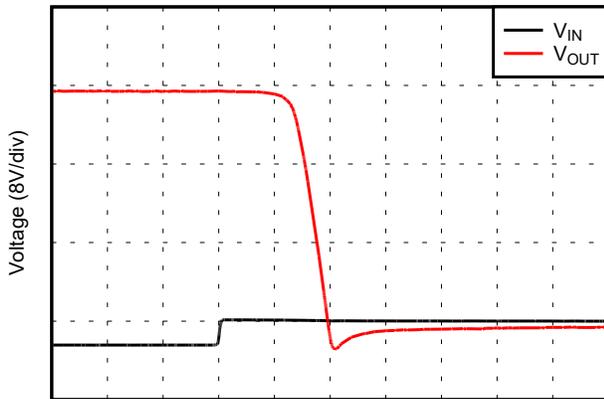
增益 = 1, 10mV 阶跃

图 5-29. 小信号过冲与容性负载间的关系



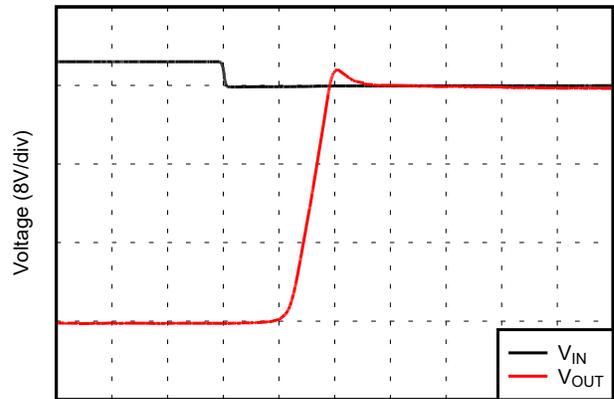
Time (200us/div)

图 5-30. 无相位反转



Time (400ns/div)

图 5-31. 正过载恢复

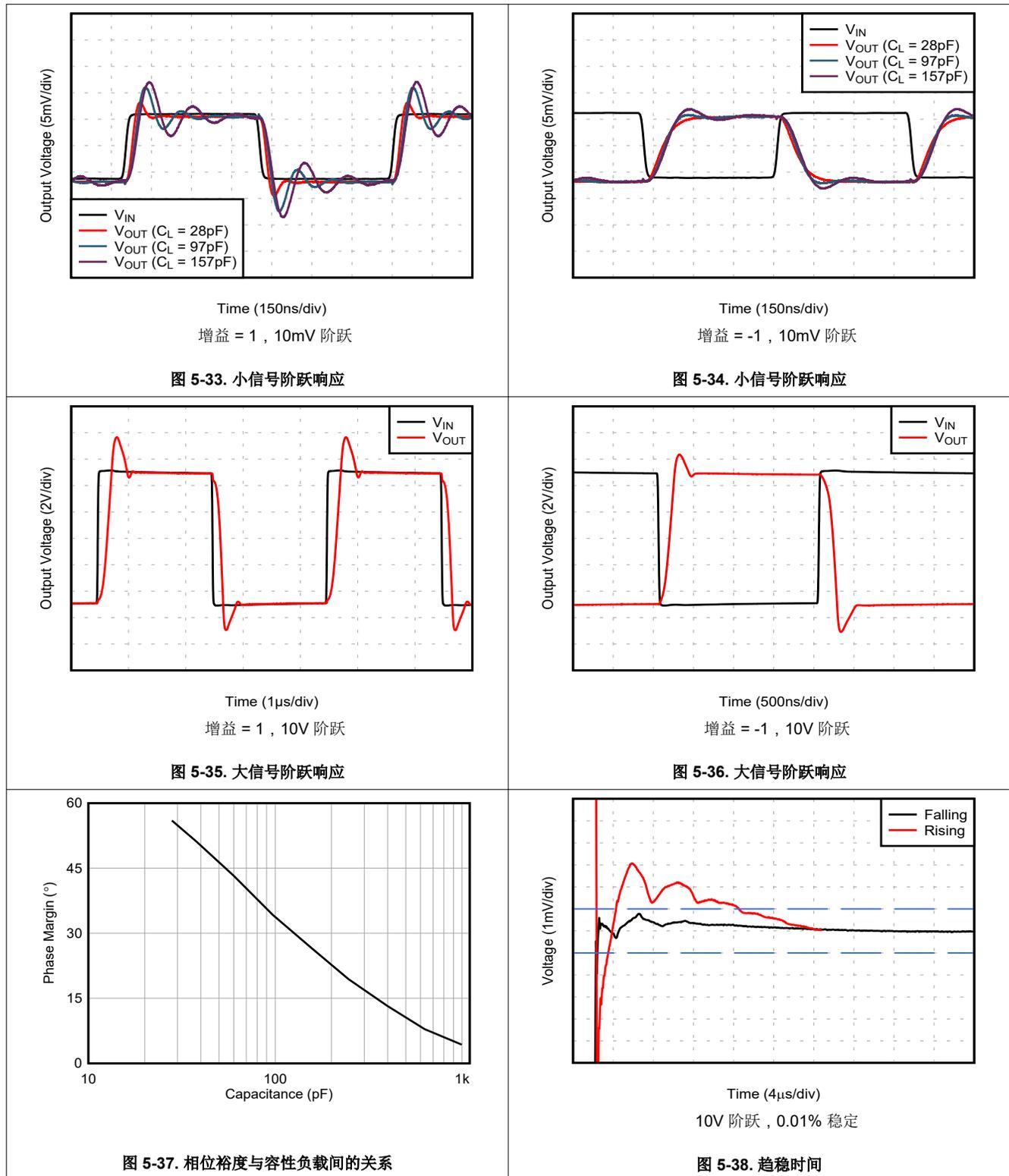


Time (400ns/div)

图 5-32. 负过载恢复

5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)



5.8 典型特性 (续)

条件为 $T_A = 25^\circ\text{C}$, $V_S = 48\text{V}$, $V_{CM} = V_S / 2$, 并且 $R_L = 10\text{k}\Omega$ 连接至 $V_S / 2$ (除非另有说明)

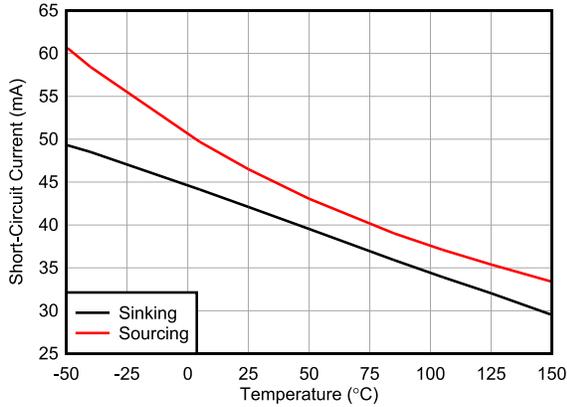


图 5-39. 短路电流与温度间的关系

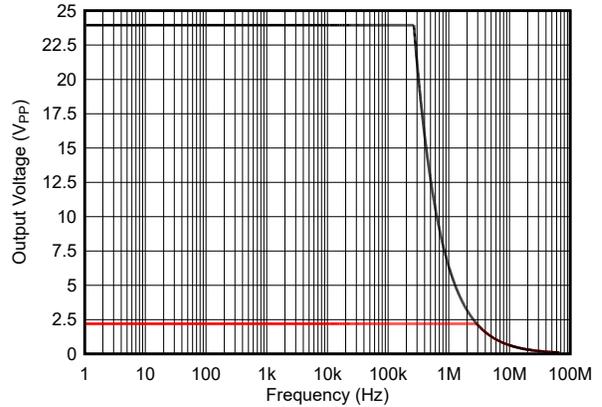


图 5-40. 最大输出电压与频率间的关系

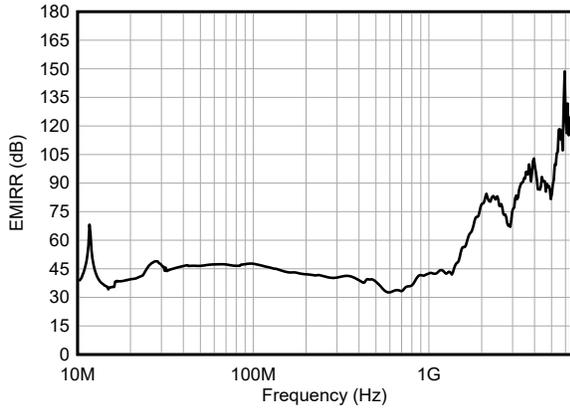


图 5-41. EMIRR 与频率间的关系

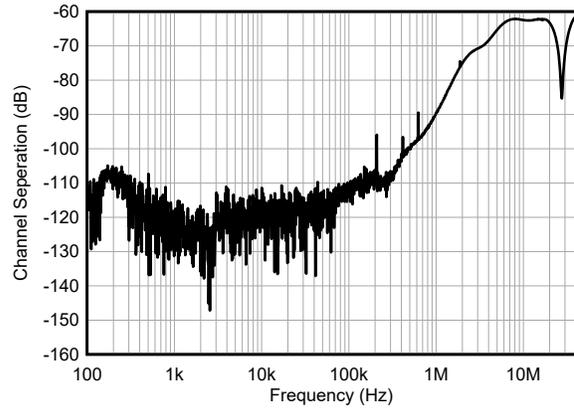


图 5-42. 通道隔离

6 详细说明

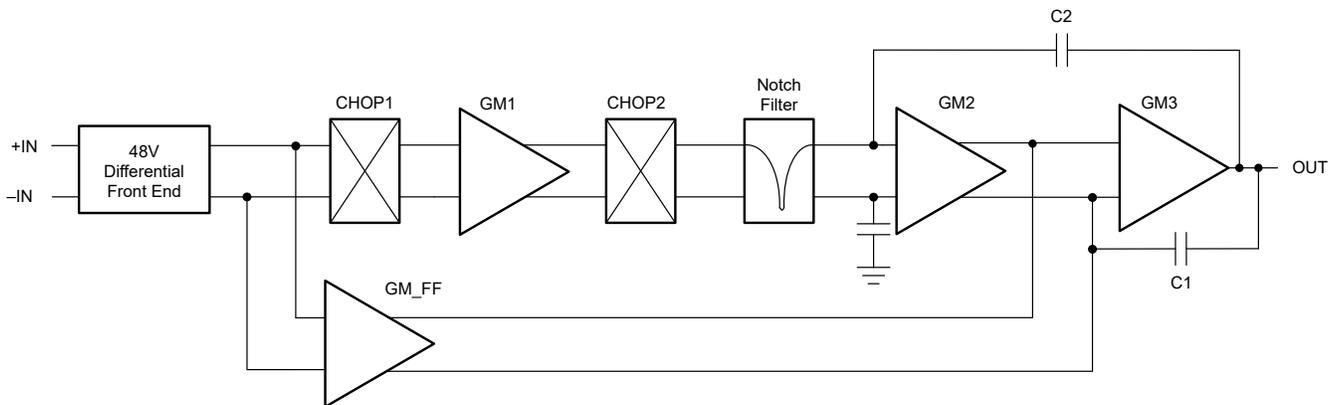
6.1 概述

OPAx488 是新一代运算放大器，可提供 48V 工作电压和异常精度。这些器件兼具超低的偏移和漂移与出色动态性能，使其成为许多精密应用的绝佳选择。仅为 $0.025\mu\text{V}/^\circ\text{C}$ 的精密最大温漂可在 -40°C 至 $+125^\circ\text{C}$ 的整个工作温度范围内提供稳定性。此外，该器件还可提供出色的线性性能以及高 CMRR、PSRR 和 A_{OL} 。OPAx488 提供宽 14MHz 增益带宽，以支持极高的增益配置和高频精密信号调节。

此外，单位增益稳定的 OPAx488 还配备了其他特性来增强信号调节性能。这些器件具有多路复用友好型输入，这是一项专利技术，可改善稳定行为并实现高精度 MUX 系统。零漂移架构为接近零的输入失调电压随温度和时间推移的漂移提供了额外优势，因为该架构还消除了放大器的闪烁噪声

以下部分显示了专有 OPAx488 架构的表示形式。

6.2 功能方框图



6.3 特性说明

OPAx488 具有 48V 工作电压和 60V 绝对最大电压，可实现稳健的系统设计。这些运算放大器使用专有的周期性自动校准技术，可提供较低的输入偏移电压以及随时间和温度变化的输入偏移电压漂移。这些器件具有多种集成功能，有助于在各种应用中保持高精度水平。其中包括相位反转保护、EMI 抑制、电气过载保护和 MUX 友好型输入。

6.3.1 输入共模范围

OPAx488 提供宽输入共模电压范围（扩展并超出负电源轨），因此成为单个电源操作的理想选择。正输入共模电压自正电源扩展到 1.7V 以内。宽输入共模电压旨在适应广泛的不同应用。

6.3.2 相位反转保护

OPAx488 具有内部相位反转保护功能。当输入驱动超出线性共模范围时，一些运算放大器会发生相位反转。这是同相电路中输入驱动超出额定共模电压范围时的最常见的现象，会导致输出反向进入相对的电源轨。OPAx488 的输入采用额外的共模电压来防止相位反转。或者，输出被限制至适当的电源轨。图 6-1 展示了该性能。

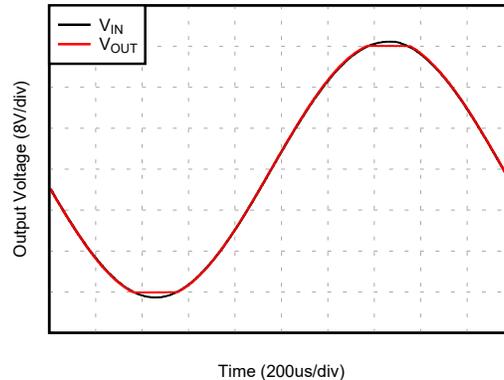


图 6-1. 无相位反转

6.3.3 斩波瞬态

零漂移放大器（如 OPAx488）在输入上使用开关架构来改正放大器的固有偏移和漂移。输入上来自集成开关的电荷注入可能会在放大器的输入偏置电流中引入短时瞬态。这些脉冲极短的持续时间可以防止放大，但是这些脉冲可通过反馈网络与放大器的输出进行耦合。使用低阻值电阻器可以更大限度地减小放大器输出端的输入瞬态影响。使用 RC 网络等低通滤波器，以更大限度地减少由瞬态引起的任何额外噪声。有关此主题的更多详细信息，请参阅[优化斩波放大器精度](#)应用报告。

6.3.4 EMI 抑制

OPAx488 通过集成电磁干扰 (EMI) 滤波来降低无线通信、混合使用模拟信号链和数字元件的高密度电路板等干扰源产生的 EMI 干扰影响。通过电路设计技术可改进 EMI 抗扰度；OPAx488 受益于这些设计改进措施。

传导或辐射到运算放大器任何引脚的高频信号都可能导致不利影响，因为放大器环路增益不足，无法校正频谱含量超出带宽的信号。在输入端、电源或输出端上传导或辐射的 EMI 可能会导致意想不到的直流偏置、瞬态电压或其他未知的行为。请注意在敏感模拟节点与嘈杂的无线电信号以及数字时钟和接口之间实施适当的屏蔽和隔离。

6.3.5 电过应力

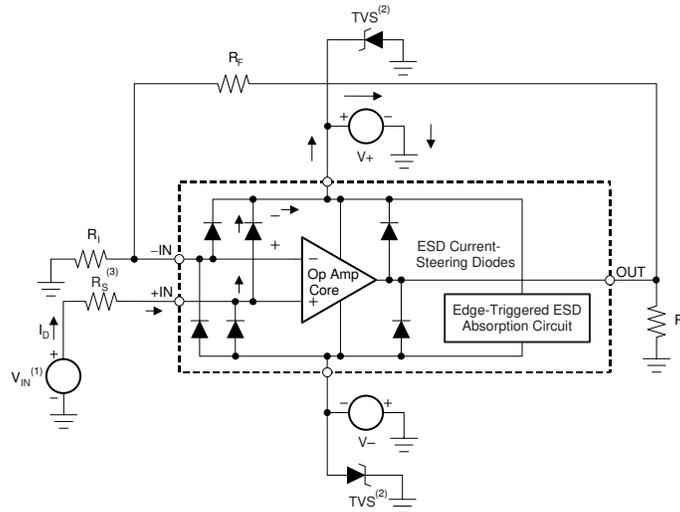
设计人员经常会问到关于运算放大器耐受电过应力的问题。这些问题侧重于器件输入，同时也会涉及电源引脚甚至输出引脚。这些不同引脚功能的每一个功能具有由独特的半导体制造工艺和连接到引脚的特定电路确定的电气过载限值。此外，这些电路均内置内部静电放电 (ESD) 保护功能，可在产品组装之前和组装过程中保护电路不受意外 ESD 事件的影响。

能够充分了解该基本 ESD 电路以及与电气过载事件的关联性会有所帮助。图 6-2 展示了 OPAx186 中包含的 ESD 电路（用虚线区域指示）。ESD 保护电路涉及多个电流驱动二极管。这些二极管从输入和输出引脚方向连接回内部供电线路，并且均连接到运算放大器的内部吸收器件。该保护电路在电路正常工作时处于未运行状态。

ESD 事件可产生短时高电压脉冲，随后在通过半导体器件放电时转换为短时高电流脉冲。ESD 保护电路设计在运算放大器核心周围，旨在为其提供电流路径，以防止造成损坏。保护电路吸收的能量将以热量形式耗散。

当 ESD 电压作用于两个或多个放大器引脚时，电流将流经一个或多个导电二极管。根据电流所选路径，该路径上的吸收器件可能激活。吸收器件具有触发或阈值电压，该电压高于 OPAx488 的正常工作电压，但低于器件击穿电压。超出该阈值后，吸收器件会迅速激活并将电源轨两端电压稳定在安全水平。

图 6-2 显示了当运算放大器接入某个电路时，ESD 保护元件将保持未激活状态，并且不会参与应用电路的运行。不过，如果施加的电压超出指定引脚的工作电压范围，可能会引起一些问题。如果出现这种情况，则存在部分内部 ESD 保护电路可能被偏置并传导电流的风险。此类电流将流经导电二极管路径，但很少涉及吸收器件。



- (1) $V_{IN} = (V+) + 500\text{mV}$
- (2) TVS : $60\text{V} > V_{\text{TVSBR}}(\text{min}) > V+$ ，其中 $V_{\text{TVSBR}}(\text{min})$ 是瞬态电压抑制器击穿电压的最小额定值。
- (3) 过压条件下的建议值为约 $5\text{k}\Omega$ 。

图 6-2. 与典型电路应用相关的等效内部 ESD 电路

图 6-2 给出了一个具体示例，其中输入电压 (V_{IN}) 高于正电源电压 ($V+$) 500mV 甚至更多。电路中将发生的具体情况取决于电源特性。如果 $V+$ 能够灌入电流，那么上面的一个输入导电二极管就会导通，并将电流传导至 $+V_S$ 。越来越高的 V_{IN} 会带来过高的电流。因此，数据表规范建议将应用的输入电流限制为 10mA 。

如果电源无法吸收电流， V_{IN} 会开始将电流拉至运算放大器，然后作为正电源电压源进行接管。这种情况比较危险，因为该电压可能会超出运算放大器的绝对最大额定值。

另一个常见问题是，如果在电源 $V+$ 或 $V-$ 为 0V 时向输入施加一个输入信号，放大器将如何响应。同样，此问题取决于电源在 0V 或低于输入信号幅值时的特性。如果电源呈现高阻抗状态，则运算放大器电源电流可由输入源通过导电二极管进行提供。该状态不是放大器的正常偏置条件，可能导致规格下降或运行异常。如果电源表现为低阻态，则通过钳位二极管的电流将变得非常大。电流水平取决于输入源的供电能力以及输入路径中的所有电阻。

如果不确定电源对该电流的吸收能力，可在电源引脚处外接齐纳二极管；另请参阅图 6-2。必须正确选择齐纳电压，以便二极管不会在正常工作期间导通。不过，齐纳电压必须足够低，以便齐纳二极管在电源引脚电压上升至超过安全工作电源电压水平时导通。

6.3.6 多路复用器友好型输入

OPAx488 采用专有的输入级设计，允许在保持高输入阻抗的同时施加输入差分电压。通常情况下，高电压 CMOS 或双极结输入放大器具有反向并联二极管，可保护输入晶体管以承受可能超过半导体工艺最大值的高 V_{GS} 电压，并防止损坏器件。当施加较大的输入阶跃、在通道之间切换或试图使用放大器作为比较器时，可以强制实施高 V_{GS} 电压。

OPAx488 通过开关输入技术解决了这些问题，该技术可防止在施加较大的差分电压时出现较大的输入偏置电流。这种输入架构解决了开关或多路复用应用中出现的许多问题，其中 RC 滤波网络的较大中断是由较高电势之间的

快速切换引起。图 6-3 展示了一个典型应用，在该应用中，多路复用器友好型输入可以提高趋稳时间性能。借助这些设计创新以及内置的压摆率提升和宽带宽，OPAx488 可提供出色的趋稳性能。OPAx488 也可用作比较器。差分与共模输入电压范围仍然适用。

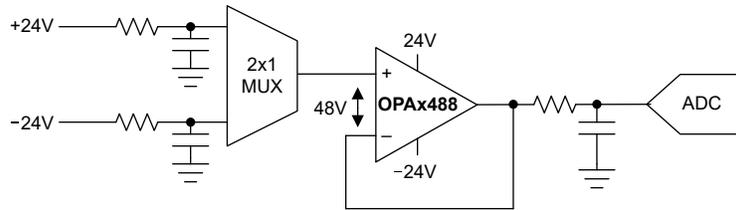


图 6-3. 多路复用应用

6.4 器件功能模式

OPAx488 具有单一功能模式，可在电源电压大于 4.5V ($\pm 2.25V$) 时正常工作。OPAx488 的建议电源电压介于 4.5V ($\pm 2.25V$) 和 48V ($\pm 24V$) 之间。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

OPAx488 运算放大器兼具出色的 **dc** 和 **ac** 特性，因此成为各种应用的理想选择。例如，这些器件具备 48V 工作电压、快速稳定能力以及出色的失调电压和漂移等特性，是要求严苛的高侧电流检测应用的理想选择。OPAx488 性能的其他应用包括应变计、力传感器及热电偶。

7.1.1 基本噪声计算

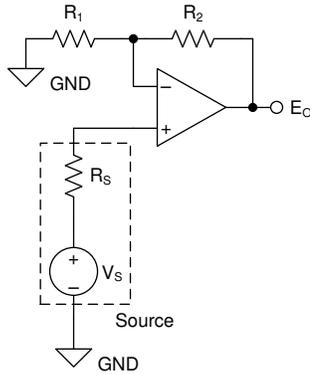
低噪声电路设计需要仔细分析所有噪声源。在许多情况下，外部噪声源可能具有主导作用；应考虑源阻抗对整体运算放大器噪声性能的影响。电路总计噪声是所有噪声分量的平方和根值。

源阻抗的电阻部分产生的热噪声与电阻的方根成正比。源阻抗通常为固定的值；因此，需通过选择运算放大器和反馈电阻来尽可能降低总噪声的相应分量。

图 7-1 显示了同相 (A) 和反相 (B) 运算放大器的增益配置电路。在增益配置电路中，反馈网络电阻也会产生噪声。通常情况下，运算放大器的电流噪声根据反馈电阻不同，进而产生额外的噪声分量。但是，OPAx488 的低电流噪声意味着我们可以忽略电流噪声的作用。

一般可通过选择合适的反馈电阻值使这些噪声源降低至忽略不计。低阻抗反馈电阻可负载放大器的输出。以下为两种配置的总噪声计算公式。

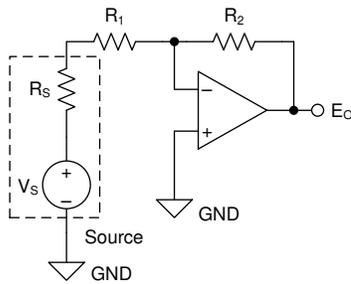
(A) Noise in Noninverting Gain Configuration



Noise at the output is given as E_o , where

- (1) $E_o = \left(1 + \frac{R_2}{R_1}\right) \cdot \sqrt{(e_S)^2 + (e_N)^2 + (e_{R_1 \parallel R_2})^2 + (i_N \cdot R_S)^2 + \left(i_N \cdot \left[\frac{R_1 \cdot R_2}{R_1 + R_2}\right]\right)^2}$ [V_{RMS}]
- (2) $e_S = \sqrt{4 \cdot k_B \cdot T(K) \cdot R_S}$ [$\frac{V}{\sqrt{Hz}}$] Thermal noise of R_S
- (3) $e_{R_1 \parallel R_2} = \sqrt{4 \cdot k_B \cdot T(K) \cdot \left[\frac{R_1 \cdot R_2}{R_1 + R_2}\right]}$ [$\frac{V}{\sqrt{Hz}}$] Thermal noise of $R_1 \parallel R_2$
- (4) $k_B = 1.38065 \cdot 10^{-23}$ [$\frac{J}{K}$] Boltzmann Constant
- (5) $T(K) = 237.15 + T(^{\circ}C)$ [K] Temperature in kelvins

(B) Noise in Inverting Gain Configuration



Noise at the output is given as E_o , where

- (6) $E_o = \left(1 + \frac{R_2}{R_S + R_1}\right) \cdot \sqrt{(e_N)^2 + (e_{R_1 + R_S \parallel R_2})^2 + \left(i_N \cdot \left[\frac{(R_S + R_1) \cdot R_2}{R_S + R_1 + R_2}\right]\right)^2}$ [V_{RMS}]
- (7) $e_{R_1 + R_S \parallel R_2} = \sqrt{4 \cdot k_B \cdot T(K) \cdot \left[\frac{(R_S + R_1) \cdot R_2}{R_S + R_1 + R_2}\right]}$ [$\frac{V}{\sqrt{Hz}}$] Thermal noise of $(R_1 + R_S) \parallel R_2$
- (8) $k_B = 1.38065 \cdot 10^{-23}$ [$\frac{J}{K}$] Boltzmann Constant
- (9) $T(K) = 237.15 + T(^{\circ}C)$ [K] Temperature in kelvins

Copyright © 2017, Texas Instruments Incorporated

其中 e_n 是放大器的电压噪声频谱密度。对于 OPAx488 运算放大器, $e_n = 7.5nV/\sqrt{Hz}$ (1kHz 时)。

注意: 有关噪声计算的其他资源, 请访问 [TI 高精度实验室](#)。

图 7-1. 增益配置中的噪声计算

7.2 典型应用

7.2.1 高侧电流检测

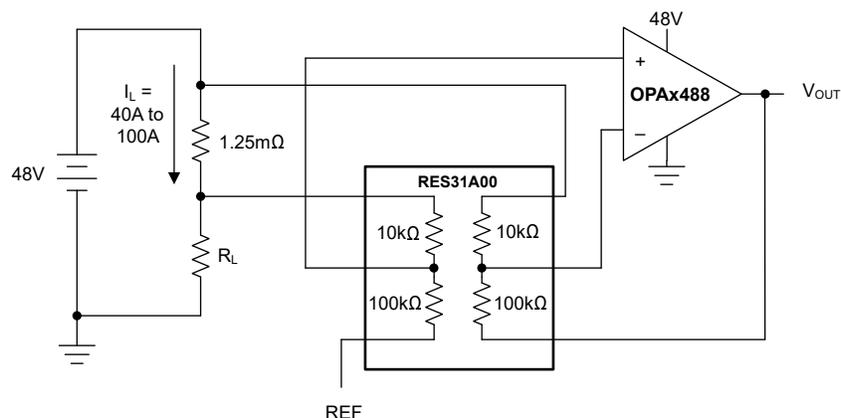


图 7-2. 高侧电流监控器

7.2.1.1 设计要求

电流监测在广泛的应用中是一项关键功能。例如，在电源中，电流监控是闭环系统的一部分，该系统调节提供给负载的功率。虽然如今市面上有大量现成的电流监测器，但许多应用都有电流检测要求，而市场上的单片器件无法满足这一要求。其中一些要求可能包括灵活增益、高速、高共模电压及高阻抗。

可以使用高电压、高精度运算放大器（例如 OPAx488 和 RESx1A 系列精密匹配电阻器）设计满足应用特定要求的电流监控器。通过 OPAx488 运算放大器和 RESx1A 匹配的电阻器对组合，可构建高阻抗、高输入共模、高精度电流监视器。

本设计示例使用以下参数：

- 电源电压额定值：48V
- 输入共模电压范围：48V
- 负载电流， I_L ：50A 至 200A

以下设计细节和方程式可用于根据特定要求重新配置此设计。

7.2.1.2 详细设计过程

高侧电流检测电路需要特别考虑放大器的输入及输出共模限制。高侧电流测量面临的巨大挑战是确保放大器可支持和缓解高共模电压固有的误差。共模电压、分流电阻和电流范围的具体设计要求使设计人员能够就输入阻抗、成本、复杂性及增益权衡做出重要决策。

例如，可以轻松设计一个非常高的共模电压电流监测器，但一个简单的高共模电压电流监测器会产生大电阻器并衰减增益。高阻值电阻器可能很昂贵、物理尺寸较大且难以采购。此外，产生的衰减需要使用更大的分流电阻器和/或额外的增益级。

通过增加几个电阻器，设计人员可以构建一个单位增益、高共模电压放大器，但需要一个额外的增益级才能充分地将信息数字化。更重要的是，请注意，分流电阻器上的压降非常小，并且电流监测器的输出被驱动至接近地，这超出了大多数单电源放大器的线性输出电压范围。当然，一个简单的分辨率是使用双电源为放大器供电。但是，双电源会限制可使用的最大正电压，从而限制放大器的最大输入共模电压范围。LM27761 等其他元件可用于生成小的负偏置，以适应低电平信号，但这也增加成本。

提高放大器输入共模电压的一种常用方法是使用电压更高的放大器。更高的工作电压可降低对非常高的电阻值的需求，并实现更高的增益配置。OPAx488 提供非常宽的工作电压范围，因而无需补充元件，并更大限度地降低了整体系统复杂性。OPAx488 配置为电流监视器，如图 7-2 所示。

该设计有望测量额定电压为 48V、功率高达 9600W 的高功率、高电压电源的电流。这些高功率电源可以用于数据中心和电动踏板车。与电压较低的电源相比，高压电源可减少提供一定功率所需的电流量。然而在 48V 时，9600W 的功率仍可提供约 200A 的极高电流输出。此处设计的电流监测器能够在高至 48V 的共模电压下可靠地测量 40A 至 200A 范围内的电流。

最大共模电压是电流监测器增益和运算放大器电源电压的函数，如方程式 2 和方程式 3 所示。如前所述，增大分压比来提高监控器的共模电压能力会导致增益降低，而增大电源电压可实现更好的结果。OPAx488 配置为 10V/V 的增益，可在 1.25mΩ 分流电阻器上的满量程电流范围内提供 2.5V 的最大输出电压。增益通过方程式 1 得出。确保分流电阻器具有适当的额定值，可处理此应用约 50W 的功率耗散。

$$G = \frac{R_G}{R_{IN}} \quad (1)$$

$$V_{IN}\left(\frac{G}{G+1}\right) + V_{REF}\left(\frac{1}{G+1}\right) \leq V_+ - 1.7V \quad (2)$$

$$V_{IN}\left(\frac{G}{G+1}\right) + V_{REF}\left(\frac{1}{G+1}\right) \geq V_- - 0.1V \quad (3)$$

在此应用中需要考虑的另一个因素是电流监控器的输入阻抗，该电流监控器由 R1 和 R2 设置。为了保持 OPAx488 的精度和噪声性能，应使 R1 尽可能小。必须在性能与输入阻抗之间进行权衡。在该应用中，10kΩ 和 100kΩ 电阻器提供了噪声和精度的良好折衷方案。这些电阻器的匹配对于保持精密测量至关重要，因此使用 RES31A 匹配的电容器对。RES31A 的共模抑制比 (CMRR) 明显优于分立式 0.1% 电阻器，如图 7-3 所示。

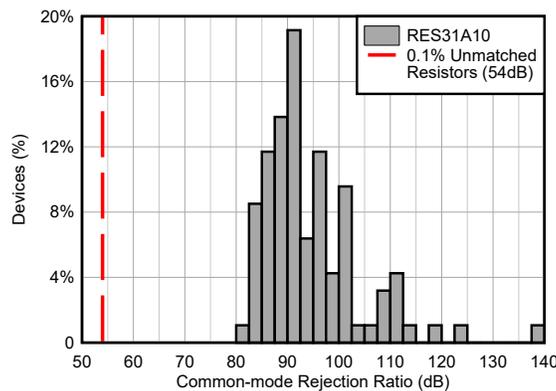


图 7-3. RES31A 共模抑制比

尽管具有诸多优势，但设计并非没有任何限制。第一个条件是输出对地摆幅受开环电压增益 (AOL) 下电气特性中给出的 OPAx488 线性输出摆幅的限制。接地输出摆幅限制引入了一个阈值，电流监测器能够准确测量该阈值。要扩大下限电流范围，只需使用 LM27761 添加 -1V 的小型负偏置电压。

另一需要考虑的限制是到正电源轨的输出电压摆幅有限。该限制由监控器的最大增益设置，可防止使用给定的 3V 或 5V 模数 (ADC) 转换器的满标量程。增加增益只需一组新的电阻比，德州仪器 (TI) 的单片芯片目前未提供该比率。请记住，可用的最大增益受放大器输入共模范围的限制。在该应用中有给定的限制条件下，增益限制在约 27V/V，这明显高于 36V 放大器的 2.5V/V。

输入阻抗受限是某些应用中的另一潜在缺点。在测量小得多的电流时尤为如此。要实现非常高的输入阻抗，请使用 OPAx488 缓冲电流监视器的输入。该电路的缺点是输入共模电压范围现在受缓冲器限制。使用 OPAx488 时，根据此应用的限制，输入共模限制为 (V-) 至 (V+) - 1.7V、或 0V 至 46.3V。考虑使用输入共模电压高达 81.5V 的更高电压放大器 (如 OPA596)。

使用 TINA Spice 电路仿真工具检查图 7-2 中的电路，以验证 OPAx488 高侧电流监视器是否正常运行。仿真结果如图 7-4 所示。仔细查看这些图后，一个意外的结果是 V_{OUT} 远高于 200A，其中 V_{OUT} 大于 2.5V。OPAx488 的输出摆幅可能远超过 2.5V，但分流器上的功率耗散成为电流测量范围上限的限制因素。 V_{OUT} 也会持续向零，远低于 48A，其中 V_{OUT} 为 600mV 或更低，但电流测量范围的下限受放大器线性输出摆幅的限制。

OPAx488 输出以及其他 CMOS 输出放大器的摆幅通常会接近 0V，而不是线性输出参数建议的值。电压输出摆幅 V_O (请参阅《电气特性》表) 并不表示线性输出范围，而是表示输出可以向电源轨移动的接近程度。在该区域中，放大器输出接近饱和，并且放大器停止线性工作。因此，在电流监视器应用中，电流测量能力可以继续远低于 600mV 输出电平。不过，请记住，线性误差会变得很大。

该电流监测电路也可以用于测量交流电 (AC)。OPAx488 具有足够的压摆率和带宽，在整个频率范围内提供出色的性能，从而支持各种高频信号的输出电压摆幅范围和波形。

有关基于放大器的高侧电流监控器的更多信息，请参阅 [TI 模拟工程师电路设计指导手册：放大器](#)。

7.2.1.3 应用曲线

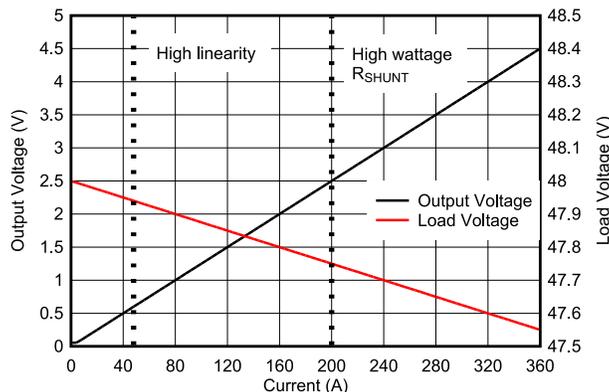


图 7-4. 高侧电流监控器结果

7.2.2 可编程电流源

有许多应用需要精确的电流源。例如，电阻式温度检测器 (RTD) 通常需要一个精密电流源来精确测量温度。图 7-5 显示了使用 OPAx488 的精密电流源的常见配置。该电路让设计人员能够通过数模转换器 (DAC) 等电压源对不同用例的电流进行编程。

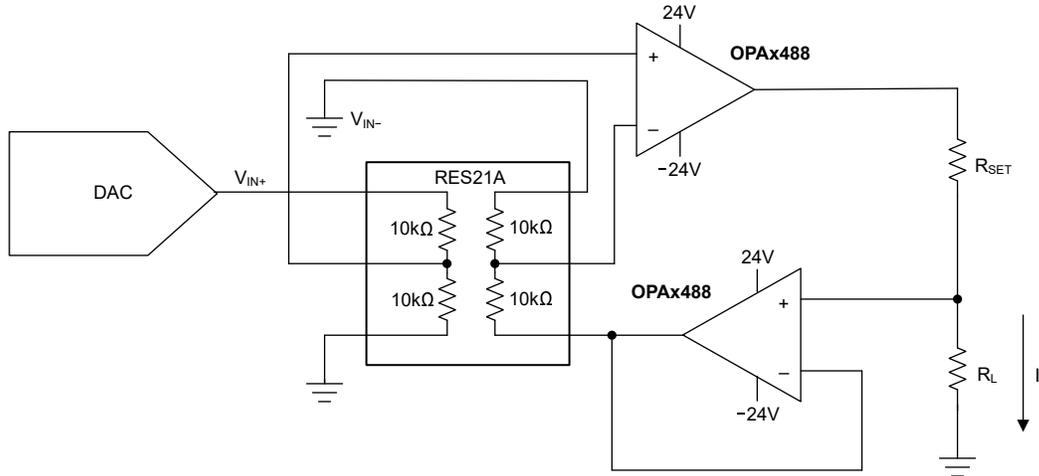


图 7-5. Howland 电流泵

电流由差分输入电压 $V_{IN+} - V_{IN-}$ 设置。请注意，您可以将其中一个输入电压短接以通过单端信号控制电流，如本例所示。根据 [方程式 4](#) 设定电流。请注意，最大拉电流和灌电流受放大器输出驱动能力的限制。Howland 电流泵是低电平、极高精度电流源的理想选择。OPA_x488 的 48V 电源电压提供了顺从电压更高的额外优势。

$$I_L = \frac{(V_{IN+} - V_{IN-})}{R_{SET}} \quad (4)$$

要了解有关此电路的更多信息，请访问 [改进型 Howland 电流泵配置分析应用报告](#)。

7.2.3 用于接地负载的可编程电流源

图 7-6 显示了将 OPAx488 配置为可编程电流源，用于以接地为基准的负载。为实现单个电源操作，采用两级设计。第一级设置参考电流，第二级用作具有增益的电流镜。OPAx488 用于调节两级晶体管中的电流。此设计受益于 OPAx488 的更高工作电压。48V 工作电压支持使用更高的电源电压来增加顺从电压并且允许更高的最大负载电阻 R_L 。

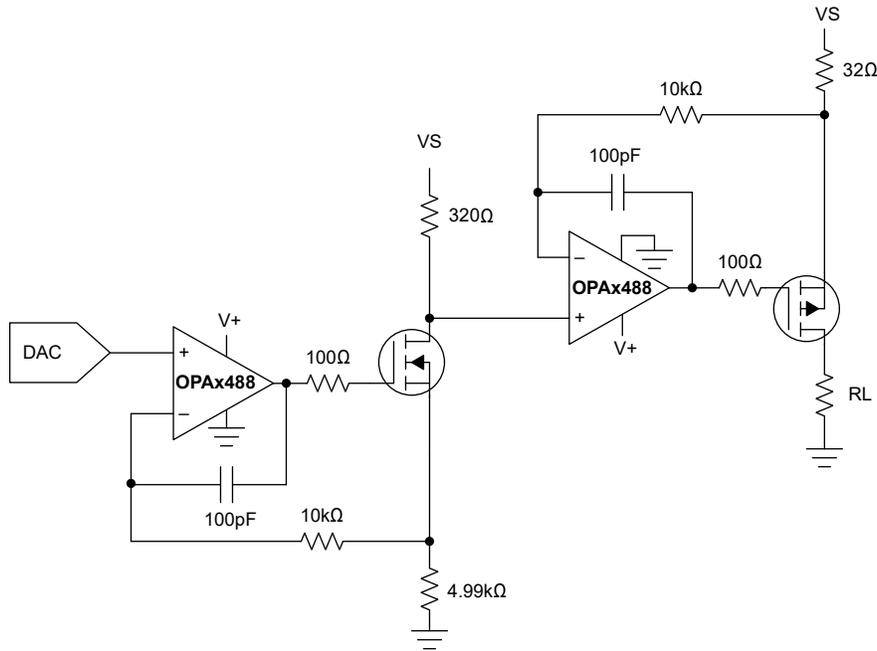


图 7-6. 用于以接地为基准的负载的单电源可编程电流源

7.3 电源相关建议

OPAx488 的额定工作电压范围是 4.5V 至 48V ($\pm 2.25V$ 至 $\pm 24V$)。OPAx488 可以由单电源和双电源供电。OPAx488 不需要对称电源；运算放大器只需 4.5V 的最小电压即可工作。

小心

电源电压大于 60V 会对器件造成永久性损坏（请参阅绝对最大额定值表）。

将 0.1 μ F 旁路电容器置于电源引脚附近，以减少来自高噪声电源或高阻抗电源的耦合误差。有关旁路电容器放置的更多详细信息，请参阅 [节 7.4](#)。

7.4 布局

7.4.1 布局指南

为了使器件具有出色的运行性能，请使用良好的印刷电路板 (PCB) 布局实践：

- 要获得最低失调电压，请避免在因连接不均质导体形成的热电偶结中产生热电（塞贝克）效应的温度梯度。此外：
 - 使用低热电系数条件（避免异种金属）。
 - 将元件与电源或其他热源进行热隔离。
 - 将运算放大器和输入电路与气流（如冷却风扇气流）隔离。
- 噪声可通过运算放大器的电源引脚和整个电路的电源引脚传播到模拟电路中。旁路电容器通过提供模拟电路的本地低阻抗电源来减少耦合噪声。
 - 在每个电源引脚和接地端之间连接低 ESR 0.1 μ F 陶瓷旁路电容器，放置位置尽量靠近器件。针对单电源应用，V+ 与接地端之间可以接入单个旁路电容器。
- 将电路中模拟和数字部分单独接地是最简单和最有效的噪声抑制方法之一。多层 PCB 上的一层或多层通常专门用于作为接地平面。接地层有助于散热和减少 EMI 噪声拾取。确保对数字接地和模拟接地进行物理隔离，同时应注意接地电流的流动。有关更多详细信息，请参阅 [PCB 是一个运算放大器设计的组件模拟应用期刊](#)。
- 为了减少寄生耦合，请让输入布线尽可能远离电源或输出布线。如果这些走线无法分开，将敏感走线与噪声走线垂直交叉，而非平行铺设，效果要好得多。
- 外部元件应尽可能靠近器件放置。如图 7-7 所示，使反馈电阻 (R3) 和增益电阻 (R4) 靠近反相输入以更大限度地减小寄生电容。
- 尽可能缩短输入走线的长度。切记，输入布线是电路中最敏感的部分。
- 考虑在关键布线周围设定驱动型低阻抗保护环。这样可显著减少附近布线在不同电势下产生的漏电流。
- 为获得出色性能，请在组装 PCB 板后对其进行清洁。
- 任何精密集成电路都可能因湿气渗入塑料封装中而出现性能变化。在执行任何 PCB 水清洁流程之后，将 PCB 组件烘干，以去除清洁时渗入器件封装中的湿气。大多数情形下，清洗后在 85°C 下低温烘干 30 分钟即可。

7.4.2 布局示例

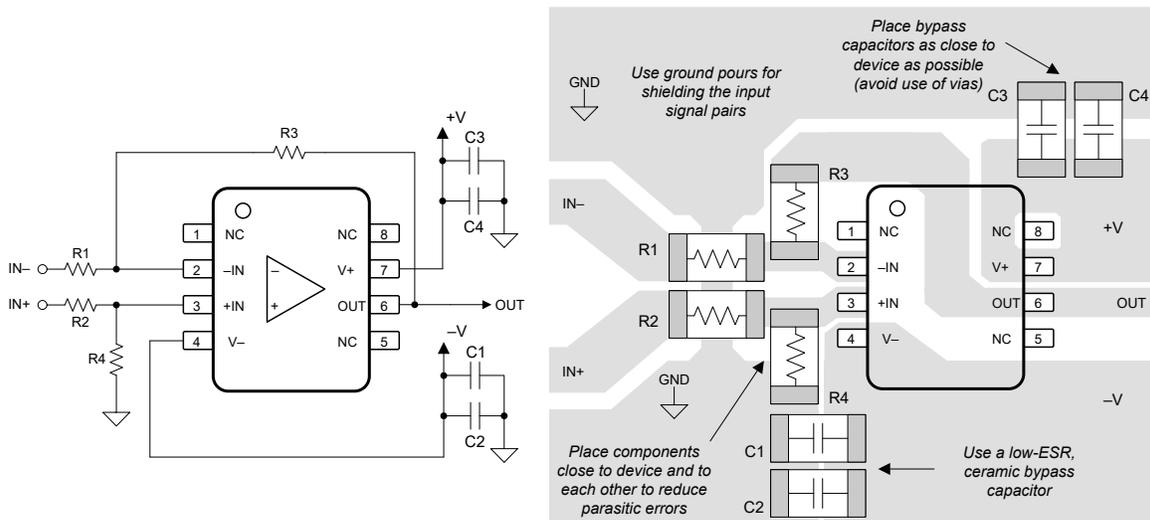


图 7-7. 差分放大器配置的运算放大器电路板布局

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

8.1.1.2 TINA-TI™ 仿真软件 (免费下载)

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从 [设计工具和仿真网页](#) 免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 [TINA-TI™ 软件文件夹](#) 中下载免费的 TINA-TI 仿真软件。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [零漂移放大器：特性和优势 应用简报](#)
- 德州仪器 (TI), [PCB 是一个运算放大器设计的组件 应用说明](#)
- 德州仪器 (TI), [运算放大器增益稳定性, 第 3 部分：交流增益误差分析](#)
- 德州仪器 (TI), [运算放大器增益稳定性, 第 2 部分：直流增益误差分析](#)
- 德州仪器 (TI), [在全差分有源滤波器中使用无限增益、MFB 滤波器拓扑 应用说明](#)
- 德州仪器 (TI), [运算放大器性能分析应](#)
- 德州仪器 (TI), [运算放大器的单电源操作 应用说明](#)
- 德州仪器 (TI), [无铅组件涂层的货架期评估 应用说明](#)
- 德州仪器 (TI), [反馈曲线图定义运算放大器交流性能 应用说明](#)
- 德州仪器 (TI), [运算放大器的 EMI 抑制比 应用手册](#)
- 德州仪器 (TI), [电阻式温度检测器的模拟线性化 应用说明](#)
- 德州仪器 (TI), [TI 精密设计 TIPD102 高侧电压电流 \(V-I\) 转换器](#)

8.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ [中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.5 商标

TINA-TI™ and TI E2E™ are trademarks of Texas Instruments.

TINA™ is a trademark of DesignSoft, Inc.

PSpice® is a registered trademark of Cadence Design Systems, Inc.
所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
February 2026	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA4488DR	Active	Production	SOIC (D) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	OPA4488
OPA4488PWR	Active	Production	TSSOP (PW) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	OPA4488

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

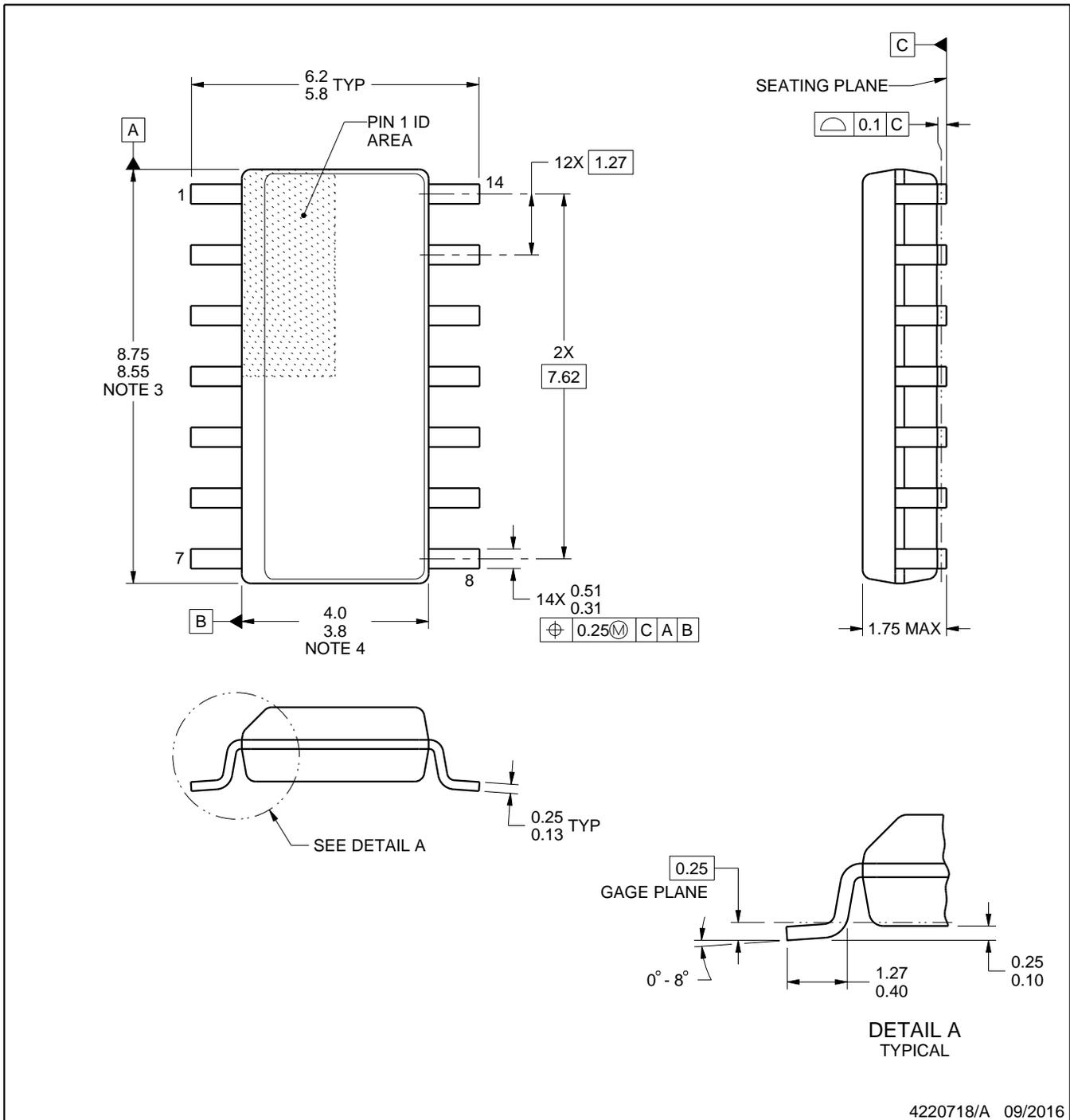
D0014A



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

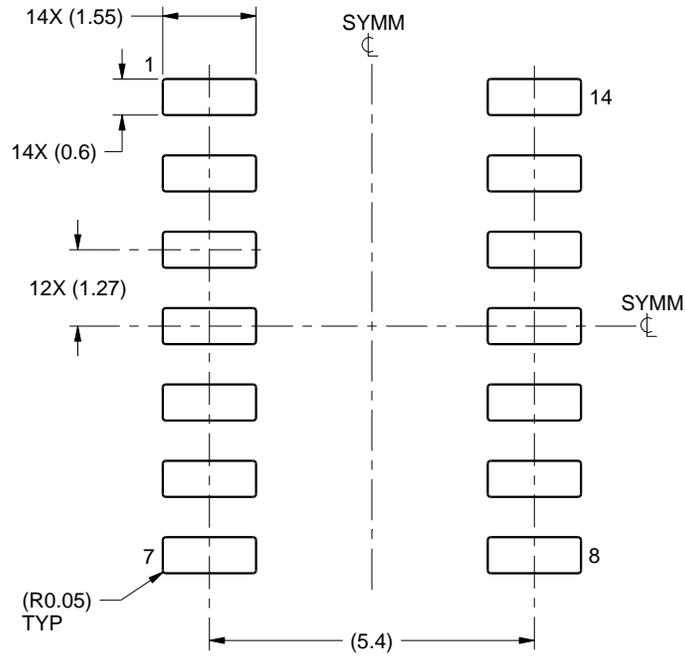
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

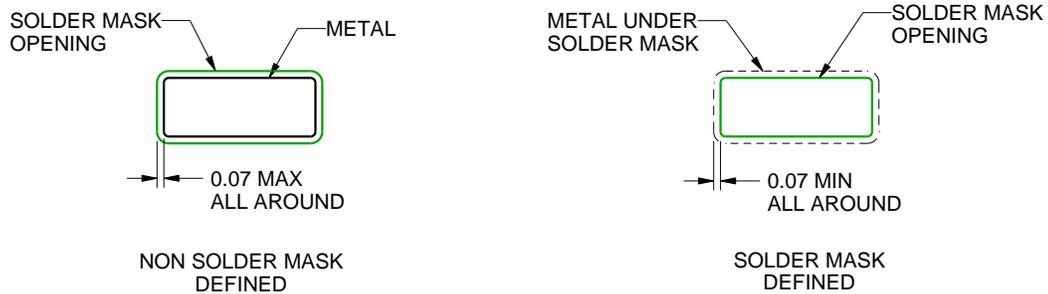
D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

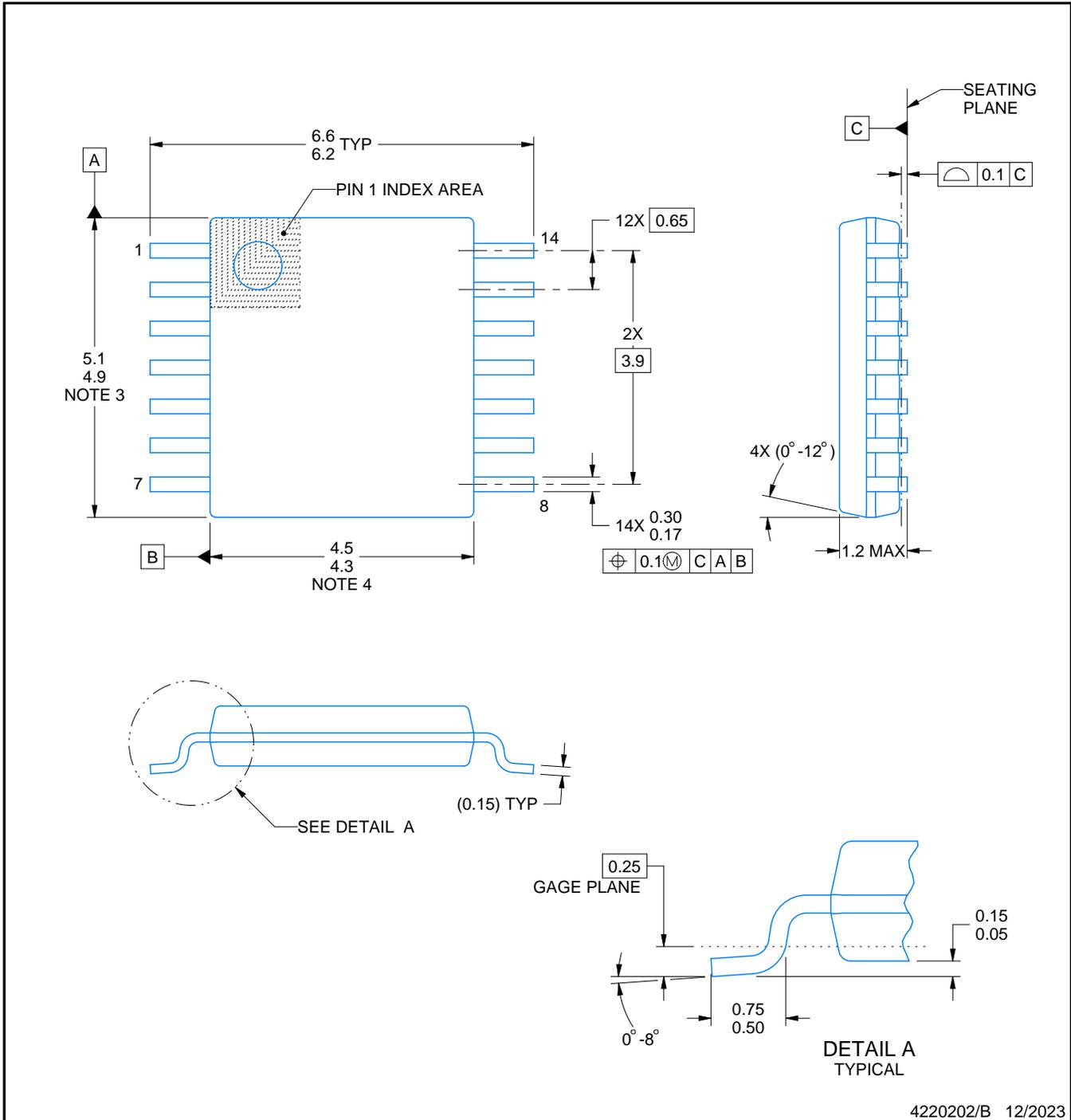
PW0014A



PACKAGE OUTLINE

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4220202/B 12/2023

NOTES:

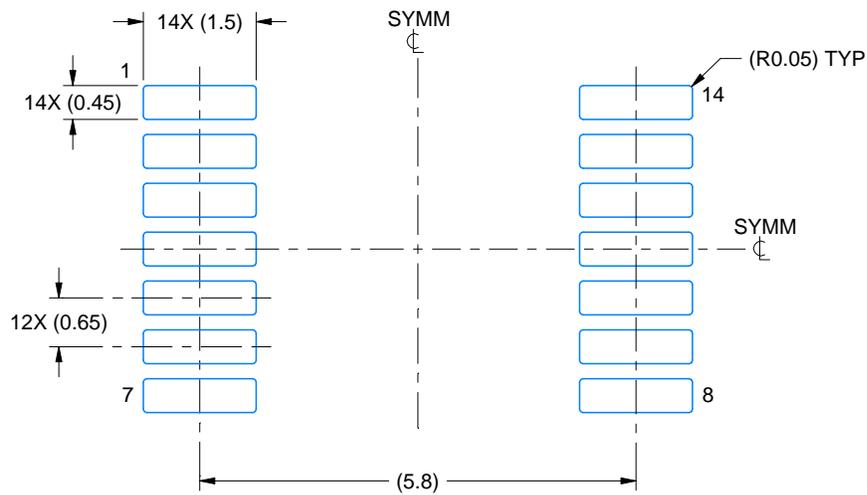
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

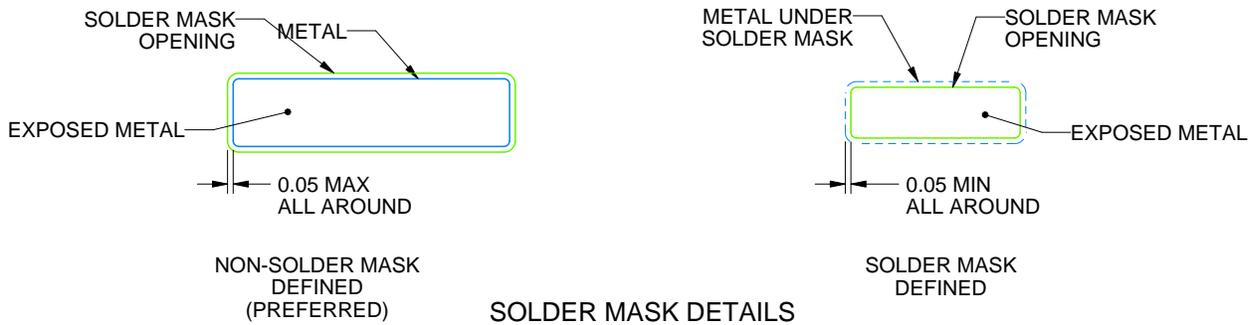
PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220202/B 12/2023

NOTES: (continued)

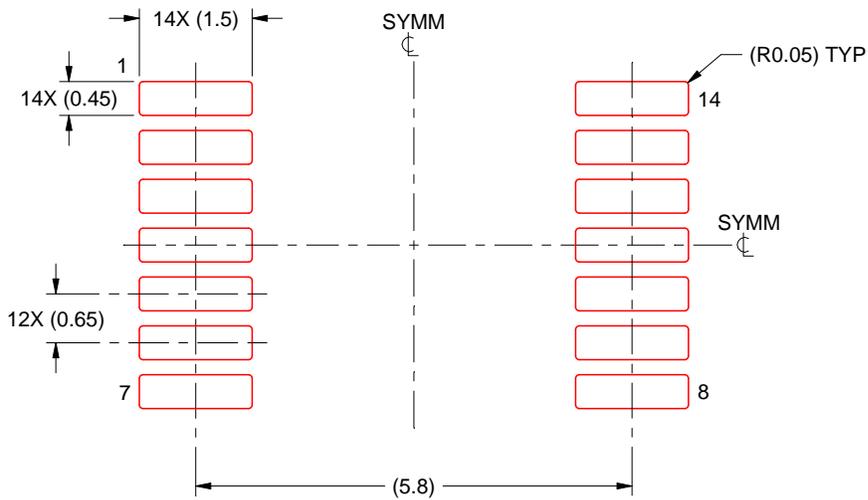
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月