

SN74AHCT245-Q1 具有三态输出的汽车类增强型产品 5V

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 温度等级 1：-40°C 至 +125°C，T_A
- 输入兼容 TTL 电压
- 闩锁性能超过 250mA，符合 JESD 17 规范

2 应用

- 启用或禁用数字信号
- 在控制器复位期间保持信号
- 对开关进行去抖

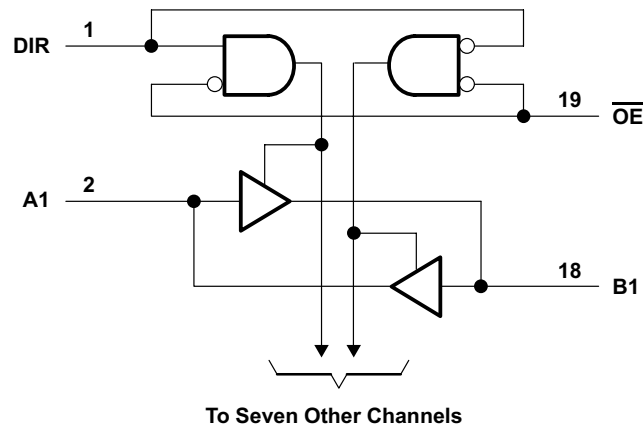
3 说明

SN74AHCT245-Q1 八路总线收发器专为数据总线之间的异步双向通信而设计。这些器件的工作电压范围为 4.5V 至 5.5V。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 (标称值) ⁽³⁾
SN74AHCT245-Q1	PW (TSSOP , 20)	6.5mm × 6.4mm	6.5mm × 4.4mm
	DGS (VSSOP , 20)	5.1mm × 4.9mm	5.1mm × 3mm

- 有关所有可用封装，请参阅节 13。
- 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- 封装尺寸 (长 × 宽) 为标称值，不包括引脚。



简化版原理图



内容

1 特性	1	7.3 特性说明.....	9
2 应用	1	7.4 器件功能模式.....	9
3 说明	1	8 应用和实施	10
4 引脚配置和功能	3	8.1 应用信息.....	10
5 规格	4	8.2 典型应用.....	10
5.1 绝对最大额定值.....	4	9 电源相关建议	11
5.2 ESD 等级.....	4	10 布局	11
5.3 建议运行条件.....	4	10.1 布局指南.....	11
5.4 热性能信息.....	5	10.2 布局示例.....	11
5.5 电气特性.....	5	11 器件和文档支持	12
5.6 开关特性.....	6	11.1 接收文档更新通知.....	12
5.7 噪声特性.....	6	11.2 支持资源.....	12
5.8 工作特性.....	6	11.3 商标.....	12
5.9 典型特性.....	7	11.4 静电放电警告.....	12
6 参数测量信息	8	11.5 术语表.....	12
7 详细说明	9	12 修订历史记录	12
7.1 概述.....	9	13 机械、封装和可订购信息	12
7.2 功能方框图.....	9		

4 引脚配置和功能

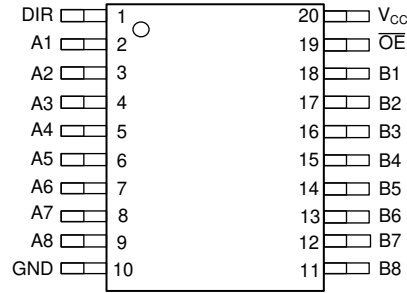


图 4-1. SN74AHCT245-Q1 : PW 或 DGS 封装 , 20 引脚 TSSOP 或 VSSOP (顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
DIR	1	I	方向引脚
A1	2	I/O	A1 输入/输出
A2	3	I/O	A2 输入/输出
A3	4	I/O	A3 输入/输出
A4	5	I/O	A4 输入/输出
A5	6	I/O	A5 输入/输出
A6	7	I/O	A6 输入/输出
A7	8	I/O	A7 输入/输出
A8	9	I/O	A8 输入/输出
GND	10	G	接地引脚
B8	11	I/O	B8 输入/输出
B7	12	I/O	B7 输入/输出
B6	13	I/O	B6 输入/输出
B5	14	I/O	B5 输入/输出
B4	15	I/O	B4 输入/输出
B3	16	I/O	B3 输入/输出
B2	17	I/O	B2 输入/输出
B1	18	I/O	B1 输入/输出
OE	19	I	输出使能
VCC	20	P	电源引脚

(1) I = 输入 , O = 输出 , P = 正电源 , G = 接地

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

			最小值	最大值	单位
V_{CC}	电源电压范围		-0.5	7	V
V_I	输入电压范围 ⁽²⁾	控制输入	-0.5	7	V
V_O	输出电压范围 ⁽²⁾		-0.5	$V_{CC} + 0.5$	V
I_{IK}	输入钳位电流	$V_I < 0$ 控制输入		-20	mA
I_{OK}	输出钳位电流	$V_O < 0$ 或 $V_O > V_{CC}$		± 20	mA
I_O	持续输出电流	$V_O = 0$ 至 V_{CC}		± 25	mA
	通过 V_{CC} 或 GND 的持续电流			± 75	mA
T_{stg}	贮存温度		-65	150	°C

- (1) 超出 **绝对最大额定值** 运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在 **建议运行条件** 以外的任何其他条件下能够正常运行。如果超出 **建议运行条件** 但在 **绝对最大额定值** 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
- (2) 如果遵守输入和输出电流额定值，输入和输出电压可超过额定值。

5.2 ESD 等级

			最小值	最大值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 HBM ESD 分类等级 2 ⁽¹⁾		± 2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD 分类等级 C4B		± 1000	

- (1) AEC Q100-002 指示 HBM 应力测试应当符合 ANSI/ESDA/JEDEC JS-001 规范。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

			SN74AHCT245-Q1		单位
			最小值	最大值	
V_{CC}	电源电压		4.5	5.5	V
V_{IH}	高电平输入电压		2		V
V_{IL}	低电平输入电压			0.8	V
V_I	输入电压		0	5.5	V
V_O	输出电压		0	V_{CC}	V
I_{OH}	高电平输出电流			-8	mA
I_{OL}	低电平输出电流			8	mA
$\Delta t / \Delta v$	输入转换上升或下降速率			20	ns/V
T_A	自然通风条件下的工作温度范围		-40	125	°C

- (1) 器件所有的未使用输入必须被保持在 V_{CC} 或 GND 以确保器件正常运行。请参阅 TI 应用报告 **CMOS 输入缓慢或悬空的影响**，文献编号 **SCBA004**。

5.4 热性能信息

热指标 ⁽¹⁾		SN74AHCT245-Q1		单位
		PW	DGS	
		20 引脚	20 引脚	
R _{θJA}	结至环境热阻	102.8	118.4	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	36.8	57.7	
R _{θJB}	结至电路板热阻	53.8	73.1	
ψ _{JT}	结至顶部特征参数	2.5	5.7	
ψ _{JB}	结至电路板特征参数	53.3	72.7	
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	不适用	

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

在自然通风条件下的建议运行温度范围内测得 (除非另有说明)

参数	测试条件	V _{CC}	T _A = 25°C			-40°C 至 125°C		单位
			最小值	典型值	最大值	最小值	最大值	
V _{OH}	I _{OH} = -50μA	4.5V	4.4	4.5		4.4		V
	I _{OH} = -8mA		3.94			3.7		
V _{OL}	I _{OL} = 50μA	4.5V			0.1		0.1	V
	I _{OH} = 8mA				0.36		0.44	
I _I	\overline{OE} 或 DIR	V _I = 5.5V 或 GND	0 至 5.5V		±0.1		±1	μA
I _{OZ}	A 或 B 输入 ⁽¹⁾	V _O = V _{CC} 或 GND	5.5V		±.25		±2.5	μA
I _{CC}		V _I = V _{CC} 或 GND, I _O = 0	5.5V		4		40	μA
ΔI _{CC} ⁽²⁾		一个输入电压为 3.4V, 其他输入电压为 V _{CC} 或 GND	5.5V		1.35		1.5	mA
C _i	\overline{OE} 或 DIR	V _I = V _{CC} 或 GND	5V	2.5	10			pF
C _{io}	A 或 B 输入	V _I = V _{CC} 或 GND	5V	4				pF

(1) 对于 I/O 端口，参数 I_{OZ} 包括输入漏电流。

(2) 这是每个输入在指定 TTL 电压电平之一而不是 0V 或 V_{CC} 时电源电流的增加情况。

5.6 开关特性

在推荐的自然通风条件下的工作温度范围内测得， $V_{CC} = 5V \pm 0.5V$ (除非另有说明)

参数	从 (输入)	至 (输出)	负载 电容	$T_A = 25^\circ\text{C}$		-40°C 至 125°C		单位
				典型值	最大值	最小值	最大值	
t_{PLH}	A 或 B	B 或 A	$C_L = 15\text{pF}$	4.5	7.7	1	10	ns
t_{PHL}				4.5	7.7	1	10	
t_{PZH}	$\overline{\text{OE}}$	A 或 B	$C_L = 15\text{pF}$	8.9	13.8	1	16	ns
t_{PZL}				8.9	13.8	1	16	
t_{PHZ}	$\overline{\text{OE}}$	A 或 B	$C_L = 15\text{pF}$	9.2	14.4	1	16.5	ns
t_{PLZ}				9.2	14.4	1	16.5	
t_{PLH}	A 或 B	B 或 A	$C_L = 50\text{pF}$	5.3	8.7	1	11	ns
t_{PHL}				5.3	8.7	1	11	
t_{PZH}	$\overline{\text{OE}}$	A 或 B	$C_L = 50\text{pF}$	9.7	14.8	1	17	ns
t_{PZL}				9.7	14.8	1	17	
t_{PHZ}	$\overline{\text{OE}}$	A 或 B	$C_L = 50\text{pF}$	10	15.4	1	17.5	ns
t_{PLZ}				10	15.4	1	17.5	
$t_{sk(o)}$			$C_L = 50\text{pF}$		1			ns

5.7 噪声特性

$V_{CC} = 5\text{V}$, $C_L = 50\text{pF}$, $T_A = 25^\circ\text{C}$ ⁽¹⁾

参数	描述	SN74AHCT245-Q1			单位
		最小值	典型值	最大值	
$V_{OH(V)}$	安静输出, 最小动态 V_{OH}		4		V
$V_{IH(D)}$	高电平动态输入电压	2			V
$V_{IL(D)}$	低电平动态输入电压			0.8	V

(1) 特性仅适用于表面贴装封装。

5.8 工作特性

$V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$

参数	描述	测试条件	典型值	单位
C_{pd}	功率耗散电容	无负载, $f = 1\text{MHz}$	13	pF

5.9 典型特性

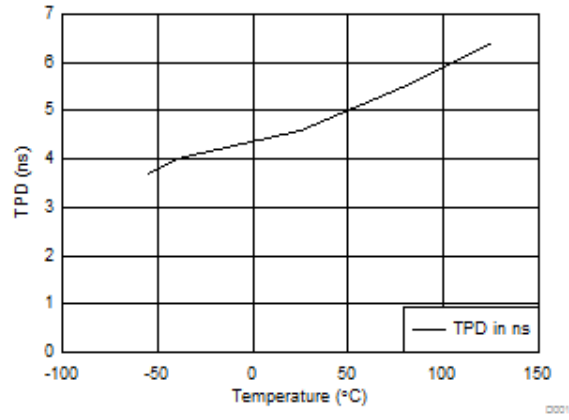
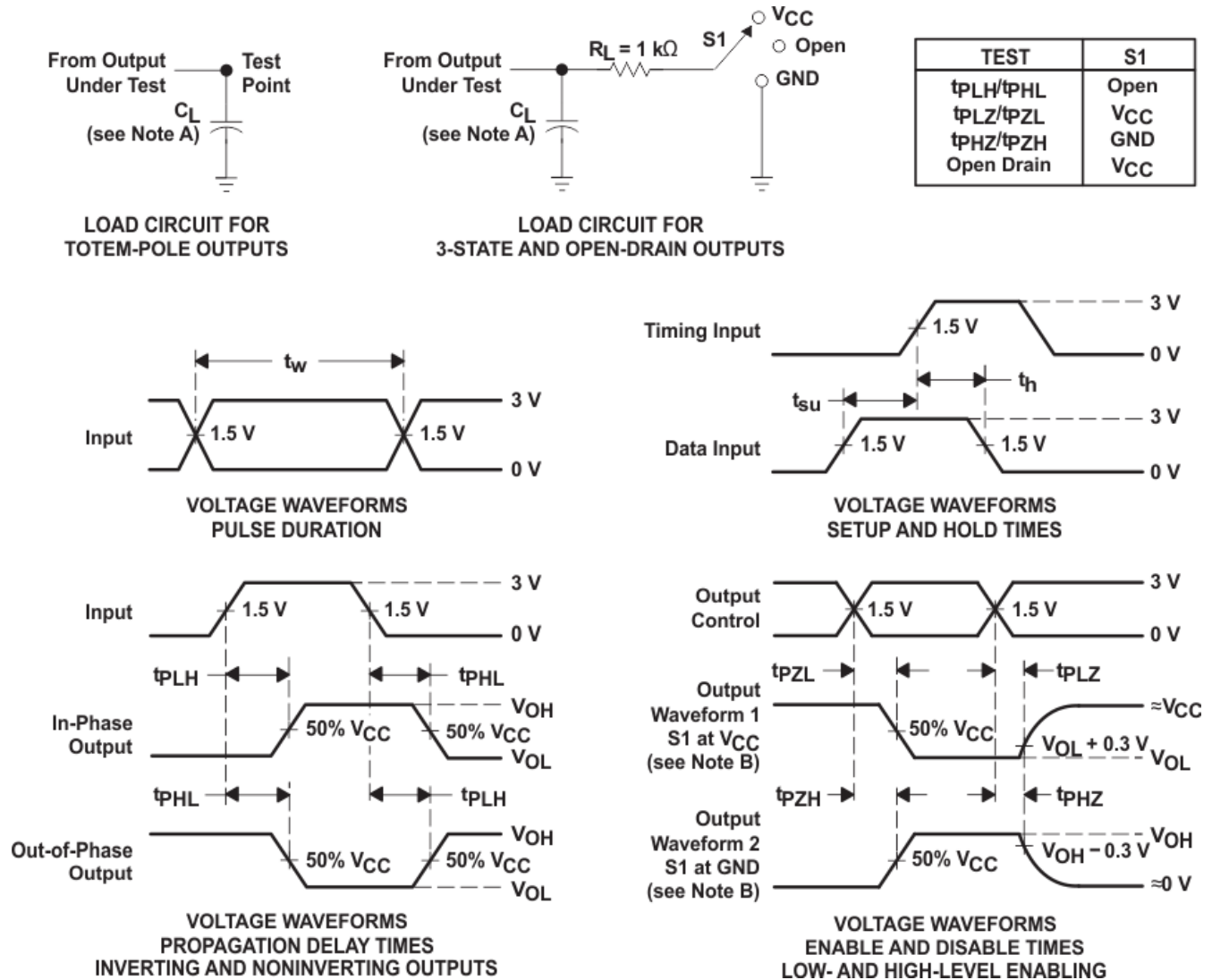


图 5-1. SN74AHCT245-Q1 TPD 与温度间的关系 (15pF 负载)

6 参数测量信息



- A. C_L 包括探头和夹具电容。
- B. 波形 1 用于具有内部条件的输出，使得输出为低电平，除非被输出控制禁用。
波形 2 用于具有内部条件的输出，使得输出为高电平，除非被输出控制禁用。
- C. 所有输入脉冲均由具有以下特性的发生器提供：PRR $\leq 1\text{ MHz}$ ， $Z_O = 50\ \Omega$ ， $t_r \leq 3\text{ ns}$ ， $t_f \leq 3\text{ ns}$ 。
- D. 一次测量一个输出，每次测量一个输入转换。
- E. 并非所有参数和波形都适用于所有器件。

图 6-1. 负载电路和电压波形

7 详细说明

7.1 概述

SNx7AHT245 八路总线收发器专为数据总线之间的异步双向通信而设计。控制功能的实施可更大限度地降低外部时序要求。根据方向控制 (DIR) 输入上的逻辑电平，SN74AHCT245-Q1 器件将数据从 A 总线发送至 B 总线，或者将数据从 B 总线发送至 A 总线。输出使能 (\overline{OE}) 输入可用于禁用器件，这样可有效隔离总线。为了确保加电或断电期间的高阻抗状态，应通过一个上拉电阻器将 \overline{OE} 连接至 V_{CC} ；该电阻器的最小值由驱动器的电流吸收能力来决定。

7.2 功能方框图

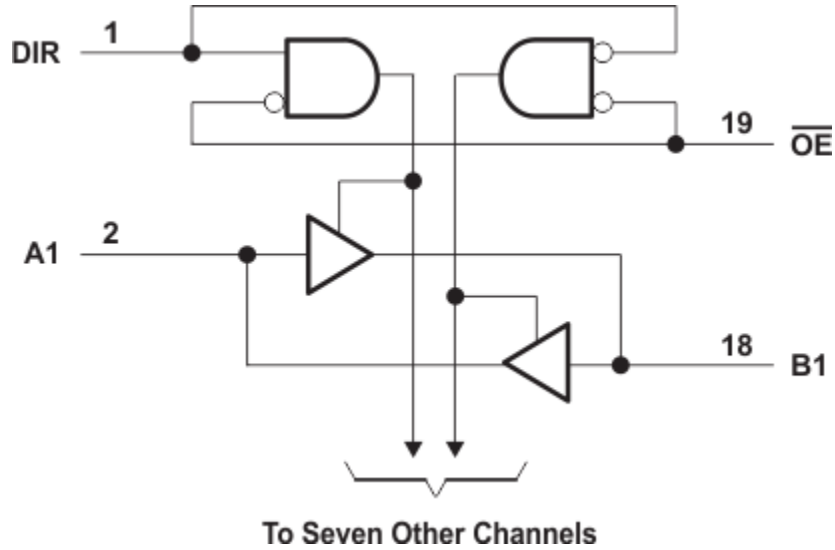


图 7-1. 逻辑图 (正逻辑)

7.3 特性说明

- V_{CC} 优化为 5V
- 允许从 3.3 V 至 5 V 的升压转换
 - 输入接受 2V 的 V_{IH} 电平
- 慢速边沿速率可更大限度减少输出振铃

7.4 器件功能模式

表 7-1. 功能表
(每个收发器)

输入		操作
OE	DIR	
L	L	B 数据到 A 总线
L	H	A 数据到 B 总线
H	X	隔离

8 应用和实施工

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

SN74AHCT245 是一款低驱动 CMOS 器件，可用于需要考虑输出振铃的多种总线接口类型应用。低驱动和慢速边沿速率将更大幅度地减少输出上的过冲和下冲。输入开关电平已降低，以适应 $0.8V_{IL}$ 和 $2V_{IH}$ 的 TTL 输入。该特性使得该器件非常适合从 3.3V 转换到 5V。下图展示了这种类型的转换。

8.2 典型应用

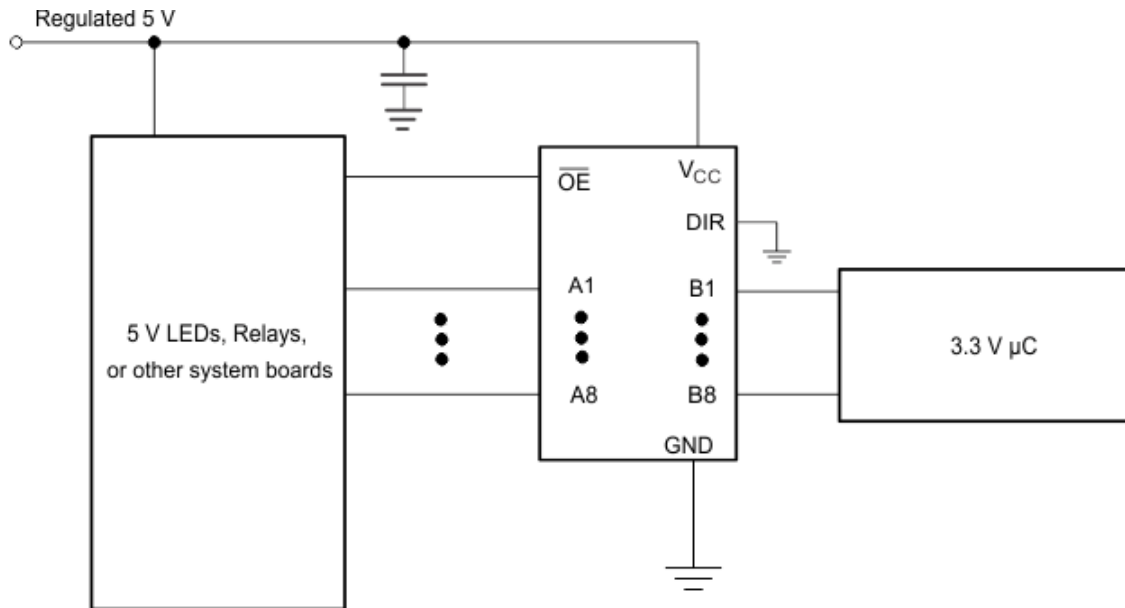


图 8-1. 典型应用图

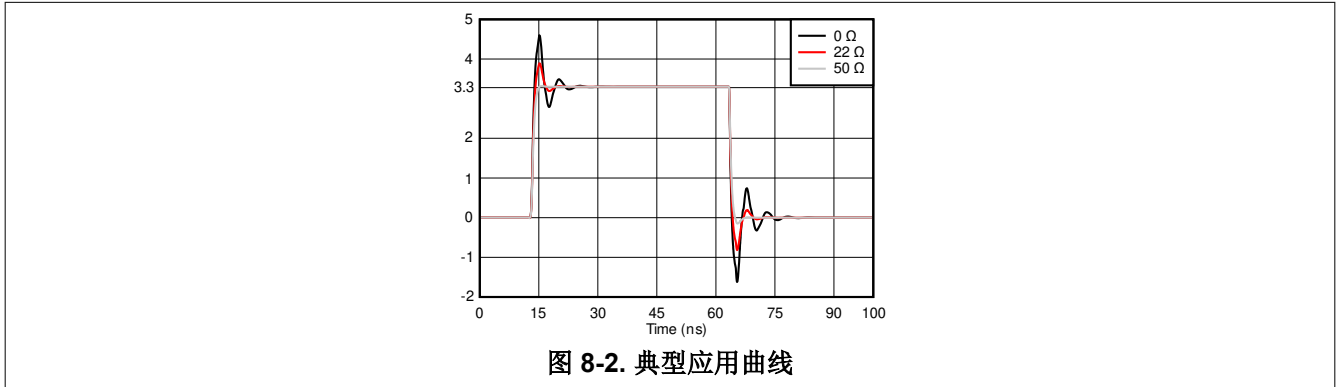
8.2.1 设计要求

此器件采用 CMOS 技术并具有平衡输出驱动。注意避免总线争用，因为它可以驱动超过最大限制的电流。高驱动也会在轻负载时产生快速边缘，因此应考虑布线和负载条件以防止振铃。

8.2.2 详细设计过程

- 建议的输入条件：
 - 指定的高电平和低电平。请参阅 [建议运行条件](#) 表中的 V_{IH} 和 V_{IL} 。
 - 指定的高电平和低电平。请参阅 [建议运行条件](#) 表中的 V_{IH} 和 V_{IL} 。
 - 输入具有过压容限，允许它们在任何有效 V_{CC} 下高达 5.5V。
- 建议的输出条件：
 - 每个输出的负载电流不应超过 25mA，该器件的总电流不应超过 50mA。
 - 输出不应被拉至高于 V_{CC} 。

8.2.3 应用曲线



9 电源相关建议

电源可以是 [建议运行条件](#) 表中最小和最大电源电压额定值之间的任何电压。

每个 VCC 引脚应具有一个良好的旁路电容器，以防止功率干扰。对于单电源器件，建议使用 $0.1 \mu\text{f}$ ；如果有多个 VCC 引脚，则建议每个电源引脚使用 $0.01 \mu\text{f}$ 或 $0.022 \mu\text{f}$ 。可以并联多个旁路电容器以抑制不同的噪声频率。 $0.1 \mu\text{f}$ 和 $1 \mu\text{f}$ 通常并联使用。为了获得更佳效果，旁路电容器应尽可能靠近电源引脚安装。

10 布局

10.1 布局指南

当使用多位逻辑器件时，输入不应悬空。

在许多情况下，数字逻辑器件的功能或部分功能未被使用（例如，当仅使用三输入与门的两个输入或仅使用 4 个缓冲门中的 3 个时）。此类输入引脚不应悬空，因为外部连接处的未定义电压会导致未定义的运行状态。图 10-1 指定了在所有情况下都必须遵守的规则。数字逻辑器件的所有未使用输入必须连接至一个高或低偏置以防止悬空。应根据器件的功能为任何特定未使用的输入施加逻辑电平。通常，将这些输入连接到 GND 或 VCC，具体取决于哪种更合理或更方便。使输出悬空通常是可以接受的，除非该器件是收发器。如果收发器有一个输出使能引脚，它会在置位时禁用该器件的输出部分。这不会禁用 I/O 的输入部分，因此输入在禁用后也不能悬空。

10.2 布局示例

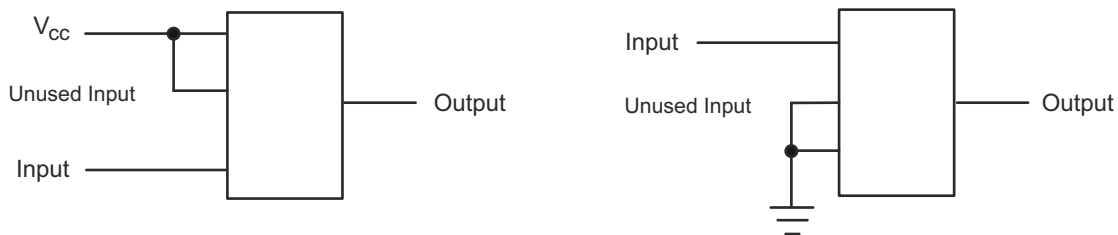


图 10-1. 布局图

11 器件和文档支持

11.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

11.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

11.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 修订历史记录

Changes from Revision * (April 2023) to Revision A (June 2025)

Page

• 添加了 DGS 封装.....	1
-------------------	---

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74AHCT245QDGSRQ1	Active	Production	VSSOP (DGS) 20	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	CT245Q
SN74AHCT245QPWRQ1	Active	Production	TSSOP (PW) 20	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	AHCT245Q
SN74AHCT245QPWRQ1.A	Active	Production	TSSOP (PW) 20	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	AHCT245Q

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AHCT245-Q1 :

- Catalog : [SN74AHCT245](#)

- Enhanced Product : [SN74AHCT245-EP](#)

- Military : [SN54AHCT245](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Enhanced Product - Supports Defense, Aerospace and Medical Applications
- Military - QML certified for Military and Defense Applications

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74AHCT245QDGSRQ1	VSSOP	DGS	20	5000	330.0	16.4	5.4	5.4	1.45	8.0	16.0	Q1
SN74AHCT245QPWRQ1	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74AHCT245QDGSRQ1	VSSOP	DGS	20	5000	353.0	353.0	32.0
SN74AHCT245QPWRQ1	TSSOP	PW	20	2000	353.0	353.0	32.0

EXAMPLE BOARD LAYOUT

PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220206/A 02/2017

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

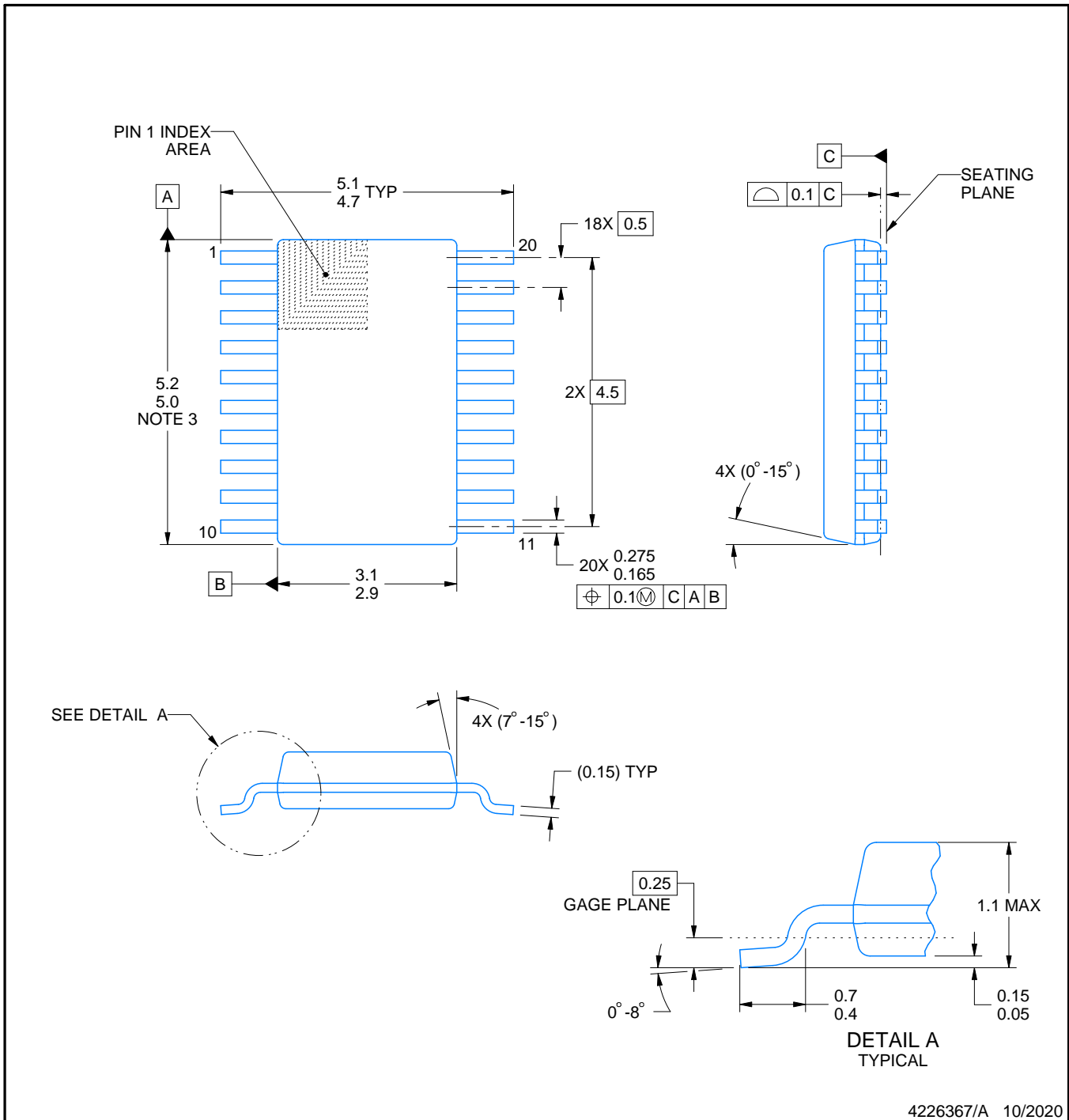


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220206/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.



4226367/A 10/2020

NOTES:

PowerPAD is a trademark of Texas Instruments.

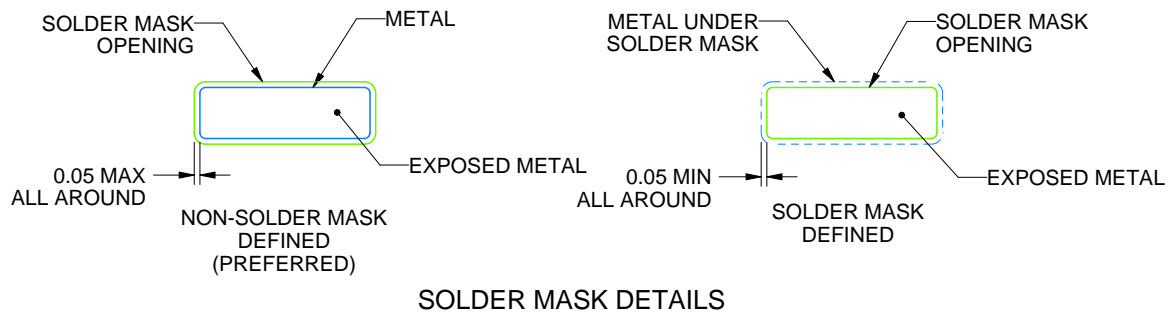
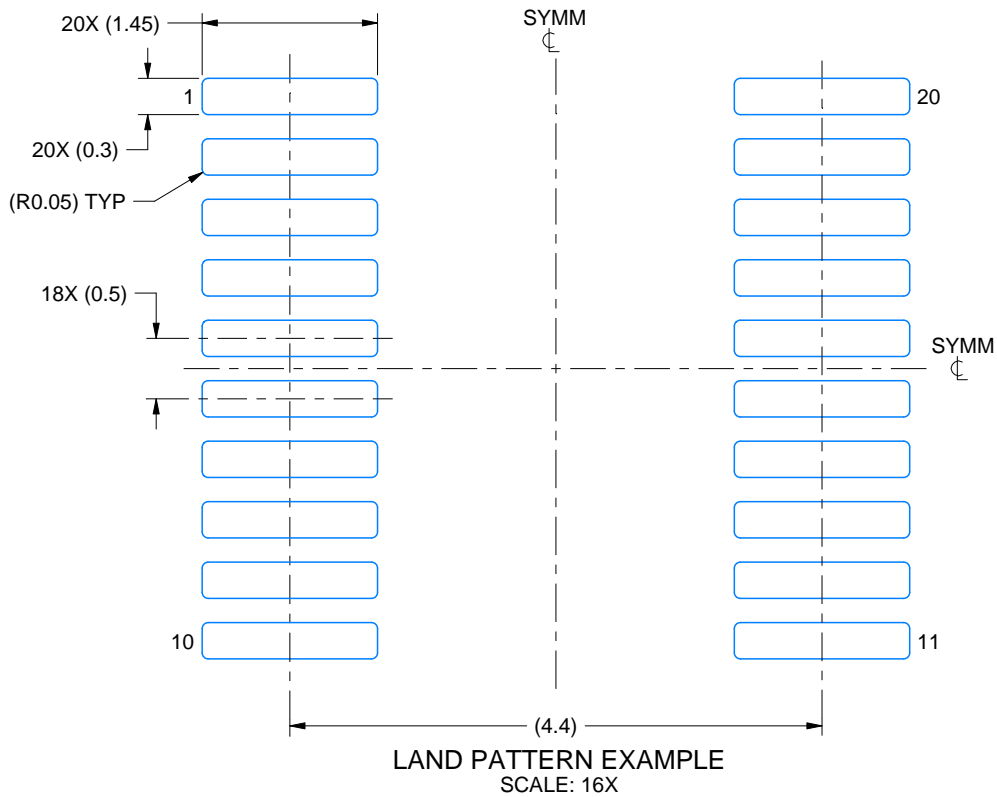
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226367/A 10/2020

NOTES: (continued)

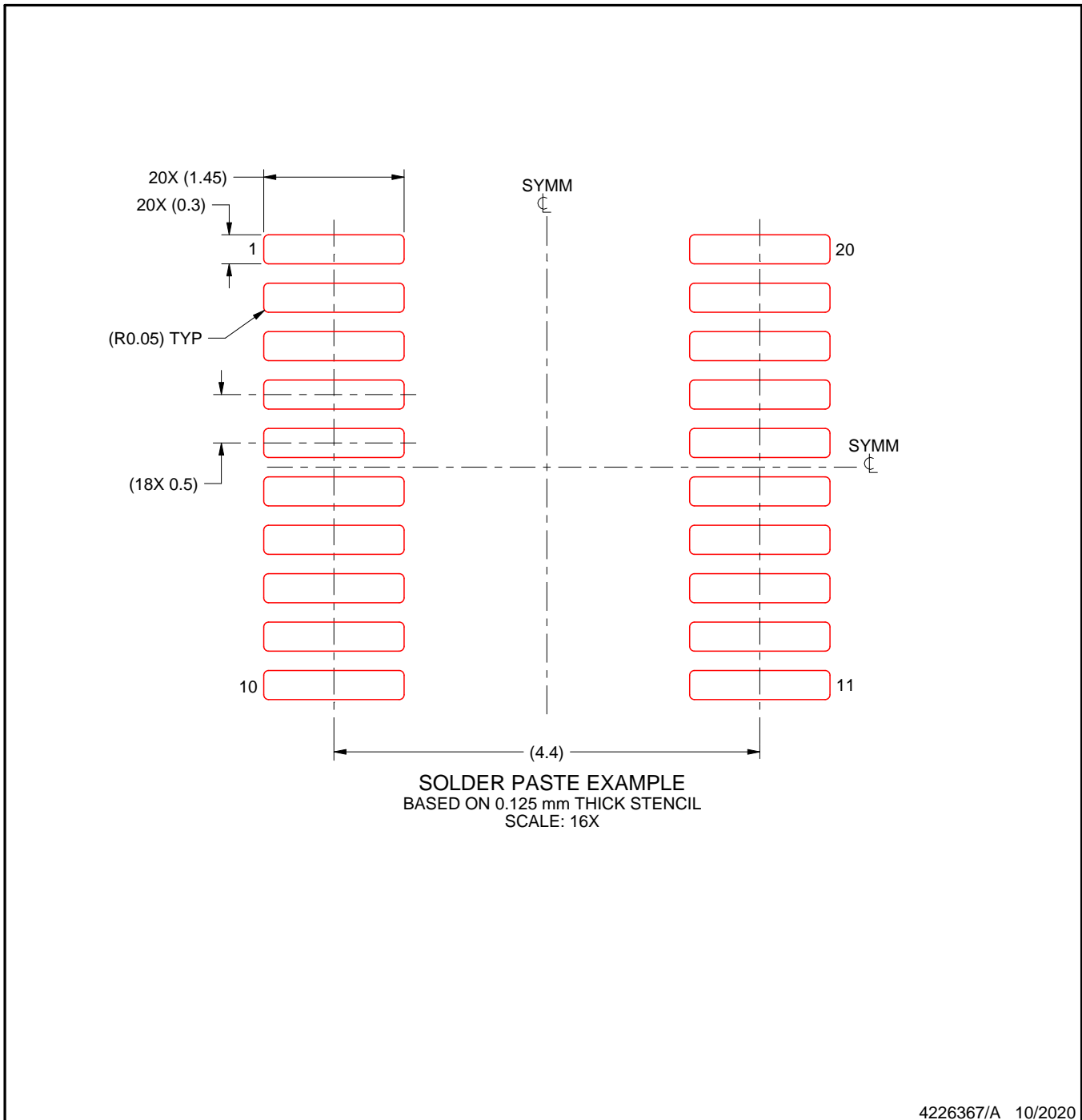
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月