

具有施密特触发输入的 SNx4LV221A 双路单稳多谐振荡器

1 特性

- 2V 至 5.5V V_{CC} 运行
- t_{pd} 最大值为 11ns (5V 时)
- 所有端口均支持在 \bar{A} 输入端、B 输入端以及 \overline{CLR} 输入端上进行混合模式电压操作，以便实现较慢的输入转换速率。
- 能够通过覆盖清零终止输出脉冲
- 能够在输出端实现无干扰上电复位
- I_{off} 支持局部省电模式下运行
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求

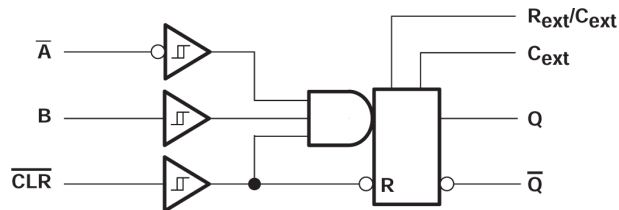
2 说明

LV221A 器件是专为 2V 至 5.5V V_{CC} 运行所设计的双通道多谐振荡器。每个多谐振荡器都有一个负转换触发 (\bar{A}) 输入与一个正转换触发 (B) 输入，每个输入均可用作抑制输入。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	本体尺寸 ⁽³⁾
SN74LV221A	DB (SSOP, 16)	6.2mm × 7.8mm	6.2mm × 5.3mm
	DGV (TVSOP, 16)	3.6mm × 6.4mm	3.6mm × 4.4mm
	PW (TSSOP, 16)	5.00mm × 6.4mm	5.00mm × 4.40mm
	NS (SOP, 16)	10.2mm × 7.8mm	10.3mm × 5.30mm
	D (SOIC, 16)	9.9mm × 6mm	9.9mm × 3.90mm

- (1) 如需了解更多信息，请参阅[机械、封装和可订购信息](#)。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- (3) 本体尺寸 (长 × 宽) 为标称值，不包括引脚。



每个多谐振荡器的逻辑图 (正逻辑)



内容

1 特性	1	6 详细说明	10
2 说明	1	6.1 概述.....	10
3 引脚配置和功能	3	6.2 功能方框图.....	10
4 规格	4	6.3 器件功能模式.....	10
4.1 绝对最大额定值.....	4	7 应用和实施	12
4.2 ESD 等级.....	4	7.1 应用信息.....	12
4.3 建议运行条件.....	4	7.2 电源相关建议.....	15
4.4 热性能信息.....	5	7.3 布局.....	15
4.5 电气特性.....	5	8 器件和文档支持	18
4.6 时序要求, $V_{CC} = 2.5V \pm 0.2V$	6	8.1 文档支持.....	18
4.7 时序要求, $V_{CC} = 3.3V \pm 0.3V$	6	8.2 接收文档更新通知.....	18
4.8 时序要求, $V_{CC} = 5V \pm 0.5V$	6	8.3 支持资源.....	18
4.9 开关特性, $V_{CC} = 2.5V \pm 0.2V$	6	8.4 商标.....	18
4.10 开关特性, $V_{CC} = 3.3V \pm 0.3V$	7	8.5 静电放电警告.....	18
4.11 开关特性, $V_{CC} = 5V \pm 0.5V$	7	8.6 术语表.....	18
4.12 工作特性.....	8	9 修订历史记录	18
4.13 输入/输出时序图.....	8	10 机械、封装和可订购信息	18
5 参数测量信息	9		

3 引脚配置和功能

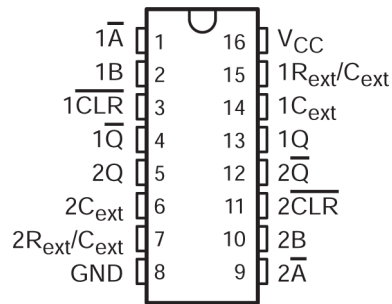


图 3-1. SN74LV221A D、DB、DGV、NS 或 PW 封装；16 引脚 SOIC、SSOP、TVSOP、SOP 或 TSSOP (顶视图)

表 3-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	$1\bar{A}$	I	当 $1B = H$ 时，通道 1 下降沿触发输入；其他输入方式时，保持低电平
2	$1B$	I	当 $1\bar{A} = L$ 时，通道 1 上升沿触发输入；其他输入方式时，保持高电平
3	$1\bar{CLR}$	I	当 $1\bar{A} = L$ 并且 $1B = H$ 时，通道 1 上升沿触发；其他输入方法时，保持高电平；输出期间，可通过驱动低电平的方式，缩短脉冲长度
4	$1\bar{Q}$	O	通道 1 反相输出
5	$2Q$	O	通道 2 输出
6	$2C_{ext}$	—	通道 2 外部电容负连接
7	$2R_{ext}/C_{ext}$	—	通道 2 外部电容和电阻器结连接
8	GND	—	接地
9	$2\bar{A}$	I	当 $2B = H$ 时，通道 2 下降沿触发输入；其他输入方式时，保持低电平
10	$2B$	I	当 $2\bar{A} = L$ 时，通道 2 上升沿触发输入；其他输入方式时，保持高电平
11	$2\bar{CLR}$	I	当 $2\bar{A} = L$ 并且 $2B = H$ 时，通道 2 上升沿触发；其他输入方法时，保持高电平；输出期间，可通过驱动低电平的方式，缩短脉冲长度
12	$2\bar{Q}$	O	通道 2 反相输出
13	$1Q$	O	通道 1 输出
14	$1C_{ext}$	—	通道 1 外部电容负连接
15	$1R_{ext}/C_{ext}$	—	通道 1 外部电容和电阻器结连接
16	V_{CC}	—	电源

(1) I = 输入，O = 输出

4 规格

4.1 绝对最大额定值

在自然通风温度下测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V_{CC}	电源电压范围	-0.5	7	V
V_I ⁽²⁾	输入电压范围	-0.5	7	V
V_O ⁽²⁾	高电平或低电平状态下的输出电压范围	-0.5	$V_{CC} + 0.5$	V
V_O ⁽²⁾	断电状态下的输出电压范围	-0.5	7	V
I_{IK}	输入钳位电流	$(V_I < 0)$		-20 mA
I_{OK}	输出钳位电流	$(V_O < 0)$		-50 mA
I_O	持续输出电流	$(V_O = 0 \text{ 至 } V_{CC})$		± 25 mA
	通过 V_{CC} 或 GND 的持续电流			± 50 mA
T_{stg}	贮存温度范围	-65	150	$^{\circ}\text{C}$

(1) 应力超出“绝对最大额定值”下列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 如果遵守输入和输出电流额定值，则可能会超过输入和输出负电压额定值。

4.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	± 2000	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	± 1000	

(1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

4.3 建议运行条件

在自然通风温度下测得 (除非另有说明) ⁽¹⁾

		SN74LV221A		单位
		最小值	最大值	
V_{CC}	电源电压	2	5.5	V
V_{IH}	高电平输入电压	$V_{CC} = 2\text{V}$	1.5	V
		$V_{CC} = 2.3\text{V 至 } 2.7\text{V}$	$V_{CC} \times 0.7$	
		$V_{CC} = 3\text{V 至 } 3.6\text{V}$	$V_{CC} \times 0.7$	
		$V_{CC} = 4.5\text{V 至 } 5.5\text{V}$	$V_{CC} \times 0.7$	
V_{IL}	低电平输入电压	$V_{CC} = 2\text{V}$	0.5	V
		$V_{CC} = 2.3\text{V 至 } 2.7\text{V}$	$V_{CC} \times 0.3$	
		$V_{CC} = 3\text{V 至 } 3.6\text{V}$	$V_{CC} \times 0.3$	
		$V_{CC} = 4.5\text{V 至 } 5.5\text{V}$	$V_{CC} \times 0.3$	
V_I	输入电压	0	5.5	V
V_O	输出电压	0	V_{CC}	V
I_{OH}	高电平输出电流	$V_{CC} = 2\text{V}$	-50	μA
		$V_{CC} = 2.3\text{V 至 } 2.7\text{V}$	-2	mA
		$V_{CC} = 3\text{V 至 } 3.6\text{V}$	-6	
		$V_{CC} = 4.5\text{V 至 } 5.5\text{V}$	-12	

在自然通风温度下测得 (除非另有说明) (1)

		SN74LV221A		单位
		最小值	最大值	
I _{OL}	低电平输出电流	V _{CC} = 2V	50	μA
		V _{CC} = 2.3V 至 2.7V	2	
		V _{CC} = 3V 至 3.6V	6	mA
		V _{CC} = 4.5V 至 5.5V	12	
R _{ext}	外部时序电阻	V _{CC} = 2V	5k	Ω
		V _{CC} ≥ 3V	1k	
C _{ext}	外部定时电容	无限制		pF
Δt/ΔV _{CC}	上电斜率	1		ms/V
T _A	自然通风条件下的工作温度范围	-40	85	°C

(1) 器件所有的未使用输入必须保持在 V_{CC} 或 GND 以确保器件正常运行。请参阅 TI 应用报告 *CMOS 输入缓慢变化或悬空的影响*，文献编号 SCBA004。

4.4 热性能信息

热指标(1)		SN74LV221A					单位
		D (SOIC)	DB (SSOP)	DGV (TVSOP)	NS (SOP)	PW (TSSOP)	
		16 引脚	16 引脚	16 引脚	16 引脚	16 引脚	
R _{θJA}	结至环境热阻	73	82	120	64	108	°C/W

(1) 有关新旧热指标的更多信息，请参阅 *半导体和 IC 封装热指标* 应用报告，SPRA953。

4.5 电气特性

在自然通风条件下的建议运行温度范围内测得 (除非另有说明)

参数	测试条件	V _{CC}	SN74LV221A			单位
			最小值	典型值	最大值	
V _{OH}	I _{OH} = -50μA	2V 至 5.5V	V _{CC} -0.1			V
	I _{OH} = -2mA	2.3V	2			
	I _{OH} = -6mA	3V	2.48			
	I _{OH} = -12mA	4.5V	3.8			
V _{OL}	I _{OL} = 50μA	2V 至 5.5V	0.1			V
	I _{OL} = 2mA	2.3V	0.4			
	I _{OL} = 6mA	3V	0.44			
	I _{OL} = 12mA	4.5V	0.55			
I _I	R _{ext} /C _{ext} (1)	V _I = 5.5V 或 GND	2V 至 5.5V	±2.5		μA
	A、B 以及 CLR	V _I = 5.5V 或 GND	0	±1		
0V 至 5.5V			±1			
I _{CC}	静态	V _I = V _{CC} 或 GND, I _O = 0	5.5V	20		μA
I _{CC}	活动状态 (每个电路)	V _I = V _{CC} 或 GND, R _{ext} /C _{ext} = 0.5V _{CC}	2.3V	220		μA
			3V	280		
			4.5V	650		
			5.5V	975		
I _{off}		V _I 或 V _O = 0V 至 5.5V	0	5		μA

SN74LV221A

ZHCSXQ4H - DECEMBER 1999 - REVISED JANUARY 2025

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数	测试条件	V _{CC}	SN74LV221A			单位
			最小值	典型值	最大值	
C _i	V _I = V _{CC} 或 GND	3.3V		1.9		pF
		5V		1.9		

(1) 执行该测试时，端子处于关断状态。

4.6 时序要求，V_{CC} = 2.5V ± 0.2V

 在自然通风条件下的建议工作温度范围内测得，V_{CC} = 2.5V ± 0.2V（除非另有说明）（参阅[负载电路与电压波形](#)）

			T _A = 25°C		SN74LV221A		单位
			最小值	最大值	最小值	最大值	
t _w	脉冲持续时间	CLR	6		6.5		ns
		\overline{A} 或 B 触发	6		6.5		

4.7 时序要求，V_{CC} = 3.3V ± 0.3V

 在自然通风条件下的建议工作温度范围内测得，V_{CC} = 3.3V ± 0.3V（除非另有说明）（参阅[负载电路与电压波形](#)）

			T _A = 25°C		SN74LV221A		单位
			最小值	最大值	最小值	最大值	
t _w	脉冲持续时间	CLR	5		5		ns
		\overline{A} 或 B 触发	5		5		

4.8 时序要求，V_{CC} = 5V ± 0.5V

 在自然通风条件下的建议工作温度范围内测得，V_{CC} = 5V ± 0.5V（除非另有说明）（参阅[负载电路与电压波形](#)）

			T _A = 25°C		SN74LV221A		单位
			最小值	最大值	最小值	最大值	
t _w	脉冲持续时间	CLR	5		5		ns
		\overline{A} 或 B 触发	5		5		

4.9 开关特性，V_{CC} = 2.5V ± 0.2V

 在自然通风条件下的建议工作温度范围内测得，V_{CC} = 2.5V ± 0.2V（除非另有说明）（请参阅[负载电路和电压波形](#)）

参数	从（输入）	至（输出）	测试条件	T _A = 25°C			SN74LV221A		单位
				最小值	典型值	最大值	最小值	最大值	
t _{pd}	\overline{A} 或 B	Q 或 \overline{Q}	C _L = 15pF	14.6 ⁽¹⁾		31.4 ⁽¹⁾	1	37	ns
	\overline{CLR}	Q 或 \overline{Q}		13.2 ⁽¹⁾		25 ⁽¹⁾	1	29.5	
	\overline{CLR} 触发	Q 或 \overline{Q}		15.2 ⁽¹⁾		33.4 ⁽¹⁾	1	39	
t _{pd}	\overline{A} 或 B	Q 或 \overline{Q}	C _L = 50pF	16.7		36	1	42	ns
	\overline{CLR}	Q 或 \overline{Q}		15		32.8	1	34.5	
	\overline{CLR} 触发	Q 或 \overline{Q}		17.4		38	1	44	
t _w ⁽²⁾		Q 或 \overline{Q}	C _L = 50pF, C _{ext} = 28pF, R _{ext} = 2kΩ	203		260		320	ns
			C _L = 50pF, C _{ext} = 0.01μF, R _{ext} = 10kΩ	90	100	110	90	110	μs
			C _L = 50pF, C _{ext} = 0.01μF, R _{ext} = 10kΩ	0.9	1	1.1	0.9	1.1	ms

在自然通风条件下的建议工作温度范围内测得， $V_{CC} = 2.5V \pm 0.2V$ (除非另有说明) (请参阅[负载电路和电压波形](#))

参数	从 (输入)	至 (输出)	测试条件	$T_A = 25^\circ\text{C}$			SN74LV221A		单位
				最小值	典型值	最大值	最小值	最大值	
$\Delta t_w^{(3)}$			$C_L = 50\text{pF}$	±1					%

- (1) 对于符合 MIL-PRF-38535 标准的产品，此参数未经量产测试。
(2) $t_w = Q$ 处与 \bar{Q} 输出端的脉冲持续时间
(3) $\Delta t_w =$ 同一封装内电路之间的输出脉冲持续时间的变化 (Q 与 \bar{Q})

4.10 开关特性， $V_{CC} = 3.3V \pm 0.3V$

在自然通风条件下的建议工作温度范围内测得， $V_{CC} = 3.3V \pm 0.3V$ (除非另有说明) (请参阅[负载电路和电压波形](#))

参数	从 (输入)	至 (输出)	测试条件	$T_A = 25^\circ\text{C}$			SN74LV221A		单位
				最小值	典型值	最大值	最小值	最大值	
t_{pd}	\bar{A} 或 B	Q 或 \bar{Q}	$C_L = 15\text{pF}$	10.2 ⁽¹⁾	20.6 ⁽¹⁾		1	24	ns
	$\overline{\text{CLR}}$	Q 或 \bar{Q}		9.3 ⁽¹⁾	15.8 ⁽¹⁾		1	18.5	
	$\overline{\text{CLR}}$ 触发	Q 或 \bar{Q}		10.6 ⁽¹⁾	22.4 ⁽¹⁾		1	26	
t_{pd}	\bar{A} 或 B	Q 或 \bar{Q}	$C_L = 50\text{pF}$	11.8	24.1		1	27.5	ns
	$\overline{\text{CLR}}$	Q 或 \bar{Q}		10.6	19.3		1	22	
	$\overline{\text{CLR}}$ 触发	Q 或 \bar{Q}		12.3	25.9		1	29.5	
$t_w^{(2)}$		Q 或 \bar{Q}	$C_L = 50\text{pF}$, $C_{ext} = 28\text{pF}$, $R_{ext} = 2\text{k}\Omega$	186	240		300		ns
			$C_L = 50\text{pF}$, $C_{ext} = 0.01\mu\text{F}$, $R_{ext} = 10\text{k}\Omega$	90	100	110	90	110	μs
			$C_L = 50\text{pF}$, $C_{ext} = 0.1\mu\text{F}$, $R_{ext} = 10\text{k}\Omega$	0.9	1	1.1	0.9	1.1	ms
$\Delta t_w^{(3)}$			$C_L = 50\text{pF}$	±1					%

- (1) 对于符合 MIL-PRF-38535 标准的产品，此参数未经量产测试。
(2) $t_w = Q$ 处与 \bar{Q} 输出端的脉冲持续时间
(3) $\Delta t_w =$ 同一封装内电路之间的输出脉冲持续时间的变化 (Q 与 \bar{Q})

4.11 开关特性， $V_{CC} = 5V \pm 0.5V$

在自然通风条件下的建议工作温度范围内测得， $V_{CC} = 5V \pm 0.5V$ (除非另有说明) (请参阅[负载电路和电压波形](#))

参数	从 (输入)	至 (输出)	测试条件	$T_A = 25^\circ\text{C}$			SN74LV221A		单位
				最小值	典型值	最大值	最小值	最大值	
t_{pd}	\bar{A} 或 B	Q 或 \bar{Q}	$C_L = 15\text{pF}$	7.1 ⁽¹⁾	12 ⁽¹⁾		1	14	ns
	$\overline{\text{CLR}}$	Q 或 \bar{Q}		6.5 ⁽¹⁾	9.4 ⁽¹⁾		1	11	
	$\overline{\text{CLR}}$ 触发	Q 或 \bar{Q}		7.3 ⁽¹⁾	12.9 ⁽¹⁾		1	15	
t_{pd}	\bar{A} 或 B	Q 或 \bar{Q}	$C_L = 50\text{pF}$	8.2	14		1	16	ns
	$\overline{\text{CLR}}$	Q 或 \bar{Q}		7.4	11.4		1	13	
	$\overline{\text{CLR}}$ 触发	Q 或 \bar{Q}		8.6	14.9		1	17	
$t_w^{(2)}$		Q 或 \bar{Q}	$C_L = 50\text{pF}$, $C_{ext} = 28\text{pF}$, $R_{ext} = 2\text{k}\Omega$	171	200		240		ns
			$C_L = 50\text{pF}$, $C_{ext} = 0.01\mu\text{F}$, $R_{ext} = 10\text{k}\Omega$	90	100	110	90	110	μs
			$C_L = 50\text{pF}$, $C_{ext} = 0.01\mu\text{F}$, $R_{ext} = 10\text{k}\Omega$	0.9	1	1.1	0.9	1.1	ms
$\Delta t_w^{(3)}$			$C_L = 50\text{pF}$	±1					%

- (1) 对于符合 MIL-PRF-38535 标准的产品，此参数未经量产测试。

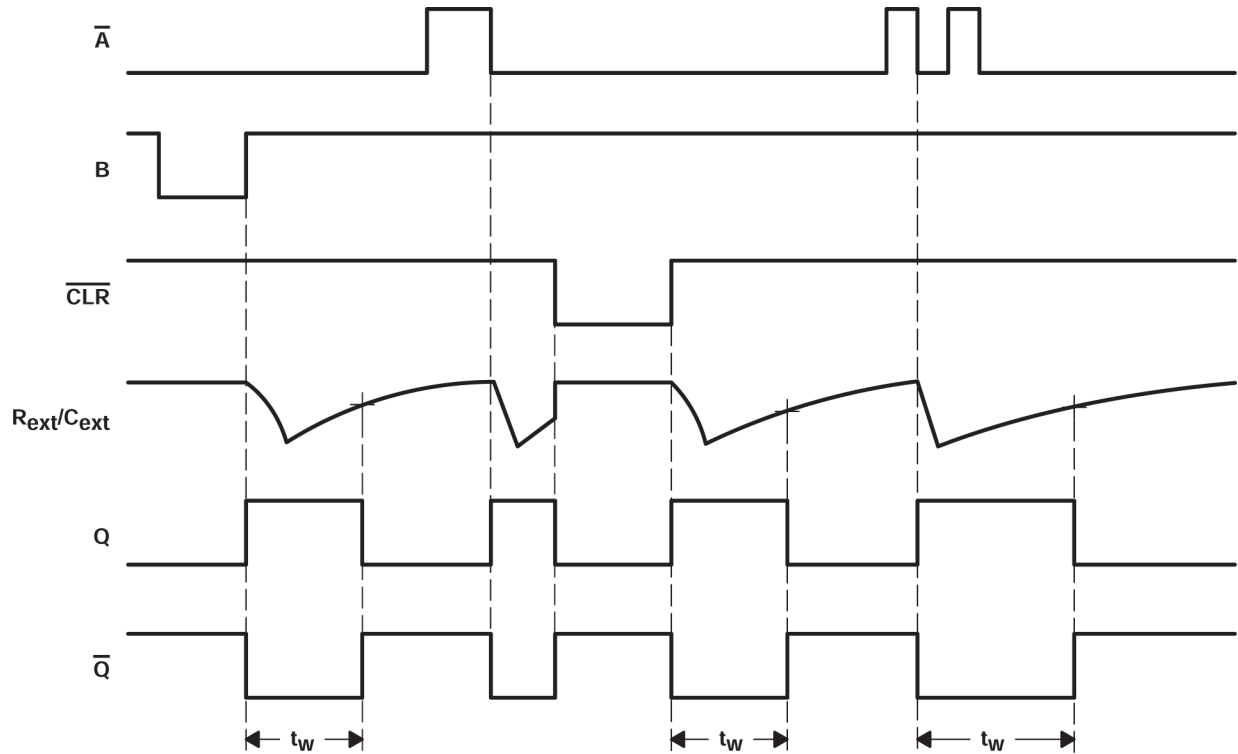
SN74LV221A

ZHCSXQ4H - DECEMBER 1999 - REVISED JANUARY 2025

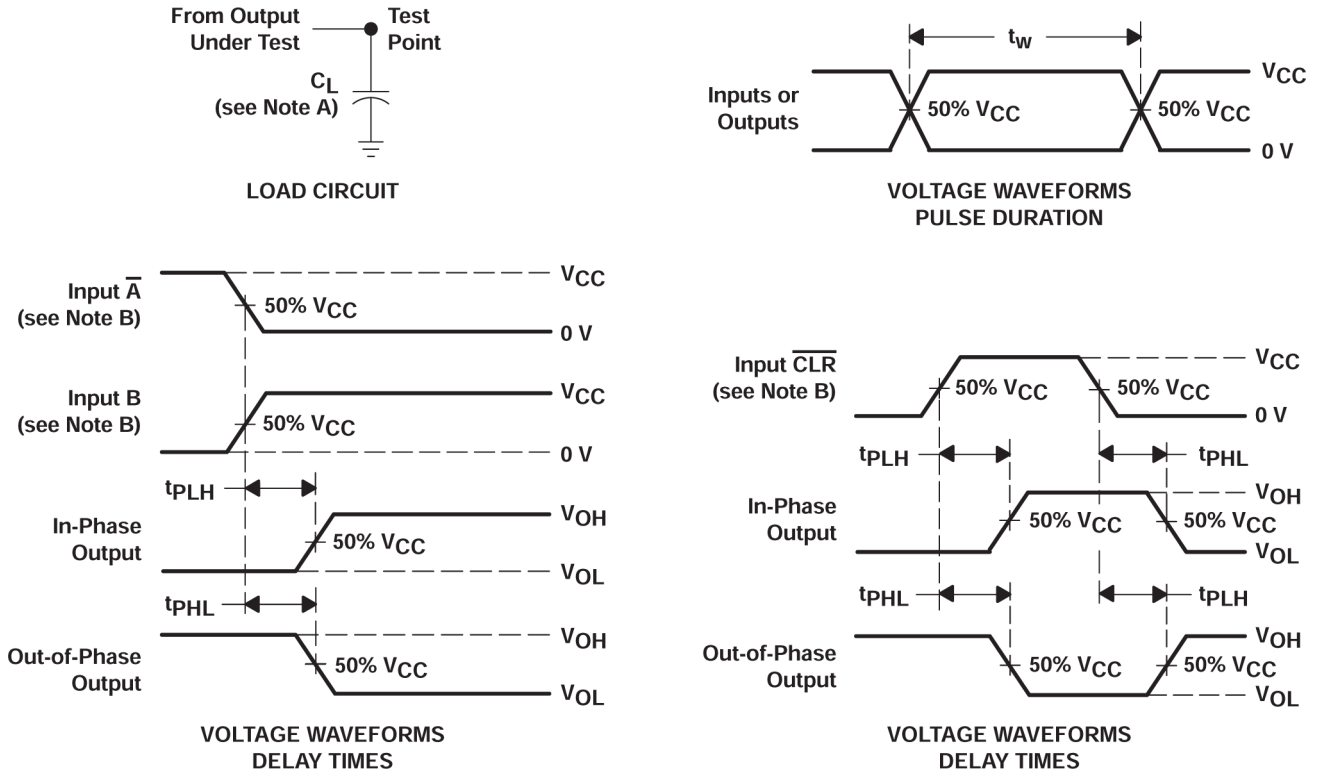
- (2) t_w = Q 处与 \bar{Q} 输出端的脉冲持续时间
 (3) Δt_w = 同一封装内电路之间的输出脉冲持续时间变化 (Q 与 \bar{Q})

4.12 工作特性
 $T_A = 25^\circ\text{C}$

参数		测试条件	V _{CC}	典型值	单位
C _{pd}	功率耗散电容	C _L = 50pF, f = 10MHz	3.3V	50	pF
			5V	51	

4.13 输入/输出时序图


5 参数测量信息



- A. C_L 包括探针和夹具电容。
 B. 所有输入脉冲均由具有以下特性的发生器提供： $PRR \leq 1\text{MHz}$ ， $Z_O = 50\Omega$ ， $t_r + 3\text{ns}$ ， $t_f + 3\text{ns}$ 。
 C. 一次测量一个输出，每次测量一个输入转换。

图 5-1. 负载电路和电压波形

6 详细说明

6.1 概述

对于该等沿触发式多谐振荡器，可通过三种方法控制输出脉冲持续时间。在第一种方法中， \bar{A} 输入为低电平， B 输入为高电平。在第二种方法中， B 输入为高电平， \bar{A} 输入为低电平。在第三种方法中， \bar{A} 输入为低电平， B 输入为高电平，清零 (\overline{CLR}) 输入为高电平。

通过选择外部电阻值与电容值，可以对输出脉冲持续时间进行编程。外部定时电容必须连接在 C_{ext} 与 R_{ext}/C_{ext} (正极) 之间，外部电阻则必须连接在 R_{ext}/C_{ext} 与 V_{CC} 之间。要实现脉冲持续时间可变，可以在 R_{ext}/C_{ext} 与 V_{CC} 之间连接一个可变的外部电阻。此外，还可以通过将 \overline{CLR} 设置为低电平来缩短输出脉冲的持续时间。

脉冲触发在特定的电压电平发生，与输入脉冲的转换时间没有直接关系。 \bar{A} 输入端、 B 输入端以及 \overline{CLR} 输入端的施密特触发具有充足的迟滞性，可应对较慢的输入转换速率，能够实现输出端完全无抖动。

触发后，输出端与 \bar{A} 输入端和 B 输入端的进一步转换无关，并且与定时元件存在函数关系，或者可通过覆盖清零，终止输出脉冲。输入脉冲的持续时间可以是相对于输出脉冲的任何持续时间。对于输出脉冲持续时间，可通过选择适当的定时元件改变。输出上升时间和输出下降时间与 TTL 相兼容，与脉冲持续时间无关。对于典型的触发与清零序列，如输入/输出时序图所示。

给定外部定时元件情况下，一般情况下，各器件输出脉冲持续时间的差异小于 $\pm 0.5\%$ 。LV221A 分布示例如图 7-7 所示。输出脉冲持续时间随电源电压与温度的变化情况如图 7-4 所示。

上电期间， Q 输出处于低电平状态，但 \bar{Q} 输出处于高电平状态。输出无闪烁，无需施加复位脉冲。

这些器件专用于使用 I_{off} 的局部断电应用。 I_{off} 电路会禁用输出，从而在器件断电时防止电流回流损坏器件。

引脚分配与 AHC123A 器件和 AHCT123A 器件的引脚分配相同，因此可以用 LV221A 替代不使用重触发功能的器件。

如需了解有关多谐振荡器的更多应用信息，可参阅应用报告《利用 SN74AHC123A 与 SN74AHCT123A 进行设计》(文献编号：SCLA014)。

6.2 功能方框图

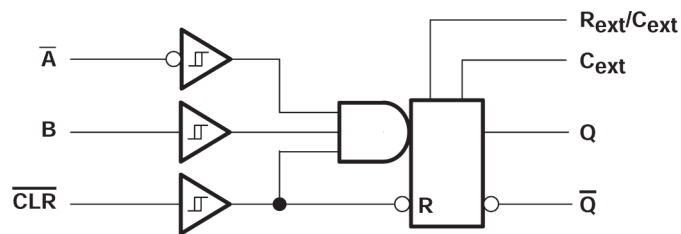


图 6-1. 每个多谐振荡器的逻辑图 (正逻辑)

6.3 器件功能模式

表 6-1. 功能表 (每个多谐振荡器)







输入			输出		功能
\overline{CLR}	\bar{A}	B	Q	\bar{Q}	
L	X	X	L	H	复位
H	H	X	L	H	抑制
H	X	L	L	H	抑制
H	L	\uparrow			输出已启用
H	\downarrow	H			输出已启用

表 6-1. 功能表 (每个多谐振荡器) (续)

输入			输出		功能
CLR	A	B	Q	Q	
↑ ⁽¹⁾	L	H			输出已启用

- (1) 仅当与非门电路形成的锁存器输出在 $\overline{\text{CLR}}$ 变为高电平以前已经达到逻辑 1 状态情况下, 这一条件才会成立。 $\overline{\text{CLR}}$ 处于非活动状态 (高电平) 时, 可通过将 $\overline{\text{A}}$ 调整为高电平或将 $\overline{\text{B}}$ 调整为低电平的方式, 调节锁存器。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

除“建议的运行条件”指明的条件以外，并不表示在该等条件或任何其他条件下，器件能够正常运行。

7.1.1 使用注意事项

为避免噪声导致故障，请在 V_{CC} 与 GND 之间连接一个高频电容，并且尽可能缩短外部元件与 C_{ext} 和 R_{ext}/C_{ext} 端子之间的接线。

7.1.2 断电注意事项

由于电容中存储了大量能量，因此如果 C_{ext} 数值过大，很可能导致 LV221A 断电出现问题。包含该器件的系统断电时，电容能够通过引脚 2 或引脚 14 处的保护二极管，从 V_{CC} 放电。通过输入保护二极管的电流小于必须限制在 30mA；因此， V_{CC} 电源的关断时间不得短于 $t = V_{CC} \times C_{ext}/30mA$ 。例如：如果 $V_{CC} = 5V$ ， $C_{ext} = 15pF$ ，那么 V_{CC} 电源的关断速度不得短于 $t = (5V) \times (15pF)/30mA = 2.5ns$ 。一般情况下，不会出现这一情况，因为电源经过大量滤波，无法以这种速率放电。如果 V_{CC} 以更快的速度下降至零，可能导致 LV221A 损坏。为避免这种可能性，请使用外部箝位二极管。

7.1.3 输出脉冲持续时间

输出脉冲持续时间 t_w 主要取决于外部电容 (C_T) 与定时电阻 (R_T) 的数值。定时元件连接情况如图 7-1 所示。

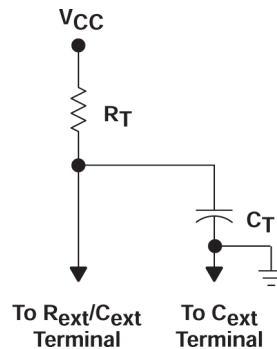


图 7-1. 定时元件连接

脉冲持续时间计算公式如下：

$$t_w + K \times R_T \times C_T \quad (1)$$

如果 $C_T \geq 1000pF$ ，则 $K = 1.0$

或

如果 $C_T < 1000pF$ ，则可以通过图 7-6 确定 K

其中：

t_w = 脉冲持续时间 (单位：ns)

R_T = 外部定时电阻 (单位：k Ω)

C_T = 外部电容 (单位：pF)

K = 倍乘因子

等式 1 与 图 7-3 或 图 7-3 可用于确定脉冲持续时间、外部电阻以及外部电容的数值。

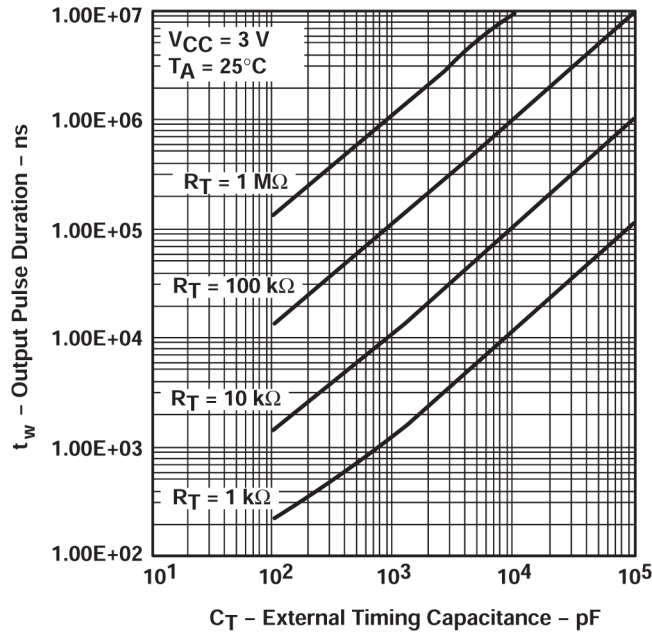


图 7-2. 输出脉冲持续时间与外部定时电容之间的关系

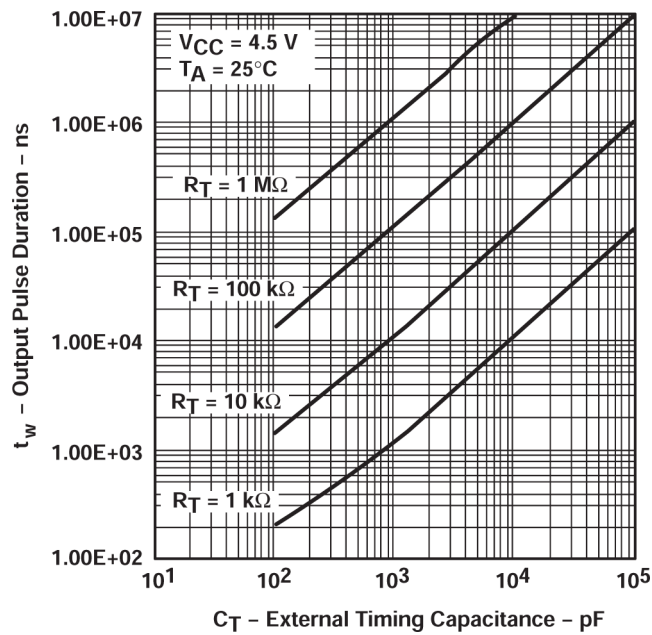


图 7-3. 输出脉冲持续时间与外部定时电容之间的关系

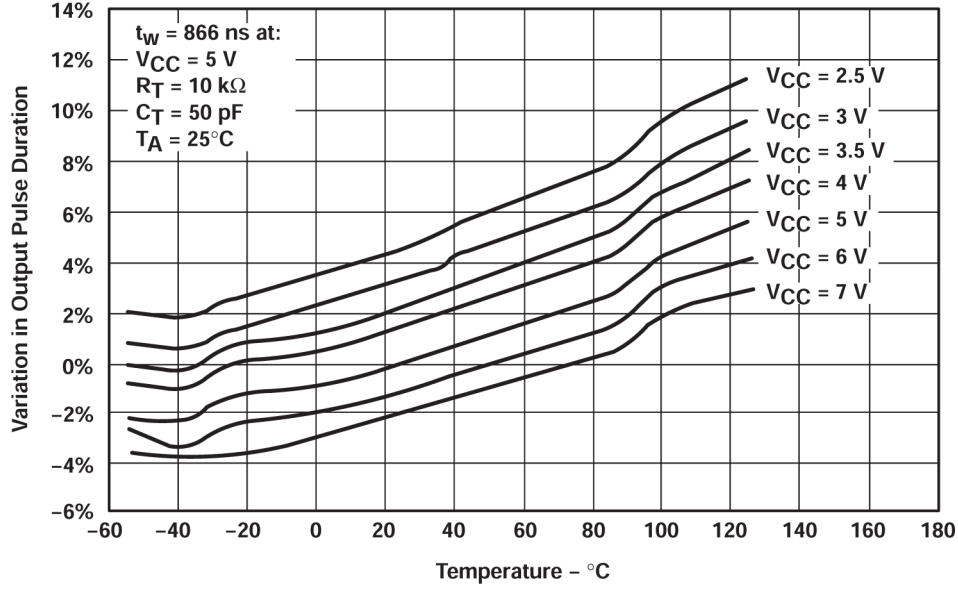


图 7-4. 输出脉冲持续时间与温度之间的关系

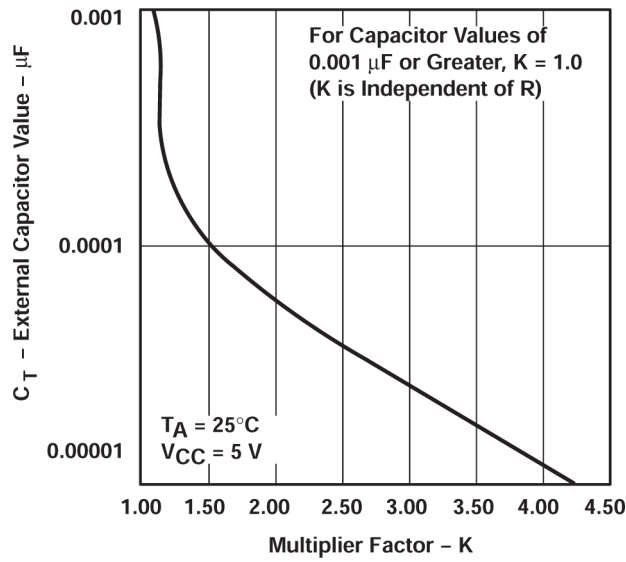


图 7-5. 外部电容与倍乘因子之间的关系

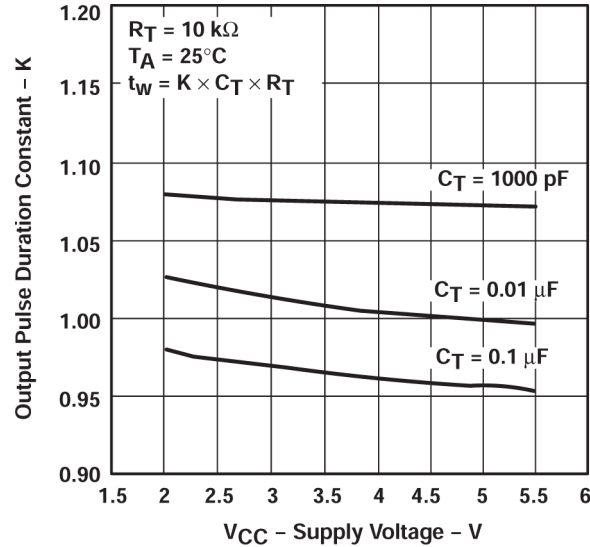


图 7-6. 输出脉冲持续时间常数与电源电压的关系

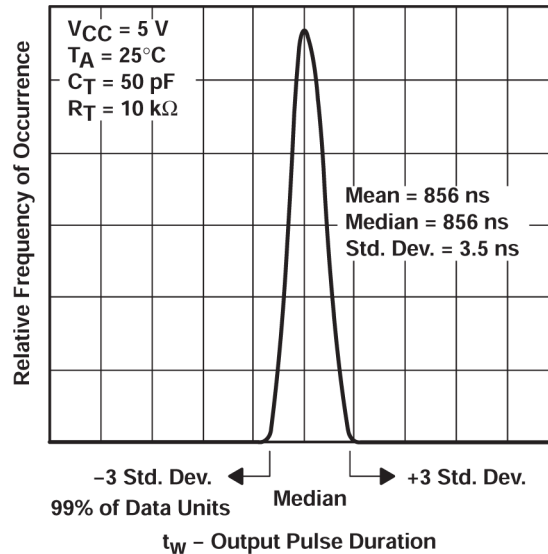


图 7-7. 单位分布与输出脉冲持续时间之间的关系

7.2 电源相关建议

电源可以是 *建议运行条件* 中最小和最大电源电压额定值之间的任何电压。每个 V_{CC} 端子均应具有一个良好的旁路电容器，以防止功率干扰。建议为该器件使用 0.1 μF 电容器。可以并联多个旁路电容器以抑制不同的噪声频率。0.1 μF 和 1 μF 电容器通常并联使用。为了获得最佳效果，旁路电容器必须尽可能靠近电源端子安装。

7.3 布局

7.3.1 布局指南

- 旁路电容器的放置
 - 靠近器件的正电源端子放置
 - 提供电气短接地返回路径
 - 使用宽布线以最大限度减小阻抗
 - 尽可能将器件、电容器和布线保持在电路板的同一面
- 信号布线几何形状

- 8mil 至 12mil 布线宽度
- 布线长度小于 12cm 可最大限度减轻传输线路影响
- 避免信号布线出现 90° 角
- 在信号布线下方使用不间断的接地平面
- 通过接地对信号布线周围的区域进行泛洪填充
- 对于长度超过 12cm 的布线
 - 使用阻抗受控的布线
 - 在输出端附近使用串联阻尼电阻进行源端接
 - 避免分支；对必须单独分支的信号进行缓冲

7.3.2 布局示例

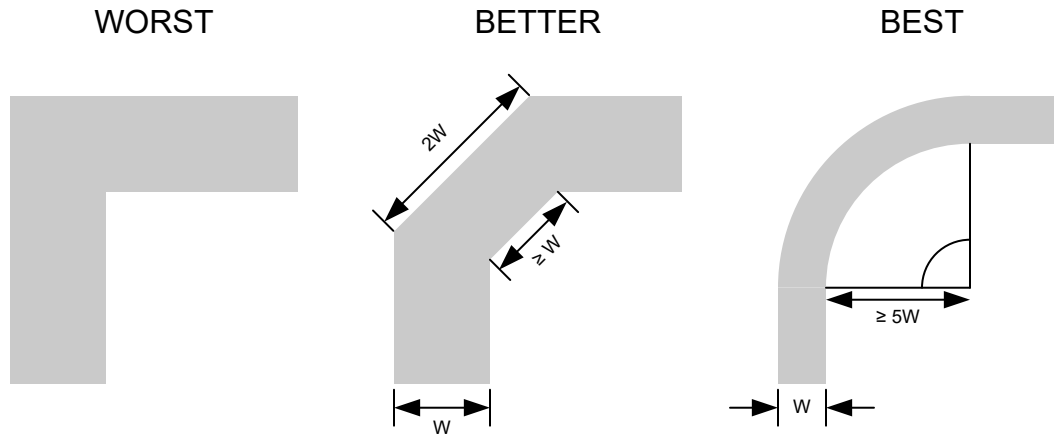


图 7-8. 可改善信号完整性的布线转角示例

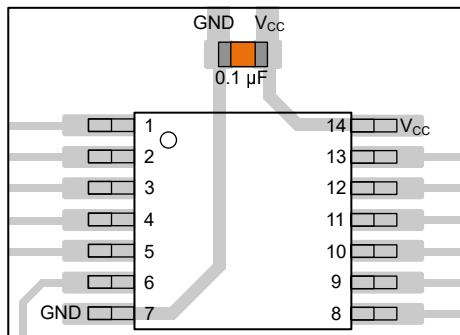


图 7-9. TSSOP 和类似封装的旁路电容器放置示例

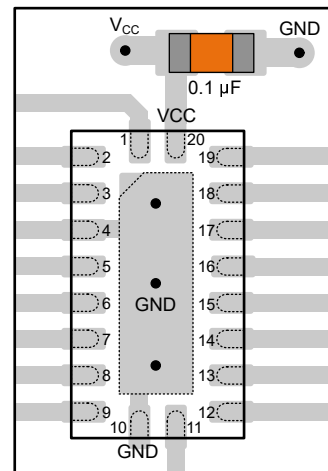


图 7-10. WQFN 和类似封装的旁路电容器放置示例

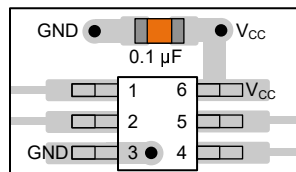


图 7-11. SOT、SC70 和类似封装的旁路电容器放置示例

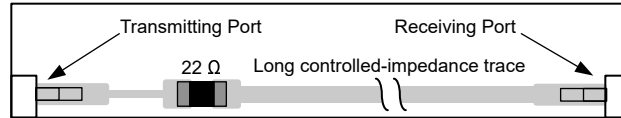


图 7-12. 可改善信号完整性的阻尼电阻放置示例

8 器件和文档支持

TI 提供大量的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

8.1 文档支持

8.1.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI), [CMOS 功耗与 \$C_{pd}\$ 计算应用报告](#)
- 德州仪器 (TI), [使用逻辑器件进行设计应用报告](#)
- 德州仪器 (TI), [标准线性和逻辑 \(SLL\) 封装和器件的热特性应用报告](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision G (April 2005) to Revision H (January 2025)	Page
• 添加了 封装信息表 、 引脚功能表 、 ESD 等级表 、 热性能信息表 、 器件功能模式 、“应用和实施”部分、 器件和文档支持 部分以及 机械 、 封装和可订购信息 部分.....	1
• 删除了数据表中对 SN54LV221A 产品预览与机器型号的引用.....	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN74LV221AD	OBSOLETE	SOIC	D	16		TBD	Call TI	Call TI	-40 to 85	LV221A	
SN74LV221ADGVR	ACTIVE	TVSOP	DGV	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LV221A	Samples
SN74LV221ADR	ACTIVE	SOIC	D	16	2500	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LV221A	Samples
SN74LV221ANSR	ACTIVE	SOP	NS	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	74LV221A	Samples
SN74LV221APW	OBSOLETE	TSSOP	PW	16		TBD	Call TI	Call TI	-40 to 85	LV221A	
SN74LV221APWR	ACTIVE	TSSOP	PW	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LV221A	Samples
SN74LV221APWT	OBSOLETE	TSSOP	PW	16		TBD	Call TI	Call TI	-40 to 85	LV221A	

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74LV221A :

- Automotive : [SN74LV221A-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74LV221ADGVR	TVSOP	DGV	16	2000	330.0	12.4	6.8	4.0	1.6	8.0	12.0	Q1
SN74LV221ADR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
SN74LV221ANSR	SOP	NS	16	2000	330.0	16.4	8.2	10.5	2.5	12.0	16.0	Q1
SN74LV221APWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74LV221ADGVR	TVSOP	DGV	16	2000	356.0	356.0	35.0
SN74LV221ADR	SOIC	D	16	2500	353.0	353.0	32.0
SN74LV221ANSR	SOP	NS	16	2000	356.0	356.0	35.0
SN74LV221APWR	TSSOP	PW	16	2000	356.0	356.0	35.0

D (R-PDSO-G16)

PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
 - E. Reference JEDEC MS-012 variation AC.



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220204/A 02/2017

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

DGV (R-PDSO-G**)

PLASTIC SMALL-OUTLINE

24 PINS SHOWN



- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15 per side.
 D. Falls within JEDEC: 24/48 Pins – MO-153
 14/16/20/56 Pins – MO-194



PACKAGE OUTLINE

NS0016A

SOP - 2.00 mm max height

SOP



4220735/A 12/2021

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.

EXAMPLE BOARD LAYOUT

NS0016A

SOP - 2.00 mm max height

SOP



SOLDER MASK DETAILS

4220735/A 12/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.

6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

NS0016A

SOP - 2.00 mm max height

SOP



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:7X

4220735/A 12/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司