

TCA9537 具有配置寄存器的远程 4 位 I²C 和 SMBus I/O 扩展器

1 特性

- I²C 至 GPIO 扩展器
- 工作电源电压范围为 1.65V 至 5.5V
- 可耐受 5V 电压的 I/O 端口
- 可通过 I²C 通用呼叫实现的软件复位
- 用于外部复位控制的 $\overline{\text{RESET}}$ 输入引脚
- 专用的 $\overline{\text{INT}}$ 输出
- 1MHz 快速+ 模式 I²C 总线
- 输入和输出配置寄存器
- 极性反转寄存器
- 内部上电复位
- 加电时所有通道均被配置为输入
- SCL 和 SDA 输入端装有噪声滤波器
- 具有最大高电流驱动能力的锁存输出，适用于直接驱动 LED
- ESD 保护性能超过 JESD 22 规范要求
 - 2000V 人体放电模型 (A114-A)
 - 1000V 带电器件模型 (C101)

2 应用

- 个人电子产品
 - 可穿戴设备
 - 手机
 - 游戏机
- 服务器
- 路由器

3 说明

TCA9537 是用于 I²C 总线的 4 位 I/O 扩展器，可在 1.65V 至 5.5V 的 V_{CC} 下运行。它可通过 I²C 接口为大多数微控制器系列产品提供通用远程 I/O 扩展。

系统控制器可以通过写入 I/O 配置寄存器位将 I/O 启用为输入或输出。针对每次输入或输出的数据保存在相应的输入或输出寄存器中。输入端口寄存器的极性可由极性反转寄存器转换。

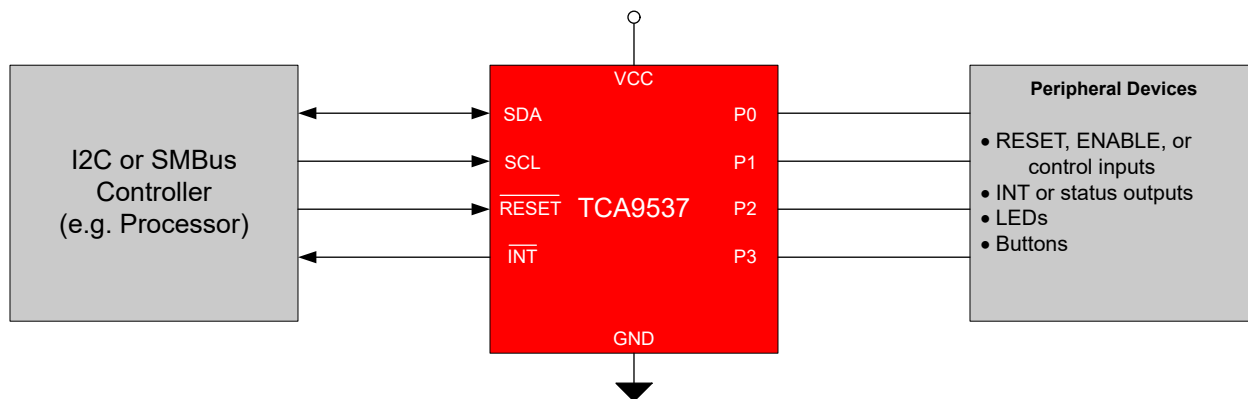
TCA9537 开漏中断输出 ($\overline{\text{INT}}$) 在任何输入与其对应的输入端口寄存器状态不同时被激活，用于向系统控制器指明输入状态已改变。

发生超时或其他不当操作时，系统处理器可通过使用 I²C 软复位命令 (该命令将寄存器置于其默认状态) 或使用 $\overline{\text{RESET}}$ 引脚将 TCA9537 复位。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
TCA9537	VSSOP (10)	3.00mm × 3.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



内容

1 特性	1	8.4 器件功能模式.....	16
2 应用	1	8.5 编程.....	17
3 说明	1	8.6 寄存器映射.....	20
4 修订历史记录	2	9 应用信息免责声明	22
5 引脚配置和功能	3	9.1 应用信息.....	22
6 规格	4	9.2 典型应用.....	22
6.1 绝对最大额定值.....	4	10 电源相关建议	24
6.2 ESD 等级.....	4	10.1 上电复位.....	24
6.3 建议运行条件.....	4	11 布局	26
6.4 热性能信息.....	5	11.1 布局指南.....	26
6.5 电气特性.....	5	11.2 布局示例.....	26
6.6 时序要求.....	6	12 器件和文档支持	27
6.7 I ² C 总线时序要求.....	6	12.1 文档支持.....	27
6.8 开关特性.....	8	12.2 接收文档更新通知.....	27
6.9 典型特性.....	9	12.3 支持资源.....	27
7 参数测量信息	11	12.4 商标.....	27
8 详细说明	15	12.5 Electrostatic Discharge Caution.....	27
8.1 概述.....	15	12.6 术语表.....	27
8.2 功能方框图.....	15	13 机械、封装和可订购信息	27
8.3 特性说明.....	16		

4 修订历史记录

日期	修订版本	说明
February 2022	*	初始发行版

5 引脚配置和功能

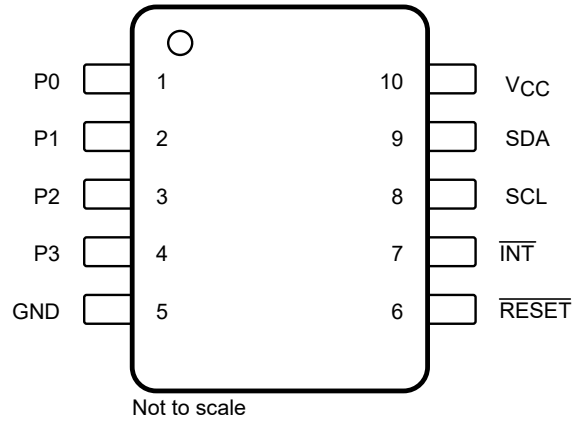


图 5-1. DGS 封装，10 引脚 VSSOP，顶视图

表 5-1. 引脚功能

引脚		I/O	说明
DGS	名称		
1	P0	I/O	P 端口输入-输出。推挽式设计结构。
2	P1	I/O	P 端口输入-输出。推挽式设计结构。
3	P2	I/O	P 端口输入-输出。推挽式设计结构。
4	P3	I/O	P 端口输入-输出。推挽式设计结构。
5	GND	—	接地
6	RESET	I	低电平有效复位输入。如果未使用，则通过上拉电阻器连接至 V _{CC}
7	INT	O	中断开漏输出，需要上拉电阻器。
8	SCL	I/O	串行时钟总线。通过上拉电阻器连接至 V _{CC}
9	SDA	I/O	串行数据总线。通过上拉电阻器连接至 V _{CC}
10	V _{CC}	—	电源电压

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
V _{CC}	电源电压	-0.5	6	V
V _I	输入电压 ⁽²⁾	-0.5	6	V
V _O	输出电压 ⁽²⁾	-0.5	6	V
I _{IK}	输入钳位电流	V _I < 0	-20	mA
I _{OK}	输出钳位电流	V _O < 0	-20	mA
I _{IOK}	输入-输出钳位电流	V _O < 0 或 V _O > V _{CC}	±20	mA
I _{OL}	持续输出低电平电流	V _O = 0 至 V _{CC}	50	mA
I _{OH}	持续输出高电平电流	V _O = 0 至 V _{CC}	-50	mA
I _{CC}	通过 GND 的持续电流		-250	mA
	通过 V _{CC} 的持续电流		160	mA
T _J	结温		150	°C
T _{stg}	存储温度	-65	150	°C

- (1) 超出绝对最大额定值的运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件、但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 如果遵守输入和输出电流额定值，则可能会超过输入负电压和输出电压额定值。

6.2 ESD 等级

		值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/ JEDEC JS-001 ⁽¹⁾	±4000
			引脚 P0 至 P3、VCC
			引脚 SDA、SCL
	充电器件模型 (CDM), 符合 ANSI/ESDA/ JEDEC 规范 JS-002 ⁽²⁾	±1000	V
			所有引脚

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V _{CC}	电源电压	1.65	5.5	V
V _I	输入电压	SCL、SDA、 $\overline{\text{INT}}$ 、RESET	0	5.5
		P0 至 P3 ⁽¹⁾	0	5.5
I _{OH}	高电平输出电流	P3 至 P0	-10	mA
I _{OL}	低电平输出电流 (V _{CC} > 1.8V)	P3 至 P0	25	mA
	低电平输出电流 (V _{CC} ≤ 1.8V)	P3 至 P0	15	mA
T _A	环境温度	-40	125	°C
T _J	结温		125	°C

- (1) 启用内部上拉电阻器时，高于 V_{CC} 的输入电压将导致电流从端口流向 V_{CC}。

6.4 热性能信息

热指标 ⁽¹⁾		TCA9537		
		DGS (VSSOP)		
		10 引脚		
		单位		
R _{θJA}	结至环境热阻	185.1		°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	80		°C/W
R _{θJB}	结至电路板热阻	106.3		°C/W
Ψ _{JT}	结至顶部特征参数	21.5		°C/W
Ψ _{JB}	结至电路板特征参数	104.7		°C/W

(1) 有关传统和新热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

6.5 电气特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	V _{CC}	最小值	典型值	最大值	单位	
V _{IK}	输入二极管钳位电压	I _I = -18mA	1.65V 至 5.5V	-1.2			V	
V _{PORR}	上电复位电压, V _{CC} 上升	V _I = V _{CC} 或 GND, I _O = 0			1.2	1.6	V	
V _{PORF}	上电复位电压, V _{CC} 下降	V _I = V _{CC} 或 GND, I _O = 0		0.75	1		V	
V _{IH}	高电平输入电压	SDA、SCL	1.65 至 5.5 V	0.7×V _{CC}			V	
V _{IH}	高电平输入电压	P 端口、RESET	1.65 至 5.5 V	0.7×V _{CC}			V	
V _{IL}	低电平输入电压	SDA、SCL	1.65 至 5.5 V			0.4 × V _{CC}	V	
V _{IL}	低电平输入电压	P 端口、RESET	1.65 至 5.5 V			0.3×V _{CC}	V	
V _{OH}	P 端口高电平输出电压 ⁽¹⁾	I _{OH} = -8 mA	1.65V	1.2		V		
			2.3V	1.8				
			3V	2.6				
			4.5V	4.1				
			4.75V	4.1				
		I _{OH} = -10 mA	1.65V	1				
			2.3V	1.7				
			3V	2.5				
			4.5V	4				
			4.75V	4				
I _{OL}	低电平输出电流	SDA	V _{OL} = 0.4V	1.65V 至 5.5V	20		mA	
		P0 至 P3	V _{OL} = 0.5V		8			
			V _{OL} = 0.7V		10			
I _{OL}	低电平输出电流	INT	V _{OL} = 0.4V	1.65V 至 5.5V	4		mA	
I _I	输入漏电流	P 端口	V _I = V _{CC}	1.65V 至 5.5V	0	±1	μA	
			V _I = 5.5V (T _A ≤ 105°C)	0V		0		±1
			V _I = 5.5V	0V		0		±2
			V _I = GND	1.65V 至 5.5V		0		±1
I _I	输入漏电流	SCL、SDA 输入漏电流	V _I = V _{CC} 或 GND	1.65V 至 5.5V		0	±1	μA

6.5 电气特性 (continued)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	V _{CC}	最小值	典型值	最大值	单位	
I _I	输入漏电流	RESET 输入漏电流	1.65V 至 5.5V		0	±1	μA	
		V _I = GND				0		±1
I _{CC}	静态电流	工作模式	V _I = V _{CC} , I/O = 输入, f _{SCL} = 400kHz, t _r = t _f = 300ns	5.5V	22	40	μA	
			3.6V	11	20			
			2.7V	8	10			
			1.95V	5	8			
I _{CC}	静态电流	工作模式	V _I = V _{CC} , I/O = 输入, f _{SCL} = 1MHz, t _r = t _f = 120ns	5.5V		100	μA	
			3.6V		40			
			2.7V		25			
			1.95V		15			
I _{CC}	静态电流	待机模式	V _I = V _{CC} , I _O = 0, I/O = 输入, f _{SCL} = 0kHz	5.5V	1.5	3.9	μA	
			3.6V	0.9	2.2			
			2.7V	0.6	1.8			
			1.95V	0.6	1.5			
C _I	输入引脚电容	SCL	V _I = V _{CC} 或 GND	1.65V 至 5.5V		4	5	pF
C _{IO}	输入-输出引脚电容	SDA	V _{IO} = V _{CC} 或 GND	1.65V 至 5.5V		7	10	pF
		P 端口	V _{IO} = V _{CC} 或 GND	1.65V 至 5.5V		7	10	

(1) 每个 I/O 必须在外部限制为最大 25mA

6.6 时序要求

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	最大值	单位
器件				
t _{READY}	加电至启动条件时间	10		μs
RESET				
t _w	复位脉冲持续时间	30		ns
t _{REC}	复位恢复时间	0		ns
t _{RESET}	复位时间	400		ns

6.7 I²C 总线时序要求

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	最大值	单位
I²C 总线 - 标准模式				
f _{SCL}	I ² C 时钟频率	0	100	kHz
t _{SCH}	I ² C 时钟高电平时间	4		μs
t _{SCL}	I ² C 时钟低电平时间	4.7		μs
t _{SP}	I ² C 尖峰时间		50	ns
t _{SDS}	I ² C 串行数据设置时间	250		ns
t _{SDH}	I ² C 串行数据保持时间	0		ns
t _{ICR}	I ² C 输入上升时间		1000	ns

6.7 I²C 总线时序要求 (continued)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	最大值	单位
t _{icf}	I ² C 输入下降时间		300	ns
t _{ocf}	I ² C 输出下降时间	10pF 至 400pF 总线	300	ns
t _{buf}	停止和启动之间的 I ² C 总线空闲时间		4.7	µs
t _{sts}	I ² C 启动或重复启动条件设置		4.7	µs
t _{sth}	I ² C 启动或重复启动条件保持		4	µs
t _{sps}	I ² C 停止条件设置		4	µs
t _{vd(data)}	有效数据时间	SCL 低电平到 SDA 输出有效	3.45	µs
t _{vd(ack)}	ACK 条件的有效数据时间	从 SCL 低电平到 SDA (输出) 低电平的 ACK 信号	3.45	µs
C _b	I ² C 总线容性负载		400	pF
I²C 总线 - 快速模式				
f _{scl}	I ² C 时钟频率		0 400	kHz
t _{sch}	I ² C 时钟高电平时间		0.6	µs
t _{scl}	I ² C 时钟低电平时间		1.3	µs
t _{sp}	I ² C 尖峰时间		50	ns
t _{sds}	I ² C 串行数据设置时间		100	ns
t _{sdh}	I ² C 串行数据保持时间		0	ns
t _{icr}	I ² C 输入上升时间		20 300	ns
t _{icf}	I ² C 输入下降时间		20 × (V _{CC} /5.5V)	300 ns
t _{ocf}	I ² C 输出下降时间	10pF 至 400pF 总线	20 × (V _{CC} /5.5V)	300 ns
t _{buf}	停止和启动之间的 I ² C 总线空闲时间		1.3	µs
t _{sts}	I ² C 启动或重复启动条件设置		0.6	µs
t _{sth}	I ² C 启动或重复启动条件保持		0.6	µs
t _{sps}	I ² C 停止条件设置		0.6	µs
t _{vd(data)}	有效数据时间	SCL 低电平到 SDA 输出有效	0.9	µs
t _{vd(ack)}	ACK 条件的有效数据时间	从 SCL 低电平到 SDA (输出) 低电平的 ACK 信号	0.9	µs
C _b	I ² C 总线容性负载		400	pF
I²C 总线 - 快速模式 +				
f _{scl}	I ² C 时钟频率		0 1000	kHz
t _{sch}	I ² C 时钟高电平时间		0.26	µs
t _{scl}	I ² C 时钟低电平时间		0.5	µs
t _{sp}	I ² C 尖峰时间		50	ns
t _{sds}	I ² C 串行数据设置时间		50	ns
t _{sdh}	I ² C 串行数据保持时间		0	ns
t _{icr}	I ² C 输入上升时间		120	ns
t _{icf}	I ² C 输入下降时间		20 × (V _{CC} /5.5V)	120 ns

6.7 I²C 总线时序要求 (continued)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	最大值	单位
t _{ocf}	I ² C 输出下降时间	10pF 至 550pF 总线	20 × (V _{CC} /5.5V)	120	ns
t _{buf}	停止和启动之间的 I ² C 总线空闲时间		0.5		μs
t _{sts}	I ² C 启动或重复启动条件设置		0.26		μs
t _{sth}	I ² C 启动或重复启动条件保持		0.26		μs
t _{sps}	I ² C 停止条件设置		0.26		μs
t _{vd(data)}	有效数据时间	SCL 低电平到 SDA 输出有效		0.45	μs
t _{vd(ack)}	ACK 条件的有效数据时间	从 SCL 低电平到 SDA (输出) 低电平的 ACK 信号		0.45	μs
C _b	I ² C 总线容性负载			550	pF

6.8 开关特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		从 (输入)	至 (输出)	最小值	典型值	最大值	单位
t _{iv}	中断有效时间	P 端口	INT			4	μs
t _{ir}	中断复位延迟时间	SCL	INT			4	μs
t _{pv}	输出数据有效; 当 V _{CC} ≥ 2.3V 时	SCL	P 端口			200	ns
	输出数据有效; 当 V _{CC} < 2.3V 时					400	ns
t _{ps}	输入数据设置时间	P 端口	SCL	100			ns
t _{ph}	输入数据保持时间	P 端口	SCL	300			ns

6.9 典型特性

$T_A = 25^\circ\text{C}$ (除非另有说明)

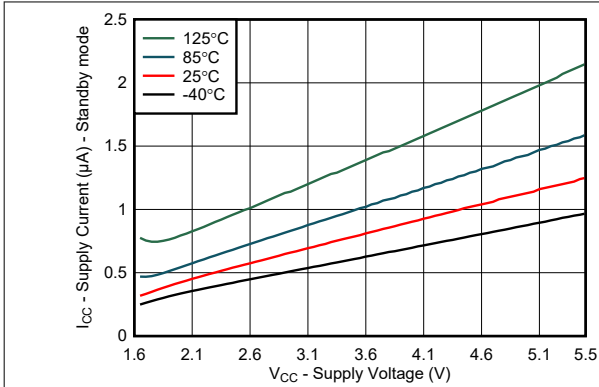


图 6-1. 不同温度 (T_A) 下电源电流 (待机) 与电源电压间的关系

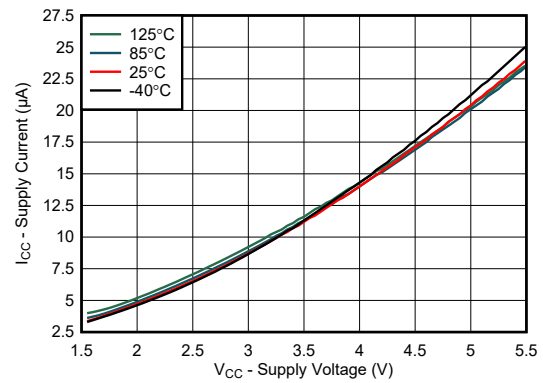


图 6-2. 不同温度 (T_A) 下电源电流与电源电压间的关系

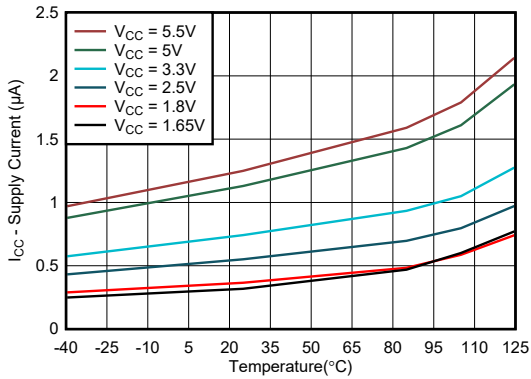


图 6-3. 不同电源电压 (V_{CC}) 下待机电源电流与温度间的关系

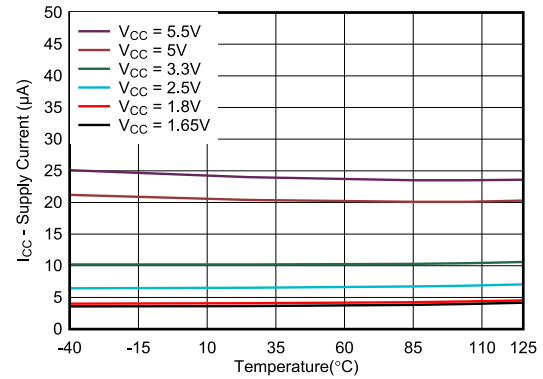


图 6-4. 不同电源电压 (V_{CC}) 下电源电流与温度间的关系

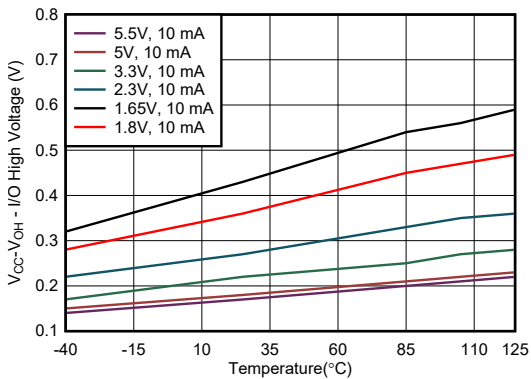


图 6-5. 不同 V_{CC} 下 $V_{CC} - V_{OH}$ 电压与温度间的关系

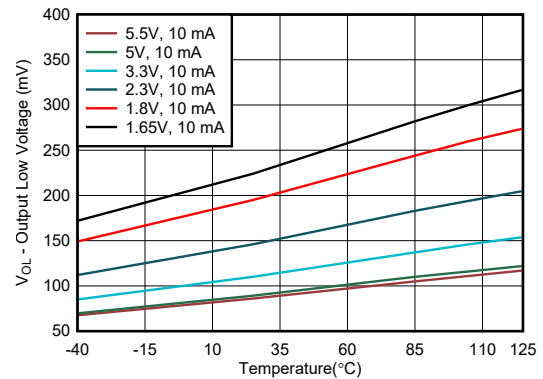


图 6-6. 不同 V_{CC} 下 V_{OL} 与温度间的关系

6.9 典型特性 (continued)

$T_A = 25^\circ\text{C}$ (除非另有说明)

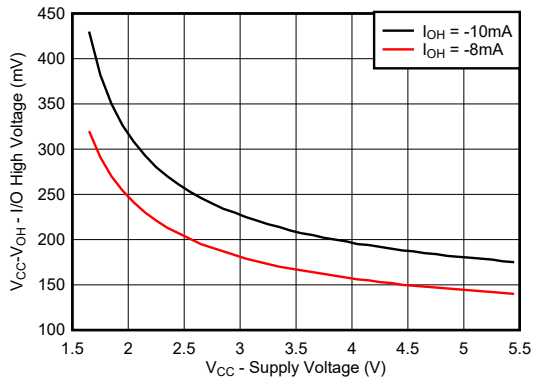


图 6-7. 温度为 25°C 时, 不同 V_{CC} 下的 $V_{CC} - V_{OH}$ 电压

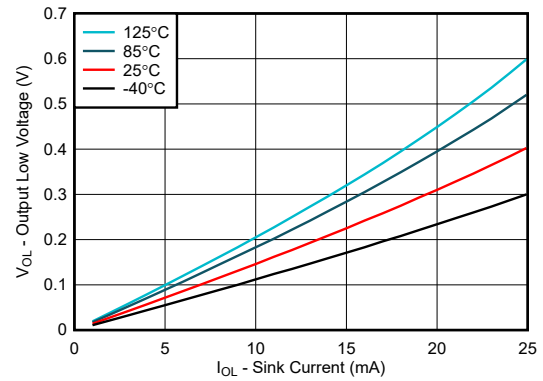


图 6-8. $V_{CC} = 2.3\text{V}$ 时, 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

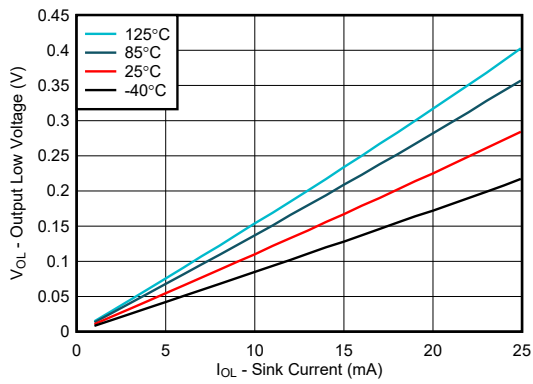


图 6-9. $V_{CC} = 3.3\text{V}$ 时, 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

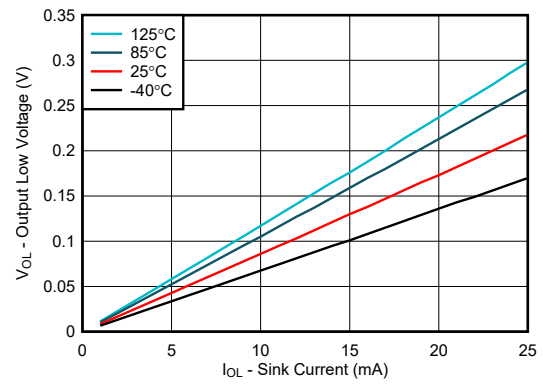


图 6-10. $V_{CC} = 5.5\text{V}$ 时, 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

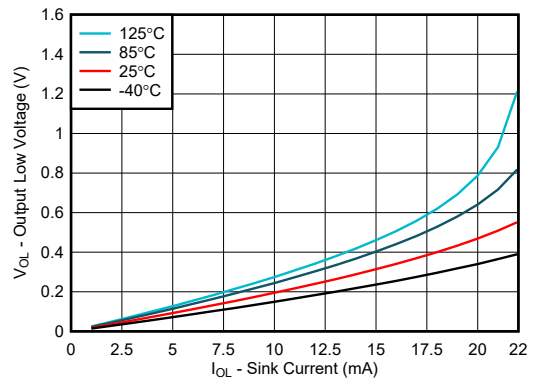


图 6-11. $V_{CC} = 1.8\text{V}$ 时, 不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

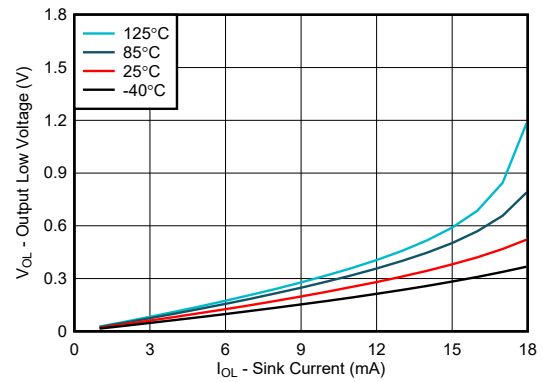
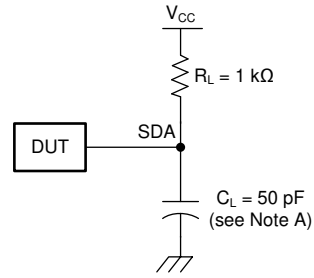
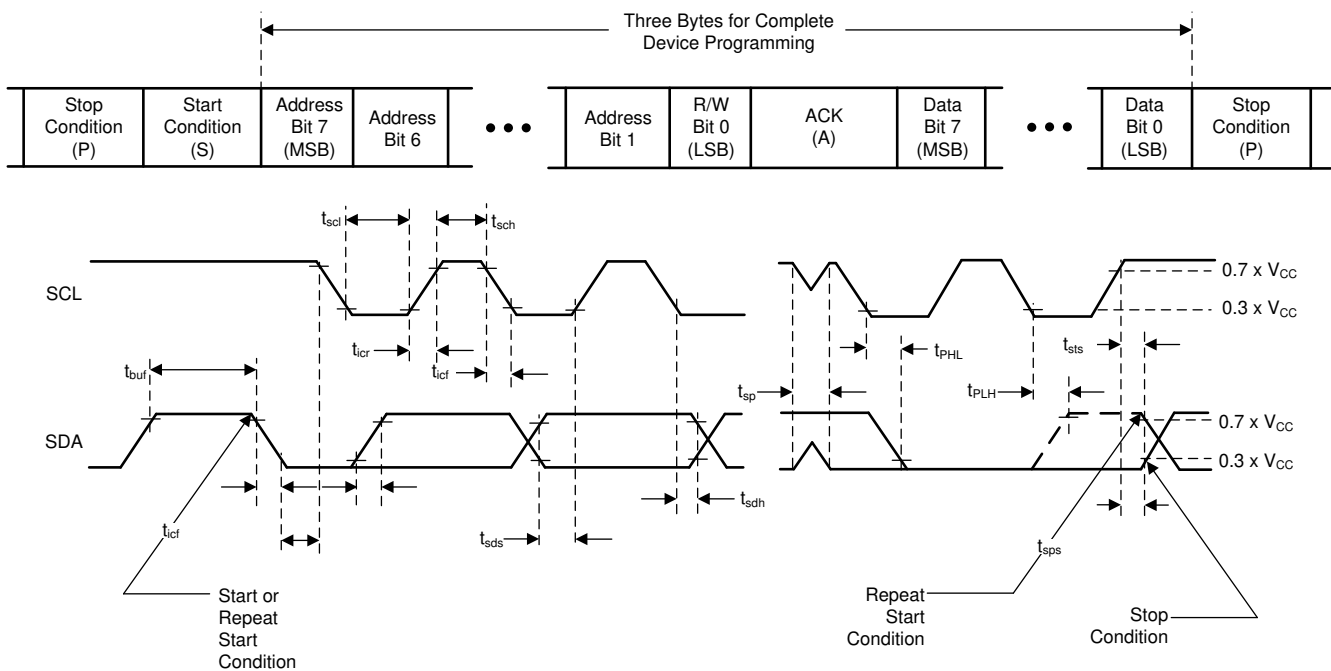


图 6-12. $V_{CC} = 1.65\text{V}$ 时, 不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

7 参数测量信息



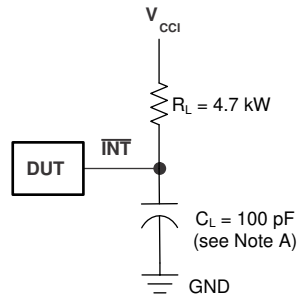
SDA LOAD CONFIGURATION



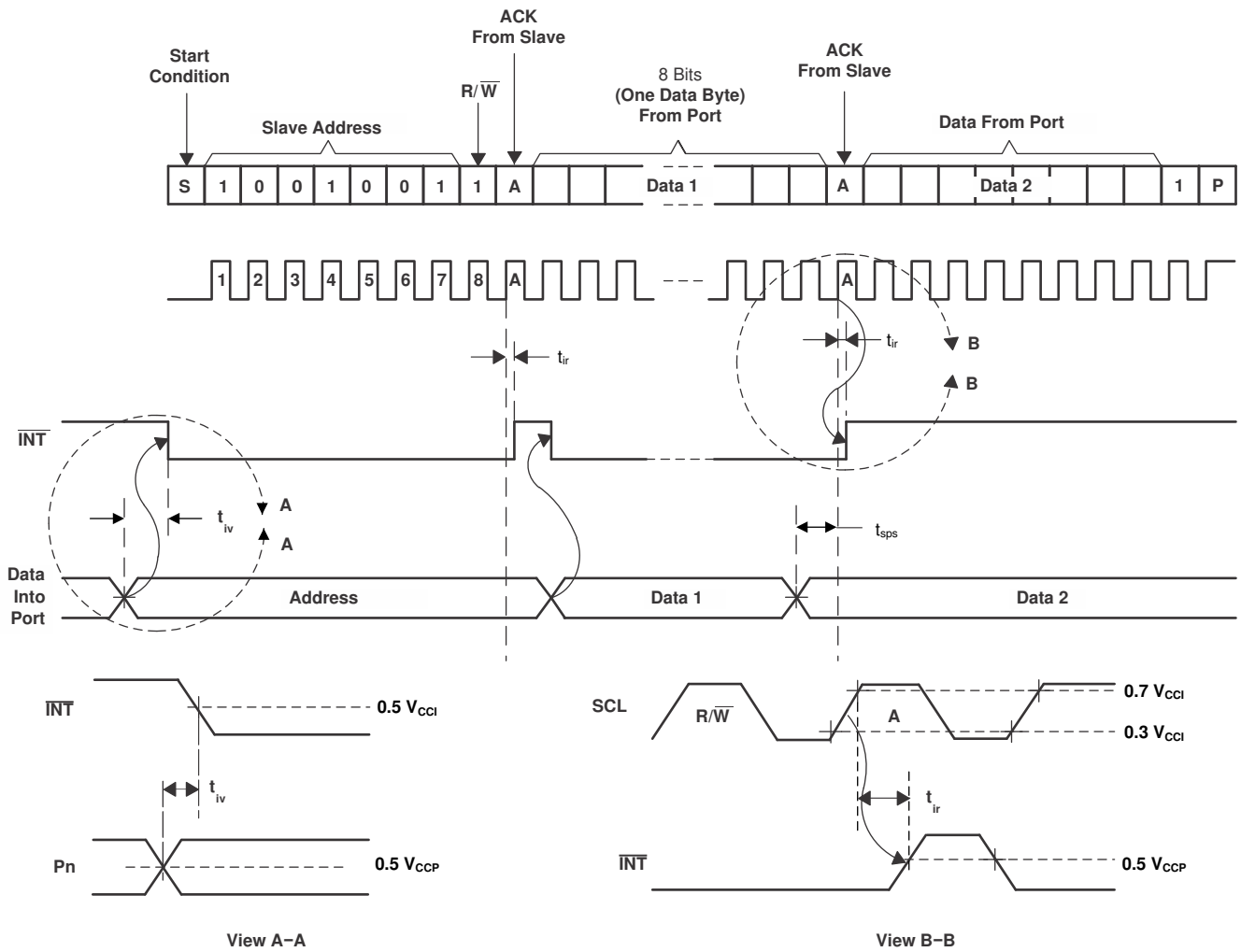
VOLTAGE WAVEFORMS

- A. C_L 包括探头和夹具电容。
- B. 所有输入均由具有以下特性的发生器供电： $PRR \leq 10\text{ MHz}$ ， $Z_0 = 50\Omega$ ， $t_r/t_f \leq 30\text{ ns}$ 。
- C. 并非所有参数和波形都适用于所有器件。

图 7-1. I²C 接口负载电路和电压波形

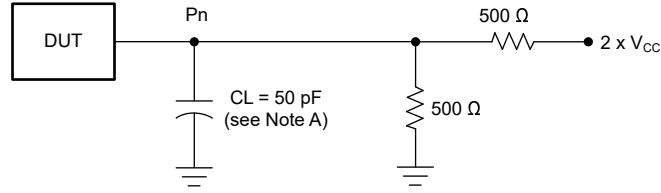


INTERRUPT LOAD CONFIGURATION

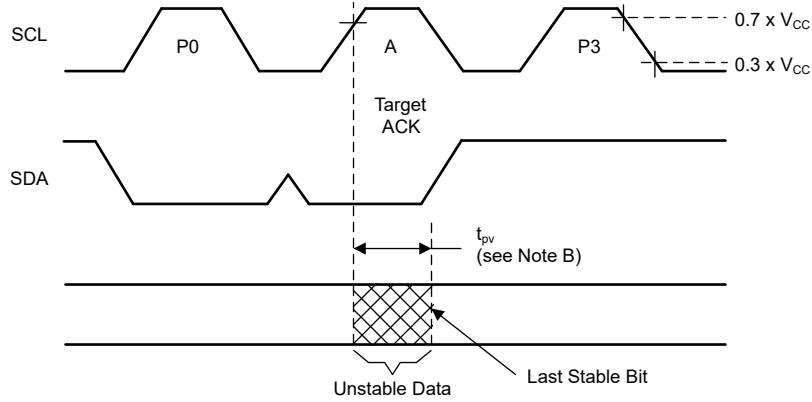


- A. C_L 包括探头和夹具电容。
- B. 所有输入均由具有以下特性的发生器供电： $PRR \leq 10\text{MHz}$ ， $Z_0 = 50\Omega$ ， $t_r/t_f \leq 30\text{ns}$ 。
- C. 并非所有参数和波形都适用于所有器件。

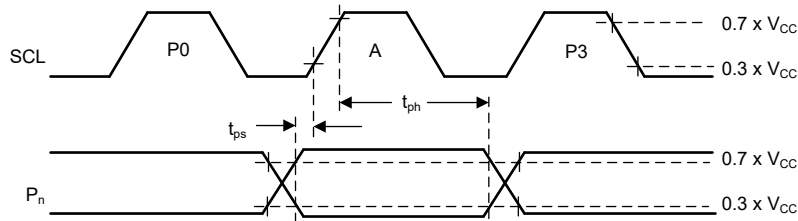
图 7-2. 中断负载电路和电压波形



P-PORT LOAD CONFIGURATION



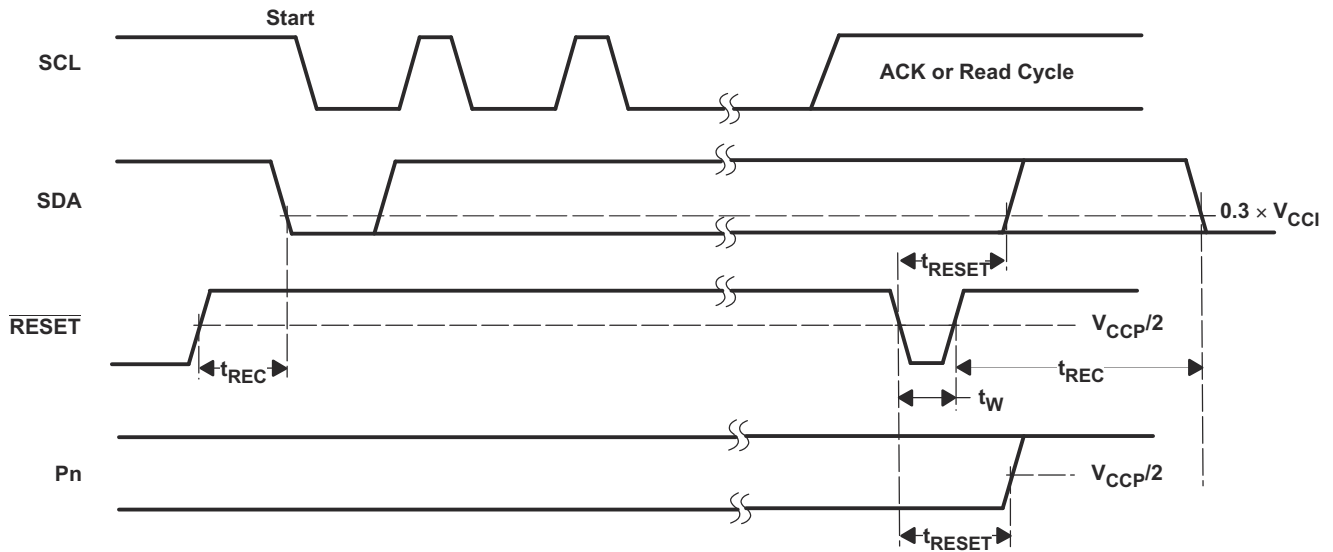
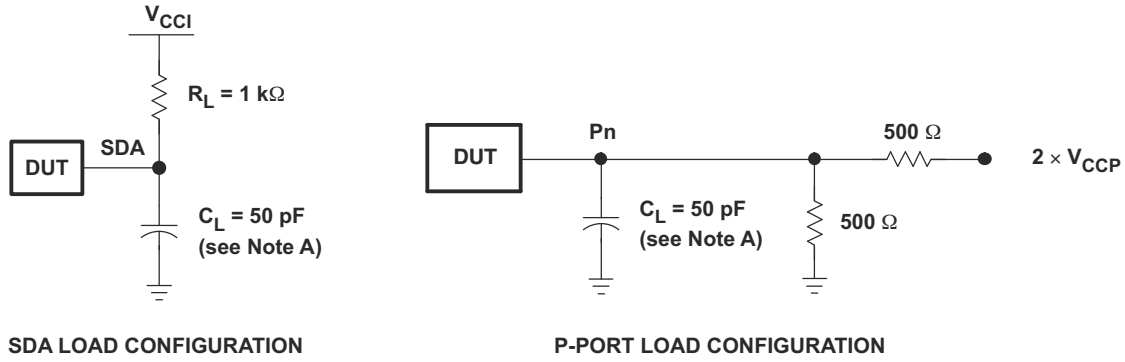
WRITE MODE (R/W = 0)



READ MODE (R/W = 1)

- A. C_L 包括探头和夹具电容。
- B. t_{pv} 的测量范围为 $0.7 \times V_{CC}$ 上的 V_{CC} 到 50% 的 I/O (P_n) 输出。
- C. 所有输入均由具有以下特性的发生器供电： $PRR \leq 10\text{MHz}$ ， $Z_O = 50\Omega$ ， $t_r/t_f \leq 30\text{ns}$ 。
- D. 每次测量这些输出中的一个，每次测量转换一次。
- E. 并非所有参数和波形都适用于所有器件。

图 7-3. P 端口负载电路和电压波形



- A. C_L 包括探头和夹具电容。
- B. 所有输入均由具有以下特性的发生器供电：PRR $\leq 10\text{MHz}$ ， $Z_0 = 50\ \Omega$ ， $t_r/t_f \leq 30\text{ns}$ 。
- C. 每次测量这些输出中的一个，每次测量转换一次。
- D. I/O 配置为输入。
- E. 并非所有参数和波形都适用于所有器件。

图 7-4. 复位负载电路和电压波形

8 详细说明

8.1 概述

TCA9537 器件是用于 I²C 总线的 4 位 I/O 扩展器，可在 1.65V 至 5.5V 的 V_{CC} 下运行。它可通过 I²C 接口为大多数微控制器系列产品提供通用远程 I/O 扩展。

TCA9537 由一个配置（输入或输出选择）、输入端口、输出端口、极性反转（高电平有效或低电平有效运行）等寄存器组成。加电时，I/O 被配置为输入。系统控制器可以通过写入 I/O 配置寄存器位将 I/O 启用为输入或输出。每个输入或输出的数据均保存在相应的输入或输出寄存器中。输入端口寄存器的极性可由极性反转寄存器转换。所有寄存器都可通过系统控制器读取。

TCA9537 开漏中断输出（ $\overline{\text{INT}}$ ）在任何输入与其对应的输入端口寄存器状态不同时被激活，用于向系统控制器指明输入状态已改变。

发生超时或其他不当操作时，系统处理器可通过使用 I²C 软复位命令（该命令将寄存器置于其默认状态）或使用 $\overline{\text{RESET}}$ 引脚将 TCA9537 复位。

该器件的输出（已锁存）具有高电流驱动能力，用于直接驱动 LED。

8.2 功能方框图

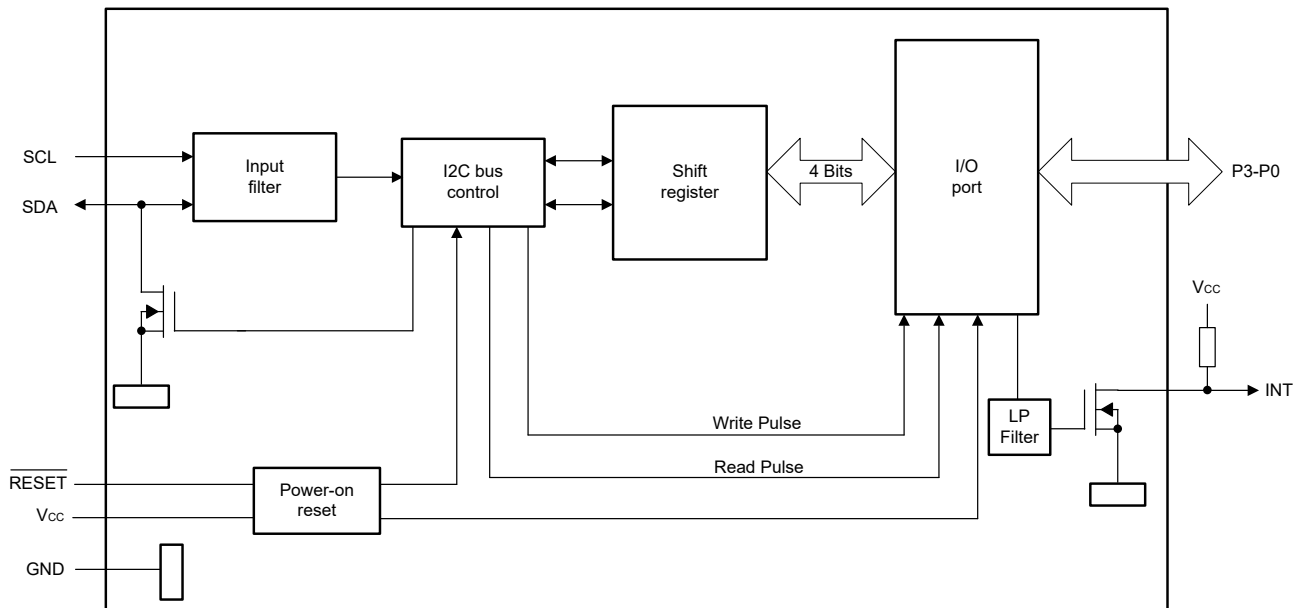


图 8-1. 逻辑图

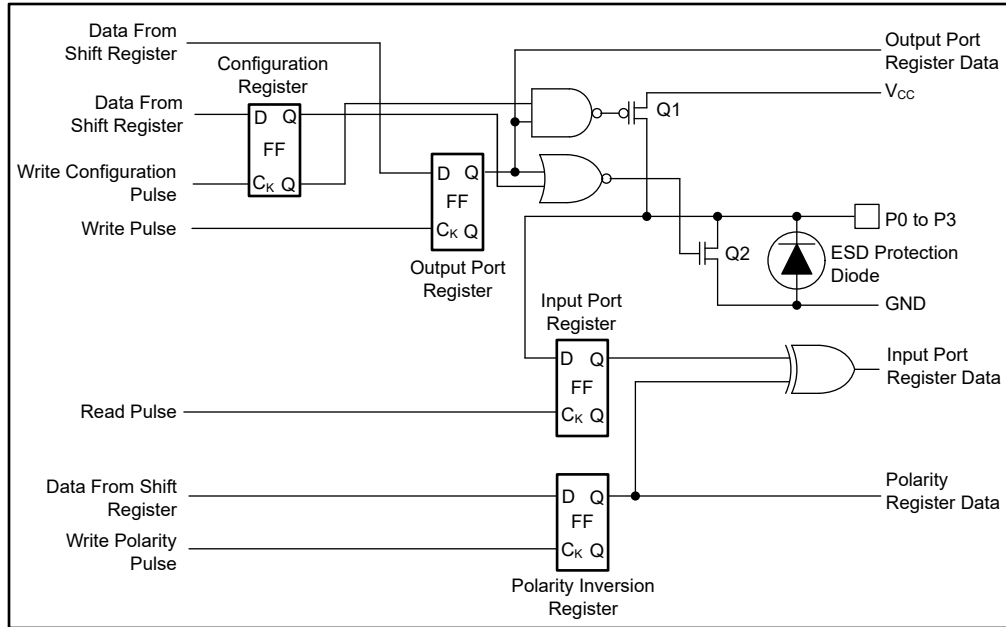


图 8-2. P0 至 P3 的简化原理图

8.3 特性说明

8.3.1 I/O 端口

当 I/O 配置为输入时，FET Q1 和 Q2 处于关闭状态输入电压可升高到高于 V_{CC}，最大值为 5.5V。

如果 I/O 配置为输出，则将启用 Q1 或 Q2，具体取决于输出端口寄存器的状态。在这种情况下，I/O 引脚和 V_{CC} 或 GND 之间存在低阻抗路径。要确保正常运行，施加到此 I/O 引脚的外部电压不应超过推荐电压值。

8.3.2 中断 ($\overline{\text{INT}}$) 输出

TCA9537 具有一个专用的 $\overline{\text{INT}}$ 输出。

在输入模式中，端口输入的任何上升沿或下降沿都会生成中断。经过时间 t_{iv} 后，信号 $\overline{\text{INT}}$ 将有效。当端口上的数据更改为原始设置或从生成中断的端口读取数据时，即可实现中断电路的复位。复位发生在读取模式下 SCL 信号上升沿之后的确认 (ACK) 位处。请注意， $\overline{\text{INT}}$ 在更改的数据字节发送之前在 ACK 处复位。由于在 ACK 时钟脉冲期间发生的中断进行了复位，因此在该脉冲期间发生的中断可能会丢失 (或非常短)。复位后，I/O 的每次更改都会被检测到并作为 $\overline{\text{INT}}$ 发送。

对另一个器件进行读取或写入不会影响中断电路，并且配置为输出的引脚不会导致中断。将 I/O 从输出更改为输入时，如果引脚的状态与输入端口寄存器的内容不匹配，可能会导致伪中断。

$\overline{\text{INT}}$ 具有开漏结构，需要将一个适当阻值 (通常约为 10k Ω) 的上拉电阻器连接到 V_{CC}。

8.3.3 RESET 输入

可使 $\overline{\text{RESET}}$ 输入有效以复位系统，同时将 V_{CC} 保持在其工作电平。将 $\overline{\text{RESET}}$ 引脚保持在低电平至少 t_w ，可实现复位。当 $\overline{\text{RESET}}$ 为低电平 (0) 时，TCA9537 寄存器和 I²C/SMBus 状态机均更改为其默认状态。当 $\overline{\text{RESET}}$ 为高电平 (1) 时，可从外部或通过控制器更改 P 端口的 I/O 电平。如果未使用有效连接，该输入需要将一个上拉电阻器连接到 V_{CC}。

8.4 器件功能模式

8.4.1 上电复位

给 V_{CC} 加电 (从 0V 开始) 时，内部上电复位会将器件保持在复位条件，直到 V_{CC} 达到 V_{POR}。届时，复位条件会被释放，并且 TCA9537 寄存器和 I²C/SMBus 状态机初始化为默认状态。请参阅节 10.1 了解更多详细信息。

8.4.2 加电

给 V_{CC} 加电到高于 V_{PORR} 的程度且发生 POR 时，器件处于正常运行模式。在这种状态下，器件已准备好接受任何传入的 I²C 请求，并且会监控输出端口上的变化情况。

8.5 编程

8.5.1 I²C 接口

TCA9537 具有一个标准双向 I²C 接口，该接口由控制器器件控制，以便配置或读取该器件的状态。I²C 总线上的每个目标器件都有一个特定的器件地址，以便区别于同一 I²C 总线上的其他目标器件。许多目标器件在启动时需要进行配置来设置器件行为。这通常在控制器访问具有唯一寄存器地址的目标器件的内部寄存器映射时完成。一个器件可以有一个或多个用于存储、写入或读取数据的寄存器。有关更多信息，请参阅 [了解 I²C 总线应用报告 SLVA704](#)。

物理 I²C 接口由串行时钟 (SCL) 和串行数据 (SDA) 线组成。SDA 和 SCL 线都必须通过上拉电阻器连接至 V_{CC} 。上拉电阻器的阻值由 I²C 线上的电容值决定。有关更多详细信息，请参阅 [I²C 上拉电阻器计算应用报告 SLVA689](#)。只有当总线处于空闲状态时，才能启动数据传输。如果在停止条件后，SDA 和 SCL 线都为高电平，则认为总线处于空闲状态。请参阅 [接口定义](#)。

图 8-3 和图 8-4 显示了控制器访问目标器件的一般过程：

- 如果控制器想要向目标器件发送数据：
 - 控制器/发送器发送一个启动条件并对目标接收器进行寻址。
 - 控制器/发送器向目标接收器发送数据。
 - 控制器/发送器以停止条件终止传输。
- 如果控制器想要接收或读取目标器件的数据：
 - 控制器/接收器发送一个启动条件并对目标发送器进行寻址。
 - 控制器/接收器发送所请求的寄存器以支持读取目标发送器。
 - 控制器/接收器接收目标发送器的数据。
 - 控制器/接收器以停止条件终止传输。

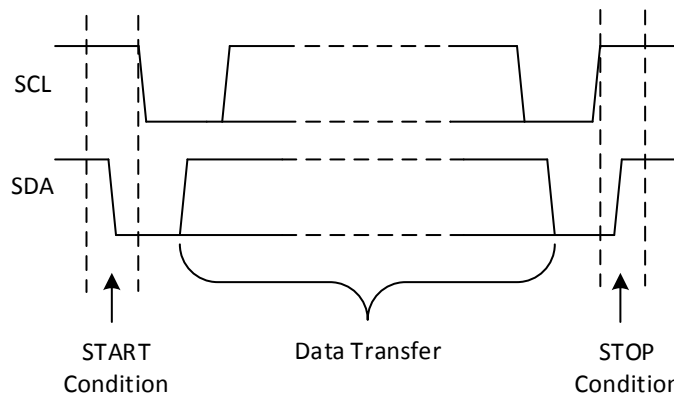


图 8-3. 启动和停止条件的定义

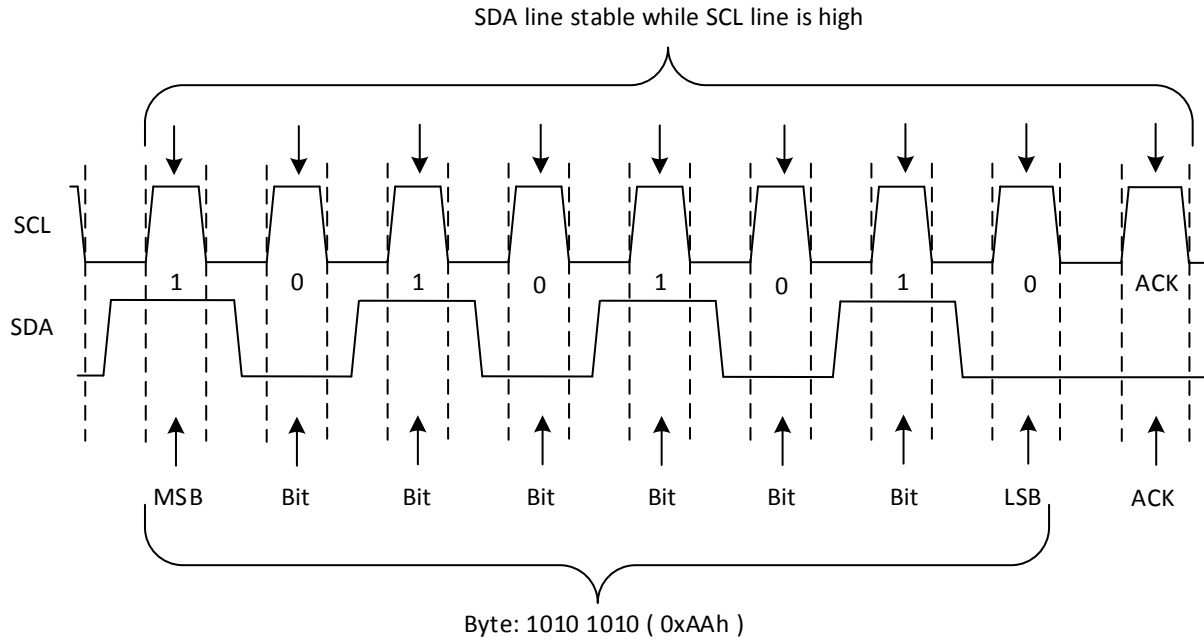


图 8-4. 位传输

8.5.1.1 写入

要在 I²C 总线上进行写入，控制器在总线上发送一个启动条件，带有目标器件地址以及设置为 0 的最后一位 (R/W 位)，这表示一次写入。目标器件发送确认位后，控制器随后发送要执行写入操作寄存器的寄存器地址。目标器件再次进行确认，告知控制器它已准备就绪。此后，控制器开始向目标器件发送寄存器数据，直到控制器发送完所有必要的的数据 (有时仅为一个字节)，控制器以停止条件终止传输。

请参阅 [控制寄存器和命令字节](#) 部分，查看 TCA9537 内部寄存器列表以及每个寄存器的说明。

图 8-5 显示了向目标寄存器写入单个字节的示例。

- Controller controls SDA line
- Target controls SDA line

Write to one register in a device

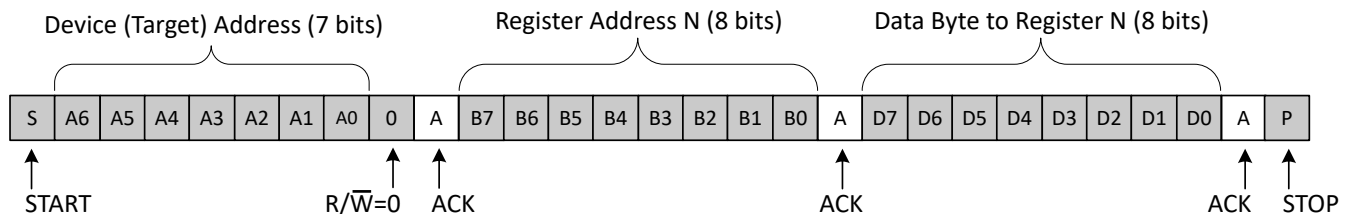


图 8-5. 向寄存器写入

图 8-6 显示了对输出端口寄存器进行写入的过程。

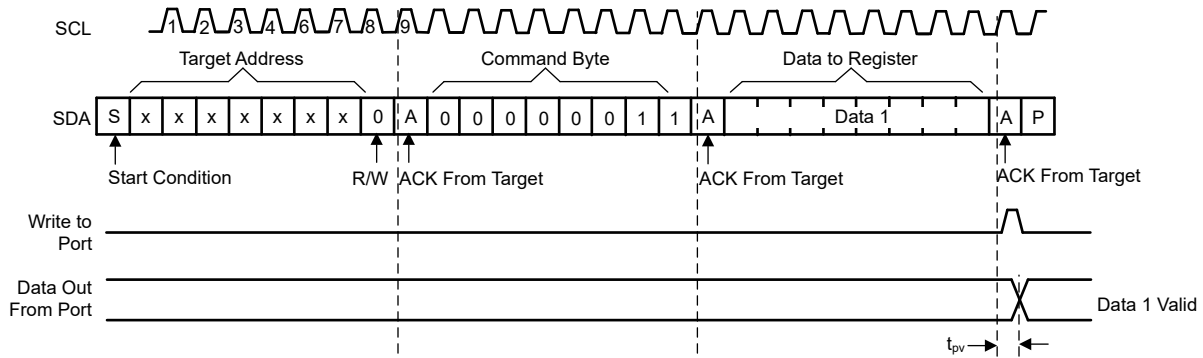


图 8-6. 对输出口寄存器进行写入

8.5.1.2 读取

总线控制器必须首先发送 TCA9537 地址，并将 LSB 设置为逻辑 0（请参阅表 8-1 查看器件地址）。命令字节在地址之后发送，决定了要访问哪个寄存器。重新启动后，再次发送器件地址，但这次将 LSB 设置为逻辑 1。然后由 TCA9537 发送命令字节所定义的寄存器中的数据（请参阅图 8-8）。命令字节不会自动递增。如果读取了多个字节，则将连续读取指定命令字节/寄存器中的数据。

图 8-7 显示了从目标寄存器读取单个字节的示例。

Controller controls SDA line

Target controls SDA line

Read from one register in a device

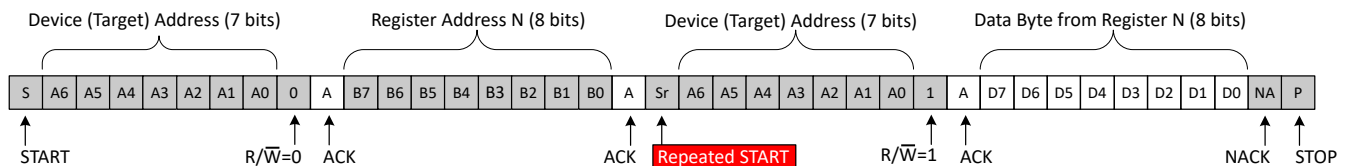
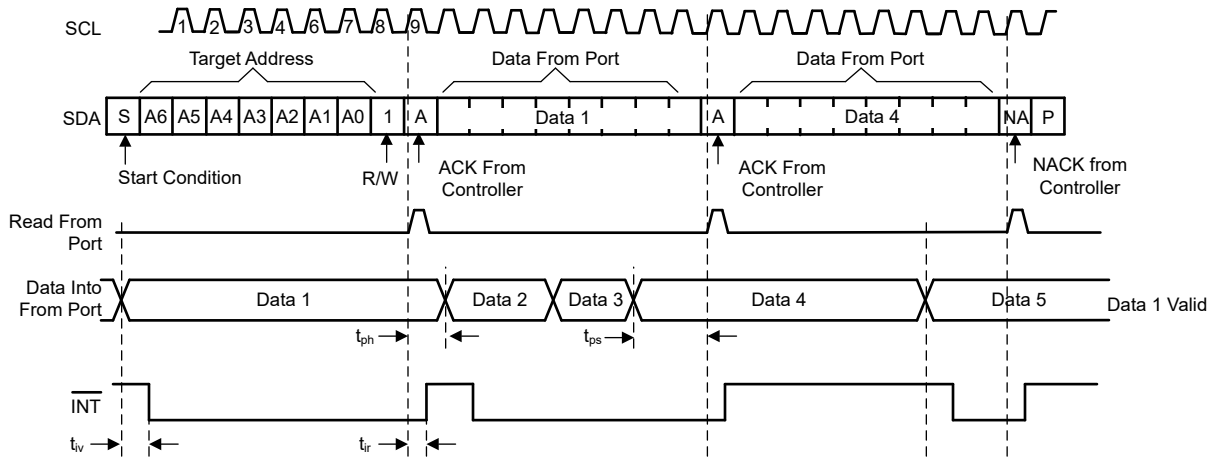


图 8-7. 从寄存器读取

重新启动后，由命令字节定义的寄存器的值与发生重启时所访问的寄存器相匹配。数据在 ACK 时钟脉冲的上升沿输入到寄存器中。读取第一个字节后，可能会读取其他字节，但会读取命令字节指定的同一寄存器中的数据。

数据在 ACK 时钟脉冲的上升沿输入到寄存器中。一次读取传输中接收的数据字节数量没有限制，但接收最后一个字节后，总线控制器不得确认数据。



- 可以通过停止条件随时停止数据传输。发生这种情况时，出现在最新确认阶段的数据有效（输出模式）。本文假设之前的命令字节已设置为 00（读取输入端口寄存器）。
- 这张图不考虑命令字节传输、重新启动，以及初始目标地址广播和来自 P 端口的实际数据传输之间的目标地址广播（请参阅图 8-7 了解相关信息）。

图 8-8. 读取输入端口寄存器

8.5.2 软件复位广播

软件复位广播是 I²C 总线上的控制器发出的命令，指示所有支持该命令的器件复位为上电值。要确保按预期运行，I²C 总线必须能够正常工作，并且任何器件都不能挂起总线。

软件复位广播定义为以下步骤：

- I²C 总线控制器发送一个启动条件。
- 使用的地址是保留的通用广播 I²C 总线地址“0000 000”，其中 R/W 位设置为 0。发送的字节为 0x00。
- 任何支持通用广播功能的器件都将 ACK。如果 R/W 位设置为 1（读取），器件将 NACK。
- 通用广播地址得到确认后，控制器仅发送等于 0x06 的 1 字节数据。如果数据字节是任何其他值，器件将不会确认或复位。如果发送的数据超过 1 字节，则不会再确认更多字节，并且器件将忽略此 I²C 消息，将其视为无效。
- 发送 1 字节数据 (0x06) 后，控制器发送一个停止条件来结束软件复位序列。器件将忽略重复的启动条件，并且不执行复位。

成功完成上述步骤后，器件执行复位。这会将所有寄存器值恢复为上电默认值。所有 P 端口都将配置为输入。

8.6 寄存器映射

8.6.1 器件地址

表 8-1 显示了器件的 7 位固定地址。请注意，I²C 使用 7 位地址，其中一位是用作 LSB 的 READ/WRITE 位。

表 8-1. 器件地址

器件	A6	A5	A4	A3	A2	A1	A0	十六进制	十进制
TCA9537	1	0	0	1	0	0	1	0x49	73

8 位地址字节的最后一位定义了要执行的操作（读取或写入）。当它为高电平（1）时，选择读取操作；当它为低电平（0）时，选择写入操作。

8.6.2 控制寄存器和命令字节

成功确认地址字节后，总线控制器发送一个存储在 TCA9537 中控制寄存器的命令字节。该数据字节指定了操作（读取或写入）以及受影响的内部寄存器（输入、输出、极性反转、配置）。可以通过 I²C 总线对相应寄存器进行写入或读取。命令字节仅在写入传输期间发送。

发送命令字节后，被寻址的寄存器将继续被读取访问，直到控制器发送新的命令字节。

表 8-2. 命令字节

命令字节 (HEX)	寄存器	协议	上电默认值
0x00	输入端口	读取字节	1111 XXXX
0x01	输出端口	读取/写入字节	1111 1111
0x02	极性反转	读取/写入字节	0000 0000
0x03	Configuration	读取/写入字节	1111 1111

8.6.3 寄存器说明

输入端口寄存器 (寄存器 0) 反映引脚的输入逻辑电平，无论配置寄存器将引脚定义为输入还是输出。它只作用于读取操作。写入这些寄存器不产生影响。默认值 X 由外部应用的逻辑电平决定。请参考表 8-3。

在执行读取操作之前，系统将连同命令字节发送写入传输，以指示 I²C 器件接下来将访问输入端口寄存器。

表 8-3. 寄存器 0 (输入端口寄存器)

位	I7	I6	I5	I4	I3	I2	I1	I0
	未使用							
默认值	1	1	1	1	X	X	X	X

输出端口寄存器 (寄存器 1) 显示由配置寄存器定义为输出的引脚的输出逻辑电平。该寄存器中的位值对定义为输入的引脚没有影响。反过来，从该寄存器读取的值反映了控制输出选择的触发器中的值，而不是实际的引脚值。请参考表 8-4。

表 8-4. 寄存器 0x01 (输出端口寄存器)

位	O7	O6	O5	O4	O3	O2	O1	O0
	未使用							
默认值	1	1	1	1	1	1	1	1

极性反转寄存器 (寄存器 2) 允许对配置寄存器定义为输入的引脚进行极性反转。如果对该寄存器中的某个位进行设置 (写入 1)，则相应端口引脚的极性会反转。如果该寄存器中的某个位被清除 (写入 0)，则相应端口引脚的原始极性会保留。请参考表 8-5。

表 8-5. 寄存器 0x02 (极性反转寄存器)

位	N7	N6	N5	N4	N3	N2	N1	N0
	未使用							
默认值	0	0	0	0	0	0	0	0

配置寄存器 (寄存器 3) 配置 I/O 引脚的方向。如果该寄存器中的某个位设置为 1，则相应端口引脚被启用为具有高阻抗输出驱动器的输入。如果该寄存器中的某个位被清除为 0，则相应端口引脚被启用为输出。请参考表 8-6。

表 8-6. 寄存器 0x03 (配置寄存器)

位	C7	C6	C5	C4	C3	C2	C1	C0
	未使用							
默认值	1	1	1	1	1	1	1	1

9 应用信息免责声明

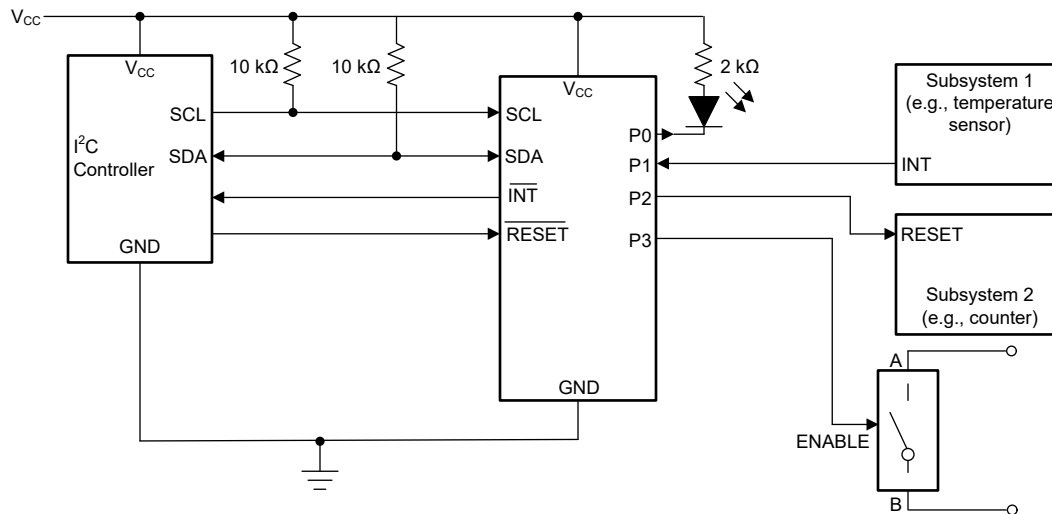
备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

9.2 典型应用

本节讨论了一个典型应用，其中器件用于处理中断输入以及输出多个控制信号。



- A. P0、P2 和 P3 配置为输出。
- B. P1 配置为输入。

图 9-1. 典型应用

9.2.1 设计要求

9.2.1.1 当 I/O 控制 LED 时更大程度减小 I_{CC}

使用 I/O 来控制 LED 时，通常会通过电阻器将 I/O 连接到 V_{CC} ，如节 9.2 所示。LED 充当二极管，因此，当 LED 熄灭时，I/O V_{IN} 大约比 V_{CC} 低 1.2V。当 V_{IN} 变得低于 V_{CC} 时，电源电流 I_{CC} 会上升。

对于需要尽可能减少电流消耗的设计（例如电池电源应用），应考虑在 LED 熄灭时使 I/O 引脚保持在高于或等于 V_{CC} 的状态。图 9-2 显示了一个与 LED 并联的高阻值电阻器。图 9-3 显示了 V_{CC} 比 LED 电源电压低至少 1.2V。当 LED 熄灭时，这两种方法均可将 I/O V_{IN} 保持在等于或高于 V_{CC} 的状态，并防止额外的电源电流消耗。

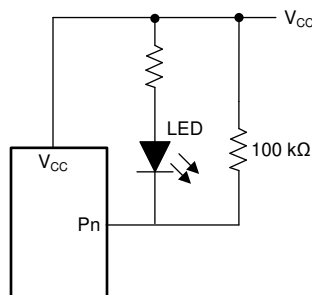


图 9-2. 与 LED 并联的高阻值电阻器

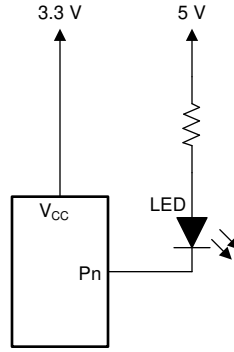


图 9-3. 由较低电压供电的器件

9.2.2 详细设计过程

需要为 SCL 和 SDA 线选择适当的上拉电阻器 R_p ，并考虑 I²C 总线上所有从器件的总电容。最小上拉电阻是 V_{CC} 、 $V_{OL(max)}$ 和 I_{OL} 的函数，如方程式 1 所示：

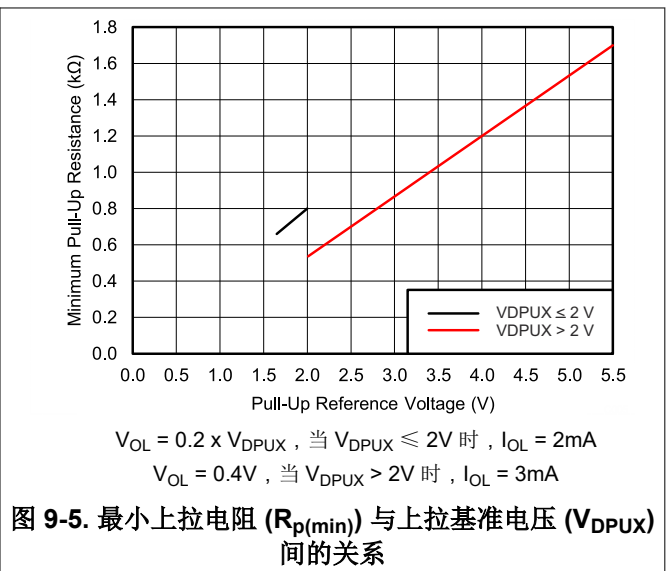
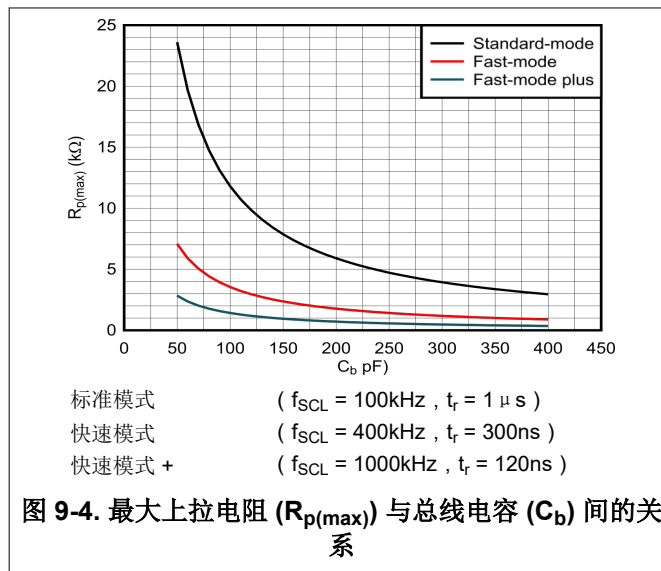
$$R_{p(min)} = \frac{V_{CC} - V_{OL(max)}}{I_{OL}} \quad (1)$$

最大上拉电阻是最大上升时间 t_r （对于 $f_{SCL} = 400\text{kHz}$ 的快速模式运行，该时间为 300ns）和总线电容 C_b 的函数，如方程式 2 所示：

$$R_{p(max)} = \frac{t_r}{0.8473 \times C_b} \quad (2)$$

对于标准模式或快速模式运行，I²C 总线的最大总线电容不得超过 400pF。可以通过将 TCA9537 的电容（SCL 为 C_i ，SDA 为 C_{io} ）、电线/连接/布线的电容以及总线上其他从器件的电容相加，估算出总线电容。

9.2.3 应用曲线



10 电源相关建议

10.1 上电复位

如果发生干扰或数据损坏，可以使用上电复位功能将 TCA9537 复位为默认状态。上电复位要求器件经过下电上电后才能完全复位。当器件在应用中首次上电时，也会发生此复位。

图 10-1 显示了两种类型的上电复位。

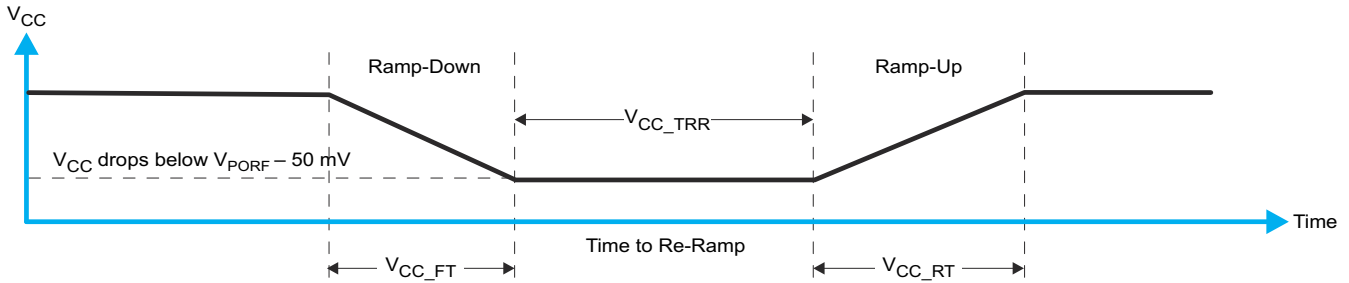


图 10-1. V_{CC} 被降低至低于 POR 阈值，然后重新上升至 V_{CC}

表 10-1 指定了器件上电复位功能在进行两种类型的上电复位时的性能。

表 10-1. 建议的电源时序和斜升速率

参数 ⁽¹⁾		最小值	最大值	单位
V_{CC_FT}	下降速率	请参阅图 10-1	1	ms
V_{CC_RT}	上升速率	请参阅图 10-1	0.1	ms
V_{CC_TRR}	重新上升的时间 (当 V_{CC} 下降至 $V_{POR_MIN} - 50mV$ 时或 V_{CC} 下降至 GND 时)	请参阅图 10-1	2	μs
V_{CC_GH}	当 $V_{CC_GW} = 1\mu s$ 时, V_{CC} 可能会受到干扰但不会导致功能中断的电平	请参阅图 10-2	1.2	V
V_{CC_GW}	当 $V_{CC_GH} = 0.5 \times V_{CC}$ ($V_{CC} > 3V$) 时, 不会导致功能中断的干扰宽度	请参阅图 10-2	10	μs

(1) 所有电源时序和斜升速率值均在 $T_A = 25^\circ C$ 时测得

电源中的干扰也会影响此器件的上电复位性能。干扰宽度 (V_{CC_GW}) 和高度 (V_{CC_GH}) 相互依赖。旁路电容、源阻抗和器件阻抗是影响上电复位性能的因素。图 10-2 和表 10-1 提供了有关如何测量这些规格的更多信息。

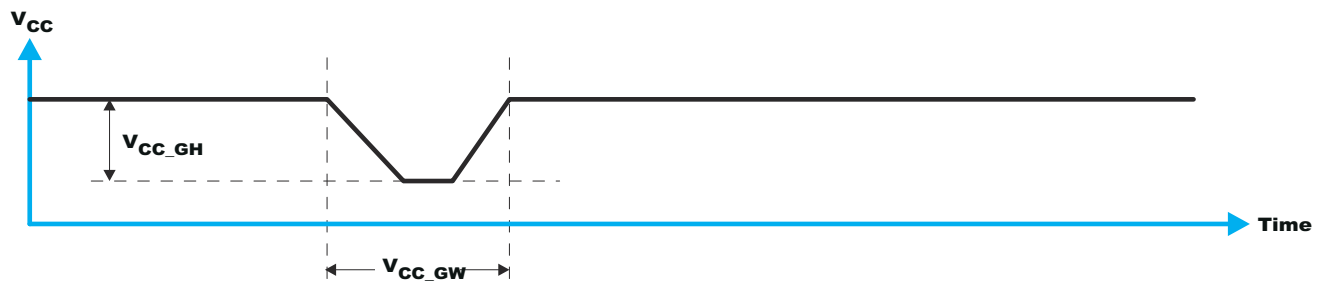


图 10-2. 干扰宽度和干扰高度

V_{POR} 对上电复位至关重要。达到 V_{POR} 这一电压电平时，系统会释放复位条件，并将所有寄存器和 I²C/SMBus 状态机初始化为默认状态。 V_{POR} 的值可能不同，具体取决于 V_{CC} 是下降至 0 还是从 0 开始上升。图 10-3 和表 10-1 提供了有关此规格的更多详细信息。

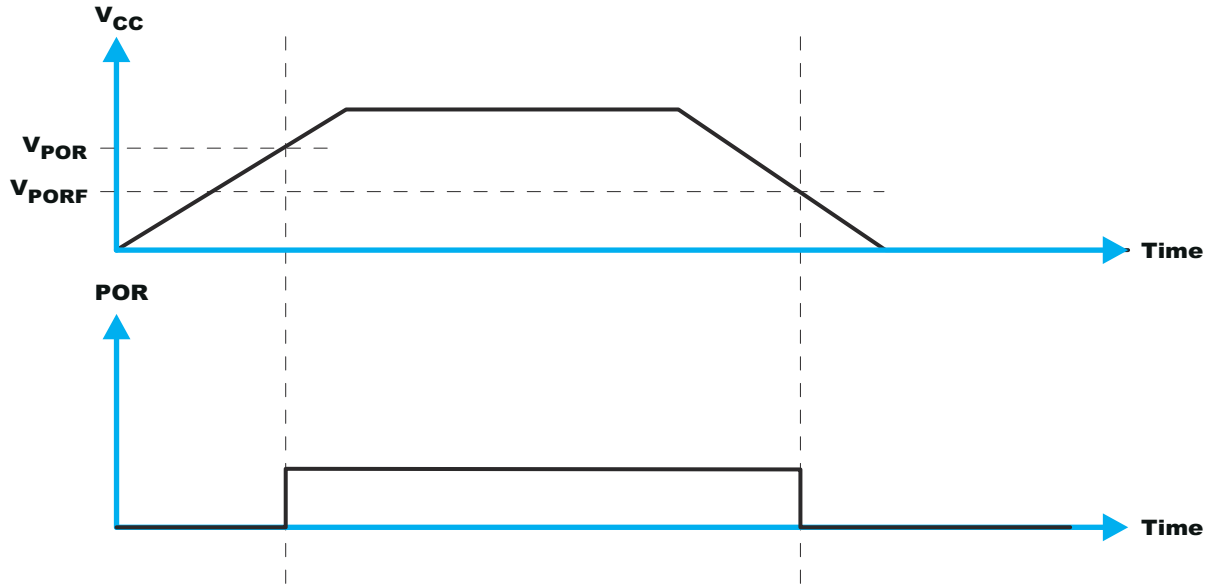


图 10-3. V_{POR}

11 布局

11.1 布局指南

对于 TCA9537 的印刷电路板 (PCB) 布局，必须遵循常见的 PCB 布局实践，但与高速数据传输相关的其他问题（例如匹配阻抗和差分对）对 I²C 信号速度而言不是问题。

在所有 PCB 布局中，最佳实践是避免信号布线呈直角，在离开集成电路 (IC) 附近时让信号布线呈扇形彼此散开，并使用较粗的布线来承载通常会经过电源和接地布线的更大的电流。旁路电容器和去耦电容器通常用于控制 VCC 引脚上的电压，使用较大的电容器可在发生短暂电源干扰时提供额外电能，使用较小的电容器则能滤除高频纹波。这些电容器必须尽可能靠近 TCA9537 放置。

对于提供的布局示例，可以将顶层用于信号布线，将底层用作电源 (VCC) 和接地 (GND) 的分割平面，从而打造只有 2 层的 PCB。但是，对于信号布线密度更大的电路板，最好使用 4 层电路板。在 4 层 PCB 上，通常在顶层和底层上进行信号布线，将一个内部层专门用作接地平面，并将另一个内部层专门用作电源平面。在使用平面或分割平面作为电源和接地平面的电路板布局中，通孔直接放置在需要连接到 VCC 或 GND 的表面贴装元件焊盘旁边，并且通孔以电气方式连接到内部层或电路板的另一侧。如果需要将信号走线排布到电路板的另一侧，也要使用通孔，但本文档未演示该技术。

11.2 布局示例

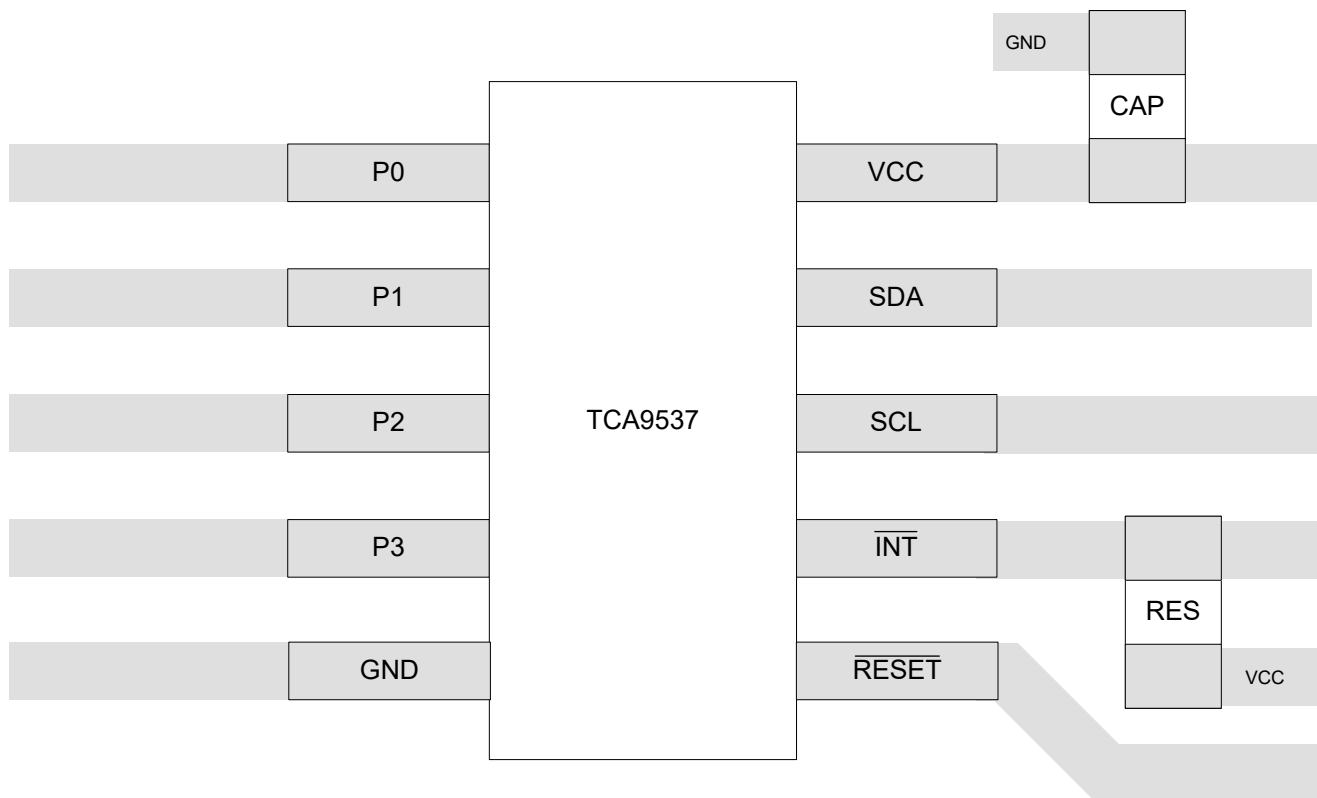


图 11-1. 布局示例 (DGS)

12 器件和文档支持

12.1 文档支持

12.1.1 相关文档

相关文档如下：

- [I2C 总线上拉电阻器计算](#)
- [I2C 总线在采用中继器时的最高时钟频率](#)
- [逻辑器件简介](#)
- [了解 I2C 总线](#)
- [为新设计挑选合适的 I2C 器件](#)

12.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.3 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

12.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

12.5 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

12.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

13 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TCA9537DGSR	ACTIVE	VSSOP	DGS	10	2500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	213T	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

DGS0010A



PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4221984/A 05/2015

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA.

EXAMPLE BOARD LAYOUT

DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221984/A 05/2015

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221984/A 05/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司