

## TCA9846 支持 1MHz 的超低电压 4 通道 I<sup>2</sup>C 开关

### 1 特性

- 1 至 4 路双向转换开关，可实现低至 0.65V 的超低电压转换
- 与 I<sup>2</sup>C 总线和 SMBus 兼容
- 低电平有效复位输入
- 2 个地址引脚，I<sup>2</sup>C 总线最多支持 16 个 TCA9846 器件
- 通过 I<sup>2</sup>C 总线进行通道选择，可任意组合
- 加电时所有开关通道取消选定
- 低 R<sub>ON</sub> 开关
- 支持在 0.65V、0.8V、1.2V、1.8V、2.5V 和 3.3V 间进行电压电平转换
- 加电时无干扰
- 支持热插入
- 低待机电流
- 工作电源电压范围为 1.65V 至 3.6V
- 3.6V 耐压输入
- 0 至 1MHz 时钟频率
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
  - ±2000V 人体放电模型 (A114-A)
  - ±500V 充电器件模型 (C101)

### 2 应用

- 服务器
- 路由器 ( 电信交换设备 )
- [工厂自动化](#)
- 具有 I<sup>2</sup>C 目标地址冲突 ( 例如，多个完全一样的温度传感器 ) 的产品

### 3 说明

TCA9846 是一款由 I<sup>2</sup>C 总线控制的四路双向转换开关。SCL/SDA 上行对扩展到四个下行对，或者通道。根据可编程控制寄存器的内容，可选择任一单独 SCn/SDn 通道或者通道组合。

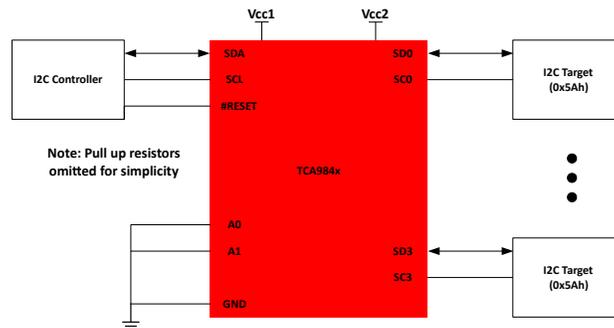
一个低电平有效 ( $\overline{\text{RESET}}$ ) 输入使得 TCA9846 能够在其中一个下行 I<sup>2</sup>C 总线长时间处于低电平状态时恢复。将  $\overline{\text{RESET}}$  下拉为低电平会使 I<sup>2</sup>C 状态机复位，并且使所有通道取消选中，这一功能与内部上电复位功能的作用一样。

由于在开关上有导通栅极，因此可使用 VDD1/VDD2 引脚来限制 TCA9846 传递的最大高电压。限制最大高电压后，可以在每个对上使用不同的总线电压，从而让 0.65V、0.8V、1.2V 或 1.8V 器件能够在没有任何额外保护的情况下与 3.3V 器件通信。对于每个通道，外部上拉电阻器将总线电压上拉至所需的电压水平。所有 I/O 引脚可耐受 3.6V 电压。

#### 封装信息

| 器件型号    | 封装 <sup>(1)</sup> | 封装尺寸 ( 标称值 )    |
|---------|-------------------|-----------------|
| TCA9846 | PW ( TSSOP , 16 ) | 5.00mm × 4.40mm |
|         | RUM ( WQFN , 16 ) | 4.00mm × 4.00mm |

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版应用示意图



## 内容

|                                  |    |                             |    |
|----------------------------------|----|-----------------------------|----|
| <b>1 特性</b> .....                | 1  | 7.3 特性说明.....               | 14 |
| <b>2 应用</b> .....                | 1  | 7.4 器件功能模式.....             | 14 |
| <b>3 说明</b> .....                | 1  | 7.5 编程.....                 | 14 |
| <b>4 引脚配置和功能</b> .....           | 3  | <b>8 应用和实施</b> .....        | 20 |
| <b>5 规格</b> .....                | 4  | 8.1 应用信息.....               | 20 |
| 5.1 绝对最大额定值.....                 | 4  | 8.2 典型应用.....               | 20 |
| 5.2 ESD 等级.....                  | 4  | 8.3 电源相关建议.....             | 21 |
| 5.3 建议运行条件.....                  | 4  | 8.4 布局.....                 | 23 |
| 5.4 电气特性.....                    | 5  | <b>9 器件和文档支持</b> .....      | 25 |
| 5.5 电气特性 ( 全局 ).....             | 7  | 9.1 文档支持.....               | 25 |
| 5.6 热性能信息.....                   | 8  | 9.2 接收文档更新通知.....           | 25 |
| 5.7 I <sup>2</sup> C 接口时序要求..... | 8  | 9.3 支持资源.....               | 25 |
| 5.8 复位时序要求.....                  | 9  | 9.4 商标.....                 | 25 |
| 5.9 开关特性.....                    | 9  | 9.5 静电放电警告.....             | 25 |
| <b>6 参数测量信息</b> .....            | 10 | 9.6 术语表.....                | 25 |
| <b>7 详细说明</b> .....              | 12 | <b>10 修订历史记录</b> .....      | 25 |
| 7.1 概述.....                      | 12 | <b>11 机械、封装和可订购信息</b> ..... | 25 |
| 7.2 功能方框图.....                   | 13 | 11.1 机械数据.....              | 27 |

## 4 引脚配置和功能

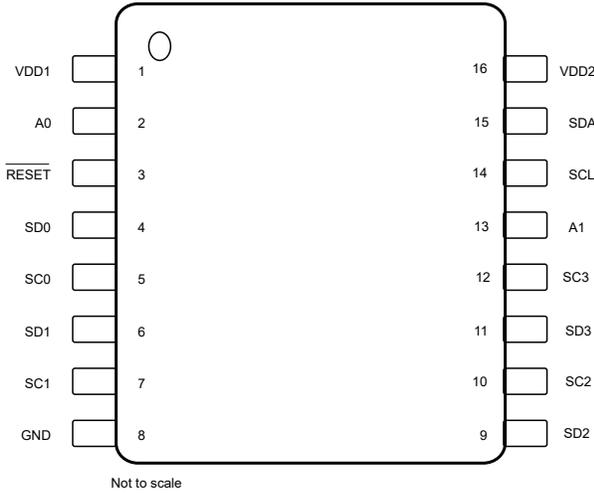


图 4-1. PW 封装，16 引脚 TSSOP (顶视图)

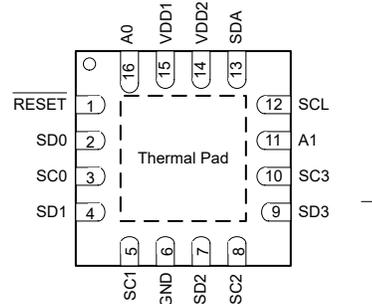


图 4-2. RUM 封装，16 引脚 WQFN (俯视图)

表 4-1. 引脚功能

| 引脚    |            |            | 类型  | 说明  |
|-------|------------|------------|-----|---|
| 名称    | TSSOP (PW) | WQFN (RUM) |     |   |
| A0    | 2          | 16         | I   | 地址输入 0。直接连接至 V <sub>DD2</sub> 或接地   |
| A1    | 13         | 11         | I   | 地址输入 1。直接连接至 V <sub>DD2</sub> 或接地   |
| VDD1  | 1          | 15         | 电源  | 逻辑电平电源  |
| VDD2  | 16         | 14         | 电源  | 内核逻辑电源  |
| RESET | 3          | 1          | I   | 低电平有效复位输入。通过一个上拉电阻器 (如果未使用) 连接到 V <sub>DD2</sub> 或 V <sub>DPUM</sub> <sup>(1)</sup> |
| SD0   | 4          | 2          | I/O | 串行数据 0。通过一个上拉电阻器连接到 V <sub>DPU0</sub> <sup>(1)</sup>                                |
| SC0   | 5          | 3          | I/O | 串行时钟 0。通过一个上拉电阻器连接到 V <sub>DPU0</sub> <sup>(1)</sup>                                |
| SD1   | 6          | 4          | I/O | 串行数据 1。通过一个上拉电阻器连接到 V <sub>DPU1</sub> <sup>(1)</sup>                                |
| SC1   | 7          | 5          | I/O | 串行时钟 1。通过一个上拉电阻器连接到 V <sub>DPU1</sub> <sup>(1)</sup>                                |
| SD2   | 8          | 7          | I/O | 串行数据 2。通过一个上拉电阻器连接到 V <sub>DPU2</sub> <sup>(1)</sup>                                |
| SC2   | 9          | 8          | I/O | 串行时钟 2。通过一个上拉电阻器连接到 V <sub>DPU2</sub> <sup>(1)</sup>                                |
| SD3   | 10         | 9          | I/O | 串行数据 3。通过一个上拉电阻器连接到 V <sub>DPU3</sub> <sup>(1)</sup>                                |
| SC3   | 11         | 10         | I/O | 串行时钟 3。通过一个上拉电阻器连接到 V <sub>DPU3</sub> <sup>(1)</sup>                                |
| SCL   | 13         | 12         | I/O | 串行时钟总线。通过上拉电阻器连接至 V <sub>DPUM</sub> <sup>(1)</sup>                                  |
| SDA   | 14         | 13         | I/O | 串行数据总线。通过上拉电阻器连接至 V <sub>DPUM</sub> <sup>(1)</sup>                                  |
| GND   | 8          | 6          | -   | 电源接地  |

(1) V<sub>DPUX</sub> 是相关数据线的上拉参考电压。V<sub>DPUM</sub> 是控制器 I<sup>2</sup>C 参考电压，而 V<sub>DPU0</sub> - V<sub>DPU7</sub> 是目标通道参考电压。

## 5 规格

### 5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) <sup>(1)</sup>

|                  |                     | 最小值  | 最大值 | 单位 |
|------------------|---------------------|------|-----|----|
| V <sub>CC</sub>  | 电源电压                | -0.5 | 4   | V  |
| V <sub>I</sub>   | 输入电压 <sup>(2)</sup> | -0.5 | 4   | V  |
| I <sub>I</sub>   | 输入电流                | -20  | 20  | mA |
| I <sub>O</sub>   | 输出电流                | -25  | 25  | mA |
| I <sub>CC</sub>  | 电源电流                | -100 | 100 | mA |
| T <sub>stg</sub> | 贮存温度                | -65  | 150 | °C |
| T <sub>amb</sub> | 环境温度                | -40  | 125 | °C |

- (1) 应力超出绝对最大额定值中列出的值时,可能会对器件造成永久损坏。这些列出的值仅为应力等级,并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 如果遵守输入和输出电流额定值,则允许超出输入负电压和输出电压额定值。

### 5.2 ESD 等级

|                    |      |  | 值     | 单位 |
|--------------------|------|--|-------|----|
| V <sub>(ESD)</sub> | 静电放电 | 人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 <sup>(1)</sup> | ±2000 | V  |
|                    |      | 充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 <sup>(2)</sup>   | ±500  |    |

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

### 5.3 建议运行条件

T<sub>amb</sub> = -40°C 至 125°C; 除非另有规定

|                |              |   | 最小值  | 典型值 | 最大值 | 单位 |
|----------------|--------------|---|------|-----|-----|----|
| VDD1           | 电源电压 1       |   | 0.65 |     | 3.6 | V  |
| VDD2           | 电源电压 2       |   | 1.65 |     | 3.6 | V  |
| IDD (VDD2)     | VDD2 上的电源电流  | VDD1 = 3.6; VDD2 = 3.6; SC0-7 和 SD0-7 未连接;<br>RESET = VDD1; A0=A1=SCL; 连续寄存器读取/写入 |      |     |     |    |
| IDD (VDD2)     | VDD2 上的电源电流  | SCL = 0kHz  |      | 5   | 12  | μA |
| IDD (VDD2)     | VDD2 上的电源电流  | SCL = 100kHz  |      | 8   | 20  | μA |
| IDD (VDD2)     | VDD2 上的电源电流  | SCL = 1000kHz   |      | 65  | 150 | μA |
| IDD (VDD1)     | VDD1 上的电源电流  | VDD1 = 3.6; VDD2 = 3.6; SC0-7 和 SD0-7 未连接;<br>RESET = VDD1; A0=A1=SCL; 连续寄存器读取/写入 |      |     |     |    |
|                |              | SCL = 0kHz  | -5   | -2  | +2  | μA |
|                |              | SCL = 100kHz  |      | 5   | 15  | μA |
|                |              | SCL = 1000kHz   |      | 45  | 100 | μA |
| VPOR           | 上电复位电压       |   |      | 1.2 | 1.5 | V  |
| T <sub>A</sub> | 自然通风条件下的工作温度 |   | -40  |     | 125 | °C |

## 5.4 电气特性

VDD1 和 VDD2 = 1.65V 至 3.6V，在推荐运行条件所规定的推荐运行自然通风温度范围内（除非另外注明）<sup>(1)</sup>

| 参数                                  |   | 测试条件   | V <sub>CC</sub>   | 最小值   | 典型值 <sup>(2)</sup> | 最大值 | 单位 |
|-------------------------------------|---|--|---|-------|--------------------|-----|----|
| V <sub>PORR</sub>                   | 上电复位电压, V <sub>CC</sub> 上升  | 无负载, V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup>                       |   |       | 1.2                | 1.5 | V  |
| V <sub>PORF</sub>                   | 上电复位电压, V <sub>CC</sub> 下降 <sup>(4)</sup>                                     | 无负载, V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup>                       |   | 0.8   | 1                  |     | V  |
| V <sub>o(sw)</sub>                  | 开关输出电压  | V <sub>I(sw)</sub> = V <sub>CC</sub> I <sub>SWout</sub> = -100 μA                | 5V  |       | 3.6                |     | V  |
|                                     |   |  | 4.5V 至 5.5V   | 2.6   | 4.5                |     |    |
|                                     |   |  | 3.3V  |       | 1.9                |     |    |
|                                     |   |  | 3V 至 3.6V   | 1.6   | 2.8                |     |    |
|                                     |   |  | 2.5V  |       | 1.5                |     |    |
|                                     |   |  | 2.3V 至 2.7V   | 1.1   | 2                  |     |    |
|                                     |   |  | 1.8V  |       | 1.1                |     |    |
| I <sub>OL</sub>                     | SDA   | V <sub>OL</sub> = 0.4V   | 1.65V 至 5.5V  | 3     | 6                  | mA  |    |
|                                     |   | V <sub>OL</sub> = 0.6V   |   | 6     | 9                  |     |    |
| I <sub>I</sub>                      | SCL, SDA  | V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup>                            | 1.65V 至 5.5V  | -1    |                    | 1   | μA |
|                                     | SC7 - SC0, SD7 - SD0  |  |   | -1    |                    | 1   |    |
|                                     | A2 - A0   |  |   | -1    |                    | 1   |    |
|                                     | RESET   |  |   | -1    |                    | 1   |    |
| I <sub>CC</sub>                     | 工作模式  | f <sub>SCL</sub> = 400kHz  | V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup> , I <sub>O</sub> = 0  | 5.5V  | 50                 | 80  | μA |
|                                     |   |  |   | 3.6V  | 20                 | 35  |    |
|                                     |   |  |   | 2.7V  | 11                 | 20  |    |
|                                     |   |  |   | 1.65V | 6                  | 10  |    |
|                                     |   | f <sub>SCL</sub> = 100kHz  | V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup> , I <sub>O</sub> = 0  | 5.5V  | 9                  | 30  |    |
|                                     |   |  |   | 3.6V  | 6                  | 15  |    |
|                                     |   |  |   | 2.7V  | 4                  | 8   |    |
|                                     |   |  |   | 1.65V | 2                  | 4   |    |
|                                     | 待机模式  | 低电平输入  | V <sub>I</sub> = GND <sup>(3)</sup> , I <sub>O</sub> = 0, -40°C ≤ TA ≤ 85°C | 5.5V  | 0.2                | 2   |    |
|                                     |   |  |   | 3.6V  | 0.1                | 2   |    |
|                                     |   |  |   | 2.7V  | 0.1                | 1   |    |
|                                     |   | 高电平输入  | V <sub>I</sub> = V <sub>CC</sub> , I <sub>O</sub> = 0, -40°C ≤ TA ≤ 85°C    | 5.5V  | 0.2                | 2   |    |
|                                     |   |  |   | 3.6V  | 0.1                | 2   |    |
|                                     |   |  |   | 2.7V  | 0.1                | 1   |    |
| 低电平和高电平输入                           | V <sub>I</sub> = V <sub>CC</sub> 或 GND, I <sub>O</sub> = 0, 85°C < TA ≤ 125°C | 3.6V   | 1   | 2     | μA                 |     |    |
|                                     |   | 2.7V   | 0.7   | 1.5   | μA                 |     |    |
|                                     |   | 1.65V  | 0.4   | 1     | μA                 |     |    |
| ΔI <sub>CC</sub>                    | 电源电流变化  | SCL 或 SDA 输入为 0.6V, 其他输入电压为 V <sub>CC</sub> 或 GND <sup>(3)</sup>                 | 1.65V 至 5.5V  | 3     | 20                 | μA  |    |
|                                     |   | SCL 或 SDA 输入为 V <sub>CC</sub> - 0.6V, 其他输入为 V <sub>CC</sub> 或 GND <sup>(3)</sup> |   | 3     | 20                 |     |    |
| C <sub>i</sub>                      | A2 - A0   | V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup>                            | 1.65V 至 5.5V  | 4     | 5                  | pF  |    |
|                                     | RESET   |  |   | 4     | 5                  |     |    |
|                                     | SCL   |  |   | 20    | 28                 |     |    |
| C <sub>io(off)</sub> <sup>(5)</sup> | SDA   | V <sub>I</sub> = V <sub>CC</sub> 或 GND <sup>(3)</sup> , 开关关闭                     | 1.65V 至 5.5V  | 20    | 28                 | pF  |    |
|                                     | SC7 - SC0, SD7 - SD0  |  |   | 5.5   | 7.5                |     |    |

VDD1 和 VDD2 = 1.65V 至 3.6V，在推荐运行条件所规定的推荐运行自然通风温度范围内（除非另外注明）<sup>(1)</sup>

| 参数              |        | 测试条件   | V <sub>CC</sub> | 最小值 | 典型值 <sup>(2)</sup> | 最大值 | 单位 |
|-----------------|--------|--|-----------------|-----|--------------------|-----|----|
| R <sub>ON</sub> | 开关导通电阻 | V <sub>O</sub> = 0.4V, I <sub>O</sub> = 15mA | 4.5V 至 5.5V     | 4   | 10                 | 20  | Ω  |
|                 |        |  | 3V 至 3.6V       | 5   | 12                 | 30  |    |
|                 |        | V <sub>O</sub> = 0.4V, I <sub>O</sub> = 10mA | 2.3V 至 2.7V     | 7   | 15                 | 45  |    |
|                 |        |  | 1.65V 至 1.95V   | 10  | 25                 | 70  |    |

- (1) 要在指定电压范围内运行，请参阅两个适用范围中的最坏情况参数
- (2) 所有典型值均在标称电源电压（1.8、2.5、3.3 或 5V V<sub>CC</sub>）、T<sub>A</sub> = 25°C 条件下测得
- (3) 当所有其他输入电压 V<sub>I</sub> = GND 时，RESET = V<sub>CC</sub>（保持高电平）。
- (4) 上电复位电路在 V<sub>CC</sub> < V<sub>PORF</sub> 时复位 I<sup>2</sup>C 总线逻辑
- (5) C<sub>IO(ON)</sub> 取决于内部电容以及当通道开启时添加到 SCn 线路的外部电容。

## 5.5 电气特性 (全局)

T<sub>A</sub> = 25°C (除非另外注明)

| 参数                            |            | 测试条件  | T <sub>A</sub> | 最小值                 | 典型值                       | 最大值  | 单位  |
|-------------------------------|------------|---|----------------|---------------------|---------------------------|------|-----|
| <b>建议的电源时序和斜坡速率</b>           |            |   |                |                     |                           |      |     |
| (dV/dt) <sub>f</sub>          | 电压变化的下降速率  |   | -40°C 至 +125°C | 0.1                 | 2000                      |      | ms  |
| (dV/dt) <sub>r</sub>          | 电压变化的上升速率  |   | -40°C 至 +125°C | 0.1                 | 2000                      |      | ms  |
| t <sub>d(rst)</sub>           | 复位延时时间     |   | -40°C 至 +125°C | 10                  |                           |      | us  |
| ΔV <sub>DD(g)</sub>           | 干扰电源电压差    |   | -40°C 至 +125°C |                     |                           | 1    | V   |
| t <sub>w(g)</sub> VDD         | 电源电压干扰脉冲宽度 |   | -40°C 至 +125°C |                     |                           | 10   | us  |
| V <sub>POR(trip)</sub>        | 上电复位跳变电压   | VDD2 下降   | -40°C 至 +125°C | 0.7                 |                           |      | V   |
|                               |            | VDD2 上升   | -40°C 至 +125°C |                     |                           | 1.5  | V   |
| <b>SCL/SDA</b>                |            |   |                |                     |                           |      |     |
| V <sub>IH</sub>               | 逻辑电压高电平    |   | -40°C 至 +125°C | 0.7V <sub>DD1</sub> |                           | 3.6  | V   |
| V <sub>IL</sub>               | 逻辑电压低电平    |   | -40°C 至 +125°C | -0.5                | +0.3V <sub>D<br/>D1</sub> |      | V   |
| I <sub>OL</sub>               | 低电平输出电流    | V <sub>OL</sub> = 0.4V  | -40°C 至 +125°C | 15                  |                           |      | mA  |
| I <sub>IL</sub>               | 输入漏电流      | V <sub>I</sub> = VDD 或 0  | -40°C 至 +125°C | -1                  |                           | 1    | uA  |
| C <sub>IN</sub>               | 逻辑输入电容     | V <sub>I</sub> = VSS ; 所有通道均已禁用   | -40°C 至 +125°C |                     | 10                        | 12   | pF  |
| <b>SEL 输入 : A0-A1 , RESET</b> |            |   |                |                     |                           |      |     |
| V <sub>IH</sub>               | 逻辑电压高电平    |   | -40°C 至 +125°C | 0.7V <sub>DD1</sub> |                           | 3.6  | V   |
| V <sub>IL</sub>               | 逻辑电压低电平    |   | -40°C 至 +125°C | -0.5                | +0.2V <sub>D<br/>D1</sub> |      | V   |
| I <sub>IL</sub>               | 输入漏电流      | V <sub>I</sub> = VDD 或 0  | -40°C 至 +125°C | -1                  |                           | 1    | μ A |
| C <sub>IN</sub>               | 逻辑输入电容     | V <sub>I</sub> = VSS ; 所有通道均已禁用   | -40°C 至 +125°C |                     | 2                         | 4    | pF  |
| <b>导通栅极漏</b>                  |            |   |                |                     |                           |      |     |
| R <sub>ON</sub>               | ON 状态电阻    | VDD1 = 0.8V ; VDD2 ≥ 1.65V ;<br>V <sub>i</sub> (sw) = 0.16V ; I <sub>O</sub> = 3mA                | -40°C 至 +125°C |                     | 10                        | 24   | Ω   |
|                               |            | VDD1 = 0.65V ; VDD2 ≥<br>1.65V ; V <sub>i</sub> (sw) = 0.16V ; I <sub>O</sub> =<br>3mA            | -40°C 至 +125°C |                     | 10                        | 24   | Ω   |
|                               |            | VDD1 = 1.2V ; VDD2 ≥ 1.8V ;<br>V <sub>i</sub> (sw) = 0.24V ; I <sub>O</sub> = 6mA                 | -40°C 至 +125°C |                     | 7                         | 18   | Ω   |
|                               |            | VDD1 > 2V ; VDD2 ≥ 2.5V ;<br>V <sub>i</sub> (sw) = 0.4V ; I <sub>O</sub> = 20mA                   | -40°C 至 +125°C |                     | 5                         | 12   | Ω   |
| I <sub>o</sub> (sw)           | 开关输出电流     | VDD2 = 1.65V 至 3.6V ; V <sub>i</sub> (sw) =<br>VDD1 至 3.6V ; V <sub>o</sub> (sw) = VDD1<br>至 3.6V | -40°C 至 +125°C | 0                   |                           | 100  | μ A |
| I <sub>L</sub>                | 漏电流        | V <sub>I</sub> = VDD 或 GND  | -40°C 至 +125°C | -1                  |                           | +1.5 | μ A |
| COFF                          | 输入/输出电容    | V <sub>I</sub> = GND ; 所有开关均已禁用   | -40°C 至 +125°C |                     | 3                         | 5    | pF  |

## 5.6 热性能信息

| 热指标 <sup>(1)</sup>    |              | TCA984x    |            |             | 单位   |
|-----------------------|--------------|------------|------------|-------------|------|
|                       |              | PW (TSSOP) | RGE (VQFN) | DGS (VSSOP) |      |
|                       |              | 24 引脚      | 24 引脚      | 24 引脚       |      |
| R <sub>θJA</sub>      | 结至环境热阻       |            |            |             | °C/W |
| R <sub>θJC(top)</sub> | 结至外壳 (顶部) 热阻 |            |            |             | °C/W |
| R <sub>θJB</sub>      | 结至电路板热阻      |            |            |             | °C/W |
| ψ <sub>JT</sub>       | 结至顶部特征参数     |            |            |             | °C/W |
| ψ <sub>JB</sub>       | 结至电路板特征参数    |            |            |             | °C/W |
| R <sub>θJC(bot)</sub> | 结至外壳 (底部) 热阻 |            |            |             | °C/W |

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

## 5.7 I<sup>2</sup>C 接口时序要求

在自然通风条件下的建议运行温度范围内测得 (除非另有说明)

|                        |  | 最小值                                   | 最大值  | 单位  |
|------------------------|--|---------------------------------------|------|-----|
| <b>标准模式</b>            |  |                                       |      |     |
| f <sub>scl</sub>       | I <sup>2</sup> C 时钟频率                            | 0                                     | 100  | kHz |
| t <sub>sch</sub>       | I <sup>2</sup> C 时钟高电平时间                         | 4                                     |      | μs  |
| t <sub>scl</sub>       | I <sup>2</sup> C 时钟低电平时间                         | 4.7                                   |      | μs  |
| t <sub>sp</sub>        | I <sup>2</sup> C 尖峰时间                            |                                       | 50   | ns  |
| t <sub>sds</sub>       | I <sup>2</sup> C 串行数据设置时间                        | 250                                   |      | ns  |
| t <sub>sdh</sub>       | I <sup>2</sup> C 串行数据保持时间                        | 0 <sup>(1)</sup>                      |      | μs  |
| t <sub>icr</sub>       | I <sup>2</sup> C 输入上升时间                          |                                       | 1000 | ns  |
| t <sub>icf</sub>       | I <sup>2</sup> C 输入下降时间                          |                                       | 300  | ns  |
| t <sub>ocf</sub>       | I <sup>2</sup> C 输出 (SDn) 下降时间 (10pF 至 400pF 总线) |                                       | 300  | ns  |
| t <sub>buf</sub>       | 停止和启动之间的 I <sup>2</sup> C 总线空闲时间                 | 4.7                                   |      | μs  |
| t <sub>sts</sub>       | I <sup>2</sup> C 启动或重复启动条件设置                     | 4.7                                   |      | μs  |
| t <sub>sth</sub>       | I <sup>2</sup> C 启动或重复启动条件保持                     | 4                                     |      | μs  |
| t <sub>sps</sub>       | I <sup>2</sup> C 停止条件设置                          | 4                                     |      | μs  |
| t <sub>vdL(Data)</sub> | 有效数据时间 (高电平到低电平) <sup>(2)</sup>                  | SCL 低电平到 SDA 输出低电平有效                  |      | 1   |
| t <sub>vdH(Data)</sub> | 有效数据时间 (低电平到高电平) <sup>(2)</sup>                  | SCL 低电平到 SDA 输出高电平有效                  |      | 0.6 |
| t <sub>vd(ack)</sub>   | ACK 条件的有效数据时间                                    | 从 SCL 低电平到 SDA 输出低电平的 ACK 信号          |      | 1   |
| C <sub>b</sub>         | I <sup>2</sup> C 总线容性负载                          |                                       | 400  | pF  |
| <b>快速模式</b>            |  |                                       |      |     |
| f <sub>scl</sub>       | I <sup>2</sup> C 时钟频率                            | 0                                     | 400  | kHz |
| t <sub>sch</sub>       | I <sup>2</sup> C 时钟高电平时间                         | 0.6                                   |      | μs  |
| t <sub>scl</sub>       | I <sup>2</sup> C 时钟低电平时间                         | 1.3                                   |      | μs  |
| t <sub>sp</sub>        | I <sup>2</sup> C 尖峰时间                            |                                       | 50   | ns  |
| t <sub>sds</sub>       | I <sup>2</sup> C 串行数据设置时间                        | 100                                   |      | ns  |
| t <sub>sdh</sub>       | I <sup>2</sup> C 串行数据保持时间                        | 0 <sup>(1)</sup>                      |      | μs  |
| t <sub>icr</sub>       | I <sup>2</sup> C 输入上升时间                          | 20 + 0.1C <sub>b</sub> <sup>(3)</sup> | 300  | ns  |
| t <sub>icf</sub>       | I <sup>2</sup> C 输入下降时间                          | 20 + 0.1C <sub>b</sub> <sup>(3)</sup> | 300  | ns  |
| t <sub>ocf</sub>       | I <sup>2</sup> C 输出 (SDn) 下降时间 (10pF 至 400pF 总线) | 20 + 0.1C <sub>b</sub> <sup>(3)</sup> | 300  | ns  |
| t <sub>buf</sub>       | 停止和启动之间的 I <sup>2</sup> C 总线空闲时间                 | 1.3                                   |      | μs  |
| t <sub>sts</sub>       | I <sup>2</sup> C 启动或重复启动条件设置                     | 0.6                                   |      | μs  |
| t <sub>sth</sub>       | I <sup>2</sup> C 启动或重复启动条件保持                     | 0.6                                   |      | μs  |
| t <sub>sps</sub>       | I <sup>2</sup> C 停止条件设置                          | 0.6                                   |      | μs  |

在自然通风条件下的建议运行温度范围内测得 (除非另有说明)

|                 |                                  |                                  | 最小值                                | 最大值  | 单位      |
|-----------------|----------------------------------|----------------------------------|------------------------------------|------|---------|
| $t_{vdL(Data)}$ | 有效数据时间 (高电平到低电平) <sup>(2)</sup>  | SCL 低电平到 SDA 输出低电平有效             |                                    | 1    | $\mu s$ |
| $t_{vdH(Data)}$ | 有效数据时间 (低电平到高电平) <sup>(2)</sup>  | SCL 低电平到 SDA 输出高电平有效             |                                    | 0.6  | $\mu s$ |
| $t_{vd(ack)}$   | ACK 条件的有效数据时间                    | 从 SCL 低电平到 SDA 输出低电平的 ACK 信号     |                                    | 1    | $\mu s$ |
| $C_b$           | I <sup>2</sup> C 总线容性负载          |                                  |                                    | 400  | pF      |
| <b>超快速模式</b>    |                                  |                                  |                                    |      |         |
| $f_{scl}$       | I <sup>2</sup> C 时钟频率            | I <sup>2</sup> C 时钟频率            | 0                                  | 1000 | kHz     |
| $t_{sch}$       | I <sup>2</sup> C 时钟高电平时间         | I <sup>2</sup> C 时钟高电平时间         | 0.26                               |      | $\mu s$ |
| $t_{scl}$       | I <sup>2</sup> C 时钟低电平时间         | I <sup>2</sup> C 时钟低电平时间         | 0.5                                |      | $\mu s$ |
| $t_{sp}$        | I <sup>2</sup> C 尖峰时间            | I <sup>2</sup> C 尖峰时间            |                                    | 50   | ns      |
| $t_{sds}$       | I <sup>2</sup> C 串行数据设置时间        | I <sup>2</sup> C 串行数据设置时间        | 100                                |      | ns      |
| $t_{sdh}$       | I <sup>2</sup> C 串行数据保持时间        | I <sup>2</sup> C 串行数据保持时间        | 0 <sup>(1)</sup>                   |      | $\mu s$ |
| $t_{icr}$       | I <sup>2</sup> C 输入上升时间          | I <sup>2</sup> C 输入上升时间          |                                    | 120  | ns      |
| $t_{icf}$       | I <sup>2</sup> C 输入下降时间          | I <sup>2</sup> C 输入下降时间          | $20 * (VDD / 5.5V)$ <sup>(3)</sup> | 120  | ns      |
| $t_{buf}$       | 停止和启动之间的 I <sup>2</sup> C 总线空闲时间 | 停止和启动之间的 I <sup>2</sup> C 总线空闲时间 | 0.5                                |      | $\mu s$ |
| $t_{sts}$       | I <sup>2</sup> C 启动或重复启动条件设置     | I <sup>2</sup> C 启动或重复启动条件设置     | 0.26                               |      | $\mu s$ |
| $t_{sth}$       | I <sup>2</sup> C 启动或重复启动条件保持     | I <sup>2</sup> C 启动或重复启动条件保持     | 0.26                               |      | $\mu s$ |
| $t_{sps}$       | I <sup>2</sup> C 停止条件设置          | I <sup>2</sup> C 停止条件设置          | 0.6                                |      | $\mu s$ |
| $t_{vdL(Data)}$ | 有效数据时间 (高电平到低电平) <sup>(2)</sup>  | SCL 低电平到 SDA 输出低电平有效             |                                    | 0.45 | $\mu s$ |
| $t_{vdH(Data)}$ | 有效数据时间 (低电平到高电平) <sup>(2)</sup>  | SCL 低电平到 SDA 输出高电平有效             |                                    | 0.45 | $\mu s$ |
| $t_{vd(ack)}$   | ACK 条件的有效数据时间                    | 从 SCL 低电平到 SDA 输出低电平的 ACK 信号     |                                    | 0.45 | $\mu s$ |
| $C_b$           | I <sup>2</sup> C 总线容性负载          | I <sup>2</sup> C 总线容性负载          |                                    | 550  | pF      |

- (1) 器件必须在内部为 SDA 信号提供至少 300ns 的保持时间称为 SCL 信号的  $V_{IH(min)}$  以桥接未定义的 SCL 下降沿区域。  
 (2) 使用 1k $\Omega$  上拉电阻器和 50pF 负载采集的数据。  
 (3)  $C_b$  = 一条总线的总线总电容, 以 pF 为单位。

## 5.8 复位时序要求

在自然通风条件下的建议运行温度范围内测得 (除非另有说明)

| 参数             |             | 最小值 | 最大值 | 单位 |
|----------------|-------------|-----|-----|----|
| $t_{wrs(L)}$   | 低电平复位时间     | 100 |     | ns |
| $t_{REC(STA)}$ | 从复位到启动的恢复时间 | 0   |     | ns |

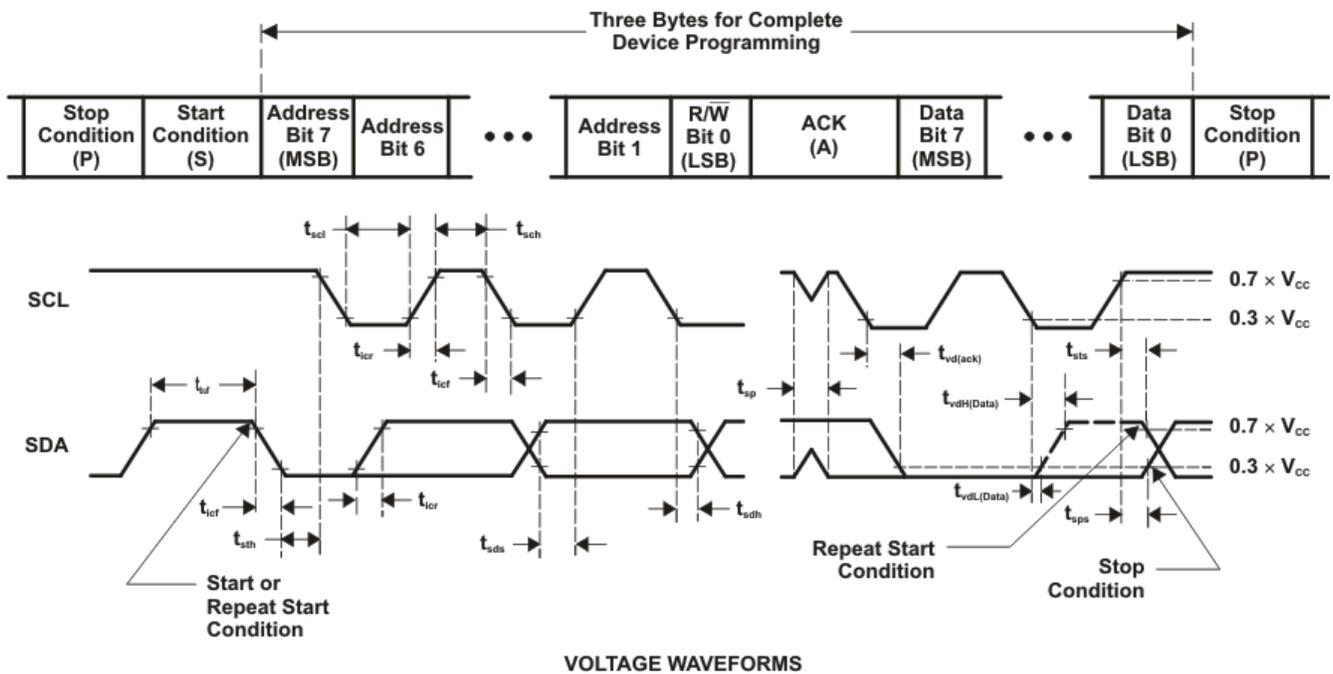
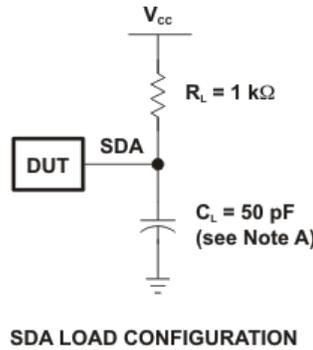
## 5.9 开关特性

在自然通风条件下的建议工作温度范围内测得,  $C_L \leq 100pF$  (除非另有规定)

| 参数                       |               | 从 (输入)                          | 至 (输出)    | 最小值 | 最大值 | 单位 |
|--------------------------|---------------|---------------------------------|-----------|-----|-----|----|
| $t_{pd}$ <sup>(1)</sup>  | 传播延迟时间        | $R_{ON} = 20\Omega, C_L = 50pF$ | SDA 或 SCL |     | 1   | ns |
| $t_{rst}$ <sup>(2)</sup> | 复位时间 (SDA 清除) | RESET                           | SDA       | 500 |     | ns |

- (1) 当由一个理想电压源 (零输出阻抗) 驱动时, 传播延迟是使用此开关态电阻典型值和额定负载电容计算得出的 RC 时间常数。  
 (2)  $t_{rst}$  是从 RESET 引脚首次被置为低电平到 SDA 引脚被置为高电平 (表示停止条件) 这段时间所测量到的传播延迟。它必须为  $t_{WL}$  的最小值。

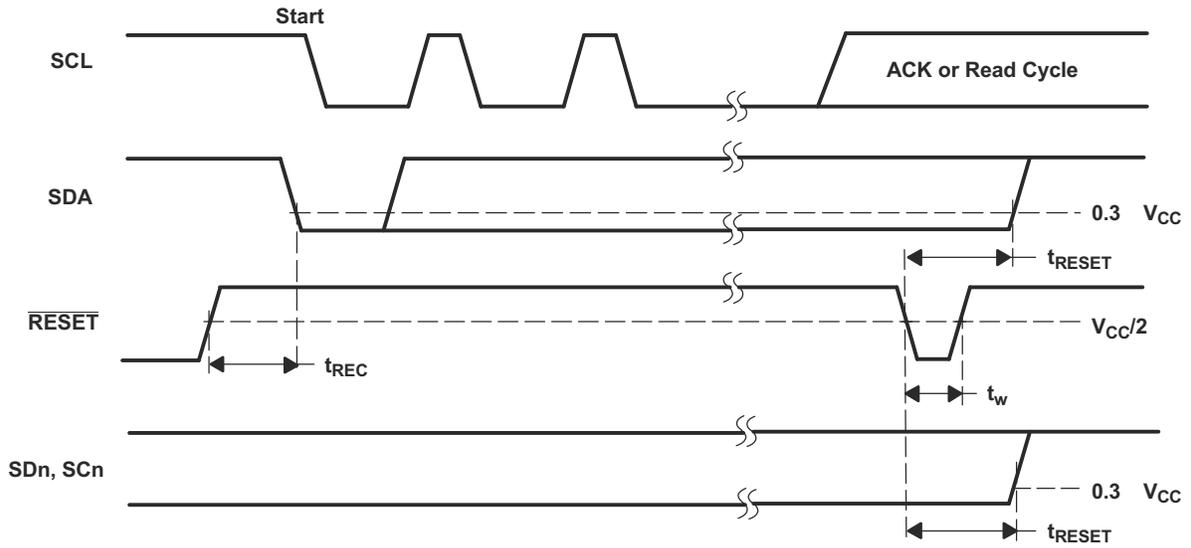
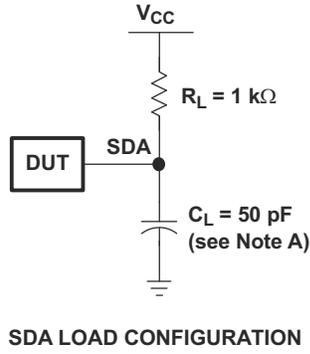
6 参数测量信息



| BYTE | DESCRIPTION              |
|------|--------------------------|
| 1    | I <sup>2</sup> C address |
| 2, 3 | P-port data              |

- A.  $C_L$  包括探头和夹具电容。
- B. 所有输入均由具有以下特性的发生器供电：PRR  $\leq$  10MHz， $Z_0 = 50\Omega$ ， $t_r/t_f \leq 30ns$ 。
- C. 并非所有参数和波形都适用于所有器件。

图 6-1. I<sup>2</sup>C 负载电路和电压波形



- A.  $C_L$  包括探头和夹具电容。
- B. 所有输入均由具有以下特性的发生器供电： $PRR \leq 10\text{MHz}$ ， $Z_O = 50\Omega$ ， $t_r/t_f \leq 30\text{ns}$ 。
- C. I/O 配置为输入。
- D. 并非所有参数和波形都适用于所有器件。

图 6-2. 复位负载电路和电压波形

## 7 详细说明

### 7.1 概述

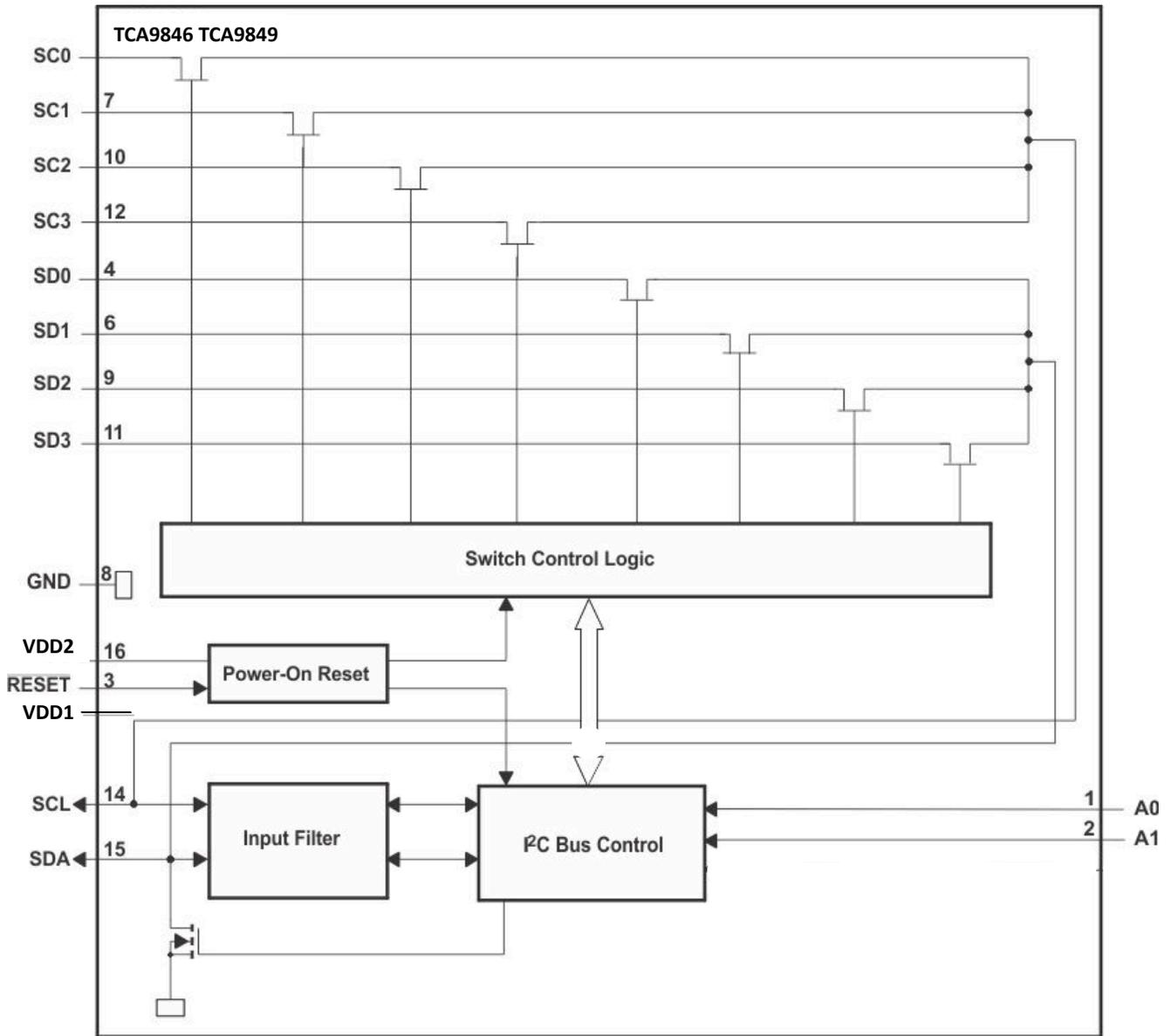
TCA9846 是一款 4 通道双向转换 I2C 开关。主 SCL/SDA 信号对会定向到从器件的四个通道、即 SC0/SD0-SC3/SD3。可以选择任何单独的下行通道以及四个通道的任意组合。

该器件提供一个低电平有效复位输入，该输入可复位状态机，并允许 TCA9846 在其中一个下游 I2C 总线卡在低电平状态时恢复。也可以通过下电上电电源 VCC (也称为上电复位 (POR)) 来复位器件的状态机。 $\overline{\text{RESET}}$  功能和 POR 都将导致所有通道被。

I2C 数据路径的连接由同一个 I2C 主器件控制，该器件会被切换以与多个 I2C 从器件进行通信。成功确认从器件地址 (硬件可通过 A0 和 A1 引脚进行选择) 后，将对单个 8 位控制寄存器进行写入或读取操作，以确定所选通道。

TCA9846 还可用于电压转换，从而允许在每个 SCn/SDn 对上使用不同的总线电压，以使 0.65V、0.8V、1.2V 或 1.8V 器件可以与 3.3V 器件通信。此操作通过使用外部上拉电阻器实现，这些电阻器将总线上拉至控制器以及每个目标通道所需的电压水平。

## 7.2 功能方框图



ADVANCE INFORMATION

## 7.3 特性说明

TCA9846 是一款用于 I<sup>2</sup>C 总线的 4 通道双向转换开关，支持标准模式 (100kHz)、快速模式 (400kHz) 和快速模式增强版 (1MHz) 运行。TCA9846 采用使用 8 位控制寄存器的 I<sup>2</sup>C 控制。在该寄存器中，每位控制 I<sup>2</sup>C 数据流相应 8 个开关通道之一的启用和禁用。根据应用的不同，还可以使用 TCA9846 实现 I<sup>2</sup>C 总线的电压转换，以允许 0.65V、0.8V、1.2V 或 1.8V 器件与 3.3V 器件通信。此外，如果 I<sup>2</sup>C 总线上的通信进入故障状态，可使用  $\overline{\text{RESET}}$  引脚特性或上电复位（由于器件的下电上电而导致）对 TCA9846 进行复位以恢复正常运行。

## 7.4 器件功能模式

### 7.4.1 $\overline{\text{RESET}}$ 输入

$\overline{\text{RESET}}$  输入是一个低电平有效信号，可用于从总线故障状态中恢复。当此信号在最小持续时间  $t_{\text{WL}}$  内保持低电平时，TCA9846 会重置其寄存器和 I<sup>2</sup>C 状态机，并取消选择所有通道。 $\overline{\text{RESET}}$  输入必须通过上拉电阻器连接至  $V_{\text{CC}}$ 。

### 7.4.2 上电复位

给  $V_{\text{CC}}$  引脚加电时，内部上电复位会将 TCA9846 保持在复位条件，直到  $V_{\text{CC}}$  达到  $V_{\text{PORR}}$ 。此时，复位条件被释放，且 TCA9846 寄存器和 I<sup>2</sup>C 状态机被初始化为默认状态，全为零，从而导致所有通道被取消选中。此后，必须将  $V_{\text{CC}}$  降至  $V_{\text{PORF}}$  以下以复位器件。

## 7.5 编程

### 7.5.1 I<sup>2</sup>C 接口

TCA9846 具有一个标准双向 I<sup>2</sup>C 接口，该接口由控制器器件控制，以便配置或读取该器件的状态。I<sup>2</sup>C 总线上的每个目标器件都有一个特定的器件地址，以便区别于同一 I<sup>2</sup>C 总线上的其他目标器件。许多目标器件在启动时需要进行配置来设置器件行为。这通常在控制器访问具有唯一寄存器地址的目标器件的内部寄存器映射时完成。一个器件可以有一个或多个用于存储、写入或读取数据的寄存器。

物理 I<sup>2</sup>C 接口由串行时钟 (SCL) 和串行数据 (SDA) 线组成。SDA 和 SCL 线都必须通过上拉电阻器连接至  $V_{\text{CC}}$ 。上拉电阻器的阻值由 I<sup>2</sup>C 线上的电容值决定。（有关更多详细信息，请参阅 [I<sup>2</sup>C 上拉电阻器计算](#) 应用手册。只有当总线处于空闲状态时，才能启动数据传输。如果在停止条件后，SDA 和 SCL 线都为高电平，则认为总线处于空闲状态（请参阅图 7-1 和图 7-2）。

以下是控制器访问目标器件的一般过程：

- 如果控制器想要向目标器件发送数据：
  - 控制器/发送器发送一个 START 条件并对目标接收器进行寻址。
  - 控制器/发送器向目标接收器发送数据。
  - 控制器/发送器以 STOP 条件终止传输。
- 如果控制器想要接收或读取目标器件的数据：
  - 控制器/接收器发送一个启动条件并对目标发送器进行寻址。
  - 控制器/接收器发送所请求的寄存器以支持读取目标发送器。
  - 控制器/接收器接收目标发送器的数据。
  - 控制器/接收器以停止条件终止传输。

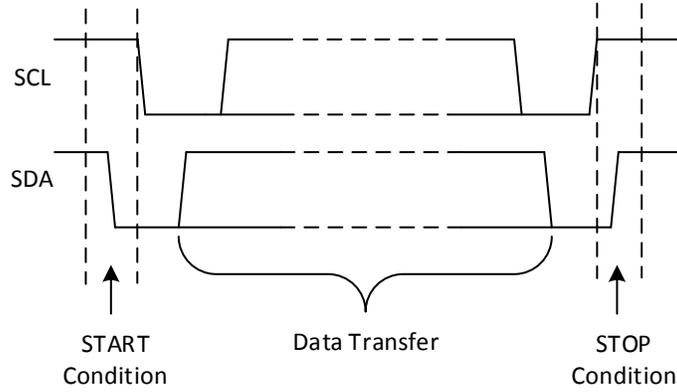


图 7-1. 启动和停止条件的定义

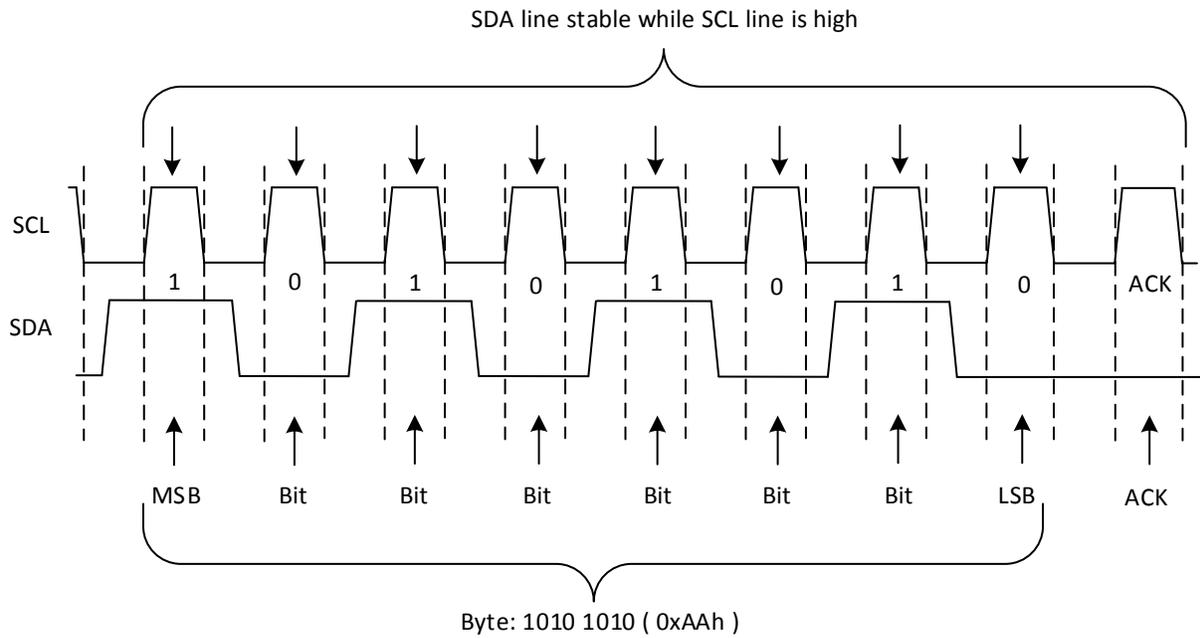


图 7-2. 位传输

### 7.5.2 器件地址

目标地址的最后一位定义了要执行的操作（读取或写入）。当它为高电平（1）时，选择读取操作；当它为低电平（0）时，选择写入操作。

表 7-1 展示了 TCA9846 地址参考。

表 7-1. 地址参考

| 输入  |     | I <sup>2</sup> C 总线目标地址 |
|-----|-----|-------------------------|
| A1  | A0  |                         |
| L   | SCL | 0xE0h (十六进制)            |
| L   | L   | 0xE2h (十六进制)            |
| L   | SDA | 0xE4h (十六进制)            |
| L : | H   | 0xE6h (十六进制)            |
| H   | SCL | 0xE8h (十六进制)            |
| H   | L   | 0xEAh (十六进制)            |
| H   | SDA | 0xECh (十六进制)            |
| H   | H   | 0xEEh (十六进制)            |
| SCL | SCL | 0xB0h (十六进制)            |
| SCL | L   | 0xB2h (十六进制)            |
| SCL | SDA | 0xB4h (十六进制)            |
| SCL | H   | 0xB6h (十六进制)            |
| SDA | SCL | 0xB8h (十六进制)            |
| SDA | L   | 0xBAh (十六进制)            |
| SDA | SDA | 0xBCh (十六进制)            |
| SDA | 1   | 0xBEh (十六进制)            |

### 7.5.3 总线事务

必须向目标器件发送并从目标器件接收数据，而这是通过读取或写入目标器件中的寄存器来完成的。

寄存器是目标内存中的位置，其中包含信息，无论是配置信息还是一些要发送回控制器的采样数据。控制器必须将信息写入此类寄存器，从而指示目标器件执行任务。

虽然 I<sup>2</sup>C 目标中通常有寄存器，但请注意，并非所有目标器件都有寄存器。有些设备很简单，只包含一个寄存器，可以通过在目标地址之后立即发送寄存器数据来直接写入寄存器，而不是对寄存器进行寻址。TCA9846 是通过 I<sup>2</sup>C 命令控制的单寄存器器件的示例。由于它只需要 1 位来启用或禁用通道，因此只需要 1 个寄存器，并且控制器仅在目标地址之后写入寄存器数据，会跳过寄存器号。

#### 7.5.3.1 写入

要在 I<sup>2</sup>C 总线上进行写入，控制器在总线上发送一个启动条件，带有目标器件地址以及设置为 0 的最后一位 (R/W 位)，这表示一次写入。目标器件进行确认，告知控制器它已准备就绪。此后，控制器开始向目标器件发送控制寄存器数据，直到控制器发送完所有必要的的数据 (有时仅为一个字节)，控制器以停止条件终止传输。

发送的字节数没有限制，但发送的最后一个字节就是寄存器中的内容。

图 7-3 显示了向目标寄存器写入单个字节的示例。

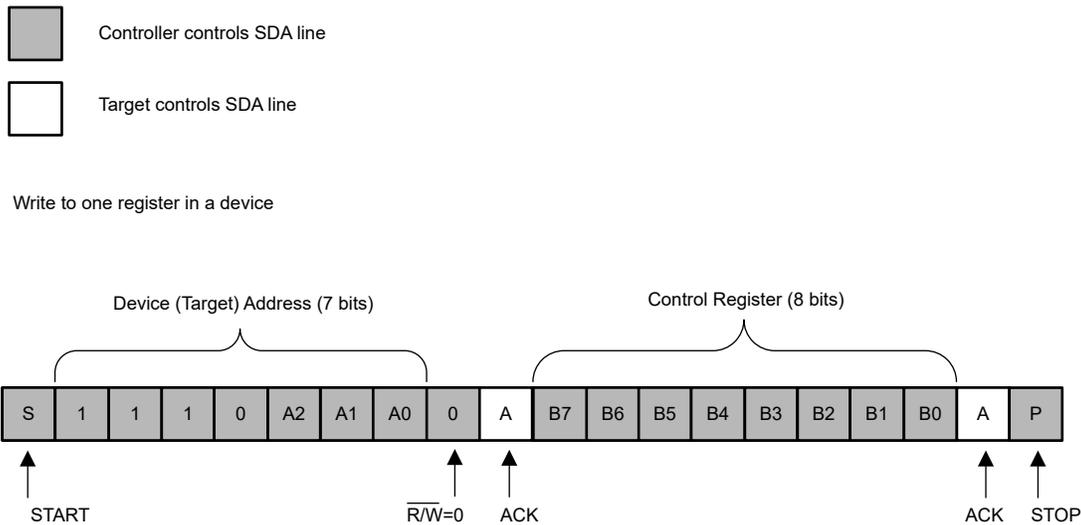


图 7-3. 向寄存器写入

#### 7.5.3.2 读取

从目标中读取与写入非常相似，但控制器会发送一个启动条件，后跟 R/W 位设置为 1 的目标地址 (表示一次读取)。器件确认读取请求，控制器释放 SDA 总线，但继续向目标提供时钟信号。在这一事务过程中，控制器成为控制器-接收器，目标成为目标-发送器。

控制器将继续发送时钟脉冲，但释放 SDA 线，以便目标器件可以发送数据。在每个数据字节结束时，控制器向目标器件发送一个 ACK，告知目标器件它已准备就绪，可接收更多数据。一旦控制器收到了预期的字节数，它就会发送一个 NACK，向目标器件发送信号，停止通信并释放 STOP 线。控制器随后会发出一个停止条件。

图 7-4 显示了从目标寄存器读取单个字节的示例。

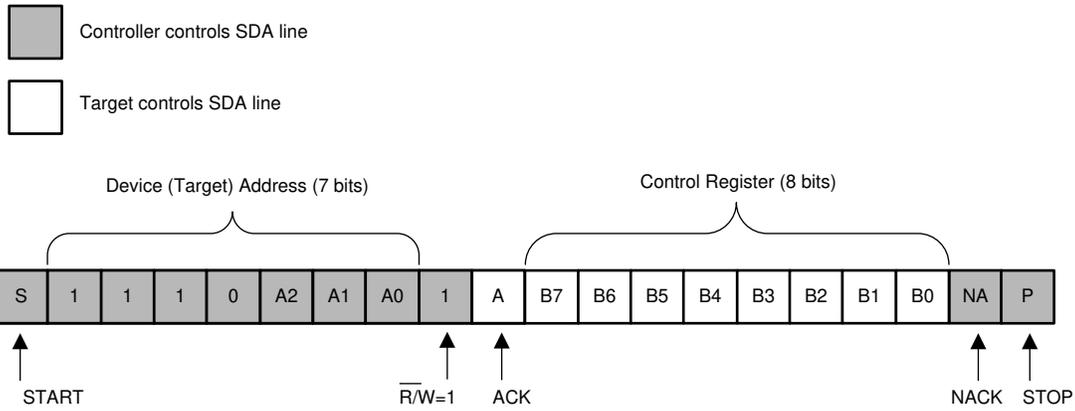


图 7-4. 从控制寄存器读取

### 7.5.4 控制寄存器

成功确认地址字节后，总线控制器发送一个存储在 TCA9846 中控制寄存器的命令字节（请参阅图 7-5）。可以通过 I<sup>2</sup>C 总线对该寄存器进行写入和读取。命令字节中的每个位对应一个 SCn/SDn 通道，并由高电平（或 1）选择该通道。可同时选择多个 SCn/SDn 通道。选择通道后，该通道在 I<sup>2</sup>C 总线上施加停止条件后变为有效状态。这可确保当通道激活时，所有 SCn/SDn 线路都处于高电平状态、从而在连接时不会产生错误条件。停止条件始终必须在确认周期之后立即发生。如果 TCA9848 接收到多个字节，则保存接收到的最后一个字节。

Channel Selection Bits (Read/Write)

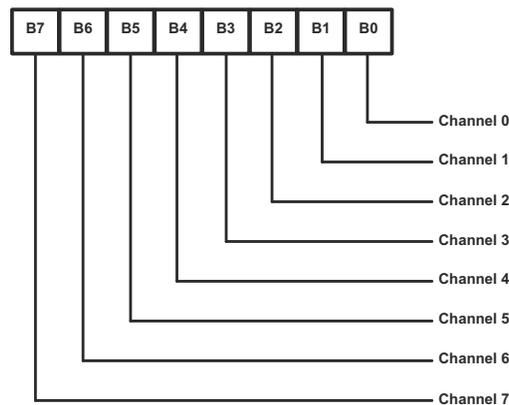


图 7-5. 控制寄存器

表 7-2 显示了 TCA9846 命令字节定义。

表 7-2. 命令字节定义

| 控制寄存器位 |    |    |    |    |    |    |    | 命令               |
|--------|----|----|----|----|----|----|----|------------------|
| B7     | B6 | B5 | B4 | B3 | B2 | B1 | B0 |                  |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 0 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 0 已启用         |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 1 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 1 已启用         |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 2 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 2 已启用         |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 3 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 3 已启用         |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 4 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 4 已启用         |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 5 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 5 已启用         |
| X      | X  | X  | X  | X  | X  | X  | 0  | 通道 6 已禁用         |
|        |    |    |    |    |    |    | 1  | 通道 6 已启用         |
| 0      | X  | X  | X  | X  | X  | X  | X  | 通道 7 已禁用         |
| 1      |    |    |    |    |    |    |    | 通道 7 已启用         |
| 0      | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 未选择通道, 上电/复位默认状态 |

### 7.5.5 RESET 输入

RESET 输入是一个低电平有效信号, 可用于从总线故障状态中恢复。当此信号在最小持续时间  $t_{WL}$  内保持低电平时, TCA9846 会重置其寄存器和 I<sup>2</sup>C 状态机, 并取消选择所有通道。RESET 输入必须通过上拉电阻器连接至 V<sub>CC</sub>。

### 7.5.6 上电复位

给 V<sub>DD</sub> 加电 (从 0V 开始) 时, 内部上电复位会将 TCA9846 保持在复位条件, 直到 V<sub>DD</sub> 达到 V<sub>POR</sub>。届时, 复位条件会被释放, 并且 TCA9846 寄存器和 I<sup>2</sup>C 状态机初始化为默认状态。之后, 必须将 V<sub>CC</sub> 降至 V<sub>POR</sub>, 然后恢复到工作电压以完成电源复位周期。

## 8 应用和实施

### 备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

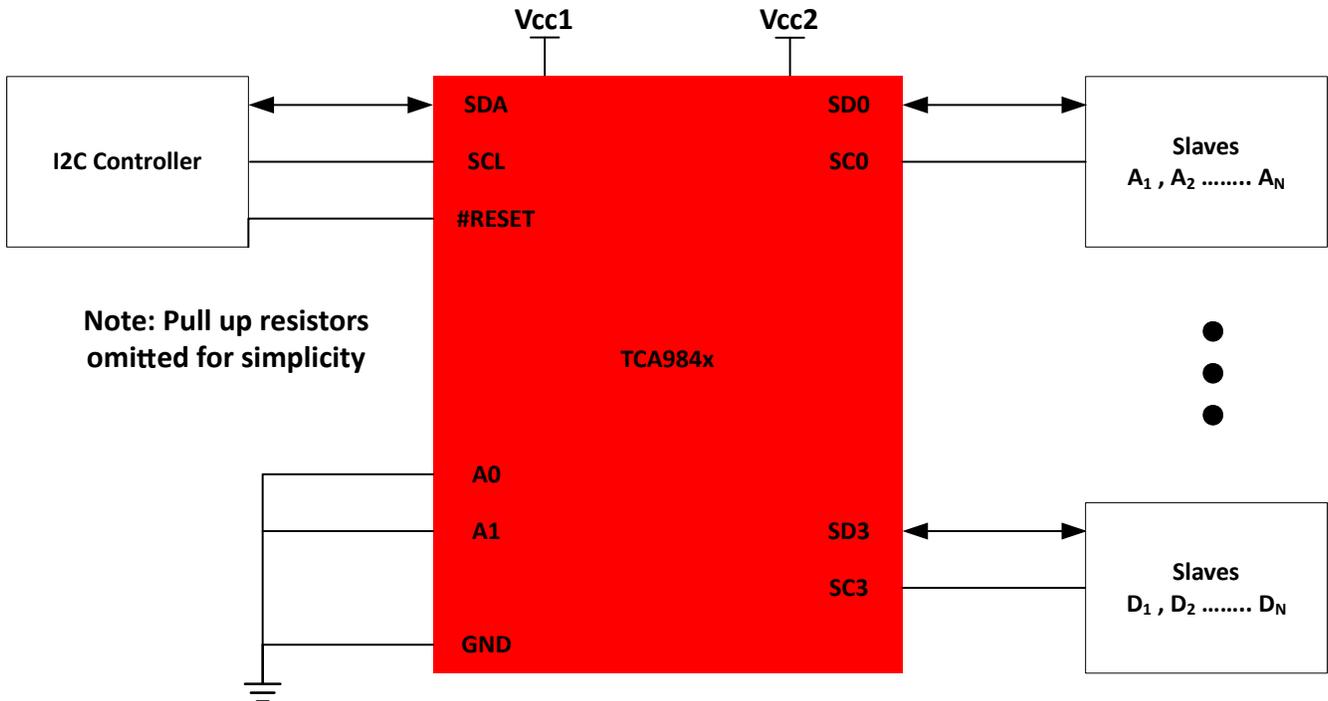
### 8.1 应用信息

TCA9846 的应用包含一个 I<sup>2</sup>C ( 或 SMBus ) 控制器器件最多和八个 I<sup>2</sup>C 目标器件。下游通道用于解决 I<sup>2</sup>C 目标地址冲突。例如，如果应用中需要八个完全相同的数字温度传感器，则每个通道 (0-7) 可以连接一个传感器。当读取特定位置的温度时，可以启用相应的通道并关闭所有其他通道，可以检索数据，并且 I<sup>2</sup>C 控制器可以继续运行并读取下一个通道。

在 I<sup>2</sup>C 总线包含很多不会导致 I<sup>2</sup>C 目标地址冲突的其他目标器件的应用中，这些目标器件可以连接到任何所需的通道，以便将总线总电容分配到多个通道上。如果同时启用多个开关，则必须考虑额外的设计要求 ( 请参阅 [设计](#) [要求](#)部分和 [详细的设计过程](#)部分 )。

### 8.2 典型应用

图 8-1 展示了可以使用 TCA9846 的应用。



所示引脚编号适用于 PW 封装。

图 8-1. 典型应用原理图

### 8.2.1 设计要求

TCA9846 的典型应用包含一个或多个数据上拉电压  $V_{DPUX}$ ，一个用于控制器器件 ( $V_{DPUM}$ )，每个可选目标通道一个 ( $V_{DPU0} - V_{DPU7}$ )。如果控制器器件和所有目标器件都在相同的电压下运行，则  $V_{DPUM} = V_{DPUX} = V_{CC}$ 。在需要电压转换的应用中，必须考虑额外的设计要求以确定适当的  $V_{CC}$  电压。

A0、A1 引脚可通过选择硬件来控制 TCA9846 的目标地址。这些引脚可在应用中直接连接到 GND 或  $V_{CC}$ 。

如果在应用中同时激活多个目标通道，则控制器侧从 SCL/SDA 到 GND 的总  $I_{OL}$  是流经所有上拉电阻器  $R_p$  的电流之和。

TCA9846 的导通栅极晶体管的构造使得  $V_{CC}$  电压可用于限制从一条 I<sup>2</sup>C 总线传递到另一条总线的最大电压。

为了使 TCA9846 充当电压转换器， $V_{pass}$  电压必须等于或低于最低总线电压。

### 8.2.2 详细设计过程

当所有目标被分配给适当的目标通道并确定总线电压后，需要为每个总线选择适当的上拉电阻器  $R_p$ 。最小上拉电阻是  $V_{DPUX}$ 、 $V_{OL(max)}$  和  $I_{OL}$  的函数，如 [方程式 1](#) 所示：

$$R_{p(min)} = \frac{V_{DPUX} - V_{OL(max)}}{I_{OL}} \quad (1)$$

最大上拉电阻是最大上升时间  $t_r$  (对于  $f_{SCL} = 400kHz$  的快速模式运行，该时间为 300ns) 和总线电容  $C_b$  的函数，如 [方程式 2](#) 所示：

$$R_{p(max)} = \frac{t_r}{0.8473 \times C_b} \quad (2)$$

对于快速模式运行，I<sup>2</sup>C 总线的最大总线电容不得超过 400pF。可以通过将 TCA9846 的电容 ( $C_{io(OFF)}$ )、电线/连接/布线的电容，以及给定通道上的每个目标的电容相加，估算出总线电容。如果同时激活多个通道，则所有通道上的每个目标都会对总线的总电容产生影响。

## 8.3 电源相关建议

TCA9846 的 VDD1 工作电源电压范围为 0.65V 至 3.6V，VDD2 的工作电源电压范围为 1.65V 至 3.6V。当 TCA9846 首次或任何时候上电时，必须通过下电上电来复位器件。必须遵循上电复位要求，以确保 I<sup>2</sup>C 总线逻辑被正确初始化。

### 8.3.1 上电复位要求

如果发生干扰或数据损坏，可以使用上电复位功能将 TCA9846 复位为默认状态。上电复位要求器件经过下电上电后才能完全复位。当器件在应用中首次上电时，也会发生此复位。

上电复位如 [图 8-2](#) 所示。

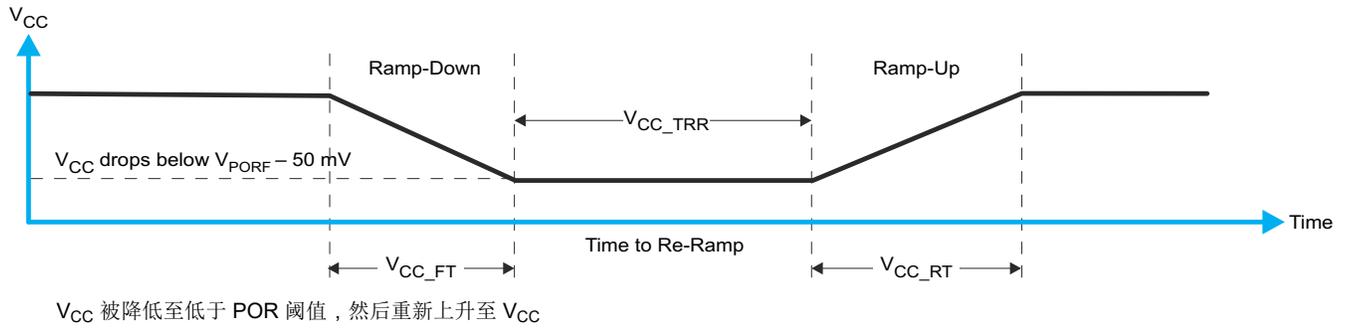


图 8-2. 上电复位波形

表 8-1 指定了 TCA9846 上电复位功能在进行两种类型的上电复位时的性能。

表 8-1. 建议的电源时序和斜坡速率

| 参数 <sup>(1)</sup> |  | 最小值 | 最大值 | 单位      |
|-------------------|--|-----|-----|---------|
| $V_{CC\_FT}$      | 下降时间   | 1   | 100 | ms      |
| $V_{CC\_RT}$      | 上升时间   | 0.1 | 100 | ms      |
| $V_{CC\_TRR}$     | 重新上升的时间 (当 $V_{CC}$ 下降至 $V_{PORF(min)N} - 50mV$ 时或 $V_{CC}$ 下降至 GND 时) | 40  |     | $\mu s$ |
| $V_{CC\_GH}$      | 当 $V_{CC\_GW} = 1\mu s$ 时, $V_{CC}$ 可能会受到干扰但不会导致功能中断的电平                |     | 1.2 | V       |
| $V_{CC\_GW}$      | 当 $V_{CC\_GH} = 0.5 \times V_{CC}$ 时, 不会导致功能中断的干扰宽度                    |     | 10  | $\mu s$ |

(1) 所有电源时序和斜升速率值均在  $T_A = 25^\circ C$  时测得

电源中的干扰也会影响此器件的上电复位性能。干扰宽度 ( $V_{CC\_GW}$ ) 和高度 ( $V_{CC\_GH}$ ) 相互依赖。旁路电容、源阻抗和器件阻抗是影响上电复位性能的因素。图 8-3 和表 8-1 提供了有关如何测量这些规格的更多信息。

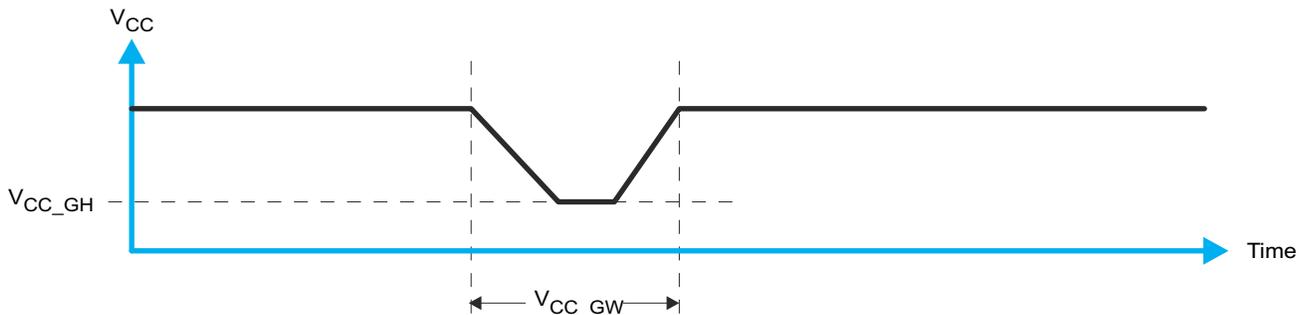


图 8-3. 干扰宽度和干扰高度

$V_{POR}$  对上电复位至关重要。达到  $V_{POR}$  这一电压电平时, 系统会释放复位条件, 并将所有寄存器和 I<sup>2</sup>C/SMBus 状态机初始化为默认状态。 $V_{POR}$  的值可能不同, 具体取决于  $V_{CC}$  是下降至 0 还是从 0 开始上升。图 8-4 和表 8-1 提供了有关此规格的更多详细信息。

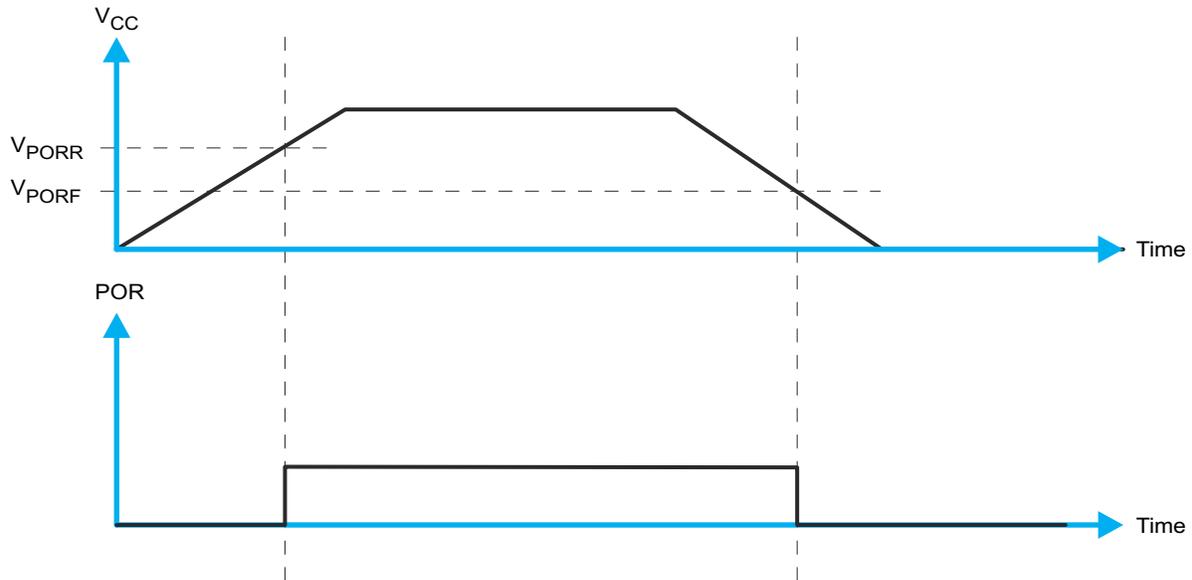


图 8-4.  $V_{POR}$

## 8.4 布局

### 8.4.1 布局指南

对于 TCA9846 的 PCB 布局，必须遵循常见的 PCB 布局实践，但与高速数据传输相关的其他问题（例如匹配阻抗和差分对）对 I<sup>2</sup>C 信号速度而言不是问题。在电路板的内层通常会设置一个专用的接地平面，而接地连接的引脚必须通过宽的多边形布线和多个通孔形成低阻抗路径与接地平面相连。旁路电容器和去耦电容器通常用于控制 VCC 引脚上的电压，使用较大的电容器可在发生短暂电源干扰时提供额外电能，使用较小的电容器则能滤除高频纹波。

在不需要电压转换的应用中，所有  $V_{DPUX}$  电压和  $V_{CC}$  都可以处于相同的电位，并且一个铜平面可以将所有上拉电阻器连接到适当的基准电压。在需要电压转换的应用中， $V_{DPU0}$  和  $V_{DPU1} - V_{DPU7}$  都可以位于电路板的同一层，并使用分离平面来隔离不同的电压电位。

为了降低 PCB 寄生效应增加的总 I<sup>2</sup>C 总线电容，数据线（SCn 和 SDn）必须尽可能短，并且还必须尽可能减小布线宽度（例如 5-10mil，具体取决于覆铜重量）。

8.4.2 布局示例

ADVANCE INFORMATION

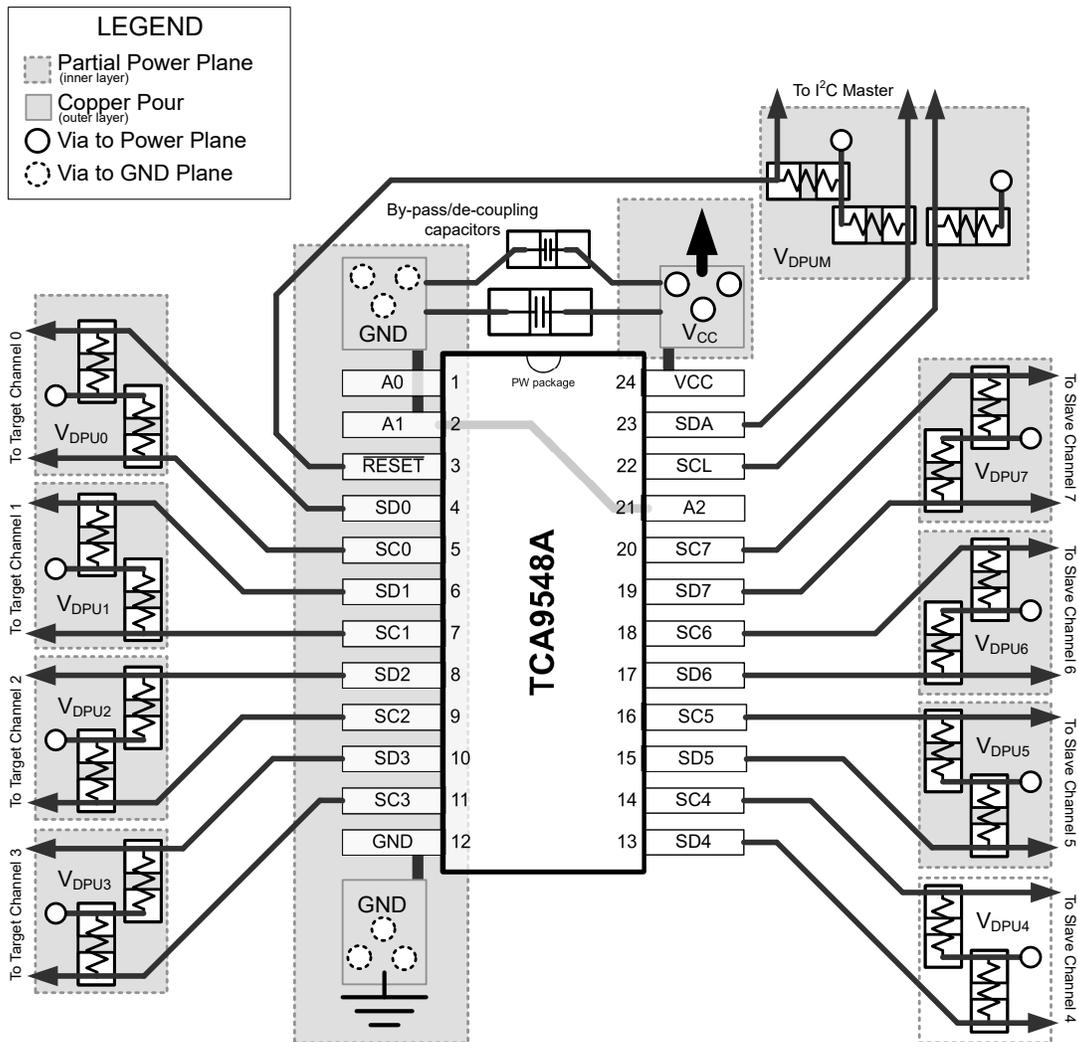


图 8-5. 布局原理图

## 9 器件和文档支持

### 9.1 文档支持

#### 9.1.1 相关文档

请参阅以下相关文档：

- [I2C 总线上拉电阻器计算](#)
- [I2C 总线在采用中继器时的最高时钟频率](#)
- [逻辑器件简介](#)
- [了解 I2C 总线](#)
- [为新设计挑选合适的 I2C 器件](#)
- [TCA9548AEVM 用户指南](#)

### 9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 9.4 商标

TI E2E™ is a trademark of Texas Instruments.  
所有商标均为其各自所有者的财产。

### 9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

## 10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

| 日期         | 修订版本 | 注释    |
|------------|------|-------|
| March 2026 | *    | 初始发行版 |

## 11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

## 封装选项附录

## 封装信息

| 可订购器件型号    | 状态<br>(1) | 材料类型<br>(2) | 封装   引脚         | 包装数量   包装 | RoHS<br>(3) | 引脚镀层/焊球材料<br>(4) | MSL 等级/回流焊峰值<br>温度<br>(5) | 工作温度 (°C)    | 器件标识<br>(6) |
|------------|-----------|-------------|-----------------|-----------|-------------|------------------|---------------------------|--------------|-------------|
| TCA9848PWR | 有效        | PRE_PROD    | TSSOP (PW)   24 |           |             |                  |                           | -40 至<br>125 |             |
|            |           |             |                 |           |             |                  |                           |              |             |
|            |           |             |                 |           |             |                  |                           |              |             |
|            |           |             |                 |           |             |                  |                           |              |             |

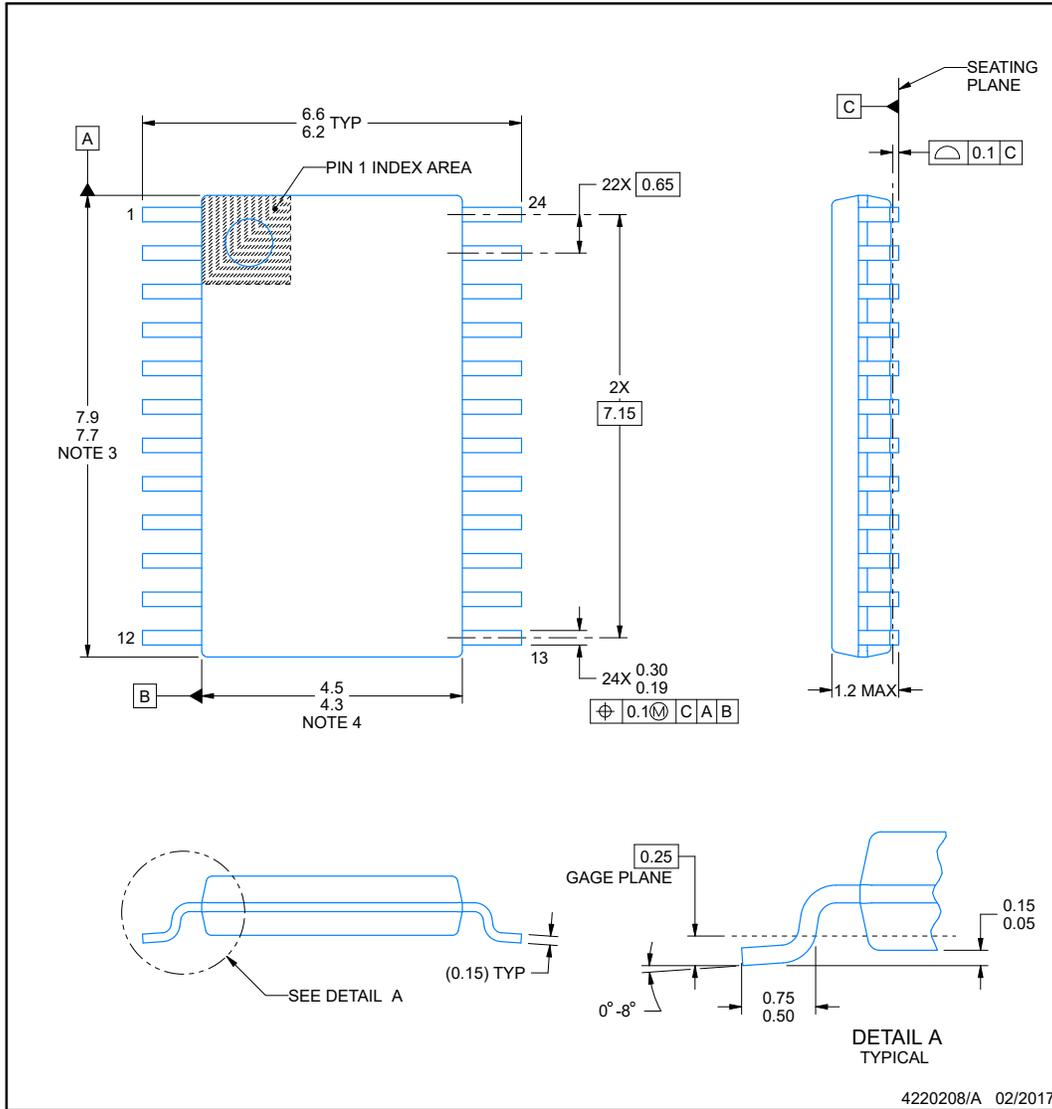
- (1) **状态**：有关状态的详细信息，请参阅我们的 [产品生命周期](#)。
- (2) **材料类型**：指定时，预量产器件是原型/试验器件，尚未获批或发布以进行全面生产。测试和最终工艺（包括但不限于质量保证、可靠性测试以及/或工艺鉴定）可能尚未完成，并且本器件可能会进一步更改，也可能中断研发。即使可供订购，所购器件仍将在结算时被取消，并且所购器件仅可用于早期内部评估。这些器件一经售出，概不提供任何保修。
- (3) **RoHS 值**：是、否、RoHS 豁免。有关更多信息和值定义，请参阅“[TI RoHS 声明](#)”。
- (4) **引脚镀层/焊球材料**：器件可能有多种材料镀层选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。
- (5) **MSL 等级/回流焊峰值温度**：湿敏等级等级和峰值焊接（回流焊）温度。如果器件具有多个湿敏等级，则仅显示符合 JEDEC 标准的最低等级。有关将器件安装到印刷电路板上时采用的实际回流焊温度，请参阅装运标签。
- (6) **器件标识**：器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标识。如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

**重要信息和免责声明**：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

11.1 机械数据

**PW0024A**  **PACKAGE OUTLINE**  
**TSSOP - 1.2 mm max height**  
SMALL OUTLINE PACKAGE



NOTES:

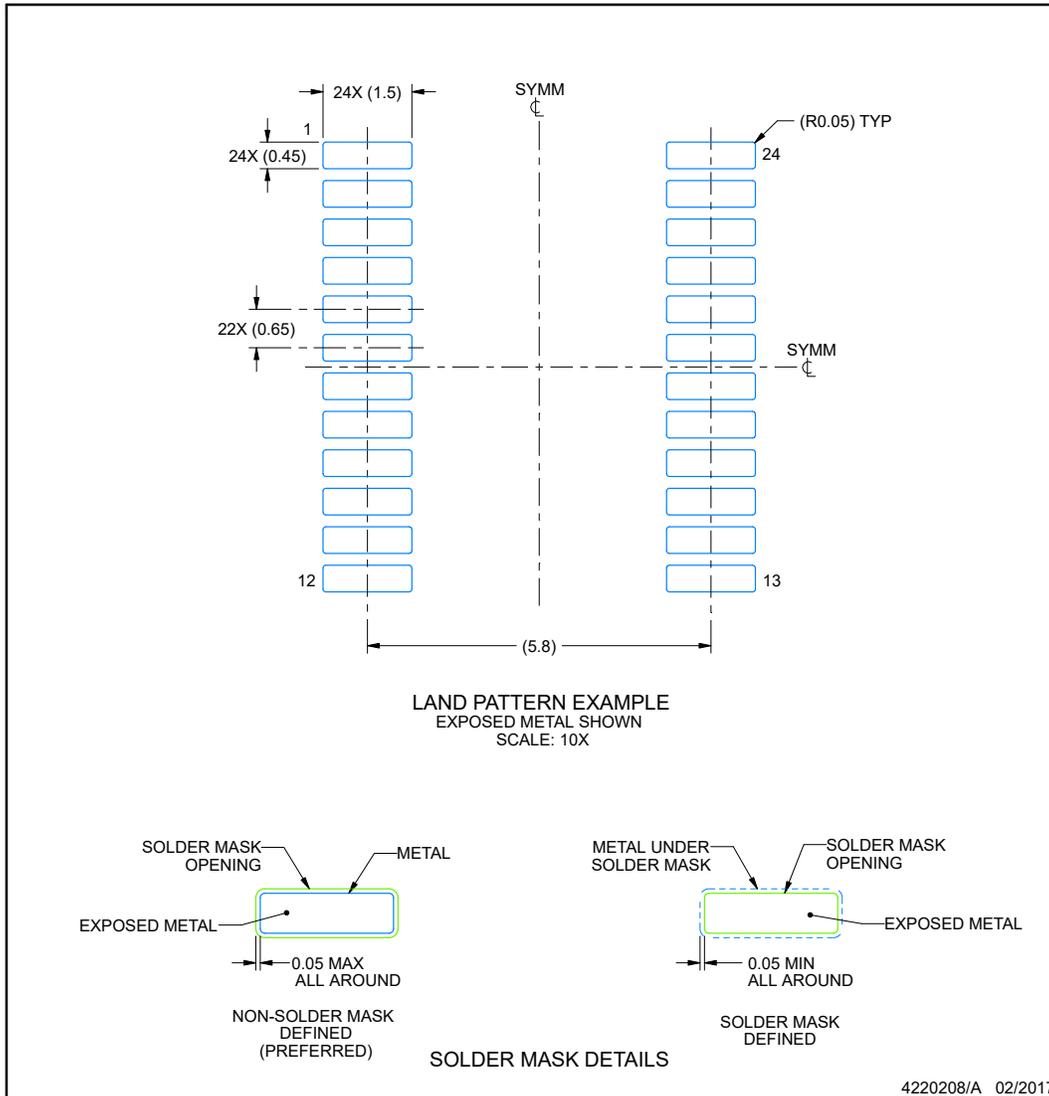
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

**EXAMPLE BOARD LAYOUT**

**PW0024A**

**TSSOP - 1.2 mm max height**

SMALL OUTLINE PACKAGE



NOTES: (continued)

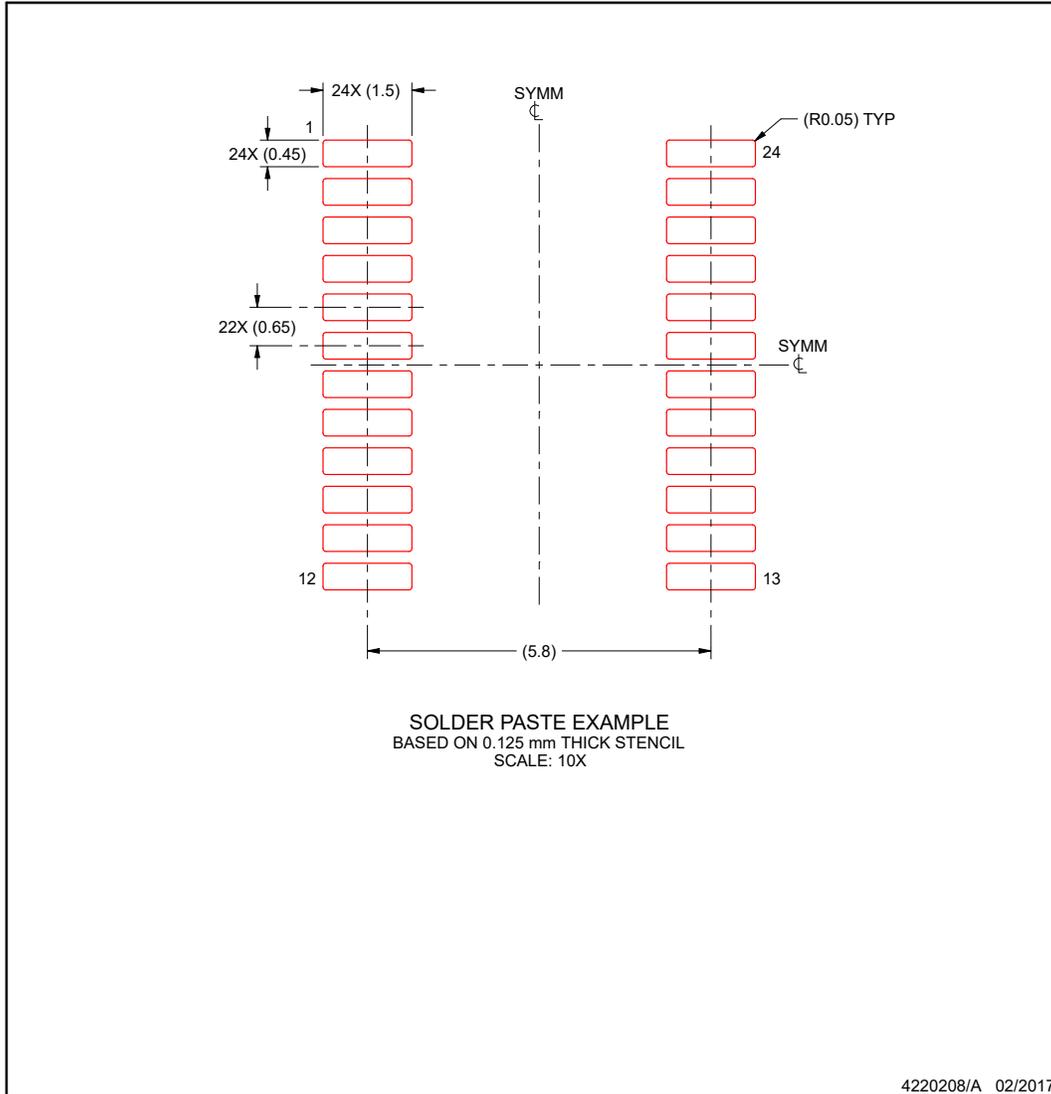
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

**EXAMPLE STENCIL DESIGN**

**PW0024A**

**TSSOP - 1.2 mm max height**

SMALL OUTLINE PACKAGE



NOTES: (continued)

- 8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 9. Board assembly site may have different recommendations for stencil design.

**ADVANCE INFORMATION**

**PACKAGING INFORMATION**

| Orderable part number       | Status<br>(1) | Material type<br>(2) | Package   Pins  | Package qty   Carrier | RoHS<br>(3) | Lead finish/<br>Ball material<br>(4) | MSL rating/<br>Peak reflow<br>(5) | Op temp (°C) | Part marking<br>(6) |
|-----------------------------|---------------|----------------------|-----------------|-----------------------|-------------|--------------------------------------|-----------------------------------|--------------|---------------------|
| <a href="#">PTCA9846PWR</a> | Active        | Preproduction        | TSSOP (PW)   16 | 3000   LARGE T&R      | -           | Call TI                              | Call TI                           | -40 to 125   |                     |

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

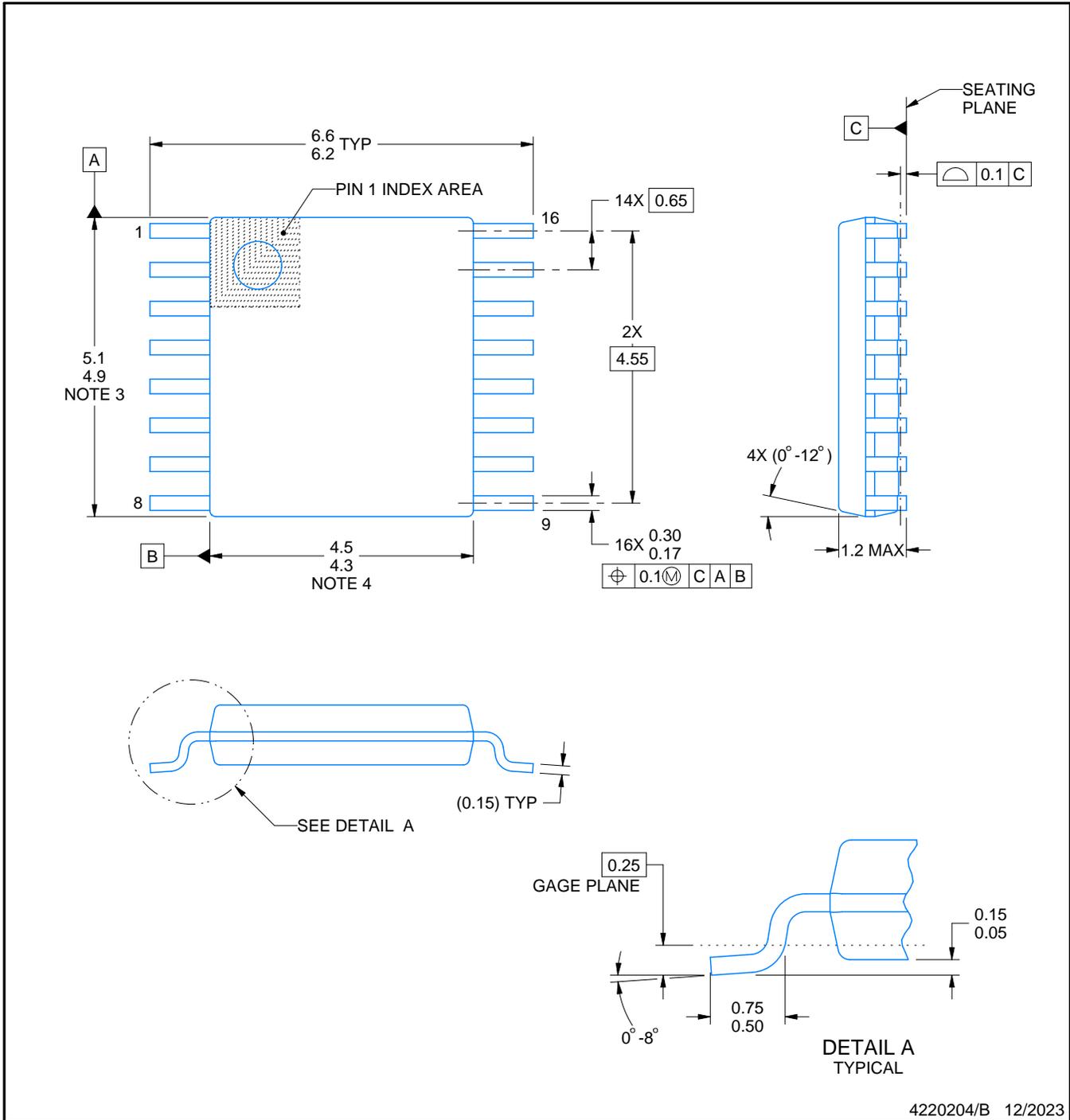
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



4220204/B 12/2023

NOTES:

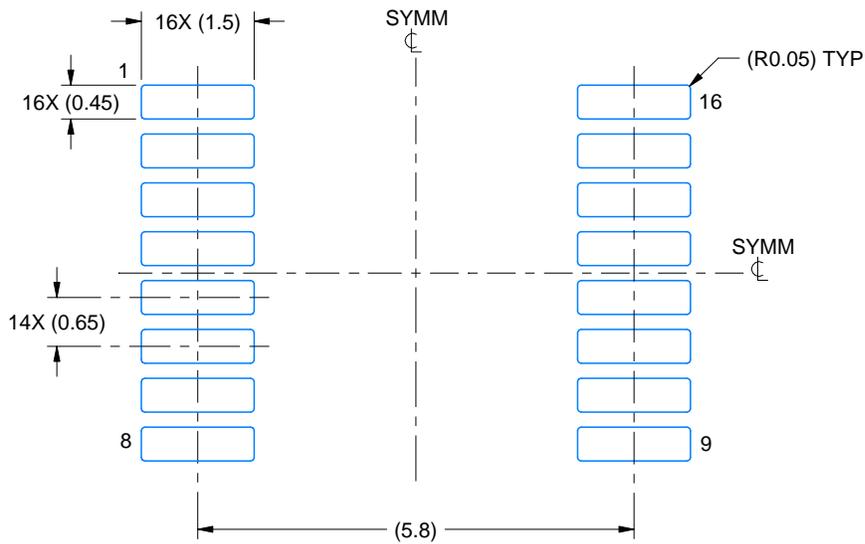
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

# EXAMPLE BOARD LAYOUT

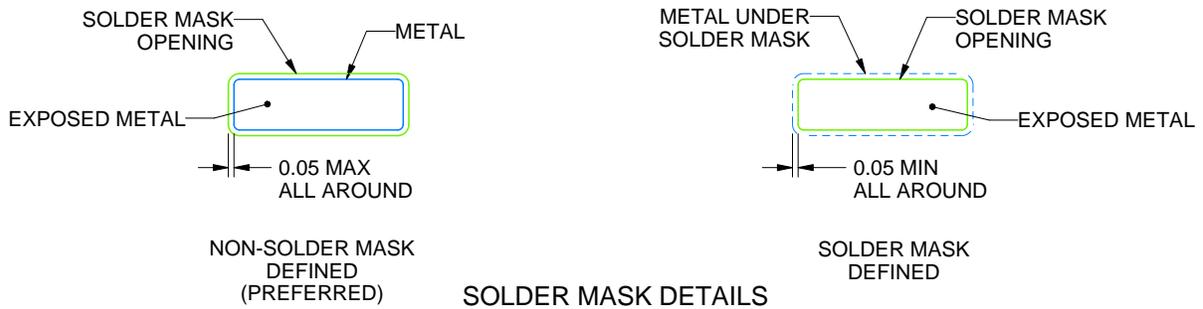
PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 10X



SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

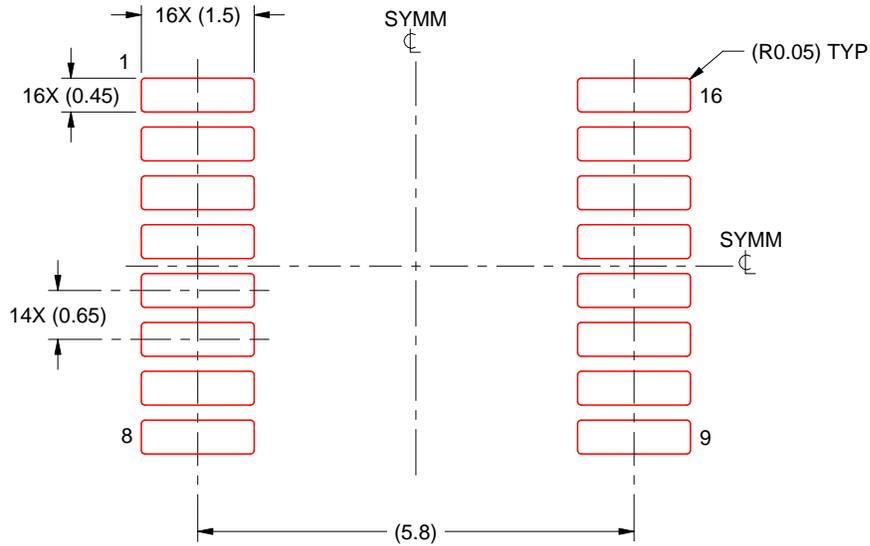
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

PW0016A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE  
BASED ON 0.125 mm THICK STENCIL  
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月