TCAN1164-Q1 具有 LDO 输出和看门狗的汽车类 CAN FD 系统基础芯片

1 特性

- 符合面向汽车应用的 AEC Q100 标准
- 符合 ISO 11898-2:2016 的要求
- 功能安全质量管理型
  - 可提供用于功能安全系统设计的文档
- 宽工作输入电压范围
- 为 CAN 收发器供电的集成 LDO
  - 具有 100mA 输出电流能力的 5V LDO
- 支持传统 CAN 和 CAN FD（高达 8Mbps）
  - 支持多种模式的看门狗计时器
    - Timeout
    - 窗口
    - 问答看门狗 (Q&A)
  - 速度高达 5Mbps
- 可通过 SPI 编程的工作模式
  - 正常模式
  - 静音模式
  - 待机模式
- 支持高级 CAN 总线故障检测
- 定义了未上电时的行为
  - 总线和 IO 终端为高阻抗（运行总线或应用上无负载）
- 保护特性：
  - ±58V CAN 总线容错
  - V_{SUP} 上支持负载突降
  - IEC ESD 保护
  - 欠压和过压保护
  - 热关断保护
  - TXD 显性状态超时 (TXD DTO)
- 支持超宽结温范围
- 采用无引线 VSON (14) 封装，具有可湿性侧面，提高了自动光学检测 (AOI) 能力

2 应用

- 高级驾驶辅助系统 (ADAS)
- 车身电子装置和照明
- 汽车信息娱乐系统和仪表组
- 混合动力、电动和动力总成系统

3 说明

TCAN1164-Q1 是一款高速控制器局域网 (CAN) 系统基础芯片 (SBC)，符合 ISO 11898-2:2016 高速 CAN 规范的物理层要求。该收发器支持传统 CAN 和 CAN FD 网络，数据速率高达 8 兆位/秒 (Mbps) (TCAN1164-Q1) 或 5Mbps (TCAN1164T-Q1)。

TCAN1164-Q1 支持宽输入电源电压范围，并且集成了 5V LDO 输出。5V LDO 输出 (V_{CCOUT}) 可在内部为 CAN 收发器提供电压，并在外部提供额外电流。

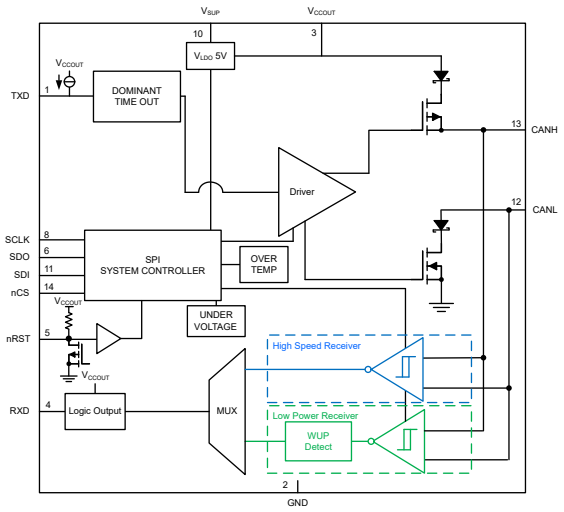
TCAN1164-Q1 包括许多保护和诊断功能，如 CAN 总线短路检测、热关断 (TSD)、驱动器显性超时 (TXD DTO) 和高达 ±58V 的总线故障保护。

TCAN1164-Q1 支持看门狗功能，通过要求处理器在一个时间窗口内重置看门狗计时器来确保系统正常运行。

封装信息

器件型号	封装(1)	封装尺寸(2)
TCAN1164-Q1	VSON (14)	4.5mm x 3mm

(1) 有关更多信息，请参阅 节 12。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



功能方框图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....2
5 引脚配置和功能.....3
6 规格.....4
6.1 绝对最大额定值.....4
6.2 ESD 等级.....4
6.3 ESD 等级 IEC 规格.....4
6.4 建议运行条件.....5
6.5 热性能信息.....5
6.6 电源特性.....5
6.7 电气特性.....6
6.8 开关特性.....8
6.9 典型特性.....11
7 参数测量信息.....12
8 详细说明.....16
8.1 概述.....16
8.2 功能方框图.....16
8.3 特性说明.....18
8.4 器件功能模式.....35
8.5 编程.....40
9 应用信息免责声明.....56
9.1 应用信息.....56
9.2 典型应用.....56
9.3 应用曲线.....58
9.4 电源要求.....59
9.5 布局.....59
10 器件和文档支持.....60
10.1 接收文档更新通知.....60
10.2 支持资源.....60
10.3 商标.....60
10.4 静电放电警告.....60
10.5 术语表.....60
11 修订历史记录.....60
12 机械、封装和可订购信息.....60

4 器件比较表

器件型号	说明	最大数据速率	VeLIO[(1)]
TCAN1164-Q1	具有 SPI 模式控制、复位、看门狗和 5V LDO 的 CAN FD SBC	8Mbps	否
TCAN1164T-Q1	具有 SPI 模式控制、复位、看门狗和 5V LDO 的 CAN FD SBC	5Mbps	是

(1) 根据最新的 VeLIO（车辆 LAN 互操作性和优化）测试要求进行认证

Copyright © 2026 Texas Instruments Incorporated

5 引脚配置和功能

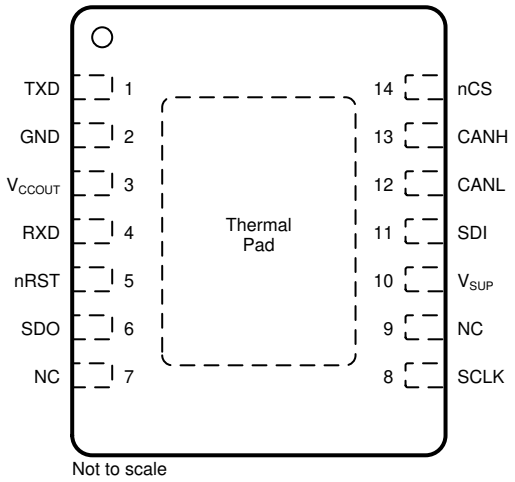


图 5-1. DMT 封装，14 引脚 (VSON)
（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
TXD	1	数字	CAN 发送数据输入，集成上拉电阻
GND	2	GND	接地连接
V_{CCOUT}	3	电源	5V LDO 稳压器输出电压
RXD	4	数字	CAN 接收数据输出
nRST	5	数字	Reset 输入/输出
SDO	6	数字	SPI 数据输出
NC	7	—	无连接（未在内部连接）
SCLK	8	数字	SPI 时钟输入
NC	9	—	无连接（未在内部连接）
V_{SUP}	10	电源	反向阻止电池电源输入
SDI	11	数字	SPI 数据输入
CANL	12	总线 IO	低电平 CAN 总线输入/输出线路
CANH	13	总线 IO	高电平 CAN 总线输入/输出线路
nCS	14	数字	SPI 片选（低电平有效）

6 规格

6.1 绝对最大额定值

在虚拟工作结温范围内测得（除非另有说明）[(1)]

		最小值	最大值	单位
V_{SUP}	电源电压范围	-0.3	42	V
V_{CCOUT}	5V 稳压器输出	-0.3	6	V
V_{BUS}	CAN 总线 IO 电压范围（CANH，CANL）	-58	58	V
$V_{(Logic_Input)}$	逻辑输入端子电压范围	-0.3	6	V
$V_{(Logic_Output)}$	逻辑输出端子电压范围	-0.3	6	V
$I_{O(LOGIC)}$	逻辑输出电流		8	mA
T_J	工作等效结温范围	-40	150	°C
T_{STG}	贮存温度	-65	165	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准[(1)]	所有引脚的 HBM 分类等级为 3A	±4000	V
			V_{SUP}、 的 HBM 分类等级为 3A	±8000	
			全局引脚 CANH 和 CANL 的 HBM 分类等级为 3B	±10000	
		充电器件模型 (CDM)，符合 AEC Q100-011 标准 所有引脚的 CDM 分类等级为 C5		±750	

(1) AEC-Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 ESD 等级 IEC 规格

				值	单位
V_{ESD}	系统级静电放电 (ESD)[(1)]	CAN 总线端子（CANH 和 CANL）至 GND	IEC 61000-4-2（150pF，330Ω）未供电接触放电	±8000	V
		V_{SUP}		±8000	
V_{TRAN}	ISO 7637 ISO 脉冲瞬态[(2)]	CAN 总线端子（CANH 和 CANL）至 GND、V_{SUP}	脉冲 1	-100	
			脉冲 2	75	
			脉冲 3a	-150	
			Pulse 3b	100	
	ISO 7637-3 瞬态[(3)]		DCC 慢速瞬态脉冲	±30	

(1) 根据 IEC 62228-3 CAN 收发器第 6.4 节进行了测试；DIN EN 61000-4-2
(2) 根据 IEC 62228-3 CAN 收发器第 6.3 节进行了测试；采用 ISO 7637-2 中定义的标准脉冲参数
(3) 根据 ISO 7637-3 进行了测试；通过电容耦合和电感耦合经由非电源线线路的瞬间电传输

Copyright © 2026 Texas Instruments Incorporated

6.4 建议运行条件

		最小值	标称值	最大值	单位
V_{SUP}	电源电压范围	5.5		28	V
$I_{OH(DO)}$	数字输出端子高电平输出电流	-2			mA
$I_{OL(DO)}$	数字输出端子低电平输出电流			2	mA
C_{VSUP}	V_{SUP} 引脚电容		0.1		µF
C_{VCCOUT}	V_{CCOUT} 引脚电容	10			µF
T_{SDR}	热关断上升	175	180		°C
T_{SDF}	热关断下降		165	170	°C
T_{SDW}	热关断警告	150			°C
T_{HYS}	热关断迟滞		15		°C

6.5 热性能信息

热指标[1]		DMT (VSON) 14 引脚	单位
$R_{\Theta JA}$	结至环境热阻	37.7	°C/W
$R_{\Theta JC(top)}$	结至外壳（顶部）热阻	37.9	°C/W
$R_{\Theta JB}$	结至电路板热阻	14.2	°C/W
Ψ_{JT}	结至顶部特征参数	0.7	°C/W
Ψ_{JB}	结至电路板特征参数	14.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	4.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

6.6 电源特性

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V 且 R_L = 60Ω 条件下获得

参数		测试条件	最小值	典型值	最大值	单位
电源电压和电流						
I_{SUP}	电源电流 总线偏置激活：显性	TXD = 0V，R_L = 60Ω，C_L = 开路 请参阅图 7-2			60	mA
		TXD = 0V，R_L = 50Ω，C_L = 开路 请参阅图 7-2			70	mA
	电源电流 总线偏置激活：隐性	TXD = V_{CCOUT}，R_L = 50Ω，C_L = 开路 请参阅图 7-2			3	mA
$I_{SUP(STB)}$	电源电流 待机模式 总线偏置激活：非活动	5.5V < V_{SUP} ≤ 19V 请参阅图 7-2			230	µA
$I_{SUP(BIAS)}$	电源电流 总线偏置自主：活动[1]	5.5V < V_{SUP} ≤ 28V 请参阅图 7-2			60	µA
UV_{SUPR}	欠压 V_{SUP} 阈值上升	斜升	4.05		4.42	V
UV_{SUPF}	欠压 V_{SUP} 阈值下降	斜降	3.9		4.25	V
V_{CCOUT} 特性						
V_{CCOUT}	5V 稳压器输出	V_{SUP} = 5.5V 至 18V I_L = 0mA 至 100mA TXD = V_{CCOUT}	4.9	5	5.1	V
V_{CCOUT}	5V 稳压器输出	V_{SUP} = 5.65V 至 18V I_L = 0mA 至 100mA TXD = 0V；V_{CANH} = 0V	4.9	5	5.1	V
V_{CCOUT_DROP}	压降电压	5V LDO，V_{SUP} – V_{CCOUT}，I_L = 125mA		300	650	mV
$\Delta V_{CCOUT(\Delta VSUP)}$	线路调节	V_{SUP} = 5.5V 至 28V，I_L = 10mA，ΔV_{CCOUT}			50	mV

6.6 电源特性（续）

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V 且 R_L = 60Ω 条件下获得

参数		测试条件	最小值	典型值	最大值	单位
$\Delta V_{CCOUT(\Delta VSUPL)}$	负载调节	I_L = 1mA 至 125mA，V_{SUP} = 14V，ΔV_{CCOUT}			50	mV
$UV_{VCCOUTR}$	欠压 V_{CCOUT} 阈值上升	斜升	4.25	4.6	4.75	V
$UV_{VCCOUTF}$	欠压 V_{CCOUT} 阈值下降	斜降	4.2	4.45	4.7	V
OV_{CCOUTR}	过压 V_{CCOUT} 阈值上升	斜升		5.7	6.15	V
OV_{CCOUTF}	过压 V_{CCOUT} 阈值下降	斜降	5.47	5.65		V
I_{L_VCCOUT}	输出电流限制	V_{CCOUT} 接地短路	175		275	mA
$PSRR_{VCCOUT}$	电源抑制纹波抑制	V_{RIP} = 0.5V_{PP}，负载 = 10mA，f = 100Hz，C_O = 10μF	60			dB

(1) 有效唤醒后，总 I_{SUP} 电流是 $I_{SUP(STB)}$ 与 $I_{SUP(BIAS)}$ 之和 ($I_{SUP} = I_{SUP(STB)} + I_{SUP(BIAS)}$)

6.7 电气特性

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V 且 R_L = 60Ω 条件下获得

参数			测试条件	最小值	典型值	最大值	单位
CAN 驱动器电气特性							
$V_{O(D)}$	显性输出电压 总线偏置激活	CANH	TXD = 0V，50 ≤ R_L ≤ 65Ω，C_L = 开路，R_{CM} = 开路 请参阅图 7-2	2.75		4.5	V
	显性输出电压 总线偏置激活	CANL		0.5		2.25	V
$V_{O(R)}$	隐性输出电压 总线偏置激活		TXD = V_{CCOUT}，R_L = 开路（无负载），R_{CM} = 开路 请参阅 See 图 7-2	2		3	V
V_{SYM}	驱动器对称性 总线偏置激活 ($V_{O(CANH)}$ + $V_{O(CANL)}$)/V_{CCOUT}		R_L = 60Ω，C_{SPLIT} = 4.7nF，C_L = 开路，R_{CM} = 开路，TXD = 250kHz、1Mhz、2.5MHz 请参阅图 7-2	0.9		1.1	V/V
V_{SYM_DC}	直流驱动器对称性 总线偏置激活 V_{CCOUT} – $V_{O(CANH)}$ – $V_{O(CANL)}$		R_L = 60Ω，C_L = 开路 请参阅图 7-2	-400		400	mV
$V_{OD(DOM)}$	差分输出电压 总线偏置激活 显性	CANH - CANL	TXD = 0V，50Ω ≤ R_L ≤ 65Ω，C_L = 开路 请参阅图 7-2	1.5		3	V
	差分输出电压 总线偏置激活 显性	CANH - CANL	TXD = 0V，45Ω ≤ R_L ≤ 70Ω，CL = 开路 请参阅图 7-2	1.4		3.3	V
	差分输出电压 总线偏置激活 显性	CANH - CANL	TXD = 0V，R_L = 2240Ω，C_L = 开路 请参阅图 7-2	1.5		5	V
$V_{OD(REC)}$	差分输出电压 总线偏置激活 总线偏置未激活 隐性	CANH - CANL	TXD = V_{CCOUT}，R_L = 开路 Ω，C_L = 开路 请参阅图 7-2	-50		50	mV
$V_{O(INACT)}$	引用输出电压 总线偏置未激活	CANH	TXD = V_{CCOUT} R_L = 开路（无负载），C_L = 开路 请参阅图 7-2	-0.1		0.1	V
		CANL	TXD = V_{CCOUT} R_L = 开路（无负载），C_L = 开路 请参阅图 7-2	-0.1		0.1	V
$V_{OD(STB)}$	差分输出电压 总线偏置未激活	CANH - CANL	TXD = V_{CCOUT} R_L = 开路（无负载），C_L = 开路 请参阅图 7-2	-0.2		0.2	V

Copyright © 2026 Texas Instruments Incorporated

6.7 电气特性（续）

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V 且 R_L = 60Ω 条件下获得

参数		测试条件	最小值	典型值	最大值	单位
$I_{OS(DOM)}$	短路稳态输出电流 总线偏置激活 显性	TXD = 0V -15V ≤ $V_{(CANH)}$ ≤ 40V 请参阅图 7-2 和图 7-8	-75			mA
	短路稳态输出电流 总线偏置激活 显性	TXD = 0V -15V ≤ $V_{(CANL)}$ ≤ 40V 请参阅图 7-2 和图 7-8			75	mA
$I_{OS(REC)}$	短路稳态输出电流 总线偏置激活 隐性	V_{BUS} = CANH = CANL -27V ≤ V_{BUS} ≤ 42V 请参阅 图 7-2 和图 7-8	-3		3	mA
CAN 接收器电气特性						
$V_{IT(DOM)}$	接收器显性状态输入电压范围 总线偏置激活	-12V ≤ V_{CM} ≤ 12V 请参阅图 7-3 和表 8-14	0.9		8	V
$V_{IT(REC)}$	接收器隐性状态输入电压范围 总线偏置激活		-3		0.5	V
V_{HYS}	输入的迟滞电压阈值 总线偏置激活	请参阅图 7-3 和表 8-14	80	140		mV
$V_{DIFF(MAX)}$	V_{DIFF} 最大额定值		-5		10	V
$V_{DIFF(DOM)}$	接收器显性状态输入电压范围 总线偏置未激活	-12V ≤ V_{CM} ≤ 12V 请参阅图 7-3 和表 8-14	1.150		8	V
$V_{DIFF(REC)}$	接收器隐性状态输入电压范围 总线偏置未激活		-3		0.4	V
V_{CM}	共模范围	请参阅图 7-3 和表 8-14	-12		12	V
$I_{OFF(LKG)}$	断电（未供电）时的总线输入漏电流	V_{SUP} = 0V，CANH = CANL = 5V			2.5	μA
C_I	对地输入电容（CANH 或 CANL）(1)	TXD = V_{CCOUT}			20	pF
C_{ID}	差分输入电容(1)	TXD = V_{CCOUT}			10	pF
R_{ID}	差分输入电阻	TXD = V_{CCOUT} -12V ≤ V_{CM} ≤ 12V	50		100	kΩ
R_{IN}	输入电阻（CANH 或 CANL）		25		50	kΩ
$R_{IN(M)}$	输入电阻匹配： [1 – $R_{IN(CANH)}$ / $R_{IN(CANL)}$] × 100%	$V_{(CANH)}$ = $V_{(CANL)}$ = 5V	-1		1	%
TXD 输入特性						
V_{IH}	高电平输入电压		0.7			V_{CCOUT}
V_{IL}	低电平输入电压				0.3	V_{CCOUT}
I_{IH}	高电平输入漏电流	TXD = V_{CCOUT}	-1	0	1	μA
I_{IL}	低电平输入漏电流	TXD = 0V	-130		-15	μA
R_{PU}	上拉电阻		40	60	80	kΩ
$I_{LKG(OFF)}$	未供电时的漏电流	TXD = 5.5V，V_{SUP} = 0V	-1	0	1	μA
C_I	输入电容	V_{IN} = 0.4x sin(2× π × 2× 106× t) + 2.5V		5		pF
RXD 输出特性						
V_{OH}	高电平输出电压	I_O = -2mA。	0.8			V_{CCOUT}
V_{OL}	低电平输出电压	I_O = 2mA。			0.2	V_{CCOUT}
R_{PU}	上拉电阻		40	60	80	kΩ
$I_{LKG(OFF)}$	未供电时的漏电流	RXD = 5.5V，V_{SUP} = 0V	-5		5	μA
nRST 双向特性						
V_{IH}	高电平输入电压		0.8			V_{CCOUT}
V_{IL}	低电平输入电压				0.2	V_{CCOUT}
V_{OL}	低电平输出电压	I_O = 2mA。			0.2	V_{CCOUT}
I_{IH}	高电平输入漏电流	nRST = V_{CCOUT}	-1		1	μA
R_{PU}	V_{CCOUT} 的上拉电阻		160	240	320	kΩ
SDI 输入特性						
V_{IH}	高电平输入电压		0.8			V_{CCOUT}

Copyright © 2026 Texas Instruments Incorporated

6.7 电气特性（续）

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V 且 R_L = 60Ω 条件下获得

参数			测试条件	最小值	典型值	最大值	单位
V_{IL}	低电平输入电压					0.2	V_{CCOUT}
I_{IH}	高电平输入漏电流		SDI = V_{CCOUT} (2)	-1		1	μA
I_{IL}	低电平输入漏电流		SDI = 0V	-130		-50	μA
R_{PU}	上拉电阻			40	60	80	kΩ
$I_{LKG(OFF)}$	未供电时的漏电流		SDI = 5.5V，V_{SUP} = 0V	-1		1	μA
C_{IN}	输入电容		20MHz	4		10	pF
SCLK 输入特性							
V_{IH}	高电平输入电压			0.7			V_{CCOUT}
V_{IL}	低电平输入电压					0.3	V_{CCOUT}
I_{IH}	高电平输入漏电流		SCLK = V_{CCOUT} (2)	50		130	μA
I_{IL}	低电平输入漏电流		SCLK = 0V	-1		1	μA
R_{PD}	下拉电阻			40	60	80	kΩ
$I_{LKG(OFF)}$	未供电时的漏电流		SCLK = 5.5V，V_{SUP} = 0V	-1		1	μA
C_{IN}	输入电容		20MHz	4		10	pF
nCS 输入特性							
V_{IH}	高电平输入电压	高电平输入电压	高电平输入电压	0.7			V_{CCOUT}
V_{IL}	低电平输入电压	低电平输入电压	低电平输入电压			0.3	V_{CCOUT}
I_{IH}	高电平输入漏电流		nCS = V_{CCOUT}	-1		1	μA
I_{IL}	低电平输入漏电流		nCS = 0V	-130		-50	μA
R_{PU}	上拉电阻器			40	60	80	kΩ
$I_{LKG(OFF)}$	未供电时的漏电流		nCS = 5.5V，V_{SUP} = 0V	-1		1	μA
C_{IN}	输入电容		20MHz	4		10	pF
SDO 输出特性							
V_{OH}	高电平输出电压		I_{OH} = -2mA	0.8			V_{CCOUT}
V_{OL}	低电平输出电压		I_{OL} = 2mA			0.2	V_{CCOUT}
$I_{LKG(OFF)}$	未供电时的漏电流		V_{nCS} = 5.5V	-1		1	μA

(1) 根据 ISO 11898-2:2003 进行测试
(2) 注意，有一个到 V_{CCOUT} 的内部上拉电阻。如果从外部驱动至更高或更低的电压，则引脚漏电流测量值将增加。

6.8 开关特性

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V、 且 R_L = 60Ω 条件下获得

参数		测试条件	最小值	典型值	最大值	单位
电源开关特性						
t_{POWER_UP}	CAN 电源上电时间	C_{VCCOUT} = 10μF 请参阅图 7-9		1.8	4	ms
$t_{UV(SUP)}$	V_{SUP} 滤波时间（上升和下降）		4		25	μs
$t_{UV(VCCOUT)}$	V_{CCOUT} 滤波时间（上升和下降）	达到 UV_{CCOUT} 后，器件进入睡眠状态和复位状态所需的时间		30		μs
器件开关特性						
$t_{UV(nRST)}$	欠压检测延迟时间 nRST 低电平			10	50	μs
t_{WK_FILTER}	满足唤醒请求滤波总线要求的总线时间	请参阅图 8-14	0.5		1.8	μs
$t_{WK_TIMEOUT}$	总线唤醒超时值		0.8		2	ms
$t_{SILENCE}$	总线空闲超时			0.9	1.2	s
$t_{INACTIVE}$	用于失效防护和上电空闲的硬件计时器(1)		3	4	5	最小值

Copyright © 2026 Texas Instruments Incorporated

6.8 开关特性（续）

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V、 且 R_L = 60Ω 条件下获得

参数			测试条件	最小值	典型值	最大值	单位
t_{BIAS}	从显性-隐性-显性序列开始到 Vsym ≥ 0.1 的时间		每个相位：6 µs 请参阅图 7-10			250	µs
$t_{CAN(ACTIVE)}$	从切换到 CAN 活动模式到收发器做好发送准备的时间		V_{CCOUT} > $UV_{VCCOUT(R)}$			25	us
$t_{PROP(LOOP1)}$	总循环延迟，驱动器输入 (TXD) 至接收器输出 (RXD) 隐性状态至显性状态		R_L = 60Ω，C_L = 100pF，$C_{L(RXD)}$ = 15pF 请参阅图 7-6		100	160	ns
$t_{PROP(LOOP2)}$	总环路延迟，驱动器输入 (TXD) 到接收器输出 (RXD) 显性状态至隐性状态 - TCAN1164-Q1		R_L = 60Ω，C_L = 100pF，$C_{L(RXD)}$ = 15pF 请参阅图 7-6		120	175	ns
$t_{PROP(LOOP2)}$	总环路延迟，驱动器输入 (TXD) 到接收器输出 (RXD) 显性状态至隐性状态 - TCAN1164T-Q1		R_L = 60Ω，C_L = 100pF，$C_{L(RXD)}$ = 15pF 请参阅图 7-6		130	195	ns
$t_{mode_slp_reset}$	从发生 WUP 或 LWU 事件到 INH 被置为高电平所需的时间，；请参阅					50	µs
驱动器开关特性							
t_{pHR}	传播延迟时间，TXD 高电平到驱动器隐性	TCAN1164T-Q1	R_L = 60Ω，C_L = 100pF，R_{CM} = 开路 请参阅图 7-2	65	82	130	ns
t_{pLD}	传播延迟时间，TXD 低电平到驱动器显性			25	50	110	ns
$t_{sk(p)}$	脉冲偏斜 ($\lvert t_{pHR} - t_{pLD} \rvert$)				25	50	ns
t_R	差分输出信号上升时间				40		ns
t_F	差分输出信号下降时间				95		ns
t_{pHR}	传播延迟时间，TXD 高电平到驱动器隐性	TCAN1164-Q1	R_L = 60Ω，C_L = 100pF，R_{CM} = 开路 请参阅图 7-2	20	35	70	ns
t_{pLD}	传播延迟时间，TXD 低电平到驱动器显性			15	40	70	ns
$t_{sk(p)}$	脉冲偏斜 ($\lvert t_{pHR} - t_{pLD} \rvert$)				10	20	ns
t_R	差分输出信号上升时间				40		ns
t_F	差分输出信号下降时间				45		ns
t_{TXD_DTO}	显性超时		R_L = 60Ω，C_L = 开路 请参阅图 7-7，TXD = 0V	1.2		3.8	ms
接收器开关特性							
t_{pRH}	传播延迟时间，总线隐性输入到 RXD 高电平	TCAN1164T-Q1	$C_{L(RXD)}$ = 15pF 请参阅图 7-3	25	65	140	ns
t_{pRH}	传播延迟时间，总线隐性输入到 RXD 高电平	TCAN1164-Q1	$C_{L(RXD)}$ = 15pF 请参阅图 7-3	25	80	140	ns
t_{pDL}	传播延迟时间，总线显性输入到 RXD 低电平输出		$C_{L(RXD)}$ = 15pF 请参阅图 7-3	20	50	110	ns
t_R	输出信号上升时间 (RXD)		$C_{L(RXD)}$ = 15pF 请参阅图 7-3		8		ns
t_F	输出信号下降时间 (RXD)		$C_{L(RXD)}$ = 15pF 请参阅图 7-3		5		ns
nRST 特性							
t_{nRST}	复位所需的最短低电平时间		输入脉冲宽度	15			µs
$t_{nRST(cold)}$	输出脉冲宽度		冷启动	20		27	ms
$t_{nRST(warm)}$	输出脉冲宽度		热启动	1		1.5	ms
SPI 开关特性							
f_{SCK}	SCK，SPI 时钟频率		正常、待机和静音模式			4	MHz
t_{SCK}	SCK，SPI 时钟周期		正常、待机和静音模式；请参阅图 7-12	250			ns
t_{RSCK}	SCK 上升时间		请参阅 图 7-11			40	ns
t_{FSCK}	SCK 下降时间		请参阅 图 7-11			40	ns
t_{SCKH}	SCK，SPI 时钟高电平		正常、待机和静音模式；请参阅图 7-12	125			ns

6.8 开关特性（续）

在建议工作条件下，T_J = –40°C 至 150°C（除非另外说明）。所有典型值均在 25°C、V_{SUP} = 12V、 且 R_L = 60Ω 条件下获得

参数			测试条件	最小值	典型值	最大值	单位
t_{SCKL}	SCK，SPI 时钟低电平		正常、待机和静音模式；请参阅图 7-12	125			ns
t_{ACC}	从芯片选择到首次读取访问时间			50			ns
t_{CSS}	芯片选择建立时间		请参阅 图 7-11	100			ns
t_{CSH}	芯片选择保持时间		请参阅 图 7-11	100			ns
t_{CSD}	芯片选择禁用时间		请参阅 图 7-11	50			ns
t_{SISU}	数据输入建立时间		正常、待机和静音模式；请参阅图 7-11	50			ns
t_{SIH}	数据输入保持时间		正常、待机和静音模式；请参阅图 7-11	50			ns
t_{SOV}	数据输出有效		正常、待机和静音模式；请参阅图 7-12			80	ns
t_{RSO}	SO 上升时间		请参阅 图 7-12			40	ns
t_{FSO}	SO 下降时间		请参阅 图 7-12			40	ns
CAN FD 时序特性							
$t_{BIT(BUS)}$	$t_{BIT(TXD)}$ = 500ns 时 CAN 总线输出引脚上的位时间	TCAN1164-Q1	R_L = 60Ω，C_L = 100pF $C_{L(RXD)}$ = 15pF $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$ 请参阅图 7-6	435		530	ns
	$t_{BIT(TXD)}$ = 200ns 时 CAN 总线输出引脚上的位时间			155		210	ns
	$t_{BIT(TXD)}$ = 125ns 时 CAN 总线输出引脚上的位时间			80		140	ns
$t_{BIT(BUS)}$	$t_{BIT(TXD)}$ = 500ns 时 CAN 总线输出引脚上的位时间	TCAN1164T-Q1	R_L = 60Ω，C_L = 100pF $C_{L(RXD)}$ = 15pF $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$ 请参阅图 7-6	450		530	ns
	$t_{BIT(TXD)}$ = 200ns 时 CAN 总线输出引脚上的位时间			155		210	ns
$t_{BIT(RXD)}$	$t_{BIT(TXD)}$ = 500ns 时 RXD 输出引脚上的位时间		R_L = 60Ω，C_L = 100pF $C_{L(RXD)}$ = 15pF $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$ 请参阅图 7-6	400		550	ns
	$t_{BIT(TXD)}$ = 200ns 时 RXD 输出引脚上的位时间			120		220	ns
	$t_{BIT(TXD)}$ = 125ns 时 RXD 输出引脚上的位时间	TCAN1164-Q1		80		135	ns
Δt_{REC}	$t_{BIT(TXD)}$ = 500ns 时的接收器时序对称性		R_L = 60Ω，C_L = 100pF $C_{L(RXD)}$ = 15pF $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$ 请参阅图 7-6	-50		20	ns
	$t_{BIT(TXD)}$ = 200ns 时的接收器时序对称性			-45		15	ns
	$t_{BIT(TXD)}$ = 125ns 时的接收器时序对称性	TCAN1164-Q1		-40		10	ns

(1) 当 CAN 总线改变状态时，计时器复位。

Copyright © 2026 Texas Instruments Incorporated

6.9 典型特性

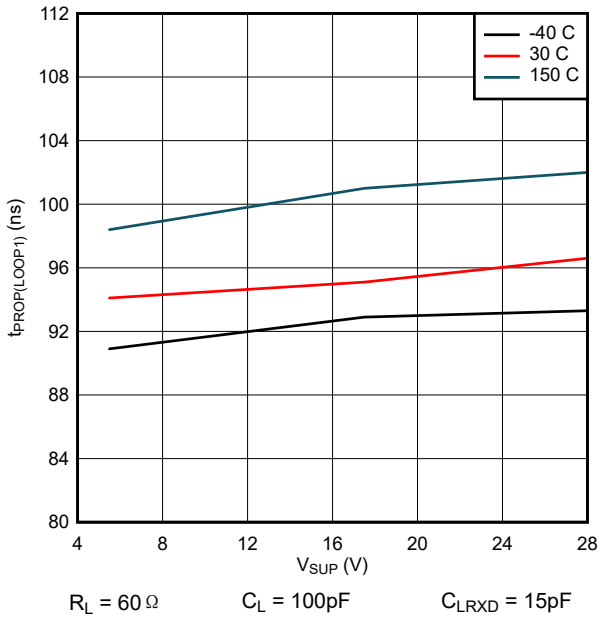


图 6-1. $t_{PROP(LOOP1)}$ 与 V_{SUP} 间的关系

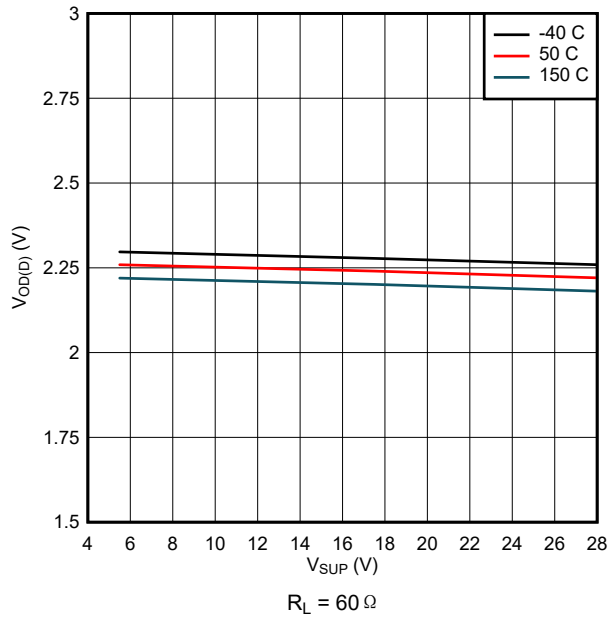


图 6-2. $V_{OD(DOM)}$ 与 V_{SUP} 间的关系

7 参数测量信息

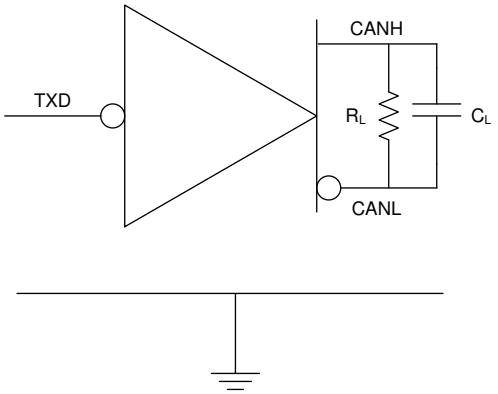


图 7-1. I_{SUP} 测试电路

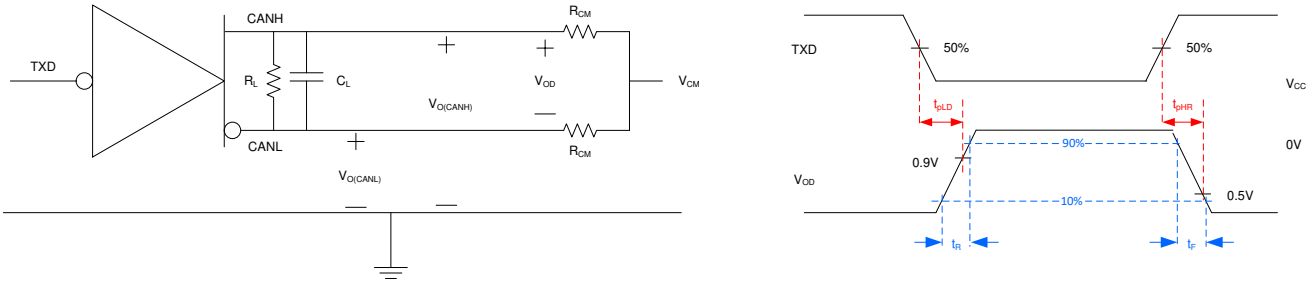


图 7-2. 驱动器测试电路与测量

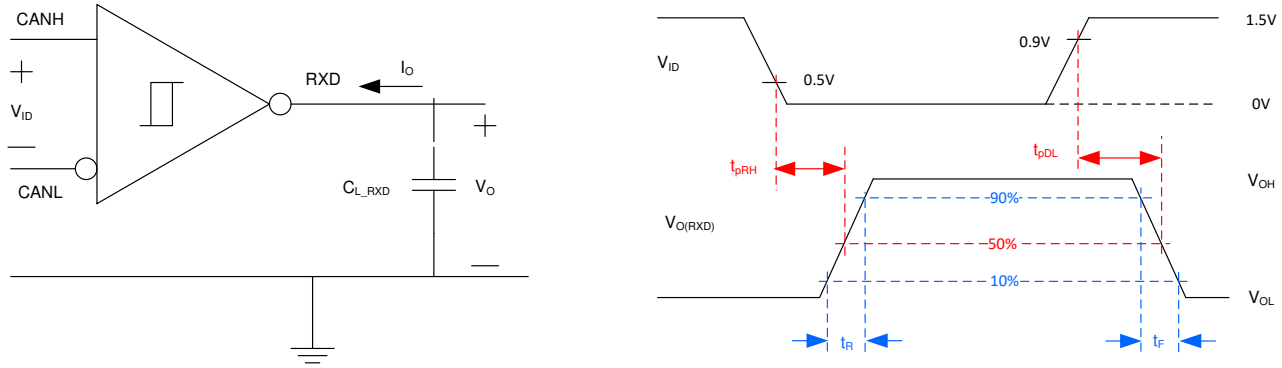


图 7-3. 接收器测试电路与测量

Copyright © 2026 Texas Instruments Incorporated

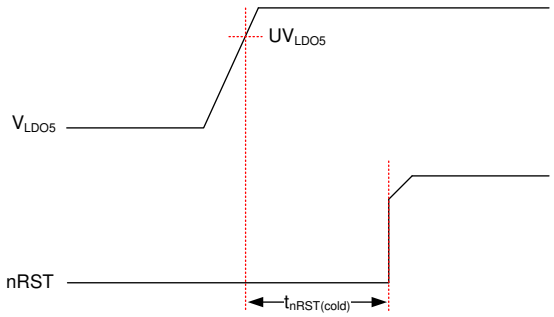


图 7-4. t_{nRST} 冷启动

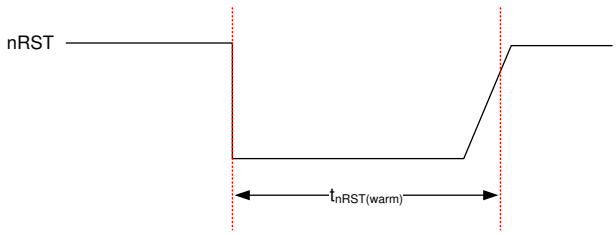


图 7-5. t_{nRST} 热启动

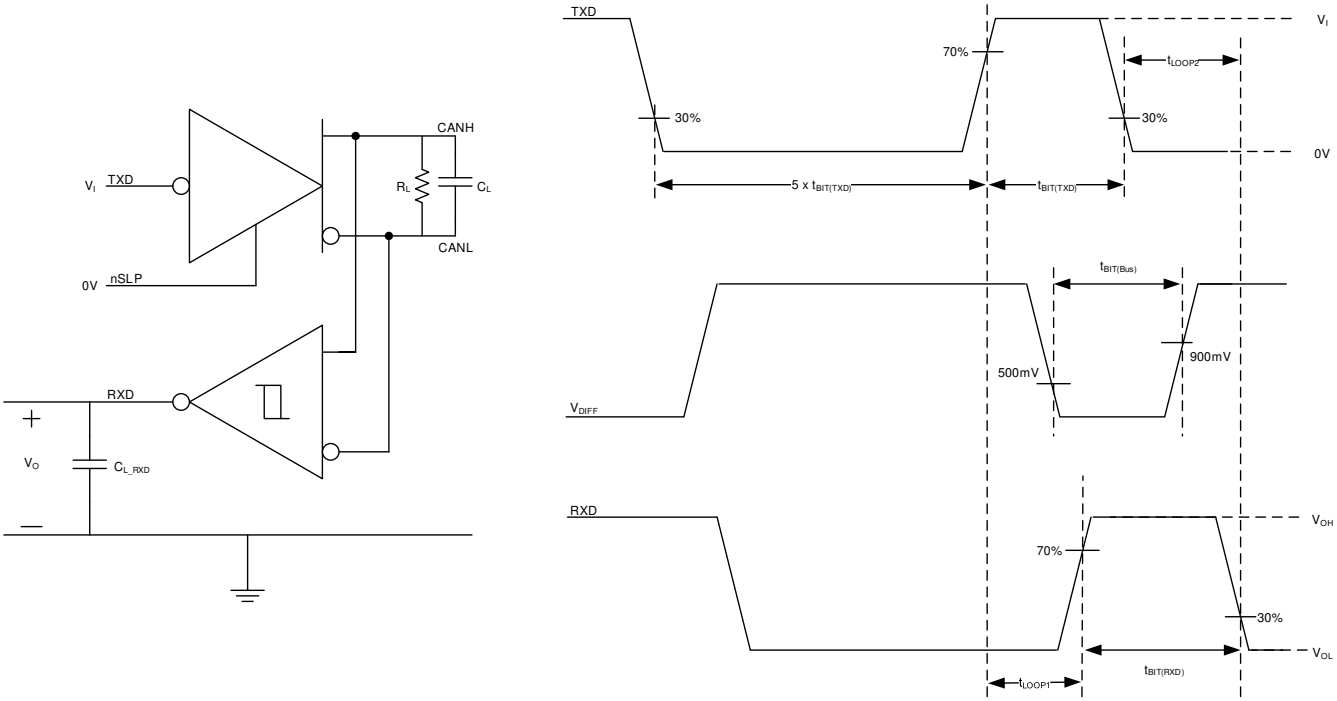


图 7-6. 发送器和接收器时序行为测试电路和测量

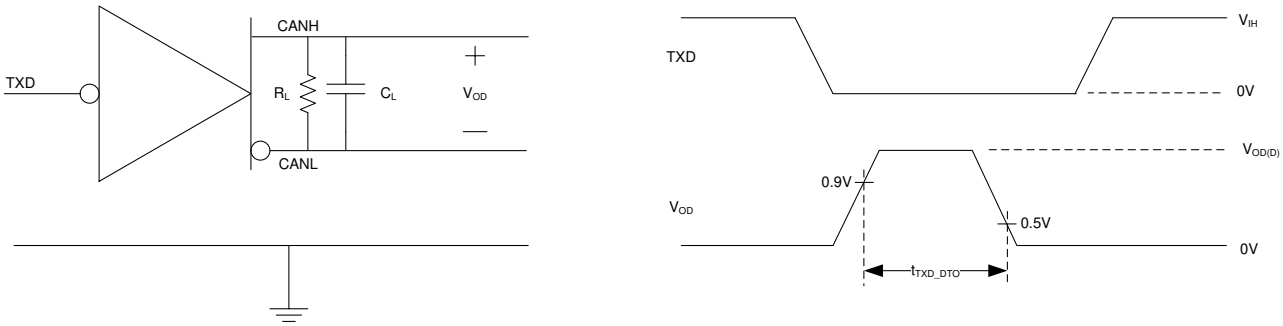


图 7-7. TXD 显性超时测试电路与测量

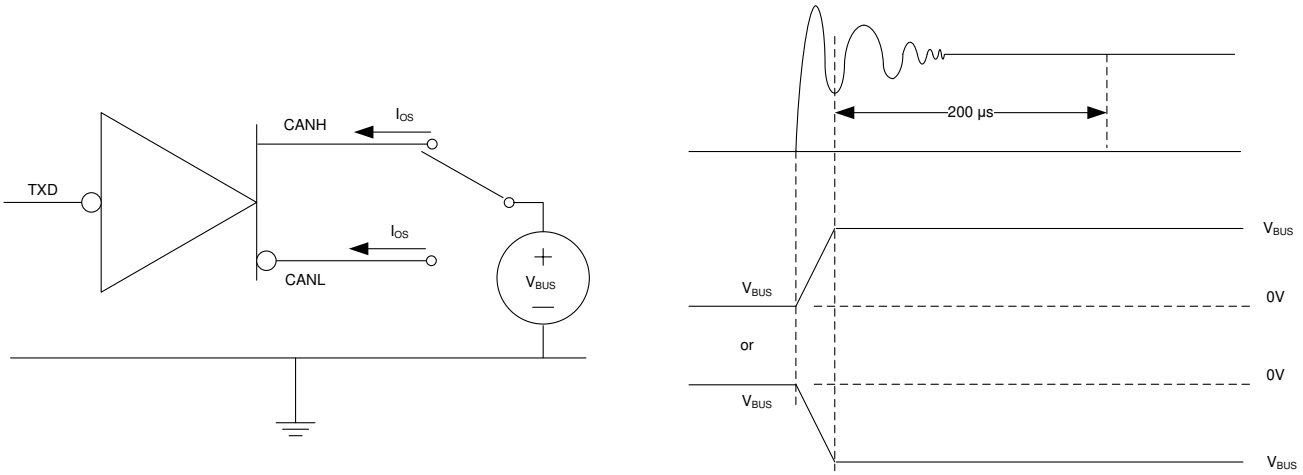


图 7-8. 驱动器短路电流测试与测量

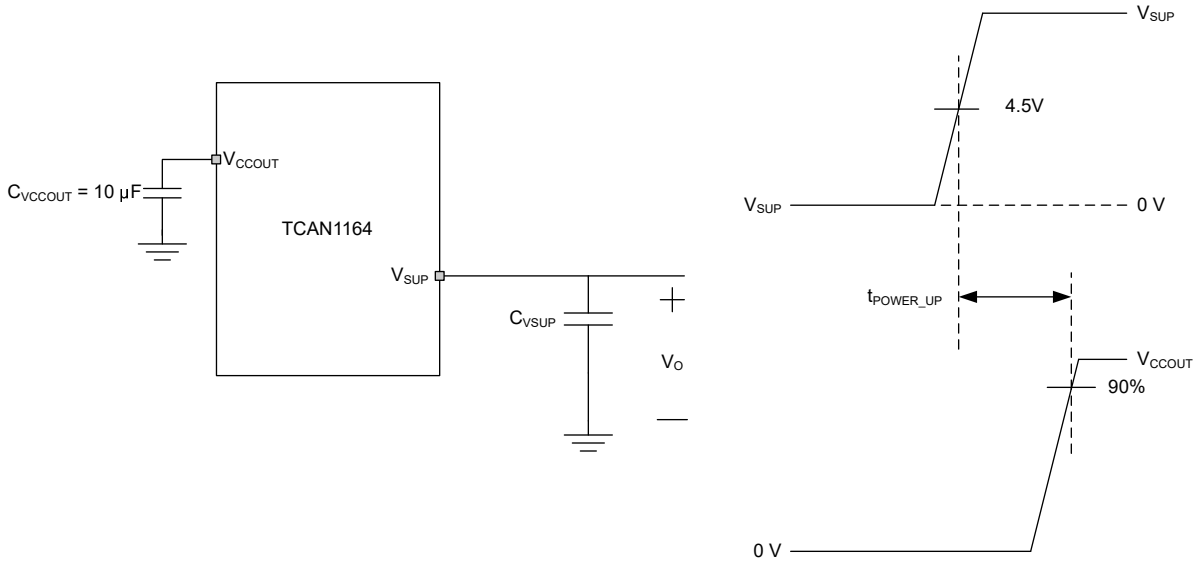


图 7-9. t_{POWER_UP} 时序测量

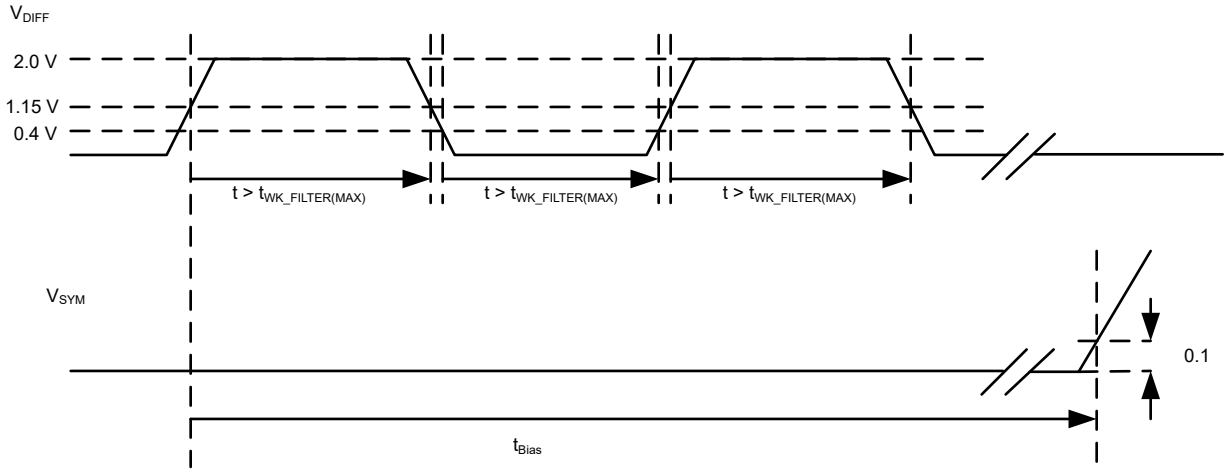


图 7-10. 偏置反应时间测量的测试信号定义

Copyright © 2026 Texas Instruments Incorporated

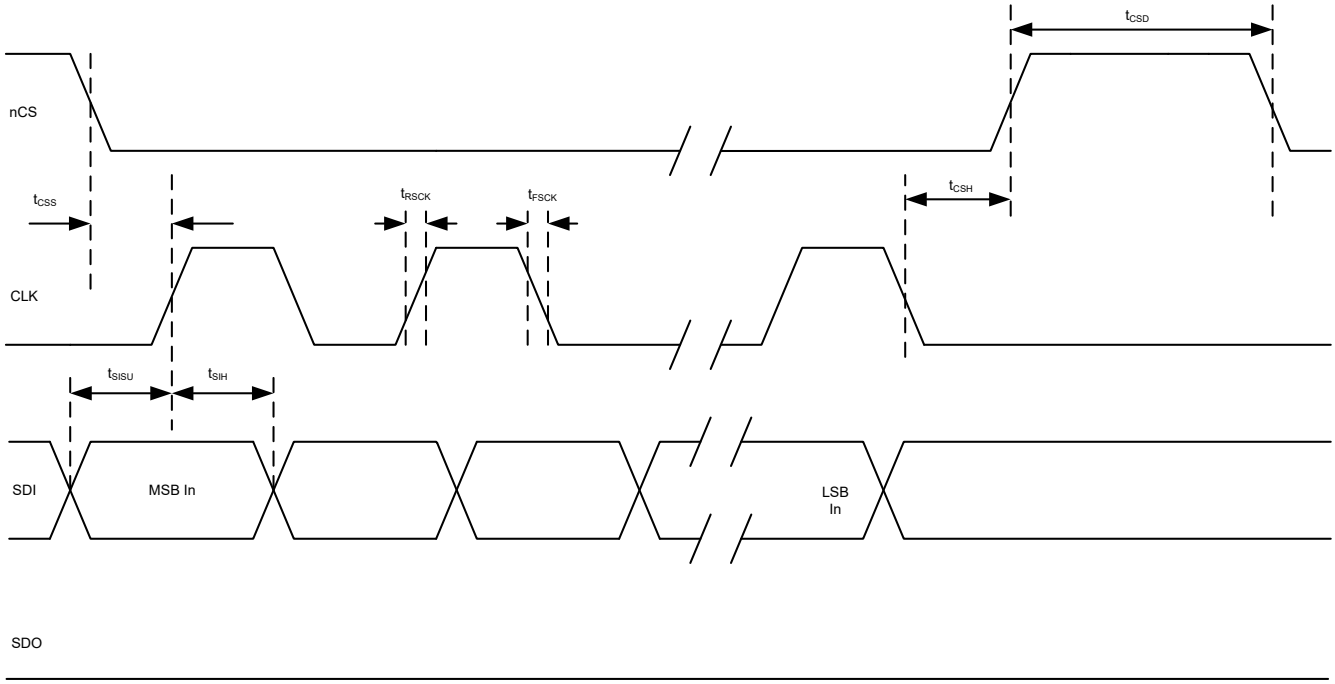


图 7-11. SPI AC 特征写入

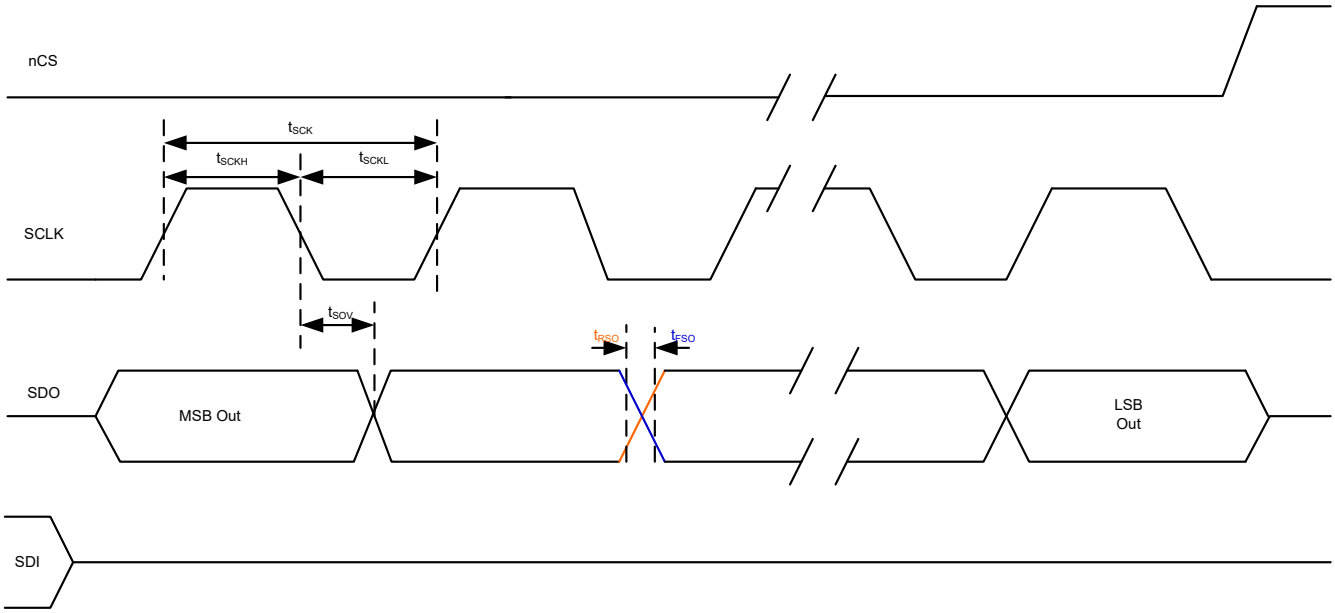


图 7-12. SPI AC 特征读取

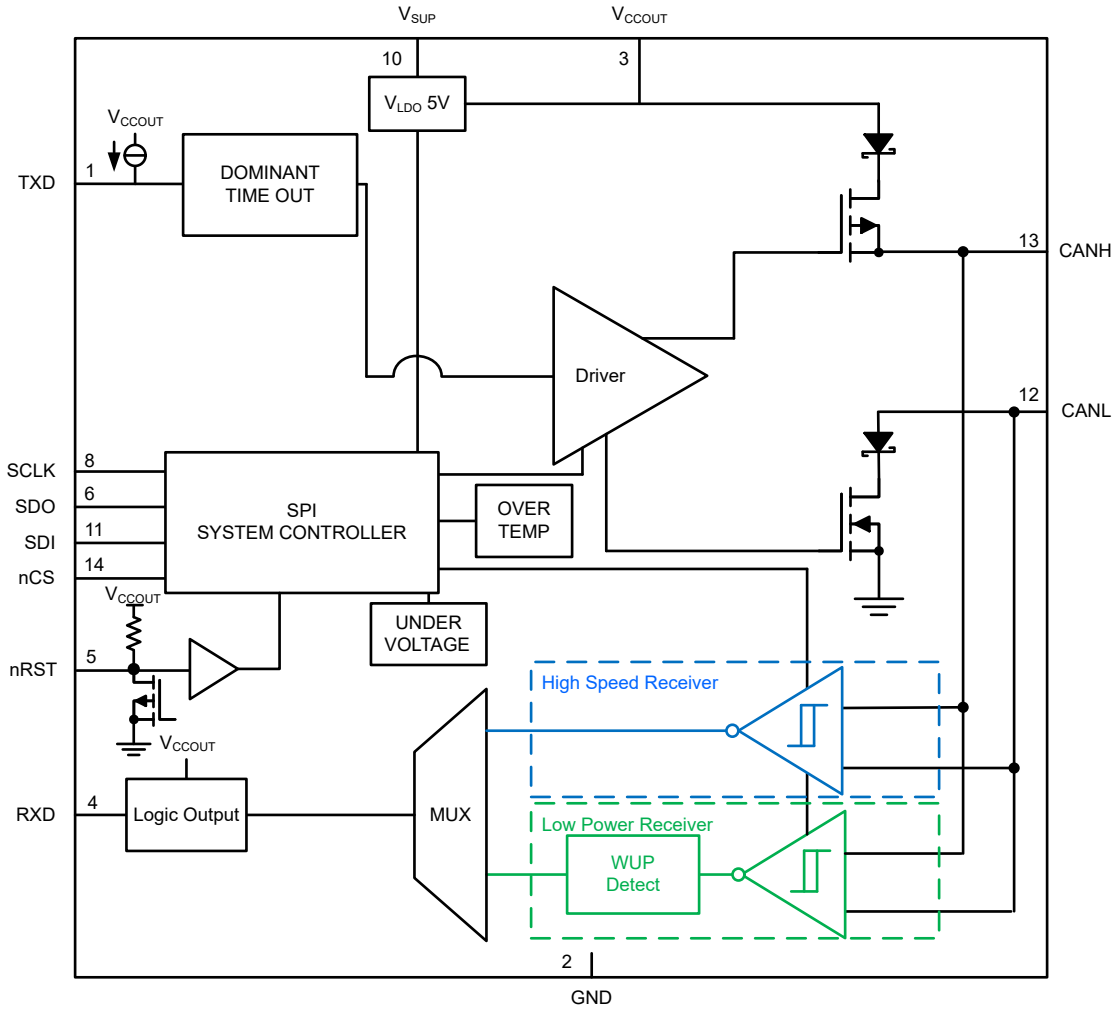
8 详细说明

8.1 概述

TCAN1164-Q1 是一款高速控制器局域网 (CAN) 系统基础芯片 (SBC)，符合 ISO 11898-2:2016 高速 CAN 规范对物理层的要求。该收发器支持传统 CAN 和 CAN FD 网络，数据速率高达 8 兆位/秒 (Mbps) (TCAN1164-Q1) 或 5Mbps (TCAN1164T-Q1)。

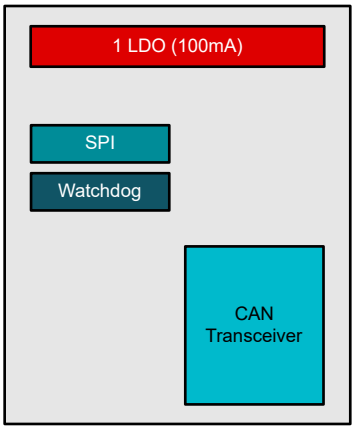
TCAN1164-Q1 支持宽输入电源电压范围，并且集成了 5V LDO 输出。5V LDO 输出 (V_{CCOUT}) 可在内部为 CAN 收发器提供电压，并在外部提供额外电流。

8.2 功能方框图



TCAN1164-Q1

Copyright © 2026 Texas Instruments Incorporated



TCAN1164-Q1 示意图

8.3 特性说明

8.3.1 V_{SUP} 引脚

此引脚连接到电池电源。它为支持数字内核、CAN 收发器、和低功耗 CAN 接收器的内部稳压器供电。

8.3.2 V_{CCOUT} 引脚

内部 LDO 为集成 CAN 收发器和 V_{CCOUT} 输出引脚供电。可向外部提供的电流量取决于正常工作期间 CAN 收发器的要求以及工作环境温度。当发生 CAN 总线故障并需要 LDO 提供额外电流时，可向外部负载元件提供的总电流可能会减小。该引脚需要一个 10 μF 外部电容器，并且需要尽可能靠近它布置。

8.3.3 数字输入与输出

TCAN1164-Q1 有一个 V_{CCOUT} 电源，用于设置数字输入阈值。输入阈值与使用 CMOS 输入电平的 V_{CCOUT} 电源成比例。TXD 输入偏置到 V_{CCOUT} 电平，以便在引脚悬空时强制采用隐性输入。RXD 输出引脚的高电平输出电压被驱动至 V_{CCOUT} 电平，作为逻辑高电平输出。

8.3.4 GND

GND 是接地引脚，必须连接到 PCB 接地端。

8.3.5 nRST 引脚

nRST 是一个双向开漏低侧驱动器，具有连接到到 V_{CCOUT} 的集成上拉电阻。置于失效防护模式时，nRST 可由器件拉至低电平。

在器件初始上电期间、失效防护模式到复位模式转换或欠压事件将被识别为冷启动复位条件。nRST 引脚将保持低电平并持续 $t_{nRST(cold)}$，使得在数据传输开始之前 MCU 和外设器件可以正确上电。

要从正常模式或待机模式进入复位模式，nRST 必须下拉至低电平并至少持续 t_{nRST}。TCAN1164-Q1 将这种状况和看门狗错误 识别为热启动复位条件，并使 nRST 引脚保持低电平且持续 $t_{nRST(warm)}$。

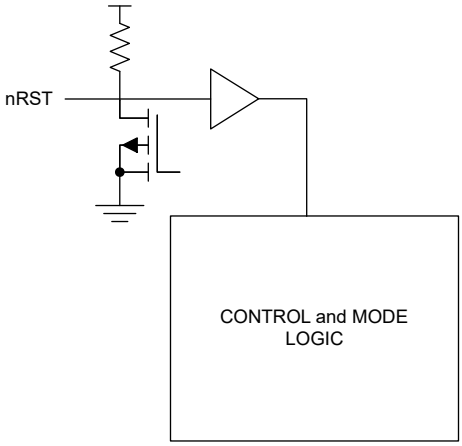


图 8-1. nRST 电路

8.3.6 SDO

当 nCS 为低电平时，该引脚是 SPI 串行数据输出引脚。当 nCS 为高电平时，该引脚将处于三态。

8.3.7 nCS 引脚

nCS 引脚是 SPI 片选引脚。当该引脚被拉低且存在时钟时，器件可以写入或读取。

8.3.8 SCLK

SCLK 引脚是 SPI 时钟。时钟速率不应超过最大的 f_{SCK} 值。

Copyright © 2026 Texas Instruments Incorporated

8.3.9 SDI

当 nCS 为低电平时，该引脚是 SPI 串行数据输入引脚，用于对器件进行编程或请求数据。

8.3.10 CAN 总线引脚

这些是 CAN 高电平和 CAN 低电平（CANH 和 CANL）差分总线引脚。这些引脚连接到 CAN 收发器。

8.3.11 局部故障

8.3.11.1 TXD 显性超时 (TXD DTO)

当 CAN 驱动器处于活动模式时，TXD DTO 电路可防止本地节点在发生硬件或软件故障（TXD 保持显性状态的时间超过超时周期 t_{TXD_DTO}）时阻塞网络通信。TXD DTO 电路由 TXD 上的下降沿触发。如果在该电路的超时常数 t_{TXD_DTO} 结束之前未出现上升沿，则禁用 CAN 驱动器，从而将总线释放为隐性电平。这样可释放总线，供网络上的其他节点进行通信。CAN 驱动器会在 TXD 端子上的下一次显性到隐性转换时重新激活，从而清除显性超时。高速接收器和 RXD 端子将反映 TXD DTO 故障期间 CAN 总线上的情况。在 TXD DTO 故障期间，TS 端子驱动为低电平。

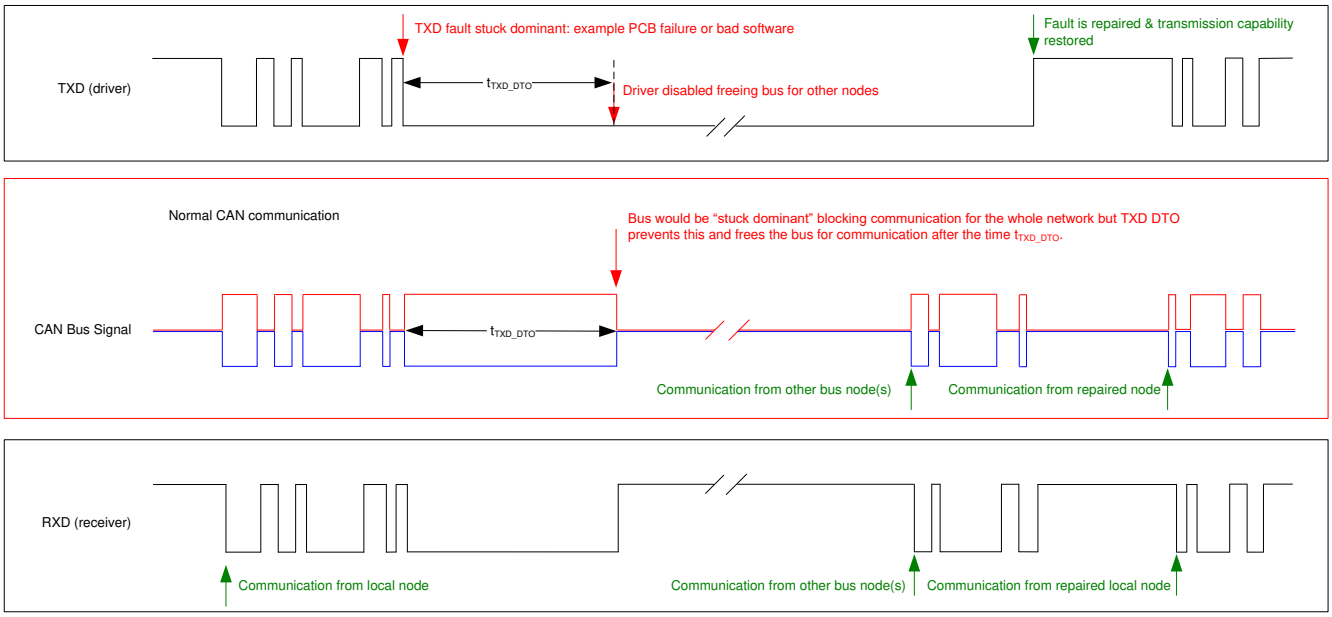


图 8-2. TXD DTO 的时序图

TXD DTO 电路所允许的最短显性 TXD 时间限制了器件的最低数据发送速率。CAN 协议允许（TXD 上）在最差情况下最多可有 11 个连续显性位，其中 5 个连续显性位后面紧接一个错误帧。可使用最短 t_{TXD_DTO} 时间和最大连续显性位数（11 位）来计算最低数据发送速率。

$$\text{Minimum Data Rate} = 11 \text{ bits} / t_{TXD_DTO} = 11 \text{ bits} / 1.2 \text{ ms} = 9.2 \text{ kbps} \quad (1)$$

8.3.11.2 热关断 (TSD)

如果 TCAN1164-Q1 的结温超过热关断阈值，即 $T_J > T_{SDR}$，器件将转换为失效防护模式并禁用收发器的发送器和接收器，以阻止和 CAN 总线之间进行的传输。当器件结温降至低于热关断温度阈值，即 $T_J < T_{SDF}$ 时，TSD 故障条件将被清除。如果仍存在导致 TSD 故障的故障条件，则温度可能会再次上升，器件将再次进入热关断。在 TSD 故障条件下长时间运行可能会影响器件可靠性。

8.3.11.3 欠压/过压锁定

电源端子采用了欠压和过压检测电路。如果检测到欠压，TCAN1164-Q1 会转换为复位模式。SBC 保持在复位模式下，直到欠压事件清除为止。

如果检测到过压故障，TCAN1164-Q1 会转换为失效防护模式。这些模式变化会将器件置于已知状态，防止护系统发生意外行为。请参阅表 8-1

表 8-1. 欠压/过压锁定

故障	模式
UV_{CCOUT}	复位
OV_{CCOUT}	失效防护

8.3.11.4 未供电器件

根据设计，器件在未供电情况下对于 CAN 总线而言是无源器件或无负载。在器件未供电时 CANH 和 CANL 引脚具有较低的漏电流，因此这些引脚不会对总线产生任何负载。如果网络的某些节点未供电，而网络的其余部分仍正常工作，这一点至关重要。

逻辑端子在器件未供电时的漏电流也很低，因此这些端子不会对其他保持供电的电路造成负载。

8.3.11.5 悬空端子

TCAN1164-Q1 在关键引脚上有内部上拉电阻和下拉电阻，确保在引脚悬空时出现已知的工作行为。

TXD 引脚上拉至 V_{CCOUT} ，如果该引脚悬空，则强制为隐性电平。设计不应依赖这种内部偏置，而应采用失效防护选项。当器件与带有开漏输出的 CAN 控制器搭配使用时，需特别小心。器件在 TXD 引脚上实施弱内部上拉电阻。需要特别考虑 CAN FD 数据速率的 CAN 位时序要求，并且在使用开漏输出时应仔细考虑上拉强度。必须使用足够大的外部上拉电阻，以确保 CAN 控制器的 TXD 输出为 CAN 器件维持适当的位时序输入。

表 8-2. 端子失效防护偏置

终端	上拉或下拉	注释
TXD	上拉	将 TXD 弱偏置为隐性，防止总线阻塞或 TXD DTO 触发
nCS	上拉	将 nCS 弱偏置为高电平，防止进行意外的 SPI 通信
SCLK	下拉	弱偏置到接地

8.3.11.6 CAN 总线短路电流限制

TCAN1164-Q1 有多种保护特性可以在 CAN 总线短路时限制显性与隐性状态期间的短路电流。该器件具有 TXD 显性状态超时，可防止在显性状态故障期间始终保持较高的短路电流。

在 CAN 通信期间，总线会在显性与隐性状态之间切换；因此，可将短路电流视为这两种总线状态期间的电流或者视为平均直流电流。在考虑终端电阻和共模扼流圈的系统功耗时，应使用平均短路电流。显性百分比受限于以下因素：TXD 显性状态超时、具有强制状态切换功能的 CAN 协议以及隐性位（例如位填充、控制字段和帧间间隔）。这些限制确保了总线上具有最短的隐性状态时间，即使数据字段包含很高的显性位百分比也是如此。

总线的短路电流取决于隐性位与显性位的比率以及它们对应的短路电流。平均短路电流可使用方程式 2 来计算。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times I_{OS(SS)_REC}) + (\%DOM_Bits \times I_{OS(SS)_DOM})] + [\%Receive \times I_{OS(SS)_REC}] \quad (2)$$

其中：

- $I_{OS(AVG)}$ 为平均短路电流
- %Transmit 为发送 CAN 报文的节点的百分比
- %Receive 为接收 CAN 报文的节点的百分比
- %REC_Bits 为发送的 CAN 报文中的隐性位百分比
- %DOM_Bits 为发送的 CAN 报文中的显性位百分比

Copyright © 2026 Texas Instruments Incorporated

- $I_{OS(SS)_REC}$ 为隐性稳态短路电流
- $I_{OS(SS)_DOM}$ 为显性稳态短路电流

规划端接电阻和其他网络组件功耗额定值时，应考虑短路电流以及可能的网络故障。

8.3.11.7 睡眠唤醒错误计时器

睡眠唤醒错误 (SWE) 计时器 $t_{INACTIVE}$ 是用于确定特定外部和内部功能是否正常工作的计时器。当器件进入待机模式且仅在待机模式下运行时，SWE 计时器启动。发生模式转换时，计时器停止。如果在器件处于待机模式时计时器超时，则会设置 INT_1 寄存器（即寄存器 8'h51[4]）中的 WKERR 中断位，并且 RXD 引脚将被拉至低电平以指示中断。TCAN1164-Q1 将保持在待机模式。

8.3.12 看门狗

TCAN1164-Q1 具有集成的看门狗功能。TCAN1164-Q1 提供基于窗口的看门狗以及使用 SPI 编程的可选自主、超时或问答 (Q&A) 看门狗。此功能默认为禁用。启用后，看门狗计时器将模式转换视作为第一个看门狗触发事件。

所有四个版本的看门狗，即自主、超时、窗口和问答看门狗都有正常模式和静音模式。在待机模式下，器件将自动改为使用超时看门狗。如果选择了自主看门狗，器件转换到待机模式后，仍使用自主看门狗。

8.3.12.1 看门狗错误计数器

TCAN1164-Q1 具有看门狗错误计数器。该计数器是一个加/减计数器，对于每个错过的窗口或错误的输入看门狗触发事件，该计数器会递增。对于每个正确的输入触发，该计数器会递减，但不会降到 0 以下。该计数器的默认触发设置为触发看门狗错误事件。该计数器可以更改为第五个或第九个错误。该错误计数器可以在寄存器 8'h13[3:2] 处读取。

8.3.12.2 看门狗 SPI 控制编程

看门狗使用寄存器 8’h13 至 8'h15 来进行配置和控制。表 8-3 中列出了这些寄存器。通过将 8’h13[7:6] 设定为所选方法，可以将 TCAN1164-Q1 门狗设置为自主、超时、窗口或者问答 (Q&A) 看门狗。超时和窗口看门狗计时器基于寄存器 8’h13[5:4] WD 预分频器和 8’h14[7:5] WD 计时器，并以 ms 为单位。请参阅表 8-3 以了解可实现的时间。如果使用较小的时间窗口，建议使用看门狗的超时版本。这适用于 4ms 和 64ms 之间的时间。

表 8-3. 看门狗窗口和超时计时器配置 (ms)

WD_TIMER (ms)	8'h13[5:4] WD_PRE			
8'h14[7:5]	00	01	10	11
000	4	8	12	16
001	32	64	96	128
010	128	256	384	512
011	256	384	512	768
100	512	1024	1536	2048
101	2048	4096	6144	8192
110	10240	20240	RSVD	RSVD
1111	RSVD	RSVD	RSVD	RSVD

备注

如果在看门狗运行时更改了时序参数，则 WD 会一直停止，直到根据新时序参数对新参数何时运行进行编程后的第一个输入触发事件发生后。

8.3.12.3 看门狗计时

器件提供了四三种设置看门狗的方法。如果更频繁 (< 64ms)，则需要输入触发事件。建议使用超时计时器，因为这是时间事件内的事件，而不是特定于开放窗口。

自主看门狗是一种超时看门狗。与超时开门狗的区别在于启用时间。在待机模式下（RXD=高电平，因此无唤醒事件），唤醒事件会影响自主行为。待机模式下的唤醒事件被视为看门狗触发事件。在待机模式下清除唤醒事件将禁用看门狗并设置 RXD=H。如果在器件仍处于待机模式时发生另一个唤醒事件，则将其视为 WD 触发事件。常规超时看门狗（或任何其他看门狗）需要模式转换才能启动计时器。只有自主看门狗才能根据唤醒事件执行触发。在正常模式下，自主看门狗工作方式类似于超时看门狗（始终启用）。

使用窗口看门狗时，了解闭合和开放窗口的各个方面非常重要。器件设置了一个 50%/50% 的开放和闭合窗口，并且基于一个精度范围为 ±10% 的内部振荡器。要确定何时提供该输入触发，需要考虑此差异。使用 60ms 标称总窗口可提供各为 30ms 的闭合和开放窗口。如果考虑采用 ±10% 内部振荡器，则意味着总窗口时间可以是 54ms (t_{WINDOW} MIN) 或 66ms (t_{WINDOW} MAX)。然后，闭合和开放窗口将为 27ms (T_{WDOUT} MIN) 或 33ms (T_{WDOUT} MIN)。根据 54ms 总窗口和 33ms 闭合窗口可以得出，总开放窗口为 21ms。触发事件需要发生在 43.5ms ± 10.5ms 的安全触发区域内。其他窗口值也可以使用相同的方法得出。图 8-3 以图形方式提供了上述信息。写入 WD 触发器后，当前窗口将终止，并启动新的闭合窗口。

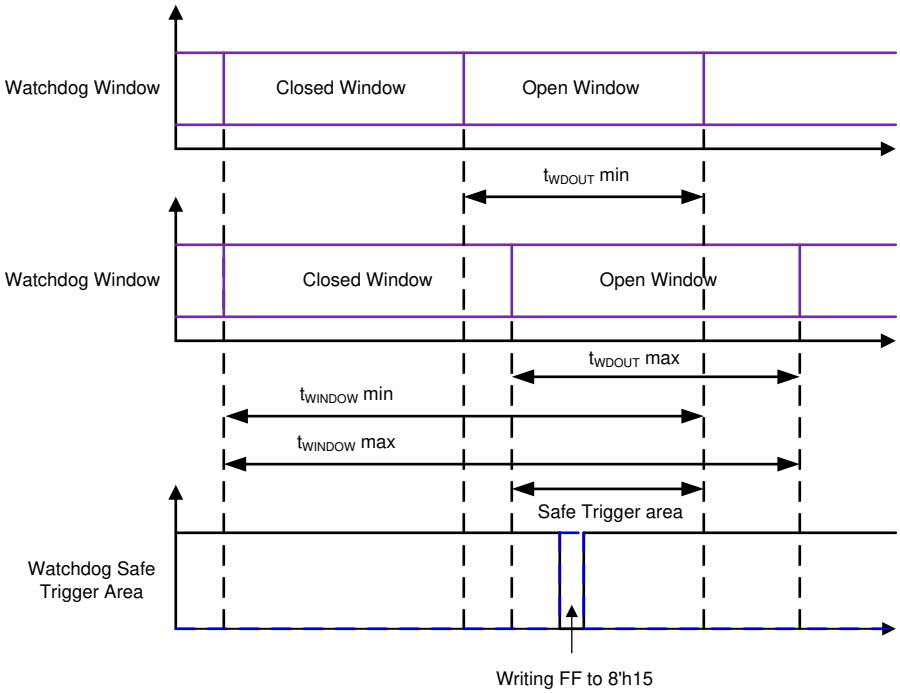


图 8-3. 窗口看门狗时序图

8.3.12.4 问答看门狗

TCAN1164-Q1 具有一个看门狗计时器，支持窗口看门狗以及问答看门狗。

节 8.3.12.5 说明了 WD 初始化事件。

8.3.12.4.1 WD 问答基本信息

问答 (Q&A) 看门狗是一种看门狗类型，它不是简单地通过 SPI 写入或引脚切换来重置看门狗，MCU 从 TCAN1164-Q1 中读取“问题”，根据问题进行数学运算，然后将计算得出的答案写回 TCAN1164-Q1。正确答案是四字节响应。每个字节都必须按照正确的时序进行写入，才能获得正确的答案。

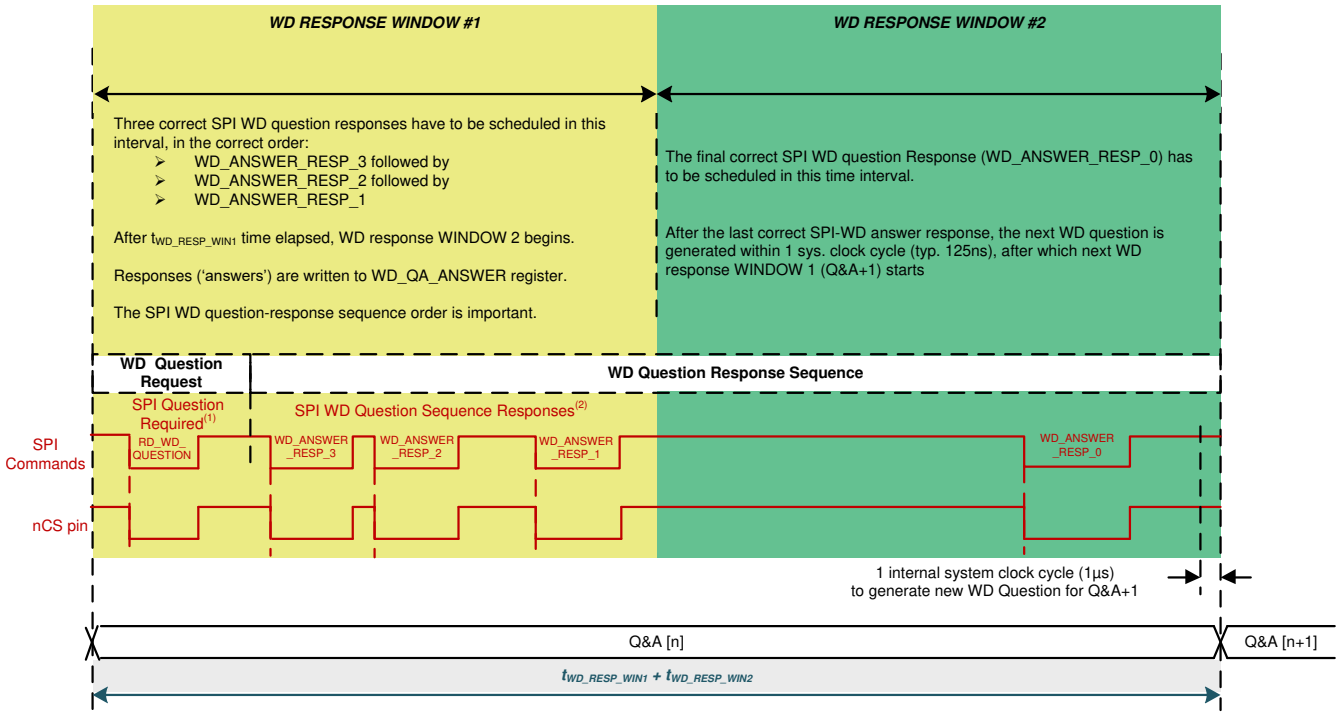
有两个看门狗窗口，称为 WD 响应窗口 1 和 WD 响应窗口 2（例如图 8-4 WD QA 窗口）。每个窗口的大小将是总看门狗时间的 50%，该时间由 WD_TIMER 和 WD_PRE 寄存器位选择。

每个看门狗问答都是一个完整的看门狗周期。一般过程是 MCU 读取问题，读取问题时，计时器便会启动。CPU 必须对问题执行数学函数运算，从而得到四个字节的答案。四个答案字节中的三个必须按照正确的顺序写入第一

Copyright © 2026 Texas Instruments Incorporated

个窗口内的应答寄存器。最后一个答案必须在第一个响应窗口之后 WD 响应窗口 2 内写入应答寄存器。如果所有四个答案字节都正确且顺序无误，则响应将被视为良好并生成新问题，从而重新开始该循环。在 WD 响应窗口 2 内写入第四个答案，该窗口将终止，并启动新的 WD 响应窗口 1。

如果有任何内容错误或确实，则响应将被认为不良，并且看门狗问题不会改变。此外，错误计数器将递增。一旦该错误计数器达到阈值（在 WD_ERR_CNT 寄存器字段中定义），就会执行看门狗故障操作。操作示例包括中断或复位切换等。



A. MCU 无需请求 WD 问题。MCU 可以从响应窗口 1 中任意位置的正确答案 WD_ANSWER_RESP_x 字节开始。新的 WD 问题始终在上一个 WD Q&A 序列运行期间最后一个 WD_ANSWER_RESP_0 答案后的一个系统时钟周期内生成。

B. 只要在响应窗口 1 中提供 WD_ANSWER_RESP_[3:1] 字节并且在响应窗口 2 中提供 WD_ANSWER_RESP_0，MCU 就可以在 WD_ANSWER_RESPx 响应之间调度其他 SPI 命令（甚至是请求 WD 问题的命令），而不会对 WD 功能造成任何影响。

图 8-4. WD Q&A 多答案模式的 WD Q&A 序列运行

8.3.12.4.2 问答寄存器和设置

有多个寄存器用于配置看门狗寄存器，如表 8-4 所述。

表 8-4. 与看门狗相关的寄存器列表

寄存器地址	寄存器名称	说明
0x13	WD_CONFIG_1	看门狗配置以及出现故障时的操作
0x14	WD_CONFIG_2	设定窗口时间，显示错误计数器的当前数值
0x15	WD_INPUT_TRIG	用于重置或启动看门狗的寄存器
0x16	WD_RST_PULSE	在看门狗出现故障时重置脉冲宽度
0x2D	WD_QA_CONFIG	与 Q&A 看门狗配置相关的配置
0x2E	WD_QA_ANSWER	用于写入计算所得答案的寄存器
0x2F	WD_QA_QUESTION	读取当前 Q&A 看门狗问题

WD_CONFIG_1 和 WD_CONFIG_2 寄存器主要用于设置看门狗窗口时间长度。请参阅表 8-3 以查看窗口大小选项，以及 WD_TIMER 值和 WD_PRE 值所需的值。请注意，2 个响应窗口中的每个窗口都是所选值的一半。由于需要为每个看门狗 QA 事件使用多个字节的 SPI，因此建议在使用 QA 看门狗功能时使用大于 64ms 的窗口。

当看门狗错误计数器达到错误计数器阈值时，也可以执行不同的操作。

8.3.12.4.3 WD 问答值生成

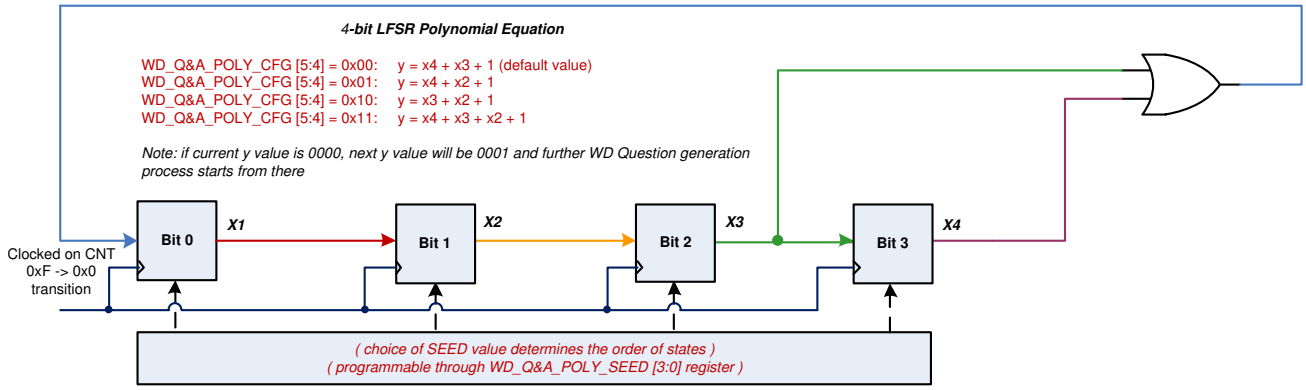
4 位 WD 问题 WD_QA_QUESTION[3:0] 由 4 位马尔可夫链过程生成。马尔可夫链是一个具有马尔可夫属性的随机过程，这意味着状态变化是概率性的，并且未来状态仅取决于当前状态。每个 WD Q&A 模式的有效且完整的 WD 答案序列如下所示：

- 对于 WD Q&A 多答案模式：
  1. 在响应窗口 1 期间接收到三个正确的 SPI WD 答案。
  2. 在响应窗口 2 期间接收到一个正确的 SPI WD 答案。
  3. 除了前面列出的时序外，四个响应的顺序也应正确。

WD 问题值会锁存在 WD_QA_QUESTION 寄存器的 WD_QUESTION[3:0] 位中，并且可以随时读取。

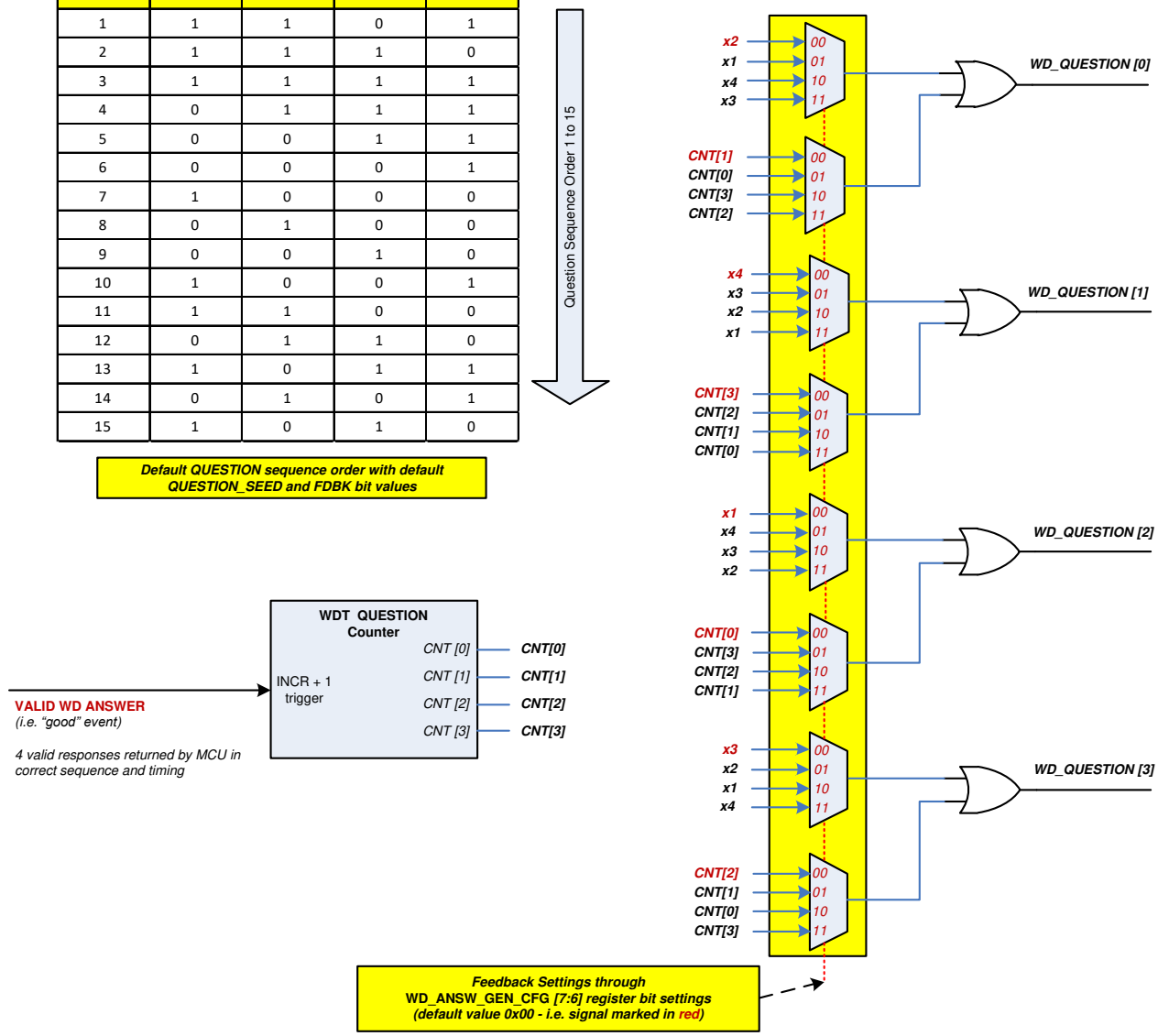
在从 b1111 到 b0000 的转换中，马尔可夫链过程由 4 位问题计数器计时。这包括正确答案（正确答案值和正确时序响应）的条件。图 8-5 中给出了 4 位问题 WD_QUESTION [3:0] 生成的逻辑组合。

Copyright © 2026 Texas Instruments Incorporated



	X1	X2	X3	X4
SEED	1	0	1	0
1	1	1	0	1
2	1	1	1	0
3	1	1	1	1
4	0	1	1	1
5	0	0	1	1
6	0	0	0	1
7	1	0	0	0
8	0	1	0	0
9	0	0	1	0
10	1	0	0	1
11	1	1	0	0
12	0	1	1	0
13	1	0	1	1
14	0	1	0	1
15	1	0	1	0

Default QUESTION sequence order with default QUESTION_SEED and FDBK bit values



A. 如果当前 *y* 值为 0000，则下一个 *y* 值为 0001。下一个看门狗问题生成过程从该值开始。

图 8-5. 看门狗问题生成

表 8-5 包含每个问题的答案，只要问题多项式和答案生成配置都为默认值即可。

表 8-5. 默认设置下的问题答案示例

WD_QUESTION_VALUE 寄存器中的问题	WD 答案字节（每个字节都要写入 WD_QA_ANSWER 寄存器）			
	WD_ANSWER_RESP_3	WD_ANSWER_RESP_2	WD_ANSWER_RESP_1	WD_ANSWER_RESP_0
WD_QUESTION	WD_ANSW_CNT 2'b11	WD_ANSW_CNT 2'b10	WD_ANSW_CNT 2'b01	WD_ANSW_CNT 2'b00
0x0	FF	0F	F0	00
0x1	B0	40	BF	4F
0x2	E9	19	E6	16
0x3	A6	56	A9	59
0x4	75	85	7A	8A
0x5	3A	CA	35	C5
0x6	63	93	6C	9C
0x7	2C	DC	23	D3
0x8	D2	22	DD	2D
0x9	9D	6D	92	62
0xA	C4	34	CB	3B
0xB	8B	7B	84	74
0xC	58	A8	57	A7
0xD	17	E7	18	E8
0xE	4E	BE	41	B1
0xF	01	F1	0E	FE

Copyright © 2026 Texas Instruments Incorporated

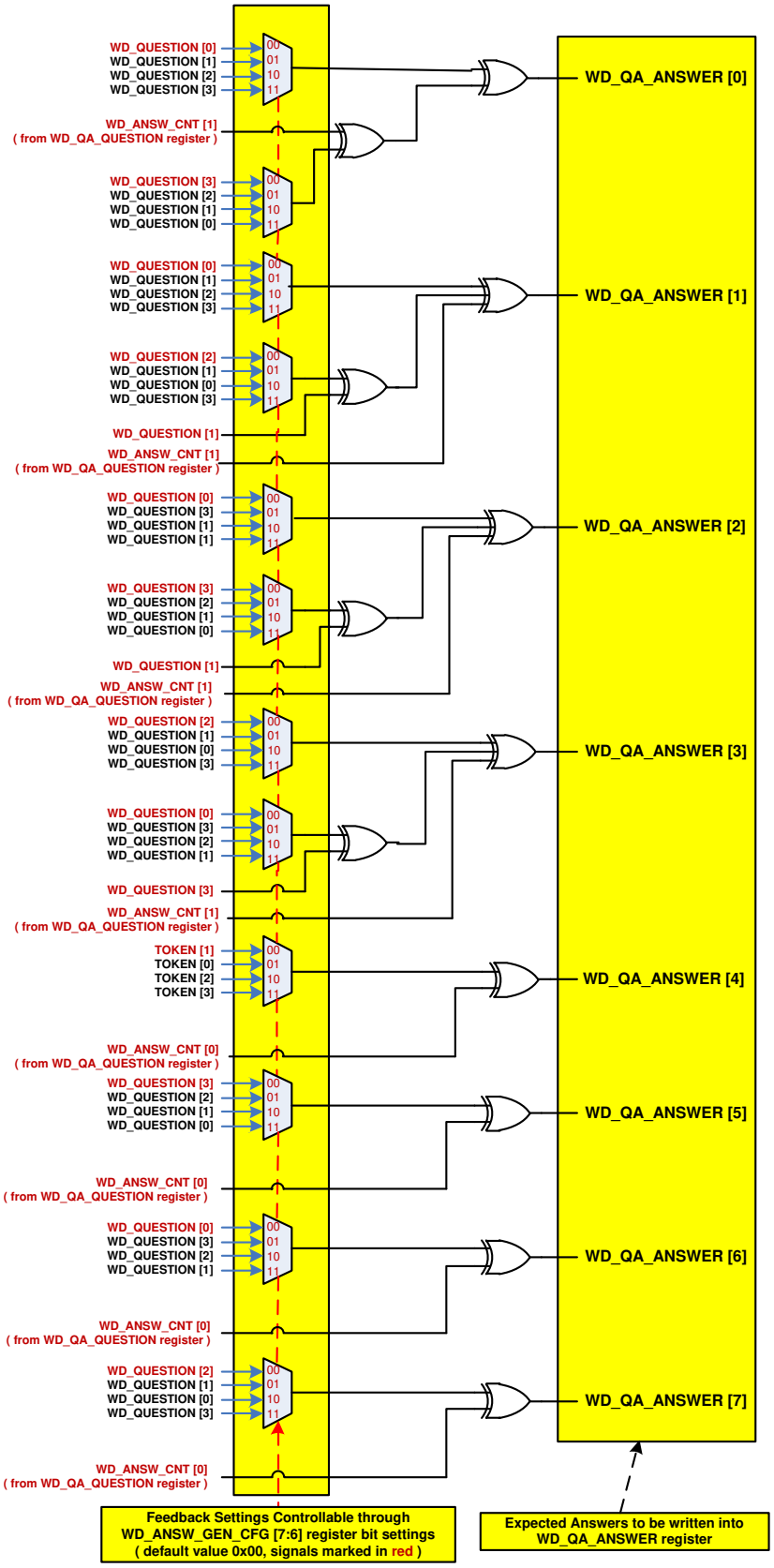


图 8-6. WD 预期答案生成

表 8-6. WD Q&A 多答案模式的正确和错误 WD Q&A 序列运行场景 (WD_CFG = 0b)

WD 答案数量		操作	WD_QA_QUESTION 寄存器中的 WD 状态位		注释
响应窗口 1	响应窗口 2		QA_ANSW_ERR	WD_ERR[1]	
0 个答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	无答案
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	WD_ANSW_CNT[1:0] 总计 = 4
0 个答案	1 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的正确答案为 1 个 （WD_ANSW_CNT[1:0] 总计 < 4）
1 个正确答案	1 个正确答案				
2 个正确答案	1 个正确答案				
0 个答案	1 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的错误答案为 1 个 （WD_ANSW_CNT[1:0] 总计 < 4）
1 个正确答案	1 个错误答案				
2 个正确答案	1 个错误答案				
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 （WD_ANSW_CNT[1:0] 总计 = 4）
1 个正确答案	3 个正确答案				
2 个正确答案	2 个正确答案				
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 （WD_ANSW_CNT[1:0] 总计 = 4）
1 个正确答案	3 个错误答案				
2 个正确答案	2 个错误答案				
0 个答案	3 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 （WD_ANSW_CNT[1:0] 总计 < 4）
1 个错误答案	2 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	
2 个错误答案	1 个正确答案				
0 个答案	3 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 （WD_ANSW_CNT[1:0] 总计 < 4）
1 个错误答案	2 个错误答案				
2 个错误答案	1 个错误答案				
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 （WD_ANSW_CNT[1:0] 总计 = 4）
1 个错误答案	3 个正确答案		1b	1b	
2 个错误答案	2 个正确答案				
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 （WD_ANSW_CNT[1:0] 总计 = 4）
1 个错误答案	3 个错误答案				
2 个错误答案	2 个错误答案				
3 个正确答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的正确答案少于 4 个，响应窗口 2 中的答案多于 0 （WD_ANSW_CNT[1:0] 总计 < 4）
2 个正确答案	0 个答案		0b	1b	
1 个正确答案	0 个答案				
3 个正确答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递减故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	0b	正确的顺序
3 个正确答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
3 个错误答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 < 4
3 个错误答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
3 个错误答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
4 个正确答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	

Copyright © 2026 Texas Instruments Incorporated

表 8-6. WD Q&A 多答案模式的正确和错误 WD Q&A 序列运行场景 (WD_CFG = 0b) （续）

WD 答案数量		操作	WD_QA_QUESTION 寄存器中的 WD 状态位		注释
响应窗口 1	响应窗口 2		QA_ANSW_ERR	WD_ERR(1)	
3 个正确答案 + 1 个错误答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中 4 个正确或错误答案
2 个正确答案 + 2 个错误答案	不适用				
1 个正确答案 + 3 个错误答案	不适用				

(1) WD_ERR 是所有 WD 错误的逻辑或。

8.3.12.5 问答 WD 示例

在此示例中，我们将使用以下配置设置（表 8-7）来完成单个序列。

表 8-7. 配置设置示例

条目	值	说明
看门狗窗口大小	1024ms	窗口大小为 1024ms
应答生成选项	0（默认值）	应答生成配置
问题多项式	0（默认值）	用于生成问题的多项式
问题多项式种子	9（默认值）	用于生成问题的多项式种子
WD 错误计数器限制	15	在发生第 15 个故障事件时，执行看门狗操作

8.3.12.5.1 所需行为的示例配置

表 8-8 寄存器写入将针对上文指定的示例行为配置器件。大多数设置都是上电默认设置。

表 8-8. 寄存器配置写入示例

步骤	寄存器	数据
1	WD_CONFIG_1 (0x13)	[W] 0b11011101 / 0xDD
2	WD_CONFIG_2 (0x14)	[W] 0b10000000 / 0x80
3	WD_QA_CONFIG (0x2D)	[W] 0b00001010 / 0x0A

8.3.12.5.2 执行问答序列的示例

正常序列摘要如下：

1. 读取问题
2. 计算四个应答字节
3. 在第一个响应窗口中发送其中三个
4. 等待并在第二个响应窗口中发送最后一个字节

有关第一个循环序列示例，请参阅表 8-9。

表 8-9. 第一个循环示例

步骤	寄存器	数据	说明
1	WD_INPUT_TRIG (0x15)	[W] 0xFF	启动看门狗（因为尚未启动），同时在内部保留计时器，以便在响应窗口 1 结束和窗口 2 启动时进行标记。
2	WD_QA_QUESTION (0x2F)	[R] 0x3C	读取问题。问题是 0x3C
3	WD_QA_ANSWER (0x2E)	[W] 0x58	写入答案 3（请参阅表 8-5“默认设置下的问题答案示例”来查看答案）
4	WD_QA_ANSWER (0x2E)	[W] 0xA8	写入答案 2
5	WD_QA_ANSWER (0x2E)	[W] 0x57	写入答案 1
6	WD_QA_ANSWER (0x2E)	[W] 0xA7	窗口 2 启动后写入答案 0

此时，您可以读取 WD_QA_QUESTION (0x2F) 寄存器，以查看错误计数器是否增加或 QA ERROR 是否已设置。

8.3.13 总线故障检测和通信

TCAN1164-Q1 和 都提供高级总线故障检测功能。此处以 TCAN1164-Q1 为例进行了展示。该器件可以确定某些故障条件并设置状态/中断标志，以便 MCU 了解故障。如果四个显性到隐性转换期间存在故障，并且每个显性位

Copyright © 2026 Texas Instruments Incorporated

持续时间大于或等于 2μs，则会进行检测并记录检测结果。与端接电阻器位于两端的任一总线架构一样，并非每个故障都可以明确到最根本级别，即确切位置。故障检测电路会监视 CANH 和 CANL 引脚（电流），以确定是否存在电池短路、接地短路、相互短路或开路。从系统角度来看，器件的位置会影响可检测到的故障。请参阅图 8-7，以了解节点位置示例及其对确定实际故障位置的能力有何影响。图 8-8 至图 8-12 显示了基于三节点配置的各种总线故障。表 8-10 显示了可检测到的故障以及由哪个器件检测到。

总线故障检测是一种系统级检测。如果 ECU 发生故障，则总线的一般通信会受到影响。要全面覆盖节点，需要针对每个节点的系统级诊断步骤，并能够将该信息传回中心点。

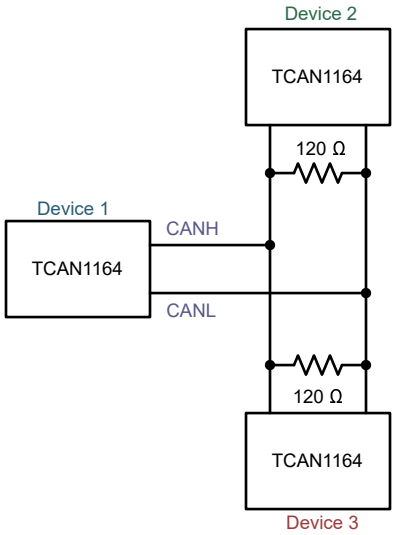
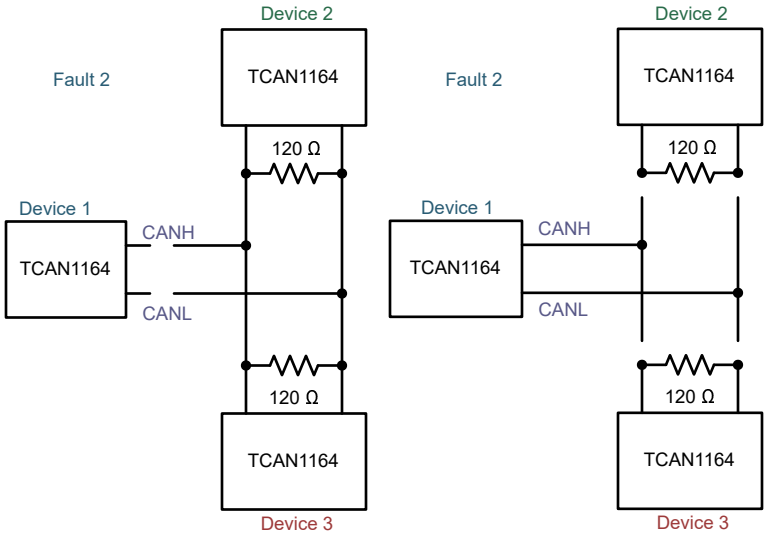


图 8-7. 三节点示例



• Fault 2 is any case where no termination is seen

图 8-8. 故障 2 示例

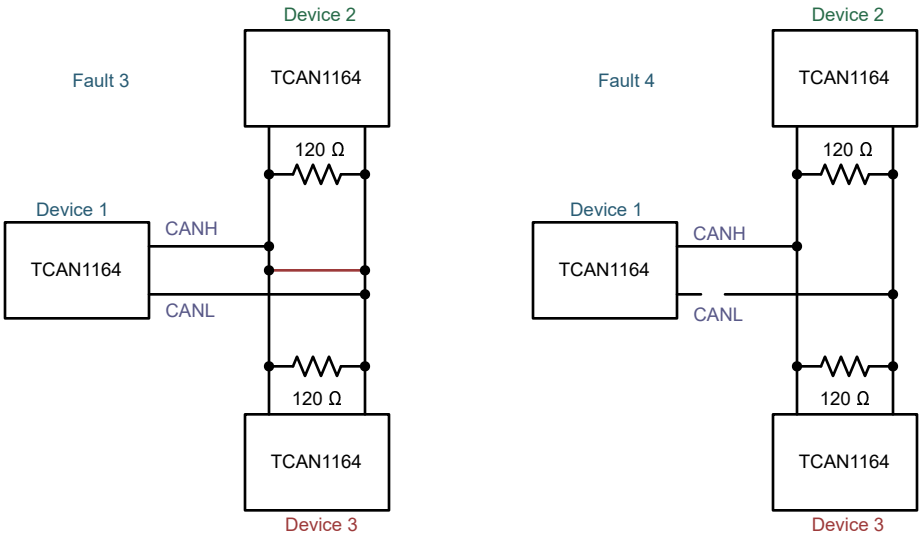


图 8-9. 故障 3 和 4 示例

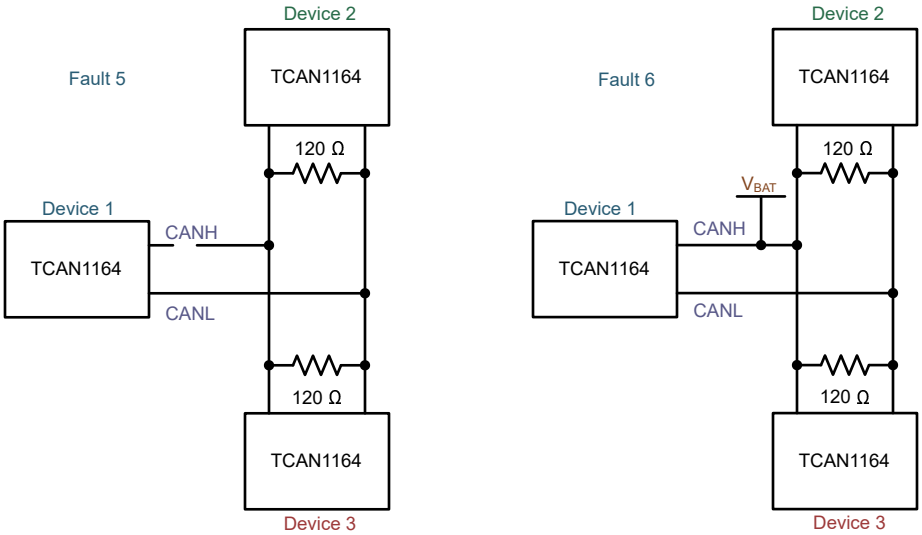


图 8-10. 故障 5 和 6 示例

Copyright © 2026 Texas Instruments Incorporated

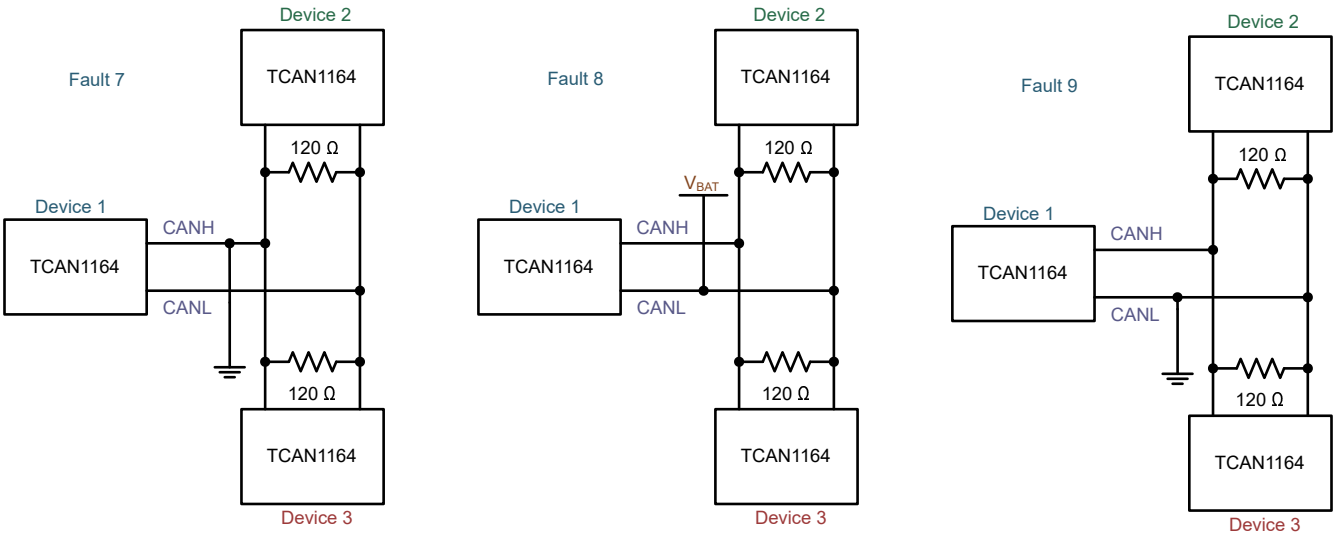


图 8-11. 故障 7、8 和 9 示例

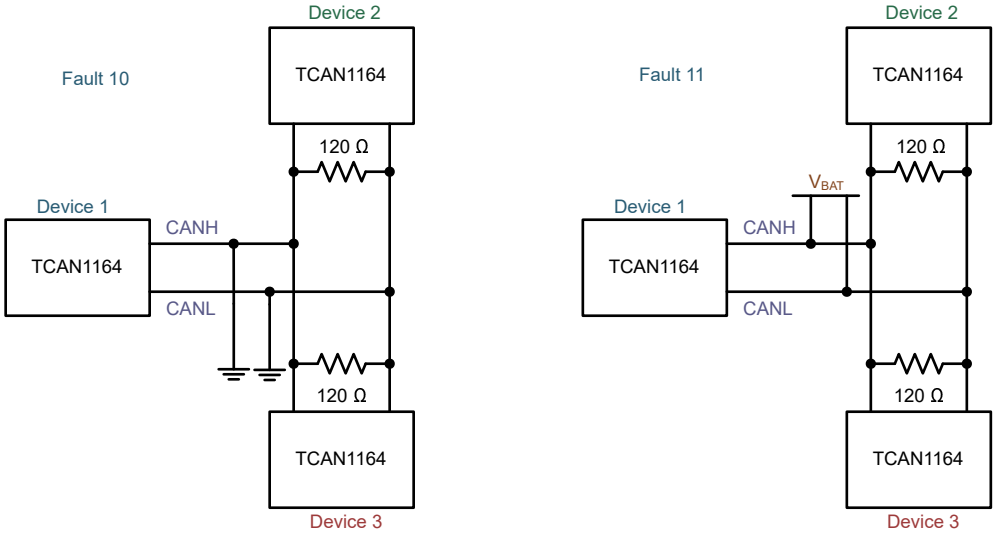


图 8-12. 故障 10 和 11 示例

表 8-10. 总线故障引脚状态和检测表

故障编号	CANH	CANL	检测到故障
1	保留	保留	保留
2	开路	开路	根据开路位置，检测到器件为无端接故障。
3	开路	正常	是，但无法区分此故障与故障 2 和 4 之间的区别；器件 2 和器件 3 未发生此故障
4	正常	开路	是，但无法区分此故障与故障 2 和 3 之间的区别；器件 2 和器件 3 未发生此故障
5	短接至 CANL	短接至 CANH	是，但无法确定位置
6	短接至 V_{bat}	正常	是，但无法确定位置
7	短接至 GND	正常	是，但无法区分此故障与故障 10 之间的区别
8	正常	短接至 V_{bat}	是，但无法区分此故障与故障 11 之间的区别
9	正常	短接至 GND	是，但无法确定位置
10	短接至 GND	短接至 GND	是，但无法区分此故障与故障 7 之间的区别
11	短接至 V_{bat}	短接至 V_{bat}	是，但无法区分此故障与故障 8 之间的区别

表 8-11. 总线故障中断标志到故障检测编号的映射

地址	位	默认值	标志	说明	检测到故障	ACCESS
8'h54	7	1'b0	RSVD	保留		
	6	1'b0	RSVD			
	5	1'b0	CANHCANL	CANH 和 CANL 短接在一起	故障 5	R/WC
	4	1'b0	CANHBAT	CANH 短接至 V_{bat}	故障 6	R/WC
	3	1'b0	CANLGND	CANL 短接至 GND	故障 9	R/WC
	2	1'b0	CANBUSOPEN	CAN 总线开路（三个可能的位置之一）	故障 2、3 和 4	R/WC
	1	1'b0	CANBUSGND	CANH 短接至 GND，或者 CANH 和 CANL 都短接至 GND	故障 7 和 10	R/WC
	0	1'b0	CANBUSBAT	CANL 短接至 Vbat，或者 CANH 和 CANL 都短接至 Vbat	故障 8 和 11	R/WC

Copyright © 2026 Texas Instruments Incorporated

8.4 器件功能模式

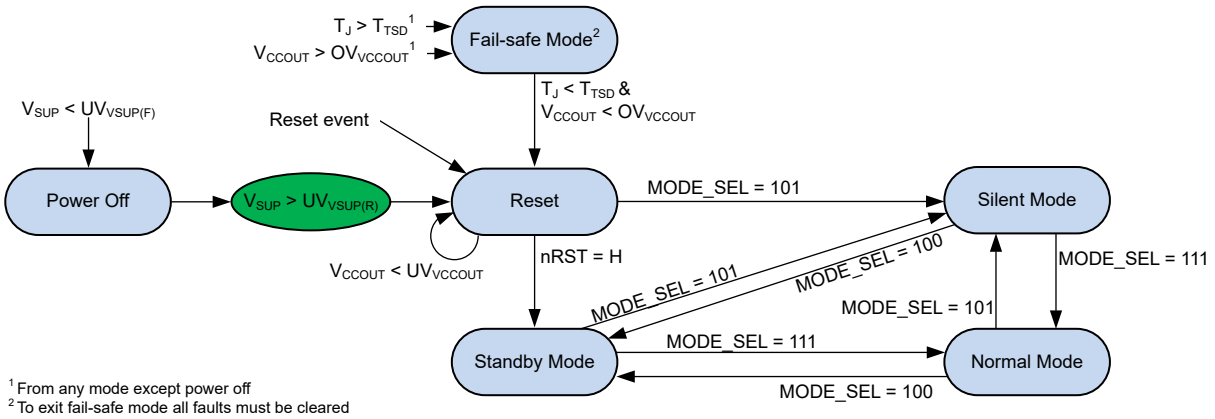


图 8-13. TCAN1164 状态机

表 8-12. TCAN1164 模式概述

块	电源关闭	复位	失效防护	正常	待机	静音
V_{CCOUT}	关闭	开	关闭	开	开	开
低功耗 CAN RX	关闭	关闭	故障确定	关闭	有效	关闭
CAN 发送器	关闭	CAN 自主	关闭	CAN 有效	CAN 自主	关闭
CAN 接收器	关闭	CAN 自主	关闭	CAN 有效	CAN 自主	有效
RXD	高阻抗	V_{CCOUT}	V_{CCOUT}	反映总线状态	视输入端条件而定	反映总线状态
看门狗	关闭	关闭	关闭	有效	有效	有效
SPI	禁用	禁用	故障确定	有效	有效	有效

8.4.1 工作模式说明

8.4.1.1 正常模式

此模式是器件的正常运行模式。CAN 驱动器和接收器均能完全正常运行且 CAN 通信双向进行。驱动器将 TXD 上的数字输入转换为 CANH 和 CANL 上的差分输出。接收器将 CANH 和 CANL 上的差分信号转换为 RXD 上的数字输出。$t_{INACTIVE}$ 计时器在正常模式下未激活。

8.4.1.2 静音模式

静音模式通常称为仅监听模式和仅接收模式。在此模式下，禁用 CAN 驱动器，但接收器完全正常运行，CAN 通信单向进入器件。接收器将来自 CANH 和 CANL 的差分信号转换为 RXD 端子的数字输出。

静音模式与正常模式类似，只是会忽略 TXD。RXD 的工作方式与正常模式相同。

8.4.1.3 待机模式

如果检测到唤醒事件或故障，则在待机模式下 RXD 输出引脚会置为低电平。请注意，POR 计为唤醒事件并且也会导致 RXD 闭锁为低电平。

在待机模式下，将启用失效防护计时器 $t_{INACTIVE}$。$t_{INACTIVE}$ 计时器通过要求系统控制器在计时器到期之前将 TCAN1164-Q1 配置为正常模式，增加了一层额外的保护。如果处理器不能正常启动，此功能将强制 TCAN1164-Q1 转换为其最低功耗模式设置了 SWE 中断标志的待机模式。

8.4.1.3.1 待机模式下的唤醒模式 (WUP) 检测

即使在待机模式下，TCAN1164-Q1 也能够检测唤醒模式 (WUP)。

唤醒模式 (WUP) 由一段滤波显性总线时间，一段滤波隐性总线时间和第二段滤波总线时间组成。第一个滤波显性信号会发起 WUP，之后总线监视器会等待滤波隐性信号；其他总线通信不会使总线监视器复位。接收到滤波隐性信号后，总线监视器会等待滤波显性信号。其他总线通信不会使总线监视器复位。在接收到第二个滤波显性信号后，总线监视器会立即识别 WUP 并将 RXD 终端驱动为低电平。

WUP 包括：

- 至少为 t_{WK_FILTER} 的滤波显性总线时间，后跟
- 至少为 t_{WK_FILTER} 的滤波隐性总线时间，后跟
- 至少为 t_{WK_FILTER} 的第二个滤波显性总线时间

对于被视为已滤波的显性或隐性信号，总线必须保持该状态超过 t_{WK_FILTER} 时间。由于 t_{WK_FILTER} 存在变化性，可以分为以下几种情况来判定。短于 $t_{WK_FILTER(MIN)}$ 的总线状态时间始终不会被检测为 WUP 的一部分，因此不会生成唤醒请求。$t_{WK_FILTER(MIN)}$ 和 $t_{WK_FILTER(MAX)}$ 之间的总线状态时间被检测为 WUP 的一部分，并且可能会生成唤醒请求。超过 $t_{WK_FILTER(MAX)}$ 的总线状态时间始终会被检测为 WUP 的一部分，因此会生成唤醒请求。请参阅图 8-14 以了解 WUP 的时序图。

用于 WUP 和唤醒请求的模式和 t_{WK_FILTER} 时间可防止噪声和总线卡在显性状态故障，从而导致错误的唤醒请求，同时允许任何 CAN 或 CAN FD 消息发起唤醒请求。

ISO11898-2:2016 有两组时间，分别用于短唤醒滤波时间和长唤醒滤波时间。TCAN1164-Q1 的 t_{WK_FILTER} 时序选在这两个滤波范围的最小值和最大值之间。选择此时序是为了使 500kbps 下的单个位时间或 1Mbps 下的两个背对背位时间触发处于任一总线状态的滤波器。

为了实现额外的稳健性并防止误唤醒，该器件实施了 $t_{WK_TIMEOUT}$ 计时器。要成功发生远程唤醒事件，必须在超时值内收到完整唤醒模式。如果在 $t_{WK_TIMEOUT}$ 到期之前未收到完整唤醒模式，则内部逻辑复位。然后必须在 $t_{WK_TIMEOUT}$ 时段内再次发送完整模式。

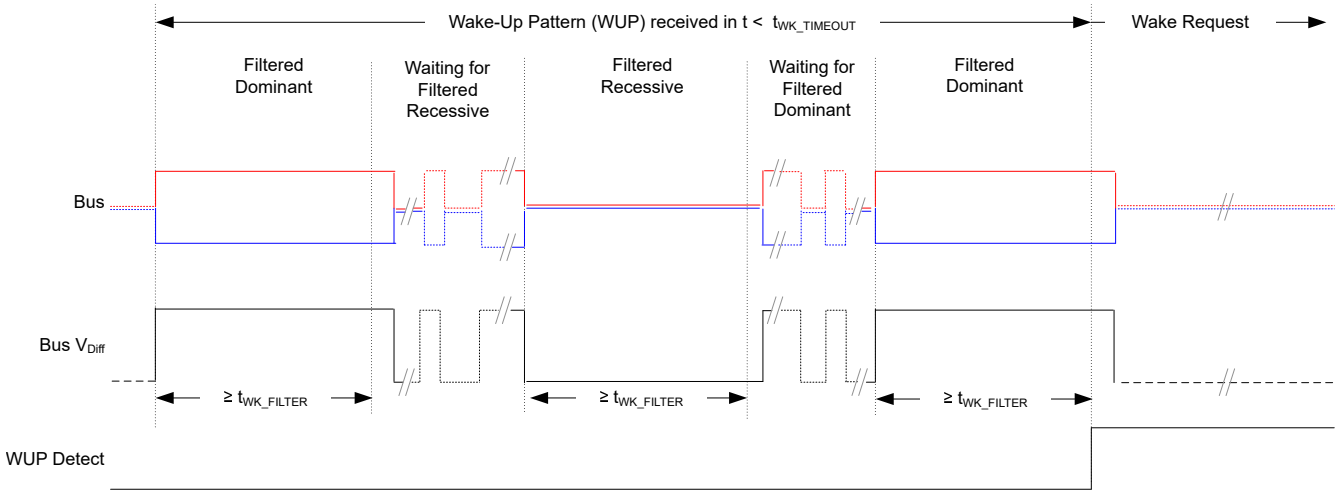


图 8-14. 唤醒模式 (WUP)

Copyright © 2026 Texas Instruments Incorporated

8.4.1.4 复位模式

复位模式是 TCAN1164-Q1 的低功耗模式，在该模式下，nRST 引脚被置为低电平，从而使控制器能够正确上电。在此状态下，CAN 发送器和接收器关闭，总线引脚偏置到接地，收发器无法发送或接收数据。

在复位模式下，接收器主动监控 CAN 总线是否存在有效的唤醒模式。如果接收到有效的唤醒模式，CAN 总线引脚将转换为 CAN 自主活动状态，在该状态下 CANH 和 CANL 会内部从 V_{SUP} 电源轨偏置到 2.5V。接收到有效的唤醒模式后，CAN 收发器会产生一个唤醒请求并输出到 RXD 引脚。

TCAN1164-Q1 由于以下条件会进入复位模式：

- 上电
- nRST 被从外部拉至低电平

在清除以下任何故障条件并退出失效防护模式后，TCAN1164-Q1 进入复位模式：

- $T_J < T_{SDF}$
- 过压事件

8.4.1.5 失效防护模式

失效防护模式是一种低功耗模式，在该模式下，TCAN1164-Q1 处于受保护状态。在失效防护模式下，内部稳压器 (V_{CCOUT}) 关闭，复位引脚为低电平，并且 CAN 发送器和接收器关闭。

在以下情况下，器件进入失效防护模式：

- $T_J > T_{SDR}$
- $V_{VCCOUT} > OV_{CCOUTR}$

如果满足以下所有条件，器件退出失效防护模式：

- $T_J < T_{SDF}$
- $V_{VCCOUT} < OV_{CCOUTF}$
- 存在有效的唤醒事件

如果在 $t_{INACTIVE}$ 内未清除故障条件，则器件会设置 SWE 中断但仍保持在待机模式。

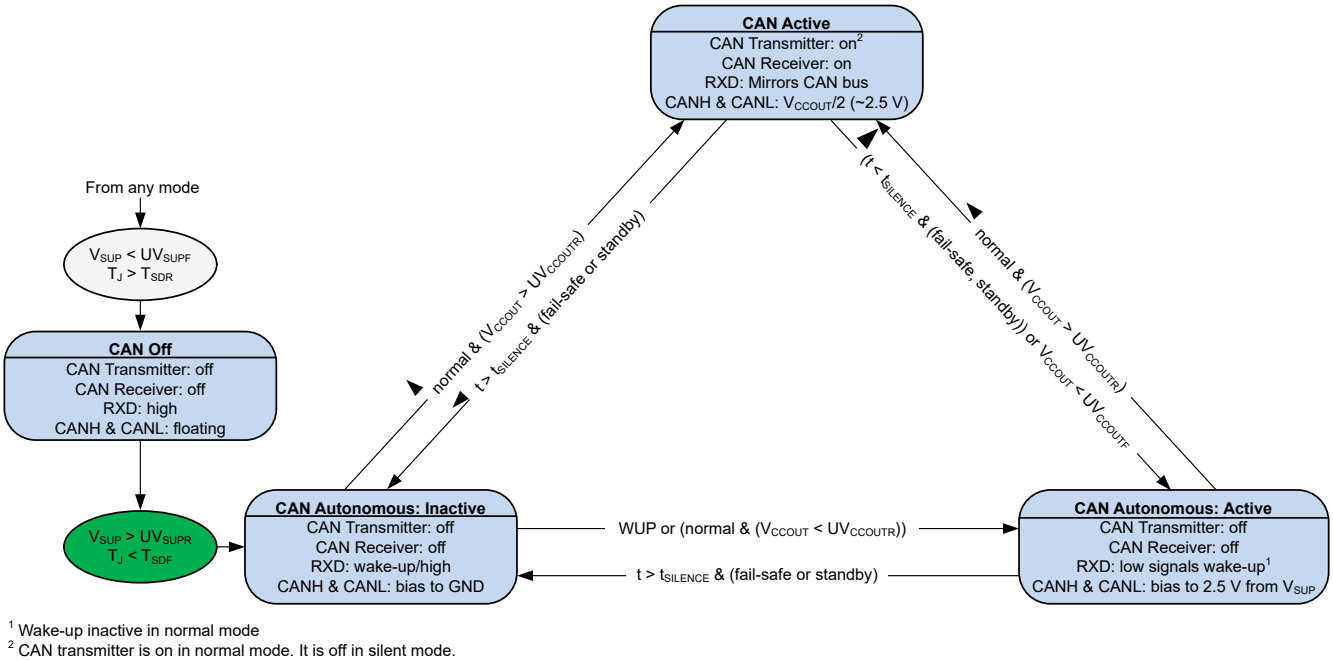
8.4.2 CAN 收发器

8.4.2.1 CAN 收发器运行

TCAN1164-Q1CAN 收发器有三种运行模式：CAN 活动、CAN 自主活动和 CAN 自主非活动。

8.4.2.2 CAN 收发器模式

TCAN1164-Q1 支持 ISO 11898-2:2016 CAN 物理层标准自主总线偏置方案。自主总线偏置使收发器能够在 CAN 活动、CAN 自主活动和 CAN 自主非活动状态之间切换，从而有助于减少射频辐射。



[1] Wake-up inactive in normal mode
[2] CAN transmitter is on in normal mode. It is off in silent mode.

图 8-15. TCAN1164 CAN 收发器状态机

8.4.2.2.1 CAN 关闭模式

在 CAN 关闭模式下，CAN 收发器关闭，CAN 总线线路真正悬空。在此模式下，器件不会对 CAN 总线产生任何负载，同时在电池或接地连接断开时，可防止反向电流流入器件。

在以下情况下会进入 CAN 关闭状态：

- $T_J > T_{SDR}$
- $V_{SUP} < UV_{SUPF}$

在以下情况下，CAN 收发器会在 CAN 关闭状态和 CAN 自主非活动模式之间切换：

- $V_{SUP} > UV_{SUPR}$
- $T_J < T_{SDF}$

8.4.2.2.2 CAN 自主：非活动和活动

当 CAN 收发器处于待机模式时，CAN 偏置电路关断，收发器进入自主非活动状态。在自主非活动状态下，CAN 引脚偏置到 GND。发生有效的唤醒事件时，CAN 总线偏置到 2.5V。如果在 $t_{SILENCE}$ 计时器结束前，控制器没有将 TCAN1164-Q1 转换为正常模式，则 CAN 偏置电路会再次关闭并且 CAN 引脚偏置到接地。

如果满足以下任一条件，CAN 收发器会切换到 CAN 自主模式：

- TCAN1164-Q1 从 CAN 关闭模式转换为 CAN 自主非活动模式

在以下情况下，CAN 收发器在 CAN 自主非活动模式与 CAN 自主活动模式之间切换：

- 发生有效的唤醒事件
- TCAN1164-Q1 转换为正常模式且不存在欠压故障。

在以下情况下，CAN 收发器在 CAN 自主活动模式与 CAN 自主非活动模式之间切换：

- $t > t_{SILENCE}$ 并且 TCAN1164-Q1 转换为待机模式、或失效防护模式。

8.4.2.2.3 CAN 有效

当 TCAN1164-Q1 处于正常模式时，CAN 收发器处于活动模式。CAN 驱动器和接收器均能完全正常运行且 CAN 通信双向进行。CAN 活动模式下的 CAN 偏置电压来自：

Copyright © 2026 Texas Instruments Incorporated

- V_{CCOUT}

在以下情况下，CAN 收发器在 CAN 自主非活动模式或活动模式与 CAN 活动模式之间切换：

- TCAN1164-Q1 转换为正常模式且不存在欠压故障。

如果在退出待机模式之前 TXD 引脚被置为低电平，则在进入 CAN 活动模式后 CAN 收发器会阻止其发送器和接收器。这可以防止在 TXD 引脚发生 TXD DTO 故障时 CAN 总线中断。

当 TCAN1164-Q1 处于静音模式时，CAN 驱动器被禁用，但接收器可完全正常运行。CAN 偏置电压来自同一 CAN 活动模式。

8.4.2.3 驱动器和接收器功能表

表 8-13. 驱动器功能表

器件模式	TXD 输入[(1)]	总线输出		驱动总线状态[(2)]
		CANH	CANL	
正常	低	高	低	显性
	高电平或开路	高阻抗	高阻抗	偏置到 $V_{CCOUT}/2$
静音	x	高阻抗	高阻抗	偏置到 $V_{CCOUT}/2$
待机	x	高阻抗	高阻抗	偏置到 GND

(1) X = 不相关
(2) 有关总线状态和典型总线电压，请参阅图 8-16

表 8-14. 接收器功能表

器件模式	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD 端子
正常/静音	$V_{ID} \geqslant 0.9V$	显性	低
	$0.5V < V_{ID} < 0.9V$	不确定	不确定
	$V_{ID} \leqslant 0.5\ V$	隐性	高
	开路 ($V_{ID} \approx 0V$)	开路	高
待机	$V_{ID} \geqslant 1.15V$	显性	高电平 如果唤醒事件持续存在，则为低电平
	$0.5V < V_{ID} < 1.15V$	不确定	
	$V_{ID} \leqslant 0.4V$	隐性	
	开路 ($V_{ID} \approx 0V$)	开路	

8.4.2.4 CAN 总线状态

CAN 总线在运行期间有两种逻辑状态：隐性和显性。具体请参阅图 8-16。

以差分方式驱动总线时，总线为显性状态，对应于 TXD 和 RXD 引脚上的逻辑低电平。当总线通过接收器内部的高阻值输入电阻器 (R_{IN}) 偏置到 CAN 收发器电源电压的一半时，总线为隐性状态，对应于 TXD 和 RXD 引脚上的逻辑高电平。

在仲裁期间，显性状态会覆盖隐性状态。在仲裁期间，多个 CAN 节点可能同时发送一个显性位，这种情况下，CAN 总线的差分电压将大于单个 CAN 驱动器的差分电压。TCAN1164-Q1 CAN 收发器采用低功耗待机 (STB) 模式模式；这些模式支持第三种总线状态，在这种状态下，总线引脚通过接收器内部的高阻值电阻器偏置到地。

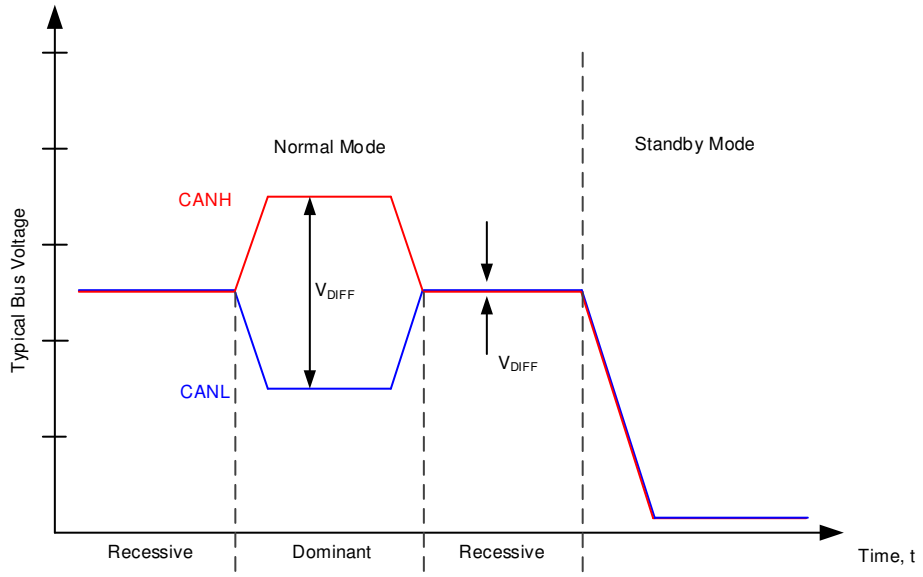


图 8-16. 总线状态

8.5 编程

8.5.1 串行外设接口 (SPI) 通信

SPI 通信使用标准 SPI 接口。具体而言，数字接口引脚为 NCS（芯片选择非）、SDI（串行数据输入）、SDO（串行数据输出）和 SCLK（串行时钟）。每个 SPI 事务都是 16、24 或 32 位，其中包含一个地址和读/写命令字节，后跟一到三个数据字节。针对事务在 SDO 引脚上移出的数据始终从全局状态寄存器（字节）开始。此寄存器提供有关器件状态的高级状态信息。接下来，作为对命令字节的“响应”的两个数据字节被移出。写入命令期间移出的数据字节是要写入新数据并更新寄存器之前的寄存器内容。读取命令期间移出的数据字节是寄存器的内容，并且寄存器不会更新。

SDI 上的 SPI 数据输入数据会在时钟 (SCLK) 从低到高的边沿上采样。SDO 上的 SPI 输出数据会在时钟 (SCLK) 从高到低的边沿上改变。

8.5.2 串行时钟输入 (SCLK)

该输入引脚用于输入 SPI 的时钟，以同步输入和输出串行数据位流。SPI 数据输入 (SDI) 会在 SPI 的上升沿进行采样，而 SPI 数据输出 (SDO) 会在 SPI 时钟的下降沿改变。请参阅 图 8-17

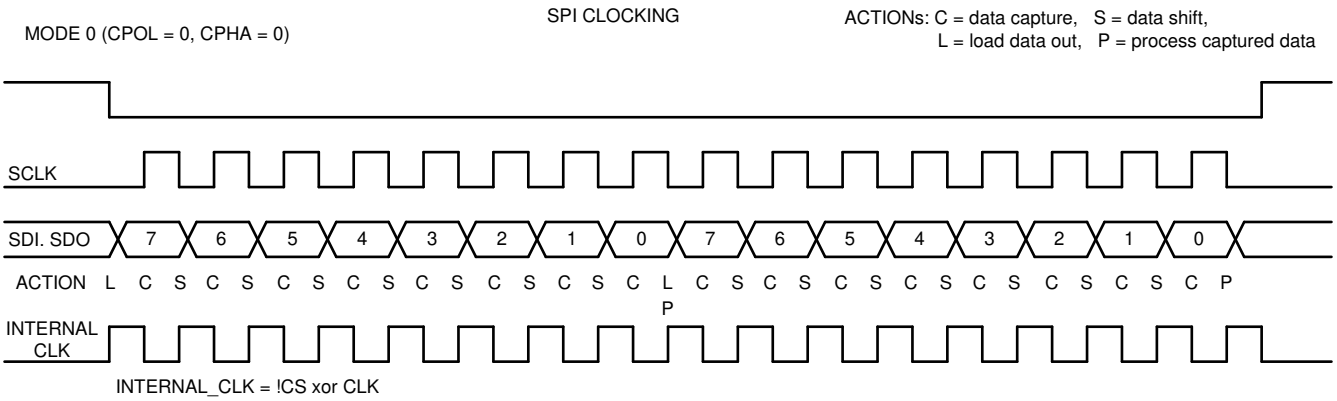


图 8-17. SPI 时钟

Copyright © 2026 Texas Instruments Incorporated

8.5.3 串行数据输入 (SDI)

SDI 引脚用于让器件知道从哪个寄存器地址读取或写入哪个地址。在写入期间，时钟周期数决定了有多少数据字节（最多三个）加载到顺序地址中。一次写入的最小时钟周期数为 16 个，支持初始地址和写入命令，后跟一个字节的数据，如图 8-18 所示。TCAN1164-Q1 支持突发读取和写入。图 8-19 显示了一个 32 位写入的示例，其中包括初始 7 位地址、写入位和三个数据字节。这总共需要 32 个时钟周期。一旦通过 NCS 上的低电平启用 SPI，SDI 就会在 SPI 时钟 (SCLK) 的每个上升沿对输入数据进行采样。数据会移入适当大小的移位寄存器，并且在正确的时钟周期数之后，移位寄存器已满并且 SPI 事务已完成。对于写入命令代码，仅在 SCLK 移入确切数量的时钟周期且 NCS 具有一个上升沿以取消选择器件后，新数据才会写入寻址的寄存器。对于突发写入，如果 SCLK 有 31 个时钟周期（比完整的 3 字节写入少 1 个时钟周期），则在执行前两个字节写入时不会发生第三个字节写入。如果在一个 SPI 事务期间没有移入正确数量的时钟周期和数据（nCS 为低电平），则会设置 SPIERR 标志。

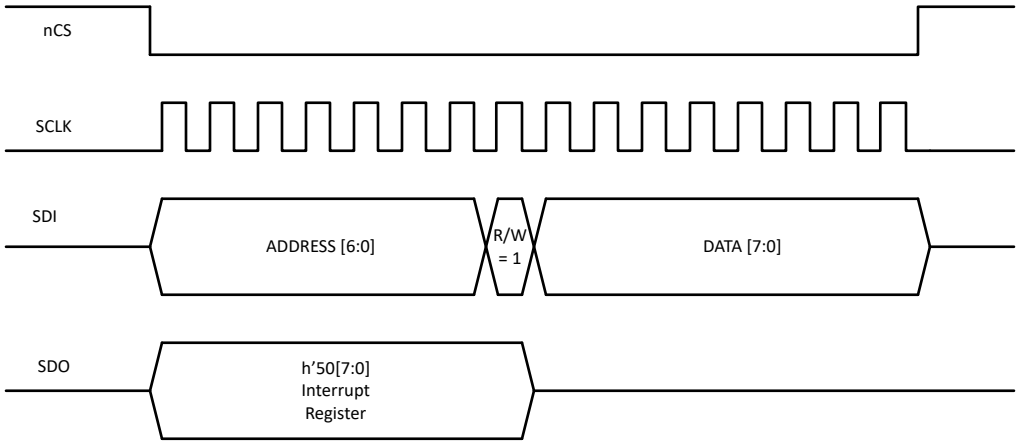


图 8-18. SPI 写入

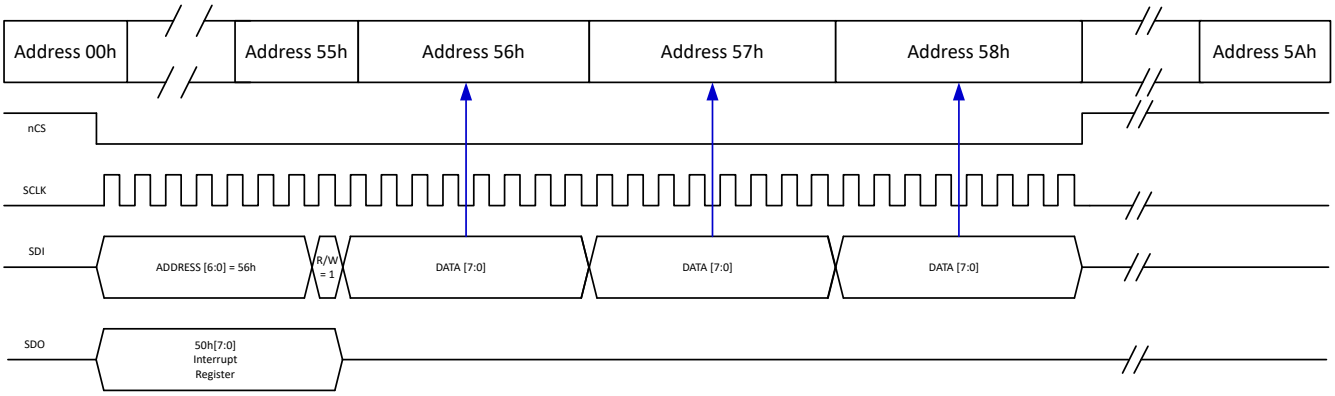


图 8-19. 32 位 SPI 突发写入

8.5.4 串行数据输出 (SDO)

该引脚处于高阻抗状态，直到通过 nCS 启用了 SPI 输出。一旦通过 NCS 上的低电平启用 SPI，SDO 会立即被驱动为高电平或低电平，以显示全局中断寄存器 8'h50 位 7。全局中断寄存器 INT_GLOBAL 是要移出的第一个字节。SDO 引脚将数据从器件输出到处理器。对于写入命令，这是在 SDO 引脚上提供的唯一数据。对于读取命令，将在 SDO 线路上提供来自连续地址的一到三个字节的数据。图 8-20 和图 8-21 显示了使用 32 位突发读取的单个地址读取和三个连续地址读取的示例。32 位突发读取显示了全局中断寄存器，后跟三个请求的数据字节。

备注

如果写入后 2 μ s 内发生读取，则全局故障标志状态可能不会反应写入可能已启动的任何状态更改。

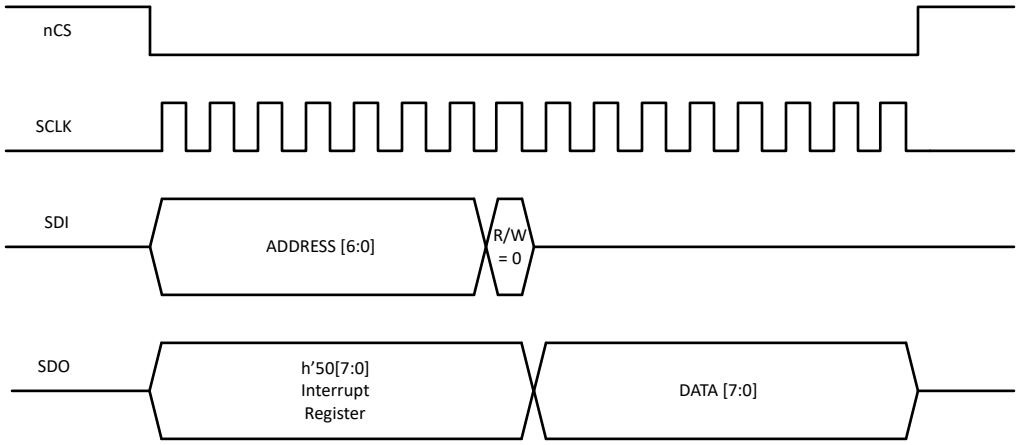


图 8-20. SPI 读取

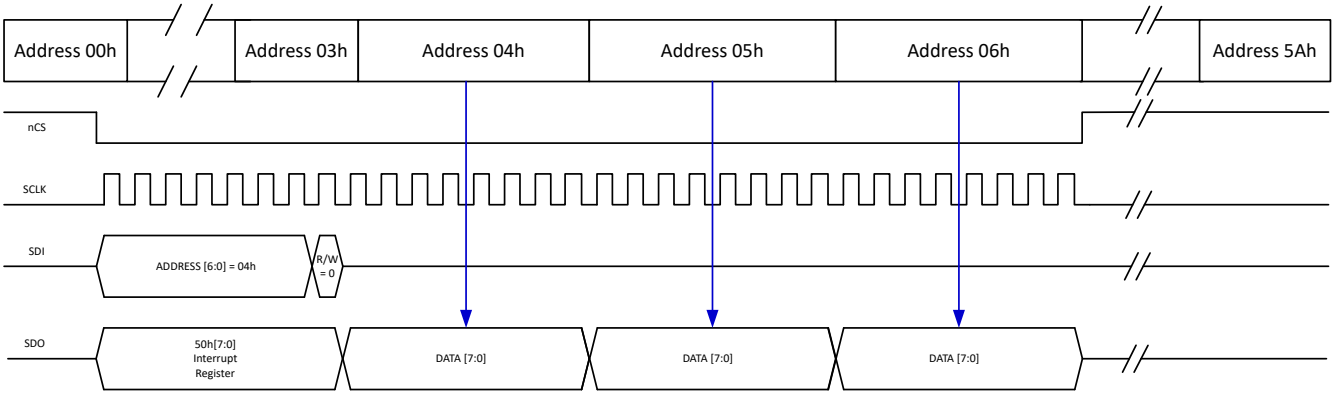


图 8-21. 32 位 SPI 突发读取

8.5.5 芯片选择非 (nCS)

此输入引脚用于选择负责 SPI 事务的器件。该引脚为低电平有效，因此当 nCS 为高电平时，器件的串行数据输出 (SDO) 引脚为高阻抗，从而允许设计 SPI 总线。当 nCS 为低电平时，SDO 驱动器会激活，通信可以启动。nCS 引脚会在 SPI 事务期间保持低电平。该器件的一项特殊功能允许 SDO 引脚在 nCS 的下降沿立即显示全局故障标志。

Copyright © 2026 Texas Instruments Incorporated

8.5.6 寄存器

器件寄存器列出了器件寄存器的存储器映射寄存器。器件寄存器未列出的所有寄存器偏移地址都应视为保留位置，且不应修改寄存器内容。

表 8-15. 器件寄存器

地址	首字母缩写词	寄存器名称	部分
0h + 公式	DEVICE_ID_y	器件型号	转到
8h	REV_ID_MAJOR	主要版本	转到
9h	REV_ID_MINOR	次要版本	转到
Ah + 公式	SPI_RSVD_x	SPI 保留寄存器	转到
Fh	Scratch_Pad_SPI	读取和写入测试寄存器 SPI	转到
10h	MODE_CNTRL	模式配置	转到
13h	WD_CONFIG_1	看门狗配置 1	转到
14h	WD_CONFIG_2	看门狗配置 2	转到
15h	WD_INPUT_TRIG	看门狗输入触发	转到
2Dh	WD_QA_CONFIG	问答看门狗配置	转到
2Eh	WD_QA_ANSWER	问答看门狗应答	转到
2Fh	WD_QA_QUESTION	问答看门狗问题	转到
40h	状态	CAN 收发器状态	转到
50h	INT_GLOBAL	全局中断	转到
51h	INT_1	中断	转到
52h	INT_2	中断	转到
53h	INT_3	中断	转到
54h	INT_CANBUS	CAN 总线故障中断	转到
56h	INT_ENABLE_1	INT_1 的中断启用	转到
57h	INT_ENABLE_2	INT_2 的中断启用	转到
58h	INT_ENABLE_3	INT_3 的中断启用	转到
59h	INT_ENABLE_CANBUS	INT_CANBUS 的中断启用	转到
5Ah + 公式	INT_RSVD_y	中断保留寄存器 INT_RSVD0 至 INT_RSVD5	转到

复杂的位访问类型经过编码可适应小型表单元。器件访问类型代码显示了适用于此部分中访问类型的代码。

表 8-16. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	H R	由硬件置位或清除 读取
写入类型		
H	H	由硬件置位或清零
W	W	写入
W1C	1C W	1 以清除 写入
复位或默认值		
-n		复位后的值或默认值
寄存器数组变量		
i、j、k、l、m、n		当这些变量用于寄存器名称、偏移或地址时，它们指的是寄存器数组的值，其中寄存器是一组重复寄存器的一部分。寄存器组构成分层结构，数组用公式表示。
y		当该变量用于寄存器名称、偏移或地址时，它指的是寄存器数组的值。

Copyright © 2026 Texas Instruments Incorporated

8.5.6.1 DEVICE_ID_y 寄存器（地址 = 0h + 公式）[复位 = xxh]

图 8-22 中显示了 DEVICE_ID_y，表 8-17 中对此进行了介绍。

返回汇总表。

器件型号

偏移 = 0h + y；其中 y = 0h 到 7h

图 8-22. DEVICE_ID_y 寄存器

7	6	5	4	3	2	1	0
DEVICE_ID							
R-xxh							

表 8-17. DEVICE_ID_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	DEVICE_ID	R	0b	DEVICE_ID[1:8] 寄存器确定器件的型号。 这里为相应的寄存器地址列出了每个 DEVICE_ID 寄存器的复位值和值 地址 00h = 54h = T 地址 01h = 43h = C 地址 02h = 41h = A 地址 03h = 4Eh = N 地址 04h = 31h = 1 地址 05h = 31h = 1 地址 06h = 36h = 6 地址 07h = 34h = 4

8.5.6.2 REV_ID_MAJOR 寄存器（地址 = 8h）[复位 = 00h]

图 8-23 示出了 REV_ID_MAJOR，表 8-18 中对此进行了介绍。

返回汇总表。

主要版本

图 8-23. REV_ID_MAJOR 寄存器

7	6	5	4	3	2	1	0
Major_Revision							
R-00h							

表 8-18. REV_ID_MAJOR 寄存器字段说明

位	字段	类型	复位	说明
7-0	Major_Revision	R	00h	主要裸片版本

8.5.6.3 REV_ID_MINOR 寄存器（地址 = 9h）[复位 = 00h]

图 8-24 示出了 REV_ID_MINOR ，表 8-19 中对此进行了介绍。

返回汇总表。

次要版本

图 8-24. REV_ID_MINOR 寄存器

7	6	5	4	3	2	1	0
Minor_Revision							
R-00h							

表 8-19. REV_ID_MINOR 寄存器字段说明

位	字段	类型	复位	说明
7-0	Minor_Revision	R	00h	次要裸片版本

8.5.6.4 SPI_RSVD_x 寄存器（地址 = Ah + 公式）[复位 = 00h]

图 8-25 中显示了 SPI_RSVD_x，表 8-20 中对此进行了介绍。

返回汇总表。

配置保留位 Ah 至 Eh

偏移= Ah + x；其中 x = 0h 至 4h

图 8-25. SPI_RSVD_x 寄存器

7	6	5	4	3	2	1	0
SPI_RSVD_x							
R-00h							

表 8-20. SPI_RSVD_x 寄存器字段说明

位	字段	类型	复位	说明
7-0	SPI_RSVD_x	R	00h	SPI 保留寄存器 0 至 4

8.5.6.5 Scratch_Pad_SPI 寄存器（地址 = Fh）[复位 = 00h]

图 8-26 示出了 Scratch_Pad_SPI，表 8-21 中对此进行了介绍。

返回汇总表。

读取和写入测试寄存器 SPI

图 8-26. Scratch_Pad_SPI 寄存器

7	6	5	4	3	2	1	0
Scratch_Pad							
R/W-00h							

表 8-21. Scratch_Pad_SPI 寄存器字段说明

位	字段	类型	复位	说明
7-0	Scratch_Pad	R/W	00h	读取和写入测试寄存器 SPI

8.5.6.6 MODE_CNTRL 寄存器（地址 = 10h）[复位 = 04h]

图 8-27 中显示了 MODE_CNTRL，表 8-22 中对此进行了介绍。

返回汇总表。

模式选择与功能启用和禁用寄存器

图 8-27. MODE_CNTRL 寄存器

7	6	5	4	3	2	1	0
RSVD			FD_EN	RSVD	MODE_SEL		
R-000b			R/W-0b	R-0b	R/W-100b		

表 8-22. MODE_CNTRL 寄存器字段说明

位	字段	类型	复位	说明
7-5	RSVD	R	000b	保留

Copyright © 2026 Texas Instruments Incorporated

表 8-22. MODE_CNTRL 寄存器字段说明（续）

位	字段	类型	复位	说明
4	FD_EN	R/W	0b	故障诊断功能启用 0b = 禁用 1b = 启用
3	RSVD	R	0b	保留
2-0	MODE_SEL	R/W	100b	工作模式选择 001b = 保留 100b = 待机 101b = 静音 111b = 正常 **备注** 注意：将读回当前模式，并保留所有其他值

8.5.6.7 WD_CONFIG_1 寄存器（地址 = 13h）[复位 = 54h]

图 8-28 展示了 WD_CONFIG_1，表 8-23 对其进行了介绍。

返回汇总表。

看门狗配置设置 1

图 8-28. WD_CONFIG_1 寄存器

7	6	5	4	3	2	1	0
WD_CONFIG		WD_PRE		WD_ERR_CNT_SET		RSVD	WD_EN
R/W-01b		R/W-01b		R/W-01b		R-0b	R/W-0b

表 8-23. WD_CONFIG_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_CONFIG	R/W	01b	看门狗配置 00b = 自主 01b = 超时 10b = 窗口 11b = Q&A
5-4	WD_PRE	R/W	01b	看门狗预分频器 0b = 因数 1 1b = 因数 2 10b = 因数 3 11b = 因数 4
3-2	WD_ERR_CNT_SET	R/W	01b	设置溢出时看门狗输出将触发的看门狗事件错误计数器 0b = 每个 WD 事件时立即触发 1b = 第五个错误事件时触发 10b = 第九个错误事件时触发 11b = 第 15 个错误事件时触发
1	RSVD	R	0b	保留
0	WD_EN	R/W	0b	看门狗启用 0b = 禁用 1b = 启用

8.5.6.8 WD_CONFIG_2 寄存器（地址 = 14h）[复位 = 02h]

图 8-29 展示了 WD_CONFIG_2，表 8-24 对其进行了介绍。

返回汇总表。

看门狗配置设置 2

图 8-29. WD_CONFIG_2 寄存器

7	6	5	4	3	2	1	0
WD_TIMER			WD_ERR_CNT				RSVD
R/W-000b			R/H-0001b				R-0b

表 8-24. WD_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
7-5	WD_TIMER	R/W	000b	根据 WD_PRE 设置设定窗口或超时时间 请参阅 WD_TIMER 表
4-1	WD_ERR_CNT	R/H	0001b	看门狗错误计数器 进行错误计数，最多 15 个错误
0	RSVD	R	0b	保留

8.5.6.9 WD_INPUT_TRIG 寄存器（地址 = 15h）[复位 = 00h]

图 8-30 示出了 WD_INPUT_TRIG，表 8-25 中对此进行了介绍。

返回汇总表。

如果在适当的时间完成，写入 FFh 会复位 WD 计时器

图 8-30. WD_INPUT_TRIG 寄存器

7	6	5	4	3	2	1	0
WD_INPUT							
W1C-00h							

表 8-25. WD_INPUT_TRIG 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_INPUT	R/W1C	00h	写入 FFh 以触发 WD

8.5.6.10 WD_QA_CONFIG 寄存器（地址 = 2Dh）[复位 = 0h]

图 8-31 示出了 WD_QA_CONFIG，表 8-26 中对此进行了介绍。

返回汇总表。

Q&A 看门狗配置位

图 8-31. WD_QA_CONFIG 寄存器

7	6	5	4	3	2	1	0
WD_ANSW_GEN_CFG		WD_Q&A_POLY_CFG		WD_Q&A_POLY_SEED			
R/W-00b		R/W-00b		R/W-0000b			

备注

上电时，WD_Q&A_POLY_SEED 将读回 0000b，但实际种子值为 101b。写入后，读回值和实际值将相同。

表 8-26. WD_QA_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_ANSW_GEN_CFG	R/W	00b	WD 应答生成配置
5-4	WD_Q&A_POLY_CFG	R/W	00b	WD q&a 多项式配置
3-0	WD_Q&A_POLY_SEED	R/W	0000b	当器件处于 RESET 状态时加载的 WD q&a 多项式种子值

Copyright © 2026 Texas Instruments Incorporated

8.5.6.11 WD_QA_ANSWER 寄存器（地址 = 2Eh）[复位 = 0h]

图 8-32 展示了 WD_QA_ANSWER，表 8-27 中对此进行了介绍。

返回汇总表。

Q&A 看门狗应答位

图 8-32. WD_QA_ANSWER 寄存器

7	6	5	4	3	2	1	0
WD_QA_ANSWER							
R-00h							

表 8-27. WD_QA_ANSWER 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_QA_ANSWER	R/W	00h	MCU 看门狗 Q&A 应答响应字节

8.5.6.12 WD_QA_QUESTION 寄存器（地址 = 2Fh）[复位 = 0h]

图 8-33 示出了 WD_QA_QUESTION，表 8-28 中对此进行了介绍。

返回汇总表。

Q&A 看门狗问题位

图 8-33. WD_QA_QUESTION 寄存器

7	6	5	4	3	2	1	0
RSVD	QA_ANSW_ERR	WD_ANSW_CNT		WD_QUESTION			
R-0b	W1C-0b	R-00b		R-0000b			

表 8-28. WD_QA_QUESTION 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0b	保留
6	QA_ANSW_ERR	W1C	0b	看门狗 q&a 应答错误标志
5-4	WD_ANSW_CNT	R	00b	接收到的看门狗 q&a 错误计数器的当前状态 启用了 WD 时，值将显示为 2'h3
3-0	WD_QUESTION	R	0000b	当前看门狗问题值 启用了 WD 时，值将显示为 4'hC

8.5.6.13 STATUS（地址 = 40h）[复位 = 00h]

表 8-29 展示了 STATUS，表 8-30 中对此进行了介绍。

返回汇总表。

CAN 收发器状态

表 8-29. STATUS 寄存器

7	6	5	4	3	2	1	0
STATUS_RSVD				CAN_ACTIVE	TSILENCE	RSVD	TXDDOM
R-0000b				R/U-0b	R/U-0b	R-0b	R/U-0b

表 8-30. STATUS 寄存器字段说明

位	字段	类型	复位	说明
7-4	STATUS_RSVD	R	0000b	保留

表 8-30. STATUS 寄存器字段说明（续）

位	字段	类型	复位	说明
3	CAN_ACTIVE	R/U	0b	CAN 活动模式 0b =否 1b = 是
2	TSILENCE	R/U	0b	$t_{SILINCE}$ 模式下的 CAN 总线 0b =否 1b =是
1	RSVD	R	0b	保留
0	TXDDOM	R/U	0b	TXD 低电平会阻止进入 CAN 活动模式 0b =否 1b = 是

8.5.6.14 INT_GLOBAL 寄存器（地址 = 50h）[复位 = 0h]

图 8-34 示出了 INT_GLOBAL，表 8-31 中对此进行了介绍。

返回汇总表。

全部到特定中断的逻辑或

图 8-34. INT_GLOBAL 寄存器

7	6	5	4	3	2	1	0
GLOBALERR	INT_1	INT_2	INT_3	INT_CANBUS	RSVD		
RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	R-0b		

表 8-31. INT_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
7	GLOBALERR	RH	0b	所有中断的逻辑或
6	INT_1	RH	0b	INT_1 寄存器的逻辑或
5	INT_2	RH	0b	INT_2 寄存器的逻辑或
4	INT_3	RH	0b	INT_3 寄存器的逻辑或
3	INT_CANBUS	RH	0b	INT_CANBUS 寄存器的逻辑或
2-0	RSVD	R	0b	保留

8.5.6.15 INT_1 寄存器（地址 = 51h）[复位 = 0h]

图 8-35 展示了 INT_1，表 8-32 对其进行了介绍。

返回汇总表。

中断

图 8-35. INT_1 寄存器

7	6	5	4	3	2	1	0
WD	CANINT	LWU	WKERR	RSVD	CANSLNT	RSVD	CANDOM
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b	R-0b	R/W1C-0b

表 8-32. INT_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD	R/W1C	0b	看门狗事件中断。 注意：此中断位将针对每个看门狗错误事件进行设置，而不依赖看门狗错误计数器
6	CANINT	R/W1C	0b	CAN 总线唤醒中断
5	LWU	R/W1C	0b	本地唤醒

Copyright © 2026 Texas Instruments Incorporated

表 8-32. INT_1 寄存器字段说明（续）

位	字段	类型	复位	说明
4	WKERR	R/W1C	0b	当 SWE 计时器已过期
3	RSVD	R	0b	保留
2	CANSLNT	R/W1C	0b	CAN 静默
1	RSVD	R	0b	保留
0	CANDOM	R/W1C	0b	CAN 总线卡在显性状态

8.5.6.16 INT_2 寄存器（地址 = 52h）[复位 = 40h]

图 8-36 展示了 INT_2，表 8-33 对其进行了介绍。

返回汇总表。

中断

图 8-36. INT_2 寄存器

7	6	5	4	3	2	1	0
RSVD	PWRON	OVCCOUT	UVSUP	RSVD	UVCCOUT	TSD	TSDW
R-0b	R/W1C-1b	R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 8-33. INT_2 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0b	保留
6	PWRON	R/W1C	1b	上电
5	OVCCOUT	R/W1C	0b	V_{CCOUT} 过压
4	UVSUP	R/W1C	0b	V_{SUP} 欠压
3	RSVD	R	0b	保留
2	UVCCOUT	R/W1C	0b	V_{CCOUT} 欠压
1	TSD	R/W1C	0b	热关断
0	TSDW	R/W1C	0b	热关断警告

8.5.6.17 INT_3 寄存器（地址 = 53h）[复位 = 0h]

图 8-37 展示了 INT_3，表 8-34 对其进行了介绍。

返回汇总表。

图 8-37. INT_3 寄存器

7	6	5	4	3	2	1	0
SPIERR	RSVD						
R/W1C-0b	R-00h						

表 8-34. INT_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR	R/W1C	0b	设置 SPI 状态位时设置
6-0	RSVD	R	00h	保留

8.5.6.18 INT_CANBUS 寄存器（地址 = 54h）[复位 = 0h]

图 8-38 中显示了 INT_CANBUS，表 8-35 中对此进行了介绍。

返回汇总表。

CAN 总线故障，包括短路和开路

图 8-38. INT_CANBUS 寄存器

7	6	5	4	3	2	1	0
RESERVED		CANHCANL	CANHBAT	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSBAT
R-0b		R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 8-35. INT_CANBUS 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0b	保留。读取返回 0。
5	CANHCANL	R/W1C	0b	CANH 和 CANL 短接在一起
4	CANHBAT	R/W1C	0b	CANH 短接至 Vbat
3	CANLGND	R/W1C	0b	CANL 短接至 GND
2	CANBUSOPEN	R/W1C	0b	CAN 总线开路
1	CANBUSGND	R/W1C	0b	CAN 总线短接至 GND，或 CANH 短接至 GND
0	CANBUSBAT	R/W1C	0b	CAN 总线短接至 Vbat，或 CANL 短接至 Vbat

8.5.6.19 INT_ENABLE_1 寄存器（地址 = 56h）[复位 = F3h]

图 8-39 展示了 INT_ENABLE_1，表 8-36 对其进行了介绍。

返回汇总表。

INT_1 的中断屏蔽

图 8-39. INT_ENABLE_1 寄存器

7	6	5	4	3	2	1	0
WD_ENABLE	CANINT_ENABLE	LWU_ENABLE	WKERR_ENABLE	RSVD	CANSLNT_ENABLE	RSVD	CANDOM_ENABLE
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R-0b	R/W-1b	R-0b	R/W-1b

表 8-36. INT_ENABLE_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD_ENABLE	R/W	1b	看门狗定时器中断启用
6	CANINT_ENABLE	R/W	1b	CAN 总线唤醒中断启用
5	LWU_ENABLE	R/W	1b	本地唤醒启用
4	WKERR_ENABLE	R/W	1b	唤醒错误启用
3	RSVD	R	0b	保留
2	CANSLNT_ENABLE	R/W	1b	CAN 静音启用
1	RSVD	R	0b	保留
0	CANDOM_ENABLE	R/W	1b	CAN 总线卡在显性状态启用

8.5.6.20 INT_ENABLE_2 寄存器（地址 = 57h）[复位 = 3Fh]

图 8-40 展示了 INT_ENABLE_2，表 8-37 对其进行了介绍。

返回汇总表。

INT_2 的中断屏蔽

图 8-40. INT_ENABLE_2 寄存器

7	6	5	4	3	2	1	0
RSVD		OVCC_ENABLE	UVSUP_ENABLE	RSVD	UVCC_ENABLE	TSD_ENABLE	TSDW_ENABLE

Copyright © 2026 Texas Instruments Incorporated

图 8-40. INT_ENABLE_2 寄存器（续）

R-0b	R/W-1b	R/W-1b	R-0b	R/W-1b	R/W-1b	R/W-1b

表 8-37. INT_ENABLE_2 寄存器字段说明

位	字段	类型	复位	说明
7-6	RSVD	R	0b	保留
5	OVCC_ENABLE	R/W	1b	V_{CC} 过压启用
4	UVSUP_ENABLE	R/W	1b	V_{SUP} 欠压启用
3	RSVD	R	0b	保留
2	UVCC_ENABLE	R/W	1b	V_{CC} 欠压启用
1	TSD_ENABLE	R/W	1b	热关断启用
0	TSDW_ENABLE	R/W	1b	热关断警告启用

8.5.6.21 INT_ENABLE_3 寄存器（地址 = 58h）[复位 = 80h]

图 8-41 展示了 INT_ENABLE_3，表 8-38 对其进行了介绍。

返回汇总表。

INT_3 的中断屏蔽

图 8-41. INT_ENABLE_3 寄存器

7	6	5	4	3	2	1	0
SPIERR_ENABLE	RSVD						
R/W-1b	R-00h						

表 8-38. INT_ENABLE_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR_ENABLE	R/W	1b	SPI 错误中断启用
6-0	RSVD	R	00h	保留

8.5.6.22 INT_ENABLE_CANBUS 寄存器（地址 = 59h）[复位 = 7Fh]

图 8-42 中显示了 INT_ENABLE_CANBUS，表 8-39 中对此进行了介绍。

返回汇总表。

INT_CANBUS 的中断屏蔽

图 8-42. INT_ENABLE_CANBUS 寄存器

7	6	5	4	3	2	1	0
RESERVED		CANHCANL_ENABLE	CANHBAT_ENABLE	CANLGND_ENABLE	CANBUSOPEN_ENABLE	CANBUSGND_ENABLE	CANBUSBAT_ENABLE
R-0b		R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 8-39. INT_ENABLE_CANBUS 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0b	保留
5	CANHCANL_ENABLE	R/W	1b	CANH 和 CANL 短接在一起启用
4	CANHBAT_ENABLE	R/W	1b	CANH 短接至 Vbat 启用
3	CANLGND_ENABLE	R/W	1b	CANL 短接至 GND 启用
2	CANBUSOPEN_ENABLE	R/W	1b	CAN 总线开路启用
1	CANBUSGND_ENABLE	R/W	1b	CAN 总线短接至 GND 启用

表 8-39. INT_ENABLE_CANBUS 寄存器字段说明（续）

位	字段	类型	复位	说明
0	CANBUSBAT_ENABLE	R/W	1b	CAN 总线短接至 Vbat 启用

Copyright © 2026 Texas Instruments Incorporated

8.5.6.23 INT_RSVD_y 寄存器 (地址 = 5Ah + 公式) [复位 = 00h]

图 8-43 中显示了 INT_RSVD_y，表 8-40 中对此进行了介绍。

返回汇总表。

寄存器地址 5Ah 到 5Fh

偏移 = 5Ah + (y * 1h)；其中 y = 0h 至 7h

图 8-43. INT_RSVD_y 寄存器

7	6	5	4	3	2	1	0
RESERVED							
R-00h							

表 8-40. INT_RSVD_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	00h	保留

9 应用信息免责声明

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

9.2 典型应用

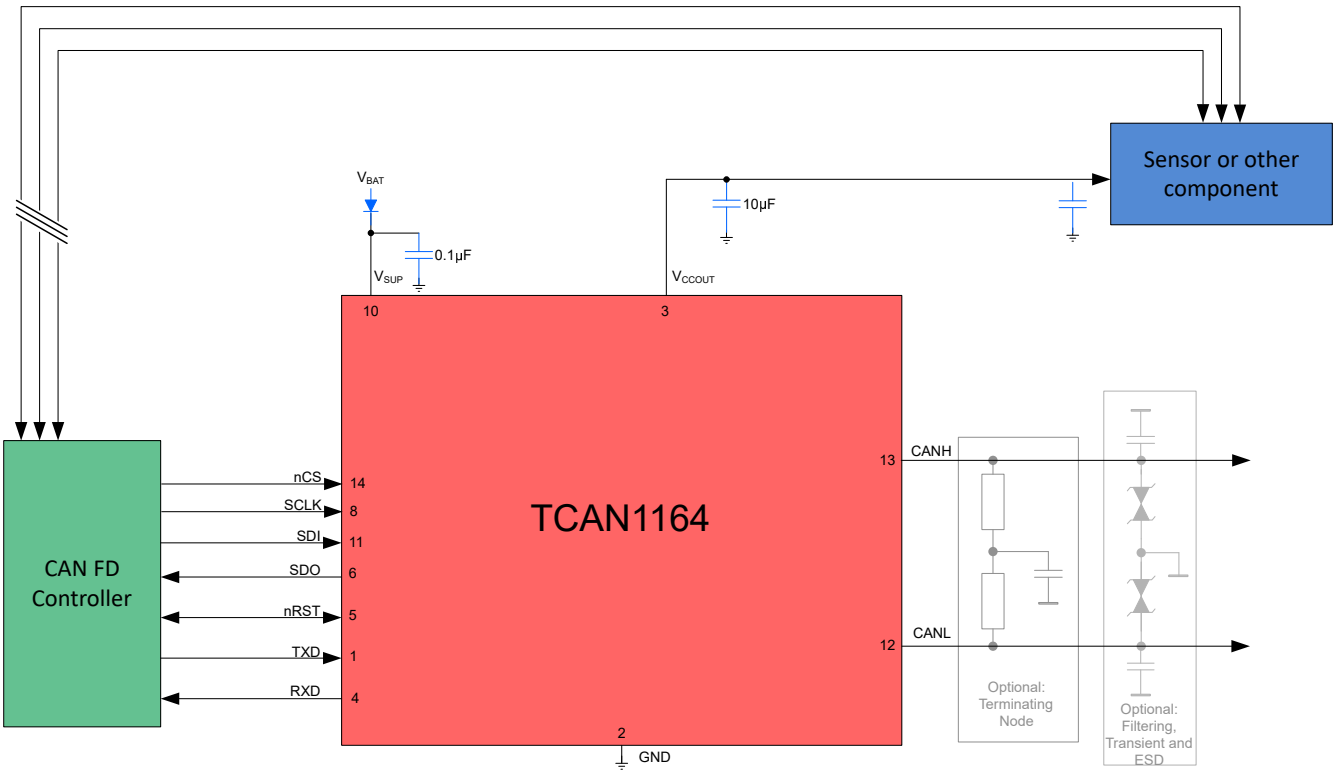


图 9-1. 典型应用

9.2.1 设计要求

9.2.1.1 总线负载能力、长度和节点数

典型 CAN 应用的最大总线长度可能为 40 米，最大桩线长度可能为 0.3 米。但是，如果设计得当，用户可以获得更长的总线电缆长度、桩线长度和更多的节点。如果节点数量较多，则需要具有高输入阻抗的收发器，例如 TCAN1164-Q1

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2 标准之外的应用。它们在总线的数据速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。这些 CAN 系统级规范的示例包括 ARINC 825、CANopen、DeviceNet、SAE J2284、SAE J1939 和 NMEA 2000。

CAN 网络系统设计就是做出一系列的权衡。在 ISO 11898-2:2016 规范中规定了总线负载范围为 50Ω 至 65Ω 时的驱动器差分输出，其中该差分输出必须大于 1.5V。TCAN1164-Q1 可在总线负载低至 50Ω 时满足 1.5V 要求，在 45Ω 总线负载时满足 1.4V 差分输出要求。TCAN1164-Q1 的差分输入阻抗至少为 4kΩ。如果总线上有 100 个并联的 TCAN1164-Q1 器件，这就相当于 400Ω 差分负载与标称 60Ω 总线终端并联，因此总线负载总共约为 52Ω。因此，TCAN1164-Q1 理论上在单个总线段上支持超过 100 个器件。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、时序、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实

Copyright © 2026 Texas Instruments Incorporated

际的最大节点数通常更少。此外，通过对系统设计和数据速率加以谨慎权衡，可以使总线长度超过 40 米。例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。

CAN 网络设计灵活性是基于原始 ISO 11898-2 CAN 标准的各种扩展和附加标准的关键优势之一。不过，在利用这种灵活性时，CAN 网络系统设计人员必须保证良好的网络设计，以确保网络稳定运行。

9.2.2 详细设计过程

9.2.2.1 CAN 终端

总线末端可以采用单个 120Ω 电阻进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用分裂终端，请参阅图 9-2。分裂端接通过滤除差分信号线路上可能存在的高频共模噪声，来改善网络的电磁发射行为。

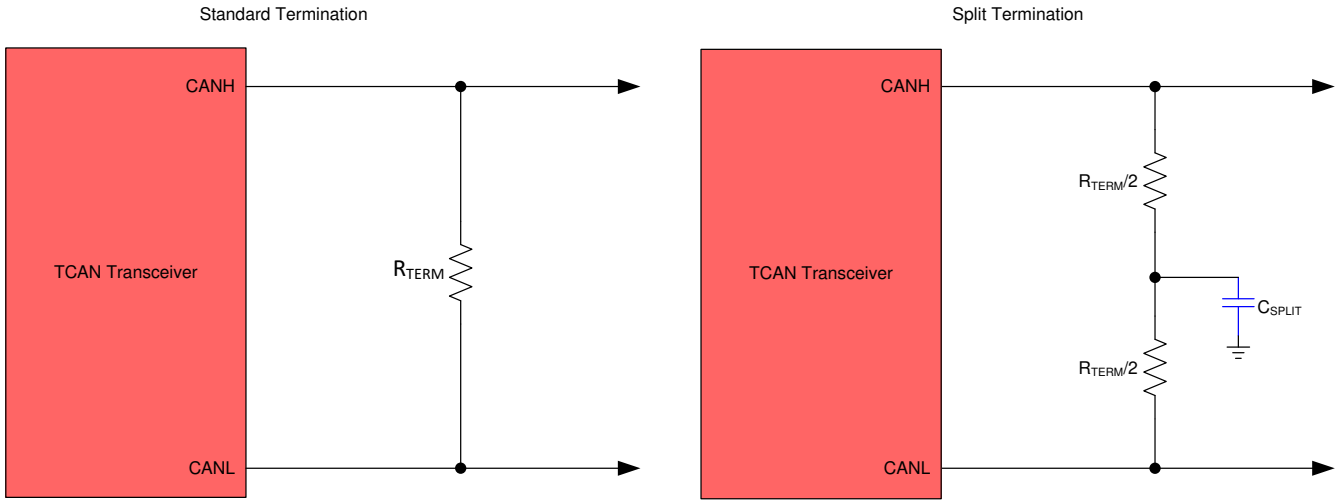


图 9-2. CAN 总线端接概念

9.3 应用曲线

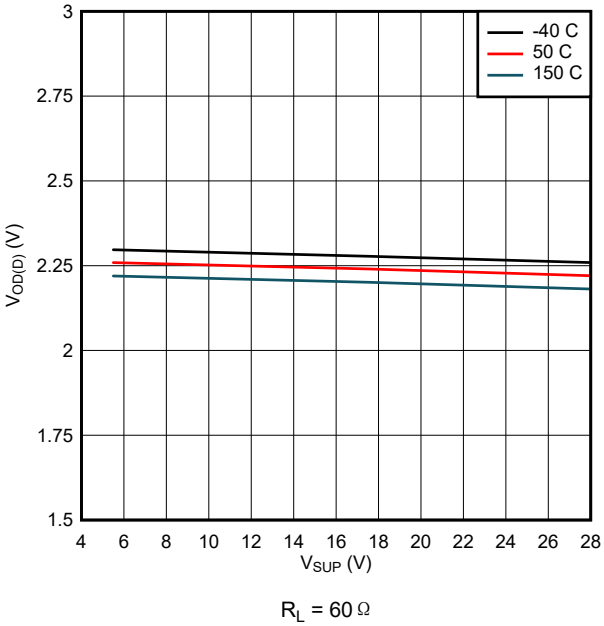


图 9-3. $V_{OD(D)}$ 与 V_{SUP} 之间的关系

Copyright © 2026 Texas Instruments Incorporated

9.4 电源要求

TCAN1164-Q1 设计为在 5.5V 与 28V 的 V_{SUP} 输入电源电压范围内运行。输入电源必须经过良好调节。应将一个通常为 100nF 的旁路电容靠近器件的 V_{SUP} 电源引脚布置。这样有助于减少开关模式电源输出中出现的电源电压波纹，并且有助于补偿 PCB 电源层与布线的电阻和电感。

9.5 布局

9.5.1 布局指南

将保护和滤波电路放置于尽可能靠近总线连接器的位置，以防瞬变脉冲群、ESD 和噪声传送至电路板。布局布线示例提供了有关器件本身周围元件的信息。如需额外保护，可添加瞬态电压抑制 (TVS) 器件。双向 TVS 二极管或额定值符合应用需求的压敏电阻可用作生产解决方案。此示例还显示了可选的总线滤波电容。

朝信号路径的方向设计总线保护元件。不得将瞬态电流从信号路径强行转移至保护器件。使用电源和接地层来提供低电感。

备注

高频电流会选择阻抗最小的路径，而非电阻最小的路径。

当旁路电容和保护器件连接电源和地时，应至少使用两个过孔以更大限度减少布线电感和过孔电感。

- 旁路电容和去耦电容应尽可能靠近收发器的电源端子布置。
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为两个电阻，端接的中心或分接抽头通过电容接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行总线端接时，务必谨慎操作以确保端接节点不会从总线上移除，否则会导致没有端接。

9.5.2 布局示例

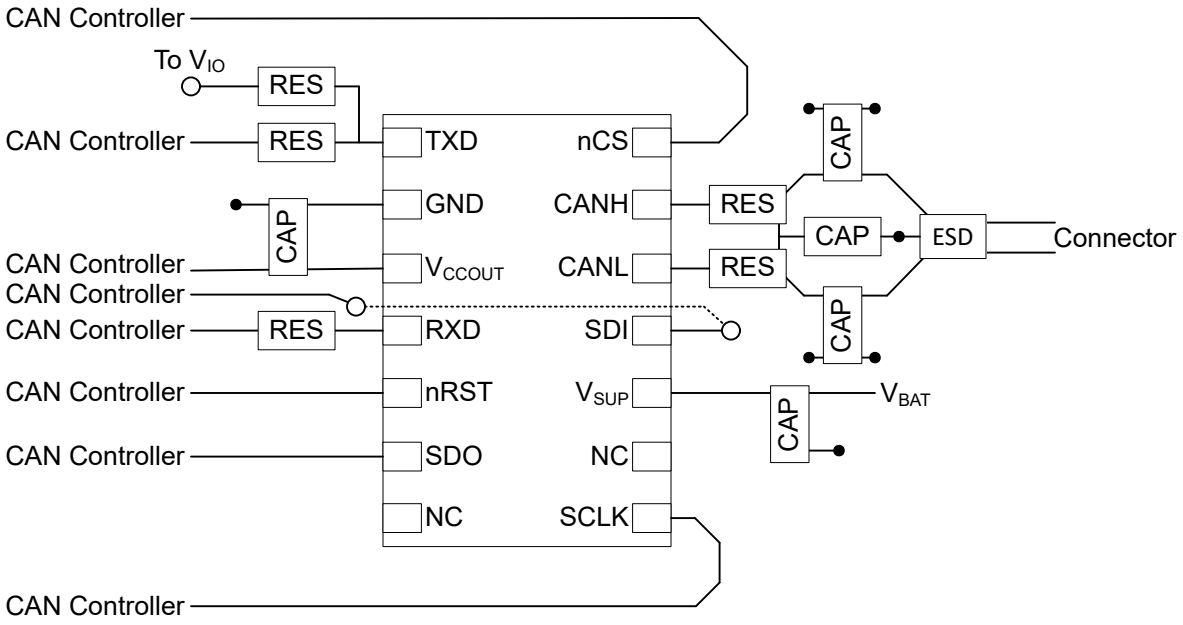


图 9-4. TCAN1164 示例布局

10 器件和文档支持

10.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

Changes from Revision * (December 2021) to Revision A (March 2026)	Page
• 在*功能方框图* 中将 SDI 改到引脚 11，将 SDO 改到引脚 6	1
• 在 TCAN1164-Q1 中将 SDI 改到引脚 11，将 SDO 改到引脚 6	16
• 添加了 TCAN1164-Q1 示意图	16
• 将表 8-10 中故障 1 更改为“保留”	30
• 删除了图 8-8 中的故障 1 示意图	30
• 将表 8-11 中位 6 更改为“保留”	30

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TCAN1164DMTRQ1	ACTIVE	VSON	DMT	14	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1164	Samples
TCAN1164TDMTRQ1	ACTIVE	VSON	DMT	14	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1164T	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

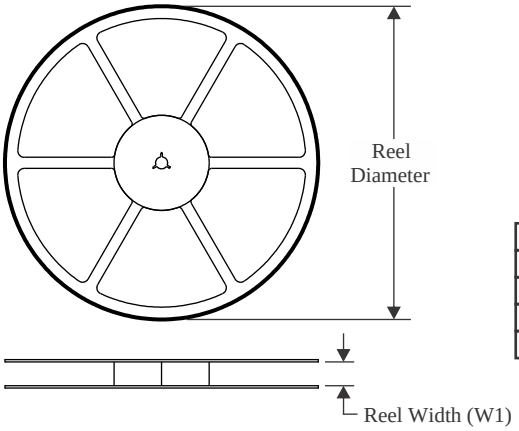
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

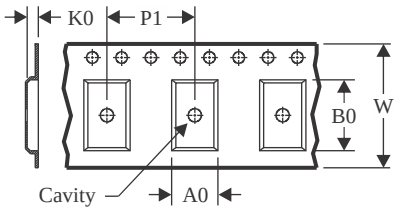
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

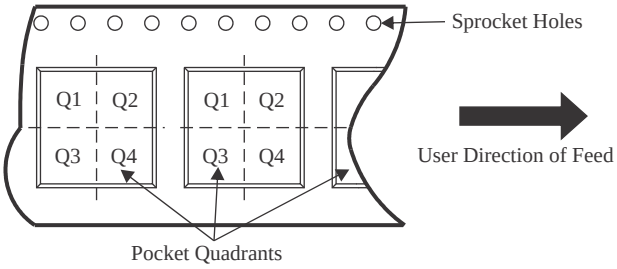


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

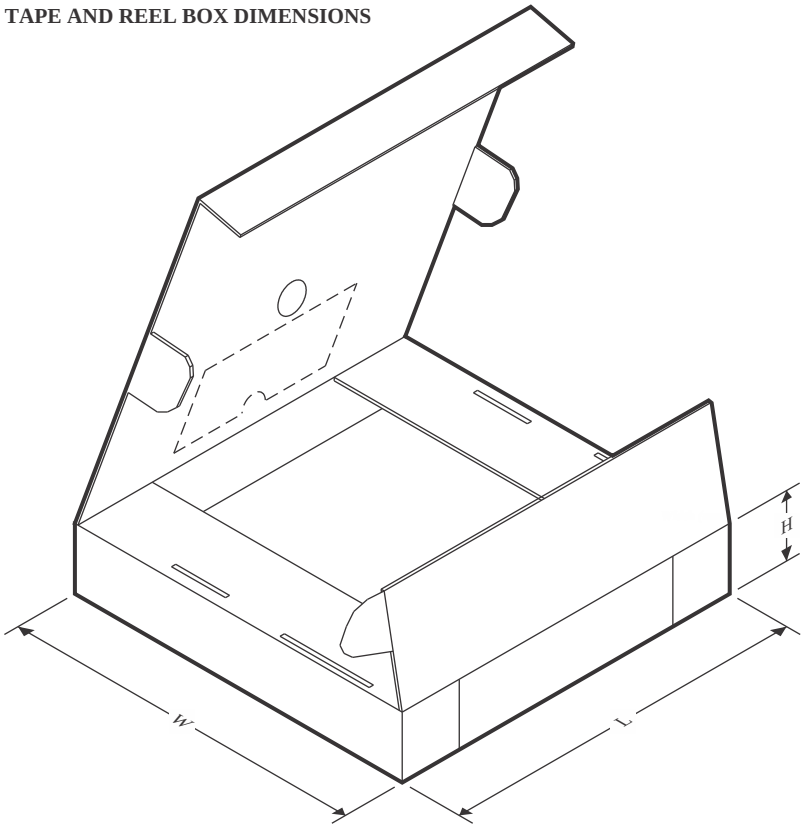
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN1164DMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN1164TDMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN1164DMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN1164TDMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

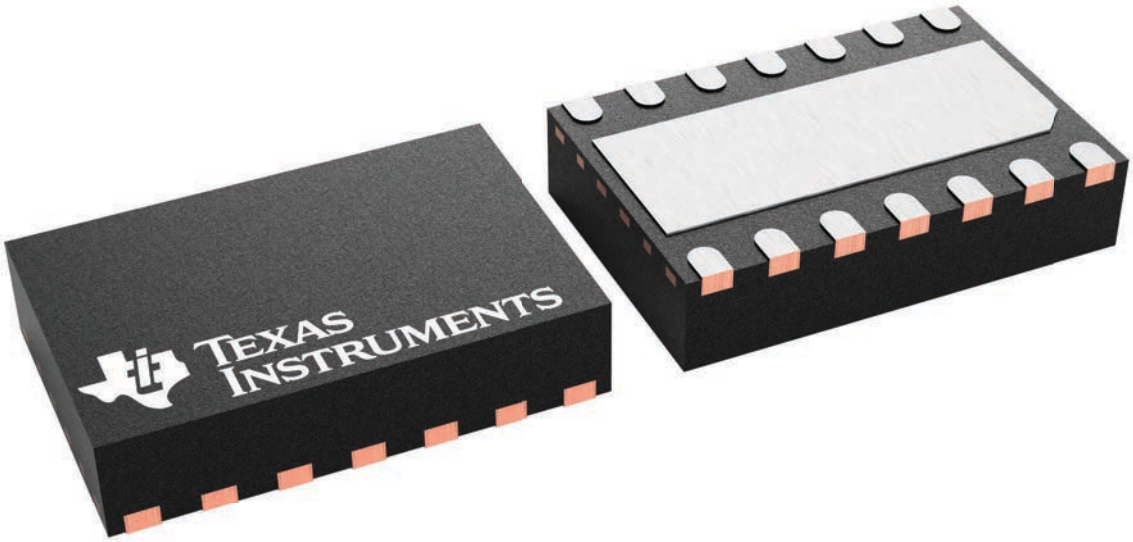
DMT 14

VSON - 0.9 mm max height

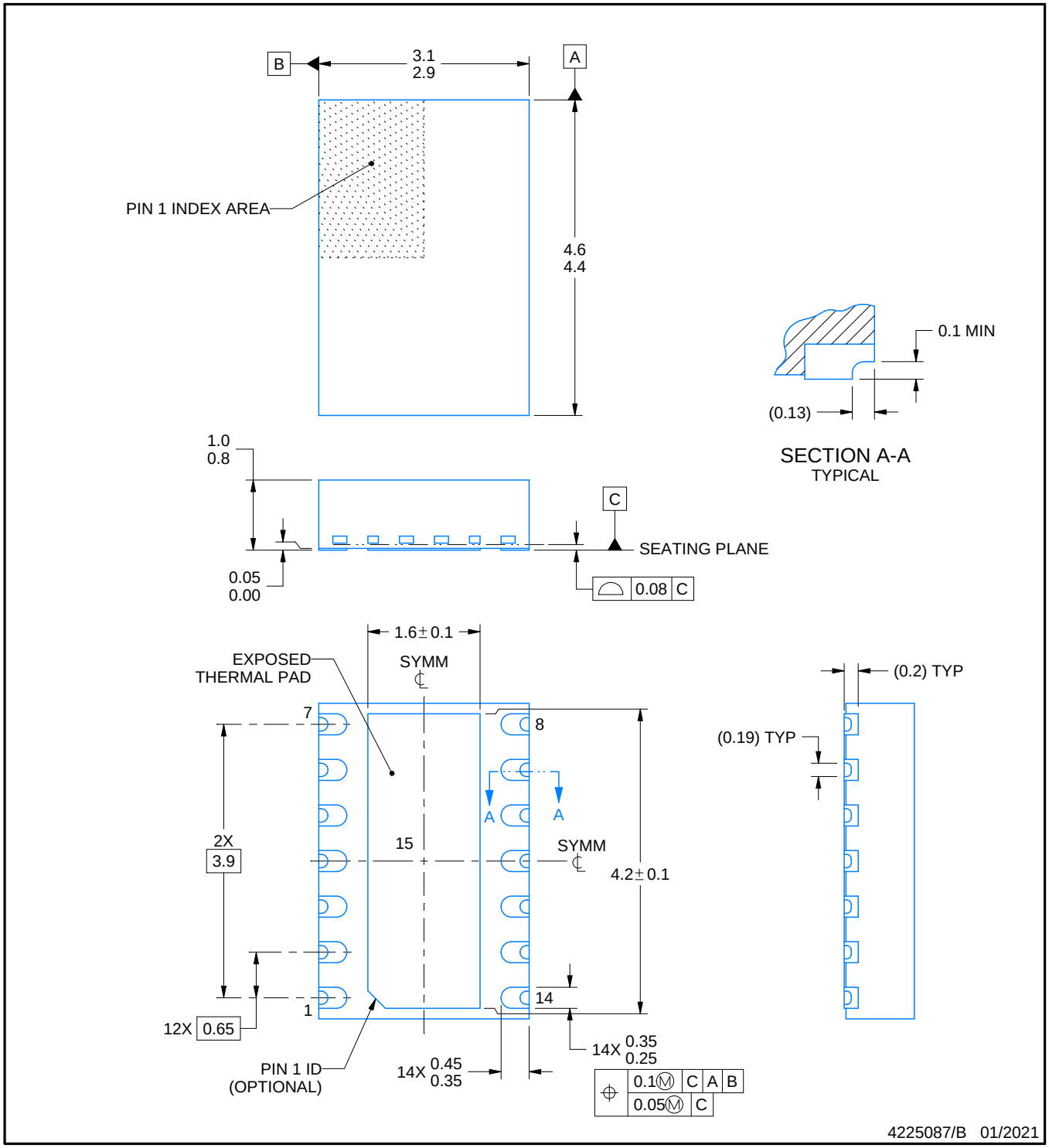
3 x 4.5, 0.65 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

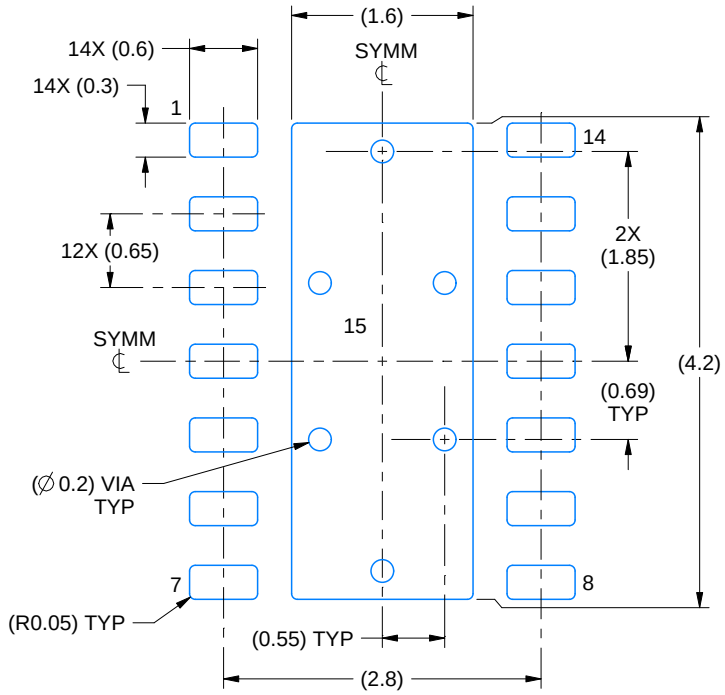


4225088/A

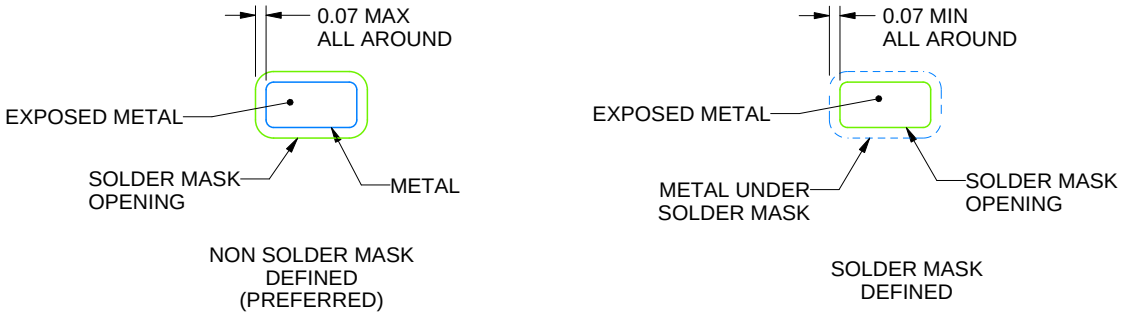


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

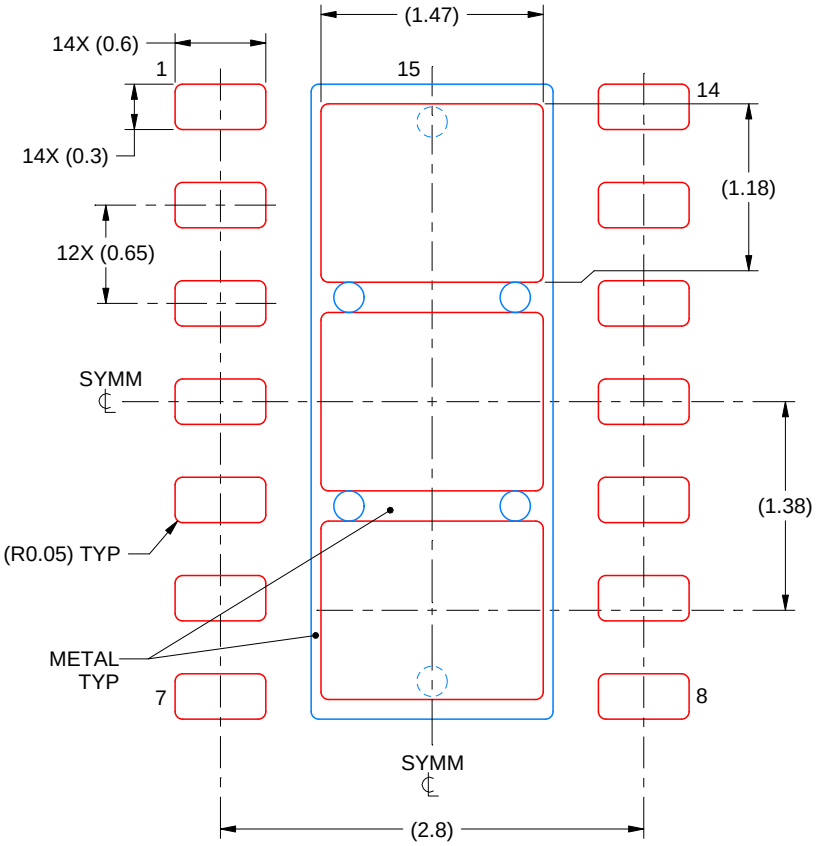


SOLDER MASK DETAILS

4225087/B 01/2021

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 15
77.4% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4225087/B 01/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月