

# TCAN284x-Q1 具有唤醒输入和高侧开关的汽车级 CAN FD 和 LIN 系统基础芯片 (SBC)

## 1 特性

- 符合面向汽车应用的 AEC-Q100 标准
- 符合 CAN 灵活数据 (FD) ISO 11898-2:2024 的要求
- 符合本地互连网络 (LIN) 物理层规范 ISO/DIS 17987 - 4:2024, 以及适用于 LIN 的 SAEJ2602 推荐实践要求
- [功能安全质量管理型](#)
- 使用多达三个稳压器简化系统电源管理
  - 低压降 (LDO) 稳压器, 对 3.3V 或 5V MCU 最高支持 250mA 电流 (VCC1)
  - 具有电池短路保护的 5V LDO 稳压器, 支持外部最高 200mA 电流 (VCC2)
  - 外部 PNP 晶体管控制, 在 1.8V、2.5V、3.3V 或 5V 电压下最高支持 350mA 电流 (VEXCC)
- 多种从睡眠模式唤醒的方法
  - CAN 和 LIN 总线唤醒模式 (WUP)
  - (可选) CAN 选择性唤醒帧 (WUF) 功能 (局部联网)
  - 使用 WAKE 引脚实现本地唤醒 (LWU)
    - 通过 HSS4 支持循环检测唤醒
  - 使用 SW 引脚实现数字唤醒
- 四个高侧开关可用于高达 150mA 负载
- 保护和诊断特性
  - 支持超时、窗口和 Q&A 看门狗
  - 稳压器输出具有欠压 (UV)、过压 (OV) 和短路监控功能
  - 失效防护输出 (LIMP)
  - VSUP 和 VHSS 的 UV 监控; VHSS 的 OV 监控
  - 高级 CAN 总线故障诊断
  - CAN 总线容错:  $\pm 58V$
  - 集成系统级 ESD 保护
- 通过客户可访问的 EEPROM 来保存器件配置
- 采用 QFN (32) 封装, 提高了自动光学检测 (AOI) 能力

## 2 应用

- [车身电子装置和照明](#)
- [车身控制模块](#)
- [信息娱乐系统与仪表组](#)
- [混合动力、电动和动力传动系统](#)
- [工业运输](#)

## 3 说明

TCAN284x-Q1 是系统基础芯片 (SBC) 系列, 内置了支持选择性唤醒的控制局域网灵活数据速率 (CAN FD) 的收发器。TCAN2847x-Q1 包含本地互连网络 (LIN) 收发器。CAN FD 收发器支持高达 8Mbps 的数据速率, 而 LIN 收发器支持高达 200kbps 的快速模式数据速率。VCC1 LDO 提供 3.3V 或 5V  $\pm 2\%$  的电压以及高达 250mA 的电流, 并确定数字 IO 逻辑电平。如果需要更大的电流, 可以使用外部 PNP 晶体管来支持高达 350mA 的电流以及 1.8V、2.5V、3.3V 或 5V 的电压。VCC2 LDO 提供 5V 电压和高达 200mA 的电流。

TCAN284x-Q1 具有 LIMP、三个本地唤醒输入和四个高侧开关等特性。高侧开关可由开/关、10 位 PWM 或计时器控制。可以使用 GFO 引脚来控制外部 CAN FD、LIN 收发器、CAN SBC 或 LIN SBC。WAKE 引脚可以配置为基于静态检测、循环检测 (使用 HSS4 引脚) 和脉冲进行唤醒。这些器件提供 EEPROM 来存储特定器件配置信息, 从而避免在电源波动后进行大量重新编程。WAKE1 和 WAKE2 可以启用引脚之间的内部开关以启用外部  $V_{BAT}$  监控。启用循环检测唤醒后, WAKE3 可配置为用于任何高侧开关组合的直接驱动控制引脚。

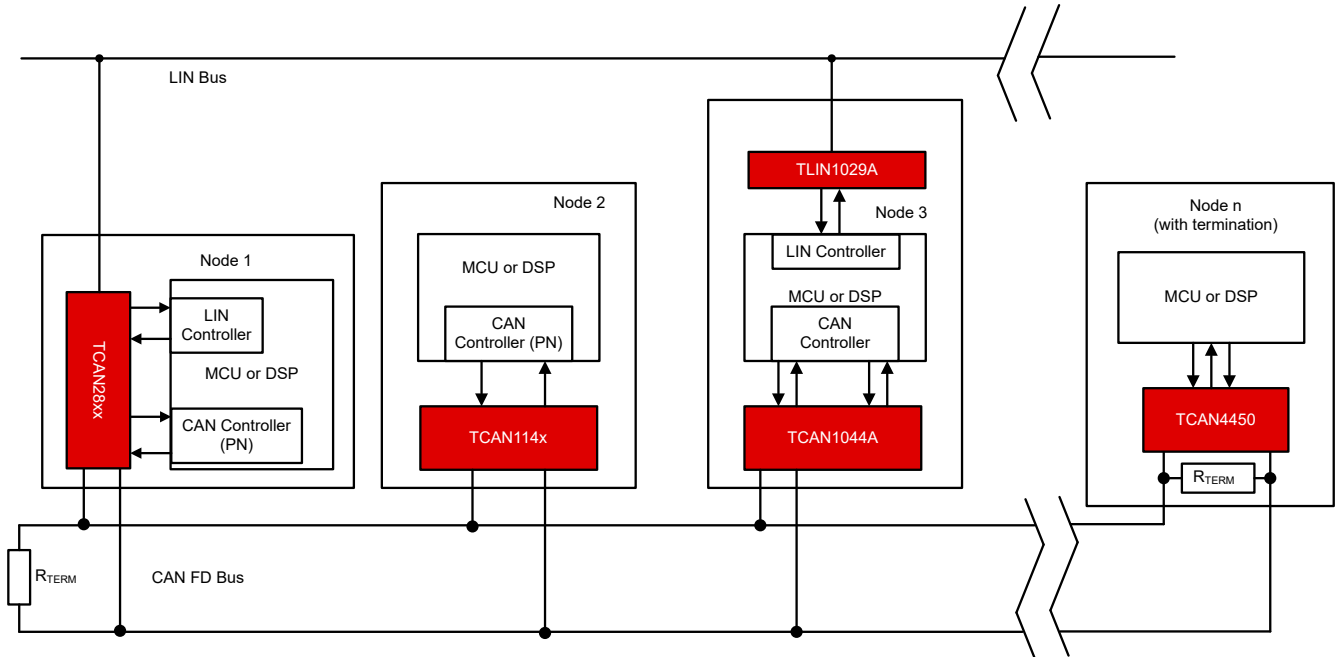
### 封装信息

器件型号	封装 <sup>(1)</sup>	封装尺寸 <sup>(2)</sup>
TCAN2845-Q1 TCAN2847-Q1	QFN (RHB, 32)	5mm × 5mm

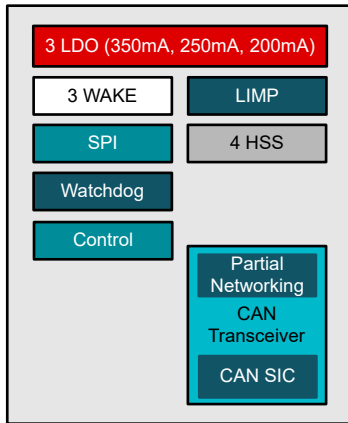
(1) 有关更多信息, 请参阅“机械、封装和可订购信息”。

(2) 封装尺寸 (长 × 宽) 为标称值, 并包括引脚 (如适用)。

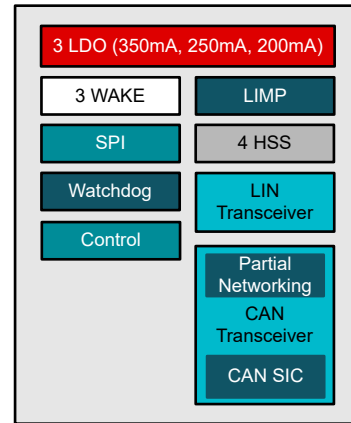




简化版原理图



TCAN2845-Q1 示意图



TCAN2847-Q1 示意图

## 内容

<b>1 特性</b> .....	<b>1</b>	<b>8.3 特性说明</b> .....	<b>40</b>
<b>2 应用</b> .....	<b>1</b>	<b>8.4 器件功能模式</b> .....	<b>56</b>
<b>3 说明</b> .....	<b>1</b>	<b>8.5 编程</b> .....	<b>115</b>
<b>4 器件比较表</b> .....	<b>4</b>	<b>9 寄存器</b> .....	<b>121</b>
<b>5 引脚配置和功能</b> .....	<b>5</b>	<b>9.1 寄存器</b> .....	<b>121</b>
<b>6 规格</b> .....	<b>7</b>	<b>10 应用和实施</b> .....	<b>197</b>
6.1 绝对最大额定值.....	7	10.1 应用信息.....	197
6.2 ESD 等级.....	7	10.2 典型应用.....	207
6.3 IEC ESD 等级.....	8	10.3 电源相关建议.....	210
6.4 建议运行条件.....	8	10.4 布局.....	210
6.5 热性能信息.....	9	<b>11 器件和文档支持</b> .....	<b>212</b>
6.6 电源特性.....	9	11.1 文档支持.....	212
6.7 电气特性.....	15	11.2 接收文档更新通知.....	212
6.8 时序要求.....	22	11.3 支持资源.....	213
6.9 开关特性.....	25	11.4 商标.....	213
6.10 典型特性.....	27	11.5 静电放电警告.....	213
<b>7 参数测量信息</b> .....	<b>28</b>	11.6 术语表.....	213
<b>8 详细说明</b> .....	<b>38</b>	<b>12 修订历史记录</b> .....	<b>213</b>
8.1 概述.....	38	<b>13 机械、封装和可订购信息</b> .....	<b>213</b>
8.2 功能方框图.....	39		

## 4 器件比较表

器件型号	CAN FD 收发器	LIN 收发器	选择性唤醒	3.3V LDO	5V LDO
TCAN28453RHB-Q1	X		X	X	
TCAN28455RHB-Q1	X		X		X
TCAN28473RHB-Q1	X	X	X	X	
TCAN28475RHB-Q1	X	X	X		X

## 5 引脚配置和功能

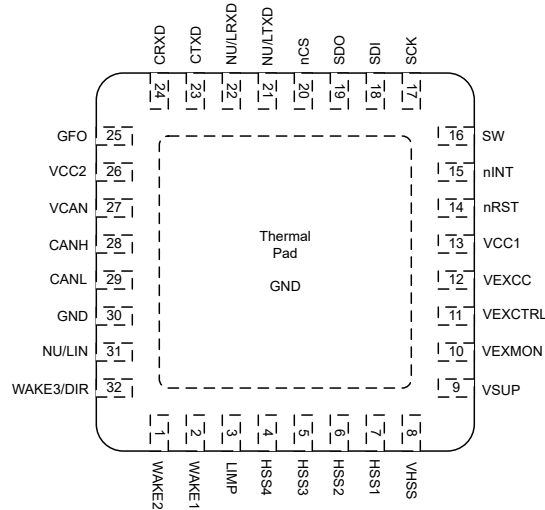


图 5-1. RHB 封装, 32 引脚 (QFN)  
(顶视图)

表 5-1. 引脚功能 - RHB 封装

引脚			类型	说明
编号	TCAN2845-Q1	TCAN2847-Q1		
1	WAKE2	WAKE2	高压	本地唤醒输入端子, 支持高压
2	WAKE1	WAKE1	高压	本地唤醒输入端子, 支持高压
3	LIMP	LIMP	高压	跛行回家模式输出 (低电平有效; 开漏输出)
4	HSS4	HSS4	高压	高侧开关
5	HSS3	HSS3	高压	高侧开关
6	HSS2	HSS2	高压	高侧开关
7	HSS1	HSS1	高压	高侧开关
8	VHSS	VHSS	电源	高侧开关电源
9	VSUP	VSUP	高压电源	来自电池的高压电源
10	VEXMON	VEXMON	电源	外部 PNP 发射极连接、分流器连接。 如果未使用外部 PNP LDO, 则连接到 VSUP。不要保持悬空。
11	VEXCTRL	VEXCTRL	电源	外部 PNP 基极控制
12	VEXCC	VEXCC	电源	外部 PNP 集电极连接反馈
13	VCC1	VCC1	电源	LDO 电源输出: 3.3V 或 5V
14	nRST	nRST	数字	VCC 输出监测引脚 (低电平有效) 和器件复位输入
15	nINT	nINT	数字	中断输出 (低电平有效)
16	SW	SW	数字	编程模式输入引脚 (SPI 可配置高电平有效或低电平有效)
17	SCK	SCK	数字	SPI 时钟输入
18	SDI	SDI	数字	SPI 数据输入
19	SDO	SDO	数字	SPI 数据输出
20	nCS	nCS	数字	片选输入 (低电平有效)
21	NU	LTXD	数字	LIN 传输数据输入 (显性总线状态下为低电平; 隐性总线状态下为高电平)。 NU 未使用, 不得进行任何连接。

表 5-1. 引脚功能 - RHB 封装 (续)

引脚			类型	说明
编号	TCAN2845-Q1	TCAN2847-Q1		
22	NU	LRXD	数字	LIN 接收数据输出 (显性总线状态下为低电平; 隐性总线状态下为高电平), 三态。 NU 未使用, 不得进行任何连接。
23	CTXD	CTXD	数字	CAN 发送数据输入 (显性总线状态下为低电平; 隐性总线状态下为高电平)。
24	CRXD	CRXD	数字	CAN 接收数据输出 (显性总线状态下为低电平; 隐性总线状态下为高电平), 三态。
25	GFO	GFO	数字	功能输出引脚 (SPI 可配置)
26	VCC2	VCC2	电源	5V LDO 输出
27	VCAN	VCAN	功耗	CAN FD 收发器 5V 电源输入
28	CANH	CANH	总线 I/O	高电平 CAN 总线 I/O 线路
29	CANL	CANL	总线 I/O	低电平 CAN 总线 I/O 线路
30	GND	GND	电源	接地连接: 必须焊接至地
31	NU	LIN	高压 I/O	LIN 总线输入/输出引脚: NU 未使用, 不得进行任何连接。
32	WAKE3/DIR	WAKE3/DIR	高压	本地唤醒输入端子, 支持高压。 配置后直接驱动以控制任何 HSSx
PAD <sup>(1)</sup>	GND	GND	电源	接地连接: 必须焊接至地

(1) 散热焊盘 PAD 是器件接地引脚, 必须焊接至 GND

## 6 规格

### 6.1 绝对最大额定值

在建议运行范围内测得 ( 除非另有说明 ) (1)

		最小值	最大值	单位
VSUP	电源电压 (2)	-0.3	40	V
VHSS	高侧开关电源电压(2)	-0.3	40	V
VEXMON	外部 PNP 发射极监控电压	$V_{SUP} - 0.7$	40 且 $V_O \leq V_{SUP} + 0.3$	V
VEXCC	外部 PNP 集电极反馈电压(2)	-0.3	40 且 $V_O \leq V_{SUP} + 0.3$	V
VEXCTRL	外部 PNP 基极控制电压	-0.3	40 且 $V_O \leq V_{SUP} + 0.3$	V
VCC1	3.3V 和 5V 稳压输出电源	-0.3	6	V
VnRST	复位输出电压	-0.3	$V_{CC} + 0.3$	V
VCAN	CAN 收发器电源电压	-0.3	6	V
VCC2	5V 输出电源(2)	-1	28	V
VBUSCAN	CAN 总线 I/O 电压 ( CANH、CANL )	-58	58	V
VBUSLIN	LIN 总线 I/O 电压	-58	58	V
VWAKE	WAKE 输入电压	-0.3	40	V
VHSSx	高侧开关引脚输出电压范围	-0.3	40 且 $V_O \leq VHSS + 0.3$	V
VLIMP	LIMP 引脚输出电压范围	-0.3	40 且 $V_O \leq V_{SUP} + 0.3$	V
VLOGIC_IN	逻辑引脚输入电压范围 ( SW、SDI、SCK、nCS、nRST、LTXD、CTXD )	-0.3	6	V
VLOGIC_OUT	逻辑引脚输出电压范围 ( SDO、nRST、LRXD、CRXD、GFO )	-0.5	6	V
IO(LOGIC)	逻辑引脚输出电流 ( SDO、LRXD、CRXD、GFO )		8	mA
I(WAKE)	WAKE 引脚输入电流		3	mA
I(LIMP)	LIMP 引脚输入电流		20	mA
IO(nRST)	复位输出电流	-5	5	mA
T <sub>J</sub>	结温	-55	165	°C
T <sub>stg</sub>	贮存温度	-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。

(2) 能够支持 300ms 内高达 40V 的负载突降

### 6.2 ESD 等级

			值	单位
V <sub>(ESD)</sub>	静电放电	人体放电模型 (HBM) 分类等级 H2, VSUP、CANL/H、LIN、VSUP、VHSS 和 WAKE, 符合 AEC Q100-002(1)	±8000	V
		人体放电模型 (HBM) 分类等级 3A, 所有其他引脚, 符合 AEC Q100-002(1)	±4000	
		充电器件模型 (CDM) 分类等级 C5, 转角引脚 符合 AEC Q100-011	±750	
		其他引脚	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

### 6.3 IEC ESD 等级

			值	单位
$V_{(ESD)}$	静电放电, 符合 IEC 62228-2 (适用于 LIN) 和 IEC 62228-3 (适用于 CAN) (1)	接触放电, LIN、CANH、CANL、VSUP(5)、VHSS(5)、WAKE、VEXCC、VCC2	$\pm 8000$	V
$V_{(ESD)}$	静电放电, 符合 IEC 62228-2 (适用于 LIN)	间接 ESD, LIN	$\pm 15000$	V
$V_{(ESD)}$	静电放电, 符合 SAE J2962-1 (适用于 LIN) 和 J2962-2 (适用于 CAN) (2)	接触放电 (LIN、CANH、CANL)	$\pm 8000$	V
		气隙放电 (CANH、CANL)	$\pm 15000$	
		气隙放电 (LIN)	$\pm 25000$	
ISO7637-2 和 IEC 62215-3 瞬态、LIN、CANH/L、VSUP、VHSS 和 WAKE(3)		脉冲 1	-100	V
		脉冲 2	75	
		脉冲 3a	-150	
		Pulse 3b	100	
ISO7637-3 慢速瞬态脉冲 CAN 和 LIN 总线端子至 GND(4)		直接耦合电容器, 通过 100nF 耦合电容器的“慢速瞬态脉冲”- 供电	$\pm 30$	V

(1) IEC 62228-2 和 IEC 62228-3 ESD 由第三方执行。不同的系统级配置可能产生不同的结果。有关电路配置, 请参阅合规性报告。

(2) SAE J2962-1 和 SAE J2962-2 测试在第三方 US3 批准的 EMC 测试设施内执行。

(3) 符合 IEC 62228-2 和 IEC 62228-3 的 ISO 7637-2 是系统级瞬态测试。不同的系统级配置可产生不同的结果。有关电路配置, 请参阅合规性报告。

(4) ISO 7637-3 是系统级瞬态测试。不同的系统级配置可能产生不同的结果。

(5) VSUP 和 VHSS 在电路板上连接在一起, 而不是单独进行测试

### 6.4 建议运行条件

在建议运行范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
VSUP	电源电压范围(1) (2)	5.5		28	V
VSUP	减小的工作电源电压范围(1) (2)	4.5		28	V
VHSS	高侧开关电源电压	5		28	V
VCAN	CAN 收发器电源电压	4.75	5	5.25	V
$V_{LIN}$	LIN 总线输入电压	0		28	V
$I_{OH(DO)}$	数字输出高电平电流	-2			mA
$I_{OL(DO)}$	数字输出低电平电流			2	mA
$I_{O(LIMP)}$	配置为 LIMP 时的 LIMP 引脚电流			6	mA
$C_{(VSUP)}$	$V_{SUP}$ 电源电容	100			nF
$C_{(VEXCC)}$	VEXCC 电源电容;	1			$\mu$ F
$ESR_C$	VEXCC ESR 电容要求	1		150	m $\Omega$
$C_{(VCC1/2)}$	LDO 稳定性所需的 VCC1 和 VCC2 有效电源电容; 空载至满载	1			$\mu$ F
$ESR_{CO}$	VCC1 和 VCC2 输出 ESR 电容要求	0.001		1	$\Omega$
TSDWR	热关断警告	145		165	$^{\circ}$ C
TSDWF	热关断警告解除	135		155	$^{\circ}$ C
TSDWHYS	热关断警告迟滞		10.0		$^{\circ}$ C
TSDR	热关断	165		200	$^{\circ}$ C
TSDF	热关断释放	155		190	$^{\circ}$ C
TSDHYS	热关断迟滞		10.0		$^{\circ}$ C
$T_J$	工作结温范围	-40		150	$^{\circ}$ C

(1) 当 VCC1 为 3.3V 时, VCC1 将使用 4.5V 的 VSUP, 但其他 LDO 将处于直通模式, 并且输出电压将不会处于稳压值。要使所有 LDO 处于稳压状态并让 CAN 收发器工作, VSUP 需要为 5.5V 或更高。



(2) 当 VSUP 高于 4.5V 时，LIN 收发器工作，但并不总是满足电气或时序参数。

## 6.5 热性能信息

热指标 <sup>(1)</sup>		RHB (QFN)	单位
		32-PINS	
R <sub>θJA</sub>	结至环境热阻	31.8	°C/W
R <sub>θJB</sub>	结至电路板热阻	11.8	°C/W
R <sub>θJC(top)</sub>	结至外壳 (顶部) 热阻	21.4	°C/W
R <sub>θJC(bot)</sub>	结至外壳 (底部) 热阻	2.8	°C/W
Ψ <sub>JT</sub>	结至顶部特征参数	0.3	°C/W
Ψ <sub>JB</sub>	结至电路板特征参数	11.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

## 6.6 电源特性

在建议运行范围内测得 (除非另有说明) 典型值是在 VSUP = 14V 且 T<sub>J</sub> = 25°C 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
<b>电池电源输入 (VSUP)</b>						
ISUP <sub>normdom</sub>	正常模式下的电池电源电流器件，CAN FD 和 LIN 总线处于显性状态的	正常模式；CAN 和 LIN 收发器开启并处于显性状态；LIN 节点上无外部上拉，VEXCC、VCC1 = 导通且空载，VCC2 导通并连接到 VCAN；VSUP = 14V		40	60	mA
ISUP <sub>normrex</sub>	正常模式下的电池电源电流器件，CAN FD 和 LIN 总线处于隐性状态的	正常模式；CAN 和 LIN 收发器开启并处于隐性状态；LIN 节点上无外部上拉，VEXCC、VCC1 导通且空载，VCC2 导通并连接到 VCAN；VSUP = 14V		5	7.5	mA
ISUP <sub>stbyswo</sub>	电池电源电流、待机模式且选择性唤醒功能关闭	待机模式；选择性唤醒功能关闭；VEXCC、VCC1 和 VCC2 = 开启且空载；6.5V ≤ VSUP ≤ 19V；CAN 和 LIN 收发器支持唤醒且总线处于隐性状态；所有 HSS 和 WAKE 引脚均关闭、WD 关闭；长窗口已过期		80	150	μA
ISUP <sub>stbyswolp</sub>	电池电源电流、低功耗待机模式且选择性唤醒功能关闭	待机模式；选择性唤醒功能关闭；VEXCC、VCC2 = 开启并且 VCC1 = 开启且空载；VSUP=14V；CAN 和 LIN 收发器支持唤醒且总线处于隐性状态；所有 HSS 和 WAKE 引脚均关闭、看门狗关闭；T <sub>J</sub> ≤ 85°C，长窗口已过期		50	70	μA
ISUP <sub>slpswo</sub>	电池电源电流、睡眠模式且选择性唤醒功能关闭	睡眠模式；选择性唤醒功能关闭；VEXCC、VCC1 和 VCC2 = 关闭；6.5V ≤ VSUP ≤ 19V；收发器支持唤醒；所有 HSSx 和 WAKEx 均关闭；T <sub>J</sub> ≤ 85°C		35	60	μA
ISUP <sub>slpswodr</sub>	电池电源电流、睡眠模式且选择性唤醒功能关闭并使用 HSS4 直接驱动	睡眠模式；选择性唤醒功能关闭；VEXCC 和 VCC2 = 关闭；VCC1 = 开启且空载；6.5V ≤ VSUP ≤ 18V；CAN 和 LIN 收发器支持唤醒；通过 WAKE3/DIR 引脚一个 HSSx 每 50ms 开启 120μs；所有其他 HSSx 和 WAKEx 均关闭；T <sub>J</sub> ≤ 25°C <sup>(2)</sup>		50	60	μA

## 6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在  $VSUP = 14V$  且  $T_J = 25^\circ C$  的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
$ISUP_{slpswodr}$	电池电源电流、睡眠模式且选择性唤醒功能关闭并使用 HSS4 直接驱动	睡眠模式；选择性唤醒功能关闭；VEXCC 和 VCC2 = 关闭；VCC1 = 开启且空载； $6.5V \leq VSUP \leq 18V$ ；CAN 和 LIN 收发器支持唤醒；通过 WAKE3/DIR 引脚一个 HSSx 每 50ms 开启 $120\mu s$ ；所有其他 HSSx 和 WAKEx 均关闭； $T_J \leq 85^\circ C$ <sup>(3)</sup>		60	75	$\mu A$
$ISUP_{slpswotrx}$	电池电源电流、睡眠模式且选择性唤醒功能、LDO 和收发器关闭	睡眠模式；选择性唤醒功能关闭；VEXCC、VCC1 和 VCC2 = 关闭； $6.5V \leq VSUP \leq 19V$ ；收发器关闭；所有 HSSx 均关闭；一个 WAKE 引脚启用并且接地或悬空； $T_J \leq 85^\circ C$		18	42	$\mu A$
$VSUP_{(PU)R}$	电源开启检测 <sup>(4)</sup>	VSUP 上升；请参阅图 7-18	3.1	3.4	3.7	V
$VSUP_{(PU)F}$	电源关闭检测 <sup>(4)</sup>	VSUP 下降；请参阅图 10-8 和图 10-9	2.7	3	3.3	V
$VSUP_{(PU)HYS}$	电源关闭检测迟滞 <sup>(4)</sup>		50		550	mV
$UVSUP_{5R}$	电源欠压恢复	VSUP 上升；请参阅图 7-18、图 10-8 和图 10-9	4.9		5.5	V
$UVSUP_{5F}$	电源欠压检测	VSUP 下降；请参阅图 10-8 和图 10-9	4.5		5.1	V
$UVSUP_{5HYS}$	电源欠压检测迟滞		200		600	mV
$UVSUP_{33R}$	电源欠压恢复	VSUP 上升；请参阅图 7-18、图 10-8 和图 10-9	3.7		4.4	V
$UVSUP_{33F}$	电源欠压检测	VSUP 下降；请参阅图 10-8 和图 10-9	3.55		4.25	V
$UVSUP_{33HYS}$	电源欠压检测迟滞		50		300	mV
<b>功能的增量电流消耗</b>						
$ISUP_{slpswoact}$	电池电源电流、睡眠模式且选择性唤醒功能开启，并且 CAN 总线上发生 WUP - 总线处于工作状态 <sup>(4)</sup>	启用选择性唤醒功能且总线处于工作状态时的额外电流；VEXCC、VCC1 和 VCC2 = 关闭；LIN 处于支持唤醒或关闭状态		480	550	$\mu A$
$ISUP_{HSSNOLOAD}$	每个 HSS 的增量电池电源电流。 <sup>(3)</sup>	一个 HSS = 开启且空载，另一个 HSS 关闭， $T_J \leq 85^\circ C$		35	60	$\mu A$
$ISUP_{CANBIAS}$	CAN 输出处于自动偏置时 (在 $t_{SILENCE}$ 结束期之前) 的额外电流消耗	$t_{SILENCE}$ 结束之前的睡眠或待机模式 VSUP = 14V； $T_J \leq 85^\circ C$		65	75	$\mu A$
$ISUP_{WD}$	为启用窗口或 Q&A 看门狗时的增量电池电源电流	待机模式；选择性唤醒功能关闭；VEXCC、VCC2 = 开启并且 VCC1 = 开启且空载；VSUP 为 14V；CAN 和 LIN 收发器支持唤醒且总线处于隐性状态；所有 HSS 和 WAKE 引脚均关闭、看门狗启用 (窗口、Q&A)， $T_J \leq 85^\circ C$		45	55	$\mu A$
$ISUP_{WDTO}$	启用超时看门狗时的增量电池电源电流。	待机模式；选择性唤醒功能关闭；VEXCC、VCC2 = 开启并且 VCC1 = 开启且空载；VSUP 为 14V；CAN 和 LIN 收发器支持唤醒且总线处于隐性状态；所有 HSS 和 WAKE 引脚均关闭、看门狗启用 (超时)， $T_J \leq 85^\circ C$		2	2.5	$\mu A$
$ISUP_{wake}$	启用后每个 WAKEx 引脚的增量电池电源电流	WAKEx 引脚启用，VSUP=14V， $T_J \leq 85^\circ C$		1	2	$\mu A$
$ISUP_{CS-WK}$	在睡眠模式下启用循环检测唤醒功能时的增量电池电流	睡眠模式；循环检测唤醒功能启用，VSUP=14V， $T_J \leq 85^\circ C$ ，TIMERx 导通宽度 = 1ms，周期 = 100ms		5	8	$\mu A$

## 6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在 VSUP = 14V 且 T<sub>J</sub> = 25°C 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
IEXCC <sub>slp</sub>	启用 VEXCC 时的增量电池电源电流消耗	睡眠模式; VEXCC 在独立配置中启用且空载; 包括流入 VSUP、VEXMON、VEXCTRL 和 VEXCC 引脚的电流。 T <sub>J</sub> ≤ 85°C		40	60	μA
<b>VHSS</b>						
IHSS <sub>NOLOAD</sub>	每个已开启 HSS 的额外电流消耗 <sup>(3)</sup>	对于每个开启的 HSS, HSS 输出端上无负载		100	140	μA
UVHSS <sub>R</sub>	高侧开关电源欠压恢复	VHSS 上升	4.6		4.9	V
UVHSS <sub>F</sub>	高侧开关电源欠压检测; 如果 HSS_UV_SD_DIS = 0b, 则高侧开关会关断	VHSS 下降	4.4		4.7	V
UVHSS <sub>HYS</sub>	高侧开关电源欠压检测迟滞		100			mV
OVHSS <sub>R</sub>	VHSS 过压上升阈值; 如果 HSS_OV_SD_DIS = 0b, 高侧开关会关断	VHSS 上升	20		22	V
OVHSS <sub>F</sub>	VHSS 过压下降阈值; VHSS 必须低于此阈值才能再次启用高侧开关	VHSS 下降	18.8		21.2	V
OVHSS <sub>HYS</sub>	VHSS 过压阈值迟滞		800		1200	mV
<b>VCC1 稳压器</b>						
VCC1 <sub>5</sub>	经调节的输出	VSUP = 5.5V 至 28V, ICC1 = 1 至 250mA	4.9	5	5.1	V
VCC1 <sub>33</sub>	经调节的输出	VSUP = 5.5V 至 28V, ICC1 = 1 至 250mA	3.234	3.3	3.366	V
ICC1 <sub>SINK</sub>	VCC1 电流灌入能力	VSUP = 14V 且寄存器 8'h0D[3] = 0b	-17	-11	-7	μA
		VSUP = 14V 且寄存器 8'h0D[3] = 1b	-155	-112	-75	μA
ICC1 <sub>LIM</sub>	VCC1 = 输出电流限制	VCC1 短接至地	300		750	mA
UVCC1 <sub>5RPR</sub>	VCC1 欠压恢复阈值预警	VCC1 上升	4.65		4.9	V
UVCC1 <sub>5FPR</sub>	VCC1 欠压检测阈值预警	VCC1 下降	4.55		4.8	V
UVCC1 <sub>5PRHYS</sub>	欠压预警 5V LDO 迟滞		70		130	mV
UVCC1 <sub>5R1</sub>	VCC1 欠压恢复阈值 1	VCC1 上升, 寄存器 8'h0E[4:3] = 00b	4.60		4.85	V
UVCC1 <sub>5F1</sub>	VCC1 欠压检测阈值 1	VCC1 下降, 寄存器 8'h0E[4:3] = 00b	4.50		4.75	V
UVCC1 <sub>5R2</sub>	VCC1 欠压恢复阈值 2	VCC1 上升, 寄存器 8'h0E[4:3] = 01b	3.85		4.15	V
UVCC1 <sub>5F2</sub>	VCC1 欠压检测阈值 2	VCC1 下降, 寄存器 8'h0E[4:3] = 01b	3.75		4.05	V
UVCC1 <sub>5R3</sub>	VCC1 欠压恢复阈值 3	VCC1 上升, 寄存器 8'h0E[4:3] = 10b	3.25		3.55	V
UVCC1 <sub>5F3</sub>	VCC1 欠压检测阈值 3	VCC1 下降, 寄存器 8'h0E[4:3] = 10b	3.15		3.45	V
UVCC1 <sub>5R4</sub>	VCC1 欠压恢复阈值 4	VCC1 上升, 寄存器 8'h0E[4:3] = 11b	4.6		4.85	V
UVCC1 <sub>5F4</sub>	VCC1 欠压检测阈值 4	VCC1 下降, 寄存器 8'h0E[4:3] = 11b	3.375		3.675	V
UVCC1 <sub>5HYS4</sub>	欠压检测 5V LDO 迟滞, 阈值 1-3	寄存器 8'h0E[4:3] = 11b		1200		mV
UVCC1 <sub>5HYS</sub>	欠压检测 5V LDO 迟滞, 阈值 1-3	寄存器 8'h0E[4:3] = 00b、01b 或 10b	50		150	mV
UVCC1 <sub>33RPR</sub>	VCC1 欠压恢复阈值预警	VCC1 上升	3.1		3.28	V
UVCC1 <sub>33FPR</sub>	VCC1 欠压检测阈值预警	VCC1 下降	3		3.2	V
UVCC1 <sub>33PRHYS</sub>	欠压预警 3.3V LDO 迟滞		60		120	mV
UVCC1 <sub>33R1</sub>	VCC1 欠压恢复阈值 1	VCC1 上升, 寄存器 8'h0E[4:3] = 00b	3		3.2	V
UVCC1 <sub>33F1</sub>	VCC1 欠压检测阈值 1	VCC1 下降, 寄存器 8'h0E[4:3] = 00b	2.95		3.15	V

## 6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在  $VSUP = 14V$  且  $T_j = 25^\circ C$  的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
UVCC1 <sub>33R2</sub>	VCC1 欠压恢复阈值 2	VCC1 上升, 寄存器 8'h0E[4:3] = 01b	2.55		2.75	V
UVCC1 <sub>33F2</sub>	VCC1 欠压检测阈值 2	VCC1 下降, 寄存器 8'h0E[4:3] = 01b	2.5		2.7	V
UVCC1 <sub>33R3</sub>	VCC1 欠压恢复阈值 3	VCC1 上升, 寄存器 8'h0E[4:3] = 10b	2.25		2.45	V
UVCC1 <sub>33F3</sub>	VCC1 欠压检测阈值 3	VCC1 下降, 寄存器 8'h0E[4:3] = 10b	2.2		2.4	V
UVCC1 <sub>33R4</sub>	VCC1 欠压恢复阈值 4	VCC1 上升, 寄存器 8'h0E[4:3] = 11b	3		3.2	V
UVCC1 <sub>33F4</sub>	VCC1 欠压检测阈值 4	VCC1 下降, 寄存器 8'h0E[4:3] = 11b	2.2		2.4	V
UVCC1 <sub>33HYS4</sub>	欠压检测 3.3V LDO 迟滞, 阈值 4	寄存器 8'h0E[4:3] = 11b		800		mV
UVCC1 <sub>33HYS</sub>	欠压检测 3.3V LDO 迟滞, 阈值 1-3	寄存器 8'h0E[4:3] = 00b、01b 或 10b	30		80	mV
OVCC1 <sub>5R1</sub>	进入睡眠模式或失效防护模式的过压 5V VCC 阈值	斜升, 寄存器 8'h0C[7] = 0b	5.25		5.5	V
OVCC1 <sub>5F1</sub>	过压 5V VCC1 阈值	斜降, 寄存器 8'h0C[7] = 0b	5.15		5.4	V
OVCC1 <sub>5R2</sub>	进入睡眠模式或失效防护模式的过压 5V VCC1 阈值	斜升, 寄存器 8'h0C[7] = 1b	5.47		5.73	V
OVCC1 <sub>5F2</sub>	过压 5V VCC1 阈值	斜降, 寄存器 8'h0C[7] = 1b	5.37		5.63	V
OVCC1 <sub>5HYS</sub>	过压 5V VCC 阈值迟滞		50		150	mV
OVCC1 <sub>33R1</sub>	进入睡眠模式或失效防护模式的过压 3.3V VCC1 阈值	斜升, 寄存器 8'h0C[7] = 0b	3.45		3.6	V
OVCC1 <sub>33F1</sub>	过压 3.3V VCC1 阈值	斜降, 寄存器 8'h0C[7] = 0b	3.4		3.55	V
OVCC1 <sub>33R2</sub>	过压 3.3V VCC1 阈值	斜升, 寄存器 8'h0C[7] = 1b	3.6		3.8	V
OVCC1 <sub>33F2</sub>	进入睡眠模式或失效防护模式的过压 3.3V VCC1 阈值	斜降, 寄存器 8'h0C[7] = 1b	3.5		3.7	V
OVCC1 <sub>33HYS1</sub>	过压 3.3V VCC 阈值迟滞	OVCC1_SEL 寄存器 8'h0C[7] = 0b	30	50	80	mV
OVCC1 <sub>33HYS2</sub>	过压 3.3V VCC 阈值迟滞	OVCC1_SEL 寄存器 8'h0C[7] = 1b	70	105	140	mV
VCC1 <sub>5SC</sub>	5V LDO 进入睡眠模式或失效防护模式的 VCC1 短路阈值	$VSUP \geq VSUP_{(PU)}$	1.7		2.3	V
VCC1 <sub>33SC</sub>	3.3V LDO 进入睡眠模式或失效防护模式的 VCC1 短路阈值	$VSUP \geq VSUP_{(PU)}$		1.22	1.26	V
V <sub>5DROP1VCC1</sub>	压降电压 (VCC1=5V 配置)	$VSUP = 3.5V$ , $ICC1 = 50mA$			500	mV
V <sub>5DROP2VCC1</sub>	压降电压 (VCC1=5V 配置)	$VSUP = 5V$ , $ICC1 = 150mA$			500	mV
V <sub>33DROP1VCC1</sub>	压降电压 (VCC1=3.3V 配置)	$VSUP = 3.5V$ , $ICC1 = 50mA$			500	mV
<b>VCC2 稳压器</b>						
VCC2 <sub>nom</sub>	正常运行稳压输出	$VSUP = 14V$ , $ICC2 = 5$ 至 $200mA$	4.9	5	5.1	V
VCC2 <sub>red</sub>	降压运行稳压输出	$VSUP = 8V$ 至 $18V$ ; $ICC2 = 10\mu A$ - $5mA$ ; $T_j = 25^\circ C$ - $125^\circ C$	4.95	5	5.05	V
ICC2 <sub>LIM</sub>	VCC2 = 输出电流限制	VCC2 = 2.5V	250		650	mA
UVCC2 <sub>R</sub>	欠压恢复 VCC2	VCC2 上升	4.6		4.9	V
UVCC2 <sub>F</sub>	欠压检测 VCC2	VCC2 下降	4.5		4.75	V
UVCC2 <sub>HYS</sub>	欠压检测 VCC2 迟滞		70		175	mV
OVCC2 <sub>R</sub>	过压 VCC2 LDO 阈值	斜升	5.37		5.63	V
OVCC2 <sub>F</sub>	过压 VCC2 LDO 阈值	斜降	5.2		5.5	V
OVCC2 <sub>HYS</sub>	过压 VCC2 LDO 阈值迟滞		70		175	mV
VCC2 <sub>SC</sub>	VCC2 LDO 短路阈值	$VSUP \geq VSUP_{(PU)}$	1.7		2.3	V
V <sub>5DROP1VCC2</sub>	压降电压 (5V LDO 输出, VCC2)	$VSUP = 3.5V$ , $ICC2 = 50mA$			500	mV

## 6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在  $V_{SUP} = 14V$  且  $T_j = 25^\circ C$  的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
$V_{5DROP2VCC2}$	降压电压 (5V LDO 输出, VCC2)	$V_{SUP} = 5V, I_{CC2} = 30mA$			500	mV
<b>VEXCC 稳压器</b>						
$VEXCC_{18}$	支持 1.8V PNP 输出电压	$5.5V \leq V_{SUP} \leq 28V$ $10mA \leq I_{VCCEXT} \leq 350mA$	1.764	1.8	1.836	V
$VEXCC_{25}$	支持 2.5V PNP 输出电压	$5.5V \leq V_{SUP} \leq 28V$ $10mA \leq I_{VCCEXT} \leq 350mA$	2.45	2.5	2.55	V
$VEXCC_{33}$	支持 3.3V PNP 输出电压	$5.5V \leq V_{SUP} \leq 28V$ $10mA \leq I_{VCCEXT} \leq 350mA$	3.234	3.3	3.366	V
$VEXCC_5$	支持 5V PNP 输出电压	$5.5V \leq V_{SUP} \leq 28V$ $10mA \leq I_{VCCEXT} \leq 350mA$	4.9	5	5.1	V
$VEXCC_{ACC}$	PNP 输出电压精度	$5.5V \leq V_{SUP} \leq 28V$ $10mA \leq I_{VCCEXT} \leq 350mA$	-2		2	%
$UVEXCC_R$	VEXCC 退出欠压事件	$5.5V \leq V_{SUP} \leq 28V$	0.87	0.9	0.93	$V_{EXCC}$
$UVEXCC_F$	VEXCC 进入欠压事件	$5.5V \leq V_{SUP} \leq 28V$	0.81	0.85	0.89	$V_{EXCC}$
$UVEXCC_{HSY}$	VEXCC 进入欠压迟滞	$5.5V \leq V_{SUP} \leq 28V$	30		350	mV
$OVEXCC_R$	VEXCC 进入过压事件	$5.5V \leq V_{SUP} \leq 28V$	1.12	1.15	1.18	$V_{EXCC}$
$OVEXCC_F$	VEXCC 退出过压事件	$5.5V \leq V_{SUP} \leq 28V$	1.07	1.1	1.13	$V_{EXCC}$
$OVEXCC_{HYS}$	VEXCC 退出过压迟滞	$5.5V \leq V_{SUP} \leq 28V$	45		300	mV
$VEXCC_{SC18}$	VEXCC 短路检测 1.8V 和 2.5V	$5.5V \leq V_{SUP} \leq 28V$		1.1	1.26	V
$VEXCC_{SC}$	VEXCC 短路检测 3.3V 和 5V	$5.5V \leq V_{SUP} \leq 28V$	1.7		2.3	V
$IVEXCC$	VEXCC 上的输入电流	VEXCC = 5V、3.3V、2.5V 和 1.8V		3	10	$\mu A$
$VVEXCTRL$	外部 PNP 基极引脚上的电压输出	$5.5V \leq V_{SUP} \leq 28V$			28	V
$IVEXCTRL$	外部 PNP 的基极引脚上的驱动电流	$VVEXCTRL = 13.5V$	20	40	60	mA
$IVEXCTRL_{LKG}$	基极引脚 VEXCTRL 上的漏电流	$VVEXCTRL = 13.5V; T_j = 25^\circ C$			5	$\mu A$
$IVEXMON$	VEXMON 引脚输入电流	$VEXMON = V_{SUP}$	0	3	10	$\mu A$
$IVEXMON_{LKG}$	VEXMON 引脚输入漏电流 (外部 PNP 禁用)	$VEXMON = V_{SUP}; T_j = 25^\circ C$			5	$\mu A$
$VSHUNTTH$	输出电流分流电压阈值 <sup>(1)</sup>		0.15		0.44	V
$t_{RLINC-3P3V}$	电流增加调节反应时间	VEXCC = 3.3V 至 0V, 最大 $IVEXCTRL = 20mA$ , 请参阅图 8-8			20	$\mu s$
$t_{RLDEC-3P3V}$	电流减小调节反应时间	VEXCC = 0V 至 3.3V, 最大 $IVEXCTRL = 20mA$ , 请参阅图 8-8			5	$\mu s$
$t_{RLINC-5V}$	电流增加调节反应时间	VEXCC = 5V 至 0V; 最大 $IVEXCTRL = 20mA$ , 请参阅图 8-8			20	$\mu s$
$t_{RLDEC-5V}$	电流减小调节反应时间	VEXCC = 0V 至 5V; 最大 $IVEXCTRL = 20mA$ , 请参阅图 8-8			5	$\mu s$
比率 $I_{CC3}/I_{CC1}$	负载共享比 $I_{CC3}:I_{CC1}$	$6.0V \leq V_{SUP} \leq 28V$ ; SBC 正常模式; $900m\Omega$ 分流电阻器的 LS 比和 300mA 总负载电 流	1.4	2	2.6	
比率 $I_{CC3}/I_{CC1}$	负载共享比 $I_{CC3}:I_{CC1}$	$6.0V \leq V_{SUP} \leq 28V$ ; SBC 正常模式; $4.3\Omega$ 分流电阻器的 LS 比和 300mA 总负载电 流	0.7	1	1.3	
<b>VCAN 电源输入</b>						

## 6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在  $V_{SUP} = 14V$  且  $T_J = 25^\circ C$  的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
IVCAN	电源电流	正常模式: 隐性, $V_{TXD} = V_{CC1}$ 、 $V_{EXCC}$ 、 $V_{CC1}$ 和 $V_{CC2} =$ 开启且空载		3	5	mA
		正常模式: 显性, $V_{TXD} = 0V$ , $R_L = 60\ \Omega$ 且 $C_L =$ 开路, 典型总线负载, $V_{EXCC}$ 、 $V_{CC1}$ 和 $V_{CC2} =$ 开启且空载			60	mA
		正常模式: 显性, $V_{TXD} = 0V$ , $R_L = 50\ \Omega$ 且 $C_L =$ 开路, 高总线负载, $V_{EXCC}$ 、 $V_{CC1}$ 和 $V_{CC2} =$ 开启且空载			65	mA
		正常模式: 显性且总线故障, $V_{TXD} = 0V$ , $CANH = -25V$ , $R_L$ 和 $C_L =$ 开路, $V_{EXCC}$ 、 $V_{CC1}$ 和 $V_{CC2} =$ 开启且空载			100	mA
UVCAN <sub>R</sub>	电源欠压恢复	VCAN 上升	4.6		4.85	V
UVCAN <sub>F</sub>	电源欠压检测	VCAN 下降	4.5		4.75	V
UVCAN <sub>HYS</sub>	VCAN 电源欠压检测迟滞		50	100	150	mV

- (1) 电流限制开始工作且仅当将  $V_{EXCC}$  配置为独立配置时才有效的阈值
- (2) 使用直接驱动导通的每个额外 HSS 都会消耗额外的电流
- (3) 添加  $I_{HSSNOLOAD}$  和  $ISUP_{HSS}$  来确定总电池电流消耗。
- (4) 根据设计指定



## 6.7 电气特性

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
<b>CAN 驱动器</b>						
$V_{CANH(D)}$	总线输出电压 (显性) CANH	请参阅图 7-4, $V_{CTXD} = 0V$ , $R_L = 50\ \Omega$ 至 $65\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	3.0		4.26	V
$V_{CANL(D)}$	总线输出电压 (显性) CANL		0.75		2.01	V
$V_{CANH(R)}$ $V_{CANL(R)}$	总线输出电压 (隐性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$ , $R_L = \text{开路}$ (无负载), $R_{CM} = \text{开路}$	2	2.5	3	V
$V_{CANH(R)}$ $V_{CANL(R)}$	终端总线输出电压 (隐性)	$V_{CTXD} = V_{CC1}$ , $R_L = 60\ \Omega$ , 拆分终端电容 $4.7nF$	2.137		2.887	V
$V_{(DIFF)}$	最大差分电压额定值	$V_{(DIFF)} = V_{CANH} - V_{CANL}$	-42		42	V
$V_{DIFF(D)}$	正常总线负载下的差分输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = 0V$ , $50\ \Omega \leq R_L \leq 65\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	1.5		3	V
$V_{DIFF(D)}$	扩展差分负载范围内的差分输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = 0V$ , $45\ \Omega \leq R_L \leq 70\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	1.4		3.3	V
$V_{DIFF(D)}$	仲裁期间在有效电阻条件下的差分输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = 0V$ , $R_L = 2.24k\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	1.5		5	V
$V_{DIFF(R)}$	差分输出电压 (隐性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$ , $R_L = 45\ \Omega \leq R_L \leq 65\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	-50		50	mV
		请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$ , $R_L = \text{开路}$ (无负载), $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	-50		50	mV
$V_{CANH(INACT)}$	总线偏置未激活时 CANH 上的总线输出电压	请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$ , $R_L = \text{开路}$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$	-0.1		0.1	V
$V_{CANL(INACT)}$	总线偏置未激活时 CANL 上的总线输出电压		-0.1		0.1	V
$V_{DIFF(INACT)}$	总线偏置未激活时 CANH - CANL (隐性) 上的总线输出电压		-0.2		0.2	V
$V_{SYM}$	输出对称性 (显性或隐性) $(V_{O(CANH)} + V_{O(CANL)})/V_{CC}$ (9)	请参阅图 7-1 和图 7-4, $R_L = 60\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$ , $C_1 = 4.7nF$ , $CTXD = 250kHz$ 、 $1MHz$ 、 $2.5MHz$	0.9		1.1	V/V
$V_{SYM\_DC}$	输出对称性 (显性或隐性) $(V_{CC} - V_{O(CANH)} - V_{O(CANL)})$	请参阅图 7-1 和图 7-4, $R_L = 60\ \Omega$ , $C_L = \text{开路}$ , $R_{CM} = \text{开路}$ , $C_1 = 4.7nF$	-400		400	mV
$I_{CANH(OS)}$	短路稳态输出电流 (显性) 请参阅图 7-1 和图 7-8	$-3.0V \leq V_{CANH} \leq +18.0V$ , CANL = 开路, $V_{CTXD} = 0V$	-100			mA
$I_{CANL(OS)}$		$-3.0V \leq V_{CANL} \leq +18.0V$ , CANH = 开路, $V_{CTXD} = 0V$			100	mA
$I_{OS\_REC}$	短路稳态输出电流 (隐性) 请参阅图 7-1 和图 7-8	$-42V \leq V_{BUS} \leq +42V$ , $V_{BUS} = CANH = CANL$	-5		5	mA
<b>CAN 接收器</b>						
$V_{DIFF\_RX(D)}$	接收器显性状态差分输入电压范围, 总线偏置激活	$-12.0V \leq V_{CANL} \leq +12.0V$ $-12.0V \leq V_{CANH} \leq +12.0V$ ; 请参阅图 7-5 和表 8-3	0.9		8	V
$V_{DIFF\_RX(R)}$	接收器隐性状态差分输入电压范围, 总线偏置激活		-3		0.5	V
$V_{HYS}$	输入阈值的迟滞电压, 正常模式和选择性唤醒模式			135		mV

## 6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$V_{DIFF\_RX(D\_INA\_CT)}$	接收器显性状态差分输入电压范围, 总线偏置未激活	$-12.0V \leq V_{CANL} \leq +12.0V$	1.15		8	V
$V_{DIFF\_RX(R\_INA\_CT)}$	接收器隐性状态差分输入电压范围, 总线偏置未激活	$-12.0V \leq V_{CANH} \leq +12.0V$ ; 请参阅图 7-5 和表 8-3	-3		0.4	V
$V_{CM\_NORM}$	共模范围: 正常模式		-12		12	V
$V_{CM\_STBY}$	共模范围: 待机模式		-12		12	V
$I_{LKG(OFF)}$	断电 (未供电) 时的总线输入漏电流	$CANH = CANL = 5V$ , $V_{CAN} = V_{SUP}$ 使用 $0\Omega$ 和 $47k\Omega$ 电阻器拉至 GND			5	$\mu A$
$C_i$	对地输入电容 (CANH 或 CANL)	(9)			20	pF
$C_{ID}$	差分输入电容	(9)			10	pF
$R_{DIFF\_PAS\_REC}$	处于被动隐性状态期间的差分输入电阻	$V_{CTXD} = V_{CC1}$ , 正常模式: $-2.0V \leq V_{CANH} \leq +7.0V$ ; $-2.0V \leq V_{CANL} \leq +7.0V$	12		100	$k\Omega$
$R_{SE\_CANH}$ $R_{SE\_CANL}$	被动隐性状态期间的单端输入电阻	$-2.0V \leq V_{CANH} \leq +7.0V$ $-2.0V \leq V_{CANL} \leq +7.0V$	6		50	$k\Omega$
$m_R$	输入电阻匹配: $[1 - (R_{IN(CANH)} / R_{IN(CANL)})] \times 100\%$	$V_{CANH} = V_{CANL} = 5.0V$	-1		1	%
<b>LIN</b>						
$V_{OH}$	高电平输出电压 <sup>(1)</sup>	LIN 隐性, $LTXD =$ 高电平, $I_O = 0mA$ , $V_{SUP} = 5.5V$ 至 $28V$	0.85			$V_{SUP}$
$V_{OL}$	低电平输出电压 <sup>(1)</sup>	LIN 显性, $LTXD =$ 低电平, $V_{SUP} = 5.5V$ 至 $28V$			0.2	$V_{SUP}$
$V_{IH}$	高电平输入电压 <sup>(1)</sup>	LIN 隐性, $LTXD =$ 高电平, $I_O = 0mA$ , $V_{SUP} = 5.5V$ 至 $28V$	0.47		0.6	$V_{SUP}$
$V_{IL}$	低电平输入电压 <sup>(1)</sup>	LIN 显性, $LTXD =$ 低电平, $V_{SUP} = 5.5V$ 至 $28V$	0.4		0.53	$V_{SUP}$
$V_{SUP\_NON\_OP}$	$V_{SUP}$ , 其中隐性 LIN 总线的影响 < 5% (ISO/DIS 17987 参数 11)	$LTXD$ 和 $LRXD$ 开路, $V_{LIN} = 5.5V$ 至 $45V$ , $V_{CC} =$ 空载	-0.3		40	V
$I_{BUS\_LIM}$	限制电流 (ISO/DIS 17987-4 参数 12)	$LTXD = 0V$ , $V_{LIN} = 18V$ , $V_{SUP} = 18V$	40	90	200	mA
$I_{BUS\_PAS\_dom}$	接收器漏电流, 显性 (ISO/DIS 17987 参数 13)	$V_{LIN} = 0V$ , $V_{SUP} = 12V$ 驱动器关闭/隐性;	-1			mA
$I_{BUS\_PAS\_rec1}$	接收器漏电流, 隐性 (ISO/DIS 17987 参数 14)	$V_{LIN} \geq V_{SUP}$ , $5.5V \leq V_{SUP} \leq 28V$ 驱动器关闭;			20	$\mu A$
$I_{BUS\_PAS\_rec2}$	接收器漏电流, 隐性 (ISO/DIS 17987 参数 14)	$V_{LIN} = V_{SUP}$ , 驱动器关闭;	-5		5	$\mu A$
$I_{BUS\_NO\_GND}$	漏电流, 接地失效 (ISO/DIS 17987 参数 15)	$GND = V_{SUP}$ , $V_{SUP} = 12V$ , $0V \leq V_{LIN} \leq 28V$ ;	-1		1	mA
$I_{BUSrec\_NO\_GND}$	泄漏电流, LIN 总线接地失效时处于隐性状态	$GND = V_{SUP}$ , $V_{SUP} = 12V = V_{LIN}$ V;	-100		100	$\mu A$
$I_{BUS\_NO\_BAT}$	漏电流, 失电 (ISO/DIS 17987 参数 16)	$0V \leq V_{LIN} \leq 28V$ , $V_{SUP} = GND$ ;			10	$\mu A$
$V_{BUSdom}$	低电平输入电压 (ISO/DIS 17987 参数 17)	LIN 显性 (包括用于唤醒的 LIN 显性);			0.4	$V_{SUP}$
$V_{BUSrec}$	高电平输入电压 (ISO/DIS 17987 参数 18)	LIN 隐性;	0.6			$V_{SUP}$
$V_{BUS\_CNT}$	接收器中心阈值 (ISO/DIS 17987 参数 19)	$V_{BUS\_CNT} = (V_{IL} + V_{IH})/2$ ;	0.475	0.5	0.525	$V_{SUP}$



## 6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
V <sub>HYS</sub>	迟滞电压 (ISO/DIS 17987 参数 20) (2)	$V_{HYS} = (V_{IH} - V_{IL})$ ; $V_{HYS} = (V_{th\_rec} - V_{th\_dom})^{(3)}$	0.07		0.175	VSUP
V <sub>SERIAL_DIODE</sub>	串行二极管 LIN 终端上拉路径 (ISO/DIS 17987 参数 21)	根据设计和表征而定	0.4	0.7	1.0	V
R <sub>LIN</sub>	LIN 上接有到 V <sub>SUP</sub> 的内部上拉电阻器 (ISO/DIS 17987 参数 26)	正常模式和待机模式	27.66	35	48	kΩ
I <sub>RSLEEP</sub>	连接至 V <sub>SUP</sub> 的上拉电流源	睡眠模式, VSUP = 14V, LIN = GND	-13	-10	-7	μA
C <sub>LIN_PIN</sub>	LIN 引脚的电容	根据设计和表征而定			25	pF
<b>LIMP 输出 (漏极开路)</b>						
V <sub>OL</sub>	漏极开路输出电压 (低电平有效)	外部上拉; 4.5V < V < 28V, I <sub>LIMP</sub> = -6mA		0.5	1	V
I <sub>LKG(LIMP)</sub>	输出电流 (未激活)	V <sub>LIMP</sub> = 0V 至 28V	-2		2	μA
<b>HSS1、HSS2、HSS3、HSS4 (高电压输出)</b>						
R <sub>dson</sub>	HSS 输出的漏源导通电阻	I <sub>O</sub> = -60mA		7	12	Ω
R <sub>dson</sub>	HSS 输出的漏源导通电阻	I <sub>O</sub> = -60mA, VHSS = 14V, TA = 25°C			7	Ω
I <sub>OC(HSS)</sub>	HSS 过流检测限值	VHSS = 14V	150	200	300	mA
I <sub>OL(HSS)</sub>	HSS 导通且电流下降时的开路负载电流检测阈值	VHSS = 14V	0.4		3.0	mA
I <sub>OLHYS(HSS)</sub>	HSS 开路负载电流磁滞	VHSS = 14V	0.05	0.45	1	mA
I <sub>lkg</sub>	漏电流	HSS = 0V, 睡眠模式	-1		1	μA
t <sub>R</sub>	输出上升时间 (HSS)	6V ≤ VHSS ≤ 18V, R <sub>L</sub> = 220Ω, 20%/80%	0.45		2.5	V/μs
t <sub>F</sub>	输出下降时间 (HSS)	6V ≤ VHSS ≤ 18V, R <sub>L</sub> = 220Ω, 80%/20%	0.45		2.5	V/μs
t <sub>HSS_on</sub>	从 SPI 命令切换到导通的导通延迟 (HSS)	VHSS = 14V, I <sub>LOAD</sub> = 60mA, V <sub>OUT</sub> = VHSS 的 80%	30		90	μs
t <sub>HSS_off</sub>	从 SPI 命令切换到关闭的关闭延迟 (HSS)	VHSS = 14V, I <sub>LOAD</sub> = 60mA, V <sub>OUT</sub> = VHSS 的 20%	30		90	μs
t <sub>R_DD_SR0</sub>	HSS 在直接驱动模式且启用慢速转换率选项时的输出上升时间	HSS_CNTLx = 1000b, VHSS = 13.5V, R <sub>L</sub> = 2.2kΩ, HSSx 从 VHSS 的 20% 上升到 80%	1.05	1.3	1.6	V/μs
t <sub>F_DD_SR0</sub>	HSS 在直接驱动模式且启用慢速转换率选项时的输出下降时间	HSS_CNTLx = 1000b, VHSS = 13.5V, R <sub>L</sub> = 2.2kΩ, HSSx 从 VHSS 的 80% 上升到 20%	0.95	1.15	1.4	V/μs
t <sub>R_DD_SR1</sub>	HSS 在直接驱动模式且启用快速转换率选项时的输出上升时间 (HSS)	HSS_CNTLx = 1001b, VHSS = 13.5V, R <sub>L</sub> = 2.2kΩ, HSSx 从 VHSS 的 20% 上升到 80%	2.0	2.4	2.85	V/μs
t <sub>F_DD_SR1</sub>	HSS 在直接驱动模式且启用快速转换率选项时的输出下降时间	HSS_CNTLx = 1001b, VHSS = 13.5V, R <sub>L</sub> = 2.2kΩ, HSSx 从 VHSS 的 80% 上升到 20%	2.0	2.4	2.85	V/μs
t <sub>HSSDD_EN_SR0</sub>	在配置为直接驱动慢速转换率选项时, 从 WAKE3/DIR 边沿变化到使能的时间	HSS_CNTLx = 1000b, VHSS = 13.5V, R <sub>L</sub> = 2.2kΩ, HSSx = VHSS 的 80%	25	35	42	μs
t <sub>HSSDD_DIS_SR0</sub>	在配置为直接驱动慢速转换率选项时, 从 WAKE3/DIR 边沿变化到禁用的时间	HSS_CNTLx = 1000b, VHSS = 13.5V, R <sub>L</sub> = 2.2kΩ, HSSx = VHSS 的 20%	35	55	65	μs

## 6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$t_{HSSDD\_EN\_SR1}$	在配置为直接驱动快速转换率选项时, 从 WAKE3/DIR 边沿变化到使能的时间	HSS_CNTLx = 1001b, VHSS = 13.5V, $R_L = 2.2k\Omega$ , HSSx = VHSS 的 80%	20	30	35	$\mu s$
$t_{HSSDD\_DIS\_SR1}$	在配置为直接驱动快速转换率选项时, 从 WAKE3/DIR 边沿变化到禁用的时间	HSS_CNTLx = 1001b, VHSS = 13.5V, $R_L = 2.2k\Omega$ , HSSx = VHSS 的 20%	20	33	38	$\mu s$
$t_{OCFLTR}$	用于过流故障指示的 HSS 过流滤波时间	VHSS = 14V		16		$\mu s$
$t_{OLFLTR}$	用于开路负载故障指示的 HSS 开路负载滤波时间	VHSS = 14V		64		$\mu s$
$t_{OCOFF}$	HSS 过流关断时间。如果过流持续时间达到该值, HSS 将被关断	$I_{O(HSS)} > I_{OC(HSS)}$	250		350	$\mu s$
<b>WAKE1、WAKE2、WAKE3 输入终端 (高压输入)</b>						
$V_{IH}$	高电平输入电压: 睡眠、选择性唤醒或待机模式, WAKE 引脚处于使能状态 <sup>(7)</sup>	寄存器设置为 00b, 基于 VCC1	0.7			VCC1
		寄存器设置 01b	2.5		3.5	V
		寄存器设置 10b	3.8		5	V
		寄存器设置 11b	5.6		7	V
$V_{IL}$	低电平输入电压: 睡眠、选择性唤醒或待机模式, WAKE 引脚处于使能状态 <sup>(7)</sup>	寄存器设置为 00b, 基于 VCC1			0.3	VCC1
		寄存器设置 01b	1.5		2.8	V
		寄存器设置 10b	3.0		4.2	V
		寄存器设置 11b	5		6.3	V
$I_{IL}$	低电平输入电流 <sup>(8)</sup>	WAKE = 1V		1.2	2.2	$\mu A$
$I_{LKG}$	启用 Vbat 监测时的泄漏电流	$V_{WAKE1} = 4V - 28V$		2	4	$\mu A$
$R_{DSON}$	启用 Vbat 监测时 Vbat 开关的导通电阻	$V_{WAKE1} = 4V - 28V$ , 开关电流 = 500 $\mu A$		155	400	$\Omega$
$t_{WAKE}$	在待机或睡眠模式下, WAKE 引脚唤醒沿触发的唤醒保持时间 (静态检测)。	请参阅图 8-32 和图 8-33			140	$\mu s$
$t_{WAKE\_INVALID}$	在待机或睡眠模式下, WAKE 引脚短于该时长的脉冲将在静态检测中被滤除。	请参阅图 8-32 和图 8-33	10			$\mu s$
<b>SW 输入终端</b>						
$V_{IH}$	高电平输入电压: SW	VCC1 存在	0.7			VCC1
$V_{IL}$	低电平输入电压: SW	VCC1 存在			0.3	VCC1
$V_{IHSWINT}$	用于睡眠或失效防护模式的 VCC1 缺失时的 SW 引脚高电平输入电压	寄存器 8'h0E[1] = 1 和/或 8'h0E[2] = 1 且 VCC1 在睡眠或失效防护模式下缺失	1.2			V
$V_{ILSWINT}$	用于睡眠或失效防护模式的 VCC1 缺失时的 SW 低电平输入电压	寄存器 8'h0E[1] = 1 和/或 8'h0E[2] = 1 且 VCC1 在睡眠或失效防护模式下缺失			0.4	V
$I_{IHSWINT-PD}$	VCC1 关闭时 SW 引脚的高电平输入泄漏电流 (高电平有效)	VCC1 关闭, 启用内部下拉, $V_{in} = 1.5V$	18		32	$\mu A$
$I_{ILSWINT-PD}$	VCC1 关闭时 SW 引脚的低电平输入泄漏电流 (高电平有效)	VCC1 关闭, 启用内部下拉, $V_{in} = 0V$	-1		1	$\mu A$
$I_{IHSWINT-PU}$	VCC1 关闭时 SW 引脚的高电平输入泄漏电流 (低电平有效)	VCC1 关闭, 启用内部上拉, $V_{in} = 1.5V$	-60		-20	$\mu A$
$I_{ILSWINT-PU}$	VCC1 关闭时 SW 引脚的低电平输入泄漏电流 (低电平有效)	VCC1 关闭, 启用内部上拉 $V_{in} = 0V$	-85		-35	$\mu A$
$I_{IH}$	高电平输入泄漏电流 (SW 上拉)	输入 = VCC1 $\pm 2\%$	-1		1	$\mu A$
$I_{IL}$	低电平输入泄漏电流 (SW 上拉)	输入 = 0V, VCC1 $\pm 2\%$	-140		-2	$\mu A$
$I_{IH}$	高电平输入泄漏电流 (SW 下拉)	输入 = VCC1 $\pm 2\%$	15		140	$\mu A$

## 6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
I <sub>IL</sub>	低电平输入泄漏电流 (SW 下拉)	输入 = 0V, VCC1 ± 2%	-1		1	μA
R <sub>pu</sub>	上拉电阻器 (SW 引脚)	SW 引脚配置了上拉电阻器 (SW 引脚已配置为低电平有效)	40	60	80	kΩ
R <sub>pd</sub>	下拉电阻器 (SW 引脚)	SW 引脚配置了下拉电阻 (SW 引脚已配置为高电平有效)	40	60	80	kΩ
I <sub>LKG(OFF)</sub>	未供电时的漏电流	输入 = 5.5V, VCC1 = VSUP = 0V; T <sub>J</sub> = -40 至 85°C	-1	0	1	μA
<b>SDI、SCK、nCS、CTXD、LTXD 输入终端</b>						
V <sub>IH</sub>	高电平输入电压		0.7			VCC1
V <sub>IL</sub>	低电平输入电压				0.3	VCC1
I <sub>IH</sub>	高电平输入泄漏电流 (内部上拉)	输入 = VCC1 ± 2%	-1		1	μA
I <sub>IH</sub>	高电平输入泄漏电流 (内部下拉)	输入 = VCC1 ± 2%	15		140	μA
I <sub>IL</sub>	低电平输入泄漏电流 (内部上拉)	输入 = 0V, VCC1 ± 2%	-140		-2	μA
I <sub>IL</sub>	低电平输入泄漏电流 (内部下拉)	输入 = 0V, VCC1 ± 2%	-1		1	μA
C <sub>IN</sub>	输入电容	20MHz 时	2		10	pF
I <sub>LKG(OFF)</sub>	未供电时的漏电流	输入 = 5.5V, VCC1 = VSUP = 0V; T <sub>J</sub> = -40 至 85°C	-1	0	1	μA
R <sub>pd</sub>	下拉电阻器 (SDI、SCK 和 SW 引脚)	如果相应地进行了配置, 这些引脚将具有下拉电阻器。	40	60	80	kΩ
R <sub>pu</sub>	上拉电阻器 (SDI、SCK、nCS、SW、CTXD 和 LTXD 引脚)	如果相应地进行了配置, SDI、SCK 和 SW 引脚将具有上拉电阻器。nCS、CTXD 和 LTXD 始终具有上拉电阻器。	40	60	80	kΩ
<b>CRXD、LRXD、SDO、GFO、nINT 输出终端</b>						
V <sub>OH</sub>	高电平输出电压	I <sub>OH</sub> = -2mA	0.8			VCC1
V <sub>OL</sub>	低电平输出电压	I <sub>OL</sub> = 2mA			0.2	VCC1
I <sub>LKG(OFF)</sub>	未供电时的漏电流	VSUP = 0V; VCC1 = 0V; V <sub>O</sub> = 0V 至 VCC1 输出电平, 可为 3.3V 或 5V	-5		5	μA
<b>nRST 终端 (输入/输出)</b>						
V <sub>IH</sub>	高电平输入切换阈值电压	基于内部电压	2.1			V
V <sub>IL</sub>	低电平输入切换阈值电压	基于内部电压			0.8	V
I <sub>OL</sub>	低电平输出电流, 漏极开路	nRST = 0.4V	1.5			mA
I <sub>LKG</sub>	漏电流, 高电平	nRST = VCC1	-5		5	μA
R <sub>PU</sub>	上拉电阻 (输出已上拉至 VCC1)		10	30	50	kΩ
<b>LIN 占空比</b>						
D1	占空比 1 (ISO/DIS 17987 参数 27 和 J2602 正常电池) (4) (5)	TH <sub>REC(MAX)</sub> = 0.744 x VSUP, TH <sub>DOM(MAX)</sub> = 0.581 x VSUP, VSUP = 7V 至 18V, t <sub>BIT</sub> = 50/52μs, D1 = t <sub>BUS_rec(min)</sub> / (2 x t <sub>BIT</sub> ), (请参阅图 7-13、图 7-14)	0.396			
D2	占空比 2 (ISO/DIS 17987 参数 28 和 J2602 正常电池) (4) (5)	TH <sub>REC(MIN)</sub> = 0.422 x VSUP, TH <sub>DOM(MIN)</sub> = 0.284 x VSUP, VSUP = 7.6V 至 18V, t <sub>BIT</sub> = 50/52μs, D2 = t <sub>BUS_rec(MAX)</sub> / (2 x t <sub>BIT</sub> ), (请参阅图 7-13、图 7-14)			0.581	

## 6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
D3	占空比 3 (ISO/DIS 17987 参数 29 和 J2602 正常电池) (4) (5)	$TH_{REC(MAX)} = 0.778 \times VSUP$ , $TH_{DOM(MAX)} = 0.616 \times VSUP$ , $VSUP = 7V$ 至 $18V$ , $t_{BIT} = 96\mu s$ (10.4kbps), $D3 = t_{BUS\_rec(min)}/(2 \times t_{BIT})$ , (请参阅图 7-13、图 7-14)	0.417			
D4	占空比 4 (ISO/DIS 17987 参数 30 和 J2602 正常电池) (4) (5)	$TH_{REC(MIN)} = 0.389 \times VSUP$ , $TH_{DOM(MIN)} = 0.251 \times VSUP$ , $VSUP = 7.6V$ 至 $18V$ , $t_{BIT} = 96\mu s$ (10.4kbps), $D4 = t_{BUS\_rec(MAX)}/(2 \times t_{BIT})$ , (请参阅图 7-13、图 7-14)			0.59	
D1 <sub>LB</sub>	J2602 低电量时的占空比 1 (5) (6)	$TH_{REC(MAX)} = 0.665 \times VSUP$ , $TH_{DOM(MAX)} = 0.499 \times VSUP$ , $VSUP = 5.5V$ 至 $7V$ , $t_{BIT} = 50/52\mu s$ , $D1_{LB} = t_{BUS\_rec(min)}/(2 \times t_{BIT})$ , (请参阅图 7-13、图 7-14)	0.396			
D2 <sub>LB</sub>	J2602 低电量时的占空比 2 (5) (6)	$TH_{REC(MIN)} = 0.496 \times VSUP$ , $TH_{DOM(MIN)} = 0.361 \times VSUP$ , $VSUP = 6.1V$ 至 $7.6V$ , $t_{BIT} = 50/52\mu s$ , $D2_{LB} = t_{BUS\_rec(MAX)}/(2 \times t_{BIT})$ , (请参阅图 7-13、图 7-14)			0.581	
D3 <sub>LB</sub>	J2602 低电量时的占空比 3 (5) (6)	$TH_{REC(MAX)} = 0.665 \times VSUP$ , $TH_{DOM(MAX)} = 0.499 \times VSUP$ , $VSUP = 5.5V$ 至 $7V$ , $t_{BIT} = 96\mu s$ , $D3_{LB} = t_{BUS\_rec(min)}/(2 \times t_{BIT})$ , (请参阅图 7-13、图 7-14)	0.417			
D4 <sub>LB</sub>	J2602 低电量时的占空比 4 (5) (6)	$TH_{REC(MIN)} = 0.496 \times VSUP$ , $TH_{DOM(MIN)} = 0.361 \times VSUP$ , $VSUP = 6.1V$ 至 $7.6V$ , $t_{BIT} = 96\mu s$ , $D4_{LB} = t_{BUS\_rec(MAX)}/(2 \times t_{BIT})$ , (请参阅图 7-13、图 7-14)			0.59	
T <sub>r-d max</sub>	$t_{REC(MAX)} - t_{DOM(MIN)}$ (5)	$TH_{REC(MAX)} = 0.744 \times VSUP$ , $TH_{DOM(MAX)} = 0.581 \times VSUP$ , $VSUP = 7V$ 至 $18V$ , $t_{BIT} = 52\mu s$ (19.231kbps), (请参阅图 7-13、图 7-14)			10.8	$\mu s$
T <sub>d-r max</sub>	$t_{DOM(MAX)} - t_{REC(MIN)}$ (5)	$TH_{REC(MIN)} = 0.422 \times VSUP$ , $TH_{DOM(MIN)} = 0.284 \times VSUP$ , $VSUP = 7.6V$ 至 $18V$ , $t_{BIT} = 52\mu s$ (19.231kbps), (请参阅图 7-13、图 7-14)			8.4	$\mu s$
T <sub>r-d max</sub>	$t_{REC(MAX)} - t_{DOM(MIN)}$ (5)	$TH_{REC(MAX)} = 0.778 \times VSUP$ , $TH_{DOM(MAX)} = 0.616 \times VSUP$ , $VSUP = 7V$ 至 $18V$ , $t_{BIT} = 96\mu s$ (10.4kbps), (请参阅图 7-13、图 7-14)			15.9	$\mu s$
T <sub>d-r max</sub>	$t_{DOM(MAX)} - t_{REC(MIN)}$ (5)	$TH_{REC(MIN)} = 0.389 \times VSUP$ , $TH_{DOM(MIN)} = 0.251 \times VSUP$ , $VSUP = 7.6V$ 至 $18V$ , $t_{BIT} = 96\mu s$ (10.4kbps), (请参阅图 7-13、图 7-14)			17.28	$\mu s$

(1) SAE J2602 负载包括: 命令者: 5.5nF; 4k $\Omega$ , 对于响应器: 5.5nF; 875 $\Omega$

(2)  $V_{HYS}$  针对 ISO 17987 和 SAE J2602-1 定义。

(3)  $V_{HYS} = (V_{th\_rec} - V_{th\_dom})$ , 其中  $V_{th\_rec}$  和  $V_{th\_dom}$  是来自  $V_{BUSrec}$  和  $V_{BUSdom}$  的实际电压值

(4) ISO 17987 负载包括 1nF; 1k $\Omega$ /6.8nF; 660 $\Omega$ /10nF; 500 $\Omega$ ;  $t_{BIT}$  值为 50 $\mu s$  和 96 $\mu s$

(5) SAE J2602 负载包括: 命令者: 5.5nF; 4k $\Omega$ /889pF; 20k $\Omega$ ; 对于响应器: 5.5nF; 875 $\Omega$ /889pF; 900 $\Omega$ ; 具有 52 $\mu s$  和 96 $\mu s$  的  $t_{BIT}$  值

(6) ISO 17987 没有低电池规格。使用 ISO 17987 负载时, 50 $\mu s$  和 96 $\mu s$  的  $t_{BIT}$  值包含这些低电池占空比参数

(7) 对于 WAKE1, 选择使用寄存器 8'h12[1:0]; 对于 WAKE2, 选择寄存器 8'h2B[5:4]; 对于 WAKE3, 选择寄存器 8'h2B[1:0]

(8) 基于 WAKEx 引脚设置 11b 的电流

(9) 取决于具体的设计和特性

## 6.8 时序要求

在建议运行范围内测得 ( 除非另有说明 )

参数		测试条件	最小值	标称值	最大值	单位
<b>电源</b>						
t <sub>PWRUP</sub>	VSUP 超过 UVSUP 且 VCC1 > UVCC1 后的时间 <sup>(5)</sup>	器件上电后进入重启模式			3.5	ms
t <sub>VCCSS</sub>	VCC1、VCC2 和 VEXCC 的软启动时间 <sup>(5)</sup>	VCC1、VCC2 和 VEXCC 从 0V 斜升到稳压值 90% 的所需时间		0.75	1.25	ms
t <sub>UVFLTR</sub>	VCC1、VCC2 和 VEXCC 的欠压检测滤波时间 <sup>(5)</sup>		25		50	μs
t <sub>UVCC1PR</sub>	VCC1 预警的欠压滤波时间 <sup>(5)</sup>		2		12	μs
t <sub>UVCANFLTR</sub>	VCAN 的欠压滤波时间 <sup>(5)</sup>		2		10	μs
t <sub>OVFLTR</sub>	VCC1、VCC2 和 VEXCC 的过压检测滤波时间 <sup>(5)</sup>		20		45	μs
t <sub>OVFLTRVHSS</sub>	VHSS 的过压检测滤波时间 <sup>(5)</sup>		4		12	μs
t <sub>VSC</sub>	VCC1、VCC2 和 VEXCC 检测滤波时间的接地短路 <sup>(5)</sup>		75	100	125	μs
t <sub>VsCLS</sub>	共享负载时 VCC1 和 VEXCC 检测滤波时间的接地短路 <sup>(5)</sup>		75	100	125	μs
t <sub>LDOON</sub>	LDO 导通时间, 用于确定在上一次未清除的检测后是否存在故障事件 <sup>(5)</sup>	请参阅 图 7-19			3.8	ms
t <sub>LDOOFF</sub>	在接受唤醒事件并检查故障情况之前, VCC1 LDO 在失效防护模式下关闭的时间 <sup>(5)</sup>		250	300	350	ms
<b>模式更改</b>						
t <sub>MODE_STBY_NOM_CTRX</sub>	通过 SPI 写入将 CAN 收发器从关闭状态或可唤醒状态切换至开启或监听状态的转换时间, 此时 CRXD 引脚镜像 CAN 总线状态 <sup>(5)</sup>				70	μs
t <sub>MODE_STBY_NOM_LTRX</sub>	通过 SPI 写入将 LIN 收发器从关闭状态或可唤醒状态切换至开启或快速状态的转换时间, 此时 LRXD 引脚镜像 LIN 总线状态 <sup>(5)</sup>				70	μs
t <sub>MODE_NOM_SLP</sub>	从 SPI 睡眠命令开始的时间, 其中 CAN 和/或 LIN 收发器关闭, RXD 不反映总线 <sup>(5)</sup>	请参阅 图 7-20			200	μs
t <sub>MODE_NOM_STBY</sub>	通过 SPI 写入将器件从正常模式切换至待机模式 <sup>(5)</sup>	请参阅 图 7-21			70	μs
<b>器件时序</b>						
t <sub>RSTN_act</sub>	从欠压恢复后的复位延迟 ( VCC1 ≥ UVCC1R 到 nRST 释放 ) <sup>(5)</sup>	示例请参考 图 7-18、图 7-19、图 8-29 和 图 10-8	1.5	2	2.5	ms
t <sub>nRSTIN</sub>	在 nRST 引脚上触发器件复位所需的输入脉冲 <sup>(5)</sup>	请参阅 图 8-44	75	100	125	μs
t <sub>RSTTO</sub>	重启计时器。当 VCC1 < UVCC1F 时, 计时器启动。当计时器在 UVCC1 恢复之前到期时, 该器件进入失效防护模式 ( 如果启用 ) 或睡眠模式 ( 禁用失效防护模式 )。 <sup>(5)</sup>	在从 nRST 活动到 LIMP 活动之间测得	120	150	180	ms
t <sub>nRST_TOG</sub>	看门狗错误导致的复位脉冲持续时间 <sup>(5)</sup>	寄存器 8'h29[5] = 0, 请参阅 图 8-25	1.5	2	2.5	ms
		寄存器 8'h29[5] = 1, 请参阅 图 8-25	10	15	20	ms

## 6.8 时序要求 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	标称值	最大值	单位
$t_{nINT\_TI}$	启用 nINT_TOG_EN 时的 nINT 输出脉冲宽度 (低电平)。(5)	寄存器 8'h1B[0] = 1b	75	100	125	$\mu$ s
$t_{nINT\_TP}$	启用 nINT_TOG_EN 时的 nINT 输出脉冲宽度 (高电平)。(5)	寄存器 8'h1B[0] = 1b	75	100	125	$\mu$ s
$t_{WK\_TIMEOUT}$	总线唤醒超时值	请参阅 图 8-29	0.8		2	ms
$t_{WK\_FILTER}$	满足唤醒请求滤波总线要求的总线时间	请参阅 图 8-29	0.5		1.8	$\mu$ s
$t_{WK\_WIDTH\_MIN}$	最小 WAKE 引脚脉冲宽度(2) (3) (4) (5) 请参阅 图 8-34	寄存器 8'h11[3:2] = 00b	10			ms
		寄存器 8'h11[3:2] = 01b	20			ms
		寄存器 8'h11[3:2] = 10b	40			ms
		寄存器 8'h11[3:2] = 11b	80			ms
$t_{WK\_WIDTH\_INVALID}$	被视为无效的 WAKE 引脚最大脉冲宽度(2) (3) (4) (5) 请参阅 图 8-34	寄存器 8'h11[3:2] = 00b			5	ms
		寄存器 8'h11[3:2] = 01b			10	ms
		寄存器 8'h11[3:2] = 10b			20	ms
		寄存器 8'h11[3:2] = 11b			40	ms
$t_{WK\_WIDTH\_MAX}$	最大 WAKE 引脚脉冲窗口(2) (3) (4) (5) 请参阅 图 8-34	寄存器 8'h11[1:0] = 00b	750		950	ms
		寄存器 8'h11[1:0] = 01b	1000		1250	ms
		寄存器 8'h11[1:0] = 10b	1500		1875	ms
		寄存器 8'h11[1:0] = 11b	2000		2500	ms
$t_{WK\_CYC}$	用于循环检测的采样窗口; 待机或睡眠模式。(5) 请参阅 图 8-37	寄存器 8'h12[5] = 0b	10	25	35	$\mu$ s
		寄存器 8'h12[5] = 1b	55	75	85	$\mu$ s
$t_{SILENCE\_CAN}$	总线不活动超时 当总线从显性状态变为隐性状态时, 计时器会复位并重新启动, 反之亦然。(5)		0.6		1.2	s
$t_{INACTIVE}$	用于失效防护和模式不活动的 SWE 计时器	可以使用寄存器 8'h1C[6:3] 编程为不同的值	4	5	6	min
$t_{Bias}$	从显性-隐性-显性序列开始到现在的时间	每个相位 6 $\mu$ s 直至 $V_{sym} \geq 0.1$ 。请参阅 图 7-10			250	$\mu$ s
$t_{SW}$	要识别状态更改的 SW 引脚滤波时间(5)		130			$\mu$ s
$t_{INITWD}$	看门狗的初始长窗口(5) 请参阅 图 8-62	WD_CONFIG_1 寄存器 8'h13[1:0] = 00b	127	150	173	ms
		WD_CONFIG_1 寄存器 8'h13[1:0] = 01b	255	300	345	ms
		WD_CONFIG_1 寄存器 8'h13[1:0] = 10b (默认值)	510	600	690	ms
		WD_CONFIG_1 寄存器 8'h13[1:0] = 11b	850	1000	1150	ms
$f_{PWM\_ACC}$	HSS1-4 PWM 频率精度(5)	HSS 设置为 PWM, PWM 频率设置为 200Hz 或 400Hz (根据 PWMx_FREQ 位确定)	-10		10	%
$t_{WD\_ACC}$	超时看门狗时序精度(5)	超时看门狗已启用。选择看门狗计时器的典型值时请参考 表 8-16	-15	tWD	15	%
	窗口和问答看门狗计时精度(5)	窗口看门狗或问答看门狗已启用。选择看门狗计时器的典型值时请参考 表 8-16	-10	tWD	10	%



## 6.8 时序要求 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	标称值	最大值	单位
$t_{\text{TMR-ACC}}$	Timer1、Timer2 周期/导通时间精度或 SWE 计时器精度 <sup>(5)</sup>	根据寄存器 8'h25 (TIMER1_CONFIG) 或 8'h26 (TIMER2_CONFIG) 配置的 Timer1 或 Timer2 的典型值; 根据 8'h25 配置的 SWE 计时器的典型值 (SWE_TIMER_SET)	-15		15	%
$t_{\text{CTXD\_DTO}}$	CAN TXD 显性超时 <sup>(1) (5)</sup>	$R_L = 60 \Omega$ , $C_L =$ 开路; 请参阅图 7-7	1		5	ms
$t_{\text{LTXD\_DTO}}$	LIN TXD 显性超时 <sup>(5)</sup>		20	45	80	ms
$t_{\text{TOGGLE}}$	在 WUP 之后进行编程时的 RXD 引脚切换时序 <sup>(5)</sup>	请参阅图 8-29	5	10	15	$\mu\text{s}$
$F_{\text{OSC-16M}}$	16MHz 时钟频率		15.36	16	16.64	MHz
$F_{\text{OSC-1M}}$	1MHz 时钟频率		0.94	1.04	1.14	MHz
$F_{\text{OSC-10k}}$	10kHz 时钟频率		8.8	10.4	12	kHz

- (1) 一旦 CTXD 处于显性状态的持续时间超过 CTXD 显性超时 ( $t_{\text{CTXD\_DTO}}$ ) 值,  $t_{\text{CTXD\_DTO}}$  便会立即禁用收发器的驱动器, 从而释放 CAN 总线线路以进入隐性状态, 防止因本地故障而将总线锁定为显性状态。驱动器只有在 CTXD 返回高电平 (隐性状态) 后才能发送显性信号。显性超时特性可以保护 CAN 总线免受总线显性锁定的影响, 但会限制可能的最低数据速率。CAN 协议允许 (CTXD 上) 在最差情况下最多可有 11 个连续显性位, 其中 5 个连续显性位后面紧接一个错误帧。该条件与  $t_{\text{CTXD\_DTO}}$  最小值一同限制了最小位速率。最小比特率的计算公式如下:

$$\text{Minimum Bit Rate} = \frac{11}{t_{\text{CTXD\_DTO}}} = \frac{11 \text{ bits}}{1.2 \text{ ms}} = 9.2 \text{ kbps} \quad (1)$$

- (2) 该参数仅在寄存器 11h[7:6] = 11b 时有效
- (3) 这是器件会将 WAKE 引脚输入检测为良好脉冲的最小脉冲宽度。 $t_{\text{WK\_WIDTH\_MIN}}$  最小值与  $t_{\text{WK\_WIDTH\_INVALID}}$  最大值之间的值是不确定的, 有时会也不会被视为有效。
- (4) 该参数根据  $t_{\text{WK\_WIDTH\_INVALID}}$  寄存器 11h[3:2] 的编程值进行设置
- (5) 取决于具体的设计和特性



## 6.9 开关特性

在建议运行范围内测得 ( 除非另有说明 )

参数		测试条件	最小值	典型值	最大值	单位	
<b>发送器和接收器时序 (CAN FD)</b>							
$t_{prop}(TxD-busrec)$	传播延迟时间, CTXD 高电平到驱动器隐性	典型条件: $R_L = 60\ \Omega$ , $C_L = 100pF$ , $R_{CM} = \text{开路}$ $CAN\_SLOPE\_CTRL\_EN\ 8'h0E[7] = 0b$ ; 请参阅 图 7-4		55	90	ns	
$t_{prop}(TxD-busdom)$	传播延迟时间, CTXD 低电平到驱动器显性			46	90	ns	
$t_{sk(p)}$	脉冲偏斜 ( $t_{pHR} - t_{pLD}$ )			6	25	ns	
$t_{R/F}$	差动输出信号上升时间:			10	48	85	ns
$t_{prop}(busrec-RXD)$	传播延迟时间, 总线隐性输入到 CRXD 高电平输出	典型条件: $R_L = 60\ \Omega$ , $C_L = 100pF$ , $R_{CM} = \text{开路}$ , $CRXD = 15pF$ $CAN\_SLOPE\_CTRL\_EN\ 8'h0E[7] = 0b$ ; 请参阅 图 7-5		84	115	ns	
$t_{prop}(busdom-RXD)$	传播延迟时间, 总线显性输入到 RXD 低电平输出			55	110	ns	
$t_{LOOP}$	环路延迟 <sup>(1)</sup>	典型条件: $R_L = 60\ \Omega$ , $C_L = 100pF$ , $C_{CRXD} = 15pF$ , $4.5V \leq V_{CAN} \leq 5.5V$ , $V_{CC1} \pm 2\%$ , $CAN\_SLOPE\_CTRL\_EN\ 8'h0E[7] = 0b$			215	ns	
<b>CAN FD 开关特性</b>							
$t_{\Delta Bit}(Bus)2M$	在 2Mbps 下传输的隐性位宽变化, 旨在用于 1Mbps 以上至 2Mbps 的比特率 <sup>(3)</sup>	典型条件: $R_L = 60\ \Omega$ , $C_L = 100pF$ , $C_{CRXD} = 15pF$ ; $CAN\_SLOPE\_CTRL\_EN\ 8'h0E[7] = 0b$ 请参阅 节 7	-60		25	ns	
$t_{\Delta Bit}(Bus)5M$	在 5Mbps 下传输的隐性位宽变化, 旨在用于 2Mbps 以上至 5Mbps 的比特率 <sup>(3)</sup>			-40		10	ns
$t_{\Delta Bit}(Bus)8M$	在 5Mbps 下传输的隐性位宽变化, 旨在用于 5Mbps 以上至 8Mbps 的比特率 <sup>(3)</sup>			-45		10	ns
$t_{\Delta Bit}(RXD)2M$	在 2Mbps 下接收的隐性位宽变化 <sup>(4)</sup>	典型条件: $R_L = 60\ \Omega$ , $C_L = 100pF$ , $C_{CRXD} = 15pF$ ; $CAN\_SLOPE\_CTRL\_EN\ 8'h0E[7] = 0b$ 请参阅 节 7	-100		50	ns	
$t_{\Delta Bit}(RXD)5M$	在 5Mbps 下接收的隐性位宽变化 <sup>(4)</sup>			-70		20	ns
$t_{\Delta Bit}(RXD)8M$	在 8Mbps 下接收的隐性位宽变化 <sup>(4)</sup>			-70		20	ns
$t_{\Delta REC}$	在 2Mbps 下的接收器时序对称性, 旨在用于 1Mbps 以上至 2Mbps 的比特率	典型条件: $R_L = 60\ \Omega$ , $C_L = 100pF$ , $C_{CRXD} = 15pF$ ; $CAN\_SLOPE\_CTRL\_EN\ 8'h0E[7] = 0b$ 请参阅 节 7	-60	-11	35	ns	
	在 5Mbps 下的接收器时序对称性, 旨在用于 2Mbps 以上至 5Mbps 的比特率			-30		10	ns
	在 8Mbps 下的接收器时序对称性			-30		10	ns
<b>开关特性 (LIN)</b>							
$t_{rx\_pdr}$ $t_{rx\_pdf}$	接收器上升/下降传播延迟时间 ( ISO/DIS 17987 参数 31 )	$R_{LRXD} = 2.4k\ \Omega$ , $C_{RXD} = 20pF$ ( 请参阅 图 7-14 )			6	$\mu s$	
$t_{rs\_sym}$	接收器传播延迟时间的对称性 接收器上升传播延迟时间 ( ISO/DIS 17987 参数 32 )	上升沿与下降沿的相对关系, ( $t_{rx\_sym} = t_{rx\_pdf} - t_{rx\_pdr}$ ), $R_{RXD} = 2.4k\ \Omega$ , $C_{LRXD} = 20pF$ ( 图 7-14 )	-2		2	$\mu s$	
$t_{LINBUS}$	LIN 唤醒时间 ( LIN 总线上用于唤醒的最短显性时间 )	请参阅 图 8-31	25	100	150	$\mu s$	
$t_{CLEAR}$	在 LIN 总线出现卡滞显性故障时清除错误唤醒预防逻辑所需的时间 ( LIN 总线清除总线卡滞显性故障的隐性时间 )	请参阅 图 8-31	10		60	$\mu s$	
<b>快速模式 (LIN)</b>							
DR	数据速率	$5.5V \leq V_{SUP} \leq 18V$ , $R_{LIN} = 500\ \Omega$ 且 $C_{LIN(bus)} = 600pF$			200	kbps	
$t_{rx\_pdr}$ $t_{rx\_pdf}$	接收器上升/下降传播延迟时间 ( ISO/DIS 17987 参数 31 )	$R_{LRXD} = 2.4k\ \Omega$ , $C_{LRXD} = 20pF$ ( 请参阅 图 7-14 )			5	$\mu s$	

## 6.9 开关特性 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$t_{\text{tr}/f}$	LIN 发送器上升和下降时间	$5.5\text{V} \leq V_{\text{SUP}} \leq 18\text{V}$ , $R_{\text{LIN}} = 500\ \Omega$ 且 $C_{\text{LIN}(\text{bus})} = 600\text{pF}$			1.5	$\mu\text{s}$
<b>SPI 开关特性</b>						
$f_{\text{SCK}}$	SCK, SPI 时钟频率 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1, 且如果存在寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式)			2	MHz
$f_{\text{SCK}}$	SCK, SPI 时钟频率 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1, 且如果存在寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式)			4	MHz
$t_{\text{SCK}}$	SCK, SPI 时钟周期 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17 如果存在寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式)	250			ns
$t_{\text{SCK}}$	SCK, SPI 时钟周期 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17 如果存在寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式)	500			ns
$t_{\text{SCKR}}$	SCK 上升时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-16	40			ns
$t_{\text{SCKF}}$	SCK 下降时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17	40			ns
$t_{\text{SCKH}}$	SCK, SPI 时钟高电平 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17 如果存在寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式)	250			ns
$t_{\text{SCKH}}$	SCK, SPI 时钟高电平 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17 如果存在寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式)	125			ns
$t_{\text{SCKL}}$	SCK, SPI 时钟低电平 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17 如果存在寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式)	250			ns
$t_{\text{SCKL}}$	SCK, SPI 时钟低电平 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17 如果存在寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式)	125			ns
$t_{\text{nCSS}}$	nCS 芯片选择建立时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-16			100	ns
$t_{\text{nCSH}}$	nCS 芯片选择保持时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-16			100	ns
$t_{\text{nCSD}}$	nCS 芯片选择禁用时间, 单字节模式或双字节模式, $f_{\text{SCK}} \leq 2\text{MHz}$ (3)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; $f_{\text{SCK}} \leq 2\text{MHz}$ 的单字节模式或双字节模式, 请参阅图 7-17	50			ns
$t_{\text{SISU}}$	数据输入建立时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17	50			ns
$t_{\text{SIH}}$	数据输入保持时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅图 7-17	50			ns

## 6.9 开关特性 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t <sub>SOV</sub>	数据输出有效 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅 图 7-17			80	ns
t <sub>RSO</sub>	SO 上升时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅 图 7-17			40	ns
t <sub>Fso</sub>	SO 下降时间 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1; 请参阅 图 7-17			40	ns

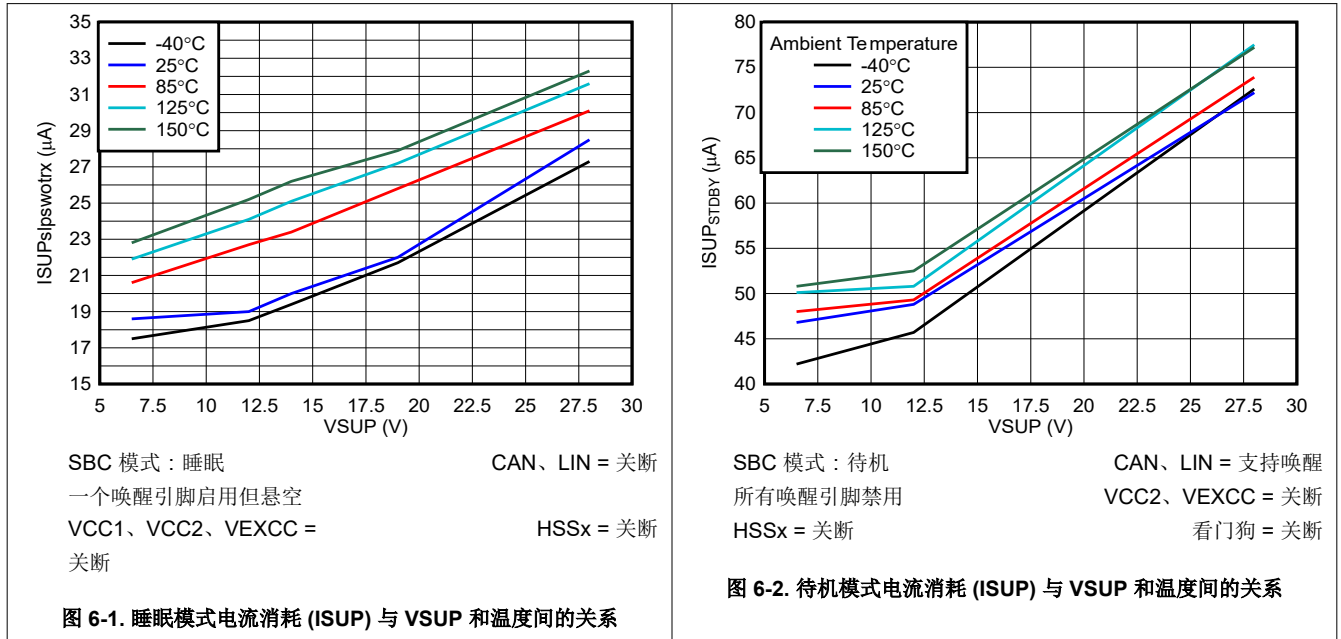
(1) 从 TXD 输入上的信号边沿到 RXD 输出上极性相同的下一个信号边沿的时间, 将考虑两个信号边沿的最大延迟。

(2) 根据设计指定

$$(3) \quad \Delta t_{\text{Bit(Bus)}} = t_{\text{Bit(Bus)}} - t_{\text{Bit(TXD)}} \quad (2)$$

$$(4) \quad t_{\Delta \text{Bit(RXD)}} = t_{\text{Bit(RXD)}} - t_{\text{Bit(TXD)}} \quad (3)$$

## 6.10 典型特性



## 7 参数测量信息

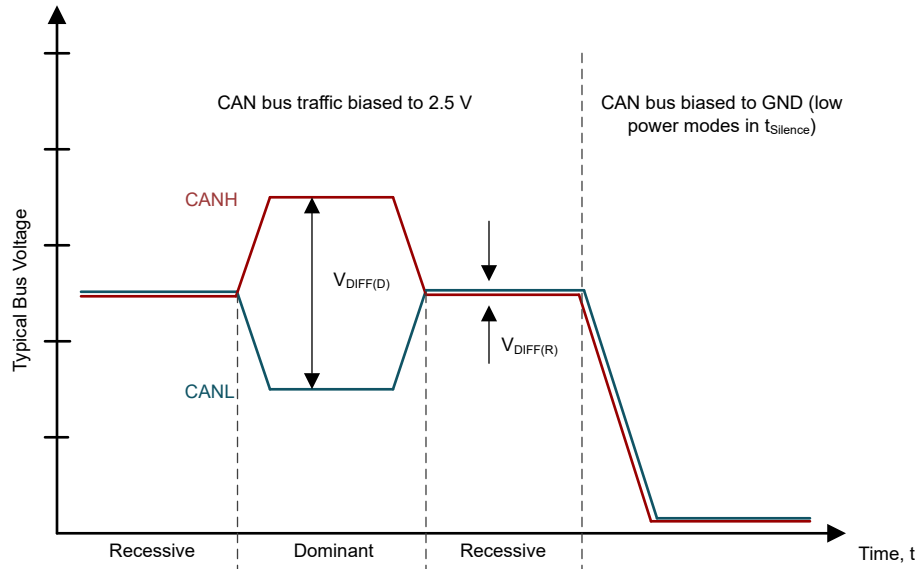


图 7-1. 总线状态 (物理位表示)

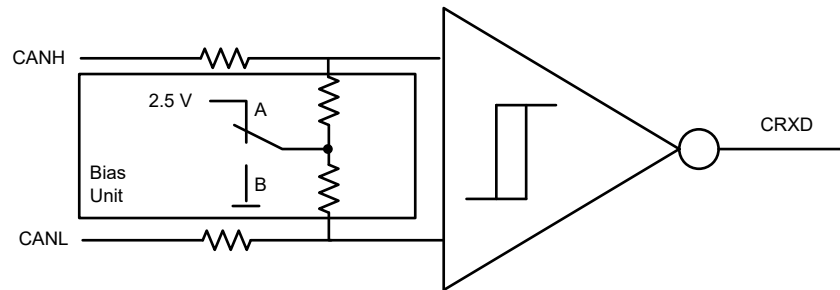


图 7-2. 简化的隐性共模偏置单元和接收器

在 [简化的隐性共模偏置单元和接收器](#) 中, A 是选择性唤醒、正常、监听模式, B 是待机和睡眠模式 (低功耗)。

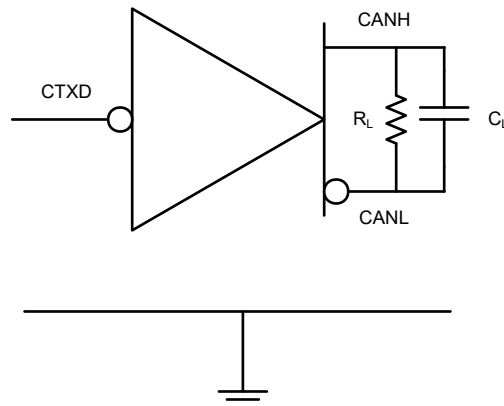


图 7-3. 电源测试电路

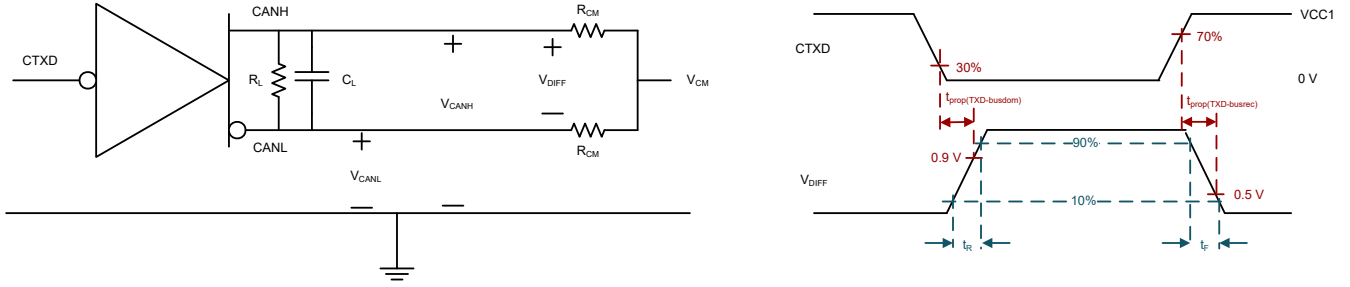


图 7-4. 驱动器测试电路与测量

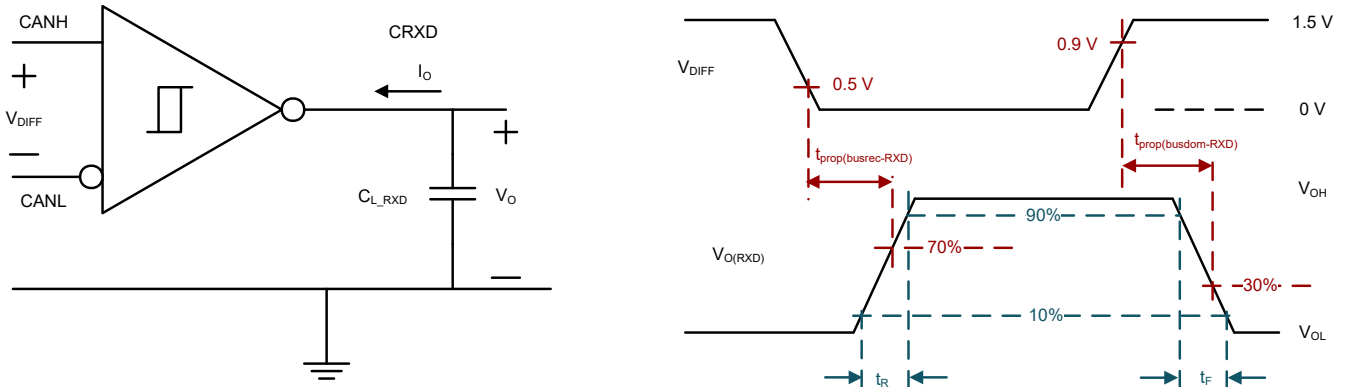


图 7-5. 接收器测试电路与测量

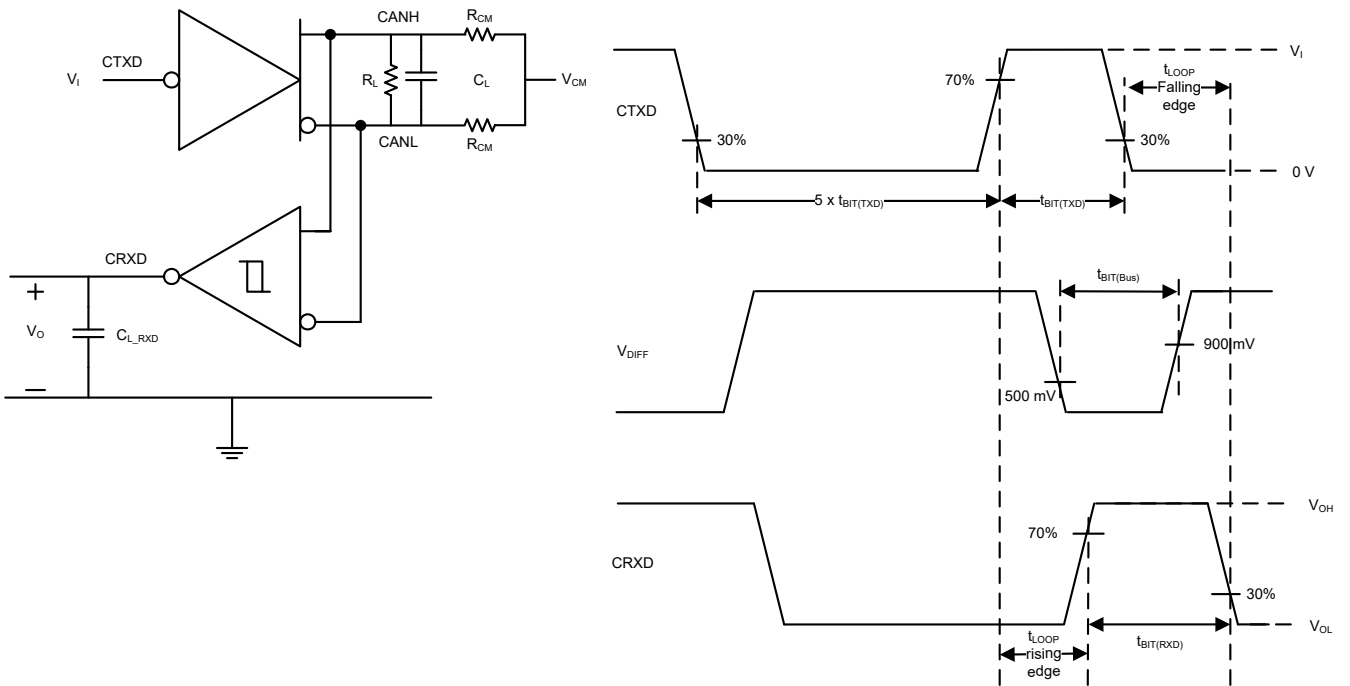


图 7-6. 发送器和接收器时序行为测试电路和测量

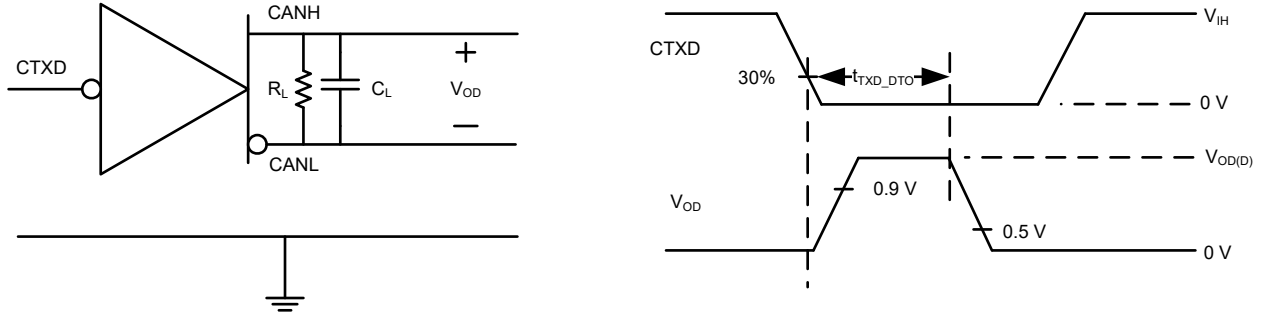


图 7-7. TXD 显性超时测试电路与测量

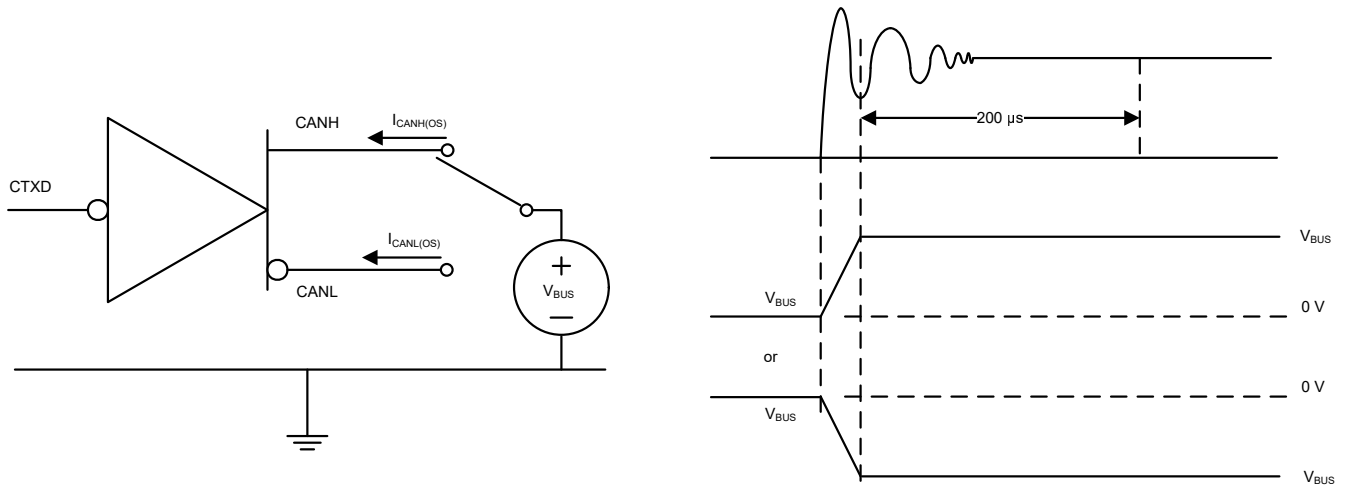


图 7-8. 驱动器短路电流测试与测量

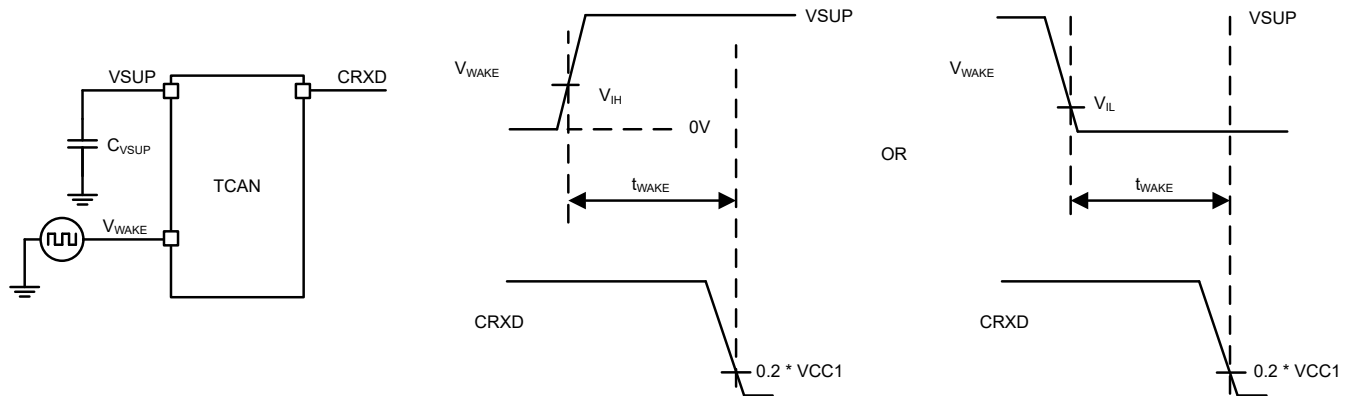


图 7-9. 监控 RXD 输出时的  $t_{WAKE}$

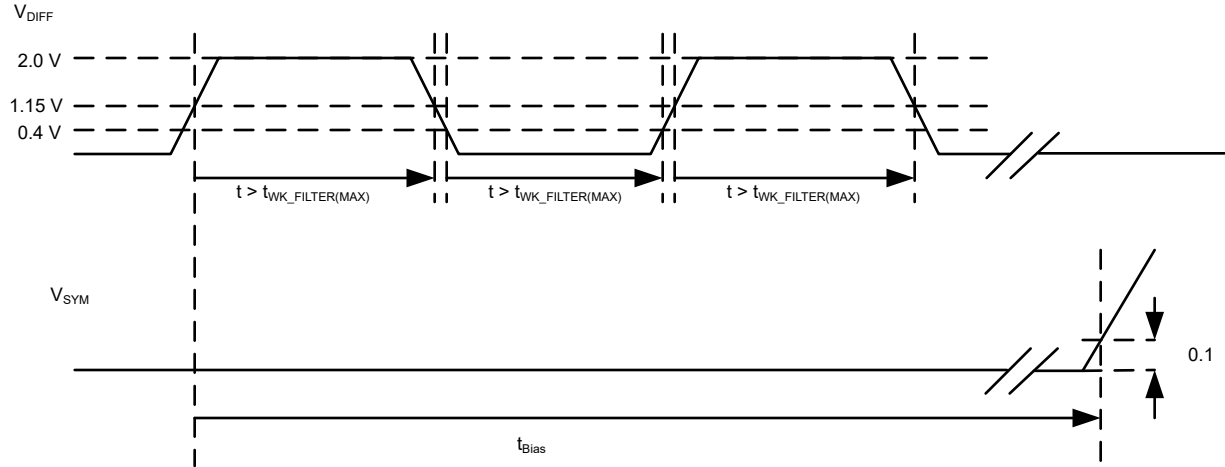


图 7-10. 偏置反应时间测量的测试信号定义

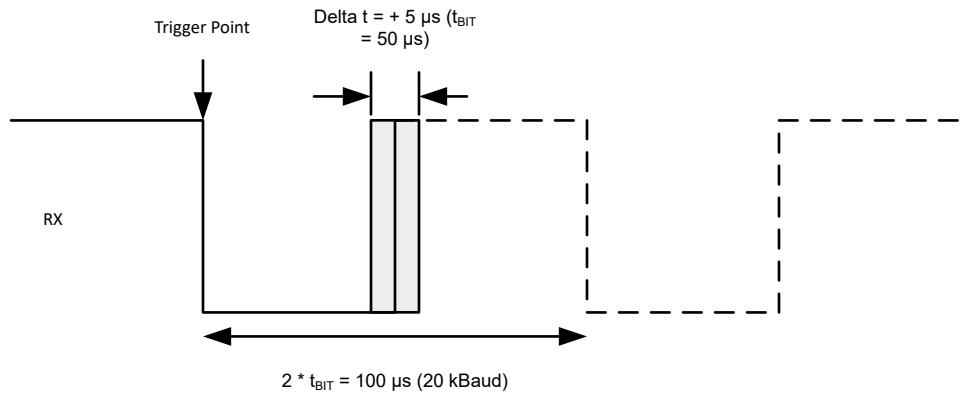


图 7-11. LIN RX 响应：工作电压范围

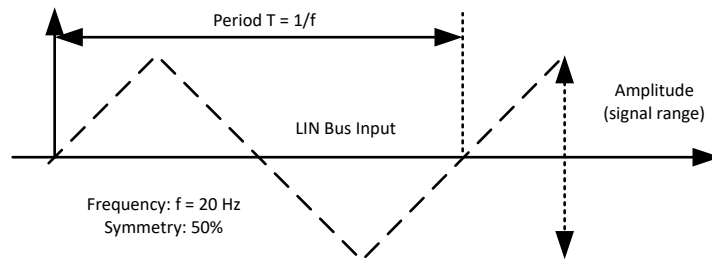


图 7-12. LIN 总线输入信号

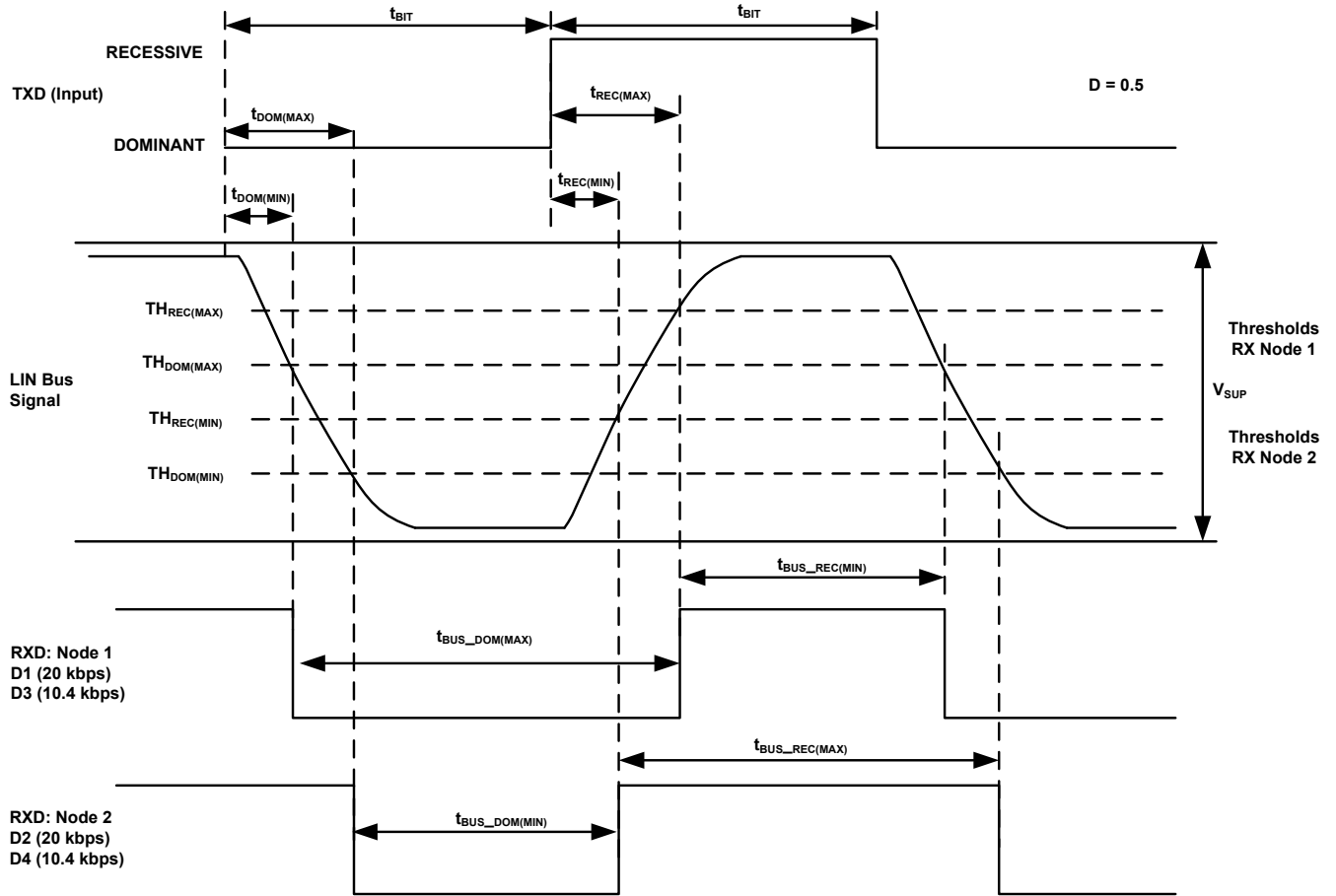


图 7-13. LIN 总线时序的定义

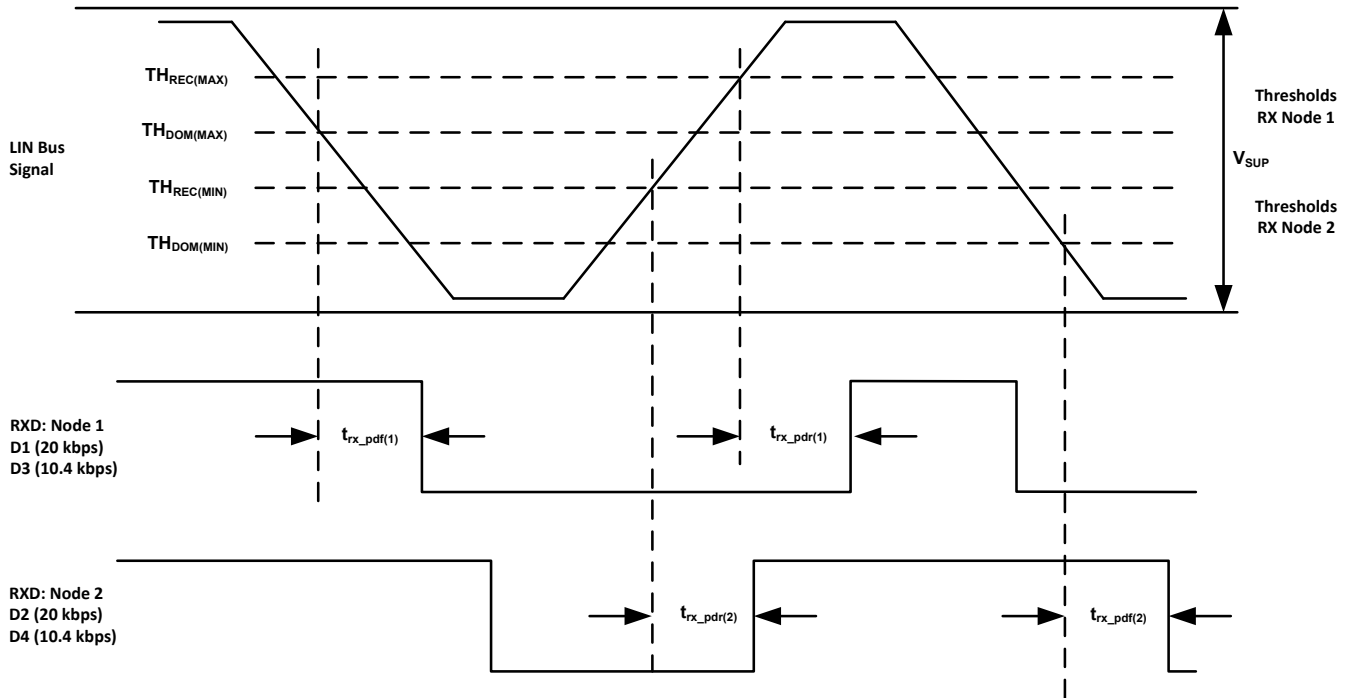


图 7-14. LIN 传播延迟



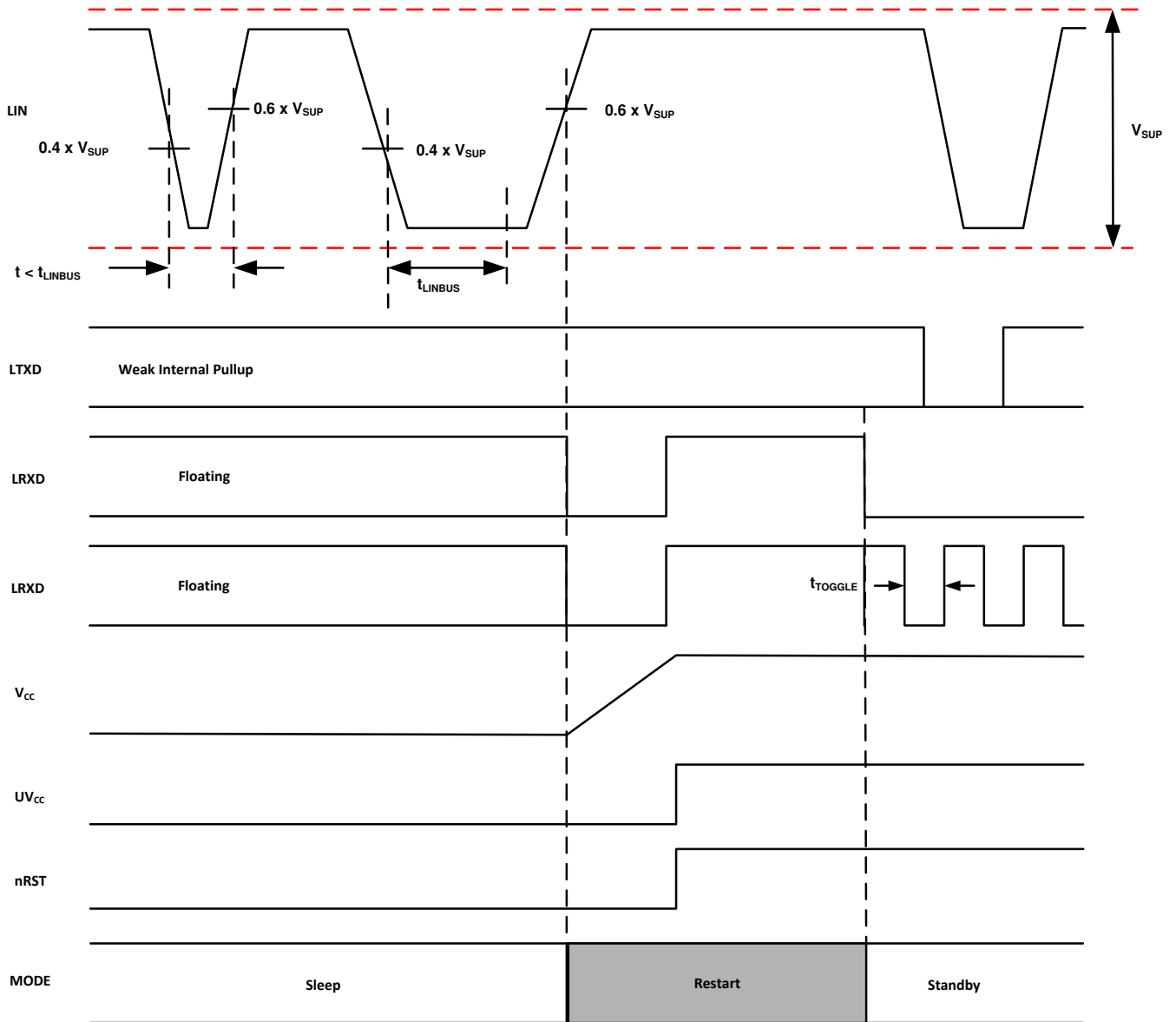


图 7-15. 通过 LIN 总线唤醒

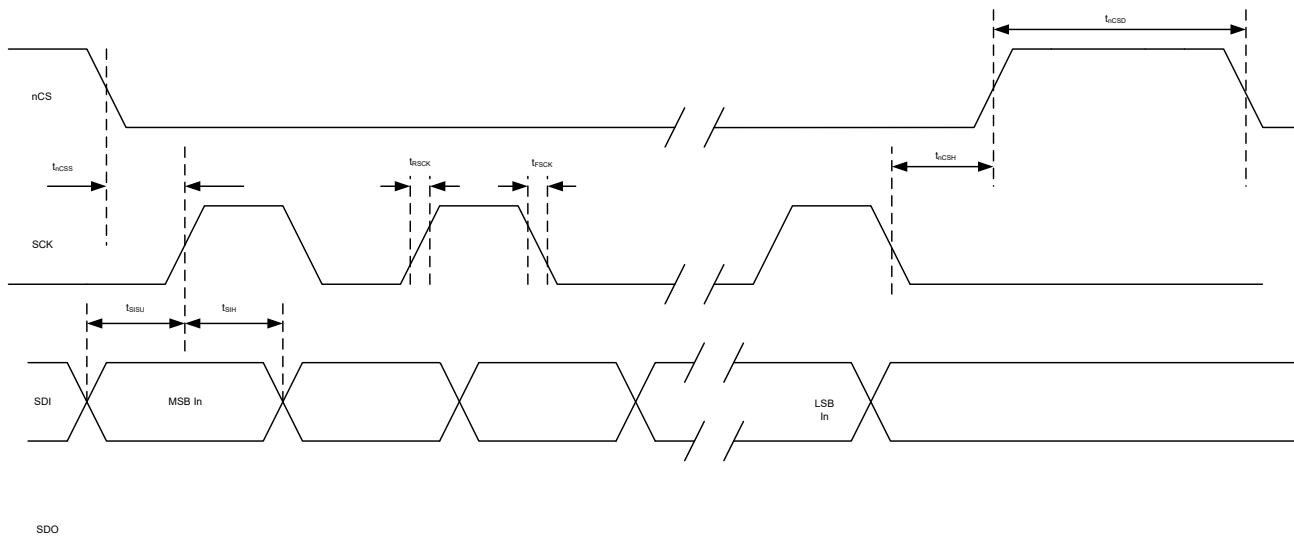


图 7-16. SPI AC 特征写入

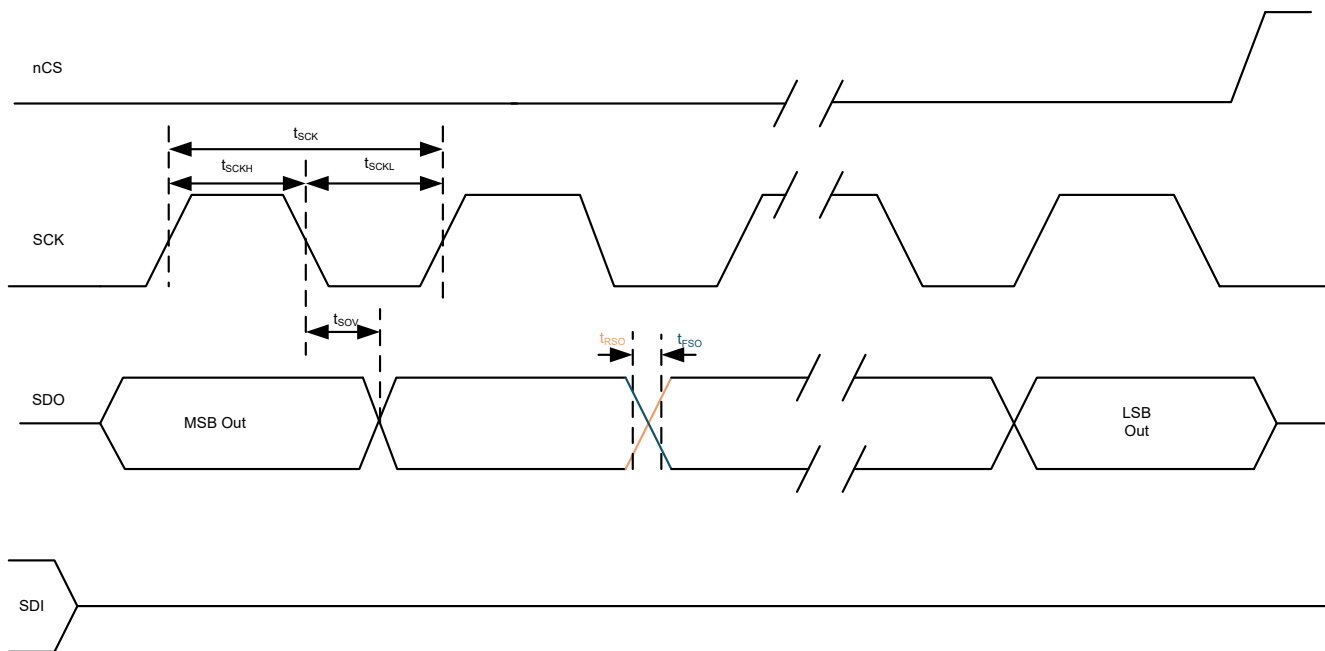


图 7-17. SPI AC 特征读取

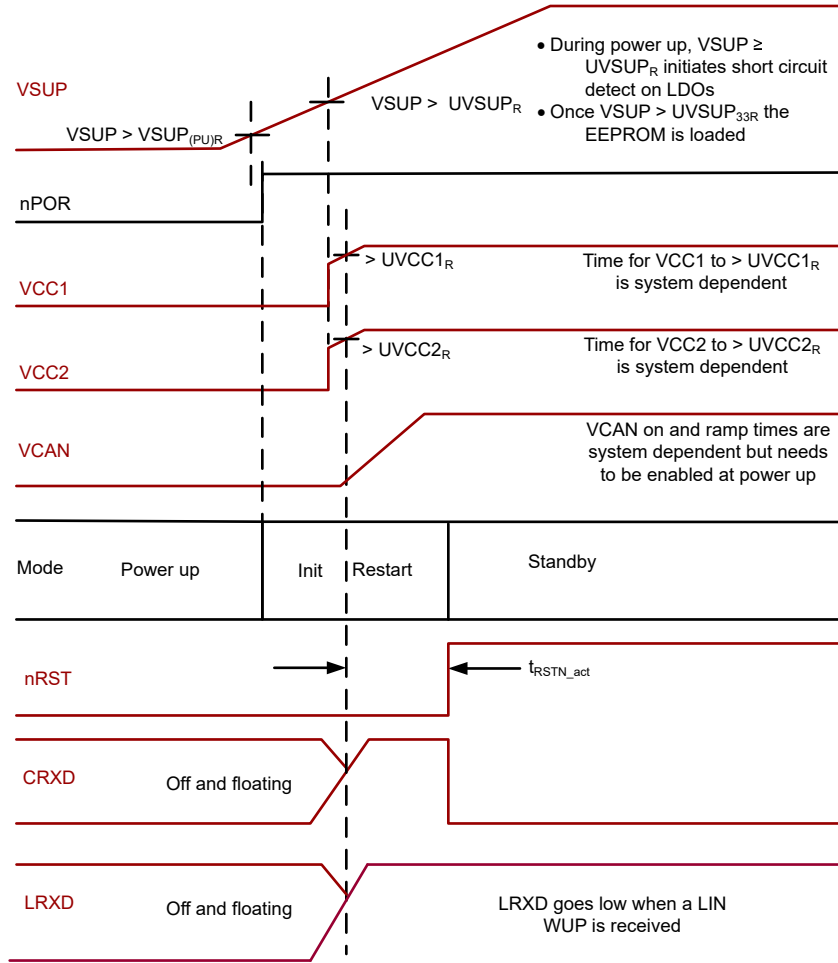


图 7-18. 上电时序

备注

初始上电时，如果未编程，VEXCC 不会导通。编程后，将配置保存到 EEPROM。在加载 EEPROM 后，VEXCC 按照编程的方式上电。

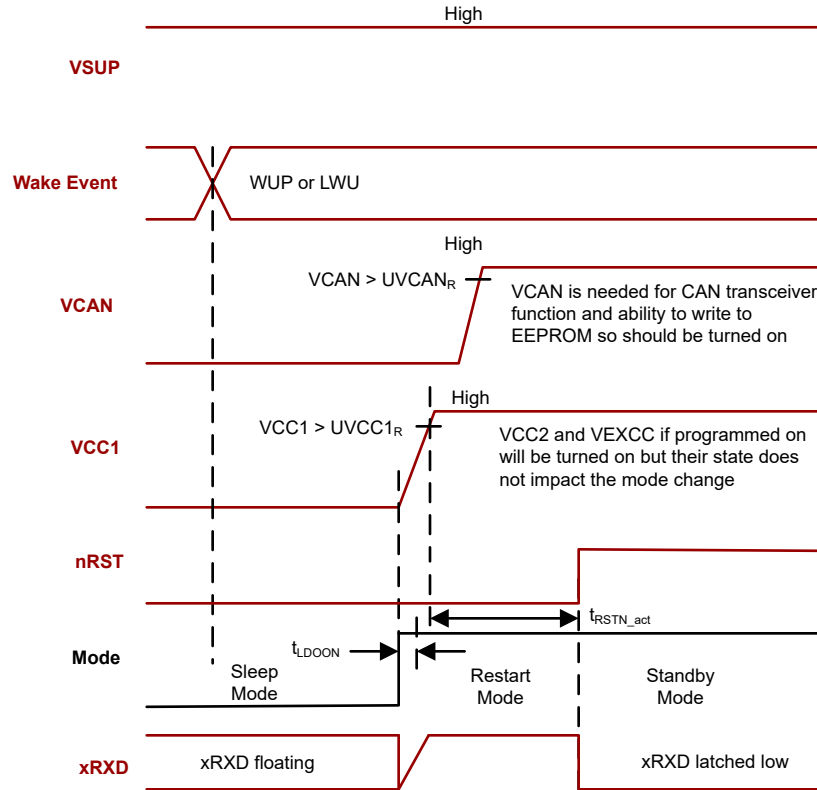


图 7-19. 睡眠到重启机时序

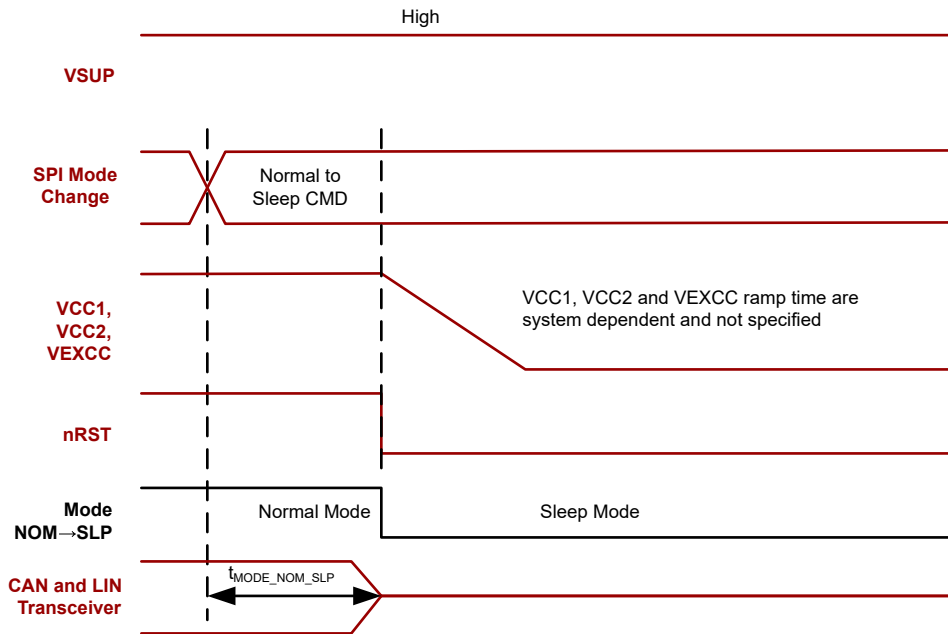


图 7-20. 正常到睡眠时序

备注

CAN 和 LIN 收发器是独立控制的。所示时序图展示的收发器配置为根据模式更改状态。

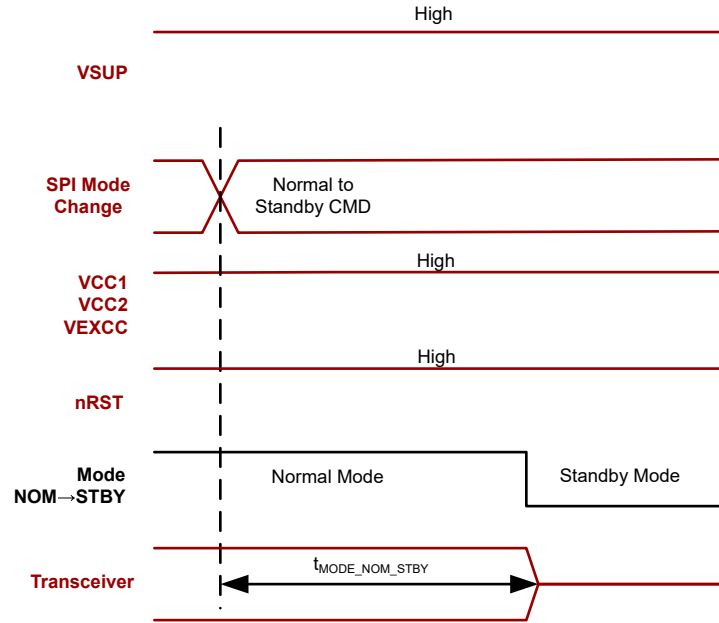


图 7-21. 正常到待机时序

备注

CAN 和 LIN 收发器是独立控制的。所示时序图展示的收发器配置为根据模式更改状态。

备注

红色信号是 TCAN284x-Q1 的输入或输出，黑色信号是 TCAN284x-Q1 的内部信号。适用于数据表中红色和黑色的任何时序图。

## 8 详细说明

### 8.1 概述

TCAN284x-Q1 是集成了 CAN FD 收发器的系统基础芯片 (SBC) 系列。CAN FD 收发器支持高达 8Mbps 的数据速率，符合高速 CAN 物理层标准：ISO 11898-2:2024。TCAN2847x-Q1 集成了一个 LIN 收发器，当斜率控制被禁用并编程为快速模式时，该收发器支持高达 200kbps 的数据速率。LIN 收发器物理层收发器符合 LIN 2.2A 和 ISO/DIS 17987 - 4 以及 SAE J2602 标准。这些数据速率支持线路末端编程。TCAN2845x-Q1 和 TCAN2847x-Q1 支持在专用 CAN 帧上进行选择性唤醒。这些器件还可以通过使用实现 ISO 11898-2:2024 唤醒模式 (WUP) 的 CAN 总线进行远程唤醒。TCAN284x-Q1 支持基于 VCC1 电压的 3.3V 和 5V 处理器。该器件具有串行外设接口 (SPI)，可连接到本地微处理器进行配置。TCAN284x-Q1 提供了软件开发引脚，可帮助实施者进行开发。在此模式下，看门狗仍处于运行状态，但仅设置标志。

TCAN284x3 器件型号提供 3.3V 输出的 VCC1，而该器件的 TCAN284x5 型号提供 5V 输出的 VCC1。这些器件具有单独的 5V LDO，VCC2。能够控制外部 PNP 功率晶体管，以支持在 VEXCC 引脚输出 1.8V、2.5V、3.3V 或 5V 的电压。VCC2 和 VEXCC 受到电池短路保护。CAN FD 收发器的 VCAN 引脚需要 5V 输入电源。

CAN 总线在运行期间有两种逻辑状态：隐性和显性。请参阅图 7-1 和图 7-2。

总线隐性状态是指通过整条总线与端接电阻放电时，总线利用其每个节点的接收器的内部高阻值输入电阻器偏置为大约 2.5V 的共模电压。隐性状态等效于逻辑高电平，通常在总线上表现为约 0V 差分电压。隐性状态也是空闲状态。

总线显性状态是指总线由一个或多个驱动器差分驱动。电流通过端接电阻器流动并在总线上产生差分电压。显性状态等效于逻辑低电平，是总线上的差分电压大于 CAN 显性状态的最小阈值。显性状态会覆盖隐性状态。

在仲裁期间，多个 CAN 节点可以同时传输一个显性位。总线的差动电压高于单个驱动器的差动电压。

具有低功耗待机模式的收发器有第三种总线状态，在这种状态下，总线端子通过接收器的高阻值内部电阻弱偏置到接地。请参阅图 7-1 和图 7-2。

## 8.2 功能方框图

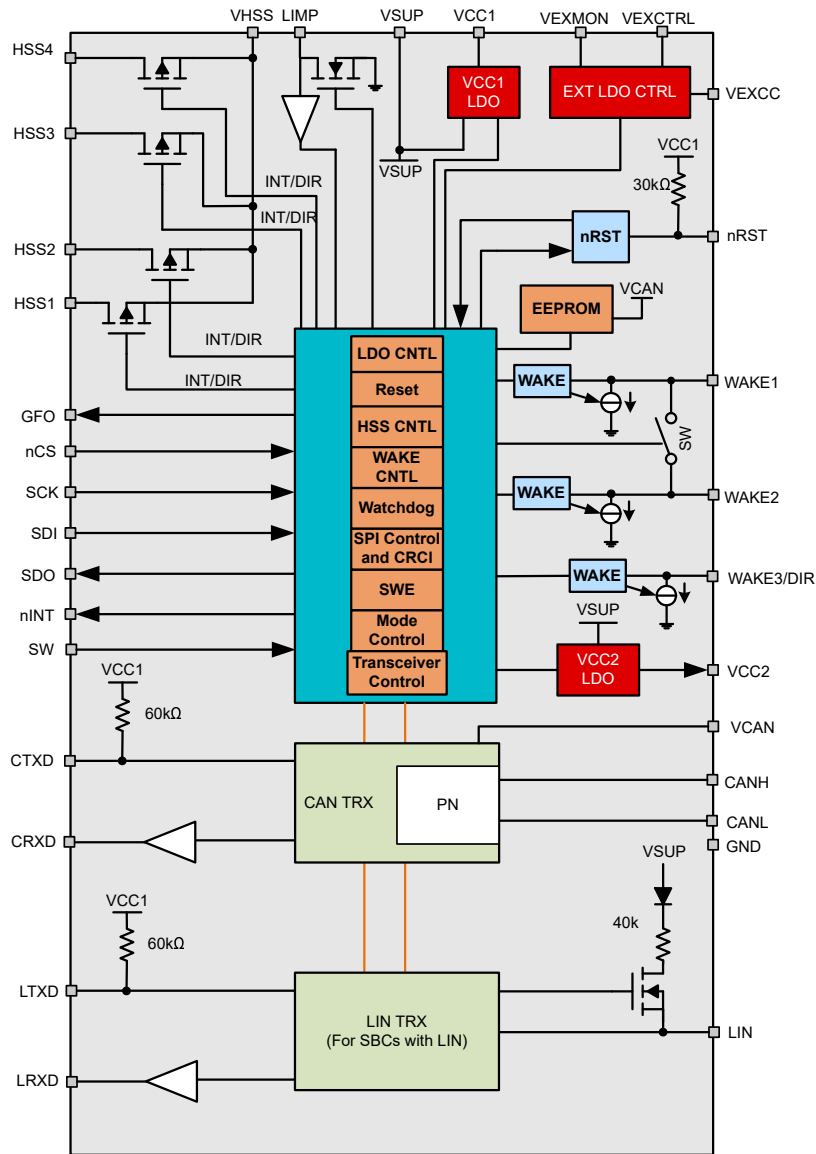


图 8-1. TCAN284x-Q1 功能方框图

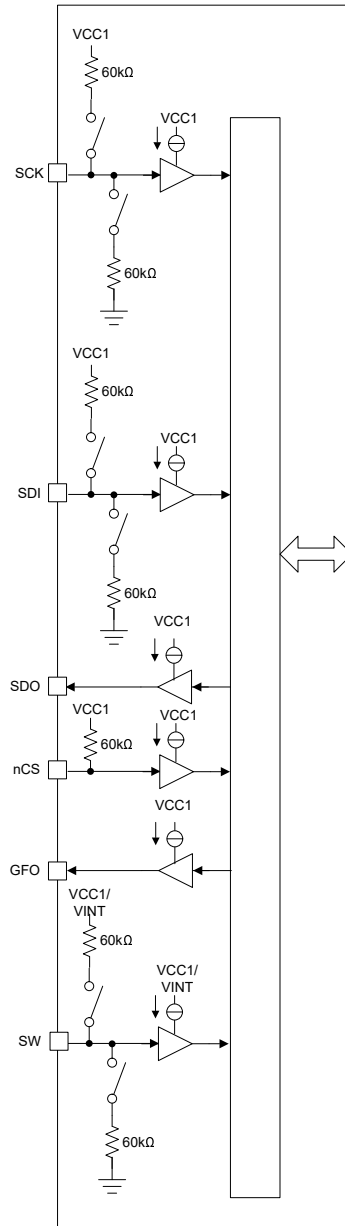


图 8-2. 数字输入和输出方框图

## 8.3 特性说明

### 8.3.1 VSUP 引脚

VSUP 是高压容限电源引脚。VSUP 通过外部反向电池阻断二极管连接到电池。如果在 ECU 电平处发生功率损耗，器件 CAN 和 LIN 引脚的泄漏电流很低，不会使总线负载下降。此设计适用于某些节点未供电（点火供电）而网络的其余部分仍保持供电（电池供电）的系统。

器件监控三个 VSUP 电压电平，即上电复位 (VSUP<sub>(PU)R/F</sub>) 和欠压 (UVSUP<sub>33R/F</sub> 和 VSUP<sub>5R/F</sub>)，其中都监测斜升和斜降值。UVSUP 还可根据 VCC1 电压电平分为两个不同的阈值。节 8.4.8.8 中介绍了 UVSUP。对于加电，图 8-3 提供有关可用的电压电平和功能以及时间的信息。



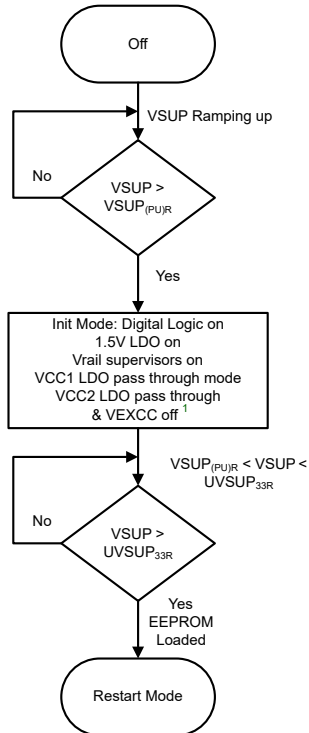


图 8-3. 加电状态图

#### 备注

- 将初始加电和配置保存到 EEPROM 后，LDO 并不总是按所示运行，例如，它们可能被编程为关闭状态
- VEXCC 在 EEPROM 加载之前始终保持关闭状态，加载后会按照配置的行为进行操作
- 要写入 EEPROM，VCAN 必须 > UVCAN，此处不予以考虑

### 8.3.2 VCC1 稳压器

VCC1 稳压器输出引脚提供 3.3V 或 5V 的电源，负载电流高达 250mA。VCC1 引脚能够灌入电流  $ICC1_{SINK}$ ，具体取决于寄存器 VCC1\_SINK 在 8'h0D[3] 时的设置，并在启用 VCC1 时处于活动状态。有关该引脚上的外部电容要求，请参阅表 10-1。VCC1 上有三个监控器：欠压 (UVCC1)、过压 (OVCC1) 和接地短路 (VCC1<sub>SC</sub>)。当与 VEXCC 共享负载时，两者都使用 VCC1 故障监控器。VCC1 是主 LDO 输出，用于设置数字 IO 电压电平。VCC1 上的任何故障都会导致状态变化。

### 8.3.3 VCC2 稳压器

VCC2 引脚提供 5V 输出以及高达 200mA 的负载电流。有关该引脚上的外部电容要求，请参阅表 10-1。该引脚具有电池短路保护，如果连接到 ECU 中的 VCAN 或另一个 CAN 收发器，不得将 VCC2 从电路板上移除，否则可能发生电池短路。VCC2 上有三个监控器：欠压 (UVCC2)、过压 (OVCC2) 和接地短路 (VCC2<sub>SC</sub>)。当检测到这些故障时，会提供中断并且可以关闭 LDO。不会发生模式更改。当 VCC2 开启且未处于故障状态时，寄存器 8'h4F[2] 的 VCC2\_STATUS 设置为 1b。

#### 8.3.3.1 VCC2 电池短路保护

VCC2 的输出级具有电池短路保护。如果外部电压等于或高于 OVCC2，则不会出现反向电流。这种保护针对达到该引脚的绝对最大额定值的电压。如果器件上电时出现电池短路且电压高于额定电压，则可能会损坏器件或出现可靠性问题。

### 8.3.4 nRST 引脚

nRST 引脚是一个双向开漏低侧驱动器，可提供多种功能：用于监测欠压事件的 LDO 监测输出、向处理器指示已进入重启状态的指示器以及器件输入复位。

nRST 通过上拉电阻连接到 VCC1，请参阅图 8-4。当发生 VCC1 欠压 (UVCC1) 事件时，器件转换到重启模式，并且 nRST 引脚锁存为低电平。图 8-5 基于 SBC 运行模式显示 nRST 引脚的行为，并进入该模式。

当器件进入重启模式时，该引脚的行为取决于进入方法。如果进入重启模式会使 LDO 导通，nRST 会锁存为低电平，直到器件进入待机模式。在 LDO 超过上升的欠压电平之后，此时间为  $t_{RSTN\_act}$ 。如果 LDO 在进入重启模式时已经导通（例如看门狗故障），则该引脚被拉至低电平并持续  $t_{NRST\_TOG}$ 。在此时间之后，器件转换至待机模式并将 nRST 恢复高电平。

该引脚可以确定何时施加  $t_{NRSTIN}$  的输入脉冲，导致器件重新加载 EEPROM，将其他寄存器设置为出厂默认值并进入重启模式。

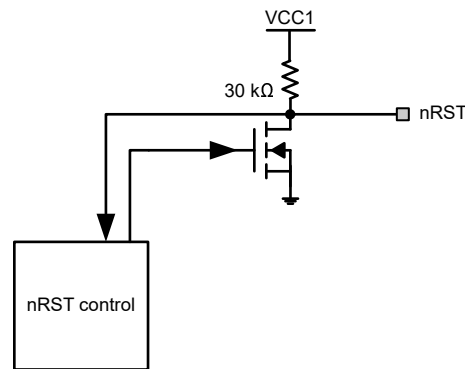


图 8-4. nRST 方框图

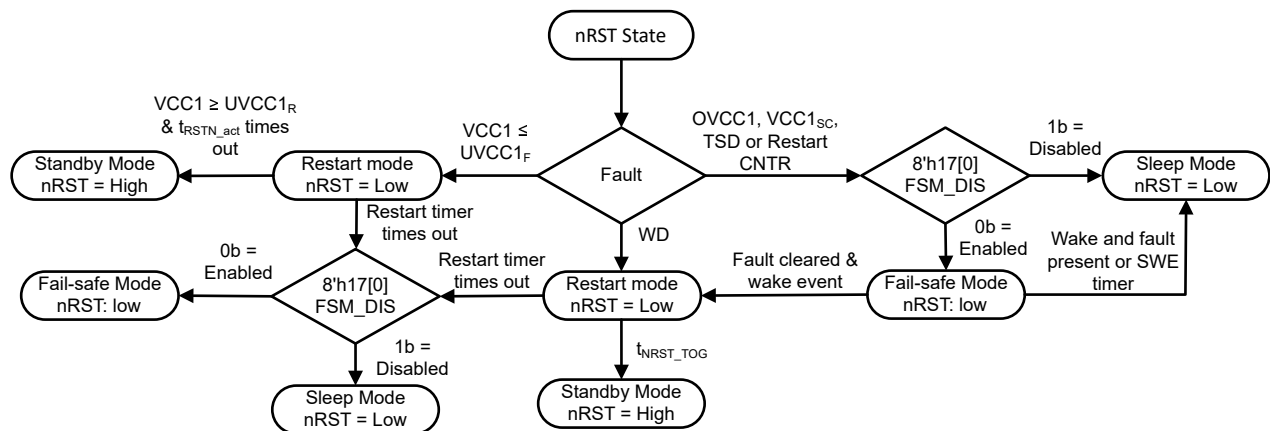


图 8-5. nRST 状态图

### 8.3.5 VEXCC 稳压器

TCAN284x-Q1 可以控制  $\beta$  值介于 50 至 500 之间的外部 PNP 功率晶体管，从而通过 VEXCC 输出支持更高的电流和更宽泛的电压需求。TCAN284x-Q1 可以支持 1.8V、2.5V、3.3V 和 5V 输出。可以使用 SPI 寄存器 8'h0D[2:0] 选择电压，电压默认为 1.8V。VEXCC 上有三个监测器：欠压 (UVEXCC)、过压 (OVEXCC) 和接地短路 (VEXCC<sub>SC</sub>)。在配置寄存器 8'h0D[5:4] 之前，外部 PNP 不会导通并默认为关断。当 VEXCC 开启且未处于故障状态时，寄存器 8'h4F[3] 的 VEXCC\_STATUS 通过设置为 1b 来指示这一点。选择负载共享后，器件会自动配置电压电平以匹配 VCC1 电压并遵循 VCC1 的编程状态。

分流电阻器  $R_{shunt}$  位于 VSUP 和 VEXMON 之间，并根据配置用于两个用途。当用作独立配置时，请参见图 8-6， $R_{shunt}$  设置 PNP FET 的电流限制。必须根据应用的电流限制要求选择  $R_{shunt}$  的值。该电阻器的值由 VSHUNTH 阈值除以所需的电流限制来确定，即  $VSHUNTH/I_{VEXCC-LIM}$ ，其中  $I_{VEXCC-LIM}$  是所需的电流限制值。

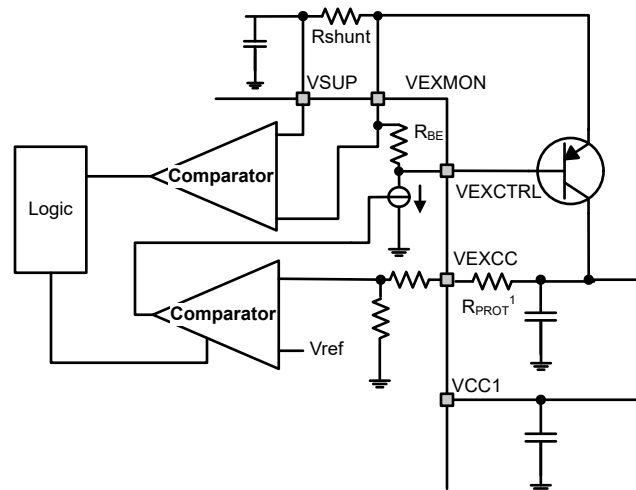
当配置为和 VCC1 进行负载共享时，请参阅图 8-7，电阻器  $R_{shunt}$  设置 VEXCC 和 VCC1 之间的电流比。请参阅方程式 4 和方程式 5，以确定如何计算  $R_{shunt}$  值。

如果尚未使用下线编程对 TCAN284x-Q1 进行编程以实现 VCC1 和 VEXCC 负载共享，则可以使用以下步骤对器件进行编程以实现负载共享：

1. 在 VCC1 短接至电路板上的 EXVCC 时为器件上电；器件上电并进入待机模式
2. 将 VEXCC 电压配置寄存器 8'h0D[2:0] 设置为正确的电压设置。该设置必须与 VCC1 设置相同 ( 仅限 3.3V 或 5V )
3. 设置 VEXT\_CFG、VEXCC 配置寄存器 8'h0D[5:4] 以匹配 VCC1\_CFG 设置
4. 等待 5ms 让输出稳定，读取 8'h4F[3] 的 VEXCC\_STATUS 以确认 VEXCC 处于稳压状态
5. 通过寄存器 8'h0D[2:0] = 100b 启用 VEXCC 的负载共享
6. 如果负载共享配置未保存到 EEPROM，并且器件发生 POR 事件，请重复步骤 1 至步骤 5。

$$Ratio = \left( \frac{I_{VEXCC}}{I_{VCC1}} \right) \tag{4}$$

$$R_{shunt} = \left( \frac{8.824}{Ratio} \right) - \left( \left( \frac{1 + Ratio}{Ratio} \right) \times \left( \frac{0.8}{I_{load}} \right) \right) \tag{5}$$



(1) 为 ECU 外部负载供电时，建议使用串联电阻  $R_{PROT} = 100 \Omega$ ，以确保 EMC 稳健性

图 8-6. 独立外部 PNP 示例

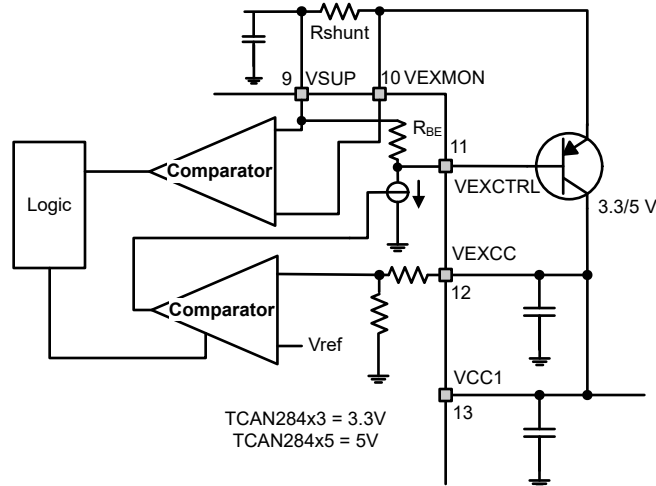
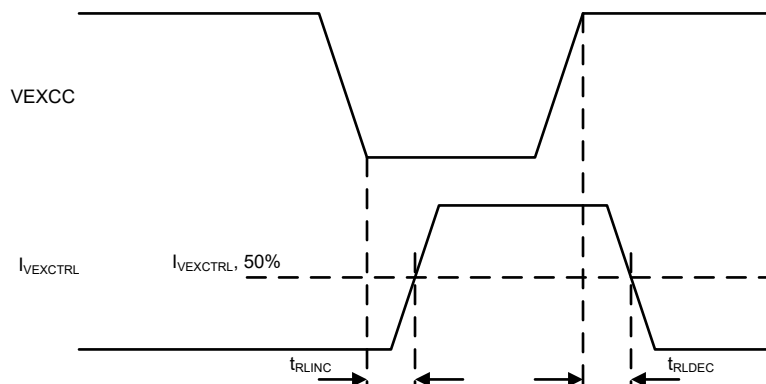


图 8-7. 负载共享时的外部 PNP 示例

图 8-8. VEXCC 与  $I_{VEXCTRL}$  时序图

## 备注

- 外部 PNP 晶体管的功率处理能力是特定于应用的，因此必须根据所选 PNP 器件以及 PCB 属性进行设计以防止热损坏，因为 SBC 无法确保外部 PNP 晶体管的热保护。
- 为了限制通过外部 PNP 晶体管的电流，请使用 Rshunt 将 VEXMON 引脚连接到和器件 VSUP 引脚连接的同一电源轨，如图 8-6 所示。
- 如果外部 PNP 集电极连接到不同的电压轨，则该器件无法提供电流限制能力。为了避免出现问题，必须使用 SBC\_CONFIG 寄存器 8'h0C[6] VEXCC\_ILIM\_DIS = 1b 来禁用电流限制。禁用电流限制不会禁用过压、欠压或短路检测。

## 8.3.6 CAN FD 收发器

图 8-9 展示了 CAN FD 收发器的方框图。

CTXD 是处理器向 CAN FD 发送器提供的输入，用于控制 CAN FD 总线的状态。当 CTXD 为低电平时，总线输出为显性状态。当 CTXD 为高电平时，总线输出为隐性状态，即逻辑 0。CTXD 输入结构与具有 3.3V 至 5V  $V_O$  的处理器兼容。CTXD 有一个连接到 VCC1 的内部上拉电阻。总线会受到保护，避免因系统故障，无法通过显性状态超时计时器将 CTXD 驱动为低电平，而导致卡滞在显性状态。

CRXD 是 CAN FD 接收器的输出。发生 CAN 唤醒事件时，CRXD 引脚被锁存为低电平。CRXD 还指示来自高压 WAKE 引脚的本地唤醒 (LWU)。CRXD 是推挽输出缓冲器，因此不需要外部上拉电阻。在重启模式下，RXD 引脚被驱动为高电平。当  $VCC1 > UVCC1$  且持续  $t_{RSTN\_act}$  时，器件自动转换至待机模式。然后 CRXD 引脚被拉至低

电平，以指示唤醒请求。可以对 CRXD 引脚进行编程，以  $t_{TOGGLE}$  的脉冲宽度切换低电平/高电平，请参阅节 8.4.7.3.1 查看此特性的示例。

VCAN 引脚为 CAN FD 收发器提供 5V 电源输入。监测 VCAN 是否发生欠压事件 UVCAN。当 VCAN 存在且未处于故障状态时，寄存器 8'h4F[1] 的 VCAN\_STATUS 设置为 1b。为了使 CAN FD 收发器可用，VCAN 必须存在。此引脚也用于 EEPROM 写入，因此必须开启才能执行此功能。

可以分别对 CAN FD 收发器进行编程，使其脱离 SBC 模式控制，或者绑定到 SBC 模式控制。当绑定到 SBC 模式控制时，将 SBC 模式更改为正常模式会自动将收发器更改为开启，并且收发器在所有其他模式下均支持唤醒。当单独编程为 SBC 模式以外的模式时，收发器在该模式下无法处于某些状态。

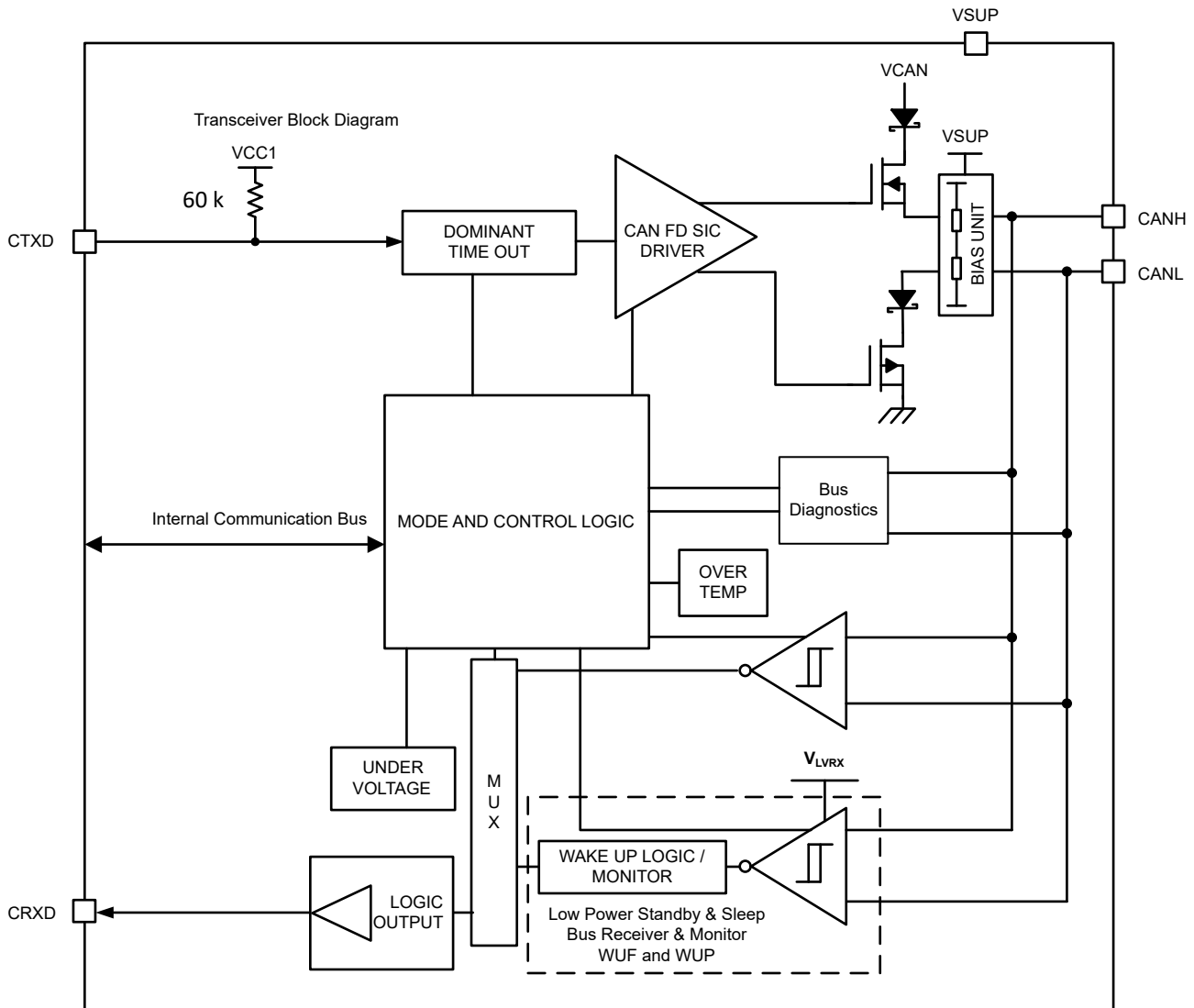


图 8-9. CAN 收发器方框图

备注

如果启动了模式更改并且收发器未处于允许的状态，则模式更改无效。8'h5A[3] 处的 MODE\_ERR 中断设置为 1b。

包括在当前 SBC 模式下将收发器配置更改为不允许的状态。有关每种 SBC 模式允许的收发器配置，请参阅表 8-1 和表 8-1。以下是需要考虑的几种具体情况：

- 在正常模式下配置为监听、支持唤醒和关闭的收发器可以转换到待机模式，并且状态相同。
- 除非收发器被编程为关闭状态，否则转换到重启模式将支持唤醒。
- 从重启模式转换到待机模式亦支持唤醒，除非收发器被编程为关闭状态。
- 如果使用 SWE 计时器且计时器超时，收发器会在进入睡眠模式或失效防护模式时自动变为支持唤醒。

#### 备注

如果器件处于 SBC 正常模式并且收发器被编程为开启状态，则检查 TXD 引脚。如果 TXD 引脚为显性状态，则在 TXD 引脚转换为隐性状态之前收发器不会打开发送器。

CAN FD 收发器支持关闭、开启、监听和支持唤醒状态。收发器的状态使用寄存器 8'h10[2:0] 进行编程。ON 表示独立收发器的正常模式。进入失效防护模式时，CAN 收发器默认为支持唤醒，但可以通过使寄存器 8'h10[3] 处的 CAN1\_FSM\_DIS = 1b 在此模式下禁用。

表 8-1. CAN FD 收发器在 SBC 模式下的可编程状态

SBC 模式	开启	侦听	支持唤醒	关闭	SBC 模式控制
正常	✓	✓	✓	✓	开启
待机		✓	✓	✓	支持唤醒
睡眠			✓ 默认	✓	支持唤醒
重启			✓ 默认	✓	支持唤醒
失效防护			✓ 默认	✓	支持唤醒

#### 备注

- 进入 SBC 重启模式时，收发器变为支持唤醒
- 进入 SBC 失效防护模式时，收发器默认为支持唤醒。

#### 8.3.6.1 驱动器和接收器功能

TXD 和 RXD 引脚是处理器和 CAN FD 及 LIN 物理层收发器之间的输入和输出。这些器件的数字逻辑输入和输出电平是相对于 VCC1 的 TTL 电平，以便与具有 3.3V 或 5V 逻辑的协议控制器兼容。表 8-2 和表 8-3 提供了 CAN 驱动器和 CAN 接收器在每种模式下的状态。

表 8-2. 驱动器功能表

收发器状态	TXD 输入	总线输出		驱动的总线状态
		CANH	CANL	
CAN 导通	L	H	L	显性
	H 或开路	Z	Z	偏置隐性
支持唤醒	X	Z	Z	弱下拉到 GND
关闭	X	Z	Z	

表 8-3. CAN 接收器功能表

收发器状态	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD 端子
导通/侦听	$V_{ID} \geq 0.9V$	显性	L
	$0.5V < V_{ID} < 0.9V$	未定义	未定义
	$V_{ID} \leq 0.5V$	隐性	H

表 8-3. CAN 接收器功能表 (续)

收发器状态	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD 端子
支持唤醒	$V_{ID} \geq 1.15V$	显性	请参阅节 8.4.7
	$0.4V < V_{ID} < 1.15V$	未定义	
	$V_{ID} \leq 0.4V$	隐性	
关闭	开路 ( $V_{ID} \approx 0V$ )	开路	H

### 8.3.6.2 CAN 总线偏置

无论是在正常模式下处于运行状态，还是在低功耗模式下处于非运行状态，总线偏置都可以正常偏置。自动电压偏置是指总线在正常模式下处于运行状态，但在低功耗模式下由 CANH 和 CANL 之间的电压控制。请参阅图 8-10 状态图，了解 TCAN284x-Q1 如何执行自动偏置。

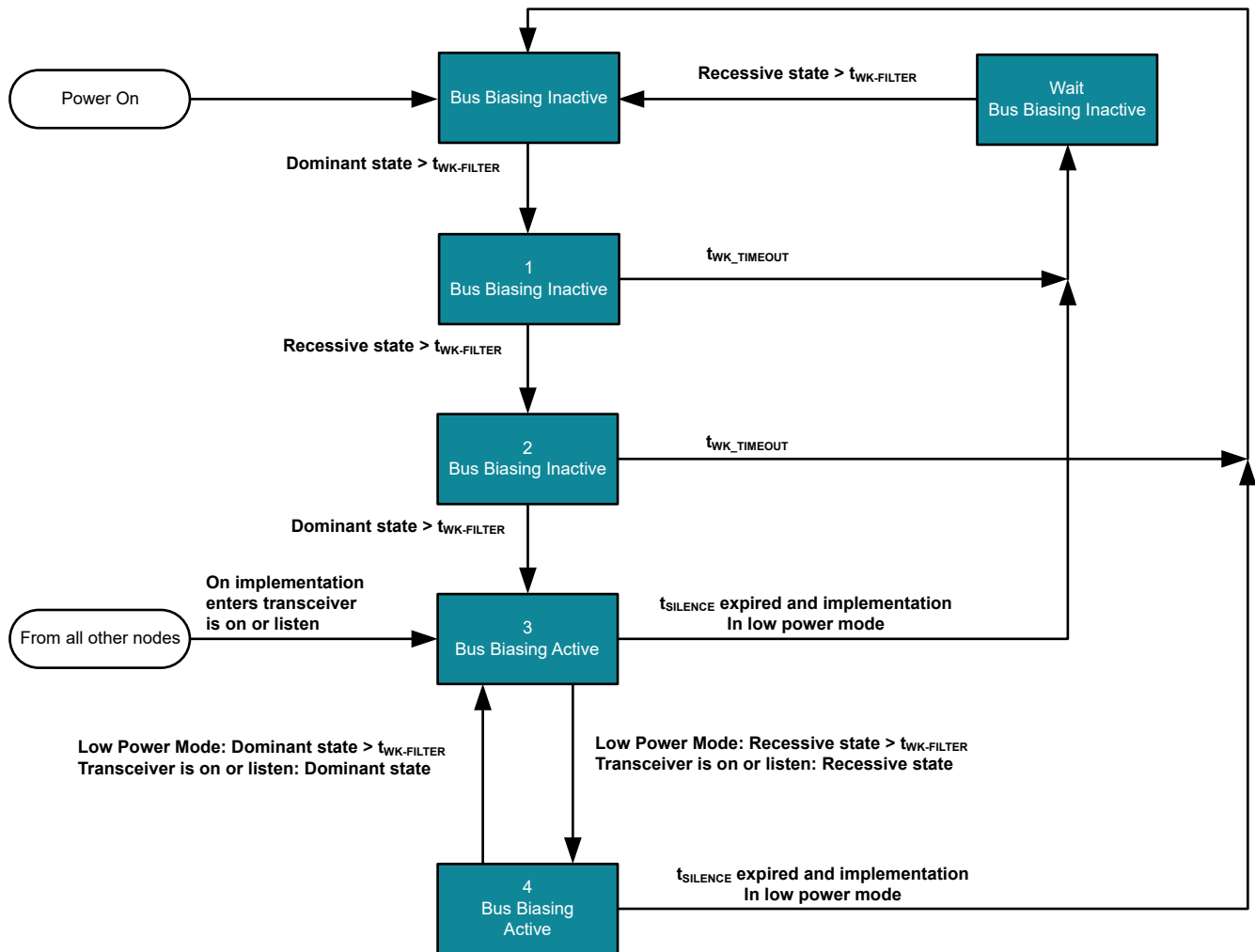


图 8-10. 自动总线偏置状态图



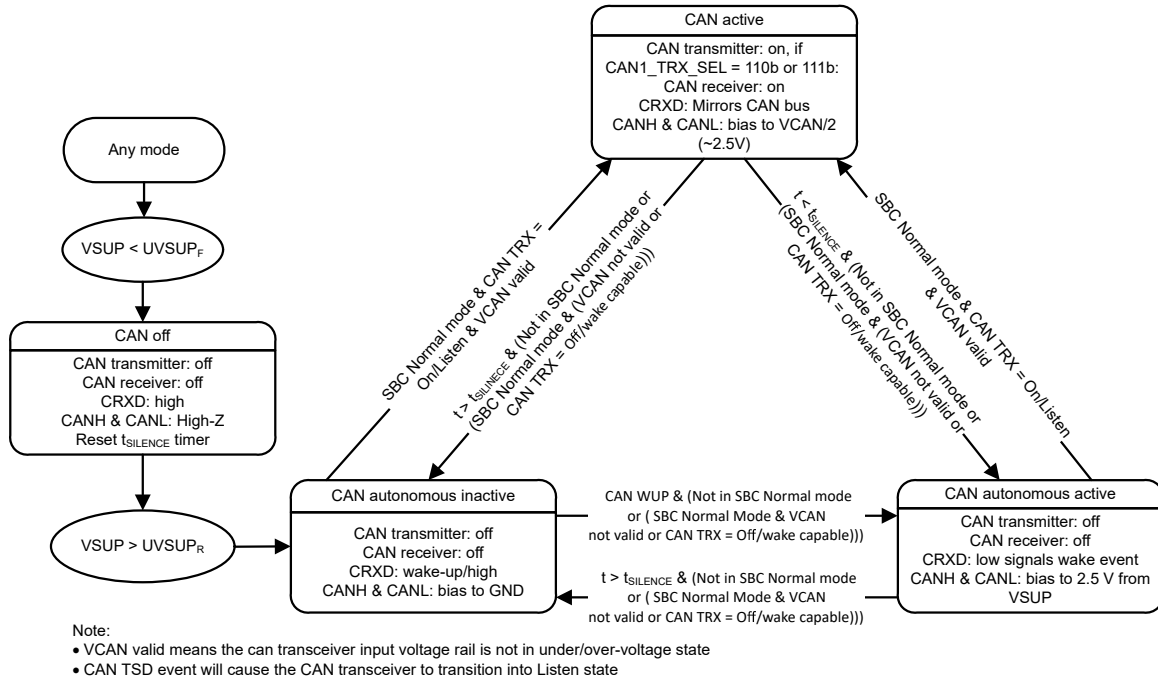


图 8-11. 总线偏置

### 8.3.7 LIN 收发器

TCAN2847x-Q1 提供了 LIN 收发器。其方框图如 图 8-12 所示。

LTXD 引脚是 LIN 发送器的输入端，用于控制 LIN 总线的状态。当 LTXD 为低电平时，总线输出为显性输出。当 LTXD 为高电平时，总线输出为隐性状态，即逻辑 0。LTXD 输入结构与具有 3.3V 至 5V  $V_O$  的处理器兼容。LTXD 有一个连接到 VCC1 的内部上拉电阻。总线会受到保护，避免因系统故障，无法通过显性状态超时计时器将 TXD 驱动为低电平，而导致卡滞在显性状态。

LRXD 是 LIN 接收器的输出端。发生 LIN 唤醒事件时，LRXD 被锁存为低电平。LRXD 引脚是推挽式输出缓冲器，因此不需要外部上拉电阻。在重启模式下，LRXD 引脚被驱动为高电平。当  $VCC1 > UVCC1$  且持续  $t_{RSTN\_act}$  时，器件自动转换至待机模式。然后，LRXD 引脚会被拉至低电平，以指示 LIN WUP 导致的唤醒。

对于 TCAN2845x-Q1，不使用 LRXD 和 LTXD 引脚，它们不得在电路板上。

LIN 收发器支持开启、快速、监听、关闭和支持唤醒状态。该收发器的状态使用寄存器 8'h1D[7:5] 进行编程。进入失效防护模式时，LIN 收发器默认为支持唤醒，但可以通过使寄存器 8'h1C[1] 处的 LIN1\_FSM\_DIS = 1b 此模式下禁用。



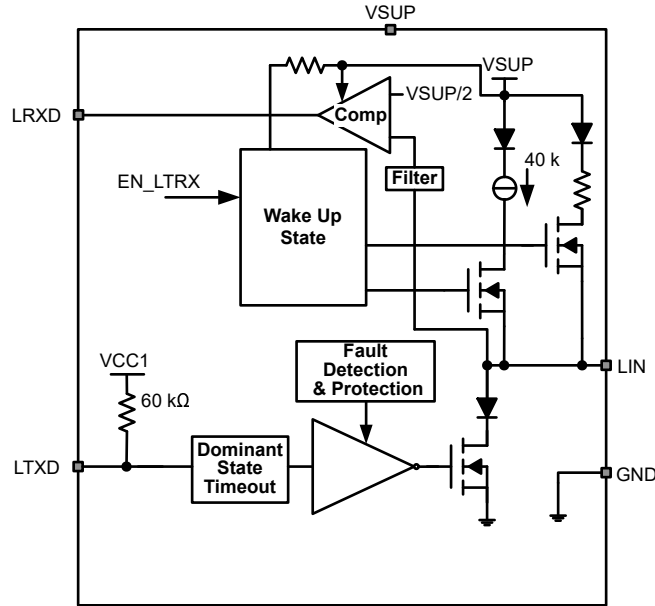


图 8-12. LIN 收发器方框图

表 8-4. LIN 收发器在 SBC 模式下的可编程状态

SBC 模式	开启	快	侦听	支持唤醒	关闭	SBC 模式控制
正常	✓	✓	✓	✓	✓	开启
待机			✓	✓	✓	支持唤醒
睡眠				✓ 默认	✓	支持唤醒
重启				✓ 默认	✓	支持唤醒
失效防护				✓ 默认	✓	支持唤醒

备注

- 进入 SBC 重启模式时，收发器变为支持唤醒
- 进入 SBC 失效防护模式时，收发器默认为支持唤醒

对于 TCAN2845x-Q1，LIN 引脚不存在，并且 NU 表示未使用。该引脚不得在电路板上连接。

8.3.7.1 LIN 发送器特性

根据 LIN 规范，发送器满足阈值和交流参数。发送器是具有内部电流限制和热关断功能的低侧晶体管。在热关断情况下，会禁用发送器来保护器件。器件有一个连接到 VSUP 的内部上拉电阻和串联二极管结构，所以 LIN 外设节点应用不需要外部上拉元件。当该器件用于控制器节点应用时，必须增加连接到 VSUP 的外部上拉电阻和串联二极管。在快速模式下，发送器可支持 200kbps 数据速率。

表 8-5. LIN 驱动器功能表

收发器状态	TXD 输入	LIN 总线输出	驱动的总线状态
LIN 导通	L	L	显性
	H 或开路	H	偏置隐性
支持唤醒	X	H	
关闭	X	Z	

### 8.3.7.2 LIN 接收器特性

根据 LIN 规范，接收器的特性阈值与器件电源引脚成比例。

接收器可以接收比 LIN 或 r SAEJ 2602 规范所支持的速率更高的数据速率 (> 100kbps)。这样，TCAN2847x-Q1 就可以用于在末端生产环节或其他应用中进行高速下载。可实现的实际数据速率取决于系统时间常数（总线电容和上拉电阻）以及系统中使用的驱动器特性。在快速模式下，接收器可支持 200kbps 的速率。

### 8.3.7.3 LIN 端接

器件有一个连接到 VSUP 的内部上拉电阻和串联二极管结构，所以 LIN 响应器节点应用不需要外部上拉元件。根据 LIN 规范将器件用于命令方节点应用时，必须添加连接到 VSUP 的外部上拉电阻 (1kΩ) 和串联二极管。

图 8-13 展示了命令方节点配置以及如何定义电压电平。

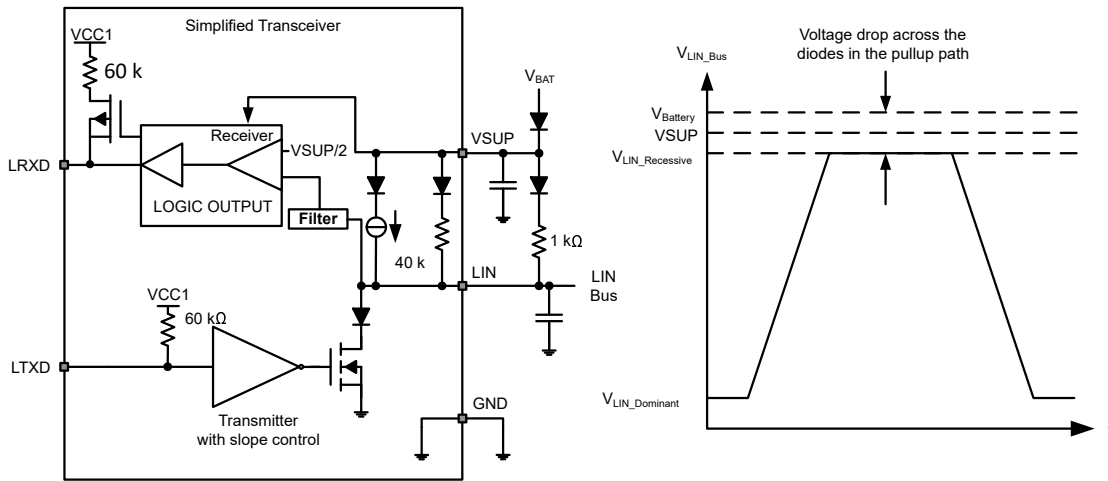


图 8-13. 命令方节点配置和电压电平

### 8.3.8 GND

GND 是器件接地连接。只要接地偏移不会使 VSUP 降低到最低工作电压以下，该器件就可以在存在接地偏移的情况下运行。如果在 ECU 电平下发生接地失效，器件 CANL/H 和 LIN 引脚的漏电流极低，不会使总线负载下降。这非常适合 CAN 和 LIN 系统，在这种系统中，某些节点未供电（点火供电），而网络的其余部分仍保持供电（电池供电）。

### 8.3.9 LIMP 引脚

LIMP 引脚适用于跛行回家功能，是一个开漏、低电平有效输出。如果看门狗已超时，导致发生复位，则使用该引脚进入跛行回家模式。必须通过连接到电池电源 VSUP 的外部电阻器来上拉该引脚。为了关闭 LIMP 引脚，必须从正确的输入触发开始，让看门狗错误计数器的值达到零。如果对任何事件进行了编程来触发失效防护模式，也会打开 LIMP 引脚。可以通过将 DEVICE\_CONFIG 寄存器 8'h1A[6] LIMP\_RD\_EN 设置为 1b 来读回此引脚的状态。可以从 LIMP\_STATE 寄存器的 8'h1A[5] 读回 LIMP 引脚的活动（开启）或非活动（关闭）状态。

### 8.3.10 高侧开关 (HSS1 - HSS4)

这些引脚基于高侧开关配置，支持高达  $I_{OC(HSS)}$  的负载电流。每个 HSSx 的控制方法通过对 HSS\_CNTL (8'h1E) 和 HSS\_CNTL2 (8'h4D) 进行编程来实现。该控制包括四种 PWM 设置、两个计时器、常开/常关闭或通过 WAKE3/DIR 引脚直接驱动中的任何一种。四个 10 位 PWM 支持 200Hz 或 400Hz，并可以分配给任何 HSSx。要配置 PWM3 和 PWM4，需要将 SBC\_CONFIG0 寄存器 8'h0C[5:4] 设置为 01b。设置完成后，使用 PWM1 和 PWM2 配置寄存器对 PWM3 和 PWM4 进行编程。这会将 PWM1 控制寄存器更改为 PWM3，将 PWM2 控制寄存器更改为 PWM4。在配置完寄存器后，更改 8'h0C[5:4] = 00b；这样，将 PWM 寄存器转换回 PWM1 和 PWM2。使用 TIMERx\_CONFIG 寄存器 8'h25 和 8'h26 来配置计时器。

任何 HSS 都可以连接到任何其他 HSS，并通过为它们分配相同的控制机制进行同步。这样就可以使用更高的电流负载。将 PWM1 分配至 HSS1 - HSS4 会同步所有四个高侧开关。Timer1 和 Timer2 可通过相同的方式使用。为了使 MCU 能够直接驱动 HSSx，采用了使用 WAKE3/DIR 引脚的直接驱动功能。通过将 1000b 编程到相应的 HSSx\_CNTL 字段，可以使用直接驱动来同步高侧开关。

对高侧开关进行编程时，必须执行以下程序：

- 确保所选的计时器、PWM 或直接驱动值为 0
- 将所选高侧开关编程为所需的计时器、PWM 或直接驱动
  - 如果需要同步多个 HSSx，则将所需的 HSSx 编程为相同的控制机制（计时器/PWM/直接驱动）
- 要使用计时器，请对所需的计时器周期和导通时间进行编程。

HSSx 会在对导通时间编程后立即启动。

- 要对 PWM 进行编程，请按照以下步骤操作：
  - 对 PWMx\_FREQ 进行编程
  - 对 PWMx\_DC\_MSB 进行编程
  - 对 PWMx\_DC（占空比的 LSB 位）进行编程。只有在执行该步骤后，才会对 PWM 进行编程。
    - 对 PWMx\_FREQ 或 PWMx\_DC\_MSB 的任何更改都必须将对 PWMx\_DC（LSB 位）进行编程作为最后一步，使得更新得以实施。
- 对于直接驱动，建议将 WAKE3\_LEVEL at 8'h2B[1:0] 配置为 00b 以使 VCC1 电平与处理器匹配。

监控高侧开关是否存在开路负载和过流故障。当检测到有过流通过 HSS 时，滤波时间  $t_{OCFLTR}$  用来确定过流是否有效。如果有效，则会在 INT\_7 寄存器 8'h55 中设置相应的 HSSx 过流中断标志。如果过流条件持续  $t_{OCOFF}$ ，HSS 将关闭并且 HSSx\_CNTL 寄存器将复位为 000b。HSS 不会自动重新导通。通过写入相应的 HSSx\_CNTL 寄存器，HSS 可以在另一个  $t_{OCOFF}$  周期后再次导通。如果过流故障被清除，HSS 保持导通。如果过流故障存在，HSS 将在  $t_{OCOFF}$  后关断。在 HSS 上检测到开路负载故障时，会在 INT\_7 寄存器 8'h55 中设置中断标志。HSS 不会因开路负载故障关断。请注意，HSSx 过流或开路负载故障中断标志在故障清除后不会自动清除。

还会根据 OVHSS 阈值，监测 VHSS 引脚上是否存在高侧开关过压条件。如果 VHSS 超过此阈值，高侧开关关断。当 VHSS 降至此阈值以下时，高侧开关自动启用并恢复先前的状态。寄存器 8'h4F[7:6] 禁止高侧开关因 OVHSS 或 UVHSS 事件而自动关断。如果寄存器 8'h4F[5] 的 HSS\_OV\_UV\_REC = 1b，可使高侧开关返回到已编程状态。如果 HSS\_OV\_UV\_REC = 0b，则高侧开关由于 VHSS 上的过压或欠压事件保持关断。

HSS4 可以配置为使用两个计时器之一，该计时器使得 HSS4 可与支持循环检测的 WAKE1、WAKE2 和 WAKE3 引脚配合使用。循环检测可在待机或睡眠模式下使用，从而由于 HSS 持续导通降低了模式电流。

#### 备注

- 对于电阻负载，不需要使用接地的外部电容器。
- 对于电感负载，需要使用一个外部 100nF 的接地电容器。
- 将 10 位 PWM 用于 HSS 时，可以选择由于开关的导通和关断时间而无法实现的值。00 0000 0001b 就是一个这样的例子

### 8.3.11 WAKE1、WAKE2 和 WAKE3/DIR 引脚

WAKE1、WAKE2 和 WAKE3/DIR 引脚是接地偏置本地唤醒 (LWU) 输入引脚，可耐受高电压。节 8.4.7.3 对该功能进行了进一步说明。这些引脚可以上升沿和下降沿触发，这意味着这些引脚可以在 WAKE 引脚转换的任一边沿识别 LWU。该引脚可配置为接受脉冲，请参阅图 8-34 了解此行为的时序图。WAKE 引脚默认启用，但可以通过使用寄存器 8'h2A[7:5] 的 WAKE\_PIN\_SET 关闭单个 WAKE 引脚来禁用。寄存器 8'h11[7:6] 设置引脚用来注册唤醒事件的方法。这些引脚可以配置为循环检测唤醒（请参阅节 8.4.7.3.2）或静态唤醒。

WAKE 引脚具有四个单独的阈值，可针对状态变化设置这些阈值。

- 寄存器 8'h12[1:0] 的 WAKE1\_LEVEL

- 寄存器 8'h2B[5:4] 的 WAKE2\_LEVEL
- 寄存器 8'h2B[1:0] 的 WAKE3\_LEVEL

### 备注

如果选择了 WAKE<sub>x</sub>\_LEVEL = 10b 或 11b 并使用静态唤醒，则系统设计人员需要确保 VSUP 不会超过唤醒引脚阈值；否则，可能会发生误唤醒。VSUP 上的正常欠压事件不会导致发生这种情况。

如果 WAKE<sub>x</sub>\_LEVEL = 00b 且器件进入失效防护模式或睡眠模式且 VCC1 关闭，则 WAKE<sub>x</sub> 引脚会被禁用并且 CAN 和 LIN 设置为支持唤醒。

寄存器 8'h2A[4:0] 的 MULTI\_WAKE\_STAT 规定导致 LWU 事件的 WAKE 引脚或 WAKE 引脚组合。在 SPI 可用的任何模式下，均可通过 SPI 读取引脚的各个状态（低电平或高电平）。

- 寄存器 8'h11[5] 的 WAKE1\_STAT
- 寄存器 8'h2B[6] 的 WAKE2\_STAT
- 寄存器 8'h2B[2] 的 WAKE3\_STAT

### 8.3.11.1 WAKE 引脚备用配置

可对 WAKE<sub>x</sub> 引脚进行编程以提供备用功能。当这些引脚配置为备用功能时，本地唤醒功能不可用。

#### 8.3.11.1.1 V<sub>BAT</sub> 监测

WAKE1 和 WAKE2 之间有一个内部开关，可提供 V<sub>BAT</sub> 监测功能。这可以通过将 WAKE\_PIN\_CONFIG1 寄存器 8'h11[4] WAKE\_VBAT\_MON 编程为“1b = 开启”来实现，请参阅图 8-14。这会关闭开关，并禁用 WAKE1 和 WAKE2 功能。有关 R<sub>WK-VBAT</sub> 以及电阻器 R<sub>DIV1</sub> 和 R<sub>DIV2</sub> 的值，请参阅表 10-1。

WAKE1 和 WAKE2 引脚能够在高达 40V 的电压下工作，这可以在 WAKE2 引脚上提供足够高的电压，从而可能会损坏连接到 WAKE2 引脚的处理器引脚。为避免这种情况，可使用 OVHSS 参数关闭开关。WAKE\_PIN\_CONFIG2 寄存器 8'h12[6] 上的 WAKE1\_SENSE 位是双功能寄存器位。当 WAKE\_VBAT\_MON = 0b 时，WAKE1\_SENSE 位决定 WAKE1 引脚是静态唤醒输入还是循环唤醒输入。当 WAKE\_VBAT\_MON = 1b 时，WAKE1\_SENSE 位会变为 OV\_WAKE12SW\_DIS。当 OV\_WAKE12SW\_DIS = 0b 时，TCAN284x-Q1 会在 VHSS 达到 OVHSS 限制时关闭 WAKE1 和 WAKE2 之间的开关。

有关外部元件的建议值，请参阅表 10-1

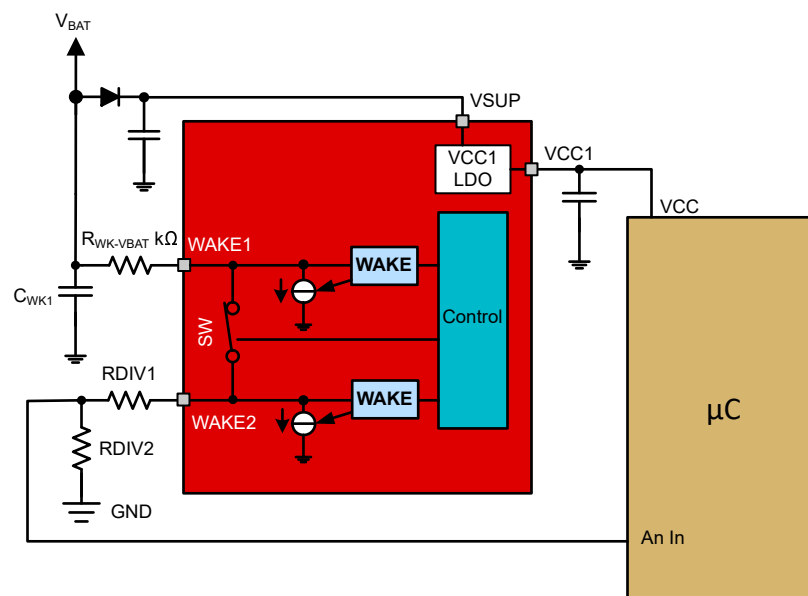


图 8-14. V<sub>BAT</sub> 监控电路

### 8.3.11.1.1 正常模式下 WAKE1\_SENSE/OV\_WAKE12SW\_DIS 和 HSS4 之间的交互

在 REV\_ID = 20h 和 21h 的器件版本中，WAKE1\_SENSE/OV\_WAKE12SW\_DIS 位 (0x12[6]) 在 SBC 正常模式下意外影响的 HSS4 功能。在 SBC 正常模式下，将该位设置为 1b 会禁用 HSS4。该位在 SBC 待机和 SBC 睡眠模式下不影响 HSS4 功能。

为了使 HSS4 在正常模式下运行，WAKE1\_SENSE/OV\_WAKE12SW\_DIS 位必须设置为 0b (默认值)。在这种情况下，当 VHSS 高于 OVHSS 阈值时，VBAT 监测开关会关闭。有关详细信息，请参阅表 8-6。

表 8-6. HSS4 运行条件与 VBAT 监测开关配置位 (0x12[6]) 间的关系

SBC 正常模式， WAKE_VBAT_MON (0x11[4]) = 1b (Wake1-2 开关启用)		VHSS < OVHSS		VHSS ≥ OVHSS	
		WAKE1-2 开关	HSS4	WAKE1-2 开关	HSS4
HSS_OV_DIS = 0b (HSS 因 OVHSS 而关断)	0x12[6]=0b	开启	开启	关闭	关闭
	0x12[6]=1b	开启	关闭*	开启	关闭
HSS_OV_DIS = 1b (HSS 在 OVHSS 下保持开启)	0x12[6]=0b	开启	开启	关闭	开启
	0x12[6]=1b	开启	关闭*	开启	关闭*

### 8.3.11.1.2 直接驱动

可以对 WAKE3/DIR 引脚进行编程，以直接控制任意一个或所有高侧开关 (HSSx)，请参阅图 8-15。实现方法是将寄存器 8'h1E 和 8'h4D 中的 HSS\_CNTLx 设置为 1000b，即为所选 HSSx 启用直接驱动引脚控制。此举将禁用 WAKE3 功能。使用直接驱动时，WAKE3/DIR 引脚的边沿变化会产生使能和禁用时间。这是一项节能功能，如图 8-16 所示。

在 REV\_ID=20h 或 21h 的器件中，如果过流情况持续时间超过 t<sub>OCO</sub>OFF，HSS 不会自动关闭。但会设置相应的 HSSx 过流中断。在直接驱动模式下，如果产生过流中断，MCU 需要自行关闭 HSS。

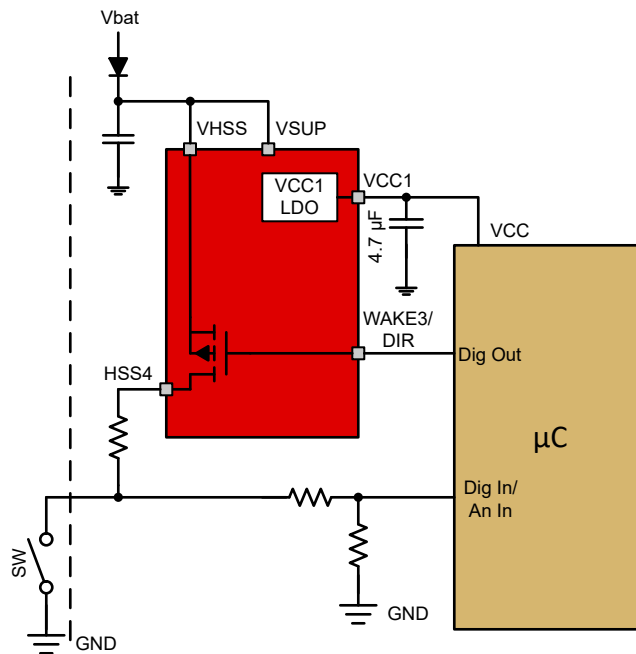


图 8-15. HSS4 直接驱动示例

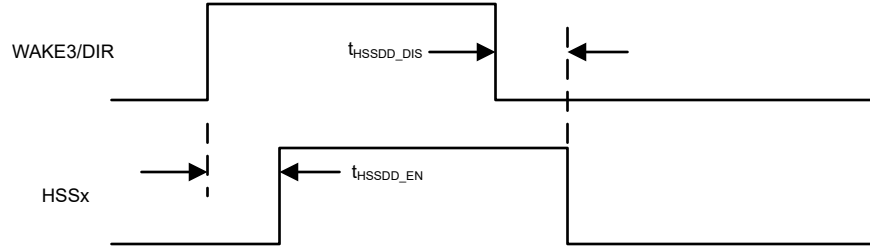


图 8-16. 直接驱动使能与禁用时序

### 8.3.12 SDO 引脚

SPI 数据输出 (SDO) 功能负责将器件中请求的数据提供给处理器。当 nCS 状态更改为低电平时, 全局中断信息将存入 SDO。

### 8.3.13 nCS 引脚

nCS 引脚是 SPI 片选引脚。当该引脚被拉低且存在时钟时, 器件可以写入或读取。

### 8.3.14 SCK 引脚

SCK 引脚是 TCAN284x-Q1 的 SPI 时钟。SCK 引脚具有内部上拉电阻和下拉电阻。电阻是根据 SPI 模式配置选择的。选择模式 0 或 1 时, 电阻为下拉电阻。择模式 2 或 3 时, 电阻为上拉电阻。

### 8.3.15 SDI 引脚

当 nCS 为低电平时, 该引脚是 SPI 数据输入引脚, 用于对器件进行编程或请求数据。SDI 引脚具有内部上拉电阻器和下拉电阻器。通过对 SPI\_CONFIG 寄存器 8'h09[2] 中的 SDI\_POL 位进行编程来选择该电阻器。

### 8.3.16 中断功能 (nINT)

中断块设计为以 VCC1 电源为基准的推挽式输出级。当 TCAN284x-Q1 由于任何生成中断的事件 (中断寄存器中发出的任何未屏蔽的中断) 而需要处理器注意时, 该引脚会被拉至低电平。中断清除后, nINT 引脚被解除并恢复高电平。在可以发生另一个中断并再次将 nINT 引脚锁存为低电平之前, 有一个 1ms 的延迟。通过向寄存器 8'h1B[0] 上的 nINT\_TOG\_EN 位写入 1b, 可以将 nINT 引脚配置为切换而不是锁存为低电平, 请参阅图 8-17

默认情况下, nINT 引脚是全局中断指示器, 并针对中断寄存器 8'h51-8'h55、8'h5A 和 8'h5C 中任何已启用 (未屏蔽) 的中断激活。如果需要, 可以屏蔽特定中断, 使这些中断不会激活 nINT 引脚。可以使用寄存器 8'h51-8'h55、8'h5D 和 8'h60 中的中断使能位来屏蔽中断。屏蔽中断后, 中断位仍在相应的寄存器中设置, 但 nINT 引脚不会指示屏蔽的中断。

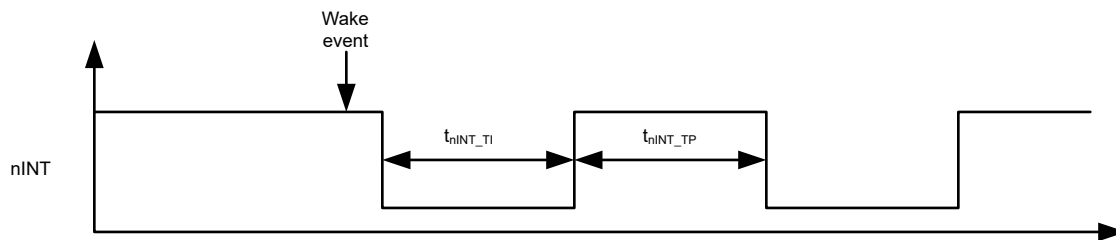


图 8-17. nINT 切换时序

所有中断都存储在相应的中断寄存器中, 直到通过使用 SPI 写入 1b (W1C) 将它们清除。

### 8.3.17 SW 引脚

在调试或开发期间, 此引脚可用于禁用看门狗操作。当该引脚处于活动状态时, 器件需要正常的 WD 触发, 但会忽略设置看门狗故障中断标志以及递增和递减看门狗计数器之外的任何模式更改或操作。当该引脚被解除时, 标



志会自行清除，并且看门狗计数器恢复到默认值或已编程值。该引脚默认为高电平有效，但可以通过使用寄存器 8'h0E[0] = 0b 配置为低电平有效。

当器件处于睡眠或失效防护模式时，可以通过使用寄存器 8'h0E[1] = 1b 和 8'h0E[2] = 1b 来启用该功能，将该引脚用作数字唤醒引脚。当器件由于 SW 引脚状态变化唤醒时，SWPIN 中断在 8'h51[1] 处设置。如果睡眠模式下存在 VCC1，则阈值基于 VCC1 电平。如果 VCC1 不存在，则电平基于内部电压轨  $V_{IHSWINT}$  和  $V_{ILSWINT}$ 。然后，可使用该引脚在外部 CAN FD 或 LIN 收发器支持唤醒时进行唤醒，或者使用 MCU 来唤醒器件。这可通过多种方式实现。如果外部收发器具有抑制引脚，则可使用外部电路向该引脚提供唤醒输入。处理器无需 SPI 命令即可直接连接到此引脚并启动唤醒。

图 8-18 提供了有关 SW 引脚行为的状态图。

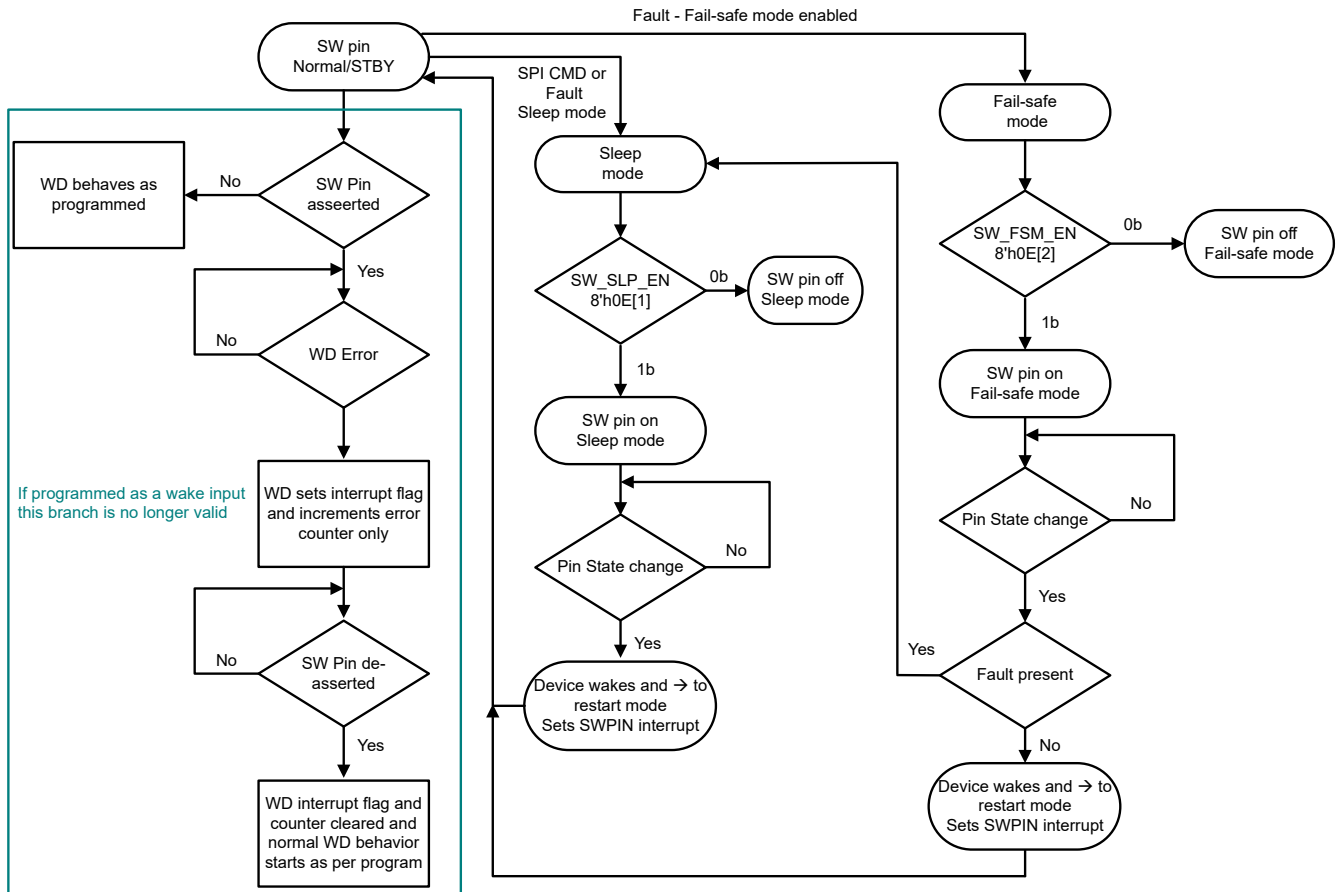


图 8-18. SW 引脚状态图

#### 备注

- SW 引脚有一个滤波器计时器，使得状态变化必须至少为  $t_{SW} = 140 \mu s$
- 上拉电阻和下拉电阻根据寄存器 8'h0E[0] 的设置进行自配置。高电平有效表示下拉有效，低电平有效表示上拉有效。
- 如果器件在 SW 引脚连接到高电平时上电，器件会将此为没有发生任何看门狗操作。

### 8.3.18 GFO 引脚

可以对该引脚进行编程，以便将某些信息反馈给处理器。这些都可以视为中断，例如 UVCC1 或看门狗故障。可以对该引脚进行配置，以指明发生了哪些唤醒事件，通过总线唤醒或通过 WAKE 引脚进行的本地唤醒。可进行配置，以指示器件已进入失效防护模式。

引脚还可配置为用作使能引脚，以控制外部 LIN 或 CAN 收发器。这可通过将引脚配置为支持正确的极性，然后对外部器件模式进行编程来实现。

## 8.4 器件功能模式

TCAN284x-Q1 具有多种 SBC 工作模式：正常、待机、睡眠、重启和失效防护。前三个模式通过 SPI 寄存器 8'h10[2:0] 进行选择。失效防护模式启用后，器件会因为各种故障条件而进入失效防护模式。CAN FD 和 LIN 收发器是独立控制的。接收到 WUP 或 LUP 事件时，TCAN284x-Q1 会自动从睡眠模式转换到重启模式，再到待机模式。启用选择性唤醒功能后，器件查找 WUF 并且如果未接收到，则 TCAN2845x-Q1 和 TCAN2847x-Q1 保持在睡眠模式。请参阅表 8-7，以了解各种模式以及每种模式下器件内处于运行状态的部分。

表 8-7. 模式概述

块	重启	睡眠	待机	正常	失效防护
nINT	高电平 (VCC1 存在) 关闭 (其他情况)	高电平 (VCC1 存在) 高阻态 (其他情况)	有效	有效	高阻态
GFO	编程的工作状态 (VCC1 存在) 关闭 (其他情况)	编程的工作状态 (VCC1 存在) 高阻态 (VCC1 关闭)	有效	有效	高阻态
SW	关闭	支持唤醒/关闭	有效	有效	支持唤醒/关闭
HSSx	关闭	关闭 (默认)；如果 WAKE 引脚设置为循环检测，则 HSS4 可以开启；任何 HSSx 都可以配置为直接驱动	根据编程	根据编程	关闭 - 如果 WAKE 引脚设置为循环检测，则 HSS4 可以开启
LIMP (开漏低电平有效)	与上一状态相同：由于失效防护模式或 WD 错误而变为低电平	进入睡眠模式之前的上一状态	进入待机模式之前的上一状态	进入正常模式之前的上一状态	低
WAKEx	关闭	根据编程	根据编程	关闭	有效
CRXD	高电平 (VCC1 存在)	高电平 (VCC1 存在)； 高阻态 (VCC1 关闭)	取决于收发器配置	取决于收发器配置	高阻态
LRXD	高电平 (VCC1 存在)	高电平 (VCC1 存在)； 高阻态 (VCC1 关闭)	取决于收发器配置	取决于收发器配置	高阻态
nRST	低	低电平 (VCC1 关闭)；高电平 (VCC1 开启)	高	高	关闭
SPI	关闭	有效 (如果 VCC1 存在)	有效	有效	关闭
看门狗	关闭	关闭，但 VCC1 存在时可以编程为开启	出现第一个长脉冲时默认开启，但可以编程为关闭	有效	关闭
低功耗 CAN RX	默认开启以提供支持唤醒功能	默认开启以提供支持唤醒功能	开启 (如果支持唤醒)	开启 (如果支持唤醒)	默认开启以提供支持唤醒功能
CAN 收发器	关闭	关闭	可编程 - 仅限接收器	可编程	关闭
低功耗 LIN RX	默认开启以提供支持唤醒功能	默认开启以提供支持唤醒功能	开启 (如果支持唤醒)	开启 (如果支持唤醒)	默认开启以提供支持唤醒功能
LIN 收发器	关闭	关闭	可编程 - 仅限接收器	可编程	关闭



表 8-7. 模式概述 (续)

块	重启	睡眠	待机	正常	失效防护
LIN 总线端接	弱电流上拉	弱电流上拉	35kΩ (典型值)	35kΩ (典型值)	弱电流上拉
VCC1	斜坡	关闭 (默认); 可编程为开启	开启	开启	关闭
VCC2	斜坡	关闭 (默认); 可编程为开启	开启 (默认); 可编程为关闭	开启 (默认); 可编程为关闭	关闭
VEXCC	在初始配置后斜坡升	关闭 (默认); 可编程为开启	可编程	可编程	关闭

备注

当 VCC1 在睡眠模式下编程为开启时：

- 除非发生中断，否则 nINT 处于高电平。
- GFO 状态根据编程而定，并且可以根据 GFO 引脚编程的定义更改状态。
- CRXD 和 LRXD 处于高电平，除非总线上发生唤醒事件，此时这些引脚按照发生唤醒事件的情况根据编程运行。
- 可以将看门狗编程为超时，如果发生看门狗故障，器件会转换至重启模式。

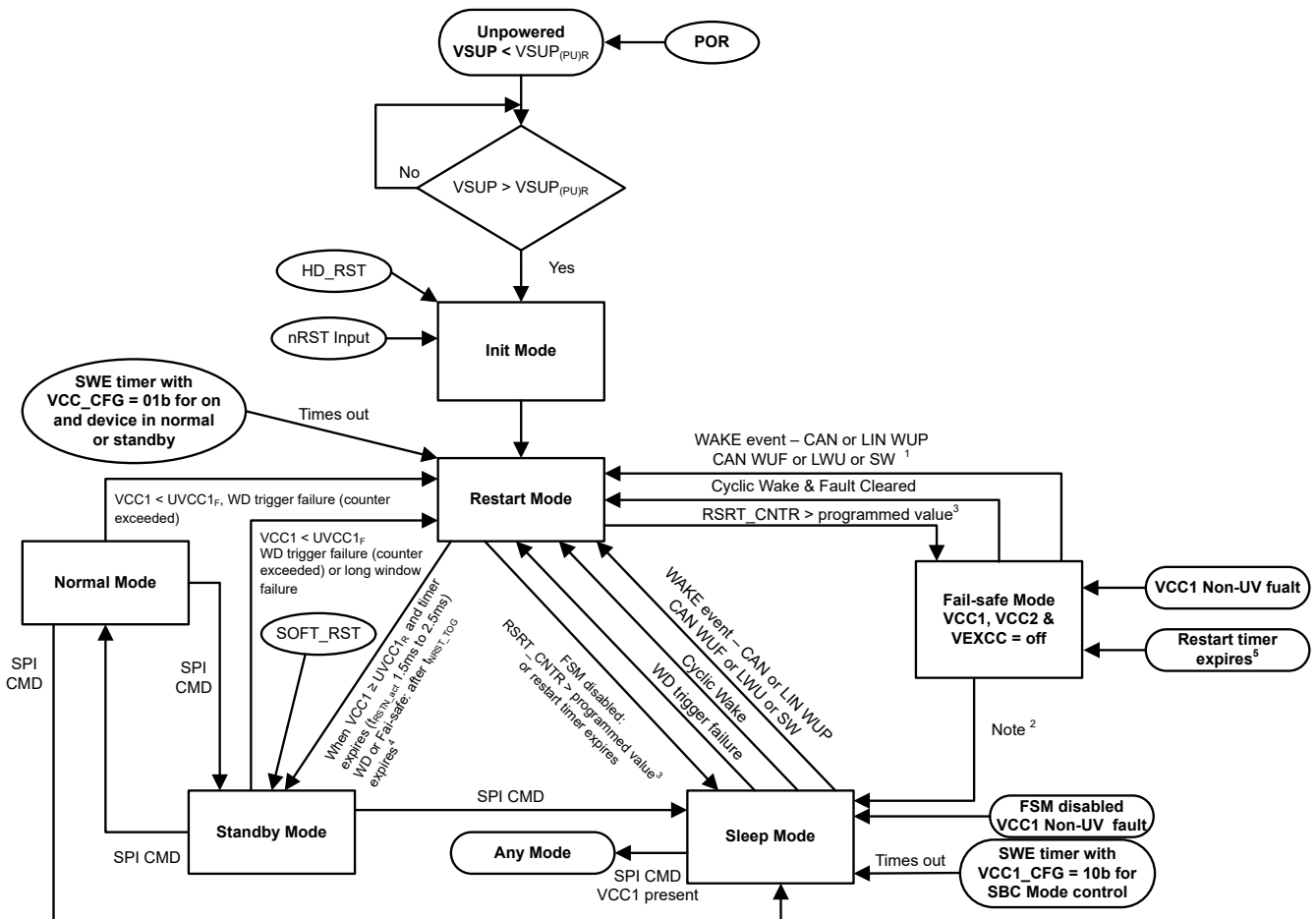


图 8-19. 器件状态图

## 备注

## 器件状态图注释

- 要退出失效防护模式，必须清除故障并发生唤醒事件
  - 例外情况是由于 TSD 事件而进入失效防护模式
- 如果启用，在进入失效防护模式时 SWE 计时器会启动，并且如果计时器超时，则无论 VCC1 配置如何，器件都会转换到睡眠模式
- 从正常模式或待机模式进入时，重启计数器递增
- 由于以下两项操作，可能会退出重启模式并进入待机模式
  - VCC1 必须  $> UVCC1_R$
  - WD 故障或 FSM 导致器件进入重启模式，将 nRST 拉至低电平并持续  $t_{NRST\_TOG}$ ，然后转换至待机模式并解除 nRST
- 通过配置 8'h4F[0] 的 RSTRT\_TMR\_SEL，可以将重启计时器配置为支持  $t_{RSTTO}$  或  $t_{INACTIVE}$  (SWE) 计时器；该计时器确定了器件在由于故障退出失效防护或睡眠模式之前处于重启模式的最长时间。如果选择了 SWE 计时器，则必须启用该计时器。

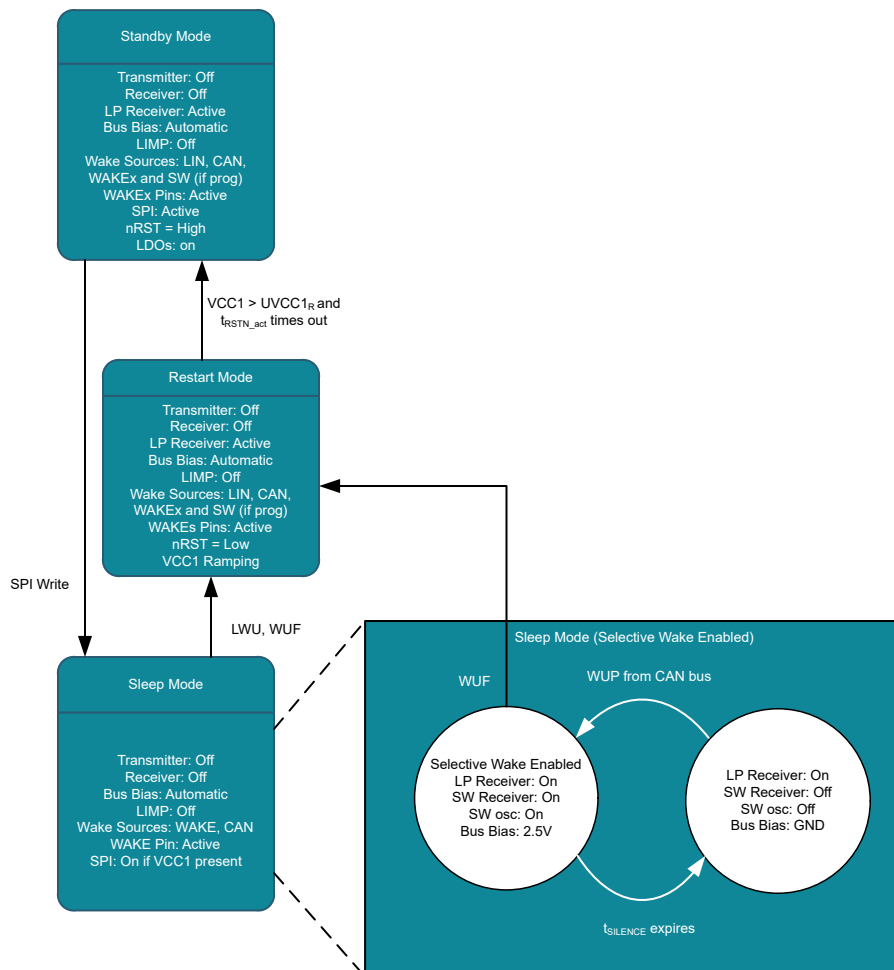


图 8-20. 睡眠模式支持的选择性唤醒功能

### 备注

对于状态图，默认情况下 SPI 在睡眠模式下处于关闭状态。SPI 可配置为在包括选择性唤醒子状态的睡眠模式下工作，如图 8-20 所示。

#### 8.4.1 初始化模式

这是器件上电后的初始操作模式。这是一种过渡模式，一旦 VSUP 高于 VSUP<sub>(PU)R</sub> 阈值，就会进入该模式。设置器件的默认值后，器件会切换为重启模式。

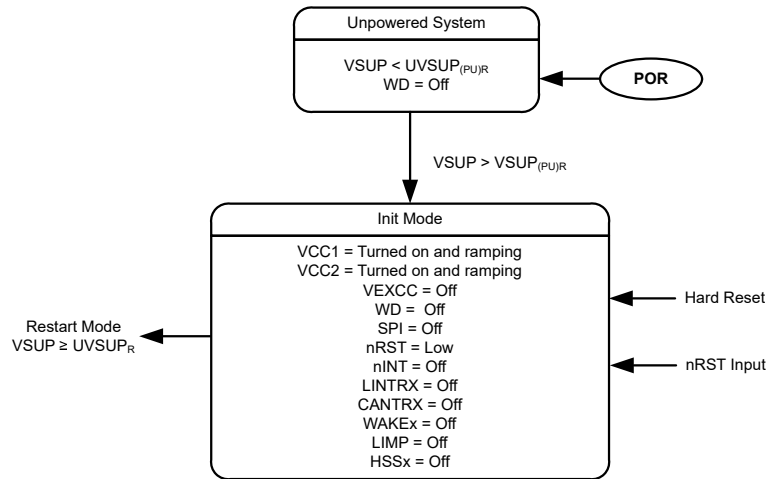


图 8-21. 初始化模式

#### 8.4.2 正常模式

在正常模式下，CAN FD 收发器可配置为开启、侦听、支持唤醒或关闭状态。LIN 收发器可配置为开启、快速、监听、支持唤醒或关闭状态。发送器负责将来自控制器的 LTXD 和 CTXD 信号的数字输入转换为总线上的 LIN 和/或 CAN 信号。接收器负责将来自总线的信号转换为 LRXD 和 CRXD 数字输出信号并传输至处理器。通过 SPI 命令可进入正常模式，该操作不会更改收发器的已编程配置。

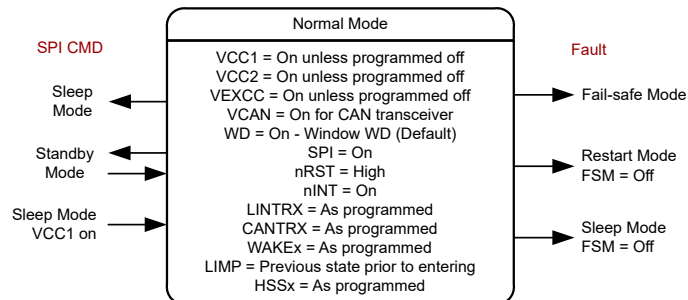


图 8-22. 正常模式

#### 8.4.3 待机模式

器件会从重启模式自动进入待机模式。初始上电期间，当 VCC1 > UVCC1 且 t<sub>RSTN\_act</sub> 时间结束时，会发生这种转换。VCC2 会在上电时开启，但不需要高于 UVCC2 即可转换到待机模式。通过将 00b 写入寄存器 8'h0B[7:6]，器件可以从正常模式进入待机模式。在待机模式下看门狗功能默认开启。待机模式仅支持超时看门狗，并在进入该模式时自动更改为此看门狗设置。当寄存器 8'h14[0] 的 WD\_STBY\_DIS 设置为 0b (默认值) 时，进入待机模式有一个较长的超时窗口 (t<sub>INITWD</sub>)，在此期间，从重启模式进入时必须发生 WD 触发事件。通过设置 8'h14[0] = 1b 可以禁用看门狗以进入待机模式。在待机模式下，可对收发器进行编程以满足应用要求。在此

模式下，有几个模块处于运行状态。在待机模式下，CAN FD 收发器可配置为监听、支持唤醒或关闭。LIN 收发器可配置为监听、支持唤醒或关闭。如果编程为支持唤醒功能，低功耗 CAN 和 LIN 接收器会主动监控总线是否出现唤醒模式 (WUP)。WAKE<sub>x</sub> 引脚监控器处于运行状态。SPI 处于运行状态，因此微处理器可以读取和写入存储器中的状态和配置寄存器。发生总线 WUP 事件 WUF (如果启用了选择性唤醒功能) 或从 WAKE<sub>x</sub> 引脚进行本地唤醒并且当  $VCC1 > UVCC1_R$  时，器件自动从睡眠模式进入重启模式再进入待机模式。如果 VCC1 禁用，则器件将在  $t_{RSTN\_act}$  计时器超时后进入待机模式。

进入待机模式时，SWE 计时器 (如果启用)  $t_{INACTIVE}$  启动，并且处理器发出的任何 SPI 命令都会清除 SWE 计时器。如果处理器没有正确启动，此功能可确保节点处于最低功耗模式。要启用此功能，寄存器 8'h1C[7] (SWE\_EN) 必须设置为 1b。

下面介绍了选择性唤醒如何在睡眠模式和待机模式之间进行交互。

- 上电时，器件处于待机状态。清除所有唤醒标志 (PWRON、WUP/LWU)，配置的选择性唤醒寄存器，然后设置选择性唤醒配置 (SWCFG = 1) 和选择性唤醒启用 (SW\_EN = 1)。
- 当 SWCFG = 1 且器件处于睡眠模式时，低功耗 WUP 接收器处于运行状态并等待 WUP。
- 接收到 WUP 后，WUF 接收器处于运行状态。
- 器件接收唤醒帧并确定该帧是否是请求唤醒的节点。
  - 如果 WUF 地址正确，器件将唤醒节点并进入待机模式。
  - 如果 WUF 是错误地址，器件保持睡眠模式。
- 从 WUF (CANINT)、FRAME\_OVF 或 LWU (如果已启用) 等任意类型发生唤醒中断时，器件都将进入待机模式。

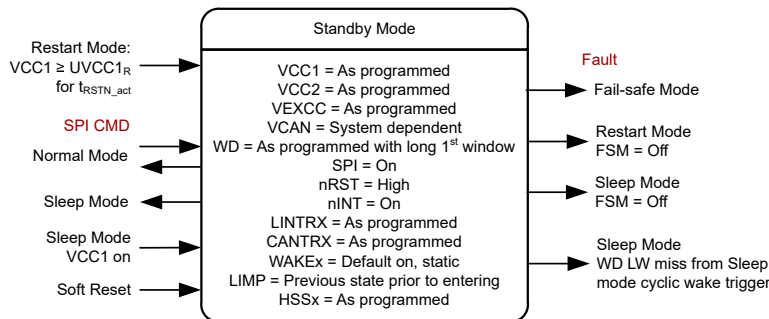


图 8-23. 待机模式

#### 8.4.4 重启模式

重启模式是一种过渡模式。取决于是否禁用了失效防护模式，可以从任何其他模式进入此模式。在该模式下，启用的 LDO 斜升或导通。初始上电时，一旦  $VCC1 \geq UVCC1_R$  持续  $t_{RSTN\_act}$  (大约 2ms)，器件会转换至待机模式。在重启模式下，nRST 锁存为低电平。进入重启模式时会启动重启计时器。通过对寄存器 8'h4F[0] 的 RSTRT\_TMR\_SEL 进行编程，可以在  $t_{RSTTO}$  和  $t_{INACTIVE}$  (SWE) 计时器时间之间选择该计时器。默认值为  $t_{RSTTO}$ 。如果选择了  $t_{INACTIVE}$  (SWE) 计时器，则需要 SWE\_TIMER 寄存器 8'h1C[7] 处设置 SWE\_EN = 1b 来启用 SWE 计时器。如果器件在计时器超时之前仍未退出重启模式，则器件会在失效防护模式启用时转换至该模式，或在失效防护模式禁用时转换至睡眠模式。每次从正常模式或待机模式进入重启模式时，重启模式计数器 RSRT\_CNTR 都会递增。例外情况是超过重启计数器会导致器件进入失效防护模式还是睡眠模式。当由于该事件重新进入重启模式时，计数器将被忽略并且器件进入待机模式。进入待机模式后，必须将计数器清零。该计数器可通过寄存器 8'h28[7:4] 进行编程，以便将转换至睡眠或失效防护模式之前可以进入重启的次数设置为最多 15 次。默认值是 4。寄存器 8'h16[3:0] 为 RSRT\_CNTR。可以通过将计数器编程为 0000b 来禁用该计数器。为了防止转换至睡眠模式或失效防护模式，必须定期将该计数器清零。

#### 备注

如果重启计数器禁用 (配置为 0000b)，则由于看门狗持续故障，可能会出现从重启进入待机再返回到重启的循环。

nRST 输出引脚的行为取决于器件进入重启模式的原因。

当由于看门狗故障、从失效防护模式或外部 nRST 切换进入该模式时，nRST 引脚被拉至低电平并持续  $t_{NRST\_TOG}$  ( 默认值为 20ms )。通过更改寄存器 8'h29[5]= 0，可以将该脉冲宽度配置为 2ms。在此时间之后，器件转换至待机模式并将 nRST 引脚释放至高电平。请参阅图 8-25，了解发生看门狗故障后如何进入和退出重启模式。

当从睡眠模式进入重启模式或由于欠压事件进入重启模式时，器件会将 nRST 锁存为低电平直到  $VCC1 > UVCC1_R$  持续  $t_{RSTN\_act}$ ，然后器件转换至待机模式并将 nRST 释放至高电平。请参阅图 8-24，了解如何进入和退出重启模式。

nRST 引脚也是 TCAN284x-Q1 的复位输入引脚，当该引脚被拉至低电平且持续  $t_{nRSTIN}$  时，会使器件转换至重启模式，请参阅图 8-25

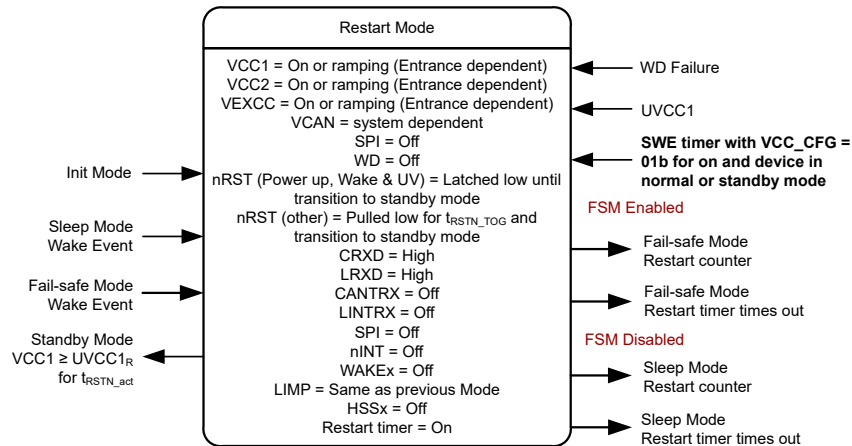


图 8-24. 重启模式

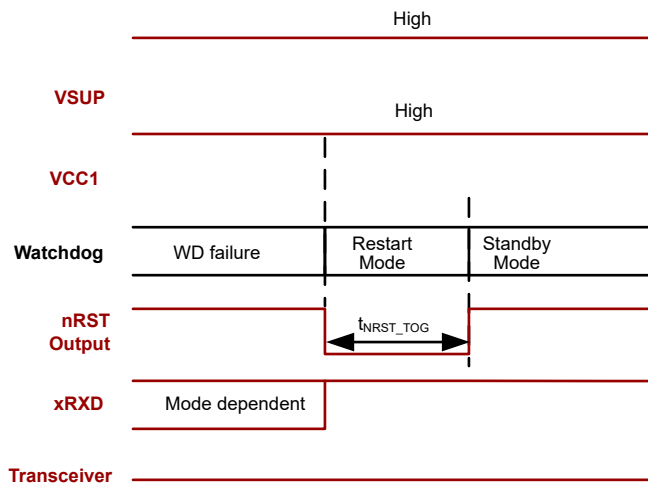


图 8-25. WD 重启失败时序图

### 8.4.5 失效防护模式

该器件具有一个默认开启的失效防护模式，发生某些故障事件时会进入该模式。进入失效防护模式时，会发出全局中断并且睡眠唤醒错误 (SWE) 计时器  $t_{INACTIVE}$  ( 如果启用 ) 启动，而 VCC1、VCC2 和 VEXCC 关闭。进入失效防护模式的原因由寄存器 8'h17[3:1] 提供，并与其他中断标志进一步扩展。可以使用寄存器 8'h17[0] 禁用此模式，但建议让该模式保持启用状态，因为故障监控在失效防护模式下而不是睡眠模式下工作。该模式打开 LIMP 并将其他功能置于低功耗模式状态。进入失效防护模式时，LDO 保持关闭至少  $t_{LDOOFF}$  ( 大约 300ms )。在此期

间，会监测和保留唤醒事件。在  $t_{LDOOFF}$  超时后，唤醒事件会导致器件转换到重启模式。如果启用并且 SWE 计时器在故障被清除和唤醒事件发生之前超时，器件会转换到睡眠模式。图 8-26 展示了导致器件进入失效防护模式的各种故障条件。如果故障条件被清除并且发生唤醒事件，器件会转换到重启模式。图 8-27 提供了失效防护模式的简要流程图。

提供了失效防护模式计数器，在连续发生一定数量的失效防护事件后，器件会执行编程的操作，其中包括进入睡眠状态，在该状态，WUP、WUF 或 LWU 事件不会唤醒器件。需要上电复位。该计数器默认为禁用，并可在  $8'h17[7:4] \neq 0000b$  时处启用。计数器到期操作为  $8'h17[7:4]$ 。操作编程前的事件数量在  $8'h18[7:4]$  处设置，其值最多为 16 个事件。 $8'h18[3:0]$  是可读取和清除的向上/向下失效防护事件计数器。

取决于故障和编程的配置，有多种方法可以退出失效防护模式。

- 默认情况下，禁用 SWE 计时器。启用后，下面这些都是退出失效防护模式的转换路径。
  - 唤醒事件和已清除故障使器件进入重启模式。
  - 如果启用，SWE 计时器超时会导致器件转换到睡眠模式，并且即使  $VCC1\_CFG = 01b$  开启，VCC1 仍保持关闭。
  - 如果  $8'h1A[0]$  的  $FSM\_CYC\_WK\_EN = 1b$ ，则器件会在所选计时器的导通时间唤醒并检查故障是否已清除。如果是，器件会转换到为重启模式。

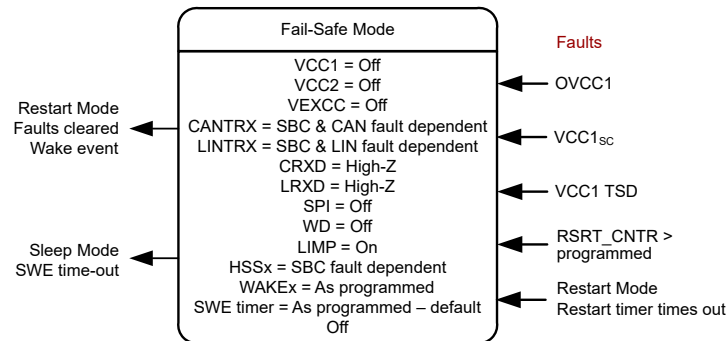


图 8-26. 失效防护模式

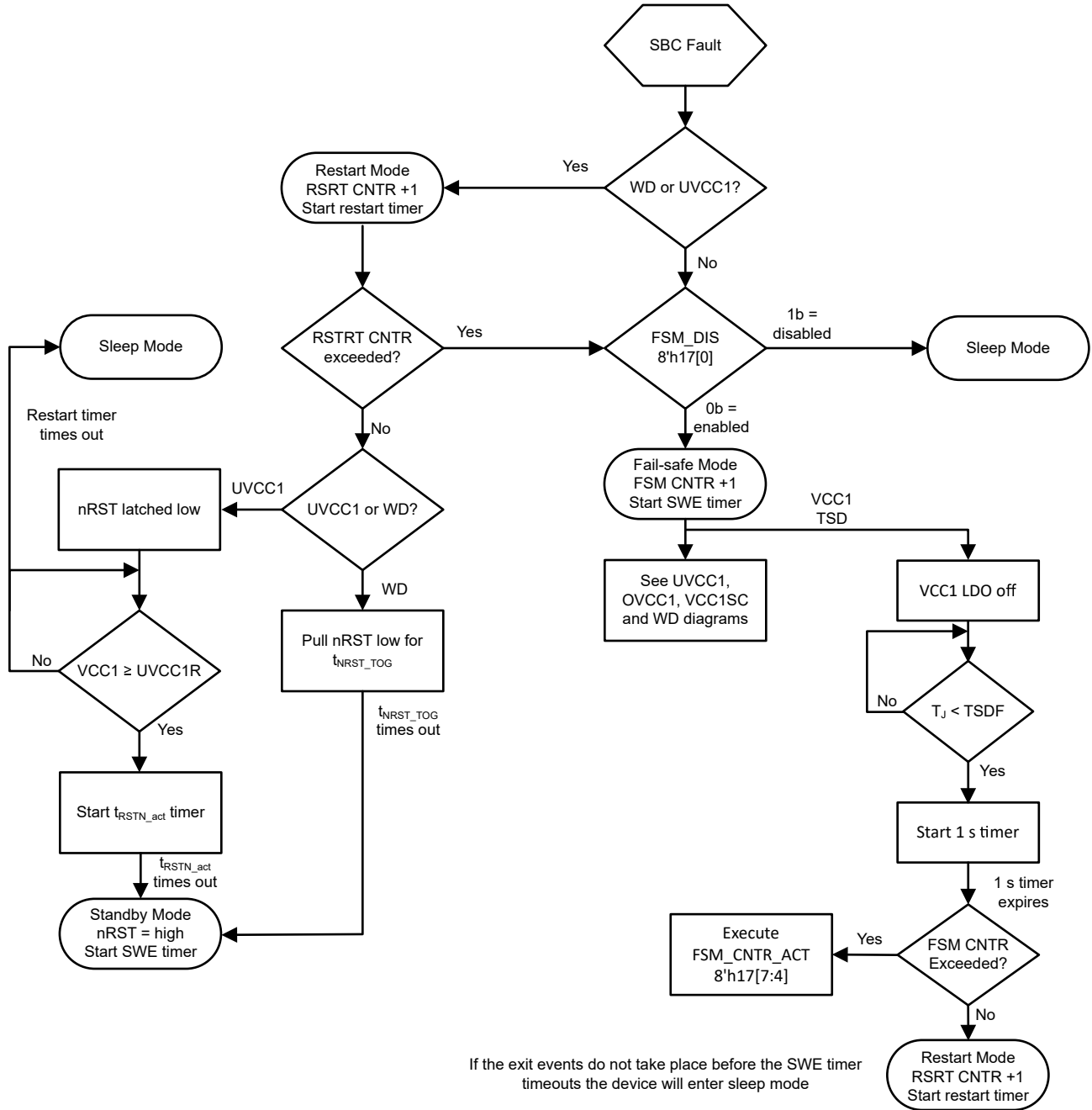


图 8-27. 失效防护模式流程图



---

### 备注

要使器件进入失效防护模式，必须有一种器件唤醒方法。可以由通信总线或 WAKE 引脚执行唤醒。如果在失效防护模式下全部禁用这些功能，则器件会自动使 CAN FD 和 LIN 收发器支持唤醒。

当器件进入失效防护模式时，SWE 计时器会自动启动（如果启用）。

- 如果 SWE 计时器超时，器件会进入睡眠模式
- 如果唤醒事件在 SWE 计时器超时之前发生，器件会确定故障是否仍然存在。
  - 如果故障存在，器件将保持在失效防护模式下并监测故障。
  - 如果故障已清除，器件会进入重启模式。

在由于除 TSD 以外的任何条件进入失效防护模式时，会发生以下情况。

- VCC1 LDO 关闭。如果故障影响负载共享，则两者都将关闭。如果器件接收到唤醒事件，LDO 开启并持续  $t_{LDOON}$ ，以确定短路事件是否仍然存在。
    - 在  $t_{LDOON}$  结束时，如果检测到短路，器件会关闭 LDO 并等待下一个唤醒事件。
  - 持续监控过压会立即进入睡眠模式。
  - 如果故障已清除，器件会进入重启模式。
- 

#### 8.4.5.1 SBC 故障

SBC 故障是指导致器件改变器件模式的故障。如果失效防护模式启用，这类故障会导致器件进入重启或失效防护模式。如果失效防护模式禁用，这类故障会导致器件进入重启或睡眠模式。SBC 故障包括：

- VCC1 过压
- VCC1 欠压
- VCC1 上短路
- VCC1 导致的热关断
- 看门狗故障
- 重启计数器超过编程值
- SWE 计时器到期（如果启用）
- VSUP 出现的欠压是 SBC 故障，但不会导致器件进入失效防护模式

#### 8.4.5.2 CAN 收发器故障

CAN 收发器故障是指影响收发器，不会导致器件进入失效防护模式但确实会关闭 CAN 发送器的故障。CAN 收发器故障：

- VCC2 热关断
  - CAN 收发器热关断
  - CTXD 引脚卡在显性状态 - CTXD 显性超时
  - UVCAN
- 

### 备注

如果 VCC2 连接到 VCAN，VCC2 上的故障可能会导致 CAN 故障。

---

#### 8.4.5.3 LIN 收发器故障 ( TCAN2847x-Q1 )

LIN 收发器故障是指影响收发器但不会导致器件进入失效防护模式的故障。这类故障包括显性状态超时和热关断。

#### 8.4.6 睡眠模式

睡眠模式是器件的节能工作模式。在此模式下，器件可以从 CAN 总线、LIN 总线、WAKEx 引脚或 SW 引脚（如果已编程）唤醒。如果存在 VCC1，则 SPI 可用于更改模式，并且 nRST 为高电平。如果由于故障条件而进入睡眠模式，则 INT\_2 寄存器 8'h52[7] (SMS) 设置为 1b。图 8-28 展示了进入和退出睡眠模式的各种方式。

当器件处于睡眠模式时，存在以下状况。



- 禁用 LIN 总线驱动器，关闭内部 LIN 总线终端（从而在 LIN 对地短路时更大限度地减少功率损耗）。但是，弱电路上拉处于活动状态，防止在与 LIN 总线的外部连接丢失时出现错误的唤醒事件。
- CAN 总线驱动程序被禁用，内部 CAN 总线终端切换至弱接地。
- CAN 和 LIN 收发器接收器被禁用。
- CAN 和 LIN 低功耗唤醒接收器符合编程要求。
- 唤醒引脚符合编程设置。
- 如果启用了循环检测，则 HSS4 会定期开启。
- 如果编程为数字唤醒输入，则 SW 引脚开启。
- 如果在睡眠模式下启用循环唤醒，器件将唤醒并转换为重启模式，然后在  $VCC1 > UVCC1_R$  时切换为待机模式。如果在长窗口期间未触发看门狗，或故障仍然存在，则器件会切换回睡眠模式。
- 当 VCC1 配置为在睡眠模式下开启时，请考虑以下情况：
  - 看门狗可作为超时看门狗启用
  - 看门狗故障会导致器件进入重启模式，最后进入待机模式。这也会设置 SME 中断
  - 现在会监测 SBC 故障，这些故障可能导致器件自动更改模式，从而将 INT\_2 寄存器 8'h52[0] 处的睡眠模式退出 (SME) 中断设置为 1b
    - 如果启用了失效防护模式，则 TSD、OVCC1 或 VCC1SC 故障会导致器件切换为失效防护模式并关闭 VCC1。
    - 如果禁用了失效防护模式、则 TSD、OVCC1 或 VCC1SC 故障会导致 VCC1 关闭 300ms，然后重新导通。如果故障已清除，器件将切换为重启，最后进入待机模式。
  - 如果发生 UVCC1 事件，则器件会切换到切换至重启模式，最后进入待机模式。这也会设置 SME 中断。

要成功进入睡眠模式，必须满足以下条件：

- 所有现有的唤醒中断都必须清除
  - 若未能执行操作，会导致使用 SBC 重启进入待机模式，从而立即从 SBC 睡眠模式唤醒。
- 必须至少有一种唤醒方法可用
  - 如果在进入睡眠模式之前禁用了所有唤醒方法，则器件不会进入睡眠模式并设置 MODE\_ERR 中断 8'h5A[3]。
  - 如果 VCC1\_CFG = 10b (VCC1 在睡眠模式下关闭) 且 WAKE<sub>x</sub> 引脚阈值设置为基于 VCC1 (WAKE<sub>x</sub>\_LEVEL = 00b)，则器件会在进入睡眠模式之前将 CAN 和 LIN 设置为支持唤醒

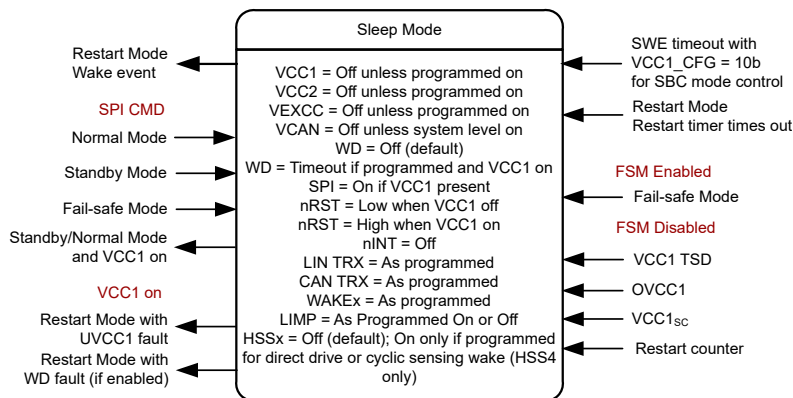


图 8-28. 睡眠模式

### 8.4.7 唤醒功能

有多种方法可用于从睡眠模式唤醒。

- 使用 BWRR 唤醒 CAN 总线
- 使用选择性唤醒功能唤醒 CAN 总线
- LIN 总线唤醒 (TCAN2847Q1)
- 通过 WAKE<sub>x</sub> 引脚实现本地唤醒

- 如果 SW 引脚被编程为数字唤醒输入
- 为睡眠模式启用循环唤醒

#### 备注

- 器件进入睡眠状态之前发生的唤醒事件被视为唤醒事件。阻止器件进入睡眠模式。
- 当 VCC1 在睡眠模式下关闭时，对于唤醒事件，器件将遵循正常的唤醒流程
- 当 VCC1 在睡眠模式下开启时，对于唤醒事件，器件会设置中断，将 RXD 拉至低电平，并在 SBC\_CONFIG1 寄存器 8'h0E[5] 上执行编程的 VCC1\_SLP\_ACT。由于 SPI 可用，因此可以在 VCC2 或 VEXCC 未开启的情况下更改模式。
- 对于睡眠模式下的循环唤醒事件，VCC1\_SLP\_ACT 配置无效。无论 VCC1\_SLP\_ACT 配置如何，器件都会通过重启模式转换到待机模式。

#### 8.4.7.1 在睡眠模式下使用 CRXD 请求 (BWRR) 进行 CAN 总线唤醒

TCAN284x-Q1 支持低功耗睡眠模式和待机模式，并使用称为通过 CRXD 请求进行总线唤醒 (BWRR) 的 CAN 总线唤醒机制。一旦接收到这种模式，TCAN284x-Q1 就会从睡眠模式自动切换到待机模式，并在 nINT 引脚（如果已启用）上插入一个中断，以向主机微处理器指示总线处于运行状态，并且处理器应唤醒并为 TCAN284x-Q1 提供服务。在睡眠模式下会启用低功耗接收器和总线监视器，以允许使用 CAN 总线发出 CRXD 唤醒请求。唤醒请求是连接到 CRXD（驱动为低电平）的输出，如图 8-29 所示。外部 CAN FD 控制器会监视 CRXD 的转换情况（从高电平转换为低电平），然后根据 CRXD 唤醒请求重新激活器件，使其进入正常模式。在此模式下，CAN 总线端子弱下拉至 GND；请参阅图 7-2。

该器件使用 ISO 11898-2:2024 标准中的唤醒模式 (WUP) 来将总线流量限定为唤醒主机微处理器的请求。总线唤醒请求会以“下降沿加低电平”的形式发送给集成式 CAN FD 控制器，其中低电平信号对应于 CRXD 端子上的“滤波”总线显性信号 (BWRR)。

唤醒模式 (WUP) 包括：

- 至少为  $t_{WK\_FILTER}$  的滤波显性总线时间，后跟
- 至少为  $t_{WK\_FILTER}$  的滤波隐性总线时间，后跟
- 至少为  $t_{WK\_FILTER}$  的第二个滤波显性总线时间

检测到 WUP 后，器件会开始在 CRXD 引脚上发出唤醒请求 (BWRR)。该引脚的行为由寄存器 8'h12[2] 确定。如果 8'h12[2] = 0b，一旦接收到满足显性、隐性、显性滤波时间的 WUP 模式，CRXD 引脚就会被拉低。第一个滤波显性信号会发起 WUP，之后总线监视器会等待滤波隐性信号，其他总线通信不会使总线监视器复位。接收到滤波隐性信号后，总线监视器会等待另一个滤波显性信号；其他总线通信不会使总线监视器复位。在接收到第二个滤波显性信号后，总线监视器会立即识别 WUP 并切换到 BWRR 模式。在验证接收到 WUP 后，器件会立即将总线监视器转换到 BWRR 模式。通过将 CRXD 引脚锁存为低电平在该引脚上指示这一点；因此，BWRR 期间的 CRXD 输出与传统 8 引脚 CAN 器件相匹配，根据 ISO 11898-2:2024，这些器件使用总线上的单个滤波显性信号作为唤醒请求机制。2024。

对于被视为已滤波的显性或隐性信号，总线必须保持该状态超过  $t_{WK\_FILTER}$  时间。由于  $t_{WK\_FILTER}$  存在变化性，可以分为以下几种情况来判定。

- 时间短于  $t_{WK\_FILTER(MIN)}$  的总线状态不会被检测为 WUP 的一部分；因此不会生成 BWRR。
- $t_{WK\_FILTER(MIN)}$  和  $t_{WK\_FILTER(MAX)}$  之间的总线状态时间可以检测为 WUP 的一部分，并且可以生成 BWRR。
- 时间超过  $t_{WK\_FILTER(MAX)}$  的总线状态始终会被检测为 WUP 的一部分，因此始终会生成 BWRR。

请参阅图 8-29 以了解 WUP 的时序图。

用于 WUP 和 BWRR 的模式和  $t_{WK\_FILTER}$  时间可防止噪声和总线卡在显性状态故障导致错误的唤醒请求，同时允许任何 CAN 或 CAN FD 报文发起 BWRR。如果器件切换到正常模式，或者 V<sub>CC</sub> 上发生欠压事件，则会丢失 BWRR。WUP 模式必须在  $t_{WK\_TIMEOUT}$  时间内发生；否则，器件会处于等待下一个隐性信号和有效 WUP 模式的状态。

如果  $8'h12[2] = 1b$ ，CRXD 引脚会在  $t_{TOGGLE} = 10\mu S$  内从低电平切换到高电平再切换到低电平，直到器件进入正常模式或监听模式。BWRR 会在加电时以及退出睡眠模式或某些失效防护模式条件后，在待机模式下激活。如果 SPI 写入将器件置于待机模式，CRXD 引脚将处于高电平，直到发生唤醒事件。随后，CRXD 引脚的行为与处于睡眠模式下的行为类似。

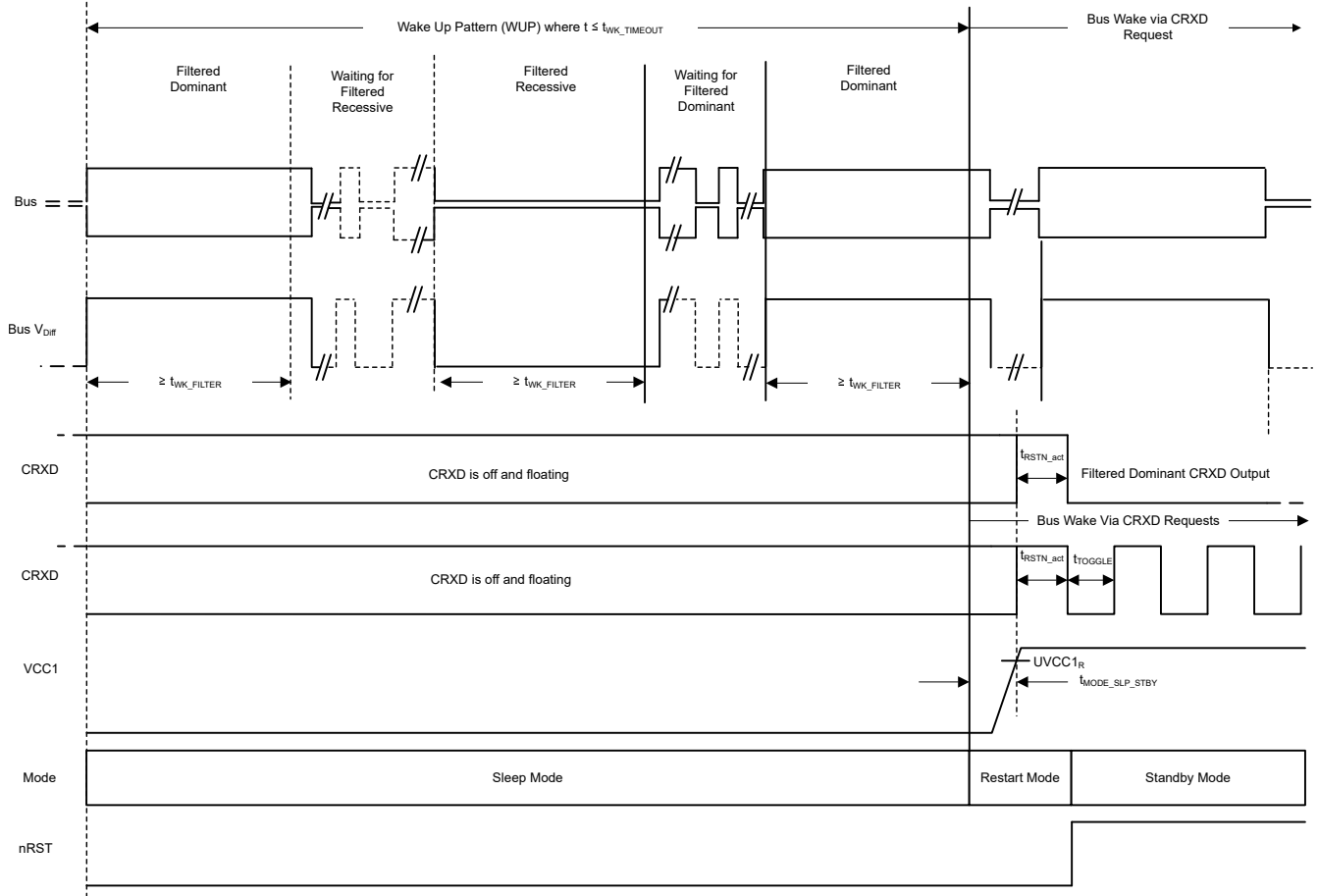


图 8-29. 唤醒模式 (WUP) 和通过 CRXD 请求进行总线唤醒 (BWRR)

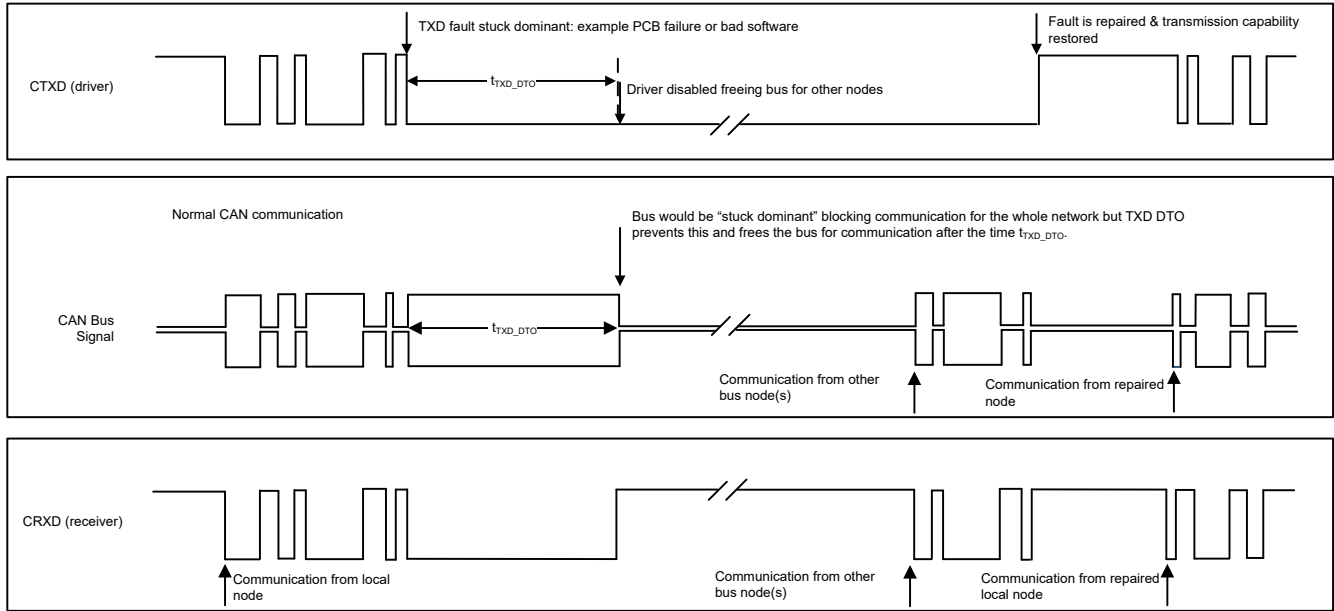


图 8-30. CTXD DTO 的时序图示例

**备注**

可通过将寄存器 8'h10[2:0] 的 CAN1\_TRX\_SEL 编程为 010b，来禁用通过 WUP 信号进行 CAN 唤醒。

**8.4.7.2 LIN 总线唤醒**

由 LIN 总线上从隐性（高电平）到显性（低电平）状态转换的下降沿启动远程唤醒，其中显性状态将保持时长为  $t_{LINBUS}$  的滤波时间。在满足此  $t_{LINBUS}$  滤波时间之后，LIN 总线上从显性状态到隐性状态转换的上升沿会启动远程唤醒事件，从而消除由 LIN 总线上的干扰或总线接地短路导致的错误唤醒。当器件进入待机模式后，LIN 总线唤醒事件可通过 LRXD 被拉至低电平来指示。

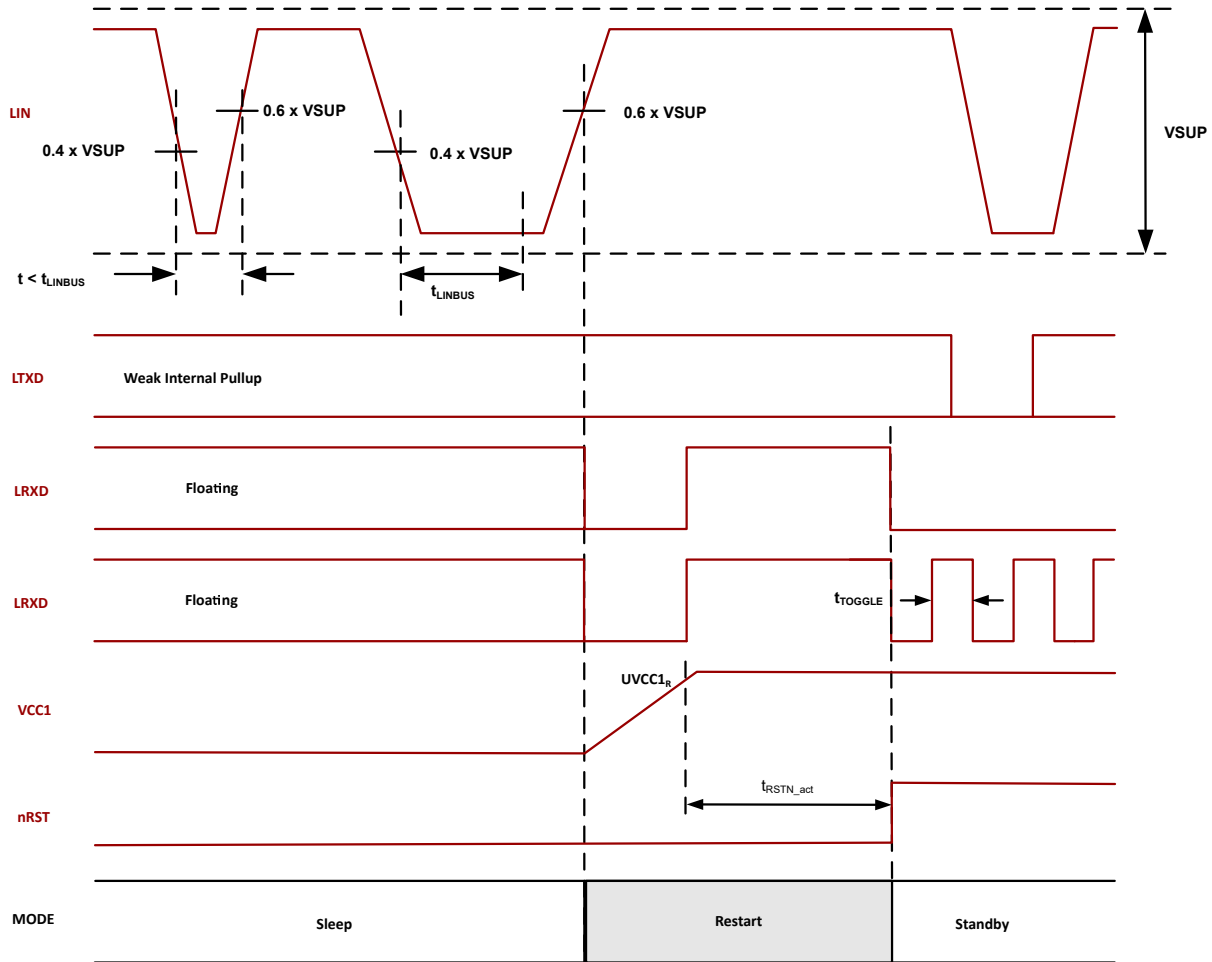


图 8-31. LIN 总线唤醒

#### 8.4.7.3 通过 WAKE 输入终端实现本地唤醒 (LWU)

WAKEx 终端是基于接地且支持高压的高度可配置输入，可用于通过电压切换发出本地唤醒 (LWU) 请求。此唤醒事件有两种方法。系统会检查基于引脚电平变化的静态唤醒或基于时序的循环检测（即周期性地开启 WAKEx 引脚，在开启期间发生的变化即为触发事件）。

该器件通过寄存器 2Ah[4:0] 提供 WAKE 引脚状态变更信息，准确指示发生状态切换的具体 WAKE 引脚。

使用 WAKE 引脚有两种方法：

- 静态唤醒
- 循环检测唤醒

WAKE 引脚采用全局控制，用于指定唤醒操作采用何种方式，即上升沿、下降沿、双向触发、脉冲或滤波脉冲。WAKE 引脚具有可编程的阈值

##### 8.4.7.3.1 静态唤醒

WAKEx 引脚默认为双向输入，但可通过 WAKE\_CONFIG 寄存器 8'h11[7:6] 配置为上升沿和下降沿转换，具体请参阅图 8-32 和图 8-33。WAKE 引脚是基于接地的唤醒输入，可与开关一起连接到接地或  $V_{SUP}$ 。WAKEx 引脚输入阈值可以基于 VCC1 电平，从而允许直接连接到处理器或通过开关连接到 VCC1 电源压轨。如果不使用该端子，则将其连接至接地，以避免不必要的寄生唤醒。在器件进入睡眠模式后，WAKEx 端子电压电平需要在  $t_{WAKE}$  内一直处于低电平或高电平状态，才能确定 WAKE 输入的状态转换。小于  $t_{WAKE\_INVALID}$  的脉冲宽度会被滤除。

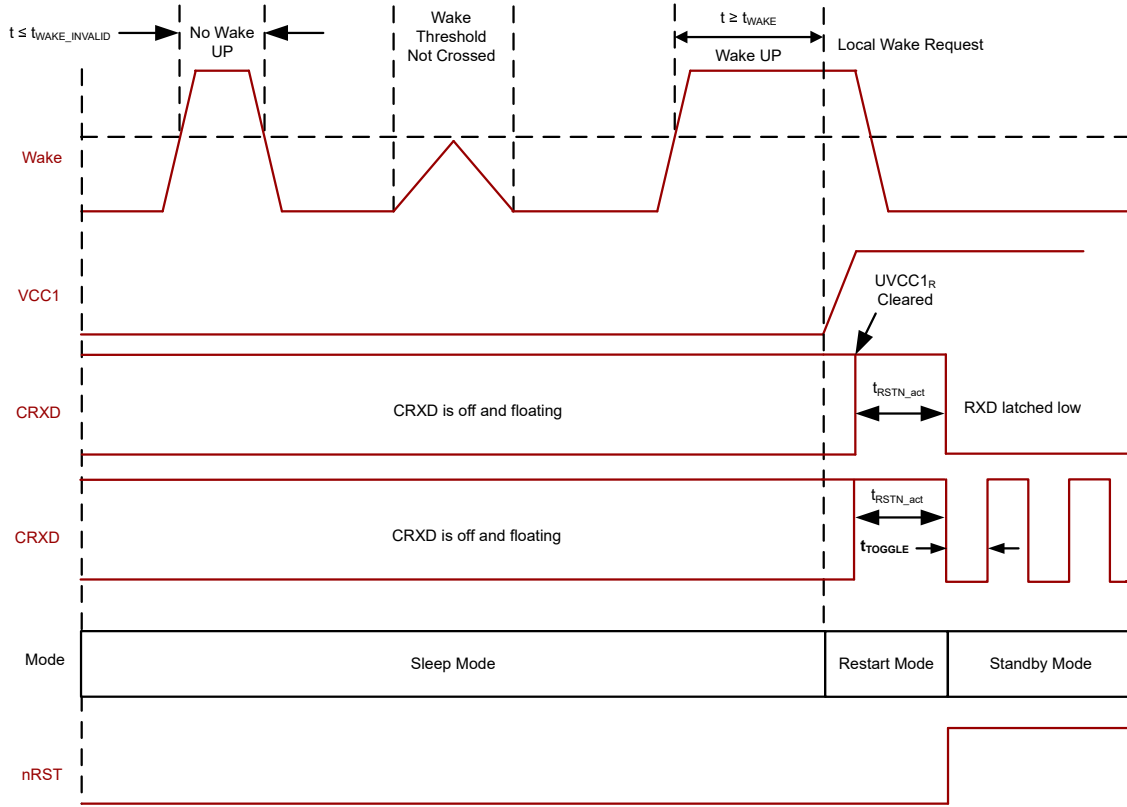


图 8-32. 本地唤醒 - 上升沿

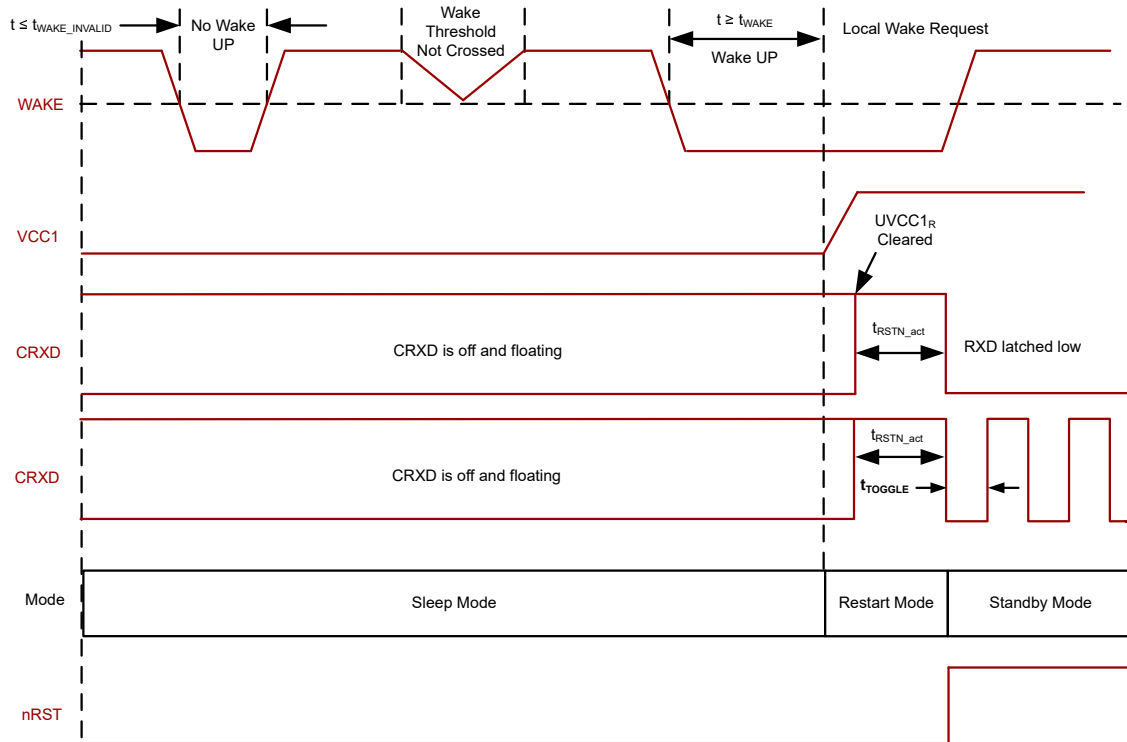


图 8-33. 本地唤醒 - 下降沿

备注

当为 WAKE 引脚选择了上升沿或下降沿时，该边沿之前的状态需要一个  $t_{WAKE}$  周期。

- 如果选择了上升沿并且器件以 WAKE 高电平进入睡眠模式，则在上升沿唤醒事件之前必须至少存在  $t_{WAKE}$  的低电平
- 如果选择了下降沿并且器件在 WAKE 低电平时进入睡眠状态，则在下降沿唤醒事件之前必须至少存在  $t_{WAKE}$  的高电平
- 双向边沿不需要此要求（默认）
- 图 8-32 和图 8-33 提供了上升沿或下降沿 WAKE 输入的示例。一旦  $VCC1 > UVCC1$  并且进入待机模式，RXD 会被拉至低电平。

可以使用 WAKE\_CONFIG 寄存器 8'h11[7:6] 将 WAKE 端子配置为使用脉冲（请参阅图 8-34）。该端子可以配置为仅处理一个脉冲。脉冲必须介于  $t_{WK\_WIDTH\_MIN}$  和  $t_{WK\_WIDTH\_MAX}$  之间。该图提供了三个脉冲以及器件是否唤醒的示例。 $t_{WK\_WIDTH\_MIN}$  由寄存器 8'h11[3:2] 设置的  $t_{WK\_WIDTH\_INVALID}$  值确定。有两个区域中可能会检测到脉冲。通过使用寄存器 8'h1B[1] 的 WAKE\_WIDTH\_MAX\_DIS，可将脉冲模式配置为滤波唤醒输入。向该位写入 1 会禁用  $t_{WK\_WIDTH\_MAX}$ 。WAKE 输入基于寄存器 8'h11[3:2] 的配置，该配置选择  $t_{WK\_WIDTH\_INVALID}$  和  $t_{WK\_WIDTH\_MIN}$  的值。小于  $t_{WK\_WIDTH\_INVALID}$  的唤醒输入将被滤除，如果超过  $t_{WK\_WIDTH\_MIN}$ ，则器件将进入重启模式并且 LDO 导通。两者之间的区域并不始终计数，请参阅图 8-35。寄存器 8'h12[7] 确定所识别脉冲或滤波器边沿的方向。WAKE 引脚的状态可通过寄存器 8'h11[5:4] 来确定。当 WAKE 引脚发生变化时，器件会记录上升沿或下降沿。然后在向这些位写入 00 之前一直锁存。

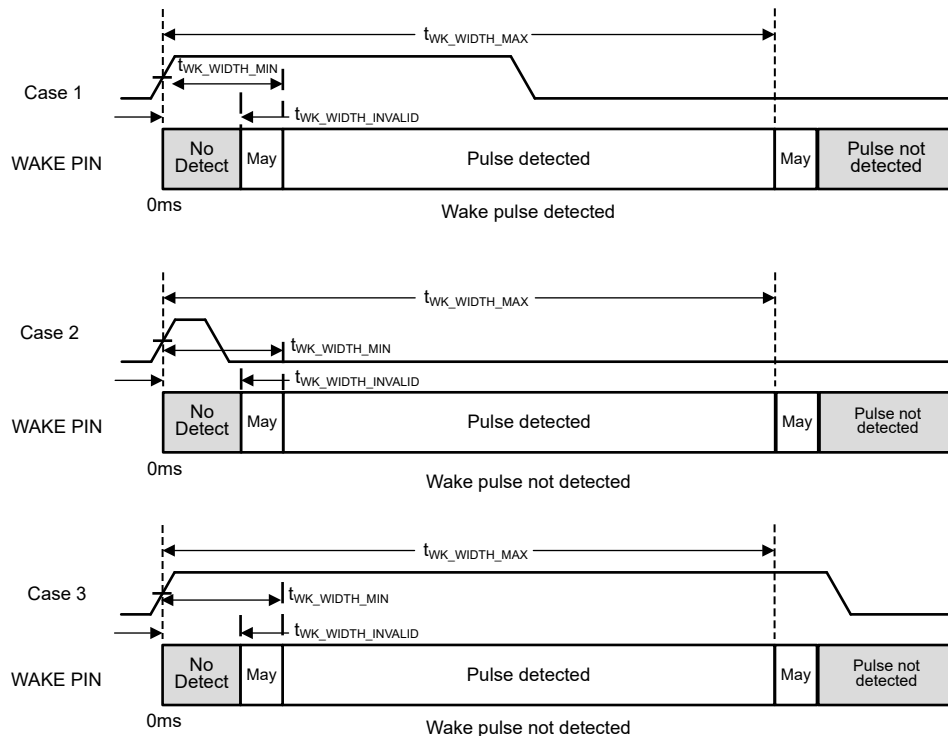


图 8-34. WAKE 引脚脉冲行为



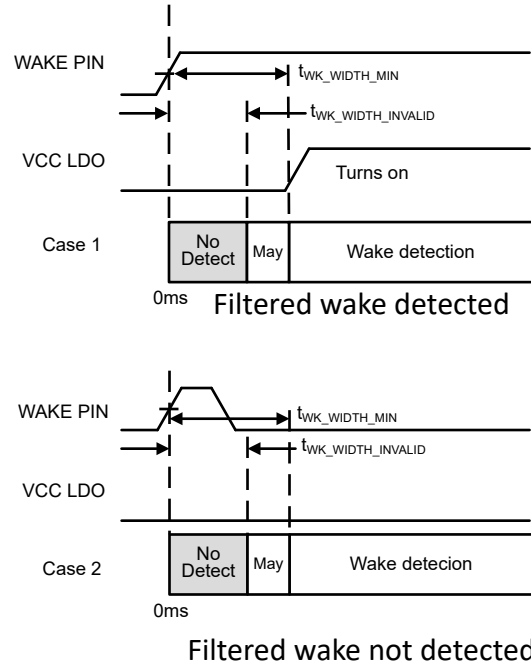


图 8-35. WAKE 引脚滤波行为

#### 8.4.7.3.2 循环检测唤醒

使用循环检测唤醒功能时，在睡眠模式下器件的静态电流会减小，因为 WAKE 电路仅在所选 HSS4 引脚的导通时间内处于工作状态，请参阅图 8-36。HSS4 引脚定期导通，将 VSUP 施加到外部本地唤醒电路。每次，WAKEx 都会设置一个指明引脚为高电平或低电平的位，并将该位与上一状态进行比较。如果发生变化，器件会唤醒；否则器件保持睡眠模式。有关时序图，请参阅图 8-37。采样窗口的唤醒引脚滤波时间基于  $t_{WK\_CYC}$ ，如图 8-37 所示。要在睡眠模式下启用循环检测唤醒，请在进入睡眠模式之前执行以下配置。

- 将所需的 WAKE 引脚连接到 HSS4，如图 8-36 所示
- 将所需的 WAKEx 引脚设置为循环检测模式
  - WAKE1 : h' 12[6] WAKE1\_SENSE=1b
  - WAKE2 : h' 2B[7] WAKE2\_SENSE=1b
  - WAKE3 : h' 2B[3] WAKE3\_SENSE=1b
- 如果需要非默认设置，则为采样窗口设置唤醒引脚滤波时间
  - 设置寄存器位 8'h12[5]
- 使用 HSS4\_CNTL 位将 HSS4 设置为所需的计时器
  - h'4D[2:0] = Timer1 或 Time2
- 设置所选的计时器配置，并设置所需的导通时间和周期

(注：除非除了循环检测唤醒之外还需要配置循环唤醒，否则请勿在计时器配置中设置循环唤醒位)

- 置 h'25 以得到 Timer1 周期和导通时间
- 置 h'26 以得到 Timer2 周期和导通时间

在待机模式下也支持循环检测唤醒。在待机模式下，器件仅设置相应的唤醒引脚中断。正常模式下不支持循环检测唤醒。在进入正常模式之前，将 WAKEx\_SENSE 位设置为 0b，以便在 SBC 正常模式下运行 HSS4。



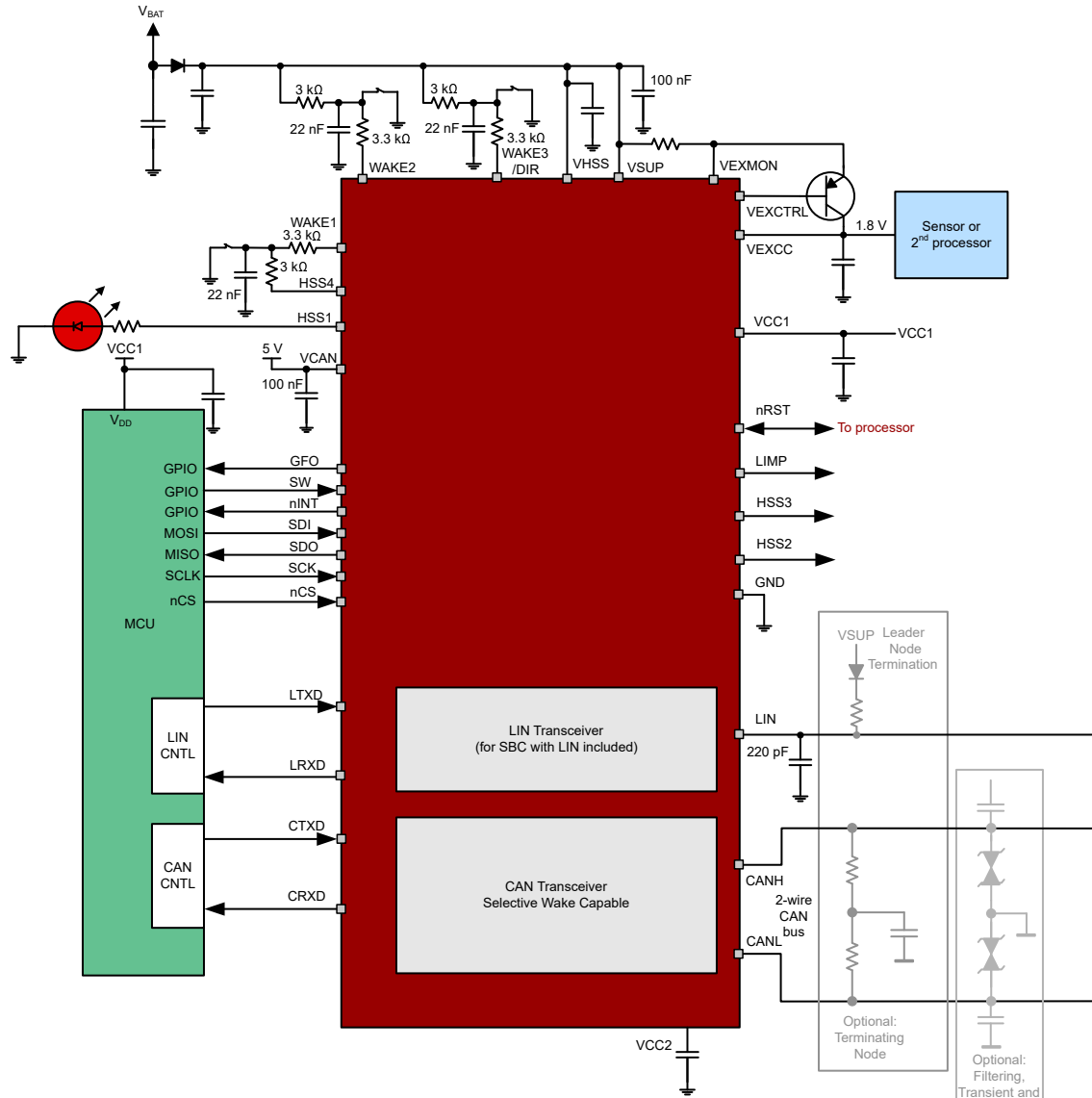


图 8-36. 采用循环检测配置的应用图

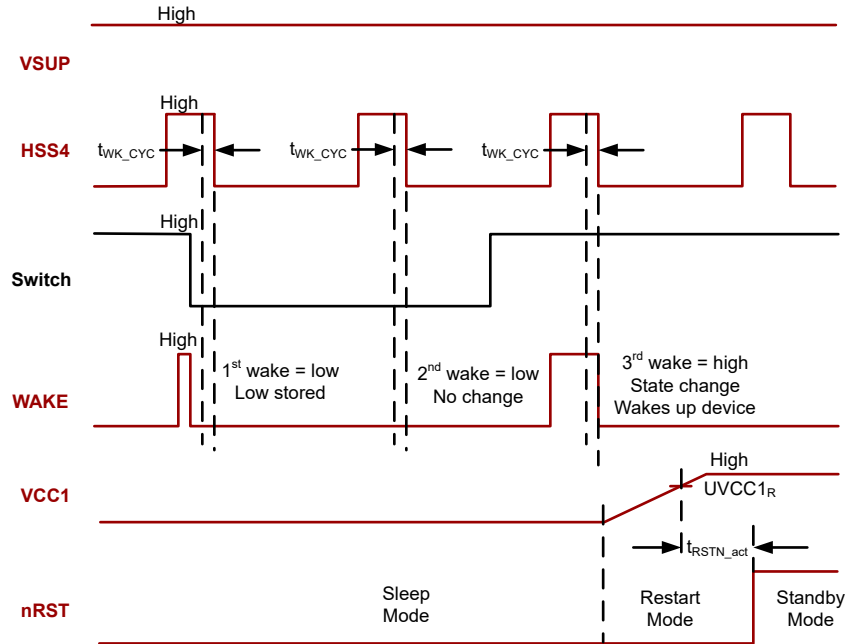


图 8-37. 循环检测时序图

#### 8.4.7.4 循环唤醒

通过循环唤醒功能，可利用 Timer1 或 Timer2 的周期，在无需外部唤醒事件的情况下，使器件自行唤醒。此功能会以特定方式运行，具体取决于器件所处的 SBC 模式以及该功能是否启用。此功能可在正常模式、待机模式、失效防护模式和睡眠模式下使用。

在正常模式和待机模式下启用循环唤醒时，在编程的“开启时间”开始时，器件会将 nINT 拉至低电平并在周期结束后释放。第一个开启时间脉冲会被忽略，随后每个开启时间都会使中断信号变为低电平脉冲。循环唤醒通过对 Timer1 使用寄存器 8'h25[3] 或对 Timer2 使用寄存器 8'h26[3] 来启用。有关用于对循环唤醒功能进行编程的寄存器，请参阅表 8-8。计时器通过相应的寄存器进行配置。为了使循环唤醒功能在正常模式和待机模式下正常工作，需要清除所有现有中断。在正常模式和待机模式中，中断的优先级高于循环唤醒功能。配置循环唤醒时，应将 nINT\_TOG 设为 0b (默认设置)。若将 nINT\_TOG 设为 1b，则在计时器开启期间，nINT 引脚会切换。

在失效防护模式下，可通过设置寄存器 8'h0E[6]=1b 来启用循环唤醒。由于在失效防护模式下 VCC1 处于关闭状态，因此 nINT 引脚不会被使用。启用后，需为计时器选择 500ms、1s 或 2s (长于  $t_{LDOOFF}$ ) 周期。进入开启时间后，器件会判断故障是否仍然存在。如果故障尚未清除，器件将保持在失效防护模式，并重复此过程，直到 SWE 计时器超时，随后器件转入睡眠模式。如果故障已清除，则将此视为唤醒事件，器件将转换到重启模式。循环唤醒中断通过 CYC\_WUP 中断位 INT\_4[4] 报告。

在睡眠模式下，可通过设置寄存器 8'h4F[4]=1b 并配置相应计时器来启用循环唤醒。当配置的计时器周期到期后，器件将唤醒并转换到重启模式，此时 LDO 导通。循环唤醒中断通过 CYC\_WUP 中断位 INT\_4[4] 报告。器件进入待机模式后，编程的长窗口会开始计时，器件会在此窗口内等待来自处理器的 WD 触发信号。如果在该窗口内未检测到 WD 触发信号，器件会将此视为看门狗错误并转换回重启模式。随后再次转到待机模式，等待在长窗口内产生 WD 触发信号。即使在睡眠模式下 VCC1 处于开启状态，该过程仍会执行。

表 8-8. 循环唤醒寄存器

地址	默认值	字段	说明
8'h0E[6]	0b	FSM_CYC_WK_EN	设置为 1b 会在失效防护模式下启用循环唤醒功能
8'h25[3]	0b	TIMER1_CYC_WK_EN	设置为 1b 会将循环唤醒计时器与 Timer1 关联
8'h26[3]	0b	TIMER2_CYC_WK_EN	设置为 1b 会将循环唤醒计时器与 Timer2 关联

**表 8-8. 循环唤醒寄存器 (续)**

地址	默认值	字段	说明
8'h4F[4]	0b	SLP_CYC_WK_EN	设置为 1b 会在睡眠模式下启用循环唤醒功能。

**备注**

- 通过将循环唤醒配置为 Timer1 或 Timer2，器件可在正常模式和待机模式下执行循环唤醒功能。

**8.4.7.5 睡眠模式下的直接驱动**

直接驱动是通过器件的 WAKE3/DIR 引脚直接控制高侧开关的方法。配置方法是为高侧开关的任意组合分配直接驱动。有关如何实现此功能，请参阅节 8.3.11.1。直接驱动不会唤醒器件，但提供了唤醒器件的方法。

- 由于使用直接驱动时 VCC1 处于开启状态，因此可以使用 SPI 命令将器件从睡眠模式唤醒。
- 通过将寄存器 SBC\_CONFIG1 8'h0E[1] 中的 SW\_SLP\_EN 设置为 1b，将 SW 引脚配置为数字唤醒输入。
- 处理器可以使用未使用的 WAKE1 或 WAKE2 引脚来唤醒器件。必须配置引脚阈值以满足处理器要求。

**8.4.7.6 选择性唤醒**

TCAN284x-Q1 根据 ISO 11898-1 与 Bosch CAN 协议规范 3.2.1.1 执行 CAN 通信。

**8.4.7.6.1 选择性唤醒模式**

这是器件的中等省电模式。WUF 接收器开启并在内部连接到帧检测逻辑，该逻辑会查找数据表的“帧检测”部分中所述的唤醒帧 (WUF)。在这种状态下，CAN 总线数据不会放在 RXD 引脚上。该器件由来自系统电池的 VSUP 电源供电。

选择性唤醒模式下的有效唤醒源为：

- 唤醒帧 (WUF)
- WAKE 引脚本地唤醒 (LWU)。WAKE 引脚上的事件必须与寄存器 8'h11[7:6] 中 WAKE 引脚的编程要求相匹配
- 帧溢出 (FRAME\_OVF)
- 进入另一状态的 SPI 命令

如果发生 WUF 和/或 LWU 事件，则会设置相应唤醒事件标志 (CANINT1 和/或 LWU)。此时，会使用 nINT 引脚 (如果启用) 或通过下拉 RXD 引脚向 MCU 提供中断。

要进入选择性唤醒模式，必须满足以下条件：

- 设置了选择性唤醒配置 (SWCFG) 标志
  - 所有选择性唤醒寄存器必须在读取之后写入，以确保这些寄存器得到正确编程，以实现正确的帧检测和选择性唤醒配置。配置完成后，SWCFG 位必须应设置为 1b。
- 选择性唤醒错误 (SWERR) 标志会清除
- 将选择性唤醒使能 (SW\_EN) 设置为 1b (寄存器 8'h10[7] = 1b)

如果在转换期间有帧传入，该帧可能会丢失，并且对于额外四个传入 CAN 帧，帧检测可能无法与帧同步。

**备注**

如果故障状况或 FRAME\_OVF 强制器件进入睡眠模式、禁用了失效防护模式，或进入失效防护模式，则将禁用 SW\_EN，同时关闭选择性唤醒功能。

**8.4.7.6.2 帧检测**

帧检测逻辑用于处理来自 CAN 总线的串行数据或 CAN 帧。器件具有选择性唤醒控制寄存器，可设置该器件通过 CAN ID (11 位或 29 位) 或 CAN ID 加上数据帧 (包括数据屏蔽) 来查找已编程的匹配。如果从总线接收到的已检测 CAN 帧符合与帧检测逻辑中的配置要求，则该检测到的 CAN 帧称为唤醒帧 (WUF)。

在启用或使用帧检测之前，需要在器件寄存器中正确配置 WUF 验证或匹配所需的数据。正确配置器件以允许帧检测或选择性唤醒功能后，必须设置 SWCFG (选择性唤醒配置) 以加载器件的 WUF 参数。如果检测到有效的 WUF，则会通过 CANINT 标志显示，包括选择性唤醒。

启用帧检测后，可能会发生其他几种操作，因为逻辑正在解码器件在总线上接收到的 CAN 帧。这包括错误检测和计数以及通过 CAN\_SYNC 和 CAN\_SYNC\_FD 标志指示 CAN 帧的接收。

如果在帧检测模式下发生帧溢出 (FRAME\_OVF)，则会禁用该模式并清除 SW\_EN 位。

启用帧检测后，如果从接收器偏置未打开的模式转换，则在帧检测稳定之前，对于 500kbps 及更低的数据速率，器件可忽略多达四个 CAN 帧，而对于 500kbps 以上的数据速率，则最多可忽略八个 CAN 帧。

正确配置器件以使用帧检测和选择性唤醒的过程如下：

- 写入所有用于帧检测 (选择性唤醒) 的控制寄存器、选择性唤醒配置 1-4 (寄存器 8'h44 至 8'h47) 以及 ID 和 ID 掩码 (寄存器 8'h30 至 8'h38)
- 建议读取所有选择性唤醒寄存器，从而允许软件确认器件已写入并已正确配置
- 将选择性唤醒配置 (SWCFG) 位设置为 1b (寄存器 8'h4F[7] = 1b)
- 将选择性唤醒使能位设置为 1b (寄存器 8'h10[7] = 1b)
- 通过 SPI 写入将器件置于待机模式 (寄存器 8'h10[2:0] = 100b)。即使已处于待机模式，也必须执行此步骤。

如果之后从“帧溢出”标志中发生 SWERR 中断，则需要清除“帧溢出”中断，然后必须再次将 SWCFG 位设置为 1b。

#### 8.4.7.6.3 唤醒帧 (WUF) 验证

当满足以下所有条件时，接收到的帧方可确认为有效唤醒帧 (WUF)：

- 当 DLC (数据长度代码) 匹配未禁用时，接收到的帧是传统 CAN 数据帧。DLC 匹配禁用时，该帧也可以是远程帧。
- 接收到的传统 CAN 帧的 ID (如 ISO 11898-1:2015 8.4.2.2 中定义) 与相关位位置中配置的 ID 完全匹配。相关的位位置由节 8.4.7.6.5 中所示的 ID 掩码给出
- 接收到的传统 CAN 数据帧的 DLC (如 ISO 11898-1:2015 8.4.2.4 中定义) 与配置的 DLC 完全匹配。请参阅节 8.4.7.6.6 所示的机制。或者，可以在实现中通过配置来禁用此 DLC 匹配条件。
- 当 DLC 大于 0 且启用了 DLC 匹配时，接收帧的数据字段 (如 ISO 11898-1:2015 8.4.2.5 中定义) 会在位位置至少设置一个位，该位置对应于配置的数据掩码中的设置位。请参阅节 8.4.7.6.5 所示的机制。
- 这时接收到了正确的循环冗余校验 (CRC)，包括隐性 CRC 定界符，并且在确认 (ACK) 间隙之前未检测到任何错误 (根据 ISO 11898-1:2015 10.11)。

#### 8.4.7.6.4 WUF ID 验证

在所有必需的位位置中，接收帧的 ID 都要与配置的 ID 相匹配。相关的位位置由 8'h30 到 8'h33 中配置的 ID 以及 8'h34 和 8'h38 中编程的 ID 掩码决定。器件支持传统基帧格式 (CBFF) 11 位基本 ID 和传统扩展帧格式 (CEFF) 29 位扩展 ID 和 ID 掩码。除了“无关”位外，所有被屏蔽的 ID 位都必须与为 WUF 验证配置的 ID 位完全匹配。如果被屏蔽的 ID 位配置为“无关”，则该 ID 中同时接受“1”和“0”。在 ID 掩码寄存器中，1 表示“无关”。

图 8-38 显示了有效 WUF ID 和相应 ID 掩码寄存器的示例

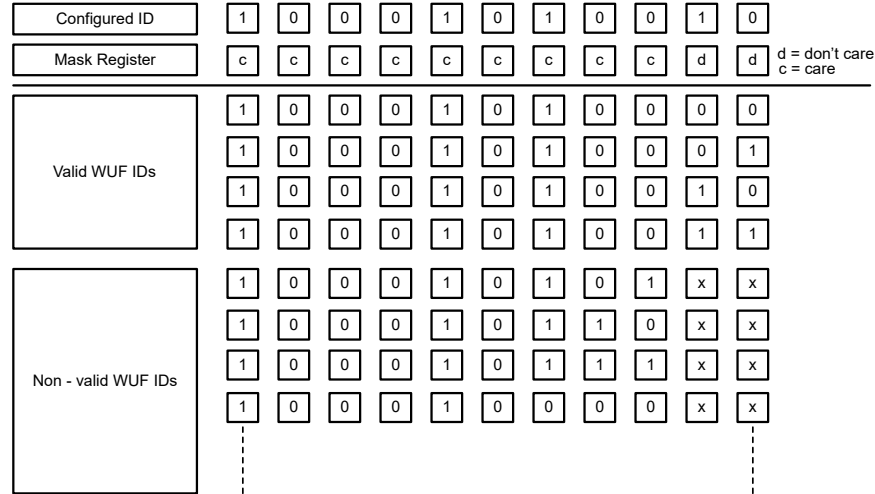


图 8-38. WUF 的 ID 和 ID 掩码示例

#### 8.4.7.6.5 WUF DLC 验证

如果设置了数据掩码位，则接收帧的 DLC (数据长度代码) 必须与配置的 DLC 完全匹配。DLC 在 8'h38[4:1] 中配置。数据掩码位在 8'h38[0] 中设置。

表 8-9. DLC

帧	数据长度代码				数据字节数。
	DLC3	DLC2	DLC1	DLC0	
传统帧和 FD 帧	0	0	0	0	0
	0	0	0	1	1
	0	0	1	0	2
	0	0	1	1	3
	0	1	0	0	4
	0	1	0	1	5
	0	1	1	0	6
	0	1	1	1	7
传统帧。	1	0 或 1	0 或 1	0 或 1	8

#### 8.4.7.6.6 WUF 数据验证

当使用数据掩码位启用数据掩码时，接收帧的数据必须与配置的数据匹配，其中接收帧的数据字段中至少有一个逻辑高电平 (1) 位与所配置数据的数据字段中一个逻辑高电平 (1) 匹配。相关位位置由 8'h39 至 8'h40 中配置的数据确定，并由 8'h38[0] 中的数据掩码启用。图 8-39 显示了一个匹配数据和不匹配数据的示例。

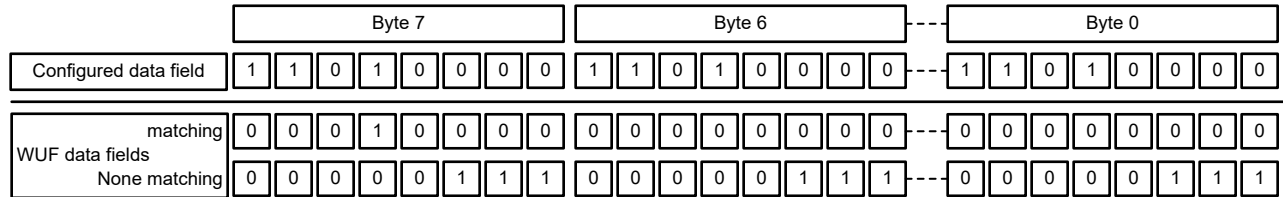


图 8-39. WUF 示例的数据字段验证

选择性唤醒数据验证确保总线上发送的最后一个字节将被解释为数据掩码字节 0。这意味着对于 8 个数据字节，发送的第一个字节将被解释为数据掩码字节 7。对于 DLC 为 3 的情况，总线上发送的最后一个字节将被解释为数据掩码字节 0，而发送的第一个字节将被解释为数据掩码字节 2。图 8-40 提供了一些示例，说明了哪些字节将用于发送和接收的各种字节。

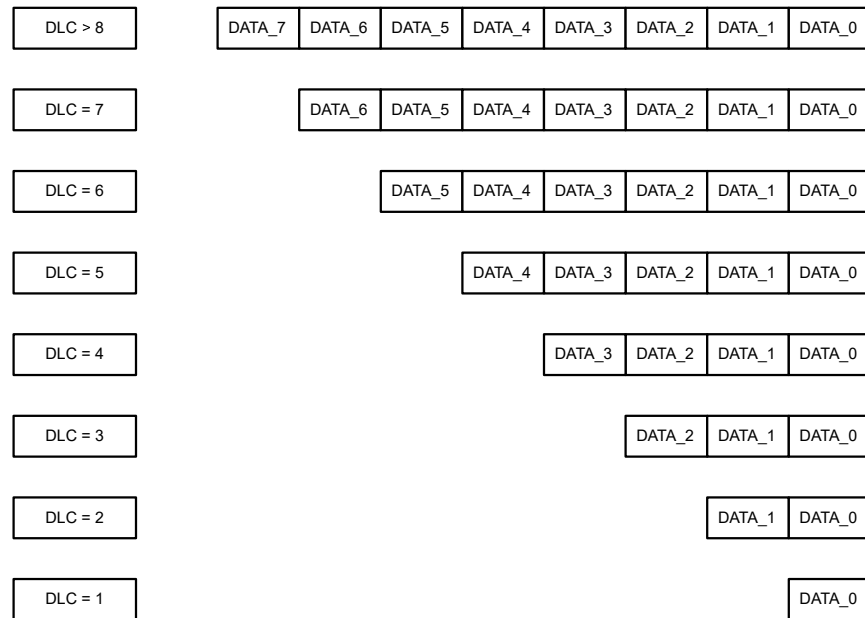


图 8-40. 不同 DLC 值的数据寄存器掩码值

#### 8.4.7.6.7 帧错误计数器

在激活选择性唤醒功能时以及在  $t_{\text{SILENCE}}$  到期时，CAN 帧错误计数器会设置为零。该错误计数器确定器件检测到的 CAN 帧错误。在 8'h45 中，错误计数器称为 FRAME\_CNTx。

该计数器的初始值为零，并且对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），其值会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不递增或递减）。如果接收到有效的传统 CAN 帧并且该计数器不为零，则该计数器会递减 1。CRC 定界符和间隔字段末尾之间的显性位不会使得帧错误计数器向上计数。

在错误计数器每次递增或递减时，解码器单元都会等待  $n\text{Bits\_idle}$  个隐性位，然后再将显性位视为帧起始 (SOF)。有关在接收到传统 CAN 帧以及发生错误的情况下强制帧起始检测的位置，请参阅图 8-41。



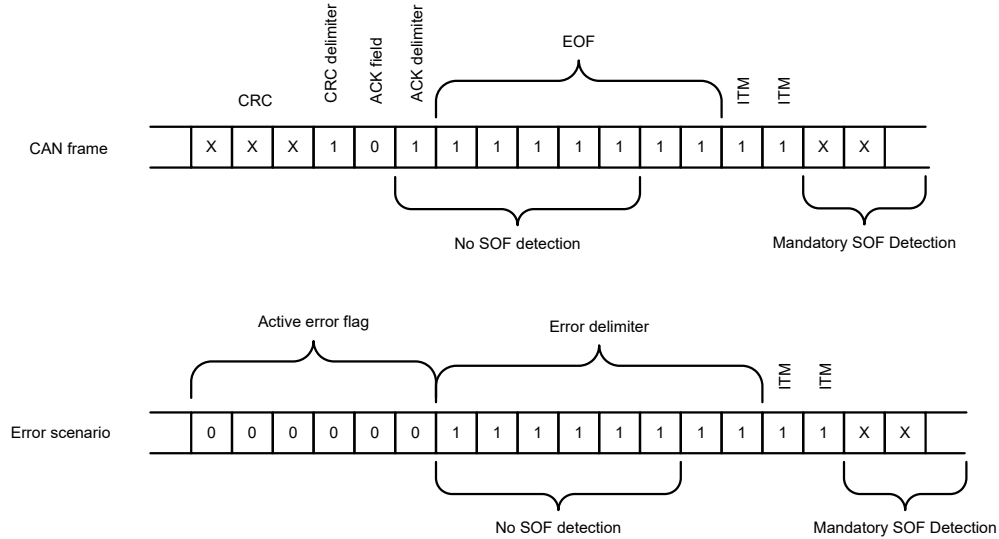


图 8-41. 在传统 CAN 帧和出现错误的情况下进行强制 SOF 检测

帧错误计数器阈值的默认值为 31，因此在第 32 个错误时会设置帧溢出标志 (FRAME\_OVF)。

最多四个 ( 比特率大于 500kbps 时为八个 ) 连续的传统 CAN 数据和在偏置反应时间  $t_{Bias}$  结束后启动的远程帧可能会被忽略，错误计数器不会因故障而增加，或被判定为错误 ( 即使没有错误，错误计数器也会增加 )。

CEFF 中接收到的帧具有非标称保留位 ( SRR、r0 ) 不会导致错误计数器增加。

器件会将帧错误计数器与 8'h46 中的帧错误计数器阈值 FRAME\_CNT\_THRESHOLD 进行比较。如果计数器溢出阈值，则设置帧错误溢出标志 FRAME\_OVF。帧错误计数器阈值的默认值为 31，因此在第 32 个错误时会设置溢出标志。但是，如果应用程序需要不同的帧错误计数溢出阈值，所需的值可以编程到 FRAME\_CNT\_THRESHOLD 寄存器中。

该计数器通过以下方式复位：禁用帧检测，设置 CANSLNT 标志，并设置寄存器 8'h51[2] = 1b。

检测到的错误的描述：

- **填充位错误**：当接收到相同状态 ( 电平 ) 的第 6 个连续位时，会检测到填充位错误。CAN 报文编码必须在数据流的这个位位置有一个填充位。
- **CRC 错误**：CRC 序列由发送节点的 CRC 计算结果组成。该器件使用与发送节点相同的多项式来计算 CRC。如果计算结果与 CRC 序列中接收到的结果不同，则检测到 CRC 错误。
- **CRC 定界符错误**：当在定义为逻辑高电平 ( 隐性 ) 的 CRC 定界符位位置接收到错误状态 ( 逻辑低电平/显性 ) 的位时，会检测到 CRC 定界符错误。

#### 8.4.7.6.8 CAN FD 帧容差

在收到一个 FD Format indicator ( FDF ) 后跟一个显性保留位后，解码器单元会等待  $n_{Bits\_idle}$  个隐性位，然后将另一个显性位视为 SOF，如图 8-41 所示。表 8-10 定义了  $n_{Bits\_idle}$ 。

表 8-10. 下一个 SOF 之前的隐性位数

参数	符号	值	
		最小值	最大值
接受新 SOF 之前的隐性位数	$n_{Bits\_idle}$	6	10

有两个比特滤波器选项来支持仲裁和数据相位比特率的不同组合。pBitfilter 选项通过寄存器 8'h47[4] 来选择。

- 比特滤波器 1：数据相位比特率小于或等于仲裁速率的四倍或 2Mbps，以较小者为准
- 比特滤波器 2：数据相位比特率小于或等于仲裁速率的十倍或 5Mbps，以较小者为准

如果持续时间小于或等于仲裁位时间的 pBitfilter 最小值 (参阅表 8-11)，显性信号不被认为是有效信号，也不会重新启动隐性位计数器。如果持续时间大于或等于仲裁位时间的 pBitfilter 最大值，显性信号会重新启动隐性位计数器。

表 8-11. 下一个 SOF 之前的隐性位数

参数	符号	值	
		最小值	最大值
CAN FD 数据相位比特滤波器 1	pBitfilter1	5.00%	17.50%
CAN FD 数据相位比特滤波器 2	pBitfilter2	2.50%	8.75%

#### 8.4.7.6.9 8Mbps 滤波

- 比特滤波器 3：数据相位比特率小于或等于仲裁速率的 16 倍或 8Mbps，以较小者为准
- pBitfilter 3 最小值 1.25% 至最大值 4.375%

#### 8.4.8 保护特性

TCAN284x-Q1 具有多种保护功能，如下所述。

##### 8.4.8.1 失效防护特性

TCAN284x-Q1 具有失效防护模式，可用于降低节点系统问题的节点功耗。可以分为两种工作模式：睡眠模式和失效防护模式。

##### 8.4.8.1.1 使用睡眠唤醒错误实现睡眠模式

睡眠唤醒错误 (SWE) 计时器 ( $t_{INACTIVE}$ ) 是用于确定特定功能是否不工作或器件与处理器之间是否存在通信的计时器。此功能默认为禁用。可以通过将 8'h1C[7] 的 SWE\_EN 设置为 1b 启用 SWE 计时器。有关 SWE 计时器在哪些模式下启动以及何时启动的信息，请参阅图 8-42。启用后，在上电时设置 VCC1\_CFG = 10b 以进行 SBC 模式控制，如果器件的 PWRON 标志没有清除或未置于正常模式，则器件会在  $t_{INACTIVE}$  超时进入睡眠模式。如果 VREG\_CONFIG1 寄存器 8'h0D[7:6] 的 VCC1\_CFG 已设置为 01b 以实现常开状态，并且当器件处于正常模式或待机模式时 SWE 计时器超时，器件会转换到重启模式。

如果 CAN 或 LIN 总线提供 WUP 或发生本地唤醒事件，器件会唤醒并进入待机模式。进入待机模式后， $t_{SILENCE}$  和  $t_{INACTIVE}$  计时器将启动。如果  $t_{INACTIVE}$  结束，器件会重新进入睡眠模式。当器件接收到 CANINT、LWU 或 FRAME\_OVF，因而退出睡眠模式、进入重启模式然后再进入待机模式时，处理器必须在编程的 SWE 计时器时间内清除标志或将器件置于正常模式。如果没有发生这种情况，器件会进入重启模式或睡眠模式，具体取决于编程的 VCC1\_CFG 值。当处于待机或正常模式且 CANS\_LNT 标志在  $t_{INACTIVE}$  时间内一直存在，则器件进入睡眠模式。这些事件示例包括处理器不再工作并且无法使用 SPI 总线。收到进入睡眠模式命令而处理器无法接收或响应该命令。请参阅图 8-43。

#### 备注

- 当 VCC1 在睡眠模式下启用时，在 FSM 以外的任何模式下，SWE 计时器超时都会导致器件转换到重启模式而不是睡眠模式。这会导致 nRST 引脚被拉至低电平，以复位处理器并设置 WKERR 和 SMS 中断标志。
- 如果在睡眠模式下启用，SWE 计时器超时不会影响 VCC2 或 VEXCC。

#### 备注

重启计时器可以是  $t_{RSTTO}$  或  $t_{INACTIVE}$  (SWE 计时器) 并使用寄存器 8'h4F[0] 的 RSTRT\_TMR\_SEL 进行选择。SWE 计时器默认禁用，如果要使用  $t_{INACTIVE}$ ，则必须启用该计时器。



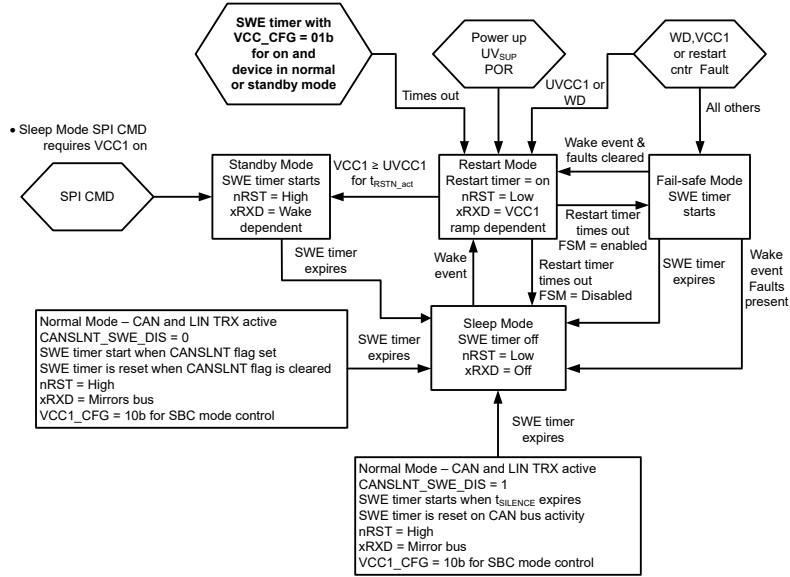
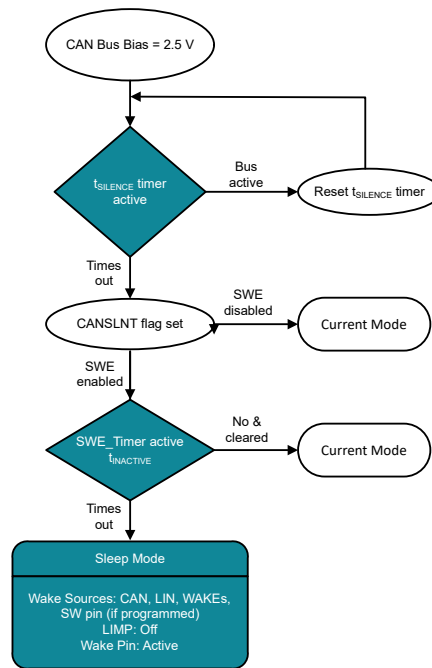


图 8-42. 启用时不同模式下的 SWE 计时器



备注

此图基于 CAN FD 收发器开启或处于仅监听状态。

图 8-43. 从正常模式和待机模式进入睡眠模式

8.4.8.2 器件复位

该系列具有三种复位器件的方法。其中两种是通过 SPI 命令实现的，分别是软复位和硬复位。软复位和硬复位的实现方法是将 1b 写入 DEVICE\_RST 寄存器 8'h19[1] 以进行软复位，或写入 8'h19[0] 以进行硬复位。

也可以通过将 nRST 拉低保持  $t_{NRSTIN}$  时间来执行硬复位，请参阅图 8-44。

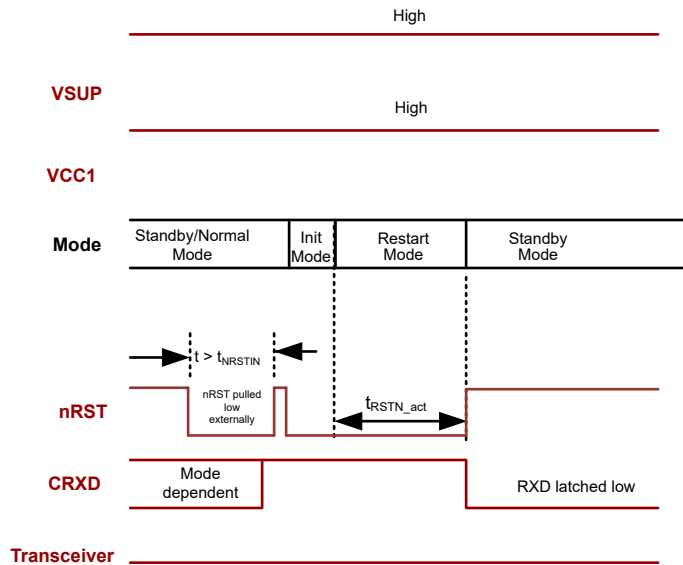


图 8-44. 使用 nRST 引脚执行硬复位

执行软复位时，会发生以下情况：

- 重新加载保存的 EEPROM 寄存器
- 所有其他寄存器都复位为默认值
- VCC1 和 VCC2 不改变状态
- 器件切换至待机模式

执行硬复位时，会发生以下情况：

- 器件切换至初始模式
- 重新加载保存的 EEPROM 寄存器
- 所有其他寄存器都复位为默认值
- 大多数内部器件逻辑都会复位为默认值
- VCC1 和 VCC2 不改变状态
- 然后器件切换至重启模式，最后切换至待机模式，此时器件可以重新编程

将 nRST 引脚拉至低电平并释放时，会发生以下情况：

- 器件切换至初始模式
- 重新加载保存的 EEPROM 寄存器
- 所有其他寄存器都复位为默认值
- 大多数内部逻辑都会复位为默认值
- VCC1 和 VCC2 不改变状态
- 然后器件切换至重启模式，最后切换至待机模式，此时器件可以重新编程

#### 备注

对存储到 EEPROM 中的寄存器进行的任何更改，都建议保存到 EEPROM 中。复位会导致从 EEPROM 加载这些寄存器。这会使用 EEPROM 上一次保存的寄存器值覆盖未保存的更改。

#### 8.4.8.3 悬空端子

这些器件的关键端子上带有内部上拉和下拉电阻，确保端子悬空时使器件进入已知状态。有关端子偏置条件的详细信息，请参阅表 8-12。

表 8-12. 端子偏置

终端	上拉或下拉	注释
SW	60k $\Omega$ 下拉或上拉	当 SW 引脚高电平有效时，引脚弱偏置输入到 GND。 当 SW 引脚低电平有效时，引脚弱偏置输入到 VCC1 或内部电压导轨
SCK	60k $\Omega$ 下拉或上拉	根据所选的弱偏置输入的 SPI 模式，自动配置为上拉或下拉 <ul style="list-style-type: none"> <li>• 模式 0 或 1 配置为下拉</li> <li>• 模式 2 或 3 配置为上拉</li> </ul>
SDI	60k $\Omega$ 下拉或上拉	根据 SPI_CONFIG 寄存器 8'h09[2] 中的 SDI_POL 配置，输入引脚被配置为上拉或下拉，从而弱偏置输入
nCS	60k $\Omega$ 上拉	对输入进行弱偏置，使得器件未被选中
nRST	30k $\Omega$ 上拉	上拉至 VCC1
LIN	40k $\Omega$ 上拉	弱偏置
LTXD	60k $\Omega$ 上拉	弱偏置输入
CTXD	60k $\Omega$ 上拉	弱偏置输入

备注

器件运行不应依赖内部偏置作为唯一的端接，尤其是在噪声环境下，但必须将其视为失效保护。当器件与带有开漏输出的 MCU 搭配使用时，需特别小心。

8.4.8.4 TXD 显性超时 (DTO)

TCAN284x-Q1 支持 LIN 和 CAN 总线上的显性状态超时。这是基于 TXD 路径的内部功能。TXD DTO 电路可防止本地节点在发生硬件或软件故障 (TXD 保持显性状态 (低电平) 的时间超过超时周期  $t_{TXD\_DTO}$ ) 时阻塞网络通信。TXD DTO 电路由 TXD 上的下降沿触发。如果在此电路的超时常量  $t_{TXD\_DTO}$  前没有发现上升沿，总线驱动器将被禁用。这样可释放总线，供网络上的其他节点进行通信。该驱动器在 TXD 终端上出现隐性信号 (高电平) 时重新激活，从而清除显性超时。接收器保持运行状态，RXD 端子反映 CAN 总线上的活动，而总线端子会在 TXD DTO 故障期间偏置为隐性电平。可通过对 CAN 使用寄存器 8'h10[6] TXD\_DTO\_DIS 和对 LIN 使用 8'h1D[5] LIN1\_TXD\_DTO\_DIS 来禁用此功能。

备注

TXD DTO 电路所允许的最短显性 TXD 时间限制了器件的最低数据发送速率。CAN 协议允许 (TXD 上) 在最差情况下最多可有 11 个连续显性位，其中 5 个连续显性位后面紧接一个错误帧。

8.4.8.5 LIN 总线卡在显性状态系统故障：错误唤醒锁定

器件包含用于检测总线卡滞显性系统故障的逻辑，防止在系统故障期间错误唤醒器件。进入睡眠模式后，器件会检测 LIN 总线的状态。如果总线处于显性状态，则锁定唤醒逻辑，直至总线上的有效隐性状态“清除”总线卡滞显性状态，从而防止过多的电流使用。图 8-45 和图 8-46 展示了这种保护行为。

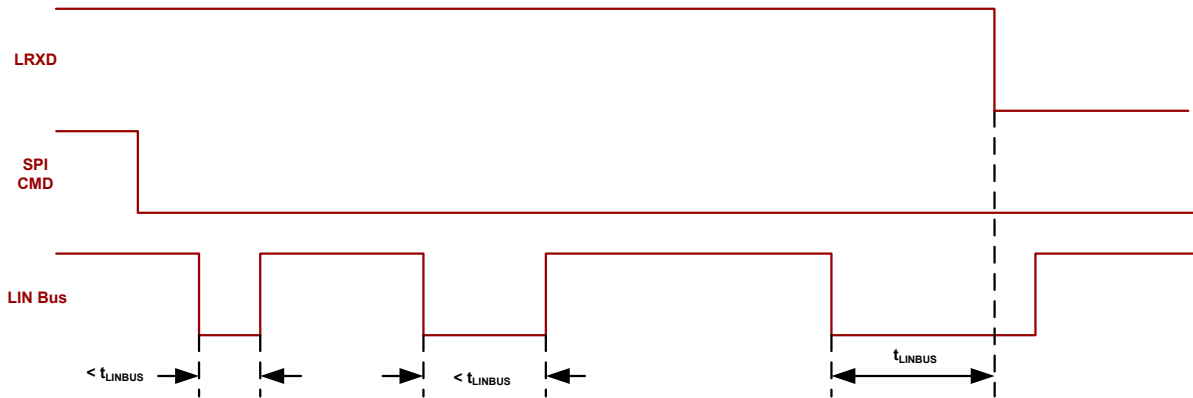


图 8-45. 无总线故障：在总线隐性状态和唤醒的情况下进入睡眠模式

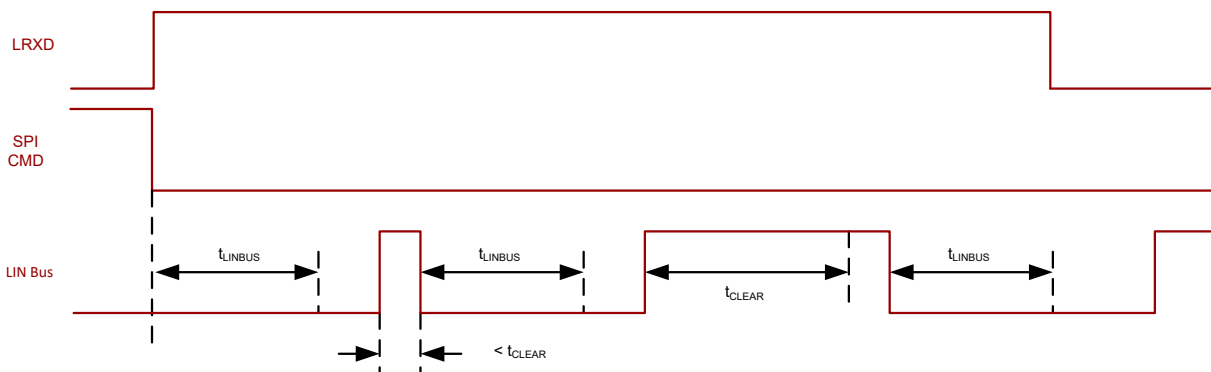


图 8-46. 总线故障：在发生总线卡滞显性故障、清除和唤醒的情况下进入睡眠模式

#### 8.4.8.6 CAN 总线短路电流限制

这些器件具有多种保护功能，可在 CAN 总线短路时限制短路电流，其中包括 CAN 驱动器限流功能（显性和隐性）。该器件还具有 TXD 显性超时，可防止出现系统故障时显性状态始终保持较高的短路电流。在 CAN 通信期间，总线会在显性与隐性状态之间切换；因此，可以将短路电流视为这两种总线状态期间的电流或者视为平均直流电流。出于端接电阻和共模扼流器额定值中的系统电流和功率方面的考虑，使用了平均短路电流。显性百分比受限于以下因素：TXD 显性超时、具有强制状态切换功能的 CAN 协议以及隐性位（位填充、控制字段和帧间间隔）。这些限制确保了总线上具有最短的隐性状态时间，即使数据字段包含很高的显性位百分比也是如此。

#### 备注

总线的短路电流取决于隐性位与显性位的比率以及相应的短路电流。平均短路电流可以使用 [方程式 6](#) 来计算。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC\_Bits \times IOS[SS]_{REC}) + (\%DOM\_Bits \times IOS[SS]_{DOM})] + [\%Recieve \times IOS(SS)_{REC}] \quad (6)$$

其中

- $I_{OS(AVG)}$  是平均短路电流。
- $\%Transmit$  为节点发送 CAN 报文所占的百分比。
- $\%Receive$  为节点接收 CAN 报文所占的百分比
- $\%REC\_Bits$  为所发送 CAN 报文中的隐性位所占百分比
- $\%DOM\_Bits$  为所发送 CAN 报文中的显性位所占百分比

- IOS(SS)\_REC 是隐性稳态短路电流，IOS(SS)\_DOM 则是显性稳态短路电流。

#### 备注

确定端接电阻、其他网络元件以及用于生成 VSUP 的电源的功率额定值时，必须考虑短路电流以及可能的网络故障。

#### 8.4.8.7 热关断

器件有两个热传感器，用于监控芯片的结温。

1. 涵盖 VCC1 LDO 和外部 PNP 控制 VEXCC
2. 涵盖 VCC2 LDO、CAN 收发器和 LIN 收发器

提供了一个热关断预警，当 VCC1 LDO 和外部 PNP 控制 VEXCC 的结温达到警告温度级别时，会触发该热关断预警。当此温度传感器达到预警上升 TSDWR 时，会触发一个预警中断。热事件可导致三个中断。器件行为取决于哪个传感器发生热事件。这是器件保护功能。

- INT\_6 寄存器 8'h5C[7] 是 TSDW 中断
- INT\_2 寄存器 8'h52[1] 是 TSD\_VCC1\_VEXCC 中断
- INT\_3 寄存器 8'h53[1] 是 TSD\_CAN\_LIN 中断，其中包括 VCC2 LDO

超过最大结温的时间超过  $t_{TSD}$  会设置中断标志，并通过将 nINT 拉至低电平来指示。如果 VCC1 或 VEXCC 导致 TSD 事件，则器件会关断这些 LDO 并进入失效防护模式（如果启用）或睡眠模式。在此 TSD 事件期间，nRST 引脚被拉至接地。一旦过热故障条件消失并且结温冷却至超过 TSDF 温度达 1s，器件会从失效防护模式转换到重启模式、并开启 VCC1 和 VEXCC（如果启用）。由于 VCC1 关闭，会设置热关断中断标志但不会在 nINT 引脚上指示。该事件会通过复位 HSS1-4\_CNTL 寄存器来关闭高侧开关。如果在器件处于失效防护或睡眠模式且循环检测启用时发生热关断事件，则会在 HSS4 关闭时丢失循环检测功能。

如果涵盖收发器和 VCC2 的第二个传感器检测到 TSD。CAN 和 LIN 发送器都被禁用，将其置于监听模式。VCC2 LDO 禁用并设置中断标志。这不会导致 SBC 状态变化。在过热故障条件消失且结温冷却至超过 TSDF 温度后，CAN 和 LIN 发送器重新启用。在 1 秒的进一步等待时间后，VCC2 LDO 开启。请注意，由于 LDO 已被禁用，未设置 UVCC2。读取寄存器 8'h4F[2] 的 VCC2\_STATUS 以确定 VCC2 何时重新启用。如果在系统中使用 VCC2 作为 VCAN 的电源，VCC2 关闭状态会导致 UVCAN 条件。CAN 收发器变为支持唤醒，并且在 VCC2 再次完全加电之前无法重新启用。VCC2\_STATUS 也会指示 VCAN 的状态。当 VCC2\_STATUS=1b 时，CAN 收发器重新启用并且可以清除 UVCAN 中断标志。

#### 8.4.8.8 欠压和过压锁定与未供电器件

该器件监控器件的所有电源轨，包括输入（VSUP、VHSS 和 VCAN）和输出（VCC1、VCC2 和 VEXCC）。所有输入电源轨都受到欠压监控，而且可以对 VHSS 进行过压监控。所有输出电源轨都受到欠压、过压和短路故障监控。所有这些故障事件都有相应的中断，VSUP 和 VCC1 故障导致器件 SBC 模式更改。有关 VSUP、VCC1、VCC2 和 VEXCC 故障之间的关系，请参阅表 8-13。

该器件监控 VCC1、VCC2 和 VEXCC 是否存在过压条件。过压由 OVCC1、OVCC2 和 OVEXCC 表示。TCAN284x-Q1 监控 VCC1、VCC2 和 VEXCC 是否存在接地短路条件。接地短路由 VCC1<sub>33SC</sub>、VCC1<sub>5SC</sub>、VCC2<sub>SC</sub> 和 VEXCC<sub>SC</sub> 表示。

该器件监控高侧开关电源电压 VHSS 是否发生过压事件 (OVHSS)，并且由于 OVHSS 而禁用高侧开关。要使高侧开关在 OVHSS 条件下持续工作，请向 8'h4F[7] 的 HSS\_OV\_SD\_DIS 写入 1b。在 VHSS 电源上监控欠压 (UVHSS) 并由于 UVHSS 而禁用高侧开关。要使高侧开关在 UVHSS 条件下持续工作，请向 8'h4F[6] 的 HSS\_UV\_SD\_DIS 写入 1b。如果 HSS 开关由于 OVHSS 或 UVHSS 而禁用，则它们会在清除 OVHSS 或 UVHSS 时自动恢复，除非通过向 8'h4F[5] 的 HSS\_OV\_UV\_REC 写入 1b 来禁用。

表 8-13. VSUP、VCC1、VCC2 和 VEXCC 故障以及器件模式

VSUP	VCC1	VCC2	VEXCC	器件模式
> UVSUP	> UVCC1	> UVCC2	不适用	正常或待机
> UVSUP	< UVCC1 <sub>PR</sub>	> UVCC2	不适用	上一模式
> UVSUP	< UVCC1	> UVCC2	不适用	重启
> UVSUP	> UVCC1	< UVCC2	不适用	上一模式
> UVSUP	> UVCC1	> UVCC2	< UVEXCC	上一模式
> UVSUP	> OVCC1	不适用	不适用	失效防护或睡眠
> UVSUP	> UVCC1	> OVCC2	不适用	上一模式
> UVSUP	> UVCC1	不适用	< OVEXCC	上一模式
> UVSUP	< VCC1 <sub>SC</sub>	不适用	不适用	失效防护或睡眠
> UVSUP	> UVCC1	< VCC2 <sub>SC</sub>	不适用	上一模式
> UVSUP	> UVCC1	不适用	< VEXCC <sub>SC</sub>	上一模式

## 备注

如果 VCC1 上发生永久故障且失效防护模式禁用，则可能会由于唤醒事件和 VCC1 SBC 故障而进入在重启和睡眠模式之间进行的环路。

- 当 VCC1 在睡眠模式下编程为开启时，请启用失效防护模式。
- 为了避免在启用失效防护模式的情况下由于永久故障而出现环路情况，建议使用 FSM\_CONFIG 寄存器 8'h17[7:4] = 0100b，即 FSM\_CNTR\_ACT 并在 LDO 关断时将器件置于睡眠模式，直到发生下电上电复位。

## 8.4.8.8.1 欠压

该器件监控 VSUP、VHSS、VCAN、VEXCC、VCC1 和 VCC2 是否发生欠压事件。欠压事件用 UVSUP<sub>xR/F</sub>、UVHSS<sub>R/F</sub>、UVCAN<sub>R/F</sub>、VCC1<sub>xR/F</sub>、UVCC2<sub>R/F</sub> 和 UVEXCC<sub>xR/F</sub> 表示。x 表示电压电平，R 是电压电平斜升时的电压电平，F 是电压电平斜降时的电压电平。器件的行为取决于电源轨处于欠压状态时的行为。

VCC1 是为数字输入/输出引脚供电的 LDO，预计会连接到节点处理器。VCC1 具有一个欠压预警阈值和四个可编程欠压阈值。当发生欠压预警事件时，会设置中断，INT\_6 寄存器 8'h5C[6] 和 nINT 引脚会拉至低电平。VCC1 达到其中一个编程阈值后（由 SBC\_CONFIG1 寄存器 8'h0E[4:3] 设置），器件将切换至重启模式，并将 nRST 门锁为低电平，直到 LDO 电压超过欠压上升阈值。nRST 将保持低电平，设备将在清除 UV 阈值后保持在重启模式，持续 t<sub>RSTN\_act</sub> 时间。对于 UVCC1，有一个滤波时间 t<sub>UVFLTR</sub>，欠压事件必须持续超过该时间，设备才能进入重启模式。

## 8.4.8.8.1.1 VSUP 和 VHSS 欠压

VSUP 是器件正常运行所需的主输入电源轨。器件监控三个电压电平：上电复位电平和两个欠压电平。要使所有功能和输出电压轨处于稳压状态，器件必须超过 UVSUP<sub>5R</sub>。如果 VSUP 处于欠压状态，器件将失去让内部稳压器保持稳压状态所需的电源。这会导致器件进入微处理器和 TCAN284x-Q1 之间通信被禁用的状态。在该模式下，器件仍处于工作状态，但 VCC1、VCC2 和 VEXCC 可能会发生欠压事件，并且其他功能不工作，例如看门狗。无法更改模式。器件无法从总线接收信息；因此，不会将任何来自总线的信号传递给微处理器，包括任何通过 BWRR 信号进行总线唤醒的信号。VCC1 确定 UVSUP 电平，UVSUP<sub>33R/F</sub> 或 UVSUP<sub>5R/F</sub>。如果 VSUP 不断斜降并降至 VSUP<sub>(PU)F</sub> 以下，则器件进入断电状态。当 VSUP 恢复时，器件就像初始上电时一样启动。所有寄存器都会被清除，并且器件必须根据保留的已存储 EEPROM 值重新配置。在 UVSUP 事件期间，器件具有一些功能。LDO 处于直通模式，直到 VSUP ≥ UVSUP<sub>xxR</sub> 并且 VCC1 超过 UVCC1<sub>xxR</sub> 电平。如果 VCC1 < UVCC1<sub>xxF</sub>，则器件会转换到重启模式并保持在重启模式，直到 UVCC1<sub>xxR</sub> 清除（重启计时器 t<sub>RSTTO</sub> 会被忽略）。



对于 VCC1 为 5V 的器件，UVSUP<sub>5R/F</sub> 是唯一受监控的 VSUP 欠压电源轨。当 VSUP 降至 UVSUP<sub>5F</sub> 以下时，CAN 和 LIN 收发器关闭并且 LDO 处于直通模式。有关 VSUP、VCC1<sub>5</sub>、VCAN、器件模式和收发器之间的关系，请参阅表 8-14。

当 VCC1 为 3.3V 时，则会监测 UVSUP<sub>33R/F</sub> 和 UVSUP<sub>5R/F</sub>。上电时，VSUP 必须超过 UVSUP<sub>33R</sub> 才能使 VCC1 处于稳压状态，并高于 UVSUP<sub>5R</sub> 才能使 VCC2 和器件的其他功能正常工作。当 VSUP 斜降时，UVSUP<sub>5F</sub> 是设置 UVSUP5 中断标志寄存器 8'h52[4] 并关闭 CAN 收发器的第一个 UVSUP 电平。LIN 收发器仍在正常工作，但并不总是符合数据表电气和时序规格。如果 VSUP 不断下降，下一个电平是 UVSUP<sub>33F</sub>。达到该值时，会设置 UVSUP<sub>33</sub> 中断标志，即寄存器 8'h52[3]。达到此电平时，LIN 收发器关闭。有关 VSUP、VCC1<sub>33</sub>、VCAN、器件模式和收发器之间的关系，请参阅表 8-15。

高侧开关电源 VHSS 上的欠压由中断 INT\_4 寄存器 8'5A[0] UVHSS 指示。由于 UVHSS 事件高侧开关做出的行为由 HSS\_CNTL3 寄存器 8'h4F[6:5] 决定。

**表 8-14. VCC1<sub>5</sub> 的欠压事件、器件状态和收发器状态**

VSUP	VCC1	VCAN	器件状态	CAN 收发器	LIN 收发器
> UVSUP <sub>5</sub>	> UVCC1 <sub>5</sub>	> UVCAN	正常或待机	根据编程	根据编程
> UVSUP <sub>5</sub>	< UVCC1 <sub>5</sub>	不适用	重启	支持唤醒功能或关闭	支持唤醒功能或关闭
> UVSUP <sub>5</sub>	> UVCC1 <sub>5</sub>	> UVCAN	上一状态	根据编程	根据编程
> UVSUP <sub>5</sub>	> UVCC1 <sub>5</sub>	> UVCAN	上一状态	根据编程	根据编程
> UVSUP <sub>5</sub>	> UVCC1 <sub>5</sub>	< UVCAN	上一状态	监听、支持唤醒功能或关闭	根据编程

表 8-15. VCC1<sub>33</sub> 的欠压事件、器件状态和收发器状态

VSUP	VCC1	VCAN	器件状态	CAN 收发器	LIN 收发器
> UVSUP <sub>5</sub>	> UVCC1 <sub>33</sub>	> UVCAN	正常或待机	根据编程	根据编程
> UVSUP <sub>5</sub>	< UVCC1 <sub>33</sub>	不适用	重启	支持唤醒功能或关闭	支持唤醒功能或关闭
> UVSUP <sub>5</sub>	> UVCC1 <sub>33</sub>	> UVCAN	上一状态	根据编程	根据编程
< UVSUP <sub>5</sub> > UVSUP <sub>33</sub>	> UVCC1 <sub>33</sub>	不适用	正常或待机	关闭	根据编程
< UVSUP <sub>5</sub> > UVSUP <sub>33</sub>	< UVCC1 <sub>33</sub>	不适用	重启	关闭	关闭
> UVSUP <sub>5</sub>	> UVCC1 <sub>33</sub>	< UVCAN	正常或待机	监听、支持唤醒功能或关闭	根据编程

## 备注

- 如果在稳压器处于欠压 (UV) 状态时发生热关断或短路事件，则器件会转换到睡眠模式 (失效防护模式禁用) 或转换到失效防护模式 (如果启用)。
- 如果在重启计时器到期时 UVCC1 未清除，则器件进入失效防护模式 (如果启用)，但发生 UVSUP 事件时除外。如果未启用，器件会转换到睡眠模式并关闭 VCC1。当 VCC1 在睡眠模式下启用时，UVCC1 事件以相同的方式继续发生。在 UVSUP 事件中，器件由于 UVCC1 保持在重启模式并且重启计时器会被忽略。
- 上表中未显示 OV/UVHSS，因为 OV/UVHSS 仅影响高侧开关。

## 8.4.8.8.1.2 VCC1 欠压

VCC1 是为数字输入/输出引脚供电的 LDO，预计会连接到节点处理器。对 VCC1 进行欠压监测，它有两个受监测的电平，即预警 (UVCC1<sub>xPR</sub>) 和欠压 (UVCC1<sub>xXR/FX</sub>)。欠压有四个电平中的一个，可使用寄存器 8'h0E[4:3] 的 UVCC1\_SEL 进行编程。在提供外部电源的电源轨中，VCC1 是唯一被视为会导致状态变化的 SBC 故障的电源轨。当发生欠压预警事件时，会在 INT\_6 寄存器 8'h5C[6] 中设置中断并且 nINT 引脚被拉至低电平。VCC1 达到其中一个编程阈值后 (由 SBC\_CONFIG1 寄存器 8'h0E[4:3] 设置)，器件会转换至重启模式并将 nRST 锁存为低电平，直到 VCC1 超过欠压上升阈值。在清除 UV 阈值后，nRST 保持锁存低电平并且器件保持在重启模式 t<sub>RSTN\_act</sub>。对于 UVCC1，有一个滤波时间 t<sub>UVFLTR</sub>，欠压事件必须持续超过该时间，器件才能进入重启模式，有关 UVCC1 的行为，请参阅图 8-47。

## 备注

当 VCC1\_CFG = 01b 时，表示 VCC1 始终开启，或者当 FSM\_CNTR 超过设定值时，退出失效防护模式无需唤醒事件。t<sub>LDOOFF</sub> 计时器到期后，器件会退出失效防护模式。



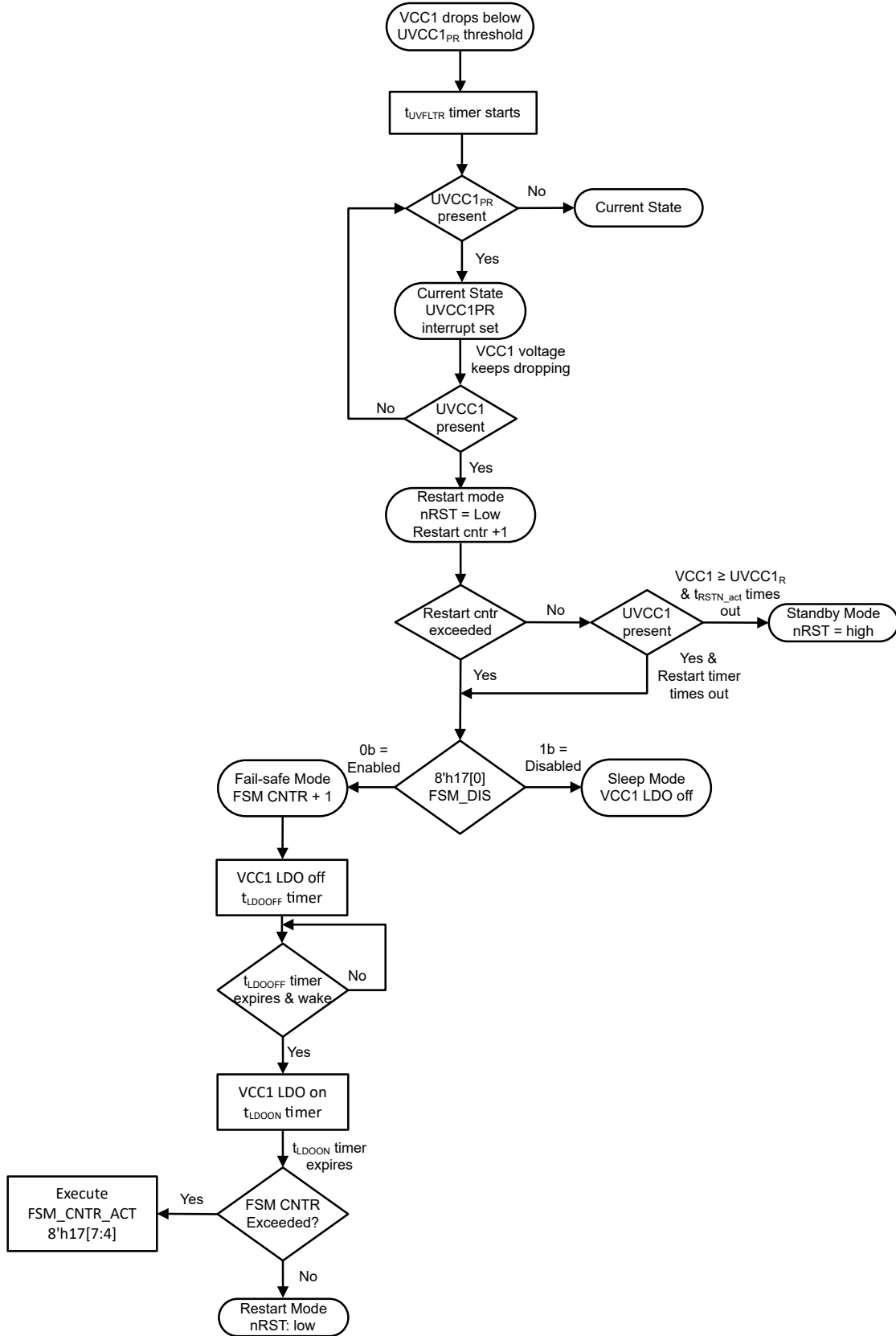


图 8-47. UVCC1 状态图

#### 8.4.8.8.1.3 VCC2 和 VEXCC 欠压

UVCC2 或 UVEXCC 会设置中断标志，但不会导致模式更改。有关欠压行为，请参阅图 8-48 和图 8-49

- 寄存器 8'h5C[5] 的 INT\_6 是 UVEXCC 的中断
- 寄存器 8'h5C[2] 的 INT\_6 是 UVCC2 的中断

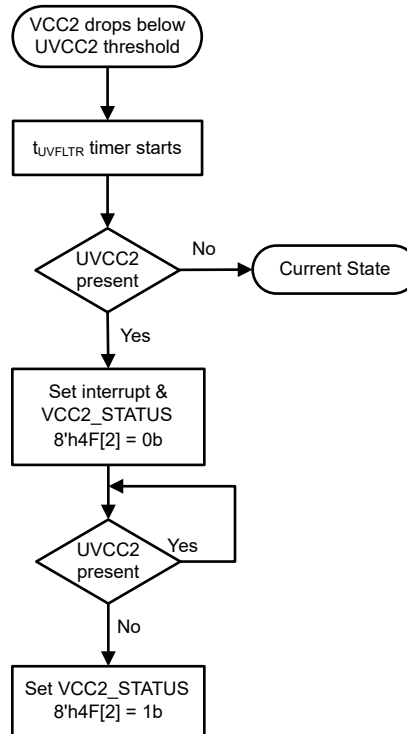


图 8-48. UVCC2 状态图

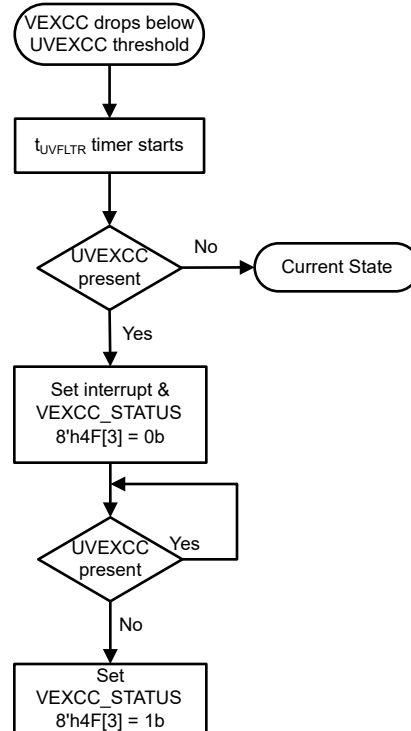


图 8-49. UVEXCC 状态图

#### 8.4.8.8.1.4 VCAN 欠压

如果 VCAN 下降至 UVCAN 欠压检测阈值以下，CAN 发射器将关闭并与总线断开，直到 VCAN 恢复为止。CAN 接收器仍处于活动状态。有关器件行为，请参阅图 8-50。根据设计，器件在未供电情况下对于 CAN 总线而言是“无源”器件或“无负载”。总线终端 (CANH、CANL) 在器件未供电时具有极低的泄漏电流，不会对总线施加负载。如果网络的某些节点未供电，而网络的其余部分仍正常工作，这一点至关重要。逻辑终端在器件未供电时的泄漏电流也很低，因此这些终端不会对其他保持供电的电路造成负载。

UVLO 电路会监视电源轨在上升和下降时的上升沿和下降沿。

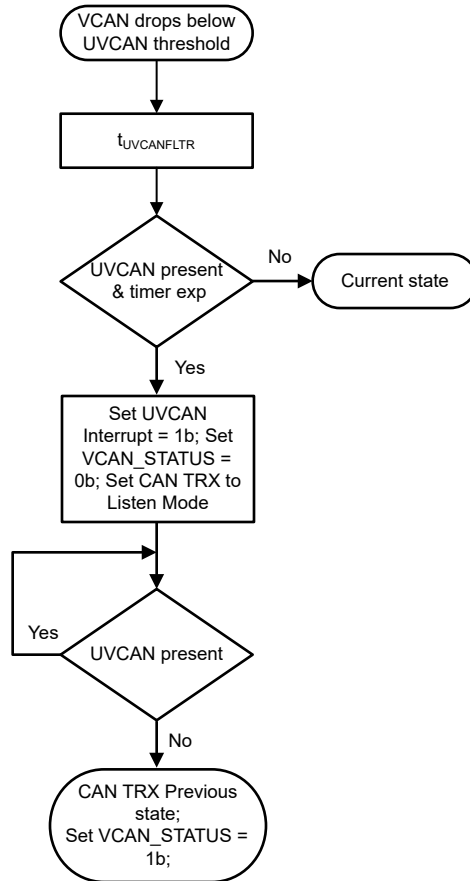


图 8-50. UVCAN 状态图

## 备注

- UVCAN 比较器在 SBC 正常模式和待机模式下启用。
- EEPROM 写入需要 VCAN，因此在写入 EEPROM 之前，需要检查寄存器 8'h4F[1] 中 VCAN\_STATUS = 1b。

## 8.4.8.8.2 VCC1、VCC2 和 VEXCC 过压

TCAN284x-Q1 监控 VCC1、VEXCC 和 VCC2 是否存在过压条件。过压由 OVCC1、OVCC2 和 OVEXCC 表示。当 OVCC1 发生时，器件进入失效防护模式（如果启用）或者进入睡眠模式。当 OVCC2 或 OVEXCC 发生时，LDO 关闭并且设置中断标志，但不会发生模式更改。进入失效防护模式时，器件会关闭所有 LDO 并启动  $t_{LDOOFF}$  计时器。该计时器超时后，会检查 OVCC1 是否存在过压。如果 OV 事件已清除且发生唤醒事件，则器件进入重启模式。如果 OVCC1 仍然存在，则器件进入睡眠模式。唤醒事件会受到监测，但在  $t_{LDOOFF}$  超时之前不会对其执行操作。如果没有发生唤醒事件并且 OV 事件已清除，则器件仍处于失效防护模式，直到 SWE 计时器超时或发生唤醒事件。有关过压事件期间的器件行为，请参见图 8-51、图 8-52 和图 8-53。

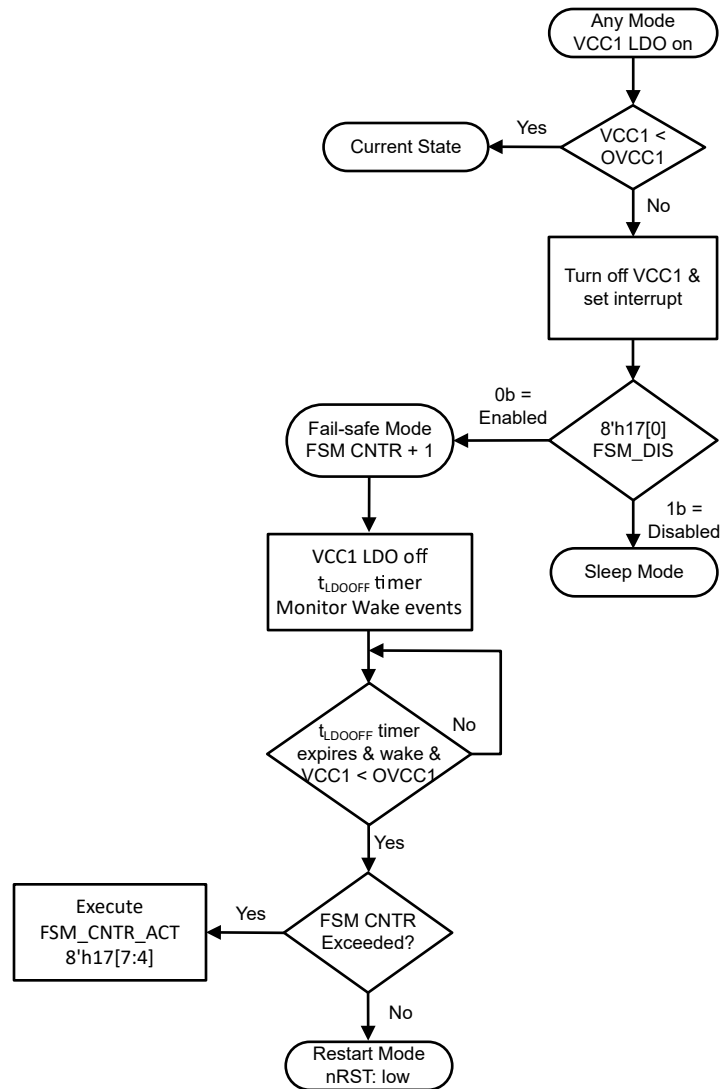


图 8-51. OVCC1 状态图

备注

当 VCC1\_CFG = 01b 时，表示 VCC1 始终开启，或者当 FSM\_CNTR 超过设定值时，退出失效防护模式无需唤醒事件。t<sub>LDOOFF</sub> 计时器到期后，器件会退出失效防护模式。

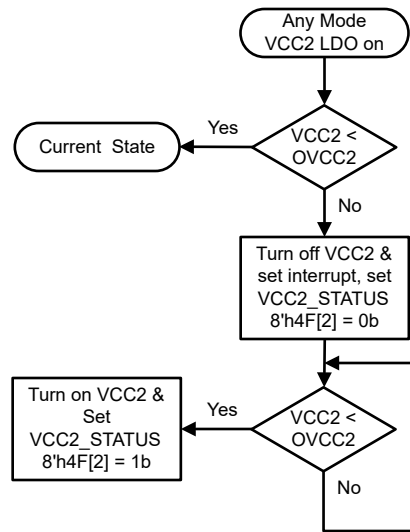


图 8-52. OVCC2 状态图

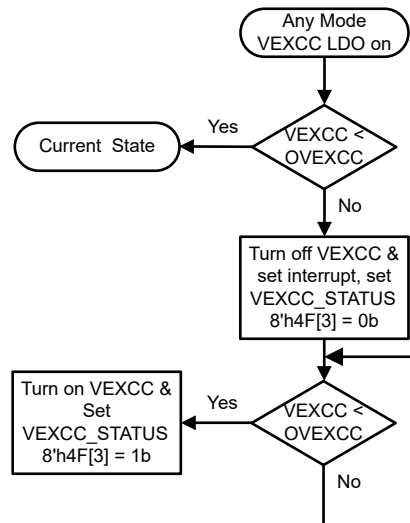


图 8-53. OVEXCC 状态图

#### 8.4.8.8.3 VCC1、VCC2 和 VEXCC 短路

TCAN284x-Q1 可监控 VCC1、VEXCC 和 VCC2 (CAN LDO) 是否存在接地短路情况。接地短路由 VCC1<sub>33SC</sub>、VCC1<sub>5SC</sub>、VCC2<sub>SC</sub> 和 VEXCC<sub>SC</sub> 表示。接地短路可关闭 LDO。当 VCC1<sub>SC</sub> 发生时，VCC1 至少关闭 t<sub>LDOOFF</sub>，器件将进入失效防护模式（如果启用）或睡眠模式。在此期间，唤醒事件会被监测和保留。无法在 LDO 关闭时监测短路事件。唤醒事件会导致 VCC1 在 t<sub>LDOON</sub> 时间内导通来查看 SC 事件是否仍然存在。如果仍然存在，器件会切换至睡眠模式。如果不存在，器件将切换为重启模式。在失效防护模式下，SWE 计时器会启动，如果未清除故障并且在计时器超时之前未发生唤醒事件，则器件会切换至睡眠模式。如果失效防护模式被禁用，则器件会切换为睡眠模式。有关接地短路事件期间的器件行为，请参阅图 8-54、图 8-55 和图 8-56。

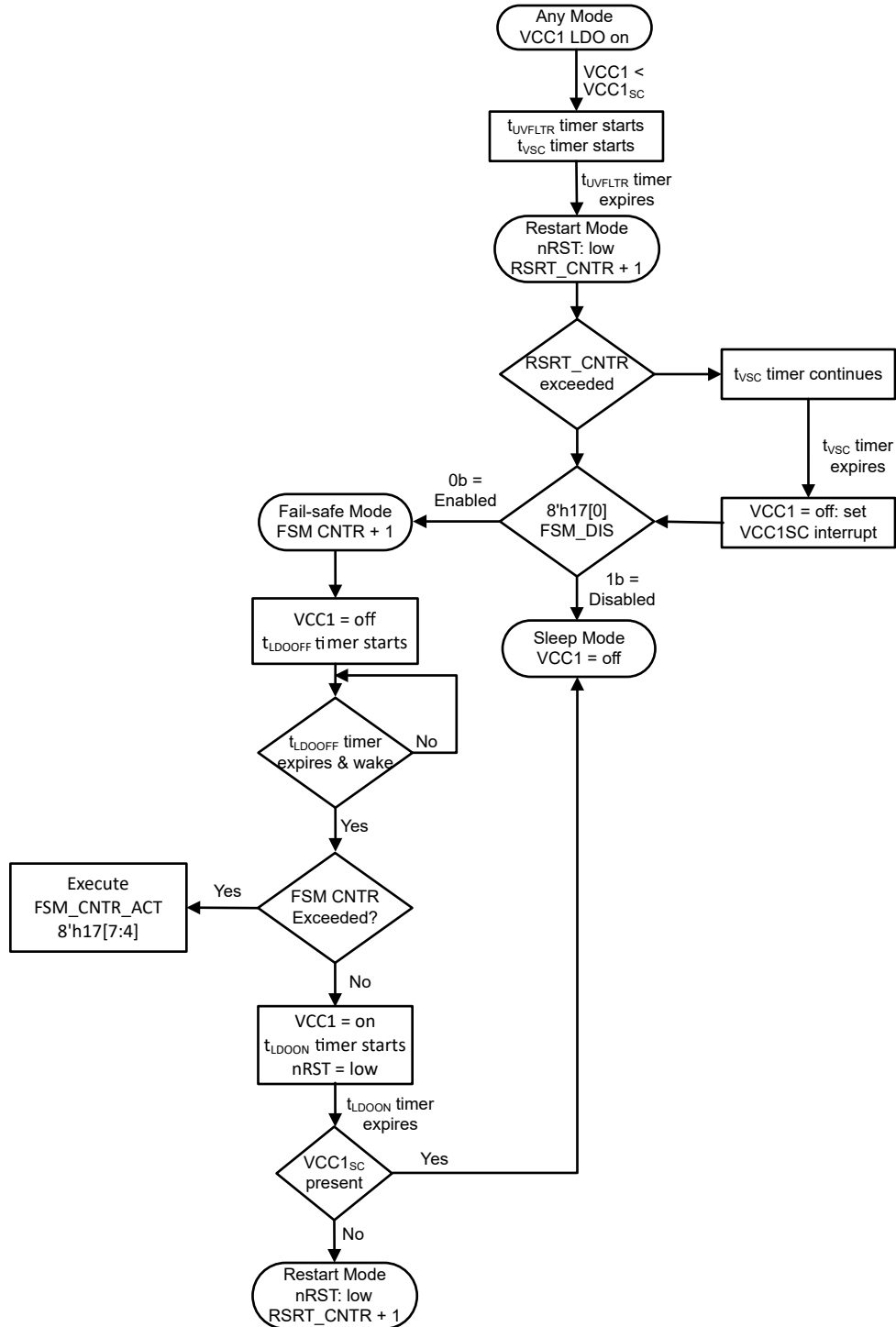


图 8-54. VCC1SC 状态图

备注

当 VCC1\_CFG = 01b 时，表示 VCC1 始终开启，或者当 FSM\_CNTR 超过设定值时，退出失效防护模式无需唤醒事件。tLDOOFF 计时器到期后，器件会退出失效防护模式。

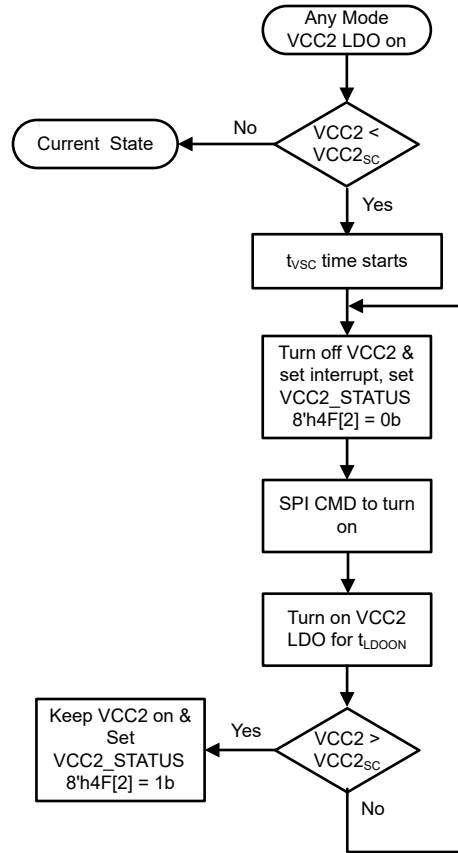


图 8-55. VCC2<sub>SC</sub> 状态图



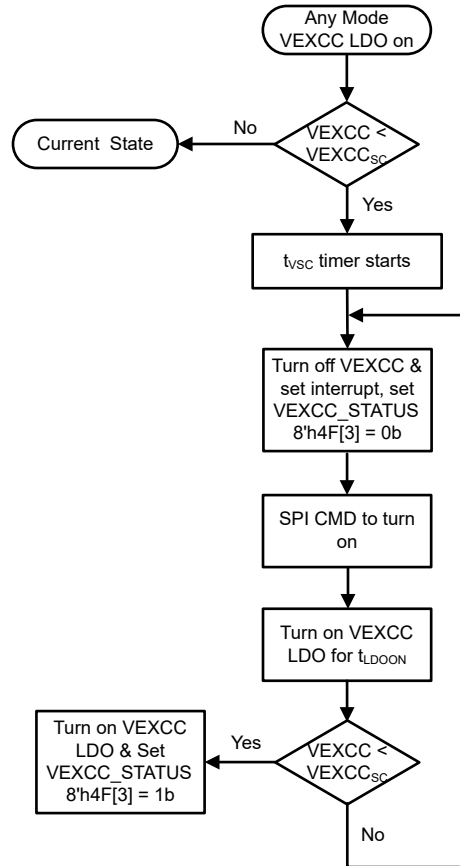


图 8-56. VEXCC<sub>Sc</sub> 状态图

#### 8.4.8.9 看门狗

该器件具有集成的看门狗功能。该器件通过在寄存器 8'h13[7:6] 的 WD\_CONFIG 处的 WD\_CONFIG\_1 进行 SPI 编程来提供默认的基于窗口、超时和问答 (Q&A) 看门狗。只有当器件处于待机模式时，才能对看门狗配置和类型进行编程。正常模式支持全部三种看门狗配置，而待机模式默认为超时看门狗。当器件进入待机模式时，看门狗配置会自动更改为超时看门狗。通过将寄存器 8'h13[2] 编程为 1b，可以将待机模式看门狗配置为与正常模式相同的类型。看门狗在睡眠模式下默认关断，但可以通过在寄存器 8'h13[3] 将 WD\_SLP\_EN 编程为 1b，将其配置为处于工作状态的超时看门狗。

从重启模式进入待机模式时，nRST 从低电平转换到高电平。该转换启动 t<sub>INITWD</sub> 计时器并在重启模式下包括 t<sub>RSTN\_act</sub> 计时器。WD 触发输入必须发生在该初始长窗口超时之前。初始长窗口默认为 600ms，但可以在寄存器 8'h13[1:0] 的 WD\_LW\_SEL 处编程为其他值。有关时序图，请参阅图 8-57。提供长窗口看门狗后，在待机模式中配置的看门狗立即启动。

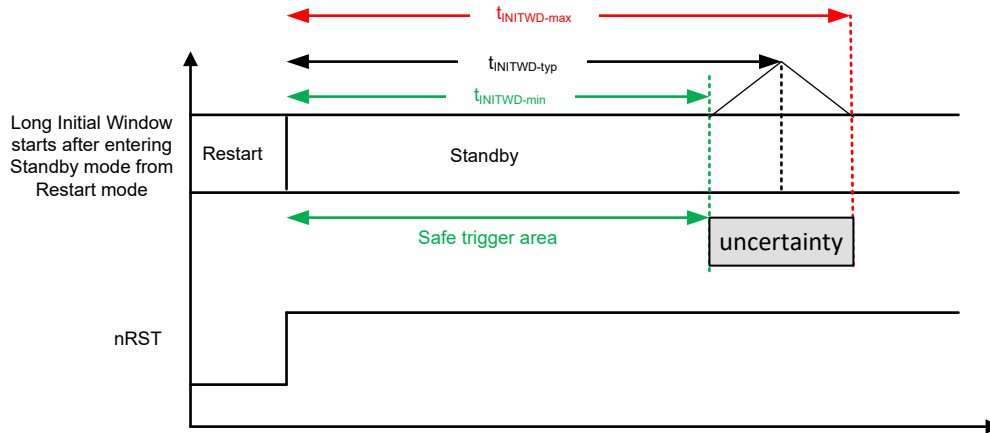


图 8-57. 长窗口看门狗时序图

进入正常模式时，已编程的看门狗计时器会根据编程的配置启动。看门狗计时器在睡眠、重启和失效防护模式下关断。LIMP 引脚提供跛行回家功能。处于睡眠模式时，LIMP 引脚会关闭。当错误计数器超过看门狗触发事件电平时，LIMP 引脚导通，从而将 LIMP 拉至接地，如“LIMP 引脚”部分所述。

看门狗具有广泛的可配置性，包括能够选择超时或 Q&A 看门狗。在待机模式下看门狗默认为启用，但可以通过设置寄存器 8'h14[0] = 1b 来禁用看门狗。可以将寄存器 8'h13[7:6] 设置为 00b 以禁用 WD。提供了一个 WD 错误计数器，请参阅节 8.4.8.9.1 以了解该计数器的说明。图 8-58 提供了待机模式下看门狗流程图。看门狗可以在睡眠模式下启用，但仅用作超时看门狗。VCC1 在睡眠模式下必须启用。图 8-59 流程图展示了在睡眠模式下启用或禁用看门狗时器件的行为。

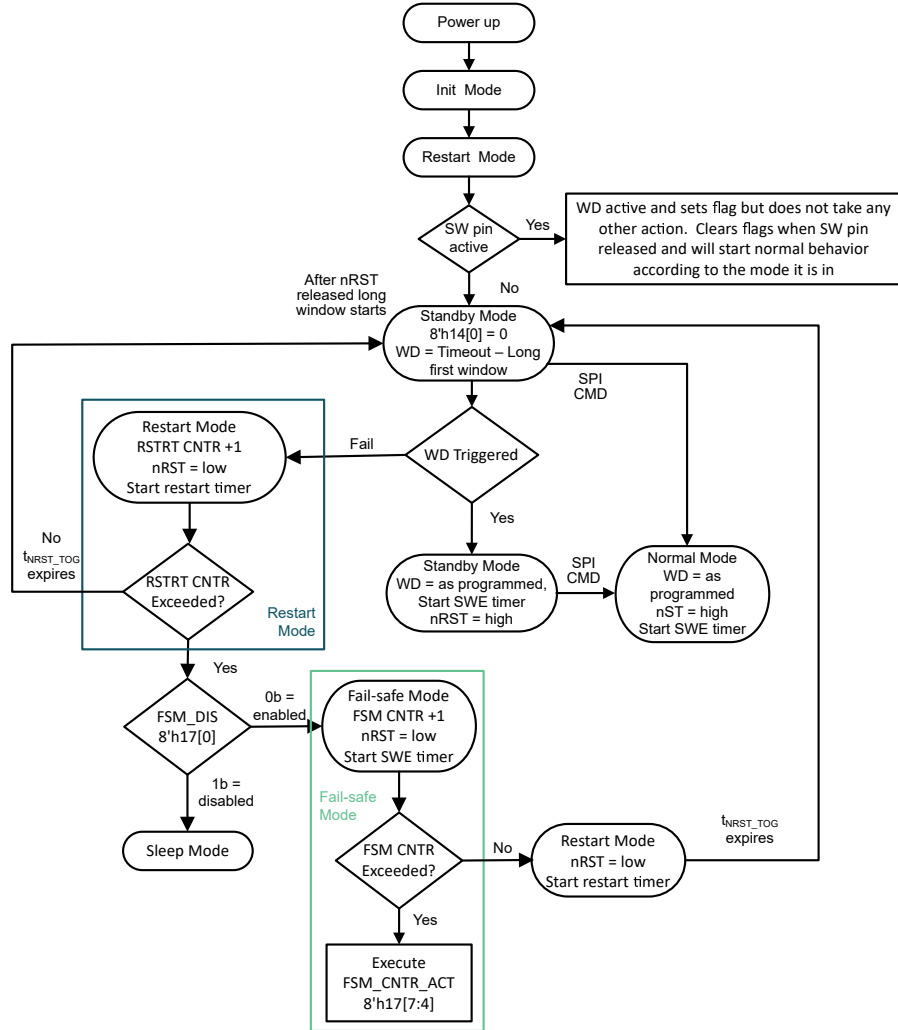


图 8-58. 待机模式下的看门狗

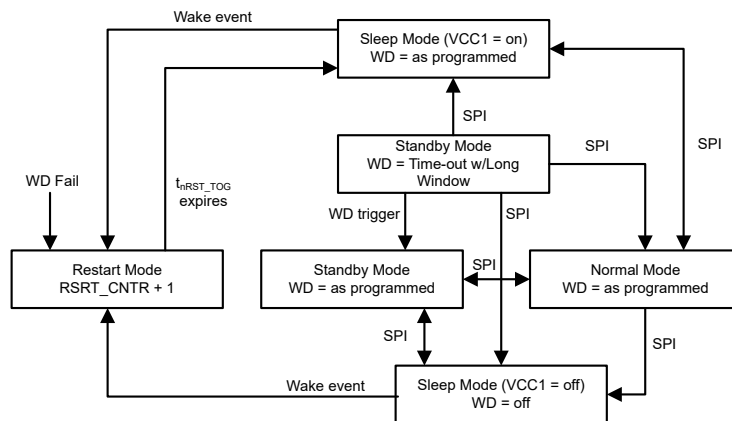


图 8-59. 睡眠模式下的看门狗

### 备注

- 更改模式后，看门狗计时器不会重启。如果待机模式配置为超时看门狗但启用了 Q&A 看门狗，建议在更改为正常模式之前在待机模式下触发看门狗，以避免因窗口时间有限而丢失答案，从而导致看门狗错误。
- 将 WD 计时器值从较长值更改为较短值时，请在对较短值进行编程之前提供 WD 触发，以避免 WD 错误。

#### 8.4.8.9.1 看门狗错误计数器和操作

该器件具有看门狗错误计数器。该计数器是一个加/减计数器，对于每个错过的窗口或错误的输入看门狗触发事件，该计数器会递增。对于每个正确的输入触发，该计数器会递减，但不会降到 0 以下。该计数器的默认触发条件是：每当发生一次事件时，就会触发一个看门狗事件。用户可通过 8'h16[7:4] 配置该计数器，将错误输入触发器的限制值设置为最多 15 次。该错误计数器可以在寄存器 8'14[4:1] 处读取。

超过编程设定的 WD 错误计数器限制后，器件将切换至重启模式，从而将 nRST 拉至低电平，持续时间为  $t_{NRST\_TOG}$ 。错误计数器也随即复位为 0。 $t_{NRST\_TOG}$  超时后，器件会切换回待机模式，从而将 nRST 恢复为高电平。如果 WD 故障导致重启计数器超过已编程的限制，则器件会转换到失效防护模式（如果启用）或睡眠模式。

#### 8.4.8.9.2 看门狗 SPI 编程

寄存器 8'h13、8'h14 和 8'h16 可配置看门狗功能。通过将 8' h13[6] 设定为所选方法，可以将 TCAN284x-Q1 看门狗设置为超时、窗口或者 Q&A 看门狗。其中每种看门狗配置的计时器  $t_{WD}$  都基于寄存器 8' h13[5:4] WD 预分频器和 8' h14[7:5] WD 计时器，并以 ms 为单位。有关可实现的时间和更多详细信息，请参阅表 8-16。如果使用较小的时间窗口，请使用超时看门狗版本，但它不是必需的。这适用于 4ms 和 64ms 之间的时间。已编程时间也用于 Q&A 看门狗，该看门狗在寄存器 8'h2D 至 8'h2F 中进行编程，其中 8'h2D 是配置寄存器。

表 8-16. 超时、窗口和 Q&A 看门狗计时器 ( $t_{WD}$ ) 配置 (ms)

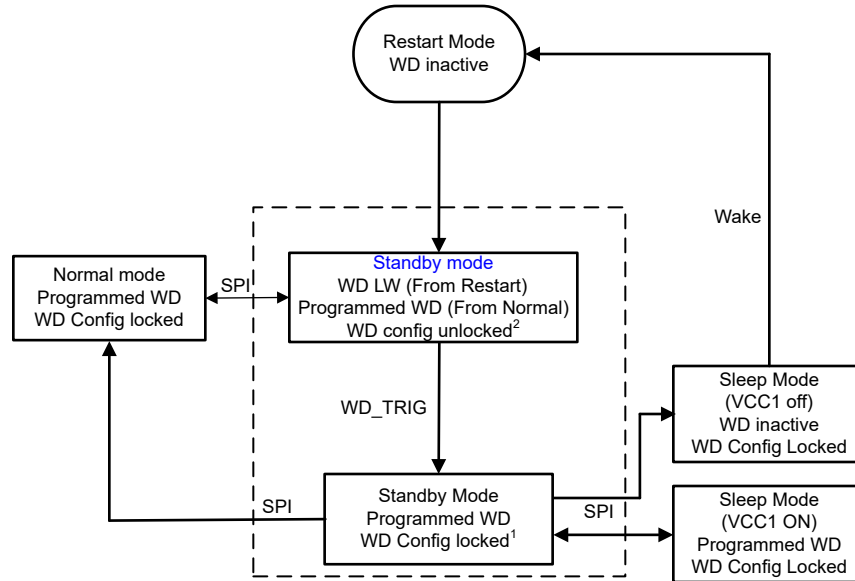
WD_TIMER	8'h13[5:4] WD_PRE			
8'h14[7:5]	00 (默认值)	01	10	11
000	4	8	12	16
001	32	64	96	128
010	128	256	384	512
011 (默认值)	256	384	512	768
100	512	1024	1536	2048
101	2048	4096	6144	8192
110	10240	20240	RSVD	RSVD
111	RSVD	RSVD	RSVD	RSVD

### 备注

如果已解锁，看门狗时序只能在待机模式下配置。

#### 8.4.8.9.2.1 看门狗配置寄存器锁定和解锁

为避免意外的看门狗配置更改，TCAN284x-Q1 系列实施了看门狗配置寄存器锁定和解锁机制。寄存器 8'h13、8'h14、8'h16 和 8'h2D 仅在待机模式下可编程，并且是锁定的寄存器。这些寄存器会自动锁定第一个 WD 输入触发事件，或在通过 SPI 命令切换到正常模式时锁定。解锁机制正在切换到待机模式；这允许对四个寄存器中的每一个进行一次写入。如果寄存器在待机模式下被锁定，则器件必须切换到正常模式，然后返回待机模式。WD 可以在睡眠模式下启用，并且只能进行超时操作，配置寄存器会被锁定。请参阅图 8-60；其中显示了所述的行为。



- 1 As long as SW pin is active in Standby mode, WD is unlocked for programming in Standby mode
- 2 Allows one write to registers 8'h13, 8'h14, 8'h16 and 8'h2D before WD trigger.

图 8-60. 看门狗配置寄存器锁定和解锁流程图

#### 8.4.8.9.2.1.1 SPI 两字节模式下的看门狗配置

在 REV\_ID = 20h 或 21h 的器件版本中，当使用 SPI 两字节模式配置时，器件会在第一次 SPI 写入寄存器 13h 和 14h 后意外锁定配置寄存器。因此，如果 WD\_ERR\_CNT\_SET=0，器件进入重启模式并将 LIMP 引脚设置为活动状态。

如果 WD\_ERR\_CNT\_SET=0 并且器件处于两字节模式，则需要执行以下步骤，以免进入重启模式并将 LIMP 引脚设置为活动状态：

- 将 0x16h 处的 WD\_ERR\_CNT\_SET 更改为非零值。
  - 这会在 16h 处产生一个锁定
- 根据所需的配置修改 13/14h。
  - 它们现在已锁定。看门狗错误中断已设置。
  - 清除该中断。由于未达到错误计数器阈值，器件没有进入重启模式
- 如果 WD\_ERR\_CNT\_SET 需要再次设置为 0：
  - 将模式更改至正常模式然后返回待机模式
  - 写入 16h 以将 WD\_ERR\_CNT\_SET 设置为 0

#### 8.4.8.9.3 看门狗计时

TCAN284x-Q1 提供了三种设置窗口、超时和问答看门狗的方法。问答看门狗在问答看门狗中介绍。请参阅图 8-61 以了解超时看门狗时序图。超时看门狗的内部精度为 ±15%。

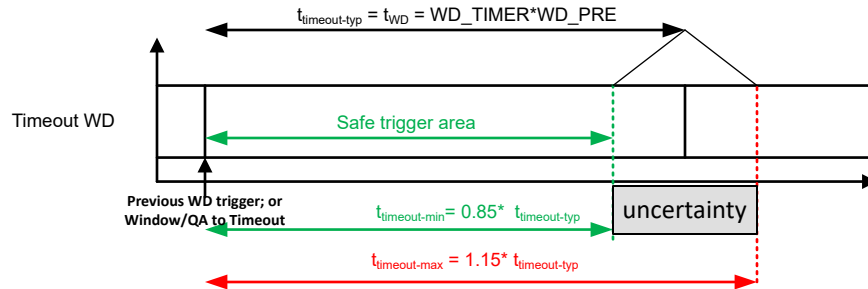


图 8-61. 超时看门狗时序图

使用窗口看门狗时，了解闭合和开放窗口的各个方面非常重要。器件设置了一个 50%/50% 的开放和闭合窗口，并且基于一个精度范围为  $\pm 10\%$  的内部振荡器。要确定何时提供输入触发，需要考虑差异。使用 64ms 标称总窗口  $t_{WINDOW}$  可提供各为 32ms 的闭合和开放窗口。考虑到精度  $\pm 10\%$  的内部振荡器，意味着  $t_{WINDOW}$  可以介于 57.6ms 和 70.4ms 之间。因而，闭合窗口  $t_{CLOSED}$  和开放窗口  $t_{OPEN}$  介于 28.8ms 和 35.2ms 之间。使用 57.6ms 的  $t_{OPEN-MIN}$  和 35.2ms 的  $t_{CLOSED-MAX}$  时，可用安全触发窗口的长度为 22.4ms。安全触发区域需要出现在  $46.4ms \pm 11.2ms$  处，即  $t_{OPEN \min} + t_{CLOSED \max}$  的一半。其他窗口值使用相同的方法。图 8-62 以图形方式提供了上述信息。它也描述了 Q&A 看门狗的响应 1 和响应 2 窗口。

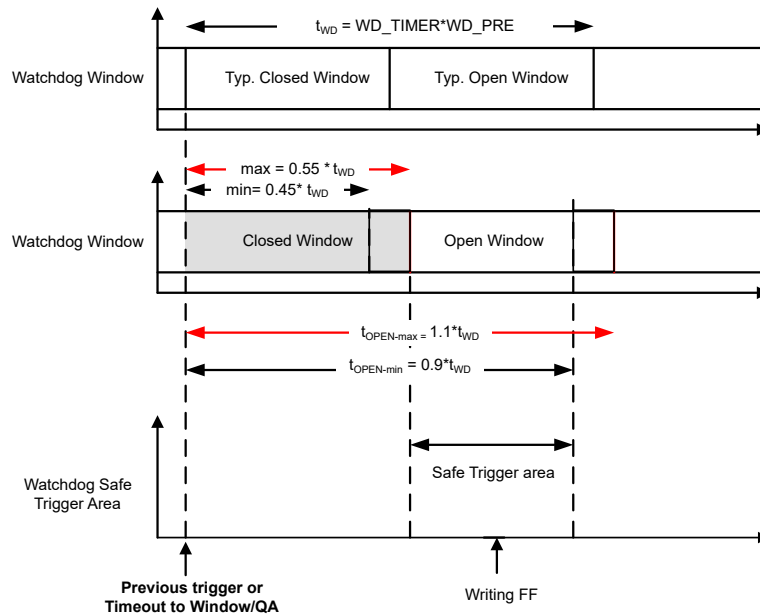


图 8-62. 窗口看门狗时序图

#### 8.4.8.9.4 问答看门狗

这些器件包含可通过 SPI 选择的问答看门狗。器件默认设置为窗口看门狗。

问答 WD 示例说明了 WD 初始化事件。

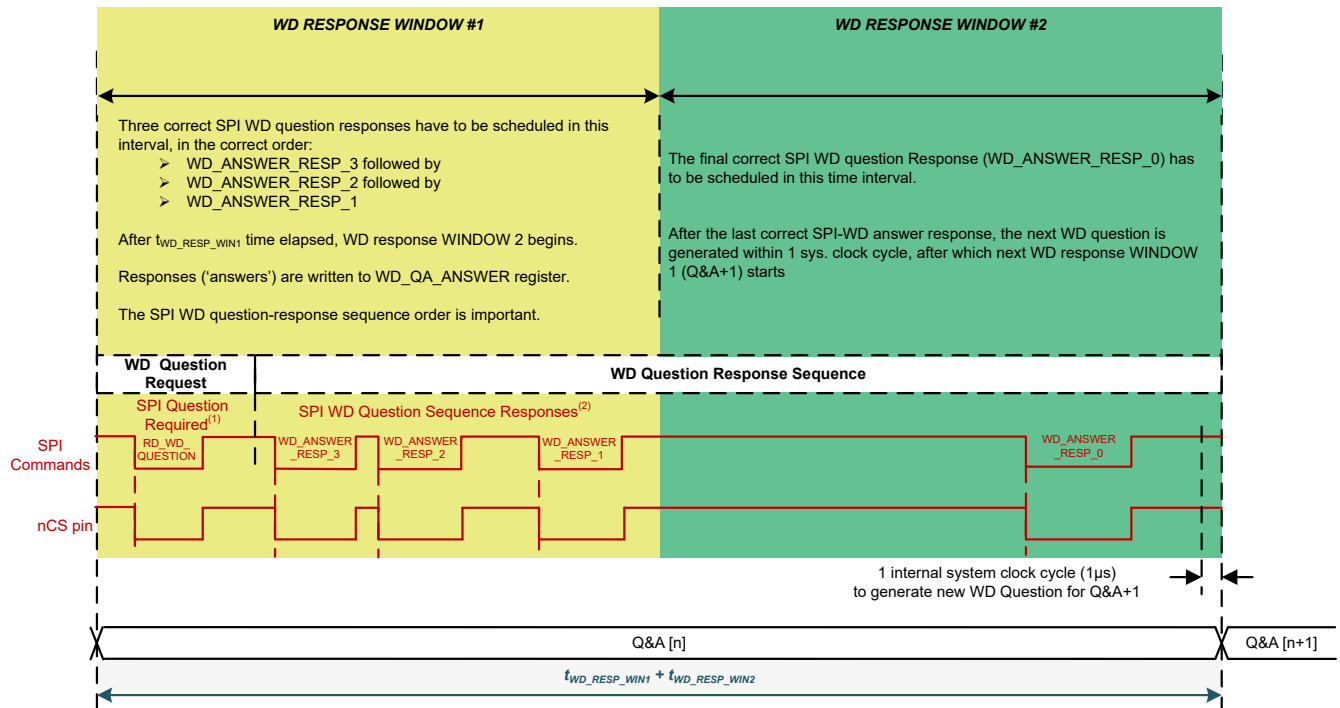
##### 8.4.8.9.4.1 WD 问答基本信息

问答 (Q&A) 看门狗是一种看门狗类型，它不是简单地通过 SPI 写入来重置看门狗，而是 MCU 必须从器件中读取“问题”，根据问题进行数学运算，然后将计算得出的答案写回器件。正确答案是 4 字节响应。每个字节都必须按照正确的时序进行写入，才能获得正确的答案。

有 2 个看门狗窗口，称为 WD 响应窗口 1 和 WD 响应窗口 2 (例如如图 8-63 WD QA 窗口)。每个窗口的大小将是总看门狗窗口时间  $t_{WD\_RESP\_WIN1} + t_{WD\_RESP\_WIN2}$  的 50%，该时间在 WD\_TIMER 和 WD\_PRE 寄存器位选择。

每个看门狗问答都是一个完整的看门狗周期。一般过程是 MCU 在 WD 响应窗口 1 期间读取问题。CPU 必须对问题执行数学函数运算，从而得到 4 个字节的答案。4 个答案字节中的 3 个必须按照正确的顺序写入 WD 响应窗口 1 内的应答寄存器。最后一个答案必须在第一个响应窗口之后 WD 响应窗口 2 内写入应答寄存器。如果所有 4 个答案字节都正确且顺序无误，则响应将被视为良好，错误计数器递减，并生成新问题，从而重新开始该循环。在 WD 响应窗口 2 内写入第四个答案，该窗口将终止，并启动新的 WD 响应窗口 1。

如果有任何内容错误或缺失，则响应将被认为不良，并且看门狗问题不会改变。此外，错误计数器将递增。一旦该错误计数器超过阈值（在 WD\_ERR\_CNT\_SET 寄存器字段中定义），就会执行看门狗故障操作。操作示例包括中断或复位切换等。



- MCU 无需请求 WD 问题。MCU 可以从响应窗口 1 中任意位置的正确答案 WD\_ANSWER\_RESP\_x 字节开始。新的 WD 问题始终在上一个 WD Q&A 序列运行期间最后一个 WD\_ANSWER\_RESP\_0 答案后的一个系统时钟周期内生成。
- 只要在响应窗口 1 中提供 WD\_ANSWER\_RESP\_[3:1] 字节并且在响应窗口 2 中提供 WD\_ANSWER\_RESP\_0，MCU 就可以在 WD\_ANSWER\_RESPx 响应之间调度其他 SPI 命令（甚至是请求 WD 问题的命令），而不会对 WD 功能造成任何影响。

图 8-63. WD Q&A 序列运行

#### 8.4.8.9.4.2 问答寄存器和设置

有多个寄存器用于配置看门狗寄存器，请参阅表 8-17。

表 8-17. 与看门狗相关的寄存器列表

寄存器地址	寄存器名称	说明
0x13	WD_CONFIG_1	看门狗配置以及出现故障时的操作
0x14	WD_CONFIG_2	设定窗口时间，显示错误计数器的当前数值
0x15	WD_INPUT_TRIG	用于重置或启动看门狗的寄存器
0x16	WD_RST_PULSE	设置错误计数器阈值
0x2D	WD_QA_CONFIG	与 Q&A 看门狗配置相关的配置
0x2E	WD_QA_ANSWER	用于写入计算所得答案的寄存器

表 8-17. 与看门狗相关的寄存器列表 (续)

寄存器地址	寄存器名称	说明
0x2F	WD_QA_QUESTION	读取当前 Q&A 看门狗问题

WD\_CONFIG\_1 和 WD\_CONFIG\_2 寄存器主要用于处理看门狗窗口时间长度的设置。请参阅表 8-16 以查看窗口大小选项，以及 WD\_TIMER 值和 WD\_PRE 值所需的值。请注意，2 个响应窗口中的每个窗口都是所选值的一半。由于需要为每个看门狗 QA 事件使用多个字节的 SPI，因此在使用 QA 看门狗功能时必须使用大于 64ms 的窗口。

当看门狗错误计数器超过错误计数器阈值时，也可以执行不同的操作。

#### 8.4.8.9.4.3 WD 问答值生成

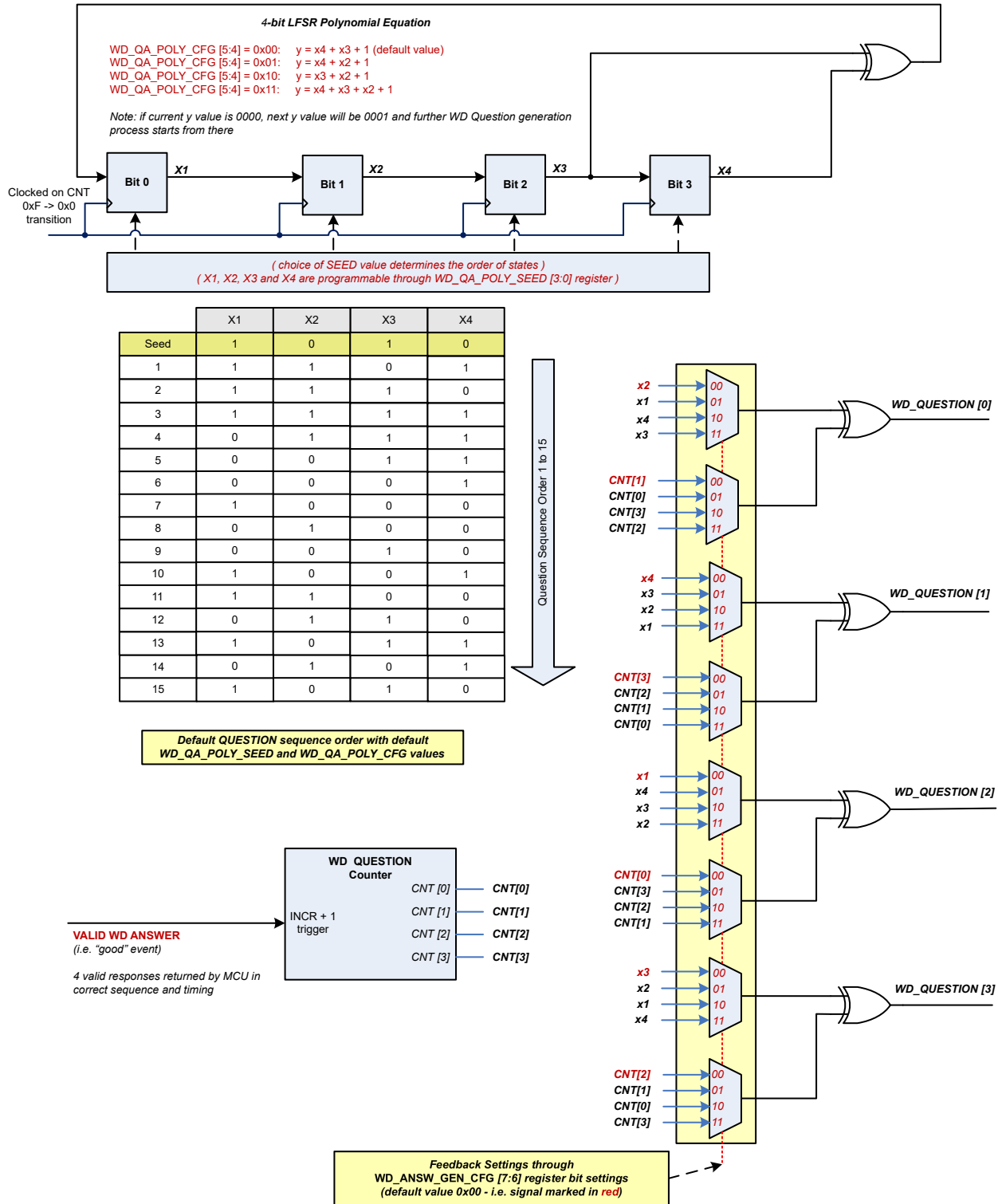
4 位 WD 问题 WD\_QA\_QUESTION[3:0] 由 4 位马尔可夫链过程生成。马尔可夫链是一个具有马尔可夫属性的随机过程，这意味着状态变化是概率性的，并且未来状态仅取决于当前状态。每个 WD Q&A 模式的有效且完整的 WD 答案序列如下所示：

- WD Q&A 模式预期：
  1. 在响应窗口 1 期间接收到三个正确的 SPI WD 答案。
  2. 在响应窗口 2 期间接收到一个正确的 SPI WD 答案。
  3. 除了前面列出的时序外，四个响应的顺序也应正确。

WD 问题值会锁存在 WD\_QA\_QUESTION 寄存器的 WD\_QUESTION 位中，并且可以随时读取。

在从 1111b 到 0000b 的转换中，马尔可夫链过程由 4 位问题计数器计时。这包括正确答案（正确答案值和正确时序响应）的条件。图 8-64 中给出了 4 位问题 WD\_QA\_QUESTION [3:0] 生成的逻辑组合。当看门狗故障将器件置于重启模式时，问题计数器将复位为默认值 0000b，并且马尔可夫链将重新初始化为编程的寄存器值。





- A.
- 寄存器 8'h2D[3:0] WD\_QA\_POLY\_SEED 映射为位 3 = X1、位 2 = X2、位 1 = X3、位 0 = X4。
  - 如果当前 y 值为 0000，则下一个 y 值为 0001。下一个看门狗问题生成过程从该值开始。在待机模式下对 WD\_QA\_CONFIG 寄存器进行的任何更改都会将马尔可夫链重新初始化为当前寄存器值。问题计数器不受影响。

图 8-64. 看门狗问题生成

#### 8.4.8.9.4.3.1 应答比较

2 位看门狗应答计数器 WD\_ANSW\_CNT[1:0] 对接收到的应答字节数量进行计数，并控制参考应答字节的生成，如图 8-65 所示。在每个看门狗序列开始时，WD\_ANSW\_CNT[1:0] 计数器的默认值为 11b，以指示看门狗期望 MCU 在 WD\_QA\_ANSWER[7:0] 中写入正确的应答 3。

一旦某个应答字节不正确，器件就会设置 WD\_QA\_ERR 状态位。仅当 MCU 向该位写入“1”时，器件才会清除此状态位。

#### 8.4.8.9.4.3.2 2 位看门狗应答计数器的序列

对于每个计数器值，2 位看门狗应答计数器的序列如下：

- WD\_ANSW\_CNT[1:0] = 11b :
  1. 看门狗会计算参考应答 3。
  2. 发生写入访问。MCU 在 WD\_QA\_ANSWER[7:0] 中写入应答 3 字节。
  3. 看门狗将参考应答 3 与 WD\_QA\_ANSWER[7:0] 中的应答 3 字节进行比较。
  4. 如果应答 3 字节不正确，看门狗会将 WD\_ANSW\_CNT[1:0] 位递减到 10b，并将 WD\_QA\_ERR 状态位设置为 1。
- WD\_ANSW\_CNT[1:0] = 10b :
  1. 看门狗会计算参考应答-2。
  2. 发生写入访问。MCU 在 WD\_QA\_ANSWER[7:0] 中写入应答-2 字节。
  3. 看门狗将参考应答 2 与 WD\_QA\_ANSWER[7:0] 中的应答 2 字节进行比较。
  4. 如果应答 2 字节不正确，看门狗会将 WD\_ANSW\_CNT[1:0] 位递减到 01b，并将 WD\_QA\_ERR 状态位设置为 1。
- WD\_ANSW\_CNT[1:0] = 01b :
  1. 看门狗会计算参考应答-1。
  2. 发生写入访问。MCU 在 WD\_QA\_ANSWER[7:0] 中写入应答-1 字节。
  3. 看门狗将参考应答 1 与 WD\_QA\_ANSWER[7:0] 中的应答 1 字节进行比较。
  4. 如果应答 1 字节不正确，看门狗会将 WD\_ANSW\_CNT[1:0] 位递减到 00b，并将 WD\_QA\_ERR 状态位设置为 1。
- WD\_ANSW\_CNT[1:0] = 00b :
  1. 看门狗会计算参考应答-0。
  2. 发生写入访问。MCU 在 WD\_QA\_ANSWER[7:0] 中写入应答-0 字节。
  3. 看门狗将参考应答 0 与 WD\_QA\_ANSWER[7:0] 中的应答 0 字节进行比较。
  4. 如果应答 0 字节不正确，看门狗会将 WD\_QA\_ERR 状态位设置为 1。
  5. 看门狗启动一个新的看门狗序列并将 WD\_ANSW\_CNT[1:0] 设置为 11b。

MCU 需要通过向 WD\_QA\_ERR 位写入 “1” 来清除该位

**表 8-18. 使用默认设置的 WD 问题集和相应的 WD 答案集**

WD_QA_QUESTION 寄存器中的问题	WD 答案字节 (每个字节都要写入 WD_QA_ANSWER 寄存器)			
	WD_ANSWER_RESP_3	WD_ANSWER_RESP_2	WD_ANSWER_RESP_1	WD_ANSWER_RESP_0
WD_QUESTION	WD_ANSW_CNT[1:0] 11b	WD_ANSW_CNT[1:0] 10b	WD_ANSW_CNT[1:0] 01b	WD_ANSW_CNT[1:0] 00b
0x0	FF	0F	F0	00
0x1	B0	40	BF	4F
0x2	E9	19	E6	16
0x3	A6	56	A9	59
0x4	75	85	7A	8A
0x5	3A	CA	35	C5
0x6	63	93	6C	9C
0x7	2C	DC	23	D3
0x8	D2	22	DD	2D
0x9	9D	6D	92	62
0xA	C4	34	CB	3B
0xB	8B	7B	84	74
0xC	58	A8	57	A7
0xD	17	E7	18	E8
0xE	4E	BE	41	B1
0xF	01	F1	0E	FE

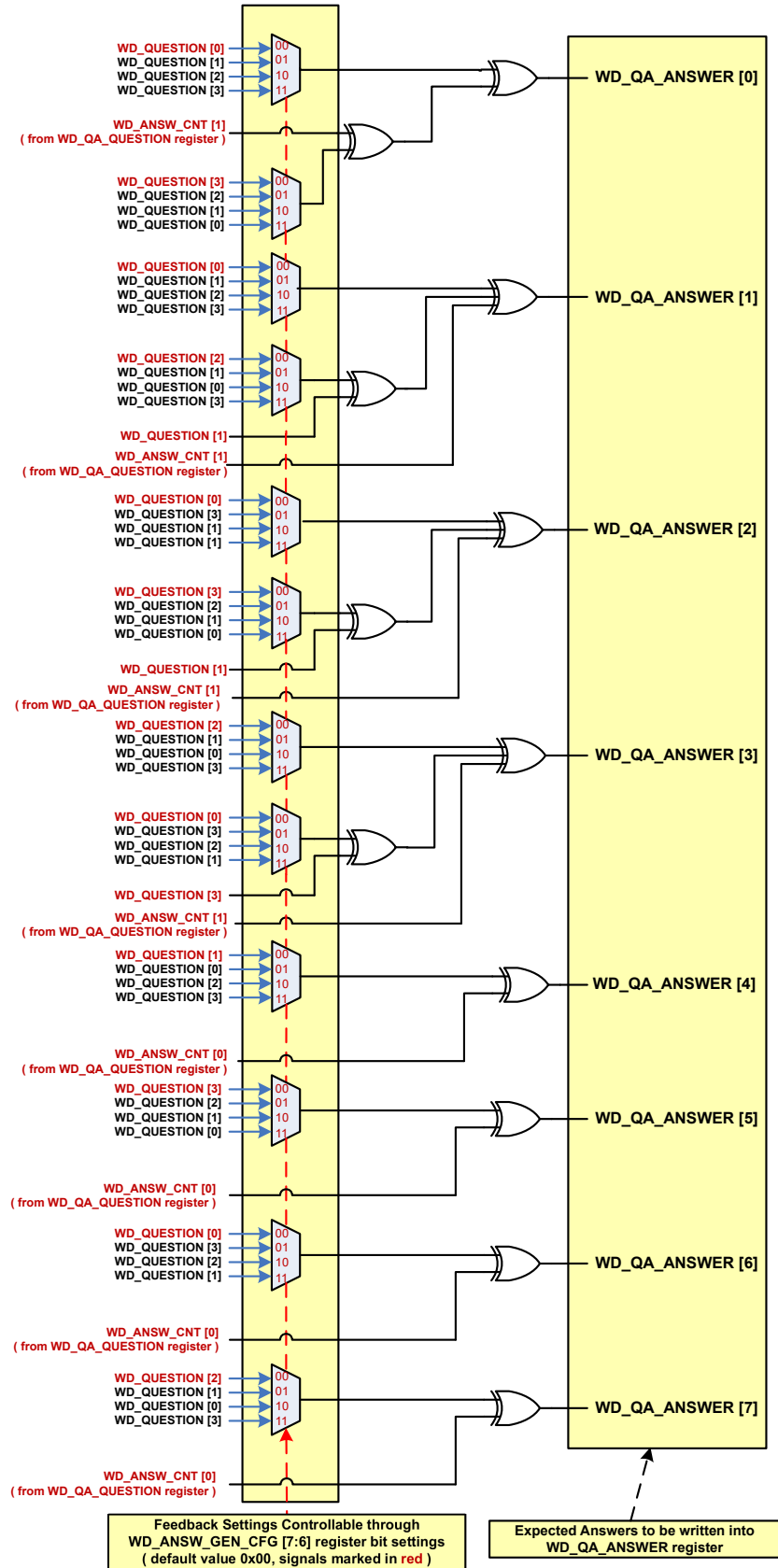


图 8-65. WD 预期答案生成

**表 8-19. 正确和错误的 WD Q&A 序列运行场景**

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUE STION 寄存器 中) <sup>(1)</sup>	注释
响应 窗口 1	响应 窗口 2			
0 个答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	没有答案
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
0 个答案	1 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个， 响应窗口 2 中的正确答案为 1 个 ( WD_ANSW_CNT[1:0] 总计 < 4 )
1 个正确答案	1 个正确答案			
2 个正确答案	1 个正确答案			
0 个答案	1 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个， 响应窗口 2 中的错误答案为 1 个 ( WD_ANSW_CNT[1:0] 总计 < 4 )
1 个正确答案	1 个错误答案			
2 个正确答案	1 个错误答案			
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	WIN1 中的正确答案少于 3 个，响应窗 口 2 中的正确答案多于 1 个 ( WD_ANSW_CNT[1:0] 总计 = 4 )
1 个正确答案	3 个正确答案			
2 个正确答案	2 个正确答案			
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个， 响应窗口 2 中的错误答案多于 1 个 ( WD_ANSW_CNT[1:0] 总计 = 4 )
1 个正确答案	3 个错误答案			
2 个正确答案	2 个错误答案			
0 个答案	3 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个， 响应窗口 2 中的正确答案多于 1 个 ( WD_ANSW_CNT[1:0] 总计 < 4 )
1 个错误答案	2 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器	1b	
2 个错误答案	1 个正确答案	-新 WD 周期以相同的 WD 问题开始		
0 个答案	3 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个， 响应窗口 2 中的错误答案多于 1 个 ( WD_ANSW_CNT[1:0] 总计 < 4 )
1 个错误答案	2 个错误答案			
2 个错误答案	1 个错误答案			
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个， 响应窗口 2 中的正确答案多于 1 个 ( WD_ANSW_CNT[1:0] 总计 = 4 )
1 个错误答案	3 个正确答案		1b	
2 个错误答案	2 个正确答案			
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个， 响应窗口 2 中的错误答案多于 1 个 ( WD_ANSW_CNT[1:0] 总计 = 4 )
1 个错误答案	3 个错误答案			
2 个错误答案	2 个错误答案			
3 个正确答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 4 个， 响应窗口 2 中的答案多于 0 个 ( WD_ANSW_CNT[1:0] 总计 < 4 )
2 个正确答案	0 个答案		1b	
1 个正确答案	0 个答案			
3 个正确答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递减故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	正确的顺序

表 8-19. 正确和错误的 WD Q&amp;A 序列运行场景 (续)

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUE STION 寄存器 中) <sup>(1)</sup>	注释
响应 窗口 1	响应 窗口 2			
3 个正确答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 -WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
3 个错误答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 -WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 < 4
3 个错误答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 -WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
3 个错误答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 -WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
4 个正确答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 -WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	
3 个正确答案 + 1 个 错误答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 -WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中 4 个正确或错误答案
2 个正确答案 + 2 个 错误答案	不适用			
1 个正确答案 + 3 个 错误答案	不适用			

(1) WD\_QA\_ERR 是所有 QA 看门狗错误的逻辑或

#### 8.4.8.9.4.4 问答 WD 示例

有关此示例，请参阅具有以下配置设置的单个序列，表 8-20。

表 8-20. WD 功能初始化

条目	值	说明
看门狗窗口大小	1024ms	窗口大小为 1024ms
应答生成选项	0 (默认值)	应答生成配置
问题多项式	0 (默认值)	用于生成问题的多项式
问题多项式种子	A (默认值)	用于生成问题的多项式种子
WD 错误计数器限制	15	在发生第 15 个故障事件时，执行看门狗操作

#### 8.4.8.9.4.4.1 所需行为的示例配置

表 8-21 可针对示例行为配置部件。大多数设置都是上电默认设置。

表 8-21. 寄存器配置写入示例

步骤	寄存器	数据
1	WD_CONFIG_1 (0x13)	[W] 0b11010000 / 0xD0
2	WD_CONFIG_2 (0x14)	[W] 0b10000000 / 0x80
3	WD_RST_PULSE (0x16)	[W] 0b11110000 / 0xF0
4	WDT_QA_CONFIG (0x2D)	[W] 0b00001010 / 0x0A

#### 8.4.8.9.4.4.2 执行问答序列的示例

正常序列摘要如下：

1. 读取问题
2. 计算 4 个应答字节
3. 在第一个响应窗口中发送其中 3 个
4. 等待并在第二个响应窗口中发送最后一个字节

有关第一个循环序列示例，请参阅表 8-22。

表 8-22. 第一个循环示例

步骤	寄存器	数据	说明
1	WD_QA_QUESTION (0x2F)	[R] 0x0C	读取问题。问题是 0x0C
2	WD_QA_ANSWER (0x2E)	[W] 0x58	写入答案 3 ( 请参阅表 8-18 “默认设置下的问题答案示例” 来查看答案 )
3	WD_QA_ANSWER (0x2E)	[W] 0xA8	写入答案 2
4	WD_QA_ANSWER (0x2E)	[W] 0x57	写入答案 1
5	WD_QA_ANSWER (0x2E)	[W] 0xA7	窗口 2 启动后写入答案 0

此时，用户可以读取 WD\_QA\_QUESTION[6] (0x2F) 寄存器，以确定是否设置了 WD\_QA\_ERR。

#### 8.4.8.10 总线故障检测和通信

TCAN284x-Q1 提供高级总线故障检测功能。该器件可以确定某些故障条件并设置状态或中断标志，便于 MCU 了解故障。与端接电阻器位于两端的任一总线架构一样，并非每个故障都可以明确到最根本级别，即确切位置。故障检测电路会监视 CANH 和 CANL 引脚（电流），以确定是否存在电池短路、接地短路、相互短路或开路。从系统角度来看，器件的位置也会决定可以检测到的故障。请参阅图 8-66，以了解节点位置示例及其对确定实际故障位置的能力有何影响。图 8-67 至图 8-71 显示了基于三节点配置的各种总线故障。表 8-23 显示了可检测到的故障以及由哪个器件检测到。

总线故障检测是一种系统级检测。如果 ECU 发生故障，则总线的一般通信会受到影响。要全面覆盖节点，需要针对每个节点的系统级诊断步骤，并能够将该信息传回中心点。

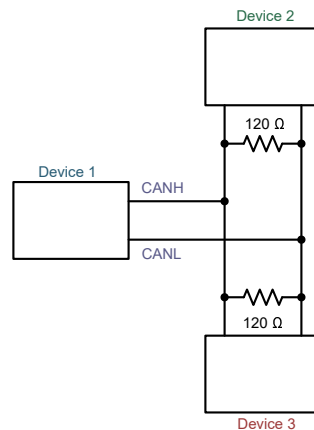


图 8-66. 三节点示例

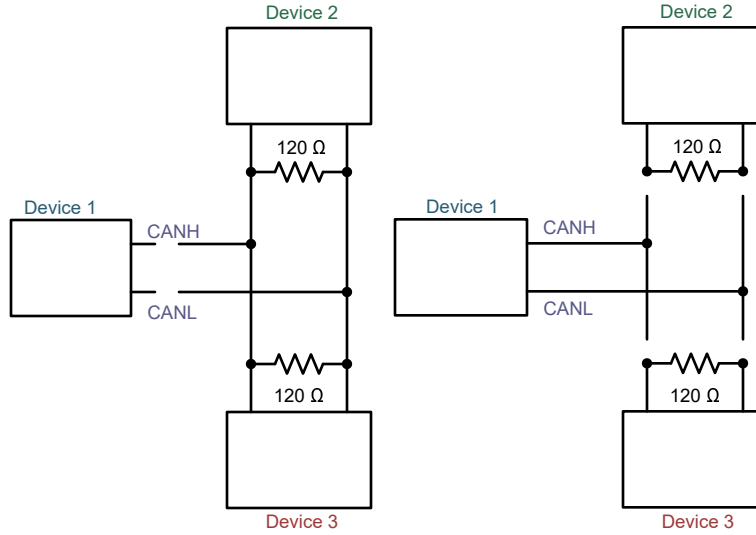


图 8-67. 开路故障示例

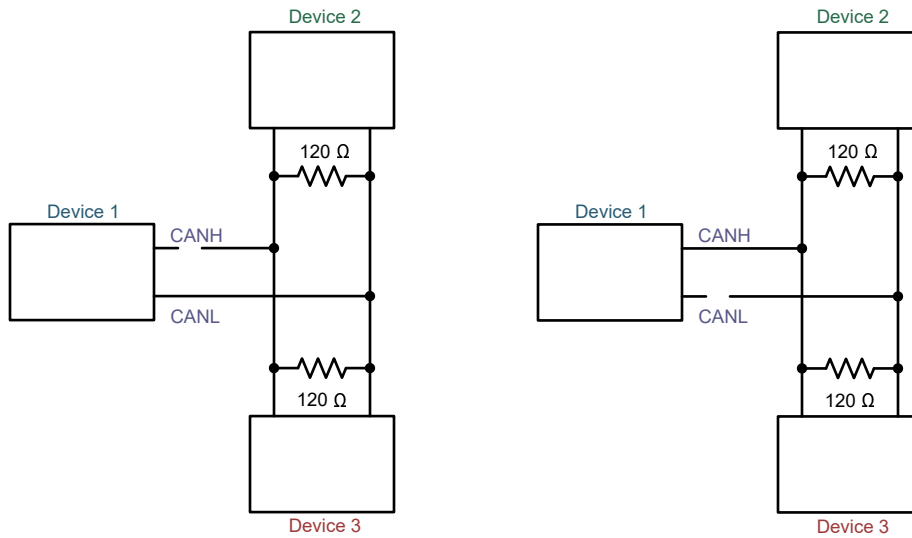


图 8-68. 开路故障 3 和 4 示例



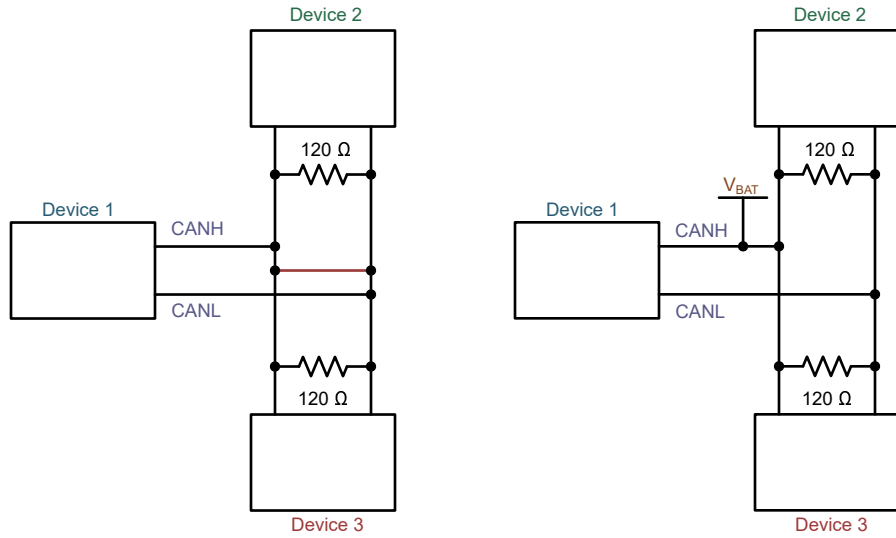


图 8-69. 短路故障 5 和 6 示例

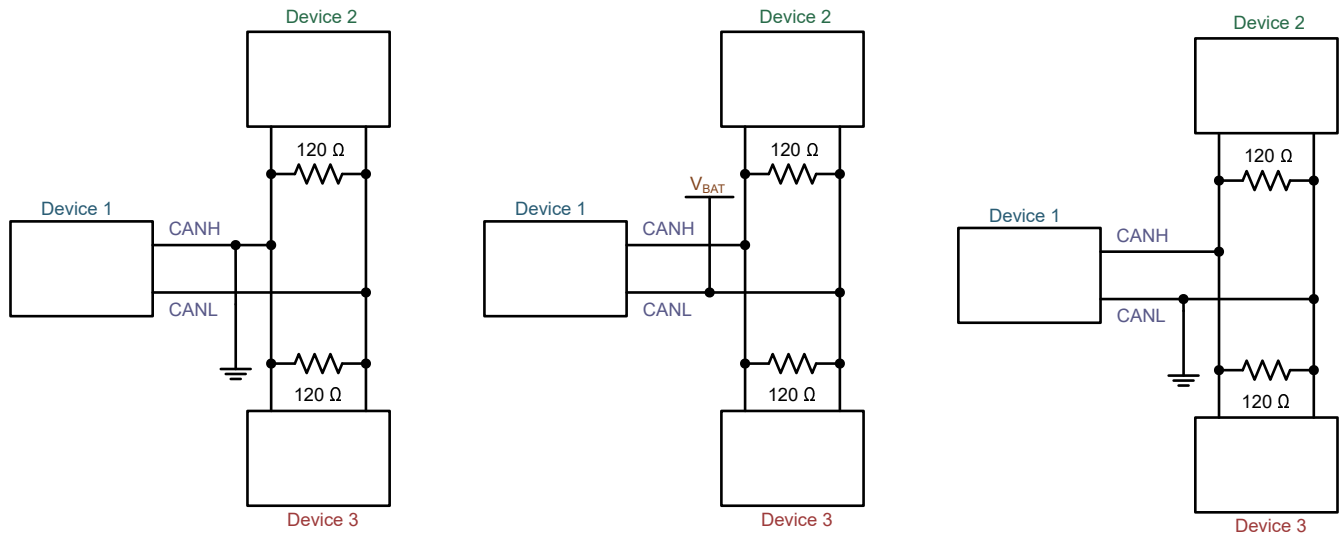


图 8-70. 短路故障 7、8 和 9 示例

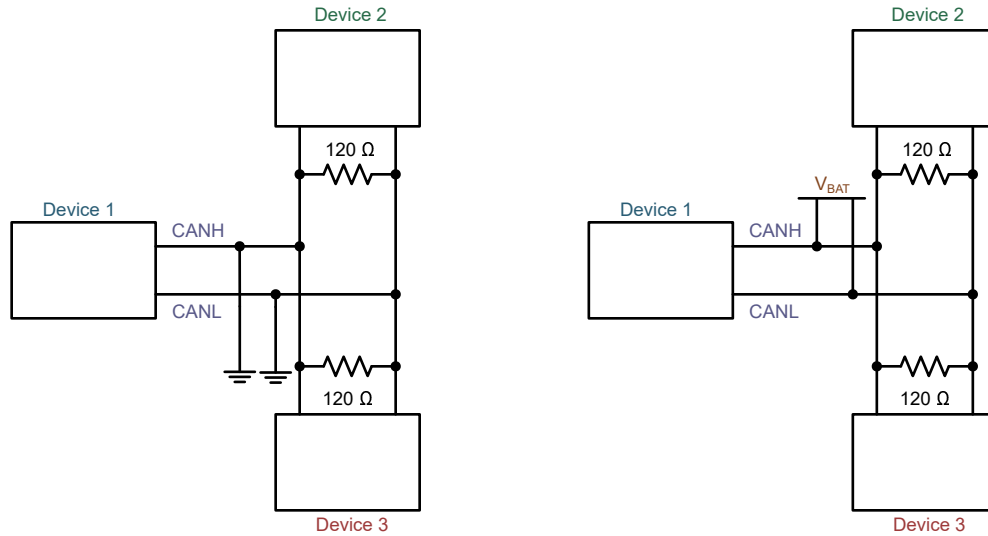


图 8-71. 短路故障 10 和 11 示例

表 8-23. 总线故障引脚状态和检测表

故障编号	CANH	CANL	检测到故障
2	开路	开路	根据开路位置，检测到器件为无端接故障。
3	开路	正常	是，但无法区分状态与故障 2 和 4 之间的差别；器件 2 和器件 3 未发生此故障
4	正常	开路	<ul style="list-style-type: none"> <li>器件 1 检测到此故障，但无法区分状态与故障 2 和 5 之间的差别</li> <li>器件 2 和器件 3 未发生此故障</li> </ul>
5	短接至 CANL	短接至 CANH	是，但无法确定位置
6	短接至 V <sub>bat</sub>	正常	是，但无法确定位置
7	短接至 GND	正常	是，但无法区分此故障与故障 10 之间的区别
8	正常	短接至 V <sub>bat</sub>	是，但无法区分此故障与故障 11 之间的区别
9	正常	短接至 GND	是，但无法确定位置
10	短接至 GND	短接至 GND	是，但无法区分此故障与故障 7 之间的区别
11	短接至 V <sub>bat</sub>	短接至 V <sub>bat</sub>	是，但无法区分此故障与故障 8 之间的区别

表 8-24. 总线故障中断标志到故障检测编号的映射

地址	位	默认值	标志	说明	检测到故障	ACCESS
8'h54	7	1'b0	UVCAN	VCAN 欠压中断	正常运行	R/W1C
	6	1'b0	RSVD	保留	NA	R
	5	1'b0	CANHCANL	CANH 和 CANL 短接在一起	故障 3	R/W1C
	4	1'b0	CANHBAT	CANH 短接至 V <sub>bat</sub>	故障 6	R/W1C
	3	1'b0	CANLGND	CANL 短接至 GND	故障 9	R/W1C
	2	1'b0	CANBUSOPEN	CAN 总线开路 (三个可能的位置之一)	故障 2、4 和 5	R/W1C
	1	1'b0	CANBUSGND	CANH 短接至 GND，或者 CANH 和 CANL 都短接至 GND	故障 7 和 10	R/W1C
	0	1'b0	CANUSBAT	CANL 短接至 V <sub>bat</sub> ，或者 CANH 和 CANL 都短接至 V <sub>bat</sub>	故障 8 和 11	R/W1C

## 8.5 编程

TCAN284x-Q1 是一个 7 位地址访问 SPI 通信端口。

### 8.5.1 SPI 通信

SPI 通信使用标准 SPI。具体而言，数字接口引脚为 nCS ( 芯片选择未激活 )、SDI ( SPI 数据输入 )、SDO ( SPI 数据输出 ) 和 SCK ( SPI 时钟 )。每个 SPI 事务都由一个带有 R/W 位的七位地址发起。TCAN284x-Q1 可配置为每个事务一个数据字节或两个日期字节，具体取决于 SPI\_CONFIG 寄存器 8'h09[3] 处的 BYTE\_CNT 位的值。默认为一个字节。当选择两个字节时，第二个数据字节用于地址 + 1。

针对事务在 SDO 引脚上移出的数据始终从全局中断寄存器 8'h50[7:0] 开始。此寄存器提供有关器件的高级中断状态信息。接下来移出地址“应答”的数据字节和 R/W 字节。有关禁用循环冗余 (CRC) 时的读取和写入方法，请参阅图 8-72 和图 8-73。要读取两个字节，请参阅图 8-75。当发生两字节 SPI 写入时，地址和地址 + 1 中的当前信息会反馈到 SDO 引脚上，请参阅图 8-74。

器件默认处于模式 0，SDI 上的 SPI 输入数据会在 SCK 的从低到高边沿上采样。SDO 上的 SPI 输出数据会在 SCK 的从高到低边沿上改变。通过使用 SPI\_CONFIG 寄存器 8'h09[1:0] 中的 MODE\_SEL，可将该器件配置为支持模式 1 - 3。SPI 通信图基于模式 0。

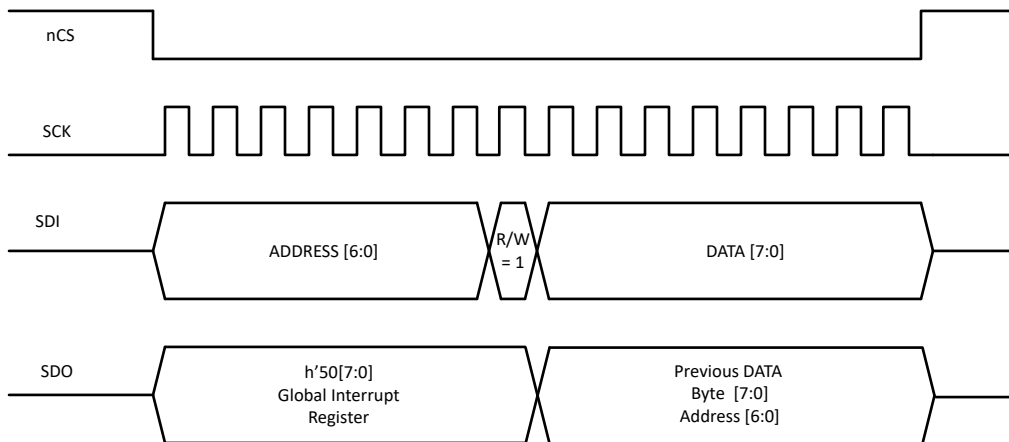


图 8-72. SPI 写入

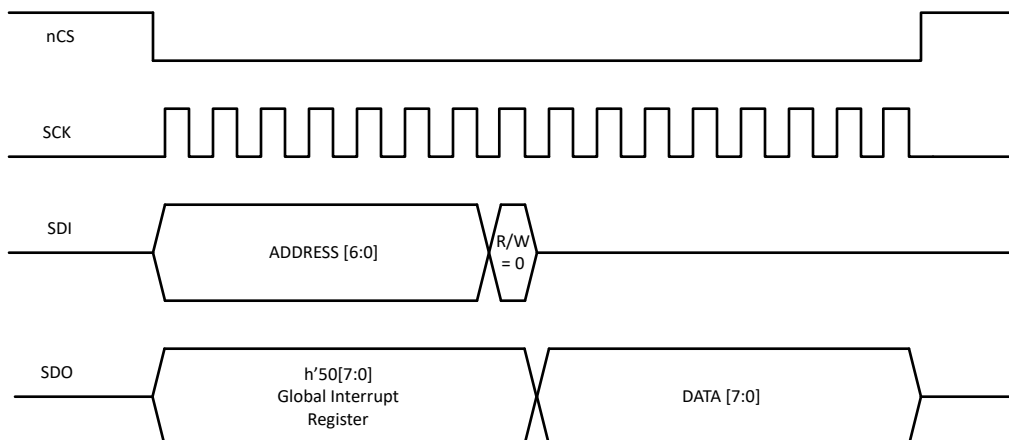


图 8-73. SPI 读取

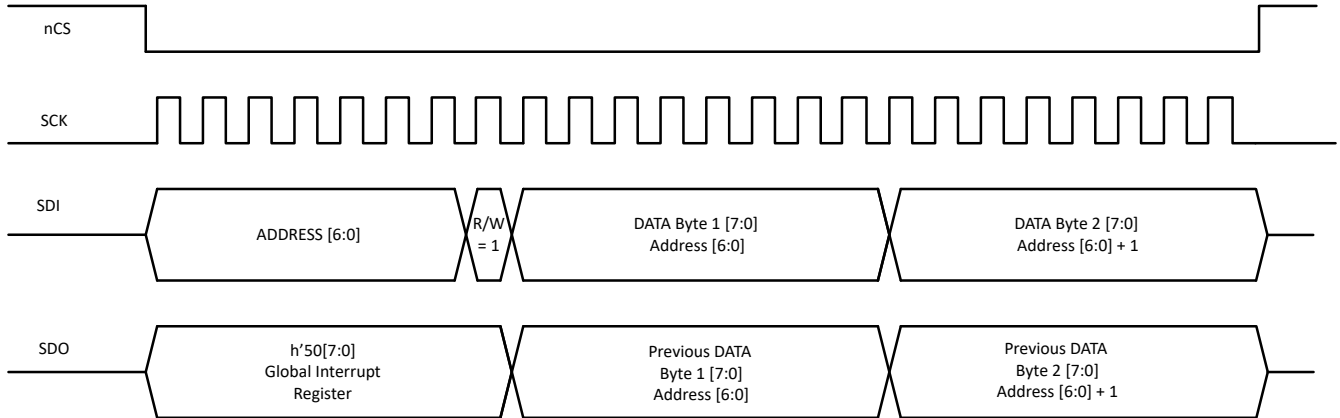


图 8-74. 两字节 SPI 写入

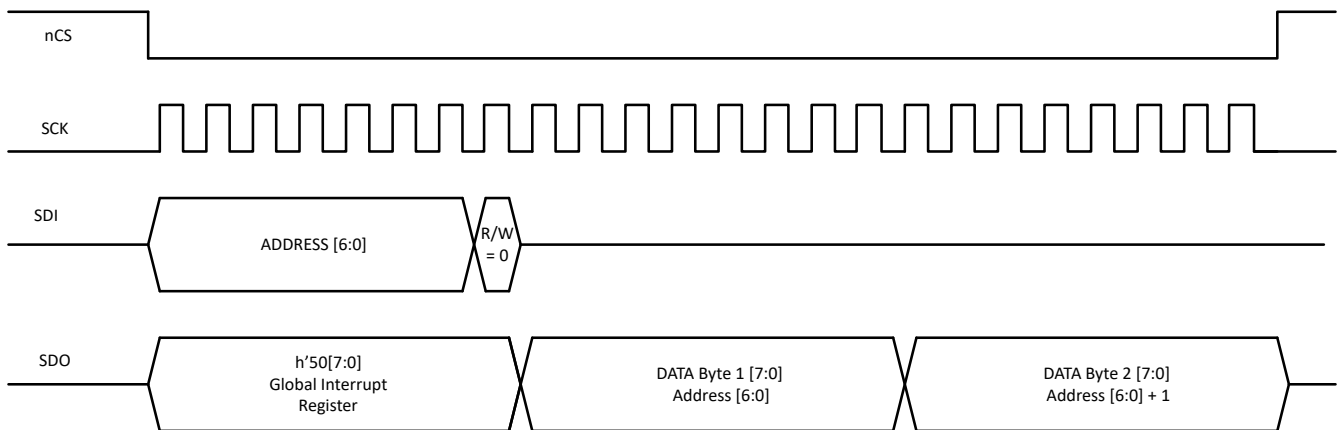


图 8-75. 两字节 SPI 读取

8.5.1.1 循环冗余校验

默认禁用用于 SPI 事务的 TCAN284x-Q1 系列循环冗余校验 (CRC)。寄存器 'h0A[0] 可用于启用此特性。默认多项式支持 AutoSAR CRC8H2F、 $X^8 + X^5 + X^3 + X^2 + X + 1$ ，请参阅表 8-25。此外，还支持符合 SAE J1850 标准的 CRC8，并可以在寄存器 8'h0B[0] 中选择启用。启用 CRC 后，填充字节 00h 用于计算读取/写入操作期间的 CRC 值，有关包含 CRC 的单字节数据，请参阅图 8-76 和图 8-77。

备注

当配置了双字节数据时，不会实施 CRC。在双字节模式下启用 CRC 会阻止 SPI 通信，并且需要复位器件才能从 SPI 通信丢失中恢复。

表 8-25. CRC8H27

SPI 事务	
CRC 结果宽度	8 位
多项式	2Fh
初始值	FFh
反映出的输入数据	否
反映出的结果数据	否
XOR 值	FFh
检查	DFh

表 8-25. CRC8H27 (续)

SPI 事务	
魔法校验	42h

表 8-26. CRC8 SAE J1850

SPI 事务	
CRC 结果宽度	8 位
多项式	1Dh
初始值	FFh
反映出的输入数据	否
反映出的结果数据	否
XOR 值	FFh
检查	4Bh
魔法校验	C4h

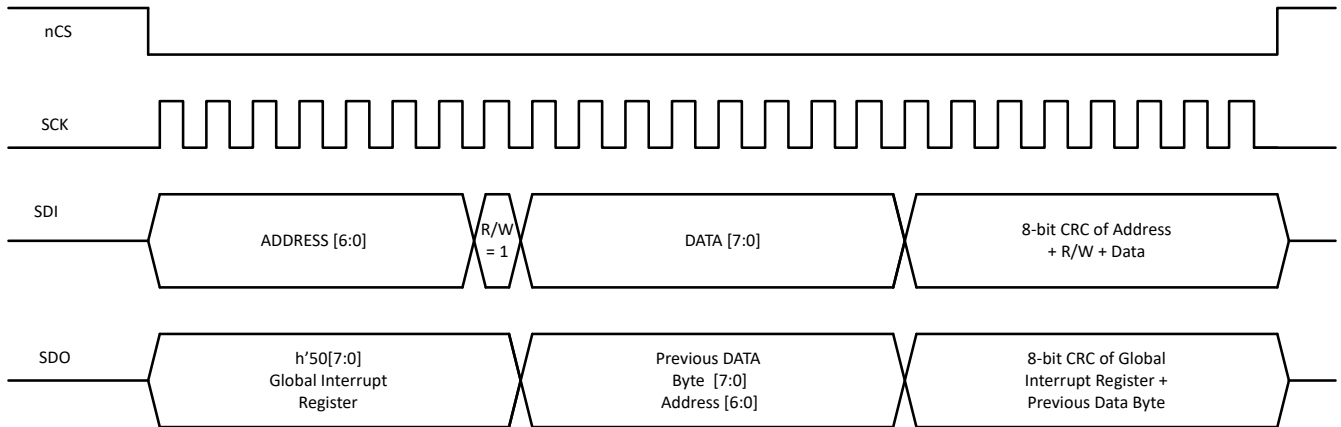


图 8-76. 单字节 CRC SPI 写入

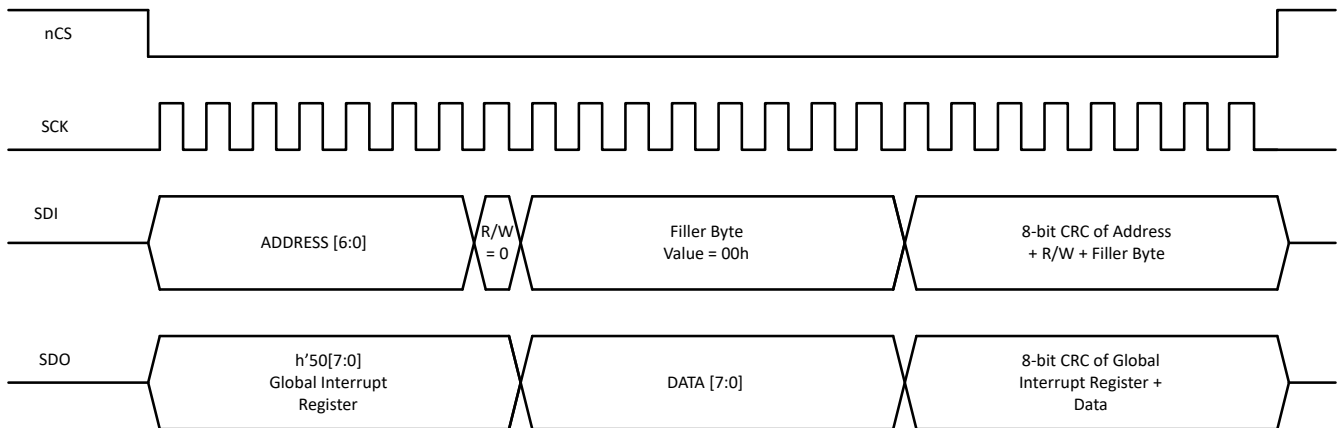


图 8-77. 单字节 CRC SPI 读取

### 8.5.1.2 芯片选择非 (nCS) :

此输入引脚用于选择负责 SPI 事务的器件。该引脚为低电平有效，因此当 nCS 为高电平时，器件的 SPI 数据输出 (SDO) 引脚为高阻抗，从而允许设计 SPI 总线。当 nCS 为低电平时，SDO 驱动器会激活，通信可以启动。nCS 引脚会在 SPI 事务期间保持低电平。该器件的一项特殊功能允许 SDO 引脚在 nCS 的下降沿立即显示全局故障标志。

### 8.5.1.3 SPI 时钟输入 (SCK) :

该输入引脚用于输入 SPI 的时钟，以同步输入和输出串行数据位流。默认的 SPI 模式 0 为：数据输入在 SCK 上升沿采样，SPI 数据输出在 SCK 下降沿变化。请参阅图 8-78。图示提供了基于模式 0 (默认值) 的时序。表 8-27 提供可配置模式及其对应的时钟相位。

表 8-27. SPI 模式

模式	CPOL	CPHA	时钟相位
0	0	0	数据会在上升沿进行采样，并在下降沿移位
1	0	1	数据会在下降沿进行采样，并在上升沿移位
2	1	0	数据会在下降沿进行采样，并在上升沿移位
3	1	1	数据会在上升沿进行采样，并在下降沿移位

#### 备注

- CPOL 表示时钟极性，其中 0 = 逻辑低电平，1 = 逻辑高电平
- CPHA 是时钟相位

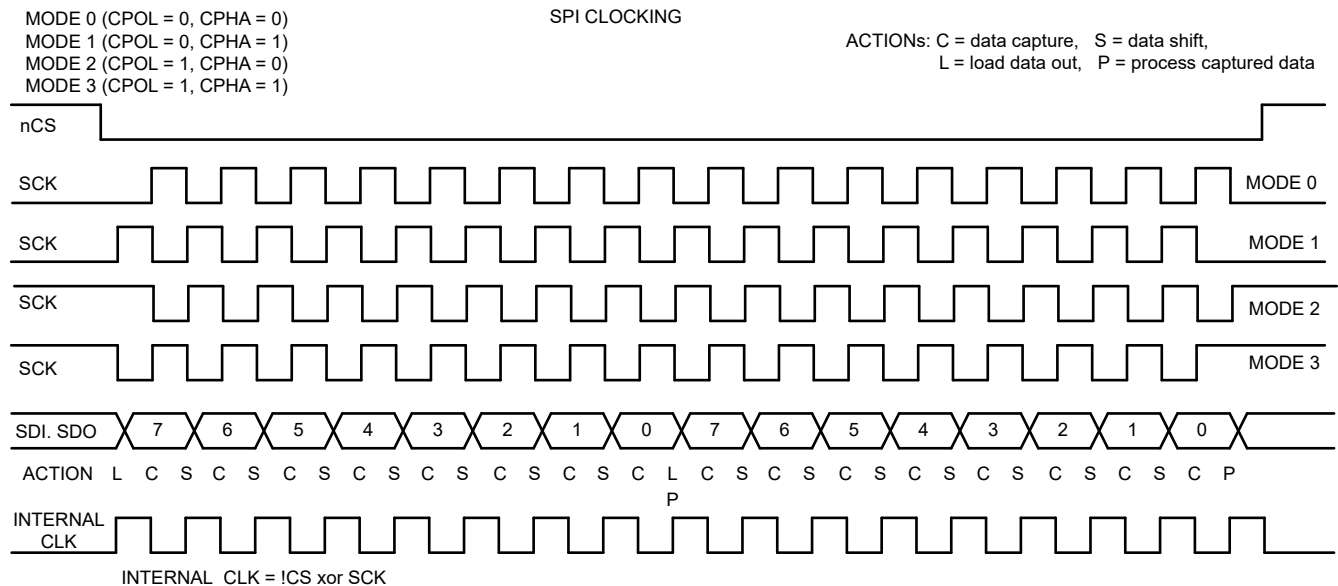


图 8-78. SPI 时钟

### 8.5.1.4 SPI 数据输入 (SDI) :

此输入引脚用于将数据移位到器件。通过 nCS 上的低电平启用 SPI 后，SDI 就会在 SPI 时钟 (SCK) 的每个上升沿对输入移位数据进行采样。数据会移入 8 位移位寄存器。在八 (8) 个时钟周期并移位后，将读取寻址的寄存器，从而在 SDO 上移出数据。八个时钟周期后，移位寄存器已满且 SPI 事务完成。如果命令代码是写入，仅在 SCK 完成 8 位移位且 nCS 具有一个上升沿以取消选择器件后，新数据才会写入寻址的寄存器。如果在一次 SPI 事务期间没有正好 8 位数据移入器件 (nCS 低电平)，则系统会忽略 SPI 命令，设置 SPIERR 标志，并且数据不会写入器件，以防止器件执行任何错误操作。

### 8.5.1.5 SPI 数据输出 (SDO) :

该引脚处于高阻抗状态，直到通过 nCS 启用了 SPI 输出。一旦通过 nCS 上的低电平启用 SPI，如果使用 SPI 时钟，SDO 会立即被驱动为高电平或低电平，以显示全局故障标志状态，它也是要移出的第一个位 (位 7)。在 SCK 的第一个下降沿，数据移出操作将继续在 SCK 的每个下降沿进行，直到所有 8 个位都移出移位寄存器。

### 8.5.2 EEPROM

TCAN284x-Q1 系列将 EEPROM 用于两种用途。第一种用途是用于器件修整，不可访问。此部分 EEPROM 会在上电时和退出睡眠模式时进行监控和加载，并检查 CRC 是否有效。如果 CRC 无效，此流程将总共执行八次。如果 CRC 依然无效，INT\_3 寄存器 8'h53[0] 会被设置为 1b。这意味着器件存在可能影响性能和功能的问题。

EEPROM 的第二种用途是允许用户存储特定的器件配置。每个寄存器中都提供保存的配置位。若要将配置保存到 SPI CRC，必须至少启用保存功能。将配置保存到 EEPROM 是通过向寄存器 8'h4E[7] 写入 1b，并向 8'h4E[3:0] 写入默认代码 Ah，之后写入 CRC 字节来实现的。

在单字节模式下，如果处理器不支持 CRC，请参阅表 8-28 了解相关过程。寄存器 8'h4E[3:0] 会回读 0h。将配置位存储到 EEPROM 中后，会从 8'h4E[7] 回读 0b。如果发生上电复位，则会从 EEPROM 重新加载器件配置。表 8-30 提供了保存到 EEPROM ( 如果使用 ) 的寄存器和位的列表。

当首次需要将双字节模式编程到 EEPROM 中时，或者如果器件已经处于双字节模式并且需要将器件配置保存在 EEPROM 中，请按照表 8-29 中概述的过程进行操作。

#### 备注

EEPROM 最多可重复编程 500 次。

表 8-28. 不支持 CRC 的处理器过程 ( 单字节模式 )

步骤	说明	寄存器	数据	第二个数据字节
1	配置器件	请参阅表 8-30		不适用
2	设置 CRC 多项式 <ul style="list-style-type: none"> <li>• 0x2F AutoSar (00h)</li> <li>• 0X1D SAE J1185 (01h)</li> </ul>	8'h0B[0]	<ul style="list-style-type: none"> <li>• 00h, OR</li> <li>• 01h</li> </ul>	不适用
3	如果未启用 SPI CRC，则启用它	8'h0A	01h	不适用
4	保存到 EEPROM	8'h4E	8Ah	<ul style="list-style-type: none"> <li>• 36h (CRC POLY_8_SET = 00h)</li> <li>• 0Ch (CRC POLY_8_SET = 01h)</li> </ul>
5	如果不支持 SPI CRC，则禁用它	8'h0A	00h	<ul style="list-style-type: none"> <li>• Eh (CRC POLY_8_SET = 00h)</li> <li>• 6Bh (CRC POLY_8_SET = 01h)</li> </ul>

表 8-29. 不支持 CRC 的处理器过程 ( 双字节模式 )

步骤	说明	寄存器	数据	第二个数据字节
1	将器件配置为双字节模式 ( 如果已处于双字节模式，则跳过此步骤 )	8'h09	80h	不适用
2	执行需要保存到 EEPROM 中的任何其他配置 ( 使用双字节 SPI 写入 )	请参阅表 8-30		
3	回读寄存器 8'h09/0A 以确认双字节模式。此步骤对于保存到 EEPROM 至关重要。	8'h09	80h	00h
4	保存到 EEPROM	8'h4E	8Ah	36h

可以通过使用寄存器 8'h4E[6] (EEPROM\_CRC\_CHK = 1b) 强制检查保存的配置是否有效。此操作大约需要 200  $\mu$ s 完成。如果 CRC 有效，则不执行任何操作。如果 CRC 无效，器件将尝试进行此操作八次。如果之后仍然无效，器件将设置中断，指示存在问题，该中断由 INT\_4 寄存器 8'h5A[1] (EEPROM\_CRC\_INT) 触发。

以下是电源和复位场景以及 EEPROM 的使用方式。

- UVSUP 事件；无操作，因为寄存器不会丢失
- 上电复位事件；一旦 VSUP > UVSUP<sub>33R</sub>，便会读取 EEPROM 并在初始模式下恢复寄存器

- 软复位；EEPROM 被读取，寄存器被恢复，器件转换到待机模式
- 硬复位；EEPROM 被读取，寄存器被恢复，器件转换到初始模式
- nRST 输入；EEPROM 被读取，寄存器被恢复，器件转换到重启模式

表 8-30. EEPROM 保存的寄存器和位

寄存器	位已保存
SPI_CONFIG 寄存器 (地址 = 09h)	0-3
SBC_CONFIG (地址 = Ch)	0-1、6、7
VREG_CONFIG1 (地址 = Dh)	0-7
SBC_CONFIG1 寄存器 (地址 = Eh)	0、3-5、7
WAKE_PIN_CONFIG1 寄存器 (地址 = 11h)	0-4
WAKE_PIN_CONFIG2 寄存器 (地址 = 12h)	0-1、5、6
WD_CONFIG_1 寄存器 (地址 = 13h)	0-7
WD_CONFIG_2 寄存器 (地址 = 14h)	0、5-7
WD_RST_PULSE 寄存器 (地址 = 16h)	4-7
DEVICE_CONFIG1 寄存器 (地址 = 1Ah)	0、4、7
DEVICE_CONFIG2 寄存器 (地址 = 1Bh)	0
SWE_TIMER (地址 = 1Ch)	3-7
nRST_CNTL (地址 = 29h)	5
WAKE_PIN_CONFIG4 寄存器 (地址 = 2Bh)	0-1、3、4-5、7
WD_QA_CONFIG 寄存器 (地址 = 2Dh)	0-7
HSS_CNTL3 寄存器 (地址 = 4Fh)	0、4



## 9 寄存器

### 9.1 寄存器

表 9-1 列出了器件寄存器的存储器映射寄存器。表 9-1 中未列出的所有寄存器偏移地址都应视为保留的存储单元，并且不应修改寄存器内容。

**表 9-1. 器件寄存器**

地址	首字母缩写词	寄存器名称	部分
0h + 公式	DEVICE_ID_y	器件型号	节 9.1.1
8h	REV_ID	主要和次要修订	节 9.1.2
9h	SPI_CONFIG	SPI 模式配置	节 9.1.3
Ah	CRC_CNTL	SPI CRC 控制	节 9.1.4
Bh	CRC_POLY_SET	设置 SPI CRC 多项式	节 9.1.5
Ch	SBC_CONFIG	SBC、HSS 和 VCC2 选择	节 9.1.6
Dh	VREG_CONFIG1	配置 VCC1 和 VEXCC 稳压器	节 9.1.7
Eh	SBC_CONFIG1	SBC 配置	节 9.1.8
Fh	Scratch_Pad_SPI	读取和写入测试寄存器 SPI	节 9.1.9
10h	CAN_CNTRL_1	CAN 收发器 1 控制	节 9.1.10
11h	WAKE_PIN_CONFIG1	WAKE 引脚配置 1	节 9.1.11
12h	WAKE_PIN_CONFIG2	WAKE 引脚配置 2	节 9.1.12
13h	WD_CONFIG_1	看门狗配置 1	节 9.1.13
14h	WD_CONFIG_2	看门狗配置 2	节 9.1.14
15h	WD_INPUT_TRIG	看门狗输入触发	节 9.1.15
16h	WD_RST_PULSE	看门狗输出脉冲宽度	节 9.1.16
17h	FSM_CONFIG	失效防护模式配置	节 9.1.17
18h	FSM_CNTR	失效防护模式计数器	节 9.1.18
19h	DEVICE_CONFIG0	器件配置 0	节 9.1.19
1Ah	DEVICE_CONFIG1	器件配置 1	节 9.1.20
1Bh	DEVICE_CONFIG2	器件配置 2	节 9.1.21
1Ch	SWE_TIMER	睡眠唤醒错误计时器配置	节 9.1.22
1Dh	LIN_CNTL	LIN 收发器控制	节 9.1.23
1Eh	HSS_CNTL	高侧开关 1 和 2 控制	节 9.1.24
1Fh	PWM1_CNTL1	脉宽调制频率选择	节 9.1.25
20h	PWM1_CNTL2	脉宽调制占空比两个 MSB 选择	节 9.1.26
21h	PWM1_CNTL3	脉宽调制占空比八个 LSB 选择	节 9.1.27
22h	PWM2_CNTL1	脉宽调制频率选择	节 9.1.28
23h	PWM2_CNTL2	脉宽调制占空比两个 MSB 选择	节 9.1.29
24h	PWM2_CNTL3	脉宽调制占空比八个 LSB 选择	节 9.1.30
25h	TIMER1_CONFIG	高侧开关计时器 1 配置	节 9.1.31
26h	TIMER2_CONFIG	高侧开关计时器 2 配置	节 9.1.32
28h	RSRT_CNTR	重启计数器配置	节 9.1.33
29h	nRST_CNTL	nRST 和 GFO 引脚控制	节 9.1.34
2Ah	WAKE_PIN_CONFIG3	WAKE 引脚的多唤醒输入配置和报告	节 9.1.35
2Bh	WAKE_PIN_CONFIG4	WAKE 引脚的多唤醒输入配置和报告	节 9.1.36

表 9-1. 器件寄存器 (续)

地址	首字母缩写词	寄存器名称	部分
2Dh	WD_QA_CONFIG	问答看门狗配置	节 9.1.37
2Eh	WD_QA_ANSWER	问答看门狗应答	节 9.1.38
2Fh	WD_QA_QUESTION	问答看门狗问题	节 9.1.39
30h	SW_ID1	选择性唤醒 ID 1	节 9.1.40
31h	SW_ID2	选择性唤醒 ID 2	节 9.1.41
32h	SW_ID3	选择性唤醒 ID 3	节 9.1.42
33h	SW_ID4	选择性唤醒 ID 4	节 9.1.43
34h	SW_ID_MASK1	选择性唤醒 ID 掩码 1	节 9.1.44
35h	SW_ID_MASK2	选择性唤醒 ID 掩码 2	节 9.1.45
36h	SW_ID_MASK3	选择性唤醒 ID 掩码 3	节 9.1.46
37h	SW_ID_MASK4	选择性唤醒 ID 掩码 4	节 9.1.47
38h	SW_ID_MASK_DLC	ID 掩码、DLC 和数据掩码启用	节 9.1.48
39h + 公式	DATA_y	CAN 数据字节 7 至 0	节 9.1.49
41h + 公式	SW_RSVD_y	SW_RSVD0 至 SW_RSVD2	节 9.1.50
44h	SW_CONFIG_1	CAN 和 CAN FD DR 及行为	节 9.1.51
45h	SW_CONFIG_2	帧计数器	节 9.1.52
46h	SW_CONFIG_3	帧计数器阈值	节 9.1.53
47h	SW_CONFIG_4	模式配置	节 9.1.54
48h + 公式	SW_CONFIG_RSVD_y	SW_CONFIG_RSVD0 至 SW_CONFIG_RSVD5	节 9.1.55
4Dh	HSS_CNTL2	HSS3 和 HSS4 控制寄存器	节 9.1.56
4Eh	EEPROM_CONFIG	EEPROM 易访问性	节 9.1.57
4Fh	HSS_CNTL3	配置 OV/UV 导致的 HSS 行为并提供 VCC2/VEXCC 状态	节 9.1.58
50h	INT_GLOBAL	全局中断	节 9.1.59
51h	INT_1	中断	节 9.1.60
52h	INT_2	中断	节 9.1.61
53h	INT_3	中断	节 9.1.62
54h	INT_CANBUS_1	CAN 收发器 1 总线故障中断	节 9.1.63
55h	INT_7	高侧开关中断	节 9.1.64
56h	INT_EN_1	INT_1 的中断屏蔽	节 9.1.65
57h	INT_EN_2	INT_2 的中断屏蔽	节 9.1.66
58h	INT_EN_3	INT_3 的中断屏蔽	节 9.1.67
59h	INT_EN_CANBUS_1	INT_CANBUS 的中断屏蔽	节 9.1.68
5Ah	INT_4	中断	节 9.1.69
5Ch	INT_6	中断	节 9.1.70
5Eh	INT_EN_4	INT_4 的中断屏蔽	节 9.1.71
60h	INT_EN_6	INT_6 的中断屏蔽	节 9.1.72
62h	INT_EN_7	高侧开关中断屏蔽	节 9.1.73

复杂的位访问类型经过编码可适应小型表单元。表 9-2 展示了适用于此部分中访问类型的代码。

表 9-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	H R	由硬件置位或清除读取
写入类型		
H	H	由硬件置位或清除
W	W	写入
W1C	1C W	1 以清除写入
复位或默认值		
-n		复位后的值或默认值
寄存器数组变量		
i、j、k、l、m、n		当这些变量用于寄存器名称、偏移或地址时，这些变量指的是寄存器数组的值，其中寄存器是一组重复寄存器的一部分。寄存器组构成分层结构，数组用公式表示。
y		当该变量用于寄存器名称、偏移或地址时，该变量指的是寄存器数组的值。

### 9.1.1 DEVICE\_ID\_y 寄存器 (地址 = 00h + 公式) [复位 = xxh]

表 9-3 展示了 DEVICE\_ID\_y，表 9-4 中对此进行了介绍。

返回表 9-1。

器件型号、xxh 复位值取决于器件型号和寄存器，如说明表所示。

偏移 = 00h + y；其中 y = 0h 至 7h

表 9-3. DEVICE\_ID\_y 寄存器

7	6	5	4	3	2	1	0
DEVICE_ID							
R-xxh							

表 9-4. DEVICE\_ID\_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	DEVICE_ID	R	xxh	DEVICE_ID[1:8] 寄存器确定器件的型号。下面针对相应的寄存器地址列出了复位值和每个 DEVICE_ID 寄存器的值： 地址 00h = 54h = T 地址 01h = 43h = C 地址 02h = 41h = A 地址 03h = 32h = 2 地址 04h = 38h = 8 地址 05h = 34h = 4 对于 TCAN2845Q1，地址 06h = 35h = 5 对于 TCAN2847Q1，地址 06h = 37h = 7 对于 3.3V VCC1，地址 07h = 33h = 3 对于 5V VCC1，地址 07h = 35h = 5

### 9.1.2 REV\_ID 寄存器 (地址 = 08h) [复位 = 2Xh]

表 9-5 展示了 REV\_ID，表 9-6 中对此进行了介绍。

返回表 9-1。

主要和次要修订

**表 9-5. REV\_ID 寄存器**

7	6	5	4	3	2	1	0
Major_Revision				Minor_Revision			
R-2h				R-xh			

**表 9-6. REV\_ID 寄存器字段说明**

位	字段	类型	复位	说明
7-4	Major_Revision	R	02h	主要裸片版本 0001b = 1 0010b = 2
3-0	Minor_Revision	R	xh	次要裸片版本 0000b = 0 0001b = 1 0010b = 2

### 9.1.3 SPI\_CONFIG 寄存器 (地址 = 09h) [复位 = 00h]

表 9-7 展示了 SPI\_CONFIG，表 9-8 中对此进行了介绍。

返回表 9-1。

串行外设接口配置寄存器

位 0 至 3 会保存到 EEPROM ( 如果使用 )。

表 9-7. SPI\_CONFIG 寄存器

7	6	5	4	3	2	1	0
RSVD				BYTE_CNT	SDI_POL	SPI_MODE	
R-0000b				R/W-0b	R/W-0b	R/W-00b	

表 9-8. SPI\_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	RSVD	R	0000b	保留
3	BYTE_CNT	R/W	0b	选择用于读取或写入操作的数据字节计数 0b = 一个字节 1b = 两个字节
2	SDI_POL	R/W	0b	通过配置内部上拉或下拉电阻配置来选择 SDI 输入引脚的空闲状态极性 0b = Pull_down 1b = Pull_up
1-0	SPI_MODE	R/W	00b	配置 SPI 模式 00b = 模式 0 ( CPOL = 0、CPHA = 0 ) 01b = 模式 1 ( CPOL = 0、CPHA = 1 ) 10b = 模式 2 ( CPOL = 1、CPHA = 0 ) 11b = 模式 3 ( CPOL = 1、CPHA = 1 )

### 9.1.4 CRC\_CNTL 寄存器 (地址 = 0Ah) [复位 = 00h]

表 9-9 展示了 CRC\_CNTL，表 9-10 中对此进行了介绍。

返回表 9-1。

SPI CRC 寄存器控制 CRC 功能。CRC\_EN 位可以启用 CRC 功能。

**表 9-9. CRC\_CNTL 寄存器**

7	6	5	4	3	2	1	0
CRC_CNTL_RSVD							CRC_EN
R-0000000b							R/W-0b

**表 9-10. CRC\_CNTL 寄存器字段说明**

位	字段	类型	复位	说明
7-1	CRC_CNTL_RSVD	R	0000000b	CRC 控制保留位
0	CRC_EN	R/W	0b	CRC 启用 0b = 禁用 1b = 启用

### 9.1.5 CRC\_POLY\_SET (地址 = 0Bh) [复位 = 00h]

表 9-11 展示了 CRC\_POLY\_SET，表 9-12 中对此进行了介绍。

返回表 9-1。

该寄存器设置为 CRC 设定的多项式。默认为 AutoSAR 8 位 0x2F。

表 9-11. CRC\_POLY\_SET

7	6	5	4	3	2	1	0
RSVD							POLY_8_SET
R-0000000b							R/W-1b

表 9-12. CRC\_POLY\_SET 寄存器字段说明

位	字段	类型	复位	说明
7-1	RSVD	R	0000000b	保留
0	POLY_8_SET	R/W	0b	8 位 CRC 多项式设置 0b = $X^8 + X^5 + X^3 + X^2 + X + 1$ (0x2F) 1b = $X^8 + X^4 + X^3 + X^2 + 1$ (0x1D SAE J1850)



### 9.1.6 SBC\_CONFIG (地址 = 0Ch) [复位 = 06h]

表 9-13 显示了 SBC\_CONFIG，表 9-14 对其进行了介绍。

返回表 9-1。

该寄存器用于设置 SBC 所处的模式以及正在编程的高侧开关。配置 VCC2 操作。

如果使用，位 0、1、6 和 7 会保存到 EEPROM

表 9-13. SBC\_CONFIG

7	6	5	4	3	2	1	0
VCC1_OV_SEL	VEXCC_ILIM_DIS	PWM_SEL	RSVD	SBC_MODE_SEL		VCC2_CFG	
R/W-0b	R/W-0b	R/W-0b	R-0b	R/W/H-01b		R/W-10b	

表 9-14. SBC\_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	VCC1_OV_SEL	R/W	0b	OVCC1 阈值选择 0b = 阈值下限 1b = 阈值上限
6	VEXCC_ILIM_DIS	R/W	0b	VEXCC 电流限制禁用 0b = 启用 1b = 禁用
5	PWM_SEL	R/W	0b	PWM 选择 0b = PWM1 和 PWM2 1b = PWM3 和 PWM4
4	RSVD	R	0b	保留
3-2	SBC_MODE_SEL	R/W/H	01b	SBC 模式选择 00b = 睡眠模式 01b = 待机模式 10b = 正常模式 11b = 保留
1-0	VCC2_CFG	R/W	10b	VCC2 电压稳压器配置 00b = 在所有 SBC 模式下关闭 01b = 在除失效防护模式之外的所有 SBC 模式下开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下开启 11b = RSVD

### 9.1.7 VREG\_CONFIG1 (地址 = 0Dh) [复位 = 80h]

表 9-15 展示了 VREG\_CONFIG1，表 9-16 中对此进行了介绍。

返回表 9-1。

该寄存器控制 VCC1 和外部 PNP 配置。

位 0 至位 7 会保存到 EEPROM ( 如果使用 )

**表 9-15. VREG\_CONFIG1**

7	6	5	4	3	2	1	0
VCC1_CFG		VEXT_CFG		VCC1_SINK	VEXT_V_CFG		
R/W-10b		R/W-00b		R/W-0b	R/W-000b		

**表 9-16. VREG\_CONFIG1 寄存器字段说明**

位	字段	类型	复位	说明
7-6	VCC1_CFG	R/W	10b	VCC1 稳压器配置 00b = 保留 01b = 在除失效防护模式之外的所有 SBC 模式下开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下开启 11b = RSVD
5-4	VEXT_CFG	R/W	00b	VEXCC 外部 PNP 配置 00b = 在所有 SBC 模式下关闭 01b = 在除失效防护模式之外的所有 SBC 模式下开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下开启 11b = RSVD
3	VCC1_SINK	R/W	0b	VCC1 灌电流控制。VCC1 启用时，该灌电流开启 0b = 10μA 1b = 100μA
2-0	VEXT_V_CFG	R/W	000b	外部 PNP 电压控制 000b = 1.8V 001b = 2.5V 010b = 3.3V 011b = 5V 100b = 负载共享 101b - 111b = 保留

### 9.1.8 SBC\_CONFIG1 寄存器 (地址 = 0Eh) [复位 = 01h]

表 9-17 展示了 SBC\_CONFIG1，表 9-18 中对此进行了介绍。

返回表 9-1。

用于配置 SW。位 0、3- 5 和 7 会保存到 EEPROM ( 如果使用 )。

表 9-17. SBC\_CONFIG1 寄存器

7	6	5	4	3	2	1	0
CAN_SLOPE_CTRL_EN	FSM_CYC_WK_EN	VCC1_SLP_ACT	UVCC1_SEL		SW_FSM_EN	SW_SLP_EN	SW_POL_SEL
R/W-0b	R/W-0b	R/W-0b	R/W-00b		R/W-0b	R/W-0b	R/W-1b

表 9-18. SBC\_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	CAN_SLOPE_CTRL_EN	R/W	0b	在 CAN 收发器上启用斜率控制 0b = 禁用 1b = 启用
6	FSM_CYC_WK_EN	R/W	0b	在失效防护模式下启用循环唤醒 0b = 禁用 1b = 启用
5	VCC1_SLP_ACT	R/W	0b	由于唤醒事件而在睡眠模式下启用 VCC1 时要执行的操作 0b = 仅使用 nINT 引脚指示唤醒事件 1b = 转换至重启模式
4-3	UVCC1_SEL	R/W	00b	VCC1 欠压阈值选择 00b = 阈值 1 01b = 阈值 2 10b = 阈值 3 11b = 阈值 4
2	SW_FSM_EN	R/W	0b	在失效防护模式下，使 SW 引脚成为数字唤醒引脚： 0b = 禁用 1b = 启用
1	SW_SLP_EN	R/W	0b	在睡眠模式下，使 SW 引脚成为数字唤醒引脚： 0b = 禁用 1b = 启用
0	SW_POL_SEL	R/W	1b	选择 SW 引脚的输入极性 0b = 低电平有效 1b = 高电平有效

### 9.1.9 Scratch\_Pad\_SPI 寄存器 (地址 = 0Fh) [复位 = 00h]

表 9-19 中显示了 Scratch\_Pad\_SPI，表 9-20 中对此进行了介绍。

返回表 9-1。

读取和写入测试寄存器 SPI

表 9-19. Scratch\_Pad\_SPI 寄存器

7	6	5	4	3	2	1	0
Scratch_Pad							
R/W-00h							

表 9-20. Scratch\_Pad\_SPI 寄存器字段说明

位	字段	类型	复位	说明
7-0	Scratch_Pad	R/W	00h	读取和写入测试寄存器 SPI

**9.1.10 CAN\_CNTRL\_1 寄存器 (地址 = 10h) [复位 = 04h]**

表 9-21 展示了 CAN\_CNTRL\_1，表 9-22 中对此进行了介绍。

返回表 9-1。

控制 CAN1 模式和收发器。

**表 9-21. CAN\_CNTRL\_1 寄存器**

7	6	5	4	3	2	1	0
SW_EN	TXD_DTO_DIS	FD_EN	RSVD	CAN1_FSM_DIS	CAN1_TRX_SEL		
RH/W-0b	R/W-0b	R/W-0b	R-0b	R/W-0b	R/W-100b		

**表 9-22. CAN\_CNTRL\_1 寄存器字段说明**

位	字段	类型	复位	说明
7	SW_EN	R/W	0b	选择性唤醒启用 0b = 禁用 1b = 启用
6	TXD_DTO_DIS	R/W	0b	CTXD 显性超时功能禁用 0b = 启用 1b = 禁用
5	FD_EN	R/W	0b	总线故障诊断功能启用 0b = 禁用 1b = 启用
4	RSVD	R	0b	保留
3	CAN1_FSM_DIS	R/W	0b	在器件进入 FSM 时设置 CAN 收发器运行状态 0b = 支持唤醒 1b = 禁用
2-0	CAN1_TRX_SEL	R/W	100b	CAN 收发器控制 000b = 关闭 001b = 保留 010b = SBC 模式控制 WUP 禁用 011b = 保留 100b = 支持唤醒 101b = 监听 110b = SBC 模式控制 111b = 开启

### 9.1.11 WAKE\_PIN\_CONFIG1 寄存器 (地址 = 11h) [复位 = 00h]

表 9-23 展示了 WAKE\_PIN\_CONFIG1，表 9-24 中对此进行了介绍。

返回表 9-1。

器件唤醒配置寄存器

位 0-4 会保存到 EEPROM (如果使用)。

表 9-23. WAKE\_PIN\_CONFIG1 寄存器

7	6	5	4	3	2	1	0
WAKE_CONFIG		WAKE1_STAT	WAKE_VBAT_MON	WAKE_WIDTH_INVALID		WAKE_WIDTH_MAX	
R/W-00b		R/H-0b	R/W-0b	R/W-00b		R/W-00b	

表 9-24. WAKE\_PIN\_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WAKE_CONFIG	R/W	00b	WAKE 引脚配置：注意：脉冲需要更多编程 00b = 双向 - 任一边沿 01b = 上升沿 10b = 下降沿 11b = 脉冲
5	WAKE1_STAT	R/H	0b	WAKE1 引脚配置为导通时的 WAKE1 引脚状态 0b = 低电平 1b = 高电平
4	WAKE_VBAT_MON	R/W	0b	关闭 WAKE1 和 WAKE2 之间的开关会启用 VBAT 监控功能。 0b = 关断 (默认值) 1b = 导通  <b>备注</b> 当 WAKE_VBAT_MON 导通，WAKE1 和 WAKE2 不能用作本地唤醒输入引脚。
3-2	WAKE_WIDTH_INVALID	R/W	00b	小于或等于这些脉冲的脉冲被视为无效 0b = 5ms 并将 $t_{WAKE\_WIDTH\_MIN}$ 设置为 10ms 1b = 10ms 并将 $t_{WAKE\_WIDTH\_MIN}$ 设置为 20ms 10b = 20ms 并将 $t_{WAKE\_WIDTH\_MIN}$ 设置为 40ms 11b = 40ms 并将 $t_{WAKE\_WIDTH\_MIN}$ 设置为 80ms
1-0	WAKE_WIDTH_MAX	R/W	00b	被视为有效的最大 WAKE 引脚输入脉冲宽度。 0b = 750ms 1b = 1000ms 10b = 1500ms 11b = 2000ms

### 9.1.12 WAKE\_PIN\_CONFIG2 寄存器 (地址 = 12h) [复位 = 02h]

表 9-25 展示了 WAKE\_PIN\_CONFIG2，表 9-26 中对此进行了介绍。

返回表 9-1。

器件唤醒配置寄存器

位 0-1、5 和 6 会保存到 EEPROM (如果使用)。

表 9-25. WAKE\_PIN\_CONFIG2 寄存器

7	6	5	4	3	2	1	0
WAKE_PULSE_CONFIG	WAKE1_SENSE	TWK_CYC_SET	nINT_SEL		RXD_WK_CONFIG	WAKE1_LEVEL	
R/W-0b	R/W-0b	R/W-0b	R/W-00b		R/W-0b	R/W-10b	

表 9-26. WAKE\_PIN\_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE_PULSE_CONFIG	R/W	0b	为所有 WAKE 引脚设置 WAKE 引脚预期脉冲方向 0b = 低电平 -> 高电平 -> 低电平 1b = 高电平 -> 低电平 -> 高电平
6	WAKE1_SENSE	R/W	0b	该位是一个双功能位，这由 WAKE_VBAT_MON 位的配置方式决定： 当 WAKE_VBAT_MON = 0b 时，该位为 WAKE1_SENSE 并将 WAKE1 引脚配置为静态或循环唤醒 0b = 静态 1b = 循环 当 WAKE_VBAT_MON = 1b 时，该位变成 OV_WAKE12SW_DIS，用来将 WAKE1 和 WAKE2 引脚之间的内部开关链接到 OVHSS 0b = 启用，如果达到 OVHSS，该开关关闭 1b = 禁用
5	TWK_CYC_SET	R/W	0b	设置 t <sub>WK_CYC</sub> 时间 (μs)，用于确定所有 WAKE 引脚进行循环检测时的 WAKE 引脚状态 0b = 短时间窗口 1b = 长时间窗口
4-3	nINT_SEL	R/W	00b	nINT 配置选择：低电平有效 00b = 全局中断 01b = 看门狗故障输出 10b = 总线故障中断 11b = 唤醒请求
2	RXD_WK_CONFIG	R/W	0b	配置唤醒事件的 RXD 引脚行为 0b = 下拉为低电平 1b = 切换
1-0	WAKE1_LEVEL	R/W	10b	WAKE1 引脚阈值电平；2V 窗口中的中点值，00b 除外。 00b = VCC1 01b = 2.5V 10b = 4V 11b = 6V

### 9.1.13 WD\_CONFIG\_1 寄存器 (地址 = 13h) [复位 = 82h]

表 9-27 展示了 WD\_CONFIG\_1，表 9-28 中对此进行了介绍。

返回表 9-1。

看门狗配置寄存器。

位 0 至位 7 会保存到 EEPROM ( 如果使用 )。

表 9-27. WD\_CONFIG\_1 寄存器

7	6	5	4	3	2	1	0
WD_CONFIG		WD_PRE		WD_SLP_EN	WD_STBY_TY PE	WD_LW_SEL	
R/W-10b		R/W-00b		R/W-0b	R/W-0b	R/W-10b	

表 9-28. WD\_CONFIG\_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_CONFIG	R/W	10b	看门狗配置 00b = 禁用 01b = 超时 10b = 窗口 11b = Q&A
5-4	WD_PRE	R/W	00b	看门狗预分频器 00b = 因数 1 01b = 因数 2 10b = 因数 3 11b = 因数 4
3	WD_SLP_EN	R/W	0b	在睡眠模式下启用超时 WD 0b = 禁用 ( 默认值 ) 1b = 启用
2	WD_STBY_TYPE	R/W	0b	待机模式下的看门狗类型选择 0b = 超时 ( 如果启用 ) 1b = 基于 WD_CONFIG 0x13[7:6]
1-0	WD_LW_SEL	R/W	10b	选择看门狗长窗口的持续时间 00b = 150ms 01b = 300ms 10b = 600ms ( 默认值 ) 11b = 1000ms



**9.1.14 WD\_CONFIG\_2 寄存器 (地址 = 14h) [复位 = 60h]**

表 9-29 展示了 WD\_CONFIG\_2，表 9-30 中对此进行了介绍。

返回表 9-1。

看门狗计时器和错误计数器寄存器。

如果使用，位 0、位 5-7 会保存到 EEPROM。

**表 9-29. WD\_CONFIG\_2 寄存器**

7	6	5	4	3	2	1	0
WD_TIMER			WD_ERR_CNT				WD_STBY_DIS
R/W-011b			RH-0000b				R/W-0b

**表 9-30. WD\_CONFIG\_2 寄存器字段说明**

位	字段	类型	复位	说明
7-5	WD_TIMER	R/W	011b	根据 WD_PRE 设置设定窗口或超时时间，请参阅 WD_TIMER 表
4-1	WD_ERR_CNT	RH	0000b	看门狗错误计数器进行错误计数，最多 15 个错误
0	WD_STBY_DIS	R/W	0b	在待机模式下，禁用看门狗。 0b = 启用 1b = 禁用

### 9.1.15 WD\_INPUT\_TRIG 寄存器 (地址 = 15h) [复位 = 00h]

表 9-31 展示了 WD\_INPUT\_TRIG，表 9-32 中对此进行了介绍。

返回表 9-1。

如果在适当的时间完成，写入 FFh 会复位 WD 计时器

表 9-31. WD\_INPUT\_TRIG 寄存器

7	6	5	4	3	2	1	0
WD_INPUT							
R/W1C-00h							

表 9-32. WD\_INPUT\_TRIG 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_INPUT	R/W1C	00h	写入 FFh 以触发 WD

**9.1.16 WD\_RST\_PULSE 寄存器 (地址 = 16h) [复位 = 00h]**

表 9-33 中显示了 WD\_RST\_PULSE，表 9-34 中对此进行了介绍。

返回表 9-1。

该寄存器设置 WD 计数器，后者确定器件进入重新启动模式之前 WD 错误事件的数量。可编程为最大 15。重启计数器记录器件进入重启模式的次数，并在超过编程的计数器值后使器件转换到睡眠模式。必须经常复位计数器以避免这种转换。

位 4 至 7 会保存到 EEPROM (如果使用)。

**表 9-33. WD\_RST\_PULSE 寄存器**

7	6	5	4	3	2	1	0
WD_ERR_CNT_SET				RSRT_CNTR			
R/W-0000b				R/W1C-0000b			

**表 9-34. WD\_RST\_PULSE 寄存器字段说明**

位	字段	类型	复位	说明
7-4	WD_ERR_CNT_SET	R/W	0000b	设置使器件进入重启模式的看门狗错误事件阈值的数值。
3-0	RSRT_CNTR	R/W1C	0000b	提供器件进入重启模式的次数，并且在达到 RSRT_CNTR_SEL 值之前必须清除

### 9.1.17 FSM\_CONFIG 寄存器 (地址 = 17h) [复位 = 00h]

表 9-35 中显示了 FSM\_CONFIG，表 9-36 中对此进行了介绍。

返回表 9-1。

配置失效防护模式并提供导致器件进入失效防护模式的状态。当 FSM 禁用时，8'h17[3:1] 提供导致器件进入睡眠模式的故障信息。

表 9-35. FSM\_CONFIG 寄存器

7	6	5	4	3	2	1	0
FSM_CNTR_ACT				FSM_SLP_STAT			FSM_DIS
R/W-0000b				RH-000b			R/W-0b

表 9-36. FSM\_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	FSM_CNTR_ACT	R/W	0000b	如果失效防护计数器超过编程值，则执行操作 0000b = 禁用 0001b - 0010b = 保留 0011b = 执行硬复位 - POR 0100b = 停止响应唤醒事件并进入睡眠状态，直到下电上电复位 1001b - 1111b - 保留
3-1	FSM_SLP_STAT	RH	000b	进入失效防护或睡眠模式的原因 000b = 状态清除 001b = 热关断事件 010b = 保留 011b = VCC1 故障 100b = 保留 101b = SWE 计时器 (睡眠模式) 110b = 保留 111b = 已超过重启计数器 这些值会一直保持，直到通过将 0h 写入 FSM_CNTR_STAT 清除
0	FSM_DIS	R/W	0b	失效防护模式禁用： 0b = 启用 1b = 禁用

#### 备注

FSM\_SLP\_STAT 提供相关信息，说明是什么故障导致器件进入失效防护模式或睡眠模式。中断寄存器提供了更多信息，例如：如果是 VCC1 故障的原因，中断寄存器会显示故障是过压还是短路。启用 FSM 时，会设置 INT\_3 寄存器 8'h53[5]，指示器件进入失效防护模式。当 VEXCC 和 VCC1 进行负载共享时，VCC1 表示故障条件。

禁用失效防护模式后，FSM\_SLP\_STAT 指示是哪个故障导致器件进入睡眠模式。该行为与器件进入失效防护模式时的行为类似，但存在有以下差异：

- 设置 INT\_2 寄存器 8'h52[7]，指示器件已进入睡眠模式
- UVCC1 故障和看门狗故障事件不会导致器件进入睡眠模式，除非事件导致重启计数器超过限制，该限制随后由超过 111b 重启计数器来指示。设置欠压或看门狗中断。

**9.1.18 FSM\_CNTR 寄存器 (地址 = 18h) [复位 = 00h]**

表 9-37 中显示了 FSM\_CNTR，表 9-38 中对此进行了介绍。

返回表 9-1。

设置失效防护计数器和状态。

**表 9-37. FSM\_CNTR 寄存器**

7	6	5	4	3	2	1	0
FSM_CNTR_SET				FSM_CNTR_STAT			
R/W-0000b				RH-0000b			

**表 9-38. FSM\_CNTR 寄存器字段说明**

位	字段	类型	复位	说明
7-4	FSM_CNTR_SET	R/W	0000b	设置在执行操作之前进入 FS 模式的次数。值比进入 FS 模式的次数少一。范围为 0 至 15，表示进入失效防护模式 1 至 16 次
3-0	FSM_CNTR_STAT	RH	0000b	读回连续进入 FSM 的次数，最多 15 次。可通过写入 0h 来清除。

### 9.1.19 DEVICE\_CONFIG0 寄存器 (地址 = 19h) [复位 = 10h]

表 9-39 展示了 DEVICE\_CONFIG0，表 9-40 中对此进行了介绍。

返回表 9-1。

强制进行软复位或硬复位。提供了内部 NVM 版本

表 9-39. DEVICE\_CONFIG0 寄存器

7	6	5	4	3	2	1	0
NVM_REV				RESERVED		SF_RST	HD_RST
R-0001b				R-00b		R/W1C-0b	R/W1C-0b

表 9-40. DEVICE\_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7-4	NVM_REV	R	0001b	内部 NVM 版本
3-2	RESERVED	R	00b	保留
1	SF_RST	R/W1C	0b	软复位：写入 1 会导致软复位。在 LDO 保持开启的同时从 EEPROM 重新加载器件寄存器。
0	HD_RST	R/W1C	0b	硬复位：写入 1 时强制执行上电复位。  <b>备注</b> 这会设置 PWRON 中断标志。

### 9.1.20 DEVICE\_CONFIG1 (地址 = 1Ah) [复位 = 00h]

表 9-41 展示了 DEVICE\_CONFIG1，表 9-42 中对此进行了介绍。

返回表 9-1。

LIMP 引脚配置。

位 0、4 和 7 会保存到 EEPROM ( 如果使用 )。

表 9-41. DEVICE\_CONFIG1

7	6	5	4	3	2	1	0
LIMP_SLP_FLT_EN	LIMP_RD_EN	LIMP_STATE	LIMP_DIS	LIMP_SEL_RESET		LIMP_RESET	FSM_CYC_SEN_EN
R/W-0b	R/W-0b	R-0b	R/W - 0b	R/W - 00b		R/W1C - 0b	R/W - 0b

表 9-42. DEVICE\_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	LIMP_SLP_FLT_EN	R/W	0b	任何导致进入 FSM 的故障都会导致 LIMP 引脚开启直至关闭 0b = 禁用 ( 默认值 ) 1b = 启用
6	LIMP_RD_EN	R/W	0b	启用 LIMP 引脚回读缓冲器以提供 LIMP 引脚的状态并反映在 LIMP_STATE 处 0b = 禁用 ( 默认值 ) 1b = 启用
5	LIMP_STATE	R	0b	回读 LIMP 引脚的状态 0b = 不活动 1b = 活动
4	LIMP_DIS	R/W	0b	LIMP 引脚禁用 0b = 启用 1b = 禁用
3-2	LIMP_SEL_RESET	R/W	00b	选择复位/关断 LIMP 引脚的方法 00b = 在错误计数器接收到第三个成功的输入触发信号时开启 01b = 第一个正确的输入触发信号 10b = 保留 11b = 保留
1	LIMP_RESET	R/W1C	0b	LIMP 复位：在这个位置写入 1 会将 LIMP 引脚复位至关闭状态并且位会自动清除
0	FSM_CYC_SEN_EN	R/W	0b	启用失效防护模式的循环检测唤醒 0b = 禁用 1b = 启用

### 9.1.21 DEVICE\_CONFIG2 (地址 = 1Bh) [复位 = 00h]

表 9-43 展示了 DEVICE\_CONFIG2，表 9-44 中对此进行了介绍。

返回表 9-1。

WAKE 引脚和通道扩展配置与控制。

位 0 会保存到 EEPROM ( 如果使用 )。

表 9-43. DEVICE\_CONFIG2

7	6	5	4	3	2	1	0
RSVD						WAKE_WIDTH_MAX_DIS	nINT_TOG_EN
R-000000b						R/W-0b	R/W-0b

表 9-44. DEVICE\_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7-2	RSVD	R	000000b	保留
1	WAKE_WIDTH_MAX_DIS	R/W	0b	选择用户以便进行 WAKE 引脚唤醒时，禁用最大值 t <sub>WK_PULSE_WIDTH_MAX</sub> 检测。 0b = 启用 1b = 禁用
0	nINT_TOG_EN	R/W	0b	允许 nINT 引脚切换而不是锁存为低电平以实现中断 0b = 禁用 1b = 启用



### 9.1.22 SWE\_TIMER (地址 = 1Ch) [复位 = 28h]

表 9-45 展示了 SWE\_TIMER，表 9-46 中对此进行了介绍。

返回表 9-1。

睡眠唤醒错误计时器配置。上电时始终设置为默认值

位 3-7 会保存到 EEPROM (如果使用)。

表 9-45. SWE\_TIMER

7	6	5	4	3	2	1	0
SWE_EN	SWE_TIMER_SET				CANSLNT_SW E_DIS	LIN1_FSM_DIS	RSVD
R/W-0b	R/W-0101b				R/W-0b	R/W-0b	R-0b

表 9-46. SWE\_TIMER 寄存器字段说明

位	字段	类型	复位	说明
7	SWE_EN	R/W	0b	睡眠唤醒错误启用：注意：如果启用，则必须在此窗口内进行 SPI 读取或写入，否则器件将返回睡眠状态。这不会在初始上电或上电复位时禁用该功能。 0b = 禁用 1b = 启用
6-3	SWE_TIMER_SET	R/W	0101b	设置用于 t <sub>INACTIVE</sub> (分钟) 0000b = 2 0001b = 2.5 0010b = 3 0011b = 3.5 0100b = 4 0101b = 4.5 0110b = 5 0111b = 5.5 1000b = 6 1001b = 6.5 1010b = 8 1011b = 8.5 1100b = 10 1101b = 保留 1110b = 保留 1111b = 保留
2	CANSLNT_SWE_DIS	R/W	0b	禁用带有 CANSLNT 标志的 SWE 计时器连接。 0b = 启用 1b = 禁用
1	LIN1_FSM_DIS	R/W	0b	进入 FSM 时禁用 LIN 收发器 0b = 支持唤醒 1b = 关闭
0	RSVD	R	0b	保留

### 9.1.23 LIN\_CNTL (地址 = 1Dh) [复位 = 20h]

表 9-47 展示了 LIN\_CNTL，表 9-48 中对此进行了介绍。

返回表 9-1。

LIN1 收发器状态和显性超时控制。

表 9-47. LIN\_CNTL

7	6	5	4	3	2	1	0
LIN1_TRX_CNTRL			LIN1_TXD_DT O_DIS	RSVD			
R/W/H-001b			R/W/H-0b	R-0000b			

表 9-48. LIN\_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-5	LIN1_TRX_CNTRL	R/W/H	001b	通道 1 LIN 收发器控制 000b = 关断 001b = 支持唤醒 010b = 导通 011b = 快速 100b = 监听 101b = SBC 模式控制 110b - 111b = 保留
4	LIN1_TXD_DTO_DIS	R/W/H	0b	端口 1 LIN LTXD1 显性状态超时禁用 0b = 启用 1b = 禁用
3-0	RSVD	R	0000b	保留

9.1.24 HSS\_CNTL (地址 = 1Eh) [复位 = 00h]

表 9-49 展示了 HSS\_CNTL，表 9-50 中对此进行了介绍。

返回表 9-1。

HSS1 和 HSS2 高侧开关控制。

表 9-49. HSS\_CNTL

7	6	5	4	3	2	1	0
HSS1_CNTL				HSS2_CNTL			
R/W-0000b				R/W-0000b			

表 9-50. HSS\_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-4	HSS1_CNTL	R/W	0000b	HSS1 的控制 0000b = 关断 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 导通 0110b = PWM3 0111b = PWM4 1000b = 直接驱动 且采用慢压摆率设置 1001b = 直接驱动且采用较快压摆率设置保留所有其他值
3-0	HSS2_CNTL	R/W	0000b	HSS2 的控制 0000b = 断开 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 导通 0110b = PWM3 0111b = PWM4 1000b = 直接驱动且采用慢压摆率设置 1001b = 直接驱动且采用较快压摆率设置 保留所有其他值

### 9.1.25 PWM1\_CNTL1 (地址 = 1Fh) [复位 = 00h]

表 9-51 展示了 PWM1\_CNTL1，表 9-52 中对此进行了介绍。

返回表 9-1。

设置脉宽调制频率 PWM1。当有多个高侧开关时，可能需要更多 PWM。如果 HSS3 可用，则 PWM1 变为 PWM3，并且使用这些寄存器。

表 9-51. PWM1\_CNTL1

7	6	5	4	3	2	1	0
PWM1_FREQ	PWM1_FREQ_RSVD						
R/W-0b	R-0000000b						

表 9-52. PWM1\_CNTL1 寄存器字段说明

位	字段	类型	复位	说明
7	PWM1_FREQ	R/W	0b	PWM 频率选择 (Hz) 0b = 200 1b = 400
6-0	PWM1_FREQ_RSVD	R	0000000b	保留

#### 备注

配置 HSS3 时，如果要使用 PWM，则与 PWM3 保持一致。当寄存器 8'hC[5:4] = 01b 时，PWM1 控制会更改为 PWM3。

**9.1.26 PWM1\_CNTL2 (地址 = 20h) [复位 = 00h]**

表 9-53 展示了 PWM1\_CNTL2，表 9-54 中对此进行了介绍。

返回表 9-1。

设置 10 位 PWM1 的两个最高有效位。它们与寄存器 h'21 配合使用

**表 9-53. PWM1\_CNTL2**

7	6	5	4	3	2	1	0
PWM1_RSVD						PWM1_DC_MSB	
R-000000b						R/W-00b	

**表 9-54. PWM1\_CNTL2L 寄存器字段说明**

位	字段	类型	复位	说明
7-2	PWM1_RSVD	R	000000b	保留
1-0	PWM1_DC_MSB	R/W	00b	10 位 PWM1 占空比选择的两个最高有效位。与 'h21[7:0] 配合使用 00b = 与 'h21[7:0] 配合使用时 100% 关闭并且为 00h xxb = 与 'h21[7:0] 配合使用时的开启时间并且增量 $\cong$ 0.1% 11b = 100% 与 'h21[7:0] 配合使用的时间并且为 FFh

**备注**

配置 HSS3 时，如果要使用 PWM，则与 PWM3 保持一致。当寄存器 8'hC[5:4] = 01b 时，PWM1 控制会更改为 PWM3。

### 9.1.27 PWM1\_CNTL3 (地址 = 21h) [复位 = 00h]

表 9-55 展示了 PWM1\_CNTL3，表 9-56 中对此进行了介绍。

返回表 9-1。

10 位 PWM1 和 PWM3 的位 0 至 7。可与寄存器 h'20[1:0] 结合使用。如果 h'22 或 h'23 发生更改，则系统会对这些寄存器位进行重写（即使未发生更改）。只有在写入 LSB 位后，新的 PWM 设置才会生效。

**表 9-55. PWM1\_CNTL3**

7	6	5	4	3	2	1	0
PWM1_DC							
R/W-00h							

**表 9-56. PWM1\_CNTL3 寄存器字段说明**

位	字段	类型	复位	说明
7-0	PWM1_DC	R/W	00h	10 位 PWM1 的位 0 至 7 00h = 100% 关闭 ( 当与 'h20[1:0] = 00b 结合使用时 ) xxh = 导通时间增加约 $\cong 0.1\%$ ( 当与 'h20[1:0] 结合使用时 ) FFh = 100% 导通 ( 当与 'h20[1:0] = 11b 结合使用时 )

#### 备注

配置 HSS3 时，如果要使用 PWM，则与 PWM3 保持一致。当寄存器 8'hC[5:4] = 01b 时，PWM1 控制会更改为 PWM3。

**9.1.28 PWM2\_CNTL1 (地址 = 22h) [复位 = 00h]**

表 9-57 展示了 PWM2\_CNTL1，表 9-58 中对此进行了介绍。

返回表 9-1。

设置脉宽调制频率 PWM2。当有多个高侧开关时，可能需要更多 PWM。如果 HSS4 可用，则 PWM2 变为 PWM4，并且使用这些寄存器。

**表 9-57. PWM2\_CNTL1**

<b>7</b>	<b>6</b>	<b>5</b>	<b>4</b>	<b>3</b>	<b>2</b>	<b>1</b>	<b>0</b>
PWM2_FREQ	PWM2_FREQ_RSVD						
R/W-0b	R-0000000b						

**表 9-58. PWM2\_CNTL1 寄存器字段说明**

位	字段	类型	复位	说明
7	PWM2_FREQ	R/W	0b	PWM 频率选择 (Hz) 0b = 200 1b = 400
6-0	PWM2_FREQ_RSVD	R	0000000b	保留

**备注**

配置 HSS4 时，如果要使用 PWM，则与 PWM4 保持一致。当寄存器 8'hC[5:4] = 01b 时，PWM2 控制会更改为 PWM4。

### 9.1.29 PWM2\_CNTL2 (地址 = 23h) [复位 = 00h]

表 9-59 展示了 PWM2\_CNTL2，表 9-60 中对此进行了介绍。

返回表 9-1。

设置 10 位 PWM2 的两个最高有效位。它们与寄存器 h'24 配合使用

表 9-59. PWM2\_CNTL2

7	6	5	4	3	2	1	0
PWM2_RSVD						PWM2_DC_MSB	
R-000000b						R/W-00b	

表 9-60. PWM2\_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-2	PWM2_RSVD	R	000000b	保留
1-0	PWM2_DC_MSB	R/W	00b	10 位 PWM2 占空比选择的两个最高有效位。与 'h24[7:0] 配合使用 00b = 与 'h24[7:0] 配合使用时 100% 关闭并且为 00h xxb = 与 'h24[7:0] 配合使用时的开启时间并且增量 $\cong$ 0.1% 11b = 100% 与 'h24[7:0] 配合使用的时间并且为 FFh

#### 备注

配置 HSS4 时，如果要使用 PWM，则与 PWM4 保持一致。当寄存器 8'hC[5:4] = 01b 时，PWM2 控制会更改为 PWM4。



**9.1.30 PWM2\_CNTL3 (地址 = 24h) [复位 = 00h]**

表 9-61 展示了 PWM2\_CNTL3，表 9-62 中对此进行了介绍。

返回表 9-1。

10 位 PWM2 和 PWM4 的位 0 至 7。可与寄存器 h'23[1:0] 结合使用。如果 h'22 或 h'23 发生更改，则系统会对这些寄存器位进行重写（即使未发生更改）。只有在写入 LSB 位后，新的 PWM 设置才会生效。

**表 9-61. PWM2\_CNTL3**

7	6	5	4	3	2	1	0
PWM2_DC							
R/W-00h							

**表 9-62. PWM2\_CNTL3 寄存器字段说明**

位	字段	类型	复位	说明
7-0	PWM2_DC	R/W	00h	10 位 PWM2 的位 0 至 7 00h = 100% 关闭 ( 当与 'h23[1:0] = 00b 结合使用时 ) xxh = 导通时间增加约 $\cong 0.1\%$ ( 当与 'h23[1:0] 结合使用时 ) FFh = 100% 导通 ( 当与 'h23[1:0] = 11b 结合使用时 )

**备注**

配置 HSS4 时，如果要使用 PWM，则应对齐 PWM4。当寄存器 8'hC[5:4] = 01b 时，PWM2 控制应更改为 PWM4。

### 9.1.31 TIMER1\_CONFIG (地址 = 25h) [复位 = 00h]

表 9-63 展示了 TIMER1\_CONFIG，表 9-64 中对此进行了介绍。

返回表 9-1。

设置计时器 1 的周期和导通时间。仔细选择非常重要，因为无法选择 200ms 的导通宽度和 10ms 的周期。Timer1 或 Timer2 选择无法在循环唤醒、HSS 或循环检测唤醒之间共享。项这些计时器仅支持这三项功能中的一个。Timer1 可用于一项功能，而 Timer2 可用于另一项功能。

表 9-63. TIMER1\_CONFIG

7	6	5	4	3	2	1	0
TIMER1_ON_WIDTH				TIMER1_CYC_WK_EN	TIMER1_PERIOD		
R/W-0000b				R/W-0b	R/W-000b		

表 9-64. TIMER1\_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	TIMER1_ON_WIDTH	R/W	0000b	设置计时器 1 的高侧开关导通时间 (ms) 0000b = 关断 (HSS 为高阻抗) 0001b = 0.1 0010b = 0.3 0011b = 0.5 0100b = 1 0101b = 10 0110b = 20 0111b = 30 1000b = 40 1001b = 50 1010b = 60 1011b = 80 1100b = 100 1101b = 150 1110b = 200 1111b = 导通 (HSS 100% 导通)
3	TIMER1_CYC_WK_EN	R/W	0b	为循环唤醒启用 timer1 0b = 禁用 1b = 启用
2-0	TIMER1_PERIOD	R/W	000b	设置计时器 1 的计时器周期 (ms) 000b = 10 001b = 20 010b = 50 011b = 100 100b = 200 101b = 500 110b = 1000 111b = 2000

### 9.1.32 TIMER2\_CONFIG (地址 = 26h) [复位 = 00h]

表 9-65 展示了 TIMER2\_CONFIG，表 9-66 中对此进行了介绍。

返回表 9-1。

设置计时器 2 的周期和导通时间。仔细选择非常重要，因为无法选择 200ms 的导通宽度和 10ms 的周期。Timer1 或 Timer2 选择无法在循环唤醒、HSS 或循环检测唤醒之间共享。项这些计时器仅支持这三项功能中的一个。Timer1 可用于一项功能，而 Timer2 可用于另一项功能。

**表 9-65. TIMER2\_CONFIG**

7	6	5	4	3	2	1	0
TIMER2_ON_WIDTH				TIMER2_CYC_WK_EN	TIMER2_PERIOD		
R/W-0000b				R/W-0b	R/W-000b		

**表 9-66. TIMER2\_CONFIG 寄存器字段说明**

位	字段	类型	复位	说明
7-4	TIMER2_ON_WIDTH	R/W	0000b	设置计时器 2 的高侧开关导通时间 (ms) 0000b = 关断 (HSS 为高阻抗) 0001b = 0.1 0010b = 0.3 0011b = 0.5 0100b = 1 0101b = 10 0110b = 20 0111b = 30 1000b = 40 1001b = 50 1010b = 60 1011b = 80 1100b = 100 1101b = 150 1110b = 200 1111b = 导通 (HSS 100% 导通)
3	TIMER2_CYC_WK_EN	R/W	0b	为循环唤醒启用 timer2 0b = 禁用 1b = 启用
2-0	TIMER2_PERIOD	R/W	000b	设置计时器 2 的计时器周期 (ms) 000b = 10 001b = 20 010b = 50 011b = 100 100b = 200 101b = 500 110b = 1000 111b = 2000

### 9.1.33 RSRT\_CNTR (地址 = 28h) [复位 = 40h]

表 9-67 展示了 RSRT\_CNTR，表 9-68 中对此进行了介绍。

返回表 9-1。

重启模式计数器设置。设置器件可以进入重启模式的次数，在超过编程的计数器值后使器件转换到睡眠模式。

表 9-67. RSRT\_CNTR

7	6	5	4	3	2	1	0
RSRT_CNTR_SEL				RSVD			
R/W-0100b				R-0000b			

表 9-68. RSRT\_CNTR 寄存器字段说明

位	字段	类型	复位	说明
7-4	RSRT_CNTR_SEL	R/W	0100b	选择器件在进入睡眠模式之前可以进入重启模式的次数，即 1 到 15 次。在此处写入 0h 会禁用重启计数器。
3-0	RSVD	R	0000b	保留

9.1.34 nRST\_CNTL (地址 = 29h) [复位 = 2Ch]

表 9-69 展示了 nRST\_CNTL，表 9-70 中对此进行了介绍。

返回表 9-1。

nRST 和 GFO 引脚控制寄存器。

位 5 会到 EEPROM (如果使用)。

表 9-69. nRST\_CNTL

7	6	5	4	3	2	1	0
RSVD		nRST_PULSE_WIDTH	GFO_POL_SEL	GFO_SEL			RSVD
R-00b		R/W-1b	R/W-0b	R/W-110b			R-0b

表 9-70. nRST\_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-6	RSVD	R	00b	保留
5	nRST_PULSE_WIDTH	R/W	1b	设置器件由于看门狗故障进入重启模式时 nRST 在高电平-->低电平-->高电平切换时的脉冲宽度 (ms) 0b = 2 1b = 15
4	GFO_POL_SEL	R/W	0b	选择 GFO 引脚的极性 0b = 低电平有效 1b = 高电平有效  <b>备注</b> 选择寄存器 8'h29[3:1] = 110b 时的输出电平，使该引脚成为通用输出引脚；0 = 低电平，1 = 高电平
3-1	GFO_SEL	R/W	110b	选择导致该引脚被拉至 'h29[4] 选择的状态且持续 t <sub>NRST_TOG</sub> 的信息，但选择通用输出时除外 000b = VCC1、VCC2 和/或 VEXCC 中断 ( 过压、欠压或短路 ) 001b = WD 中断事件 010b = 保留 011b = 本地唤醒请求 (LWU) 100b = 总线唤醒请求 (WUP) 101b = 超过重启计数器 ( 指示进入待机模式 ) 110b = 通用输出 ( 默认 ) 111b = CAN 总线故障
0	RSVD	R	0b	RSVD

### 9.1.35 WAKE\_PIN\_CONFIG3 寄存器 (地址 = 2Ah) [复位 = E0h]

表 9-71 展示了 WAKE\_PIN\_CONFIG3，表 9-72 中对此进行了介绍。

返回 表 9-1

用于配置 WAKE 引脚输入数量及触发唤醒的输入的寄存器。

MULTI\_WAKE\_STAT 根据特定位指示哪个 WAKE 输入状态发生了变化。位表示 WAKE 输入，因此如果设置了多个 WAKE 输入位，则表明这些特定的 WAKE 输入会引发唤醒事件。例如，如果 h'2A[4:0] = 00101b，则 WAKE 0 和 WAKE 2 的状态发生更改。

表 9-71. WAKE\_PIN\_CONFIG3

7	6	5	4	3	2	1	0
WAKE_PIN_SET			MULTI_WAKE_STAT				
R/W = 111b			R/W0C/H = 00000b				

表 9-72. WAKE\_PIN\_CONFIG3 寄存器字段说明

位	字段	类型	复位	说明
7-5	WAKE_PIN_SET	R/W	111b	设置哪个 WAKE 输入处于开启状态 000b = 无 001b = WAKE1 开启 010b = WAKE2 开启 011b = WAKE1、WAKE2 开启 100b = WAKE3 开启 101b = WAKE1、WAKE3 开启 110b = WAKE2、WAKE3 开启 111b = WAKE1、WAKE2、WAKE3 开启
4-0	MULTI_WAKE_STAT	R/W0C/H	00000b	提供有关哪个单独或组合的唤醒输入信号发生的信息。 00000b = 无 00001b = Wake1 00010b = Wake2 00100b = Wake3  <div style="text-align: center;"> <b>备注</b>            注意：该位对应于 WAKE 引脚，当设置为 1 时，允许多个 WAKE 引脚提供本地唤醒输入。例如，如果发生 WAKE 1 和 WAKE3，这会显示为 00101b。         </div>

### 9.1.36 WAKE\_PIN\_CONFIG4 寄存器 (地址 = 2Bh) [复位 = 22h]

表 9-73 展示了 CONFIG\_RSVD\_y，表 9-74 中对此进行了介绍。

返回表 9-1。

配置 WAKE 引脚 2 和 3

位 0-1、3、4-5 和 7 会保存到 EEPROM (如果使用)。

表 9-73. WAKE\_PIN\_CONFIG4

7	6	5	4	3	2	1	0
WAKE2_SENSE	WAKE2_STAT	WAKE2_LEVEL		WAKE3_SENSE	WAKE3_STAT	WAKE3_LEVEL	
R/W-0b	R/H-0b	R/W-10b		R/W-0b	R/H-0b	R/W-10b	

表 9-74. WAKE\_PIN\_CONFIG4 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE2_SENSE	R/W	0b	WAKE 引脚 2 检测配置 0b = 静态 1b = 循环
6	WAKE2_STAT	R/H	0b	WAKE2 引脚配置为开启时的 WAKE2 引脚状态 0b = 低电平 1b = 高电平
5-4	WAKE2_LEVEL	R/W	10b	WAKE2 引脚阈值电平；2V 窗口中的中点值，00b 除外。 00b = VCC1 01b = 2.5V 10b = 4V 11b = 6V
3	WAKE3_SENSE	R/W	0b	WAKE 引脚 3 检测配置 0b = 静态 1b = 循环
2	WAKE3_STAT	R/H	0b	WAKE3 引脚配置为开启时的 WAKE3 引脚状态 0b = 低电平 1b = 高电平
1-0	WAKE3_LEVEL	R/W	10b	WAKE3 引脚阈值电平；2V 窗口中的中点值，00b 除外。 00b = VCC1 01b = 2.5V 10b = 4V 11b = 6V

### 9.1.37 WD\_QA\_CONFIG 寄存器 (地址 = 2Dh) [复位 = 0Ah]

表 9-75 中显示了 WD\_QA\_CONFIG，表 9-76 中对此进行了介绍。

返回表 9-1。

Q&A 看门狗配置位。

所有位会保存到 EEPROM (如果使用)。

表 9-75. WD\_QA\_CONFIG 寄存器

7	6	5	4	3	2	1	0
WD_ANSW_GEN_CFG		WD_QA_POLY_CFG		WD_QA_POLY_SEED			
R/W-00b		R/W-00b		R/W-1010b			

表 9-76. WD\_QA\_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_ANSW_GEN_CFG	R/W	00b	WD 应答生成配置
5-4	WD_QA_POLY_CFG	R/W	00b	WD Q&A 多项式配置
3-0	WD_QA_POLY_SEED	R/W	1010b	当器件处于 RESET 状态时加载的 WD Q&A 多项式种子值



**9.1.38 WD\_QA\_ANSWER 寄存器 (地址 = 2Eh) [复位 = 00h]**

表 9-77 展示了 WD\_QA\_ANSWER，表 9-78 中对此进行了介绍。

返回表 9-1。

Q&A 看门狗应答位

**表 9-77. WD\_QA\_ANSWER 寄存器**

7	6	5	4	3	2	1	0
WD_QA_ANSWER							
R/W1C-00h							

**表 9-78. WD\_QA\_ANSWER 寄存器字段说明**

位	字段	类型	复位	说明
7-0	WD_QA_ANSWER	R/W1C	00h	MCU 看门狗 Q&A 应答响应字节

### 9.1.39 WD\_QA\_QUESTION 寄存器 (地址 = 2Fh) [复位 = 3Ch]

表 9-79 中显示了 WD\_QA\_QUESTION，表 9-80 中对此进行了介绍。

返回表 9-1。

Q&A 看门狗问题位

表 9-79. WD\_QA\_QUESTION 寄存器

7	6	5	4	3	2	1	0
WD_QA_RSVD	WD_QA_ERR	WD_ANSW_CNT		WD_QUESTION			
R-0b	W1C-0b	RH-11b		RH-1100b			

表 9-80. WD\_QA\_QUESTION 寄存器字段说明

位	字段	类型	复位	说明
7	WD_QA_RSVD	R	0b	保留
6	WD_QA_ERR	W1C	0b	看门狗 Q&A 应答错误标志
5-4	WD_ANSW_CNT	RH	11b	已接收看门狗 Q&A 错误计数器的当前状态
3-0	WD_QUESTION	RH	1100b	当前看门狗问题值

**9.1.40 SW\_ID1 寄存器 (地址 = 30h) [复位 = 00h]**

表 9-81 展示了 SW\_ID1，表 9-82 中对此进行了介绍。

返回表 9-1。

扩展 ID 位 17:10

**表 9-81. SW\_ID1 寄存器**

<b>7</b>	<b>6</b>	<b>5</b>	<b>4</b>	<b>3</b>	<b>2</b>	<b>1</b>	<b>0</b>
EXT_ID_17:10							
R/W-00h							

**表 9-82. SW\_ID1 寄存器字段说明**

位	字段	类型	复位	说明
7-0	EXT_ID_17:10	R/W	00h	扩展 ID 位 17:10

### 9.1.41 SW\_ID2 寄存器 (地址 = 31h) [复位 = 00h]

表 9-83 展示了 SW\_ID2，表 9-84 中对此进行了介绍。

返回表 9-1。

扩展 ID 位 9:2。

表 9-83. SW\_ID2 寄存器

7	6	5	4	3	2	1	0
EXT_ID_9:2							
R/W-00h							

表 9-84. SW\_ID2 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_9:2	R/W	00h	扩展 ID 位 9:2

**9.1.42 SW\_ID3 寄存器 (地址 = 32h) [复位 = 00h]**

表 9-85 展示了 SW\_ID3，表 9-86 中对此进行了介绍。

返回表 9-1。

扩展 ID 位 1:0、扩展 ID 字段、ID[10:6] 和扩展 ID[28:24]

**表 9-85. SW\_ID3 寄存器**

7	6	5	4	3	2	1	0
EXT_ID_1:0		IDE	ID_10:6__EXT_ID_28:24				
R/W-00b		R/W-0b	R/W-00000b				

**表 9-86. SW\_ID3 寄存器字段说明**

位	字段	类型	复位	说明
7-6	EXT_ID_1:0	R/W	00b	扩展 ID 位 1:0
5	IDE	R/W	0b	扩展 ID 字段 0b = 标准 ID ( 11 位 ) 1b = 扩展 ID ( 29 位 )
4-0	ID_10:6__EXT_ID_28:24	R/W	00000b	ID[10:6] 和扩展 ID[28:24]

### 9.1.43 SW\_ID4 寄存器 (地址 = 33h) [复位 = 00h]

表 9-87 展示了 SW\_ID4，表 9-88 中对此进行了介绍。

返回表 9-1。

ID[5:0] 和扩展 ID[23:18]

表 9-87. SW\_ID4 寄存器

7	6	5	4	3	2	1	0
ID_5:0__EXT_ID_23:18						RESERVED	
R/W-000000b						R-00b	

表 9-88. SW\_ID4 寄存器字段说明

位	字段	类型	复位	说明
7-2	ID_5:0__EXT_ID_23:18	R/W	000000b	ID[5:0] 和扩展 ID[23:18]
1-0	RESERVED	R	00b	保留

**9.1.44 SW\_ID\_MASK1 寄存器 (地址 = 34h) [复位 = 00h]**

表 9-89 展示了 SW\_ID\_MASK1，表 9-90 中对此进行了介绍。

返回表 9-1。

扩展 ID 掩码 17:16

**表 9-89. SW\_ID\_MASK1 寄存器**

7	6	5	4	3	2	1	0
RESERVED						EXT_ID_MASK_17:16	
R-000000b						R/W-00b	

**表 9-90. SW\_ID\_MASK1 寄存器字段说明**

位	字段	类型	复位	说明
7-2	RESERVED	R	000000b	保留
1-0	EXT_ID_MASK_17:16	R/W	00b	扩展 ID 掩码 17:16

**9.1.45 SW\_ID\_MASK2 寄存器 (地址 = 35h) [复位 = 00h]**

表 9-91 展示了 SW\_ID\_MASK2，表 9-92 中对此进行了介绍。

返回表 9-1。

扩展 ID 掩码 15:8

**表 9-91. SW\_ID\_MASK2 寄存器**

7	6	5	4	3	2	1	0
EXT_ID_MASK_15:8							
R/W-00h							

**表 9-92. SW\_ID\_MASK2 寄存器字段说明**

位	字段	类型	复位	说明
7-0	EXT_ID_MASK_15:8	R/W	00h	扩展 ID 掩码 15:8



**9.1.46 SW\_ID\_MASK3 寄存器 (地址 = 36h) [复位 = 00h]**

表 9-93 展示了 SW\_ID\_MASK3，表 9-94 中对此进行了介绍。

返回表 9-1。

扩展 ID 掩码 7:0

**表 9-93. SW\_ID\_MASK3**

7	6	5	4	3	2	1	0
EXT_ID_MASK_7:0							
R/W-00h							

**表 9-94. SW\_ID\_MASK3 寄存器字段说明**

位	字段	类型	复位	说明
7-0	EXT_ID_MASK_7:0	R/W	00h	扩展 ID 掩码 7:0

**9.1.47 SW\_ID\_MASK4 寄存器 (地址 = 37h) [复位 = 00h]**

表 9-95 展示了 SW\_ID\_MASK4，表 9-96 中对此进行了介绍。

返回表 9-1。

ID 掩码 10:3 和扩展 ID 掩码 28:21 (基本 ID)

**表 9-95. SW\_ID\_MASK4 寄存器**

7	6	5	4	3	2	1	0
ID_MASK_10:3__EXT_ID_MASK_28:21							
R/W-00h							

**表 9-96. SW\_ID\_MASK4 寄存器字段说明**

位	字段	类型	复位	说明
7-0	ID_MASK_10:3__EXT_ID_MASK_28:21	R/W	00h	ID 掩码 10:3 和扩展 ID 掩码 28:21 (基本 ID)

**9.1.48 SW\_ID\_MASK\_DLC 寄存器 (地址 = 38h) [复位 = 00h]**

表 9-97 中显示了 SW\_ID\_MASK\_DLC，表 9-98 中对此进行了介绍。

返回表 9-1。

ID 掩码 2:0 和扩展 ID 掩码 20:18 (基本 ID)、DLC[3:0] 且、数据掩码启用

**表 9-97. SW\_ID\_MASK\_DLC 寄存器**

7	6	5	4	3	2	1	0
ID_MASK[2:0]_EXT_ID_MASK[20:18]			DLC				DATA_MASK_EN
R/W-000b			R/W-0000b				R/W-0b

**表 9-98. SW\_ID\_MASK\_DLC 寄存器字段说明**

位	字段	类型	复位	说明
7-5	ID_MASK[2:0]_EXT_ID_MASK[20:18]	R/W	000b	ID 掩码 2:0 和扩展 ID 掩码 20:18 (基本 ID)
4-1	DLC	R/W	0000b	DLC[3:0]
0	DATA_MASK_EN	R/W	0b	数据掩码启用 0b = DLC 字段和数据字段不进行比较，并假定有效。允许远程帧。 1b = DLC 字段必须与 DLC[3:0] 寄存器匹配，并且数据字段字节与 DATAx 寄存器进行比较以找到匹配的 1。忽略远程帧

**9.1.49 DATA\_y 寄存器 (地址 = 39h + 公式) [复位 = 00h]**

表 9-99 中显示了 DATA\_y，表 9-100 中对此进行了介绍。

返回表 9-1。

寄存器地址 39h 到 40h

偏移 = 39h + (y x 1h)；其中 y = 0h 至 7h

**表 9-99. DATA\_y 寄存器**

7	6	5	4	3	2	1	0
DATAx							
R/W-00h							

**表 9-100. DATA\_y 寄存器字段说明**

位	字段	类型	复位	说明
7-0	DATAx	R/W	00h	CAN 数据字节 x

**9.1.50 SW\_RSVD\_y 寄存器 (地址 = 41h + 公式) [复位 = 00h]**

表 9-101 中显示了 SW\_RSVD\_y，表 9-102 中对此进行了介绍。

返回表 9-1。

寄存器地址 41h 到 43F

偏移 = 41h + (y x 1h)；其中 y = 0h 至 2h

**表 9-101. SW\_RSVD\_y 寄存器**

<b>7</b>	<b>6</b>	<b>5</b>	<b>4</b>	<b>3</b>	<b>2</b>	<b>1</b>	<b>0</b>
RESERVED							
R-00h							

**表 9-102. SW\_RSVD\_y 寄存器字段说明**

位	字段	类型	复位	说明
7-0	RESERVED	R	00h	保留

### 9.1.51 SW\_CONFIG\_1 寄存器 (地址 = 44h) [复位 = 50h]

表 9-103 展示了 SW\_CONFIG\_1，表 9-104 中对此进行了介绍。

返回表 9-1。

CAN 和 CAN FD DR

表 9-103. SW\_CONFIG\_1 寄存器

7	6	5	4	3	2	1	0
SW_FD_PASSIVE	CAN_DR			FD_DR		RESERVED	
R/W-0b	R/W-101b			R/W-00b		R-00b	

表 9-104. SW\_CONFIG\_1 寄存器字段说明

位	字段	类型	复位	说明
7	SW_FD_PASSIVE	R/W	0b	选择性唤醒 FD 无源：当出现具有灵活数据速率的 CAN 帧时，此位将修改错误计数器的行为。 0b = 具有灵活数据速率的 CAN 帧将被计为错误帧 1b = 忽略具有灵活数据速率的 CAN 帧 (无源)
6-4	CAN_DR	R/W	101b	CAN 总线数据速率 000b = 50Kbps 001b = 100Kbps 010b = 125Kbps 011b = 250Kbps 100b = 保留 101b = 500Kbps 110b = 保留 111b = 1Mbps
3-2	FD_DR	R/W	00b	CAN 总线 FD 数据速率与 CAN 数据速率之比 00b = CAN FD <= 4x CAN 数据速率 01b = CAN FD => 5x and <= 10x CAN 数据速率 10b = CAN FD 8Mbps 与 500k CAN 数据速率 11b = 保留
1-0	RESERVED	R	00b	保留

### 9.1.52 SW\_CONFIG\_2 寄存器 (地址 = 45h) [复位 = 00h]

表 9-105 展示了 SW\_CONFIG\_2，表 9-106 中对此进行了介绍。

返回 表 9-1

帧错误计数器：对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），该错误计数器会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不递增或递减）。如果该帧计数器达到 FRAME\_CNT\_THRESHOLD[7:0] 值，则下一次递增会使计数器溢出，同时设置 FRAME\_OVF 标志。可以通过以下方式重置计数器：启用帧检测或 t<sub>SILENCE</sub> 检测。

表 9-105. SW\_CONFIG\_2 寄存器

7	6	5	4	3	2	1	0
FRAME_CNTx							
RH-00h							

表 9-106. SW\_CONFIG\_2 寄存器字段说明

位	字段	类型	复位	说明
7-0	FRAME_CNTx	RH	00h	帧错误计数器：对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），该错误计数器会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不递增或递减）。如果该帧计数器达到 FRAME_CNT_THRESHOLD[7:0] 值，则下一次递增会使计数器溢出，同时设置 FRAME_OVF 标志。可以通过以下方式重置计数器：启用帧检测或 t <sub>SILENCE</sub> 检测。

### 9.1.53 SW\_CONFIG\_3 寄存器 (地址 = 46h) [复位 = 1Fh]

表 9-107 展示了 SW\_CONFIG\_3，表 9-108 中对此进行了介绍。

返回表 9-1。

帧错误计数器阈值：这些位设置错误计数器达到最大值的点，在下一个错误帧上将溢出并设置 FRAME\_OVF 标志。默认值为 31，因此第 32 个错误将设置溢出标志。

表 9-107. SW\_CONFIG\_3 寄存器

7	6	5	4	3	2	1	0
FRAME_CNT_THRESHOLD							
R/W-1Fh							

表 9-108. SW\_CONFIG\_3 寄存器字段说明

位	字段	类型	复位	说明
7-0	FRAME_CNT_THRESHOLD	R/W	1Fh	帧错误计数器阈值：这些位设置错误计数器达到最大值的点，在下一个错误帧上将溢出并设置 FRAME_OVF 标志。默认值为 31，因此第 32 个错误将设置溢出标志。



**9.1.54 SW\_CONFIG\_4 寄存器 (地址 = 47h) [复位 = 00h]**

表 9-109 展示了 SW\_CONFIG\_4，表 9-110 中对此进行了介绍。

返回表 9-1。

**表 9-109. SW\_CONFIG\_4 寄存器**

7	6	5	4	3	2	1	0
SWCFG	CAN_SYNC_FD	CAN_SYNC	RESERVED				
RH/W-0b	RH-0b	RH-0b	R-00000b				

**表 9-110. SW\_CONFIG\_4 寄存器字段说明**

位	字段	类型	复位	说明
7	SWCFG	RH/W	0b	选择性唤醒配置完成 0b = 未配置 SW 寄存器 1b = 已配置 SW 寄存器 注意：请将此作为配置和开启选择性唤醒功能的最后一步。  <div style="text-align: center;"> <b>备注</b>            写入这些唤醒配置寄存器 ( 8'h30-8'h44、8'h46 )            中的任何一个都会清除 SWCFG 位。         </div>
6	CAN_SYNC_FD	RH	0b	如果启用帧检测，则器件正在正确地对 CAN FD 帧进行解码。此标志在接收每个帧后更新。通过轮询该标志，系统可以确定器件是否正在正确地对 CAN FD 帧进行解码，直到 ( 但不包括 ) 数据字段。该标志会自行清除。
5	CAN_SYNC	RH	0b	同步到 CAN 数据：如果启用帧检测，此标志指示器件正在正确地对 CAN 帧进行解码。此标志在接收每个帧后更新。通过轮询该标志，系统可以确定器件是否正在正确地对 CAN 帧进行解码。该标志会自行清除。
4-0	RESERVED	R	00000b	保留

### 9.1.55 SW\_CONFIG\_RSVD\_y 寄存器 (地址 = 48h + 公式) [复位 = 00h]

表 9-111 中显示了 SW\_CONFIG\_RSVD\_y，表 9-112 中对此进行了介绍。

返回表 9-1。

寄存器地址 48h 到 4Dh

偏移 = 48h + (y x 1h)；其中 y = 0h 至 5h

表 9-111. SW\_CONFIG\_RSVD\_y 寄存器

7	6	5	4	3	2	1	0
RESERVED							
R-00h							

表 9-112. SW\_CONFIG\_RSVD\_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	00h	保留

### 9.1.56 HSS\_CNTL2 (地址 = 4Dh) [复位 = 00h]

表 9-113 展示了 HSS\_CNTL2，表 9-114 中对此进行了介绍。

返回表 9-1。

HSS3 和 HSS4 高侧开关控制。

表 9-113. HSS\_CNTL2

7	6	5	4	3	2	1	0
HSS3_CNTL				HSS4_CNTL			
R/W-0000b				R/W-0000b			

表 9-114. HSS\_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-4	HSS3_CNTL	R/W	0000b	HSS3 的控制 000b = 断开 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 导通 0110b = PWM3 0111b = PWM4 1000b = 直接驱动且采用慢压摆率设置 1001b = 直接驱动且采用较快压摆率设置 保留所有其他值
3-0	HSS4_CNTL	R/W	0000b	HSS4 的控制 000b = 断开 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 导通 0110b = PWM3 0111b = PWM4 1000b = 直接驱动且采用慢压摆率设置 1001b = 直接驱动且采用较快压摆率设置 保留所有其他值

#### 备注

- 配置 HSS3 和 HSS4 并且 HSS3 和 HSS4 需要与 PWM3 和 PWM4 保持一致时，如果在设置寄存器 8'hC[5:4] = 01b 时，PWM、PWM1 和 PWM2 控制更改为 PWM3 和 PWM4
- 启用循环检测唤醒后时，HSS4 需要为 Timer1 或 Timer2

### 9.1.57 EEPROM\_CONFIG (地址 = 4Eh) [复位 = 00h]

表 9-115 展示了 EEPROM\_CONFIG，表 9-116 中对此进行了介绍。

返回表 9-1。

寄存器控制对 EEPROM 的访问。

表 9-115. EEPROM\_CONFIG

7	6	5	4	3	2	1	0
EEPROM_SAV E	EEPROM_CRC _CHK	EEPROM_REL OAD	RSVD	EEPROM_CODE			
R/W-0b	R/W-0b	R/W-0b	R-0b	R/W-0000b			

表 9-116. EEPROM\_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	EEPROM_SAVE	R/W	0b	将 1b 和正确的代码写入寄存器 8'h4E[3:0]，以便将配置位保存到 EEPROM。在写入 EEPROM 后自行清除。
6	EEPROM_CRC_CHK	R/W	0b	写入 1b 以强制进行 EEPROM 读取和 CRC 校验。完成后自动清除
5	EEPROM_RELOAD	R/W	0b	写入 1b 以从 EEPROM 重新加载存储器
4	RSVD	R	0b	保留
3-0	EEPROM_CODE	W	0000b	更新 EEPROM 所需的代码。使用 0Ah 并回读 0h。

### 9.1.58 HSS\_CNTL3 (地址 = 4Fh) [复位 = 00h]

图 9-1 展示了 HSS\_CNTL3，表 9-117 中对此进行了介绍。

返回表 9-1。

用于确定 VHSS 过压/欠压期间的 HSS 行为，寄存器 8'h0E[7:5] 提供 VEXCC、VCC2 和 VCAN 的状态。

如果使用，位 0 和位 4 会保存到 EEPROM。

图 9-1. HSS\_CNTL3

7	6	5	4	3	2	1	0
HSS_OV_SD_DIS	HSS_UV_SD_DIS	HSS_OV_UV_REC	SLP_CYC_WK_EN	VEXCC_STATUS	VCC2_STATUS	VCAN_STATUS	RSTRT_TMR_SEL
R/W-0b	R/W-0b	R/W-0b	R/W-0b	R/H-0b	R/H-0b	R/H-0b	R/W-0b

表 9-117. HSS\_CNTL3 寄存器字段说明

位	字段	类型	复位	说明
7	HSS_OV_SD_DIS	R/W	0b	禁止高侧开关因 OVHSS 事件而关闭 0b = 由于启用 OVHSS 而关闭 HSS 1b = HSS 在 OVHSS 条件下保持配置
6	HSS_UV_SD_DIS	R/W	0b	禁止高侧开关因 UVHSS 事件而关断 0b = HSS 因 UVHSS 而关闭 1b = HSS 在 UVHSS 条件下保持配置
5	HSS_OV_UV_REC	R/W	0b	禁止由于 OVHSS 或 UVHSS 事件而使高侧开关自动恢复到之前的状态 0b = 启用 1b = 禁用
4	SLP_CYC_WK_EN	R/W	0b	基于计时器 1、计时器 2 或 SWE 计时器在睡眠模式下启用循环唤醒 0b = 禁用 1b = 启用
3	VEXCC_STATUS	R/H	0b	VEXCC 状态 0b = UVEXCC 或关闭 1b = 处于稳压状态
2	VCC2_STATUS	R/H	0b	VCC2 状态 0b = UVCC2 或关闭 1b = 处于稳压状态
1	VCAN_STATUS	R/H	0b	VCAN 状态 0b = UVCAN 或关闭 1b = 正常
0	RSTRT_TMR_SEL	R/W	0b	如果 VCC1 不超过 UVCC1R，则选择用于退出重启模式的重启计时器 0b = $t_{RSTTO}$ 1b = $t_{INACTIVE}$ ；该功能必须启用

### 9.1.59 INT\_GLOBAL 寄存器 (地址 = 50h) [复位 = 00h]

表 9-118 中显示了 INT\_GLOBAL，表 9-119 中对此进行了介绍。

返回表 9-1。

全部到特定中断的逻辑或

表 9-118. INT\_GLOBAL 寄存器

7	6	5	4	3	2	1	0
INT_7	INT_1	INT_2	INT_3	INT_CANBUS	INT_4	RSVD	INT_6
RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	R-0b	RH-0b

表 9-119. INT\_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
7	INT_7	RH	0b	INT_7 寄存器的逻辑或
6	INT_1	RH	0b	INT_1 寄存器的逻辑或
5	INT_2	RH	0b	INT_2 寄存器的逻辑或
4	INT_3	RH	0b	INT_3 寄存器的逻辑或
3	INT_CANBUS	RH	0b	INT_CANBUS 寄存器的逻辑或
2	INT_4	RH	0b	INT_4 寄存器的逻辑或
1	RSVD	R	0b	保留
0	INT_6	RH	0b	INT_6 寄存器的逻辑或

**9.1.60 INT\_1 寄存器 (地址 = 51h) [复位 = 00h]**

表 9-120 展示了 INT\_1，表 9-121 中对此进行了介绍。

返回表 9-1。

**表 9-120. INT\_1 寄存器**

7	6	5	4	3	2	1	0
WD	CANINT1	LWU	WKERR	FRAME_OVF_1	CANSLNT_1	SWPIN	CANDOM_1
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

**表 9-121. INT\_1 寄存器字段说明**

位	字段	类型	复位	说明
7	WD	R/W1C	0b	看门狗事件中断。  <b>备注</b> 此中断位将针对每个看门狗错误事件进行设置，而不依赖看门狗错误计数器
6	CANINT1	R/W1C	0b	CAN 总线唤醒中断
5	LWU	R/W1C	0b	本地唤醒
4	WKERR	R/W1C	0b	当 SWE 计时器已过期且状态机已返回睡眠模式时，将设置唤醒错误位
3	FRAME_OVF_1	R/W1C	0b	帧错误计数器溢出
2	CANSLNT_1	R/W1C	0b	CAN 总线在 $t_{SILENCE}$ 内处于非运行状态
1	SWPIN	R/W1C	0b	SW 引脚用于唤醒器件
0	CANDOM_1	R/W1C	0b	CAN TXD 卡在显性状态

### 9.1.61 INT\_2 寄存器 (地址 = 52h) [复位 = 40h]

表 9-122 展示了 INT\_2，表 9-123 中对此进行了介绍。

返回表 9-1。

表 9-122. INT\_2 寄存器

7	6	5	4	3	2	1	0
SMS	PWRON	OVCC1	UVSUP5	UVSUP3	UVCC1	TSD_VCC1_VE XCC	SME
R/W1C-0b	R/W1C-1b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-123. INT\_2 寄存器字段说明

位	字段	类型	复位	说明
7	SMS	R/W1C	0b	睡眠模式状态标志。每当从 WKERR 或 SBC 故障进入睡眠模式时设置。
6	PWRON	R/W1C	1b	上电
5	OVCC1	R/W1C	0b	VCC1 过压
4	UVSUP5	R/W1C	0b	VSUP 欠压 (5V)
3	UVSUP3	R/W1C	0b	VSUP 欠压 (3.3V)
2	UVCC1	R/W1C	0b	VCC1 欠压
1	TSD_VCC1_VEXCC	R/W1C	0b	VCC1 或 VEXCC 导致的热关断
0	SME	R/W1C	0b	如果启用，当器件处于睡眠模式、VCC1 开启并由于 VCC1 故障或看门狗故障退出并进入重启或失效防护模式时，退出睡眠模式中断



### 9.1.62 INT\_3 寄存器 (地址 = 53h) [复位 = 00h]

表 9-124 展示了 INT\_3，表 9-125 中对此进行了介绍。

返回表 9-1。

当用于修整的内部 EEPROM 存在 CRC 错误时，便会设置中断。加电时，器件会从 EEPROM 加载内部寄存器并执行 CRC 校验。如果在八次尝试加载有效数据后出现错误，则会设置 CRC\_EEPROM 中断。这将指示可能影响器件性能的错误。当器件因唤醒事件而退出睡眠模式或失效防护模式时，会重复此操作。

表 9-124. INT\_3 寄存器

7	6	5	4	3	2	1	0
SPIERR	SWERR	FSM	CRCERR	VCC1SC	RSTR_CNT	TSD_CAN_LIN	CRC_EEPROM
R/W1C-0b	RH-0b	R/W1C-0b	R/W1C/H-0b	R/W1C/H-0b	R/W1C/H-0b	R/W1C-0b	R/W1C-0b

表 9-125. INT\_3 寄存器字段说明

位	字段	类型	复位	Description0b
7	SPIERR	R/W1C	0b	设置 SPI 状态位时设置
6	SWERR	RH	0b	( SW_EN=1 和 NOT(SWCFG) ) 和 FRAME_OVF 的逻辑或。 设置 SWERR 时，选择性唤醒功能并非总是启用
5	FSM	R/W1C	0b	已进入失效防护模式。
4	CRCERR	R/W1C/H	0b	检测到 SPI CRC 错误
3	VCC1SC	R/W1C/H	0b	检测到 VCC1 短路
2	RSTR_CNT	R/W1C/H	0b	重启计数器超过编程的计数
1	TSD_CAN_LIN	R/W1C	0b	VCC2、CAN 或 LIN 收发器导致的热关断
0	CRC_EEPROM	R/W1C	0b	EEPROM CRC 错误

### 9.1.63 INT\_CANBUS\_1 寄存器 (地址 = 54h) [复位 = 00h]

表 9-126 中显示了 INT\_CANBUS，表 9-127 中对此进行了介绍。

返回表 9-1。

CAN 总线故障，包括 CAN 端口 1 短路和开路

表 9-126. INT\_CANBUS\_1 寄存器

7	6	5	4	3	2	1	0
UVCAN	RSVD	CANHCANL	CANHBAT	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSBAT
R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-127. INT\_CANBUS\_1 寄存器字段说明

位	字段	类型	复位	说明
7	UVCAN	R/W1C	0b	VCAN 欠压
6	RSVD	R	0b	保留
5	CANHCANL	R/W1C	0b	CANH 和 CANL 短接在一起
4	CANHBAT	R/W1C	0b	CANH 短接至 Vbat
3	CANLGND	R/W1C	0b	CANL 短接至 GND
2	CANBUSOPEN	R/W1C	0b	CAN 总线开路
1	CANBUSGND	R/W1C	0b	CAN 总线短接至 GND，或 CANH 短接至 GND
0	CANBUSBAT	R/W1C	0b	CAN 总线短接至 Vbat，或 CANL 短接至 Vbat

**9.1.64 INT\_7 (地址 = 55h) [复位 = 00h]**

表 9-128 展示了 INT\_7，表 9-129 中对此进行了介绍。

返回表 9-1。

高侧开关中断。

**表 9-128. INT\_7**

7	6	5	4	3	2	1	0
HSSOC1	HSSOL1	HSSOC2	HSSOL2	HSSOC3	HSSOL3	HSSOC4	HSSOL4
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

**表 9-129. INT\_7 寄存器字段说明**

位	字段	类型	复位	说明
7	HSSOC1	R/W1C	0b	高侧开关 1 过流
6	HSSOL1	R/W1C	0b	高侧开关 1 开路负载
5	HSSOC2	R/W1C	0b	高侧开关 2 过流
4	HSSOL2	R/W1C	0b	高侧开关 2 开路负载
3	HSSOC3	R/W1C	0b	高侧开关 3 过流
2	HSSOL3	R/W1C	0b	高侧开关 3 开路负载
1	HSSOC4	R/W1C	0b	高侧开关 4 过流
0	HSSOL4	R/W1C	0b	高侧开关 4 开路负载

### 9.1.65 INT\_EN\_1 寄存器 (地址 = 56h) [复位 = FFh]

表 9-130 展示了 INT\_EN\_1，表 9-131 中对此进行了介绍。

返回表 9-1。

INT\_1 的中断屏蔽。CAN 错误适用于 CAN 端口 1。

**表 9-130. INT\_EN\_1 寄存器**

7	6	5	4	3	2	1	0
WD_EN	CANINT_EN_1	LWU_EN	WKERR_EN	FRAME_OVF_EN_1	CANSLNT_EN_1	SWPIN_EN	CANDOM_EN_1
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

**表 9-131. INT\_EN\_1 寄存器字段说明**

位	字段	类型	复位	说明
7	WD_EN	R/W	1b	看门狗事件中断屏蔽
6	CANINT_EN_1	R/W	1b	CAN 总线唤醒中断屏蔽
5	LWU_EN	R/W	1b	本地唤醒屏蔽
4	WKERR_EN	R/W	1b	唤醒错误屏蔽
3	FRAME_OVF_EN_1	R/W	1b	帧错误计数器溢出屏蔽
2	CANSLNT_EN_1	R/W	1b	CAN 静默屏蔽
1	SWPIN_EN	R/W	1b	SWPIN 唤醒屏蔽
0	CANDOM_EN_1	R/W	1b	CAN TXD 卡在显性状态屏蔽

**9.1.66 INT\_EN\_2 寄存器 (地址 = 57h) [复位 = 7Eh]**

表 9-132 展示了 INT\_EN\_2，表 9-133 中对此进行了介绍。

返回表 9-1。

INT\_2 的中断屏蔽

**表 9-132. INT\_EN\_2 寄存器**

7	6	5	4	3	2	1	0
SMS_EN	PWRON_EN	OVCC1_EN	UVSUP5_EN	UVSUP3_EN	UVCC1_EN	TSD_VCC1_VEXCC_EN	SME_EN
R-0b	R-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R-0b

**表 9-133. INT\_EN\_2 寄存器字段说明**

位	字段	类型	复位	说明
7	SMS_EN	R	0b	SMS 只读
6	PWRON_EN	R	1b	上电只读
5	OVCC1_EN	R/W	1b	VCC1 过压屏蔽
4	UVSUP5_EN	R/W	1b	VSUP5 欠压屏蔽
3	UVSUP3_EN	R/W	1b	VSUP3 欠压屏蔽
2	UVCC1_EN	R/W	1b	VCC1 欠压屏蔽
1	TSD_VCC1_VEXCC_EN	R/W	1b	VCC1 和 VEXCC 热关断屏蔽
0	SME_EN	R	0b	SME 只读

### 9.1.67 INT\_EN\_3 寄存器 (地址 = 58h) [复位 = FEh]

表 9-134 展示了 INT\_EN\_3，表 9-135 中对此进行了介绍。

返回表 9-1。

INT\_3 的中断屏蔽

表 9-134. INT\_EN\_3 寄存器

7	6	5	4	3	2	1	0
SPIERR_EN	SWERR_EN	FSM_EN	CRCERR_EN	VCC1SC_EN	RSRT_CNT_EN	TSD_CAN_LIN_EN	RSVD
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R-1b	R-0b

表 9-135. INT\_EN\_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR_ENABLE	R/W	1b	SPI 错误中断屏蔽
6	SWERR_ENABLE	R/W	1b	选择性唤醒错误中断屏蔽
5	FSM_ENABLE	R/W	1b	失效防护模式中断屏蔽
4	CRCERR_EN	R/W	1b	SPI CRC 错误中断屏蔽
3	VCC1SC_EN	R/W	1b	VCC1 短路中断屏蔽
2	RSRT_CNT_EN	R/W	1b	重启计数器超过编程的计数屏蔽
1	TSD_CAN_LIN_EN	R/W	1b	VCC2、CAN 和 LIN 收发器热关断屏蔽
0	RSVD	R	0b	保留

**9.1.68 INT\_EN\_CANBUS\_1 寄存器 (地址 = 59h) [复位 = BFh]**

表 9-136 展示了 INT\_EN\_CANBUS，表 9-137 中对此进行了介绍。

返回表 9-1。

CAN 端口 1 总线故障的中断屏蔽

**表 9-136. INT\_EN\_CANBUS\_1 寄存器**

7	6	5	4	3	2	1	0
UVCAN_EN	RSVD	CANHCANL_EN	CANHBAT_EN	CANLGND_EN	CANBUSOPEN_EN	CANBUSGND_EN	CANBUSBAT_EN
R/W-1b	R-0b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

**表 9-137. INT\_EN\_CANBUS\_1 寄存器字段说明**

位	字段	类型	复位	说明
7	UVCAN_EN	R/W	1b	VCAN 欠压屏蔽
6	RSVD	R	0b	保留
5	CANHCANL_EN	R/W	1b	CANH 和 CANL 互短屏蔽
4	CANHBAT_EN	R/W	1b	CANH 短接至 Vbat 屏蔽
3	CANLGND_EN	R/W	1b	CANL 短接至 GND 屏蔽
2	CANBUSOPEN_EN	R/W	1b	CAN 总线开路屏蔽
1	CANBUSGND_EN	R/W	1b	CAN 总线短接至 GND 屏蔽
0	CANBUSBAT_EN	R/W	1b	CAN 总线短接至 Vbat 屏蔽

**9.1.69 INT\_4 寄存器 (地址 = 5Ah) [复位 = 00h]**

表 9-138 展示了 INT\_4，表 9-139 中对此进行了介绍。

返回表 9-1。

LIN 和高侧开关中断

**表 9-138. INT\_4 寄存器**

7	6	5	4	3	2	1	0
LIN1_WUP	LIN1_DTO	RSVD	CYC_WUP	MODE_ERR	OVHSS	EEPROM_CRC_INT	UVHSS
R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

**表 9-139. INT\_4 寄存器字段说明**

位	字段	类型	复位	说明
7	LIN1_WUP	R/W1C	0b	LIN 1 总线唤醒
6	LIN1_DTO	R/W1C	0b	LIN 1 显性状态超时，LTXD_DTO
5	RSVD	R	0b	保留
4	CYC_WUP	R/W1C	0b	使用计时器的循环唤醒
3	MODE_ERR	R/W1C	0b	模式更改请求的收发器状态非法
2	OVHSS	R/W1C	0b	高侧开关 VHSS 引脚上的过压
1	EEPROM_CRC_INT	R/W1C	0b	EEPROM 保存的配置 CRC 错误
0	UVHSS	R/W1C	0b	高侧开关 VHSS 引脚上的欠压



**9.1.70 INT\_6 寄存器 (地址 = 5Ch) [复位 = 00h]**

表 9-140 展示了 INT\_6，表 9-141 中对此进行了介绍。

返回表 9-1。

**表 9-140. INT\_6 寄存器**

7	6	5	4	3	2	1	0
TSDW	UVCC1PW	UVEXCC	OVEXCC	VEXCCSC	UVCC2	OVCC2	VCC2SC
R/W1C -0b	R/W1C -0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

**表 9-141. INT\_6 寄存器字段说明**

位	字段	类型	复位	Description0b
7	TSDW	R/W1C	0b	热关断警告
6	UVCC1PW	R/W1C	0b	VCC1 欠压预警
5	UVEXCC	R/W1C	0b	VEXCC 欠压
4	OVEXCC	R/W1C	0b	VEXCC 过压
3	VEXCCSC	R/W1C	0b	VEXCC 短路
2	UVCC2	R/W1C	0b	VCC2 欠压
1	OVCC2	R/W1C	0b	VCC2 过压
0	VCC2SC	R/W1C	0b	VCC2 短路

### 9.1.71 INT\_EN\_4 寄存器 (地址 = 5Eh) [复位 = DFh]

表 9-142 展示了 INT\_EN\_4，表 9-143 中对此进行了介绍。

返回表 9-1。

INT\_4 的中断屏蔽。

表 9-142. INT\_EN\_4 寄存器

7	6	5	4	3	2	1	0
LIN1_WUP_EN	LIN1_DTO_EN	RSVD	CYC_WUP_EN	MODE_ERR_EN	OVHSS_EN	EEPROM_CRC_INT_EN	UVHSS_EN
R/W-1b	R/W-1b	R-0b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 9-143. INT\_EN\_4 寄存器字段说明

位	字段	类型	复位	说明
7	LIN1_WUP_EN	R/W	1b	LIN 1 总线唤醒中断屏蔽
6	LIN1_DTO_EN	R/W	1b	LIN 1 显性状态超时中断屏蔽
5	RSVD	R	0b	保留
4	CYC_WUP_EN	R/W	1b	循环唤醒中断屏蔽
3	MODE_ERR_EN	R/W	1b	模式更改请求屏蔽的收发器状态非法
2	OVHSS_EN	R/W	1b	高侧开关的 VHSS 过压屏蔽
1	EEPROM_CRC_INT_EN	R/W	1b	保存的配置数据到 EEPROM 错误的掩码
0	UVHSS	R/W	1b	高侧开关的 VHSS 欠压屏蔽

**9.1.72 INT\_EN\_6 寄存器 (地址 = 60h) [复位 = FFh]**

表 9-144 展示了 INT\_EN\_6，表 9-145 中对此进行了介绍。

返回表 9-1。

INT\_6 的中断屏蔽。

**表 9-144. INT\_EN\_6 寄存器**

7	6	5	4	3	2	1	0
TSDW_EN	UVCC1PW_EN	UVEXCC_EN	OVEXCC_EN	VEXCCSC_EN	UVCC2_EN	OVCC2_EN	VCC2SC_EN
R/W -1b	R/W -1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

**表 9-145. INT\_EN\_6 寄存器字段说明**

位	字段	类型	复位	说明
7	TSDW_EN	R/W	1b	热关断警告屏蔽
6	UVCC1PW_EN	R/W	1b	VCC1 欠压预警屏蔽
5	UVEXCC_EN	R/W	1b	VEXCC 欠压屏蔽
4	OVEXCC_EN	R/W	1b	VEXCC 过压屏蔽
3	VEXCCSC_EN	R/W	1b	VEXCC 短路屏蔽
2	UVCC2_EN	R/W	1b	VCC2 引脚欠压屏蔽
1	OVCC2_EN	R/W	1b	VCC2 引脚过压屏蔽
0	VCC2SC_EN	R/W	1b	VCC2 短路屏蔽

### 9.1.73 INT\_EN\_7 寄存器 (地址 = 62) [复位 = FFh]

表 9-146 展示了 INT\_EN\_7，表 9-147 中对此进行了介绍。

返回表 9-1。

中断屏蔽高侧开关中断 INT\_7。

表 9-146. INT\_EN\_7 寄存器

7	6	5	4	3	2	1	0
HSSOC1_EN	HSSOL1_EN	HSSOC2_EN	HSSOL2_EN	HSSOC3_EN	HSSOL3_EN	HSSOC4_EN	HSSOL4_EN
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 9-147. INT\_EN\_7 寄存器字段说明

位	字段	类型	复位	说明
7	HSSOC1_EN	R/W	1b	高侧开关 1 过流中断屏蔽
6	HSSOL1_EN	R/W	1b	高侧开关 1 开路中断屏蔽
5	HSSOC2_EN	R/W	1b	高侧开关 2 过流中断屏蔽
4	HSSOL2_EN	R/W	1b	高侧开关 2 开路中断屏蔽
3	HSSOC3_EN	R/W	1b	高侧开关 3 过流中断屏蔽
2	HSSOL3_EN	R/W	1b	高侧开关 3 开路中断屏蔽
1	HSSOC4_EN	R/W	1b	高侧开关 4 过流中断屏蔽
0	HSSOL4_EN	R/W	1b	高侧开关 4 开路中断屏蔽

## 10 应用和实施

### 备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

### 10.1 应用信息

TCAN284x-Q1 系列支持 CAN FD 通信，并且某款器件也支持 LIN 通信

#### 10.1.1 CAN 总线负载能力、长度和节点数

ISO 11898-2:2024 标准规定最大总线长度为 40 米，最大桩线长度为 0.3 米。但是，如果设计得当，用户可以获得更长的电缆长度、桩线长度和更多的节点。如果节点数量较多，则需要具有高输入阻抗的收发器，例如本收发器系列。

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2:2024 标准之外的应用。这些组织并在总线的的数据速率、电缆长度和寄生负载方面做出了系统层面的权衡决策。例如，这些 CAN 系统级规范包括 ARINC825、CANopen、DeviceNet、SAEJ2284、SAEJ1939 和 NMEA200。

CAN 网络系统设计就是做出一系列的权衡。ISO 11898-2 规定了总线负载为  $60\ \Omega$ （两个并联端接电阻器）时的驱动器差分输出，其中该差分输出必须大于 1.5V。TCAN284x-Q1 可在超出此负载范围时满足 1.5V 要求，并在  $45\ \Omega$  总线负载时满足 1.4V 差分输出要求。该系列收发器的差分输入阻抗至少为  $30k\ \Omega$ 。如果总线上有 167 个这样的并联收发器，这就相当于  $180\ \Omega$  差分负载与  $60\ \Omega$  端接电阻并联，因此总线负载总共为  $45\ \Omega$ 。因此，该系列理论上在单个总线段上最多支持 167 个收发器，但为了满足每个接收节点 1.2V 的最小差分输入电压要求，会留有一定的裕度。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、时序、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2:2024 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。

这种 CAN 网络设计灵活性是其主要优势之一，允许以原始 ISO 11898-2 CAN 标准为基础建立系统级网络扩展和附加标准。不过，在利用这种灵活性时，CAN 网络系统设计人员必须保证良好的网络设计，以确保网络稳定运行。

#### 10.1.2 CAN 端接

ISO 11898-2:2024 标准规定了采用具有  $120\ \Omega$  特征阻抗 ( $Z_0$ ) 的单根双绞线电缆（屏蔽或非屏蔽）进行互连。

##### 10.1.2.1 端接

电缆两端应必须用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线（桩线）必须尽可能短，以便更大地减少信号反射。端接可以在节点中，但通常不建议这样做，尤其是当节点可以从总线中移除时。端接必须小心放置，以免其不会从总线上移除。CANopen 等系统级 CAN 实现可实现不同的端接和布线概念，例如增加电缆长度。

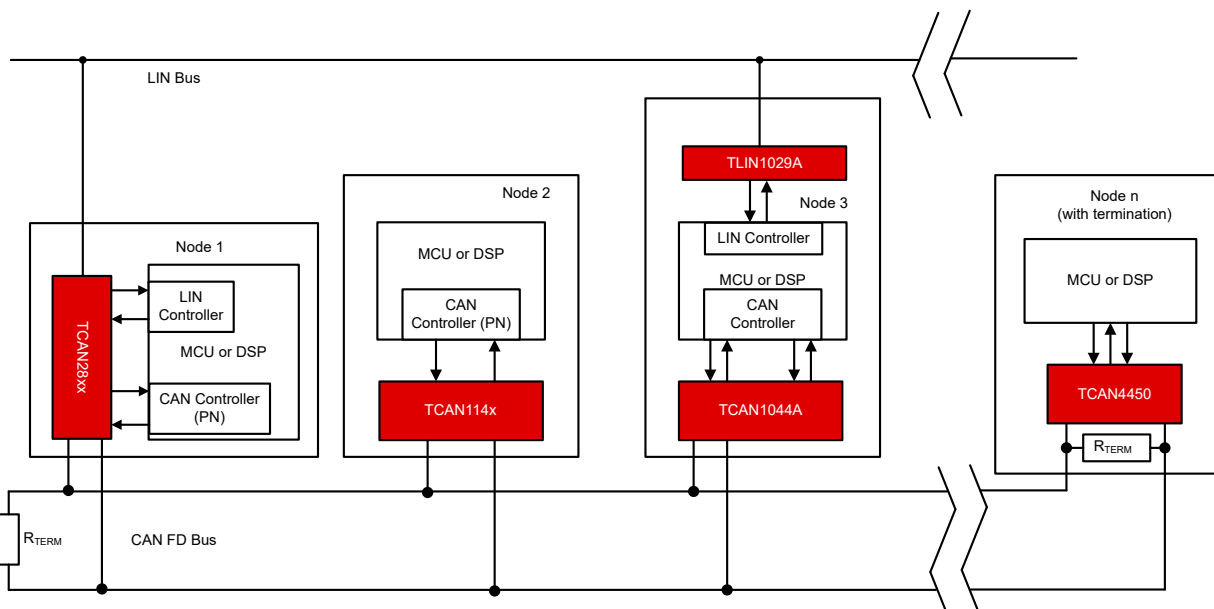


图 10-1. 典型 CAN FD 和 LIN 总线

总线末端可以采用单个  $120\ \Omega$  电阻器进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用“分裂端接”，请参阅图 10-2。分裂端接可消除开始和结束消息传输时出现的总线共模电压电平波动，从而改善网络的电磁辐射性能。

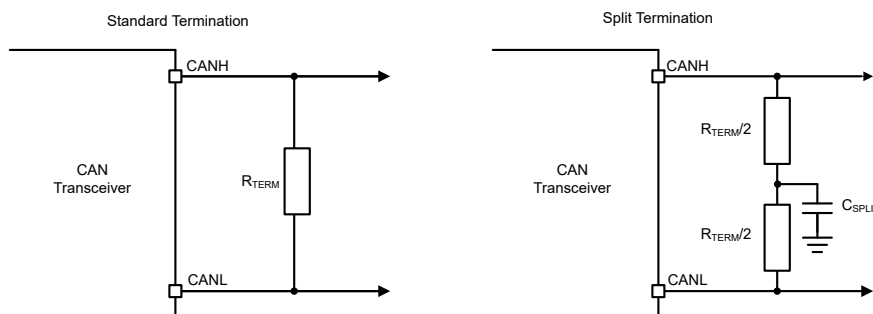


图 10-2. CAN 总线端接概念

### 10.1.3 通道扩展

这些器件能够控制外部 LIN 或 CAN FD 收发器，甚至是其他 LIN 和 CAN FD SBC。处理器使用 GFO 引脚作为 EN/STB/nSTB/S 引脚来控制收发器的模式。这项功能使系统实施者能够拥有多种不同的配置。

- 两个 CAN FD 收发器 (使用 TCAN2845x-Q1)，并配备一个八引脚的 CAN FD 收发器
- 两个 CAN FD 收发器和一个 LIN 收发器 (使用 TCAN2847x-Q1)，并配备一个八引脚的 CAN FD 收发器，请参阅图 10-6
- 一个 CAN FD 收发器和两个 LIN 收发器 (使用 TCAN2847x-Q1)，并配备一个 LIN 收发器，请参阅图 10-4
- 可以通过使用 TCAN2847x-Q1 和 TLIN1028x 实现带 LIN 收发器的第二个 SBC，请参阅图 10-5
- 可以通过使用 TCAN2847x-Q1 和 TCAN1162x 实现带 CAN 收发器的第二个 SBC，请参阅图 10-7

#### 10.1.3.1 LIN 通道扩展

图 10-3 和图 10-4 展示了 TCAN2845x-Q1 或 TCAN2847x-Q1 如何控制外部 LIN 收发器的简要图。两图个都展示了为收发器供电的高侧开关 (HSS)。当 TCAN284x-Q1 进入睡眠模式时，HSS 关闭，从而关断收发器的电源。如

果不需要上述情况，可以将收发器 VSUP 连接到与器件相同的 VSUP 电源。要对器件进行配置以控制 LIN 收发器，需要配置以下寄存器和位。

- 寄存器 29h[3:1] = 110b 将 GFO 引脚设置为通用输出引脚
- 寄存器 29H[4] 设置 GFO 引脚的电平（高电平或低电平），以控制 LIN 收发器或 LIN SBC 的 EN 引脚
- 要使用 HSS 作为收发器电源，请开启所选 HSS

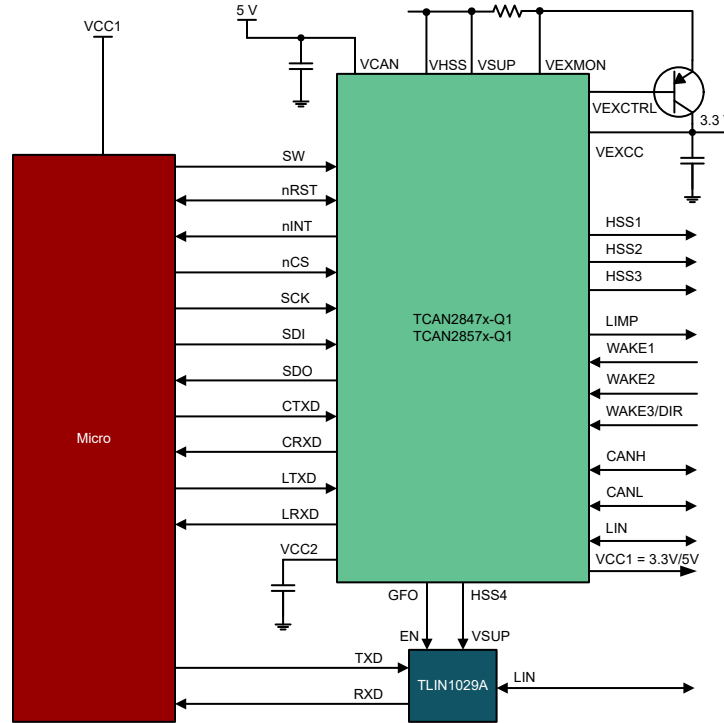


图 10-3. 使用简单 LIN 收发器进行通道扩展

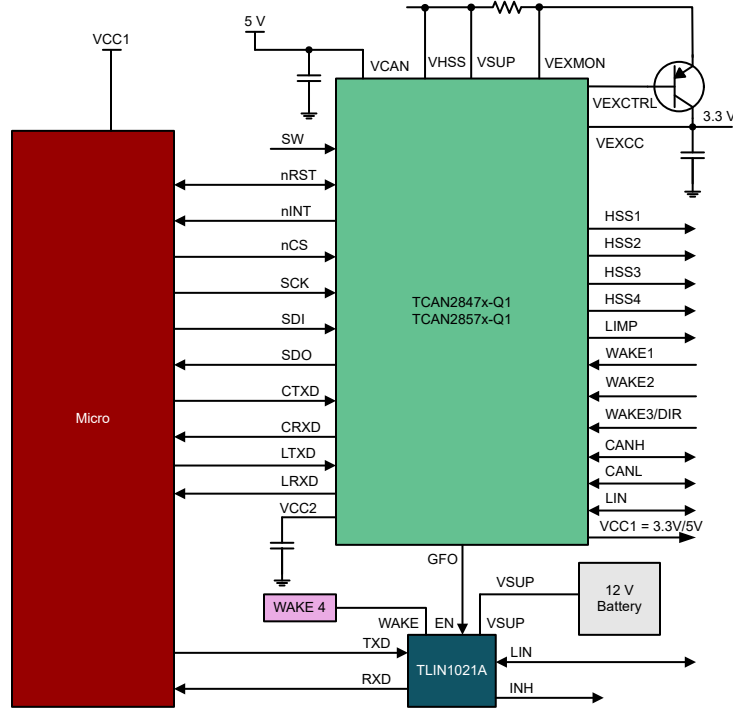


图 10-4. 通道扩展增强型 LIN 收发器

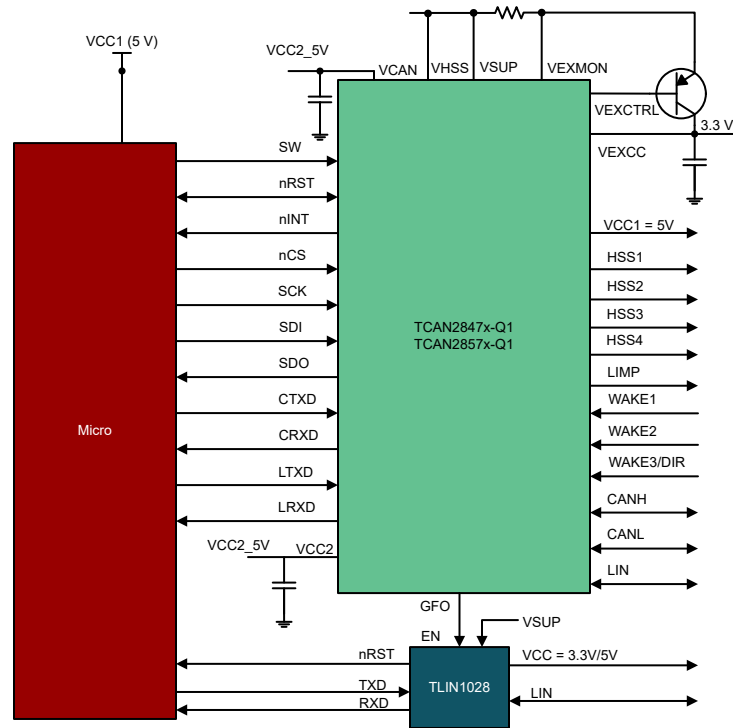


图 10-5. 使用 LIN SBC 进行通道扩展



### 10.1.3.2 CAN FD 通道扩展

节 10.1.3.2 展示了有关 TCAN2844x-Q1 如何控制外部 CAN FD 收发器的简要图。当 LDO 在睡眠模式或在各种故障条件（如热关断）下关闭时，CAN FD 收发器将断电。要配置 TCAN284x-Q1 以控制 CAN FD 收发器，需要配置以下寄存器和位。如果 5V 型号显示 VCC2 用于为 CAN FD 收发器供电，但也可以使用 VCC1。一个简单的 CAN SBC 还可以提供第二个 CAN 收发器，如图 10-7 所示

- 寄存器 29h[3:1] = 110b 将 GFO 引脚设置为通用输出引脚
- 寄存器 29h[4] 设置 GFO 引脚的电平以支持外部 CAN 收发器或 SBC STB/nSTB/S 引脚。

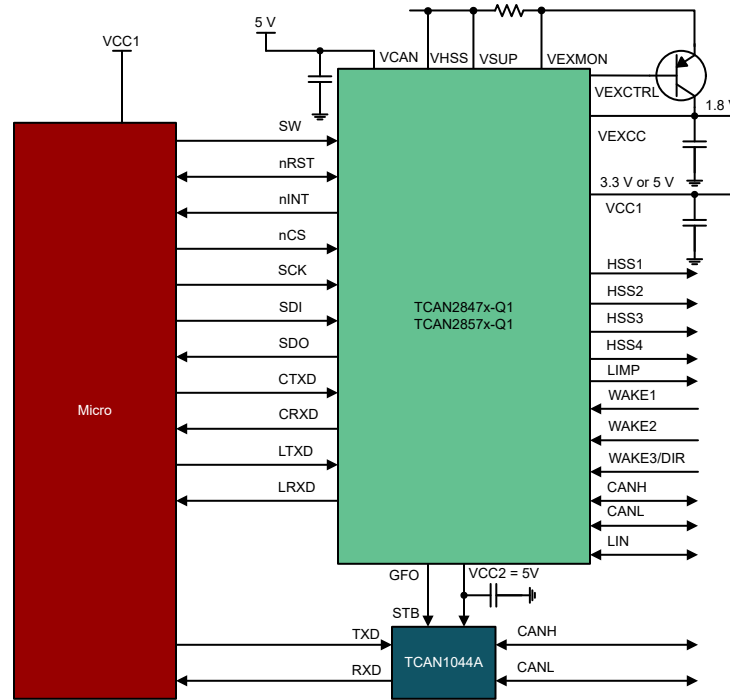


图 10-6. 使用 CAN FD 收发器进行通道扩展

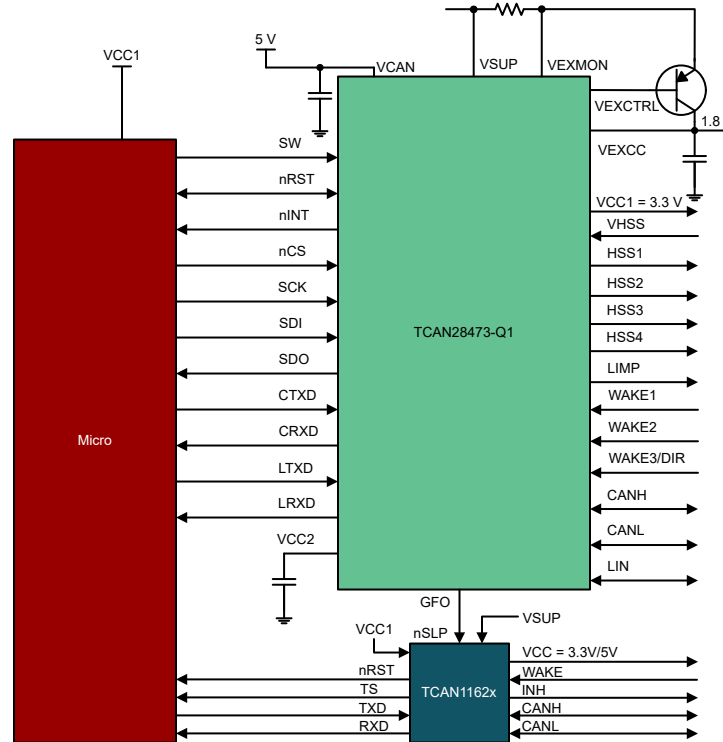


图 10-7. 使用 CAN FD SBC 进行通道扩展

### 10.1.4 器件欠压信息

器件的欠压行为取决于 VCC1 以及 VSUP 是否降至  $VSUP_{(PU)F}$  以下。对于 VCC1 = 5V 的器件，器件的行为符合图 10-8。当 VSUP 继续降至  $VSUP_{(PU)F}$  以下时，器件的行为如同上电复位，符合图 10-9。UVSUP<sub>5F</sub> 用于关闭 VEXCC，UVSUP<sub>5R</sub> 用于开启 VEXCC，并且 VEXCC 编程为开启。

当 VCC1 = 3.3V 时，使用 UPSUP<sub>5R/F</sub> 和 UPSUP<sub>33R/F</sub>。当 VSUP 降至 UPSUP<sub>33F</sub> 以下但仍高于  $VSUP_{(PU)F}$  时，器件的行为符合图 10-10。当 VSUP 继续降至  $VSUP_{(PU)F}$  以下时，器件的行为如同上电复位，符合图 10-11。

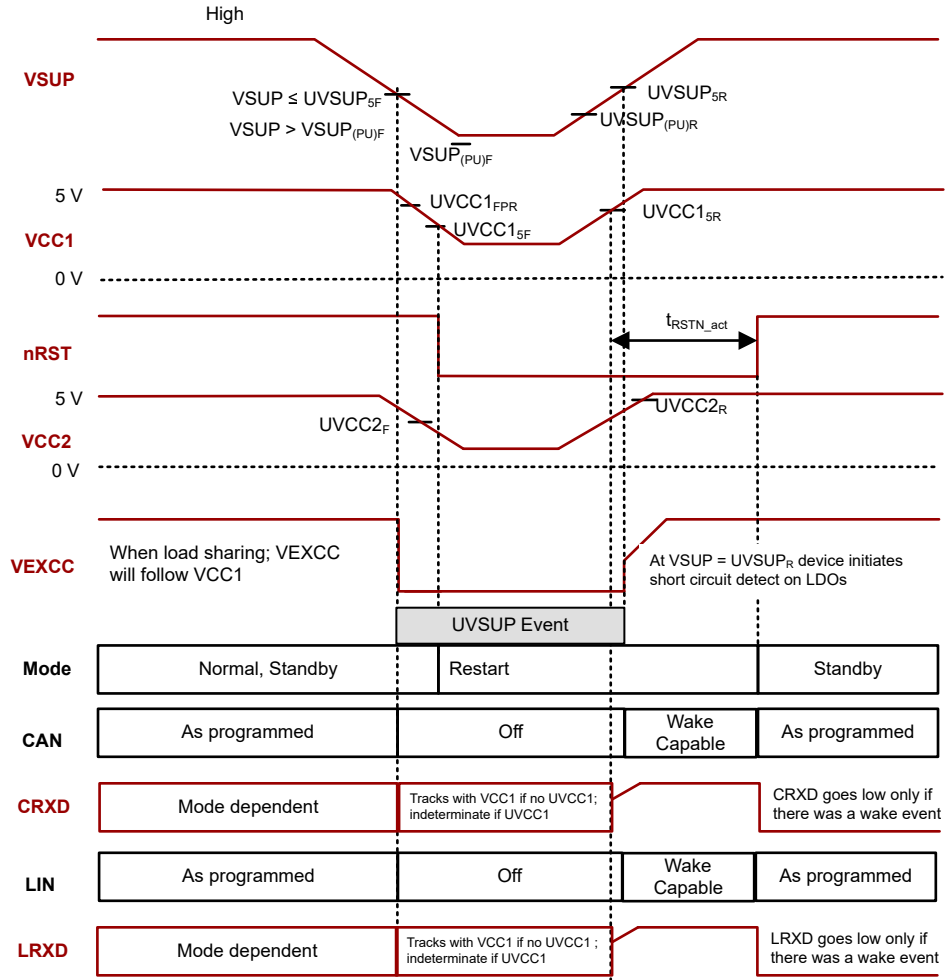


图 10-8. VCC1 = 5V 时，欠压高于 VSUP(PU)F

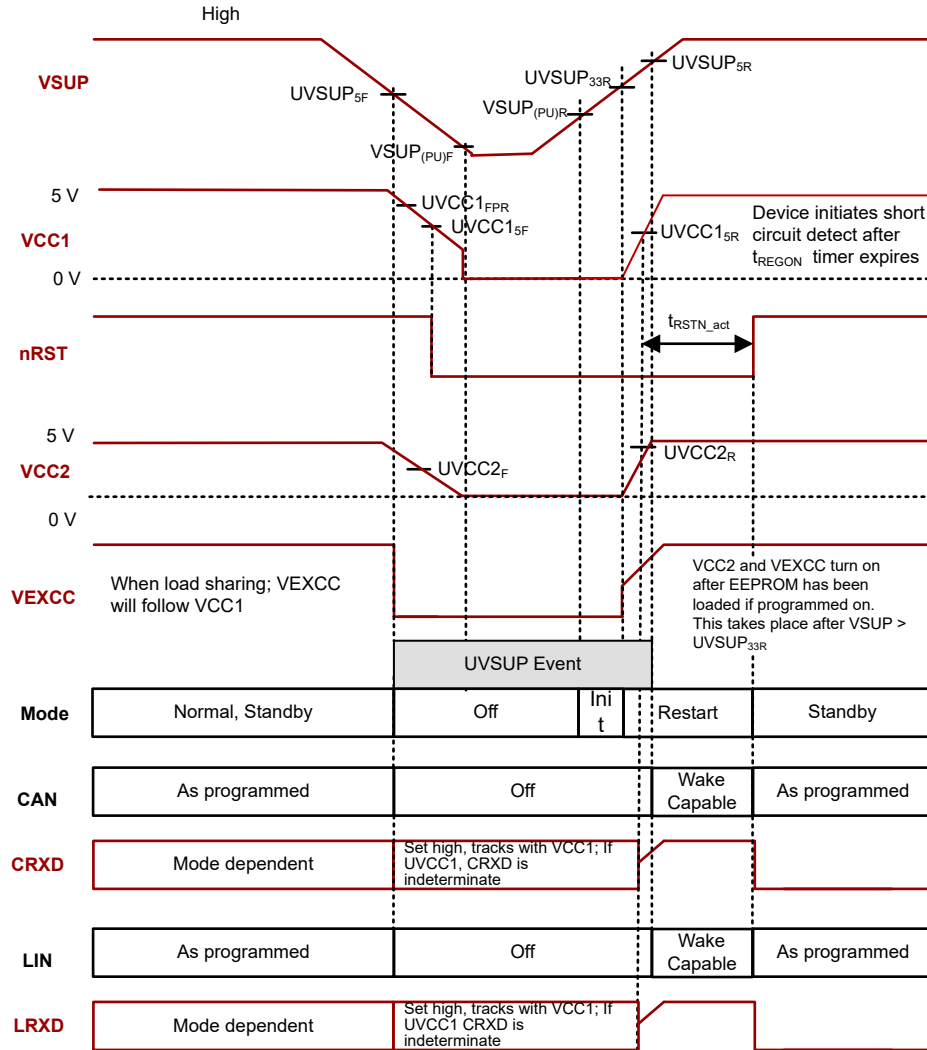


图 10-9. VCC1 = 5V 时，欠压低于 VSUP(PU)F 欠压

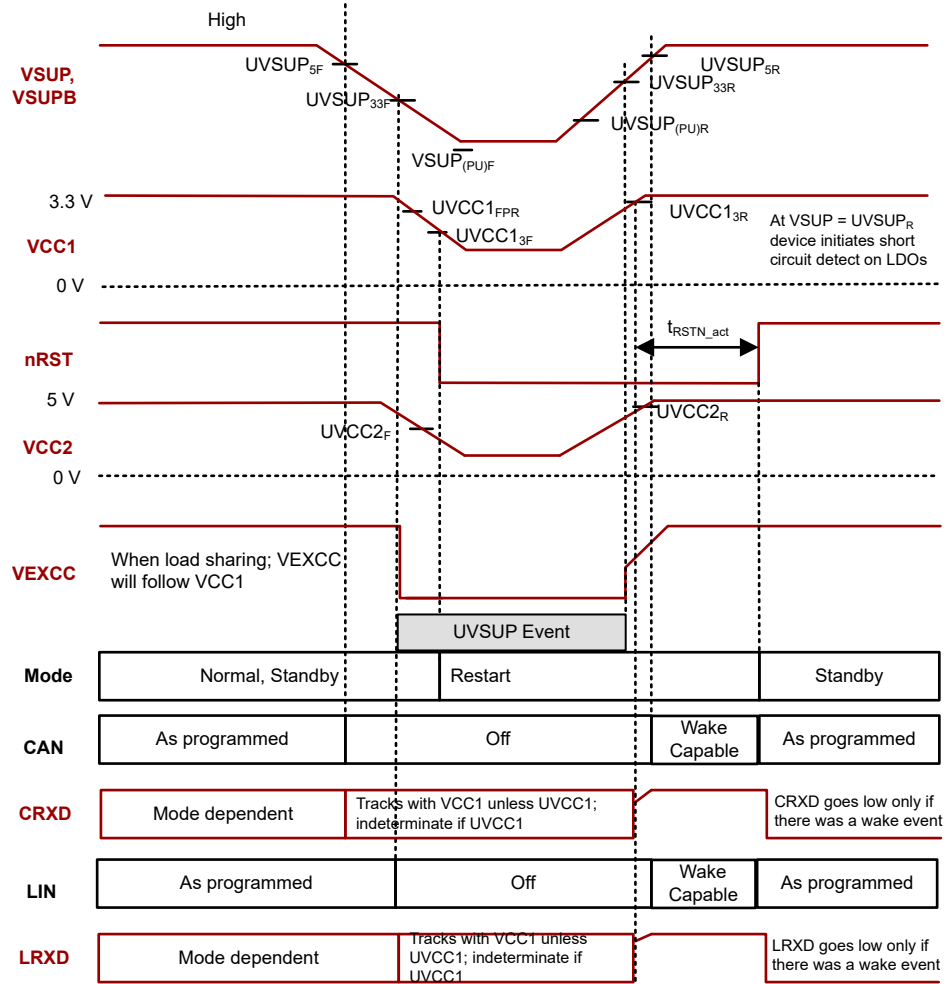


图 10-10. VCC1 = 3.3V 时，欠压高于 VSUP(PU)F

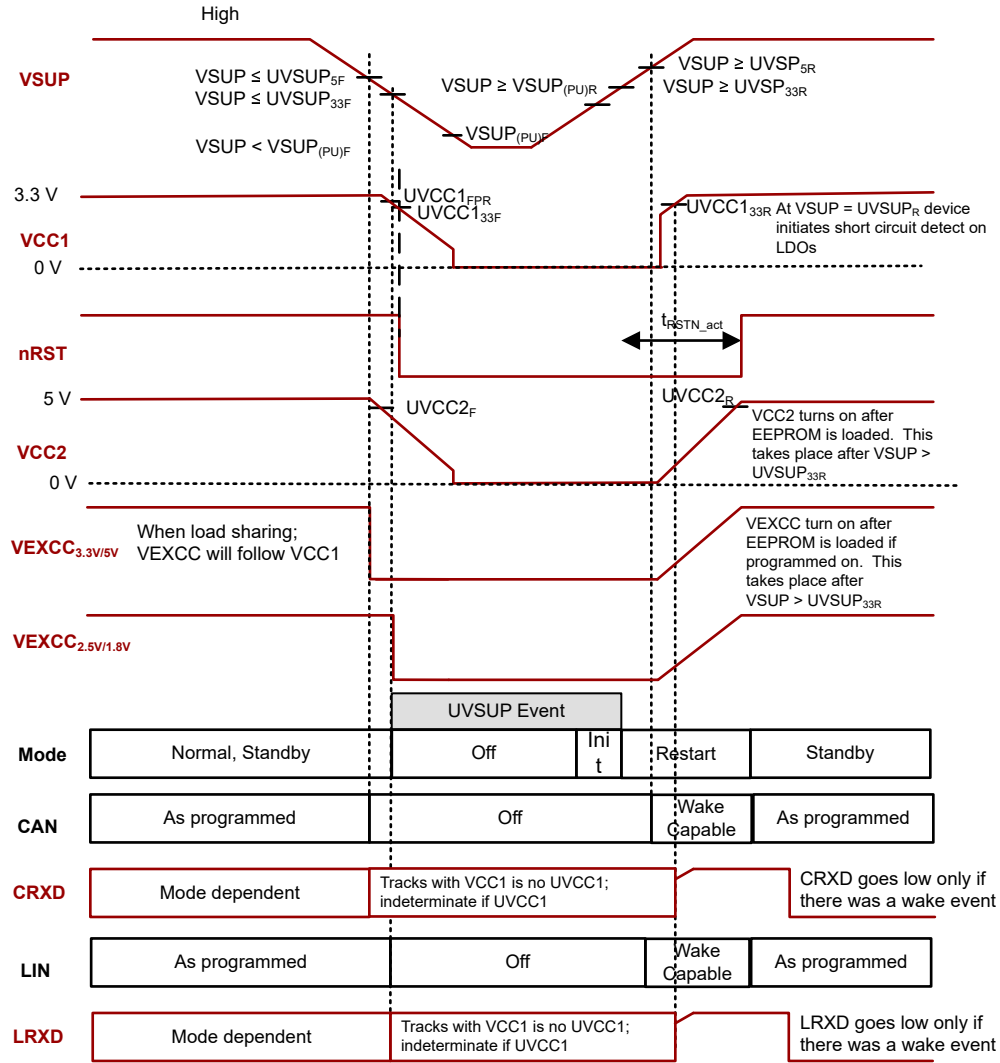


图 10-11. VCC1 = 3.3V 时，欠压低于 VSUP(PU)F 欠压

## 10.2 典型应用

TCAN284x-Q1 SBC 系列通常用于具有主机微处理器或 FPGA (需要 CAN FD 和 LIN 支持) 的应用, 这些应用使用器件的多种特性, 例如看门狗、适用于 CAN FD 总线的高级总线故障诊断以及高侧开关。以下是适用于 3.3V 微处理器应用的典型应用配置。这些器件可与 3.3V 和 5V 微处理器配合使用, 具体取决于 VCC1 的值。图中显示了总线终端以方便说明。

图 10-12 展示了 TCAN2847x-Q1, 其功能不同于前面的应用。

- 为 MCU 供电的 VCC1
- 为系统传感器或第二个 MCU 供电的外部 PNP
- 连接在一起的 HSS1 和 HSS2, 可为外部元件提供更大的电流。
- 使用 WAKE 引脚和 HSS4 的循环检测功能

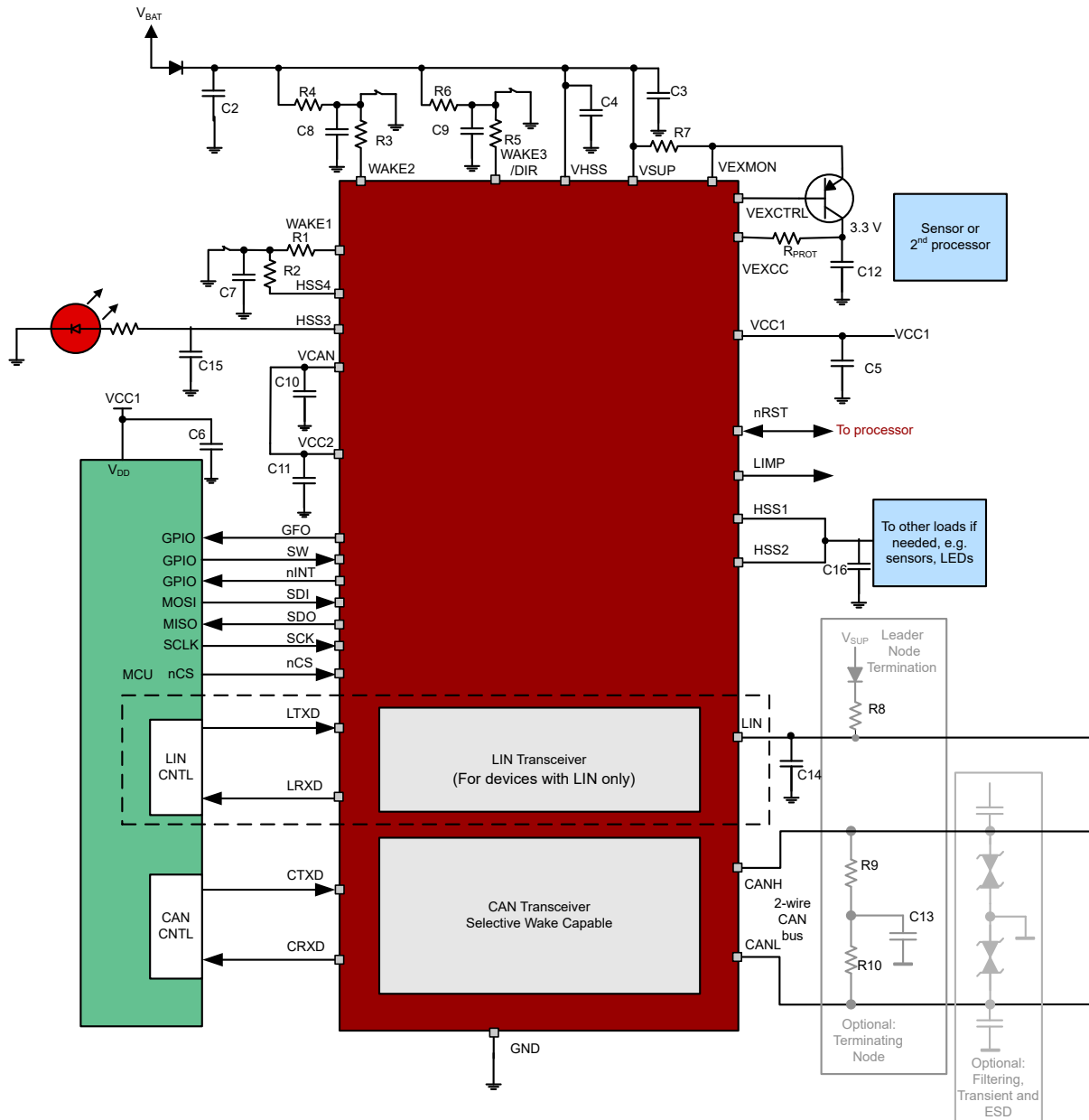


图 10-12. 带同步高侧开关的 TCAN2847x-Q1 的典型 CAN 和 LIN 应用

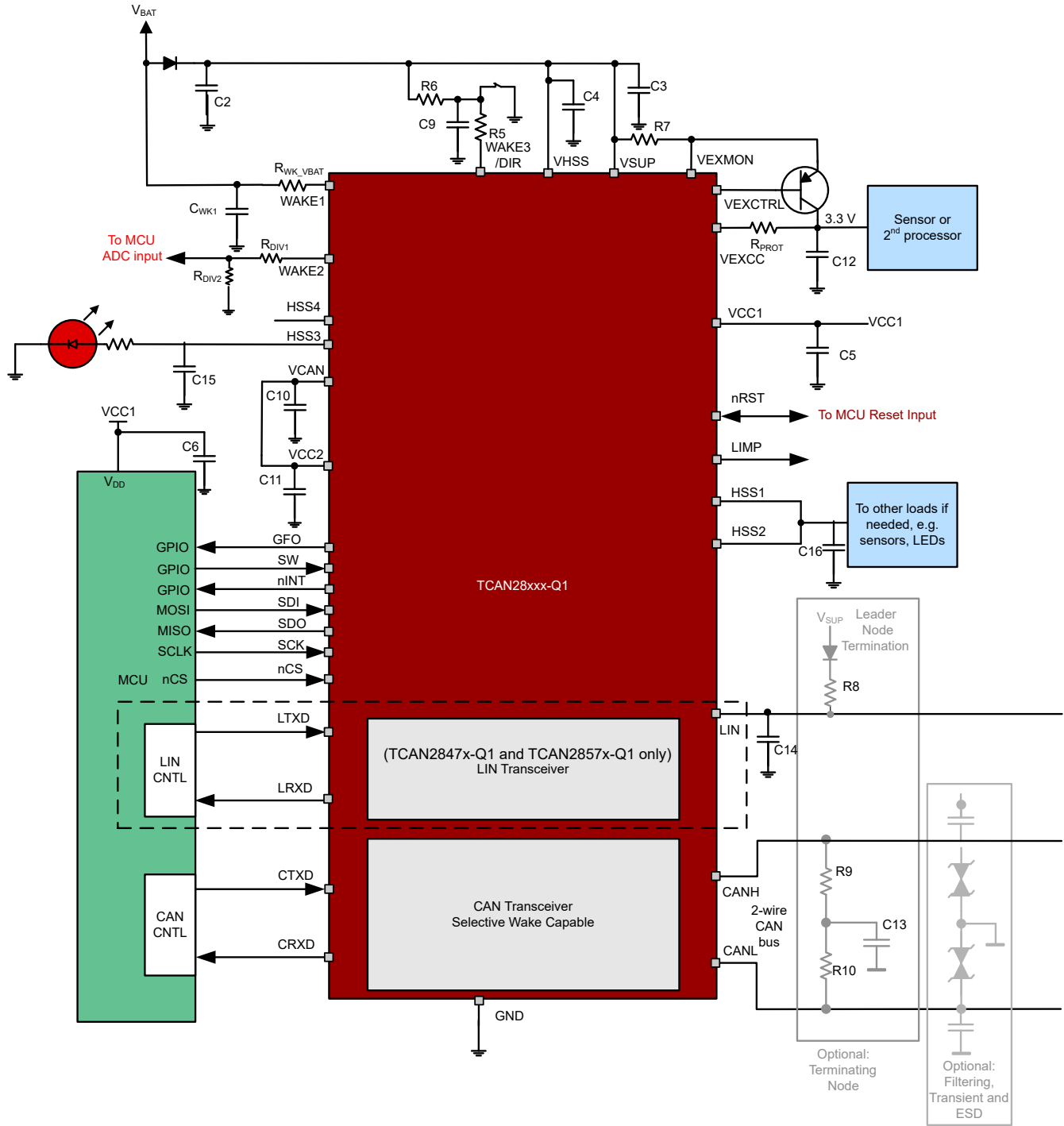


图 10-13. 在 WAKE1 和 WAKE2 引脚之间启用了 VBAT 监控功能的典型应用图



表 10-1. 外部元件值

元件	典型值	注释
<b>电容</b>		
C2	22 $\mu$ F	用于切断电池尖峰的去耦电容，防止受到 ISO 脉冲的影响。根据应用要求，可能需要更高的电容
C3、C4	100nF，低 ESR	去耦电容，将电容布置在靠近 IC 引脚的位置，以帮助提高 EMC 稳健性
C5	4.7 $\mu$ F，低 ESR	根据应用要求使用。需要使用最小 1 $\mu$ F 电容以实现 LDO 稳定性；为了确保 EMC 稳健性并有助于处理负载瞬态，此处建议使用更高的电容值
C6	有关每种应用的电容要求，请参阅微控制器手册。	为了提高微控制器电源的稳定性，SBC 不需要使用该元件。
C7、C8、C9、C <sub>WK1</sub>	22nF	为实现 EMC 稳健性需要使用；仅在 WAKE 引脚连接到 ECU 引脚时才需要
C10	100nF，低 ESR	为了确保 VCAN 电源稳定性需要使用，应靠近 IC 引脚布置
C11	4.7 $\mu$ F，低 ESR	根据应用要求使用。需要使用最小 1 $\mu$ F 电容以实现 LDO 稳定性；为了确保 EMC 稳健性并有助于处理负载瞬态，此处建议使用更高的电容值
C12	4.7 $\mu$ F，低 ESR	根据应用要求使用。需要使用最小 1 $\mu$ F 电容以实现 LDO 稳定性；为了确保 EMC 稳健性并有助于处理负载瞬态，此处建议使用更高的电容值
C13	4.7nF	如果需要 CAN 分裂终端，则根据 OEM 要求使用
C14	220pF	LIN 端接电容
C15、C16	100nF	仅在 HSS 驱动 ECU 外部负载时才需要使用；用于提供 EMC 保护
<b>电阻</b>		
R1、R3、R5	3.3k $\Omega$	串联电阻，用于限制流入 WAKE 引脚的电流并防止受到 ISO 脉冲的影响
R2、R4、R6	3k $\Omega$	根据应用要求，设置开关所需的湿性电流
R7	Vshunt/I <sub>limit</sub> $\Omega$	用于设置 VEXCC 上的电流限制的分流电阻，根据应用要求
R8	1k $\Omega$	LIN 领导者节点端接（如果用作领导者节点）
R9、R10	60 $\Omega$	根据 OEM 要求，如果需要，可用于 CAN 端接
R <sub>WK-VBAT</sub>	5.1k $\Omega$	用于限制通过电池监测开关的电流
R <sub>DIV1</sub> 、R <sub>DIV2</sub>	用于将 MCU ADC 引脚上的电压限制在绝对最大值或 ADC 输入范围以下	根据 MCU ADC 引脚要求和最大电池电压要求
R <sub>PROT</sub>	100 $\Omega$	仅当 VEXCC 用于为 ECU 外部传感器（作为全局引脚）供电时使用：为了确保 EMC 稳健性，建议使用串联电阻 R <sub>PROT</sub>

### 10.2.1 设计要求

ISO 11898-2:2024 标准规定最大总线长度为 40 米，最大桩线长度为 0.3 米。但是，如果设计得当，用户可以获得更长的总线电缆长度、桩线长度和众多节点。如果节点数量众多，则需要具有高输入阻抗的收发器，例如 TCAN284x-Q1。许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2:2024 之外的应用。这些组织在总线的速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。在采用包括并行收发器在内的最坏情况下，器件在 50 $\Omega$  负载下满足 1.5V 要求。器件的差分输入阻抗至少为 30k $\Omega$ 。如果总线上并联了 100 个器件，最坏情况下相当于差分负载为 300 $\Omega$ 。300 $\Omega$  的收发器负载与 60 $\Omega$  并联后相当于 50 $\Omega$  负载。因此，TCAN284x-Q1 理论上在单个总线段上支持多达 100 个收发器。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2:2024 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。这种 CAN 网络设计灵活性是基于原始 ISO 11898-2:2024 CAN 标准的各种扩展和附加标准的关键优势之一。在使用时，这种灵活性需要良好的网络设计并平衡这些权衡因素。

### 10.2.1.1 LTXD 显性状态超时应用手册

TXD 显性状态超时所允许的最长显性 LTXD 时间限制了器件可能的最低数据速率。LIN 协议对控制器和外设节点应用具有不同的限制。因此，每个应用案例都有不同的最大连续显性位，因而有不同的最小数据速率。

## 10.2.2 详细设计过程

### 10.2.2.1 CAN 详细设计过程

ISO 11898 标准规定了采用具有  $120\ \Omega$  特征阻抗 ( $Z_0$ ) 的双绞线电缆 (屏蔽或非屏蔽) 进行互连。电缆两端应必须用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线 (桩线) 必须尽可能短，以便更大限度地减少信号反射。端接可以在电缆上或节点中进行，但如果有可能从总线上移除节点，则必须谨慎进行端接，以确保两个端接始终在网络中。总线末端可以采用单个  $120\ \Omega$  电阻器进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用分裂端接方式。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动，从而改善网络的电磁辐射行为。

### 10.2.2.2 LIN 详细设计过程

开发的 TCAN2847x-Q1 LIN 收发器带有内部 LIN 响应器上拉电阻，以符合 ISO 17987-4:2023。上拉电阻相关要求更加严格以及设计具有更低总线电容的网络，可以延长网络长度或增加总线上的 LIN 节点。控制器节点应用需要外部  $1\text{k}\Omega$  上拉电阻器和串联二极管。

### 10.2.3 应用曲线

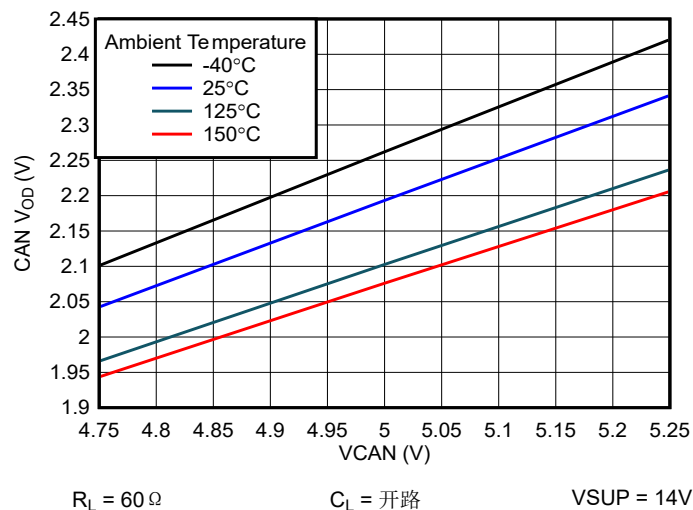


图 10-14. CAN 驱动器差分输出电压与 VCAN 和温度间的关系

## 10.3 电源相关建议

TCAN284x-Q1 设计采用电池 VSUP 和 VCAN 供电。为了支持各种微处理器，逻辑 I/O 和 SPI 由支持 3.3V 和 5V 电平的 VCC1 供电。CAN FD 收发器 5V 电源由 VCAN 输入供电。由于 VCAN 用于 CAN 收发器且在 EEPROM 写入时需要使用，因此如果 VCC2 为非板载供电，请勿使用 VCC2 提供 5V 电压。有关输入和输出电源端子上所需外部元件的建议值，请参阅表 10-1。

## 10.4 布局

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的 EFT 和浪涌瞬变。因为 ESD 和瞬态的频率带宽较宽 (大约 3MHz 至 3GHz)，因此在 PCB 设计过程中必须应用高频布局技术。该系列具有高性能片上 IEC ESD 保护，如果需要更高级别的系统级抗扰度，可以使用外部 TVS 二极管。TVS 二极管和总线滤波电容器可以尽可能靠近板载连接器布置，以防止噪声瞬态事件进一步传播到 PCB 和系统中。

### 10.4.1 布局指南

将保护和滤波电路放置于尽可能靠近总线连接器 J1 的位置，以防瞬变脉冲群、ESD 和噪声传送至电路板。布局布线示例提供了有关器件周围元件的信息。串联共模扼流圈 (CMC) 放置在器件与连接器 J1 之间的 CANH 和 CANL 线路上。

朝信号路径的方向设计总线保护元件。不得将瞬态电流从信号路径强行转移至保护器件。使用电源和接地层来提供低电感。

#### 备注

高频电流会选择阻抗最小的路径，而非电阻最小的路径。

当旁路电容和保护器件连接电源和地时，应至少使用两个过孔以更大限度减少布线电感和过孔电感。

- 旁路电容和大容量电容应尽可能靠近收发器的电源端子放置，例如 VCC1、VCC2 和 VCAN 上的 100nF 电容器； $C_{OUT}$  VCC1 和 VCC2 上的  $C_{VCC2}$
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为两个电阻  $R_{TERM}$ ，端接的中心或分接抽头通过电容  $C_{SPLIT}$  接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行总线端接时，务必谨慎操作以确保端接节点不会从总线上移除，否则也会导致没有端接。

### 10.4.2 布局示例

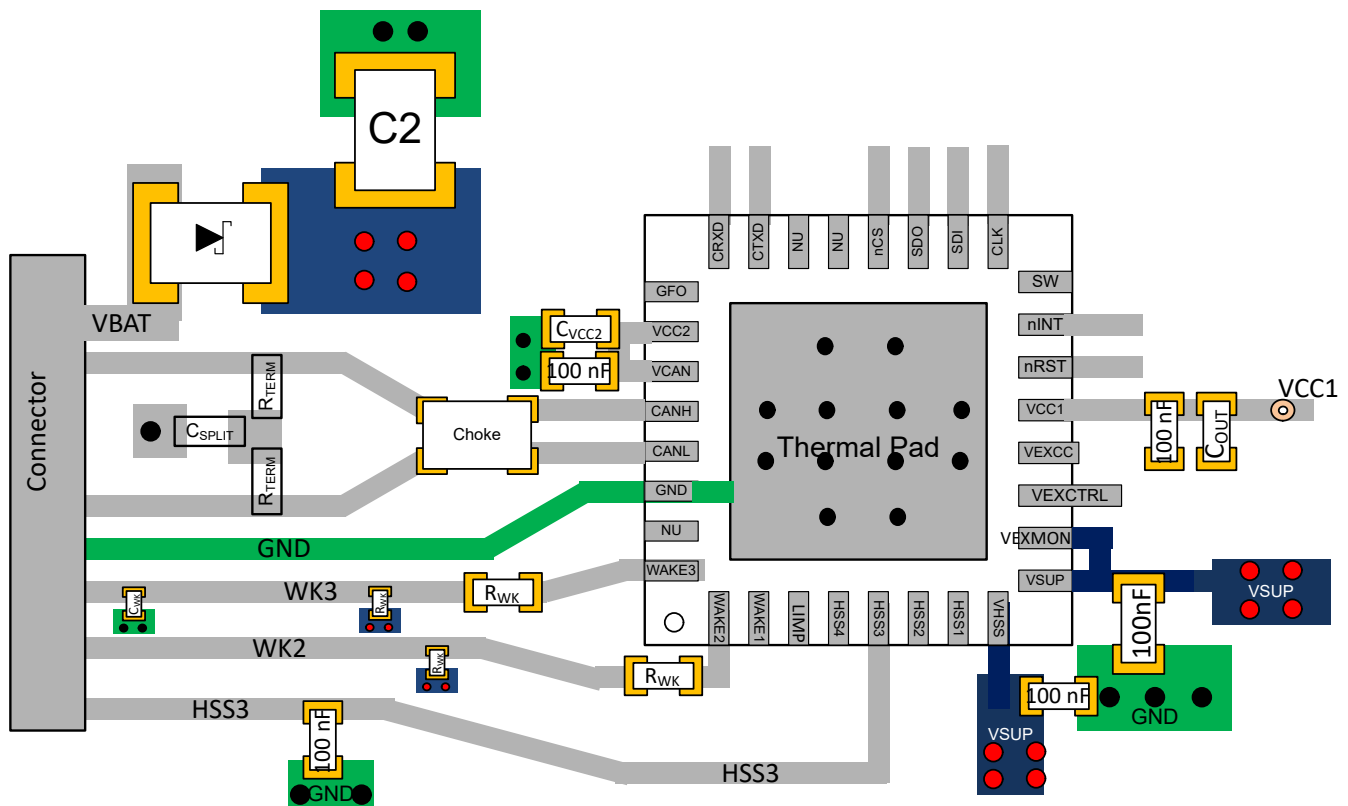


图 10-15. 示例布局

## 11 器件和文档支持

该器件遵循以下 CAN 标准。本系统规格中涵盖了所有核心必要内容；但是，应为这些标准提供参考，并指出和探讨所有不符之处。本文档应提供所有基本必要内容。但是，由于详细的 CAN 协议范围不在此物理层（收发器）规格范围之内，这些额外的资源对全面了解 CAN（包括协议）非常有帮助。

### 11.1 文档支持

#### 11.1.1 CAN 收发器物理层标准：

- ISO 11898-2:2024：具有低功耗模式的高速媒介访问单元（取代了 ISO11898-2 标准规范中的若干电气规格，并增加了在低功耗模式下通过总线实现原始唤醒功能）
- ISO 8802-3：CSMA/CD - 作为 ISO11898-2 碰撞检测的参考
- SAE J2284-2：适用于 250kbps 汽车应用的高速 CAN (HSC)
- SAE J2284-3：适用于 500kbps 汽车应用的高速 CAN (HSC)

#### 11.1.2 LIN 收发器物理层标准

- ISO/DIS 17987-1：道路车辆 - 本地互连网络 (LIN) - 第 1 部分：一般信息和用例定义
- ISO/DIS 17987-4：2023 道路车辆 - 本地互连网络 (LIN) - 第 4 部分：电气物理层 (EPL) 规格 12V
- SAEJ2602-1：面向汽车应用的 LIN 网络标准
- LIN2.0、LIN2.1、LIN2.2 和 LIN2.2A 规格

#### 11.1.3 EMC 要求：

- SAEJ2962-2：针对 CAN 收发器的 US3 要求（-2、-5，GM 将建议更新为使用 -6 + FD，但是这是最好的切入点）
- CAN、LIN、FR V1.3 的硬件要求：德国对 CAN 和 LIN 的 OEM 要求
- ISO 10605：道路车辆 - 静电放电引起的电干扰的试验方法
- ISO 11452-4:2011：道路车辆 - 窄带辐射电磁能量的电子干扰元件试验方法 - 第 4 部分：线束激励方法
- ISO 7637-1:2015：道路车辆 - 传导和耦合造成的电干扰 - 第 1 部分：定义和一般注意事项
- ISO 7637-3：道路车辆 - 传导和耦合造成的电干扰 - 第 3 部分：通过电容耦合和电感耦合经由非电源线线路的瞬间电传输
- IEC 62132-4:2006：集成电路 - 150kHz - 1GHz 电磁抗扰度的测量 - 第 4 部分：直接射频功率注入法
- IEC 61000-4-2
- IEC 61967-4
- CISPR25

#### 11.1.4 符合性测试要求：

- HS\_TRX\_Test\_Spec\_V\_1\_0：GIFT/ICT CAN 的高速物理层测试要求
- ISO/DIS 17987-7：道路车辆 - 本地互连网络 (LIN) - 第 7 部分：电气物理层 (EPL) 符合性测试规范
- SAEJ2602-2：面向汽车应用的 LIN 网络标准一致性测试

#### 11.1.5 相关文档

- “A Comprehensive Guide to Controller Area Network”，Wilfried Voss, Copperhill Media Corporation
- “CAN System Engineering: From Theory to Practical Applications”，2nd Edition, 2013; Dr. Wolfhard Lawrenz, Springer.

### 11.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](http://ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 11.3 支持资源

**TI E2E™ 中文支持论坛**是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

### 11.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 11.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 11.6 术语表

**TI 术语表** 本术语表列出并解释了术语、首字母缩略词和定义。

## 12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (June 2025) to Revision B (November 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 首次公开发布完整数据表.....	1
• 添加了 TCAN2845-Q1 和 TCAN2847-Q1 示意图图像.....	1
• 更新了 VSYM_DC 的参数说明.....	15
• 将 CANH-GND、CANL-GND 的最大电容从：30pF 更改为 20pF.....	15
• 添加了一条注释，指示 CI 和 CID 参数应由设计和表征进行指定.....	15
• 将最大 CAN 总线差动电容 (CCID) 从：15pF 更改为 10pF.....	15
• 将 $t_{\Delta \text{Bit(RXD)5M}}$ 和 $t_{\Delta \text{Bit(RXD)8M}}$ 最小规格从：-80ns 更改为-70ns .....	25
• 删除了表明 SBC 正常模式不支持本地唤醒的语句。.....	69
• 将 REV_ID Minor_Revision 值从：R-01h 更新至：R-xh.....	121
• 更新了 REV_ID 说明以包括 0001b = 1、0010b = 2、0000b = 0、0010b = 1 和 0001b = 2.....	121
• 将 NVM_REV 复位值从：R-0010b 更新至：R-0001b.....	121
• 将 INT_EN_6 寄存器复位说明从：UVCC2_EN 更改为 OVCC2_EN.....	121

Changes from Revision * (November 2024) to Revision A (June 2025)	Page
• 将文档从“预告信息”更新为“量产数据” .....	1

## 13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">PTCAN28453RHBRQ1</a>	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN28453RHBRQ1.A	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
<a href="#">PTCAN28455RHBRQ1</a>	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN28455RHBRQ1.A	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
<a href="#">PTCAN28473RHBRQ1</a>	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN28473RHBRQ1.A	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
<a href="#">PTCAN28475RHBRQ1</a>	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN28475RHBRQ1.A	Active	Preproduction	VQFN (RHB)   32	5000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
<a href="#">TCAN28453RHBRQ1</a>	Active	Production	VQFN (RHB)   32	3000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 28453
<a href="#">TCAN28455RHBRQ1</a>	Active	Production	VQFN (RHB)   32	5000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 28455
<a href="#">TCAN28473RHBRQ1</a>	Active	Production	VQFN (RHB)   32	5000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 28473
TCAN28473RHBRQ1.A	Active	Production	VQFN (RHB)   32	5000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 28473
<a href="#">TCAN28475RHBRQ1</a>	Active	Production	VQFN (RHB)   32	5000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 28475
TCAN28475RHBRQ1.A	Active	Production	VQFN (RHB)   32	5000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TCAN 28475

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.



(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN28453RHBRQ1	VQFN	RHB	32	3000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN28455RHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN28473RHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
TCAN28475RHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2



**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN28453RHBRQ1	VQFN	RHB	32	3000	367.0	367.0	35.0
TCAN28455RHBRQ1	VQFN	RHB	32	5000	367.0	367.0	35.0
TCAN28473RHBRQ1	VQFN	RHB	32	5000	367.0	367.0	35.0
TCAN28475RHBRQ1	VQFN	RHB	32	5000	367.0	367.0	35.0

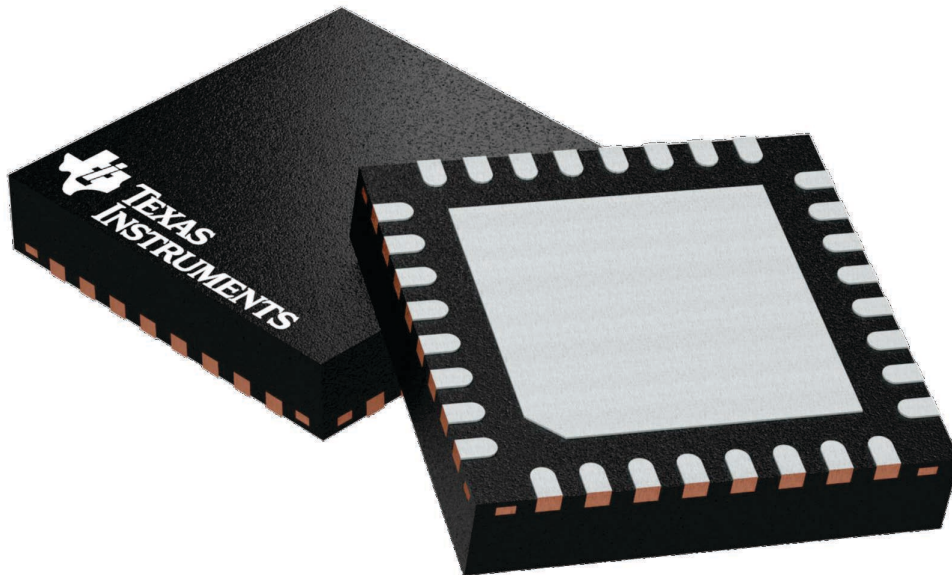
## GENERIC PACKAGE VIEW

**RHB 32**

**VQFN - 1 mm max height**

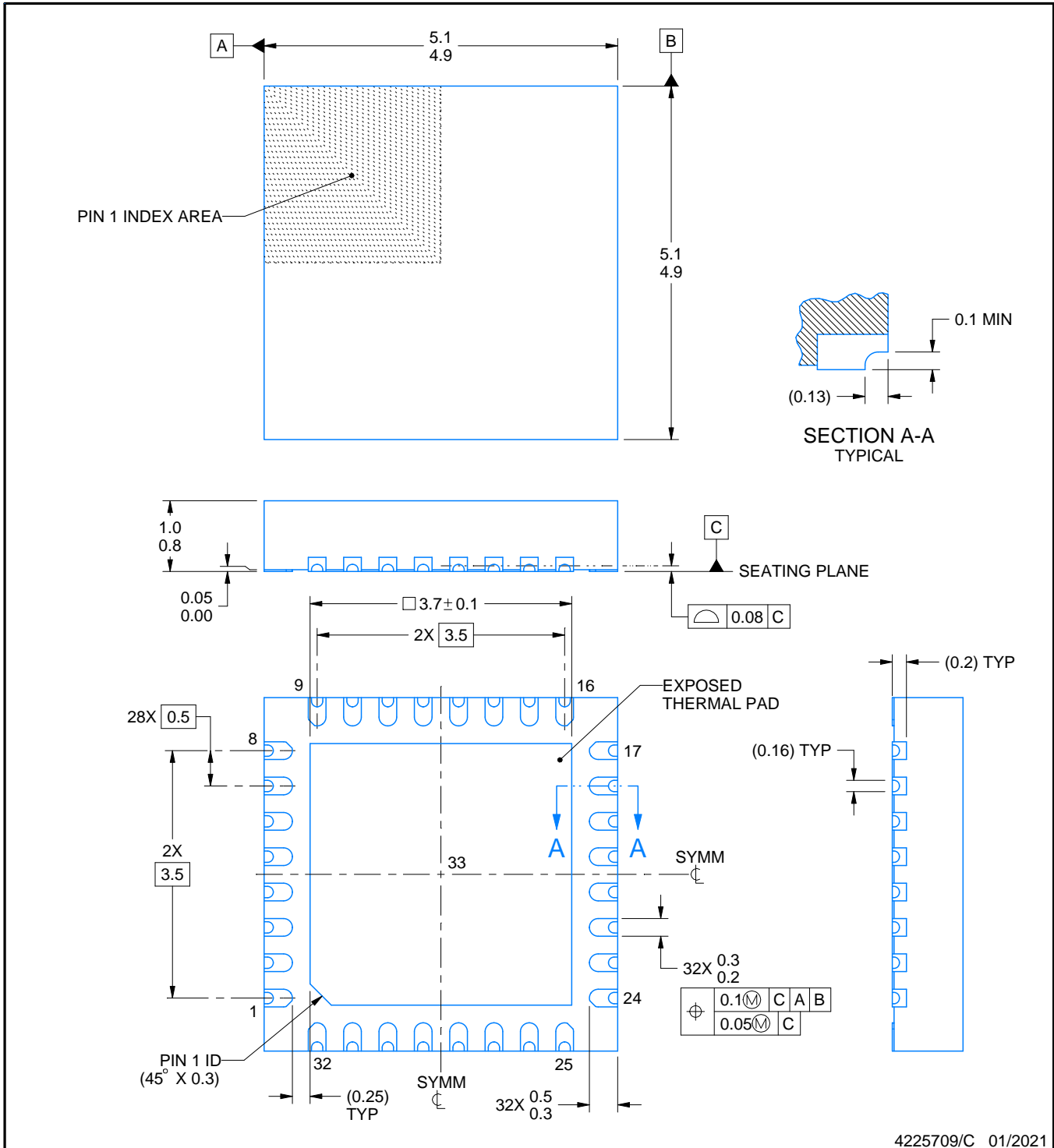
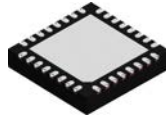
5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

4224745/A



4225709/C 01/2021

NOTES:

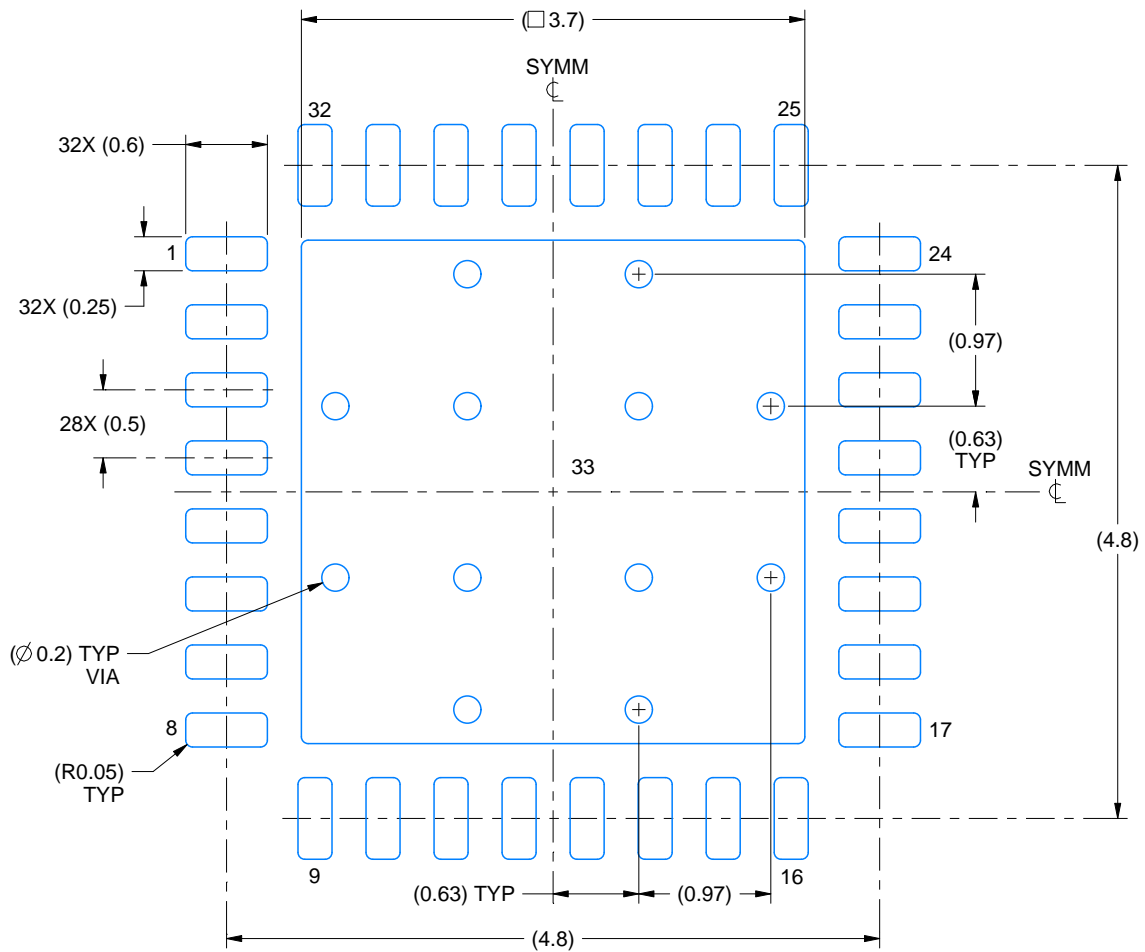
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

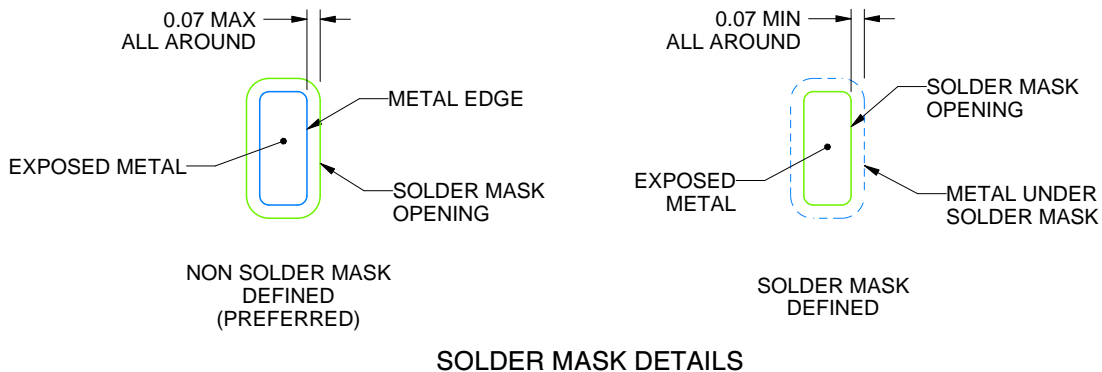
RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:18X



SOLDER MASK DETAILS

4225709/C 01/2021

NOTES: (continued)

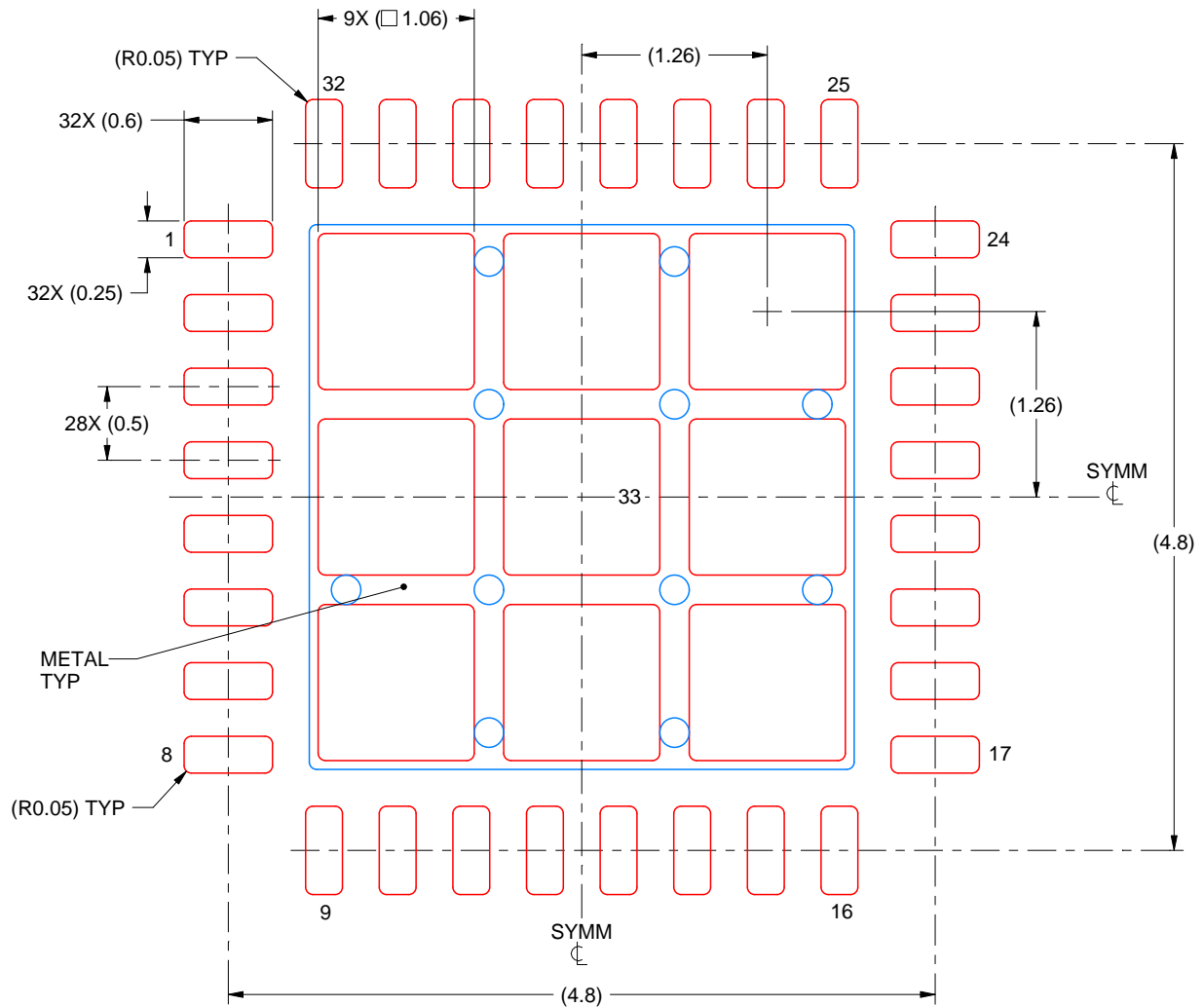
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sluea271](http://www.ti.com/lit/sluea271)).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**SOLDER PASTE EXAMPLE**  
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 33:  
74% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE  
SCALE:20X

4225709/C 01/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月