

采用小型封装、具有 ±12kV IEC ESD 保护功能的 THVD1400、THVD1420 3.3V 至 5V RS-485 收发器

1 特性

- 符合或超出 TIA/EIA-485A 标准要求
- 3V 至 5.5V 电源电压
- 半双工 RS-422/RS-485
- 数据速率
 - THVD1400 : 500kbps
 - THVD1420 : 12Mbps
- 总线 I/O 保护
 - ±16kV HBM ESD
 - ±12kV IEC 61000-4-2 接触放电
 - ±15kV IEC 61000-4-2 空气间隙放电
 - ±4kV IEC 61000-4-4 快速瞬变脉冲
 - ±16V 总线故障保护 (总线引脚上的绝对最大电压)
- 小型、节省空间的 8 引脚 SOT 封装选项 (2.1mm x 1.2mm)
 - 请参阅 [布局示例](#)，了解采用标准 SOIC-8 封装的共同布局
- 工业级工作温度范围：-40°C 至 125°C
- 用于噪声抑制的较大接收器滞后
- 低功耗
 - 低待机电源电流：< 1μA
 - 运行期间静态电流：1.5mA (典型值)
- 适用于热插拔功能的无干扰上电/断电
- 开路、短路和空闲总线失效防护
- 1/8 单位负载 (多达 256 个总线节点)

2 应用

- 工厂自动化与控制
- 楼宇自动化
- 电网基础设施
- 电机驱动器
- 电力输送
- 工业运输
- HVAC 系统
- 视频监控
- 智能电表

说明

THVD1400 和 THVD1420 是强大的半双工 RS-485 收发器，适用于工业应用。这些总线引脚可耐受高级别的 IEC 接触放电 ESD 事件，因此无需使用其他系统级保护元件。

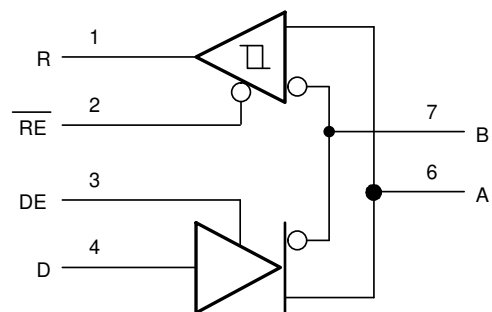
这些器件由 3 至 5.5V 单电源供电。总线引脚具备宽共模电压范围和低输入泄漏，从而使这些器件适用于长线缆上的多点应用。

THVD1400 和 THVD1420 可采用便于插接的业界通用 8 引脚 SOIC 封装，以及业界先进的小型 SOT 封装。这些器件的额定温度范围为 -40°C 至 125°C。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
THVD1400	SOT (8)	2.1mm x 1.2mm
THVD1420	SOIC (8)	4.90mm x 3.91mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版原理图



内容

1 特性	1	7.2 功能方框图	12
2 应用	1	7.3 特性说明	12
3 修订历史记录	2	7.4 器件功能模式	12
4 引脚配置和功能	3	8 应用信息免责声明	14
5 规格	4	8.1 应用信息	14
5.1 绝对最大额定值	4	8.2 典型应用	14
5.2 ESD 等级	4	9 电源相关建议	18
5.3 ESD 等级 [IEC]	4	10 布局	19
5.4 建议运行条件	5	10.1 布局指南	19
5.5 热性能信息	5	10.2 布局示例	19
5.6 功率耗散特性	5	11 器件和文档支持	20
5.7 电气特性	6	11.1 器件支持	20
5.8 开关特征 (THVD1400)	6	11.2 接收文档更新通知	20
5.9 开关特征 (THVD1420)	7	11.3 支持资源	20
5.10 典型特性	8	11.4 商标	20
6 参数测量信息	10	11.5 Electrostatic Discharge Caution	20
7 详细说明	12	11.6 术语表	20
7.1 概述	12	12 机械、封装和可订购信息	20

3 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (April 2021) to Revision B (October 2021)

Page

• 将特性部分的 IEC ESD 接触额定值从 8kV 更改为 12kV	1
• 在 ESD 等级表中将非总线引脚的 HBM 额定值从 1kV 更改为 4kV	4
• 在 ESD 等级 [IEC] 表中将总线引脚的 IEC ESD 接触额定值从 8kV 更改为 12kV	4
• 在建议运行条件表中将逻辑输入引脚的 V_{IH} 最大规格从 V_{CC} 更新为 5.5V	5
• 将特性说明部分的 IEC ESD 接触额定值从 8kV 更改为 12kV	12
• 将瞬态保护部分的 IEC ESD 接触额定值从 8kV 更改为 12kV	16

Changes from Revision * (December 2020) to Revision A (April 2021)

Page

• 向特性添加了：请参阅布局示例	1
• 删除了器件信息表中的 THVD1420 “预告信息”说明	1
• 新增了图 5-7、图 5-8 和图 5-9	8
• 添加了图 5-1、图 5-2、图 5-4 和图 5-5 的测试条件。	8
• 添加了图 10-2	19

4 引脚配置和功能

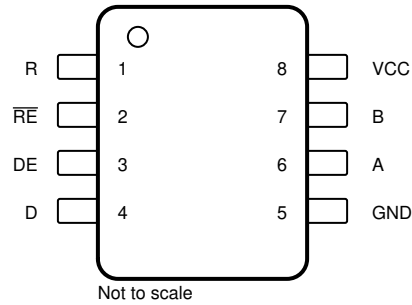


图 4-1. SOIC-8 (D)、SOT-8 (DRL) 封装、俯视图

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号		
R	1	数字输出	接收数据输出
$\overline{\text{RE}}$	2	数字输入	接收器使能, 低电平有效 (内部 $2\text{M}\Omega$ 上拉电阻)
DE	3	数字输入	驱动器使能, 高电平有效 (内部 $2\text{M}\Omega$ 下拉)
D	4	数字输入	驱动器数据输入
GND	5	接地	器件接地
A	6	总线输入/输出	总线 I/O 端口、A (与 B 互补)
B	7	总线输入/输出	总线 I/O 端口、B (与 A 互补)
V_{CC}	8	电源	3.3V 至 5V 电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内（除非另有说明）（请参阅⁽¹⁾）

		最小值	最大值	单位
V _{CC}	电源电压	- 0.5	7	V
V _L	任何逻辑引脚（D、DE 或 RE）上的输入电压	- 0.3	5.7	V
V _A 、V _B	A 或 B 输入上的电压范围	- 16	16	V
I _O	接收器输出电流	- 24	24	mA
T _J	结温		170	°C
T _{STG}	存储温度	- 65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不意味着器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型（HBM），符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±16,000	V
V _(ESD)	静电放电	人体放电模型（HBM），符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±4,000	V
		充电器件模型（CDM），符合 ANSI/ESDA/JEDEC JS-002 ⁽²⁾	±1,500	

- (1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
 (2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

5.3 ESD 等级 [IEC]

			值	单位
V _(ESD)	静电放电	IEC 61000-4-2 ESD（接触放电），总线端子和接地（GND）	±12,000	V
	静电放电	IEC 61000-4-2 ESD（空气间隙放电），总线端子和接地（GND）	±15,000	
	静电放电	IEC 61000-4-4 EFT（快速瞬变或突发）、总线端子和 GND	±4,000	

5.4 建议运行条件

		最小值	标称值	最大值	单位
V _{CC}	电源电压	3	5	5.5	V
V _{ID}	差分输入电压	-12		12	V
V _I	任何总线端子上的输入电压 ⁽¹⁾	-7		12	V
V _{IH}	高电平输入电压 (驱动器、驱动器启用和接收器启用输入)	2		5.5	V
V _{IL}	低电平输入电压 (驱动器、驱动器启用和接收器启用输入)	0		0.8	V
I _O	输出电流	驱动器		60	mA
		接收器		8	
R _L	差分负载电阻	54	60		Ω
1/t _{UI}	信令速率: THVD1400			500	kbps
1/t _{UI}	信令速率: THVD1420			12	Mbps
T _J	结温	-40		150	°C
T _A ⁽²⁾	工作环境温度	-40		125	°C
T _{SHDN}	热关断阈值 (温度上升)	150	170		°C
T _{HYS}	热关断迟滞		15		°C

(1) 本数据表采用将最小正值 (最大负值) 指定为最小值的代数约定。

(2) 内部 (结温) 温度额定值高达 150°C。每个应用都应考虑由于内部功率耗散引起的自热。最大结温受内部热关断 (TSD) 电路的限制, 当结温达到 170°C 时, 该电路会禁用驱动器输出。

5.5 热性能信息

热指标 ⁽¹⁾		THVD1400、THVD1420		单位
		DRL (SOT)	D (SOIC)	
		8 个引脚	8 引脚	
R _{θJA}	结至环境热阻	112.2	126.0	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	28.4	66.2	°C/W
R _{θJB}	结至电路板热阻	22.1	69.4	°C/W
ψ _{JT}	结至顶部特征参数	1.2	18.7	°C/W
ψ _{JB}	结至电路板特征参数	22.0	68.7	°C/W

(1) 有关传统和新热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

5.6 功率耗散特性

参数		测试条件	值	单位	
P _D	功率耗散、驱动器和接收器被启用、V _{CC} = 5.5V、T _A = 125°C、50% 占空比方波信号 (在最大信号传输速率下) (THVD1400)	未终止	R _L = 300 Ω, C _L = 50pF	145	
		RS-422 负载	R _L = 100 Ω, C _L = 50pF	175	
		RS-485 负载	R _L = 54 Ω, C _L = 50pF	235	
	功率耗散、驱动器和接收器被启用、V _{CC} = 5.5V、T _A = 125°C、50% 占空比方波信号 (在最大信号传输速率下) (THVD1420)	未终止	R _L = 300 Ω, C _L = 50pF	175	mW
		RS-422 负载	R _L = 100 Ω, C _L = 50pF	200	
		RS-485 负载	R _L = 54 Ω, C _L = 50 pF	250	

5.7 电气特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位	
驱动器								
V _{OD}	驱动器差分输出电压幅度	R _L = 60 Ω, -7V ≤ V _{test} ≤ 12V		参阅图 6-1	1.5	2	V	
		R _L = 60 Ω, -7V ≤ V _{test} ≤ 12V, 4.5V ≤ V _{CC} ≤ 5.5V			2.1	3		
		R _L = 100 Ω, C _L = 50pF		参阅图 6-2	2	2.5		
		R _L = 54 Ω, C _L = 50 pF			1.5	2		
		R _L = 54 Ω, 4.5V ≤ V _{CC} ≤ 5.5V			2.1	3		
Δ V _{OD}	驱动器差分输出电压幅度的改变	R _L = 54 Ω 或 100Ω, C _L = 50pF		参阅图 6-2	-50	50	mV	
V _{OC(SS)}	稳定状态共模输出电压				1	V _{CC} / 2	3	V
ΔV _{OC}	差分驱动器共模输出电压的变化				-50		50	mV
V _{OC(PP)}	峰值到峰值驱动器共模输出电压	R _L = 54 Ω, C _L = 50pF, V _{CC} = 5V		参阅图 6-2		520	mV	
V _{OC(PP)}	峰值到峰值驱动器共模输出电压	R _L = 54 Ω, C _L = 50pF, V _{CC} = 3.3V		参阅图 6-2		250	mV	
I _{OS}	驱动器短路输出电流	DE = V _{CC} , -7V ≤ [V _A 或 V _B] ≤ 12V, 或 A 引脚短接到 B 引脚		-250		250	mA	
接收器								
I _I	总线输入电流 (驱动器禁用)	DE = 0V, V _{CC} = 0V 或 5.5V		V _I = 12 V	75	100	μA	
				V _I = -7 V	-97	-70		
V _{IT+}	正向接收器差分输入电压阈值	-7V ≤ V _{CM} ≤ 12V				-70	-45	mV
V _{IT-}	负向接收器差分输入电压阈值					-200	-150	mV
V _{HYS} (1)	接收器差分输入电压阈值迟滞 (V _{IT+} - V _{IT-})					30	50	mV
V _{OH}	接收器高电平输出电压	I _{OH} = 4mA		V _{CC} - 0.4	V _{CC} - 0.2		V	
V _{OL}	接收器低电平输出电压	I _{OL} = 4mA				0.2	0.4	V
I _{OZ}	接收器高阻抗输出电流	V _O = 0V 或 V _{CC} , RE = V _{CC}		-1		1	μA	
逻辑								
I _{IN}	输入电流 (D、DE、RE)			-5		5	μA	
电源								
I _{CC}	电源电流 (静态)	V _{CC} = 3.6 V	驱动器和接收器被启用	DE = V _{CC} , RE = 0, 无负载	1500	1800	μA	
			驱动器和接收器被禁用	DE = V _{CC} , RE = V _{CC} , 无负载	1000	1500		
			驱动器被禁用, 接收器被启用	DE = 0, RE = 0, 无负载	700	900		
			驱动器和接收器被禁用	DE = 0, RE = V _{CC} , 无负载	0.1	1		
		V _{CC} = 5.5 V	驱动器和接收器被启用	DE = V _{CC} , RE = 0, 无负载	1700	3000	μA	
			驱动器被启用, 接收器被禁用	DE = V _{CC} , RE = V _{CC} , 无负载	1300	2500		
			驱动器被禁用, 接收器被启用	DE = 0, RE = 0, 无负载	800	1000		
			驱动器和接收器被禁用	DE = 0, RE = V _{CC} , 无负载	0.1	1		

(1) 在任何特定条件下, V_{IT+} 被指定为至少比 V_{IT-} 高 V_{HYS}。

5.8 开关特征 (THVD1400)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
驱动器					

5.8 开关特征 (THVD1400) (continued)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

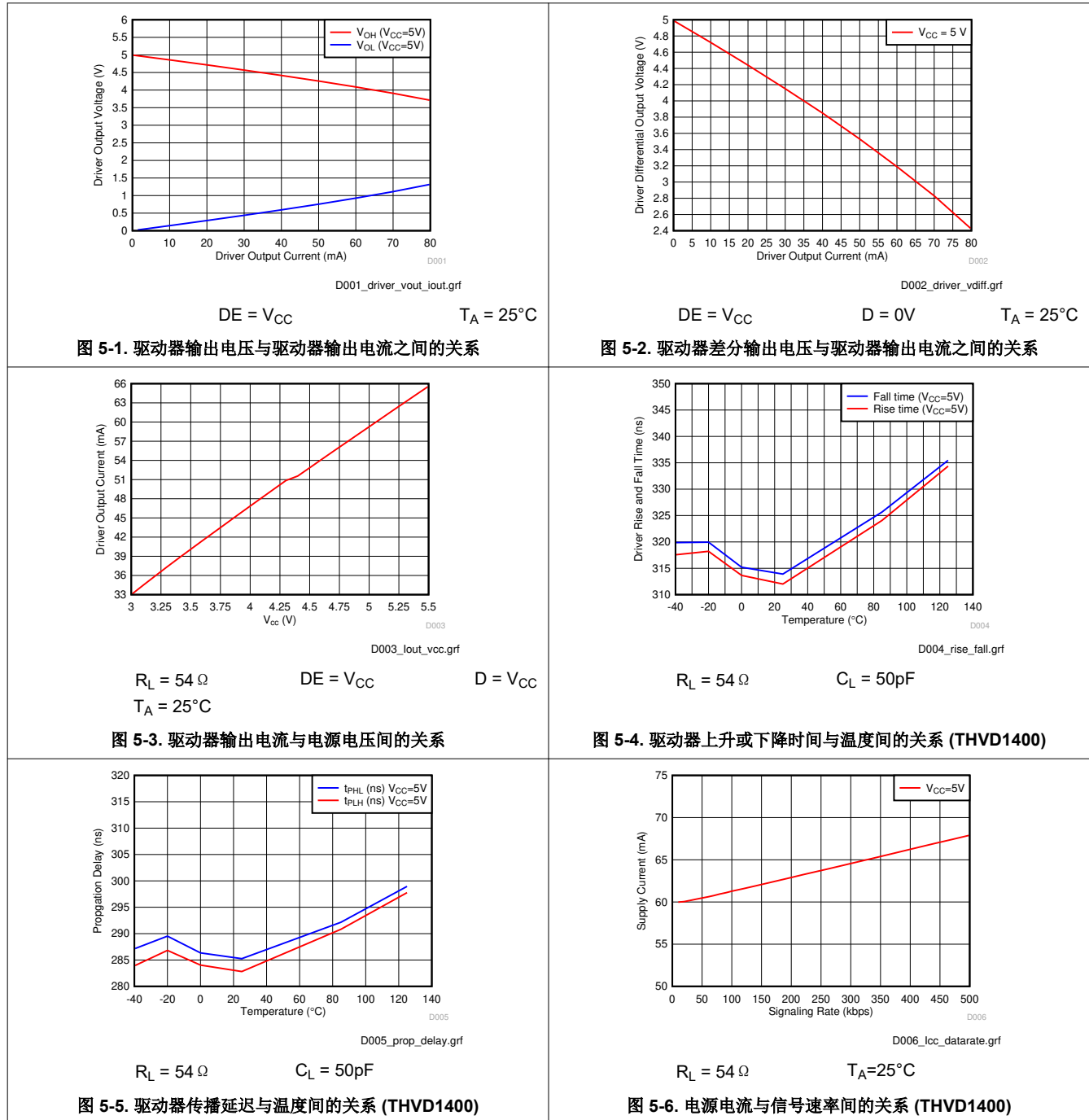
参数		测试条件		最小值	典型值	最大值	单位	
t_r, t_f	驱动器差分输出上升和下降时间	参阅图 6-3		200	400	600	ns	
t_{PHL}, t_{PLH}	驱动器传播延迟			250	500	ns		
$t_{SK(P)}$	驱动器脉冲偏差, $ t_{PHL} - t_{PLH} $			15	ns			
t_{PHZ}, t_{PLZ}	驱动器禁用时间	接收器被启用 接收器被禁用		请参阅图 6-4 和图 6-5		80	200	ns
t_{PZH}, t_{PZL}	驱动器启用时间					200	650	ns
				4	10		μ s	
接收器								
t_r, t_f	接收器输出上升和下降时间	参阅图 6-6		13	20		ns	
t_{PHL}, t_{PLH}	接收器传播延迟时间			60	110	ns		
$t_{SK(P)}$	接收器脉冲偏差, $ t_{PHL} - t_{PLH} $			7	ns			
t_{PHZ}, t_{PLZ}	接收器禁用时间	参阅图 6-7		30	60		ns	
$t_{PZL(1)}, t_{PZH(1)}$ $t_{PZL(2)}, t_{PZH(2)}$	接收器启用时间			驱动器被启用	参阅图 6-7	60	150	ns
		驱动器被禁用	参阅图 6-8	4	10		μ s	

5.9 开关特征 (THVD1420)

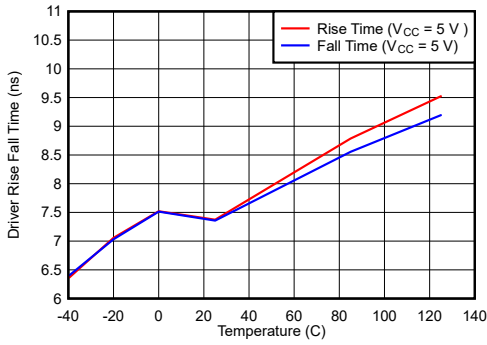
在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位	
驱动器								
t_r, t_f	驱动器差分输出上升和下降时间	参阅图 6-3		15	25		ns	
t_{PHL}, t_{PLH}	驱动器传播延迟			20	38	ns		
$t_{SK(P)}$	驱动器脉冲偏差, $ t_{PHL} - t_{PLH} $			3.5	ns			
t_{PHZ}, t_{PLZ}	驱动器禁用时间	接收器被启用 接收器被禁用		请参阅图 6-4 和图 6-5		15	38	ns
t_{PZH}, t_{PZL}	驱动器启用时间					15	70	ns
				4	10		μ s	
接收器								
t_r, t_f	接收器输出上升和下降时间	参阅图 6-6		10	16		ns	
t_{PHL}, t_{PLH}	接收器传播延迟时间			40	75	ns		
$t_{SK(P)}$	接收器脉冲偏差, $ t_{PHL} - t_{PLH} $			5	ns			
t_{PHZ}, t_{PLZ}	接收器禁用时间	参阅图 6-7		15	25		ns	
$t_{PZL(1)}, t_{PZH(1)}$ $t_{PZL(2)}, t_{PZH(2)}$	接收器启用时间			驱动器被启用	参阅图 6-7	25	170	ns
		驱动器被禁用	参阅图 6-8	4	10		μ s	

5.10 典型特性

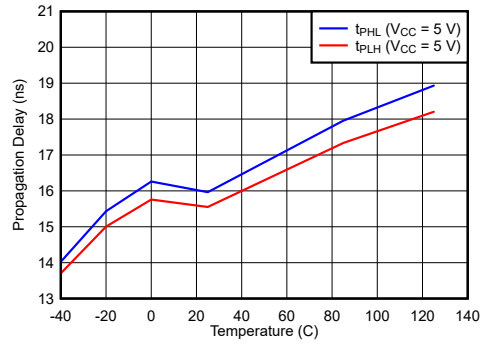


5.10 典型特性 (continued)



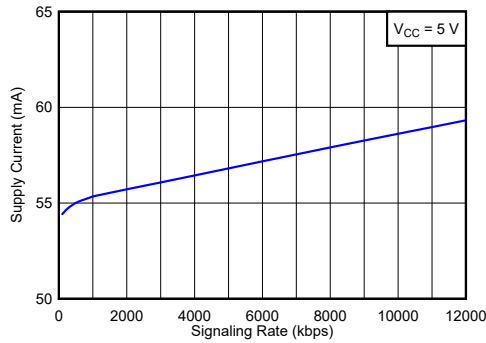
$R_L = 54 \Omega$ $C_L = 50\text{pF}$

图 5-7. 驱动器上升和下降时间与温度间的关系 (THVD1420)



$R_L = 54 \Omega$ $C_L = 50\text{pF}$

图 5-8. 驱动器传播延迟与温度间的关系 (THVD1420)



$R_L = 54 \Omega$ $T_A = 25^\circ\text{C}$

图 5-9. 电源电流与信号速率间的关系 (THVD1420)

6 参数测量信息

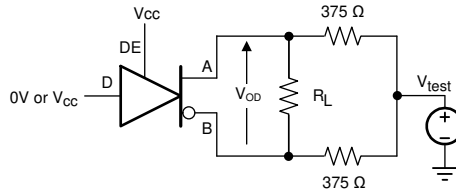


图 6-1. 具有共模负载的驱动器差分输出电压的测量



图 6-2. 具有 RS-485 负载的驱动器差分 and 共模输出的测量

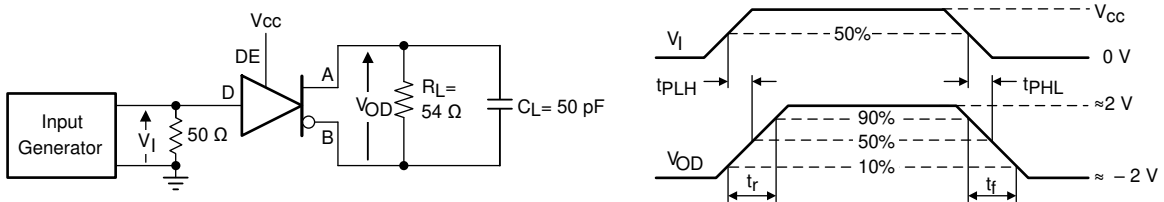


图 6-3. 驱动差分输出上升和下降次数以及传播延迟的测量

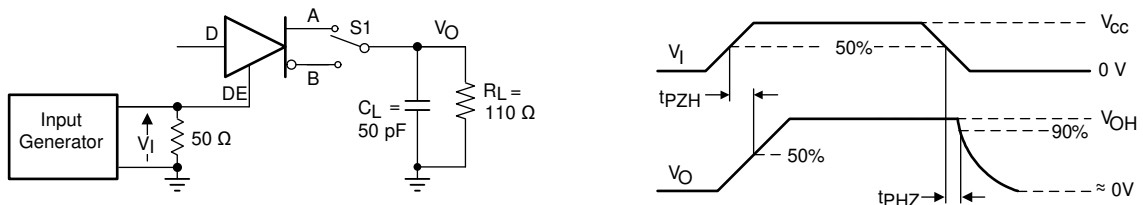


图 6-4. 具有高电平有效输出和下拉负载的驱动器启用和禁用次数的测量

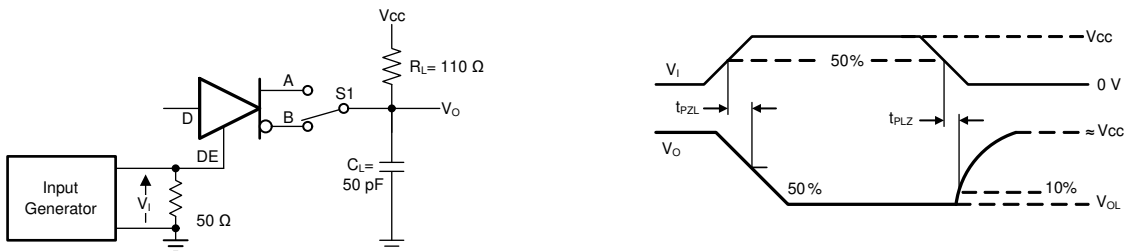


图 6-5. 具有低电平有效输出和上拉负载的驱动器启用和禁用次数的测量

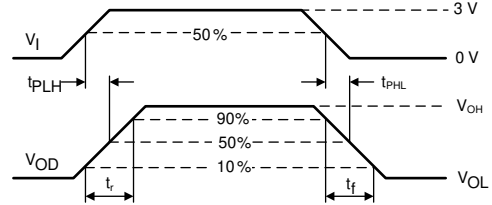
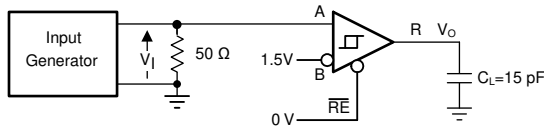


图 6-6. 接收器输出上升和下降次数以及传播延迟的测量

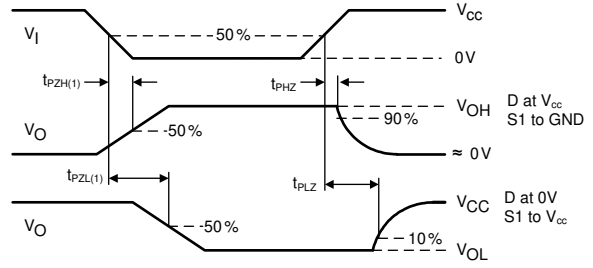
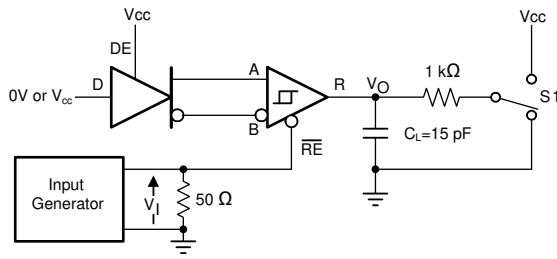


图 6-7. 驱动器被启用情况下接收器启用/禁用次数的测量

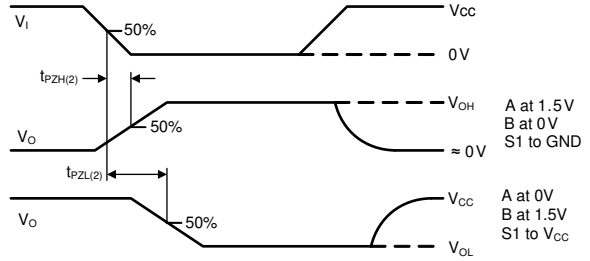
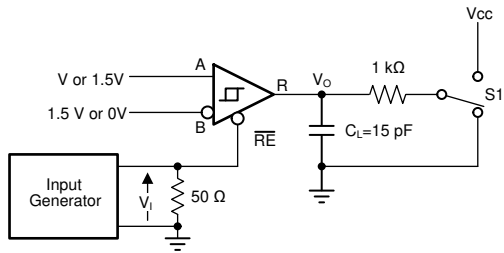


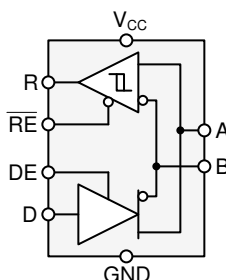
图 6-8. 驱动器被禁用情况下接收器启用次数的测量

7 详细说明

7.1 概述

THVD1400 是一款低功耗、半双工 RS-485 收发器，适用于高达 500kbps 的数据传输。THVD1420 是一款低功耗、半双工 RS-485 收发器，适用于高达 12Mbps 的数据传输。

7.2 功能方框图



7.3 特性说明

内部 ESD 保护电路可根据高达 $\pm 12\text{kV}$ (接触放电)、 $\pm 15\text{kV}$ (空气间隙放电) 的 IEC 61000-4-2 标准, 保护收发器免受静电放电 (ESD) 的影响, 并根据高达 $\pm 4\text{kV}$ 的 IEC 61000-4-4 标准保护收发器免受电气快速瞬变 (EFT) 的影响。

7.4 器件功能模式

当驱动器使能引脚 DE 为逻辑高电平时, 差分输出 A 和 B 遵循数据输入 D 的逻辑状态。D 处的逻辑高电平导致 A 变为高电平, B 变为低电平。在这种情况下, 定义为 $V_{OD} = V_A - V_B$ 的差分输出电压为正。当 D 为低电平时, 输出状态反转, B 变高, A 变低, V_{OD} 是负数。

当 DE 为低电平时, 两个输出都变为高阻态。在这种情况下, D 处的逻辑状态是无关紧要的。DE 引脚有一个内部下拉电阻到地; 因此, 当保持打开状态时, 驱动程序默认禁用 (高阻抗)。D 引脚有一个内部上拉电阻到 V_{CC} , 因此, 当驱动器启用时保持开路时, 输出 A 变为高电平, B 变为低电平。

表 7-1. 驱动器功能表

输入 D	使能 DE	输出		功能
		A	B	
H	H	H	低电平	有源驱动总线高电平
低电平	H	L	高电平	有源驱动总线低电平
X	L	Z	Z	驱动器被禁用
X	断开	Z	Z	默认情况下, 驱动器被禁用
断开	H	H	低电平	默认情况下, 有源驱动总线高电平

当接收器使能引脚 $\overline{\text{RE}}$ 为逻辑低电平时, 接收器被使能。当差分输入电压定义为 $V_{ID} = V_A - V_B$ 为正并且高于正输入阈值 V_{IT+} 时, 接收器输出 R 变为高电平。当 V_{ID} 为负并且低于负输入阈值 V_{IT-} 时, 接收器输出 R 变为低电平。如果 V_{ID} 介于 V_{IT+} 和 V_{IT-} 之间, 则输出是不确定的。

当 $\overline{\text{RE}}$ 为逻辑高电平或保持开路时, 接收器输出为高阻抗, V_{ID} 的幅度和极性无关紧要。当收发器与总线断开 (开路)、总线线路短路 (短路) 或总线未主动驱动 (空闲总线) 时, 接收器输入的内部偏置会导致输出失效防护高电平。

表 7-2. 接收器功能表

差分输入	使能	输出	功能
$V_{ID} = V_A - V_B$	$\overline{\text{RE}}$	R	
$V_{IT+} < V_{ID}$	L	高电平	接收有效总线高电平
$V_{IT-} < V_{ID} < V_{IT+}$	L	?	待定总线状态

表 7-2. 接收器功能表 (continued)

差分输入	使能	输出	功能
$V_{ID} = V_A - V_B$	RE	R	
$V_{ID} < V_{IT}$	低电平	低电平	接收有效总线低电平
X	H	Z	接收器被禁用
X	断开	Z	默认情况下, 接收器被禁用
开电路总线	L	H	故障安全高电平输出
短路总线	L	H	故障安全高电平输出
闲置 (终止) 总线	L	H	故障安全高电平输出

8 应用信息免责声明

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

THVD1400 是一款半双工 RS-485 收发器，通常用于异步数据传输。驱动器和接收器使能引脚允许配置不同的工作模式。

8.2 典型应用

RS-485 总线包含多个并联到总线电缆的收发器。为了消除线路反射，每个电缆末端都用一个端接电阻 R_T ，其值与电缆的特征阻抗 Z_0 匹配。这种方法称为并行端接，允许在更长的电缆长度上实现更高的数据速率。

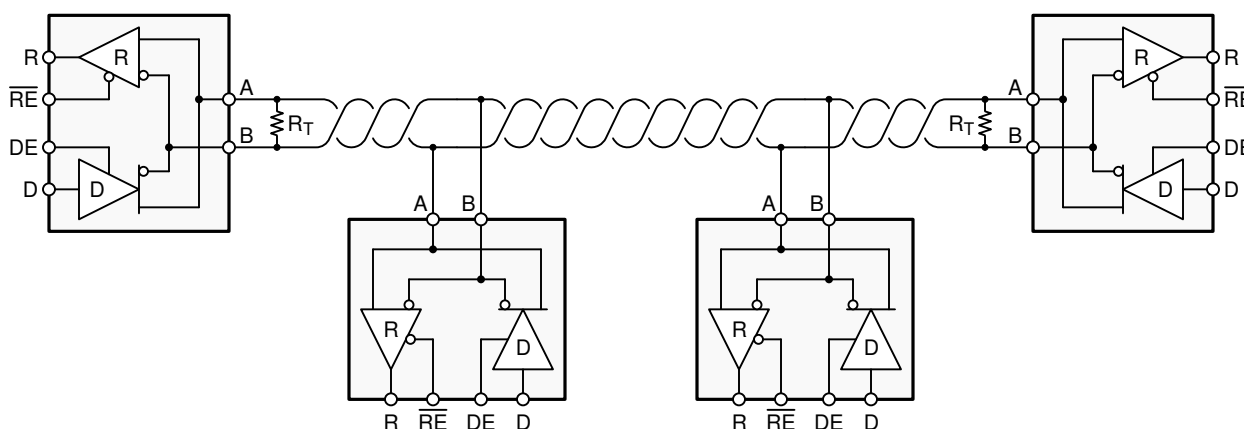


图 8-1. 具有半双工收发器的典型 RS-485 网络

8.2.1 设计要求

RS-485 是一种稳健的电气标准，适用于长距离网络，可用于具有不同要求（例如距离、数据速率和节点数量）的各种应用。

8.2.1.1 数据速率和总线长度

数据速率与电缆长度成反比关系，即数据速率越高，电缆长度越短；反之，数据速率越低，电缆长度越长。虽然大多数 RS-485 系统使用 10kbps 和 100kbps 之间的数据速率，但某些应用需要在 4000 英尺或更远的距离上高达 300kbps 的数据速率。通过允许高达 5% 或 10% 的小信号抖动，可以实现更长的距离。

8.2.1.2 桩线长度

将节点连接到总线时，收发器输入和电缆干线之间的距离（称为桩线）应尽可能短。桩线是一段无端接的总线线路，随着桩线长度的增加，它会引入反射。作为通用指南，桩线的电气长度或往返延迟应小于驱动器上升时间的十分之一，即最大的物理桩线长度，如[方程式 1](#) 所示。

$$L_{(\text{STUB})} \leq 0.1 \times t_r \times v \times c \quad (1)$$

其中

- t_r 是驱动器上升时间的 10/90
- c 是光速 ($3 \times 10^8 \text{m/s}$)
- v 是电缆或布线的信号速度，以 c 的系数表示

8.2.1.3 总线负载

RS-485 标准规定，符合标准的驱动器必须能够驱动 32 个单元负载 (UL)，其中 1 个单元负载表示大约 $12 \text{ k}\Omega$ 的负载阻抗。由于 THVD1400 包含 1/8 UL 收发器，因此可将多达 256 个接收器连接到总线。

8.2.1.4 接收器故障安全

THVD1400 的差分接收器由于以下原因而失效防护至无效总线状态：

- 开路总线条件，例如断开的连接器
- 总线短路情况，例如将双绞线短路在一起的电缆损坏
- 当公交车上没有驱动器主动驱动时发生的空闲总线条件

在其中任一种情况下，此差分接收器将输出一个失效防护逻辑高电平状态，因此接收器的输出并非未明确。

接收器失效防护通过将接收器阈值进行偏移来完成，因此输入不确定范围并不包括零电压差分。为了符合 RS-422 和 RS-485 标准，接收器输出必须在差分输入 V_{ID} 正向大于 200mV 时输出一个高电平，并且当 V_{ID} 负向大于 -200mV 时输出一个低电平。用于确定失效防护性能的接收器参数是 V_{IT+} 、 V_{IT-} 和 V_{HYS} (V_{IT+} 和 V_{IT-} 的间隔)。如[接收器功能表](#)所示，负电压高于 -200mV 的差分信号始终会导致接收器输出低电平，而正电压高于 200mV 的差分信号始终会导致接收器输出高电平。

当差分输入信号接近于零时，它将仍高于 V_{IT+} 阈值，并且此接收器输出将为高电平。只有当差分输入比 V_{IT+} 低出多 V_{HYS} 时，接收器输出才会转换至低电平状态。因此，总线故障条件下接收器输入的抗噪性包括接收器迟滞值 V_{HYS} 以及 V_{IT+} 的值。

8.2.1.5 瞬态保护

THVD1400 收发器系列的总线引脚包括针对 $\pm 16\text{kV}$ HBM 和 $\pm 12\text{kV}$ IEC 61000-4-2 接触放电的片上 ESD 保护。国际电工委员会 (IEC) ESD 测试远比 HBM ESD 测试严格得多。IEC 模型的充电电容 $C_{(s)}$ 高出 50%，放电电阻 $R_{(D)}$ 低出 78%，所产生的放电电流明显高于 HBM 模型。

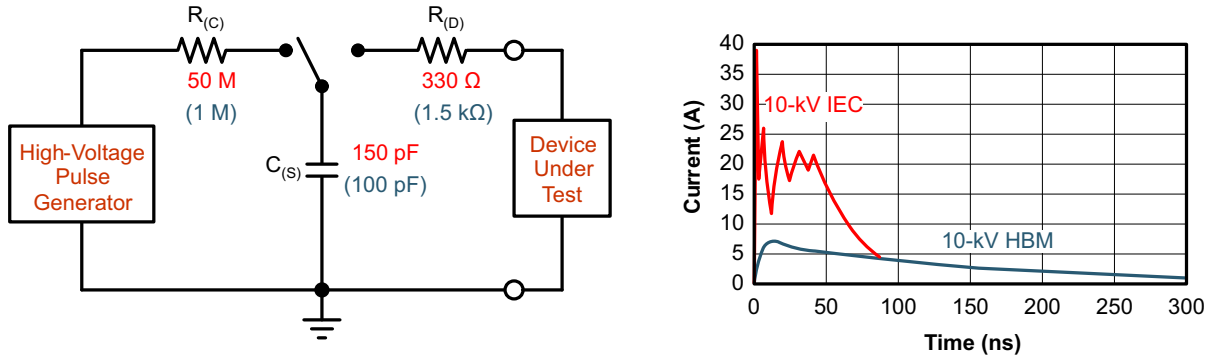


图 8-2. HBM 模型和 IEC-ESD 模型的电流比较 (括号中为 HBM 值)

IEC ESD 保护的片上实现可显著提高设备的稳健性。由于人类接触连接器和电缆，会发生常见的放电事件。设计人员可以选择针对持续时间较长的瞬变 (通常称为浪涌瞬变) 实施保护。

EFT 通常是由继电器触点回跳或电感负载中断引起的。浪涌瞬变通常由雷击 (直接雷击或感应电压和电流的间接雷击) 或电力系统切换 (包括负载变化和短路切换) 引起。这些瞬变通常发生在工业环境中，例如工厂自动化和电网系统。

图 8-3 将 EFT 的脉冲功率和浪涌瞬态与 IEC ESD 瞬态引起的功率进行了比较。左图显示了 0.5kV 浪涌瞬态和 4kV EFT 瞬态的相对脉冲功率，两者都使左下角可见的 10kV ESD 瞬变相形见绌。500V 浪涌瞬态代表工业和过程自动化中工厂环境中可能发生的事件。

右图显示了 6kV 浪涌瞬变相对于相同 0.5kV 浪涌瞬变的脉冲功率。6kV 浪涌瞬变最有可能发生在发电和电网系统中。

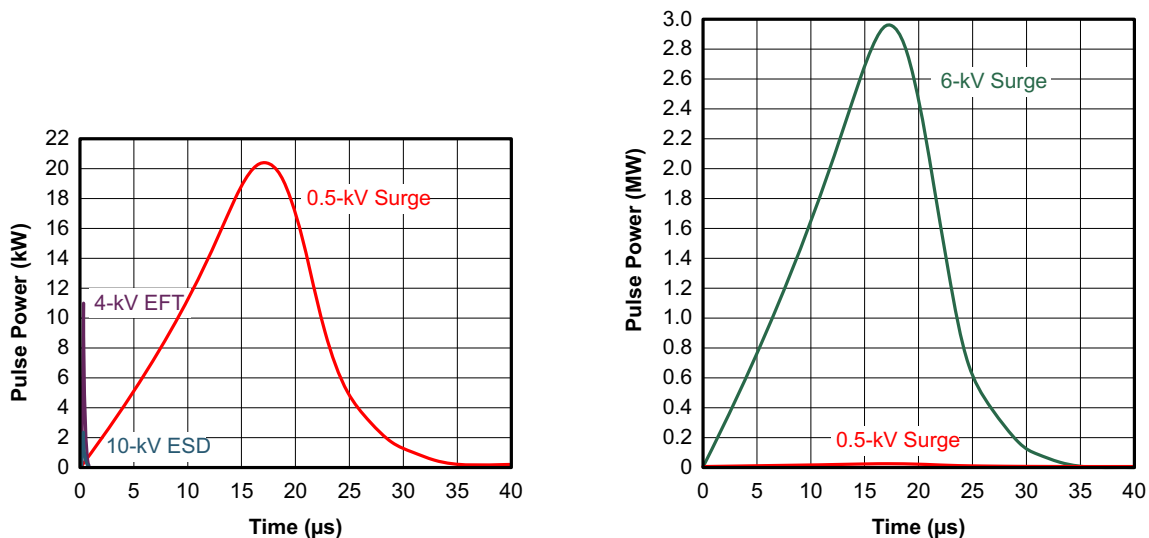


图 8-3. ESD、EFT 和浪涌瞬态的功耗比较

在浪涌瞬变情形中，高能量内容的特点是脉冲持续时间长和脉冲功率衰减缓慢。转储到收发器内部保护单元的瞬变电能被转换成热能，从而加热并破坏保护单元，进而损坏收发器。图 8-4 显示了单个 ESD、EFT、浪涌瞬变以及合规性测试期间常用的 EFT 脉冲序列的瞬态能量差异很大。

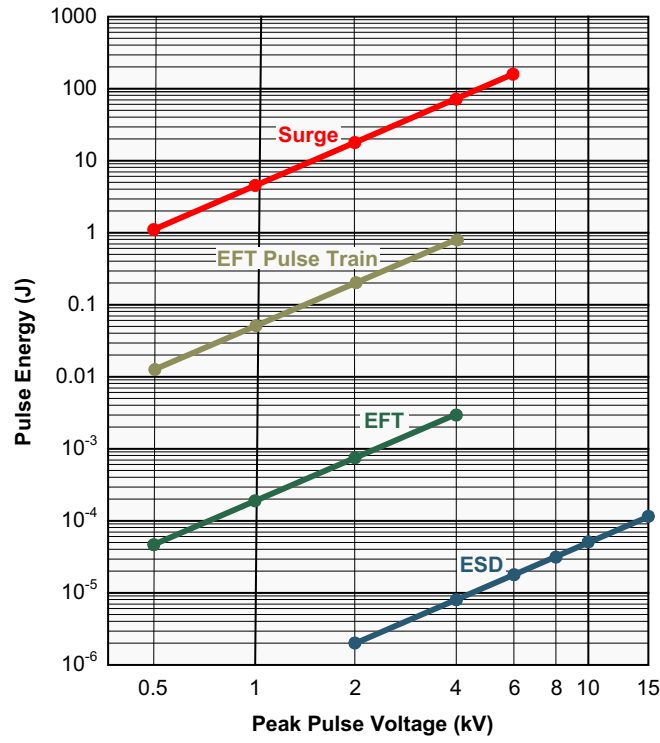


图 8-4. 瞬态能量的比较

8.2.2 详细设计过程

为了保护总线节点免受高能瞬变的影响，有必要实施外部瞬变保护装置。图 8-5 建议使用保护电路来抵御 1kV 浪涌 (IEC 61000-4-5) 瞬变。表 8-1 显示了相关的物料清单。

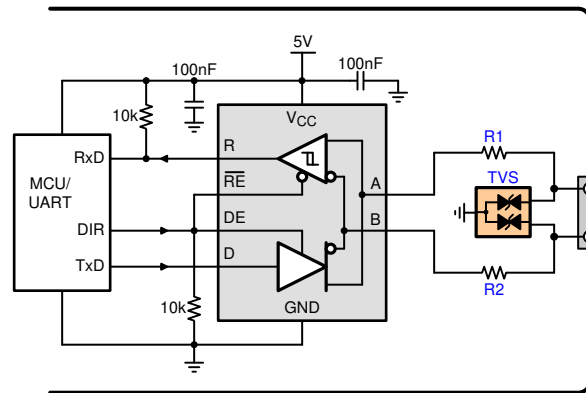


图 8-5. 针对半双工器件的浪涌瞬变的瞬态保护

表 8-1. 物料清单

器件	功能	订货编号	制造商
收发器	RS-485 收发器	THVD1400	TI
R1	10 Ω 防脉冲厚膜电阻器	CRCW0603010RJNEAHP	Vishay (威世)
R2			
TVS	双向 400W 瞬态抑制器	CDSOT23-SM712	Bourns (伯恩斯)

8.2.3 应用曲线

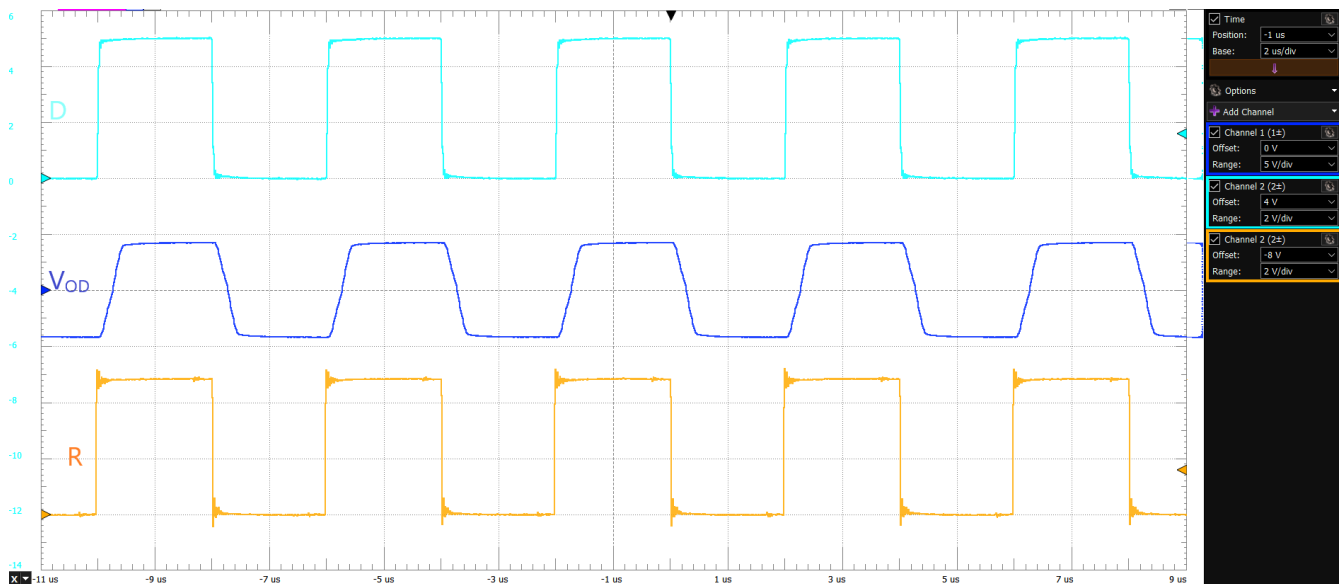


图 8-6. 500kbps、 $V_{CC} = 5V$ 时的 THVD1400 波形

9 电源相关建议

为确保在所有数据速率和电源电压下可靠运行，应使用 100nF 陶瓷电容对各个电源进行去耦，该电容的位置应尽可能靠近电源引脚。这样有助于减少开关模式电源输出中出现的电源电压波纹，并且有助于补偿 PCB 电源层的电阻和电感。

10 布局

10.1 布局指南

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的浪涌瞬变。这些瞬变的频率带宽较宽（大约 3MHz 至 300MHz），因此在 PCB 设计过程中必须应用高频布局技术。

1. 将保护电路放置在靠近总线连接器的位置，以防止噪声瞬变在电路板上传播。
2. 使用 V_{CC} 和接地平面来提供低电感。请注意，高频电流会选择阻抗最小的路径，而非电阻最小的路径。
3. 将保护元件设计成信号路径的方向。不得将瞬态电流从信号路径强行转移至保护器件。
4. 在尽可能靠近电路板上收发器、UART 和/或控制器 IC 的 V_{CC} 引脚的位置施加 100nF 至 220nF 去耦电容器。
5. 当旁路电容和保护器件连接 V_{CC} 和接地时，应至少使用两个过孔以更大限度减少走线和降低过孔电感。
6. 使用 $1k\Omega$ 至 $10k\Omega$ 的上拉和下拉电阻用于使能线路，以在瞬态事件期间限制这些线路中的噪声电流。
7. 如果 TVS 钳位电压高于收发器总线引脚的指定最大电压，则在 A 和 B 总线线路中插入防脉冲电阻器。这些电阻器可限制进入收发器的剩余钳位电流并防止其锁存。
8. 虽然纯 TVS 保护足以应对高达 1kV 的浪涌瞬态，但更高的瞬态需要金属氧化物压敏电阻 (MOV) 将瞬态降低到几百伏的钳位电压，以及瞬态阻断单元 (TBU) 将瞬态电流限制在小于 1mA。

10.2 布局示例

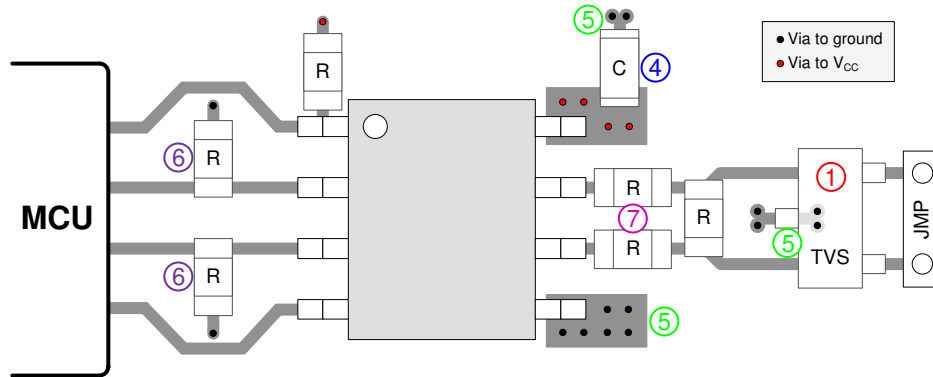


图 10-1. SOIC 封装的布局示例

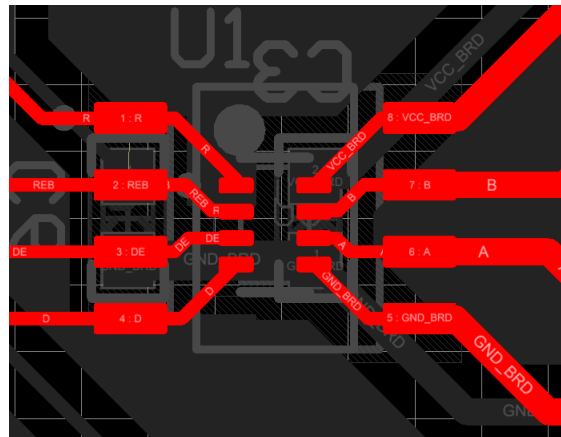


图 10-2. SOIC (D) 和 SOT (DRL) 的共同布局示例

11 器件和文档支持

11.1 器件支持

11.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

11.5 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

11.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
THVD1400DR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1400
THVD1400DR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1400
THVD1400DRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1400
THVD1400DRG4.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1400
THVD1400DRLR	Active	Production	SOT-5X3 (DRL) 8	4000 LARGE T&R	Yes	Call TI Sn	Level-1-260C-UNLIM	-40 to 125	T400
THVD1400DRLR.A	Active	Production	SOT-5X3 (DRL) 8	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	T400
THVD1420DR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1420
THVD1420DR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1420
THVD1420DRLR	Active	Production	SOT-5X3 (DRL) 8	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	T420
THVD1420DRLR.A	Active	Production	SOT-5X3 (DRL) 8	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	T420

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

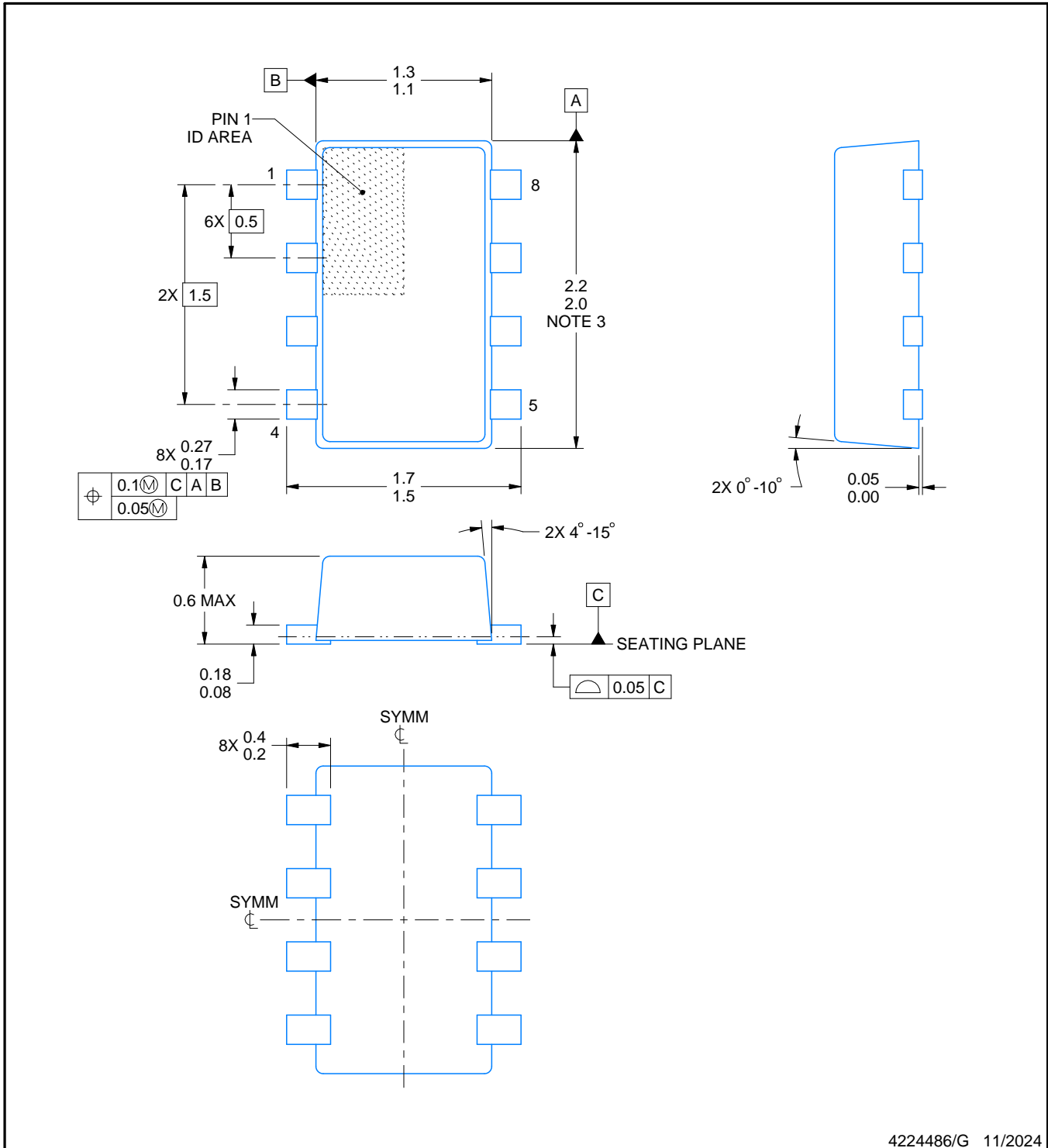

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THVD1400DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
THVD1400DRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
THVD1400DRLR	SOT-5X3	DRL	8	4000	180.0	8.4	2.75	1.9	0.8	4.0	8.0	Q3
THVD1420DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
THVD1420DRLR	SOT-5X3	DRL	8	4000	180.0	8.4	2.75	1.9	0.8	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
THVD1400DR	SOIC	D	8	2500	353.0	353.0	32.0
THVD1400DRG4	SOIC	D	8	2500	353.0	353.0	32.0
THVD1400DRLR	SOT-5X3	DRL	8	4000	210.0	185.0	35.0
THVD1420DR	SOIC	D	8	2500	353.0	353.0	32.0
THVD1420DRLR	SOT-5X3	DRL	8	4000	210.0	185.0	35.0



4224486/G 11/2024

NOTES:

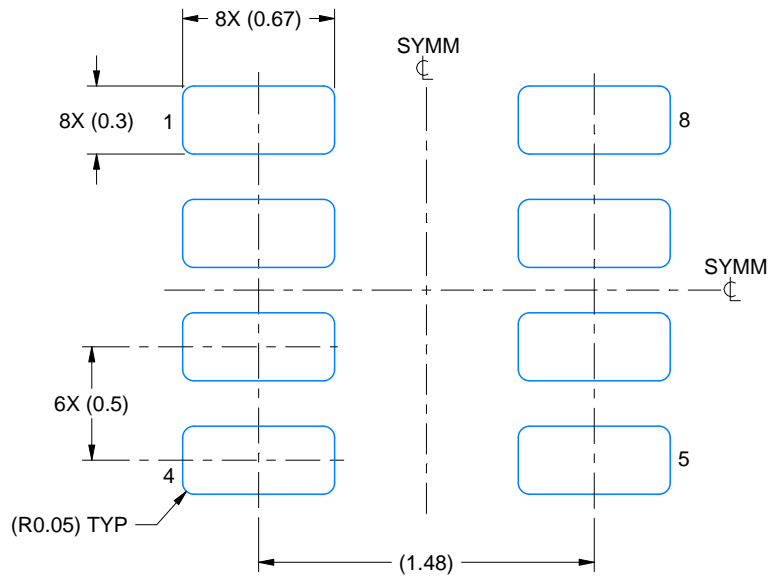
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, interlead flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC Registration MO-293, Variation UDAD

EXAMPLE BOARD LAYOUT

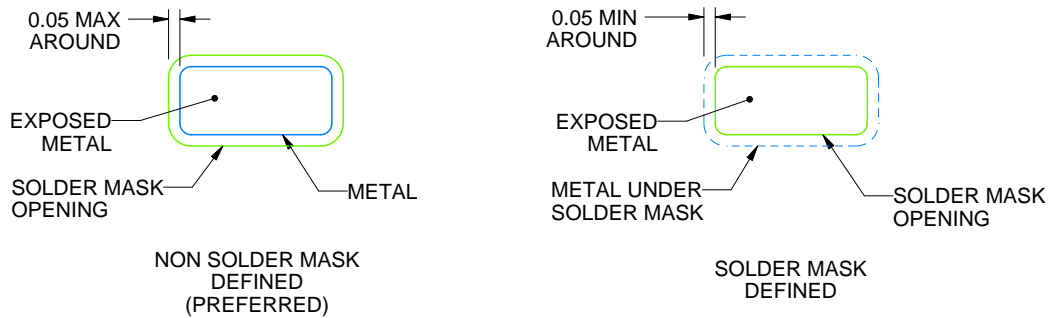
DRL0008A

SOT-5X3 - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:30X



SOLDERMASK DETAILS

4224486/G 11/2024

NOTES: (continued)

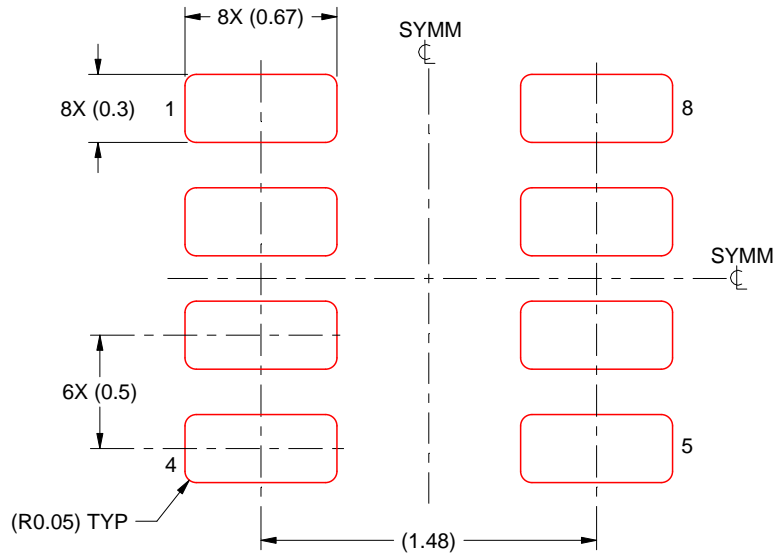
- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
- 7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0008A

SOT-5X3 - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4224486/G 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月