

TLC27xx 精密四通道运算放大器

1 特性

- 在指定温度范围内具有宽电源电压范围：
 - 0°C 至 70°C : 3V 至 16V
 - -40°C 至 125°C : 4V 至 16V
 - -55°C 至 125°C : 4V 至 16V
- 单电源供电
- 共模输入电压范围扩展至负电源导轨以下 (C 后缀和 I 后缀类型)
- 低噪声 : $f = 1\text{kHz}$ 时典型值为 $10.8\text{nV}/\sqrt{\text{Hz}}$
- 输出电压范围包括负电源导轨
- 高输入阻抗 : 典型值为 $>10^{12}\Omega$
- ESD 保护电路
- 也提供采用卷带包装的小外形封装选项
- 内置闩锁效应抑制功能

2 说明

TLC274 和 TLC279 精密四路运算放大器将各种输入偏移电压等级、低偏移电压漂移、高输入阻抗、低噪声以及接近通用型 BiFET 器件的高速性能集于一身。

极高的输入阻抗、低偏置电流和增强转换率使这些具有成本效益的器件非常适合以前为 BiFET 和 NFET 产品保留的应用。提供四个偏移电压等级 (C 后缀和 I 后缀类型)，范围从低成本 TLC274 (10mV) 到高精度 TLC279 (900μV)。这些优势与良好的共模抑制和电源电压抑制相结合，使这些器件成为先进的新设计和升级现有设计的理想选择。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TLC274	N (PDIP , 14)	19.3mm × 9.4mm
	D (SOIC , 14)	8.65mm × 6mm
	NS (SOP , 14)	10.2mm × 7.8mm
	DB (SSOP , 14)	6.2mm × 7.8mm
	PW (TSSOP , 14)	5mm × 6.4mm
TLC274A	N (PDIP , 14)	19.3mm × 9.4mm
	D (SOIC , 14)	8.65mm × 6mm
TLC274B	N (PDIP , 14)	19.3mm × 9.4mm
	D (SOIC , 14)	8.65mm × 6mm
	NS (SOP , 14)	10.2mm × 7.8mm
TLC279	N (PDIP , 14)	19.3mm × 9.4mm
	D (SOIC , 14)	8.65mm × 6mm

(1) 有关更多信息，请参阅 [节 9](#)。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性	1	5.2 输入偏置电流	14
2 说明	1	5.3 低电平输出电压	14
3 引脚配置和功能	3	5.4 输入偏移电压温度系数	14
4 规格	4	6 应用和实施	15
4.1 绝对最大额定值	4	6.1 应用信息	15
4.2 建议运行条件	4	7 器件和文档支持	17
4.3 电气特性	5	7.1 接收文档更新通知	17
4.4 电气特性	6	7.2 支持资源	17
4.5 电气特性	7	7.3 商标	17
4.6 电气特性	8	7.4 静电放电警告	17
4.7 运行特性	9	7.5 术语表	17
4.8 典型特性	10	8 修订历史记录	17
5 参数测量信息	13	9 机械、封装和可订购信息	18
5.1 单电源与双电源测试电路	13		

3 引脚配置和功能

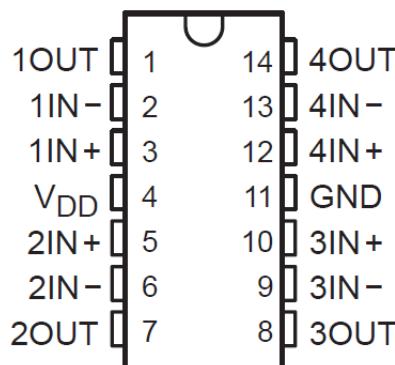


图 3-1. D、J、N 或 PW 封装 , 14 引脚 SOIC、SOP、PDIP、SSOP 或 TSSOP
(顶视图)

表 3-1. 引脚功能

引脚名称	引脚编号	类型	说明
1OUT	1	输出	输出 , 通道 1
1IN -	2	输入	反相输入 , 通道 1
1IN +	3	输入	同相输入 , 通道 1
VDD	4	—	正 (最高) 电源
2IN +	5	输入	同相输入 , 通道 2
2IN -	6	输入	反相输入 , 通道 2
2OUT	7	输出	输出 , 通道 2
3OUT	8	输出	输出 , 通道 3
3IN -	9	输入	反相输入 , 通道 3
3IN +	10	输入	同相输入 , 通道 3
GND	11	—	负 (最低) 电源或接地
4IN +	12	输入	同相输入 , 通道 4
4IN -	13	输入	反相输入 , 通道 4
4OUT	14	输出	输出 , 通道 4

4 规格

4.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V_{DD}	电源电压 ⁽²⁾			18	V
V_{ID}	差动输入电压 ⁽³⁾		$-V_{DD}$	$+V_{DD}$	
V_I	输入电压范围	任意输入	-0.3	V_{DD}	V
I_I	输入电流		-5	5	mA
I_O	输出电流	每个输出	-30	30	mA
	流入 V_{DD} 的总电流			45	mA
	流出 GND 的总电流			45	mA
	短路电流的持续时间 ($\leq 25^{\circ}\text{C}$) ⁽⁴⁾			无限	
T_A	自然通风条件下的工作温度	C 后缀	0	70	°C
		I 后缀	-40	85	
T_{stg}	贮存温度		-65	150	°C
	10 秒内距离外壳 1.6mm (1/16 英寸) 的引线温度	D 封装			°C
		P 封装		260	
		PW 封装			
	60 秒内距离外壳 1.6mm (1/16 英寸) 的引线温度	JG 封装		300	°C

(1) 应力超出节 4.1 下所列的值可能会对器件造成永久损坏。这些仅为应力额定值，并不表明器件在这些额定值下或者任何其他超过节 4.2 所述条件下可正常工作。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 除差分电压外的所有电压值都是相对于网络接地而言的。

(3) 差分电压是相对于 IN- 的 IN+ 上的值。

(4) 输出端可能短路至任一电源。必须限制温度和/或电源电压，从而确保不超过最大额定功耗 (请参阅应用部分) 。

4.2 建议运行条件

		C 后缀		I 后缀		单位
		最小值	最大值	最小值	最大值	
V_{DD}	电源电压	3	16	4	16	V
V_{IC}	共模输入电压	$V_{DD} = 5\text{V}$	-0.2	3.5	-0.2	V
		$V_{DD} = 10\text{V}$	-0.2	8.5	-0.2	
T_A	自然通风条件下的工作温度	0	70	-40	85	°C

4.3 电气特性

在指定自然通风温度下, $V_{DD} = 5V$ (除非另有说明)

参数		测试条件		T_A (1)	TLC274C、TLC274AC、 TLC274BC、TLC279C			单位
					最小值	典型值	最大值	
V_{IO}	输入偏移电压	TLC274C	$V_O = 1.4V$ $R_S = 50\Omega$	$25^\circ C$	0.12	10		mV
				完整范围		12		
		TLC274AC	$V_O = 1.4V$, $R_S = 50\Omega$	$25^\circ C$	0.12	5		
				完整范围		6.5		
		TLC274BC	$V_O = 1.4V$, $R_S = 50\Omega$	$25^\circ C$	120	2000		μV
				完整范围		3000		
		TLC279C	$V_O = 1.4V$ $R_S = 50\Omega$	$25^\circ C$	120	900		
				完整范围		1500		
a_{VIO}	输入失调电压的温度系数			$25^\circ C$ 至 $70^\circ C$	0.3			$\mu V/^\circ C$
I_{IO}	输入失调电流(2)	$V_O = 2.5V$	$V_{IC} = 2.5V$	$25^\circ C$	10	60		pA
				$70^\circ C$	7	300		
				$25^\circ C$	10	60		pA
				$70^\circ C$	40	600		
V_{ICR}	共模输入电压范围(3)			$25^\circ C$	-0.1 到 4	-0.3 到 4.2		V
				完整范围	-0.1 到 3.5			V
				$25^\circ C$	3.2	4.95		V
				$0^\circ C$	3	4.95		
V_{OL}	低电平输出电压	$V_{ID} = -100mV$	$I_{OL} = 0$	$70^\circ C$	3	4.95		mV
				$25^\circ C$	0	50		
				$0^\circ C$	0	50		
				$70^\circ C$	0	50		
A_{VD}	大信号差分电压放大	$V_O = 0.25V$ 至 $2V$	$R_L = 10k\Omega$	$25^\circ C$	5	1000		V/mV
				$0^\circ C$	4			
				$70^\circ C$	4			
				$25^\circ C$	65	80		
$CMRR$	共模抑制比	$V_{IC} = -0.1V < V_{IC} < 3V$		$0^\circ C$	60			dB
				$70^\circ C$	60			
				$25^\circ C$	65	120		
				$0^\circ C$	60			
k_{SVR}	电源电压抑制比 ($\Delta V_{DD}/\Delta V_{IO}$)	$V_{DD} = 5V$ 至 $10V$	$V_O = 1.4V$	$70^\circ C$	60			dB
				$25^\circ C$	65	120		
				$0^\circ C$	60			
				$70^\circ C$	60			
I_{DD}	电源电流 (4个放大器)	$V_O = 2.5V$, 无负载	$V_{IC} = 2.5V$, 无负载	$25^\circ C$	2.24	6.4		mA
				$0^\circ C$		7.2		
				$70^\circ C$		5.2		

(1) 完整范围为 $0^\circ C$ 至 $70^\circ C$ 。

(2) 低于 $5pA$ 的输入偏置电流和输入偏移电流典型值通过数学方式确定。

(3) 此范围也适用于每个单独输入。

4.4 电气特性

在指定自然通风温度下, $V_{DD} = 10V$ (除非另有说明)

参数		测试条件		T_A (1)	TLC274C、TLC274AC、 TLC274BC、TLC279C			单位
					最小值	典型值	最大值	
V_{IO}	输入偏移电压	TLC274C	$V_O = 1.4V$ $R_S = 50\Omega$, $R_L = 10k\Omega$	25°C	0.12	10		mV
				完整范围			12	
		TLC274AC	$V_O = 1.4V$ $R_S = 50\Omega$	25°C	0.12	5		
				完整范围			6.5	
		TLC274BC	$V_O = 1.4V$, $R_S = 50\Omega$	25°C	120	2000		μV
				完整范围			3000	
		TLC279C	$V_O = 1.4V$ $R_S = 50\Omega$	25°C	120	1200		
				完整范围			1900	
a_{VIO}	输入失调电压的温度系数			25°C 至 70°C	0.3			$\mu V/^\circ C$
I_{IO}	输入失调电流(2)	$V_O = 5V$	$V_{IC} = 5V$	25°C	10	60		pA
				70°C	7	300		
				25°C	10	60		
				70°C	50	600		
V_{ICR}	共模输入电压范围(3)			25°C	-0.1 到 9	-0.3 到 9.2		V
				完整范围	-0.1 到 8.5			V
				25°C	8	9.95		V
				0°C	7.8			
V_{OL}	低电平输出电压	$V_{ID} = -100mV$	$I_{OL} = 0$	70°C	7.8			mV
				25°C	0	50		
				0°C	0	50		
				70°C	0	50		
A_{VD}	大信号差分电压放大	$V_O = 1V$ 至 $6V$	$R_L = 10k\Omega$	25°C	10	1000		V/mV
				0°C	7.5			
				70°C	7.5			
				25°C	65	85		
$CMRR$	共模抑制比	$V_{IC} = -0.1V < V_{IC} < 8V$		0°C	60			dB
				70°C	60			
				25°C	65	120		
				0°C	60			
k_{SVR}	电源电压抑制比 ($\Delta V_{DD}/\Delta V_{IO}$)	$V_{DD} = 5V$ 至 $10V$	$V_O = 1.4V$	70°C	60			dB
				25°C	65	120		
				0°C	60			
				70°C	60			
I_{DD}	电源电流 (4个放大器)	$V_O = 5V$, 无负载	$V_{IC} = 5V$	25°C	2.24	8		mA
				0°C		8.8		
				70°C		6.8		

(1) 完整范围为 0°C 至 70°C。

(2) 低于 5pA 的输入偏置电流和输入偏置电流典型值通过数学方式确定。

(3) 此范围也适用于每个单独输入。

4.5 电气特性

在指定自然通风温度下, $V_{DD} = 5V$ (除非另有说明)

参数		测试条件		T_A (1)	TLC274I、TLC274AI、 TLC274BI、TLC279I			单位
					最小值	典型值	最大值	
V_{IO}	输入偏移电压	TLC274I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	10	mV
					完整范围		13	
		TLC274AI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	5	μV
					完整范围		7	
		TLC274BI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	120	2000	
					完整范围		3500	
		TLC279I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	120	500	μV
					完整范围		2000	
a_{VIO}	输入失调电压的温度系数			25°C 至 85°C		0.3		$\mu V/^\circ C$
I_{IO}	输入失调电流(2)	$V_O = 2.5V$, $V_{IC} = 2.5V$		25°C		10	60	pA
				85°C		24	15	
				25°C		10	60	
				85°C		200	35	
V_{ICR}	共模输入电压范围(3)			25°C	-0.1 到 4	-0.3 到 4.2		V
				完整范围	-0.1 到 3.5			V
V_{OH}	高电平输出电压	$V_{ID} = 100mV$	$R_L = 10k\Omega$	25°C	3.2	4.95		V
				-40°C	3	4.95		
				85°C	3	4.95		
V_{OL}	低电平输出电压	$V_{ID} = -100mV$	$I_{OL} = 0$	25°C		0	50	mV
				-40°C		0	50	
				85°C		0	50	
A_{VD}	大信号差分电压放大	$V_O = 1V$ 至 $6V$	$R_L = 10k\Omega$	25°C	5	1000		V/mV
				-40°C	3.5			
				85°C	3.5			
CMRR	共模抑制比	$V_{IC} = -0.1V < V_{IC} < 3V$		25°C	65	80		dB
				-40°C	60			
				85°C	60			
k_{SVR}	电源电压抑制比 ($\Delta V_{DD} / \Delta V_{IO}$)	$V_{DD} = 5V$ 至 $10V$	$V_O = 1.4V$	25°C	65	120		dB
				-40°C	60			
				85°C	60			
I_{DD}	电源电流 (4个放大器)	$V_O = 2.5V$, 无负载	$V_{IC} = 2.5V$	25°C		2.24	6.4	mA
				-40°C			8.8	
				85°C			4.8	

(1) 完整范围为 $-40^\circ C$ 至 $85^\circ C$ 。

(2) 低于 $5pA$ 的输入偏置电流和输入偏移电流典型值通过数学方式确定。

(3) 此范围也适用于每个单独输入。

4.6 电气特性

在指定自然通风温度下, $V_{DD} = 10V$ (除非另有说明)

参数		测试条件		T_A (1)	TLC274I、TLC274AI、 TLC274BI、TLC279I			单位
					最小值	典型值	最大值	
V_{IO}	输入偏移电压	TLC274I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	10	mV
					完整范围		13	
		TLC274AI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	5	
					完整范围		7	
		TLC274BI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	120	2000	μV
					完整范围		3500	
		TLC279I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	120	900	
					完整范围		2000	
a_{VIO}	输入失调电压的温度系数				25°C 至 85°C	0.3		$\mu V/^\circ C$
I_{IO}	输入失调电流(2)	$V_O = 5V$	$V_{IC} = 5V$		25°C	10	60	pA
					85°C	26	1000	
					25°C	10	60	pA
					85°C	220	2000	
V_{ICR}	共模输入电压范围(3)				25°C	-0.1 到 9	-0.3 到 9.2	V
					完整范围	-0.1 到 8.5		V
V_{OH}	高电平输出电压	$V_{ID} = 100mV$	$R_L = 10k\Omega$	25°C	8	9.95		V
				-40°C	7.8			
				85°C	7.8			
V_{OL}	低电平输出电压	$V_{ID} = -100 mV$	$I_{OL} = 0$	25°C	0	50		mV
				-40°C	0	50		
				85°C	0	50		
A_{VD}	大信号差分电压放大	$V_O = 1V$ 至 $6V$	$R_L = 10k\Omega$	25°C	5	1000		V/mV
				-40°C	3.5			
				85°C	3.5			
CMRR	共模抑制比	$V_{IC} = -0.1V < V_{IC} < 8V$		25°C	65	85		dB
				-40°C	60			
				85°C	60	88		
kS_{SVR}	电源电压抑制比 ($\Delta V_{DD} / \Delta V_{IO}$)	$V_{DD} = 5V$ 至 $10V$	$V_O = 1.4V$	25°C	65	120		dB
				-40°C	60			
				85°C	60			
I_{DD}	电源电流 (四个放大器)	$V_O = 5V$, 无负载	$V_{IC} = 5V$, 无负载	25°C	2.24	8		mA
				-40°C		10		
				85°C		6.4		

(1) 完整范围为 $-40^\circ C$ 至 $85^\circ C$ 。

(2) 低于 $5pA$ 的输入偏置电流和输入偏移电流典型值通过数学方式确定。

(3) 此范围也适用于每个单独输入。

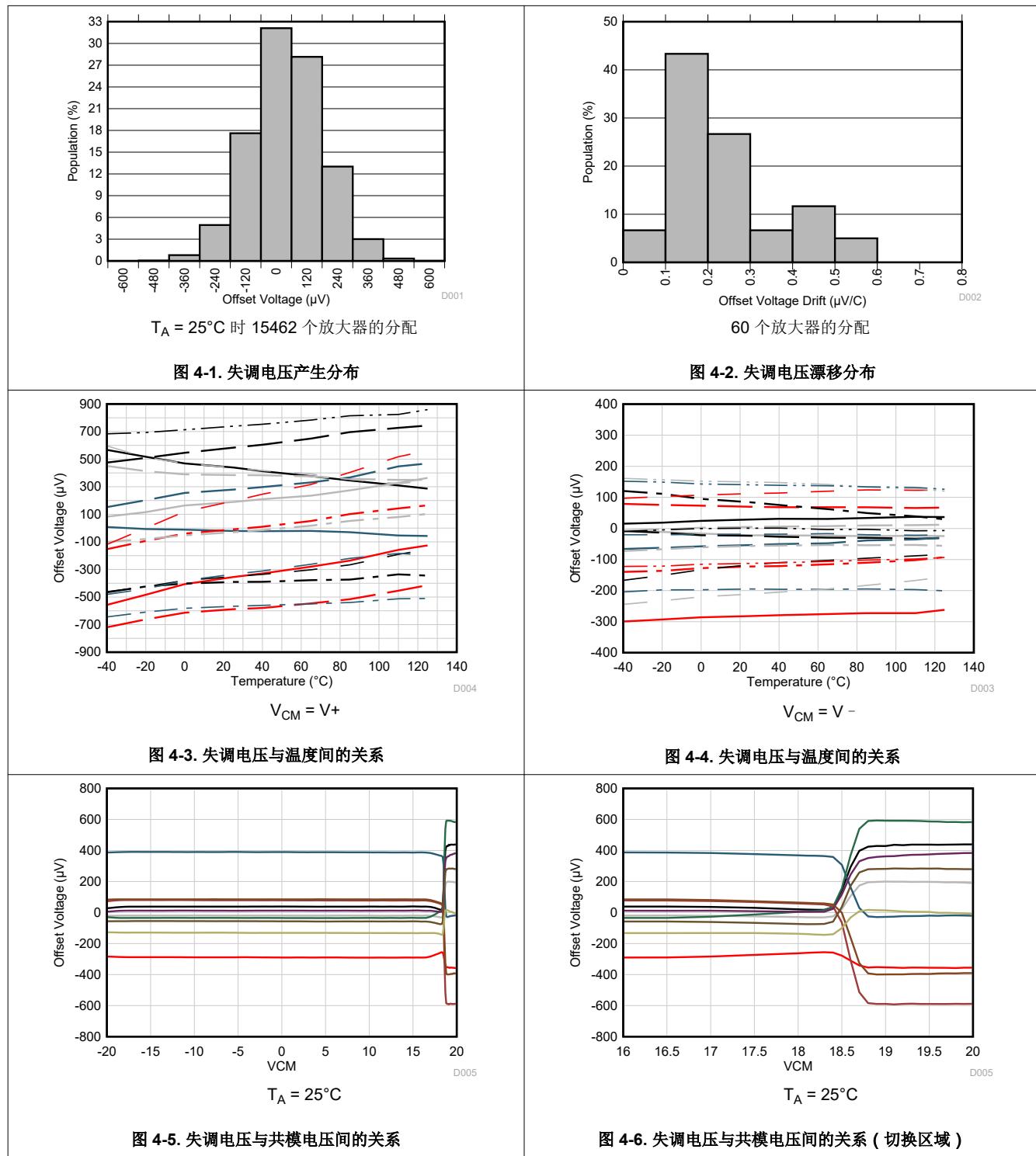
4.7 运行特性

在指定自然通风温度下, $V_{DD} = 5V$

参数		测试条件		T_A	TLC274I、TLC274AI、 TLC274BI、TLC279I TLC274C、TLC274AC、 TLC274BC、TLC279C			单位
					最小值	典型值	最大值	
SR	单位增益下的压摆率	$R_L = 10k\Omega$ $C_L = 20pF$	$V_{IPP} = 100mV$	25°C	0.5		$V/\mu s$	
			$V_{IPP} = 1V$	25°C	21			
V_n	等效输入噪声电压	$f = 1kHz$	$R_S = 20\Omega$	25°C	10.8		nV/\sqrt{Hz}	
B_{OM}	最大输出摆幅带宽	$V_O = V_{OH}$ $R_L = 10k\Omega$	$C_L = 20pF$	25°C	10		kHz	
B_1	单位增益带宽	$V_I = 10mV$	$C_L = 20pF$,	25°C	4.5		MHz	
ϕ_m	相位裕度	$V_I = 10mV$, $C_L = 20pF$,	$f = B_1$	25°C	60°			

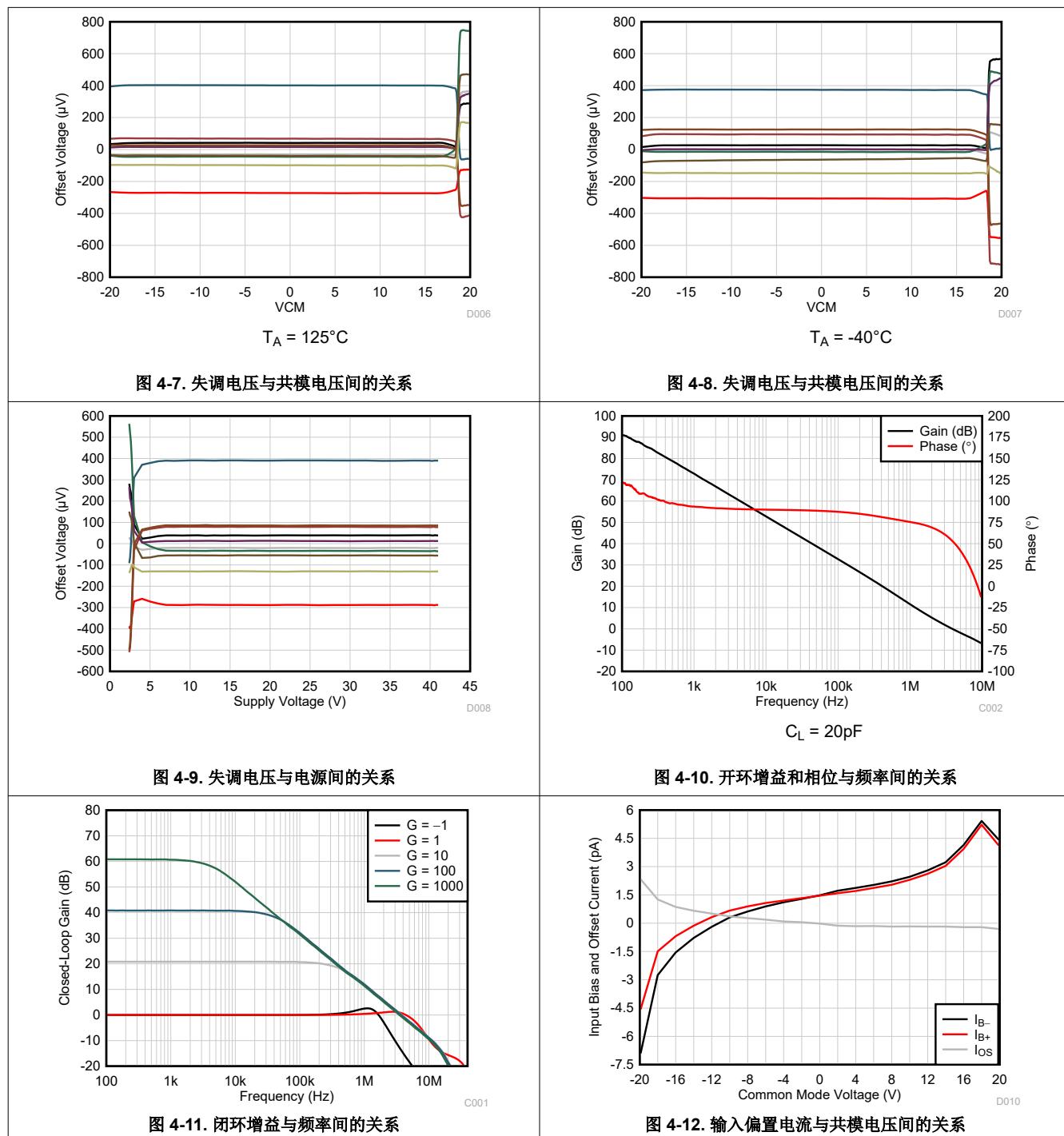
4.8 典型特性

$T_A = 25^\circ\text{C}$, $V_S = \pm 20\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 10\text{pF}$ (除非另有说明)



4.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = \pm 20\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 10\text{pF}$ (除非另有说明)



4.8 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = \pm 20\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 10\text{pF}$ (除非另有说明)

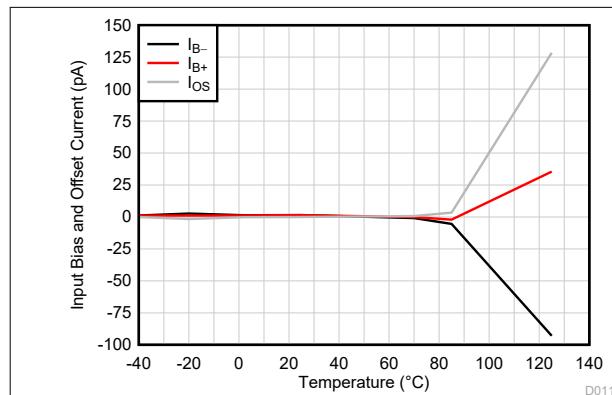


图 4-13. 输入偏置电流与温度间的关系

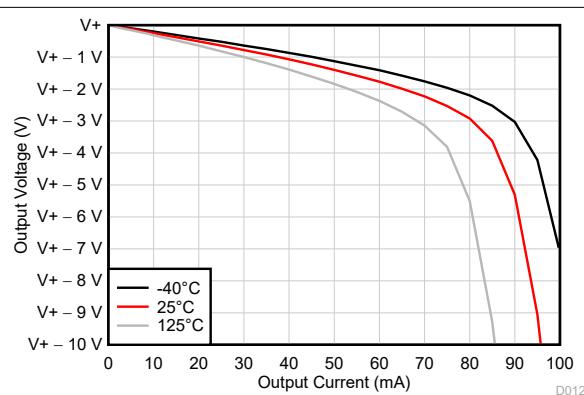


图 4-14. 输出电压摆幅与输出电流 (拉电流) 间的关系

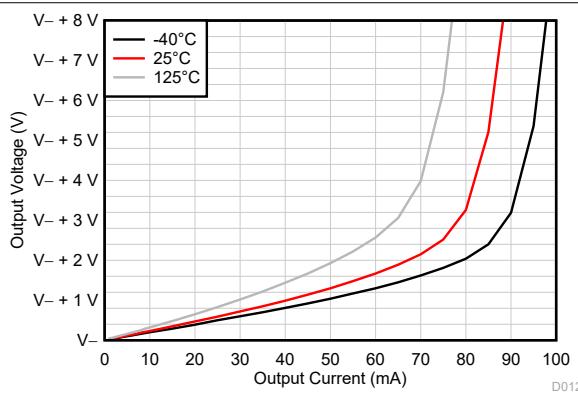


图 4-15. 输出电压摆幅与输出电流 (灌电流) 间的关系

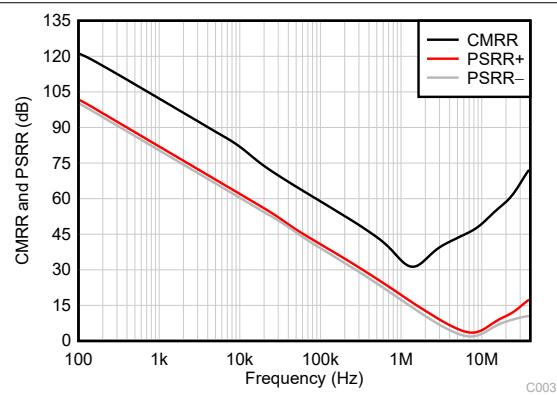


图 4-16. CMRR 和 PSRR 与频率间的关系

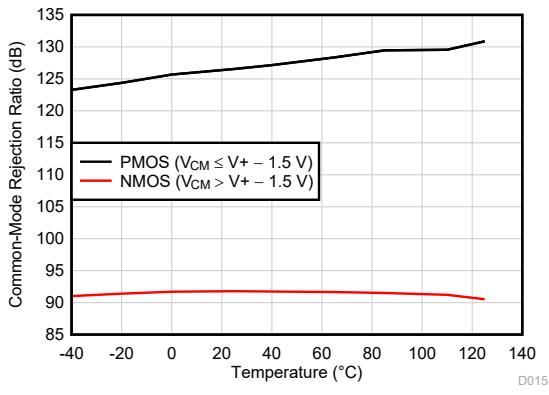


图 4-17. CMRR 与温度间的关系 (dB)

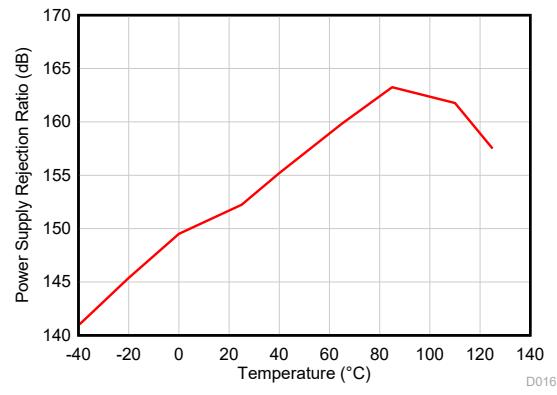


图 4-18. PSRR 与温度间的关系 (dB)

5 参数测量信息

5.1 单电源与双电源测试电路

由于 TLC274 和 TLC279 针对单个电源供电进行了优化，因此用于各种测试的电路配置常常会带来一些不便，因为在许多情况下输入信号必须偏离接地电平。通过使用双电源并将输出负载连接到负电源导轨来测试器件，可以避免这种不便。单电源与双电源测试电路的比较如下。使用任一电路均可得到相同的结果。

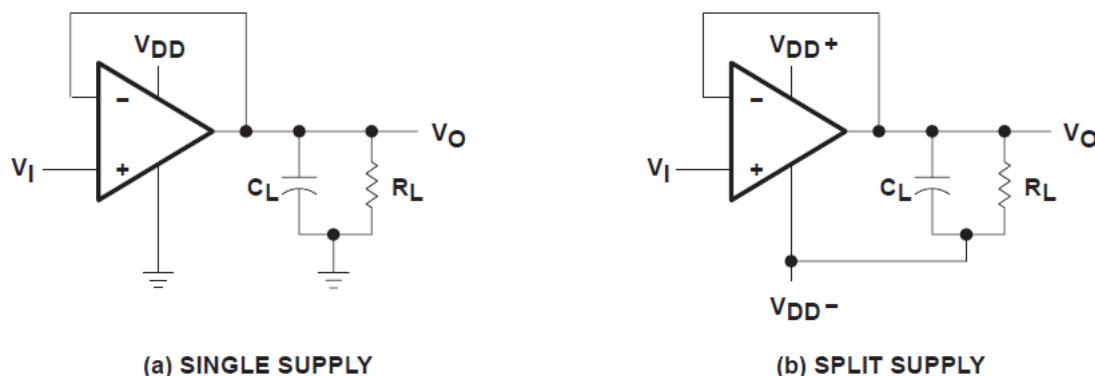


图 5-1. 单位增益放大器

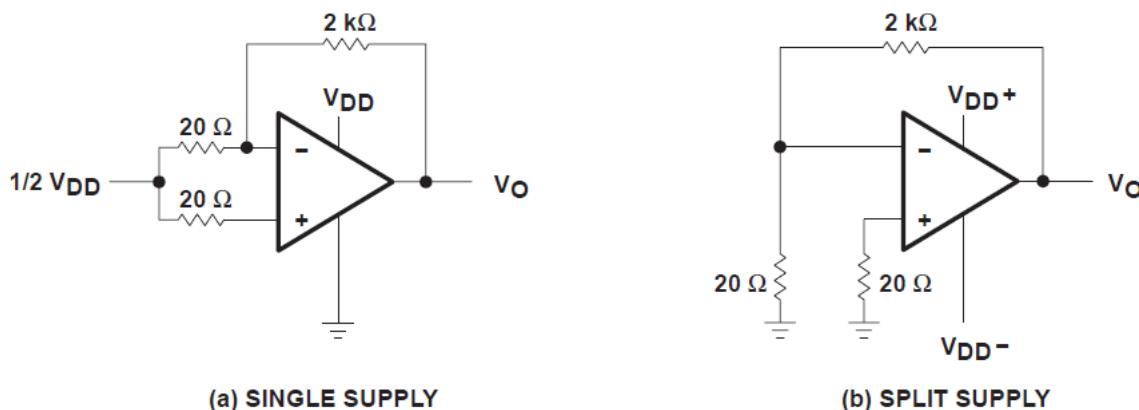


图 5-2. 噪声测试电路

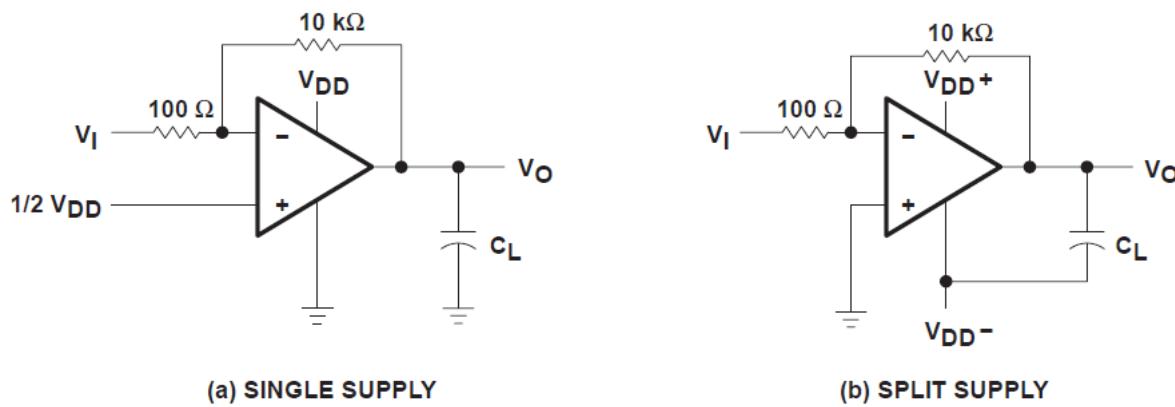


图 5-3. 100 倍增益反相放大器

5.2 输入偏置电流

由于 TLC274 和 TLC279 运算放大器具有高输入阻抗，尝试测量输入偏置电流可能得到错误的读数。在正常室温环境下，偏置电流通常小于 1pA ，测试插座上的泄漏电流很容易超过该值。为避免测量错误，我们提供了两条建议：

1. 将器件与其他潜在的泄漏漏源隔离。在设备输入端周围和之间使用接地屏蔽层（请参阅图 5-4）。否则可能流向输入端的泄漏电流被分流。
2. 在测试插座中没有器件的情况下实际执行输入偏置电流测试（使用皮安表），以补偿测试插座的泄漏电流。然后，可以从使用测试插座中的器件获得的读数减去开路插座泄漏电流读数来计算实际的输入偏置电流。

需要特别注意的是：许多自动测试仪以及部分台式运算放大器测试仪使用伺服环路技术，将电阻器与器件输入串联来测量输入偏置电流（测量串联电阻器两端的压降并计算偏置电流）。这种方法要求将器件插入测试插座以获得正确读数；因此，使用这种方法无法获得开路插座读数。

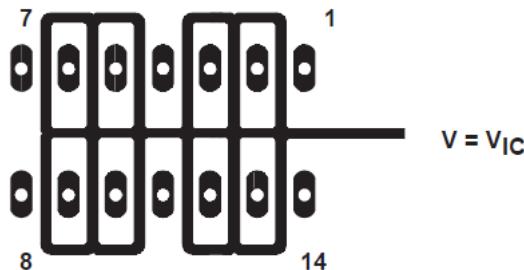


图 5-4. 器件输入端周围的隔离金属 (J 和 N 封装)

5.3 低电平输出电压

为了实现低电压供电，输入级需要做出一定妥协。这种妥协使器件的低电平输出既依赖于共模输入电压电平，又依赖于差动输入电压电平。在尝试将低电平输出读数与电气规格中的数值对应时，必须满足以下两种情况。

5.4 输入偏移电压温度系数

读数错误通常是由尝试测量输入偏移电压的温度系数所导致的。该参数实际上是使用在两个不同温度下获得的输入偏移电压测量值计算出的。当一个（或两个）温度低于冰点时，器件和测试插座上都会积聚湿气。这种湿气会导致泄漏电流和接触电阻，从而可能导致输入偏移电压读数错误。前面提到的隔离技术对泄漏电流没有效果，因为湿气也会覆盖隔离金属，导致这些方法失效。TI 还建议在高于冰点的温度下执行这些测量，以尽量减少误差。

6 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

6.1 应用信息

6.1.1 单电源供电

虽然 TLC274 和 TLC279 在使用双电源（也称为平衡或拆分电源）时表现良好，但该设计针对单电源供电进行了优化。设计内容包括：包括接地的输入共模电压范围，以及下拉至接地的输出电压范围。电源电压范围可低至 3V（C 后缀类型），从而可在 TTL 和 HCMOS 常用的电源电平下运行；然而，为了获得最大动态范围，建议采用 16V 单电源供电。

许多单电源应用要求在一个输入端施加电压，以建立高于接地电平的基准电平。电阻分压器通常足以建立此基准电平（请参阅 图 6-1）。TLC274 和 TLC279 的低输入偏置电流允许使用非常大的电阻值来实现分压器，从而最大程度降低功耗。

TLC274 和 TLC279 可很好地与数字逻辑配合使用；但是，使用同一电源为线性器件和数字逻辑供电时，建议采取以下预防措施：

1. 通过单独的旁路电源线为线性器件供电（请参阅图 6-2）；否则，线性器件电源导轨可能会由于数字逻辑中的高开关电流引起的压降而波动
2. 可使用适当的旁路技术，以降低出现噪声引起的误差的可能性。单电容去耦合通常已足够；然而，高频率应用可能需要 R_C 去耦合。

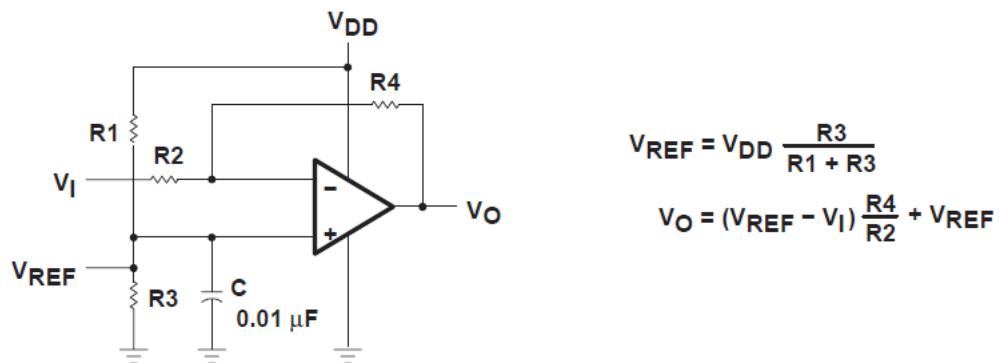


图 6-1. 具有电压基准的反相放大器

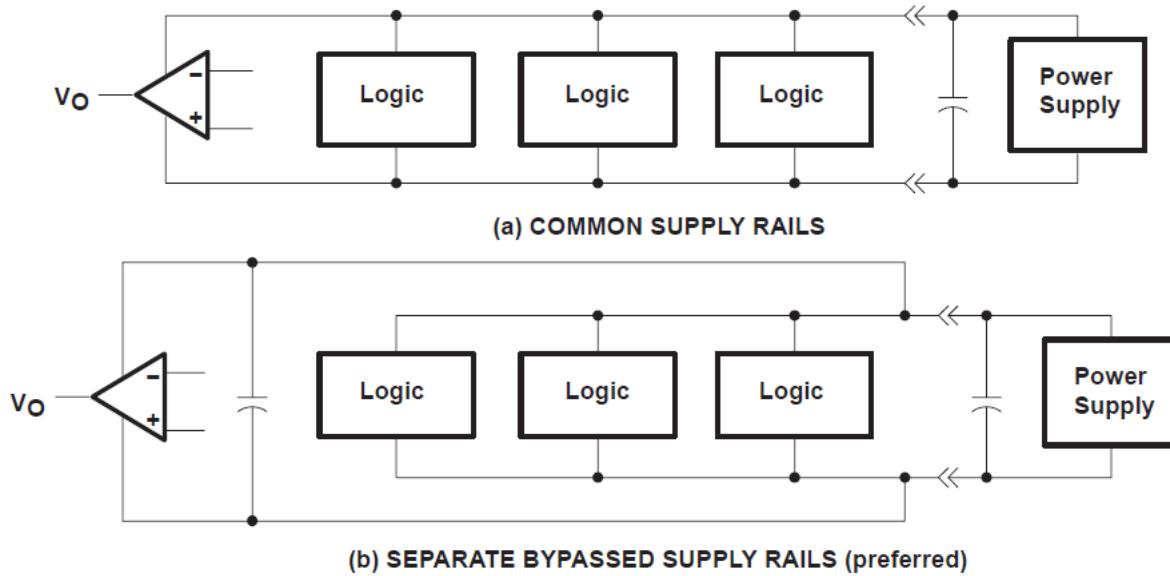


图 6-2. 公共电源导轨与独立电源导轨

6.1.2 输入特性

指定了 TLC274 和 TLC279 的最小和最大输入电压，如果任一输入端超过该电压，可能会导致器件故障。超出此指定范围是一种常见问题，尤其是在单电源供电时。请注意，范围下限包括负电源导轨，而上限指定为 $V_{DD} - 1V$ ($T_A = 25^\circ C$ 时) 和 $V_{DD} - -1.5V$ (所有其他温度下)。

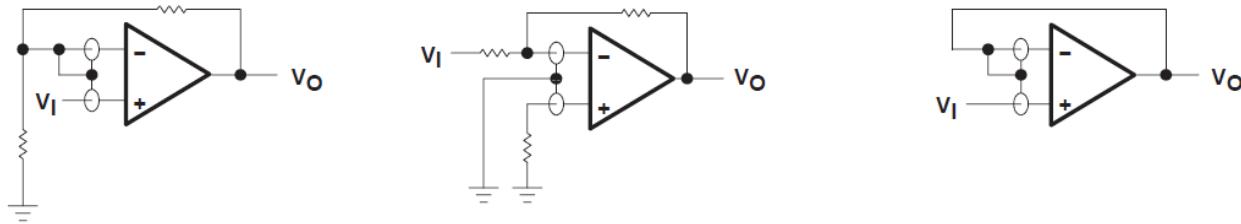
多晶硅栅极工艺的使用和精心设计的输入电路，使 TLC274 和 TLC279 与传统金属栅极工艺相比具有非常好的输入偏移电压漂移特性。CMOS 器件中的偏移电压漂移在很大程度上受到植入氧化物中的磷掺杂剂极化引起的影响。将磷掺杂剂置于导体 (如多晶硅栅极) 中可缓解极化问题，从而使阈值电压漂移降低一个数量级以上。偏移电压随时间的漂移计算值通常为 $0.1 \mu V/\text{月}$ ，包括运行的第一个月。

由于极高的输入阻抗和由此产生的低偏置电流要求，TLC274 和 TLC279 非常适合低电平信号处理；然而，印刷电路板和插座上的泄漏电流很容易超过偏置电流要求并导致器件性能下降。在输入端周围安装防护环 (类似于节 5 部分中的图 5-4) 是一种很好的做法。在与共模输入相同的电压电平下，必须从低阻抗源驱动这些防护装置 (请参阅图 6-3)。

必须连接未使用的放大器作为接地的单位增益跟随器，以避免可能的振荡。

6.1.3 噪声性能

运算放大器电路中的噪声规格在很大程度上取决于第一级差分放大器中的电流。TLC274 和 TLC279 具有低输入偏置电流要求，因此具有非常低的噪声电流，在大多数应用中影响甚微。当使用大于 $50k\Omega$ 的电路阻抗值时，这一特性使得器件尤其优于双极性器件，因为双极性器件具有更大的噪声电流。



(a) NONINVERTING AMPLIFIER

(b) INVERTING AMPLIFIER

(c) UNITY-GAIN AMPLIFIER

图 6-3. 防护环方案

7 器件和文档支持

7.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

7.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

7.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (March 2001) to Revision E (January 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 文中通篇删除了 TLC274Y.....	1
• 删除了特性中的输入偏移电压温漂要点.....	1
• 删除了特性中经修整的偏移电压要点.....	1
• 在特性中，将低噪声从 $25\text{nV}/\sqrt{\text{Hz}}$ 更改为了 $10.8\text{nV}/\sqrt{\text{Hz}}$	1
• 文中通篇删除了对 LinCMOS 的引用.....	1
• 删除了说明中的可用选项表.....	1
• 从文档中删除了等效原理图.....	1
• 添加了引脚配置和功能部分.....	3
• 从文档中删除了 FK 封装引脚排列详细信息.....	3
• 删除了 TLC274Y 芯片信息.....	3
• 删除了规范中与 TLC274M、TLC279M 和 TLC274Y 相关的所有表.....	4
• 删除了绝对最大额定值表中的 M 后缀和 FK 封装相关信息.....	4
• 删除了功耗额定值表.....	4
• 删除了建议运行条件表中的 M 后缀表列.....	4
• 在电气特性表中，将 274C 典型值的输入偏移电压由 1.1mV 更改为了 0.12mV	5
• 在电气特性表中，将 274AC 典型值的输入偏移电压由 0.9mV 更改为了 0.12mV	5
• 在所有电气特性表中，将 274BC 典型值的输入偏移电压从 230\mu V 更改为了 0.12mV	5
• 在所有电气特性表中，将 279C 典型值的输入偏移电压从 200\mu V 更改为了 0.12mV	5

• 在所有的电气特性表中，将 25°C 条件下 279C 最大值的输入偏移电压从 500mV 更改为了 900mV.....	5
• 在所有电气特性表中，将输入偏移电压的温度系数从 1.8 μ V/°C 更改为了 0.3 μ V/°C.....	5
• 在所有电气特性表中，将输入偏移电流从 0.1pA 更改为了 10pA.....	5
• 在所有电气特性表中，将输入偏移电流从 0.6pA 更改为了 10pA.....	5
• 在所有电气特性表中，将 25°C 下的共模输入电压范围和完整范围从 -0.2V 更改为了 -0.1V.....	5
• 在所有电气特性表中，将 5V、25°C、0°C 和 70°C 时的高电平输出电压从 3.8V 更改为了 4.95V.....	5
• 将所有电气特性表中 25°C 下的大信号差动电压放大从 23V/mV 更改为了 1000V/mV.....	5
• 在所有的电气特性表中，删除了 0°C 和 70°C 温度下的大信号差动电压放大系数.....	5
• 在所有的电气特性表中，删除了 0°C 和 70°C 温度下的共模抑制比.....	5
• 在所有的电气特性表中，将 25°C 温度下的电源电压抑制比从 95dB 更改为了 120dB.....	5
• 在所有电气特性表中，删除了 0°C 和 70°C 下的电源电压抑制比.....	5
• 在所有的电气特性表中，将 25°C 温度下的电源电流（四个放大器）从 2.7mA 更改为了 2.24mA.....	5
• 在所有的电气特性表中，删除了 0°C 和 70°C 温度下的电源电流（四个放大器）.....	5
• 在 10V 电气特性表中，将 10V、25°C 时的高电平输出电压从 8.5V 更改为了 9.95V.....	6
• 删除了 10V 电气特性表中 10V、0°C 和 70°C 时的高电平输出电压.....	6
• 在 10V 电气特性表中，将 25°C 温度下的电源电流（四个放大器）从 3.8mA 更改为了 2.24mA.....	6
• 在 10V 电气特性表中，将 TLC279I 在整个范围内的输入偏移电压从 2900 μ V 更改为了 2000 μ V.....	8
• 在 10V 电气特性表中将 25°C 温度下的大信号差动电压放大典型值从 10V/mV 更改为了 5V/mV.....	8
• 在 10V 电气特性表中，将 -40°C 和 85°C 温度下的大信号差动电压放大典型值从 7V/mV 更改为了 3.5V/mV.....	8
• 在工作特性表中，将等效输入噪声电压从 25nV/ \sqrt Hz 更改为了 10.8nV/ \sqrt Hz.....	9
• 在工作特性表中，将 V _{IPPP} 从 1V 更改为了 100mV，并将 2.5V 更改为 1V.....	9
• 在电气特性表中，将最大输出摆幅带宽从 320kHz 更改为了 10kHz.....	9
• 在工作特性表中，更改了单位增益下的转换率：典型值 V _{IPPP} 为 100mV 时由 3.6V/ μ s 改为了 0.5V/ μ s，为 1V 时由 2.9V/ μ s 改为了 21V/ μ s.....	9
• 在工作特性表中，将单位增益带宽典型值从 1.7MHz 更改为了 4.5MHz.....	9
• 在工作特性表中，将相位裕度典型值从 46° 更改为了 60°.....	9
• 删除了工作特性表中 -40°C 和 85°C 的所有值.....	9
• 在工作特性表中添加了 TLC274C、TLC274AC、TLC274BC、TLC279C.....	9
• 根据最新数据更新了典型特性图.....	10
• 删除了全功率响应和测试时间部分.....	14
• 删除了输出特性、反馈、静电放电保护和闩锁效应部分.....	16

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC274ACD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC274AC
TLC274ACDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274AC
TLC274ACDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274AC
TLC274ACN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274ACN
TLC274ACN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274ACN
TLC274ACNE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274ACN
TLC274AID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC274AI
TLC274AIDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274AI
TLC274AIDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274AI
TLC274AIN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274AIN
TLC274AIN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274AIN
TLC274BCD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC274BC
TLC274BCDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274BC
TLC274BCDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274BC
TLC274BCN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274BCN
TLC274BCN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274BCN
TLC274BCNE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274BCN
TLC274BCNS	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274B
TLC274BCNS.A	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274B
TLC274BID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC274BI
TLC274BIDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274BI
TLC274BIDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274BI
TLC274BIDRG4	Active	Production	SOIC (D) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 85	
TLC274BIN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274BIN
TLC274BIN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274BIN
TLC274CDB	Active	Production	SSOP (DB) 14	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CDB.A	Active	Production	SSOP (DB) 14	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CDBR	Active	Production	SSOP (DB) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CDBR.A	Active	Production	SSOP (DB) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC274CDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274C
TLC274CDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274C
TLC274CN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274CN
TLC274CN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274CN
TLC274CNE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274CN
TLC274CNS	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CNS.A	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CNSR	Active	Production	SOP (NS) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CNSR.A	Active	Production	SOP (NS) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CPW	Obsolete	Production	TSSOP (PW) 14	-	-	Call TI	Call TI	0 to 70	P274
TLC274CPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274ID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC274I
TLC274IDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274I
TLC274IDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274I
TLC274IN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274IN
TLC274IN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274IN
TLC274INE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274IN
TLC274IPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	Y274
TLC274IPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Y274
TLC274IPWRG4	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Y274
TLC274MD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-55 to 125	
TLC274MDG4	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-55 to 125	
TLC274MDRG4	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	TLC274M
TLC274MDRG4.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	TLC274M
TLC279CD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC279C
TLC279CDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC279C
TLC279CDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC279C
TLC279CN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC279CN
TLC279CN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC279CN
TLC279ID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC279I

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC2791DR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC279I
TLC2791DR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC279I
TLC279IN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC279IN
TLC279IN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC279IN

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

(2) Material type: When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) RoHS values: Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) Lead finish/Ball material: Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

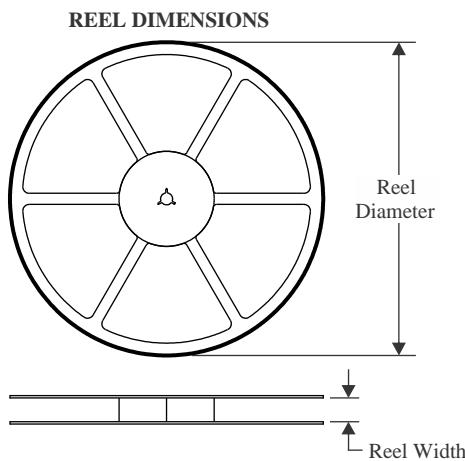
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Port marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the port.

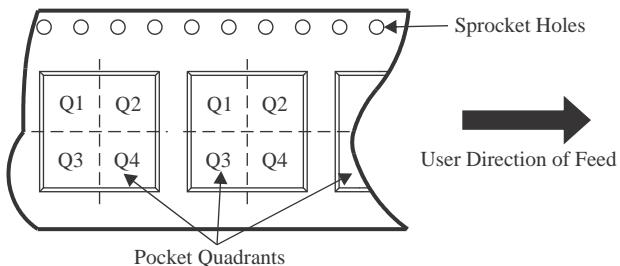
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

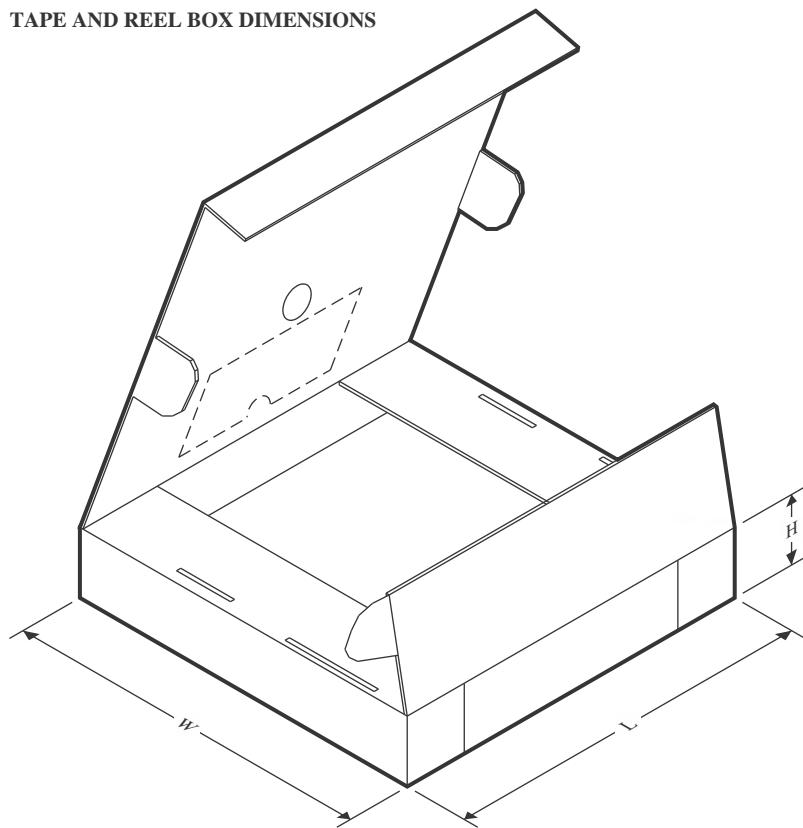
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


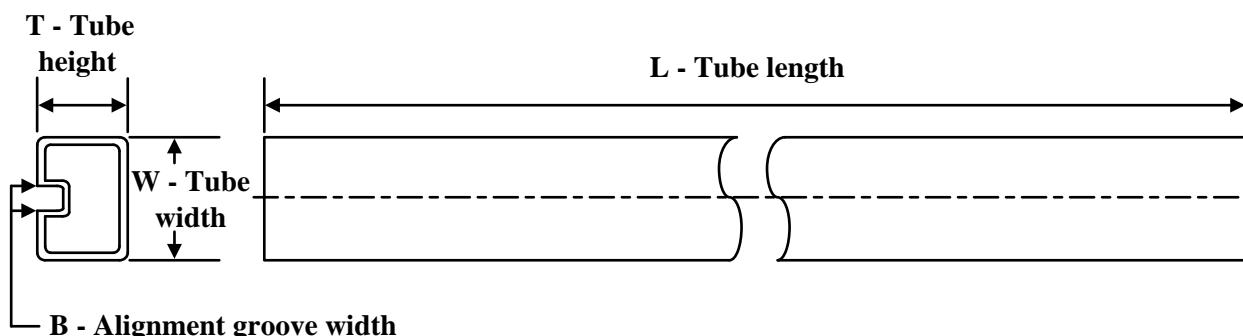
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC274ACDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274AIDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274BCDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274BIDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274CDBR	SSOP	DB	14	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
TLC274CDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274CNSR	SOP	NS	14	2000	330.0	16.4	8.1	10.4	2.5	12.0	16.0	Q1
TLC274CPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274CPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274IDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274IPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274IPWRG4	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274IPWRG4	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274MDRG4	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC279CDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC279IDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC274ACDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274AIDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274BCDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274BIDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274CDBR	SSOP	DB	14	2000	353.0	353.0	32.0
TLC274CDR	SOIC	D	14	2500	333.2	345.9	28.6
TLC274CNSR	SOP	NS	14	2000	353.0	353.0	32.0
TLC274CPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TLC274CPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TLC274IDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274IPWR	TSSOP	PW	14	2000	356.0	356.0	35.0
TLC274IPWRG4	TSSOP	PW	14	2000	353.0	353.0	32.0
TLC274IPWRG4	TSSOP	PW	14	2000	356.0	356.0	35.0
TLC274MDRG4	SOIC	D	14	2500	353.0	353.0	32.0
TLC279CDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC279IDR	SOIC	D	14	2500	353.0	353.0	32.0

TUBE


*All dimensions are nominal

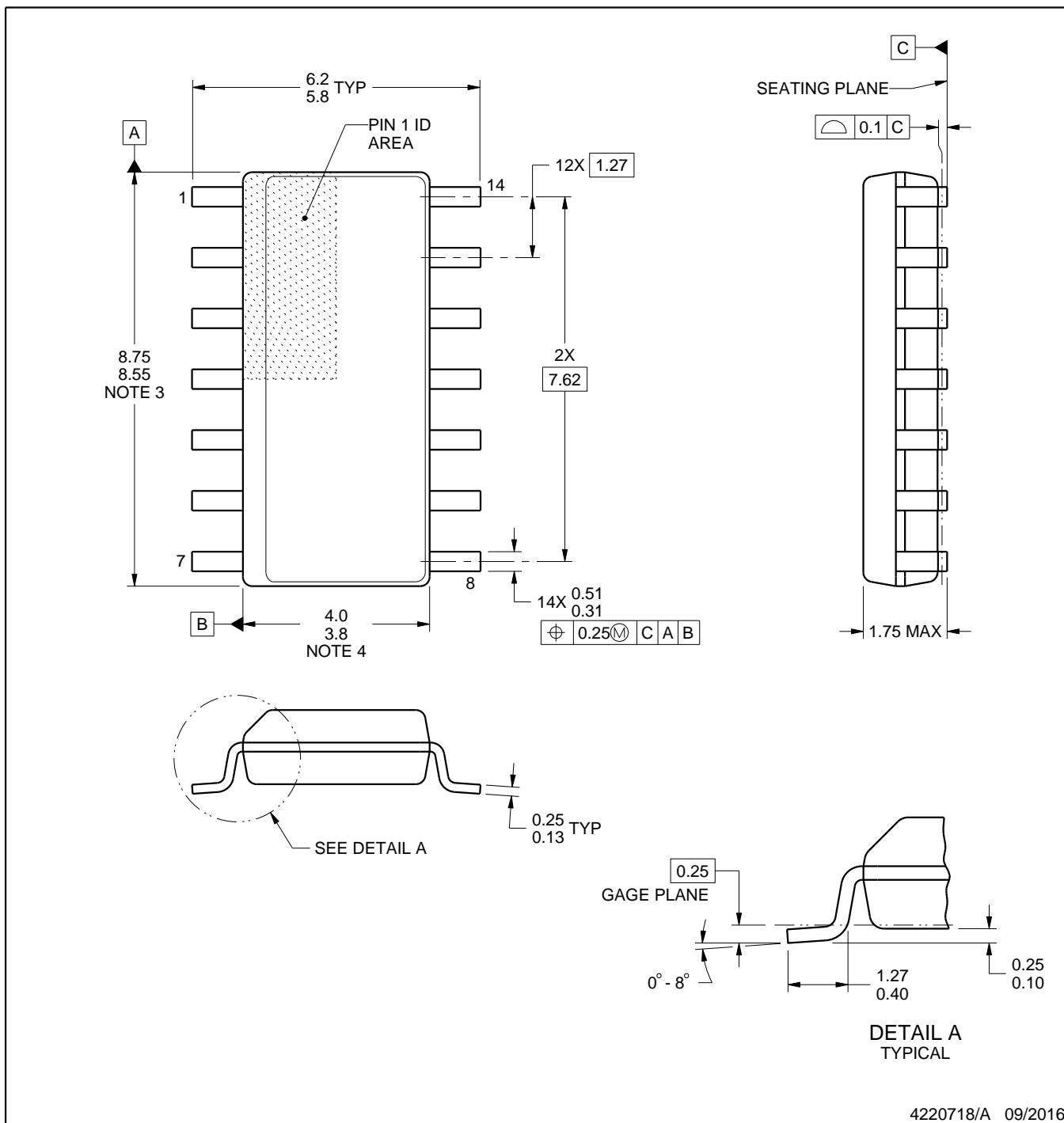
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TLC274ACN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274ACN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274ACNE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC274AIN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274AIN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCNE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCNS	NS	SOP	14	50	530	10.5	4000	4.1
TLC274BCNS.A	NS	SOP	14	50	530	10.5	4000	4.1
TLC274BIN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BIN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CDB	DB	SSOP	14	80	530	10.5	4000	4.1
TLC274CDB.A	DB	SSOP	14	80	530	10.5	4000	4.1
TLC274CN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CNE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CNS	NS	SOP	14	50	530	10.5	4000	4.1
TLC274CNS.A	NS	SOP	14	50	530	10.5	4000	4.1
TLC274IN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274IN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274INE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC279CN	N	PDIP	14	25	506	13.97	11230	4.32
TLC279CN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC279IN	N	PDIP	14	25	506	13.97	11230	4.32
TLC279IN.A	N	PDIP	14	25	506	13.97	11230	4.32

PACKAGE OUTLINE

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

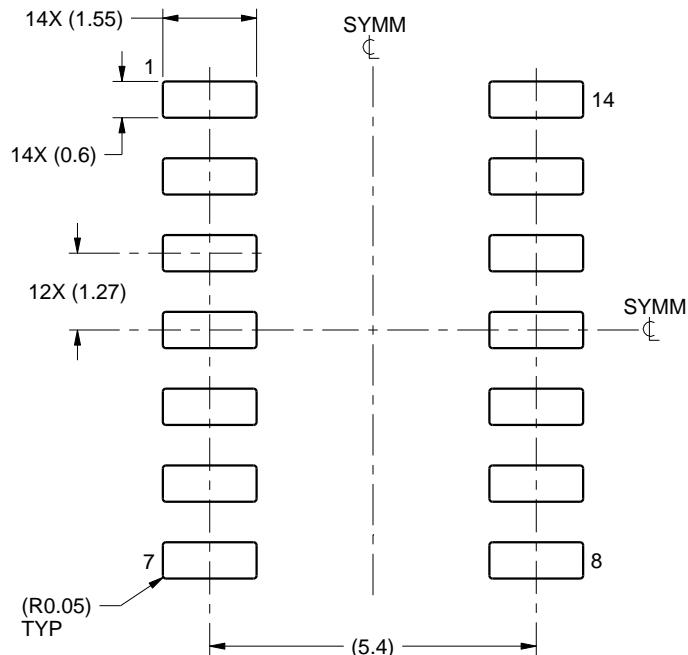
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

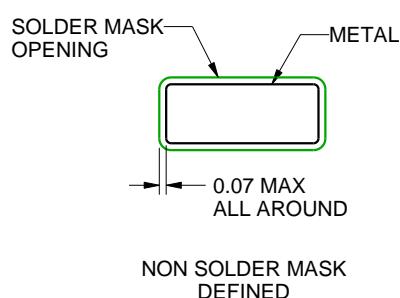
D0014A

SOIC - 1.75 mm max height

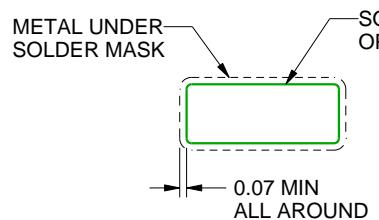
SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



NON SOLDER MASK
DEFINED



SOLDER MASK
DEFINED

SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

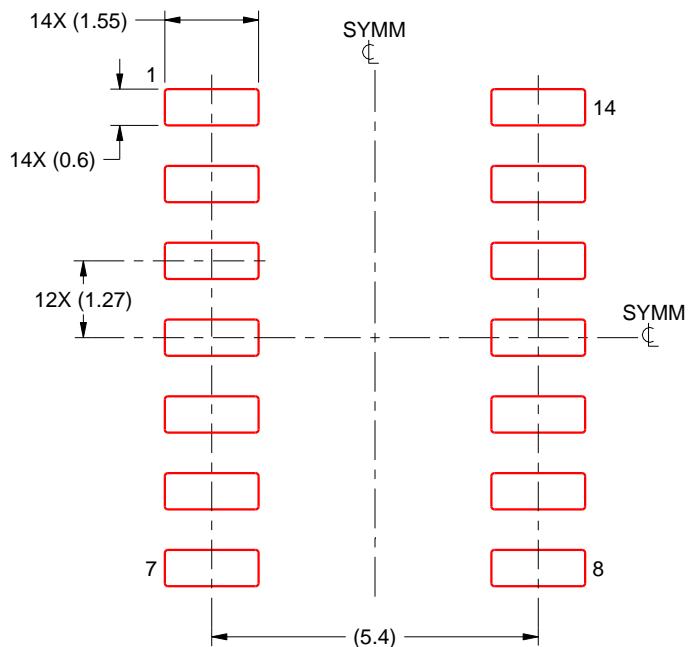
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



**SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X**

4220718/A 09/2016

NOTES: (continued)

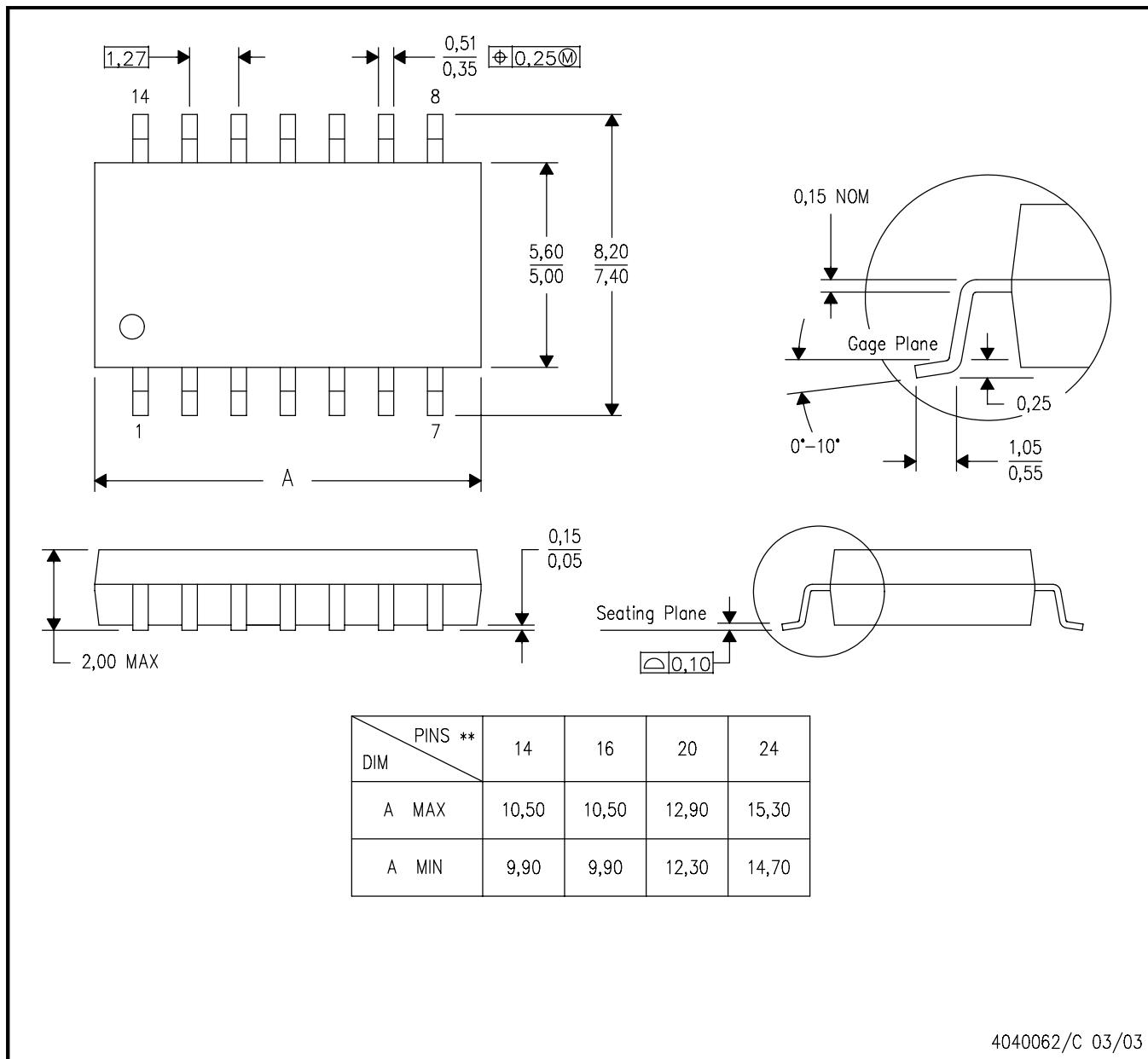
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

NS (R-PDSO-G)**

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN

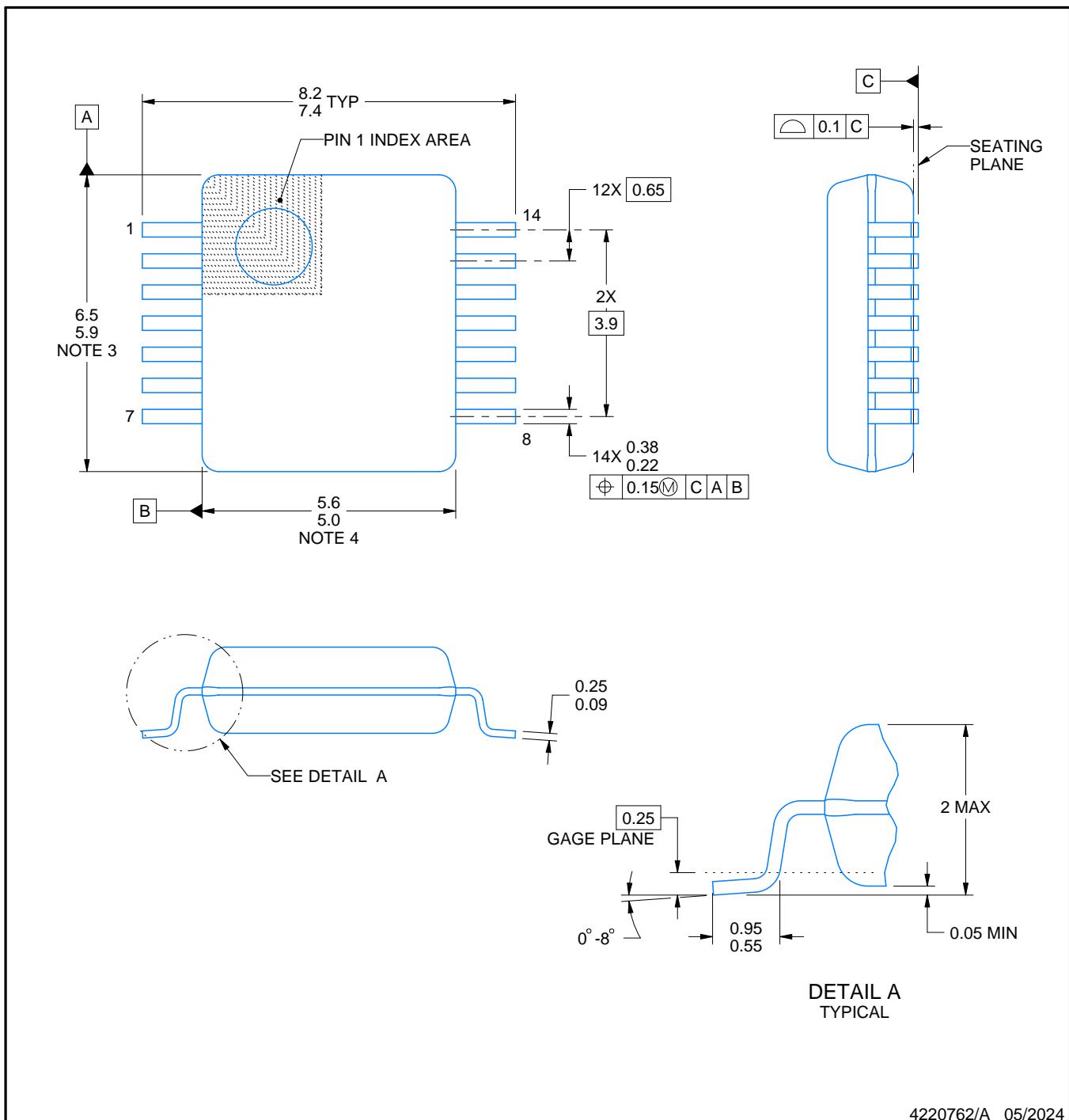


NOTES: A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

PACKAGE OUTLINE

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

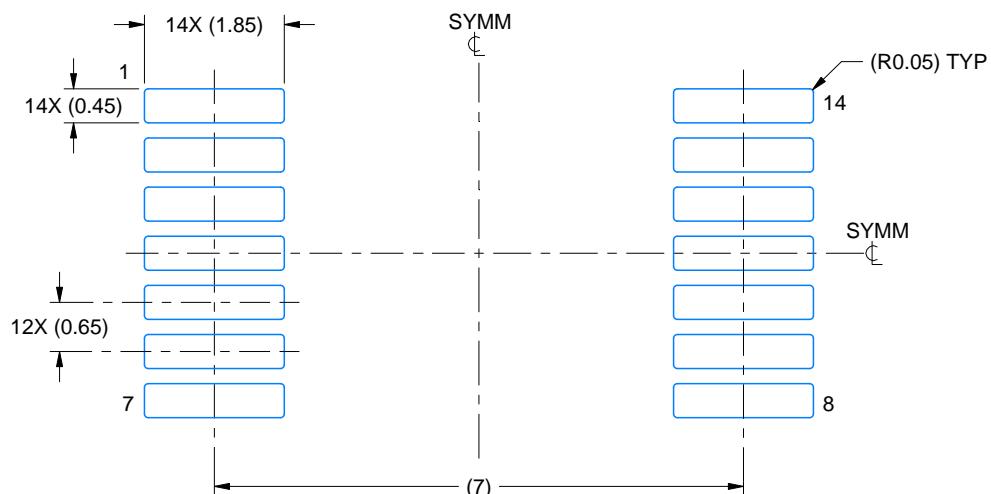
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-150.

EXAMPLE BOARD LAYOUT

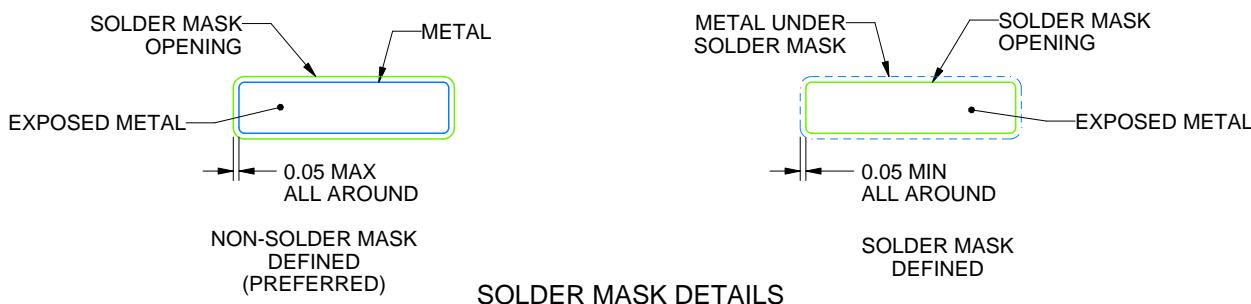
DB0014A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220762/A 05/2024

NOTES: (continued)

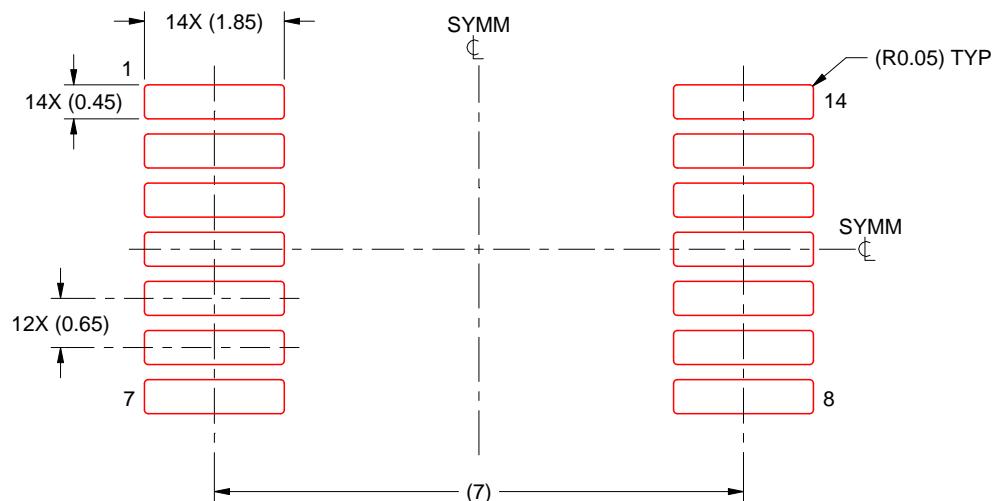
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DB0014A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220762/A 05/2024

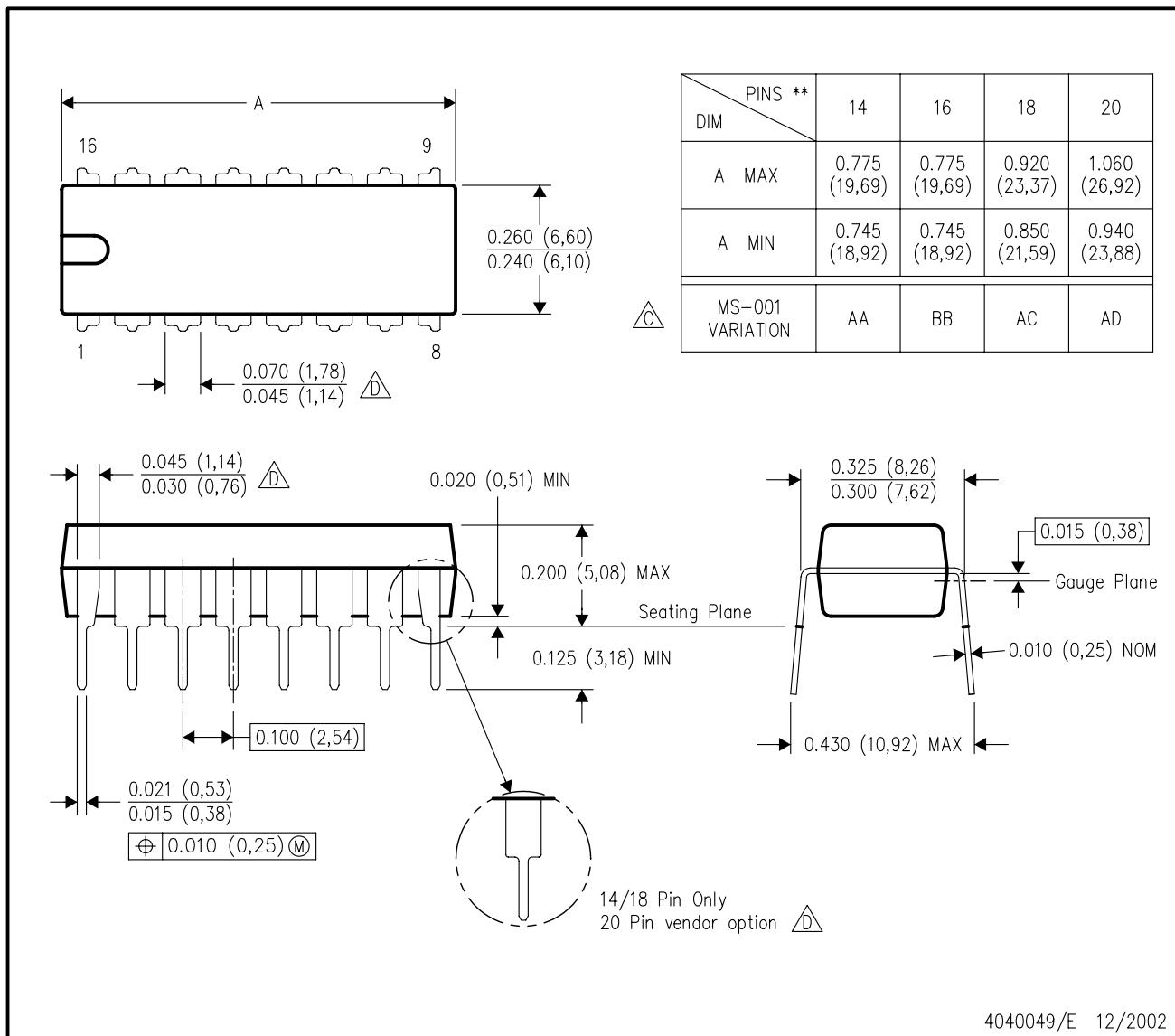
NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



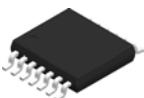
NOTES: A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.

△ Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).

△ The 20 pin end lead shoulder width is a vendor option, either half or full width.

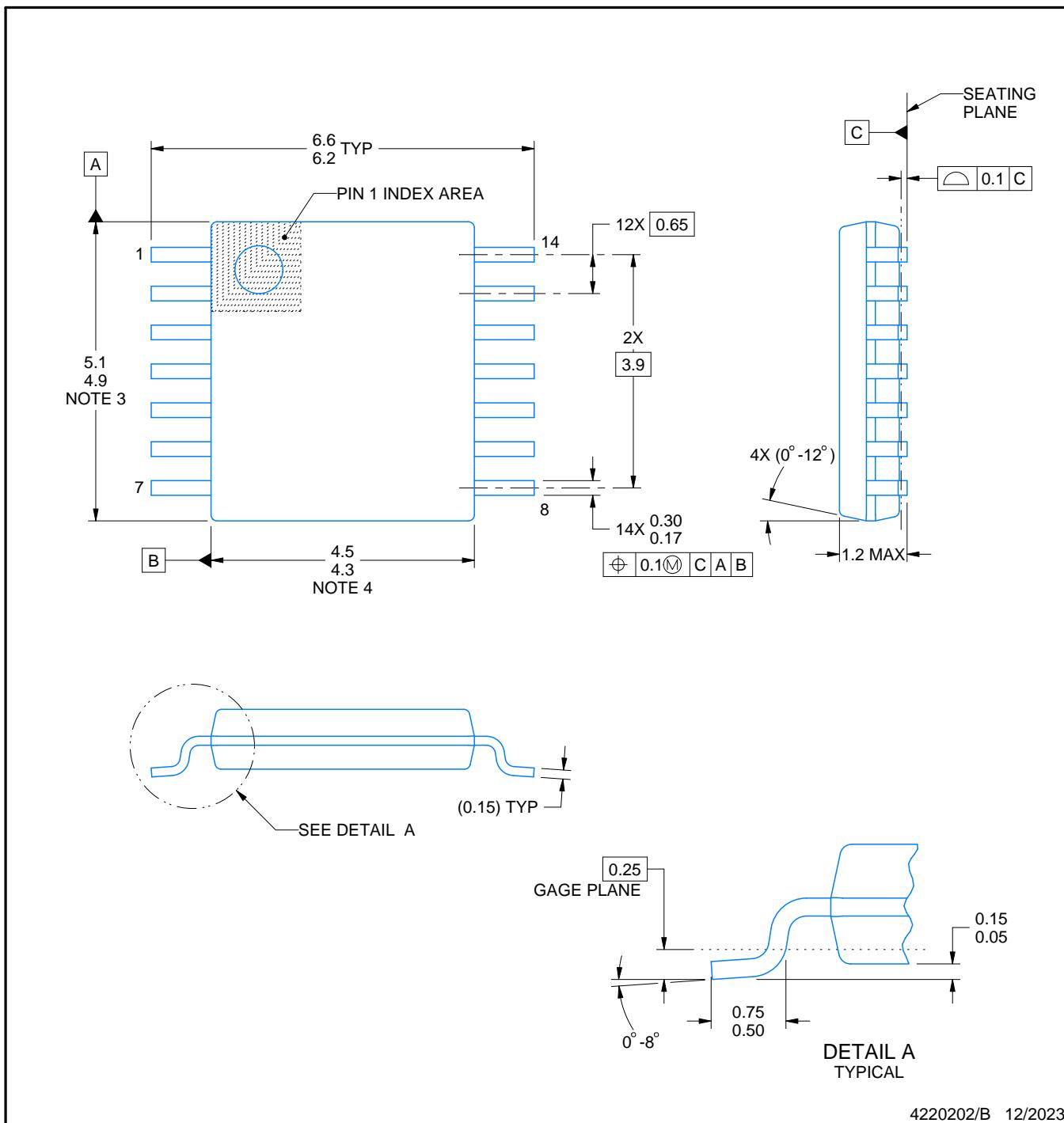
PACKAGE OUTLINE

PW0014A



TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

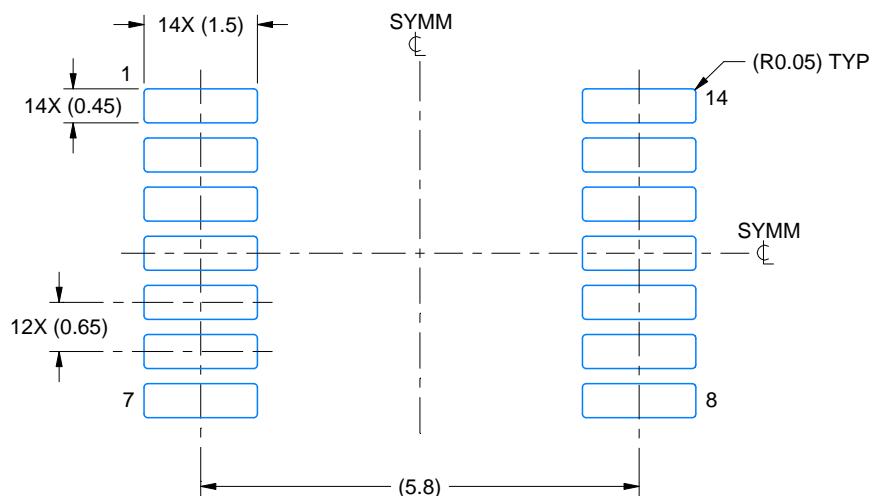
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

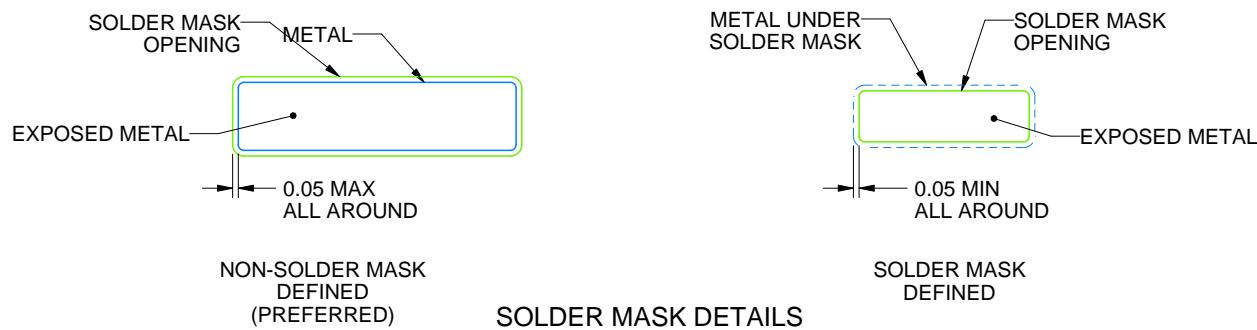
PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

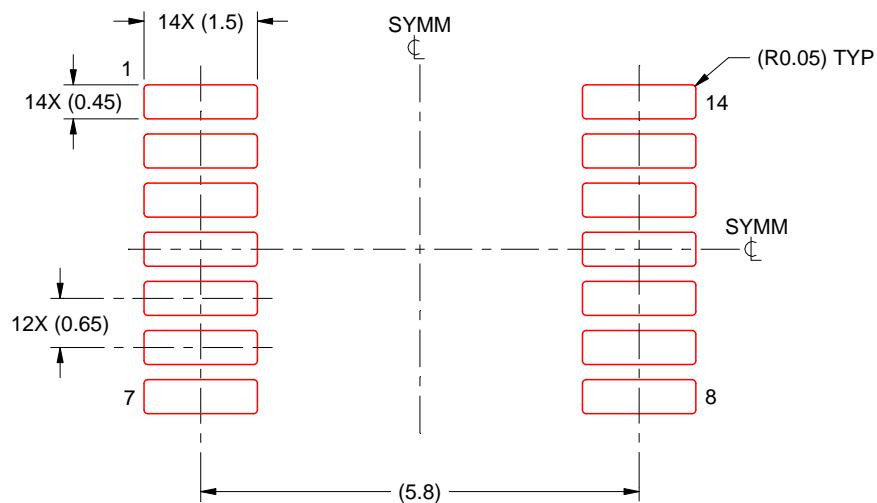
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



**SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X**

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月