

# TLV521 毫微功耗、350nA、RRIO、CMOS 输入运算放大器

## 1 特性

- 无与伦比的性价比
- $V_S = 3.3V$  (典型值, 除非另外注明)
  - 超低电源电流
    - 典型值为 350nA, 最大值为 500nA
  - 宽工作电压范围: 1.7V 至 5.5V
  - 低  $TCV_{OS}$ : 1.5 $\mu V/^\circ C$
  - $V_{OS}$ : 3mV (最大值)
  - 输入偏置电流为 1pA
  - 电源抑制比 (PSRR): 100dB
  - 共模抑制比 (CMRR): 90dB
  - 开环增益: 110dB
  - 增益带宽积: 6kHz
  - 转换率: 2.5V/ms
  - 输入电压噪声 ( $f = 100Hz$  时): 300nV/ $\sqrt{Hz}$
  - 温度范围:  $-40^\circ C$  至  $125^\circ C$
  - 轨到轨输入和输出 (RRIO)

## 2 应用

- 无线远程传感器
- 电力线监视
- 电能表
- 电池供电类工业传感器
- 微功耗氧传感器和毒气传感器
- 有源 RFID 阅读器
- 基于 Zigbee 的传感器 (用于 HVAC 控制)
- 通过能量采集方式供电的传感器网络
- 电流感测
- 血糖监测

## 3 说明

TLV521 是一款 350nA 毫微功耗运算放大器, 属于 TI 的超值性能毫微功耗运算放大器系列。TLV521 的互补金属氧化物半导体 (CMOS) 输入级经过精心设计, 能够实现 1pA 的超低  $I_{bias}$ , 从而减少  $I_{BIAS}$  和  $I_{OS}$  误差, 以免影响兆欧级电阻、高电阻光电二极管以及充电感测等敏感型应用。此外, 内置的电磁干扰 (EMI) 保护可降低器件对手机和 RFID 阅读器所发出意外射频 (RF) 信号的敏感度。

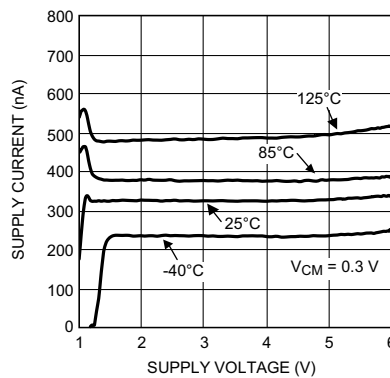
TLV521 采用 5 引脚 SC70 封装, 运行温度范围为  $-40^\circ C$  至  $125^\circ C$ 。

### 器件信息<sup>(1)</sup>

器件型号	封装	封装尺寸 (标称值)
TLV521	SC70 (5)	2.00mm x 1.25mm

(1) 要了解所有可用封装, 请见数据表末尾的可订购产品附录。

毫微功耗电源电流



## 目录

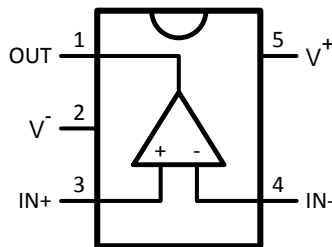
1	特性 .....	1	7.4	器件功能模式 .....	11
2	应用 .....	1	8	应用 和实施 .....	12
3	说明 .....	1	8.1	应用信息 .....	12
4	修订历史记录 .....	2	8.2	典型 应用 .....	13
5	引脚配置和功能 .....	2	9	电源相关建议 .....	17
6	技术规格 .....	3	10	布局 .....	18
6.1	绝对最大额定值 .....	3	10.1	布局准则 .....	18
6.2	ESD 额定值 .....	3	10.2	布局示例 .....	18
6.3	建议的运行条件 .....	3	11	器件和文档支持 .....	19
6.4	热性能信息 .....	3	11.1	器件支持 .....	19
6.5	电气特性 .....	3	11.2	文档支持 .....	19
6.6	交流电气特性 .....	5	11.3	社区资源 .....	19
6.7	典型特性 .....	6	11.4	商标 .....	19
7	详细 说明 .....	11	11.5	静电放电警告 .....	19
7.1	概述 .....	11	11.6	Glossary .....	19
7.2	功能方框图 .....	11	12	机械、封装和可订购信息 .....	20
7.3	功能 说明 .....	11			

## 4 修订历史记录

日期	修订版本	注意
2016 年 5 月	*	初始发行版。

## 5 引脚配置和功能

DCK 封装  
5 引脚 (SC70) SC70-5  
俯视图



引脚功能

引脚		类型	说明
编号	名称		
1	OUT	O	输出
2	V-	P	负电源
3	IN+	I	同相输入
4	IN-	I	反相输入
5	V+	P	正电源

## 6 技术规格

### 6.1 绝对最大额定值<sup>(1)</sup>

在自然通风温度范围内运行（除非另有说明）<sup>(1)</sup>

		最小值	最大值	单位
相对于 V <sup>-</sup> 的任何引脚		-0.3	6	V
IN <sup>+</sup> 、IN <sup>-</sup> 、OUT 引脚		V <sup>-</sup> - 0.3V	V <sup>+</sup> + 0.3V	V
V <sup>+</sup> 、V <sup>-</sup> 、OUT 引脚			40	mA
差分输入电压 (V <sub>IN+</sub> - V <sub>IN-</sub> )		-300	300	mV
结温		-40	150	°C
安装温度	红外或对流 (30 秒)		260	°C
	波峰铅焊温度 (4 秒)		260	°C
存储温度, T <sub>stg</sub>		-65	150	°C

(1) 超出绝对最大额定值下列出的应力值可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下的器件的功能性操作以及在超出推荐的操作条件下的任何其它操作，在此并未说明。在绝对最大额定值条件下长时间运行会影响器件可靠性。

### 6.2 ESD 额定值

		值	单位
V <sub>(ESD)</sub> 静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 <sup>(1)</sup>	±2000	V
	充电器件模式 (CDM), 符合 JEDEC 规范 JESD22-C101 <sup>(2)</sup>	±1000	
	机器模型	±200	

(1) JEDEC 文档 JEP155 规定: 500V HBM 能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 规定: 250V CDM 能够在标准 ESD 控制流程下安全生产。

### 6.3 建议的运行条件<sup>(1)</sup>

在自然通风温度范围内运行（除非另有说明）

	最小值	最大值	单位
温度范围	-40	125	°C
电源电压 (V <sub>S</sub> = V <sup>+</sup> - V <sup>-</sup> )	1.7	5.5	V

(1) **绝对最大额定值** 表示限值，如超出这些限值，则可能会发生损坏。**建议的运行条件** 表示旨在让器件正常工作但无法确保特定性能的条件。有关保证的各种规格和测试条件，请参阅 [电气特性](#)。

### 6.4 热性能信息

热指标 <sup>(1)</sup>		TLV521	单位
		DCK (SC70)	
		5 引脚	
R <sub>θJA</sub>	结至环境热阻	269.9	°C/W
R <sub>θJC(top)</sub>	结至外壳 (顶部) 热阻	93.7	°C/W
R <sub>θJB</sub>	结至电路板热阻	48.8	°C/W
ψ <sub>JT</sub>	结至顶部的特征参数	2	°C/W
ψ <sub>JB</sub>	结至电路板的特征参数	47.9	°C/W
R <sub>θJC(bot)</sub>	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关传统和新热指标的更多信息，请参见《半导体和 IC 封装热指标》应用报告，[SPRA953](#)。

### 6.5 电气特性

除非另有说明，否则所有限值均是针对以下条件：T<sub>A</sub> = 25°C、V<sup>+</sup> = 3.3V、V<sup>-</sup> = 0V、V<sub>CM</sub> = V<sub>O</sub> = V<sup>+</sup>/2 且 R<sub>L</sub> > 1MΩ。<sup>(1)</sup>

(1) **电气特性** 值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自加热大受限制，使得 T<sub>J</sub> = T<sub>A</sub>。在 T<sub>J</sub> > T<sub>A</sub> 的自加热条件下，参数性能（如电气表中所示）无法得到保证。**绝对最大额定值** 表示结温限值，超过这些限值，器件将会发生机械性或电气性的永久降级。

**电气特性 (接下页)**

 除非另有说明，否则所有限值均是针对以下条件： $T_A = 25^\circ\text{C}$ 、 $V^+ = 3.3\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+/2$  且  $R_L > 1\text{M}\Omega$ 。(1)

参数	测试条件	最小值	典型值	最大值	单位
$V_{\text{OS}}$ 输入失调电压	$V_{\text{CM}} = 0.3\text{V}$	-3	0.1	3	mV
	$V_{\text{CM}} = 3\text{V}$	-3	0.1	3	
$\text{TCV}_{\text{OS}}$ 输入失调电压漂移			$\pm 1.5$		$\mu\text{V}/^\circ\text{C}$
$I_{\text{BIAS}}$ 输入偏置电流			1		pA
$I_{\text{OS}}$ 输入失调电流			50		fA
$\text{CMRR}$ 共模抑制比	$0\text{V} \leq V_{\text{CM}} \leq 3.3\text{V}$	70	90		dB
	$0\text{V} \leq V_{\text{CM}} \leq 2.2\text{V}$		100		
$\text{PSRR}$ 电源抑制比	$V^+ = 1.8\text{V}$ 至 $3.3\text{V}$ ; $V_{\text{CM}} = 0.3\text{V}$	80	100		dB
$\text{CMVR}$ 共模电压范围	$\text{CMRR} \geq 70\text{dB}$	0		3.3	V
$A_{\text{VOL}}$ 大信号电压增益	$V_O = 0.5\text{V}$ 至 $2.8\text{V}$ $R_L = 100\text{k}\Omega$ 且连接至 $V^+/2$	80	110		dB
$V_O$ 高输出摆幅 低输出摆幅	$R_L = 100\text{k}\Omega$ 且连接至 $V^+/2$ $V_{\text{IN}}$ (差分) = $100\text{mV}$		3	50	mV (与任一轨的差值)
	$R_L = 100\text{k}\Omega$ 且连接至 $V^+/2$ $V_{\text{IN}}$ (差分) = $-100\text{mV}$		2	50	
$I_O$ 输出电流	拉电流, $V_O$ 至 $V^-$ $V_{\text{IN}}$ (差分) = $100\text{mV}$		11		mA
	灌电流, $V_O$ 至 $V^+$ $V_{\text{IN}}$ (差分) = $-100\text{mV}$		12		
$I_S$ 电源电流	$V_{\text{CM}} = 0.3\text{V}$		350	500	nA

## 6.6 交流电气特性<sup>(1)</sup>

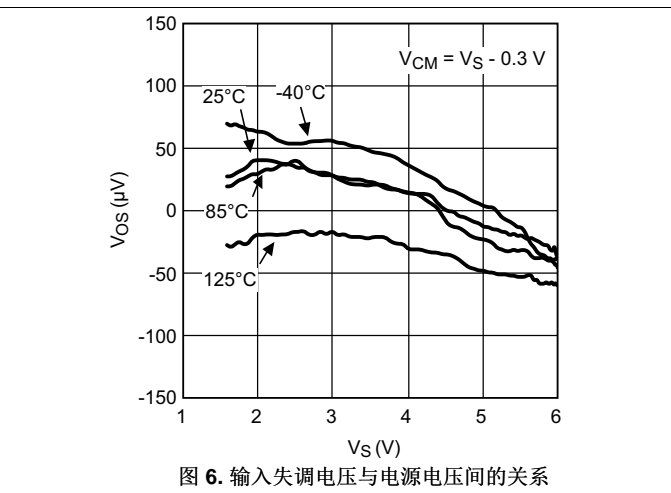
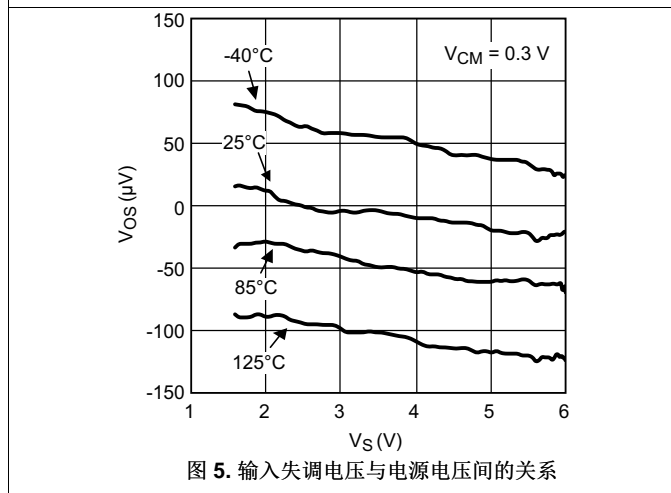
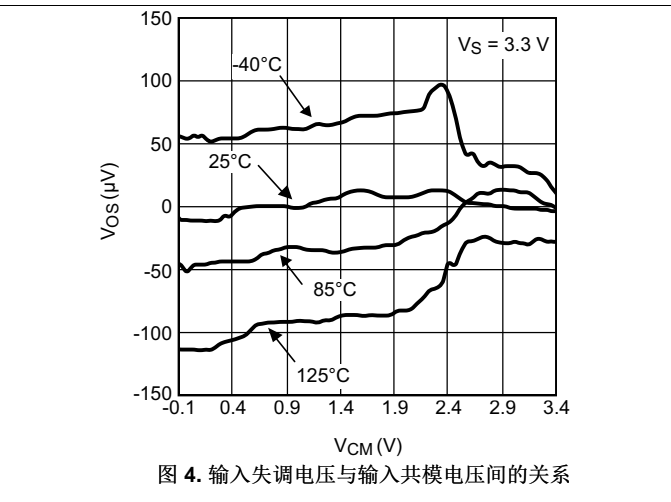
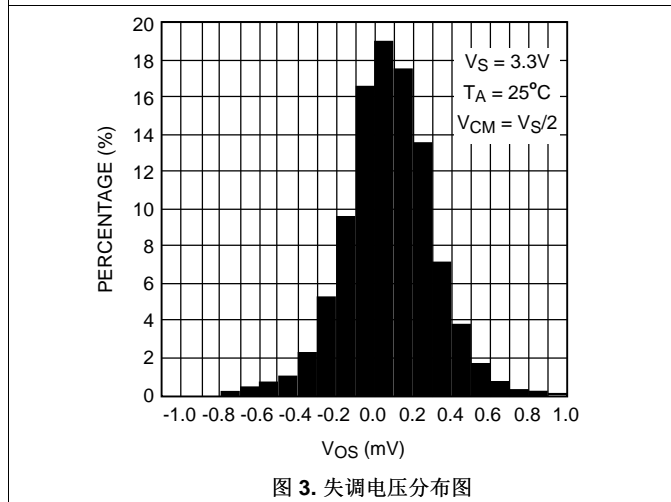
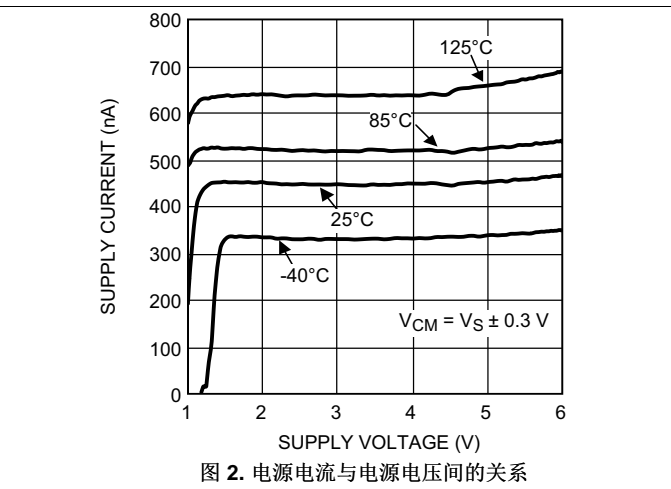
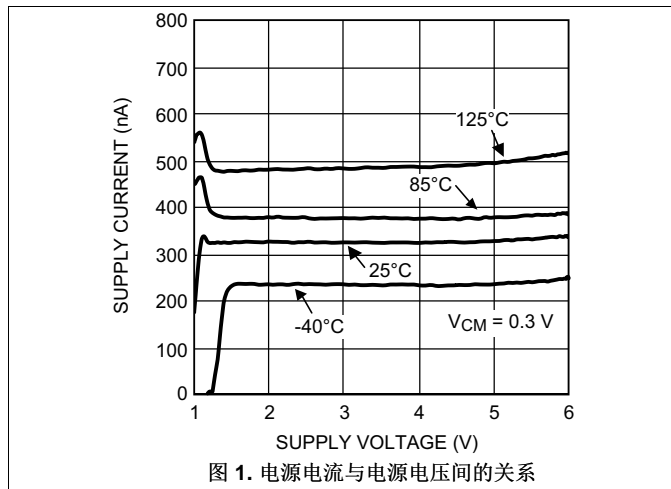
除非另有说明，否则所有限值均是针对以下条件： $T_A = 25^\circ\text{C}$ 、 $V^+ = 3.3\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+/2$  且  $R_L > 1\text{M}\Omega$ 。

参数		测试条件	最小值 <sup>(2)</sup>	典型值 <sup>(3)</sup>	最大值 <sup>(2)</sup>	单位
GBW	增益带宽积	$C_L = 20\text{pF}$ , $R_L = 100\text{k}\Omega$		6		kHz
SR	转换率	$A_V = +1$ , $V_{\text{IN}} = 0\text{V}$ 至 $3.3\text{V}$	下降沿	2.9		V/ms
			上升沿	2.5		
$\theta_m$	相补角	$C_L = 20\text{pF}$ , $R_L = 100\text{k}\Omega$		73		度
$G_m$	增益裕量	$C_L = 20\text{pF}$ , $R_L = 100\text{k}\Omega$		19		dB
$e_n$	输入参考电压噪声密度	$f = 100\text{Hz}$		300		$\text{nV}/\sqrt{\text{Hz}}$
	输入参考电压噪声	0.1Hz 至 10Hz		22		$\mu\text{V}_{\text{PP}}$
$I_n$	输入参考电流噪声	$f = 100\text{Hz}$		100		$\text{fA}/\sqrt{\text{Hz}}$
EMIRR	EMI 抑制比, $\text{IN}^+$ 和 $\text{IN}^-$ <sup>(4)</sup>	$V_{\text{RF\_PEAK}} = 100\text{mV}_P$ ( $-20\text{dB}_P$ ), $f = 400\text{MHz}$		121		dB
		$V_{\text{RF\_PEAK}} = 100\text{mV}_P$ ( $-20\text{dB}_P$ ), $f = 900\text{MHz}$		121		
		$V_{\text{RF\_PEAK}} = 100\text{mV}_P$ ( $-20\text{dB}_P$ ), $f = 1800\text{MHz}$		124		
		$V_{\text{RF\_PEAK}} = 100\text{mV}_P$ ( $-20\text{dB}_P$ ), $f = 2400\text{MHz}$		142		

- (1) 电气特性值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自加热大受限制，使得  $T_J = T_A$ 。在  $T_J > T_A$  的自加热条件下，参数性能（如电气表中所示）无法得到保证。绝对最大额定值表示结温限值，超过这些限值，器件将会发生机械性或电气性的永久降级。
- (2) 所有限值均经过测试、统计分析或设计方面的检验，可以得到保证。
- (3) 典型值表示评定特性时最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还取决于应用和配置。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。
- (4) EMI 抑制比被定义为： $\text{EMIRR} = 20\log(V_{\text{RF\_PEAK}}/\Delta\text{VOS})$ 。

### 6.7 典型特性

$T_J = 25^\circ\text{C}$  时测得的值（除非另有说明）。



典型特性 (接下页)

$T_J = 25^\circ\text{C}$  时测得的值 (除非另有说明)。

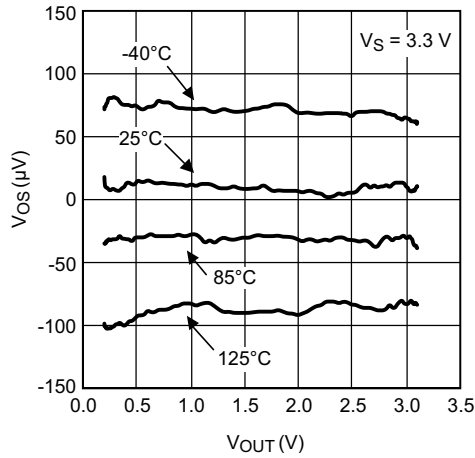


图 7. 输入失调电压与输出电压间的关系

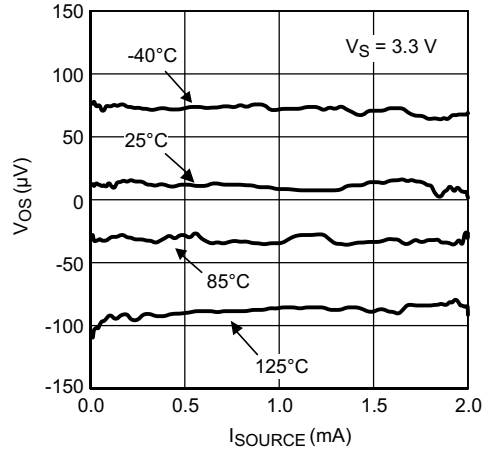


图 8. 输入失调电压与拉电流间的关系

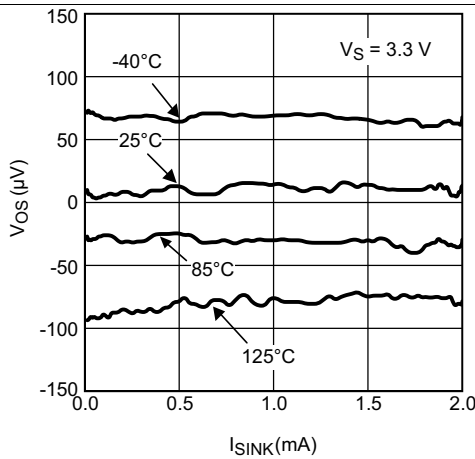


图 9. 输入失调电压与灌电流间的关系

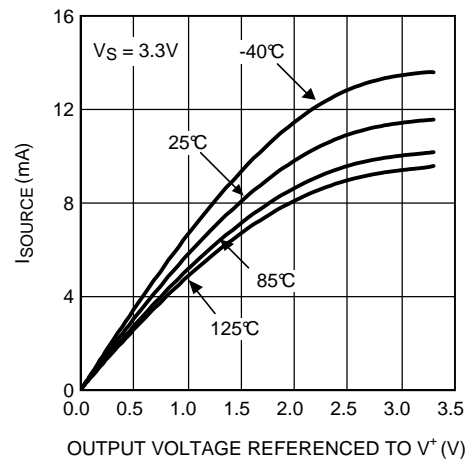


图 10. 拉电流与输出电压间的关系

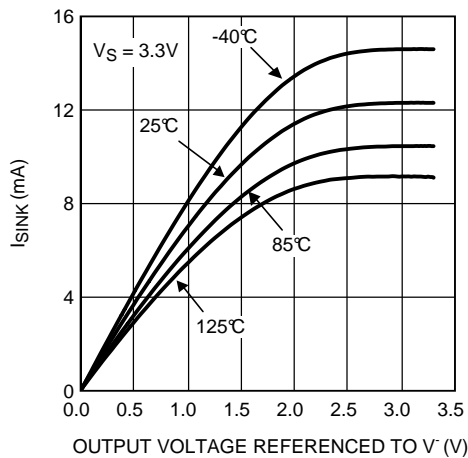


图 11. 灌电流与输出电压间的关系

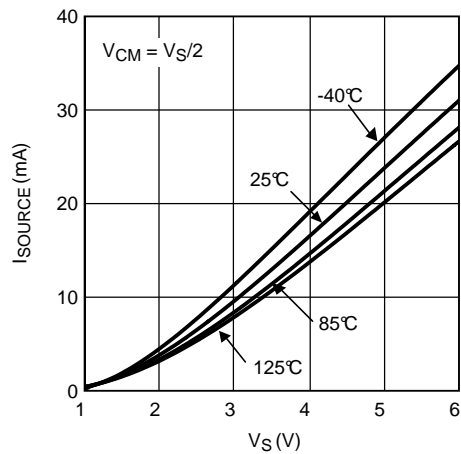


图 12. 拉电流与电源电压间的关系

典型特性 (接下页)

$T_J = 25^\circ\text{C}$  时测得的值 (除非另有说明)。

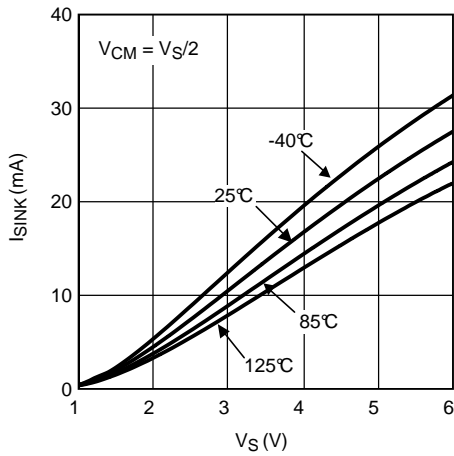


图 13. 灌电流与电源电压间的关系

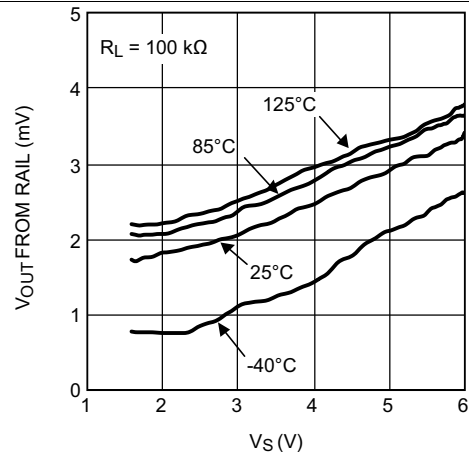


图 14. 高输出摆幅与电源电压间的关系

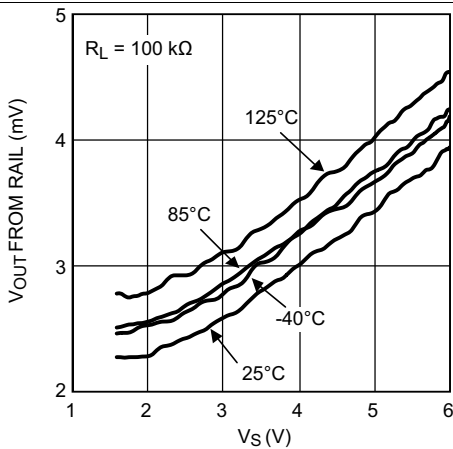


图 15. 低输出摆幅与电源电压间的关系

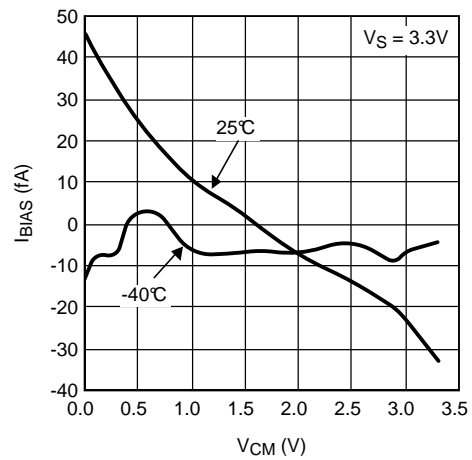


图 16. 输入偏置电流与共模电压间的关系

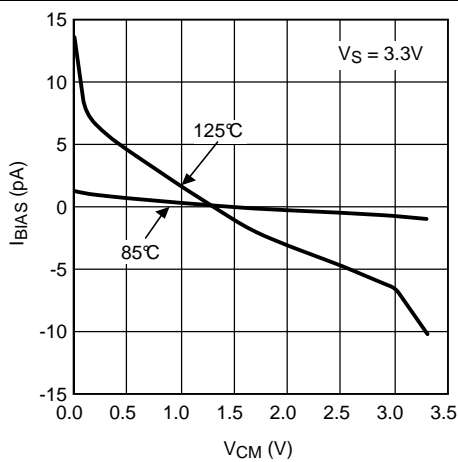


图 17. 输入偏置电流与共模电压间的关系

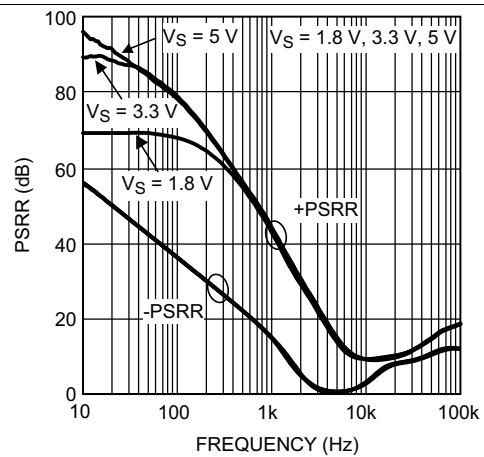
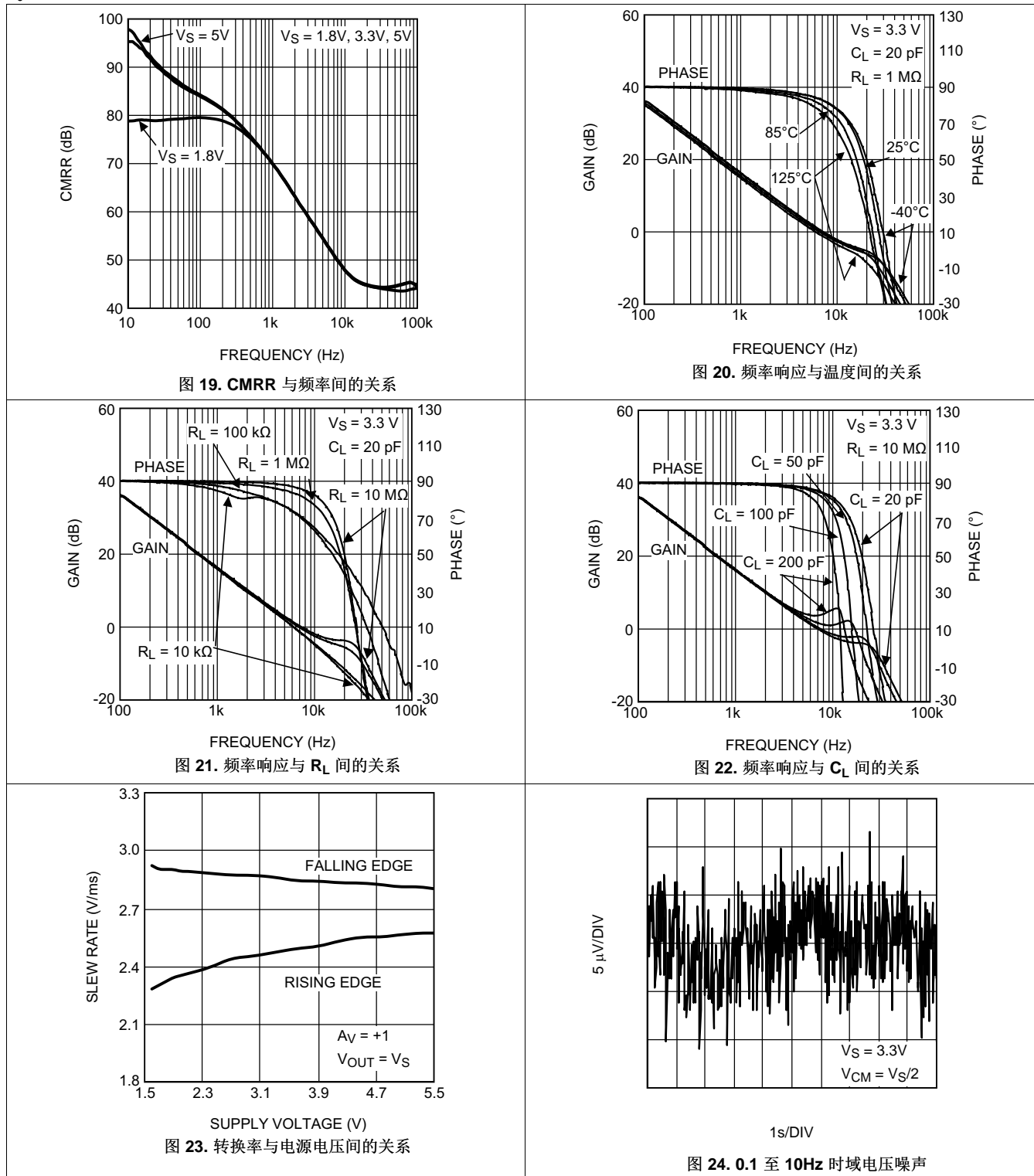


图 18. PSRR 与频率间的关系



典型特性 (接下页)

$T_J = 25^\circ\text{C}$  时测得的值 (除非另有说明)。



典型特性 (接下页)

$T_J = 25^\circ\text{C}$  时测得的值 (除非另有说明)。

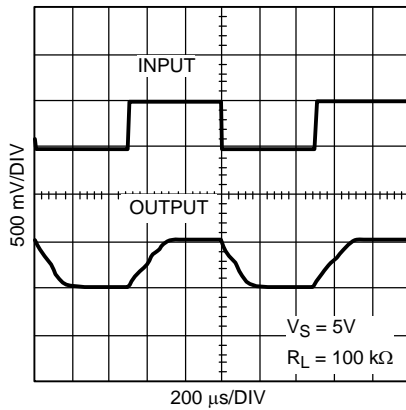


图 25. 大信号脉冲响应

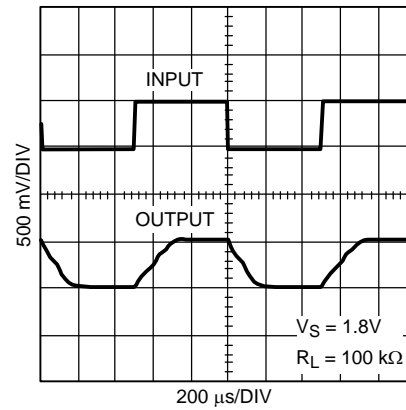


图 26. 大信号脉冲响应

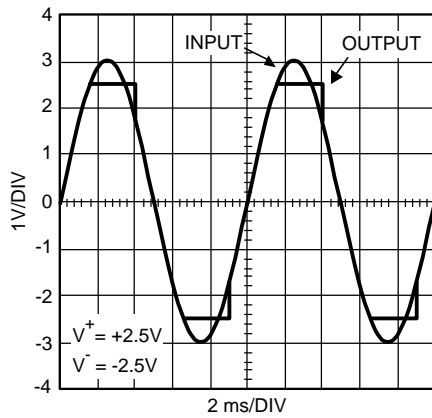


图 27. 过载恢复波形

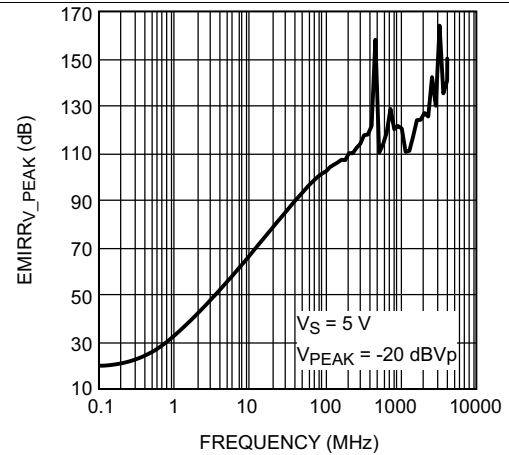


图 28. EMIRRV 与频率间的关系

## 7 详细 说明

### 7.1 概述

TLV521 是采用德州仪器 (TI) 顶尖的 VIP50 工艺技术制造的。此专利工艺技术极大地提高了德州仪器 (TI) 低功耗和低电压运算放大器的性能。以下章节将展示 VIP50 工艺技术的优势并重点介绍可实现超低功耗的电路。

### 7.2 功能方框图

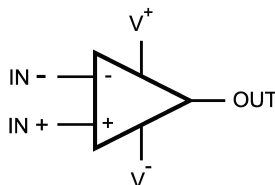


图 29. 方框图

### 7.3 功能 说明

放大器的差分输入包含一个同相输入 (IN+) 和一个反相输入 (IN-)。放大器仅放大两个输入之间的电压差，即所谓的差分输入电压。运算放大器的输出电压 (V<sub>out</sub>) 的计算公式为公式 1:

$$V_{OUT} = A_{OL} (IN^+ - IN^-) \quad (1)$$

其中  $A_{OL}$  是放大器的开环增益，通常约为 100dB。

### 7.4 器件功能模式

#### 7.4.1 输入级

TLV521 具有一个轨至轨输入，这可为系统设计人员提供更多灵活性。该轨至轨输入通过并行使用一个 PMOS 差分对和一个 NMOS 差分对实现。当共模输入电压 ( $V_{CM}$ ) 接近  $V^+$  时，NMOS 对开启且 PMOS 对关闭。当  $V_{CM}$  接近  $V^-$  时，NMOS 对关闭且 PMOS 对开启。当  $V_{CM}$  介于  $V^+$  和  $V^-$  之间时，内部逻辑可判定每个差分对将获得的电流。这种专用逻辑可确保放大器在整个共模电压范围内实现稳定且低失真度的运算。

由于两个输入级都具有自己的失调电压 ( $V_{OS}$ ) 特性，所以 TLV521 失调电压是  $V_{CM}$  的一个函数。 $V_{OS}$  的切换点落在了  $V^+$  下面 1.0V 的位置。请参阅“典型性能特性”一节的“ $V_{OS}$  与  $V_{CM}$  之间的关系”曲线。当输入信号幅值与  $V_{OS}$  值相当且/或设计需要高精度时，应格外谨慎。在这些情况下，输入信号必须避过切换点。此外，PSRR 和 CMRR 等涉及输入失调电压的参数也将受差分对转换区域中  $V_{CM}$  的变化的影响。

#### 7.4.2 输出级

电源为 3.3V 时，TLV521 输出电压摆幅在距离轨 3mV 的范围内，这可在输出端提供可能的最大动态范围。在低电源电压下操作时，这一点尤为重要。

TLV521 最大输出电压摆幅决定了特定输出负载下的最大可能摆幅。输出负载为 100kΩ，电源为 5V 时，TLV521 输出摆幅在距离轨 50mV 的范围。

## 8 应用 和 实施

### 注

以下 应用 部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。客户应负责确定 TI 组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

### 8.1 应用信息

TLV521 的额定工作电压范围是 1.7V 至 5.5V ( $\pm 0.85V$  至  $\pm 2.275V$ )。TLV521 具有 轨至轨输入和轨至轨输出摆幅，而消耗的功率仅为纳瓦级。[典型特性](#)部分提供的参数可能会随工作电压或温度的不同而出现显著变化。

#### 8.1.1 驱动电容负载

TLV521 可在内部得到补偿以实现稳定的单位增益运算（具有 6kHz 典型增益带宽）。但是，单位增益跟随器是对电容负载最敏感的配置。放置在放大器输出端的电容负载与放大器的输出抗阻相结合，可导致相位滞后，从而减小放大器的相补角。如果相补角明显减小，则响应将欠阻尼，这可导致传输中出现峰值；如果峰值过多，则运算放大器可能会开始振荡。

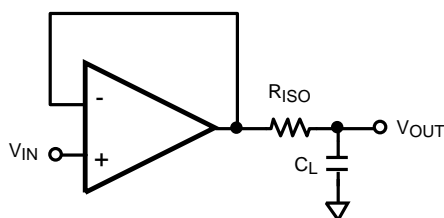


图 30. 电容负载的电阻式隔离

为了驱动大型电容负载，应该使用隔离电阻器  $R_{ISO}$ ，如图 30 所示。通过使用此隔离电阻器，电容负载可与放大器的输出隔离。 $R_{ISO}$  的值越大，放大器越稳定。如果  $R_{ISO}$  的值足够大，则反馈环路将保持稳定，不受  $C_L$  值的影响。但是， $R_{ISO}$  值增大会导致输出摆幅减小、输出电流驱动降低。

下表列出的是 5V 电源下建议的最小  $R_{ISO}$  值。图 31 显示的是在  $C_L = 50pF$  且  $R_{ISO} = 154k\Omega$  时得到的典型响应。我们选择了表中的其他  $R_{ISO}$  值，以便在其各自的电容负载上获取相似阻尼。请注意，对于具有较大  $C_L$  的 TLV521，使用较小的  $R_{ISO}$  即可实现稳定性。但是，针对指定的  $C_L$ ， $R_{ISO}$  值越大，提供的阻尼响应越高。当电容负载为 20pF 或更小时，无需隔离电阻器。

表 1. 电容负载与所需的隔离电阻器间的关系

$C_L$	$R_{ISO}$
0 — 20pF	不需要
50pF	154k $\Omega$
100pF	118k $\Omega$
500pF	52.3k $\Omega$
1nF	33.2k $\Omega$
5nF	17.4k $\Omega$
10nF	13.3k $\Omega$

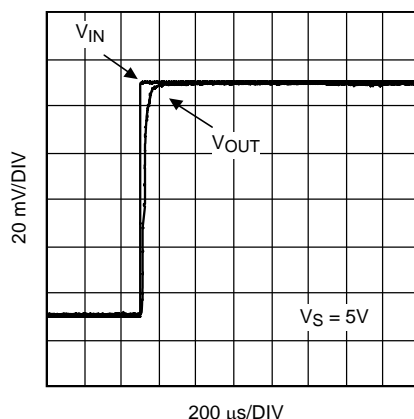


图 31. 阶跃响应

### 8.1.2 EMI 抑制

蜂窝、蓝牙和 Wi-Fi 信号几乎无处不在，而且采用无线电的传感系统也发展迅速，因此电磁干扰 (EMI) 成为今后设计精密信号路径时的重要考虑因素。尽管射频信号位于运算放大器带的外部，但射频载波开关可调节运算放大器的直流失调电压。而且，一些常见的射频调制方案可感应降压转换组件。增加的直流失调电压和感应的信号会同目标信号一起放大，因此会影响测量值。TLV521 使用片上滤波器来抑制输入端和电源引脚上这些无用的射频信号；从而保持精密信号路径的完整性。

双绞线电缆和有源前端的共模抑制可提供针对低频噪声（例如 60Hz 或 50Hz 电源）的抗扰性，但对射频干扰无效。即使靠近放大器的传感器的 PCB 迹线和布线只有几厘米，也可接收很强的 1GHz 射频。TLV521 的集成式 EMI 滤波器可降低或消除外部屏蔽和滤波需求，从而提高系统可靠性。EMIRR 越大，对射频干扰的抑制越强。有关 EMIRR 的更多信息，请参阅 AN-1698。

## 8.2 典型应用

### 8.2.1 60Hz 双 T 型陷波滤波器

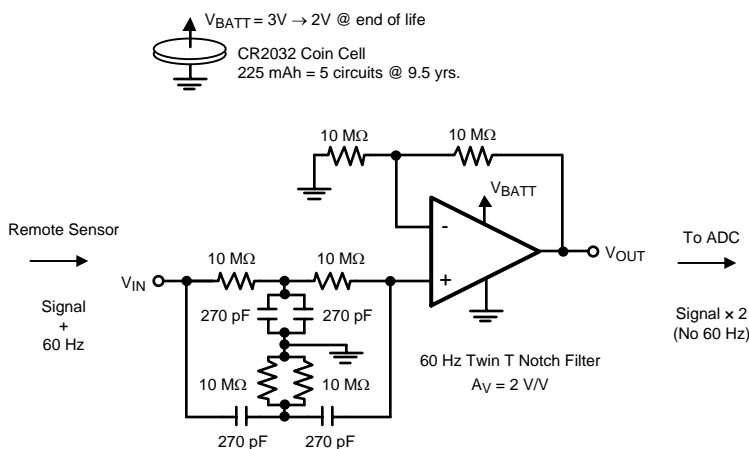


图 32. 60Hz 陷波滤波器

## 典型应用 (接下页)

### 8.2.1.1 设计要求

来自遥感和分布式传感应用的传感器的小信号通常会遇到交流电源线的 60Hz 的强烈干扰。图 32 中电路的陷波为 60Hz 并为 1kHz 正弦波代表的传感器信号提供增益  $A_V = 2$ 。相似级别可能会级联在一起，以移除 60Hz 的 2 次和 3 次谐波。由于 TLV521 功耗仅为 nA 级，即使是 5 个这种电路也可依靠 CR2032 小型锂电池运行 9.5 年。这些电池的额定电压为 3V，寿命末期的电压为 2V。TLV521 的工作电压范围为 1.7V 至 5.5V，因此可在此电压范围内正常工作。

### 8.2.1.2 详细设计流程

陷波频率已设置为  $F_0 = 1/2\pi RC$ 。要实现 60Hz 的陷波，请使用  $R = 10M\Omega$  且  $C = 270pF$ 。若要消除 50Hz 的噪声（这在欧洲系统中很常见），请使用  $R = 11.8M\Omega$  且  $C = 270pF$ 。

双 T 型陷波滤波器的工作原理是设置两条从  $V_{IN}$  到放大器输入的独立路径。分别为通过电阻器 R - R 的低频路径和通过电容器 C - C 的独立高频路径。但是，在接近陷波频率的频率下，这两条路径具有相反的相角，而且这两个信号将会在放大器的输入端抵消。

要确保获得目标中心频率以及最大程度地增加陷波深度（Q 系数），滤波器需要尽可能保持平衡。要实现电路平衡，同时克服可用标准电阻器和电容值的限制，请并行使用无源器件，以使接地的滤波器组件达到  $2C$  和  $R/2$  的电路要求。

要确保无源组件值保持符合预期，请使用酒精清洁电路板、使用去离子水冲洗并风干。请确保电路板处于湿度相对较低的环境中，以尽可能减少水分，因为水分可能会提高电路板组件的导电性。此外，大电阻器具有相当高的寄生杂散电容，切掉相关组件下面的接地平面可削弱其影响。

大电阻器用于反馈网络中，可最大程度地避免电池电量耗尽。设计大电阻器时，必须在电路噪声分析部分考虑电阻器热噪声、运算放大器电流噪声以及运算放大器电压噪声。可通过 5kHz 的带宽完成图 32 中电路的噪声分析，此举采取了高估带宽的保守方法（TLV521 的典型  $GBW/A_V$  较低）。输出端的总噪声约为  $800\mu V_{pp}$ ，鉴于电路总功耗只有 540nA，这一表现已经极为优异。主要噪声项有运算放大器电压噪声 ( $550\mu V_{pp}$ )、通过反馈网络的电流噪声 ( $430\mu V_{pp}$ ) 和通过陷波滤波器网络的电流噪声 ( $280\mu V_{pp}$ )。因此，基准电压为 2V 时，总电路的噪声不超过 10 位系统的 LSB 的一半（即 1mV）。

### 8.2.1.3 应用曲线

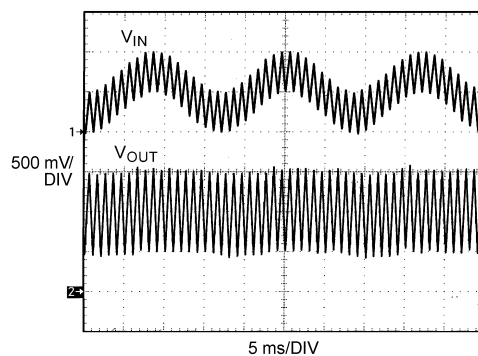


图 33. 60Hz 陷波滤波器波形

## 典型应用 (接下页)

### 8.2.2 便携式气体检测传感器

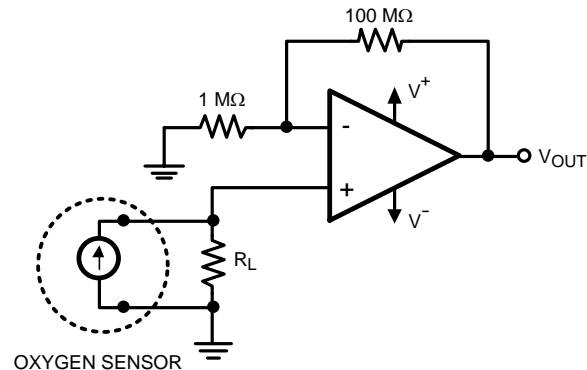


图 34. 精密氧传感器

#### 8.2.2.1 设计要求

气体传感器被用于许多不同的工业和医疗应用。它们生成与空气样本中感应的特定气体百分比成比例的电流。这种电流会流经负载电阻器，然后，系统会测量产生的压降。TLV521 非常适合这类应用，因为它只消耗 350nA 的电流并在低至 1.7V 的电源电压下工作。根据感应的气体和传感器的灵敏度，输出电流范围约为几十微安至几毫安。气体传感器产品说明书通常会指定推荐的负载电阻值，或者推荐一系列负载电阻器供用户选择。

当需要监测空气质量或提供给患者的氧气时，会使用氧传感器。新鲜空气中的氧气含量为 20.9%。空气样本中的氧气含量低于 18% 即视为危险。此应用可检测空气中的氧气。氧传感器还用于环境中肯定缺少氧气的工业应用。其中一个例子便是真空包装食物。氧传感器主要分为两类：一类是感应空气中或氧气罐附近等位置大量存在的氧气的传感器，另一类是检测痕量氧气的传感器（以 ppm 表示）。

#### 8.2.2.2 详细设计流程

图 34 显示的是用于放大氧检测器输出的典型电路。氧传感器通过负载电阻器输出已知电流。此值会随着空气样本中氧气含量的变化而变化。氧传感器通常具有推荐的特定负载电阻值或提供了一系列此负载电阻器可接受的值。使用纳瓦级功率 TLV521 可最大限度降低运算放大器的功耗，而且可延长电池寿命。使用图 34 中显示的组件，电路可消耗不到 0.5μA 的电流，从而确保即使额定容量较低，紧凑型便携式电子产品中使用的电池也能超过氧传感器的使用寿命。TLV521 的精度规格是助力其成为此类应用的完美之选的另外一个原因，包括其极低的失调电压、低  $TCV_{OS}$ 、低输入偏置电流、高 CMRR 以及高 PSRR 等。

## 典型应用 (接下页)

### 8.2.2.3 应用曲线

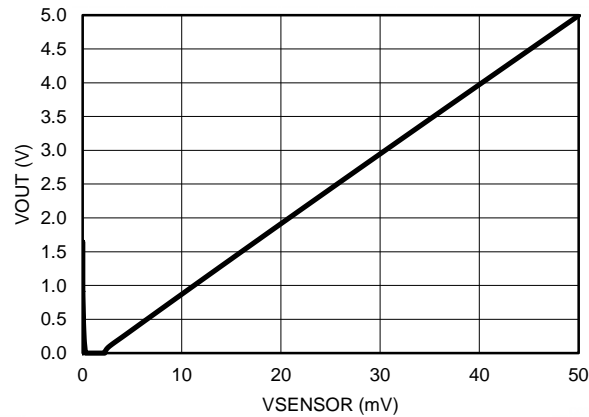


图 35. 计算出的氧传感器电路输出 (单个 5V 电源)

### 8.2.3 高侧电池电流感应

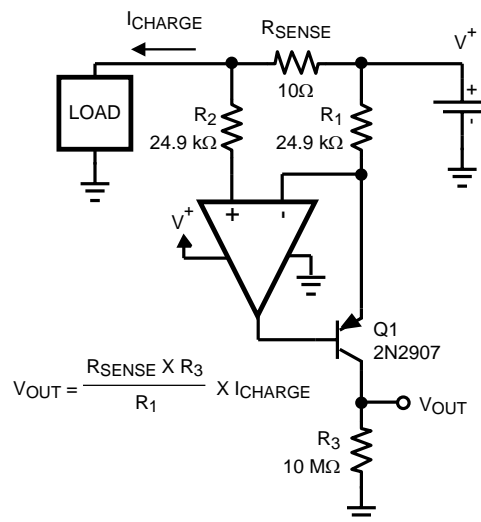


图 36. 高侧电流感应

#### 8.2.3.1 设计要求

轨至轨共模输入范围和极低静态电流使 TLV521 成为高侧和低侧电池电流感应应用的绝佳选择。图 36 中的高侧电流感应电路通常用于电池充电器，以监测充电电流，从而防止过充。该设计以与电池串联的方式连接感应电阻器  $R_{SENSE}$ 。

#### 8.2.3.2 详细设计流程

电路的理论输出电压为:  $V_{OUT} = [R_{SENSE} \times R_3 / R_1] \times I_{CHARGE}$ 。不过实际上，因为晶体管的电流增益  $\beta$  有限，所以流经  $R_3$  的电流将不会是  $I_{CHARGE}$ ，而是  $\alpha \times I_{CHARGE}$  或  $\beta / (\beta + 1) \times I_{CHARGE}$ 。达林顿对可用于提高测量电路的  $\beta$  值和性能。

使用图 36 中显示的组件会导致  $V_{OUT} \approx 4000\Omega \times I_{CHARGE}$ 。这非常适合将 1mA 的  $I_{CHARGE}$  放大到接近 ADC 的满标量程 (当  $V_{REF}$  为 4.1V 时)。电阻器  $R_2$  可用于放大器的同相输入端，与  $R_1$  的值相同，可最大程度地减少失调电压。



## 典型应用 (接下页)

按图 36 选择值会将流经电路的  $R_1 - Q1 - R_3$  桥臂的电流限制在  $1\mu\text{A}$  以下，这与 TLV521 电源电流的流经顺序相同。增加电阻器  $R_1$ 、 $R_2$  和  $R_3$  的值会减小测量电路电源电流并延长电池寿命。

降低  $R_{\text{SENSE}}$  会最大程度地减少电阻容差导致的误差，但是这还会降低  $V_{\text{SENSE}} = I_{\text{CHARGE}} \times R_{\text{SENSE}}$ ，而放大器失调电压反过来会对电路总误差造成更大影响。使用图 36 中显示的组件，测量电路电源电流可保持在  $1.5\mu\text{A}$  以下并且测量范围在  $100\mu\text{A}$  至  $1\text{mA}$  之间。

### 8.2.3.3 应用曲线

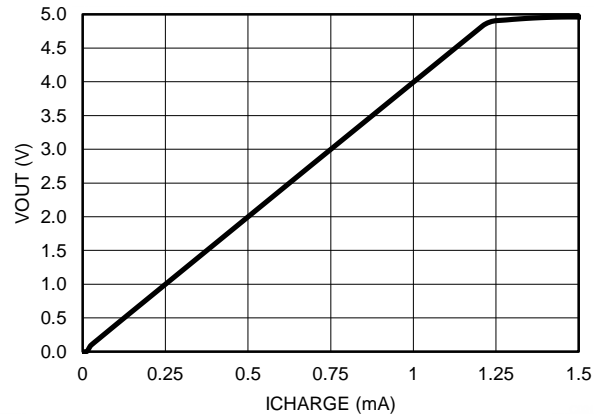


图 37. 计算出的高侧电流感应电路输出

## 9 电源相关建议

TLV521 的额定工作电压范围是  $1.7\text{V}$  至  $5.5\text{V}$  ( $\pm 0.85\text{V}$  至  $\pm 2.275\text{V}$ )，温度范围是  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$ 。典型特性中提供的参数可能会随工作电压或温度的不同而出现显著变化。

### CAUTION

电源电压超过  $6\text{V}$  可能会对器件造成永久损坏。

对于高频开关电源以及其他 kHz 级别及以上的噪声源，低带宽纳瓦级功率器件并没有良好的高频（大于  $1\text{kHz}$ ）交流 PSRR 抑制功能，因此，如果预计电源线路中会出现 kHz 范围内的噪声，则建议使用额外的电源滤波。

## 10 布局

### 10.1 布局准则

为使器件表现出最佳工作性能，需采用效果较好的印刷电路板 (PCB) 布局规范，包括：

- 噪声可以通过整个电路的电源引脚和运算放大器本身传入模拟电路。旁路电容为局部模拟电路提供低阻抗电源，用于降低耦合噪声。
- 在每个电源引脚和接地端之间连接低 ESR 0.1 $\mu$ F 陶瓷旁路电容器，放置位置尽量靠近器件。一个从 V+ 到接地的单一旁路电容器适用于单电源应用。
- 将电路中的模拟部分和数字部分单独接地是最为简单有效的噪声抑制方法。多层 PCB 中通常将一层或多层专门作为接地层。接地层有助于散热和降低电磁干扰 (EMI) 噪声拾取。确保对数字接地和模拟接地进行物理隔离，同时应注意接地电流。有关更多详细信息，请参见 [电路板布局技巧](#)，[SLOA089](#)。
- 为了减少寄生耦合，请让输入走线尽可能远离电源或输出走线。如果这些走线不能保持分离状态，最好让敏感走线与有噪声的走线垂直相交，而不是平行相交。
- 外部组件的位置应尽量靠近器件。如 [布局示例](#) 所示，使 RF 和 RG 电缆接近反相输入可最大限度地减小寄生电容。
- 尽可能缩短输入走线。切记：输入走线是电路中最敏感的部分。
- 考虑在关键走线周围设定驱动型低阻抗保护环。这样可显著减少附近走线在不同电势下产生的泄漏电流。

### 10.2 布局示例

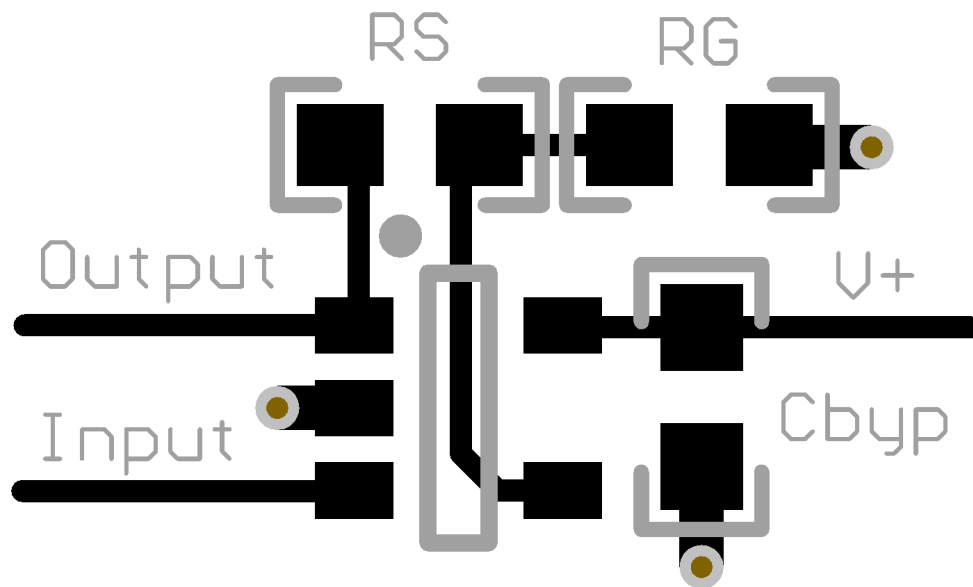


图 38. 同相布局示例

## 11 器件和文档支持

### 11.1 器件支持

#### 11.1.1 开发支持

《TLV521 PSPICE 模型》， [SNOM024](#)

TINA-TI 基于 SPICE 的模拟仿真程序， <http://www.ti.com.cn/tool/cn/tina-ti>

TI Filterpro 软件， <http://www.ti.com.cn/tool/cn/filterpro>

DIP 适配器评估模块， <http://www.ti.com.cn/tool/cn/dip-adapter-evm>

TI 通用运行放大器评估模块， <http://www.ti.com.cn/tool/cn/opampevm>

《适用于采用 SC70 封装的 5 引脚（引脚朝上）放大器的评估板》， [SNOA487](#)。

《LMH730268 评估板手册》 [551012922-001](#)

### 11.2 文档支持

#### 11.2.1 相关文档

相关文档如下：

- 《反馈曲线图定义运算放大器交流性能》， [SBOA015 \(AB-028\)](#)
- 《电路板布局布线技巧》， [SLOA089](#)
- 《面向大众的运算放大器》， [SLOD006](#)。
- AN-1698 《强化 EMI 保护的运算放大器规范》， [SNOA497](#)
- 《运算放大器的 EMI 抑制比》， [SBOA128](#)
- 《采用隔离电阻的电容式负载驱动器解决方案》， [TIPD128](#)
- 《运算放大器应用 手册》， [SBOA092](#)

### 11.3 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

**TI E2E™ 在线社区** **TI 的工程师对工程师 (E2E) 社区**。此社区的创建目的在于促进工程师之间的协作。在 [e2e.ti.com](http://e2e.ti.com) 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

**设计支持** **TI 参考设计支持** 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

### 11.4 商标

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

### 11.5 静电放电警告



ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 11.6 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

## 12 机械、封装和可订购信息

以下页面包括机械、封装和可订购信息。这些信息是指定器件的最新可用数据。这些数据发生变化时，我们可能不会另行通知或修订此文档。如欲获取此产品说明书的浏览器版本，请参阅左侧的导航栏。

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TLV521DCKR	ACTIVE	SC70	DCK	5	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	14F	<b>Samples</b>
TLV521DCKT	ACTIVE	SC70	DCK	5	250	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	14F	<b>Samples</b>

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



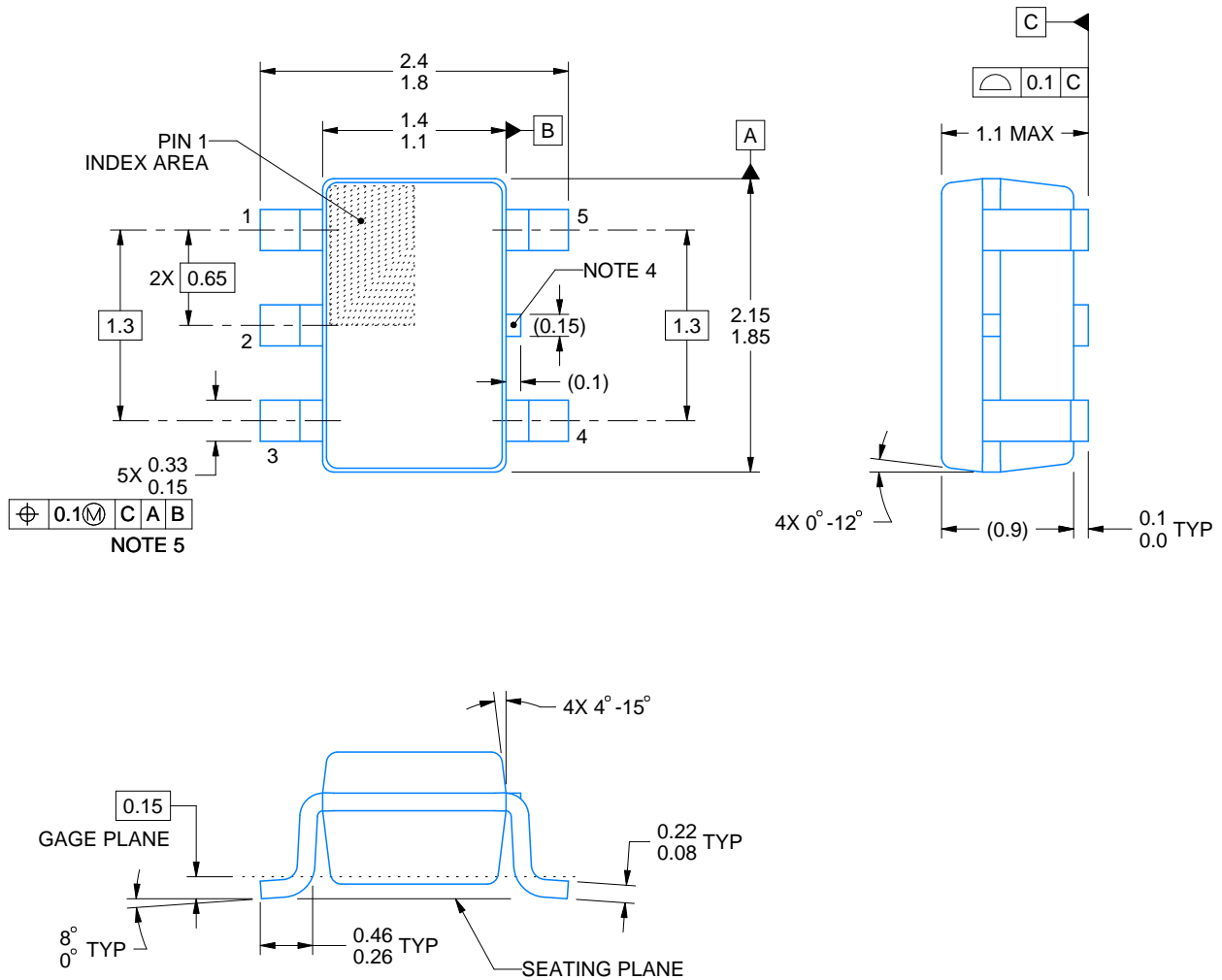
# DCK0005A



## PACKAGE OUTLINE

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



4214834/G 11/2024

### NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-203.
4. Support pin may differ or may not be present.
5. Lead width does not comply with JEDEC.
6. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

# EXAMPLE BOARD LAYOUT

DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:18X



SOLDER MASK DETAILS

4214834/G 11/2024

NOTES: (continued)

- 7. Publication IPC-7351 may have alternate designs.
- 8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



# EXAMPLE STENCIL DESIGN

DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE  
BASED ON 0.125 THICK STENCIL  
SCALE: 18X

4214834/G 11/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
版权所有 © 2025，德州仪器 (TI) 公司