TPS38800-Q1/TPS388R0-Q1 多通道过压和欠压 I²C 可编程电压监控器

1 特性

- 符合 ASIL-B 等级功能安全标准的产品
  - 适用于功能安全应用的开发
  - 可帮助进行 ISO 26262 系统设计的文档
  - 系统可满足 ASIL D 级要求
  - 硬件可满足 ASIL B 级要求
- 具有符合 AEC-Q100 标准的下列特性：
  - 器件温度等级 1：-40°C 至 +125°C
- 监控先进的 SOC
  - ±6mV 阈值精度（–40°C 至 +125°C）
  - 输入电压范围：2.5V 至 5.5V
  - 欠压锁定 (UVLO)：2.48V
  - 低静态电流（最大值）：空闲模式下为 200µA
  - 可配置 2 至 8 个通道
  - 固定窗口阈值电平
    - 5mV 阶跃（0.2V 至 1.475V）
    - 20mV 阶跃（0.8V 至 5.5V）
- 微型封装和最低元件成本
  - 3mm x 3mm QFN 封装
  - 用户通过 I²C 可调的抗干扰度
  - 用户可通过 I²C 调节电压阈值电平
- 专为安全应用设计
  - 低电平有效开漏 NIRQ 输出（锁存）
  - 低电平有效开漏 NRST 输出（复位延迟）
  - 循环冗余校验 (CRC)
  - 数据包错误检查 (PEC)

2 应用

- 高级驾驶辅助系统 (ADAS)
- 传感器融合

3 说明

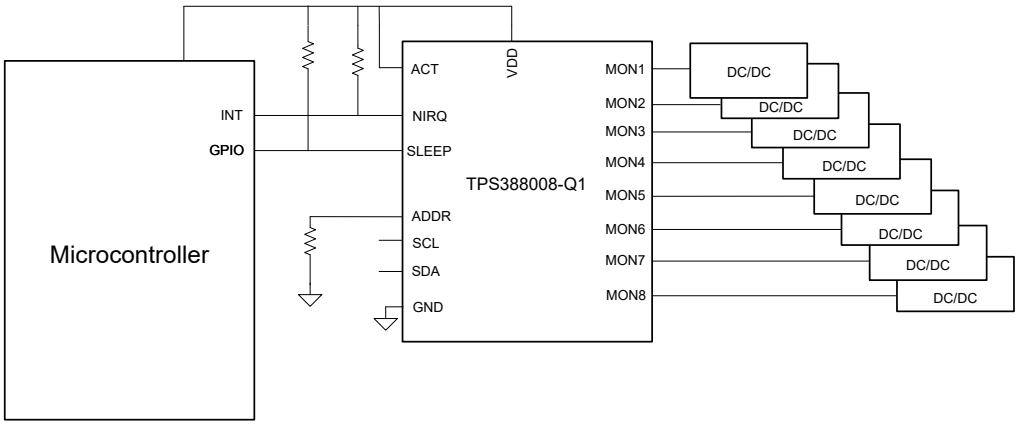
TPS38800-Q1/TPS388R0-Q1 器件是一款符合 ASIL-B 标准的 2 到 8 通道窗口监控器 IC，采用 16 引脚 3mm x 3mm QFN 封装。这款高精度多通道电压监控器非常适合采用低电压电源轨的系统，具有非常小的电源容差裕度。

I²C 功能可方便用户灵活选择阈值、复位延迟、毛刺干扰滤波器以及引脚功能。内部毛刺抑制功能和噪声滤波器消除了对外部 RC 元件的需求，从而减少由电源瞬变引起的错误复位。TPS38800-Q1/TPS388R0-Q1 不需要使用任何外部电阻器来设置过压和欠压复位阈值，因此进一步优化了整体精度、成本、解决方案大小并提高了安全系统的可靠性。

器件信息

器件型号	封装 (1)	本体尺寸（标称值）(2)
TPS38800-Q1/ TPS388R0-Q1	WQFN (16)	3mm x 3mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



TPS38800-Q1 典型电路

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.... 1
2 应用.... 1
3 说明.... 1
4 器件比较.... 3
5 引脚配置和功能.... 5
6 规格.... 7
6.1 绝对最大额定值.... 7
6.2 ESD 等级.... 7
6.3 建议运行条件.... 7
6.4 热性能信息.... 8
6.5 电气特性.... 8
6.6 时序要求.... 10
7 详细说明.... 12
7.1 概述.... 12
7.2 功能方框图.... 12
7.3 特性说明.... 14
7.4 器件功能模式.... 19
7.5 寄存器映射.... 26
8 应用和实施.... 111
8.1 应用信息.... 111
8.2 典型应用.... 112
9 电源相关建议.... 118
9.1 电源指南.... 118
10 布局.... 119
10.1 布局指南.... 119
10.2 布局示例.... 119
11 器件和文档支持.... 120
11.1 器件命名规则.... 120
11.2 文档支持.... 121
11.3 接收文档更新通知.... 121
11.4 支持资源.... 121
11.5 商标.... 121
11.6 静电放电警告.... 121
11.7 术语表.... 121
12 Revision History.... 121
13 机械、封装和可订购信息.... 121

Copyright © 2024 Texas Instruments Incorporated

4 器件比较

图 4-1 和图 4-2 分别显示了 TPS38800-Q1 和 TPS388R0-Q1 的器件命名规则。表 4-1 提供了可用器件功能和相应器件型号的汇总。如需了解其他选项的详细信息和供货情况，请联系 TI 销售代表或访问 TI 的在线 E2E 论坛；最低订购量适用。

有关器件订购代码的详细信息，请参阅节 11.1。表 11-1 和表 11-2 显示了如何根据器件型号来解码器件的功能。

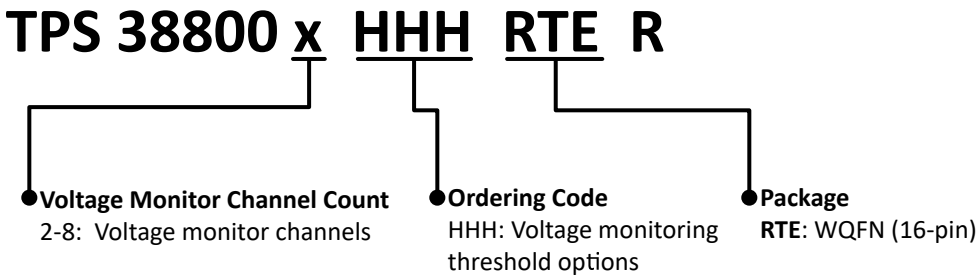


图 4-1. TPS38800-Q1 器件命名规则

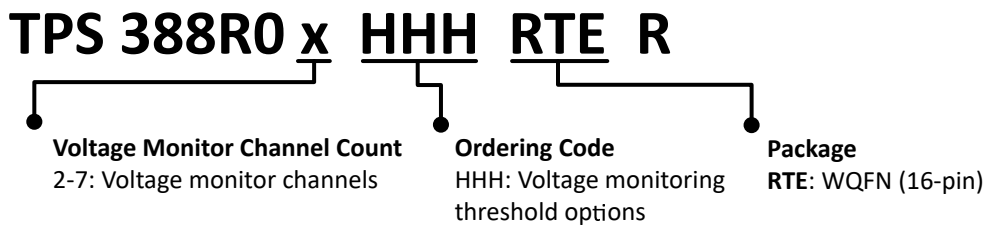


图 4-2. TPS388R0-Q1 器件命名规则

表 4-1. 多通道监控器汇总表

规格	TPS38900x-Q1	TPS389R0x-Q1 (1)	TPS38800x-Q1 (1)	TPS388R0x-Q1 (1)	TPS389C0x-Q1	TPS388C0x-Q1 (1)
硬件 ASIL 等级	D	D	B	B	D	B
监控通道数	2 至 8	2 至 7	2 至 8	2 至 7	2 至 6	2 至 6
监控范围	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V	0.2 至 5.5V
比较器监控（HF 故障）	✓	✓	✓	✓	✓	✓
ADC 监控（LF 故障）	✓	✓	x	x	✓	x
看门狗	x	x	x	x	问答	窗口
电压遥测	✓	✓	x	x	✓	x
监控干扰滤波	✓	✓	✓	✓	✓	✓

表 4-1. 多通道监控器汇总表（续）

规格	TPS38900x-Q1	TPS389R0x-Q1 (1)	TPS38800x-Q1 (1)	TPS388R0x-Q1 (1)	TPS389C0x-Q1	TPS388C0x-Q1 (1)
序列记录	✓	✓	✓	✓	x	✓
NIRQ 引脚	✓	✓	✓	✓	✓	✓
NRST 引脚	x	✓	x	✓	✓	✓
SYNC 引脚	✓	x	x	x	x	x
WDO 引脚	x	x	x	x	✓	✓
WDI 引脚	x	x	x	x	x	✓
ESM 引脚	x	x	x	x	✓	x

(1) 预发布，有关其他选项的详细信息和供货情况，请联系 TI 销售代码或访问 TI 的 E2E 论坛

Copyright © 2024 Texas Instruments Incorporated

5 引脚配置和功能

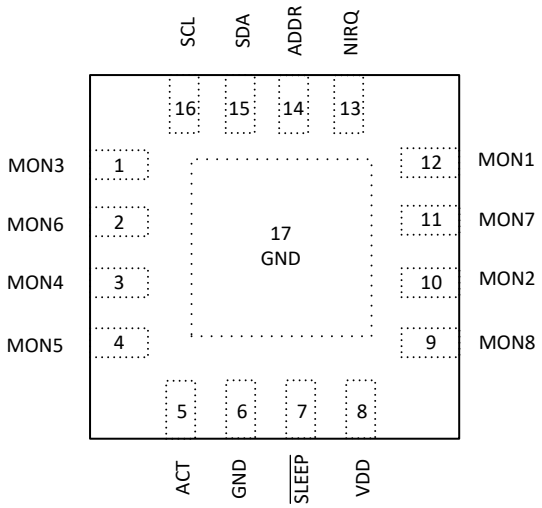


图 5-1. RTE 封装
16 引脚 WQFN
TPS388008-Q1 顶视图

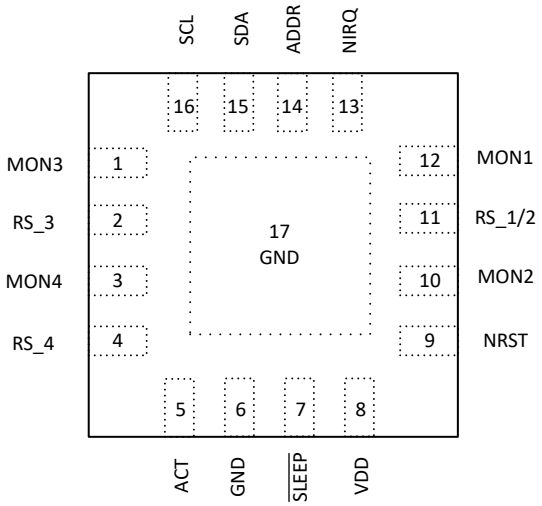


图 5-2. RTE 封装
16 引脚 WQFN
TPS388R04-Q1 顶视图

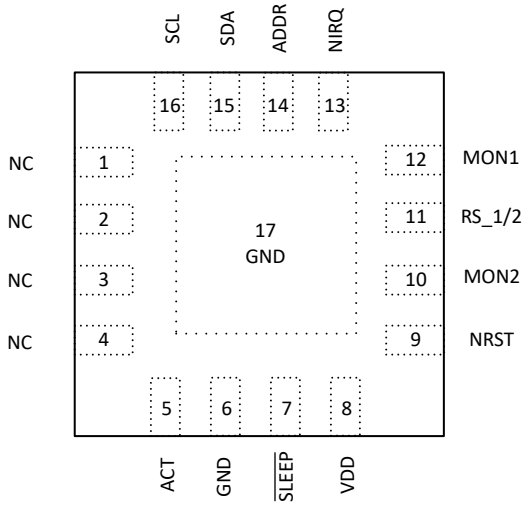


图 5-3. RTE 封装
16 引脚 WQFN
TPS388R02-Q1 顶视图

表 5-1. 引脚功能

引脚			I/O	说明
编号	TPS388008-Q1	TPS388R04-Q1		
	名称	名称		
1	MON3	MON3	I	电压监控通道 3
2	MON6	RS_3	I	电压监控通道 6/通道 3 遥感
3	MON4	MON4	I	电压监控通道 4
4	MON5	RS_4	I	电压监控通道 5/通道 4 遥感
5	ACT	ACT	I	主使能
6	GND	GND	-	电源地
7	$\overline{\text{SLEEP}}$	$\overline{\text{SLEEP}}$	I	低电平有效睡眠使能
8	VDD	VDD	-	电源轨
9	MON8	NRST	I	电压监控通道 8/开漏复位引脚
10	MON2	MON2	I	电压监控通道 2
11	MON7	RS_1/2	I	电压监控通道 7/通道 1/2 遥感
12	MON1	MON1	I	电压监控通道 1
13	NIRQ	NIRQ	O	低电平有效开漏中断输出
14	ADDR	ADDR	I	I^2C 地址选择引脚
15	SDA	SDA	I/O	I^2C 数据引脚
16	SCL	SCL	I	I^2C 时钟引脚
17	GND	GND	-	裸露的电源地焊盘

Copyright © 2024 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

		最小值	最大值	单位
电压	VDD	-0.3	6	V
电压	NIRQ、NRST	-0.3	6	V
电压	ACT、$\overline{SLEEP}$、SCL、SDA	-0.3	6	V
电压	ADDR	-0.3	2	V
电压	MONx	-0.3	6	V
电流	NIRQ、NRST		±10	mA
温度[(2)]	持续总功率耗散	请参阅“热性能信息”		
	工作结温，T_J	-40	150	°C
	自然通风工作温度范围，T_A	-40	125	°C
	贮存温度，T_{stg}	-65	150	°C

(1) 超出“绝对最大额定值”下所列值的压力可能会对器件造成损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 由于该器件的耗散功率较低，因此 $T_J = T_A$。

6.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]		±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011	所有引脚	±500	
			转角引脚	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试

6.3 建议运行条件

		最小值	标称值	最大值	单位
VDD	电源引脚电压	2.5		5.5	V
NIRQ、NRST	引脚电压	0		5.5	V
$I_{NIRQ,NRST}$	引脚电流	0		±5	mA
ADDR	地址引脚电压	0		1.8	V
MONx	监测引脚	0		5.5	V
ACT、$\overline{SLEEP}$、SCL、SDA	引脚电压	0		5.5	V
R_{UP} [(1)]	上拉电阻（开漏配置）	10		100	kΩ

6.4 热性能信息

热指标[1]		TPS38800-Q1/TPS388R0-Q1 RTE (WQFN) 引脚	单位
$R_{\theta JA}$	结至环境热阻	53.4	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	51.4	°C/W
$R_{\theta JB}$	结至电路板热阻	17.2	°C/W
Ψ_{JT}	结至顶部特征参数	0.3	°C/W
Ψ_{JB}	结至电路板特征参数	20.7	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	3.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

6.5 电气特性

2.6V <= VDD <= 5.5V，NIRQ、NRST 电压 = 10kΩ 至 V_{DD}，NIRQ、NRST 负载 = 10pF，并且在自然通风条件下的工作温度范围（–40°C 至 125°C）内测得（除非另有说明）。典型值为 T_J = 25°C 下的值，在典型条件 VDD = 3.3V 下。

参数		测试条件	最小值	典型值	最大值	单位
常用参数						
VDD	输入电源电压		2.6		5.5	V
VDD_{UVLO}	上升阈值		2.67		2.81	V
	下降阈值		2.48		2.60	V
V_{POR}	上电复位电压[2]				1.65	V
I_{DD_Active}	输入到 VDD 引脚的电源电流（MON = HF 有效） ACT = 高电平，$\overline{SLEEP}$ = 高电平	VDD <= 5.5V		1.55	2	mA
I_{DD_Sleep}	输入到 VDD 引脚的电源电流（MON = HF 有效） ACT = 高电平，$\overline{Sleep}$ = 低电平，I2C = 睡眠功率位设定为 1	VDD <= 5.5V		1.55	2	mA
I_{DD_Idle}	输入到 VDD 引脚的电源电流 ACT = 低电平，空闲状态 I2C 工作和 OVLF 监控	VDD <= 5.5V >10ms BIST		200	280	µA
$I_{DD_Deep\ Sleep}$	输入到 VDD 引脚的电源电流（MON = HF 有效），ACT = 高电平 $\overline{Sleep}$ = 低电平，I2C = 睡眠功率位设定为 0	VDD <= 5.5V		275	380	µA
V_{MONX}	MON 电压范围		0.2		5.5	V
I_{MONX}	输入电流 MONx 引脚	V_{MON} = 5V			20	µA
I_{MONX_ADJ}	ADJ 版本的输入电流 (1x)	V_{MON} = 5V			0.1	µA
VMON_HF	1x 模式（无调节）		0.2		1.475	V
	4x 调节		0.8		5.5	V
阈值 granularity_HF	1x 模式（无调节）LSB			5		mV
	4x 模式（带调节）LSB			20		mV
Accuracy_HF	VMON	0.2V≤V_{MONX}≤1.0V	-6		6	mV
		1.0V<V_{MONX}≤1.475V	-7.5		7.5	mV
		1.475V<V_{MONX}≤2.95V	-0.6		0.6	%
		VMONX>2.95V	-0.5		0.5	%

Copyright © 2024 Texas Instruments Incorporated

6.5 电气特性（续）

2.6V <= VDD <= 5.5V，NIRQ、NRST 电压 = 10kΩ 至 V_{DD}，NIRQ、NRST 负载 = 10pF，并且在自然通风条件下的工作温度范围（–40°C 至 125°C）内测得（除非另有说明）。典型值为 T_J = 25°C 下的值，在典型条件 VDD = 3.3V 下。

参数		测试条件	最小值	典型值	最大值	单位
V_{HYS_HF}	UV、OV 引脚上的迟滞（迟滞与跳闸点((UV),(OV)) 相关）(1)	0.2V≤V_{MONX}≤1.475V		5	11	mV
		1.475V<V_{MONX}≤2.95V		9	16	
		VMONX>2.95V		17	28	mV
V_{HYS_HF}	UV、OV 引脚上的迟滞（迟滞与跳闸点((UV),(OV)) 相关）(1)	迟滞禁用可订购		0		mV
MON_OFF	关闭电压阈值	受监控的 V_{MON} 下降沿	140		215	mV
I_{LKG}	输出漏电流 -NIRQ	VDD=V_{NIRQ}=5.5V			300	nA
ACT_L	逻辑低电平输入	DEV_CONFIG.SOC_IF1=1			0.36	V
ACT_H	逻辑高电平输入	DEV_CONFIG.SOC_IF1=1	0.84			V
$\overline{SLEEP}$_L	逻辑低电平输入	DEV_CONFIG.SOC_IF1=1			0.36	V
$\overline{SLEEP}$_H	逻辑高电平输入	DEV_CONFIG.SOC_IF1=1	0.84			V
ACT	内部下拉电阻			100		kΩ
$\overline{SLEEP}$	内部下拉电阻			100		kΩ
UV,OV	步长/分辨率	0.2V<V_{MONX}≤1.475V		5		mV
		0.8V<V_{MONX}<5.5V		20		
V_{OL}	低电平输出电压-NIRQ	NIRQ、5.5V/5mA			100	mV
$I_{lkg(OD)}$	开漏输出漏电流-NIRQ	NIRQ 引脚处于高阻抗状态，V_{NIRQ} = 5.5，非有效状态			90	nA
V_{OL}	低电平输出电压-NRST	NRST，5.5V/5mA			100	mV
$I_{lkg(OD)}$	开漏输出漏电流-NRST	NRST 引脚处于高阻抗状态，V_{NRST} = 5.5，非有效状态			90	nA
I_{ADDR}	ADDR 引脚电流			20		μA
I^2C ADDR	（十六进制格式）	R=5.36k		0x30		
		R=16.2k		0x31		
		R=26.7k		0x32		
		R=37.4k		0x33		
		R=47.5k		0x34		
		R=59.0k		0x35		
		R=69.8k		0x36		
		R=80.6k		0x37		
TSD	热关断			155		℃
TSD Hys	热关断迟滞			20		℃
RS	遥感范围		-100		100	mV
I2C 电气规格						
C_B	SDA 和 SCL 的容性负载				400	pF
SDA、SCL	低电平阈值	1.2V 配置可订购			0.36	V
SDA、SCL	高电平阈值	1.2V 配置可订购	0.84			V
SDA、SCL	低电平阈值	3.3V 配置可订购			0.99	V
SDA、SCL	高电平阈值	3.3V 配置可订购	2.31			V
SDA、SCL	低电平阈值	1.8V 配置可订购			0.54	V
SDA、SCL	高电平阈值	1.8V 配置可订购	1.26			V

Copyright © 2024 Texas Instruments Incorporated

6.5 电气特性（续）

2.6V <= VDD <= 5.5V，NIRQ、NRST 电压 = 10kΩ 至 V_{DD}，NIRQ、NRST 负载 = 10pF，并且在自然通风条件下的工作温度范围（–40°C 至 125°C）内测得（除非另有说明）。典型值为 T_J = 25°C 下的值，在典型条件 VDD = 3.3V 下。

参数		测试条件	最小值	典型值	最大值	单位
SDA	VOL	I_{OL} = 5mA			0.4	V

(1) 迟滞与跳闸点（$V_{IT-(UV)}$、$V_{IT+(OV)}$）相关。
(2) V_{POR} 是受控输出状态下的最小 V_{DDX} 电压电平。

6.6 时序要求

2.6V ≤ VDD ≤ 5.5V，NIRQ、NRST 电压 = 10kΩ 至 VDD，NIRQ、NRST 负载 = 10pF，并且在自然通风条件下的工作温度范围（–40°C 至 125°C）内（除非另有说明）。典型值为 T_J = 25°C 下的值，在典型条件 VDD = 3.3V 下。

			最小值	标称值	最大值	单位
常用参数						
t_{BIST}	具有 BIST 时的 POR 就绪时间，TEST_CFG.AT_POR=1	包括 OTP 负载			12	ms
t_{NBIST}	不具有 BIST 时的 POR 就绪时间，TEST_CFG.AT_POR=0	包括 OTP 负载			2	ms
BIST	BIST 时间，TEST_CFG.AT_POR=1 或 TEST_CFG.AT_SHDN=1				10	ms
t_{I2C_ACT}	从 BIST 完成开始激活 I^2C				0	µs
t_{SEQ_Range}	序列时间戳范围，ACT 或 $\overline{SLEEP}$ 边沿到计数器最大值				4	s
t_{SEQ_LSB}	序列时间戳分辨率			50		µs
t_{MON_ACT}	从 ACT 上升沿激活监控				10	µs
t_{NIRQ}	故障检测到 NIRQ 置为有效的延迟（OV/UV 故障除外）				25	µs
$t_{PD_NIRQ_1X}$	HF 故障传播检测延迟（默认抗尖峰脉冲滤波器）包括数字延迟	VIT_OV/UV +/- 100mV			650	ns
$t_{PD_NIRQ_4X}$	HF 故障传播检测延迟（默认抗尖峰脉冲滤波器）包括数字延迟	VIT_OV/UV +/- 400mV			750	ns
$t_{d(nRST)}$	故障检测到 NRST 置为有效的延迟（OV/UV 故障除外）				25	µs
$t_{PD_NRST_1X}$	HF 故障传播检测延迟（默认抗尖峰脉冲滤波器）包括数字延迟	VIT_OV/UV +/- 100mV			650	ns
$t_{PD_NRST_4X}$	HF 故障传播检测延迟（默认抗尖峰脉冲滤波器）包括数字延迟	VIT_OV/UV +/- 400mV			750	ns
t_{SEQ_ACC}	序列时间戳的精度		-5		5	%
t_D	RESET 延时时间	I2C 寄存器延时时间 =000		200		µs
		I2C 寄存器延时时间 =001		1		ms
		I2C 寄存器延时时间 =010		10		ms
		I2C 寄存器延时时间 =011		16		ms
		I2C 寄存器延时时间 =100		20		ms
		I2C 寄存器延时时间 =101		70		ms
		I2C 寄存器延时时间 =110		100		ms
		I2C 寄存器延时时间 =111		200		ms
t_{GI_R}	通过 I2C 实现 UV 和 OV 去抖范围	FLT_HF(N)	0.1		102.4	µs

Copyright © 2024 Texas Instruments Incorporated

6.6 时序要求（续）

2.6V ≤ VDD ≤ 5.5V，NIRQ、NRST 电压 = 10kΩ 至 VDD，NIRQ、NRST 负载 = 10pF，并且在自然通风条件下的工作温度范围（–40°C 至 125°C）内（除非另有说明）。典型值为 T_J = 25°C 下的值，在典型条件 VDD = 3.3V 下。

			最小值	标称值	最大值	单位
I2C 时序特性						
f_{SCL}	串行时钟频率	标准模式			100	kHz
f_{SCL}	串行时钟频率	快速模式			400	kHz
f_{SCL}	串行时钟频率	超快速模式			1	MHz
t_{LOW}	SCL 低电平时间	标准模式	4.7			μs
t_{LOW}	SCL 低电平时间	快速模式	1.3			μs
t_{LOW}	SCL 低电平时间	超快速模式	0.5			μs
t_{HIGH}	SCL 高电平时间	标准模式	4			μs
t_{HIGH}	SCL 高电平时间	超快速模式	0.26			μs
$t_{SU;DAT}$	数据建立时间	标准模式	250			ns
$t_{SU;DAT}$	数据建立时间	快速模式	100			ns
$t_{SU;DAT}$	数据建立时间	超快速模式	50			ns
$t_{HD;DAT}$	数据保持时间	标准模式	10		3450	ns
$t_{HD;DAT}$	数据保持时间	快速模式	10		900	ns
$t_{HD;DAT}$	数据保持时间	超快速模式	10			ns
$t_{SU;STA}$	启动或重复启动条件的建立时间	标准模式	4.7			μs
$t_{SU;STA}$	启动或重复启动条件的建立时间	快速模式	0.6			μs
$t_{SU;STA}$	启动或重复启动条件的建立时间	超快速模式	0.26			μs
$t_{HD:STA}$	启动或重复启动条件的保持时间	标准模式	4			μs
$t_{HD:STA}$	启动或重复启动条件的保持时间	快速模式	0.6			μs
$t_{HD:STA}$	启动或重复启动条件的保持时间	超快速模式	0.26			μs
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	标准模式	4.7			μs
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	快速模式	1.3			μs
t_{BUF}	STOP 与 START 条件之间的总线空闲时间	超快速模式	0.5			μs
$t_{SU;STO}$	停止条件的建立时间	标准模式	4			μs
$t_{SU;STO}$	停止条件的建立时间	快速模式	0.6			μs
$t_{SU;STO}$	停止条件的建立时间	超快速模式	0.26			μs
trDA	SDA 信号的上升时间	标准模式			1000	
trDA	SDA 信号的上升时间	快速模式	20		300	ns
trDA	SDA 信号的上升时间	超快速模式			120	ns
tfDA	SDA 信号的下降时间	标准模式			300	ns
tfDA	SDA 信号的下降时间	快速模式	1.4		300	ns
tfDA	SDA 信号的下降时间	超快速模式	6.5		120	ns
trCL	SCL 信号的上升时间	标准模式			1000	ns
trCL	SCL 信号的上升时间	快速模式	20		300	ns
trCL	SCL 信号的上升时间	超快速模式			120	ns
tfCL	SCL 信号的下降时间	标准模式			300	ns
tfCL	SCL 信号的下降时间	快速模式	6.5		300	ns
tfCL	SCL 信号的下降时间	超快速模式	6.5		120	ns
tSP	被抑制的 SCL 和 SDA 尖峰的脉冲宽度	标准模式、快速模式和超快速模式			50	ns

7 详细说明

7.1 概述

TPS38800-Q1 系列器件具有 8 个通道，可在窗口配置中针对过压和/或欠压进行配置。故障输出可以选择性地映射到 NIRQ 引脚。TPS38800-Q1 具有非常准确的窗口阈值电压（最高 ±6mV）和多种电压阈值，这些阈值可在出厂时配置或在启动时由 I2C 命令设置。

TPS388R0-Q1 系列器件具有 6 个通道，可在窗口配置中针对过压和/或欠压进行配置。故障输出可以选择性地映射到 NIRQ 和/或 NRST 引脚。TPS388R0-Q1 具有非常准确的窗口阈值电压（最高 ±6mV）和多种电压阈值，这些阈值可在出厂时配置或在启动时由 I2C 命令设置。

TPS38800-Q1/TPS388R0-Q1 包括用于设置器件内部过压和欠压阈值的电阻器。要确保外部电阻器精度无需额外的裕度，因此这些内部电阻器可减少元件数量并极大地简化设计。

当受监测的电压超出安全窗口时，TPS38800-Q1 可将低电平有效输出信号 (NIRQ) 置为有效。TPS388R0-Q1 设计用于当受监控电压超出安全窗口时，将输出信号 (NIRQ/NRST) 置为低电平有效。出厂配置可能包括针对过压和欠压故障禁用中断、序列超时、在 POR 时启用 BIST 以及过压和欠压抗尖峰脉冲设置，具体取决于 OTP

7.2 功能方框图

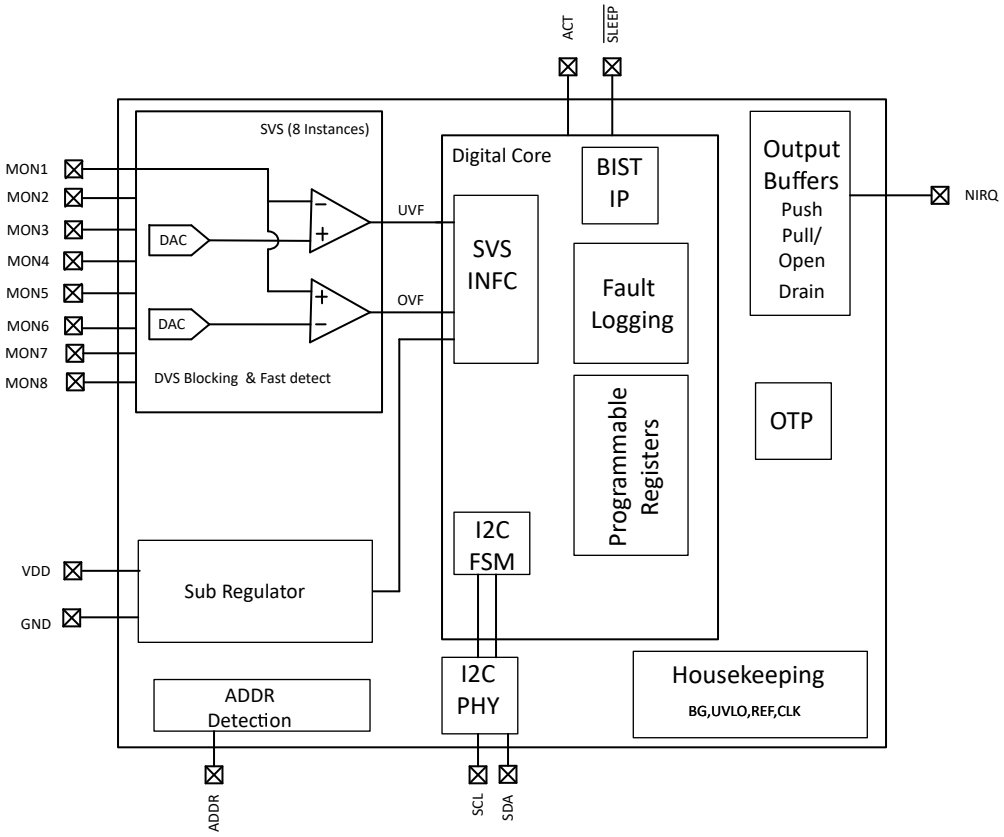


图 7-1. TPS388008-Q1 方框图

Copyright © 2024 Texas Instruments Incorporated

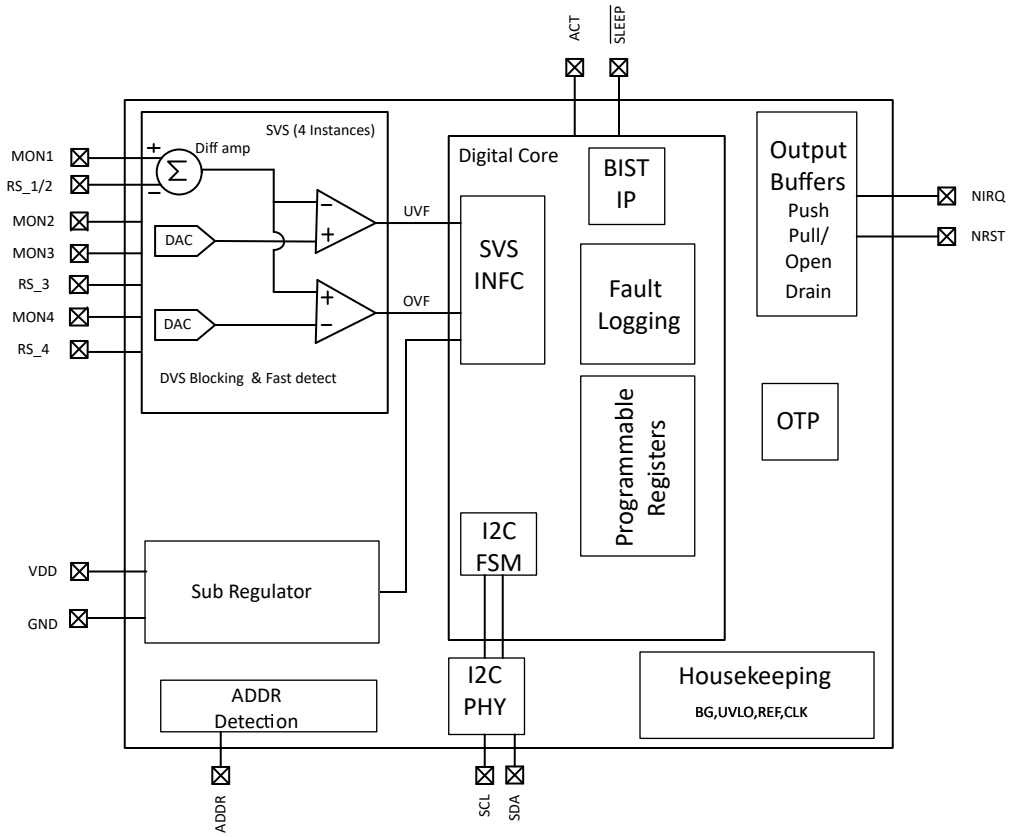


图 7-2. TPS388R04-Q1 方框图

7.3 特性说明

7.3.1 I²C

TPS38800-Q1/TPS388R0-Q1 器件遵循 I²C 协议（高达 1MHz）来管理与 MCU 或片上系统 (SoC) 等主机器件的通信。I²C 是使用时钟 (SCL) 和数据 (SDA) 两个信号实现的两线通信协议。主机器件是通信的主控制器。TPS38800-Q1/TPS388R0-Q1 器件在 I²C 协议定义的读取或写入操作期间通过数据线做出响应。SCL 和 SDA 信号均为开漏拓扑，可与其他器件一起用在线或配置中，以共享通信总线。SCL 和 SDA 引脚都需要使用外部上拉电阻器上拉到电源电压（建议使用 10kΩ 电阻）。

图 7-3 显示了用以传输 1 字节数据的 SCL 和 SDA 线之间的时序关系。SCL 线路始终由主机控制。要传输 1 个字节的数据，主机需要在 SCL 上发送 9 个时钟。8 个时钟用于数据，1 个时钟用于 ACK 或 NACK。SDA 线由主机或 TPS38800-Q1/TPS388R0-Q1 器件根据读取或写入操作进行控制。图 7-4 和图 7-5 突出显示了通信协议流程以及哪个器件在实际通信期间的不同实例中控制 SDA 线。

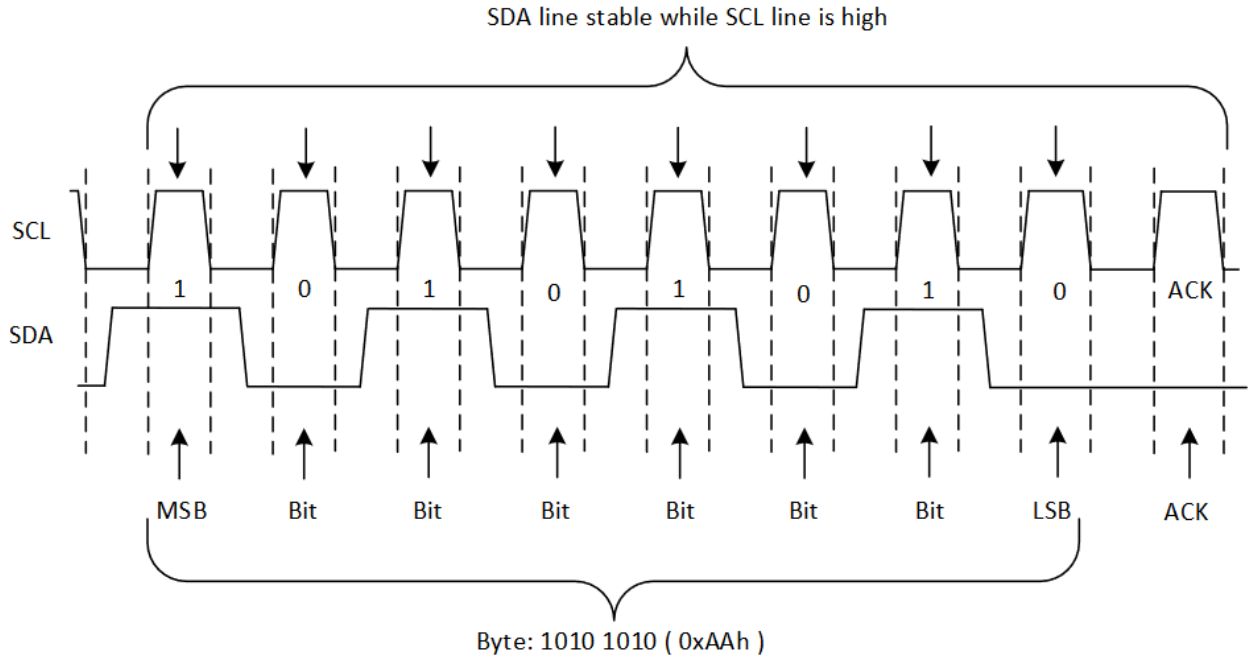


图 7-3. 1 字节数据传输的 SCL 至 SDA 时序

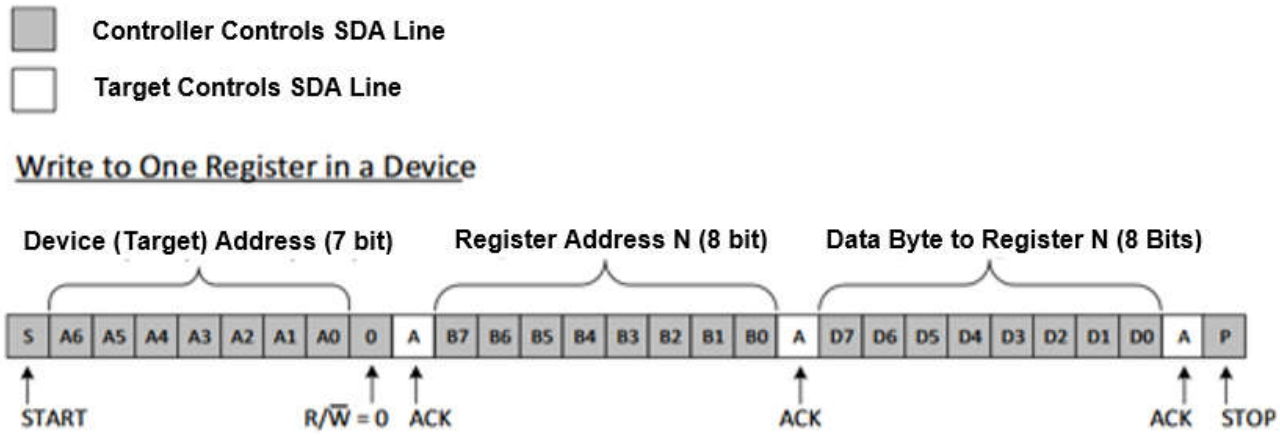


图 7-4. I²C 写入协议

Copyright © 2024 Texas Instruments Incorporated

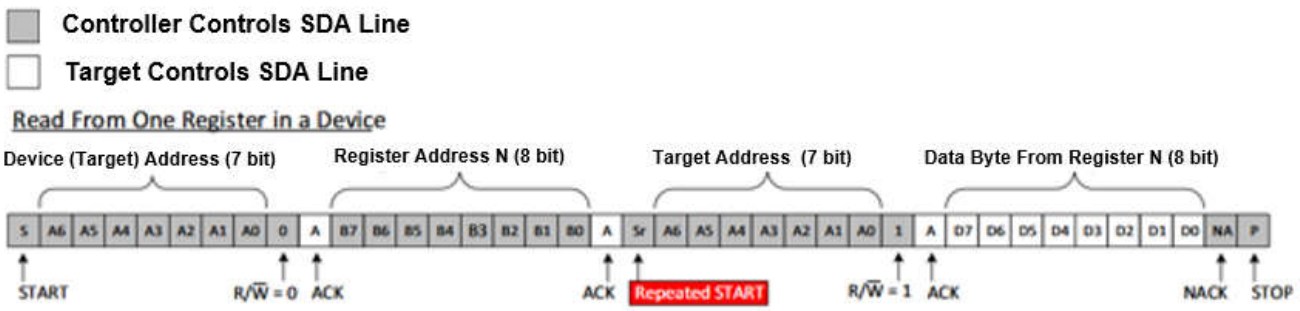


图 7-5. I²C 读取协议

在通过 I²C 协议发起通信之前，主机需要确认 I²C 总线可用于通信。监视 SCL 和 SDA 线，如果任何线路被拉至低电平，则 I²C 总线被占用。主机需要等待总线可用于通信。一旦总线可用于通信，主机即可通过发出一个 START 条件来启动读取或写入操作。I²C 通信完成后，通过发出 STOP 命令释放总线。图 7-6 显示了如何实现 START 和 STOP 条件。

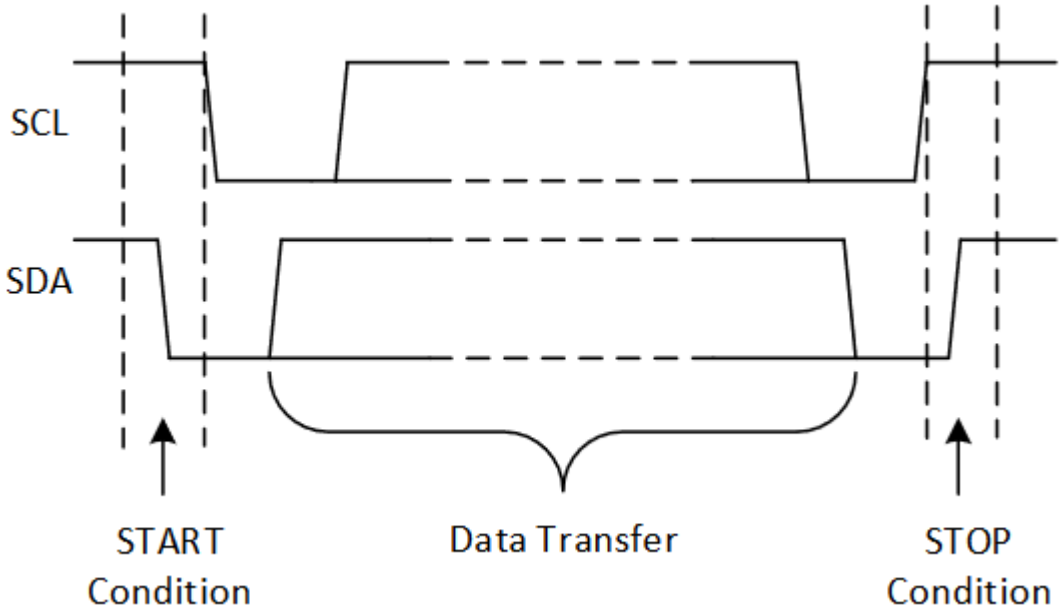


图 7-6. I²C START 和 STOP 条件

表 7-1 显示了使用 I²C 进行编程时可用的不同功能。

表 7-1. 用户可编程的 I²C 功能

功能	说明
OV/UV 的阈值 - 快速环路	可在 0.2V 至 1.475V 范围内以 5mV 为步长进行调节，在 0.8V 至 5.5V 范围内以 20mV 为步长进行调节
电压监控调节	1 或 4
OV/UV 快速环路抗干扰度	0.1us 至 102.4us
启用序列超时	1ms 至 4s
睡眠序列超时	1ms 至 4s
通过 ACT 自动屏蔽关-开-关	可为每个 MON 通道进行选择

表 7-1. 用户可编程的 I²C 功能（续）

功能	说明
通过 $\overline{\text{SLEEP}}$ 自动屏蔽关-开-关	可为每个 MON 通道进行选择
I²C 的数据包错误检查	启用与禁用
强制 NIRQ 置为有效	由 I²C 寄存器控制
独立通道 MON	启用或禁用
中断禁用功能	BIST、PEC、TSD、CRC

7.3.2 自动屏蔽 (AMSK)

在上电的情况下，应用 AMSK_ON 和 AMSK_EXS 寄存器。TPS38800-Q1/TPS388R0-Q1 会屏蔽中断，直到 MON 电压超过 MON OFF 阈值或序列超时到期，以更早的时间为准。在断电的情况下，应用 AMSK_OFF 和 AMSK_ENS 寄存器。中断被屏蔽，直到 MON 电压低于 OFF 阈值。

表 7-2 总结了 ACT 和 SLEEP 转换的自动屏蔽操作。

表 7-2. 转换表

转换	已应用自动屏蔽	自动屏蔽应用于	自动屏蔽未激活	对于不在自动屏蔽中的 MON 通道，中断被激活
ACT（低 -> 高）	AMSK_ON	IEN_UVHF、IEN_OVHF	SEQ_TOUT 到期或电源轨超过 MON OFF 阈值	在 ACT=高电平时
ACT（高 -> 低）	AMSK_OFF		在 SEQ_TOUT 到期前，自动屏蔽在转换中被激活	直到 SEQ_TOUT 到期
$\overline{\text{SLEEP}}$（低 -> 高）ACT = 高电平	AMSK_EXS		SEQ_TOUT 到期或电源轨超过 MON OFF 阈值	始终激活
$\overline{\text{SLEEP}}$（高 -> 低）ACT = 高电平	AMSK_ENS		自动屏蔽激活	始终激活

7.3.3 PEC

TPS38800-Q1/TPS388R0-Q1 支持数据包错误检查 (PEC)。TPS38800-Q1/TPS388R0-Q1 使用由多项式 C(x)=x^8 + x^2 + x + 1 表示的 CRC-8，CRC 初始值设置为 0x00。PEC 计算包括传输中的所有字节，包括地址、命令和数据。PEC 计算不包括 ACK 或 NACK 位，或者 START、STOP 或 REPEATED START 条件。用作外设并支持 PEC 的器件必须准备好在有或没有 PEC 的情况下执行传输，验证 PEC 是否正确（如果存在）并且仅在 PEC 正确时处理消息。

- 如果 PEC 由 EN_PEC 启用，且写入事务中存在 PEC 字节，则当 PEC 字节不正确时，器件将报告 NACK 并将 NIRQ 置为有效。
- 如果 PEC 由 EN_PEC 启用，且写入事务中不存在 PEC 字节

-如果 REQ_PEC =0、缺失的 PEC 被视为正常 PEC 且寄存器写入成功。NIRQ 未置为有效。

-如果 REQ_PEC =1、缺失的 PEC 被视为错误的 PEC 且寄存器写入失败。NIRQ 置为有效。

图 7-7 和图 7-8 突出显示了需要 PEC 时的通信协议流程以及哪个器件在实际通信期间的不同实例中控制 SDA 线。

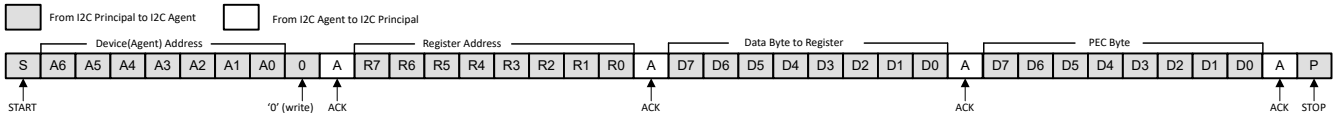


图 7-7. 采用 PEC 的单字节写入

Copyright © 2024 Texas Instruments Incorporated

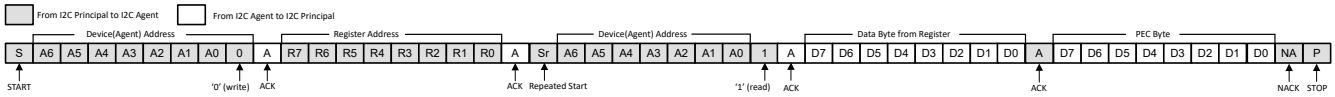


图 7-8. 采用 PEC 的单字节读取

7.3.4 VDD

TPS38800-Q1/TPS388R0-Q1 设计为在 2.6V 至 5.5V 的输入电源电压范围内运行。此器件不需要输入电源电容器；但是，如果输入电源存在噪声，良好的模拟做法是在 VDD 引脚和 GND 引脚之间放置一个 1μF 电容器。

为了使器件能够正常工作，V_{DD} 需要至少在启动延迟 (t_{SD}+ t_D) 时间内恰好为或高于 $V_{DD(MIN)}$。

7.3.5 MON

TPS38800-Q1/TPS388R0-Q1 将两个具有精密基准电压的比较器和每个监控器 (MON) 通道的修整电阻分压器组合在一起。该配置可优化器件精度，因为精度和性能规格中考虑了所有电阻器容差。这两个比较器还包含内置迟滞，可提供抗噪性并保持稳定运行。

尽管在大多数情况下不是必需的，但对于噪声应用，良好的模拟设计实践是在 MON 输入端放置一个 1nF 至 10nF 的旁路电容器，以便降低对受监控信号上瞬态电压的敏感度。也可以通过 I2C 寄存器分别为每个 MON 设置特定的去抖时间和抗尖峰脉冲时间。可以使用组 1 中与每个 MON 通道关联的 FLT_HF 寄存器为每个监控器配置去抖滤波器，以实现抗干扰。

监测 VDD 电源电压时，MON 引脚可直接连接至 VDD。当 MON 引脚上的电压介于阈值的上限和下限之间时，输出 (NIRQ/NRST) 为高阻抗。

7.3.6 NIRQ

在典型的 TPS38800-Q1/TPS388R0-Q1 应用中，NIRQ 输出连接到处理器 [例如数字信号处理器 (DSP)、应用特定集成电路 (ASIC) 或其他处理器类型] 的复位或使能输入，或连接到稳压器 [例如直流/直流转换器或低压降稳压器 (LDO)] 的使能输入。NIRQ 是一个具有锁存行为的中断错误输出，如果受监控电压降至或升至超出编程的 OVHF 和 UVHF 阈值，则 NIRQ 将置为有效。NIRQ 保持在其低电平状态，直到引起故障的操作不再存在，并且会向位写入 1 以清除，从而发出故障信号。来自故障报告寄存器的未映射 NIRQ 不会将 NIRQ 信号置为无效

TPS38800-Q1/TPS388R0-Q1 具有一个开漏低电平有效输出，此输出需要一个上拉电阻器来将这些线路保持在高电平，从而达到所需的电压逻辑。将上拉电阻器连接到适当的电压轨，使输出端能够以正确的接口电压电平连接到其他器件。为了保持确保适当的电压电平，在选择上拉电阻值时要考虑一些因素。上拉电阻值由 V_{OL}、输出容性负载和输出漏电流决定。这些值在 *节 6* 中指定。开漏输出可以有线或逻辑形式与其他开漏信号（例如另一个 TPS38800-Q1/TPS388R0-Q1 NIRQ 引脚）连接。

7.3.7 NRST

使用 I2C RESET 延时时间寄存器时，NRST 引脚具有可编程复位延时时间，该时间可以在 0.2ms 至 200ms 范围内调节。NRST 是开漏输出，需要一个外部 1kΩ 至 100kΩ 上拉电阻器。当器件上电且 POR 完成时，NRST 将置为低电平有效，直到 BIST 完成。在 BIST 之后，NRST 保持高电平（未置为有效），直到其由可映射的故障条件触发。如果 NRST 引脚拉至意外状态，则 NRST_MISMATCH 故障将置为有效。例如，如果 NRST 引脚处于高阻抗状态（逻辑高电平）并从外部拉至低电平，则 NRST_MISMATCH 故障将置为有效。在 NRST 切换期间，NRST 不匹配在 2μs 后激活，NRST 必须高于 0.6*VDD 才能被视为逻辑高电平状态。

NRST 可以使用 FC_LF[n] 寄存器映射到 OVHF 和 UVHF 故障。如果受监控电压降至或升至超出编程的 OVHF 和 UVHF 阈值，则 NRST 将置为有效，将 NRST 引脚驱动为低电平。当受监控电压返回到有效窗口时，将启用一个复位延迟电路，使 NRST 在指定的复位延迟时间 (t_D) 内保持低电平。

t_D 周期由 TI_CONTROL 寄存器中的 RST_DLY[2:0] 值决定。当复位延迟过后，NRST 引脚进入高阻抗状态，并使用上拉电阻器将 NRST 保持在高电平。上拉电阻器必须连接到适当的电压轨，以便在正确的接口电压下连接其他器件。为了保持适当的电压电平，在选择上拉电阻值时要认真考虑。上拉电阻值由输出逻辑低电压 (VOL)、容性负载和漏电流决定。

Copyright © 2024 Texas Instruments Incorporated

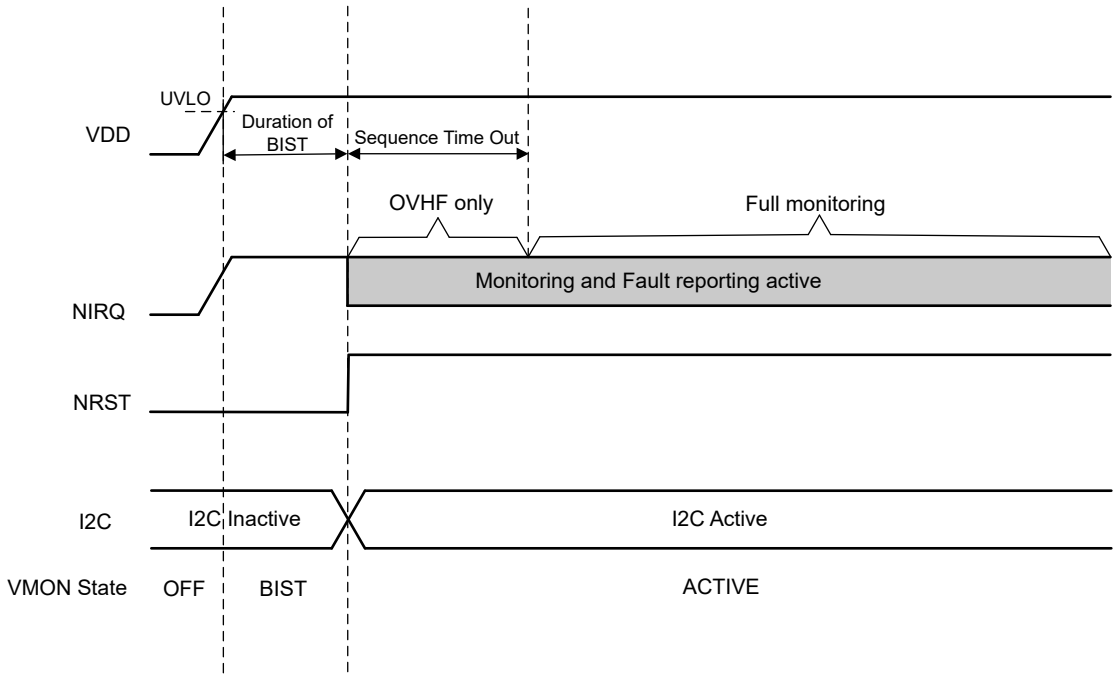


图 7-9. NRST 启动行为

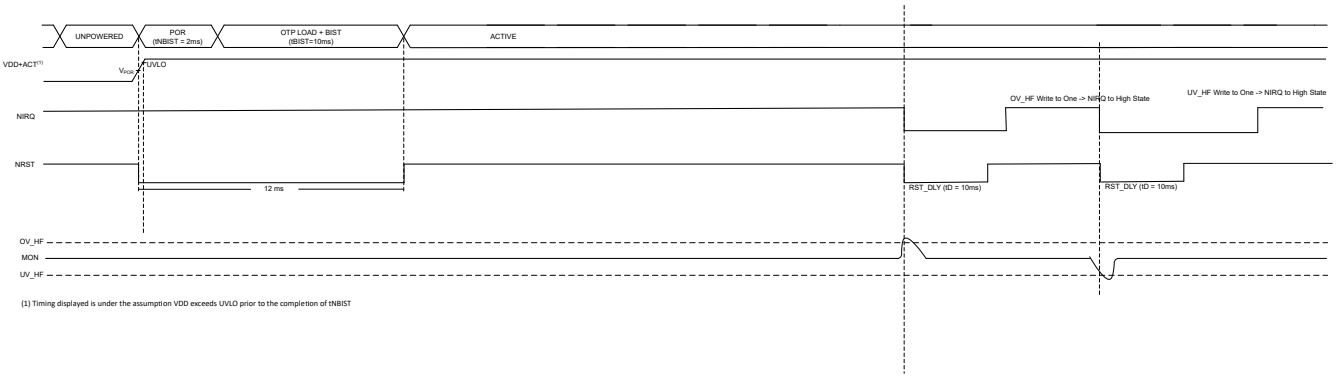


图 7-10. 电压故障的 NRST 时序图

Copyright © 2024 Texas Instruments Incorporated

7.4 器件功能模式

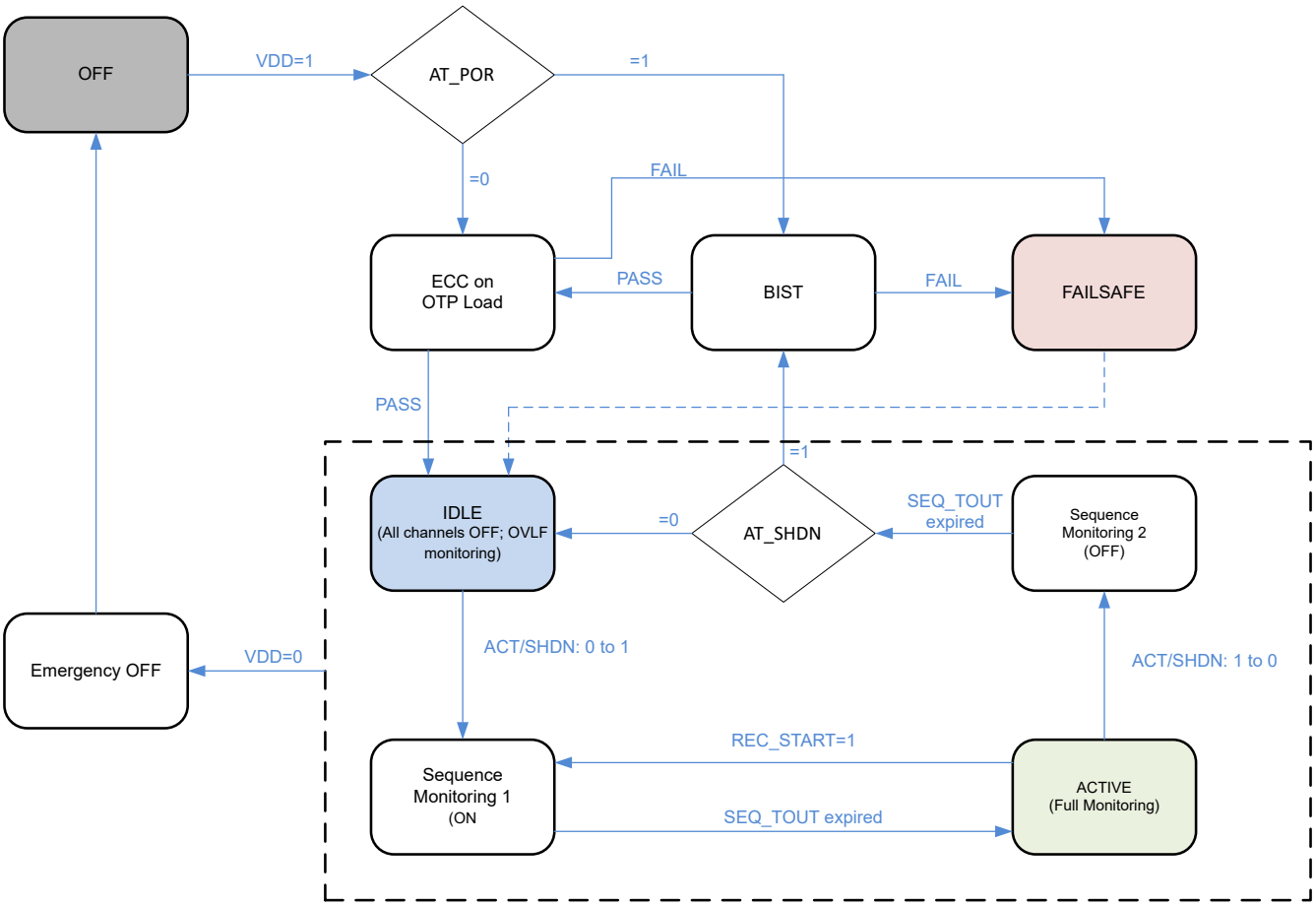


图 7-11. TPS38800-Q1/TPS388R0-Q1 状态图

7.4.1 内置自检和配置负载

执行内置自检 (BIST)：

1. 上电复位 (POR) 时，如果 TEST_CFG.AT_POR=1
2. 如果 TEST_CFG.AT_SHDN=1，则当因 ACT 1→0 转换而退出运行状态时

从 OTP 加载配置由 ECC（支持 SEC-DED）提供辅助。这是为了防止数据完整性问题并更大程度地提高系统可用性。

在 BIST 期间，NIRQ 置为无效（在故障情况下置为有效），输入引脚被忽略，并且 I²C 块在 SDA 和 SCL 置为无效时处于不活动状态。在 BIST 期间，NRST 置为低电平有效。BIST 包括满足技术安全要求的器件测试。一旦 BIST 成功完成，I²C 将立即激活，并且器件在从 OTP 加载配置数据后进入空闲状态。如果 BIST 失败且/或 ECC 报告双比特错误检测 (DED)，则 NIRQ 被置为有效，器件进入失效防护状态，并尽可能使 I²C 功能保持活动状态。TEST_INFO 寄存器可能会提供有关测试结果的附加信息。

BIST 成功/失败时的详细行为由 INT_TEST 和 IEN_TEST 寄存器控制。通过以下方式报告 BIST 结果：

- NIRQ 引脚：被拉低，具体取决于测试结果以及 IEN_TEST 中的 BIST_C 和 BIST 位
- NRST 引脚：在 BIST 期间拉至低电平
- INT_TEST 寄存器中的 I_BIST_C 和 BIST 位，具体取决于 IEN_TEST 设置
- VMON_STAT.ST_BIST_C 寄存器位
- TEST_INFO[3:0] 寄存器位

7.4.1.1 BIST 执行注意事项

POR 时，TPS38800-Q1/TPS388R0-Q1 需要根据 TEST_CFG.AT_POR 寄存器位的值来决定是否运行 BIST。假设在 BIST 检查 ECC 逻辑之后执行该寄存器上的 ECC，则在运行 BIST 之前无法验证其数据完整性。

7.4.2 TPS38800-Q1 上电

TPS38800-Q1/TPS388R0-Q1 上电时，可选择执行 BIST（取决于 TEST_CFG.AT_POR 寄存器位）；完成 BIST 并从 OTP 加载配置（由 ECC 提供辅助，支持 SEC-DED）后，I^2C 和故障报告（通过 NIRQ）会立即变为激活状态。

配置加载 ECC 和 BIST 结果的详细信息在 TEST_INFO 寄存器中报告。

检测到 ACT 上升沿后，TPS38800-Q1/TPS388R0-Q1 开始序列超时，其中通过自动屏蔽寄存器 AMSK_ON 选择的输入在欠压高频 (UVHF) 条件下开始屏蔽（禁用）中断。所选输入被屏蔽，直至输入超过 MON OFF 阈值或序列超时到期。$\overline{\text{SLEEP}}$ 将被忽略，直到 ACT 为高电平并且序列超时已结束。然后，TPS38800-Q1/TPS388R0-Q1 将对 $\overline{\text{SLEEP}}$ 转换执行操作，以监控/记录睡眠进入/退出序列。

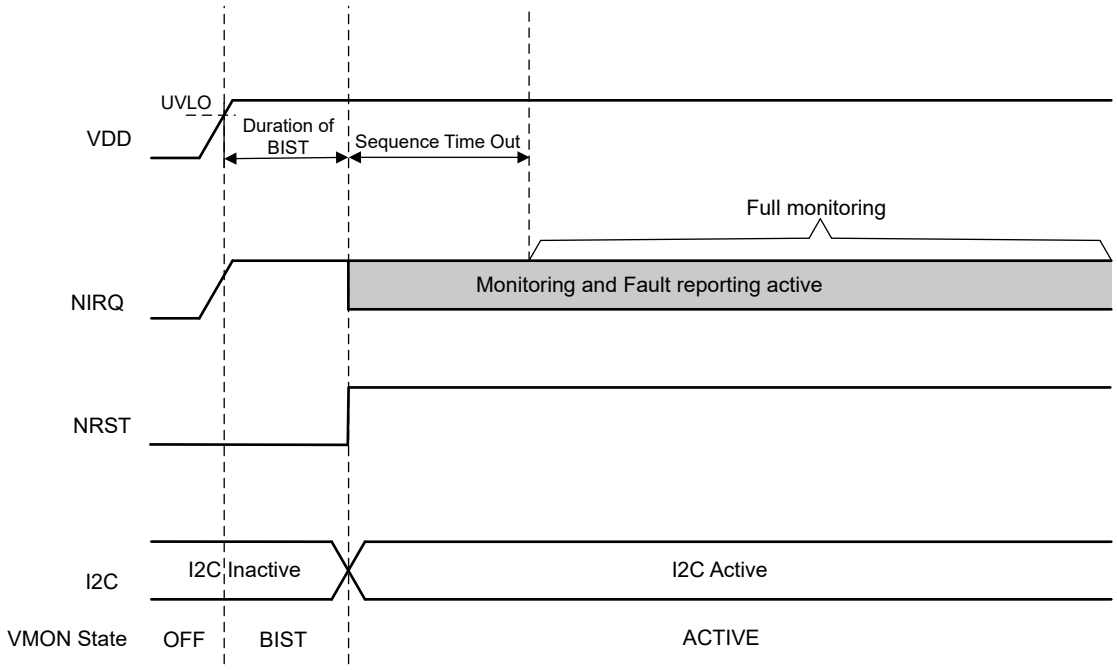


图 7-12. TPS38800-Q1/TPS388R0-Q1 上电信令和内部状态

BIST 完成可通过中断或寄存器轮询来检测：

- 中断：如果 IEN_TEST.BIST_C=1，会设置 INT_TEST.I_BIST_C 标志并且 NIRQ 置为有效
- 轮询：可以轮询 VMON_STAT 寄存器来读取 ST_BIST_C 位

7.4.3 常规监控

7.4.3.1 IDLE 监测

当 ACT 为低电平并且 BIST 完成时，TPS38800-Q1/TPS388R0-Q1 处于空闲状态。

在此状态下，所有受监控通道均应处于关闭状态（低于 OFF 阈值）。在此状态期间，将禁用所有监控。

7.4.3.2 ACTIVE 监测

当 ACT 为高电平时，TPS38800-Q1/TPS388R0-Q1 处于运行状态。

VMON 根据欠压高频 (UVHF) 和过压高频 (OVHF) 阈值监控高频通道电平。

Copyright © 2024 Texas Instruments Incorporated

某些通道可连接到由用户软件控制的电源轨。当 TPS38800-Q1/TPS388R0-Q1 处于运行状态时，此类通道可以处于关闭状态（低于 OFF 阈值），并且通常会禁用 UVHF 中断。一旦这些电源轨打开，TPS38800-Q1/TPS388R0-Q1 主机将启用通道 UVHF 中断，以实现全面监控。同样，在关闭这些电源轨之前，TPS38800-Q1/TPS388R0-Q1 主机会禁用通道 UVHF 中断，以避免在斜降期间发生错误的 UV 违规。由于这些通道不是由 ACT 或 $\overline{\text{SLEEP}}$ 启动的时序控制的一部分，因此无法使用自动屏蔽寄存器自动启用/禁用它们的 UVHF/OVHF 中断。

由于 $\overline{\text{SLEEP}}$ 1→0 转换序列，其他已启用的通道可能处于关闭状态。这些通道由 AMSK_ENS 自动屏蔽寄存器识别，用于在转换期间避免 UVHF 和 OVHF 中断。

表 7-3. 运行模式摘要

模式	引脚/位条件	Iq	被监控 - 如果 CHx 被启用，则触发 NIRQ	仅限状态
运行	ACT=高电平，睡眠=高电平	1.5mA	OVHF、UVHF	OFF
空闲	ACT=低电平，睡眠=X	230uA	OVHF	OFF
SLEEP ACT=高电平，SLEEP=低电平 睡眠功率位=1	CHx 未分配到睡眠模式	1.5mA	OVHF、UVHF	OFF
	CHx 分配给睡眠 (AMSK=1)		不监控	OFF
	CHx 分配给睡眠 (AMSK=0)		OVHF、UVHF	OFF
DEEP SLEEP ACT=高电平，SLEEP=低电平 睡眠功率位=0	CHx 未分配到睡眠模式	330uA	OVHF、UVHF	-
	CHx 分配给睡眠 (AMSK=1)		不监控	-
	CHx 分配给睡眠 (AMSK=0)		OVHF、UVHF	-

7.4.3.3 序列监控 1

序列监控 1 是在以下情况下进入的过渡状态：

1. ACT 转换 0→1
2. ACT=1 时的 $\overline{\text{SLEEP}}$ 转换 0→1
3. ACT=1 时的 $\overline{\text{SLEEP}}$ 转换 1→0

为清楚起见，以下各节描述了针对三种情况执行的操作。

7.4.3.3.1 ACT 转换 0→1

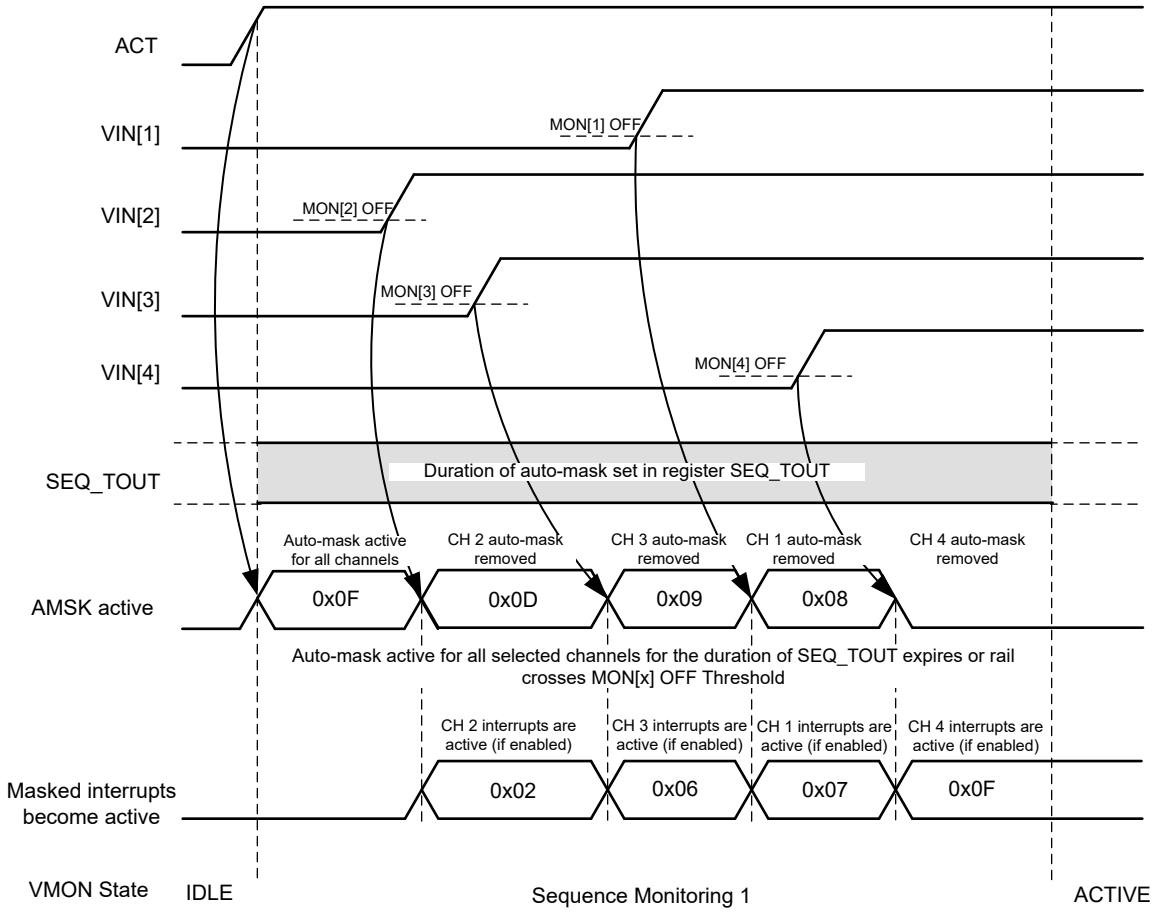


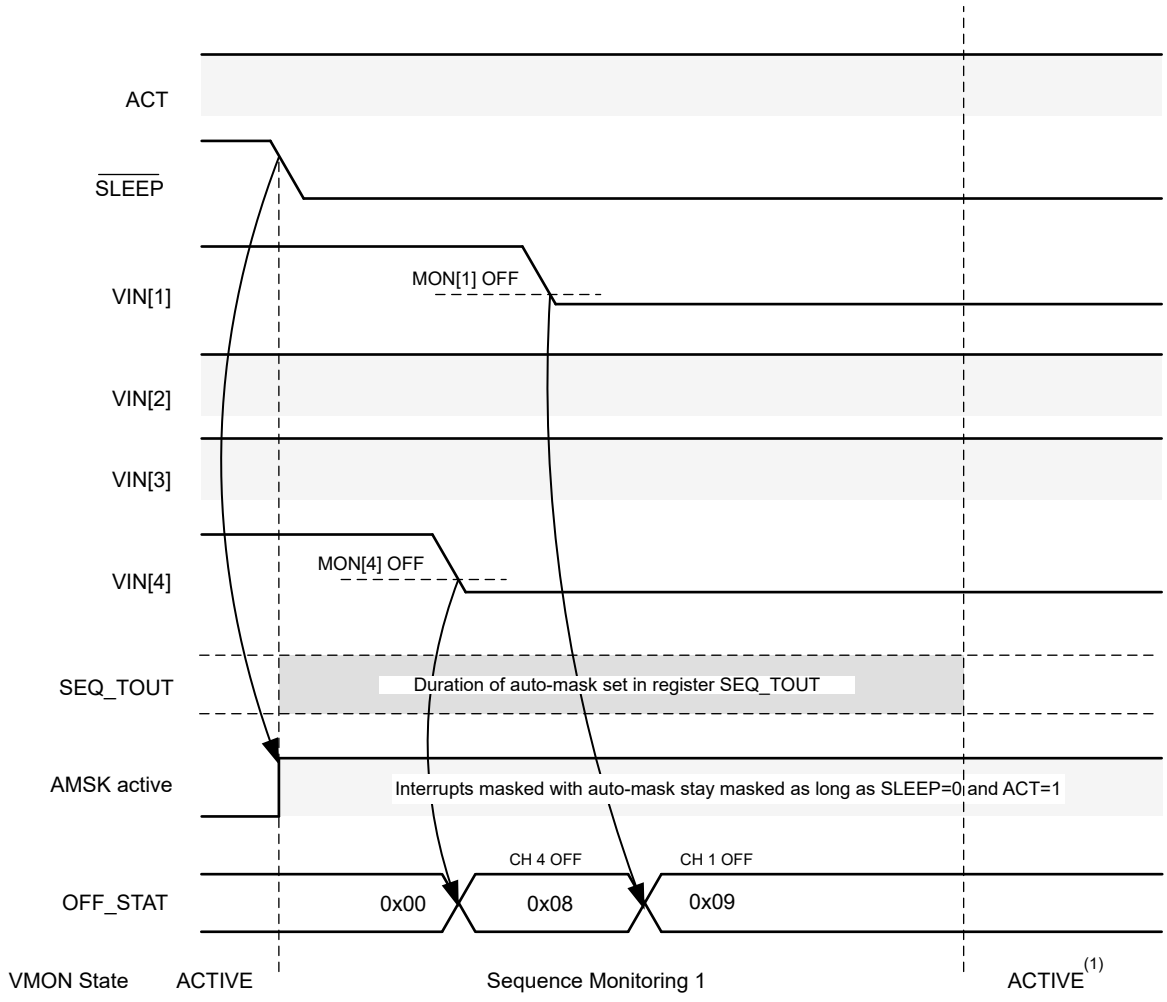
图 7-13. ACT 0→1 转换

TPS38800-Q1/TPS388R0-Q1 针对 ACT 0→1 转换需要若干操作：

1. ACT 0→1 转换后：
   a. 通过自动屏蔽寄存器 AMSK_ON 选择的所有 TPS38800-Q1/TPS388R0-Q1 输入在欠压高频 (UVHF) 条件下开始屏蔽（禁用）中断。
   b. 当每个电源轨突破 MON OFF 阈值时，相关的 UV 和 OV 中断将自动（预计会在大约 5μs-10μs 内发生）根据 IEN_UVHF 和 IEN_OVHF 寄存器解除屏蔽和启用/禁用。
2. 在 SEQ_TOUT 超时后：
   a. TPS38800-Q1/TPS388R0-Q1 处于运行状态并开始正常监控。

Copyright © 2024 Texas Instruments Incorporated

7.4.3.3.2 $\overline{\text{SLEEP}}$ 转换 1→0



(1) Interrupts masked with auto-mask stay masked as long as SLEEP=0 and ACT=1

图 7-14. $\overline{\text{SLEEP}}$ 1→0 转换

TPS38800-Q1/TPS388R0-Q1 针对 SLEEP 1→0 转换需要若干操作：

1. SLEEP 1→0 转换后：
   a. 通过自动屏蔽寄存器 AMSK_ENS 选择的相关 TPS38800-Q1/TPS388R0-Q1 输入设置了 UVHF 和 OVHF 条件下屏蔽中断。
2. SEQ_TOUT 到期后：
   a. TPS38800-Q1/TPS388R0-Q1 处于运行状态，并且只要 SLEEP=0 且 ACT=1，中断将在 UVHF 和 OVHF 条件下保持屏蔽。

7.4.3.3.3 $\overline{\text{SLEEP}}$ 转换 0→1

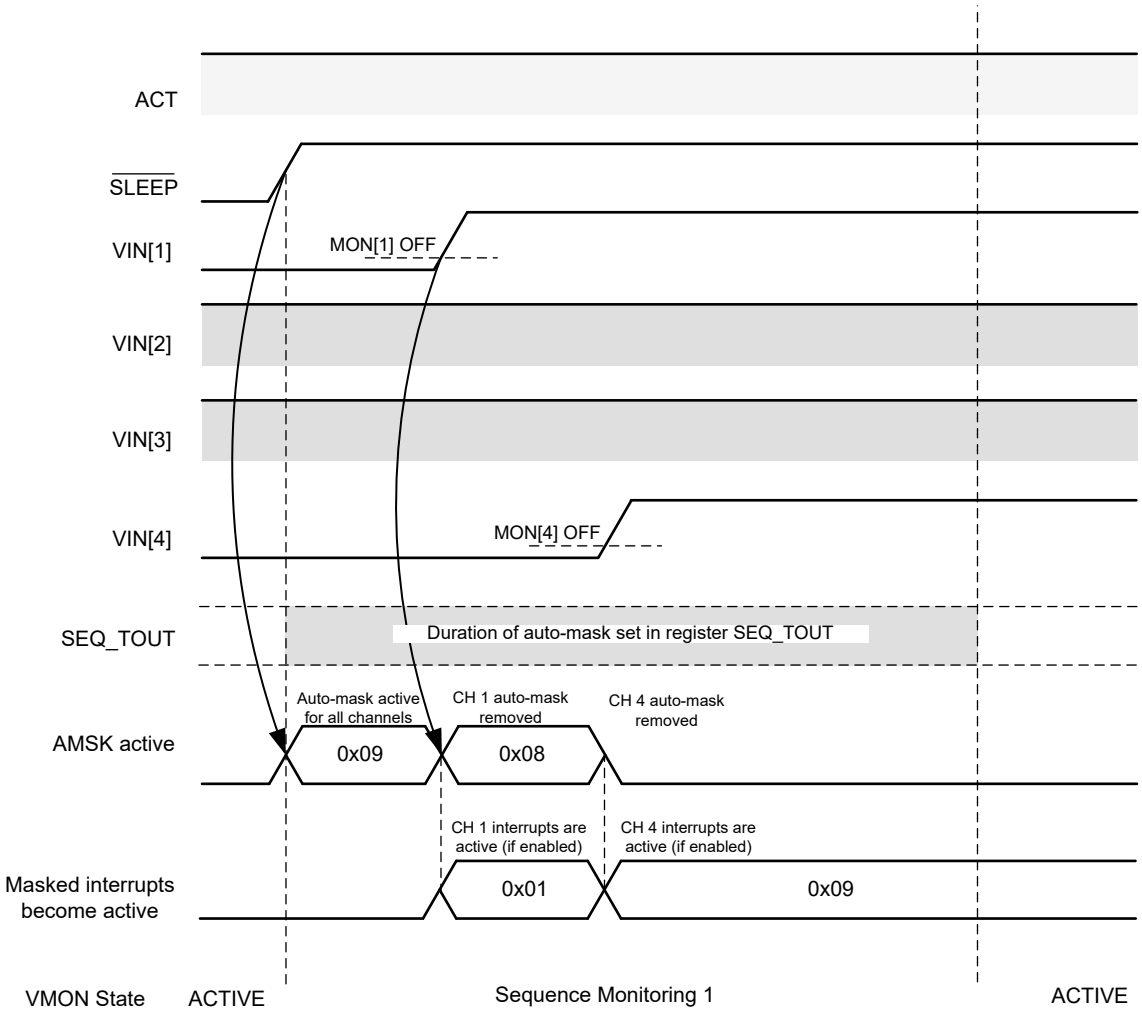


图 7-15. $\overline{\text{SLEEP}}$ 0→1 转换

TPS38800-Q1/TPS388R0-Q1 针对 $\overline{\text{SLEEP}}$ 0→1 转换需要若干操作：

1. $\overline{\text{SLEEP}}$ 0→1 转换后：
   a. 当每个电源轨突破 MON OFF 阈值时，相关的 UV 和 OV 中断将自动（预计会在大约 5 µs-10 µs 内发生）根据 IEN_UVHF 和 IEN_OVHF 寄存器解除屏蔽和启用/禁用。
2. SEQ_TOUT 到期后。
   a. TPS38800-Q1/TPS388R0-Q1 根据 IEN_UVHF 和 IEN_OVHF 寄存器进入活动状态并 TPS38800-Q1/TPS388R0-Q1 继续正常监控。

7.4.3.4 序列监控 2

序列监控 2 与序列监控 1 非常相似，但是，根据 TEST_CFG.AT_SHDN 寄存器位，退出此转换状态时会采取额外的步骤。

当执行转换 ACT 1→0 时，进入序列监控 2。节 7.4.3.4.1 中介绍了所采取的操作。

Copyright © 2024 Texas Instruments Incorporated

7.4.3.4.1 ACT 转换 1→0

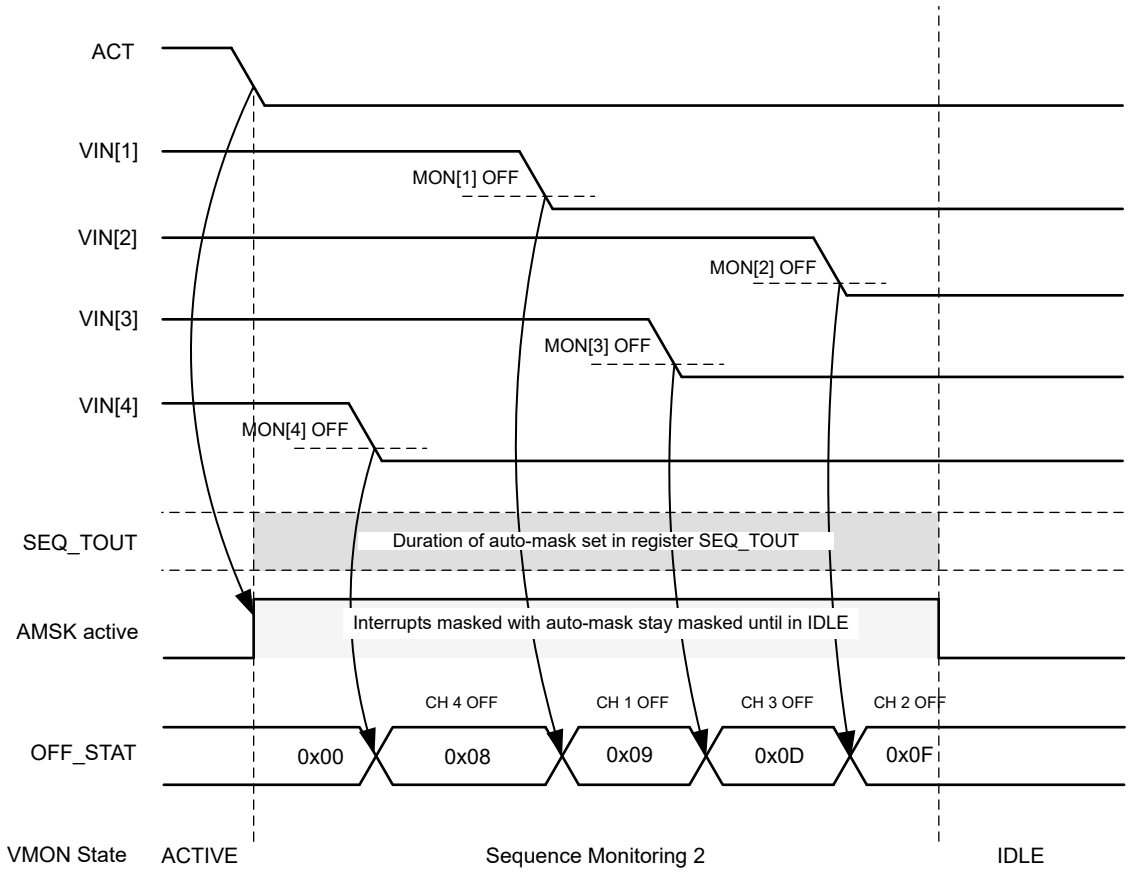


图 7-16. ACT 1→0 转换

TPS38800-Q1/TPS388R0-Q1 针对 ACT 1→0 转换需要若干操作：

1. ACT 1→0 转换后：
   a. 通过自动屏蔽寄存器 AMSK_OFF 选择的所有 TPS38800-Q1/TPS388R0-Q1 输入均设置了 UVHF 条件下屏蔽（禁用）中断。
2. 在 SEQ_TOUT 超时后：
   a. 所有 UVHF 中断都被屏蔽（禁用）。
   b. 如果设置了 TEST_CFG.AT_SHDN 寄存器位，则执行 BIST（下一状态取决于 BIST 结果）。
   c. 如果未设置 TEST_CFG.AT_SHDN 寄存器位，则 TPS38800-Q1/TPS388R0-Q1 进入 IDLE 状态。

7.5 寄存器映射

7.5.1 寄存器概览

寄存器映射旨在通过寄存器组支持多达 16 个通道，具有以下组织：

- 组 0 - 状态寄存器组摘要：
  - 供应商信息和使用情况寄存器（独立于组）
  - 中断寄存器
  - 状态寄存器
  - 组选择寄存器（独立于组）
  - 保护寄存器（独立于组）
  - 器件配置寄存器（独立于组）
- 组 1 - 通道 1-8 配置寄存器组摘要：
  - 供应商信息和使用情况寄存器（独立于组）
  - 控制寄存器（器件全局寄存器）
  - 监视配置寄存器（通道专用寄存器）
  - 序列配置寄存器（器件全局寄存器和通道特定寄存器）
  - 组选择寄存器（独立于组）
  - 保护寄存器（独立于组）
  - 器件配置寄存器（独立于组）

无论当前组选择如何，均可在同一地址访问组独立寄存器。访问其他寄存器需要选择适当的组。

所有寄存器为 8 位宽，在引导时加载了此处描述的默认值或在出厂时编程的 OTP 值。

未使用的寄存器地址被保留供将来使用并支持多达 16 个通道。

否定对受保护寄存器（请参阅 PROT1/2 详细信息）、无效寄存器或具有无效数据的有效寄存器的写访问。

7.5.1.1 BANK0 寄存器

表 7-4 列出了 BANK0 寄存器的存储器映射寄存器。表 7-4 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-4. BANK0 寄存器

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
10h	INT_SRC	F_OTHER	RESERVED				测试	控制	MONITOR
11h	INT_MONITOR	RESERVED					OVHF	RESERVED	UVHF
12h	INT_UVHF	F_UVHF[8]	F_UVHF[7]	F_UVHF[6]	F_UVHF[5]	F_UVHF[4]	F_UVHF[3]	F_UVHF[2]	F_UVHF[1]
16h	INT_OVHF	F_OVHF[8]	F_OVHF[7]	F_OVHF[6]	F_OVHF[5]	F_OVHF[4]	F_OVHF[3]	F_OVHF[2]	F_OVHF[1]
22h	INT_CONTROL	RESERVED			F_CRC	F_NIRQ	F_TSD	RESERVED	F_PEC
23h	INT_TEST	RESERVED				ECC_SEC	ECC_DED	BIST_Complete_INT	BIST_Fail_INT
24h	INT_VENDOR	Self-Test_CRC	LDO_OV_Error	NRST_MISMATCH	Freq_DEV_Error	SHORT_DET	OPEN_DET	RESERVED	
30h	VMON_STAT	FAILSAFE	ST_BIST_C	ST_VDD	ST_NIRQ	RSVD	运行	RESERVED	
31h	TEST_INFO	RESERVED		ECC_SEC	ECC_DED	BIST_VM	BIST_NVM	BIST_L	BIST_A
32h	OFF_STAT	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
90h	SEQ_TIME_MSB[1]	CLOCK[7:0]							
91h	SEQ_TIME_LSB[1]	CLOCK[7:0]							

Copyright © 2024 Texas Instruments Incorporated

表 7-4. BANK0 寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
92h	SEQ_TIME_MSB[2]	CLOCK[7:0]							
93h	SEQ_TIME_LSB[2]	CLOCK[7:0]							
94h	SEQ_TIME_MSB[3]	CLOCK[7:0]							
95h	SEQ_TIME_LSB[3]	CLOCK[7:0]							
96h	SEQ_TIME_MSB[4]	CLOCK[7:0]							
97h	SEQ_TIME_LSB[4]	CLOCK[7:0]							
98h	SEQ_TIME_MSB[5]	CLOCK[7:0]							
99h	SEQ_TIME_LSB[5]	CLOCK[7:0]							
9Ah	SEQ_TIME_MSB[6]	CLOCK[7:0]							
9Bh	SEQ_TIME_LSB[6]	CLOCK[7:0]							
9Ch	SEQ_TIME_MSB[7]	CLOCK[7:0]							
9Dh	SEQ_TIME_LSB[7]	CLOCK[7:0]							
9Eh	SEQ_TIME_MSB[8]	CLOCK[7:0]							
9Fh	SEQ_TIME_LSB[8]	CLOCK[7:0]							
F0h	BANK_SEL	RESERVED							BANK_Select
F1h	PROT1	RESERVED		WRKC	RESERVED	CFG	IEN	MON	RESERVED
F2h	PROT2	RESERVED		WRKC	RESERVED	CFG	IEN	MON	RESERVED
F3h	PROT_MON	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
F9h	I2CADDR	RESERVED	ADDR_NVM[3:0]				ADDR_STRAP[2:0]		
FAh	DEV_CFG	RESERVED							RESERVED

复杂的位访问类型经过编码可适应小型表单元。表 7-5 展示了适用于此部分中访问类型的代码。

表 7-5. BANK0 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
复位或默认值		
-n		复位后的值或默认值

7.5.1.1.1 INT_SRC 寄存器（偏移 = 10h）[复位 = X0h]

表 7-6 中显示了 INT_SRC。

返回到汇总表。

全局中断源状态寄存器。

表 7-6. INT_SRC 寄存器字段说明

位	字段	类型	复位	说明
7	F_OTHER	R	0h	供应商内部定义的故障。INT_Vendor 中报告了详细信息。表示 INT_Vendor 中所有位的或运算值。 0 = 未检测到供应商定义的故障 1 = 检测到供应商定义的故障
6-3	RESERVED	R	0h	保留
2	测试	R	Xh	内部测试或配置负载故障。INT_TEST 中报告了详细信息。表示 INT_TEST 中所有位的或运算值。 0 = 未检测到测试/配置故障 1 = 检测到测试/配置故障
1	控制	R	Xh	控制状态或通信故障。INT_CONTROL 中报告了详细信息。表示 INT_CONTROL 中所有位的或运算值。 0 = 未检测到状态或通信故障 1 = 检测到状态或通信故障
0	MONITOR	R	Xh	电压监控故障。INT_MONITOR 中报告了详细信息。表示 INT_MONITOR 中所有位的或运算值。 0 = 未检测到电压故障 1 = 检测到电压故障

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.2 INT_MONITOR 寄存器（偏移 = 11h）[复位 = X0h]

表 7-7 中显示了 INT_MONITOR。

返回到汇总表。

电压监控中断状态寄存器。

表 7-7. INT_MONITOR 寄存器字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R	0h	保留
2	OVHF	R	Xh	基于比较器的监控所报告的过压高频故障。INT_OVHF 中报告了详细信息。表示 INT_OVHF 中所有位的或运算值。 0 = 未检测到 OVHF 故障 1 = 检测到 OVHF 故障
1	RESERVED	R	0h	保留
0	UVHF	R	Xh	基于比较器的监控所报告的欠压高频故障。INT_UVHF 中报告了详细信息。表示 INT_UVHF 中所有位的或运算值。 0 = 未检测到 UVHF 故障 1 = 检测到 UVHF 故障

7.5.1.1.3 INT_UVHF 寄存器（偏移 = 12h）[复位 = X0h]

表 7-8 中显示了 INT_UVHF。

返回到汇总表。

高频通道欠压中断状态寄存器。

表 7-8. INT_UVHF 寄存器字段说明

位	字段	类型	复位	说明
7	F_UVHF[8]	R/W1C	0h	MON8 欠压高频故障。如果 MON8 高频信号低于 UVHF[8]，则跳闸。 0 = 未检测到 MON8 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON8 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON8 高频信号高于 UVHF[8]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。
6	F_UVHF[7]	R/W1C	0h	MON7 欠压高频故障。如果 MON7 高频信号低于 UVHF[7]，则跳闸。 0 = 未检测到 MON7 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON7 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON7 高频信号高于 UVHF[7]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。
5	F_UVHF[6]	R/W1C	0h	MON6 欠压高频故障。如果 MON6 高频信号低于 UVHF[6]，则跳闸。 0 = 未检测到 MON6 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON6 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON6 高频信号高于 UVHF[6]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。
4	F_UVHF[5]	R/W1C	0h	MON5 欠压高频故障。如果 MON5 高频信号低于 UVHF[5]，则跳闸。 0 = 未检测到 MON5 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON5 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON5 高频信号高于 UVHF[5]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。
3	F_UVHF[4]	R/W1C	Xh	MON4 欠压高频故障。如果 MON4 高频信号低于 UVHF[4]，则跳闸。 0 = 未检测到 MON4 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON4 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON4 高频信号高于 UVHF[4]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。

Copyright © 2024 Texas Instruments Incorporated

表 7-8. INT_UVHF 寄存器字段说明（续）

位	字段	类型	复位	说明
2	F_UVHF[3]	R/W1C	Xh	MON3 欠压高频故障。如果 MON3 高频信号低于 UVHF[3]，则跳闸。 0 = 未检测到 MON3 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON3 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON3 高频信号高于 UVHF[3]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。
1	F_UVHF[2]	R/W1C	Xh	MON2 欠压高频故障。如果 MON2 高频信号低于 UVHF[2]，则跳闸。 0 = 未检测到 MON2 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON2 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON2 高频信号高于 UVHF[2]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。
0	F_UVHF[1]	R/W1C	Xh	MON1 欠压高频故障。如果 MON1 高频信号低于 UVHF[1]，则跳闸。 0 = 未检测到 MON1 UVHF 故障（或中断在 IEN_UVHF 寄存器中禁用） 1 = 检测到 MON1 UVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 UVHF 故障条件同时被清除（MON1 高频信号高于 UVHF[1]）时，Write-1-to-clear（写入 1 以清除）才会清除该位。

7.5.1.1.4 INT_OVHF 寄存器（偏移 = 16h）[复位 = X0h]

表 7-9 中显示了 INT_OVHF。

返回到汇总表。

高频通道过压中断状态寄存器

表 7-9. INT_OVHF 寄存器字段说明

位	字段	类型	复位	说明
7	F_OVHF[8]	R/W1C	0h	MON8 过压高频故障。如果 MON8 高频信号高于 OVHF[8]，则跳闸。 0 = 未检测到 MON8 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON8 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON8 高频信号低于 OVHF[8]）时，Write-1-to-clear（写入 1 以清除）才会清除该位
6	F_OVHF[7]	R/W1C	0h	MON7 过压高频故障。如果 MON7 高频信号高于 OVHF[7]，则跳闸。 0 = 未检测到 MON7 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON7 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON7 高频信号低于 OVHF[7]）时，Write-1-to-clear（写入 1 以清除）才会清除该位
5	F_OVHF[6]	R/W1C	0h	MON6 过压高频故障。如果 MON6 高频信号高于 OVHF[6]，则跳闸。 0 = 未检测到 MON6 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON6 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON6 高频信号低于 OVHF[6]）时，Write-1-to-clear（写入 1 以清除）才会清除该位
4	F_OVHF[5]	R/W1C	0h	MON5 过压高频故障。如果 MON5 高频信号高于 OVHF[5]，则跳闸。 0 = 未检测到 MON5 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON5 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON5 高频信号低于 OVHF[5]）时，Write-1-to-clear（写入 1 以清除）才会清除该位
3	F_OVHF[4]	R/W1C	Xh	MON4 过压高频故障。如果 MON4 高频信号高于 OVHF[4]，则跳闸。 0 = 未检测到 MON4 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON4 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON4 高频信号低于 OVHF[4]）时，Write-1-to-clear（写入 1 以清除）才会清除该位

Copyright © 2024 Texas Instruments Incorporated

表 7-9. INT_OVHF 寄存器字段说明（续）

位	字段	类型	复位	说明
2	F_OVHF[3]	R/W1C	Xh	MON3 过压高频故障。如果 MON3 高频信号高于 OVHF[3]，则跳闸。 0 = 未检测到 MON3 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON3 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON3 高频信号低于 OVHF[3]）时，Write-1-to-clear（写入 1 以清除）才会清除该位
1	F_OVHF[2]	R/W1C	Xh	MON2 过压高频故障。如果 MON2 高频信号高于 OVHF[2]，则跳闸。 0 = 未检测到 MON2 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON2 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON2 高频信号低于 OVHF[2]）时，Write-1-to-clear（写入 1 以清除）才会清除该位
0	F_OVHF[1]	R/W1C	Xh	MON1 过压高频故障。如果 MON1 高频信号高于 OVHF[1]，则跳闸。 0 = 未检测到 MON1 OVHF 故障（或中断在 IEN_OVHF 寄存器中禁用） 1 = 检测到 MON1 OVHF 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 OVHF 故障条件同时被清除（MON1 高频信号低于 OVHF[1]）时，Write-1-to-clear（写入 1 以清除）才会清除该位

7.5.1.1.5 INT_CONTROL 寄存器（偏移 = 22h）[复位 = X0h]

表 7-10 中显示了 INT_CONTROL。

返回到汇总表。

控制和通信中断状态寄存器。

表 7-10. INT_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	F_CRC	R/W1C	0h	运行时寄存器 CRC 故障： 0 = 未检测到故障（或 IEN_CONTROL.RT_CRC 已禁用） 1 = 检测到寄存器 CRC 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。Write-1-to-clear（写入 1 以清除）将清除该位。如果检测到相同的故障，将在下一次寄存器 CRC 检查期间再次设置该位
3	F_NIRQ	R/W1C	Xh	中断引脚故障（故障位始终启用；无使能位可用）： 0 = 未在 NIRQ 引脚上检测到故障 1 = 在 NIRQ 引脚上检测到电源低电阻路径 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 NIRQ 故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位。
2	F_TSD	R/W1C	Xh	热关断故障： 0 = 未检测到 TSD 故障（或 IEN_CONTROL.TSD 已禁用） 1 = 检测到 TSD 故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 TSD 故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位
1	RESERVED	R	0h	保留
0	F_PEC	R/W1C	Xh	数据包错误检查故障： 0 = 未发生 PEC 不匹配（或 IEN_CONTROL.PEC 已禁用） 1 = 已发生 PEC 不匹配，或 VMON_MISC.REQ_PEC=1 且写入事务中缺少 PEC 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。Write-1-to-clear（写入 1 以清除）将清除该位。如果检测到相同的故障，将在下一个 I2C 事务期间再次设置该位。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.6 INT_TEST 寄存器（偏移 = 23h）[复位 = X0h]

表 7-11 中显示了 INT_TEST。

返回到汇总表。

内部测试和配置加载中断状态寄存器。

表 7-11. INT_TEST 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0h	保留
3	ECC_SEC	R/W1C	Xh	在加载 OTP 配置时纠正了 ECC 单比特错误： 0 = 未校正单比特错误（或 IEN_TEST.ECC_SEC 已禁用） 1 =已校正单比特错误 Write-1-to-clear（写入 1 以清除）将清除该位。如果检测到相同的故障，将在下次加载 OTP 配置期间再次设置该位。
2	ECC_DED	R/W1C	Xh	在加载 OTP 配置时检测到 ECC 双比特错误： 0 = OTP 加载时未检测到双比特错误 1 = OTP 加载时检测到双比特错误 故障位始终处于启用状态（没有关联的中断使能位）。器件在双重错误检测时移至失效防护模式。
1	BIST_Complete_INT	R/W1C	Xh	内置自检完成指示： 0 = BIST 未完成（或 IEN_TEST.BIST_C 已禁用） 1 = BIST 完成 Write-1-to-clear（写入 1 以清除）将清除该位。将在完成下一次 BIST 执行时再次设置该位
0	BIST_Fail_INT	R/W1C	Xh	内置自检故障： 0 = 未检测到 BIST 故障（或 IEN_TEST.BIST 已禁用） 1 = 检测到 BIST 故障 Write-1-to-clear（写入 1 以清除）将清除该位。如果检测到此故障，将在下一次 BIST 执行期间再次设置该位

7.5.1.1.7 INT_VENDOR 寄存器（偏移 = 24h）[复位 = X0h]

表 7-12 中显示了 INT_VENDOR。

返回到汇总表。

供应商特定内部中断状态寄存器。

表 7-12. INT_VENDOR 寄存器字段说明

位	字段	类型	复位	说明
7	Self-Test_CRC	R/W1C	0h	启动寄存器 CRC 自检 0 = 自检通过 1 = 自检失败 Write-1-to-clear（写入 1 以清除）
6	LDO_OV_Error	R/W1C	0h	内部 LDO 过压错误。 0 = 未检测到内部 LDO 过压故障 1 = 检测到内部 LDO 过压故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 LDO 故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位。
5	NRST_MISMATCH	R/W1C	0h	指示因驱动状态和读回导致错误。在 NRST 切换期间，NRST 不匹配在 2μs 后激活，NRST 必须高于 0.6*VDD 才能被视为逻辑高电平状态。 0 = 在 NRST 引脚上未检测到故障 1 = 因驱动状态和读回导致错误。 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当 NRST 故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位。
4	Freq_DEV_Error	R/W1C	0h	指示内部频率错误。 0 = 未检测到内部频率故障 1 = 检测到内部频率故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当频率故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位。
3	SHORT_DET	R/W1C	Xh	检测到地址引脚短路。 0 = 未检测到内部地址引脚短路故障 1 = 检测到内部地址引脚短路故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当内部地址引脚短路故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位。
2	OPEN_DET	R/W1C	Xh	检测到地址引脚开路。 0 = 未检测到内部地址引脚开路故障 1 = 检测到内部地址引脚开路故障 恢复故障条件时不清除该位。该故障只能在主机执行 write-1-to-clear（写入 1 以清除）时清除。仅当内部地址引脚开路故障条件同时被清除时，Write-1-to-clear（写入 1 以清除）才会清除该位。
1-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.8 VMON_STAT 寄存器（偏移 = 30h）[复位 = X0h]

表 7-13 中显示了 VMON_STAT。

返回到汇总表。

内部操作和其他非关键条件的状态标志。

表 7-13. VMON_STAT 寄存器字段说明

位	字段	类型	复位	说明
7	FAILSAFE	R	0h	1 = 器件进入失效防护状态
6	ST_BIST_C	R	0h	内置自检状态： 0 = BIST 未完成 1 = BIST 完成
5	ST_VDD	R	0h	状态 VDD
4	ST_NIRQ	R	0h	状态 NIRQ 引脚
3	RSVD	R	Xh	RSVD
2	运行	R	Xh	1 = 器件处于有效运行状态
1-0	RESERVED	R	0h	保留

7.5.1.1.9 TEST_INFO 寄存器（偏移 = 31h）[复位 = X0h]

表 7-14 中显示了 TEST_INFO。

返回到汇总表。

内部自检和 ECC 信息。

表 7-14. TEST_INFO 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5	ECC_SEC	R	0h	OTP 配置负载上的 ECC 单比特错误更正状态。 0 = 未应用错误更正 1 = 已应用单比特错误更正
4	ECC_DED	R	0h	OTP 配置负载上 ECC 双比特错误检测的状态。 0 = 未检测到双比特错误 1 = 检测到双比特错误
3	BIST_VM	R	Xh	BIST 的易失性存储器测试输出状态。 0 =易失性存储器测试通过 1 = 易失性存储器测试失败
2	BIST_NVM	R	Xh	BIST 的非易失性存储器测试输出状态。 0 = 非易失性存储器测试通过 1 = 非易失性存储器测试失败
1	BIST_L	R	Xh	BIST 的逻辑测试输出状态。 0 = 逻辑测试通过 1 = 逻辑测试失败
0	BIST_A	R	Xh	BIST 的模拟测试输出状态。 0 = 模拟测试通过 1 = 模拟测试失败

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.10 OFF_STAT 寄存器（偏移 = 32h）[复位 = X0h]

表 7-15 中显示了 OFF_STAT。

返回到汇总表。

通道 OFF 状态。

表 7-15. OFF_STAT 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R	0h	表示每个通道的 OFF 状态： 0 = 通道 8 NOT OFF 1 = 通道 8 OFF（低于 OFF 阈值）
6	MON[7]	R	0h	表示每个通道的 OFF 状态： 0 = 通道 7 NOT OFF 1 = 通道 7 OFF（低于 OFF 阈值）
5	MON[6]	R	0h	表示每个通道的 OFF 状态： 0 = 通道 6 NOT OFF 1 = 通道 6 OFF（低于 OFF 阈值）
4	MON[5]	R	0h	表示每个通道的 OFF 状态： 0 = 通道 5 NOT OFF 1 = 通道 5 OFF（低于 OFF 阈值）
3	MON[4]	R	Xh	表示每个通道的 OFF 状态： 0 = 通道 4 NOT OFF 1 = 通道 4 OFF（低于 OFF 阈值）
2	MON[3]	R	Xh	表示每个通道的 OFF 状态： 0 = 通道 3 NOT OFF 1 = 通道 3 OFF（低于 OFF 阈值）
1	MON[2]	R	Xh	表示每个通道的 OFF 状态： 0 = 通道 2 NOT OFF 1 = 通道 2 OFF（低于 OFF 阈值）
0	MON[1]	R	Xh	表示每个通道的 OFF 状态： 0 = 通道 1 NOT OFF 1 = 通道 1 OFF（低于 OFF 阈值）

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.11 SEQ_TIME_MSB[1] 寄存器（偏移 = 90h）[复位 = X0h]

表 7-16 中显示了 SEQ_TIME_MSB[1]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-16. SEQ_TIME_MSB[1] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 1 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[1] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.12 SEQ_TIME_LSB[1] 寄存器（偏移 = 91h）[复位 = X0h]

表 7-17 中显示了 SEQ_TIME_LSB[1]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-17. SEQ_TIME_LSB[1] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 1 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[1] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.13 SEQ_TIME_MSB[2] 寄存器（偏移 = 92h）[复位 = X0h]

表 7-18 中显示了 SEQ_TIME_MSB[2]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-18. SEQ_TIME_MSB[2] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 2 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[2] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.14 SEQ_TIME_LSB[2] 寄存器（偏移 = 93h）[复位 = X0h]

表 7-19 中显示了 SEQ_TIME_LSB[2]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-19. SEQ_TIME_LSB[2] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 2 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[2] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.15 SEQ_TIME_MSB[3] 寄存器（偏移 = 94h）[复位 = X0h]

表 7-20 中显示了 SEQ_TIME_MSB[3]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-20. SEQ_TIME_MSB[3] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 3 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[3] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.16 SEQ_TIME_LSB[3] 寄存器（偏移 = 95h）[复位 = X0h]

表 7-21 中显示了 SEQ_TIME_LSB[3]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-21. SEQ_TIME_LSB[3] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 3 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[3] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.17 SEQ_TIME_MSB[4] 寄存器（偏移 = 96h）[复位 = X0h]

表 7-22 中显示了 SEQ_TIME_MSB[4]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-22. SEQ_TIME_MSB[4] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 4 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[4] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.18 SEQ_TIME_LSB[4] 寄存器（偏移 = 97h）[复位 = X0h]

表 7-23 中显示了 SEQ_TIME_LSB[4]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-23. SEQ_TIME_LSB[4] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 4 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[4] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.19 SEQ_TIME_MSB[5] 寄存器（偏移 = 98h）[复位 = X0h]

表 7-24 中显示了 SEQ_TIME_MSB[5]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-24. SEQ_TIME_MSB[5] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 5 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[5] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.20 SEQ_TIME_LSB[5] 寄存器（偏移 = 99h）[复位 = X0h]

表 7-25 中显示了 SEQ_TIME_LSB[5]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-25. SEQ_TIME_LSB[5] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 5 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[5] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.21 SEQ_TIME_MSB[6] 寄存器（偏移 = 9Ah）[复位 = X0h]

表 7-26 中显示了 SEQ_TIME_MSB[6]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-26. SEQ_TIME_MSB[6] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 6 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[6] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.22 SEQ_TIME_LSB[6] 寄存器（偏移 = 9Bh）[复位 = X0h]

表 7-27 中显示了 SEQ_TIME_LSB[6]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-27. SEQ_TIME_LSB[6] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 6 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[6] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.23 SEQ_TIME_MSB[7] 寄存器（偏移 = 9Ch）[复位 = X0h]

表 7-28 中显示了 SEQ_TIME_MSB[7]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-28. SEQ_TIME_MSB[7] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 7 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[7] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.24 SEQ_TIME_LSB[7] 寄存器（偏移 = 9Dh）[复位 = X0h]

表 7-29 中显示了 SEQ_TIME_LSB[7]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-29. SEQ_TIME_LSB[7] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 7 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[7] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.25 SEQ_TIME_MSB[8] 寄存器（偏移 = 9Eh）[复位 = X0h]

表 7-30 中显示了 SEQ_TIME_MSB[8]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-30. SEQ_TIME_MSB[8] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 8 的序列时间戳的 MSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[8] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.26 SEQ_TIME_LSB[8] 寄存器（偏移 = 9Fh）[复位 = X0h]

表 7-31 中显示了 SEQ_TIME_LSB[8]。

返回到汇总表。

通道 N 序列时间戳值 MSB 和 LSB（所有序列）。

表 7-31. SEQ_TIME_LSB[8] 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLOCK[7:0]	R	Xh	该寄存器存储通道 8 的序列时间戳的 LSB。序列计时器值是在由 ACT 或 SLEEP 触发的序列期间分配给通道的时间。当电压上升电平超过上电和睡眠退出序列（ACT 01 或 SLEEP 01）的 UV_LF[8] 阈值时，将存储时间戳。当电压下降电平超过断电和睡眠进入序列（ACT 10 或 SLEEP 10）的 OFF 阈值 (200mV) 时，将存储时间戳。最低有效位对应于 50µs（等于 tSEQ_LSB）。

7.5.1.1.27 BANK_SEL 寄存器（偏移 = F0h）[复位 = X0h]

表 7-32 中显示了 BANK_SEL。

返回到汇总表。

组选择。

表 7-32. BANK_SEL 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0h	保留
0	BANK_Select	R/W	Xh	表示组选择。 0 = 组 0 1 = 组 1

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.28 PROT1 寄存器（偏移 = F1h）[复位 = X0h]

表 7-33 展示了 PROT1。

返回到汇总表。

锁定或解锁寄存器更改。必须与 PROT2 匹配。

表 7-33. PROT1 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5	WRKC	R/W	0h	表示保护 WRKC 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
4	RESERVED	R	0h	保留
3	CFG	R/W	Xh	表示保护 CFG 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
2	IEN	R/W	Xh	表示保护 IEN 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
1	MON	R/W	Xh	表示保护 MON 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.29 PROT2 寄存器（偏移 = F2h）[复位 = X0h]

表 7-34 展示了 PROT2。

返回到汇总表。

锁定或解锁寄存器更改。必须与 PROT1 匹配。

表 7-34. PROT2 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5	WRKC	R/W	0h	表示保护 CFG 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
4	RESERVED	R	0h	保留
3	CFG	R/W	Xh	表示保护 CFG 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
2	IEN	R/W	Xh	表示保护 IEN 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
1	MON	R/W	Xh	表示保护 MON 组不受写入影响。需同时设置 PROT1 和 PROT2 以提供保护。 0 = 可以更改寄存器 1 = 无法更改寄存器
0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.30 PROT_MON 寄存器（偏移 = F3h）[复位 = X0h]

表 7-35 中显示了 PROT_MON。

返回到汇总表。

与 PROT1 和 PROT2 协同锁定 MON 寄存器。

表 7-35. PROT_MON 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	与 PROT1 和 PROT2 一起保护 MON8 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
6	MON[7]	R/W	0h	与 PROT1 和 PROT2 一起保护 MON7 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
5	MON[6]	R/W	0h	与 PROT1 和 PROT2 一起保护 MON6 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
4	MON[5]	R/W	0h	与 PROT1 和 PROT2 一起保护 MON5 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
3	MON[4]	R/W	Xh	与 PROT1 和 PROT2 一起保护 MON4 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
2	MON[3]	R/W	Xh	与 PROT1 和 PROT2 一起保护 MON3 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
1	MON[2]	R/W	Xh	与 PROT1 和 PROT2 一起保护 MON2 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改
0	MON[1]	R/W	Xh	与 PROT1 和 PROT1 一起保护 MON1 不受写入影响。 0 = 可以进行更改 1 = 无法进行更改

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.31 I2CADDR 寄存器（偏移 = F9h）[复位 = X0h]

表 7-36 展示了 I2CADDR。

返回到汇总表。

I2C 地址

表 7-36. I2CADDR 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-3	ADDR_NVM[3:0]	R	Xh	表示来自内部 OTP 的 I2C 地址。
2-0	ADDR_STRAP[2:0]	R	Xh	表示 ADDR 引脚上电阻值的 I2C 地址。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1.32 DEV_CFG 寄存器（偏移 = FAh）[复位 = X0h]

表 7-37 中显示了 DEV_CFG。

返回到汇总表。

I2C 接口电压电平状态。

表 7-37. DEV_CFG 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.5.1.2 BANK1 寄存器

表 7-38 列出了 BANK1 寄存器的存储器映射寄存器。表 7-38 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-38. BANK1 寄存器

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
10h	VMON_CTL	RESERVED				RESET_PROT	RESERVED		FORCE_NIRQ_LOW
11h	VMON_MISC	RESERVED						REQ_PEC	EN_PEC
12h	TEST_CFG	RESERVED					AT_SHDN	AT_POR[1]	AT_POR[0]
13h	IEN_UVHF	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
15h	IEN_OVHF	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
1Bh	IEN_CONTROL	RESERVED			RT_CRC_Int	RESERVED	TSD_INT	RESERVED	PEC_INT
1Ch	IEN_TEST	RESERVED				ECC_SEC	RESERVED	BIST_Complete_INT	BIST_Fail_INT
1Dh	IEN_VENDOR	Startup Self-Test_CRC	RESERVED	NRST_MISMATCH	RESERVED				
1Eh	MON_CH_EN	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
1Fh	VRANGE_MULT	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
20h	UV_HF[1]	THRESHOLD[7:0]							
21h	OV_HF[1]	THRESHOLD[7:0]							
24h	FLT_HF[1]	OV_DEB[3:0]				UV_DEB[3:0]			
25h	FC_LF[1]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
30h	UV_HF[2]	THRESHOLD[7:0]							
31h	OV_HF[2]	THRESHOLD[7:0]							
34h	FLT_HF[2]	OV_DEB[3:0]				UV_DEB[3:0]			
35h	FC_LF[2]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
40h	UV_HF[3]	THRESHOLD[7:0]							
41h	OV_HF[3]	THRESHOLD[7:0]							
44h	FLT_HF[3]	OV_DEB[3:0]				UV_DEB[3:0]			
45h	FC_LF[3]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
50h	UV_HF[4]	THRESHOLD[7:0]							
51h	OV_HF[4]	THRESHOLD[7:0]							
54h	FLT_HF[4]	OV_DEB[3:0]				UV_DEB[3:0]			
55h	FC_LF[4]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		

Copyright © 2024 Texas Instruments Incorporated

表 7-38. BANK1 寄存器（续）

偏移	首字母缩写词	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
60h	UV_HF[5]	THRESHOLD[7:0]							
61h	OV_HF[5]	THRESHOLD[7:0]							
64h	FLT_HF[5]	OV_DEB[3:0]				UV_DEB[3:0]			
65h	FC_LF[5]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
70h	UV_HF[6]	THRESHOLD[7:0]							
71h	OV_HF[6]	THRESHOLD[7:0]							
74h	FLT_HF[6]	OV_DEB[3:0]				UV_DEB[3:0]			
75h	FC_LF[6]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
80h	UV_HF[7]	THRESHOLD[7:0]							
81h	OV_HF[7]	THRESHOLD[7:0]							
84h	FLT_HF[7]	OV_DEB[3:0]				UV_DEB[3:0]			
85h	FC_LF[7]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
90h	UV_HF[8]	THRESHOLD[7:0]							
91h	OV_HF[8]	THRESHOLD[7:0]							
94h	FLT_HF[8]	OV_DEB[3:0]				UV_DEB[3:0]			
95h	FC_LF[8]	RESERVED			OVHF_TO_NRST	UVHF_TO_NRST	RESERVED		
9Fh	TI_CONTROL	ENTER_BIST	RESERVED	I2C_MR	RESERVED		RST_DLY[2:0]		
A1h	AMSK_ON	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	RESERVED
A2h	AMSK_OFF	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
A3h	AMSK_EXS	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
A4h	AMSK_ENS	MON[8]	MON[7]	MON[6]	MON[5]	MON[4]	MON[3]	MON[2]	MON[1]
F0h	BANK_SEL	RESERVED							BANK_Select

复杂的位访问类型经过编码可适应小型表单元。表 7-39 展示了适用于此部分中访问类型的代码。

表 7-39. BANK1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.1 VMON_CTL 寄存器（偏移 = 10h）[复位 = X0h]

表 7-40 中显示了 VMON_CTL。

返回到汇总表。

VMON 器件控制寄存器。

表 7-40. VMON_CTL 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0h	保留
3	RESET_PROT	R/W	Xh	Reset_Prot = 读取 0、写入 1 以清除保护寄存器
2-1	RESERVED	R	0h	保留
0	FORCE_NIRQ_LOW	R/W	Xh	强制 NIRQ 置为有效

7.5.1.2.2 VMON_MISC 寄存器（偏移 = 11h）[复位 = X0h]

表 7-41 中显示了 VMON_MISC。

返回到汇总表。

其他 VMON 配置。

表 7-41. VMON_MISC 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	0h	保留
1	REQ_PEC	R/W	Xh	需要 PEC。 0 = 不需要 PEC 1 = 需要 PEC
0	EN_PEC	R/W	Xh	启用 PEC。 0 = 不启用 PEC 1 = 启用 PEC

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.3 TEST_CFG 寄存器（偏移 = 12h）[复位 = X0h]

表 7-42 中显示了 TEST_CFG。

返回到汇总表。

内置自检 (BIST) 执行配置。

表 7-42. TEST_CFG 寄存器字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R	0h	保留
2	AT_SHDN	R/W	Xh	在 SHDN 时运行 BIST
1	AT_POR[1]	R/W	Xh	在 POR 时在第二位运行 BIST 以实现冗余
0	AT_POR[0]	R/W	Xh	在 POR 时运行 BIST

7.5.1.2.4 IEN_UVHF 寄存器（偏移 = 13h）[复位 = X0h]

表 7-43 中显示了 IEN_UVHF。

返回到汇总表。

高频通道欠压中断使能寄存器

表 7-43. IEN_UVHF 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 UVHF 中断使能， 0 = 禁用， 1 = 启用
6	MON[7]	R/W	0h	MON7 UVHF 中断使能， 0 = 禁用， 1 = 启用
5	MON[6]	R/W	0h	MON6 UVHF 中断使能， 0 = 禁用， 1 = 启用
4	MON[5]	R/W	0h	MON5 UVHF 中断使能， 0 = 禁用， 1 = 启用
3	MON[4]	R/W	Xh	MON4 UVHF 中断使能， 0 = 禁用， 1 = 启用
2	MON[3]	R/W	Xh	MON3 UVHF 中断使能， 0 = 禁用， 1 = 启用
1	MON[2]	R/W	Xh	MON2 UVHF 中断使能， 0 = 禁用， 1 = 启用
0	MON[1]	R/W	Xh	MON1 UVHF 中断使能， 0 = 禁用， 1 = 启用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.5 IEN_OVHF 寄存器（偏移 = 15h）[复位 = X0h]

表 7-44 中显示了 IEN_OVHF。

返回到汇总表。

高频通道过压中断使能寄存器。

表 7-44. IEN_OVHF 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 OVHF 中断使能， 0 = 禁用， 1 = 启用
6	MON[7]	R/W	0h	MON7 OVHF 中断使能， 0 = 禁用， 1 = 启用
5	MON[6]	R/W	0h	MON6 OVHF 中断使能， 0 = 禁用， 1 = 启用
4	MON[5]	R/W	0h	MON5 OVHF 中断使能， 0 = 禁用， 1 = 启用
3	MON[4]	R/W	Xh	MON4 OVHF 中断使能， 0 = 禁用， 1 = 启用
2	MON[3]	R/W	Xh	MON3 OVHF 中断使能， 0 = 禁用， 1 = 启用
1	MON[2]	R/W	Xh	MON2 OVHF 中断使能， 0 = 禁用， 1 = 启用
0	MON[1]	R/W	Xh	MON1 OVHF 中断使能， 0 = 禁用， 1 = 启用

7.5.1.2.6 IEN_CONTROL 寄存器（偏移 = 1Bh）[复位 = X0h]

表 7-45 中显示了 IEN_CONTROL。

返回到汇总表。

控制和通信故障中断使能寄存器。

表 7-45. IEN_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	RT_CRC_Int	R/W	0h	寄存器运行时 CRC（循环冗余校验）错误中断是对寄存器映射内容执行的静态 CRC。如果启用，则无需读取或写入任何数据即可进行此 CRC 校验。此 CRC 的目的是识别寄存器映射内容中是否发生了静态位翻转或随机错误。这是使用 CRC-8 多项式执行的安全机制，在读取或写入操作下，寄存器映射内容会发生变化，并且多项式将在更改后使用新值重新计算。中断在组 0 的 INT_CONTROL_F_CRC 寄存器中报告。 0 = 禁用中断映射， 1 = 启用中断映射
3	RESERVED	R	0h	保留
2	TSD_INT	R/W	Xh	热关断中断。 0 = 禁用， 1 = 启用
1	RESERVED	R	0h	保留
0	PEC_INT	R/W	Xh	PEC 错误中断。 0 = 禁用， 1 = 启用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.7 IEN_TEST 寄存器（偏移 = 1Ch）[复位 = X0h]

表 7-46 中显示了 IEN_TEST。

返回到汇总表。

内部测试和配置加载故障中断使能寄存器

表 7-46. IEN_TEST 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0h	保留
3	ECC_SEC	R/W	Xh	SEC 错误中断。 0 = 禁用， 1 = 启用
2	RESERVED	R	0h	保留
1	BIST_Complete_INT	R/W	Xh	BIST 完成中断。 0 = 禁用， 1 = 启用
0	BIST_Fail_INT	R/W	Xh	BIST 失败中断。 0 = 禁用， 启用 = 1

7.5.1.2.8 IEN_VENDOR 寄存器（偏移 = 1Dh）[复位 = X0h]

表 7-47 中显示了 IEN_VENDOR。

返回到汇总表。

供应商特定内部中断使能寄存器。

表 7-47. IEN_VENDOR 寄存器字段说明

位	字段	类型	复位	说明
7	Startup Self-Test_CRC	R/W	0h	Startup Self-Test_CRC 中断。 0 = 禁用中断映射， 1 = 启用中断映射
6	RESERVED	R	0h	保留
5	NRST_MISMATCH	R/W	0h	NRST 不匹配中断。 0 = 禁用中断映射， 1 = 启用中断映射
4-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.9 MON_CH_EN 寄存器（偏移 = 1Eh）[复位 = X0h]

表 7-48 中显示了 MON_CH_EN。

返回到汇总表。

通道电压监控启用。

表 7-48. MON_CH_EN 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	启用 MON8 监控。 0 = 禁用， 1 = 启用
6	MON[7]	R/W	0h	启用 MON7 监控。 0 = 禁用， 1 = 启用
5	MON[6]	R/W	0h	启用 MON6 监控。 0 = 禁用， 1 = 启用
4	MON[5]	R/W	0h	启用 MON5 监控。 0 = 禁用， 1 = 启用
3	MON[4]	R/W	Xh	启用 MON4 监控。 0 = 禁用， 1 = 启用
2	MON[3]	R/W	Xh	启用 MON3 监控。 0 = 禁用， 1 = 启用
1	MON[2]	R/W	Xh	启用 MON2 监控。 0 = 禁用， 1 = 启用
0	MON[1]	R/W	Xh	启用 MON1 监控。 0 = 禁用， 1 = 启用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.10 VRANGE_MULT 寄存器（偏移 = 1Fh）[复位 = X0h]

表 7-49 中显示了 VRANGE_MULT。

返回到汇总表。

通道电压监控范围/调节。

表 7-49. VRANGE_MULT 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 标量。 0 = 1x， 1 = 4x
6	MON[7]	R/W	0h	MON7 标量。 0 = 1x， 1 = 4x
5	MON[6]	R/W	0h	MON6 标量。 0 = 1x， 1 = 4x
4	MON[5]	R/W	0h	MON5 标量。 0 = 1x， 1 = 4x
3	MON[4]	R/W	Xh	MON4 标量。 0 = 1x， 1 = 4x
2	MON[3]	R/W	Xh	MON3 标量。 0 = 1x， 1 = 4x
1	MON[2]	R/W	Xh	MON2 标量。 0 = 1x， 1 = 4x
0	MON[1]	R/W	Xh	MON1 标量。 0 = 1x， 1 = 4x

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.11 UV_HF[1] 寄存器（偏移 = 20h）[复位 = X0h]

表 7-50 中显示了 UV_HF[1]。

返回到汇总表。

通道 1 高频通道欠压阈值。

表 7-50. UV_HF[1] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.12 OV_HF[1] 寄存器（偏移 = 21h）[复位 = X0h]

表 7-51 中显示了 OV_HF[1]。

返回到汇总表。

通道 1 高频通道过压阈值。

表 7-51. OV_HF[1] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.13 FLT_HF[1] 寄存器（偏移 = 24h）[复位 = X0h]

表 7-52 中显示了 FLT_HF[1]。

返回到汇总表。

高频阈值比较器输出的通道 1 UV 和 OV 去抖。

表 7-52. FLT_HF[1] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.14 FC_LF[1] 寄存器（偏移 = 25h）[复位 = X0h]

表 7-53 中显示了 FC_LF[1]。

返回到汇总表。

通道 1 UV 和 OV 映射到 NRST 错误输出

表 7-53. FC_LF[1] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON1 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON1 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.15 UV_HF[2] 寄存器（偏移 = 30h）[复位 = X0h]

表 7-54 中显示了 UV_HF[2]。

返回到汇总表。

通道 2 高频通道欠压阈值。

表 7-54. UV_HF[2] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.16 OV_HF[2] 寄存器（偏移 = 31h）[复位 = X0h]

表 7-55 中显示了 OV_HF[2]。

返回到汇总表。

通道 2 高频通道过压阈值。

表 7-55. OV_HF[2] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.17 FLT_HF[2] 寄存器（偏移 = 34h）[复位 = X0h]

表 7-56 中显示了 FLT_HF[2]。

返回到汇总表。

高频阈值比较器输出的通道 2 UV 和 OV 去抖。

表 7-56. FLT_HF[2] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

7.5.1.2.18 FC_LF[2] 寄存器（偏移 = 35h）[复位 = X0h]

表 7-57 中显示了 FC_LF[2]。

返回到汇总表。

通道 2 UV 和 OV 映射到 NRST 错误输出

表 7-57. FC_LF[2] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON2 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON2 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.19 UV_HF[3] 寄存器（偏移 = 40h）[复位 = X0h]

表 7-58 中显示了 UV_HF[3]。

返回到汇总表。

通道 3 高频通道欠压阈值。

表 7-58. UV_HF[3] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.20 OV_HF[3] 寄存器（偏移 = 41h）[复位 = X0h]

表 7-59 中显示了 OV_HF[3]。

返回到汇总表。

通道 3 高频通道过压阈值。

表 7-59. OV_HF[3] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.21 FLT_HF[3] 寄存器（偏移 = 44h）[复位 = X0h]

表 7-60 中显示了 FLT_HF[3]。

返回到汇总表。

高频阈值比较器输出的通道 3 UV 和 OV 去抖。

表 7-60. FLT_HF[3] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.22 FC_LF[3] 寄存器（偏移 = 45h）[复位 = X0h]

表 7-61 中显示了 FC_LF[3]。

返回到汇总表。

通道 3 UV 和 OV 映射到 NRST 错误输出

表 7-61. FC_LF[3] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON3 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON3 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.23 UV_HF[4] 寄存器（偏移 = 50h）[复位 = X0h]

表 7-62 中显示了 UV_HF[4]。

返回到汇总表。

通道 4 高频通道欠压阈值。

表 7-62. UV_HF[4] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.24 OV_HF[4] 寄存器（偏移 = 51h）[复位 = X0h]

表 7-63 中显示了 OV_HF[4]。

返回到汇总表。

通道 4 高频通道过压阈值。

表 7-63. OV_HF[4] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.25 FLT_HF[4] 寄存器（偏移 = 54h）[复位 = X0h]

表 7-64 中显示了 FLT_HF[4]。

返回到汇总表。

高频阈值比较器输出的通道 4 UV 和 OV 去抖。

表 7-64. FLT_HF[4] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

7.5.1.2.26 FC_LF[4] 寄存器（偏移 = 55h）[复位 = X0h]

表 7-65 中显示了 FC_LF[4]。

返回到汇总表。

通道 4 UV 和 OV 映射到 NRST 错误输出

表 7-65. FC_LF[4] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON4 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON4 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.27 UV_HF[5] 寄存器（偏移 = 60h）[复位 = X0h]

表 7-66 中显示了 UV_HF[5]。

返回到汇总表。

通道 5 高频通道欠压阈值。

表 7-66. UV_HF[5] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.28 OV_HF[5] 寄存器（偏移 = 61h）[复位 = X0h]

表 7-67 中显示了 OV_HF[5]。

返回到汇总表。

通道 5 高频通道过压阈值。

表 7-67. OV_HF[5] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.29 FLT_HF[5] 寄存器（偏移 = 64h）[复位 = X0h]

表 7-68 中显示了 FLT_HF[5]。

返回到汇总表。

高频阈值比较器输出的通道 5 UV 和 OV 去抖。

表 7-68. FLT_HF[5] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

7.5.1.2.30 FC_LF[5] 寄存器（偏移 = 65h）[复位 = X0h]

表 7-69 中显示了 FC_LF[5]。

返回到汇总表。

通道 5 UV 和 OV 映射到 NRST 错误输出

表 7-69. FC_LF[5] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON5 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON5 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.31 UV_HF[6] 寄存器（偏移 = 70h）[复位 = X0h]

表 7-70 中显示了 UV_HF[6]。

返回到汇总表。

通道 6 高频通道欠压阈值。

表 7-70. UV_HF[6] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.32 OV_HF[6] 寄存器（偏移 = 71h）[复位 = X0h]

表 7-71 中显示了 OV_HF[6]。

返回到汇总表。

通道 6 高频通道过压阈值。

表 7-71. OV_HF[6] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.33 FLT_HF[6] 寄存器（偏移 = 74h）[复位 = X0h]

表 7-72 中显示了 FLT_HF[6]。

返回到汇总表。

高频阈值比较器输出的通道 6 UV 和 OV 去抖。

表 7-72. FLT_HF[6] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

7.5.1.2.34 FC_LF[6] 寄存器（偏移 = 75h）[复位 = X0h]

表 7-73 中显示了 FC_LF[6]。

返回到汇总表。

通道 6 UV 和 OV 映射到 NRST 错误输出

表 7-73. FC_LF[6] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON6 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON6 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.35 UV_HF[7] 寄存器（偏移 = 80h）[复位 = X0h]

表 7-74 中显示了 UV_HF[7]。

返回到汇总表。

通道 7 高频通道欠压阈值。

表 7-74. UV_HF[7] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.36 OV_HF[7] 寄存器（偏移 = 81h）[复位 = X0h]

表 7-75 中显示了 OV_HF[7]。

返回到汇总表。

通道 7 高频通道过压阈值。

表 7-75. OV_HF[7] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.37 FLT_HF[7] 寄存器（偏移 = 84h）[复位 = X0h]

表 7-76 中显示了 FLT_HF[7]。

返回到汇总表。

高频阈值比较器输出的通道 7 UV 和 OV 去抖。

表 7-76. FLT_HF[7] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.38 FC_LF[7] 寄存器（偏移 = 85h）[复位 = X0h]

表 7-77 中显示了 FC_LF[7]。

返回到汇总表。

通道 7 UV 和 OV 映射到 NRST 错误输出

表 7-77. FC_LF[7] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON7 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON7 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.39 UV_HF[8] 寄存器（偏移 = 90h）[复位 = X0h]

表 7-78 中显示了 UV_HF[8]。

返回到汇总表。

通道 8 高频通道欠压阈值。

表 7-78. UV_HF[8] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的欠压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

7.5.1.2.40 OV_HF[8] 寄存器（偏移 = 91h）[复位 = X0h]

表 7-79 中显示了 OV_HF[8]。

返回到汇总表。

通道 8 高频通道过压阈值。

表 7-79. OV_HF[8] 寄存器字段说明

位	字段	类型	复位	说明
7-0	THRESHOLD[7:0]	R/W	Xh	受监控通道的高频分量的过压阈值。 8 位值的解释取决于寄存器 VRANGE_MULT 中的调节设置。 当调节 = 1x 时，8 位值代表 0.2V 至 1.475V 范围， 1 LSB = 5mV。 当调节 = 4x 时，8 位值代表 0.8V 至 5.9V 范围，1 LSB = 20mV。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.41 FLT_HF[8] 寄存器（偏移 = 94h）[复位 = X0h]

表 7-80 中显示了 FLT_HF[8]。

返回到汇总表。

高频阈值比较器输出的通道 8 UV 和 OV 去抖。

表 7-80. FLT_HF[8] 寄存器字段说明

位	字段	类型	复位	说明
7-4	OV_DEB[3:0]	R/W	0h	高频监控路径的过压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs
3-0	UV_DEB[3:0]	R/W	Xh	高频监控路径的欠压比较器输出去抖时间（在输出处于稳定状态达到去抖时间之前不要置为有效）。 0000b = 0.1µs 1000b = 25.6µs 0001b = 0.2µs 1001b = 51.2µs 0010b = 0.4µs 1010b = 102.4µs 0011b = 0.8µs 1011b = 102.4µs 0100b = 1.6µs 1100b = 102.4µs 0101b = 3.2µs 1101b = 102.4µs 0110b = 6.4µs 1110b = 102.4µs 0111b = 12.8µs 1111b = 102.4µs

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.42 FC_LF[8] 寄存器（偏移 = 95h）[复位 = X0h]

表 7-81 中显示了 FC_LF[8]。

返回到汇总表。

通道 8 UV 和 OV 映射到 NRST 错误输出

表 7-81. FC_LF[8] 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	OVHF_TO_NRST	R/W	0h	将 MON8 OVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
3	UVHF_TO_NRST	R/W	Xh	将 MON8 UVHF 故障映射到 NRST 0 = 未映射， 1 = 已映射
2-0	RESERVED	R	0h	保留

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.43 TI_CONTROL 寄存器（偏移 = 9Fh）[复位 = X0h]

表 7-82 中显示了 TS_CONTROL。

返回到汇总表。

通过 I2C/复位延迟进行手动 BIST/手动复位

表 7-82. TS_CONTROL 寄存器字段说明

位	字段	类型	复位	说明
7	ENTER_BIST	R/W	0h	手动 BIST。 1 = 进入 BIST
6	RESERVED	R	0h	保留
5	I2C_MR	R/W	0h	手动复位。 1 = 将 NRST 置为低电平有效
4-3	RESERVED	R	0h	保留
2-0	RST_DLY[2:0]	R/W	Xh	复位延迟 000 = 200µs 001 = 1ms 010 = 10ms 011 = 16ms 100 = 20ms 101 = 70ms 110 = 100ms 111 = 200ms

7.5.1.2.44 AMSK_ON 寄存器（偏移 = A1h）[复位 = X0h]

表 7-83 中显示了 AMSK_ON。

返回到汇总表。

上电转换时自动屏蔽 UVHF 和 OVHF 中断。

表 7-83. AMSK_ON 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 上电时自动屏蔽。 0 = 禁用 1 = 启用
6	MON[7]	R/W	0h	MON7 上电时自动屏蔽。 0 = 禁用 1 = 启用
5	MON[6]	R/W	0h	MON6 上电时自动屏蔽。 0 = 禁用 1 = 启用
4	MON[5]	R/W	0h	MON5 上电时自动屏蔽。 0 = 禁用 1 = 启用
3	MON[4]	R/W	Xh	MON4 上电时自动屏蔽。 0 = 禁用 1 = 启用
2	MON[3]	R/W	Xh	MON3 上电时自动屏蔽。 0 = 禁用 1 = 启用
1	MON[2]	R/W	Xh	MON2 上电时自动屏蔽。 0 = 禁用 1 = 启用
1	MON[1]	R/W	Xh	MON1 上电时自动屏蔽。 0 = 禁用 1 = 启用
0	RESERVED	R	0h	

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.45 AMSK_OFF 寄存器（偏移 = A2h）[复位 = X0h]

表 7-84 中显示了 AMSK_OFF。

返回到汇总表。

在断电转换时自动屏蔽 UVHF 和 OVHF 中断。

表 7-84. AMSK_OFF 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 断电时自动屏蔽。 0 = 禁用 1 = 启用
6	MON[7]	R/W	0h	MON7 断电时自动屏蔽。 0 = 禁用 1 = 启用
5	MON[6]	R/W	0h	MON6 断电时自动屏蔽。 0 = 禁用 1 = 启用
4	MON[5]	R/W	0h	MON5 断电时自动屏蔽。 0 = 禁用 1 = 启用
3	MON[4]	R/W	Xh	MON4 断电时自动屏蔽。 0 = 禁用 1 = 启用
2	MON[3]	R/W	Xh	MON3 断电时自动屏蔽。 0 = 禁用 1 = 启用
1	MON[2]	R/W	Xh	MON2 断电时自动屏蔽。 0 = 禁用 1 = 启用
0	MON[1]	R/W	Xh	MON1 断电时自动屏蔽。 0 = 禁用 1 = 启用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.46 AMSK_EXS 寄存器（偏移 = A3h）[复位 = X0h]

表 7-85 中显示了 AMSK_EXS。

返回到汇总表。

退出睡眠转换时自动屏蔽 UVHF 和 OVHF 中断。

表 7-85. AMSK_EXS 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
6	MON[7]	R/W	0h	MON7 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
5	MON[6]	R/W	0h	MON6 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
4	MON[5]	R/W	0h	MON5 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
3	MON[4]	R/W	Xh	MON4 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
2	MON[3]	R/W	Xh	MON3 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
1	MON[2]	R/W	Xh	MON2 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用
0	MON[1]	R/W	Xh	MON1 退出睡眠时自动屏蔽。 0 = 禁用 1 = 启用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.47 AMSK_ENS 寄存器（偏移 = A4h）[复位 = X0h]

表 7-86 中显示了 AMSK_ENS。

返回到汇总表。

进入睡眠转换时自动屏蔽 UVHF 和 OVHF 中断。

表 7-86. AMSK_ENS 寄存器字段说明

位	字段	类型	复位	说明
7	MON[8]	R/W	0h	MON8 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
6	MON[7]	R/W	0h	MON7 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
5	MON[6]	R/W	0h	MON6 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
4	MON[5]	R/W	0h	MON5 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
3	MON[4]	R/W	Xh	MON4 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
2	MON[3]	R/W	Xh	MON3 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
1	MON[2]	R/W	Xh	MON2 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用
0	MON[1]	R/W	Xh	MON1 进入睡眠时自动屏蔽。 0 = 禁用 1 = 启用

Copyright © 2024 Texas Instruments Incorporated

7.5.1.2.48 BANK_SEL 寄存器（偏移 = F0h）[复位 = X0h]

表 7-87 中显示了 BANK_SEL。

返回到汇总表。

组选择。

表 7-87. BANK_SEL 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0h	保留
0	BANK_Select	R/W	Xh	表示组选择。 0 = 组 0 1 = 组 1

Copyright © 2024 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保其应用准确性和完整性。TI 的客户应负责确定各元件是否适用于其系统应用。建议客户验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

现代 SOC 和 FPGA 器件通常具有多个电源轨，可为 IC 内的不同模块供电。准确的电压电平和时序要求很常见，必须满足这些要求才能确保此类器件正常运行。通过结合使用 TPS38800-Q1 和多通道电压序列发生器，可以满足目标 SOC 或 FPGA 器件的加电和断电时序控制要求以及内核电压要求。此设计侧重于使用 TPS38800-Q1 来满足 SOC 的时序要求。

8.2 典型应用

8.2.1 汽车类多通道序列发生器和监视器

图 8-1 显示了 TPS38800-Q1 的典型应用。TPS38800-Q1 用于为目标 SOC 器件提供适当的电压监控。多通道电压监控器 TPS38800-Q1 用于在电压轨加电和断电时监控电压轨，以确认两种情况下都发生了正确的序列。安全微控制器还用于向 TPS38800-Q1 和多通道电压监控器提供 ACT、NIRQ 和 I²C 命令。来自安全微控制器的 ACT 信号会确定 TPS38800-Q1 何时进入活动或 SHDN 状态，而 TPS38800-Q1 的 NIRQ 引脚充当中断引脚，该引脚在发生故障时置位。主机微控制器可以通过向受影响的寄存器写入 1 来清除故障。为简单起见，图 8-1 未显示安全微控制器的电源轨。

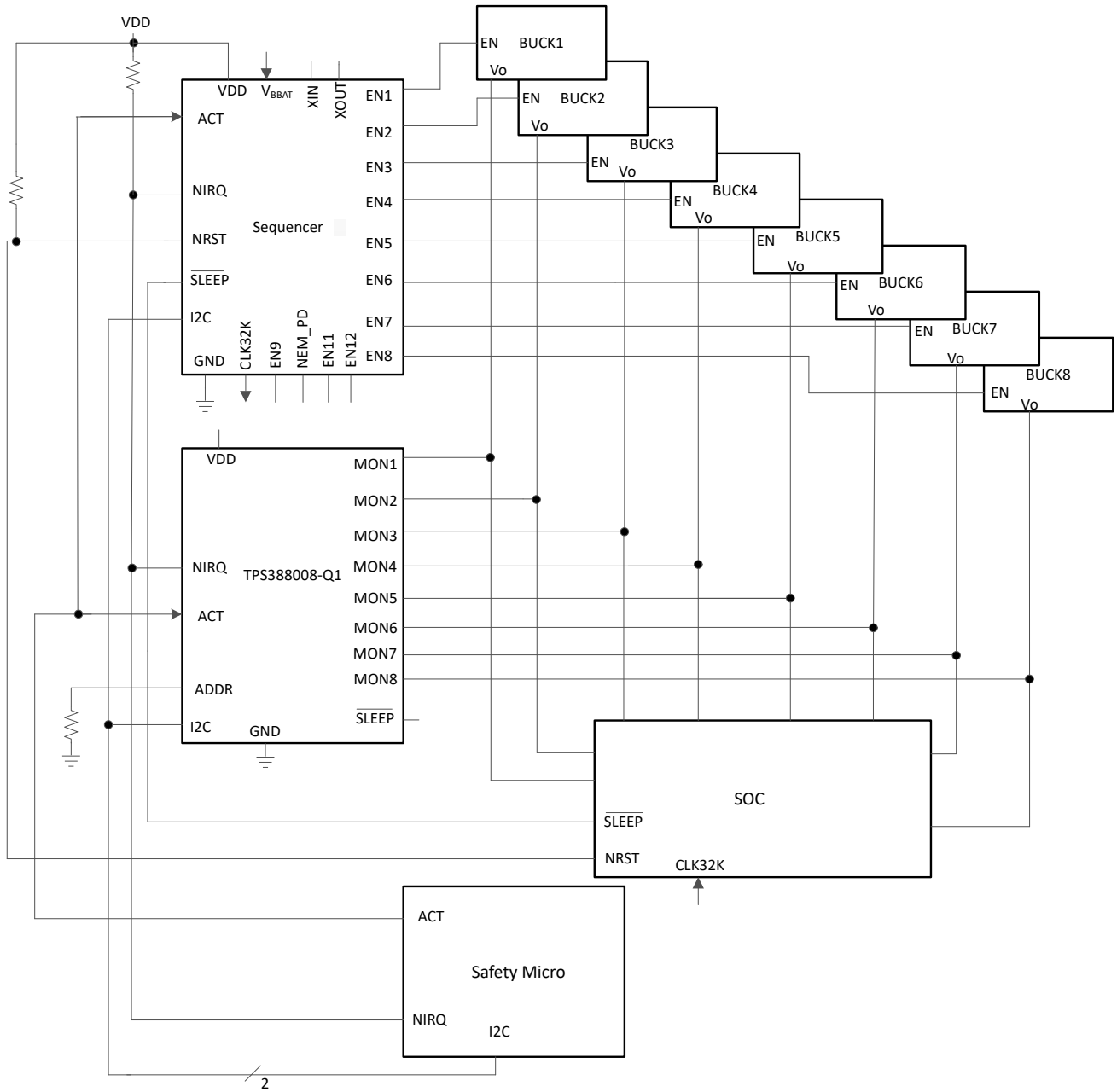


图 8-1. TPS38800-Q1 电压监控器设计方框图

Copyright © 2024 Texas Instruments Incorporated

8.2.2 设计要求

- 在此设计中，需要正确监控由直流/直流转换器提供的六个不同电压轨。
- 将通过一个外部硬件中断信号来报告时序控制中检测到的所有故障。
- 所有检测到的故障将记录在内部寄存器中，并可通过 I^2C 访问外部处理器。

8.2.3 详细设计过程

- TPS38800-Q1/TPS388R0-Q1 器件选项使用过压、欠压、预期上电和断电序列的默认值进行了预编程。
- NIRQ 引脚需要一个 10kΩ 至 100kΩ 范围内的上拉电阻器。
- SDA 和 SCL 线路需要 10kΩ 范围内的上拉电阻器。
- ACT 引脚由外部安全微控制器驱动。当 ACT 引脚被驱动为高电平时，器件将进入运行模式。当 ACT 引脚驱动为低电平时，器件进入 SHDN 模式。
- 安全微控制器用于清除通过 NIRQ 中断引脚以及 INT_SCR1 和 INT_SCR2 寄存器报告的故障中断。中断标志只能由主机微控制器通过 write-1-to-clear（写入 1 以清除）操作清零；如果故障条件不再存在，中断标志不会自动清除。

8.2.4 应用曲线

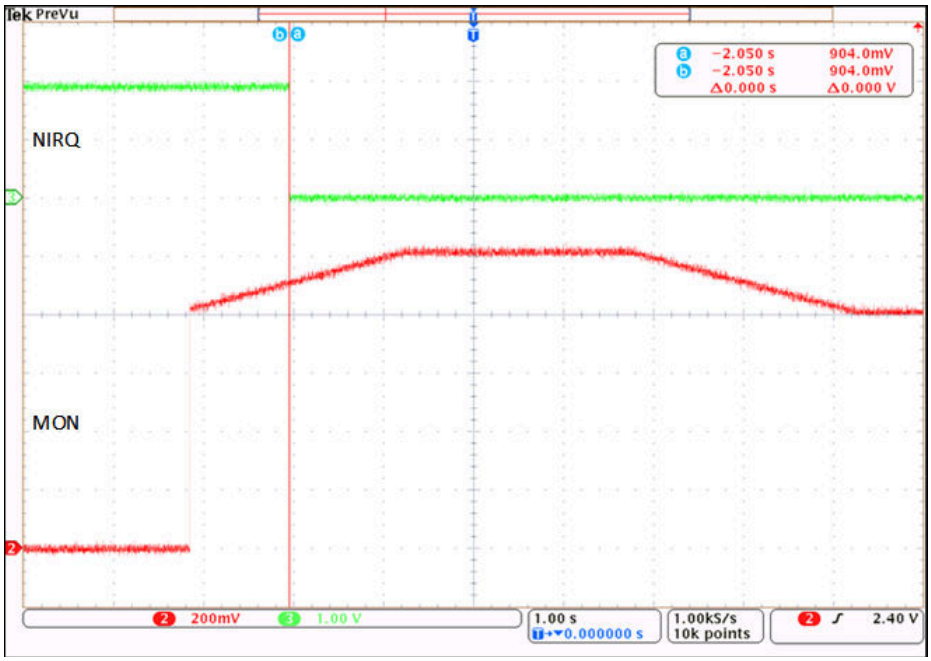


图 8-2. 发生过压故障后触发 NIRQ

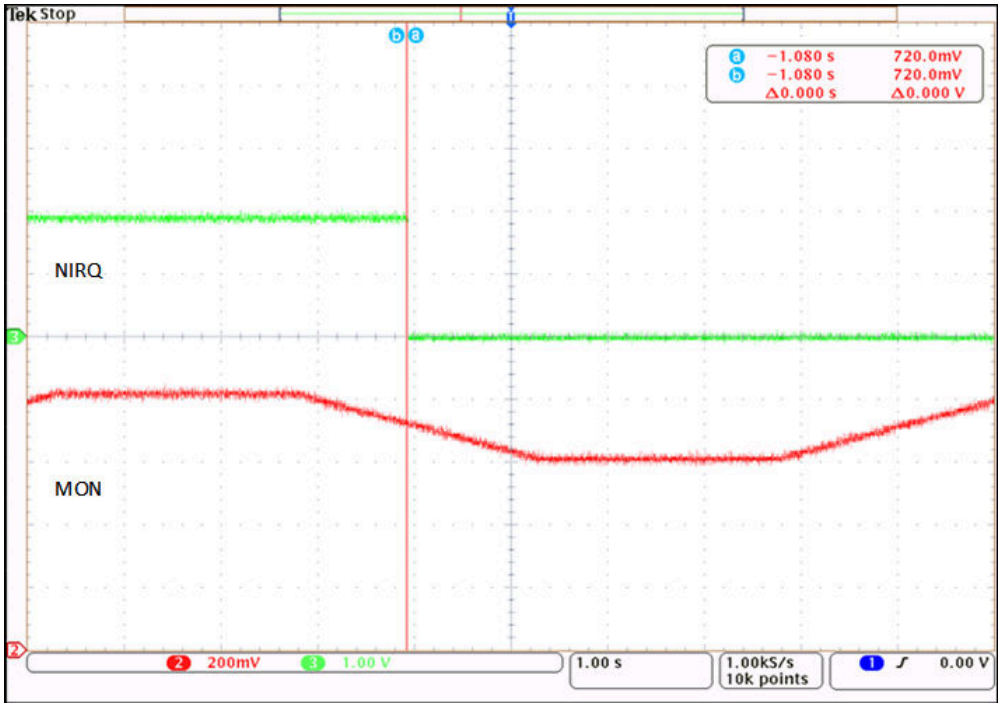


图 8-3. 发生欠压故障后触发 NIRQ

Copyright © 2024 Texas Instruments Incorporated

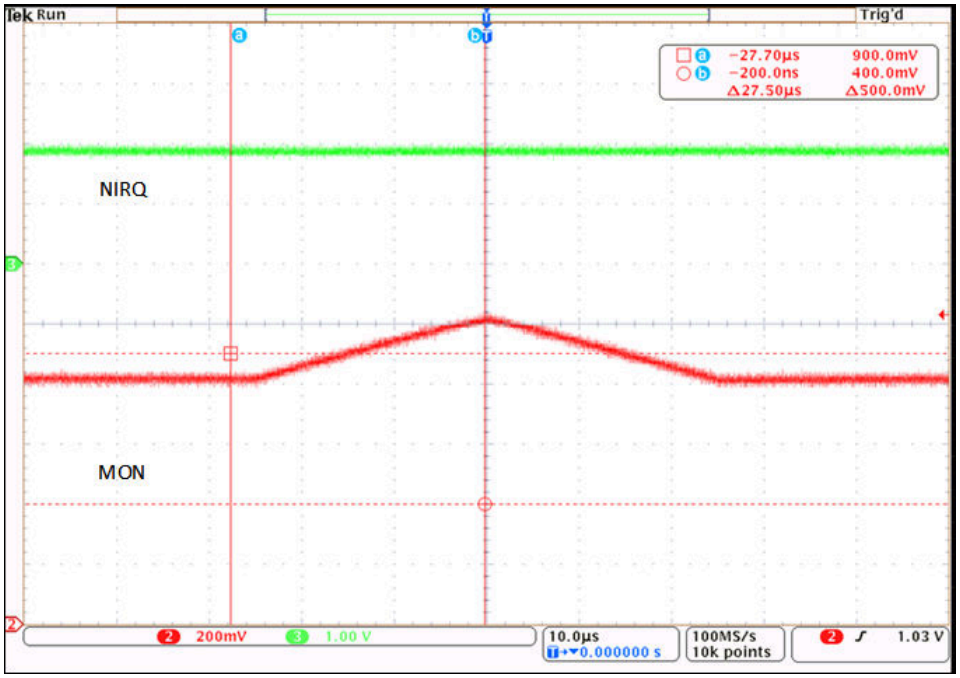


图 8-4. 使用 51.2us OV 去抖滤波器时，发生过压故障时不触发 NIRQ

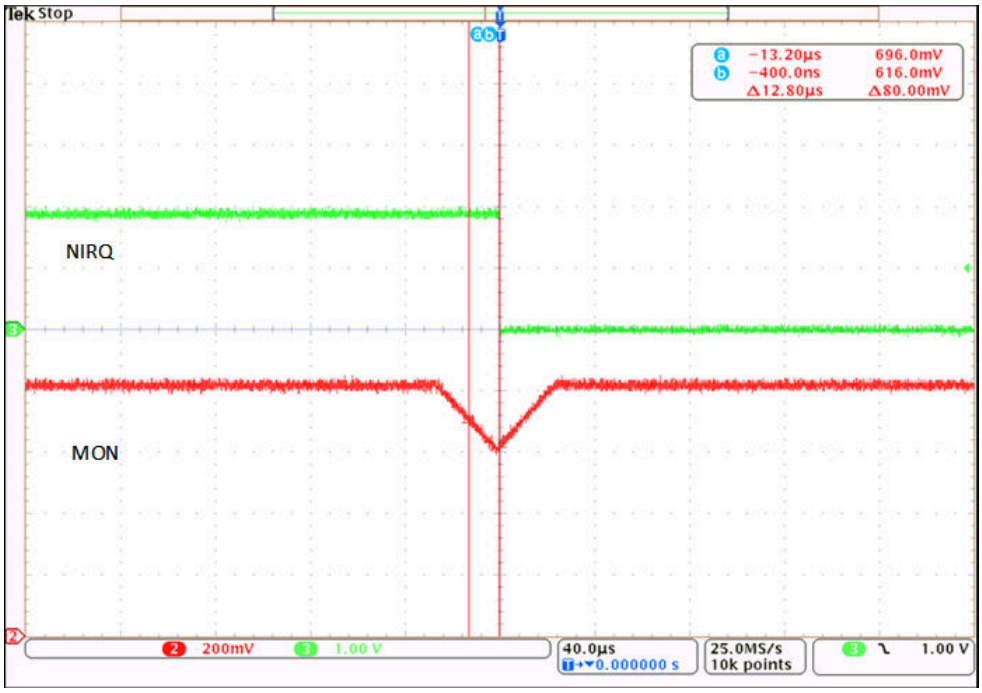


图 8-5. 使用 12.8us UV 去抖滤波器时，发生欠压故障时触发 NIRQ

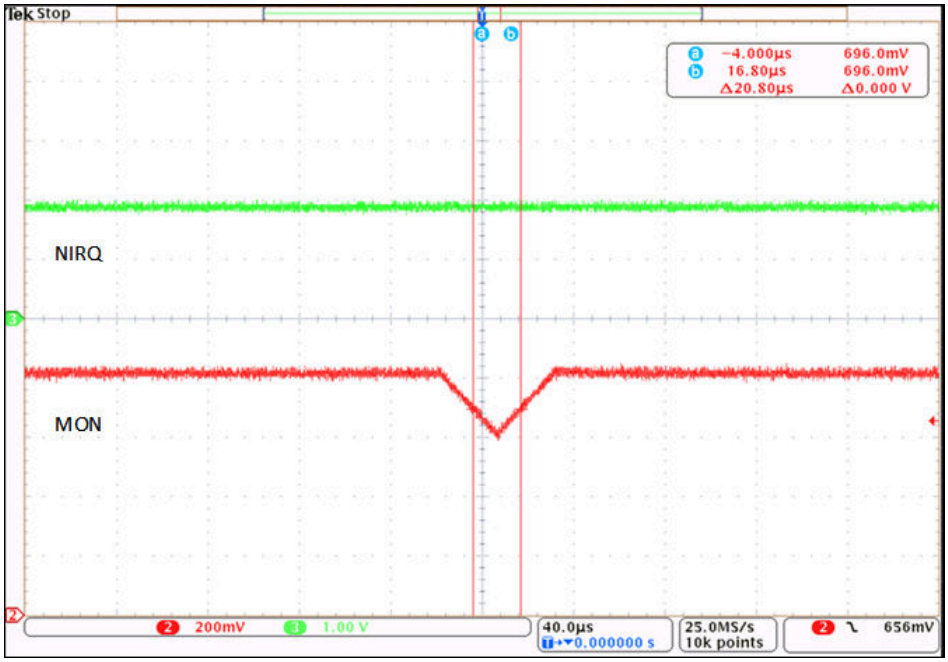


图 8-6. 使用 25us UV 去抖滤波器时，发生欠压故障时不触发 NIRQ

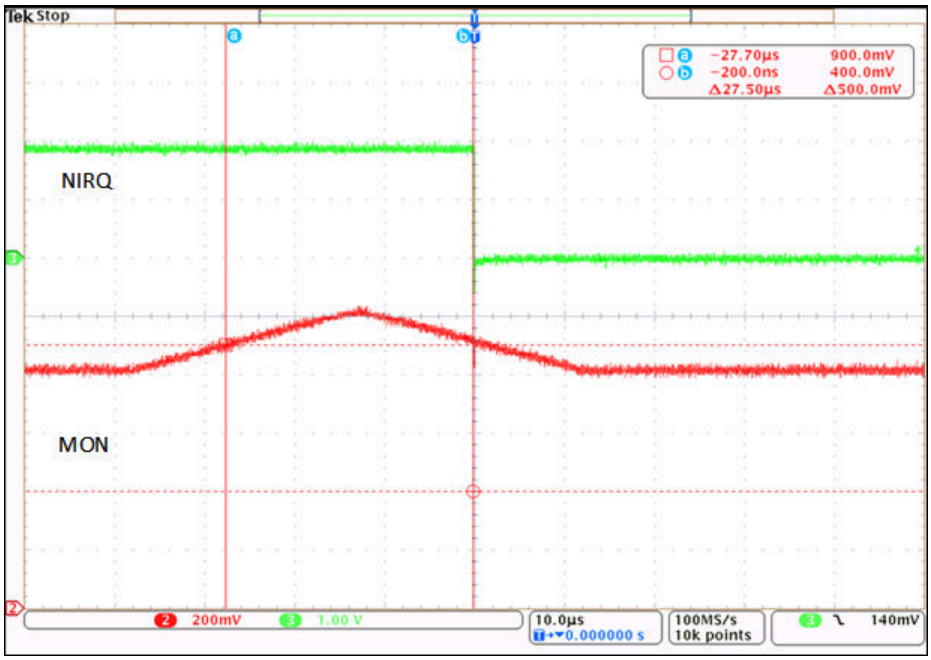


图 8-7. 使用 25us OV 去抖滤波器时，发生过压故障时触发 NIRQ

Copyright © 2024 Texas Instruments Incorporated

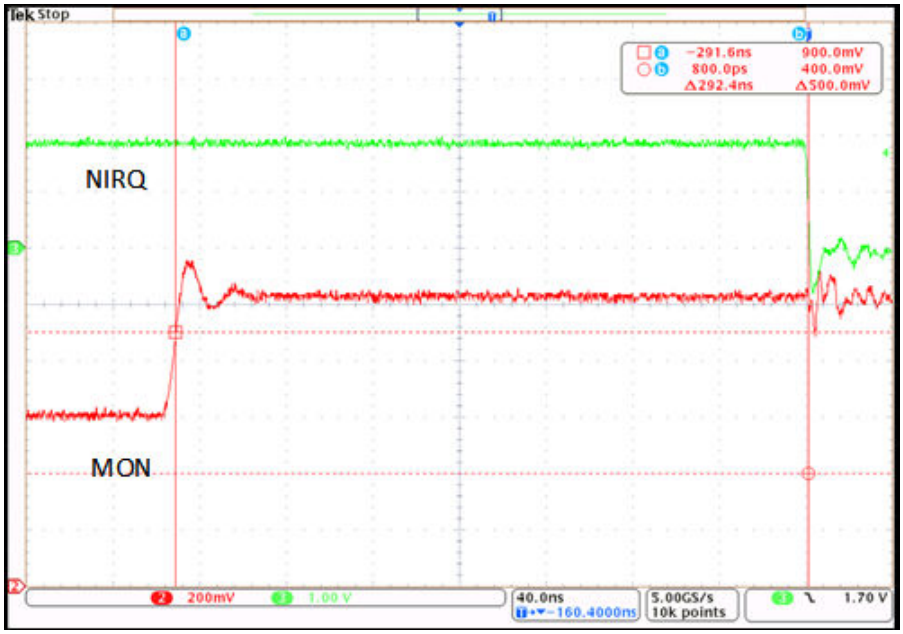


图 8-8. 过压故障导致的 NIRQ 传播延迟

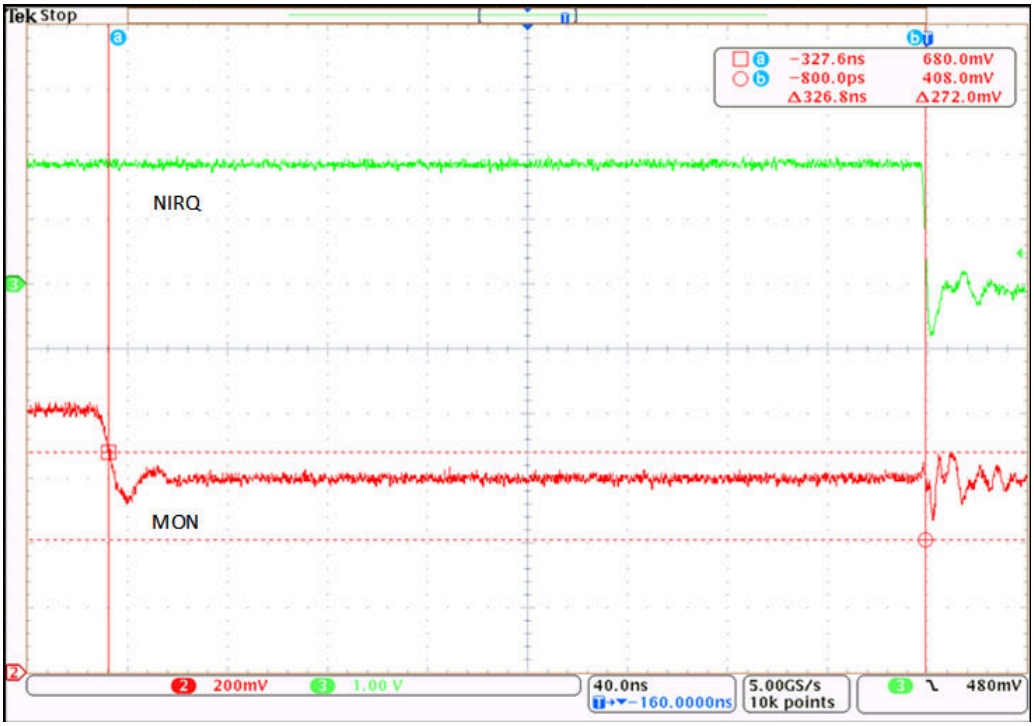


图 8-9. 欠压故障导致的 NIRQ 传播延迟

9 电源相关建议

9.1 电源指南

该器件设计为由电压范围为 2.5V 至 5.5V 的输入电源供电。TPS38800-Q1/TPS388R0-Q1 在 VDD 引脚上具有 6V 绝对最大额定值。良好的模拟实践是根据输入电压电源噪声，在 VDD 引脚和 GND 引脚之间放置一个 0.1μF 至 1μF 的电容器。如果为 VDD 供电的电压电源易受任何超过最大规格的大电压瞬变的影响，则必须采取额外的预防措施。有关详细信息，请参阅在高压应用中使用电压监控器。

Copyright © 2024 Texas Instruments Incorporated

10 布局

10.1 布局指南

- 外部元件应尽量靠近器件放置。该配置可防止发生寄生误差。
- 避免对 VDD 电源节点使用长布线。VDD 电容器以及从电源到电容器的寄生电感可以形成 LC 电路，并产生峰值电压高于最大 VDD 电压的振铃。
- 避免使用较长的布线将电压输入到 MON 引脚。长布线会增加寄生电感并导致监控和诊断不准确。
- 如果 MON1 和/或 MON2 需要差分电压检测，则将 RS_1/2 引脚连接到测量点
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字布线与模拟布线交叉，仅在绝对必要时可垂直交叉布线。

10.2 布局示例

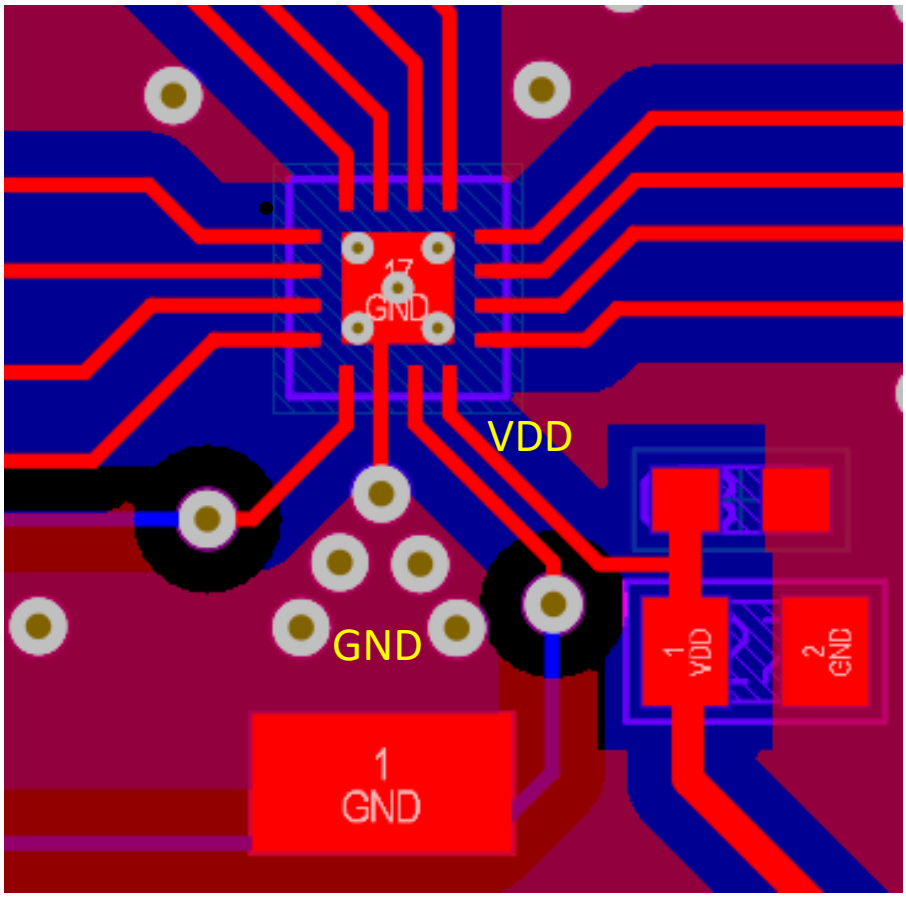


图 10-1. 建议布局

11 器件和文档支持

11.1 器件命名规则

表 11-1 和表 11-2 显示了如何根据器件型号来解码器件的功能。

表 11-1. 器件阈值

订购代码	阈值	VMON1 (V)	VMON2 (V)	VMON3 (V)	VMON4 (V)	VMON5 (V)	VMON6 (V)	VMON7 (V)	VMON8 (V)
TPS388R02001-Q1 [1]	UV_HF/ OV_HF	1.15/1.25	3.16/3.44	不适用	不适用	不适用	不适用	不适用	不适用
TPS388R02002-Q1 [1]	UV_HF/ OV_HF	1.15/1.25	3.16/3.44	不适用	不适用	不适用	不适用	不适用	不适用
TPS388R04H01-Q1	UV_HF/ OV_HF	0.705/0.82	0.705/0.82	0.845/0.985	0.79/0.925	不适用	不适用	不适用	不适用
TPS388R04H00-Q1	UV_HF/ OV_HF	0.705/0.82	0.705/0.82	0.725/0.84	0.685/0.80	不适用	不适用	不适用	不适用

1. 预发布，有关其他选项的详细信息和供货情况，请联系 TI 销售代码或访问 TI 的 E2E 论坛

表 11-2. 器件配置表

订购代码	功能	报告排除	OV/UV 去抖	Hysteresis_ HF	BIST	SEQ 超时	PEC	I^2C 上拉电压 (V)
TPS388R02001RTERQ1 预发布	监控器 HF	不适用	0.1 µ sec	禁用	POR 时	1ms	禁用	3.3
TPS388R02002RTERQ1 预发布	监控器 HF	不适用	0.1 µ sec	启用	POR 时	1ms	禁用	3.3
TPS388R04H01RTERQ1	监控器 HF	MON2	51.2 µ sec	启用	POR 时	100ms	启用	1.8
TPS388R04H00RTERQ1	监控器 HF	MON2	51.2 µ sec	启用	POR 时	100ms	启用	1.8

Copyright © 2024 Texas Instruments Incorporated

11.2 文档支持

11.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

11.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

11.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

12 Revision History

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2022) to Revision A (December 2024)	Page
• 量产数据发布	1

13 机械、封装和可订购信息

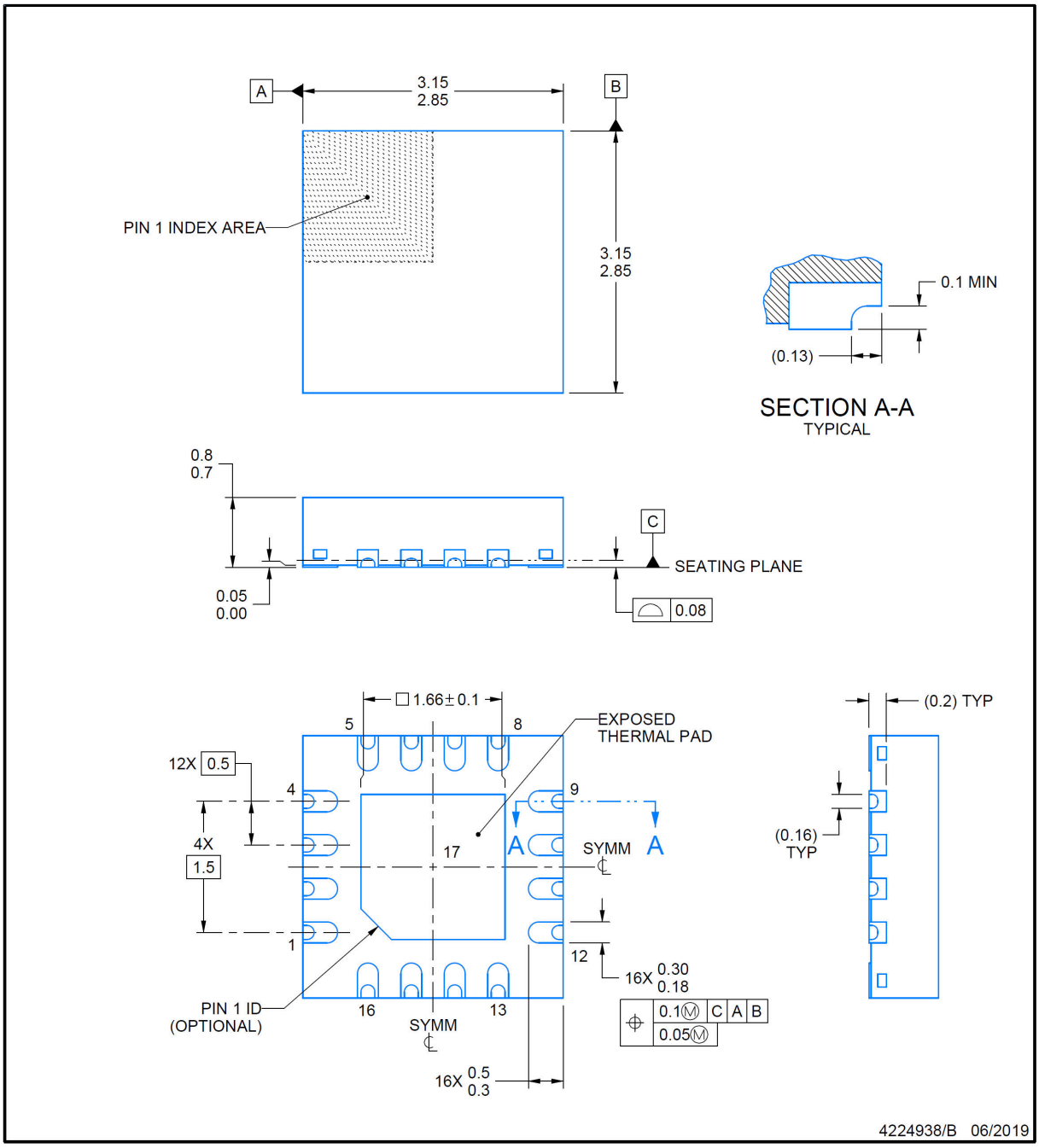
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGE OUTLINE

RTE0016K

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

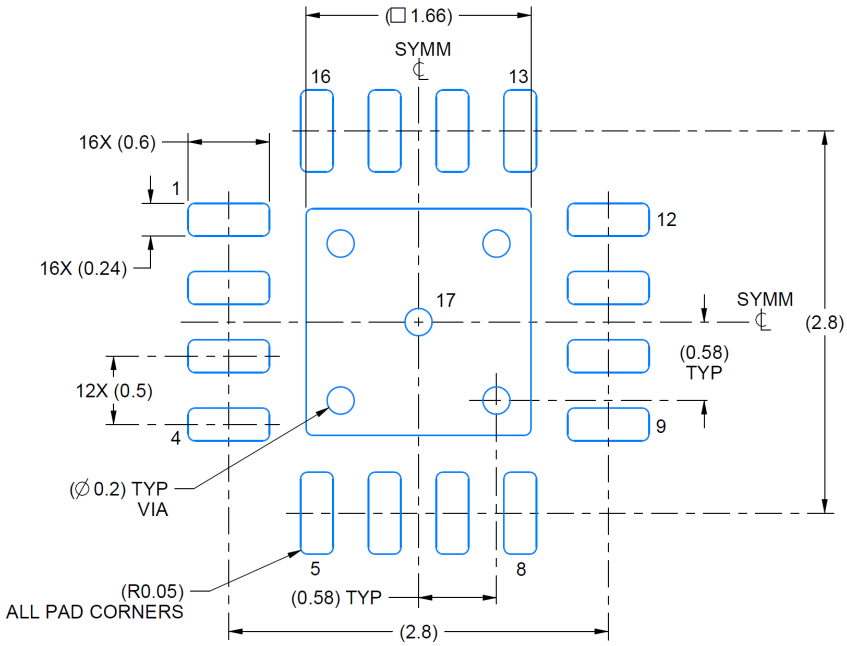
Copyright © 2024 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

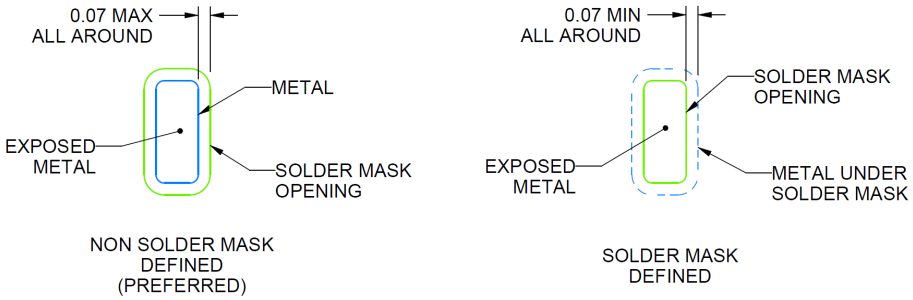
RTE0016K

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



SOLDER MASK DETAILS

4224938/B 06/2019

NOTES: (continued)

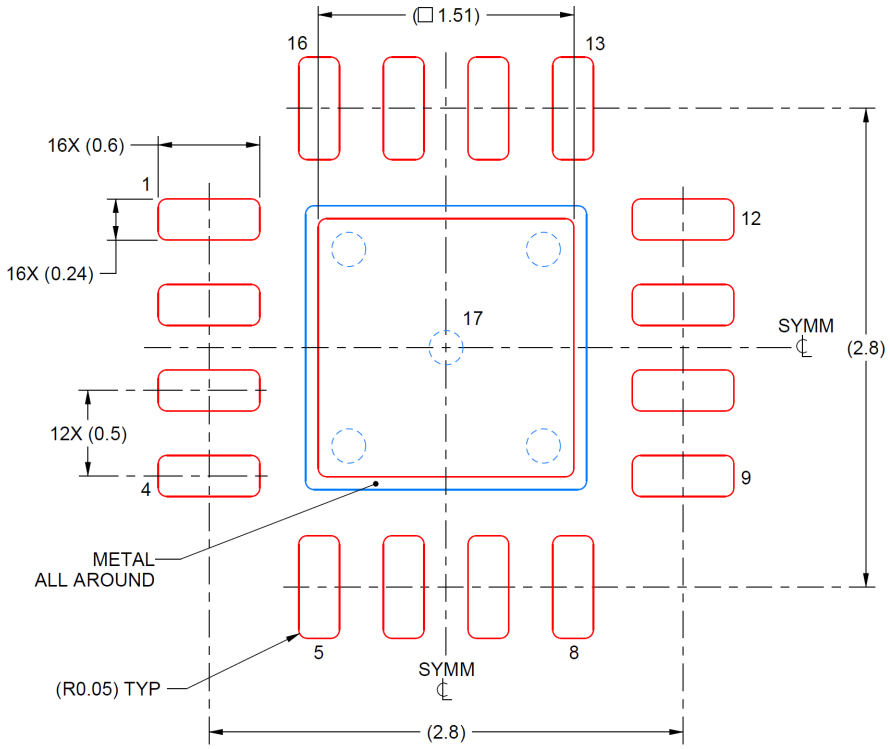
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RTE0016K

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
84% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4224938/B 06/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS388R04H00RTERQ1	ACTIVE	WQFN	RTE	16	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T4H00	Samples
TPS388R04H01RTERQ1	ACTIVE	WQFN	RTE	16	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T4H01	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

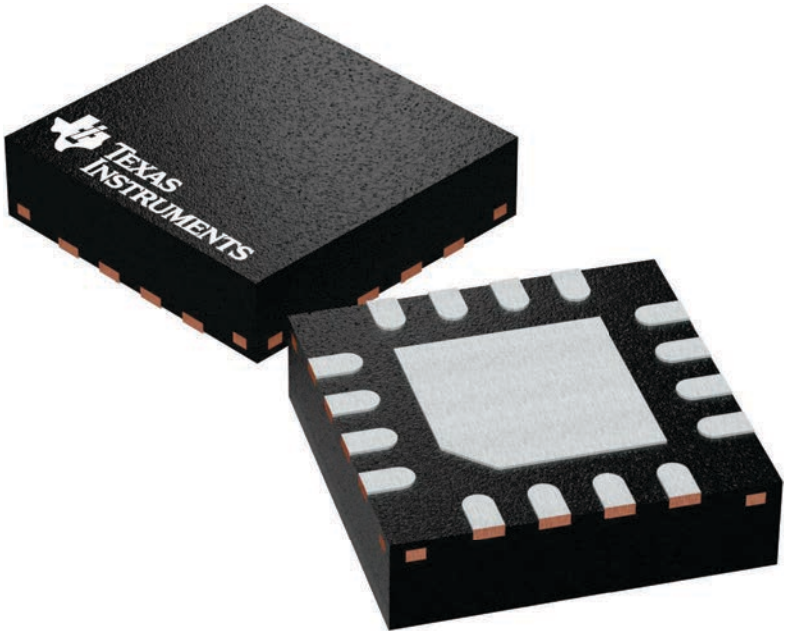
RTE 16

WQFN - 0.8 mm max height

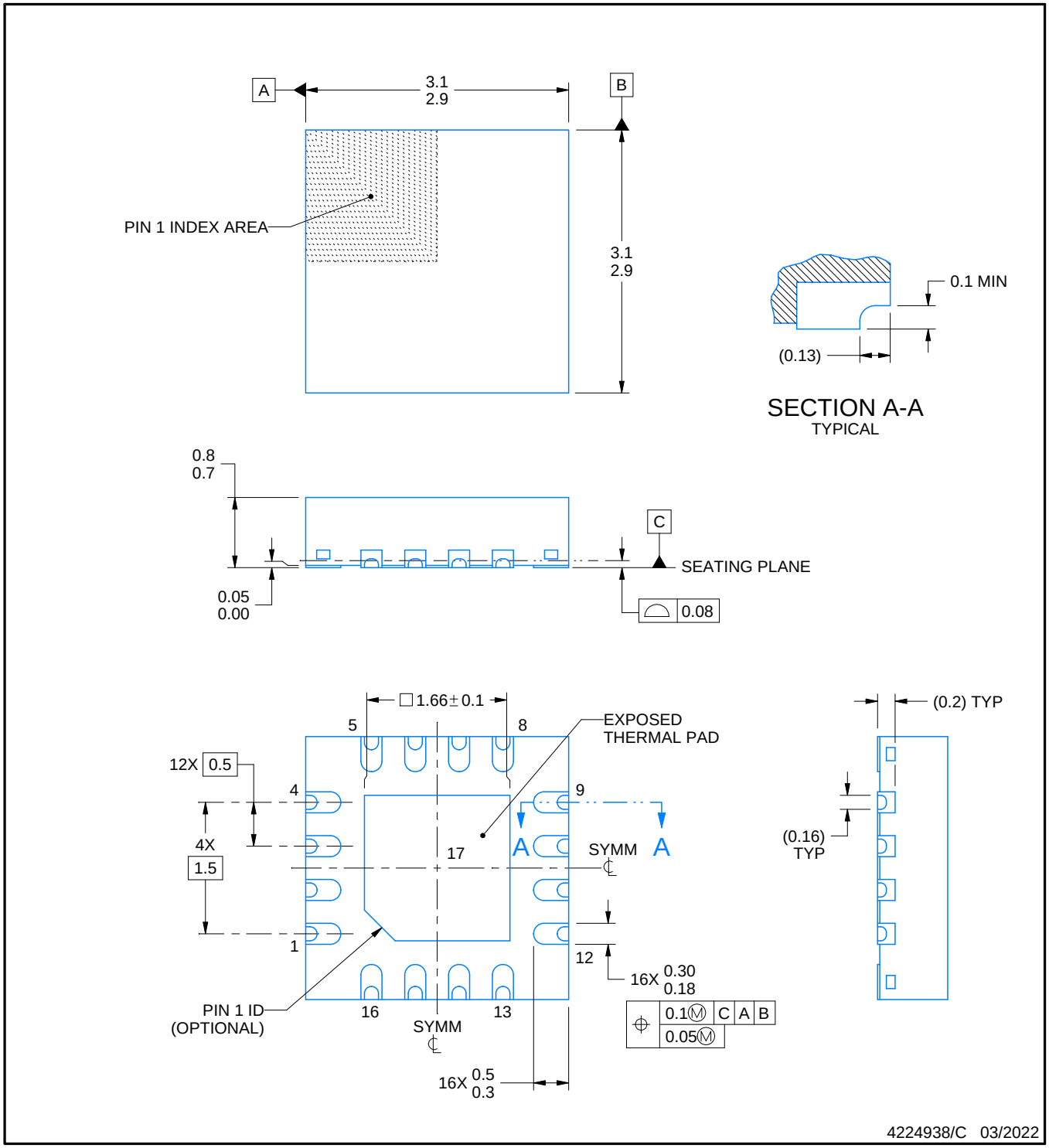
3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

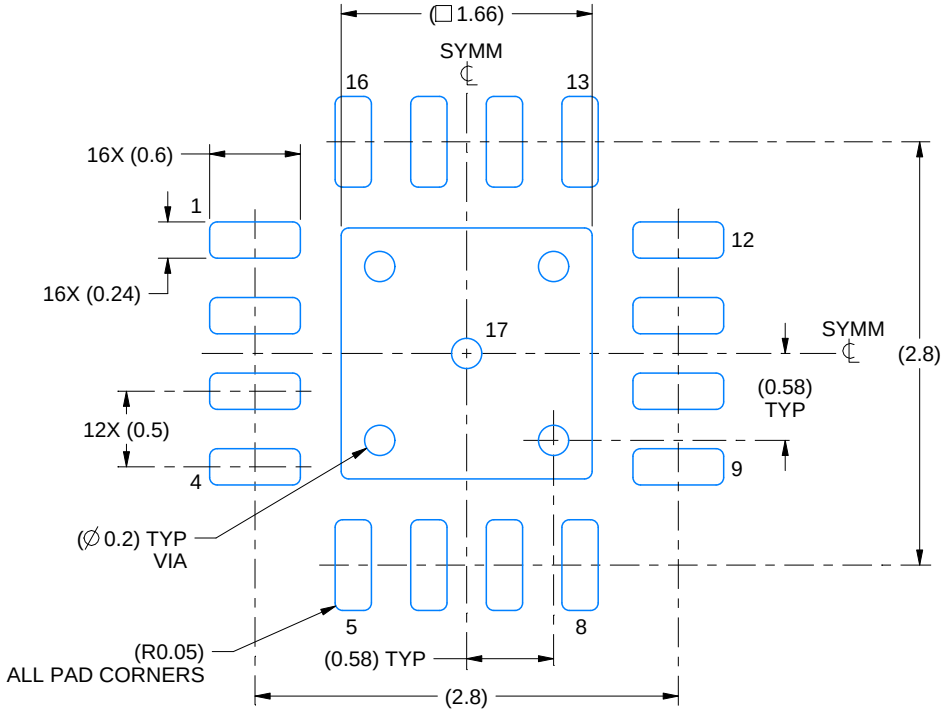


4225944/A

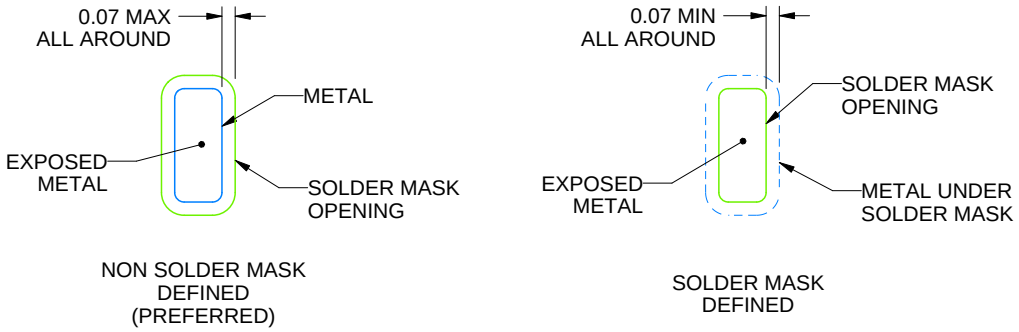


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X

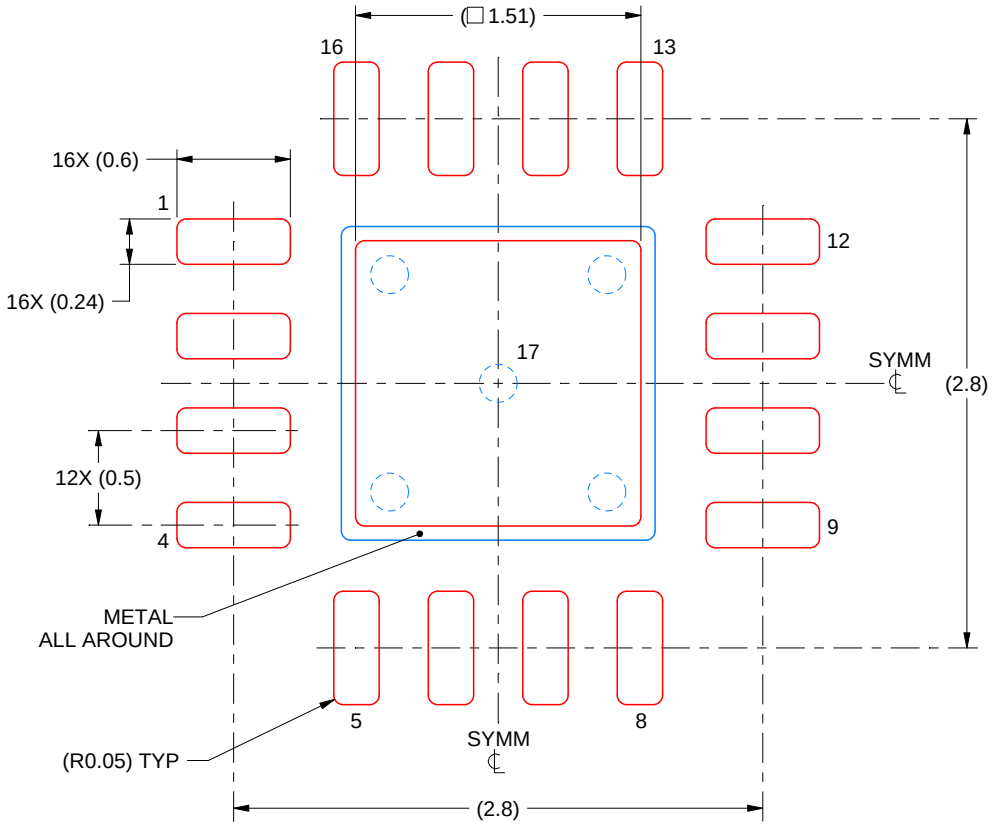


SOLDER MASK DETAILS

4224938/C 03/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
84% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4224938/C 03/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司