

## TUSB8042A 的四端口 USB 3.2 x1 Gen1 集线器

### 1 特性

- 四端口 USB 3.2 x1 Gen1 (5Gbps) 集线器
- USB 2.0 集线器特性
  - 多个事务转换器 (MTT) 集线器：四个事务转换器
  - 每个事务转换器具有两个异步端点缓冲器
- 支持电池充电：
  - 在未连接或未配置上游端口的情况下，可支持 D+/D- 分压器充电端口 ( ACP1、ACP2 和 ACP3 )
  - 在未连接上游端口的情况下，可支持自动模式以在 DCP 或 ACP 模式之间进行切换
  - 支持 galaxy 充电
  - CDP 模式 ( 上行端口已连接 )
  - DCP 模式 ( 上行端口未连接 )
  - DCP 模式符合中国电信行业标准 YD/T 1591-2009
- 支持用作 USB 3.2 x1 Gen1 或者 USB 2.0 复合器件
- 支持每端口或成组电源开关以及过流通知输入
- 支持四个外部下游端口
- 支持读取和写入 I<sup>2</sup>C 的供应商请求，并支持 100k 条件下的 EEPROM 读取
- I<sup>2</sup>C 控制器支持时钟延展
- 用于定制配置的 OTP ROM、串行 EEPROM 或 I<sup>2</sup>C/SMBus 目标接口：
  - VID 和 PID
  - 端口定制
  - 制造商和产品字符串 ( 非通过 OTP ROM )
  - 序列号 ( 非通过 OTP ROM )
- 可使用引脚选择、EEPROM 或 I<sup>2</sup>C/SMBus 目标接口选择应用特性
- 提供 128 位通用唯一标识符 (UUID)
- 单个时钟输入、24MHz 晶体或晶振
- 仅可对 USB 2.0 配置下游端口
- 64 引脚 QFN 封装 (RGC)

### 2 应用

- 计算机系统
- 扩展坞
- 监控器
- 机顶盒

### 3 说明

TUSB8042A 是一款四端口 USB 3.2 x1 Gen1 (5Gbps) 集线器。该器件可在上游端口上提供同步超快速 USB、高速或全速连接。该器件还可在下游端口上提供超快速 USB、高速、全速或者低速连接。当上游端口被连接到一个只支持高速、全速或低速连接的电气环境中时，下游端口上的超快速 USB 连接被禁用。

当上游端口被连接到一个只支持全速或低速连接的电气环境中时，下游端口上的超快速 USB 和高速连接被禁用。

TUSB8042A 支持每端口或集中电源开关以及过流保护，并且支持电池充电应用。

按照 USB 主机的要求，一个端口电源单独控制集线器开关为每个下行端口上电或者断电。另外，当端口电源单独控制型集线器检测到过流事件时，仅关闭受影响下行端口的电源。

当需要为任一端口供电时，集中集线器将开启所有下游端口的电源。只有当所有端口处于电源可被移除的状态时，到下行端口的电源才可被关闭。此外，当成组集线器检测到过流事件时，将关闭所有下行端口的电源。



TUSB8042A 下游端口可提供电池充电下游端口 (CDP) 握手支持，从而为电池充电应用提供支持。未连接上行端口时，该器件还支持专用充电端口 (DCP) 模式。DCP 模式支持 USB 电池充电、Galaxy 充电并且符合中国电信行业标准 YD/T 1591-2009，能够为 USB 器件提供支持。此外，在未连接上游端口的情况下，TUSB8042A 支持分压器充电端口模式 (ACP<sub>x</sub> 模式)，并且可在所有模式之间进行自动切换，切换顺序从 ACP<sub>3</sub> 模式开始，到 DCP 模式结束。

TUSB8042A 能够为包括电池充电支持在内的一些特性提供引脚设置配置，还能够通过 OTP ROM、I<sup>2</sup>C EEPROM 或 I<sup>2</sup>C/SMBus 目标接口为 PID、VID 和自定义端口和物理层配置提供定制服务。使用 I<sup>2</sup>C EEPROM 或 I<sup>2</sup>C/SMBus 目标接口时，还可以提供定制字符串支持。

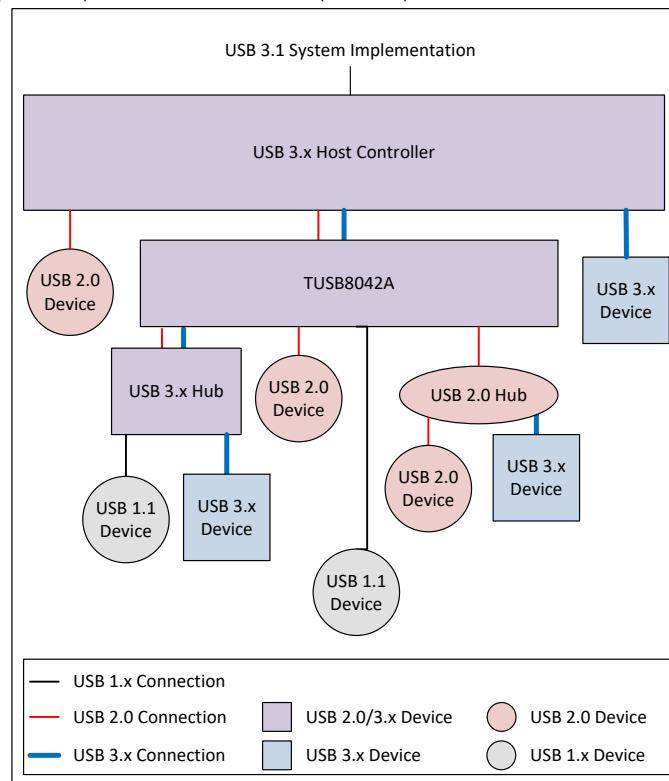
该器件采用 64 引脚 RGC 封装，可以商用版 (TUSB8042A) 形式提供，用于在 0°C 到 70°C 的温度范围内工作，并可以工业版 (TUSB8042AI) 形式提供，用于在 -40°C 到 85°C 的温度范围内工作。

### 封装信息

器件型号 <sup>(1)</sup>	封装	封装尺寸 <sup>(2)</sup>
TUSB8042A	RGC ( VQFN , 64 )	9mm × 9mm
TUSB8042AI	RGC ( VQFN , 64 )	9mm × 9mm

(1) 有关所有可用封装，请参阅节 12。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



示意图

## 内容

<b>1 特性</b> .....	1	8.11 器件配置寄存器 2.....	31
<b>2 应用</b> .....	1	8.12 USB 2.0 端口极性控制寄存器.....	32
<b>3 说明</b> .....	1	8.13 UUID 寄存器.....	33
<b>4 器件型号</b> .....	4	8.14 语言 ID LSB 寄存器.....	33
4.1 器件版本比较.....	4	8.15 语言 ID MSB 寄存器.....	33
<b>5 引脚配置和功能</b> .....	5	8.16 序列号字符串长度寄存器.....	34
<b>6 规格</b> .....	10	8.17 制造商字符串长度寄存器.....	34
6.1 绝对最大额定值.....	10	8.18 产品字符串长度寄存器.....	34
6.2 ESD 等级.....	10	8.19 器件配置寄存器 3.....	35
6.3 建议运行条件.....	10	8.20 仅 USB 2.0 端口寄存器.....	35
6.4 热性能信息.....	10	8.21 序列号字符串寄存器.....	35
6.5 电气特性.....	11	8.22 制造商字符串寄存器.....	37
6.6 时序要求.....	13	8.23 产品字符串寄存器.....	37
6.7 时序图.....	14	8.24 附加特性配置寄存器.....	38
<b>7 详细说明</b> .....	15	8.25 SMBus 器件状态和命令寄存器.....	39
7.1 概述.....	15	<b>9 应用和实施</b> .....	40
7.2 功能方框图.....	15	9.1 应用信息.....	40
7.3 特性说明.....	16	9.2 典型应用.....	40
7.4 器件功能模式.....	22	9.3 电源相关建议.....	48
<b>8 寄存器映射</b> .....	25	9.4 布局.....	49
8.1 配置寄存器.....	25	<b>10 器件和文档支持</b> .....	52
8.2 ROM 签名寄存器.....	26	10.1 文档支持.....	52
8.3 供应商 ID LSB 寄存器.....	26	10.2 接收文档更新通知.....	52
8.4 供应商 ID MSB 寄存器.....	26	10.3 支持资源.....	52
8.5 产品 ID LSB 寄存器.....	27	10.4 商标.....	52
8.6 产品 ID MSB 寄存器.....	27	10.5 静电放电警告.....	52
8.7 器件配置寄存器.....	28	10.6 术语表.....	52
8.8 电池充电支持寄存器.....	29	<b>11 修订历史记录</b> .....	52
8.9 器件可移除配置寄存器.....	29	<b>12 机械、封装和可订购信息</b> .....	52
8.10 端口使用的配置寄存器.....	29		

## 4 器件型号

下表介绍了 TUSB8042A 器件型号之间的主要差异。

**表 4-1. 器件型号信息**

可订购器件	封装类型	封装图	引脚	器件标识
TUSB8042ARGCR/T	VQFN	RGC	64	TUSB8042A
TUSB8042A1RGCR/T	VQFN	RGC	64	TUSB8042A1

### 4.1 器件版本比较

**表 4-2. 寄存器比较表**

	寄存器地址	TUSB8042A 默认值	TUSB8042A1 默认值
器件配置寄存器 (表 8-7) 位 2 (u1u2TimerOvr)	0x5	0	1

## 5 引脚配置和功能

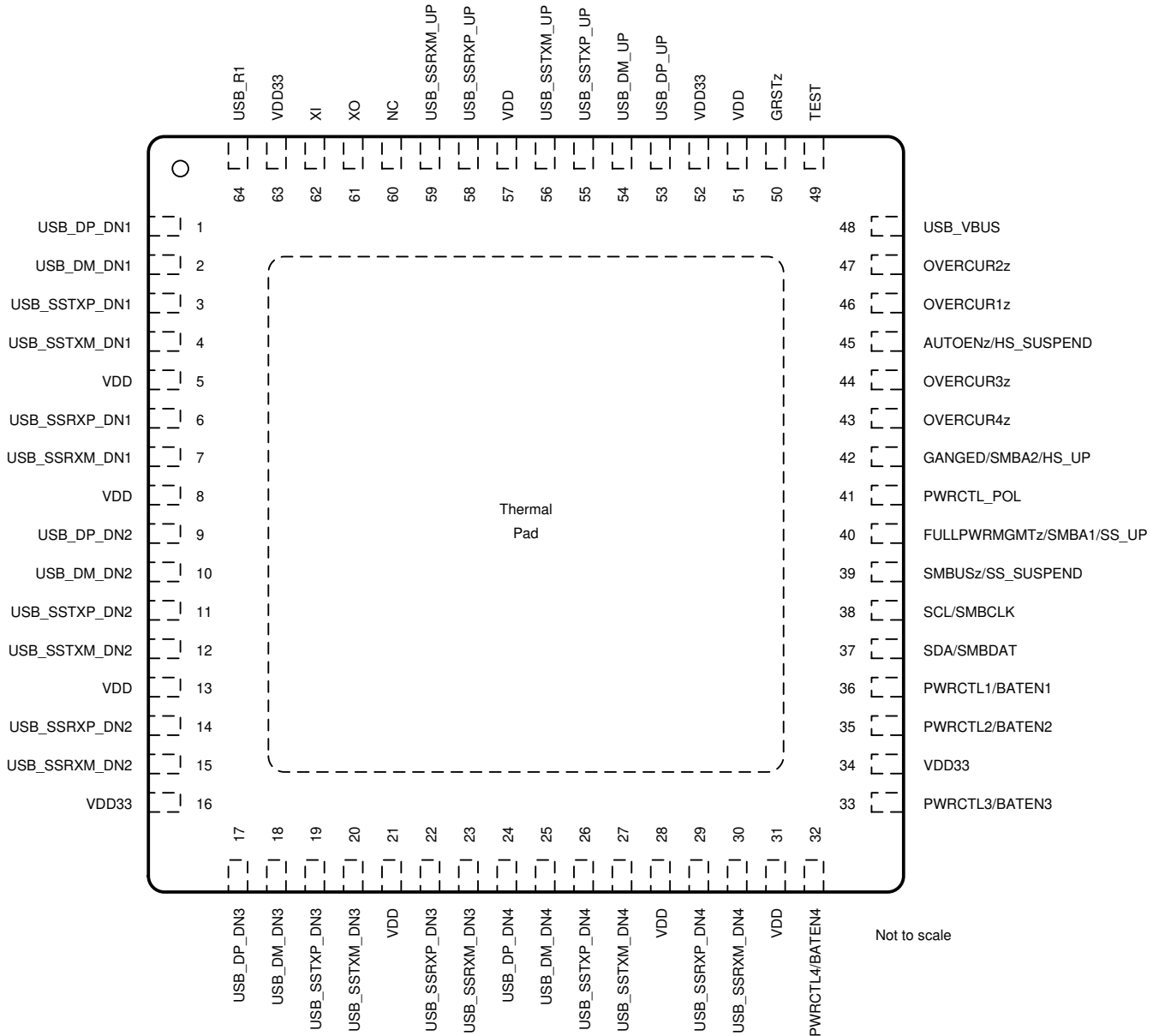


图 5-1. RGC 封装 64 引脚 (VQFN) (顶视图)

表 5-1. 引脚功能

引脚		I/O	说明
名称	编号		
<b>时钟与复位信号</b>			
GRSTz	50	I, PU	全局电源复位。此复位将所有 TUSB8042A 内部寄存器恢复为默认状态。当 GRSTz 被置为有效时，该器件完全无法正常工作。
XI	62	I	晶体输入。此引脚是内部振荡器的晶体输入。此输入可由一个外部振荡器的输出交替驱动。当使用一个晶体时，XI 和 XO 之间需要一个 1M $\Omega$ 反馈电阻器。
XO	61	O	晶体输出。此引脚是内部振荡器的晶体输出。如果 XI 由外部振荡器驱动，该引脚可保持未连接状态。当使用一个晶体时，XI 和 XO 之间需要一个 1M $\Omega$ 反馈电阻器。
<b>USB 上游信号</b>			

表 5-1. 引脚功能 (续)

引脚		I/O	说明
名称	编号		
USB_SSTXP_UP	55	O	USB 超快速发射器差分对 (正)
USB_SSTXM_UP	56	O	USB 超快速发射器差分对 (负)
USB_SSRXP_UP	58	I	USB 超快速接收器差分对 (正)
USB_SSRXM_UP	59	I	USB 超快速接收器差分对 (负)
USB_DP_UP	53	I/O	USB 高速差分收发器 (正)
USB_DM_UP	54	I/O	USB 高速差分收发器 (负)
USB_R1	64	I	精密电阻器基准。在 USB_R1 和 GND 之间连接 $9.53k\Omega \pm 1\%$ 电阻器。
USB_VBUS	48	I	USB 上游端口功率监测器。VBUS 检测需要使用分压器。信号 USB_VBUS 必须通过 $90.9k\Omega \pm 1\%$ 电阻器连接到 VBUS，并通过从信号到接地的 $10k\Omega \pm 1\%$ 电阻器接地。
<b>USB 下游信号</b>			
USB_SSTXP_DN1	3	O	USB 超快速发射器差分对 (正)
USB_SSTXM_DN1	4	O	USB 超快速发射器差分对 (负)
USB_SSRXP_DN1	6	I	USB 超快速接收器差分对 (正)
USB_SSRXM_DN1	7	I	USB 超快速接收器差分对 (负)
USB_DP_DN1	1	I/O	USB 高速差分收发器 (正)
USB_DM_DN1	2	I/O	USB 高速差分收发器 (负)
PWRCTL1/BATEN1	36	I/O, PD	<p>针对下游电源/电池充电启用的 USB 端口 1 加电控制。该引脚用于控制端口 1 的下游电源开关。如果不实现电源管理，则可以将此引脚保持未连接状态。</p> <p>此外，在复位位置为无效时会对引脚的值进行采样，以确定端口 1 的电池充电支持的值，如电池充电支持寄存器中所示：</p> <p>0 = 不支持电池充电</p> <p>1 = 支持电池充电</p>
OVERCUR1z	46	I, PU	<p>USB 端口 1 过流检测。该引脚通常连接到端口 1 的下游端口电源开关的过流输出。</p> <p>0 = 发生了过流事件</p> <p>1 = 未发生过流事件</p> <p>启用 GANGED 电源管理后，该引脚或其他 OVERCURz 引脚之一必须连接到检测过流情况的电源开关或电路的过流输出。对于使用另一个 OVERCURz 引脚的情况，该引脚可保持未连接状态。</p>
USB_SSTXP_DN2	11	O	USB 超快速发射器差分对 (正)
USB_SSTXM_DN2	12	O	USB 超快速发射器差分对 (负)
USB_SSRXP_DN2	14	I	USB 超快速接收器差分对 (正)
USB_SSRXM_DN2	15	I	USB 超快速接收器差分对 (负)
USB_DP_DN2	9	I/O	USB 高速差分收发器 (正)
USB_DM_DN2	10	I/O	USB 高速差分收发器 (负)
PWRCTL2/BATEN2	35	I/O, PD	<p>针对下游电源/电池充电启用的 USB 端口 2 加电控制。该引脚用于控制端口 2 的下游电源开关。如果不实现电源管理，则可以将此引脚保持未连接状态。</p> <p>此外，在复位位置为无效时会对引脚的值进行采样，以确定端口 2 的电池充电支持的值，如电池充电支持寄存器中所示：</p> <p>0 = 电池充电不受支持</p> <p>1 = 支持电池充电</p>

表 5-1. 引脚功能 (续)

引脚		I/O	说明
名称	编号		
OVERCUR2z	47	I, PU	USB 端口 2 过流检测。该引脚通常连接到端口 2 的下游端口电源开关的过流输出。 0 = 发生了过流事件 1 = 未发生过流事件 启用 GANGED 电源管理后, 该引脚或其他 OVERCURz 引脚之一必须连接到检测过流情况的电源开关或电路的过流输出。对于使用另一个 OVERCURz 引脚的情况, 该引脚可保持未连接状态。
USB_SSTXP_DN3	19	O	USB 超快速发射器差分对 (正)
USB_SSTXM_DN3	20	O	USB 超快速发射器差分对 (负)
USB_SSRXP_DN3	22	I	USB 超快速接收器差分对 (正)
USB_SSRXM_DN3	23	I	USB 超快速接收器差分对 (负)
USB_DP_DN3	17	I/O	USB 高速差分收发器 (正)
USB_DM_DN3	18	I/O	USB 高速差分收发器 (负)
PWRCTL3/BATEN3	33	I/O, PD	针对下游电源/电池充电启用的 USB 端口 3 加电控制。该引脚用于控制端口 3 的下游电源开关。如果不实现电源管理, 则可以将此引脚保持未连接状态。 此外, 在复位位置为无效时会对引脚的值进行采样, 以确定端口 3 的电池充电支持的值, 如电池充电支持寄存器中所示: 0 = 电池充电不受支持 1 = 支持电池充电
OVERCUR3z	44	I, PU	USB 端口 3 过流检测。该引脚通常连接到端口 3 的下游端口电源开关的过流输出。 0 = 发生了过流事件 1 = 未发生过流事件 启用 GANGED 电源管理后, 该引脚或其他 OVERCURz 引脚之一必须连接到检测过流情况的电源开关或电路的过流输出。对于使用另一个 OVERCURz 引脚的情况, 该引脚可保持未连接状态。
USB_SSTXP_DN4	26	O	USB 超快速发射器差分对 (正)
USB_SSTXM_DN4	27	O	USB 超快速发射器差分对 (负)
USB_SSRXP_DN4	29	I	USB 超快速接收器差分对 (正)
USB_SSRXM_DN4	30	I	USB 超快速接收器差分对 (负)
USB_DP_DN4	24	I/O	USB 高速差分收发器 (正)
USB_DM_DN4	25	I/O	USB 高速差分收发器 (负)
PWRCTL4/BATEN4	32	I/O, PD	针对下游电源/电池充电启用的 USB 端口 4 加电控制。该引脚用于控制端口 4 的下游电源开关。如果不实现电源管理, 则可以将此引脚保持未连接状态。 此外, 在复位位置为无效时会对引脚的值进行采样, 以确定端口 4 的电池充电支持的值, 如电池充电支持寄存器中所示: 0 = 电池充电不受支持 1 = 支持电池充电
OVERCUR4z	43	I, PU	USB 端口 4 过流检测。该引脚通常连接到端口 4 的下游端口电源开关的过流输出。 0 = 发生了过流事件 1 = 未发生过流事件 启用 GANGED 电源管理后, 该引脚或其他 OVERCURz 引脚之一必须连接到检测过流情况的电源开关或电路的过流输出。对于使用另一个 OVERCURz 引脚的情况, 该引脚可保持未连接状态。
I <sup>2</sup> C/SMBUS I <sup>2</sup> C 信号			

表 5-1. 引脚功能 (续)

引脚		I/O	说明
名称	编号		
SCL/SMBCLK	38	I/O, PD	I <sup>2</sup> C 时钟/SMBus 时钟。引脚的功能取决于 SMBUSz 输入的设置。 当 SMBUSz = 1 时, 该引脚用作 I <sup>2</sup> C EEPROM 的串行时钟接口。 当 SMBUSz = 0 时, 此引脚用作 SMBus 主机的串行时钟接口。 如果未实现外部接口, 可使其保持未连接状态。
SDA/SMBDAT	37	I/O, PD	I <sup>2</sup> C 数据/SMBus 数据。引脚的功能取决于 SMBUSz 输入的设置。 当 SMBUSz = 1 时, 该引脚用作 I <sup>2</sup> C EEPROM 的串行数据接口。 当 SMBUSz = 0 时, 此引脚用作 SMBus 主机的串行数据接口。 如果未实现外部接口, 可使其保持未连接状态。
SMBUSz/SS_SUSPEND	39	I/O, PU	I <sup>2</sup> C/SMBus 模式选择/超快速 USB 挂起状态。在复位位置为无效后如下设置 I <sup>2</sup> C 或 SMBus 模式时, 对引脚的值采样: 1 = 已选择 I <sup>2</sup> C 模式 0 = 已选择 SMBus 模式 如果未实现外部接口, 可使其保持未连接状态。 复位后, 该信号指示上游端口的超快速 USB 挂起状态 (如果通过附加功能配置寄存器中的 stsOutputEn 位启用)。启用后, 值 1 表示连接已暂停。
<b>测试和其他信号</b>			
FULLPWRMGMTz/ FULLAUTOz/SMBA1/ SS_UP	40	I/O, PD	完整的电源管理启用/SMBus 地址位 1/超快速 USB 连接状态上游端口。 在复位位置为无效后如下设置电源开关控制时, 对引脚的值采样: 0 = 支持电源开关和过流输入 1 = 不支持电源开关和过流输入 完整电源管理是使用 PWRCTL[4:1]/BATEN[4:1] 控制 TUSB8042A 下游端口电源的能力。 如果在任何端口上 BATENx = 1, 则必须启用完整的电源管理, 以便在置为无效时对端子的值进行采样, 从而初始化 FULLAUTOz 位的值。 当 AUTOENz = 0 和 FULLAUTOz = 0 时: 支持所有 ACP 模式。 当 AUTOENz = 0 和 FULLAUTOz = 1 时: 自动模式下仅使用最高电流 ACP 模式。 启用 SMBus 模式时, 该引脚设置 SMBus 目标地址位 1 的值。 如果未实现完整的电源管理和 SMBus, 可保持未连接状态。 复位后, 该信号指示上游端口的超快速 USB 连接状态 (如果通过附加功能配置寄存器中的 stsOutputEn 位启用)。启用时, 值 1 表示上游端口已连接到支持超快速 USB 的端口。 注意: 电池充电应用必须支持电源切换。
PWRCTL_POL	41	I/O, PU	电源控制极性。 在复位位置为无效后设置 PWRCTL[4:1] 时, 对引脚的值采样。 0 = PWRCTL 极性为低电平有效 1 = PWRCTL 极性为高电平有效
GANGED/SMBA2/ HS_UP	42	I/O, PD	集中运行启用/SMBus 地址位 2/上游端口 HS 连接状态。 在复位位置为无效后如下设置电源开关和过流检测时, 对引脚的值采样: 0 = 启用电源开关时支持单个电源控制 1 = 启用电源开关时支持电源控制组 当使用 SMBUSz 启用 SMBus 模式时, 该引脚设置 SMBus 目标地址位 2 的值。 复位后, 该信号指示上游端口的高速 USB 连接状态 (如果通过附加功能配置寄存器中的 stsOutputEn 位启用)。启用时, 值 1 表示上游端口已连接到支持高速 USB 的端口。 注意: 必须为电池充电应用启用单独的电源控制。



**表 5-1. 引脚功能 (续)**

引脚		I/O	说明
名称	编号		
AUTOENz/ HS_SUSPEND	45	I/O , PU	<p>自动充电模式启用/HS 挂起状态。</p> <p>在复位位置为无效后如下确定是否启用自动模式时，对引脚的值采样：</p> <p>0 = 当集线器未连接时，在为电池充电启用的端口上启用自动模式。请注意，在自动模式下运行时，端口 1 不支持 CDP。</p> <p>1 = 自动模式已禁用</p> <p>该值也被用来设定电池充电支持寄存器中的 autoEnz 位。</p> <p>复位后，该信号指示上游端口的高速 USB 挂起状态 ( 如果通过附加功能配置寄存器中的 stsOutputEn 位启用 )。启用后，值 1 表示连接已暂停。</p>
测试	49	I	该引脚被保留以用于出厂测试。正常运行时，该引脚需要一个外部上拉电阻器以在 PCB 上接地。建议使用 10k 或更大的电阻。
<b>电源和接地信号</b>			
VDD	5、8、 13、 21、 28、 31、 51、57	PWR	1.1V 电源轨
VDD33	16、 34、 52、63	PWR	3.3V 电源轨
VSS ( 散热焊盘 )		PWR	地。散热焊盘必须连接至地。
NC	60	—	不连接，保持悬空

## 6 规格

### 6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）<sup>(1)</sup>

		最小值	最大值	单位
电源电压范围	V <sub>DD</sub> 电源电压范围	-0.3	1.4	V
	V <sub>DD33</sub> 电源电压范围	-0.3	3.8	V
电压范围	USB_SSRXP_UP、USB_SSRXN_UP、SSRXP_DN[4:1]、USB_RXN_DP[4:1] 和 USB_VBUS 端子	-0.3	1.4	V
	XI 端子	-0.3	2.45	V
	所有其他端子	-0.3	3.8	V
T <sub>stg</sub>	贮存温度	-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

### 6.2 ESD 等级

			值	单位
V <sub>(ESD)</sub>	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚 <sup>(1)</sup>	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚 <sup>(2)</sup>	±500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。  
 (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

### 6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V <sub>DD</sub>	1.1V 电源电压	0.99	1.1	1.26	V
V <sub>DD33</sub>	3.3V 电源电压	3.0	3.3	3.6	V
USB_VBUS	USB_VBUS 端子处的电压。	0		1.155	V
T <sub>A</sub>	TUSB8042A 环境温度	0		70	°C
T <sub>A</sub>	TUSB8042AI 环境温度	-40		85	°C
T <sub>J</sub>	结温	-40		105	°C

### 6.4 热性能信息

热指标 <sup>(1)</sup>		TUSB8042A		单位
		RGC		
		64 引脚		
R <sub>θJA</sub>	结至环境热阻	26		°C/W
R <sub>θJC(top)</sub>	结至外壳（顶部）热阻	11.5		°C/W
R <sub>θJB</sub>	结至电路板热阻	5.3		°C/W
Ψ <sub>JT</sub>	结至顶部特征参数	0.2		°C/W
Ψ <sub>JB</sub>	结至电路板特征参数	5.2		°C/W

热指标 <sup>(1)</sup>		TUSB8042A	
		RGC	
		64 引脚	
		单位	
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	1.0 °C/W	

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用手册。

## 6.5 电气特性

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
<b>低功耗模式</b>					
$I_{DD\_PWRO N}$	上电后 $V_{DD}$ 电流 (复位后)	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	18		mA
$I_{DD33\_PW RON}$	上电后的 $V_{DD33}$ 电流 (复位后)	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	2		mA
$I_{DD\_UPDIS C}$	上游行端口断开时的 $V_{DD}$ 电流	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	21		mA
$I_{DD33\_UPD ISC}$	上游端口断开时的 $V_{DD33}$ 电流	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	2		mA
$I_{DD\_SUSP END}$	挂起模式下的 $V_{DD}$ 电流	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	20		mA
$I_{DD33\_SUS PEND}$	挂起模式下的 $V_{DD33}$ 电流	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	2		mA
<b>有功功率模式 (US 状态/DS 状态)</b>					
$I_{DD\_SMBU S}$	SMBus 编程期间的 $V_{DD}$ 电流。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	275		mA
$I_{DD33\_SMB US}$	SMBus 编程期间的 $V_{DD33}$ 电流	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	75		mA
$I_{DD\_3H\_1S S\_0HS\_U12}$	$V_{DD}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 1 SS 器件和 0 HS 器件。U1/U2 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	215		mA
$I_{DD33\_3H\_1SS\_0HS\_U12}$	$V_{DD33}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 1 SS 器件和 0 HS 器件。U1/U2 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	45		mA
$I_{DD\_3H\_1S S\_0HS\_U0}$	$V_{DD}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 1 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	330		mA
$I_{DD33\_3H\_1SS\_0HS\_U0}$	$V_{DD33}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 1 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	45		mA
$I_{DD\_3H\_2S S\_0HS\_U12}$	$V_{DD}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 2 SS 器件和 0 HS 器件。U1/U2 中的链接	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	301		mA
$I_{DD33\_3H\_2SS\_0HS\_U12}$	$V_{DD33}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 2 SS 器件和 0 HS 器件。U1/U2 中的链接	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	45		mA
$I_{DD\_3H\_2S S\_0HS\_U0}$	$V_{DD}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 2 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	440		mA
$I_{DD33\_3H\_2SS\_0HS\_U0}$	$V_{DD33}$ 电路上游端口连接到 USB 3.0 主机, 下游端口连接到 2 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;	45		mA

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{DD\_3H\_3S\_S\_0HS\_U12}$	$V_{DD}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 3 SS 器件和 0 HS 器件。U1/U2 中的链接	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		360		mA
$I_{DD33\_3H\_3SS\_0HS\_U12}$	$V_{DD33}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 3 SS 器件和 0 HS 器件。U1/U2 中的链接	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		45		mA
$I_{DD\_3H\_3S\_S\_0HS\_U0}$	$V_{DD}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 3 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		560		mA
$I_{DD33\_3H\_3SS\_0HS\_U0}$	$V_{DD33}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 3 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		45		mA
$I_{DD\_3H\_4S\_S\_0HS\_U12}$	$V_{DD}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 4 SS 器件和 0 HS 器件。U1/U2 中的链接	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		467		mA
$I_{DD33\_3H\_4SS\_0HS\_U12}$	$V_{DD33}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 4 SS 器件和 0 HS 器件。U1/U2 中的链接	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		45		mA
$I_{DD\_3H\_4S\_S\_0HS\_U0}$	$V_{DD}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 4 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		650		mA
$I_{DD33\_3H\_4SS\_0HS\_U0}$	$V_{DD33}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 4 SS 器件和 0 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		45		mA
$I_{DD\_3H\_1S\_S\_1HS\_U0}$	$V_{DD}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 1 SS 器件和 1 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		372		mA
$I_{DD33\_3H\_1SS\_1HS\_U0}$	$V_{DD33}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 1 SS 器件和 1 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		84		mA
$I_{DD\_3H\_1S\_S\_2HS\_U0}$	$V_{DD}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 2 SS 器件和 2 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		480		mA
$I_{DD33\_3H\_1SS\_2HS\_U0}$	$V_{DD33}$ 电流上游端口连接到 USB 3.0 主机, 下游端口连接到 2 SS 器件和 2 HS 器件。U0 中的链接。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		95		mA
$I_{DD\_2H\_0S\_S\_1HS}$	$V_{DD}$ 电流上游端口连接到 USB 2.0 主机, 下游端口连接到 0 SS 器件和 1 HS 器件。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		45		mA
$I_{DD33\_2H\_0SS\_1HS}$	$V_{DD33}$ 电流上游端口连接到 USB 2.0 主机, 下游端口连接到 0 SS 器件和 1 HS 器件。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		45		mA
$I_{DD\_2H\_0S\_S\_4HS}$	$V_{DD}$ 电流上游端口连接到 USB 2.0 主机, 下游端口连接到 0 SS 器件和 4 HS 器件。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		74		mA
$I_{DD33\_2H\_0SS\_4HS}$	$V_{DD33}$ 电流上游端口连接到 USB 2.0 主机, 下游端口连接到 0 SS 器件和 4 HS 器件。	$V_{DD} = 1.1V$ ; $V_{DD33} = 3.3V$ ; $T_A = 25^\circ C$ ;		76		mA
<b>3.3V I/O</b>						
$V_{IH}$	高电平输入电压 <sup>(1)</sup>		2		3.6	V
$V_{IL}$	低电平输入电压 <sup>(1)</sup>		0		0.8	V
$V_I$	输入电压		0		3.6	V

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
V <sub>O</sub>	输出电压 <sup>(2)</sup>		0		3.6	V
t <sub>t</sub>	输入转换时间 ( t <sub>RISE</sub> 和 t <sub>FALL</sub> )				25	ns
V <sub>HYS</sub>	输入迟滞 <sup>(3)</sup>				0.13 x V <sub>DD33</sub>	V
V <sub>OH</sub>	高电平输出电压	I <sub>OH</sub> = -4mA	2.4			V
V <sub>OL</sub>	低电平输出电压	I <sub>OH</sub> = 4mA			0.4	V
I <sub>OZP</sub>	使用内部上拉或下拉电阻器的高阻抗输出电流。 <sup>(4)</sup>	V <sub>I</sub> = 0 至 V <sub>DD33</sub> ;	-250		250	μA
I <sub>I</sub>	输入电流 <sup>(5)</sup>	V <sub>I</sub> = 0 至 V <sub>DD33</sub> ;	-15		15	μA
R <sub>PD</sub>	内部下拉电阻		13.5	19	27.5	kΩ
R <sub>PU</sub>	内部上拉电阻		14.5	19	25	kΩ

- (1) 适用于外部输入和双向缓冲器  
 (2) 适用于外部输出和双向缓冲器  
 (3) 适用于 GRSTZ  
 (4) 适用于带有内部上拉/下拉电阻的引脚。  
 (5) 适用于外部输入缓冲器

## 6.6 时序要求

		最小值	标称值	最大值	单位
<b>上电时序。请参阅图 6-1</b>					
t <sub>d1</sub>	在 V <sub>DD33</sub> 稳定之前, V <sub>DD</sub> 保持稳定。 <sup>(2) (3)</sup>	0			ms
t <sub>d2</sub>	在 GRSTz 置为无效之前的 V <sub>DD</sub> 和 V <sub>DD33</sub> 。	3			ms
t <sub>su_io</sub>	MISC 输入的设置。 <sup>(1)</sup>	0.1			μs
t <sub>hd_io</sub>	对于 MISC 输入保持。 <sup>(1)</sup>	0.1			μs
t <sub>VDD33_RAM P</sub>	V <sub>DD33</sub> 电源斜坡要求。	0.2		100	ms
t <sub>VDD_RAMP</sub>	V <sub>DD</sub> 电源斜坡要求。	0.2		100	ms

- (1) 在 GRSTz 置为无效时采样的 MISC 引脚: BATEN[4:1]、AUTOENz、FULLPWRMGMTz、GANGED、SMBUSz 和 PWRCTL\_POL。  
 (2) 只要 GRSTz 在两个电源稳定后取消置位, V<sub>DD33</sub> 和 V<sub>DD</sub> 之间就没有上电关系。如果 GRSTz 仅连接到一个电容器并连接 GND, 则 V<sub>DD</sub> 必须在 V<sub>DD33</sub> 之前稳定至少 10 μs。  
 (3) 如果 V<sub>DD33</sub> 电源在 V<sub>DD</sub> 电源之前稳定, 则需要主动复位。此主动复位应满足从两个电源稳定到 GRSTz 置为无效的 3ms 上电延迟。

### 6.7 时序图

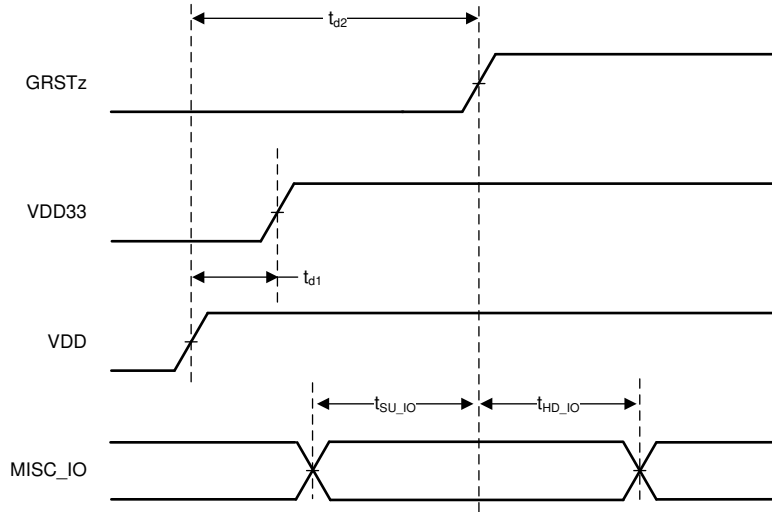


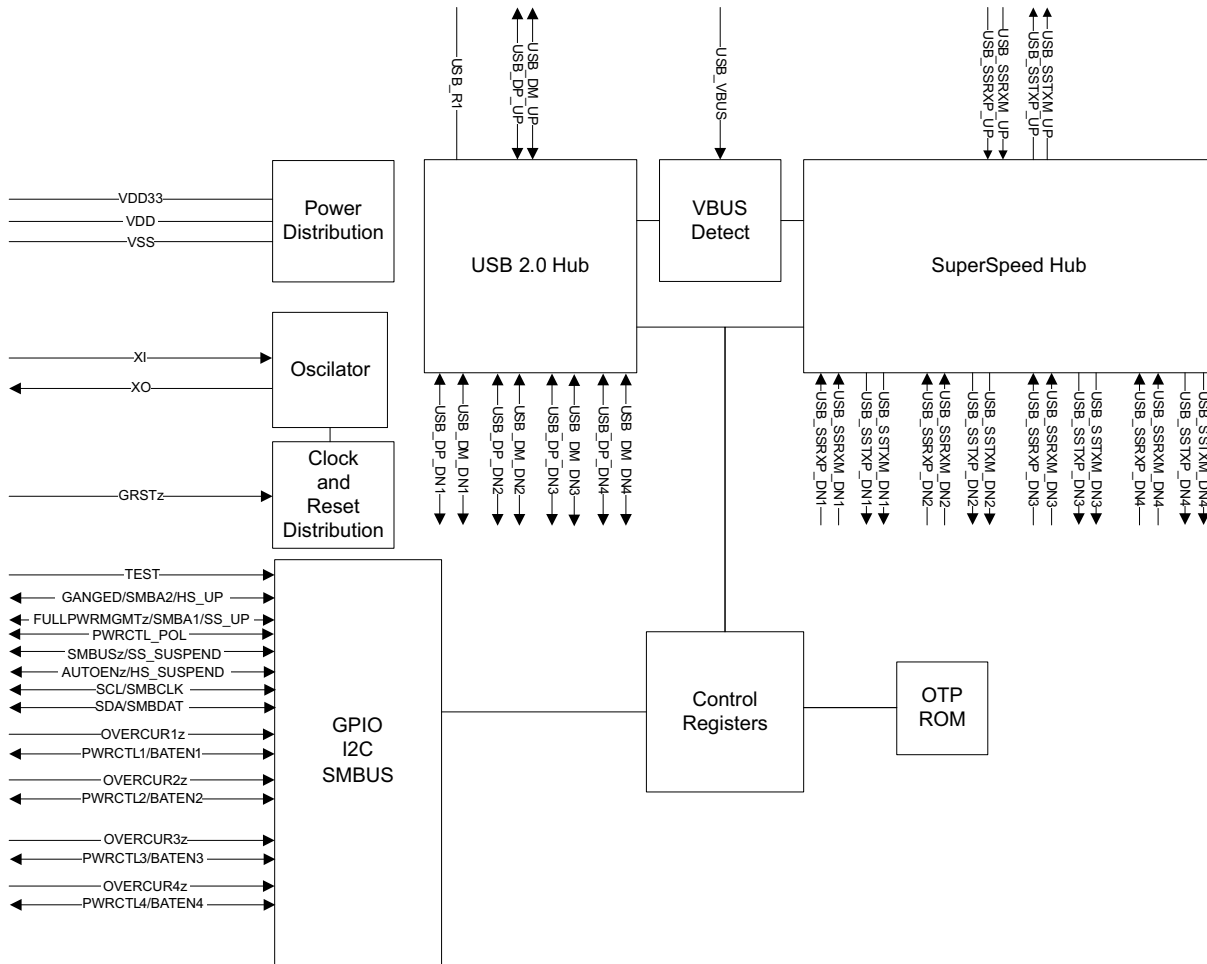
图 6-1. 上电时序要求

## 7 详细说明

### 7.1 概述

TUSB8042A 是一款四端口兼容 USB 3.2 x1 Gen1 的集线器。该器件可在上游端口上提供同步超快速 USB 高速或全速连接。该器件还可在下游端口上提供超快速 USB、高速、全速或者低速连接。当上游端口被连接到一个只支持高速、全速或低速连接的电气环境中时，下游端口上的超快速 USB 连接被禁用。当上游端口被连接到一个只支持全速或低速连接的电气环境中时，下游端口上的超快速 USB 和高速连接被禁用。

### 7.2 功能方框图



## 7.3 特性说明

### 7.3.1 电池充电功能

TUSB8042A 提供对 USB 电池充电 (BC1.2) 和自定义充电的支持。可通过 REG\_6h(batEn[3:0]) 或 BATEN[4:1] 引脚按端口启用电池充电支持。

USB 电池充电支持包括充电下游端口 (CDP) 和专用充电端口 (DCP) 模式。DCP 模式符合中国电信行业标准 YD/T 1591-2009。当上游端口检测到有效的 VBUS、已配置且主机设置端口电源时，将启用 CDP。未连接上游端口且启用电池充电支持时，一旦 ACPx 等所有其他电池模式都发生故障或被禁用，TUSB8042A 就会启用 DCP 模式。

除了 USB 电池充电 (BC1.2)，TUSB8042A 还支持自定义充电指示：分压器充电 (ACP3、ACP2、ACP1 模式) 和 Galaxy 兼容充电。仅当未连接上游端口且启用 AUTOMODE 时，才支持这些自定义充电模式。可以通过 AUTOENz 引脚或从 Reg\_0Ah 位 1 (autoModeEnz) 启用 AUTOMODE。在 AUTOMODE 模式下且上游端口断开连接时，该端口会根据所连接的便携式器件自动从 ACP 模式转换到 DCP 模式。分压模式会在端口 DP 和 DM 信号上施加固定直流电压，从而允许某些器件识别充电器的能力。默认分压器模式指示对高达 10W 的功率的支持 (ACP3)。分压器模式可配置为通过 REG\_0Ah (HiCurAcpModeEn) 报告较低电流设置 (高达 5W)。

上游端口未连接且为端口启用电池充电支持时，TUSB8042A 会将端口电源启用驱动为活动状态。如果禁用了 AUTOMODE，则使用 DCP 模式。如果启用了 AUTOMODE 而禁用了全自动模式 (将 FullAutoEn 位清零 (Reg\_25h 位 0) 或 FULLAUTOz 引脚 = 0)，则 TUSB8042A 以最高启用的分压器电流模式 (ACPx) 启动。只要在 DP 引脚上未检测到上拉电阻，TUSB8042A 就会保持最高电流模式。如果在 DP 引脚上检测到上拉电阻，则 TUSB8042A 将端口电源启用驱动为非活动状态，并切换到 Galaxy 模式 (如果启用) 或切换到 DCP 模式 (如果禁用 Galaxy 模式)。TUSB8042A 再次将端口电源启用驱动为活动状态。只要在 DP 引脚上未检测到上拉电阻，TUSB8042A 就会保持在 Galaxy 模式。如果在 DP 引脚上检测到上拉电阻，则 TUSB8042A 将端口电源启用驱动为非活动状态并转换到 DCP 模式。TUSB8042A 再次将端口电源启用驱动为活动状态。在 DCP 模式下，TUSB8042A 查找在 DP 引脚或 RxVdat 上检测到的上拉电阻。如果在 DP 上检测到上拉电阻或 RxVdat，则 TUSB8042A 保持 DCP 模式。如果在 2 秒后未在 DP 引脚上检测到上拉电阻或 RxVdat，则 TUSB8042A 将端口电源启用驱动为非活动状态并转换回 ACPx 模式。此序列会一直重复，直到连接上游端口。

当启用自动模式且启用全自动模式时 (设置 FullAutoEn Reg\_25h 位 0 或 FULLAUTOz 引脚 = 1)，TUSB8042A 执行上一段中所述的相同序列，再尝试所有支持的 ACPx 模式之后，再排序到 Galaxy 模式 (如果启用) 或 DCP 模式。

表 7-1 中详细介绍了为 SMBus 或外部 EEPROM 配置 TUSB8042A 时支持的电池充电模式。

当 TUSB8042A 配置为 I<sup>2</sup>C 但不使用外部 EEPROM 时，支持的电池充电模式由引脚的采样状态决定。这些模式在表 7-2 中有详细介绍。



**表 7-1. TUSB8042A 使用 SMBus 或 I<sup>2</sup>C EEPROM 的电池充电模式**

batEn[n] Reg_06h 位 3:0	上游 VBUS	HiCurAcpM ode En Reg_0Ah 位 4	autoModeEnz Reg_0Ah 位 1	FullAutoEn Reg_25h 位 0	Galaxy_Enz Reg_25h 位 1	电池充电模式端口 x (x = n + 1)
0	不用考虑	不用考虑	不用考虑	不用考虑	不用考虑	不支持充电
1	> 4V	不用考虑	不用考虑	不用考虑	不用考虑	CDP
1	< 4V	不用考虑	1	不用考虑	不用考虑	DCP
1	< 4V	不用考虑	0	1	1	AUTOMODE 启用。对所有 ACPx 模式和 DCP 交替 ACP3、ACP2、ACP1、DCP 进行排序
1	< 4V	0	0	0	1	AUTOMODE 启用。ACP2 和 DCP 之间的序列。交替 ACP2、DCP
1	< 4V	1	0	0	1	AUTOMODE 启用。ACP3 和 DCP 之间的序列。交替 ACP3、DCP
1	< 4V	不用考虑	0	1	0	启用 AUTOMODE，并支持兼容 Galaxy 的充电。交替 ACP3、ACP2、ACP1、Galaxy、DCP
1	< 4V	0	0	0	0	启用 AUTOMODE，并支持兼容 Galaxy 的充电。交替 ACP2、Galaxy、DCP
1	< 4V	1	0	0	0	启用 AUTOMODE，并支持兼容 Galaxy 的充电。交替 ACP3、Galaxy、DCP

**表 7-2. TUSB8042A 不使用 EEPROM 的电池充电模式**

BATEN[3: 0] 引脚	上游 VBUS	AUTOENZ 引 脚	FULLAUTOz 引 脚	电池充电模式端口 x (x = n + 1)
0	不用考虑	不用考虑	不用考虑	不支持充电
1	> 4V	不用考虑	不用考虑	CDP
1	< 4V	1	0	DCP
1	< 4V	0	0	启用 AUTOMODE，并支持兼容 Galaxy 的充电。对所有 ACPx 模式进行排序。交替 ACP3、ACP2、ACP1、Galaxy、DCP。
1	< 4V	0	1	启用 AUTOMODE，并支持兼容 Galaxy 的充电。交替 ACP3、Galaxy、DCP
1	< 4V	1	1	AUTOMODE 启用。对所有 ACPx 模式进行排序。交替 ACP3、ACP2、ACP1、DCP。

### 7.3.2 USB 电源管理

使用每端口（完全电源受管）或集中电源启用控制和过流状态输入，可针对电源开关应用对 TUSB8042A 进行配置。启用电池充电后，TUSB8042A 将始终在全托管功率模式下运行。

电源开关支持通过 REG\_5h (fullPwrMgmtz) 启用，每端口或集中模式由 REG\_5h (集中) 配置。

TUSB8042A 支持高电平有效和低电平有效的电源启用控制。PWRCTL[4:1] 极性由 REG\_Ah (pwrctlPol) 配置。电源控制极性也可以通过 PWRCTL\_POL 引脚进行选择。

### 7.3.3 一次性可编程 (OTP) 配置

TUSB8042A 允许通过一次性可编程非易失性内存 (OTP) 进行器件配置。使用供应商定义的 USB 器件请求来支持 OTP 的编程。有关使用 OTP 特性的详细信息，请联系您的 TI 代表。

表 7-3 提供了可使用 OTP 配置的特性列表。

**表 7-3. OTP 可配置特性**

配置寄存器偏移	位字段	说明
REG_01h	[7:0]	供应商 ID LSB
REG_02h	[7:0]	供应商 ID MSB
REG_03h	[7:0]	产品 ID LSB
REG_04h	[7:0]	产品 ID MSB
REG_07h	[0]	下游端口 1 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置；即 1 = 不可移除、0 = 可移除。
REG_07h	[1]	下游端口 2 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置；即 1 = 不可移除、0 = 可移除。
REG_07h	[2]	下游端口 3 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置；即 1 = 不可移除、0 = 可移除。
REG_07h	[3]	下游端口 4 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置；即 1 = 不可移除、0 = 可移除。
REG_08h	[3:0]	端口使用已配置的寄存器。
REG_0Ah	[1]	电池充电器自动模式启用。
REG_0Ah	[4]	大电流分配器模式启用。
REG_0Bh	[0]	上游端口的 USB 2.0 端口极性配置。
REG_0Bh	[1]	下游端口 1 的 USB 2.0 端口极性配置。
REG_0Bh	[2]	下游端口 2 的 USB 2.0 端口极性配置。
REG_0Bh	[3]	下游端口 3 的 USB 2.0 端口极性配置。
REG_0Bh	[4]	下游端口 4 的 USB 2.0 端口极性配置。
REG_25h	[4:0]	器件配置寄存器 3
REG_26h	[3:0]	仅 USB2.0 端口寄存器
REG_F0h	[3:1]	自动模式期间的 USB BC 电源开关断电持续时间。

### 7.3.4 时钟生成

TUSB8042A 接受晶体输入以驱动内部振荡器或外部时钟源。如果为 XI 而不是晶体提供时钟，XO 将保持开路。否则，如果使用晶体，则连接必须遵循以下指南。XI 和 XO 耦合到 PCB 上的其他引线和电源，因此务必使它们尽可能短并远离任何开关引线。TI 还建议通过使用干净的接地线屏蔽 C1 和 C2，以尽可能减小 XI 和 XO 之间的电容。

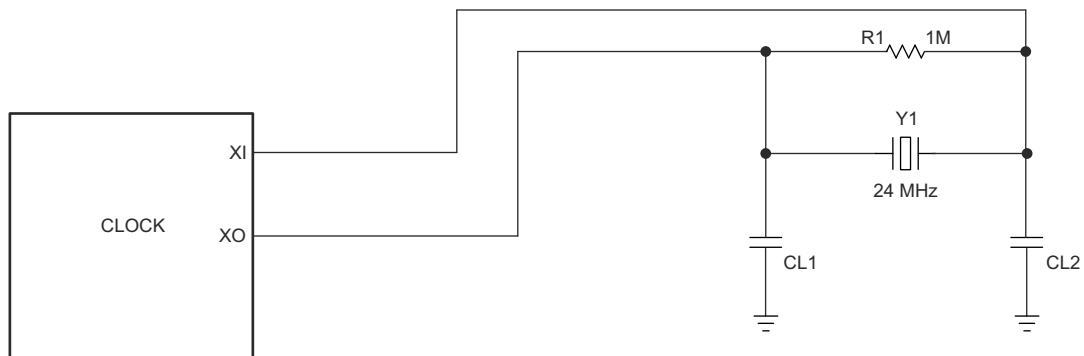


图 7-1. TUSB8042A 时钟

### 7.3.5 晶体要求

晶体必须是基频模式，负载电容为 12pF 至 24pF，频率稳定性额定值为  $\pm 100\text{ppm}$  或更佳。为了确保正确的启动振荡条件，建议使用  $50\Omega$  的最大晶体等效串联电阻 (ESR)。如果使用晶体源，则使用并联负载电容器。使用的确切负载电容值取决于晶体供应商。有关如何确定负载电容值的详细信息，请参阅《德州仪器 (TI) USB2.0 器件所用晶体的选择与规格》应用报告。

### 7.3.6 输入时钟要求

使用振荡器等外部时钟源时，在应用 USB 3.2 Gen1 抖动传递函数后，请确保基准时钟具有  $\pm 100\text{ppm}$  或更佳的频率稳定性，小于 50ps 的绝对峰值间抖动或小于 25ps 的峰值间抖动。TI 建议将 XI 连接到 1.8V 时钟源并使 XO 悬空。

### 7.3.7 上电和复位

在电源斜坡期间，只要 GRSTz 保持置位状态，TUSB8042A 对于内核电源 (VDD) 或者 I/O 和模拟电源 (VDD33) 没有特定的电源时序要求。如果满足所有这些限制条件，内核电源 (VDD) 或 I/O 电源 (VDD33) 可以无限次上电，而另一个则不上电：

- 遵守所有最大额定值和建议运行条件。
- 请注意有关暴露于最大额定和建议条件下的所有警告，尤其是结温。这些适用于电源转换以及正常运行。
- 在器件的预期寿命内，VDD33 上电时的总线争用必须限制在 100 小时以内。
- VDD33 断电时的总线争用可能会违反绝对最大额定值。

当电压在建议的工作范围内时，电源总线会上电。当电压低于该范围时（稳定或过渡），电源总线将断电。

要求最短复位持续时间为 3ms。这定义为电源处于建议的工作范围内到将 GRSTz 置为无效的时间。这可使用可编程延迟监控器件或 RC 电路生成。当使用 RC 电路时，所选的外部电容器大小必须足够大，才能满足 3ms 最小持续时间要求。RC 电路的 R 是内部  $R_{PU}$ 。

## 7.4 器件功能模式

### 7.4.1 外部配置接口

TUSB8042A 支持通过串行接口访问配置寄存器。该器件可由连接的 I<sup>2</sup>C EEPROM 配置，也可由外部 SMBus 控制器作为目标进行访问。如果 SCL/SMBCLK 和 SDA/SMBDAT 引脚在将复位位置为无效时上拉至 3.3V，则启用外部接口。模式、I<sup>2</sup>C 控制器或 SMBus 目标由复位时 SMBUSz/SS\_SUSPEND 引脚的状态确定。

### 7.4.2 I<sup>2</sup>C EEPROM 运行

启用 I<sup>2</sup>C 接口模式后，TUSB8042A 支持以单控制器、标准模式 (100kHz) 或快速模式 (400kHz) 连接至专用 I<sup>2</sup>C EEPROM。在 I<sup>2</sup>C 模式下，TUSB8042A 使用从地址 0 开始的 7 位寻址，在总线地址 1010000b 处读取 EEPROM 的内容。TUSB8042A 使用单个突发读取事务读取整个 EEPROM 内容。当地址达到 FFh 时，突发读取事务结束。

如果地址字节 00h 处 EEPROM 内容的值等于 55h，则 TUSB8042A 会根据 EEPROM 映射加载配置寄存器。如果第一个字节不是 55h，则 TUSB8042A 会退出 I<sup>2</sup>C 模式并以配置寄存器中的默认值继续执行。在配置完成前，集线器不会连接到上游端口。

---

#### 备注

位于偏移 Ah 以上的字节是可选的。这些地址中对数据的要求取决于器件配置和器件配置 2 寄存器中配置的选项。

所需的最小尺寸 I<sup>2</sup>C EEPROM 为 2Kbit。

---

有关 I<sup>2</sup>C 操作的详细信息，请参阅 UM10204 I<sup>2</sup>C 总线规范和用户手册。

### 7.4.3 端口配置

TUSB8042A 端口配置可通过寄存器或 efuse 进行选择。端口使用配置寄存器 (USED[3:0]) 定义集线器可能报告的端口数。器件可移除配置寄存器 (RMBL[3:0]) 定义报告为已使用的 USB 3.2 端口是否具有永久连接的器件。仅 USB 2.0 端口寄存器 (USB2\_ONLY[3:0]) 定义是否将所用端口报告为 USB 2.0 集线器的一部分，还是将其报告为 USB2.0 集线器和 SS 集线器的一部分。USB2\_ONLY 字段启用 USB2.0 端口，即使相应已使用位为低电平也是如此。表 7-4 显示了可能组合的示例。

**表 7-4. TUSB8042A 下游端口配置示例**

USED[3:0]	RMBL[3:0]	USB2_ONLY [3:0]	报告的端口配置	物理到逻辑端口映射
1111	1111	0000	4 端口 USB 3.2 集线器 4 端口 USB 2.0 集线器	Physical1 => USB 3.2 和 USB2.0 的逻辑端口 1。 Physical2 => USB 3.2 和 USB2.0 的逻辑端口 2。 Physical3 => USB 3.2 和 USB2.0 的逻辑端口 3。 Physical4 => USB 3.2 和 USB2.0 的逻辑端口 4。
1110	1111	0000	3 端口 USB 3.2 集线器 3 端口 USB 2.0 集线器。	未使用 Physical1。 Physical2 => USB 3.2 和 USB2.0 的逻辑端口 1。 Physical3 => USB 3.2 和 USB2.0 的逻辑端口 2。 Physical4 => USB 3.2 和 USB2.0 的逻辑端口 3。
1100	0111	0000	2 端口 USB 3.2 集线器 2 端口 USB2.0 集线器，在端口 2 上具有永久连接的器件	未使用 Physical1。 未使用 Physical2。 Physical3 => USB 3.2 和 USB2.0 的逻辑端口 1。 Physical4 => USB 3.2 和 USB2.0 的逻辑端口 2。
0011	1111	0010	1 端口 USB 3.2 集线器 2 端口 USB 2.0 集线器	Physical1 => USB 3.2 和 USB2.0 的逻辑端口 1。 Physical2 => USB2.0 的逻辑端口 2。 未使用 Physical3。 未使用 Physical4。
1000	1111	0010	1 端口 USB 3.2 集线器 2 端口 USB 2.0 集线器	未使用 Physical1。 Physical2 => USB2.0 的逻辑端口 2。 未使用 Physical3 Physical4 => USB 3.2 和 USB2.0 的逻辑端口 1。
1111	1111	1110	1 端口 USB 3.2 集线器 4 端口 USB 2.0 集线器	Physical1 => USB 3.2 和 USB2.0 的逻辑端口 1。 Physical2 => USB2.0 的逻辑端口 2。 Physical3 => USB2.0 的逻辑端口 3。 Physical4 => USB2.0 的逻辑端口 4。

#### 7.4.4 SMBus 目标操作

启用 SMBus 接口模式后，TUSB8042A 支持读取块和写入块协议作为仅目标 SMBus 器件。

TUSB8042A 目标地址为 1000 1xyz，其中：

- x 是集中/SMB\_A2/HS\_UP 引脚在复位时的状态，
- y 是 FULLPWRMGMTz/SMB\_A1/SS\_UP 引脚在复位时的状态
- z 为读取/写入位；1 = 读取访问、0 = 写入访问。

有关 SMBus 要求的详细信息，请参阅系统管理总线规范。

---

#### 备注

如果主机使用不受支持的协议对 TUSB8042A 进行寻址，则器件不会响应。TUSB8042A 无限期等待 SMBus 主机进行配置，并且不会连接到上游端口，直到 SMBus 主机通过清除 CFG\_ACTIVE 位指示配置已完成。

---



## 8 寄存器映射

### 8.1 配置寄存器

通过字节边界可访问内部配置寄存器。配置寄存器值加载为默认值，但当 TUSB8042A 处于 I<sup>2</sup>C 或 SMBus 模式时可以覆盖这些值。有关可通过 OTP 进行配置的寄存器，请参阅表 7-3。

**表 8-1. TUSB8042A 寄存器映射**

字节地址	目录	可配置 EEPROM
00h	ROM 签名寄存器	是
01h	供应商 ID LSB	是
02h	供应商 ID MSB	是
03h	产品 ID LSB	是
04h	产品 ID MSB	是
05h	器件配置寄存器	是
06h	电池充电支持寄存器	是
07h	器件可移除配置寄存器	是
08h	端口使用的配置寄存器	是
09h	保留。必须默认设置为 00h。	是
0Ah	器件配置寄存器 2	是
0Bh	USB 2.0 端口极性控制寄存器	是
0Ch-0Fh	保留	否
10h-1Fh	UUID 字节 [15:0]	否
20h-21h	LangID 字节 [1:0]	是
22h	序列号长度	是
23h	制造商字符串长度	是
24h	产品字符串长度	是
25h	器件配置寄存器 3	是
26h	仅 USB 2.0 端口寄存器	是
27h-2Eh	保留	是
2Fh	保留	否
30h-4Fh	序列号字符串字节 [31:0]	是
50h-8Fh	制造商字符串字节 [63:0]	是
90h-CFh	产品字符串字节 [63:0]	是
D0h-D4h	保留	是，但不更改默认值。
D5h-D7h	保留	否
D8h-DCh	保留	是，但不更改默认值。
DDh-EFh	保留	否
F0h	附加特性配置寄存器	是
F1h-F7h	保留	否
F8h	SMBus 器件状态和命令寄存器	否
F9h - FFh	保留	否

## 8.2 ROM 签名寄存器

图 8-1. 寄存器偏移 0h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-2. 位说明 - ROM 签名寄存器

位	字段	类型	说明
7:0	romSignature	RW	ROM 签名寄存器。在 I <sup>2</sup> C 模式下，TUSB8042A 使用该寄存器来验证连接的 EEPROM 是否已编程。EEPROM 的第一个字节与屏蔽 55h 进行比较，并且如果不匹配，则 TUSB8042A 中止 EEPROM 加载并使用寄存器默认值执行。

## 8.3 供应商 ID LSB 寄存器

图 8-2. 寄存器偏移 1h

位编号	7	6	5	4	3	2	1	0
复位状态	0	1	0	1	0	0	0	1

表 8-3. 位说明 - 供应商 ID LSB 寄存器

位	字段	类型	说明
7:0	vendorIdLsb	RO/RW	供应商 ID LSB。USB-IF 分配的唯一供应商 ID 的最低有效字节；该寄存器的默认值为 51h，表示 TI 供应商 ID 0451h 的 LSB。可以覆盖该值以指示客户供应商 ID。 用于该字段的值是 EEPROM/SMBus 写入 PID 和 VID 的非零值。如果 EEPROM/SMBus 向 PID 和 VID 写入零值，则用于该字段的值为 OTP 中的非零值。如果 OTP 写入零值，则该域使用的值为 51h。

## 8.4 供应商 ID MSB 寄存器

图 8-3. 寄存器偏移 2h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	1	0	0

表 8-4. 位说明 - 供应商 ID MSB 寄存器

位	字段	类型	说明
7:0	vendorIdMsb	RO/RW	供应商 ID MSB。USB-IF 分配的唯一供应商 ID 的最高有效字节；该寄存器的默认值为 04h，表示 TI 供应商 ID 0451h 的 MSB。可以覆盖该值以指示客户供应商 ID。 用于该字段的值是 EEPROM/SMBus 写入 PID 和 VID 的非零值。如果 EEPROM/SMBus 向 PID 和 VID 写入零值，则用于该字段的值为 OTP 中的非零值。如果 OTP 写入零值，则该域使用的值为 04h。

## 8.5 产品 ID LSB 寄存器

图 8-4. 寄存器偏移 3h

位编号	7	6	5	4	3	2	1	0
复位状态	0	1	0	0	0	0	0	0

表 8-5. 位描述 - 产品 ID LSB 寄存器

位	字段	类型	说明
7:0	productIdLsb	RO/RW	产品 ID LSB。德州仪器 (TI) 分配的产品 ID 的最低有效字节，在超快速器件描述符中报告。该寄存器的默认值为 40h，表示德州仪器 (TI) 分配的超快速产品 ID 的 LSB。USB 2.0 器件描述符中报告的值是此寄存器位与 00000010b 进行异或运算的值。该值可以被覆盖以指示客户产品 ID。此字段使用的值是 EEPROM/SMBus 写入 PID 和 VID 的非零值。如果 EEPROM/SMBus 向 PID 和 VID 写入零值，则用于该字段的值为 OTP 中的非零值。如果 OTP 写入零值，则此字段使用的值为 40h。

## 8.6 产品 ID MSB 寄存器

图 8-5. 寄存器偏移 4h

位编号	7	6	5	4	3	2	1	0
复位状态	1	0	0	0	0	0	0	1

表 8-6. 位描述 - 产品 ID MSB 寄存器

位	字段	类型	说明
7:0	productIdMsb	RO/RW	产品 ID MSB。德州仪器 (TI) 分配的产品 ID 的最高有效字节；该寄存器的默认值为 82h，表示德州仪器 (TI) 分配的产品 ID 的 MSB。该值可以被覆盖以指示客户产品 ID。此字段使用的值是 EEPROM/SMBus 写入 PID 和 VID 的非零值。如果 EEPROM/SMBus 向 PID 和 VID 写入零值，则用于该字段的值为 OTP 中的非零值。如果 OTP 写入零值，则此字段使用的值为 82h。

## 8.7 器件配置寄存器

图 8-6. 寄存器偏移 5h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	1	X	X	0	0

### 备注

TUSB8042A 的 REG\_05h[1] 的复位状态为 0，TUSB8042A1 的复位状态为 1。

表 8-7. 位描述 - 器件配置寄存器

位	字段	类型	说明
7	customStrings	RW	自定义字符串启用。此位控制写入制造商字符串长度、制造商字符串、产品字符串长度、产品字符串和语言 ID 寄存器的能力 0 = 制造商字符串长度、制造商字符串、产品字符串长度、产品字符串，以及语言 ID 寄存器为只读 1 = 制造商字符串长度、制造商字符串、产品字符串长度、产品字符串，以及语言 ID 寄存器可由 EEPROM 加载或由 SMBus 写入此位的默认值为 0。
6	customSernum	RW	自定义序列号启用。该位控制写入序列号寄存器的能力。 0 = 序列号字符串长度和序列号字符串寄存器为只读 1 = 序列号字符串长度以及序列号字符串寄存器可由 EEPROM 加载或由 SMBus 写入 该位的默认值为 0。
5	u1u2Disable	RW	U1 和 U2 禁用。该位控制 U1/U2 支持。 0 = U1/U2 支持启用 1 = U1/U2 支持禁用 当禁用 U1/U2 支持时，TUSB8042A 不会在任何端口（上游或下游）上启动或接受任何 U1 或 U2 请求，除非器件接收或发送 Force_LinkPM_Accept LMP。在接收或发送 FLPMA LMP 后，器件会根据 USB 3.2 协议继续启用 U1 和 U2，直到器件获得上电复位或在上游端口上断开连接。 当 TUSB8042A 处于 I <sup>2</sup> C 模式时，TUSB8042A 从 EEPROM 的内容加载此位。 当 TUSB8042A 处于 SMBus 模式时，该值可由 SMBus 主机覆盖。
4	RSVD	RO	保留。该位被保留，读取时返回 1。
3	集中	RW	集中。该位在使用 GANGED/SMBA2/HS_UP 引脚的值使复位位置为无效时加载。 0 = 当 fullPwrMgmtz = 0 时，通过 PWRCTL[4:1]/BATEN[4:1] 引脚单独打开和启用每个端口 1 = 当 fullPwrMgmtz = 0 时，PWRCTL[4:1]/BATEN1 引脚会集中并启用所有端口的电源开关控制 当 TUSB8042A 处于 I <sup>2</sup> C 模式时，TUSB8042A 从 EEPROM 的内容加载此位。 当 TUSB8042A 处于 SMBus 模式时，该值可由 SMBus 主机覆盖。
2	fullPwrMgmtz	RW	完整电源管理。该位在通过 FULLPWRMGMTz/SMBA1/SS_UP 引脚的值使复位位置为无效时加载。 0 = 端口电源开关状态报告启用 1 = 端口电源开关状态报告禁用 当 TUSB8042A 处于 I <sup>2</sup> C 模式时，TUSB8042A 从 EEPROM 的内容加载此位。 当 TUSB8042A 处于 SMBUS 模式时，该值可由 SMBus 主机覆盖。
1	u1u2TimerOvr	RW	U1 U2 计时器覆盖。设置此字段后，TUSB8042A 会覆盖由 USB 3.2 主机软件设置的下游端口 U1/U2 超时值。如果软件设置了 1h - FFh 范围内的值，则 TUSB8042A 使用 FFh 的值。如果软件将值设置为 0，则 TUSB8042A 使用值 0。必须设置 REG_09h [6] 才能启用此特性。
0	RSVD	RO	保留。该字段被保留，读取时返回 0。

## 8.8 电池充电支持寄存器

图 8-7. 寄存器偏移 6h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	X	X	X	X

表 8-8. 位说明 - 电池充电支持寄存器

位	字段	类型	说明
7:4	RSVD	RO	保留。只读，读取时返回 0。
3:0	batEn[3:0]	RW	<p>电池充电器支持。该字段中的位指示下游端口是否实现充电端口特性。</p> <p>0 = 不为电池充电支持特性启用端口</p> <p>1 = 为电池充电支持特性启用端口</p> <p>每位直接对应于下游端口，即 batEn0 对应于下游端口 1、batEN1 对应于下游端口 2。</p> <p>这些位的默认值在复位失效时加载，其值为 PWRCTL/BATEN[3:0]。</p> <p>在 I<sup>2</sup>C/SMBus 模式下，该字段中的位可由 EEPROM 内容或 SMBus 主机覆盖。</p>

## 8.9 器件可移除配置寄存器

图 8-8. 寄存器偏移 7h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	X	X	X	X

表 8-9. 位描述 - 器件可移除配置寄存器

位	字段	类型	说明
7	customRmbl	RW	<p>自定义可移除。该位控制端口可移除位、端口使用位和 USB2_ONLY 位的选择。</p> <p>0 = rmb[3:0]、used[3:0] 和 USB2_ONLY[3:0] 为只读并且值加载自 OTP ROM</p> <p>1 = rmb[3:0]、used[3:0]，并且 USB2_ONLY[3:0] 为读取/写入并且可由 EEPROM 加载或由 SMBus 写入</p> <p>该位可通过 rmb[3:0] 同时写入。</p>
6:4	RSVD	RO	保留。只读，读取时返回 0。
3:0	rmb[3:0]	RO/RW	<p>可移除。该字段中的位指示连接到下游端口 4 至 1 的器件是可移除式还是永久连接式。</p> <p>0 = 连接到端口的器件不可移除</p> <p>1 = 连接到端口的器件可移除</p> <p>每个位直接对应于下游端口 n + 1，也就是说 rmb0 对应于下游端口 1、rmb1 对应于下游端口 2，依此类推。</p> <p>除非 customRmbl 位设置为 1，否则该字段为只读。否则，此字段的值反映了 OTP ROM non_rmb[3:0] 字段的反相值。</p>

## 8.10 端口使用的配置寄存器

图 8-9. 寄存器偏移 8h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	1	1	1	1

表 8-10. 位说明 - 端口使用的配置寄存器

位	字段	类型	说明
7:4	RSVD	RO	保留。只读。

表 8-10. 位说明 - 端口使用的配置寄存器 (续)

位	字段	类型	说明
3:0	used[3:0]	RO/RW	<p>已使用。该字段中的位指示是否启用端口。</p> <p>0 = 端口未使用或已禁用</p> <p>1 = 端口已使用或已启用</p> <p>每个位直接对应于下游端口，即 used0 对应于下游端口 1、used1 对应于下游端口 2，依此类推。除非 customRmbl 位设置为 1，否则该字段为只读。当设置相应的 USB2_ONLY 位时，无论编程到此字段中的位如何，都将使用并启用 USB2 端口。</p>

## 8.11 器件配置寄存器 2

图 8-10. 寄存器偏移 Ah

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	X	0	0	0	0	0

表 8-11. 位描述 - 器件配置寄存器 2

位	字段	类型	说明
7	保留	RO	保留。只读，读取时返回 0。
6	customBCfeatures	RW	自定义电池充电特性启用。该位控制写入电池充电特性配置控制的能力。 0 = HiCurAcpModeEn 为只读，值从 OTP ROM 中加载。 1 = HiCurAcpModeEn 位为 读取/写入，可通过 EEPROM 加载或通过 SMBus 写入。 此位可以与 HiCurAcpModeEn 同时写入。
5	pwrctlPol	RW	电源启用极性。该位在通过 PWRCTL_POL 引脚的值使复位位置为无效时加载。 0 = PWRCTL 极性低电平有效 1 = PWRCTL 极性高电平有效 当 TUSB8042A 处于 I <sup>2</sup> C 模式时，TUSB8042A 从 EEPROM 的内容加载此位。 当 TUSB8042A 处于 SMBus 模式时，该值可由 SMBus 主机覆盖。
4	HiCurAcpModeEn	RO/RW	高电流 ACP 模式启用。当为下游端口启用自动电池充电模式时，该位会启用高电流平板电脑充电模式。 0 = 高电流分压器模式禁用。高电流为 ACP2 (默认) 1 = 高电流分压器模式启用。高电流模式为 ACP3 除非 customBCfeatures 位设置为 1，否则该位为只读。如果 customBCfeatures 为 0，此位的值反映 OTP ROM HiCurAcpModeEn 位的值。
3:2	保留	RW	保留。这些寄存器未使用并返回写入的任何值。
1	autoModeEnz	RW	自动模式启用。该位在通过 AUTOENZ/HS_SUSPEND 引脚的值使复位位置为无效时加载。 在未连接上游端口时，自动模式只适用于电池充电启用的下游端口。在以下条件下： 0 = 自动模式电池充电特性启用。 1 = 自动模式禁用；仅支持电池充电 DCP 和 CDP 模式。 注意：连接上游端口时，无论此位的值如何，所有启用电池充电支持的端口都支持电池充电 CDP 模式。
0	RSVD	RO	保留。只读，读取时返回 0。

## 8.12 USB 2.0 端口极性控制寄存器

图 8-11. 寄存器偏移 Bh

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-12. 位说明 - USB 2.0 端口极性控制寄存器

位	字段	类型	说明
7	customPolarity	RW	自定义 USB 2.0 极性。此位控制写入 p[4:0]_usb2pol 位的能力。 0 = p[4:0]_usb2pol 位为只读，值从 OTP ROM 加载。 1 = The p[4:0]_usb2pol 位为 读取/写入，可由 EEPROM 加载或 SMBus 写入。 此位可以通过 p[4:0]_usb2pol 位同时写入
6:5	RSVD	RO	保留。只读，读取时返回 0。
4	p4_usb2pol	RO/RW	下游端口 4 DM/DP 极性。它控制端口的极性。 0 = USB 2.0 端口极性如引脚输出所记录的那样 1 = USB 2.0 端口极性根据引脚输出所记录的极性交换；即 DM 变为 DP、DP 变为 DM。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p4_usb2pol 位的值。
3	p3_usb2pol	RO/RW	下游端口 3 DM/DP 极性。它控制端口的极性。 0 = USB 2.0 端口极性如引脚输出所记录的那样 1 = USB 2.0 端口极性根据引脚输出所记录的极性交换；即 DM 变为 DP、DP 变为 DM。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p3_usb2pol 位的值。
2	p2_usb2pol	RO/RW	下游端口 2 DM/DP 极性。它控制端口的极性。 0 = USB 2.0 端口极性如引脚输出所记录的那样 1 = USB 2.0 端口极性根据引脚输出所记录的极性交换；即 DM 变为 DP、DP 变为 DM。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p2_usb2pol 位的值。
1	p1_usb2pol	RORW	下游端口 1 DM/DP 极性。它控制端口的极性。 0 = USB 2.0 端口极性如引脚输出所记录的那样 1 = USB 2.0 端口极性根据引脚输出所记录的极性交换；即 DM 变为 DP、DP 变为 DM。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p1_usb2pol 位的值。
0	p0_usb2pol	RO/RW	上游端口 DM/DP 极性。它控制端口的极性。 0 = USB 2.0 端口极性如引脚输出所记录的那样 1 = USB 2.0 端口极性根据引脚输出所记录的极性交换；即 DM 变为 DP、DP 变为 DM。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p0_usb2pol 位的值。



### 8.13 UUID 寄存器

图 8-12. 寄存器偏移 10h-1Fh

位编号	7	6	5	4	3	2	1	0
复位状态	X	X	X	X	X	X	X	X

表 8-13. 位说明 - UUID 字节 N 寄存器

位	字段	类型	说明
7:0	uuidByte[n]	RO	UUID 字节 N。在容器 ID 描述符中返回的 UUID。该寄存器的值由器件提供，符合互联网工程任务组 (IETF) RFC 4122 A UUID URN 命名空间的 UUID 要求。

### 8.14 语言 ID LSB 寄存器

图 8-13. 寄存器偏移 20h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	1	0	0	1

表 8-14. 位说明 - 语言 ID LSB 寄存器

位	字段	类型	说明
7:0	langIdLsb	RO/RW	语言 ID 最低有效字节。该寄存器包含在字符串索引 0 中 LANGID 代码 LSB 中返回的值。TUSB8042A 仅支持一种语言 ID。该寄存器的默认值为 09h，表示 LangID 0409h 的 LSB (表示美国英语)。当 customStrings 为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。

### 8.15 语言 ID MSB 寄存器

图 8-14. 寄存器偏移 21h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-15. 位说明 - 语言 ID MSB 寄存器

位	字段	类型	说明
7:0	langIdMsb	RO/RW	语言 ID 最高有效字节。该寄存器包含在字符串索引 0 中 LANGID 代码 MSB 中返回的值。TUSB8042A 仅支持一种语言 ID。该寄存器的默认值为 04h，表示 LangID 0409h 的 MSB (表示美国英语)。当 customStrings 为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。

## 8.16 序列号字符串长度寄存器

图 8-15. 寄存器偏移 22h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	1	1	0	0	0

表 8-16. 位说明 - 序列号字符串长度寄存器

位	字段	类型	说明
7:6	RSVD	RO	保留。只读，读取时返回 0。
5:0	serNumStringLen	RO/RW	序列号字符串长度。序列号字符串的字符串长度（以字节为单位）。默认值为 18h，表示支持 24 字节序列号字符串。最大字符串长度为 32 字节。 当 customSernum 为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。 当该字段不为零时，从序列号字符串寄存器中包含的数据在字符串索引 1 处返回 serNumStringLen 字节的序列号字符串。

## 8.17 制造商字符串长度寄存器

图 8-16. 寄存器偏移 23h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-17. 位说明 - 制造商字符串长度寄存器

位	字段	类型	说明
7	RSVD	RO	保留。只读，读取时返回 0。
6:0	mfgStringLen	RO/RW	制造商字符串长度。制造商字符串的字符串长度（以字节为单位）。默认值为 0，表示未提供制造商字符串。最大字符串长度为 64 字节。 当 customStrings 为 1 时，可通过连接的 EEPROM 或 SMBus 主机的内容覆盖该字段。 当该字段为非零时，会从制造商字符串寄存器中包含的数据在字符串索引 3 处返回一个 mfgStringLen 字节的制造商字符串。

## 8.18 产品字符串长度寄存器

图 8-17. 寄存器偏移 24h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-18. 位说明 - 产品字符串长度寄存器

位	字段	类型	说明
7	RSVD	RO	保留。只读，读取时返回 0。
6:0	prodStringLen	RO/RW	产品字符串长度。产品字符串的字符串长度（以字节为单位）。默认值为 0，表示未提供产品字符串。最大字符串长度为 64 字节。 当 customStrings 为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。 当该字段为非零时，从产品字符串寄存器中包含的数据在字符串索引 3 处返回 prodStringLen 字节的产品字符串。

## 8.19 器件配置寄存器 3

图 8-18. 寄存器偏移 25h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-19. 位描述 - 器件配置寄存器 3

位	字段	类型	说明
7:6	RSVD	RO	保留。只读，读取时返回 0。
5	bcdUSB30	RW	当设置了该字段时，该字段强制 SS 集线器报告 bcdUSB = 3.0 而不是 3.2。
4	USB2.0_only	RW	USB 2.0 集线器仅报告为 2.0。该位禁止 USB 2.0 集线器在 USB SS BOS SS 器件能力描述符的 wSpeedsSupported 字段中报告 5Gbps 支持。此位也禁用 USB3.0 集线器。 该位是读取/写入，但返回的读取值是该位和相应 eFuse 位的布尔 OR。如果任一被设定，这个特性就会被启用。
3	USB2_DFP_UNCONF	RW	设置该字段后，会在 DFP 上启用 USB 2.0 定义的未配置状态。
2	I2C_100k	R/W	I <sup>2</sup> C 100kHz。该位控制 I <sup>2</sup> C 控制器对 USB 至 I <sup>2</sup> C 两次请求的时钟速率。EEPROM 读取发生在 400K 时，除非使用 eFuse 将此速率设置为 100k。 该位是读取/写入，但返回的读取值是该位和相应 eFuse 位的布尔 OR。如果任一被设定，这个特性就会被启用。
1	Galaxy_Enz	R/W	禁用 Galaxy 兼容模式。当该字段为高电平时，Galaxy 充电兼容模式不包括在 AUTOMODE 充电器序列中。 该位是读取/写入，但返回的读取值是该位和相应 eFuse 位的布尔 OR。如果设置任一，此功能将被禁用。
0	FullAutoEn	R/W	启用所有分压器电池充电模式。当启用自动模式并设置此位时，任何启用用于电池充电的 DS 端口都会在 DCP 之前尝试所有分压器电池充电模式，从最高电流选项开始。 该位是可写的，但读回的值是该位和相应的 eFuse 控制的布尔 OR。如果设置了任一，eFuse 或这个寄存器、该特性被启用。

## 8.20 仅 USB 2.0 端口寄存器

图 8-19. 寄存器偏移 26h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-20. 位说明 - 仅 USB 2.0 端口寄存器

位	字段	类型	说明
7:4	RSVD	RO	保留。只读。
3:0	USB2_ONLY[3:0]	RO/RW	仅 USB 2.0 端口。该字段中的位主要指示端口是否仅为 USB 2.0 操作启用。除非设置了 customRmbl 位，否则该字段为只读字段。此外，这些位会覆盖相应使用的位。 值 0 表示为 USB 3.2 和 USB 2.0 启用了集线器端口。 值 1 表示仅为 USB 2.0 操作启用集线器端口。

## 8.21 序列号字符串寄存器

图 8-20. 寄存器偏移 30h-4Fh

位编号	7	6	5	4	3	2	1	0
复位状态	X	X	x	x	x	x	x	x

表 8-21. 位说明 - 序列号寄存器

位	字段	类型	说明
7:0	serialNumber[n]	RO/RW	序列号字节 N。在字符串索引 1 处的序列号字符串描述符中返回的序列号。这些寄存器的默认值由 TI 分配。当 customSernum 为 1 时，这些寄存器可由 EEPROM 内容或 SMBus 主机覆盖。

## 8.22 制造商字符串寄存器

图 8-21. 寄存器偏移 50h-8Fh

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-22. 位说明 - 制造商字符串寄存器

位	字段	类型	说明
7:0	mfgStringByte[n]	RW	制造商字符串字节 N。当 mfgStringLen 大于 0 时，这些寄存器提供了为字符串索引 3 返回的字符串值。字符串中返回的字节数等于 mfgStringLen。 编程数据为 UNICODE UTF-16LE 编码，由 Unicode 标准全球字符编码版本 5.0 定义。

## 8.23 产品字符串寄存器

图 8-22. 寄存器偏移 90h-CFh

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-23. 位说明 - 产品字符串字节 N 寄存器

位	字段	类型	说明
7:0	prodStringByte[n]	RO/RW	产品字符串字节 N。当 prodStringLen 大于 0 时，这些寄存器提供为字符串索引 2 返回的字符串值。字符串中返回的字节数等于 prodStringLen。 编程数据为 UNICODE UTF-16LE 编码，由 Unicode 标准全球字符编码版本 5.0 定义。

## 8.24 附加特性配置寄存器

图 8-23. 寄存器偏移 F0h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-24. 位描述 - 附加特性配置寄存器

位	字段	类型	说明
7:5	保留	RW	保留。此字段默认设置为 3'b000，不得更改。
4	stsOutputEn	RW	状态输出启用。在设置此字段后，启用状态输出信号，HS_UP、HS_SUSPEND、SS_UP、SS_SUSPEND。 0 = STS 输出禁用。 1 = STS 输出启用。 该位可由 EEPROM 加载或由 SMBUS 主机覆盖。
3:1	pwrnTime	RW	上电延迟时间。当 efuse_pwrnTime 字段为全 0 时，该字段设置转换电池充电模式时从 PWRCTL 移除禁用到 PWRCTL 启用的延迟时间。例如，禁用上电时，从 ACP 模式转换到 DCP 模式。标称正时定义如下： $TPWRON\_EN = (pwrnTime \times 1) \times 200ms \quad (1)$ 该字段可以由 EEPROM 内容或 SMBus 主机覆盖。
0	usb3spreadDis	RW	USB3 展频禁用。该位允许固件禁用 USB3 phy PLL 的展频功能。 0 = 启用展频功能 1 = 禁用展频功能 该位可由 EEPROM 加载或由 SMBUS 主机覆盖。

## 8.25 SMBus 器件状态和命令寄存器

图 8-24. 寄存器偏移 F8h

位编号	7	6	5	4	3	2	1	0
复位状态	0	0	0	0	0	0	0	0

表 8-25. 位说明 - SMBus 器件状态和命令寄存器

位	字段	类型	说明
7:2	RSVD	RO	保留。只读，读取时返回 0。
1	smbusRst	RSU	SMBus 接口复位。该位将寄存器加载回 GRSTz 值。请注意，由于这个位只能在 SMBus 模式下设定，cfgActive 位也复位为 1。当软件设置该位时，软件必须根据需要重新配置寄存器。该位通过写入 1 来设置，并且在复位完成后由硬件清除。写入 0 不起作用。
0	cfgActive	RCU	配置激活。该位指示 TUSB8042A 的配置当前处于活动状态。当器件进入 I <sup>2</sup> C 或 SMBus 模式时，该位由硬件设置。此位为 1 时，TUSB8042A 不应连接到上游端口。在 I <sup>2</sup> C 模式下，当 TUSB8042A 退出 I <sup>2</sup> C 模式时，该位由硬件清除。当处于 SMBus 模式时，必须由 SMBus 主机清除该位才能退出配置模式并允许上游端口连接。该位通过写入 1 清除。写入 0 不起作用。

## 9 应用和实例

### 备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

### 9.1 应用信息

TUSB8042A 是一款四端口兼容 USB 3.2 x1 Gen1 的集线器。该器件可在上行端口上提供同步超快速 USB 高速或全速连接。该器件还可在下行端口上提供超快速 USB 高速、全速或者低速连接。TUSB8042A 可用于任何需要额外 USB 兼容端口的应用。例如，一台特定笔记本电脑可能只有两个下行 USB 端口。通过使用 TUSB8042A，笔记本电脑可以将下行端口数增加到五。

### 9.2 典型应用

#### 9.2.1 分立式 USB 集线器产品

TUSB8042A 的一个常见应用是作为自供电的独立 USB 集线器产品。该产品通过外部 5V DC 电源适配器供电。在此应用中，使用 USB 电缆 TUSB8042A 上游端口插入 USB 主机控制器。TUSB8042A 的下游端口供用户用于连接 USB 硬盘、摄像头、闪存驱动器等。

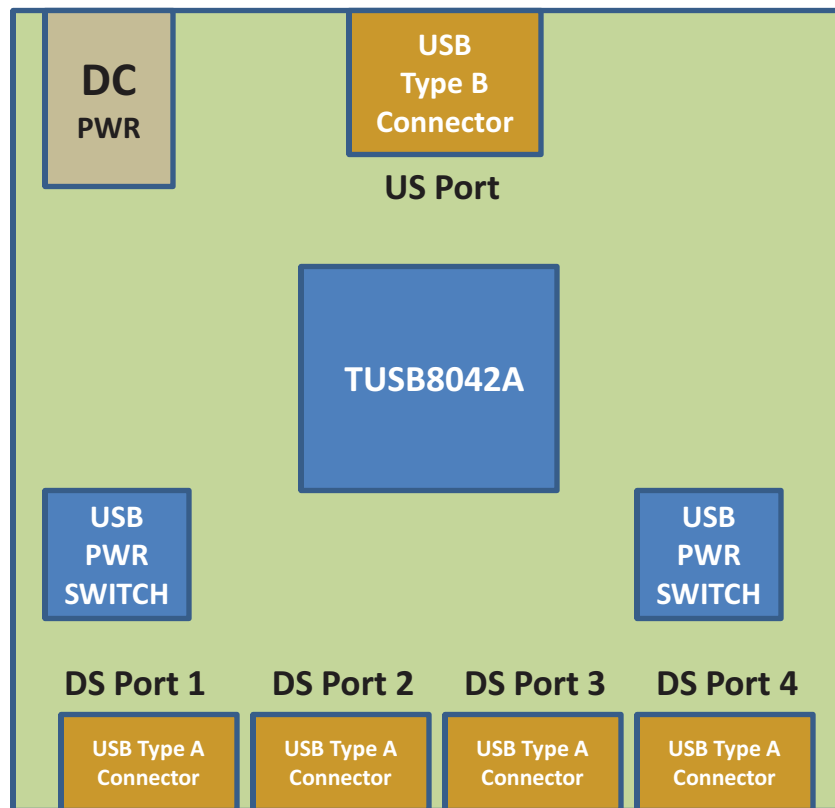


图 9-1. 分立式 USB 集线器产品



### 9.2.1.1 设计要求

表 9-1. 设计参数

设计参数	示例值
VDD 电源	1.1V
VDD33 电源	3.3V
上游端口 USB 支持 (SS、HS、FS)	SS、HS、FS
下游端口 1 USB 支持 (SS、HS、FS、LS)	SS、HS、FS、LS
下游端口 2 USB 支持 (SS、HS、FS、LS)	SS、HS、FS、LS
下游端口 3 USB 支持 (SS、HS、FS、LS)	SS、HS、FS、LS
下游端口 4 USB 支持 (SS、HS、FS、LS)	SS、HS、FS、LS
可拆卸外露下游端口的数量	4
不可拆卸外露下游端口的数量	0
下游端口的全面电源管理	是。(FULLPWRMGMTZ = 0)
单独控制下游端口电源开关	是。(集中 = 0)
电源开关启用极性	高电平有效。(PWRCTL_POL = 1)
下游端口 1 的电池充电支持	是
下游端口 2 的电池充电支持	是
下游端口 3 的电池充电支持	是
下游端口 4 的电池充电支持	是
I <sup>2</sup> C EEPROM 支持	否
24MHz 时钟源	晶体

### 9.2.1.2 详细设计过程

#### 9.2.1.2.1 上行端口实现

TUSB8042A 的上游连接到 USB3 Type-B 连接器。这个特定的示例中 GANGED 引脚和 FULLPWRMGMTZ 引脚被拉至低电平，这可实现对每个下行端口的单独电源支持。来自 USB3 Type-B 连接器的 VBUS 信号通过分压器馈送。分压器的目的是确保电平满足 USB\_VBUS 输入要求。

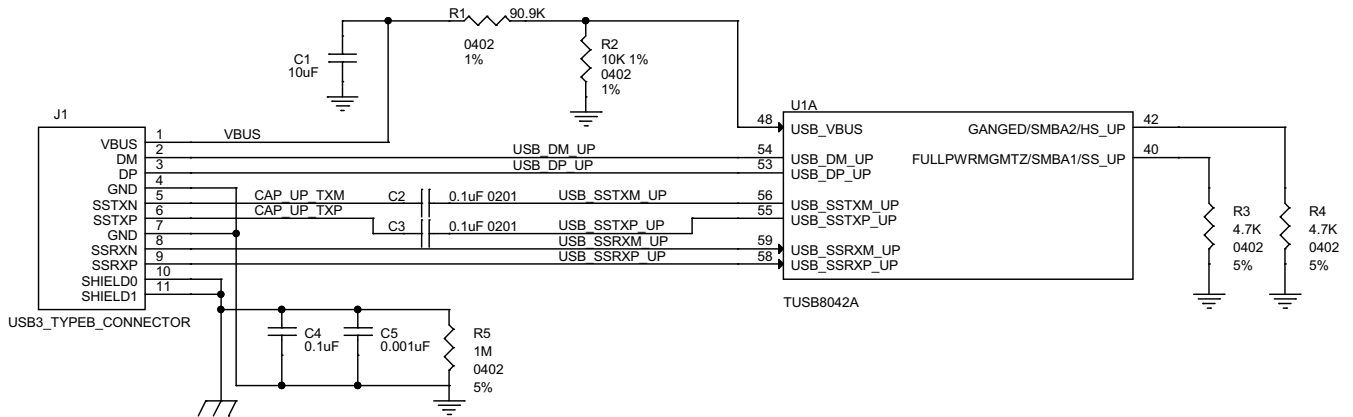


图 9-2. 上行端口实现

### 9.2.1.2.2 下游端口 1 实现

TUSB8042A 的下游端口 1 连接至 USB3 Type-A 连接器。BATEN1 引脚上拉后，为端口 1 启用电池充电支持。如果不需要电池充电支持，则 TI 建议卸载 BATEN1 上的上拉电阻器。

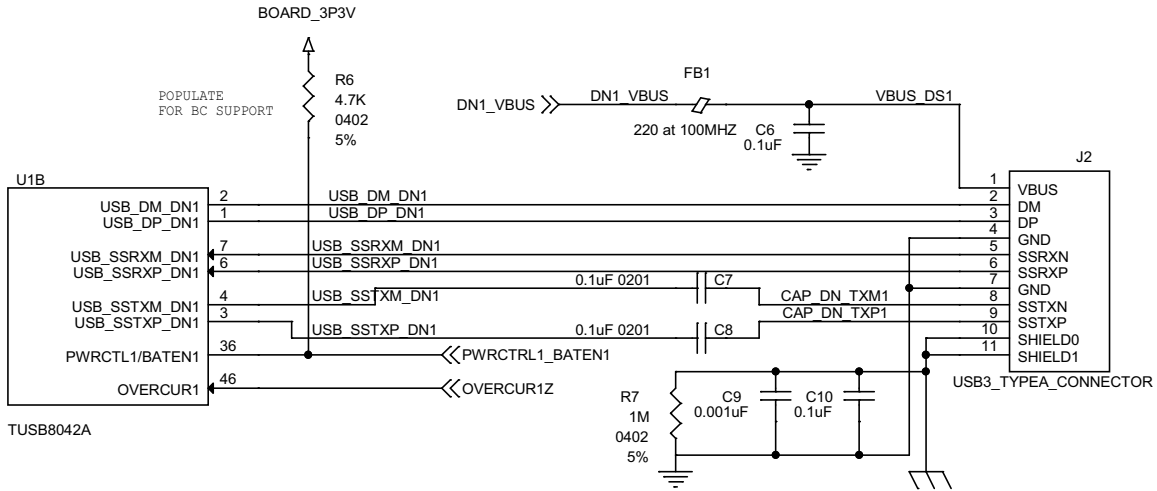


图 9-3. 下游端口 1 实现

### 9.2.1.2.3 下游端口 2 实现

TUSB8042A 的下游端口 2 连接至 USB3 Type-A 连接器。BATEN2 引脚上拉后，为端口 2 启用电池充电支持。如果不需要电池充电支持，则 TI 建议卸载 BATEN2 上的上拉电阻器。对于 VBUS 连接中使用的铁氧体磁珠，由于高电流充电模式下的 IR 压降很明显，因此建议使用较低电阻。无需在 Type-A 连接器屏蔽接地和信号接地引脚之间进行隔离。当接地端短接在一起时，某些应用可能具有更好的 ESD/EMI 性能。

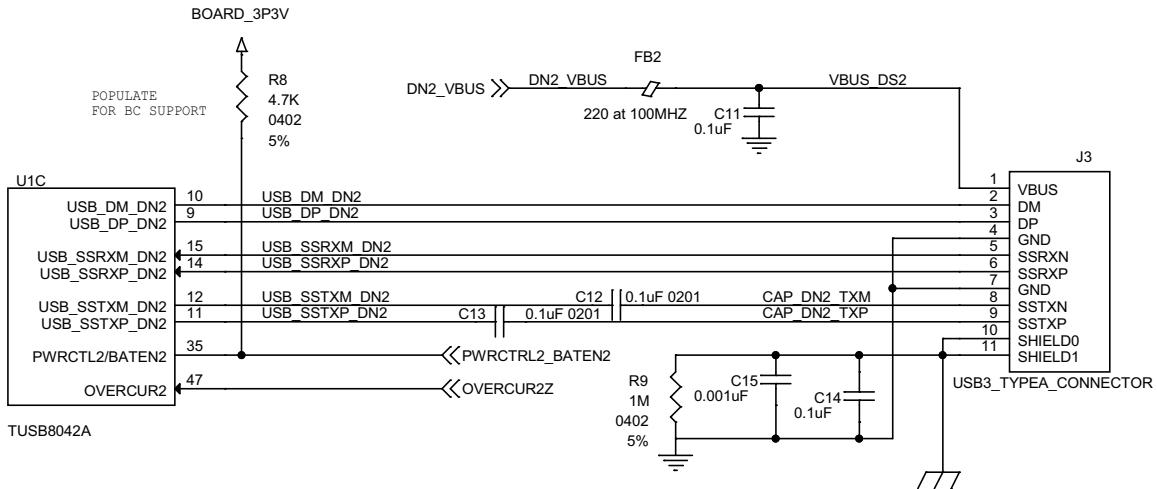


图 9-4. 下游端口 2 实现

### 9.2.1.2.4 下游端口 3 实现

TUSB8042A 的下游端口 3 连接到 USB3 Type-A 连接器。BATEN3 引脚上拉后，为端口 3 启用电池充电支持。如果不需要电池充电支持，则 TI 建议卸载 BATEN3 上的上拉电阻器。对于 VBUS 连接中使用的铁氧体磁珠，由于高电流充电模式下的 IR 压降很明显，因此建议使用较低电阻。无需在 Type-A 连接器屏蔽接地和信号接地引脚之间进行隔离。当接地端短接在一起时，某些应用可能具有更好的 ESD/EMI 性能。

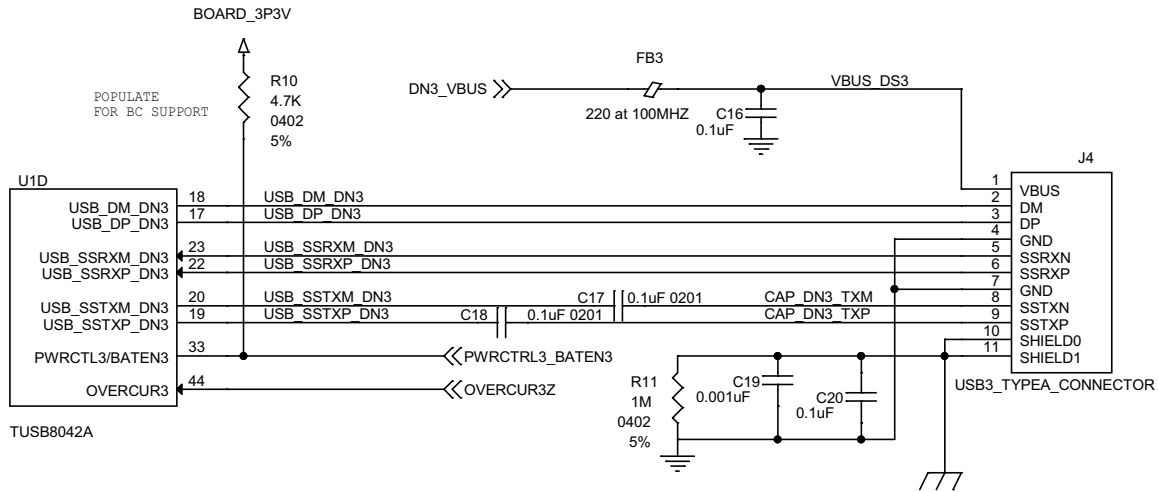


图 9-5. 下游端口 3 实现

### 9.2.1.2.5 下游端口 4 实现

TUSB8042A 的下游端口 4 连接到 USB3 Type-A 连接器。BATEN4 引脚上拉后，为端口 4 启用电池充电支持。如果不需要电池充电支持，则 TI 建议卸载 BATEN4 上的上拉电阻器。对于 VBUS 连接中使用的铁氧体磁珠，由于高电流充电模式下的 IR 压降很明显，因此建议使用较低电阻。无需在 Type-A 连接器屏蔽接地和信号接地引脚之间进行隔离。当接地端短接在一起时，某些应用可能具有更好的 ESD/EMI 性能。

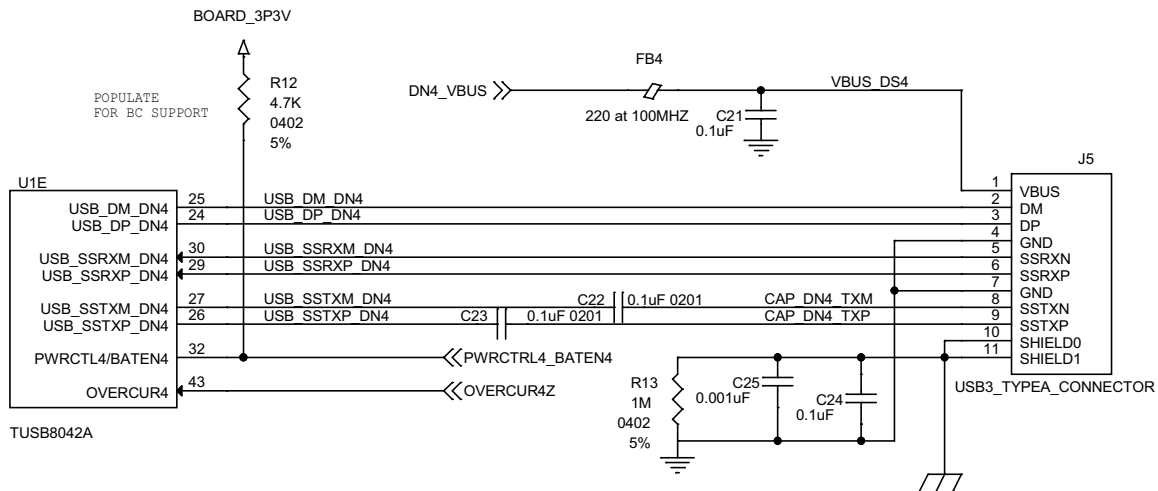


图 9-6. 下游端口 4 实现

### 9.2.1.2.6 VBUS 电源开关实现

这个特定示例使用德州仪器 (TI) **TPS2561** 双通道精度可调限流电源开关。有关此电源开关或德州仪器 (TI) 提供的其它电源开关的详细信息，请参见德州仪器 (TI) 网站。

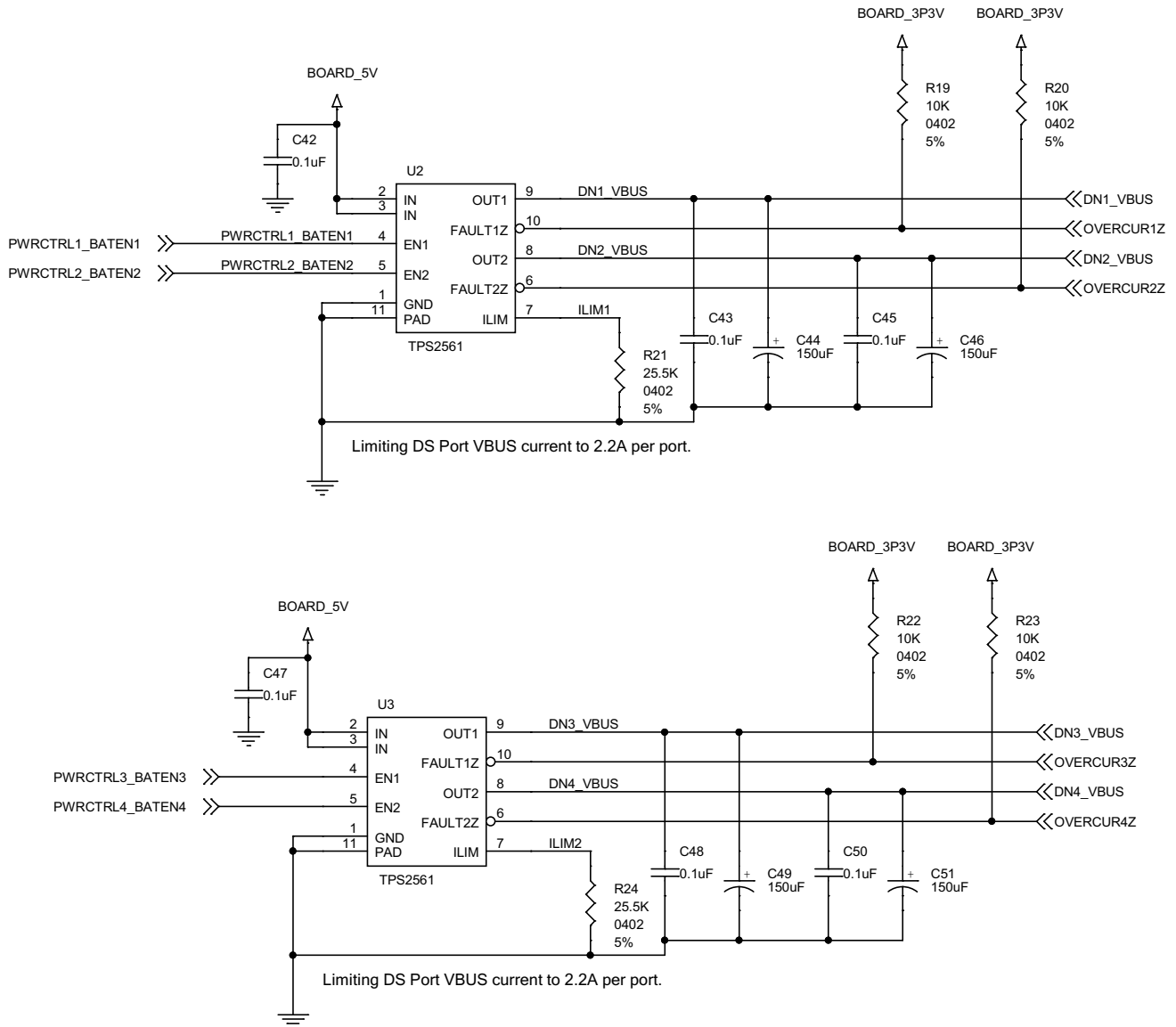


图 9-7. VBUS 电源开关实现

### 9.2.1.2.7 Clock、Reset 和 Misc

PWRCTL\_POL 保持未连接状态，这会导致 USB VBUS 电源开关的有效高电平电源使能 ( PWRCTL1、PWRCTL2、PWRCTL3 和 PWRCTL4 )。SMBUSz 引脚也保持未连接状态，由此会选择 I<sup>2</sup>C 模式。PWRCTL\_POL 和 SMBUSz 引脚都有内部上拉电阻。仅当 VDD11 电源在 VDD33 电源之前稳定时，才能使用 GRSTN 引脚上的 1 $\mu$ F 电容器。根据两个电源的电源斜坡，可能需要调整电容器大小。

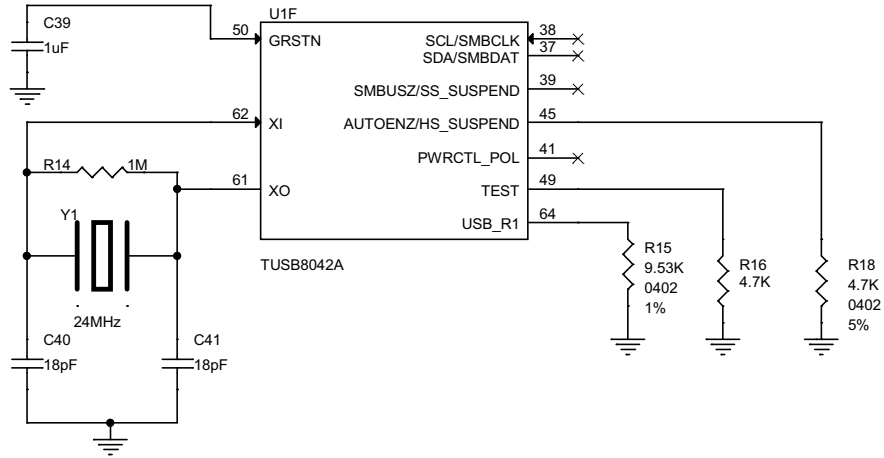


图 9-8. Clock、Reset 和 Misc

9.2.1.2.8 TUSB8042A 电源实现

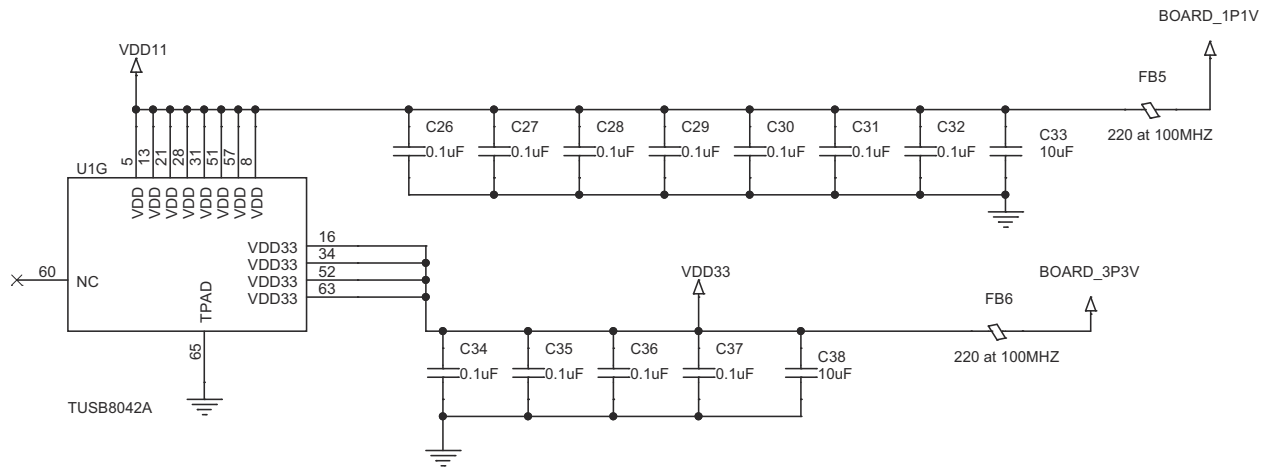


图 9-9. TUSB8042A 电源实现

9.2.1.3 应用曲线

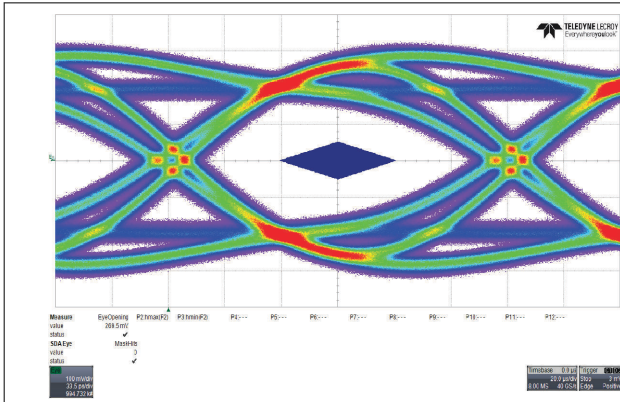


图 9-10. 上游端口

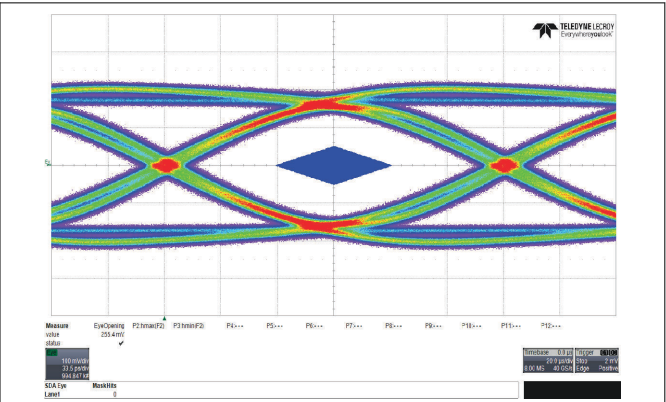


图 9-11. 下游端口 1

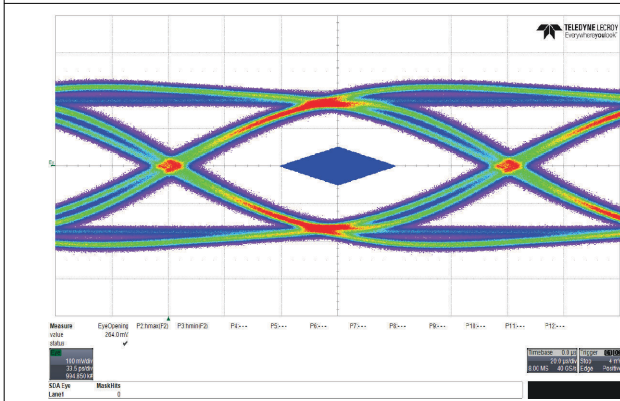


图 9-12. 下游端口 2

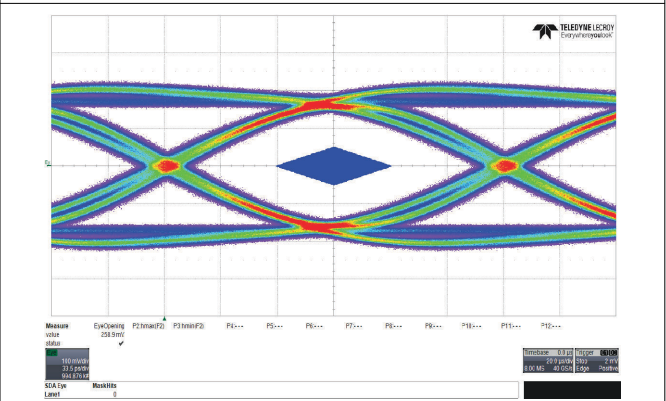


图 9-13. 下游端口 3

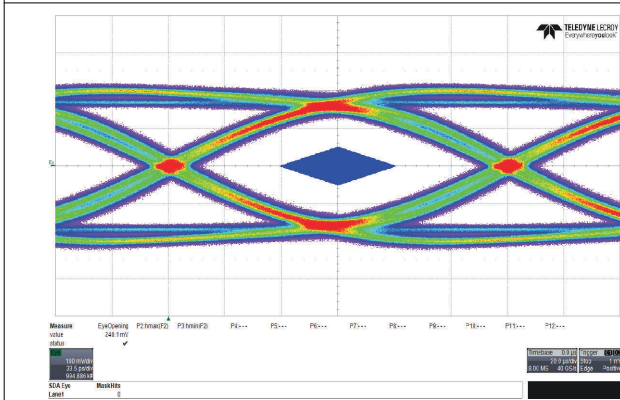


图 9-14. 下游端口 4

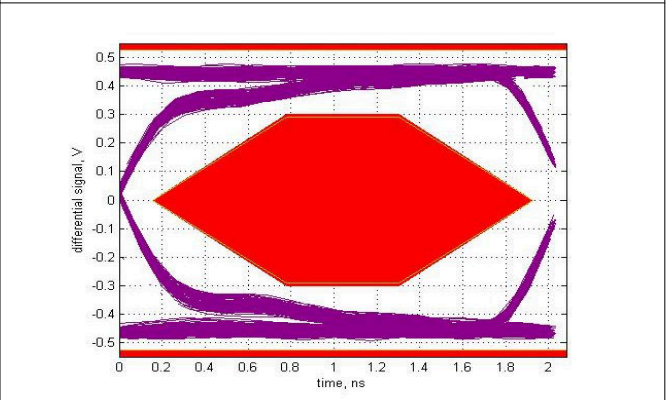


图 9-15. 高速上游端口



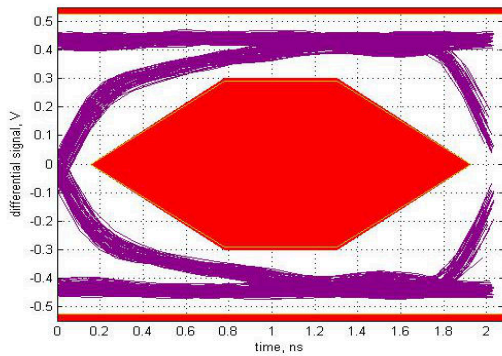


图 9-16. 高速下游端口 1

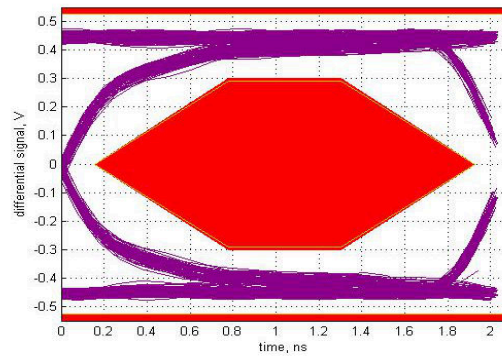


图 9-17. 高速下游端口 2

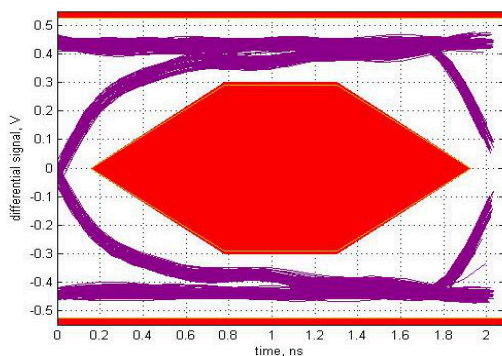


图 9-18. 高速下游端口 3

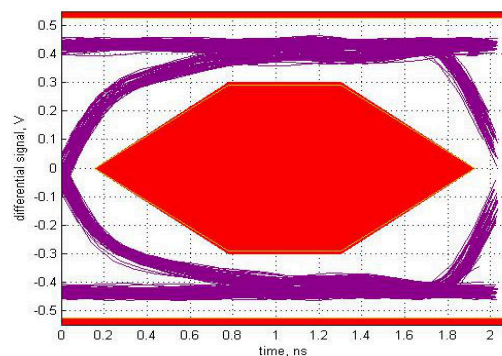


图 9-19. 高速下游端口 4

## 9.3 电源相关建议

### 9.3.1 TUSB8042A 电源

将  $V_{DD}$  和  $V_{DD33}$  实现为单个电源平面。

- TUSB8042A 的  $V_{DD}$  引脚对 TUSB8042A 的核心提供 1.1V (标称) 电源。通过铁氧体磁珠可将该电源轨与所有其他电源轨隔离, 从而降低噪声。
- 由于电源轨上的高电流消耗, 铁氧体磁珠在核心电源轨上的 DC 电阻会影响提供给器件的电压。可以通过调整核心电压稳压器的输出来考虑这一点, 也可以选择具有低 DC 电阻 (小于  $0.05\Omega$ ) 的铁氧体磁珠。
- TUSB8042A 的  $V_{DD33}$  引脚对 TUSB8042A 的 I/O 提供 3.3V 电源轨。通过铁氧体磁珠可将该电源轨与所有其他电源轨隔离, 从而降低噪声。
- 所有电源轨都需要一个  $10\mu\text{F}$  电容器或  $1\mu\text{F}$  电容器来实现稳定性和抗噪性。这些大容量电容器可以放置在电源轨上的任何位置。将较小的去耦电容器尽可能靠近 TUSB8042A 电源引脚放置, 其中每个引脚可进行两个不同值的优化分组。

### 9.3.2 下游端口电源

- 下游端口电源  $VBUS$  必须由每个端口能够提供 5V 电压和高达 900mA 电流的电源供电。下游端口电源开关可由 TUSB8042A 信号控制。也可以让下游端口电源始终处于启用状态。
- 每个下游端口的  $VBUS$  引脚上需要一个  $22\mu\text{F}$  或更大的大容量低 ESR 电容器来限制浪涌电流。
- 出于 ESD 和 EMI 原因, 建议在下游 USB 端口连接的  $VBUS$  引脚上使用铁氧体磁珠。铁氧体 USB 连接器侧的  $0.1\mu\text{F}$  电容器提供了一条低阻抗接地路径, 以防快速上升时间 ESD 电流从电缆耦合到  $VBUS$  布线上。



### 9.3.3 接地

TI 建议在设计中仅使用一个板接地平面。这为平面上方的信号布线提供了最佳的图像平面。TI 建议使用过孔将 TUSB8042A 的散热焊盘和任何电压稳压器连接到接地平面。为了实现 EMI 和 ESD，接地或机箱接地仅在不同平面上的 USB 端口连接器附近实现。

## 9.4 布局

### 9.4.1 布局指南

#### 9.4.1.1 放置

1. 将连接到 USB\_R1 引脚的  $9.53K \pm 1\%$  电阻器尽可能靠近 TUSB8042A 放置。
2. 在每个 VDD 和 VDD33 电源引脚上尽可能靠近地放置一个  $0.1\mu F$  电容器。
3. 在 SSTXP 和 SSTXM 网上将  $100nF$  电容器靠近 USB 连接器 (Type-A、Type-B 等) 放置。
4. 将 ESD 和 EMI 保护器件 (若使用) 放在尽可能靠近 USB 连接器的位置。
5. 如果使用了晶体, 应尽可能将其靠近 TUSB8042A XI 和 RBOOT 引脚放置。
6. 将稳压器放置在尽可能远离 TUSB8042A、晶体和差分对的位置。
7. 通常, 将与每个电源轨关联的大容量电容器尽可能靠近稳压器放置。

#### 9.4.1.2 封装规格

1. TUSB8042A 封装的引脚间距为  $0.5mm$ 。
2. TUSB8042A 封装具有  $6.0mm \times 6.0mm$  散热焊盘。此散热焊盘必须通过一组过孔连接到接地平面。
3. TI 建议在器件下方阻焊所有过孔 (连接到散热焊盘的过孔除外), 以避免散热焊盘布局出现任何潜在问题。

#### 9.4.1.3 差分对

本节介绍所有 TUSB8042A 差分对的布局建议: USB\_DP\_XX、USB\_DM\_XX、USB\_SSTXP\_XX、USB\_SSTXM\_XX、USB\_SSRXP\_XX 和 USB\_SSRXM\_XX。

1. 设计时必须采用  $90\Omega \pm 10\%$  的差分阻抗。
2. 为了最大限度地减少串扰, TI 建议使高速信号彼此远离。每对应至少间隔信号布线宽度的 5 倍。如布局示例中所示将接地分离也有助于最大限度地减少串扰。
3. 将所有差分对布线到靠近实心接地平面的同一层。
4. 请勿在任何平面分割上方布线差分对。
5. 添加测试点会导致阻抗不连续, 从而对信号性能产生负面影响。如果使用测试点, 应将点串联并对称放置。这些测试点的布置方式不得使差分对上产生残桩。
6. 避免在布线中形成  $90$  度弯曲。尽量减少使用弯曲的差分布线。使用弯曲时, 务必确保左右弯曲数量尽可能相等, 弯曲角度  $\geq 135$  度。这更大程度地减少了由弯曲引起的任何长度不匹配, 因此更大程度地减少了弯曲对 EMI 的影响。
7. 最大程度减少差分对布线的布线长度。SS 差分对信号和 USB 2.0 差分对信号的最大建议布线长度为 8 英寸。使用较长的布线长度时需要非常小心, 以确保适当的信号完整性。
8. 匹配差分对布线 (即 DP 和 DM 或 SSRXP 和 SSRXM 或 SSTXP 和 SSTXM) 的蚀刻长度。确保 SS 差分对信号和补码之间的差值小于  $5mil$ 。确保 USB 2.0 差分对没有超过  $50mil$  的相对布线长度差异。
9. 差分对组的蚀刻长度不需要匹配 (即 SSRX 对的长度与 SSTX 对的长度), 但要确保尽可能缩短所有布线长度。
10. 尽可能减少差分对路径中使用的过孔。如果这种做法不切实际, 请确保一对中的两个信号使用相同的过孔类型和放置方式。如果使用了任何过孔, 请将过孔放置在尽可能靠近 TUSB8042A 器件的位置。
11. 为了简化布线, SS 差分对的极性可以交换。这意味着 SSTXP 可以路由到 SSTXM, 或者意味着 SSRXM 可以路由到 SSRXP。
12. 为了简化 USB2 DP 和 DM 对的布线, 这些引脚的极性可以交换。如果完成此操作, 则必须设置相应的 Px\_usb2pol 寄存器, 其中  $x = 0, 1, 2, 3$  或 4。
13. 请勿在差分对布线上放置电源保险丝。

### 9.4.2 布局示例

#### 9.4.2.1 上游端口

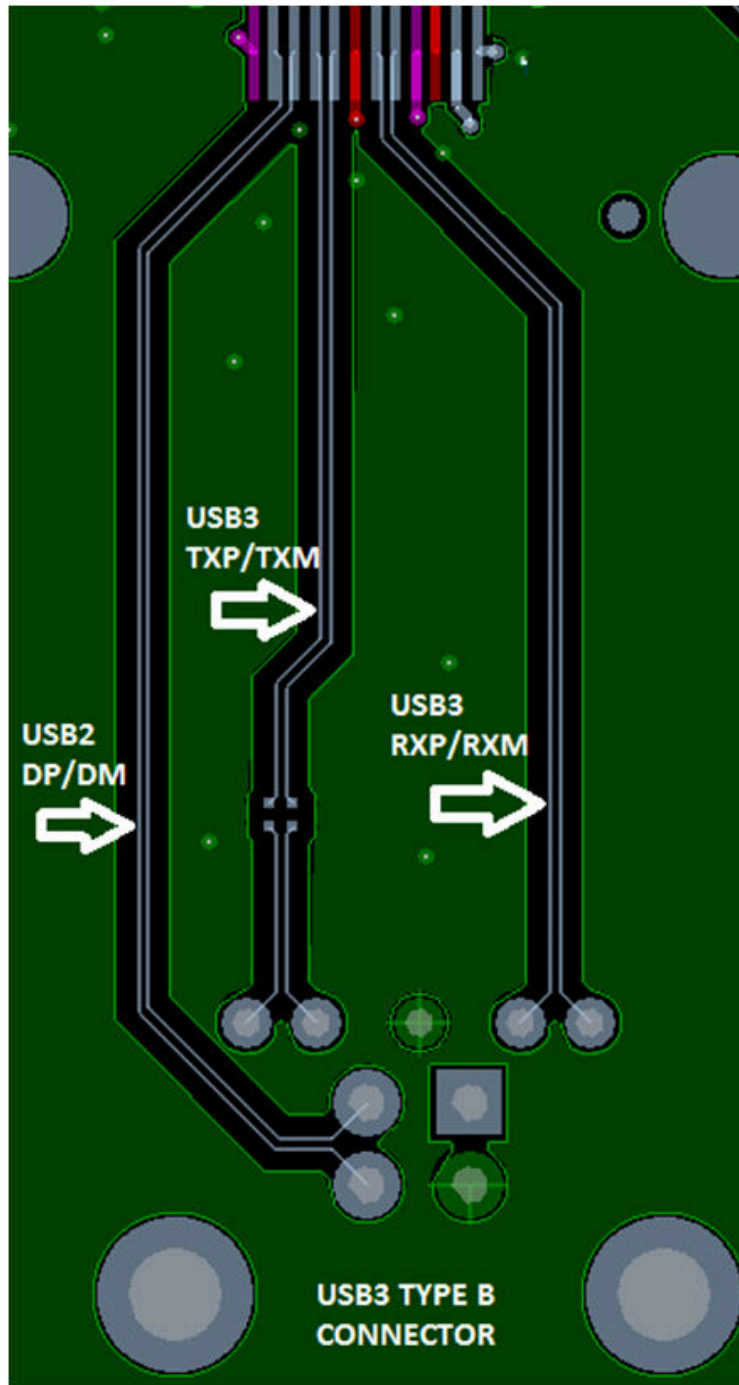


图 9-20. 上游端口的布线示例

### 9.4.2.2 下游端口

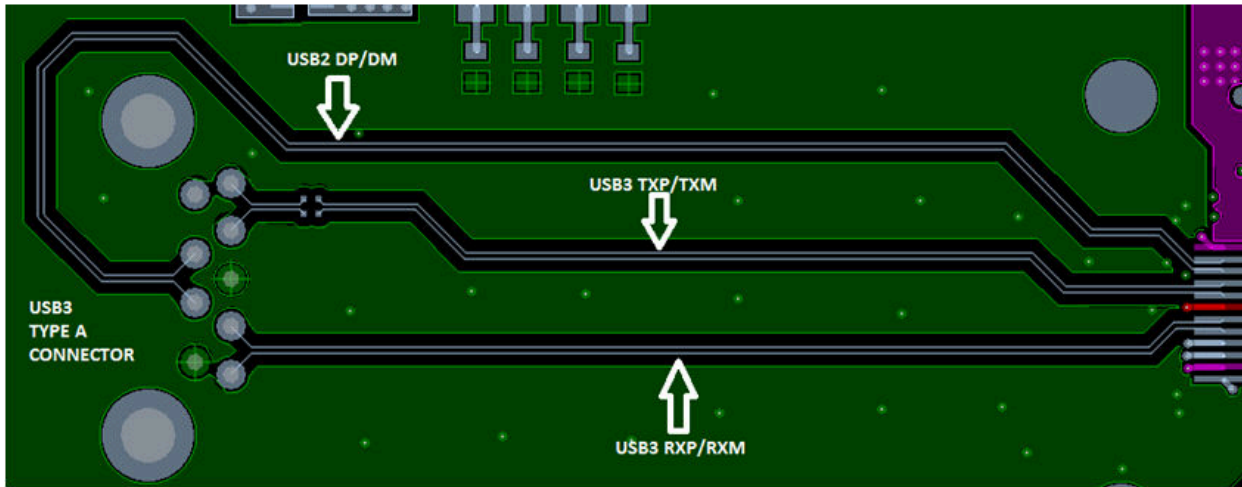


图 9-21. 下游端口的布线示例

其余三个下游端口布线可能与提供的示例类似。

## 10 器件和文档支持

### 10.1 文档支持

#### 10.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI) 《德州仪器 (TI) USB2.0 器件所用晶体的选择与规格》应用报告

### 10.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](http://ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 10.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

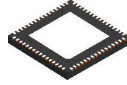
## 11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (June 2019) to Revision A (January 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将提到 I <sup>2</sup> C 的旧术语实例通篇更改为控制器和目标。.....	1
• 添加了器件版本比较表.....	4

## 12 机械、封装和可订购信息

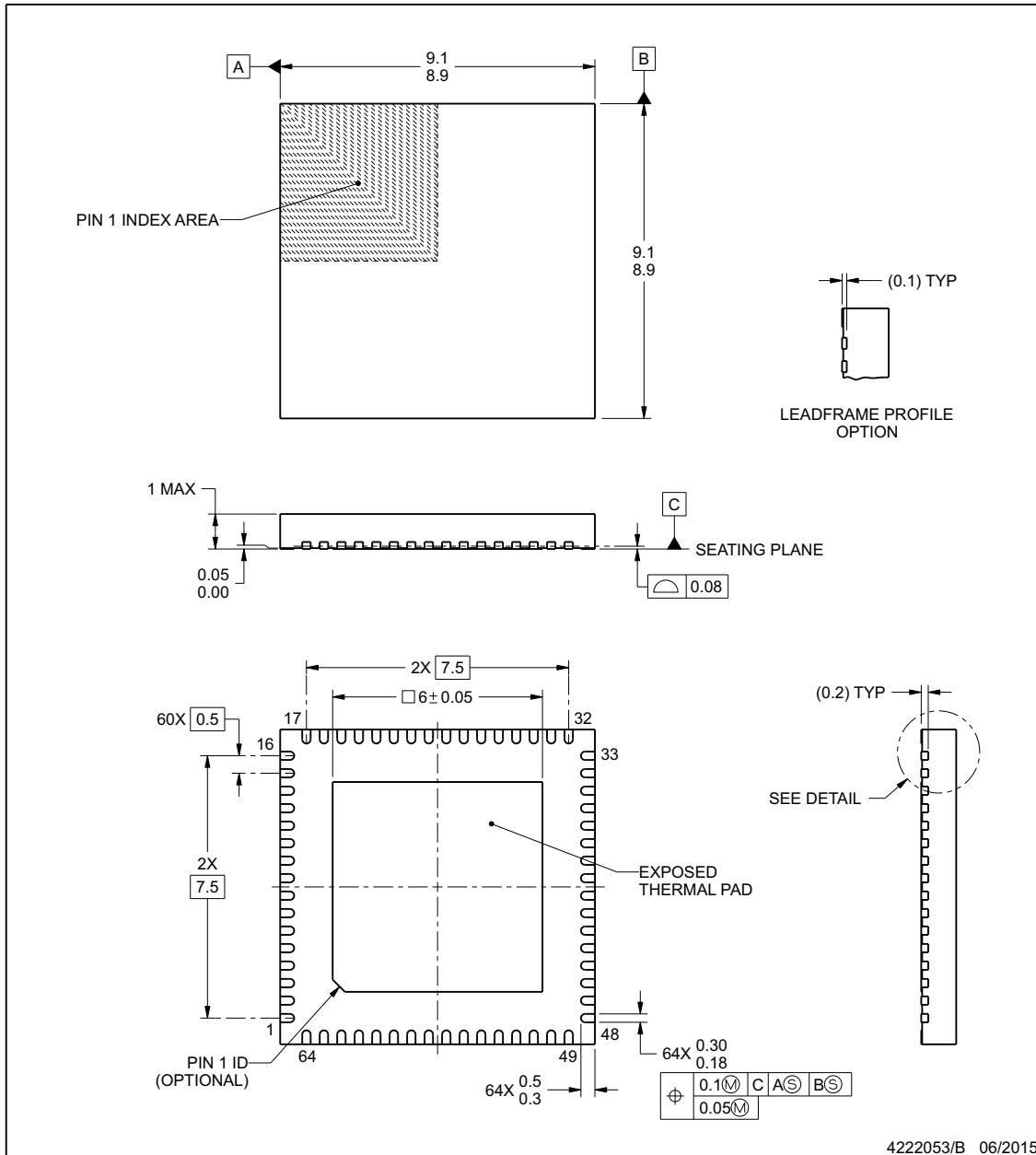
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。



**RGC0064G**

**PACKAGE OUTLINE**  
**VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



**NOTES:**

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

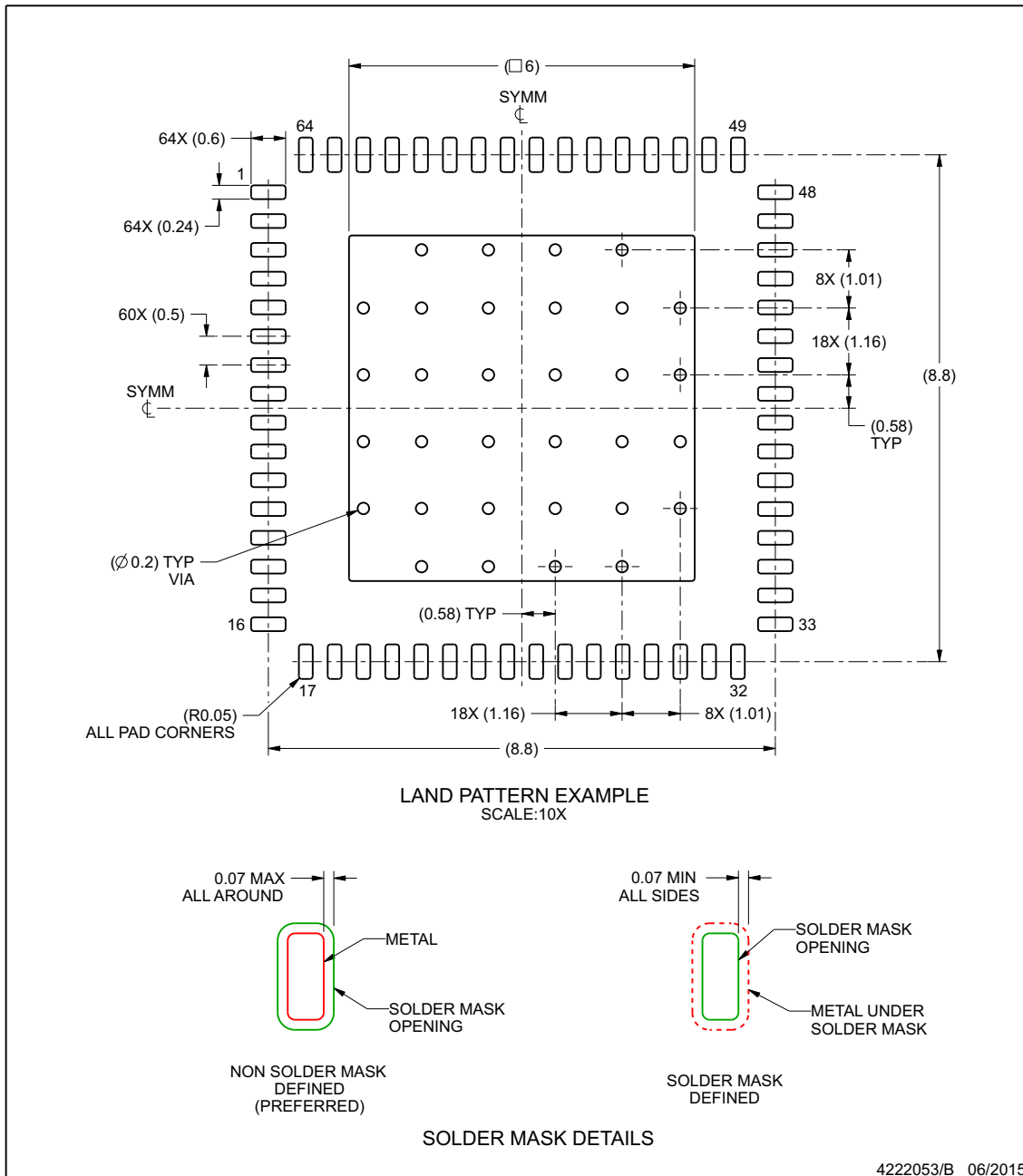
www.ti.com

## EXAMPLE BOARD LAYOUT

**RGC0064G**

**VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

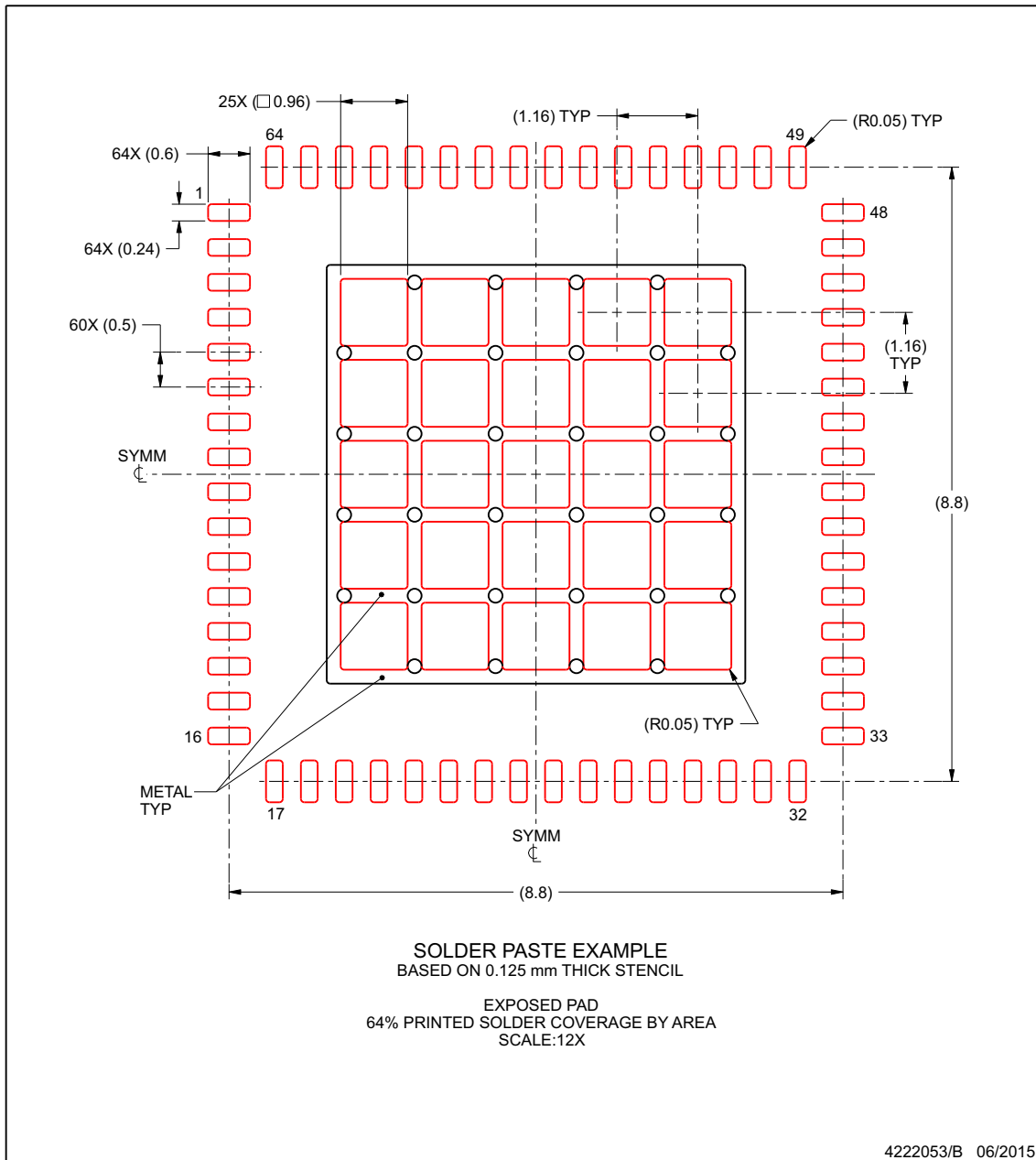
www.ti.com

## EXAMPLE STENCIL DESIGN

RGC0064G

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

www.ti.com

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TUSB8042A1RGCR	ACTIVE	VQFN	RGC	64	2000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB8042A1	<a href="#">Samples</a>
TUSB8042A1RGCT	ACTIVE	VQFN	RGC	64	250	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB8042A1	<a href="#">Samples</a>
TUSB8042AIRGCR	ACTIVE	VQFN	RGC	64	2000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB8042A	<a href="#">Samples</a>
TUSB8042AIRGCT	ACTIVE	VQFN	RGC	64	250	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB8042A	<a href="#">Samples</a>
TUSB8042ARGCR	ACTIVE	VQFN	RGC	64	2000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	0 to 70	TUSB8042A	<a href="#">Samples</a>
TUSB8042ARGCT	ACTIVE	VQFN	RGC	64	250	RoHS & Green	NIPDAU	Level-3-260C-168 HR	0 to 70	TUSB8042A	<a href="#">Samples</a>

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.



**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TUSB8042A1RGCR	VQFN	RGC	64	2000	330.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2
TUSB8042A1RGCT	VQFN	RGC	64	250	180.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2
TUSB8042AIRGCR	VQFN	RGC	64	2000	330.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2
TUSB8042AIRGCT	VQFN	RGC	64	250	180.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2
TUSB8042ARGCR	VQFN	RGC	64	2000	330.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2
TUSB8042ARGCT	VQFN	RGC	64	250	180.0	16.4	9.3	9.3	1.1	12.0	16.0	Q2

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TUSB8042A1RGCR	VQFN	RGC	64	2000	367.0	367.0	38.0
TUSB8042A1RGCT	VQFN	RGC	64	250	210.0	185.0	35.0
TUSB8042AIRGCR	VQFN	RGC	64	2000	367.0	367.0	38.0
TUSB8042AIRGCT	VQFN	RGC	64	250	210.0	185.0	35.0
TUSB8042ARGCR	VQFN	RGC	64	2000	367.0	367.0	38.0
TUSB8042ARGCT	VQFN	RGC	64	250	210.0	185.0	35.0

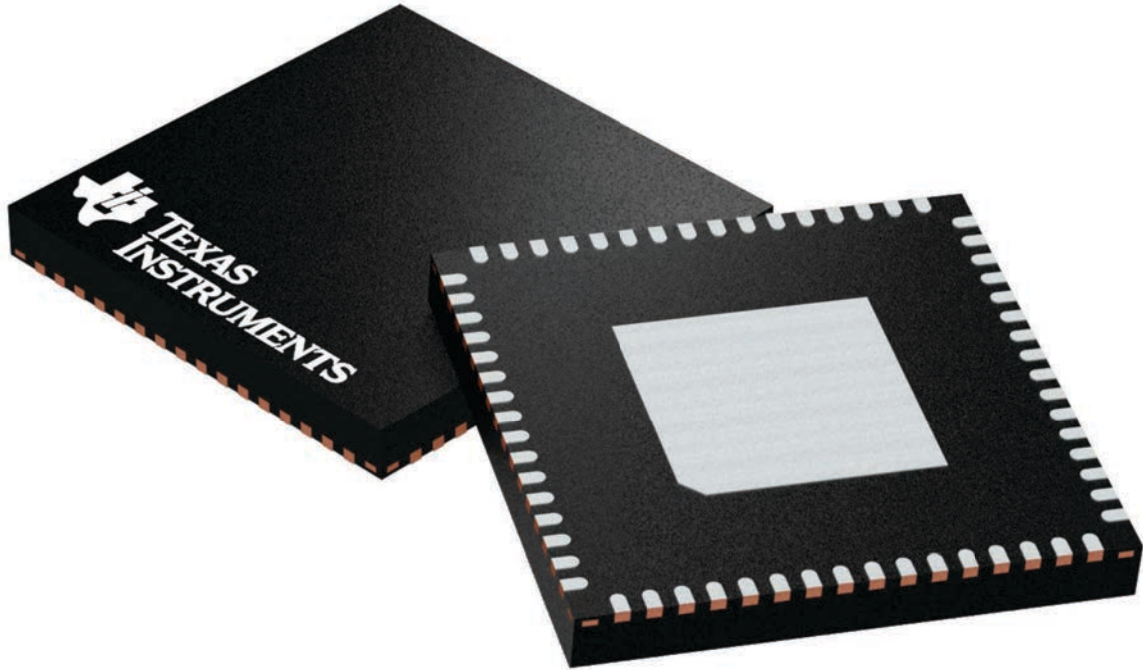
## GENERIC PACKAGE VIEW

**RGC 64**

**VQFN - 1 mm max height**

9 x 9, 0.5 mm pitch

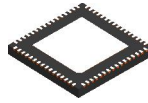
PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

4224597/A

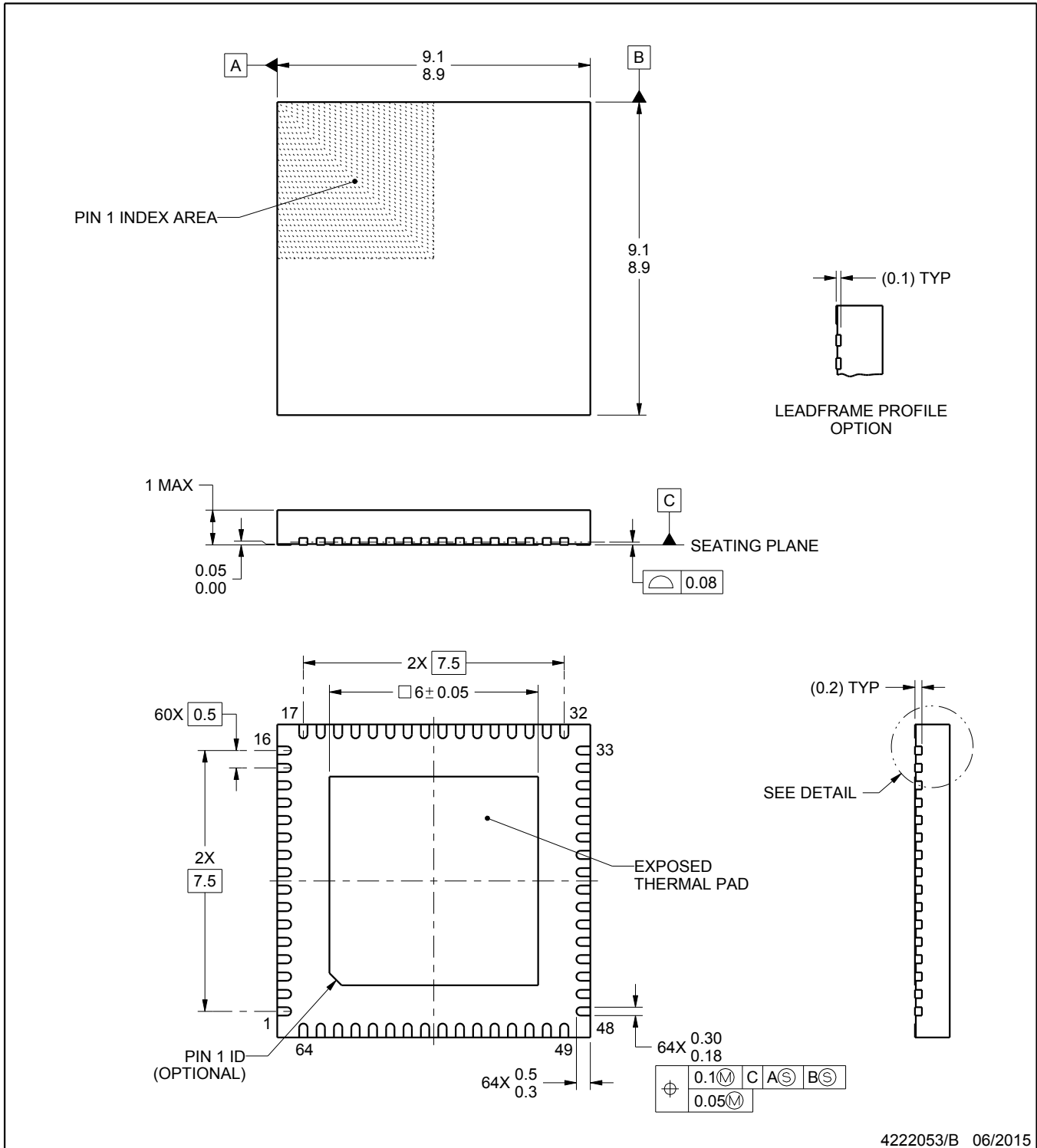
# RGC0064G



# PACKAGE OUTLINE

## VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4222053/B 06/2015

**NOTES:**

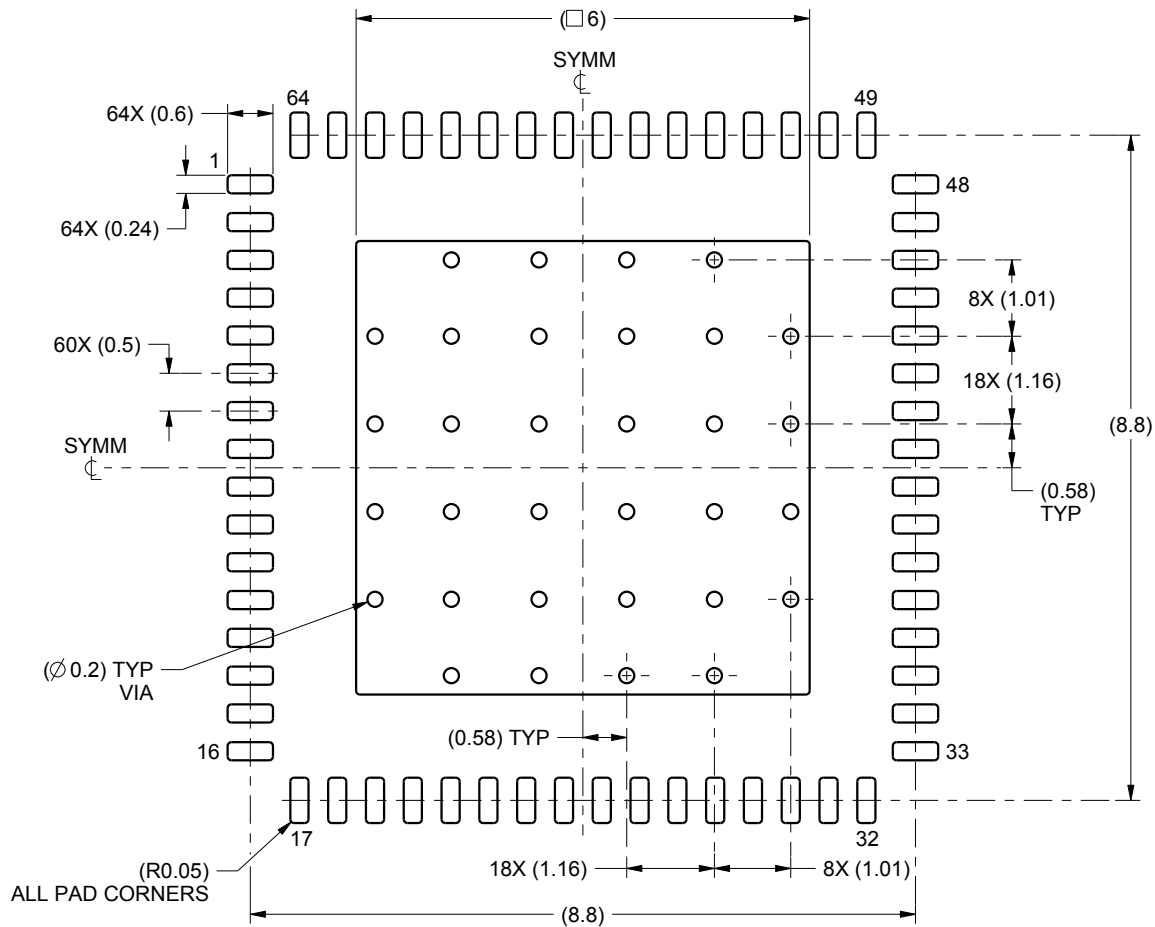
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

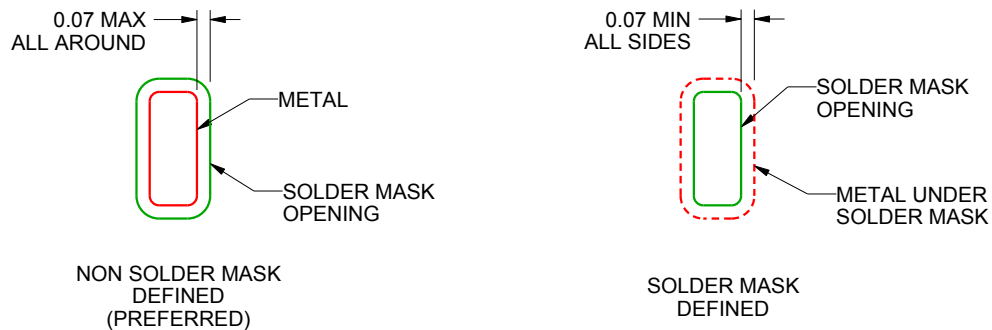
**RGC0064G**

**VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



**LAND PATTERN EXAMPLE**  
SCALE:10X



**SOLDER MASK DETAILS**

4222053/B 06/2015

NOTES: (continued)

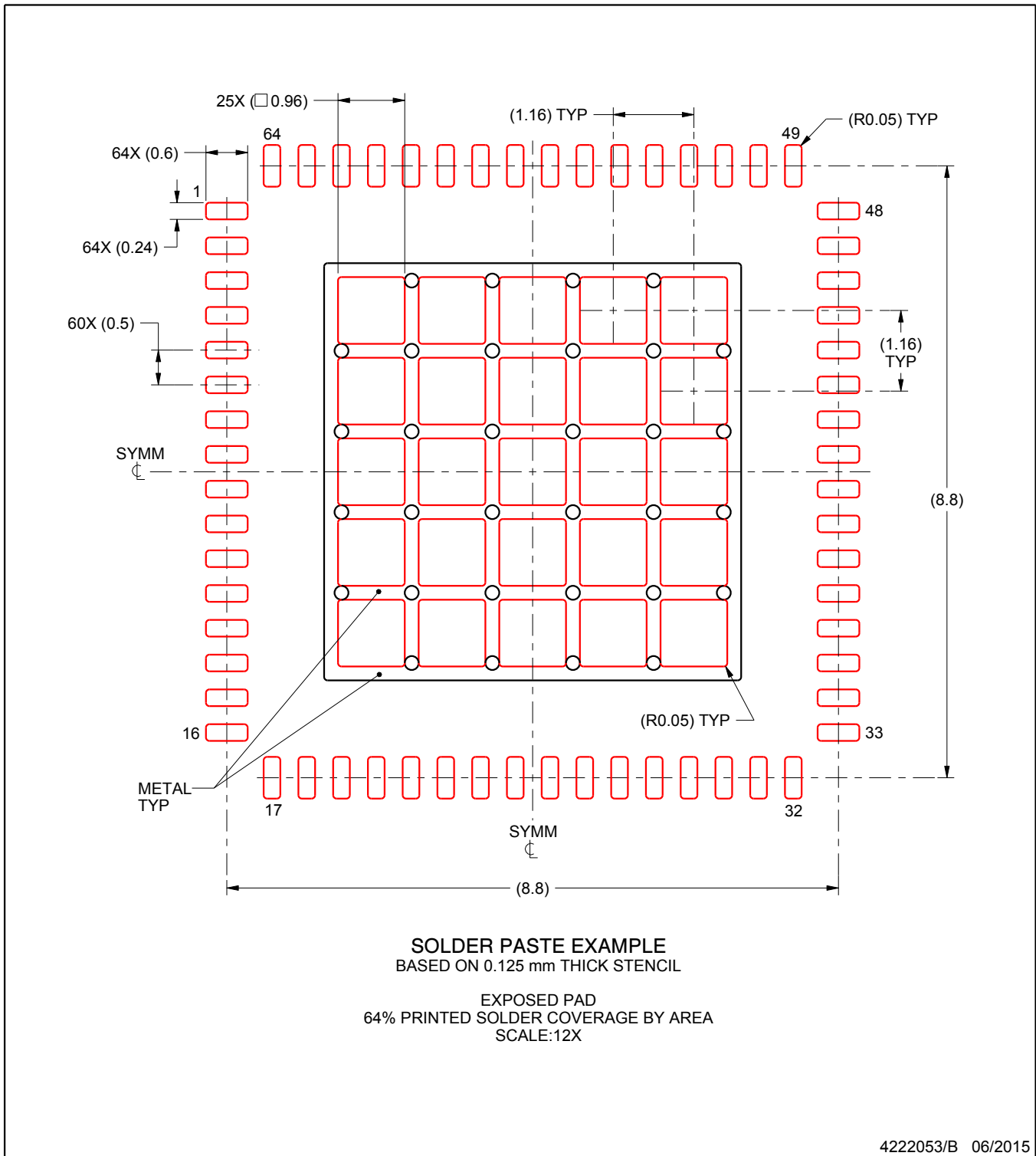
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

# EXAMPLE STENCIL DESIGN

RGC0064G

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
版权所有 © 2025，德州仪器 (TI) 公司