

# TXB0108 带自动方向感应和 $\pm 15\text{kV}$ ESD 保护功能的 8 位双向电压电平转换器

## 1 特性

- A 端口支持 1.2V 至 3.6V 电压，B 端口支持 1.65V 至 5.5V 电压 ( $V_{CCA} \leq V_{CCB}$ )
- $V_{CC}$  隔离特性—如果任何一个  $V_{CC}$  输入在接地 (GND) 上，所有输出呈高阻态
- 以  $V_{CCA}$  为基准的输出使能 (OE) 输入电路
- 低功耗， $I_{CC}$  最大值为  $4\ \mu\text{A}$
- $I_{off}$  支持局部断电模式运行
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
  - A 端口
    - 2000V 人体放电模型 (A114-B)
    - 1000V 充电器件模型 (C101)
  - B 端口
    - $\pm 15\text{kV}$  人体放电模型 (A114-B)
    - $\pm 8\text{kV}$  人体放电模型 (A114-B) (仅限 YZP 封装)
    - 1000V 充电器件模型 (C101)

## 2 应用

- 手持终端
- 智能手机
- 平板电脑
- 台式计算机

## 3 说明

这个 8 位同相转换器使用两个独立的可配置电源轨。A 端口旨在跟踪  $V_{CCA}$ 。  $V_{CCA}$  电源电压为 1.2V 至 3.6V。 B 端口旨在跟踪  $V_{CCB}$ 。  $V_{CCB}$  电源电压为 1.65V 至 5.5V。 因此可在 1.2V、1.5V、1.8V、2.5V、3.3V 和 5V 电压节点之间进行通用的低电压双向转换。  $V_{CCA}$  不应超过  $V_{CCB}$ 。

当输出使能端 (OE) 输入为低电平时，所有输出都被置于高阻态。

TXB0108 被设计成由  $V_{CCA}$  为 OE 输入电路供电。

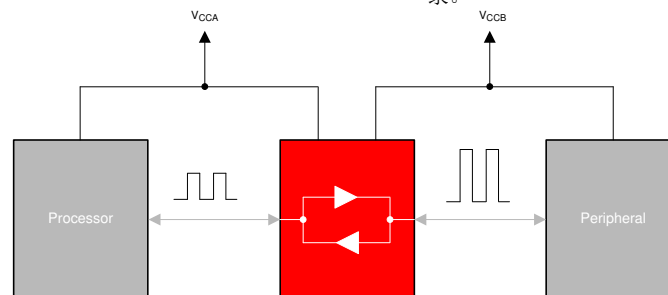
该器件专用于使用  $I_{off}$  的局部断电应用。  $I_{off}$  电路可禁用输出，以防在器件断电时电流回流对器件造成损坏。

为确保在加电或断电期间处于高阻态，应将 OE 通过下拉电阻器接至 GND；该电阻器的最小值取决于驱动器的拉电流能力。

### 器件信息

器件型号	封装 <sup>(1)</sup>	封装尺寸 (标称值)
TXB0108DQS	SON (20)	2.00mm x 4.00mm
TXB0108ZXY	BGA MICROSTAR JUNIOR (20)	2.50mm x 3.00mm
TXB0108PW	TSSOP (20)	6.50mm x 4.40mm
TXB0108RGY	VQFN (20)	4.50mm x 3.50mm
TXB0108YZP	DSGBA (20)	1.90mm x 2.40mm
TXB0108NME	nFBGA (20)	2.50mm x 3.00mm
TXB0108RUK	WQFN (20)	3.00mm x 3.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



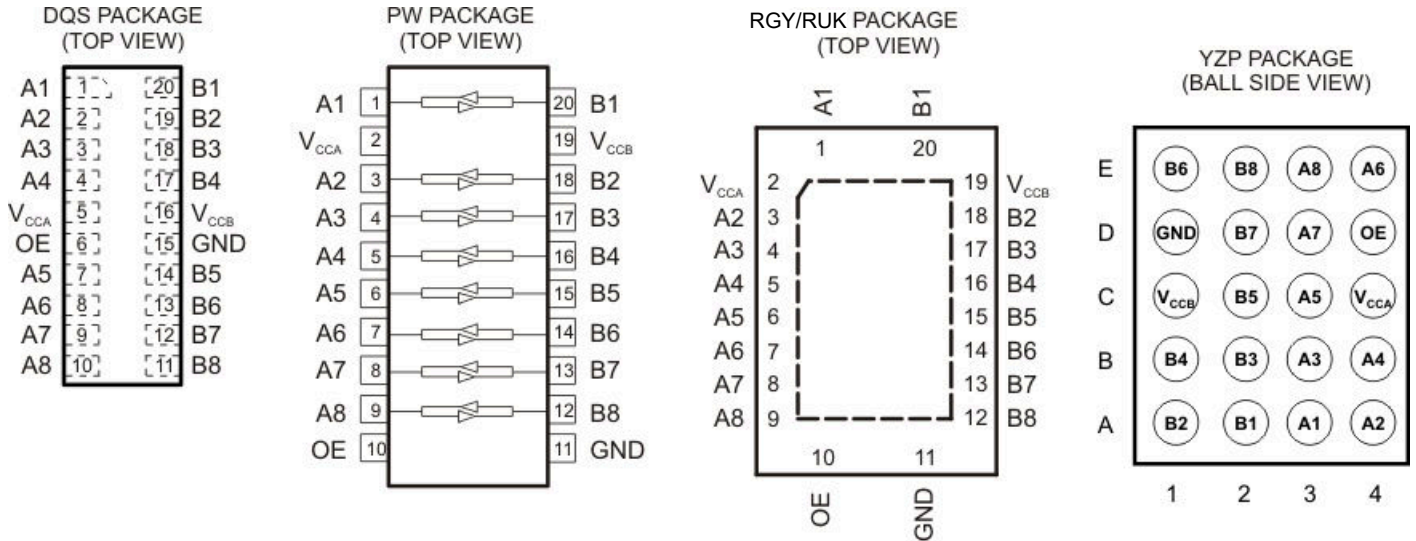
TXB0108 典型应用方框图



## 内容

<b>1 特性</b> .....	<b>1</b>	<b>6 参数测量信息</b> .....	<b>13</b>
<b>2 应用</b> .....	<b>1</b>	<b>7 详细说明</b> .....	<b>14</b>
<b>3 说明</b> .....	<b>1</b>	7.1 概述.....	14
<b>4 引脚配置和功能</b> .....	<b>3</b>	7.2 功能方框图.....	14
<b>5 规格</b> .....	<b>5</b>	7.3 特性说明.....	15
5.1 最大绝对额定值.....	5	7.4 器件功能模式.....	16
5.2 处理额定值.....	5	<b>8 应用和实现</b> .....	<b>17</b>
5.3 建议运行条件.....	5	8.1 应用信息.....	17
5.4 热性能信息.....	6	8.2 典型应用.....	17
5.5 电气特性.....	6	<b>9 电源相关建议</b> .....	<b>19</b>
5.6 时序要求 : $V_{CCA} = 1.2\text{ V}$ .....	7	<b>10 布局</b> .....	<b>19</b>
5.7 时序要求 : $V_{CCA} = 1.5\text{ V} \pm 0.1\text{ V}$ .....	7	10.1 布局指南.....	19
5.8 时序要求 : $V_{CCA} = 1.8\text{ V} \pm 0.15\text{ V}$ .....	7	10.2 布局示例.....	19
5.9 时序要求 : $V_{CCA} = 2.5\text{ V} \pm 0.2\text{ V}$ .....	8	<b>11 器件和文档支持</b> .....	<b>20</b>
5.10 时序要求 : $V_{CCA} = 3.3\text{ V} \pm 0.3\text{ V}$ .....	9	11.1 接收文档更新通知.....	20
5.11 开关特性 : $V_{CCA} = 1.2\text{ V}$ .....	9	11.2 支持资源.....	20
5.12 开关特性 : $V_{CCA} = 1.5\text{ V} \pm 0.1\text{ V}$ .....	9	11.3 商标.....	20
5.13 开关特性 : $V_{CCA} = 1.8\text{ V} \pm 0.15\text{ V}$ .....	10	11.4 静电放电警告.....	20
5.14 开关特性 : $V_{CCA} = 2.5\text{ V} \pm 0.2\text{ V}$ .....	10	11.5 术语表.....	20
5.15 开关特性 : $V_{CCA} = 3.3\text{ V} \pm 0.3\text{ V}$ .....	10	<b>12 修订历史记录</b> .....	<b>21</b>
5.16 工作特性.....	11	<b>13 机械、封装和可订购信息</b> .....	<b>21</b>
5.17 典型特性.....	11	13.1 封装附录.....	22

## 4 引脚配置和功能



- 对于 RGY/RUK 封装，外露的中心散热焊盘必须接地。
- 逻辑 I/O 两侧不需要上拉电阻。
- 如果需要上拉或下拉电阻，电阻值必须大于  $50k\Omega$ 。
- $50k\Omega$  是建议的安全值，如果客户可接受较高的  $V_{OL}$  或较低的  $V_{OH}$ ，则允许使用更小的上拉或下拉电阻。可使用以下公式进行估算： $V_{OL} = V_{CCOUT} \times 4.5k / (4.5k + R_{PU})$ ， $V_{OH} = V_{CCOUT} \times R_{DW} / (4.5k + R_{DW})$ 。
- 如果需要上拉电阻，请参阅 TXS0108 或联系 TI。
- 有关详细信息，请参阅使用 TXB 型转换器进行电压转换的指南。

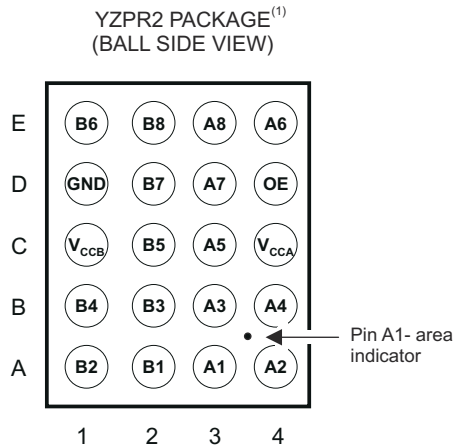


图 4-1. NME/GXY/ZXY 封装 (底视图)

<sup>(1)</sup> See orderable addendum at the end of the data sheet

表 4-1. 引脚功能

引脚				I/O <sup>(1)</sup>	功能
信号名称	PW、RGY 编号	DQS 编号	YZP 网格定位		
A1	1	1	A3	I/O	输入/输出 1。以 V <sub>CCA</sub> 为基准。
V <sub>CCA</sub>	2	5	C4	S	A 端口电源电压。1.1V ≤ V <sub>CCA</sub> ≤ 3.6V, V <sub>CCA</sub> ≤ V <sub>CCB</sub> 。
A2	3	2	A4	I/O	输入/输出 2。以 V <sub>CCA</sub> 为基准。
A3	4	3	B3	I/O	输入/输出 3。以 V <sub>CCA</sub> 为基准。
A4	5	4	B4	I/O	输入/输出 4。以 V <sub>CCA</sub> 为基准。
A5	6	7	C3	I/O	输入/输出 5。以 V <sub>CCA</sub> 为基准。
A6	7	8	E4	I/O	输入/输出 6。以 V <sub>CCA</sub> 为基准。
A7	8	9	D3	I/O	输入/输出 7。以 V <sub>CCA</sub> 为基准。
A8	9	10	E3	I/O	输入/输出 8。以 V <sub>CCA</sub> 为基准。
OE	10	6	D4	I	输出使能。将 OE 引脚拉为低电平, 使所有输出处于三态模式。以 V <sub>CCA</sub> 为基准。
GND	11	15	D1	S	地
B8	12	11	E2	I/O	输入/输出 8。以 V <sub>CCB</sub> 为基准。
B7	13	12	D2	I/O	输入/输出 7。以 V <sub>CCB</sub> 为基准。
B6	14	13	E1	I/O	输入/输出 6。以 V <sub>CCB</sub> 为基准。
B5	15	14	C2	I/O	输入/输出 5。以 V <sub>CCB</sub> 为基准。
B4	16	17	B1	I/O	输入/输出 4。以 V <sub>CCB</sub> 为基准。
B3	17	18	B2	I/O	输入/输出 3。以 V <sub>CCB</sub> 为基准。
B2	18	19	A1	I/O	输入/输出 2。以 V <sub>CCB</sub> 为基准。
V <sub>CCB</sub>	19	16	C1	S	B 端口电源。1.65V ≤ V <sub>CCB</sub> ≤ 5.5V。
B1	20	20	A2	I/O	输入/输出 1。以 V <sub>CCB</sub> 为基准。
散热焊盘	—			—	对于 RGY/RUK 封装, 外露的中心散热焊盘必须接地。

(1) I = 输入; O = 输出; I/O = 输入和输出; S = 电源

表 4-2. 引脚分配 (20 焊球 NME/GXY/ZXY 封装)

	1	2	3	4	5
<b>D</b>	V <sub>CCB</sub>	B2	B4	B6	B8
<b>C</b>	B1	B3	B5	B7	GND
<b>B</b>	A1	A3	A5	A7	OE
<b>A</b>	V <sub>CCA</sub>	A2	A4	A6	A8

## 5 规格

### 5.1 最大绝对额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明)

(1)		最小值	最大值	单位	
V <sub>CCA</sub>	电源电压范围	-0.5	4.6	V	
V <sub>CCB</sub>	电源电压范围	-0.5	6.5	V	
V <sub>I</sub>	输入电压范围(2)	-0.5	6.5	V	
V <sub>O</sub>	应用到任一处于高阻抗或断电状态输出的电压范围(2)	-0.5	6.5	V	
V <sub>O</sub>	应用到任一处于高电平或低电平状态输出的电压范围(2)(3)	A 输入	-0.5	V <sub>CCA</sub> + 0.5	V
		B 输入	-0.5	V <sub>CCB</sub> + 0.5	
I <sub>IK</sub>	输入钳位电流	V <sub>I</sub> < 0		-50	mA
I <sub>OK</sub>	输出钳位电流	V <sub>O</sub> < 0		-50	mA
I <sub>O</sub>	持续输出电流			±50	mA
	通过 V <sub>CCA</sub> 、V <sub>CCB</sub> 或 GND 的连续电流			±100	mA
T <sub>stg</sub>	贮存温度范围	-65	150	°C	
T <sub>J</sub>	结温			150	°C

- (1) 超出**绝对最大额定值**下列出的值的应力可能会对器件造成永久损坏。这些仅为压力额定值，并不表示器件在这些条件下以及在**建议运行条件**以外的任何其他条件下能够正常运行。长时间处于最大绝对额定情况下会影响器件的可靠性。
- (2) 如果遵守输入和输出电流额定值，则可能会超过输入和输出负电压额定值。
- (3) 建议运行条件表中提供了 V<sub>CCA</sub> 和 V<sub>CCB</sub> 的值。

### 5.2 处理额定值

			最小值	最大值	单位
V <sub>(ESD)</sub>	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001, 所有引脚(1), A 端口	2		kV
		人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001, 所有引脚(1), B 端口	-15	15	
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚(2), A 端口	1		
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚(2), A 端口 (仅 YZP 封装)	-8	8	
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚(2), B 端口	1		

- (1) JEDEC 文件 JEP155 指出: 500V HBM 可实现在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文件 JEP157 指出: 250V CDM 可实现在标准 ESD 控制流程下安全生产。

### 5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1) (2)

		V <sub>CCA</sub>	V <sub>CCB</sub>	最小值	最大值	单位	
V <sub>CCA</sub>	电源电压			1.2	3.6	V	
V <sub>CCB</sub>				1.65	5.5		
V <sub>IH</sub>	高电平输入电压	数据输入	1.2V 至 3.6V	1.65V 至 5.5V	V <sub>CCI</sub> × 0.65(3)	V <sub>CCI</sub>	V
		OE			V <sub>CCA</sub> × 0.65	5.5	
V <sub>IL</sub>	低电平输入电压	数据输入	1.2V 至 5.5V	1.65V 至 5.5V	0	V <sub>CCI</sub> × 0.35(3)	V
		OE			1.2V 至 3.6V	0	

### 5.3 建议运行条件 (续)

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1) (2)

		V <sub>CCA</sub>	V <sub>CCB</sub>	最小值	最大值	单位
$\Delta t / \Delta v$ 输入转换 上升或下降速率	A 端口输入	1.2V 至 3.6V	1.65V 至 5.5V		40	ns/V
	B 端口输入	1.2V 至 3.6V	1.65V 至 3.6V		40	
			4.5V 至 5.5V		30	
T <sub>A</sub>	自然通风工作温度			- 40	85	°C

 (1) 未使用的数据 I/O 对的 A 侧和 B 侧必须保持相同状态, 即都处于 V<sub>CCI</sub> 或 GND。

 (2) V<sub>CCA</sub> 必须小于或等于 V<sub>CCB</sub>, 并且不得超过 3.6V。

 (3) V<sub>CCI</sub> 是与输入端口相关的电源电压。

### 5.4 热性能信息

热指标 <sup>(1)</sup>		TXB0108								单位
		PW	RGY	DQS	YZP	GXY	ZXY	NME	RUK	
		20 引脚								
R <sub>θJA</sub>	结至环境热阻	101.8	35.3	108.5	66.2	156.7	156.7	131.4	待定	°C/W
R <sub>θJC(top)</sub>	结至外壳 (顶部) 热阻	35.5	42.1	32.3	0.4	39.9	39.9	56.5	待定	°C/W
R <sub>θJB</sub>	结至电路板热阻	52.8	11.1	42.4	52.0	85.9	85.9	83.2	待定	°C/W
ψ <sub>JT</sub>	结至顶部特征参数	2.2	0.7	0.7	1.5	1.1	1.1	1.5	待定	°C/W
ψ <sub>JB</sub>	结至电路板特征参数	52.2	11.2	42	51.9	85.4	85.4	82.6	待定	°C/W
R <sub>θJC(bot)</sub>	结至外壳 (底部) 热阻	-	3.8	-	-	-	-	-	待定	°C/W

 (1) 有关新旧热指标的更多信息, 请参阅 IC 封装热指标应用报告 [SPRA953](#)。

### 5.5 电气特性

在推荐的自然通风条件下的工作温度范围 (除非另有说明) (1) (2)

参数	测试条件	V <sub>CCA</sub>	V <sub>CCB</sub>	T <sub>A</sub> = 25°C			- 40°C 至 85°C		单位	
				最小值	典型值	最大值	最小值	最大值		
V <sub>OHA</sub>	I <sub>OH</sub> = -20 μA	1.2V		1.1			V <sub>CCA</sub> - 0.4		V	
		1.4V 至 3.6V								
V <sub>OLA</sub>	I <sub>OL</sub> = 20 μA	1.2V		0.3			0.4		V	
		1.4V 至 3.6V								
V <sub>OHB</sub>	I <sub>OH</sub> = -20 μA		1.65V 至 5.5V				V <sub>CCB</sub> - 0.4		V	
V <sub>OLB</sub>	I <sub>OL</sub> = 20 μA		1.65V 至 5.5V				0.4		V	
I <sub>I</sub>	OE	1.2V 至 3.6V	1.65V 至 5.5V	±1			±2		μA	
I <sub>关闭</sub>	A 端口	0V	0V 至 5.5V	±1			±2		μA	
	B 端口	0V 至 3.6V	0V	±1			±2			
I <sub>OZ</sub>	A 或 B 端口	OE = GND	1.2V 至 3.6V	1.65V 至 5.5V	±1			±2		μA
I <sub>CCA</sub>	V <sub>I</sub> = V <sub>CCI</sub> 或 GND, I <sub>O</sub> = 0	1.2V	1.65V 至 5.5V	0.06					μA	
		1.4V 至 3.6V					5			
		3.6V	0V				2			
		0V	5.5V				-2			

## 5.5 电气特性 (续)

在推荐的自然通风条件下的工作温度范围 (除非另有说明) (1) (2)

参数	测试条件	V <sub>CCA</sub>	V <sub>CCB</sub>	T <sub>A</sub> = 25°C			-40°C 至 85°C		单位
				最小值	典型值	最大值	最小值	最大值	
I <sub>CCB</sub>	V <sub>I</sub> = V <sub>CCi</sub> 或 GND , I <sub>O</sub> = 0	1.2V	1.65V 至 5.5V	3.4					μA
		1.4V 至 3.6V					5		
		3.6V	0V				-2		
		0V	5.5V				2		
I <sub>CCA</sub> + I <sub>CCB</sub>	V <sub>I</sub> = V <sub>CCi</sub> 或 GND , I <sub>O</sub> = 0	1.2V	1.65V 至 5.5V	3.5					μA
		1.4V 至 3.6V					10		
I <sub>CCZA</sub>	V <sub>I</sub> = V <sub>CCi</sub> 或 GND , I <sub>O</sub> = 0 , OE = GND	1.2V	1.65V 至 5.5V	0.05					μA
		1.4V 至 3.6V					5		
I <sub>CCZB</sub>	V <sub>I</sub> = V <sub>CCi</sub> 或 GND , I <sub>O</sub> = 0 , OE = GND	1.2V	1.65V 至 5.5V	3.3					μA
		1.4V 至 3.6V					5		
C <sub>i</sub>	OE	1.2V 至 3.6V	1.65V 至 5.5V	5			5.5	pF	
C <sub>io</sub>	A 端口	1.2V 至 3.6V	1.65V 至 5.5V	5			6.5	pF	
	B 端口			8			10		

- (1) V<sub>CCi</sub> 是与输入端口相关的电源电压。  
(2) V<sub>CCo</sub> 是与输出端口相关的电源电压。

## 5.6 时序要求 : V<sub>CCA</sub> = 1.2 V

T<sub>A</sub> = 25°C , V<sub>CCA</sub> = 1.2V

		V <sub>CCB</sub> = 1.8 V	V <sub>CCB</sub> = 2.5 V	V <sub>CCB</sub> = 3.3 V	V <sub>CCB</sub> = 5V	单位
		典型值	典型值	典型值	典型值	
数据速率		20	20	20	20	Mbps
t <sub>w</sub>	脉冲持续时间	数据输入	50	50	50	ns

## 5.7 时序要求 : V<sub>CCA</sub> = 1.5V ± 0.1V

在推荐的自然通风条件下的工作温度范围内测得, V<sub>CCA</sub> = 1.5V ± 0.1V (除非另有说明)

		V <sub>CCB</sub> = 1.8V ± 0.15V		V <sub>CCB</sub> = 2.5V ± 0.2V		V <sub>CCB</sub> = 3.3V ± 0.3V		V <sub>CCB</sub> = 5V ± 0.5V		单位
		最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
数据速率		50		50		50		50		Mbps
t <sub>w</sub>	脉冲持续时间	数据输入	20	20	20	20	20	20	20	ns

## 5.8 时序要求 : V<sub>CCA</sub> = 1.8V ± 0.15V

在推荐的自然通风条件下的工作温度范围内测得, V<sub>CCA</sub> = 1.8V ± 0.15V (除非另有说明)

		V <sub>CCB</sub> = 1.8V ± 0.15V		V <sub>CCB</sub> = 2.5V ± 0.2V		V <sub>CCB</sub> = 3.3V ± 0.3V		V <sub>CCB</sub> = 5V ± 0.5V		单位
		最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
数据速率		52		60		60		60		Mbps
t <sub>w</sub>	脉冲持续时间	数据输入	19	17	17	17	17	17	17	ns

### 5.9 时序要求 : $V_{CCA} = 2.5V \pm 0.2V$

在推荐的自然通风条件下的工作温度范围内测得,  $V_{CCA} = 2.5V \pm 0.2V$  (除非另有说明)

		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
	数据速率	70		100		100		Mbps
$t_w$	脉冲持续时间	14		10		10		ns
		数据输入						



### 5.10 时序要求 : $V_{CCA} = 3.3V \pm 0.3V$

在推荐的自然通风条件下的工作温度范围内测得,  $V_{CCA} = 3.3V \pm 0.3V$  (除非另有说明)

		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
		最小值	最大值	最小值	最大值	
数据速率		100		100		Mbps
$t_w$	脉冲持续时间	数据输入		10	10	ns

### 5.11 开关特性 : $V_{CCA} = 1.2V$

$T_A = 25^\circ C$ ,  $V_{CCA} = 1.2V$

参数	从 (输入)	到 (输出)	$V_{CCB} = 1.8V$	$V_{CCB} = 2.5V$	$V_{CCB} = 3.3V$	$V_{CCB} = 5V$	单位
			典型值	典型值	典型值	典型值	
$t_{pd}$	A	B	9.5	7.9	7.6	8.5	ns
	B	A	9.2	8.8	8.4	8	
$t_{en}$	OE	A	1	1	1	1	$\mu s$
		B	1	1	1	1	
$t_{dis}$	OE	A	20	17	17	18	ns
		B	20	16	15	15	
$t_{rA}, t_{fA}$	A 端口上升和下降时间		4.1	4.4	4.1	3.9	ns
$t_{rB}, t_{fB}$	B 端口上升和下降时间		5	5	5.1	5.1	ns
$t_{SK(O)}$	通道间偏斜		2.4	1.7	1.9	7	ns
最大数据速率			20	20	20	20	Mbps

### 5.12 开关特性 : $V_{CCA} = 1.5V \pm 0.1V$

在推荐的自然通风条件下的工作温度范围内测得,  $V_{CCA} = 1.5V \pm 0.1V$  (除非另有说明)

参数	从 (输入)	到 (输出)	$V_{CCB} = 1.8V \pm 0.15V$		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
$t_{pd}$	A	B	1.4	12.9	1.2	10.1	1.1	10	0.8	9.9	ns
	B	A	0.9	14.2	0.7	12	0.4	11.7	0.3	13.7	
$t_{en}$	OE	A	1		1		1		1		$\mu s$
		B	1		1		1		1		
$t_{dis}$	OE	A	6.6	33	6.4	25.3	6.1	23.1	5.9	24.6	ns
		B	6.6	35.6	5.8	25.6	5.5	22.1	5.6	20.6	
$t_{rA}, t_{fA}$	A 端口上升和下降时间		0.8	6.5	0.8	6.3	0.8	6.3	0.8	6.3	ns
$t_{rB}, t_{fB}$	B 端口上升和下降时间		1	7.3	0.7	4.9	0.7	4.6	0.6	4.6	ns
$t_{SK(O)}$	通道间偏斜		2.6		1.9		1.6		1.3		ns
最大数据速率			50		50		50		50		Mbps

**5.13 开关特性：V<sub>CCA</sub> = 1.8V ± 0.15V**

 在推荐的自然通风条件下的工作温度范围内测得，V<sub>CCA</sub> = 1.8V ± 0.15V (除非另有说明)

参数	从 (输入)	到 (输出)	V <sub>CCB</sub> = 1.8V ± 0.15V		V <sub>CCB</sub> = 2.5V ± 0.2V		V <sub>CCB</sub> = 3.3V ± 0.3V		V <sub>CCB</sub> = 5V ± 0.5V		单位
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
t <sub>pd</sub>	A	B	1.6	11	1.4	7.7	1.3	6.8	1.2	6.5	ns
	B	A	1.5	12	1.2	8.4	0.8	7.6	0.5	7.1	
t <sub>en</sub>	OE	A		1		1		1		1	μs
		B		1		1		1		1	
t <sub>dis</sub>	OE	A	5.9	26.7	5.6	21.6	5.4	18.9	4.8	18.7	ns
		B	6.1	33.9	5.2	23.7	5	19.9	5	17.6	
t <sub>rA</sub> , t <sub>fA</sub>	A 端口上升和下降时间		0.7	5.1	0.7	5	1	5	0.7	5	ns
t <sub>rB</sub> , t <sub>fB</sub>	B 端口上升和下降时间		1	7.3	0.7	5	0.7	3.9	0.6	3.8	ns
t <sub>SK(O)</sub>	通道间偏斜			0.8		0.7		0.6		0.6	ns
最大数据速率			52		60		60		60		Mbps

**5.14 开关特性：V<sub>CCA</sub> = 2.5V ± 0.2V**

 在推荐的自然通风条件下的工作温度范围内测得，V<sub>CCA</sub> = 2.5V ± 0.2V (除非另有说明)

参数	从 (输入)	到 (输出)	V <sub>CCB</sub> = 2.5V ± 0.2V		V <sub>CCB</sub> = 3.3V ± 0.3V		V <sub>CCB</sub> = 5V ± 0.5V		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
t <sub>pd</sub>	A	B	1.1	6.4	1	5.3	0.9	4.7	ns
	B	A	1	7	0.6	5.6	0.3	4.4	
t <sub>en</sub>	OE	A		1		1		1	μs
		B		1		1		1	
t <sub>dis</sub>	OE	A	5	16.9	4.9	15	4.5	13.8	ns
		B	4.8	21.8	4.5	17.9	4.4	15.2	
t <sub>rA</sub> , t <sub>fA</sub>	A 端口上升和下降时间		0.8	3.6	0.6	3.6	0.5	3.5	ns
t <sub>rB</sub> , t <sub>fB</sub>	B 端口上升和下降时间		0.6	4.9	0.7	3.9	0.6	3.2	ns
t <sub>SK(O)</sub>	通道间偏斜			0.4		0.3		0.3	ns
最大数据速率			70		100		100		Mbps

**5.15 开关特性：V<sub>CCA</sub> = 3.3V ± 0.3V**

 在推荐的自然通风条件下的工作温度范围内测得，V<sub>CCA</sub> = 3.3V ± 0.3V (除非另有说明)

参数	从 (输入)	到 (输出)	V <sub>CCB</sub> = 3.3V ± 0.3V		V <sub>CCB</sub> = 5V ± 0.5V		单位
			最小值	最大值	最小值	最大值	
t <sub>pd</sub>	A	B	0.9	4.9	0.8	4	ns
	B	A	0.5	5.4	0.2	4	
t <sub>en</sub>	OE	A		1		1	μs
		B		1		1	
t <sub>dis</sub>	OE	A	4.5	13.9	4.1	12.4	ns
		B	4.1	17.3	4	14.4	
t <sub>rA</sub> , t <sub>fA</sub>	A 端口上升和下降时间		0.5	3	0.5	3	ns
t <sub>rB</sub> , t <sub>fB</sub>	B 端口上升和下降时间		0.7	3.9	0.6	3.2	ns
t <sub>SK(O)</sub>	通道间偏斜			0.4		0.3	ns

在推荐的自然通风条件下的工作温度范围内测得， $V_{CCA} = 3.3V \pm 0.3V$  (除非另有说明)

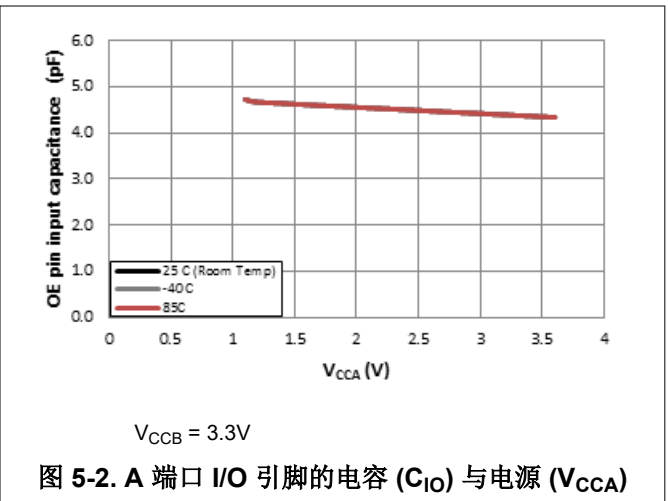
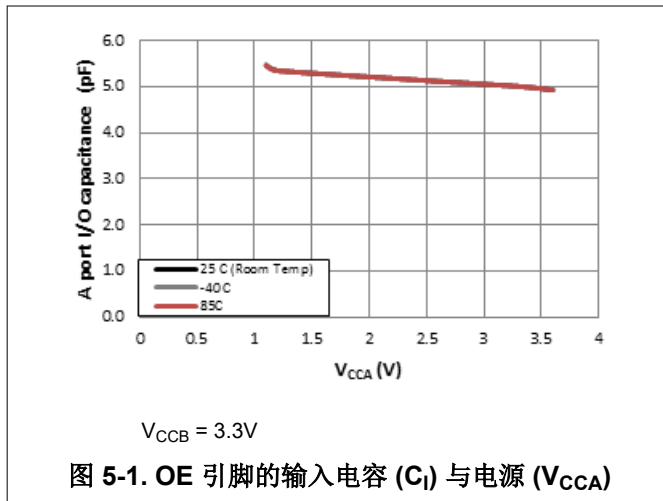
参数	从 (输入)	到 (输出)	$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		单位
			最小值	最大值	最小值	最大值	
最大数据速率			100		100		Mbps

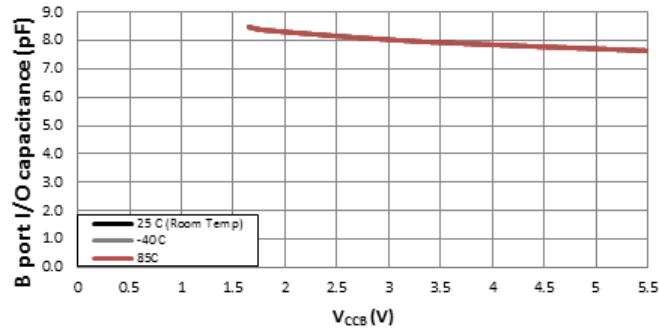
### 5.16 工作特性

$T_A = 25^\circ C$

参数	测试条件	$V_{CCA}$							单位	
		1.2V	1.2V	1.5V	1.8V	2.5V	2.5V	3.3V		
		$V_{CCB}$								
		5V	1.8V	1.8V	1.8V	2.5V	5V	3.3V 至 5V		
		典型值	典型值	典型值	典型值	典型值	典型值	典型值		
$C_{pdA}$	A 端口输入, B 端口输出	$C_L = 0, f = 10MHz,$ $t_r = t_f = 1ns,$ $OE = V_{CCA}$ (输出已启用)	9	8	7	7	7	7	8	pF
	B 端口输入, A 端口输出		12	11	11	11	11	11	11	
$C_{pdB}$	A 端口输入, B 端口输出		35	26	27	27	27	27	28	
	B 端口输入, A 端口输出		26	19	18	18	18	20	21	
$C_{pdA}$	A 端口输入, B 端口输出	$C_L = 0, f = 10MHz,$ $t_r = t_f = 1ns,$ $OE = GND$ (输出已启用)	0.01	0.01	0.01	0.01	0.01	0.01	0.01	pF
	B 端口输入, A 端口输出		0.01	0.01	0.01	0.01	0.01	0.01	0.01	
$C_{pdB}$	A 端口输入, B 端口输出		0.01	0.01	0.01	0.01	0.01	0.01	0.03	
	B 端口输入, A 端口输出		0.01	0.01	0.01	0.01	0.01	0.01	0.03	

### 5.17 典型特性



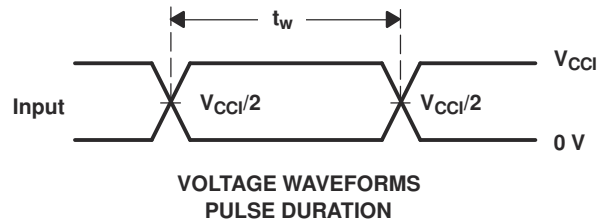
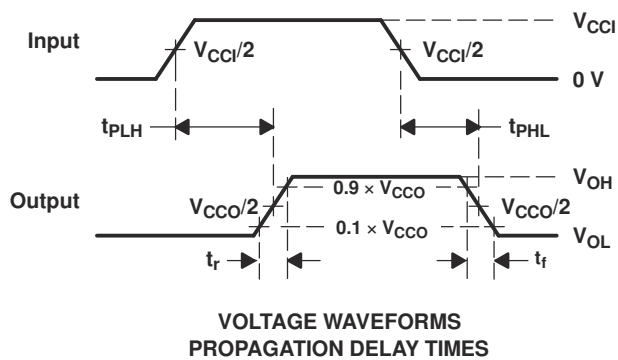
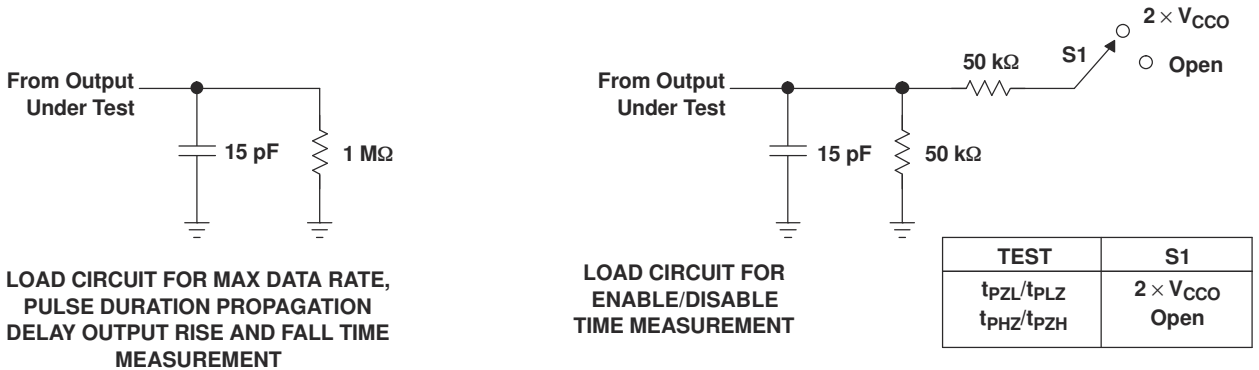


V<sub>CCA</sub> = 1.8V

图 5-3. B 端口 I/O 引脚的电容 (C<sub>IO</sub>) 与电源 (V<sub>CCB</sub>)

ADVANCE INFORMATION

## 6 参数测量信息



- C<sub>L</sub> includes probe and jig capacitance.
- All input pulses are supplied by generators having the following characteristics: PRR ≤ 10 MHz, Z<sub>O</sub> = 50 Ω, dv/dt ≥ 1 V/ns.
- The outputs are measured one at a time, with one transition per measurement.
- t<sub>PLH</sub> and t<sub>PHL</sub> are the same as t<sub>pd</sub>.
- V<sub>CC1</sub> is the V<sub>CC</sub> associated with the input port.
- V<sub>CCO</sub> is the V<sub>CC</sub> associated with the output port.
- All parameters and waveforms are not applicable to all devices.

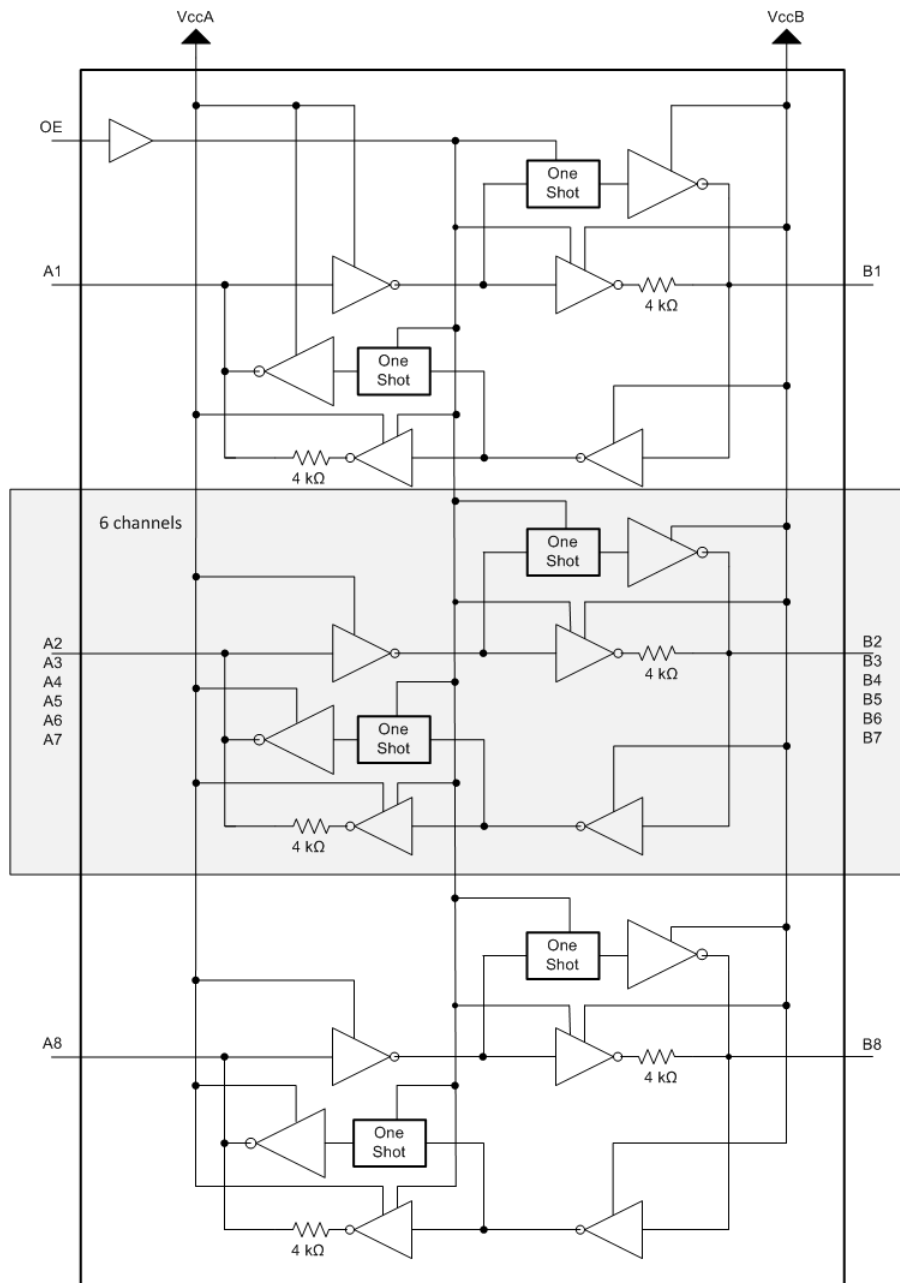
图 6-1. 负载电路和电压波形

## 7 详细说明

### 7.1 概述

TXB0108 器件是专为转换逻辑电压电平而设计的 8 位无方向电压电平转换器。A 端口能够接受范围在 1.2V 至 3.6V 的 I/O 电压，而 B 端口能够接受 1.65V 至 5.5V 之间的 I/O 电压。此器件是缓冲架构，此架构具有边缘速率加速器（单稳态），以提升总体数据速率。此器件只能转换推挽 CMOS 逻辑输出。如需开漏信号转换，请参阅 TI 的 [TXS](#) 产品。

### 7.2 功能方框图



## 7.3 特性说明

### 7.3.1 架构

TXB0108 架构 ( 请参阅图 7-1 ) 不需要方向控制信号来控制从 A 到 B 或从 B 到 A 的数据流方向。在直流状态下, TXB0108 的输出驱动器将保持高电平或低电平, 但设计为较弱, 因此当总线上的数据开始沿相反方向流动时, 输出驱动器可由外部驱动器过驱。输出单稳态检测 A 或 B 端口上的上升或下降沿。在上升沿期间, 单稳态在短时间内开启 PMOS 晶体管 ( T1、T3), 从而加快低电平至高电平转换。同样, 在下降沿期间, 单稳态在短时间内开启 NMOS 晶体管 ( T2、T4), 从而加快高电平至低电平转换。输出转换期间的典型输出阻抗为:  $V_{CC0} = 1.2V$  至  $1.8V$  时为  $70\ \Omega$ ,  $V_{CC0} = 1.8V$  至  $3.3V$  时为  $50\ \Omega$ ,  $V_{CC0} = 3.3V$  至  $5V$  时为  $40\ \Omega$ 。

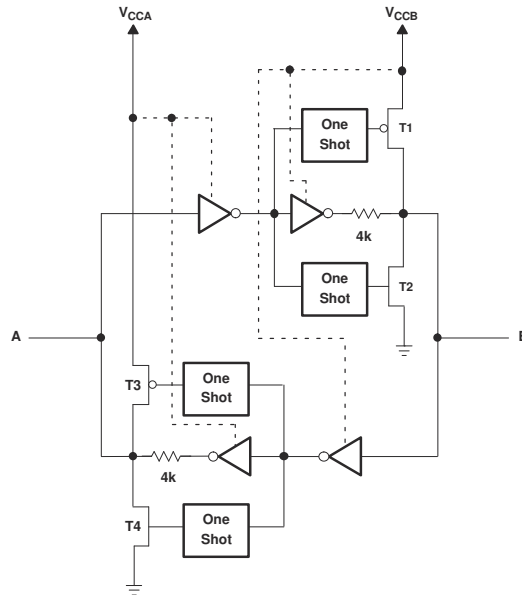


图 7-1. TXB0108 I/O 单元架构

### 7.3.2 输入驱动器要求

TXB0108 的典型  $I_{IN}$  与  $V_{IN}$  特性如图 7-2 所示。为确保正常运行, 驱动 TXB0108 数据 I/O 的器件的驱动强度必须至少为  $\pm 2mA$ 。

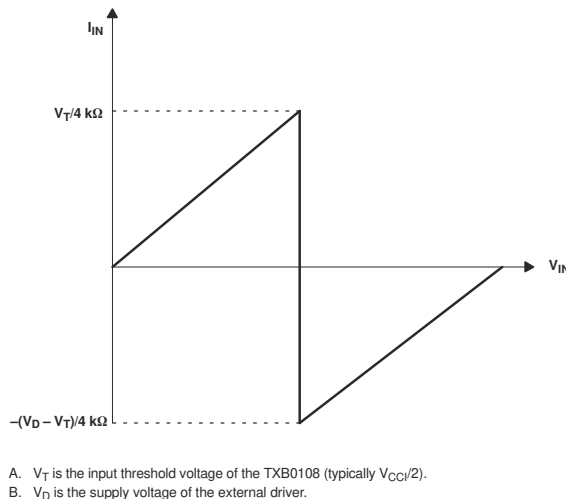


图 7-2. 典型  $I_{IN}$  与  $V_{IN}$  曲线

### 7.3.3 输出负载注意事项

TI 建议采用较短的 PCB 布线长度进行仔细的 PCB 布局，以避免过多容性负载并确保发生正确的 O.S. 触发。PCB 信号布线长度应保持足够短，以使任何反射的往返延迟小于单稳态持续时间。这可确保任何反射在驱动器处都遇到低阻抗，从而提高信号完整性。O.S. 电路设计为保持约 10ns 时间。可驱动的集总负载的最大电容也直接取决于单稳态持续时间。对于非常重的容性负载，在信号完全驱动到正电源轨之前，单稳态可能会超时。已设置 O.S. 持续时间，以在动态 ICC、负载驱动能力和最大比特率这些注意事项之间实现更好的权衡。PCB 布线长度和连接器都增加了 TXB0108 输出的电容，因此建议考虑此集总负载电容，以避免 O.S. 再触发、总线争用、输出信号振荡或其他不利的系统级影响。

### 7.3.4 启用和禁用

TXB0108 具有 OE 输入，用于通过将 OE 设为低电平来禁用器件，从而将所有 I/O 置于高阻态 (Hi-Z)。禁用时间 (tdis) 表示 OE 变为低电平与输出实际被禁用 (Hi-Z) 之间的延迟。启用时间 (ten) 表示 OE 引脚为高电平之后，用户必须使单稳态电路变为可用的时间量。

### 7.3.5 I/O 线路上的上拉或下拉电阻

TXB0108 旨在驱动最高 70pF 的容性负载。TXB0108 的输出驱动器具有低直流驱动强度。如果上拉或下拉电阻在外部连接到数据 I/O，则其值必须保持高于 50kΩ，以确保不会与 TXB0108 的输出驱动器发生争用。出于同样原因，TXB0108 不应用于 I2C 或单线等应用，在这些应用中，开漏驱动器连接至双向数据 I/O。对于这些应用，请使用 TI 的 TXS01xx 系列电平转换器中的器件。

## 7.4 器件功能模式

TXB0108 器件有两种功能模式：启用和禁用。要禁用此器件，请将 OE 输入设置为低电平，这会将所有 I/O 置于高阻抗状态。将 OE 输入设定为高电平将启用此器件。



## 8 应用和实现

### 备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

### 8.1 应用信息

TXB0108 可在电平转换应用中用于将在不同接口电压下运行的器件或系统相互连接起来。它只能转换推挽 CMOS 逻辑输出。如需开漏信号转换，请参阅 TI 的 TXS010X 产品。建议任何外部下拉或上拉电阻大于 50kΩ。

### 8.2 典型应用

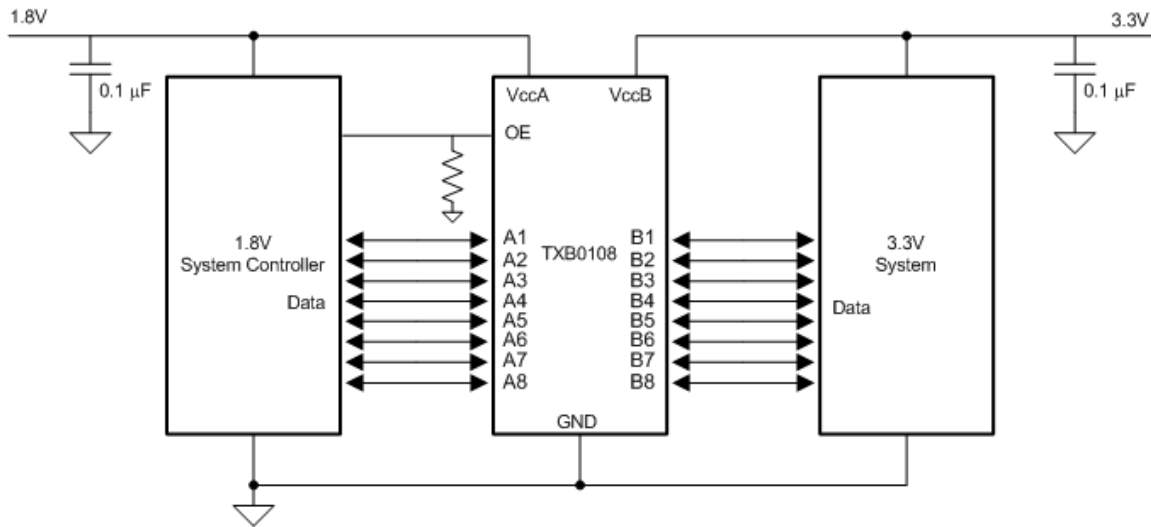


图 8-1. 典型工作电路

#### 8.2.1 设计要求

对于这个设计示例，请使用表 8-1 中列出的参数。确保  $V_{CCA} \leq V_{CCB}$ 。

表 8-1. 设计参数

设计参数	示例值
输入电压范围	1.2V 至 3.6V
输出电压范围	1.65V 至 5.5V

#### 8.2.2 详细设计流程

要开始设计过程，请确定以下内容：

- 输入电压范围
  - 使用驱动 TXB0108 器件的器件电源电压来确定输入电压范围。要获得有效的逻辑高电平，此值必须超过输入端口的  $V_{IH}$ 。要获得有效的逻辑低电平，此值必须小于输入端口的  $V_{IL}$ 。
- 输出电压范围
  - 使用 TXB0108 器件正在驱动的器件电源电压来确定输出电压范围。
  - 不建议使用外部上拉或下拉电阻。如果必须使用，建议此值应大于 50kΩ。

- 外部下拉或上拉电阻降低输出  $V_{OH}$  和  $V_{OL}$ 。使用以下公式来估算外部下拉和上拉电阻作用下的  $V_{OH}$  和  $V_{OL}$ 。

$$V_{OH} = V_{CCx} \times R_{PD} / (R_{PD} + 4.5k\Omega)$$

$$V_{OL} = V_{CCx} \times 4.5k\Omega / (R_{PU} + 4.5k\Omega)$$

其中：

- $V_{CCx}$  是  $V_{CCA}$  或  $V_{CCB}$  的输出端口电源电压
- $R_{PD}$  是外部下拉电阻的值
- $R_{PU}$  是外部上拉电阻的值
- $4.5k\Omega$  计算的是 I/O 线路中  $4k\Omega$  串联电阻的变化。请参阅应用手册 [外部上拉和下拉电阻对 TXB 的影响](#) 以了解详情。

### 8.2.3 应用曲线

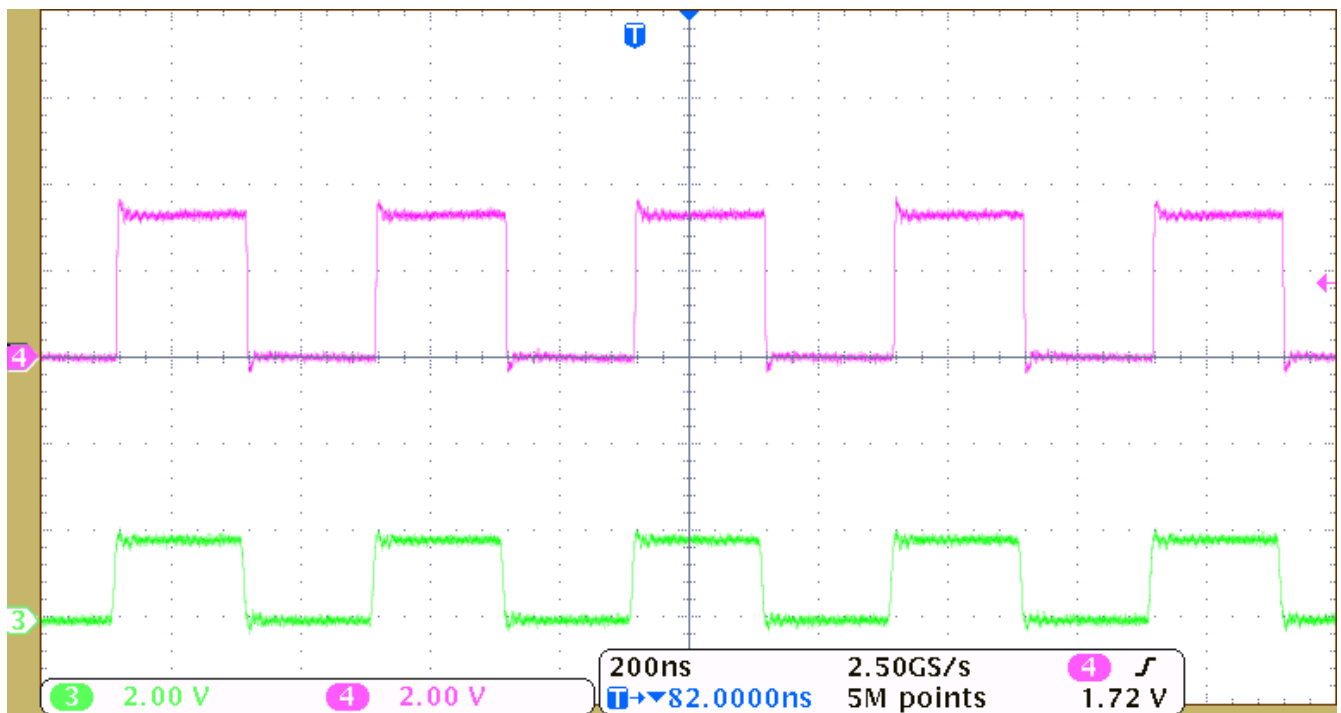


图 8-2. 2.5MHz 信号的电平转换

## 9 电源相关建议

运行期间，确保  $V_{CCA}$  始终小于等于  $V_{CCB}$ 。在上电时序期间， $V_{CCA}$  大于等于  $V_{CCB}$  不会损坏器件，因此任一电源都可以首先斜升。TXB0108-Q1 中的电路会在任一  $V_{CC}$  关闭 ( $V_{CCA/B} = 0V$ ) 时禁用所有输出端口。

输出使能 (OE) 输入电路被设计成由  $V_{CCA}$  供电，并且当 (OE) 输入为低电平时，所有输出被置于高阻抗状态。为确保输出在上电或断电期间为高阻抗状态，OE 输入引脚必须通过下拉电阻连接至 GND，并且直至  $V_{CCA}$  和  $V_{CCB}$  完全斜升且稳定后才能启用。对地下拉电阻器的最小值由驱动器的电流供源能力确定。

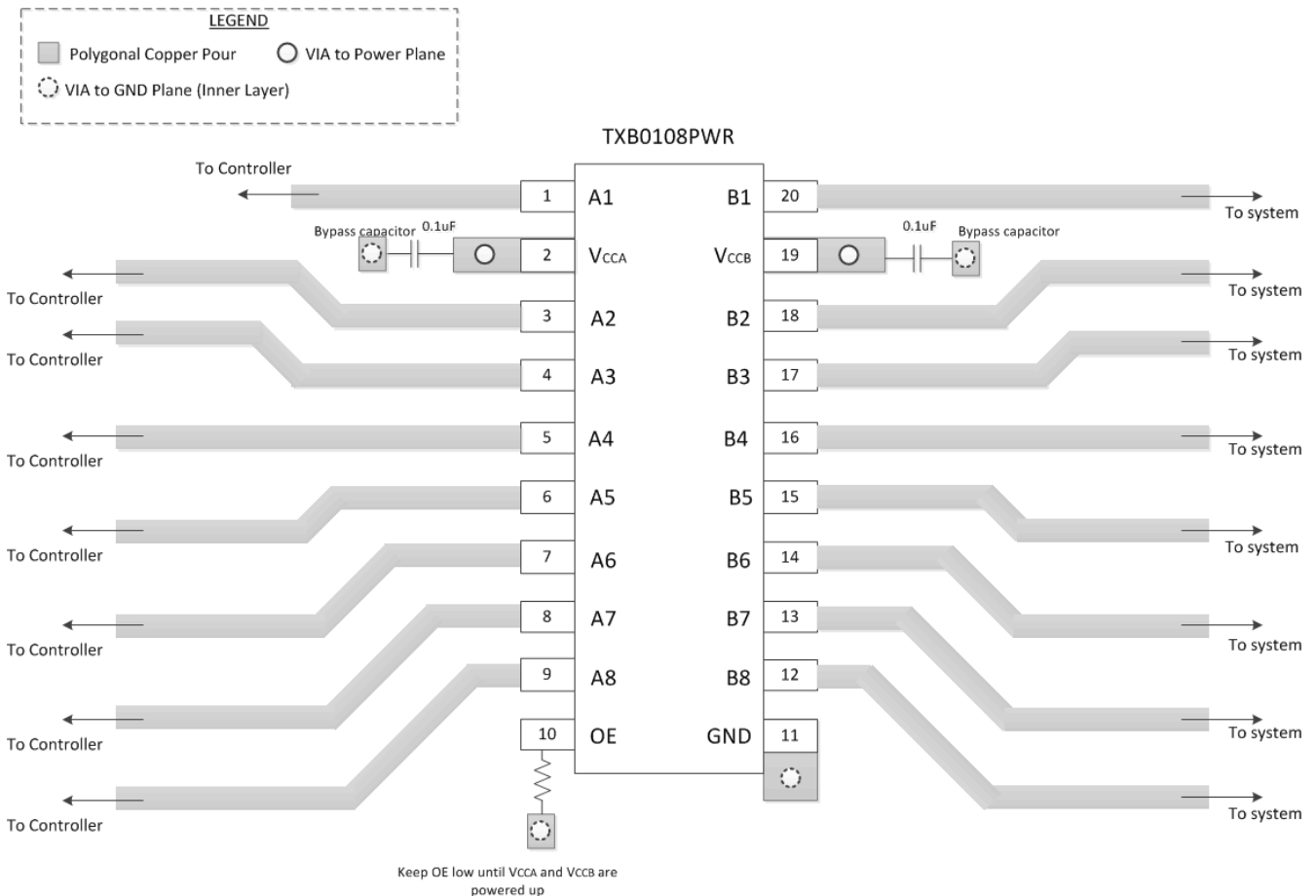
## 10 布局

### 10.1 布局指南

为确保器件的可靠性，建议按照以下常见印刷电路板布局布线指南进行操作。

- 应在电源上使用旁路电容器，并尽可能靠近  $V_{CCA}$ 、 $V_{CCB}$  引脚和 GND 引脚放置。
- 为了避免过多负载，应该使用短迹线。
- PCB 信号布线长度必须保持足够短，以使任何反射的往返延迟小于单稳态持续时间（约 10ns），从而确保任何反射在源驱动器处都遇到低阻抗。

### 10.2 布局示例



## 11 器件和文档支持

### 11.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 11.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 11.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 11.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 11.5 术语表

#### TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

## 12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision H (August 2020) to Revision I (December 2024)</b>	<b>Page</b>
• 向 <i>器件信息</i> 表添加了 RUK 封装选项.....	1
<hr/>	
<b>Changes from Revision G (December 2018) to Revision H (August 2020)</b>	<b>Page</b>
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 向 <i>器件信息</i> 表添加了 NME 封装选项.....	1
• 向 <i>引脚分配</i> 表添加了 NME 封装.....	3
• 向 <i>热性能信息</i> 表添加了 NME 封装.....	6
<hr/>	
<b>Changes from Revision F (November 2014) to Revision G (December 2018)</b>	<b>Page</b>
• 为 ZYPR2 封装选项添加了引脚排列图.....	3
• 向“引脚功能”表 YZP 列添加了文本字符串“网格定位”，以阐明“信号名称”中的引脚位置.....	3
<hr/>	
<b>Changes from Revision E (April 2012) to Revision F (October 2014)</b>	<b>Page</b>
• 添加了 <i>引脚配置和功能</i> 部分、 <i>处理等级表</i> 、 <i>特性说明</i> 部分、 <i>器件功能模式</i> 、 <i>应用和实施</i> 部分、 <i>电源相关建议</i> 部分、 <i>布局</i> 部分、 <i>器件和文档支持</i> 部分以及 <i>机械、封装和可订购信息</i> 部分.....	1
• 将 $V_{OLA}$ 值 0.9 更改为 0.3.....	6
<hr/>	
<b>Changes from Revision D (September 2011) to Revision E (April 2012)</b>	<b>Page</b>
• 为引脚排列图添加了注释.....	3
<hr/>	
<b>Changes from Revision C (August 2011) to Revision D (September 2011)</b>	<b>Page</b>
• 向“特性”中添加了 $\pm 8kV$ 人体放电模型 (A114-B) (仅限 YZP 封装) .....	1

## 13 机械、封装和可订购信息

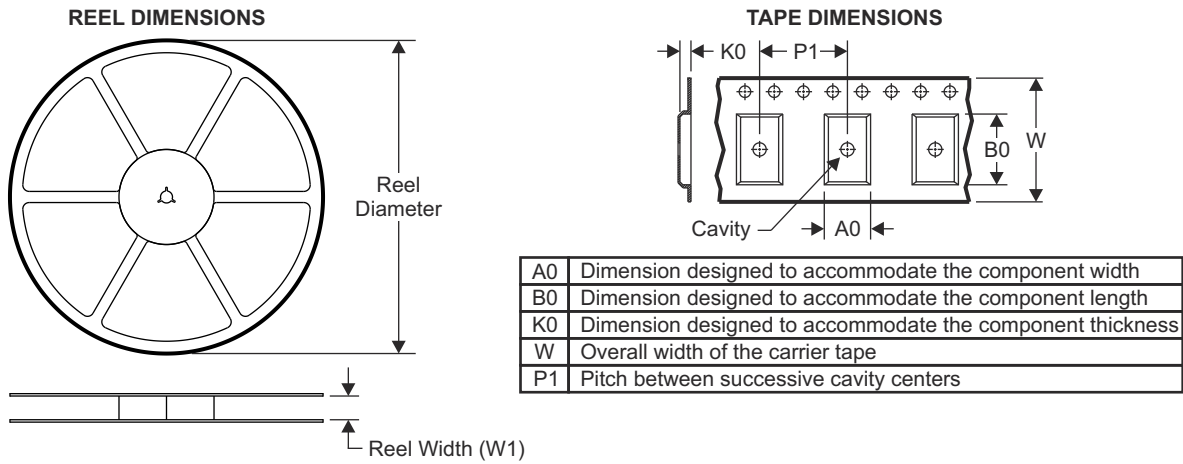
下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

TXB0108

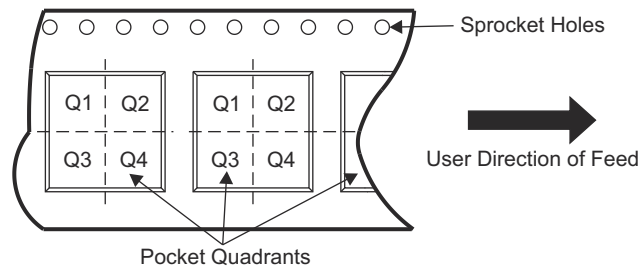
ZHCSJ58I - NOVEMBER 2006 - REVISED DECEMBER 2024

13.1 封装附录

13.1.1 卷带封装信息



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

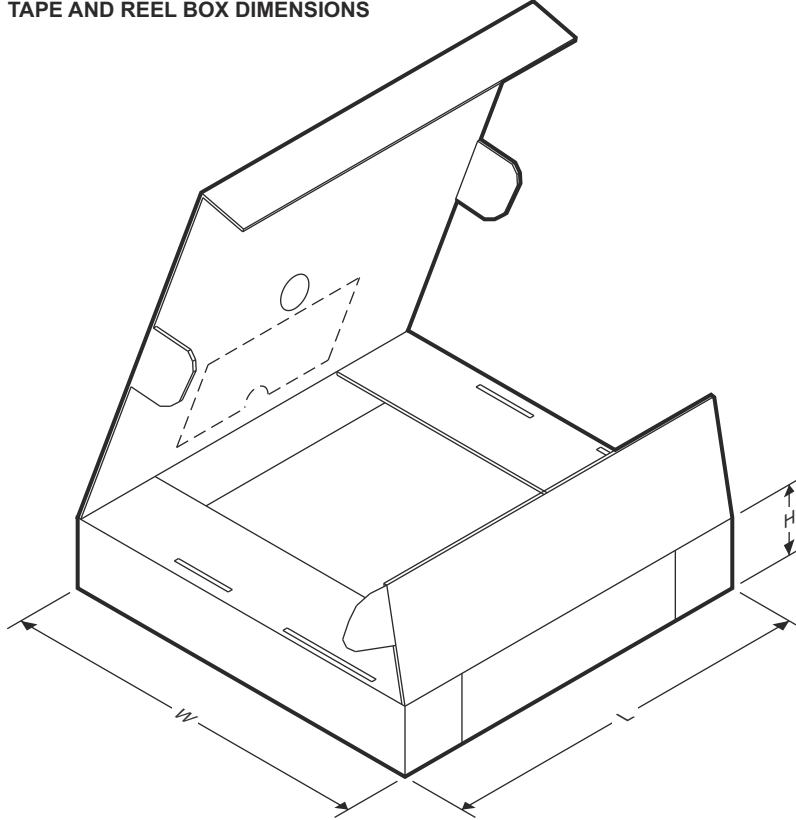


\*所有尺寸均为标称值

器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TXB0108DQSR	USON	DQS	20	3000	177.8	12.4	2.21	4.22	0.81	4.0	12.0	Q1
TXB0108RGYR	VQFN	RGY	20	3000	330.0	12.4	3.8	4.8	1.6	8.0	12.0	Q1
TXB0108YZPR	DSBGA	YZP	20	3000	180.0	8.4	1.99	2.49	0.56	4.0	8.0	Q1
TXB0108YZPR2	DSBGA	YZP	20	3000	180.0	8.4	1.99	2.49	0.56	4.0	8.0	Q2
TXB0108ZXZR	BGA MICROSTAR JUNIOR	ZXY	20	2500	330.0	12.4	2.8	4.22	3.3	1.0	12.0	Q2

ADVANCE INFORMATION

TAPE AND REEL BOX DIMENSIONS



ADVANCE INFORMATION

器件	封装类型	封装图	引脚	SPQ	长度 ( mm )	宽度 ( mm )	高度 ( mm )
TXB0108DQSR	USON	DQS	20	3000	202.0	201.0	28.0
TXB0108RGYR	VQFN	RGY	20	3000	355.0	350.0	50.0
TXB0108YZPR	DSBGA	YZP	20	3000	182.0	182.0	20.0
TXB0108YZPR2	DSBGA	YZP	20	3000	182.0	182.0	20.0
TXB0108ZXYS	BGA MICROSTAR JUNIOR	ZXY	20	2500	336.6	336.6	28.6

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TXB0108DGSR	ACTIVE	VSSOP	DGS	20	5000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	YE08	<a href="#">Samples</a>
TXB0108DQSR	ACTIVE	USON	DQS	20	3000	RoHS & Green	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	5MR 5MH	<a href="#">Samples</a>
TXB0108NMER	ACTIVE	NFBGA	NME	20	2500	RoHS & Green	SNAGCU	Level-2-260C-1 YEAR	-40 to 85	29WW	<a href="#">Samples</a>
TXB0108PWR	ACTIVE	TSSOP	PW	20	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	YE08	<a href="#">Samples</a>
TXB0108PWRG4	ACTIVE	TSSOP	PW	20	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	YE08	<a href="#">Samples</a>
TXB0108RGYR	ACTIVE	VQFN	RGY	20	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	YE08	<a href="#">Samples</a>
TXB0108YZPR	ACTIVE	DSBGA	YZP	20	3000	RoHS & Green	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5M	<a href="#">Samples</a>
TXB0108YZPR2	ACTIVE	DSBGA	YZP	20	3000	RoHS & Green	SNAGCU	Level-1-260C-UNLIM	-40 to 85	EK	<a href="#">Samples</a>
TXB0108ZXYP	OBSOLETE	BGA MICROSTAR JUNIOR	ZXY	20		TBD	Call TI	Call TI	-40 to 85		

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.



<sup>(5)</sup> Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

<sup>(6)</sup> Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

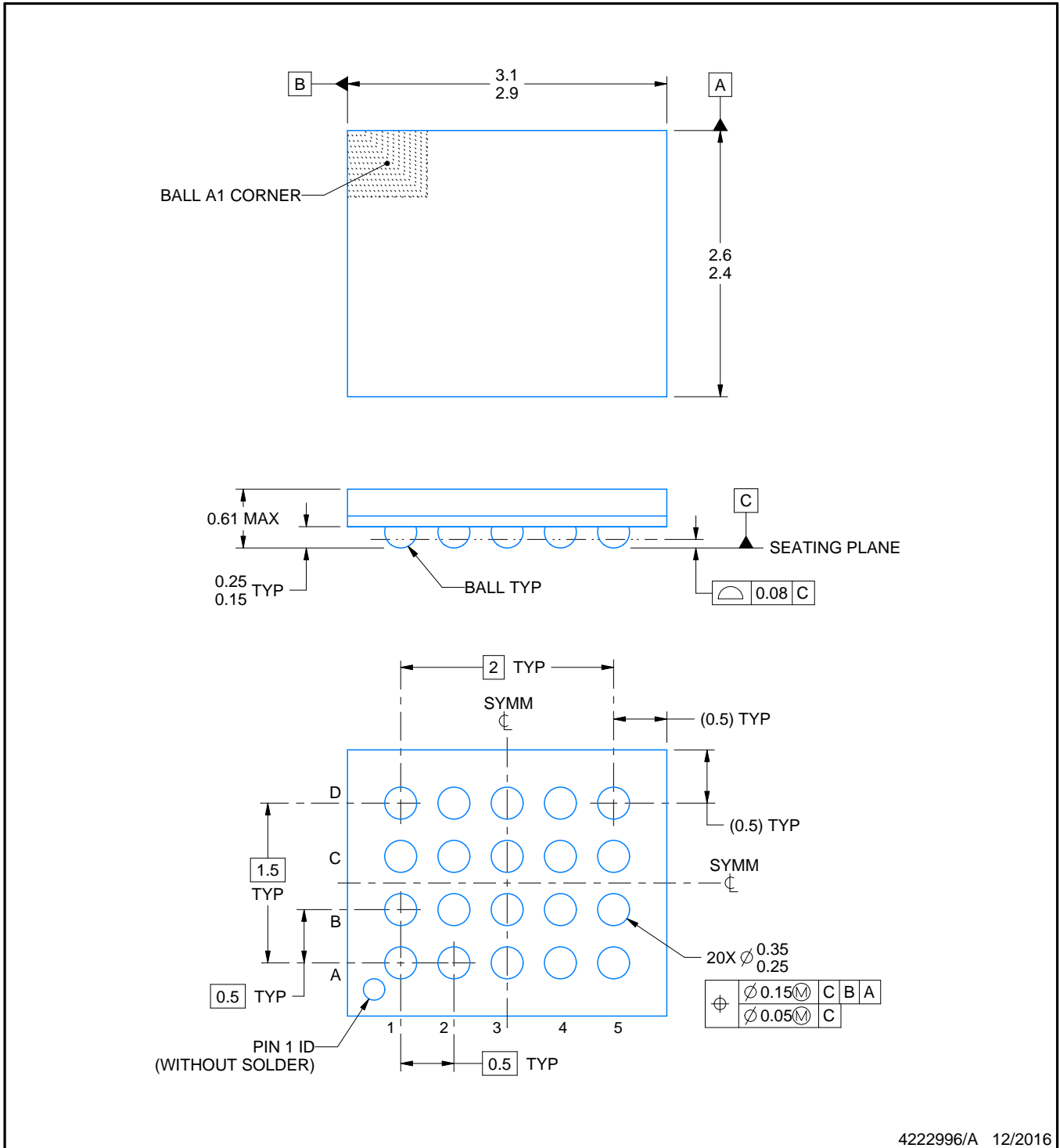
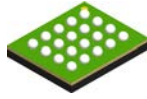

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TXB0108DGSR	VSSOP	DGS	20	5000	330.0	16.4	5.4	5.4	1.45	8.0	16.0	Q1
TXB0108DQSR	USON	DQS	20	3000	177.8	12.4	2.21	4.22	0.81	4.0	12.0	Q1
TXB0108NMER	NFBGA	NME	20	2500	330.0	12.4	2.85	3.4	1.34	4.0	12.0	Q2
TXB0108PWR	TSSOP	PW	20	2000	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1
TXB0108RGYR	VQFN	RGY	20	3000	330.0	12.4	3.8	4.8	1.6	8.0	12.0	Q1
TXB0108YZPR	DSBGA	YZP	20	3000	180.0	8.4	1.99	2.49	0.56	4.0	8.0	Q1
TXB0108YZPR2	DSBGA	YZP	20	3000	180.0	8.4	1.99	2.49	0.56	4.0	8.0	Q2

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TXB0108DGSR	VSSOP	DGS	20	5000	353.0	353.0	32.0
TXB0108DQSR	USON	DQS	20	3000	202.0	201.0	28.0
TXB0108NMER	NFBGA	NME	20	2500	336.6	336.6	31.8
TXB0108PWR	TSSOP	PW	20	2000	356.0	356.0	35.0
TXB0108RGYR	VQFN	RGY	20	3000	356.0	356.0	35.0
TXB0108YZPR	DSBGA	YZP	20	3000	182.0	182.0	20.0
TXB0108YZPR2	DSBGA	YZP	20	3000	182.0	182.0	20.0



4222996/A 12/2016

NOTES:

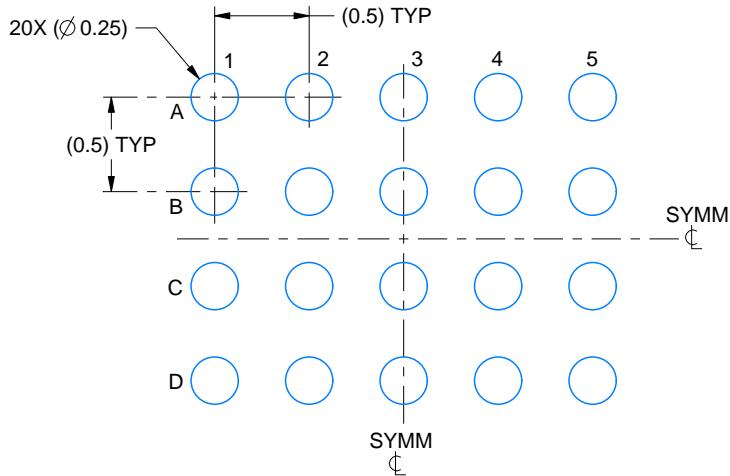
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

# EXAMPLE BOARD LAYOUT

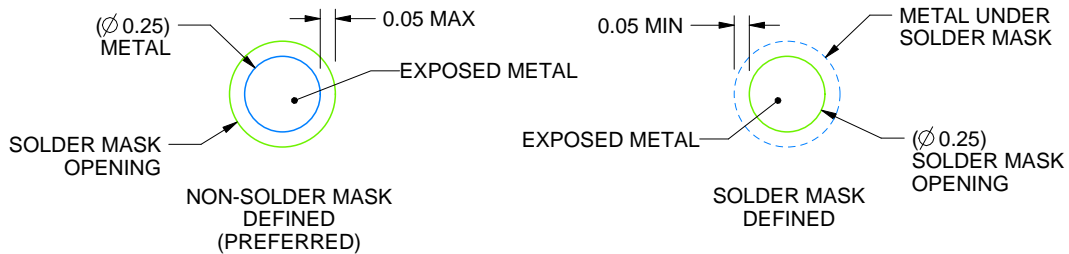
ZXY0020A

VFBGA - 0.61 mm max height

PLASTIC BALL GRID ARRAY



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:25X



SOLDER MASK DETAILS  
NOT TO SCALE

4222996/A 12/2016

NOTES: (continued)

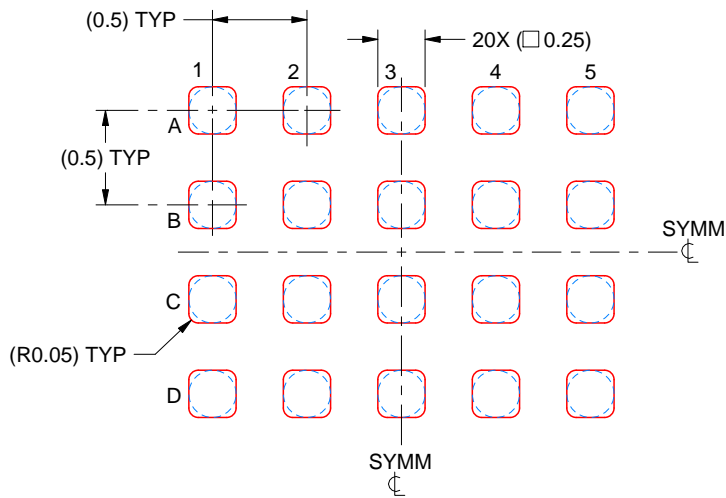
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For information, see Texas Instruments literature number SPRAA99 ([www.ti.com/lit/spraa99](http://www.ti.com/lit/spraa99)).

# EXAMPLE STENCIL DESIGN

ZXY0020A

VFBGA - 0.61 mm max height

PLASTIC BALL GRID ARRAY



SOLDER PASTE EXAMPLE  
BASED ON 0.1 mm THICK STENCIL  
SCALE: 25X

4222996/A 12/2016

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PW0020A



# PACKAGE OUTLINE

## TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4220206/A 02/2017

### NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

# EXAMPLE BOARD LAYOUT

PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 10X



SOLDER MASK DETAILS

4220206/A 02/2017

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



# EXAMPLE STENCIL DESIGN

PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE  
BASED ON 0.125 mm THICK STENCIL  
SCALE: 10X

4220206/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

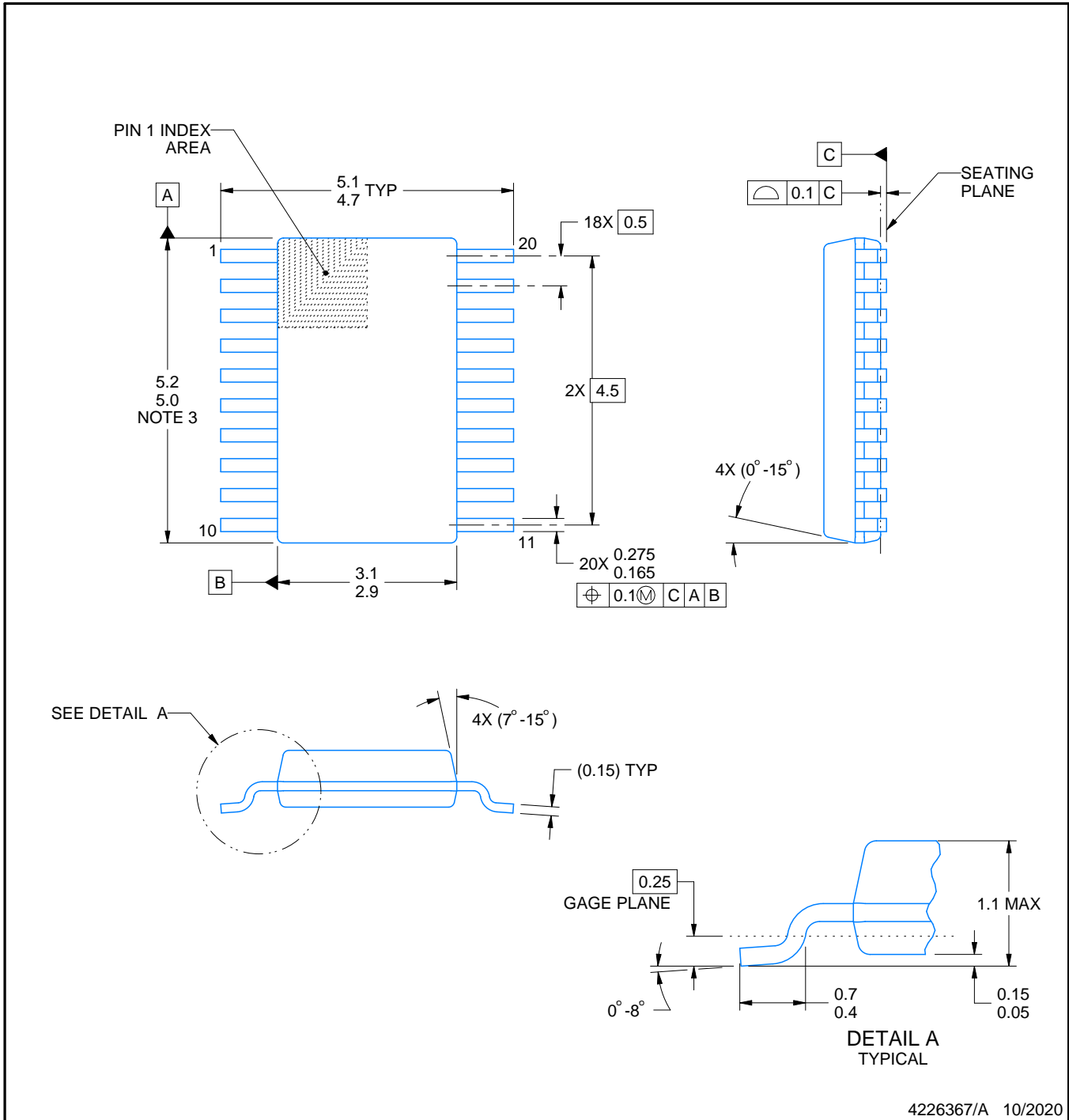
# DGS0020A



# PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226367/A 10/2020

**NOTES:**

PowerPAD is a trademark of Texas Instruments.

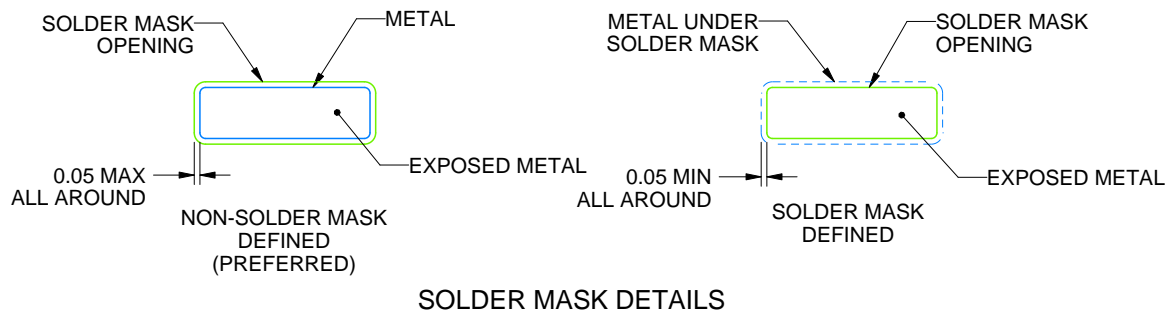
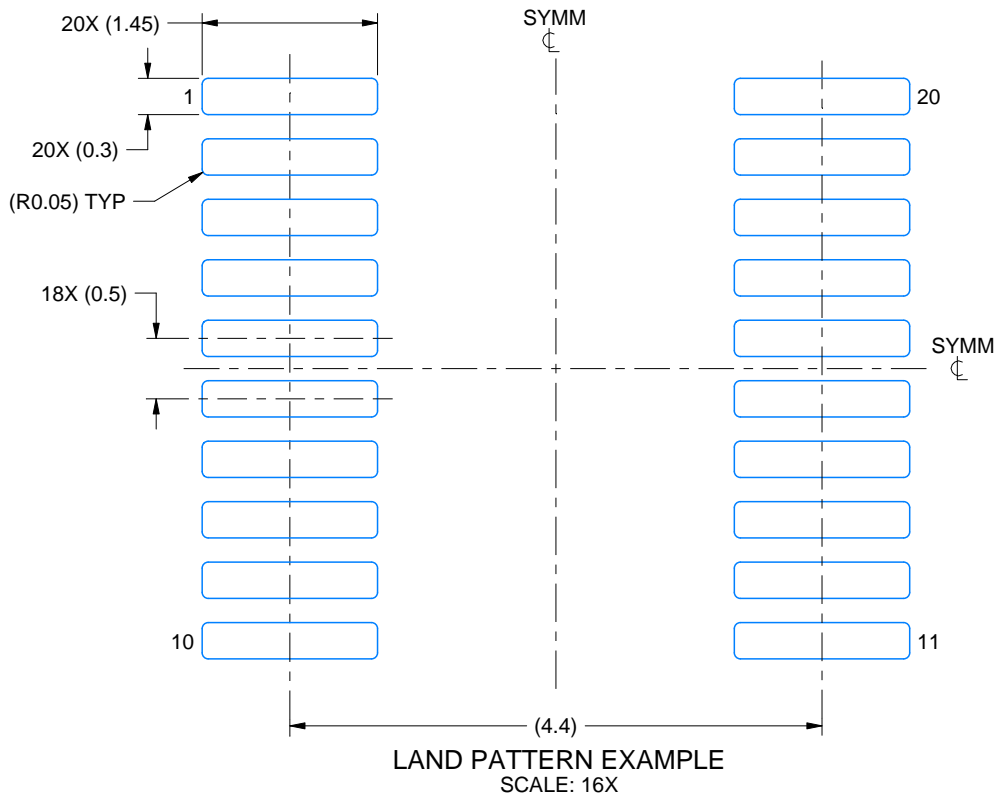
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

# EXAMPLE BOARD LAYOUT

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226367/A 10/2020

NOTES: (continued)

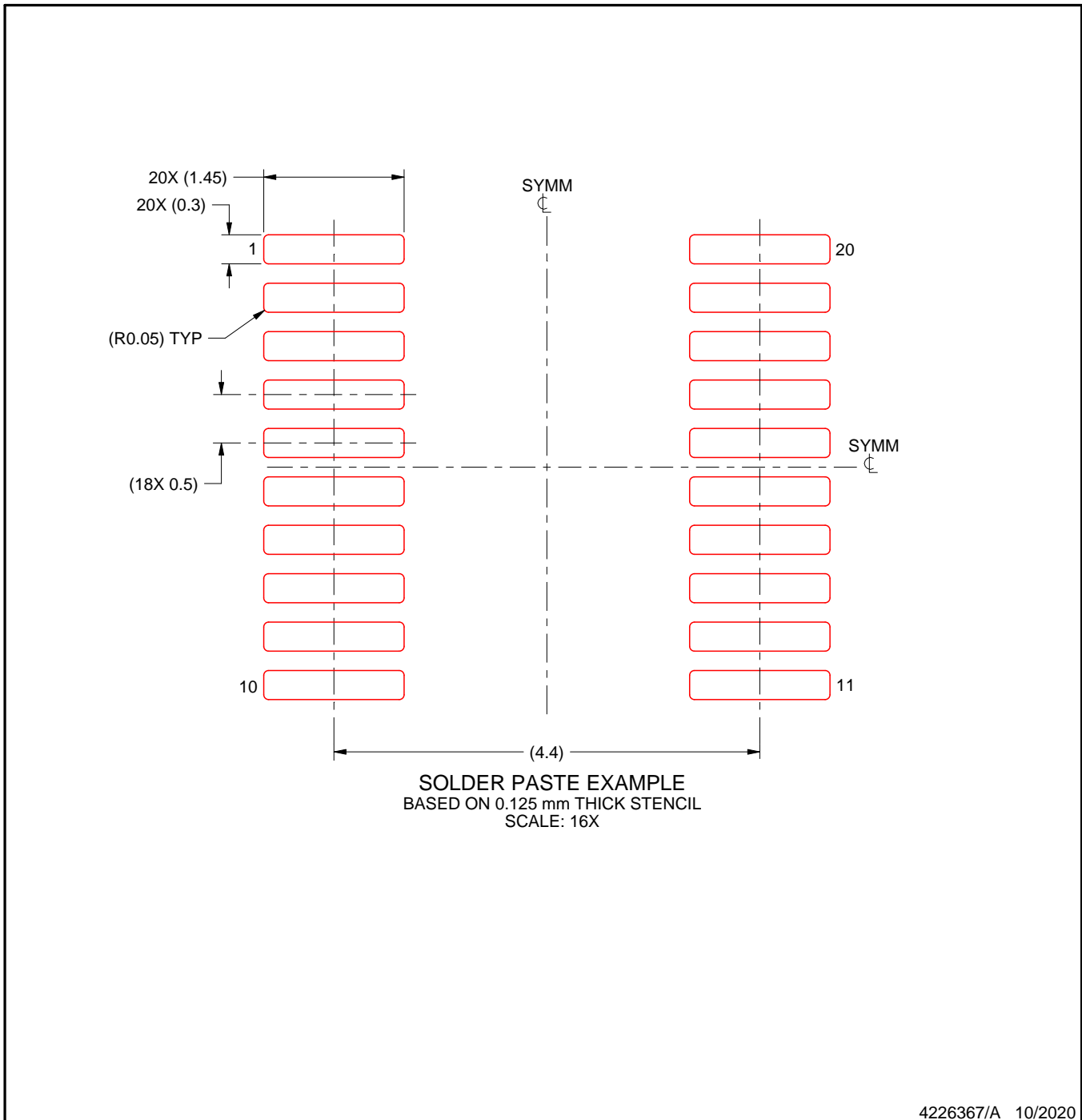
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 ([www.ti.com/lit/slma002](http://www.ti.com/lit/slma002)) and SLMA004 ([www.ti.com/lit/slma004](http://www.ti.com/lit/slma004)).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE

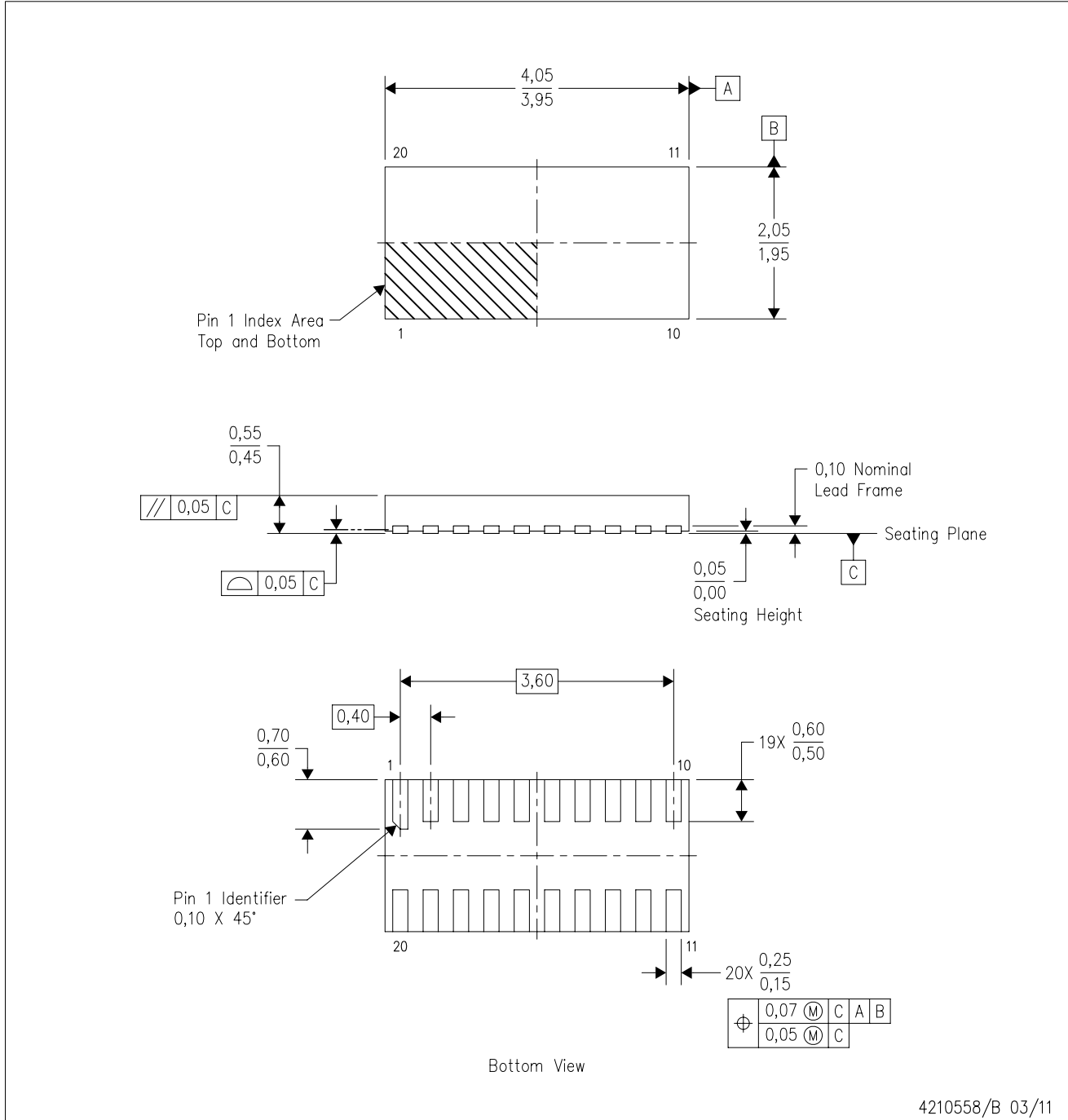


NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

DQS (R-PUSON-N20)

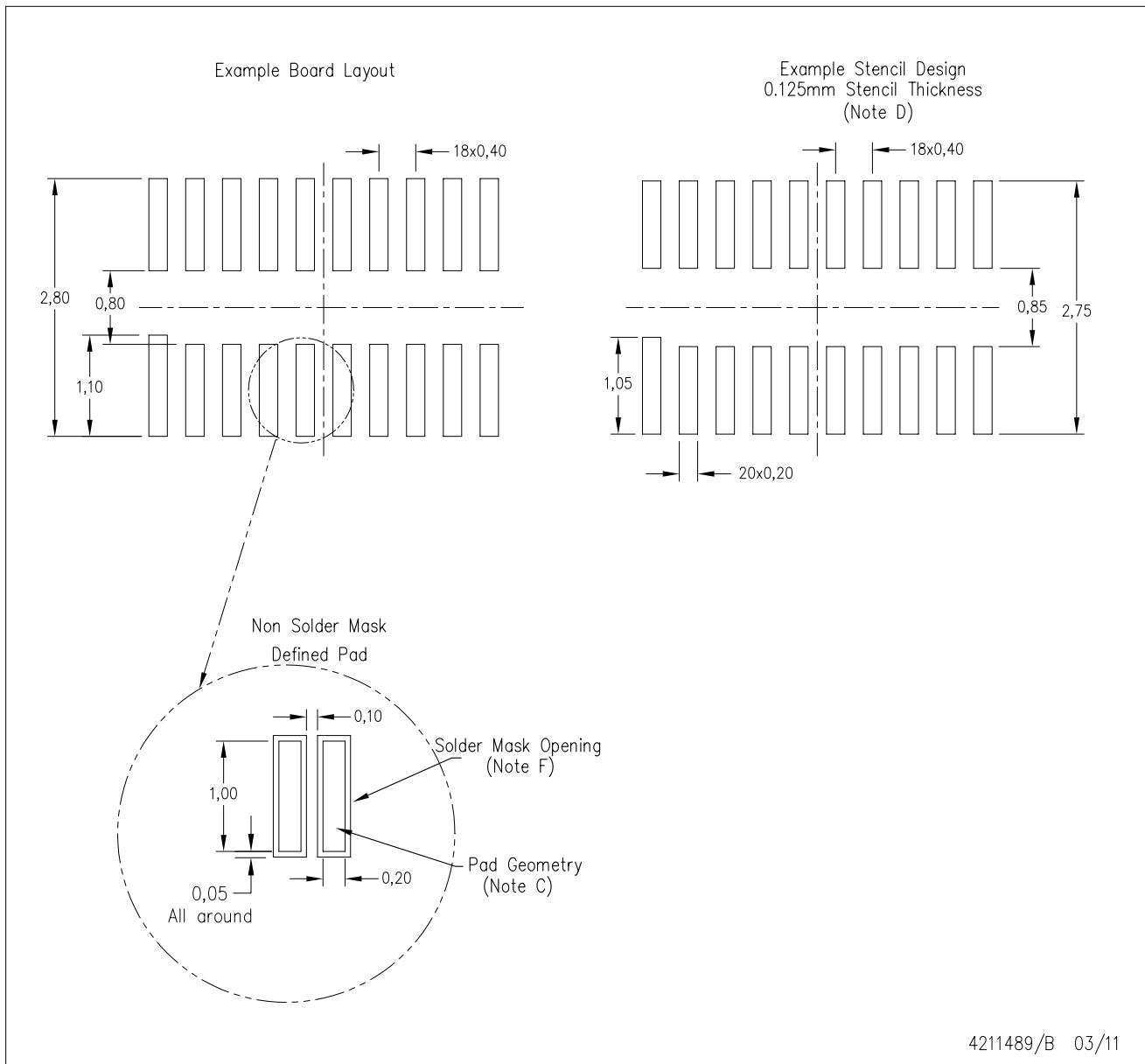
PLASTIC SMALL OUTLINE NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
  - B. This drawing is subject to change without notice.
  - C. SON (Small Outline No-Lead) package configuration.

DQS (R-PUSON-N20)

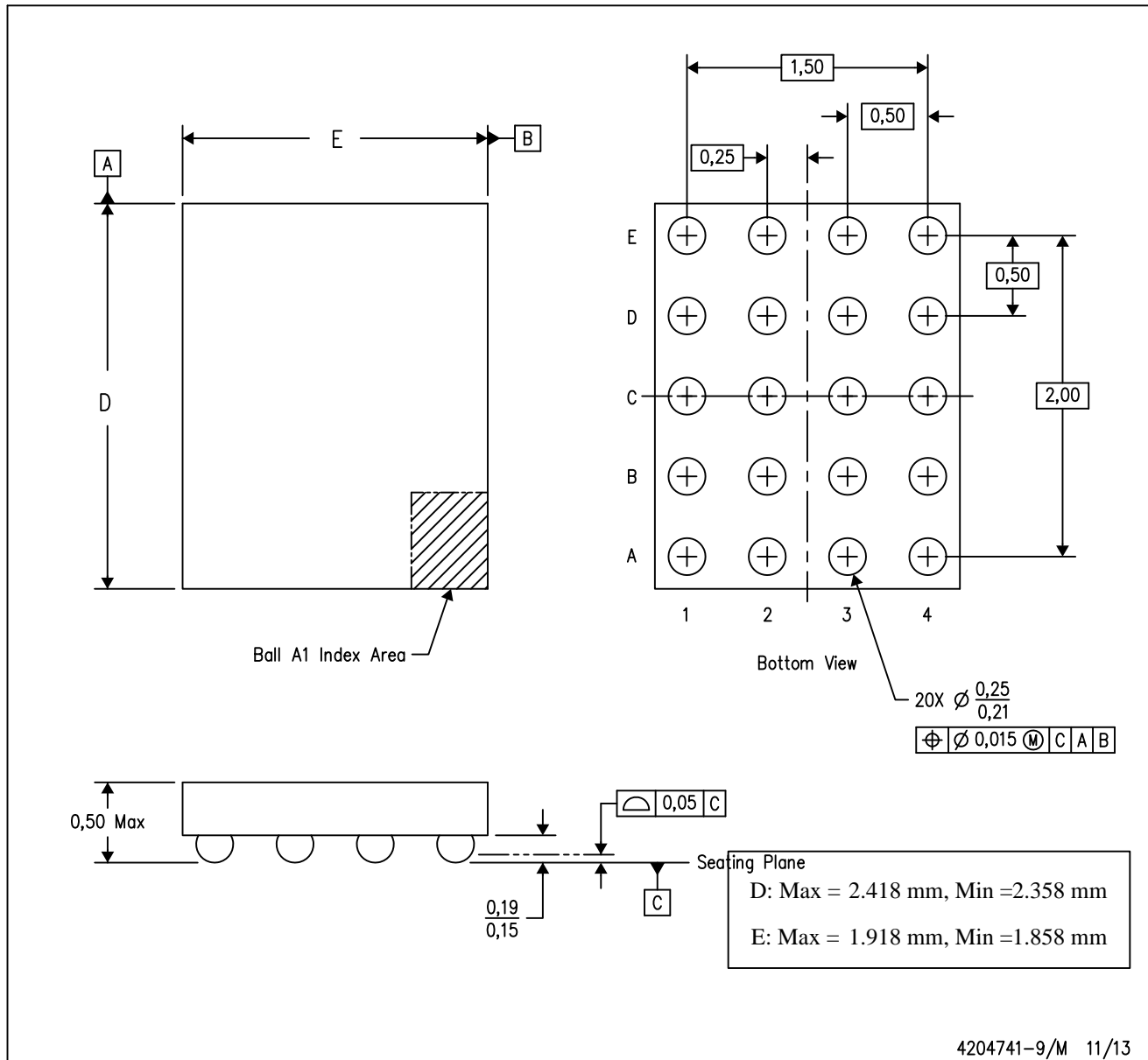
PLASTIC SMALL OUTLINE NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Publication IPC-7351 is recommended for alternate designs.
  - D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
  - E. Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.

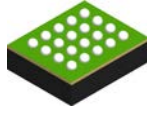
YZP (R-XBGA-N20)

DIE-SIZE BALL GRID ARRAY



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
  - B. This drawing is subject to change without notice.
  - C. NanoFree™ package configuration.

NanoFree is a trademark of Texas Instruments.

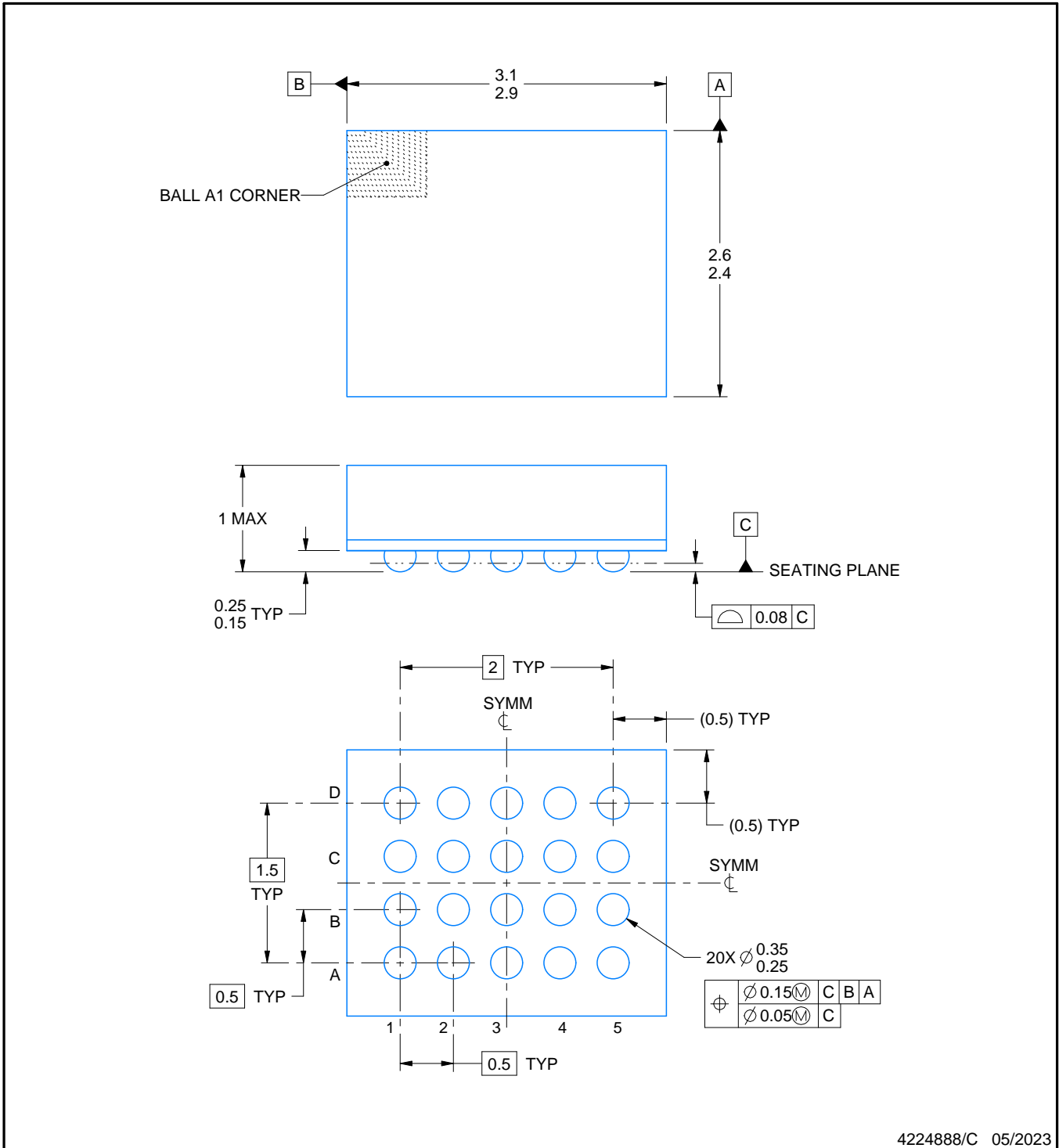


# NME0020A

# PACKAGE OUTLINE

## NFBGA - 1 mm max height

PLASTIC BALL GRID ARRAY



4224888/C 05/2023

**NOTES:**

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

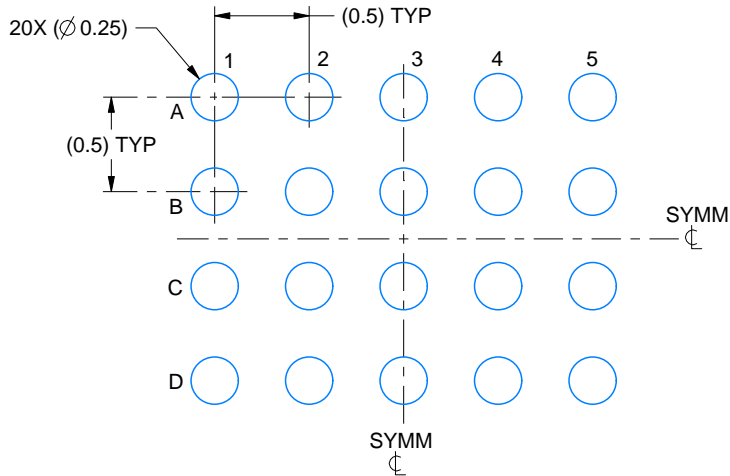


# EXAMPLE BOARD LAYOUT

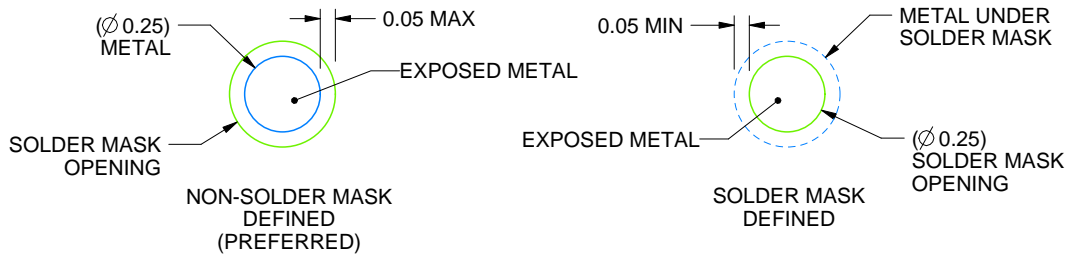
NME0020A

NFBGA - 1 mm max height

PLASTIC BALL GRID ARRAY



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:25X



SOLDER MASK DETAILS  
NOT TO SCALE

4224888/C 05/2023

NOTES: (continued)

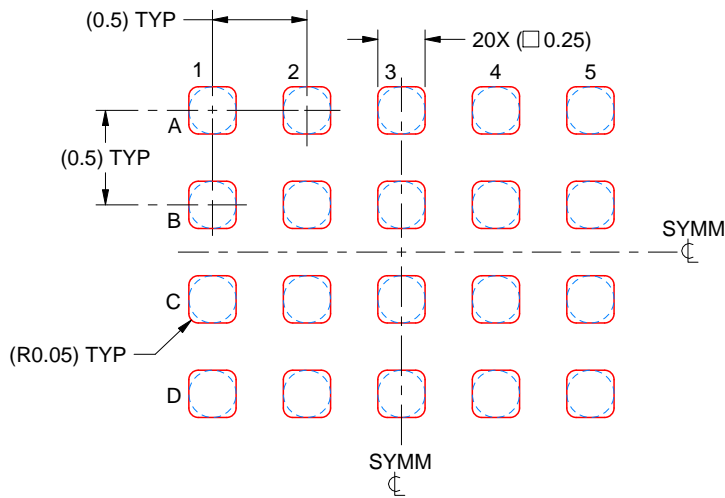
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For information, see Texas Instruments literature number SPRAA99 ([www.ti.com/lit/spraa99](http://www.ti.com/lit/spraa99)).

# EXAMPLE STENCIL DESIGN

NME0020A

NFBGA - 1 mm max height

PLASTIC BALL GRID ARRAY



SOLDER PASTE EXAMPLE  
BASED ON 0.1 mm THICK STENCIL  
SCALE: 25X

4224888/C 05/2023

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

## GENERIC PACKAGE VIEW

**RGY 20**

**VQFN - 1 mm max height**

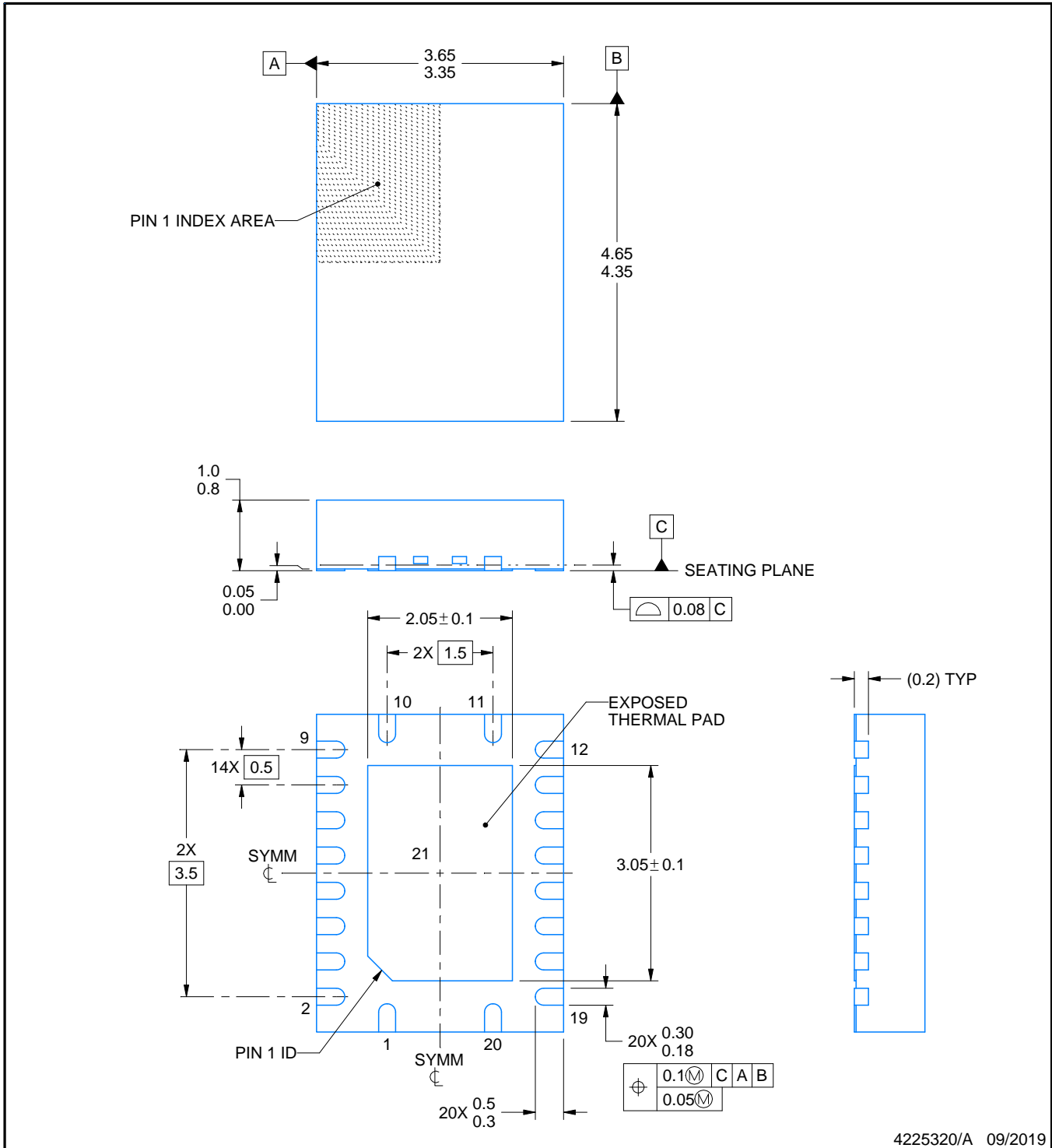
3.5 x 4.5, 0.5 mm pitch

PLASTIC QUAD FGLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.



4225264/A



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

RGY0020A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**LAND PATTERN EXAMPLE**  
EXPOSED METAL SHOWN  
SCALE:18X



**SOLDER MASK DETAILS**

4225320/A 09/2019

NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

RGY0020A

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**SOLDER PASTE EXAMPLE**  
 BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 21  
 78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE  
 SCALE:20X

4225320/A 09/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
版权所有 © 2025，德州仪器 (TI) 公司