

采用 **TPS65070** 为 **Freon** 供电

Christian Hoefling

Power Management Products

摘要

本文档详细说明采用 [TPS65070](#) 5 通道电源管理器件为 [OMAP-L138](#) (Freon) 低功耗应用处理器设计电源管理单元 (PMU) 解决方案时的注意事项。

内容

1	OMAP-L1x8 电源和时序控制要求	2
1.1	电源要求	2
1.2	上电顺序	2
1.3	掉电顺序	2
2	采用 TPS65070 进行时序控制	3
3	详细的电源顺序	7
4	测试结果	7

图片列表

1	TPS65070 电源解决方案图	4
2	上电时序控制图 (1.8V I/O)	5
3	上电时序控制图 (3.3V I/O)	6
4	DC/DC 转换器和 LDO2 的启动 (DCDC2 = 1.8 V)	7
5	LDO1 和 LDO2 的启动 (DCDC2 = 1.8 V)	8
6	DC/DC 转换器和 LDO1 的启动 (DCDC2 = 3.3 V)	8
7	LDO1 和 LDO2 的启动 (DCDC2 = 3.3 V)	9

1 OMAP-L1x8 电源和时序控制要求

1.1 电源要求

表 1 概述 OMAP-L138 处理器的电源要求。

表 1. OMAP-L1x8 电源要求⁽¹⁾⁽²⁾⁽³⁾

引脚名	电压	I _{MAX}	容限	时序顺序	定时延迟	
I/O	RTC_CVDD	1.2 V	1 mA	-25%、+10%	1 ⁽⁴⁾	无
内核	CVDD	1.0 V / 1.1 V / 1.2 V	600 mA	-9.75%、+10%	2	无
I/O	VDDARNWA、VDDARNW1、PLL0_VDDA、PLL1_VDDA、SATA_VDD、USB_CVDD、USB0_VDDA12	1.2 V	200 mA	-5%、+10%	3	无
I/O	USB0_VDDA18、USB1_VDDA18、DDR_DVDD18、SATA_VDDR、DVDD18	1.8 V	180 mA	±5%	4	无
I/O	USB0_VDDA33、USB1_VDDA33	3.3 V	24 mA	±5%	5	无
I/O	DVDD3318_A、DVDD3318_B、DVDD3318_C	1.8 V / 3.3 V	50 mA / 90 mA ⁽⁵⁾	±5%	4 / 5	无

⁽¹⁾ 如果在 1.2 V 恒压下使用 CVDD，那么所有 1.2V 电压轨都可配合使用。

⁽²⁾ 如果使用 1.8V LVCMOS，则会使用 1.8V 电压轨为其上电。如果使用 3.3V LVCMOS，则会使用 ANALOG33 电压轨 (VDDA33_USB0/1) 为其上电。

⁽³⁾ 对于任何不会超过 STATIC18 达 2 V 以上的电源 LVCMOS33，对电压斜率没有具体要求。

⁽⁴⁾ 如果 RTC 未采用单独的电源供电，那么该时钟可包含在 STATIC12 (1.2 V 恒压) 组中。

⁽⁵⁾ 如果 DVDD3318_A、DVDD3318_B 和 DVDD3318_C 都单独供电，则每个电压轨的最大电源均为这个表中的最大电源的 1/3。

1.2 上电顺序

上电顺序被分成相同电压的几组。

采用表 2 中的上电顺序。DCDC3、DCDC2、LDO1 和 LDO2 是自动上电顺序部分。

表 2. OMAP-L138 电源组

时序	组	电压
1	RTC12	1.2 V
2	STATIC12	1.2 V
3	STATIC18	1.8 V
4	STATIC33	3.3 V

DCDC1 不是上电顺序部分。DCDC1 由其使能 (ENABLE) 引脚 (EN_DCDC1) 控制。EN_DCDC1 由监控 DVDD3318 (DCDC2) 的监控电路 (SVS) 驱动。一旦 DCDC2 的输出电压增加到 R1 和 R2 设定的阈值以上，SVS 会将 tEN_DCDC1 上拉至 V_{SVS}，从而使能 DCDC1；请参阅图 1。

如果 DVDD3318 (DCDC2) 被配置成采用 1.8 V 电源供电 (DEFDCDC2 保持低电平)，则需采用一个外部晶体管 T2 将 LDO1 与 OMAP-L138 隔离。T2 将 LDO1 的输出连接至被 T1、T2、R3 和 R4 组成的外部电路延迟的 OMAP-L138 以满足正确的上电顺序要求。如果 DVDD3318 (DCDC2) 被配置成采用 3.3 V 电源供电 (DEFDCDC2 保持高电平)，则不需要这样的外部延迟电路。LDO 输出可直接连接至 OMAP-L138。

1.3 掉电顺序

只要供电电压为 3.3 V 的 LVCMOS 电源 (DVDD3318_A、DVDD3318_B 或 DVDD3318_C) 不超过 1.8V 静态电源 2 V

以上，电源就能以任何顺序掉电。对于任何电源而言，都没有具体的电压斜率要求 (除了要满足规定的电压条件之外)。TPS65070 的掉电顺序与上电顺序相反。

为满足这里所述的掉电要求，需要额外的电阻分压器 R1 和 R2 来以足够快的速度禁止 DCDC1，以确保 DCDC2 和 DCDC1 之间的电压差不超过 2.0 V。TPS3805 在 SENSE 输入端具有 1.226 V 的阈值电压。采用一个外部电阻分压器 (R1 = 100kΩ, R2 = 390kΩ) 可设定 DCDC1 被禁止至 1.55 V 时的跳闸电压。该配置应确保 DCDC1 与 DCDC2 之间的电压差不超过 2.0 V。

2 采用 TPS65070 进行时序控制

TPS65070 电源管理单元支持 OMAP-L138 的电源要求；这个高集成度电源管理器件可为 OMAP-L138 提供电压设定和时序控制。表 3 列出了 TPS65070 的输出电压轨配置。

表 3. TPS65070 输出电压轨配置

电压轨	电压	转换器	时序顺序
RTC_CVDD	1.2 V	外部 LDO	1
USB0_VDDA33、USB1_V DDA33	3.3 V	DCDC1	5
DVDD3318_A、DVDD3318 _B、DVDD3318_C	3.3 V / 1.8 V	DCDC2	4 / 5 (自动时序部分)
CVDD	1.2 V	DCDC3	2 (自动时序部分)
VDDARNWA、 VDDARNW1、PLL0_VDDA 、PLL1_VDDA、SATA_VD D、USB_CVDD、USB0_V DDA12	1.2 V	LDO2	3 (自动时序部分)
USB0_VDDA18、USB1_V DDA18、DDR_DVDD18、 SATA_VDDR、DVDD18	1.8 V	LDO1	4 ⁽¹⁾

⁽¹⁾ 如果 DVDD3318 被配置成采用 3.3 V 供电，那么 LDO1 和 LDO2 可以一起进行电压缓升。

图 1 显示一个完整的应用图，该图详细说明了如何连接 TPS65070 来为 OMAP-L138 应用处理器供电。

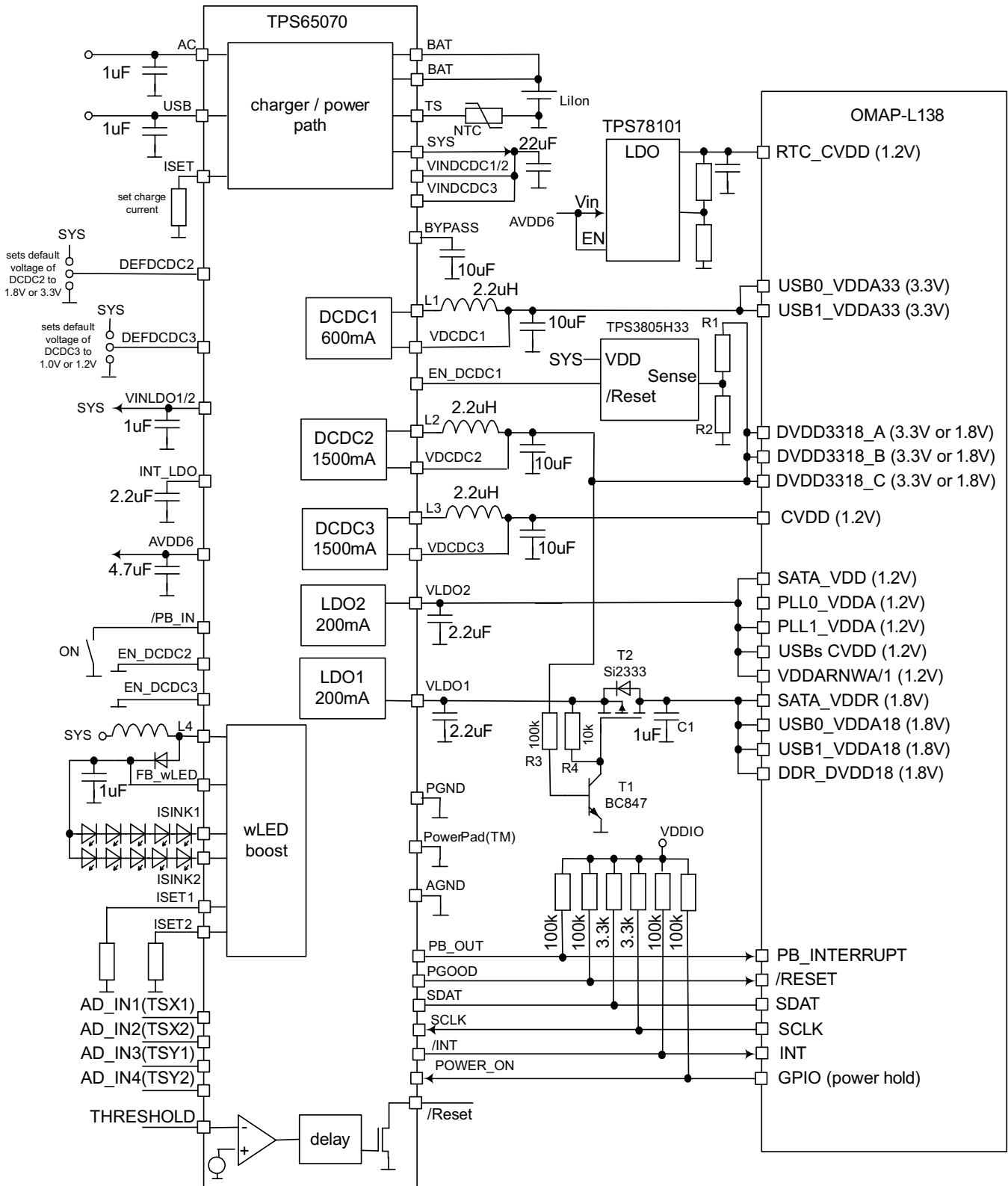


图 1. TPS65070 电源解决方案图

图 2 和 图 3 显示了分别用于 1.8V 和 3.3V I/O 的上电时序控制。

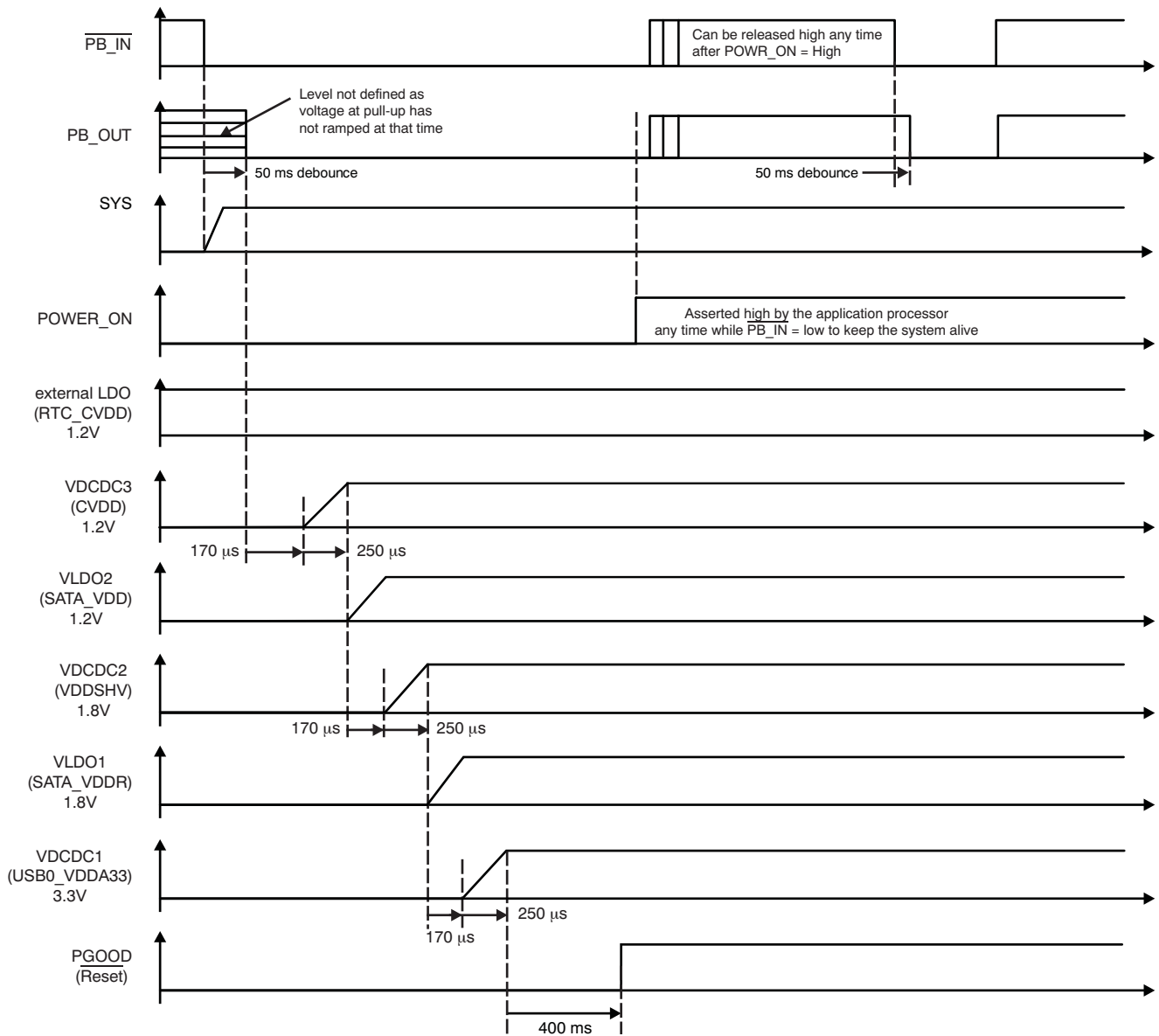


图 2. 上电时序控制图 (1.8V I/O)

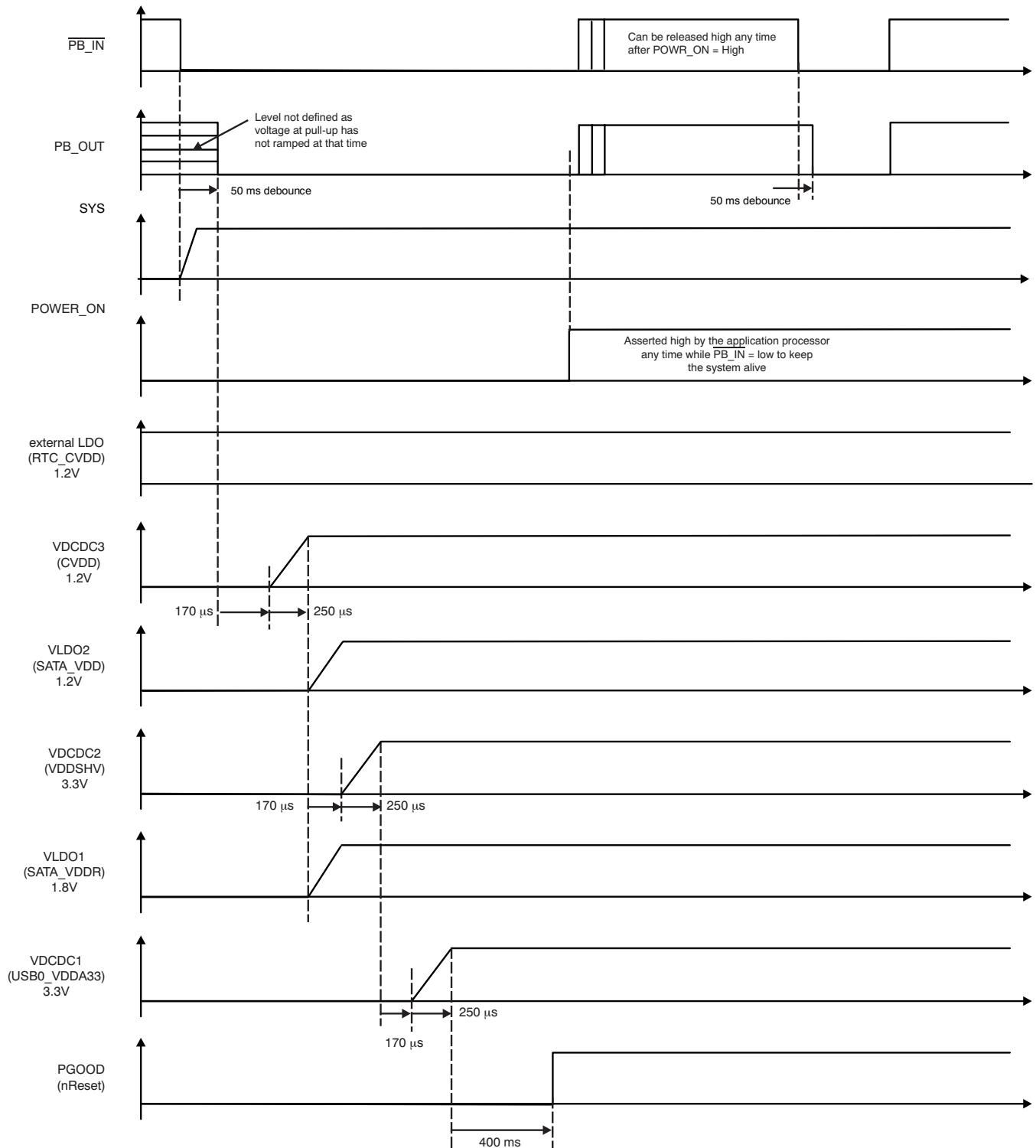


图 3. 上电时序控制图 (3.3V I/O)

3 详细的电源顺序

1. 1.2V 实时时钟电源 RTC_CVDD 采用一个由 AVDD6 供电和使能的外部 LDO 供电。AVDD6 是 TPS65070 的输出，该输出始终保持导通。输入电源一旦被用于 TPS65070，外部 LDO 就会立即供电并启动。
2. 当按钮输入引脚 PB_IN 被拉低时开始进行时序控制。当 PB_IN 被拉低时，TPS65070 开始为寄存器 CTRL_1 和 LDO_CTRL 中定义的 DC/DC 转换器和低压差稳压器 (LDO) 进行自动时序控制。
3. DC/DC 转换器 3 是自动时序中首个启动的电压轨。
4. PGOOD 拉高之后 (DCDC3 实现稳压之后 400 ms)，DCDC2、LDO1 和 LDO2 被使能。DCDC2 和 LDO2 立即进行电压缓升。如果 OMAP-L1x8 采用 1.8V I/O 供电 (DCDC2 被配置成采用 1.8V 电源供电)，LDO1 将通过 DCDC2 供电的外部晶体管以一定延迟连接至 OMAP-L1x8。如果 OMAP-L1x8 采用 3.3V I/O 供电 (即，DCDC2 被配置成采用 3.3V 供电)，LDO1 则可直接连接至 OMAP-L1x8；此时不需要 T1、T2、R3 和 R4 组成的外部延迟电路。
5. DCDC1 将在 DCDC2 电压缓升之后被使能。EN_DCDC1 引脚由一个外部电源电压监控器 (SVS) 控制，该监控器在 DCDC2 电压缓升之后将使能引脚拉至 SYS。
6. 为使能 TPS65070 的转换器和 LDO，TPS65070 的 POWER_ON 输入必须在 PB_IN 被释放至高电平之前驱动至高电平。POWER_ON 被连接至 OMAP-L138 的 GPIO，该 GPIO 在处理器启动之后驱动 PWR_ON 保持高电平。

4 测试结果

图 4 至图 7 显示测试结果。

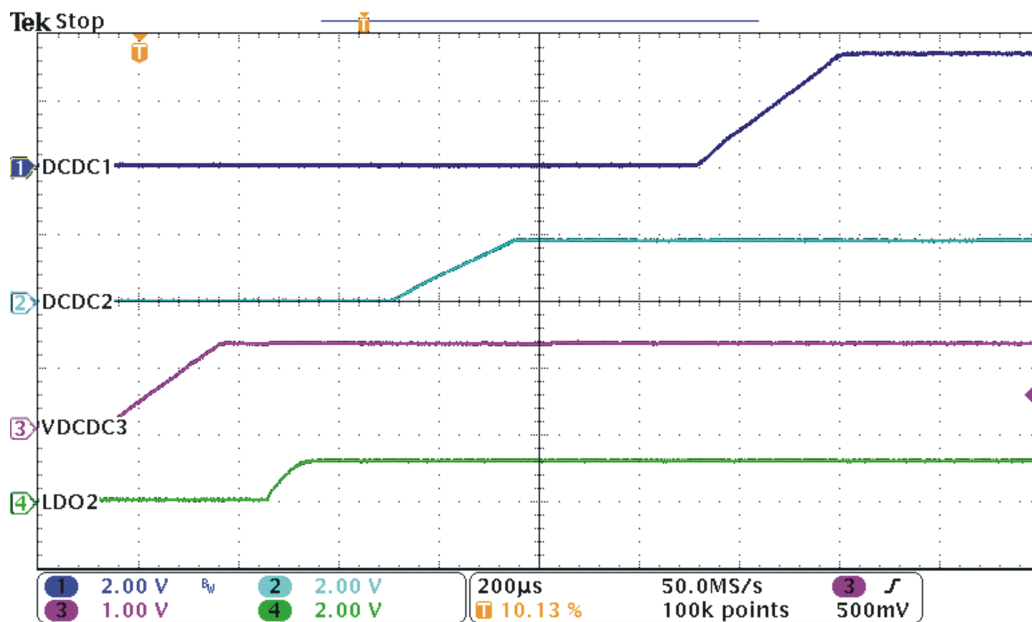


图 4. DC/DC 转换器和 LDO2 的启动 (DCDC2 = 1.8 V)

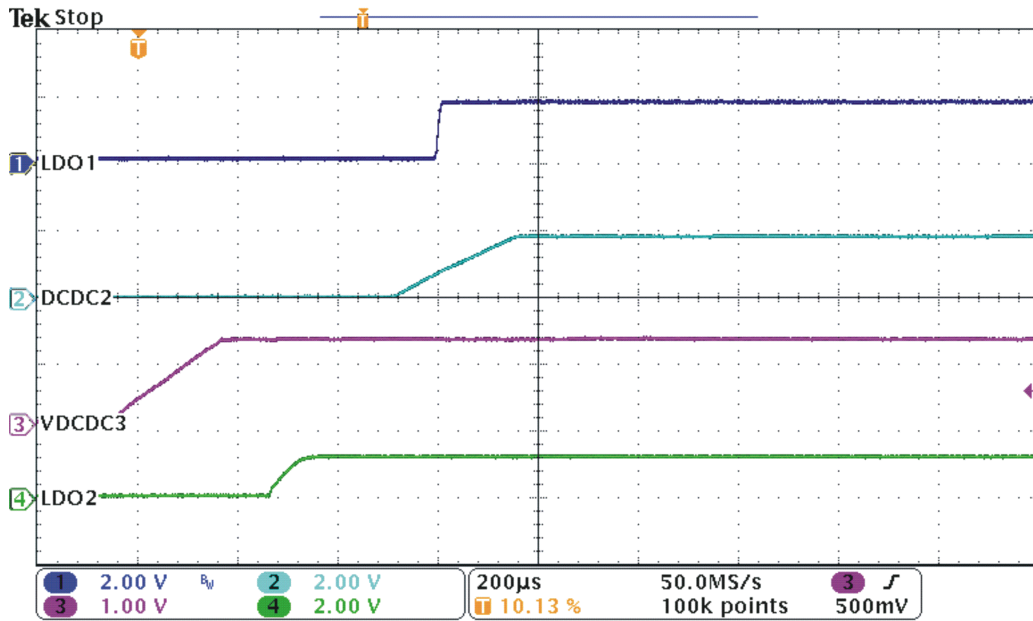


图 5. LDO1 和 LDO2 的启动 (DCDC2 = 1.8 V)

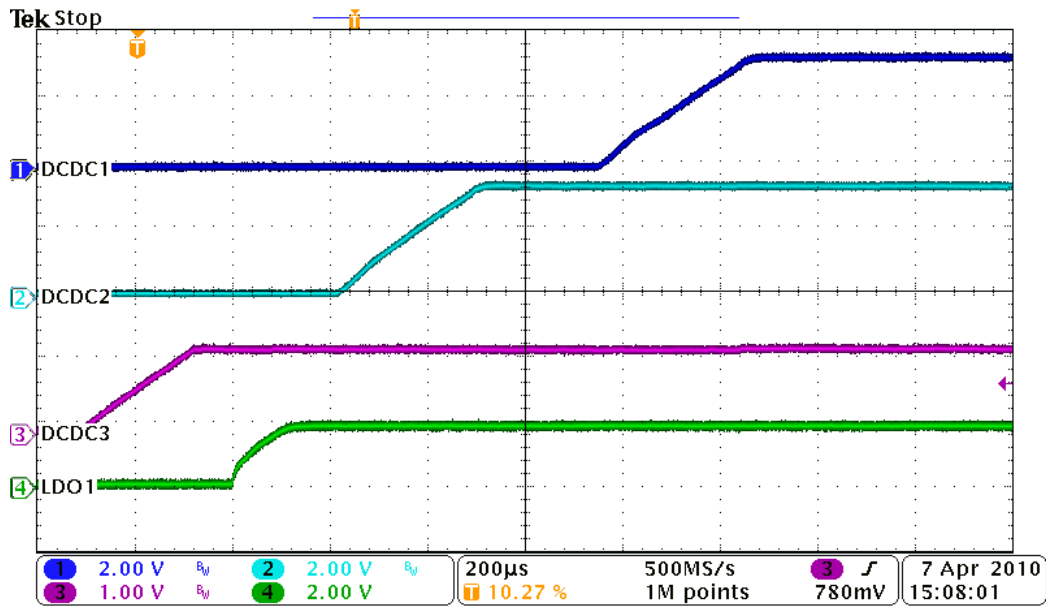


图 6. DC/DC 转换器和 LDO1 的启动 (DCDC2 = 3.3 V)

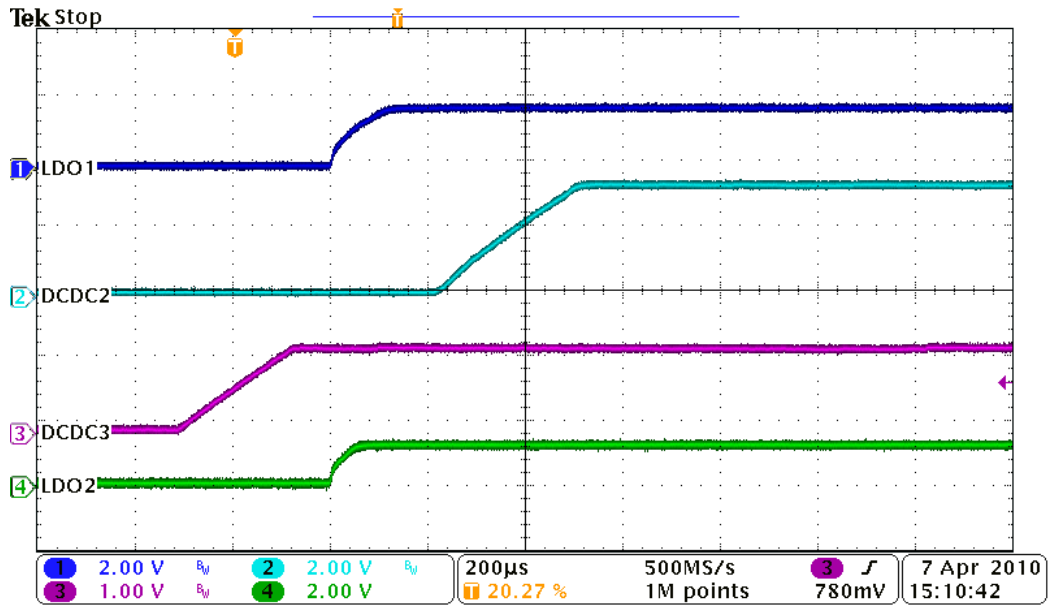


图 7. LDO1 和 LDO2 的启动 (DCDC2 = 3.3 V)

重要声明

德州仪器 (TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的 TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合 TI 标准保修的适用规范。仅在 TI 保修的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 产品或服务的组合设备、机器、流程相关的 TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的数据手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

可访问以下 URL 地址以获取有关其它 TI 产品和应用解决方案的信息:

产品

放大器	http://www.ti.com.cn/amplifiers
数据转换器	http://www.ti.com.cn/dataconverters
DSP	http://www.ti.com.cn/dsp
接口	http://www.ti.com.cn/interface
逻辑	http://www.ti.com.cn/logic
电源管理	http://www.ti.com.cn/power
微控制器	http://www.ti.com.cn/microcontrollers

应用

音频	http://www.ti.com.cn/audio
汽车	http://www.ti.com.cn/automotive
宽带	http://www.ti.com.cn/broadband
数字控制	http://www.ti.com.cn/control
光纤网络	http://www.ti.com.cn/opticalnetwork
安全	http://www.ti.com.cn/security
电话	http://www.ti.com.cn/telecom
视频与成像	http://www.ti.com.cn/video
无线	http://www.ti.com.cn/wireless

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2006, Texas Instruments Incorporated