

超宽带系统中 ADC 前端匹配网络设计

Wenjing Lu

China Telecom Application Team

摘 要

本文主要介绍在超宽带无线接收机设计中，non-input buffer ADC 的前端匹配电路设计。使 ADC 侧在整个信号带宽中都呈现一致的阻抗特性，以方便可变增益放大器 DVGA 后抗混叠滤波器的设计。并以 ADS58H40 为例，例举不同应用下前端匹配电路的推荐电路设计。

目 录

1	引言.....	2
2	Non-input buffer ADC 内阻特性及其等效模型.....	2
3	Non-input buffer ADC 前端匹配网络拓扑架构.....	3
4	ADS58H40 前端匹配网络设计.....	5
	4.1 接收链路拓扑架构.....	5
	4.2 反馈链路拓扑架构.....	6
5	结论.....	7
6	参考资料.....	7

图

ADS58H40 模拟输入等效内阻模型.....	2
ADS58H40 内阻简化模型.....	3
DVGA 最优工作状态负载要求示意图.....	4
Non-input buffer ADC 前端匹配网络拓扑架构简图.....	4
Non-input buffer ADC 接收链路设计举例 A.....	6
Non-input buffer ADC 接收链路设计举例 B.....	6
Non-input buffer ADC 反馈链路设计举例.....	7

1 引言

传统的窄带无线接收机，DVGA+抗混叠滤波器+ADC 链路的设计中，我们默认 ADC 为高阻态，在仿真抗混叠滤波器的时候忽略 ADC 内阻带来的影响。但随着无线技术的日新月异，所需支持的信号带宽越来越宽，相应的信号频率也越来越高，在这样的情况下 ADC 随频率变化的内阻将无法被忽视。为了取得较好的信号带内平坦度，引入了 ADC 前端匹配电路的设计，特别是对于 non-input buffer 的 ADC 在高负载抗混叠滤波器应用场景下，前端匹配电路的设计在超宽带的应用中就更显得尤为重要。本文将以 ADS58H40 为例介绍 ADC 前端匹配电路的设计。

2 Non-input buffer ADC 内阻特性及其等效模型

理想 ADC 的输入内阻应该是高阻态，即在前端抗混叠滤波器的设计中无需考虑 ADC 内阻带来的影响，但是实际 ADC 内阻并非无穷大并且会随着频率而发生改变。从输入内阻的角度而言，ADC 又可以被分为两类，一个是有输入 buffer 的 ADC，输入特性更趋向于理想 ADC，内阻往往比较大；另一类就是没有输入 buffer 的 ADC，它们的内阻在高频不可忽略且随频率发生改变，但它们的功耗比前者要小。图 1 为 non-input buffer ADS58H40 模拟输入等效内阻模型。ADC 模拟输入端采样保持电路本身所等效的阻抗网络随频率的改变而变化；再加上 ADC 采样噪声的吸收电路（glitch absorbing circuit）RCR 电路，它的存在改善了 ADC 的 SNR 和 SFDR，但也使得 ADC 的内阻随着频率而越发变化。两者效应叠加使 ADC 的等效负载整体呈现容性。

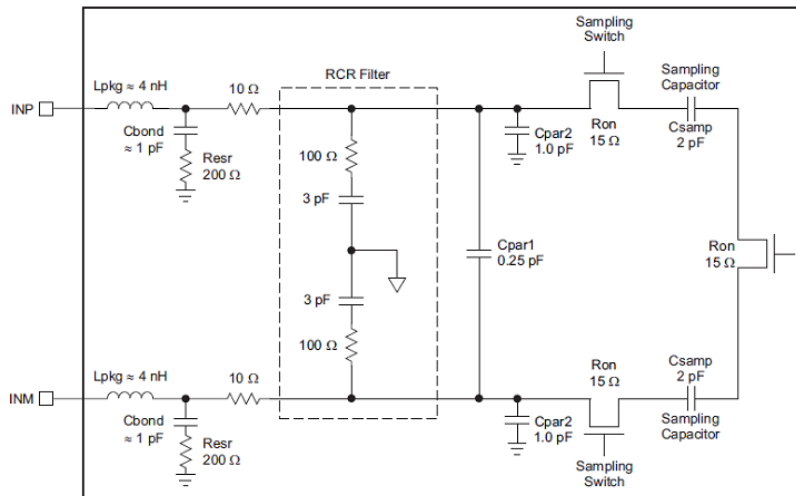


图 1 ADS58H40 模拟输入等效内阻模型

图 2 以 ADS58H40 为例给出了内阻随频率变化的曲线图。A 串联模型，串联模型中的串联等效电阻值在 Ohm 量级。B 并联模型，并联模型中的并联等效电阻值在低频 ($< 100\text{MHz}$) 的时候 kOhm 量级，但随着输入频率不断升高 ($> 200\text{MHz}$)，并联等效电阻值会急剧下降到百欧姆级，使其相对于抗混叠滤波器 ADC 端负载不可忽略。而且不管是并联模型还是串联模型中的等效电容，也使得抗混叠滤波器 ADC 端负载特性偏离理想的阻性特征需要补偿。

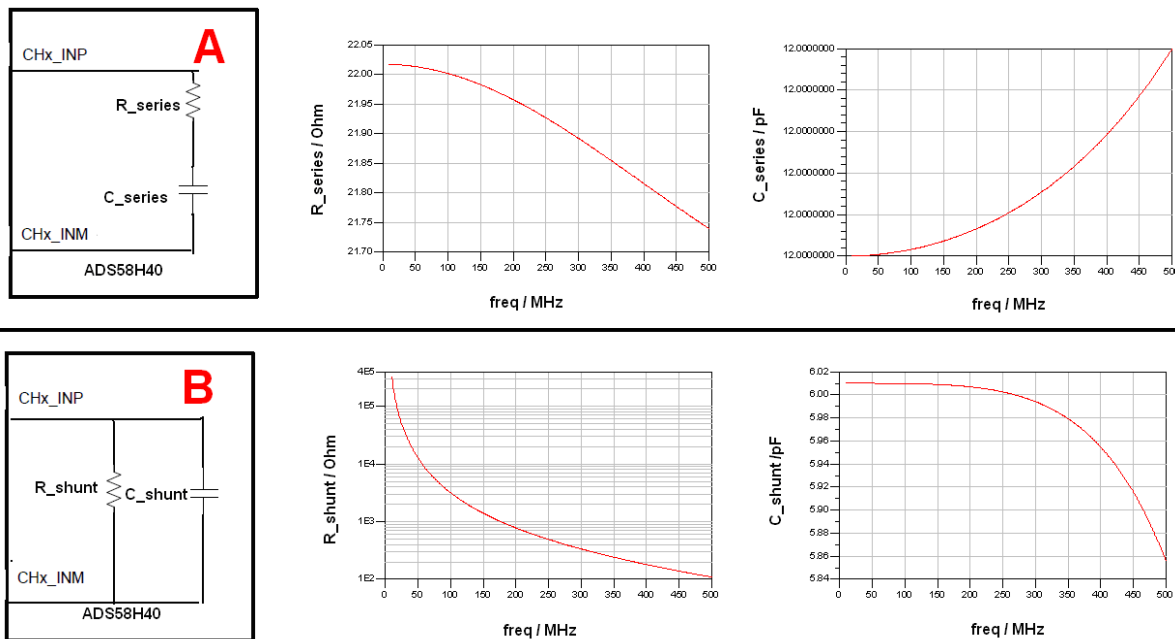


图 2 ADS58H40 内阻简化模型：A 串联模型，B 并联模型；及其相关频率变化曲线

3 Non-input buffer ADC 前端匹配网络拓扑架构

由于 ADC 的等效内阻随频率变化而且在高频时偏离理想高阻态，抗混叠滤波器 ADC 端负载阻抗的选择就显得尤为重要。理想 ADC 支持抗混叠滤波器的负载的任意选择，完全没有要求。但是内阻的变化，使得现实中 ADC 希望前端的抗混叠滤波器的负载阻抗可以比较小，即传统 50Ohm 抗混叠滤波器的设计，ADC 的 kOhm 级的内阻相对于 50Ohm 而言可以忽略不计。但是现在越来越多的抗混叠滤波器需要 100Ohm 的负载设计，以达到前端驱动级的最优工作状态。图 5 以现在无线基站设计中常用的 DVGA LMH6521 为例，为了使整个接收链路达到最优的线性性能，推荐使用 100Ohm 的抗混叠滤波器。此时如果仍采用简单的 100Ohm 负载并联在 ADC 输入端的做法，随着输入信号频率的升高和输入信号带宽的增宽，ADC 内阻非理想特性将越来越明显，它会直接拉低 ADC 侧的 100Ohm 负载，恶化信号的带内平坦度。

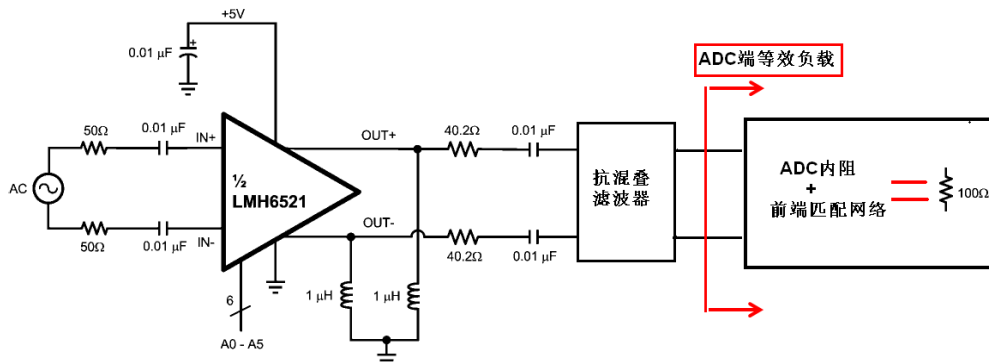


图 3 DVGA 最优工作状态负载要求示意图

为了统一抗混叠滤波器的设计以简化其在不同平台项目中的移植，希望 ADC 侧（包括 ADC 等效内阻和前端匹配电路）在整个信号带宽中都呈现一致的阻抗特性例如图 3 应用中的 100Ohm，引入了 ADC 前端匹配网络如图 4 所示。

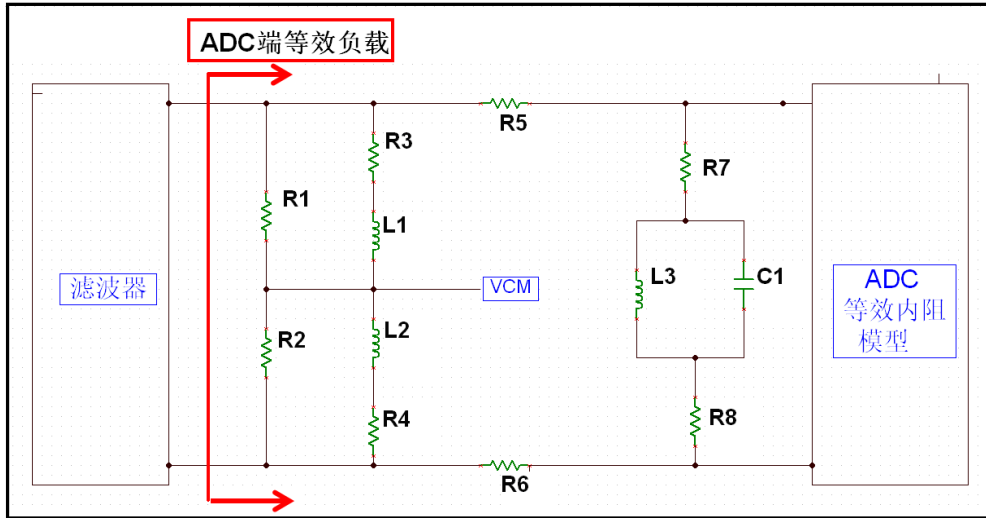


图 4 Non-input buffer ADC 前端匹配网络拓扑架构简图

其中，

1. R1 和 R2 是 ADC 侧阻抗的主要组成部分，在假设 ADC 理想高阻特性的情况下，它即代表了 ADC 侧的负载。由于 ADC 有限内阻和所需的匹配网络，为了达到整体效果仍保持 100Ohm 负载状态，R1 和 R2 远高于 50Ohm 的最优取值。R1 和 R2 不仅决定了 ADC 输入 pin 脚的实际共模电压（ $V_{CM} = \text{Analog input common mode current} \times R1$ ，ADC 的性能 SNR 和 SFDR 会随着 VCM 的变化而发生些许改变，请参见 datasheet 图 22）；而且原本也是 sampling glitch 的低阻泄放路径，所以不宜过大。R1 和 R2 的取值原则为实现 ADC 端组合负载目标前提下的最小值，而且最大值不宜超过 100Ohm。
2. R5 和 R6 代表 ADC 输入口串联的 50Ohm 或者 100Ohm 的阻尼电阻，为的是衰减可能由 bonding wire 寄生电感引起的震荡。
3. 由 R3-L1-L2-R4 组成的网络主要是负责超宽带应用中的带内平坦度调整，它存在的意义在于此网络呈感性，阻抗随频率递增；它和随频率递减的 ADC 等效内阻呈反方向变化，两项并联使整体阻抗在所需频率范围内尽量保持不变。如果觉得网络过于复杂，也可以考虑将 L1 和 L2 合并为一个电感断开 VCM 连接；考虑分隔为两个电感仅是为 VCM 电流提供和 R1+R2 并行的通路以减小 VCM 距理想值的偏移。
4. R7-L3//C1-R8 组成的网络则主要担负吸收 sampling glitch 的责任。在 50Ohm 负载抗混叠滤波器的应用中，50Ohm 负载路径即相当于采样噪声的低阻泄放路径，所以 R-L//C-R 电路选配一般可以不加，但是当抗混叠滤波器的负载阻抗增加，例如上文中所提到的 100Ohm 抗混叠滤波器的应用，R-L//C-R 的网络在性能要求较高的应用中建议采用。采样噪声是由采样开关的开关切换引起的。只有在 ADC 输入 pin 脚处直接引入低阻通路才可以有效的将其吸收，这就是为何 RLCR 网络需要尽可能的接近 ADC 输入管脚布局。否则，采样噪声会在 dither 的作用下转化为影响 ADC 性

能的噪声从而恶化 SNR 和 SFDR。此吸收采样噪声电路的最主要的组成部分为电容，采样噪声多为高频分量组成，对其形成低阻通路即低通电路或带通电路（对有用信号为高阻，对高频噪声为低阻）。C 的取值不易过小，过小影响吸收效果，同样也不易过大，过大会严重影响输入带宽。两端串联的 R 不易过大 250Ω 为宜，并联的电感主要是降低 Q 值，有助于平坦带内波动。当 R3-L1-L2-R4 和 R7-L3//C1-R8 网络共存的时候，出于带内平坦度的考量，需要移去 L3 形成 R-C-R 网络。

简单的取值步骤及原则：

1. 如果是传统的 50Ω 抗混叠滤波器设计，R1 和 R2 各取 250Ω，无需加入 R-L-L-R 网络，R-L//C-R 的网络选配。
2. 如果是 100Ω 及以上抗混叠滤波器设计。接收链路需要加入 R-L//C-R，选配 R-L-L-R 网络（选配 R-L-L-R 的时候，R-L//C-R 需要换为 R-C-R）；反馈链路则需要加入 R-L-L-R。

a. 首先需要根据性能测试结果选取 R-L//C-R 或者 R-C-R 网络中的 C。以 H40 为例，R-L//C-R 网络 C 取 10pF，R-C-R 网络 C 取 3.3pF 可以有效滤除（中频 IF 小于 350MHz 应用中的）高频采样开关噪声。网络中的 R 取 250Ω 为宜，网络中 L 取值原则为使 LC 谐振腔在有用带宽中心附近形成谐振频率。

b. 然后以 R1 和 R2 各为 100Ω 为仿真起点，出于带内平坦度的考量，仿真选取 R-L-L-R 的值。再平坦度满足要求的情况下，尝试降低 R1 和 R2 的值，但是需要适当增加 R-L-L-R 的等效阻抗作为弥补，最后找到实现 ADC 端组合负载目标前提下的 R1 和 R2 的最小取值。

4 ADS58H40 前端匹配网络设计

ADS58H40 是一款四通道 14-bit, 250MSPS 的高性能 ADC，广泛应用于在无线基站的设计中，即可以用在接收通道中，同样也可以应用在反馈通道中。这里以 ADS58H40 在 100Ω 抗混叠滤波器负载的应用为例介绍前端匹配网络设计。

4.1 接收链路拓扑架构

由于接收链路对性能指标要求高，R-C//L-R(R-C-R)的吸收采样噪声的网络必不可少，加之接收链路带宽较窄，对带内平坦度起调节作用的 R-L-L-R 网络可以选配。这里以 $F_s=245.76\text{MSPS}$ 采样率，中频 $3/4 F_s$ 184.32MHz，带宽 80MHz，100Ω 抗混叠滤波器负载应用为例。

图 5 为以牺牲带内平坦度为代价的简化版前端匹配电路。R-L//C-R 意在吸收采样噪声达到性能的最佳优化。C 的取值以 10pF 为宜，L 的取值配合 10pF，在所需带宽内形成谐振腔，对有用信号不衰减，对高频采样噪声起到吸收的作用。

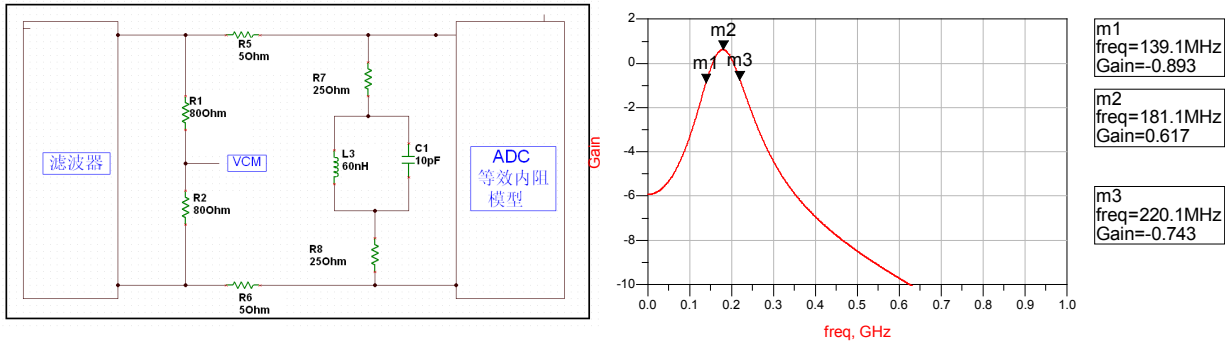


图 5 Non-input buffer ADC 接收链路设计举例 A –最少的器件牺牲些许的带内平坦度

图 6 为性能和平坦度相折中的网络架构，网络架构较图 5 复杂，但是 80MHz 信号带宽内平坦度远远好于上图中的简化版本设计。由于前端 R-L-L-R 架构的存在，这里吸收采样噪声的 R-L/C-R 简化为 R-C-R，C 的取值以 3.3pF 为宜。

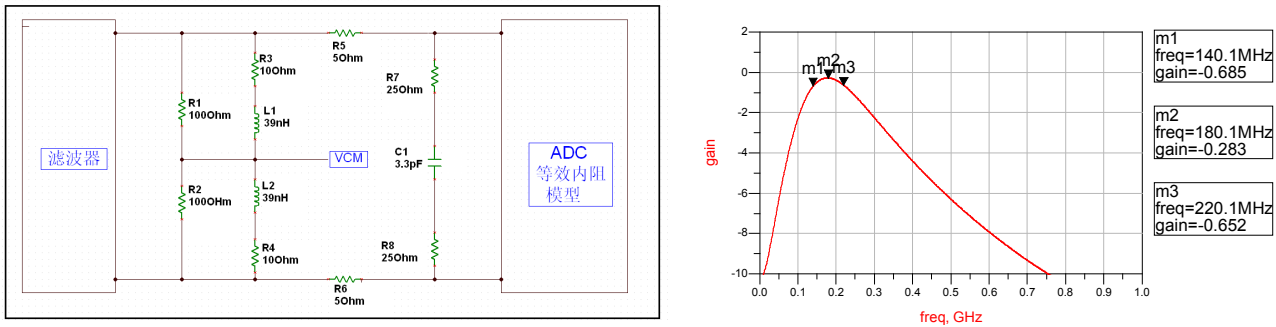


图 6 Non-input buffer ADC 接收链路设计举例 B 最优的带内平坦度

4.2 反馈链路拓扑架构

反馈链路处理信号带宽远高于接收链路，而性能要求则较接收链路低。为了满足带内平坦度的要求，R-L-L-R 的平坦度调节电路必不可少。而 R-C//L-R(R-C-R) 采样噪声吸收电路所表现出的低通或带通特性限制了其在超宽带 (BW>100MHz) 的反馈链路中的应用。使得反馈链路中同样也存在着性能和带宽的折中。但考虑到反馈链路-10dBfs 输入幅度下性能恶化有限 (采样噪声随输入幅度的增加而增大)，缺少采样噪声吸收电路的反馈链路的性能仍然满足系统性能要求。这里以 $F_s=245.76\text{MSPS}$ 采样率，中频 $3/4 F_s$ 184.32MHz，带宽 200MHz，100ohm 抗混叠滤波器负载应用为例。

图 7 为以牺牲些许性能为代价而取得最优带内平坦度的反馈链路前端匹配电路，R-L-L-R 为带内平坦度调节电路。

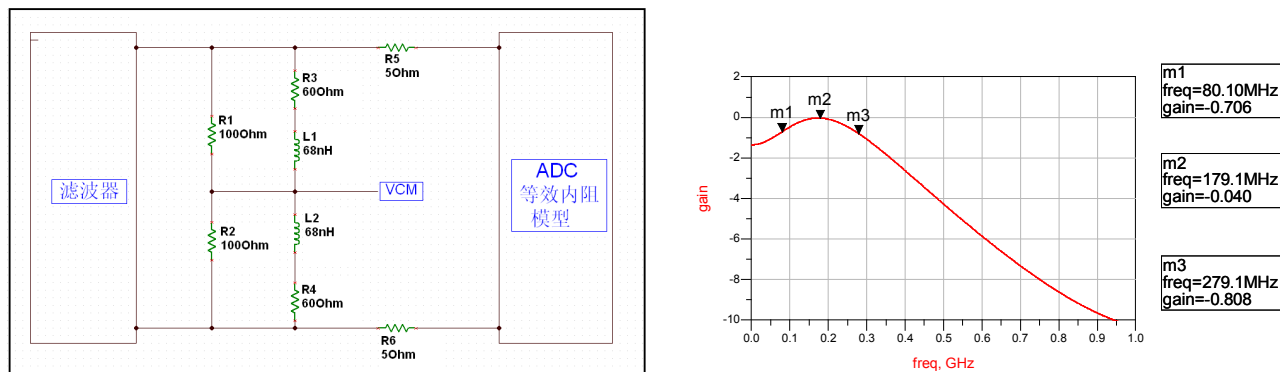


图 7 Non-input buffer ADC 反馈链路设计举例

5 结论

Non-input buffer 的 ADC 在高中频，超宽带，高负载抗混叠滤波器应用场景下，需要对前端匹配电路的设计进行特别的考量。针对接收和反馈链路的不同特性，有选择性的引入 R-L-L-R 平坦度调整电路，R-L//C-R 采样噪声吸收电路，以期达到性能和带内平坦度的折中。

6 参考资料

1. ADS58H40 datasheet

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或隐含权作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独力负责满足与其产品及其应用中使用的 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独力负责满足与此类使用相关的所有法律和法规要求。

TI 特别标示了符合 ISO/TS16949 要求的特定组件, 此类组件主要针对汽车用途。凡未做如此标示的组件则并非设计或专门用于汽车用途; 如果客户在汽车应用中使用任何未被指定的产品, 则 TI 对未能满足应用要求不承担任何责任。

产品	应用
数字音频	www.ti.com.cn/audio 通信与电信 www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers 计算机及周边 www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters 消费电子 www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com 能源 www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp 工业应用 www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers 医疗电子 www.ti.com.cn/medical
接口	www.ti.com.cn/interface 安防应用 www.ti.com.cn/security
逻辑	www.ti.com.cn/logic 汽车电子 www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power 视频和影像 www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers
RFID 系统	www.ti.com.cn/rfidsys
OMAP应用处理器	www.ti.com.cn/omap
无线连通性	www.ti.com.cn/wirelessconnectivity 德州仪器在线技术支持社区 www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2012 德州仪器 半导体技术 (上海) 有限公司