

JESD204B 串行接口时钟需要及其实现

Chen Andy

MNC signal chain FAE

摘要

随着数模转换器的转换速率越来越高，JESD204B 串行接口已经越来越多地广泛用在数模转换器上，其对器件时钟和同步时钟之间的时序关系有着严格需求。本文就重点讲解了 JESD204B 数模转换器的时钟规范，以及利用 TI 公司的芯片实现其时序要求。

关键字： LMK04800, LMK04828, LMK1802, LMK01010, JESD204

内容

1. JESD204B 介绍	1
1.1 JESD204B 规范及其优势	1
1.2 JESD204B 时钟的需求.....	2
2. JESD204B 时钟的实现	3
2.1 专用的 JESD204B 时钟芯片	3
2.2 通用的 LVDS 时钟芯片	4
3 结论及其测试验证	5
参考文献:	5

1. JESD204B 介绍

1.1 JESD204B 规范及其优势

JESD204 是基于 SerDes 的串行接口标准，主要用于数模转换器和逻辑器件之间的数据传输，其最早的版本是 JESD204A，现在是 JESD204B subclass0, subclass1, subclass2。区别主要在于其对同步和链路间固定时差的测量。目前市场上比较多地数模转换器接口是 JESD204B subclass1。其最大传输速率可达 12.5Gbps，支持多链路和多器件的同步以及固定时差的测量。下表是各版本之间的差异：

	JESD204	JESD204A	JESD204B
起源时间	2006	2008	2011
最大速率	3.125Gbps	3.125Gbps	12.5Gbps
多链支持	N	Y	Y
多链同步	N	Y	Y
多器件同步	N	Y	Y
固定延时测量	N	N	Y

Table 1

在 JESD204 接口出现以前，数模转换器的数字接口绝大多数是差分 LVDS 的接口，这就造成了布板的困难，当 PCB 的密度很大的时候就需要增加板层而造成印制板的成本上升。而 JESD204B 接口是串行接口，能有效减少数据输出的差分对，能最大限度的简化 Layout。因此 JESD204B 是高密度板不可或缺的接口。但因其需要进行严格的同步和以及时延的测量，与之接口的逻辑会比 LVDS 接口复杂很多，幸运的是现在逻辑厂商都集成了专用的 JESD204 IPCore 在他们的软件里，从而简化了逻辑的设计。

1.2 JESD204B 时钟的需求

尽管 JESD204B 也有不同的版本，但越来越多的厂商选择 Subclass1, 因此市面上绝大多数的数模转换器都是基于这个版本设计的。本文就以 JESD204B subclass1 来讨论时钟的时序需要以及 TI 时钟芯片方案的实现。任何一个串行协议都离不开帧和同步，JESD204B 也不例外，也需要收发双方有相同的帧结构，然后以一种方式来同步，即辨别起始。JESD204B 是以时钟信号的沿来辨别同步的开始，以及通过一定的握手信号使得收发双方能够正确识别帧的长度和边界，因此时钟信号及其时序关系对于 JESD204B 就显得极其重要。下图是典型的 JESD204B 系统的系统连接，Device Clock 是器件工作的主时钟，一般在数模转换器里为

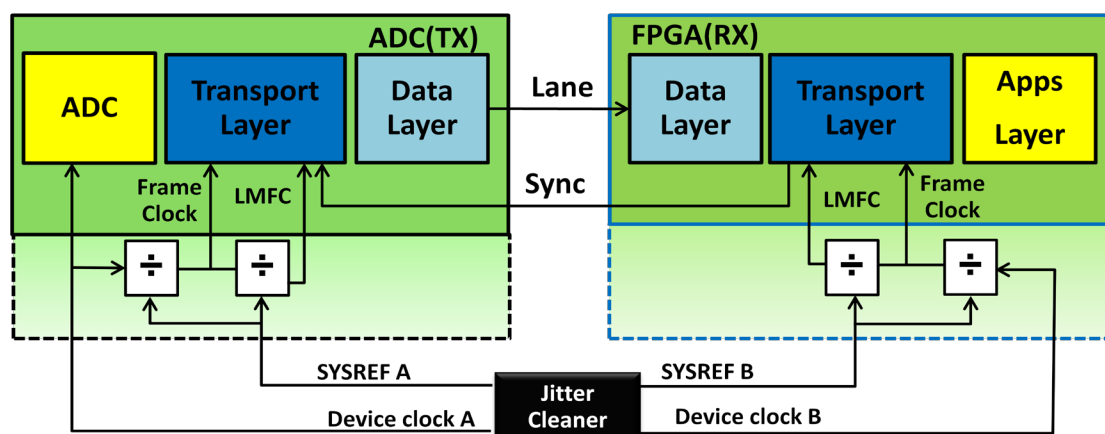


图 1

其采样时钟或者整数倍频的时钟，其协议本身的帧和多帧的时钟也是基于 Device Clock。SYSREF 是用于指示不同转换器或者逻辑的 Device Clock 的沿，或者不同器件间 Deterministic latency 的参考。如下图所示，Device Clock 和 SYSREF 必须满足的时序

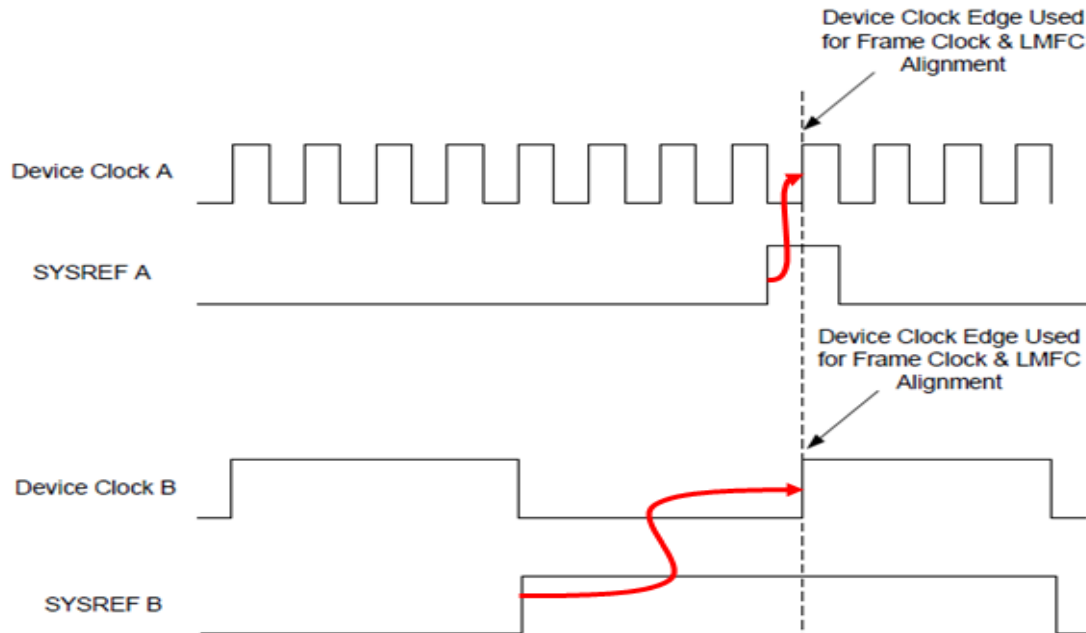


图 2

关系。SYSREF 的第一个上升沿要非常容易的能被 Device Clock 捕捉到，这样就需要 SYSREF 和 Device Clock 满足上图的时序关系。通常会因为 PCB 的线长以及时钟器件不同通道输出时的 Skew，会带来一定的误差，Device Clock 的上升沿不一定正好在 SYSREF 的脉冲的正中间，工程上只要在一定范围内就能保证 JESD204 收发正常工作。

2. JESD204B 时钟的实现

2.1 专用的 JESD204B 时钟芯片

LMK04820 系列的时钟芯片是一款专用的 JESD204B 时钟芯片，Device Clock 和 SYSREF 是成对输出的，其输出的时序满足其时序要求，应用较为简单，但当用户需要连续模式的 SYSREF 时，会引起一定串扰如下图所示 (983.04MDevclk and 7.68MSysREF)，可能会造成数模转换器的性能下降。当然 SYSREF 工作在脉冲模式，LMK04820 是一个完美选择。如果板上 JESD204B 时钟路数较多，LMK04820 的输出不能满足要求，可以用 LMK1802 扩展得到更多的时钟输出。

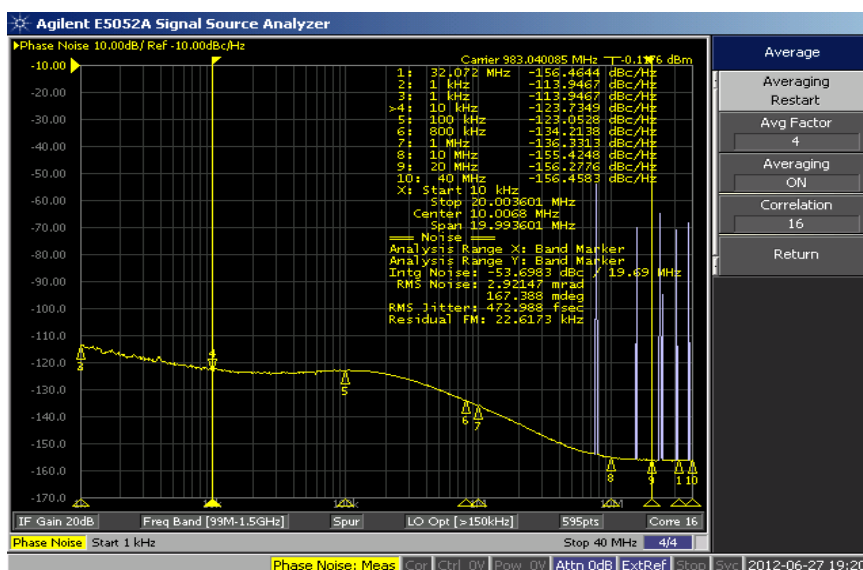


图 3

2.2 通用的LVDS 时钟芯片

在某些应用中客户的系统上既有 JESD204B 的数模转换器，也有 LVDS 接口的数模转换器，或者客户需要用到连续模式的 SYSREF，这时 LMK04800 系列的时钟芯片是理想选择。LMK04800 是带有输出延时调整的去抖芯片，我们调整其输出的延时，使得两路不同通道的输出的时序满足 JESD204B 时序的要求，分别作为 Device Clock 和 SYSREF。因此延时调整是 LVDS 时钟芯片实现 JESD204B 时钟的核心。

LMK04800 的输出有数字延时和模拟延时，在多数应用时数字延时的调整精度已经能满足了，因此不推荐模拟延时调整，另外模拟延时会带来输出时钟噪声的恶化，一般会恶化 3-5db。数字延时的精度取决于第二级集成 VCO

$$\text{Digital Delay resolution} = \frac{\text{VCO_DIV}}{2 \times \text{VCO_Frequency}}$$

如果 VCO_DIV 没有用或者用外部的 VCO，则分子必须等于 1。当延时设置完成后，必须有同步事件才能使得设置生效，同步可以通过寄存器，硬件管脚去触发。当明白了数字延时的调整精度，再结合 PCB 传输延时就可以计算出最大的调整误差。如果 Device Clock 是 1 GHz,而此时 VCO 的频率是 3 GHz,则根据上面公式调整精度是 167ps,另外我们需要考虑到器件不同输出通道的 Skew, 这里假设 ±30ps, 另外还需要考虑到 SYSREF 和 Device Clock 的 PCB 长度不等长, 这里假设 0.5cm, 约 ±30ps,则我们可以得到 SYSREF 可调整的窗口:

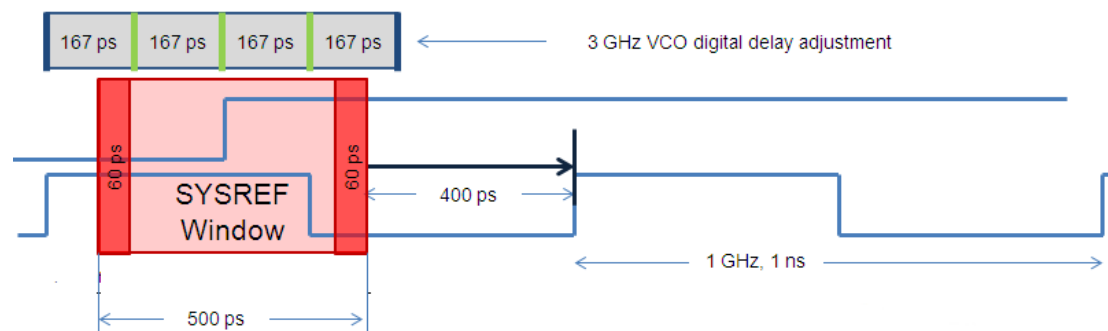


图 4

图中 400ps 是 LMK04800 LVDS 的输出的上升沿和下降沿所用时间(上升沿和下降沿都是 200ps)。图中我们可以根据以上的条件计算得到调整精度是 167ps, Device Clock 的周期是 1000ps,则可调整的窗口为 $1000-400-120=480\text{ps}$,即为红色的的影映区域,当 SYSREF 的上升沿在红色的区域调整时, Device clock 可以容易的检测到 SYSREF 的上升沿,否则需要等到下一个 Device clock 周期才能检测到 SYSREF 上升沿。

3 结论及其测试验证

相比 LMK04828, 我们用 LMK04800 和 LMK01010 产生 JESD204B 的时钟, 既能满足全是 JESD204B 的器件的要求, 也能很好的用在有 LVDS 接口需要的系统中。另外 LMK04800 是一款非常成熟的具有高延时精度的时钟芯片, 其性能被用户广泛接受, 同时在某些需要用延时调整去适应 DPD 算法的应用中也能很好提供完美时钟解决方案。如下图所示, 这是通过调整 LMK04800 的输出延时, 用示波器采集的 JESD204B 的时钟, 其时序能很好的满足其标准。

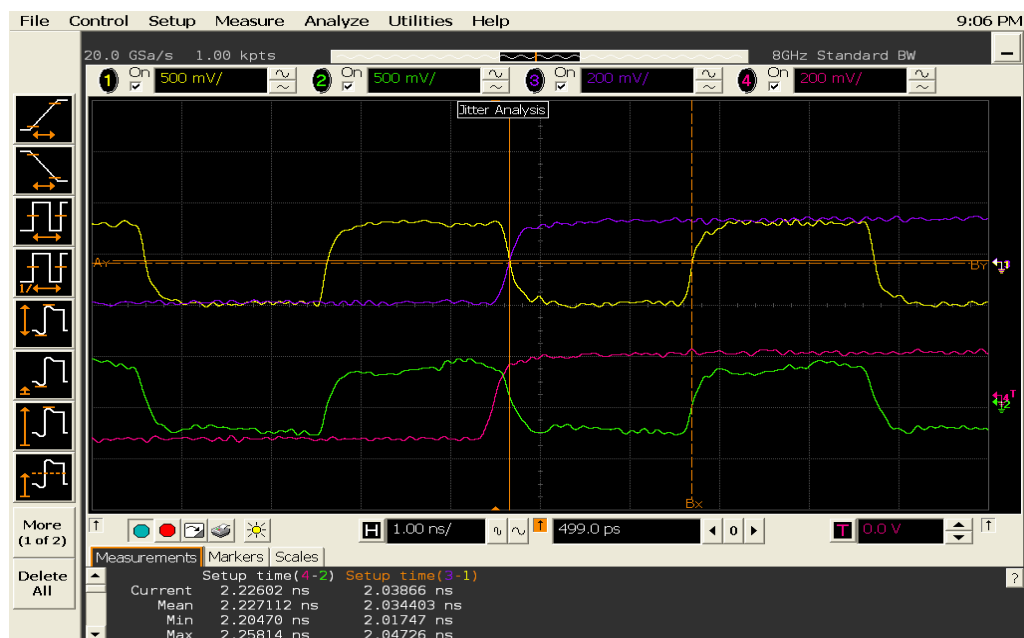


图 5

参考文献:

- LMK04808 Datasheet : <http://www.ti.com/product/lmk04800>
- JEDEC Standard <http://www.jedec.org>

重要声明

德州仪器(TI)及其下属子公司有权根据 JESD46 最新标准,对所提供的产品和服务进行更正、修改、增强、改进或其它更改,并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息,并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内,且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定,否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险,客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或隐含权作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息,不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可,或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分,仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时,如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分,则会失去相关 TI 组件或服务的所有明示或暗示授权,且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意,尽管任何应用相关信息或支持仍可能由 TI 提供,但他们将独力负责满足与其产品及其应用中使用的 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意,他们具备制定与实施安全措施所需的全部专业技术和知识,可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中,为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此,此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备)的授权许可,除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意,对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用,其风险由客户单独承担,并且由客户独力负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品,这些产品主要用于汽车。在任何情况下,因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

产品	应用
数字音频	www.ti.com.cn/audio 通信与电信 www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers 计算机及周边 www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters 消费电子 www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com 能源 www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp 工业应用 www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers 医疗电子 www.ti.com.cn/medical
接口	www.ti.com.cn/interface 安防应用 www.ti.com.cn/security
逻辑	www.ti.com.cn/logic 汽车电子 www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power 视频和影像 www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers
RFID 系统	www.ti.com.cn/rfidsys
OMAP应用处理器	www.ti.com.cn/omap
无线连通性	www.ti.com.cn/wirelessconnectivity 德州仪器在线技术支持社区 www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道1568号, 中建大厦32楼 邮政编码: 200122
Copyright © 2014, 德州仪器半导体技术(上海)有限公司