

Analog Engineer's Circuit

单电源差动输入至差动输出交流放大器电路



Caelan (Zak) Kaye

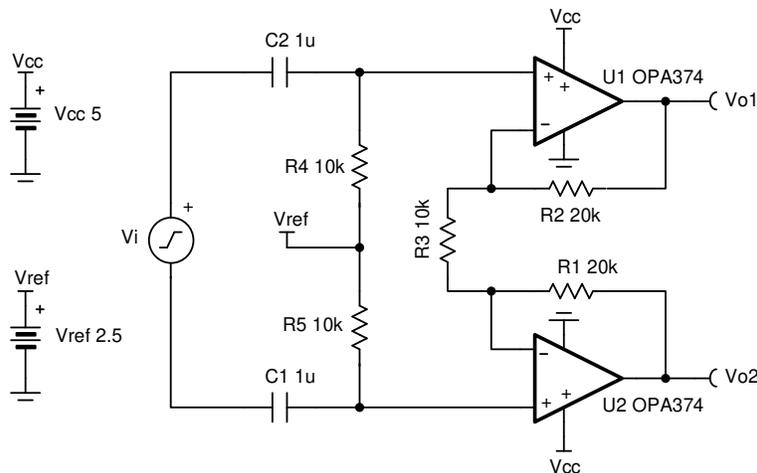
设计目标

差分输入 V_i		差分输出 ($V_{o1} - V_{o2}$)		电源		
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
-500mV	+500mV	-2.5V	+2.5V	+5	0V	+2.5V

截止频率下限	截止频率上限
16Hz	> 1MHz

设计说明

此电路使用两个运算放大器构建分立式单电源差分输入差分输出放大器。电路将差分信号转换为差分输出信号。



设计说明

1. 验证 R_1 和 R_2 完美匹配高精度电阻器，从而保持高直流共模抑制性能。
2. 增加 R_4 和 R_5 以匹配必要的输入阻抗，但这样做会降低热噪声性能。
3. 从 V_{cc} 到地的分压器也会导致单电源运行发生偏置。
4. V_{ref} 将仪表放大器偏置的输出电压设置为 $1/2 V_s$ ，用于确保输出可以摆动至两个电源轨。
5. 选择 C_1 和 C_2 以选择截止频率下限。
6. 能否以线性模式运行取决于所使用的分立式运算放大器的输入共模和输出摆幅范围。线性输出摆幅范围在运算放大器数据表中 AOL 测试条件下指定

设计步骤

1. 电路的传递函数如下所示。

$$V_{oDiff} = V_i \times G + V_{ref}$$

where V_i = the differential input voltage

V_{ref} = the reference voltage provided to the amplifier

$$G = 1 + 2 \times \left(\frac{R_1}{R_3} \right)$$

2. 选择电阻器 $R_1 = R_2$ 以保持共模抑制性能。

$$\text{Choose } R_1 = R_2 = 20 \text{ k}\Omega \text{ (Standard value)}$$

3. 选择电阻器 R_4 和 R_5 以实现所需的输入阻抗。

$$\text{Choose } R_4 = R_5 = 10 \text{ k}\Omega \text{ (Standard value)}$$

4. 计算 R_3 以设置差分增益。

$$\text{Gain} = 1 + \left(\frac{2 \times R_1}{R_3} \right) = 5 \frac{V}{V}$$

$$R_1 = R_2 = 20 \text{ k}\Omega$$

$$G = 1 + \frac{2 \times 20 \text{ k}\Omega}{R_3} = 5 \frac{V}{V} \rightarrow 5 \frac{V}{V} - 1 = \frac{40 \text{ k}\Omega}{R_3} = 4 \rightarrow R_3 = \frac{40 \text{ k}\Omega}{4} = 10 \text{ k}\Omega \text{ (Standard value)}$$

5. 将基准电压 V_{ref} 设置为 $1/2 V_s$ 。

$$V_{ref} = \frac{V_{cc}}{2} = \frac{5V}{2} \rightarrow V_{ref} = 2.5V$$

6. 计算 C_1 和 C_2 以设置截止频率下限。

$$f_c = \frac{1}{2 \times \pi \times R_4 \times C_1} = 16 \text{ Hz}$$

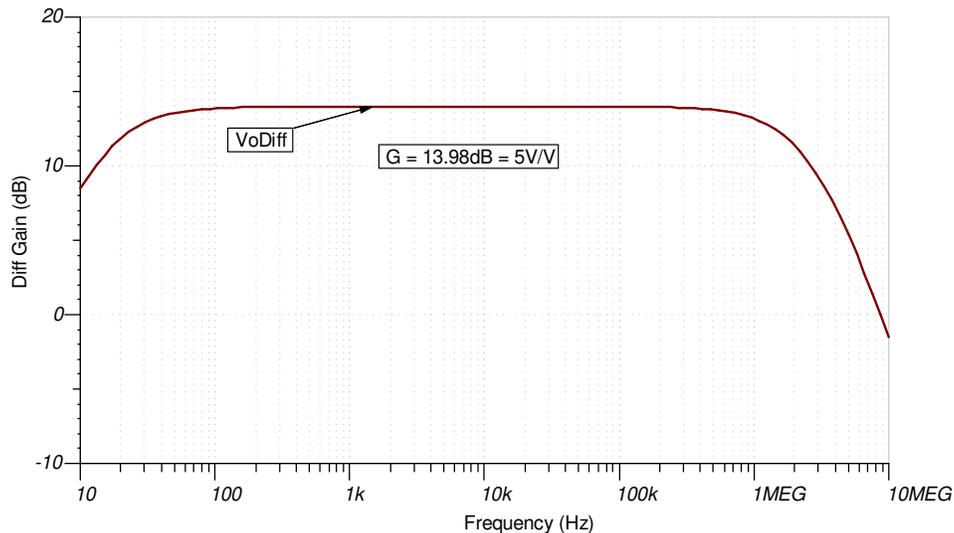
$$R_4 = R_5 = 10 \text{ k}\Omega$$

$$f_c = \frac{1}{2 \times \pi \times 10 \text{ k}\Omega \times C_1} = 16 \text{ Hz} \rightarrow C_1 = \frac{1}{2 \times \pi \times 10 \text{ k}\Omega \times 16 \text{ Hz}} = 0.99 \mu\text{F} \rightarrow C_1 = C_2 = 1 \mu\text{F} \text{ (Standard value)}$$

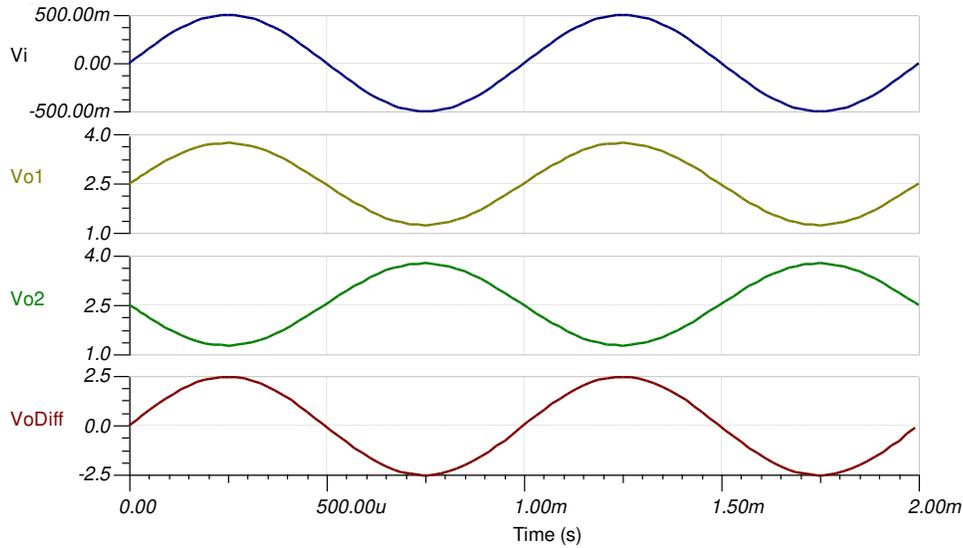
设计仿真

交流仿真结果

请注意看下图，根据此设计的要求，-3-dB 截止频率下限约为 16Hz，而截止频率上限在 1MHz 以上。



瞬态仿真结果



参考资料

德州仪器 (TI), [SBOMAU5 SPICE 仿真](#), 文件下载

设计特色运算放大器

OPA374	
V_{ss}	2.3V 至 5.5V
V_{inCM}	轨到轨
V_{out}	轨到轨
V_{os}	1mV
I_q	585 μA /通道
I_b	0.5pA
UGBW	6.5MHz
SR	5V/ μs
通道数	1、2、4
OPA374	

设计备选运算放大器

TLV9061	
V_{ss}	1.8V 至 5.5V
V_{inCM}	轨到轨
V_{out}	轨到轨
V_{os}	0.3mV
I_q	0.538mA
I_b	0.5pA
UGBW	10MHz
SR	6.5V/ μs
通道数	1、2、4
TLV9061	

商标

所有商标均为其各自所有者的财产。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司