

从 MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列迁移到 MSP430FR4xx 和 MSP430FR2xx 系列



Xiaodong Li

MSP430

摘要

此应用报告可实现从 MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列到 MSP430FR4xx 和 MSP430FR2xx 系列的轻松迁移，通过介绍固件迁移时的编程、系统和外设注意事项，旨在突出两个系列之间的主要差异。更多有关使用 MSP430FR4xx 和 MSP430FR2xx 器件的信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。

内容

1 引言	3
2 MSP430FR4xx 和 MSP430FR2xx 器件的配置	4
3 非易失性存储器的系统内编程	6
3.1 铁电 RAM (FRAM) 概述	6
3.2 FRAM 单元	6
3.3 使用 FR4xx 系列中的写保护位保护 FRAM	6
3.4 FRAM 存储器等待状态	7
3.5 引导加载程序 (BSL)	7
3.6 JTAG 和安全性	7
3.7 生产编程	8
4 硬件迁移注意事项	9
5 器件校准信息	10
6 重要器件规格	11
7 内核架构注意事项	12
7.1 电源管理模块 (PMM)	12
7.2 时钟系统	13
7.3 运行模式、唤醒和复位	15
7.4 确定复位原因	16
7.5 中断矢量	16
7.6 FRAM 和 FRAM 控制器	16
7.7 RAM 控制器 (RAMCTL)	16
8 外设注意事项	17
8.1 FR4xx 和 FR59xx 系列外设的概述	17
8.2 端口	18
8.3 通信模块	19
8.4 计时器和红外调制逻辑	21
8.5 备用存储器	21
8.6 RTC 计数器	21
8.7 LCD	21
8.8 中断比较控制器 (ICC)	22
8.9 模数转换器	22
8.10 增强型比较器 (eCOMP)	23
8.11 运算放大器	24
8.12 智能模拟组合 (SAC)	24
9 ROM 库	25
10 结论	26

11 参考文献.....	27
12 修订历史记录.....	27

表格清单

表 2-1. F4xx 系列器件比较.....	4
表 2-2. 存储器映射比较.....	5
表 3-1. F4xx FRAM 保护比较.....	6
表 3-2. FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名.....	7
表 6-1. 器件级别电气规格.....	11
表 7-1. FR4xx 时钟系统和 F59xx 时钟系统的比较.....	15
表 7-2. 工作模式和唤醒时间比较.....	15
表 8-1. FR4xx 和 FR59xx 外设.....	17
表 8-2. FR4xx 和 FR59xx 上的 eUSCI 模块比较.....	19
表 8-3. FR4xx eUSCI 引脚配置.....	20
表 8-4. LCD_E 和 LCD_C 比较.....	21

商标

MSP430™, CapTIvate™, Code Composer Studio™ are trademarks of Texas Instruments.

IAR Embedded Workbench® is a registered trademark of IAR Systems.

所有商标均为其各自所有者的财产。

1 引言

MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 器件，以及 MSP430FR4xx 和 MSP430FR2xx 器件是基于 FRAM 的 MCU，它们属于 TI **MSP430™ 超低功耗感应和测量 MCU** 产品系列。

- 大多数 MSP430FR4xx 和 MSP430FR2xx 器件均属于 **MSP430 超值系列和通用微控制器** 产品系列。
- MSP430FR25xx 和 MSP430FR26xx 器件属于 **MSP430 电容式触控感应微控制器** 产品系列。迁移到这些器件与其他系列成员类似，只是使用了 CapTIvate™ 技术。有关这项技术及其生态系统的信息，请访问电容式触控感应产品系列。
- 某些 MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 器件属于 **MSP430 超值产品线和通用微控制器** 产品系列，而其他器件属于 **MSP430 超声波和旋转流量感应微控制器** 产品系列。

本应用报告描述了 MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列与 MSP430FR4xx 和 MSP430FR2xx 系列之间的主要差异，以确保顺利迁移。本文档分为系统级注意事项（如电源管理）和外设修改两部分。关于指令集，MSP430FR4xx 和 MSP430FR2xx 系列与所有其他 MSP430 系列完全代码兼容。因此，任何代码迁移都只会受到寄存器或外设特性变化以及指令周期时间细微变化的影响，而指令集保持不变。

MSP430FR4xx 和 MSP430FR2xx 系列，以及 MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列都支持驱动程序库。在大多数情况下，使用驱动程序库可避免寄存器更改。

有关 MCU 的具体信息，请参阅器件特定数据表、勘误表和系列用户指南。

NOTE

在本应用报告中，术语“FR4xx”表示 MSP430FR4xx 和 MSP430FR2xx 器件，术语“FR59xx”表示 MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 器件。

2 MSP430FR4xx 和 MSP430FR2xx 器件的配置

表 2-1 总结了 FR4xx 系列器件之间的主要差异。

表 2-1. F4xx 系列器件比较

特性或模块	FR413x、FR203x	FR2433、FR263x、FR253x	FR231x	FR21xx、FR2000	FR235x、FR215x	FR267x、FR247x
CPU	16MHz MSP430	16MHz MSP430	16MHz MSP430	16MHz MSP430	24MHz MSP430	16MHz MSP430
程序 FRAM	15.5KB 或 8KB	15.5KB 或 8KB	3.75KB 或 2KB	3.75KB、2KB、1KB 或 0.5KB	32KB 或 16KB	64KB 或 32KB
信息 FRAM	512 字节	512 字节	N/A	N/A	512 字节	512 字节
SRAM	2KB 或 1KB	4KB、2KB 或 1KB	1KB	1KB 或 0.5KB	4KB 或 2KB	8KB 或 6KB
最大 GPIO 数	60	19	16	12	44	43
中断引脚数	16 (P1 和 P2)	16 (P1 和 P2)	12 (P1 的 8 个引脚和 P2 的 4 个引脚)	8 (P1 和 P2 各 4 个引脚)	32 (P1、P2、P3 和 P4)	所有 GPIO
USCI	1 eUSCI_A、1 eUSCI_B	2 eUSCI_A、1 eUSCI_B	1 eUSCI_A、1 eUSCI_B	1 eUSCI_A	2 eUSCI_A、2 eUSCI_B	2 eUSCI_A、2 eUSCI_B
ADC	ADC10 (10 通道)	ADC10 (8 通道)	ADC10 (8 通道)	ADC10 (8 通道)	ADC12 (12 通道)	ADC12 (12 通道)
比较器	N/A ⁽¹⁾	N/A	1	1	1 LP eCOMP、1 HS eCOMP	1 LP eCOMP
模拟特性	N/A	N/A	1 SAC-L1 (OA)、1 TIA	N/A	4 SAC-L3	N/A
计时器	2 Timer_A 带 3CC ⁽²⁾ ，RTC 计数器，WDT	2 Timer_A 带 3CC，2 Timer_A 带 2CC，RTC 计数器，WDT	2 Timer_B 带 3CC，RTC 计数器，WDT	1 Timer_B 带 3CC，RTC 计数器，WDT	3 Timer_B 带 3CC，1 Timer_B 带 7CC，RTC 计数器，WDT	4 Timer_B 带 3CC，1 Timer_B 带 7CC，RTC 计数器，WDT
其他特性	FR4133 中有温度传感器、欠压复位、电容式触控 I/O、LCD	FR263x 和 FR253x 中有温度传感器、欠压复位、MPY32、CapTIvate™ 技术	温度传感器、欠压复位、电容式触控 I/O	温度传感器、欠压复位、电容式触控 I/O	适用于 ADC、DAC 和 eCOMP 的共享电压基准、低功耗 REFO 可选、温度传感器、欠压复位、电容式触控 I/O	FR267x 中有适用于 ADC、DAC 和 eCOMP 的共享电压基准、低功耗 REFO 可选、温度传感器、欠压复位、MPY32、CapTIvate 技术
BSL	UART	I ² C、UART	I ² C、UART	UART	I ² C、UART	I ² C、UART
V _{CC}	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V
有功功率	126µA/MHz	126µA/MHz	126µA/MHz	126µA/MHz	142µA/MHz	135µA/MHz
工作温度	-40°C 至 85°C	-40°C 至 85°C	-40°C 至 85°C	-40°C 至 85°C	-40°C 至 105°C	-40°C 至 105°C
封装	LQFP64、TSSOP56、TSSOP48	VQFN24	TSSOP20、TSSOP16、QFN16	TSSOP16、QFN24	LQFP48、QFN40、TSSOP38	LQFP48、VQFN40、VQFN32

(1) N/A = 不可用

(2) CC = 捕捉/比较寄存器

表 2-2 总结了示例 FR4xx MCU 的存储器映射。

表 2-2. 存储器映射比较

	访问	FR4133	FR2633	FR2311	FR2111	FR2355	FR2676
存储器 (FRAM)		15KB	15KB	3.75KB	3.75KB	32KB	64KB
主存储器：中断矢量和签名	R/W 可选写保护	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h
主存储器：代码存储器		FFFFh 至 C400h	FFFFh 至 C400h	FFFFh 至 F100h	FFFFh 至 F100h	FFFFh 至 8000h	17FFFh 至 8000h
信息存储器 (FRAM)	R/W 可选写保护	512B 19FFh 至 1800h	512B 19FFh 至 1800h	N/A	N/A	512B 19FFh 至 1800h	512B 19FFh 至 1800h
RAM	R/W	2KB 27FFh 至 2000h	4KB 2FFFh 至 2000h	1KB 23FFh 至 2000h	1KB 23FFh 至 2000h	4KB 2FFFh 至 2000h	8KB 3FFFh 至 2000h
ROM BSL	R	1KB 13FFh 至 1000h	2KB 17FFh 至 1000h 1KB FFFFh 至 FFC00h	2KB 17FFh 至 1000h 1KB FFFFh 至 FFC00h	1KB 13FFh 至 1000h	2KB 17FFh 至 1000h	2KB 17FFh 至 1000h 1KB FFFFh 至 FFC00h
外设	R/W	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h
ROM 库	R	N/A	CapTIvate 库和驱动程序库， 12KB 6FFFh 至 4000h	N/A	N/A	CapTIvate 库、FFT 和驱动程序库， 20KB FFBFFh 至 FAC00h	CapTIvate 库、FFT 和驱动程序库， 16KB C3FFFh 至 C0000h

SYS 模块的寄存器因器件而异。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》。

3 非易失性存储器的系统内编程

3.1 铁电 RAM (FRAM) 概述

FR4xx MCU 和 FR59xx MCU 都支持 FRAM 非易失性存储器。使用 FRAM 与使用静态 RAM (SRAM) 非常相似。德州仪器 (TI) 的 16 位 MSP430 产品系列中的 MSP430FR57xx MCU 是通用超低功耗 MCU，将 FRAM 作为嵌入式存储器。

FRAM 的一些关键属性包括：

- FRAM 具有非易失性。在断电时会保留其内容。
- MSP430 器件上的嵌入式 FRAM 能够以最高 8MHz 的速度访问（读取或写入）。如果超过 8MHz，在访问 FRAM 时会使用等待状态。
- 写入 FRAM 和从 FRAM 读取无需设置或准备，如写入操作前的预擦除。
- FRAM 未分段，可对每个位单独进行擦除、写入和寻址。
- 在写入之前，无需擦除 FRAM 段。
- FRAM 写入访问是低功耗操作，因为写入 FRAM 无需电荷泵。
- FRAM 写入可在器件的整个电压范围内执行。
- FRAM 写入速度最高可达 8MBps，其典型的写入速度大约为 2MBps。高速写入是该技术的固有特性，而通过消除擦除瓶颈又提高了该速度；擦除瓶颈在其他非易失性存储器技术中是普遍存在的问题。相比之下，包含擦除时间的典型 MSP430 闪存写入速度大约为 14KBps。

3.2 FRAM 单元

单个 FRAM 单元可被视为一个偶极电容器，它由两个电极板之间的铁电材料（铁电晶振）薄膜构成。存储“1”或“0”时（写入 FRAM 时），只需使用电场将晶振向特定方向极化。这使得 FRAM 速度非常快，易于写入，能够充分满足高擦写次数的要求。

与写入时类似，从 FRAM 中读取也需要在电容器上施加一个电场。根据晶振的状态，可将其重新极化，从而释放大感应电荷。这个电荷随即与一个已知基准进行对比，从而判断晶振所处的状态。存储的数据位“1”或“0”从感应电荷推断得出。在读取数据的过程中，按施加的电场方向极化的晶振会失去当前的状态。每次读取后都必须进行回写操作，以恢复存储位置的状态。对于 TI 的 MSP430 FRAM MCU，这是 FRAM 实施方案所固有的特性，对应用而言是完全透明的。回写机制还可防止断电，并在所有断电事件中安全完成。

FR59xx 电源管理系统通过在断电时将 FRAM 电源轨与器件电源轨隔离开来实现这一目的。FRAM 电源电路还使用内置低压降稳压器 (LDO) 和一个电容器，该电容器存储足够的电荷以在发生电源故障时完成当前回写操作。

3.3 使用 FR4xx 系列中的写保护位保护 FRAM

在 FR4xx 系列中，FRAM 非常易于重现编程，因此也使得错误的代码执行容易无意中覆盖应用代码，这与从 RAM 执行的情况是一样的。

为了防止对 FRAM 进行错误覆盖，器件提供了存储器写保护功能。FR4xx 提供两个独立的写保护位：

- SYSCFG0.PFWP：用户程序 FRAM 保护
- SYSCFG0.DFWP：用户数据 FRAM（信息存储器 1800h 至 19FFh）保护
- SYSCFG0.FRWPOA：来自程序 FRAM 开端的程序 FRAM 写保护偏移地址。偏移增加 1KB 分辨率

写入 SYSCFG0 寄存器时，将保护密码 (SYSCFG0.FRWPW = 0xA5) 与其他位一起写入一个字中。

表 3-1 总结了 MSP430FR4xx 和 MSP430FR2xx 系列典型器件中的 FRAM 保护功能。

表 3-1. F4xx FRAM 保护比较

特性	FR2033	FR4133	FR2433	FR2311	FR2111	FR2355	FR2476
保护密码 (SYSCFG0.FRWPW)	否	否	是	是	是	是	是
程序 FRAM 写保护 (SYSCFG0.PFWP)	是	是	是	是	是	是	是
数据 FRAM 保护 (SYSCFG0.DFWP)	是	是	是	否	否	是	是
程序 FRAM 写保护偏移地址 (SYSCFG0.FRWPOA)	否	否	否	否	否	是	是

在 FR59xx 系列中，提供了存储器保护单元 (MPU)。建议在代码和数据存储器之间设置边界，以提高代码安全性并防止意外写入或擦除。MPU 允许用户分离 FRAM 块，并根据应用的要求为每个块分配唯一的权限。例如，如果存储块被指定为只读状态，则会阻止对该块的任何写入访问并标记错误。这对于存储在器件生命周期内不会更改的常量数据或应用代码非常有用

3.4 FRAM 存储器等待状态

FR4xx MCU 和 FR59xx MCU 都是基于 FRAM 的 MCU。FRAM 存储器的最大访问速度为 8MHz。如果 MCLK 的运行速度超过 8MHz，则需要等待状态以确保可靠的 FRAM 访问。使用 $MCLK \geq 8MHz$ 时，在配置 MCLK 频率之前，应在软件中配置 FRAM 等待状态。

1. 配置适当的等待状态。

```
FRCTL0 = FRCTLPW | NWAITS_x
```

2. 配置 $MCLK \geq 8MHz$

更多信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》和《MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列用户指南》中 *FRAM 控制器 (FRCTRL)* 一章中的 *等待状态控制* 部分。

3.5 引导加载程序 (BSL)

BSL 是用于重新编程 MCU 的软件，例如在现场固件更新期间。在 FR4xx 系列器件上，BSL 使用基于 Timer_A 的 UART，并位于 ROM 中。BSL 不能由用户擦除或自定义。

FR4xx MCU 和 FR59xx MCU 均使用硬件 eUSCI_A 模块在 BSL 中实现 UART 通信。因此，模块引脚 UCA0TXD 和 UCA0RXD 用于 BSL 通信，此外， $\overline{RST}/NMI/SBWTIO$ 引脚和 TEST/SBWTCK 引脚用于 BSL 进入序列。

FR2433、FR263x、FR253x、FR231x、FR235x、FR215x、FR267x 和 FR247x 器件上的 BSL 支持 UART 和 I²C 通信。BSL 会扫描 UART 和 I²C 外设，以检测主机编程器使用的接口。当检测到其中一个外设发生传输时，BSL 将选择该接口，并禁用另一个接口。相关详细信息，请参阅《MSP430 FRAM 器件引导加载程序 (BSL) 用户指南》。

也可使用用于 BSL 的 I²C 硬件接口的 FR59xx 器件变体。但是，对于给定的器件变体，只能使用工厂配置的接口。

某些 FR4xx 器件支持空白器件检测功能。相关详细信息，请参阅《MSP430 FRAM 器件引导加载程序 (BSL) 用户指南》。

FR4xx MCU 和 FR59xx MCU 中的 BSL 都可以通过将特定签名编程到 BSL 签名位置来禁用。有关 FR4xx 设置的详细信息，请参阅表 3-2。

3.6 JTAG 和安全性

在 FR4xx 器件上，通过将特定签名编程到器件的 FRAM 存储器中，在 JTAG/SBW 签名地址 FF80h 至 FF83h 处锁定 JTAG/SBW。

通过编程 JTAG/SBW 签名来锁定 JTAG/SBW 后，只能通过 BSL (使用 BSL 密码) 访问器件。但是，BSL 未被禁用且提供了 BSL 密码时，可清除 JTAG/SBW 签名并使 JTAG 通信再次可用。因此，在 FR4xx 器件上，如果已知 BSL 密码且 BSL 未被禁用，则锁定 JTAG/SBW 是可逆的。

表 3-2 描述了 FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名。

表 3-2. FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名

名称	地址	值	器件安全性	复位后的 BSL 或 SBW 行为
器件密码	FFE0h 至 FFFFh	取决于矢量表配置		该值用于保护 BSL。
BSL 签名	FF84h 至 FF87h	5555_5555h	受安全保护，不需要密码	BSL 被绕过。用户代码立即启动。
		任意其他值	受安全保护，通过 BSL 时需要密码	如果触发 BSL，则在用户代码启动之前调用 BSL。

表 3-2. FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名 (continued)

名称	地址	值	器件安全性	复位后的 BSL 或 SBW 行为
JTAG/SBW 签名	FF80h 至 FF83h	FFFF_FFFFh	未受安全保护	JTAG/SBW 未被锁定。
		0000_0000h		
		任意其他值	受安全保护	JTAG/SBW 被锁定。

在 FR59xx 器件上，使用保险丝。保护器件涉及将特定签名写入 JTAG 签名位置。对保险丝进行编程时，只能通过 BSL (使用 BSL 密码) 访问器件。但是，当提供了 BSL 密码时，可清除 JTAG 保险丝并使 JTAG 通信再次可用。因此，在 FR59xx 器件上，如果已知 BSL 密码，则熔断 JTAG 保险丝是可逆的。FR59xx 系列还提供了一项附加功能：带密码的 JTAG 锁。密码位于 FRAM 位置 0xFF88，长度可以是一到四个字。为了能够访问 JTAG，工具链需要首先提供密码，然后授予 JTAG 访问权限。任何使用错误密码的访问都会阻止 JTAG 访问。验证密码后，在下一个 BOR 事件之前，可以做到对 JTAG 的完全访问。

3.7 生产编程

MSP-GANG430 不支持 FR4xx 器件或 FR69xx 器件。[MSP-GANG 生产编程器](#)取代了 MSP-GANG430，并支持这两种器件。

4 硬件迁移注意事项

- 有关 FR4xx 和 FR59xx 器件上的 JTAG 和 SBW 连接，请参阅《MSP430 硬件工具用户指南》。请注意，当使用 SBW 进行调试或下载固件时，引脚 $\overline{\text{RST}}/\text{NMI}/\text{SBWTDIO}$ 上的并联电容器应小于 1.1 nF。
- FR4xx 和 FR59xx 器件都在复位线路上提供了一个内部上拉电阻器，从而无需使用外部复位电阻器。有关详细信息，请参阅《MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列用户指南》中的“特殊功能寄存器 (SFR) (SFRPCR)”部分。
- FR4xx 和 FR59xx 器件均未在 LFXT 振荡器上提供内部负载电容器。如果使用 LFXT 振荡器，则需要外部负载电容器。对于布局，外部晶振必须尽可能靠近 FR4xx 引脚 XIN 和 XOUT。负载电容器必须靠近晶振引脚放置。电容值必须与晶振规格和 PCB 布局相匹配。更多有关晶振选型、布局问题和晶体振荡器测试的指导信息，请参阅《MSP430 32kHz 晶体振荡器》。
- 与 FR59xx 系列相比，FR4xx 时钟系统有很大不同。FR4xx 器件中有一个 FLL 和一个内部微调 REFO，可在 32.768kHz 频率下产生 REFO 时钟，在整个温度范围内的精度为 $\pm 3.5\%$ 。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的节 7.2.2 和时钟系统一章。
- FR231x、FR235x 和 FR215x MCU 支持 XT1 振荡器上的高频时钟源。FLL 参考分频器 FLLREFDIV 仅在器件支持 XT1 HF 模式时可用。FR59xx 器件不支持 LFXT 振荡器上的高频时钟源。如果使用高频时钟源，必须将其连接到次级晶体振荡器 (XT2)。
- F59xx 器件具有模拟电源引脚 (AVCC 和 AVSS) 和数字电源引脚 (DVCC 和 DVSS)。FR4xx 器件只有一对电源引脚 (DVCC 和 DVSS)。
- FR235x 和 FR215x MCU 支持 -40°C 至 105°C 工作温度。-40°C 至 105°C 的系统要求可通过使用该器件达成。

5 器件校准信息

FR4xx 和 FR59xx 器件上的 TLV 信息都存储在受保护的 FRAM 中，不能通过应用内或外部访问（如通过 BSL）擦除。有关 TLV 位置和访问方式的详细信息，请参阅器件特定数据表。

NOTE

除 MSP430FR231x 和 MSP430FR211x 外，FR4xx 器件上的 1800h 至 19FFh 还有一个信息存储区可供应用使用

TLV 结构包含校准值，可用于提高各种功能的测量精度。在器件特定数据表的 TLV 结构中给出了该器件可用的校准值。在 FR4xx 数据表中，提供了 ADC 偏移和增益校准数据，以及温度传感器校准数据。

FR59xx 系列中的 TLV 包含一个额外字段，用于存储在生产时基于每个器件生成的随机数种子。FR4xx TLV 中不包括随机数

6 重要器件规格

表 6-1 列出了器件级电气规格的重要差异。[4] [5]

表 6-1. 器件级别电气规格

参数	FR4xx	FR59xx
电源电压范围	1.8V 至 3.6V ^{(1) (2)}	1.8V 至 3.6V ⁽¹⁾
最大系统频率 f_{SYSTEM} ⁽³⁾	$V_{\text{CC}} = 1.8\text{V}$ 时为 16MHz , $V_{\text{CC}} = 1.8\text{V}$ 时为 24MHz	$V_{\text{CC}} = 1.8\text{V}$ 时为 16MHz
用于非易失性存储器编程的最小电源电压	1.8V	1.8V
用于 ADC 运行的最小模拟电源电压	2.0V	1.8V

- (1) 最小工作电压取决于 SVSH 电压电平。
- (2) 如果电源电压的变化速率快于 $0.2\text{V}/\mu\text{s}$ ，即使处于建议的电源电压范围内，也会触发 BOR 复位。
- (3) 如需了解规定的运行条件，请参阅器件特定数据表。

7 内核架构注意事项

7.1 电源管理模块 (PMM)

7.1.1 内核 LDO 和 LPM3.5 LDO

FR4xx 系列使用单电压电源。但与 FR59xx 不同的是，该系列没有 AVCC 和 AVSS 引脚，只有 DVCC 和 DVSS。DVCC 引脚的外部电源将馈送至内部低压降稳压器 (LDO) (请参阅图 7-1)。

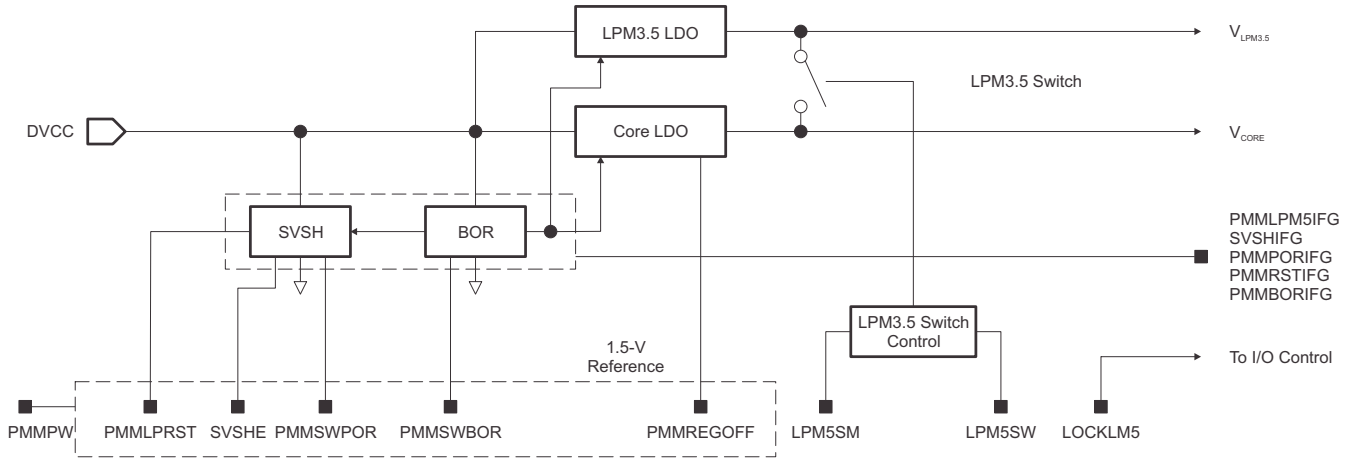


图 7-1. FR4xx PMM 方框图

PMM 可管理与内核电压及其监控相关的所有功能。它的主要功能是：首先，为内核逻辑生成一个电源电压，其次，提供若干机制来监控为器件提供的电压 (DVCC) 和为内核生成的电压 (V_{CORE})。

使用 PMM 特别有优势，因为它允许内核在更低的电压下运行，从而大幅节省功耗。此外，它还能确保内核在宽电源电压范围内接收经过调节的稳定电压。

FR4xx 中集成了第二个 LDO，即 LPM3.5 LDO。此 LDO 为包含 RTC 和 LCD 模块 (只有 MSP430FR4xx MCU 才有 LCD 模块) 的 LPM3.5 电源域逻辑提供电流。在 LPMx.5 低功耗模式下，内核 LDO 会被关闭。进入 LPM3.5 时会关闭 LPM3.5 开关以节省功耗。退出 LPM3.5 低功耗模式时会开启 LPM3.5 开关，从而使内核 LDO 能够为 LPM3.5 域逻辑供电以支持高频运行 (请参阅图 7-1)。

7.1.2 SVS

电源电压监控 (SVS) 是在电源故障时提供稳定电源或发送通知的一个重要功能，因此 FR4xx 提供了一个高侧电源电压监控 (SVSH) 模块。SVSH 监控外部芯片电源 (DVCC)，PMM 在内部监控提供给内核的低侧电源。

在 FR4xx 和 FR59xx 这两种器件中，SVS 阈值直接跟踪器件最小电源电压 1.8V。此外，FR4xx 中的 SVSH 块被高度简化。它在上电时默认开启并保持开启状态。当电源电压低于 SVS 电平时，则触发 BOR 复位。如果需要，可通过设置 SVSHE=0，在 LPM3、LPM4 和 LPMx.5 模式下将其关闭。

7.1.3 VREF

与 FR59xx 中的 REF_A 不同，FR4xx 在 PMM 模块中包含一个 VREF 生成块和一个高精度带隙，用于低功耗应用。为内部使用和外部使用生成两个电压基准 (1.2V VREF) (请参阅图 7-2)。

在 FR235x、FR215x、FR267x 和 FR247x 中，共享基准电压 VREF 连接至 ADC 模块，可用作 ADC 的基准电压。它还在内部连接到 ADC 通道 13。这使得使用 ADC 采样 1.5V、2.0V 或 2.5V VREF (使用 DVCC 作为 ADC 参考) 来监控 DVCC 电压成为可能，且无需任何外部组件的支持。有关详细信息，请参阅器件特定数据表中的 *电源管理模块 (PMM)* 部分和 *片上基准电压* 部分。

低功耗参考 1.2V VREF 可用作 eCOMP 的输入。

当选择一个引脚上的 ADC 通道来发挥作用时，可对低功耗基准 1.2V VREF 进行缓冲并将其输出到该引脚。关于 1.2V 可以输出到哪个引脚，请参阅器件特定数据表。1.2V VREF 只具有 1mA 的驱动能力 (请参阅图 7-2)。更多详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 PMM 和 ADC 章节。

在 FR59xx 中，内部共享 VREF 电压可通过外部引脚输出。FR59xx 的内部共享 VREF 电压不同于 FR4xx。FR59xx 不支持 FR4xx 等支持的低功耗 1.2V VREF。

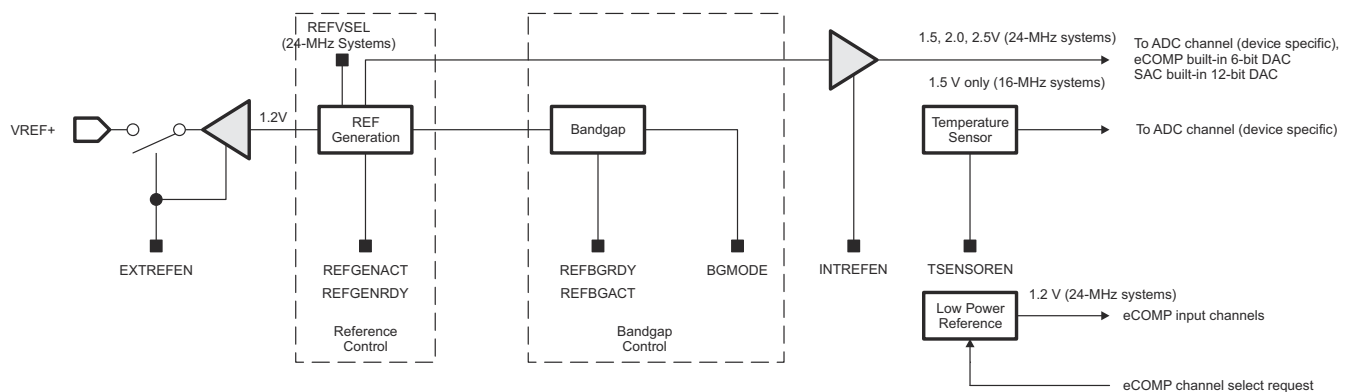


图 7-2. FR4xx 内部基准方框图

7.2 时钟系统

7.2.1 DCO 频率

与 FR59xx 时钟系统 (CS) 不同，该时钟系统使用内部数控振荡器 (DCO) 来提供预先校准的频率 (固定频率点)，FR4xx 时钟系统 (CS) 使用内部数控振荡器 (DCO) 加上锁频环 (FLL) 来提供频率。

配有 FLL 的 FR4xx DCO 有一个显著的不同之处，即它只能配置为出厂时提供的频率，而不能提供 FR59xx DCO 上可用的中间频率阶跃。

如果在使用 FR4xx MCU 时需要中间频率，则有一种变通方法，即使用用户代码中的 DCOFTRIMEN 和 DCOFTRIM 位来实现。

FR4xx 器件提供与 FR59xx 系列相同的所有时钟源选项和系统时钟。然而，时钟分配系统得到了简化。例如，SMCLK 始终源自 MCLK。在 MCLK 和 SMCLK 之间有一个 SMCLK 分频器 (DIVS)。但是，MCLK 分频器 DIVM 也会影响 SMCLK。

FR59xx 时钟分配比 FR4xx 更灵活。例如，VLO 可以是 FR59xx 中的 ACLK 源，但在 FR4xx 系列中，此功能仅在 FR235x、FR215x、FR267x 和 FR247x 器件上可用，在其余的 FR4xx 器件上不可用。

更多详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 *时钟系统* 一章。每个 FR4xx 器件的时钟分配系统会存在差异 (有关详细信息，请参阅器件特定数据表中的时钟分配表)。

7.2.2 FLL、REFO 和 DCO 抽头

FR4xx CS 模块的另一个显著区别是它具有锁频环 (FLL) 和内部修整低频基准振荡器 (REFO)，这些并没有集成在 FR59xx 时钟系统模块中。

FLL 能够将 DCO 频率稳定到所选 FLL 基准频率 FLLREFCLK/n 的可设定倍数。FLL 基准频率可以是 XT1CLK (外部晶振加内部 XT1 振荡器) 或内部 32kHz 基准振荡器 REFOCLK。n 的值由 FLLREFDIV 位确定 (n = 1、2、4、8、12 或 16)。默认 n = 1。在 XT1 仅支持低频的器件上, FLLREFDIV 始终读取和写入为 0 (n = 1)。

对于需要精确频率的应用, 应检查 FLL 以确定其是否已锁定。可通过读取 FLLUNLOCK 位来检测 FLL 锁定状态。当更改时钟频率或更改 FLL 基准时钟时, 如果未禁用 FLL, FLL 将再次锁定。

有两种类型的 DCO 修整值。如果选择 DCO 范围作为最大有效值, 则会应用 DCO 工厂修整 (默认) 值。如果 DCO 范围是最大有效值以外的任何值, 则需要执行 DCO 软件修整过程。否则, FLLUNLOCK 位可能始终为 1。在 DCO 软件修整过程中会通过软件调整 DCOFTRIMEN 和 DCOFTRIM 以达到合适的 DCO 修整值, FLLUNLOCK 设置为 0, 且将 FLL 锁定。有关如何执行 DCO 软件修整的详细说明, 请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中时钟系统一章的 DCO 部分。

有关如何检查 FLL 锁定状态的详细指南, 请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 FLL 解锁检测部分。www.ti.com 上的具体器件产品文件夹中提供了代码示例, 用以展示如何设置时钟频率和检查 FLL 锁定状态。

九个积分器位 (CSCTL0 位 8 至 0) 设置 DCO 频率抽头。九个 DCOx 位将 DCORSEL 位选择的 DCO 范围划分为 512 个频率阶跃, 间隔约为 0.1% (FR59xx 支持 8 个可在 DCOFSEL.CSCTL1 上选择的固定修整 DCO 频率)。九个 DCOx 位的其中一个好处是 DCOCLK 的抖动性能大幅提高。如需了解详细信息, 请参阅具体数据表。

调制器混合两个相邻的 DCO 频率以产生分数抽头。当 FLL 操作已启用时, 调制器设置和 DCOx 由 FLL 硬件控制。当不需要 FLL 操作时, 可使用软件来配置调制器设置和 DCOx 控制。

已设置 DISMOD 时, DCO 调制器被禁用。当 DCO 调制器已禁用时, DCOCLK 将调整为由 DCOx 位选择的 DCO 抽头。

7.2.3 16MHz 和 24MHz 的 FRAM 访问和按需时钟

虽然大多数 FR4xx 器件能以 16MHz 的最大频率提供 MCLK, 但 FR235x 和 FR215x 器件能以 24MHz 的频率提供 MCLK。FRAM 控制器将 FRAM 访问频率限制在 8MHz, 当 MCLK 大于 8MHz 时, 需要等待状态。有关配置等待状态的信息, 请参阅节 3.4。RAM 的代码执行和对外设的访问可在 16MHz 频率下执行。

FR4xx 和 FR59xx 器件上的时钟系统支持“按需时钟”功能。此功能允许通过时钟请求覆盖 LPM 设置。只要有来自外设的有效时钟请求, 无论 LPM 设置如何, 时钟都会保持开启。用户可自行禁用任何请求时钟源并阻止器件进入所需 LPM 的模块。作为一个选项, 可使用 FR4xx 器件中的时钟系统控制 8 (CSCTL8) 和 FR59xx 器件中的时钟系统控制 6 (CSCTL6) 来禁用此特性。因此, FR4xx 器件可在时钟系统上实现同样出色的低功耗性能。

表 7-1 列出了时钟系统之间的重要差异。

表 7-1. FR4xx 时钟系统和 F59xx 时钟系统的比较

参数或特性	FR4xx	FR59xx
最大系统频率	24MHz	16MHz
XT1 振荡器	支持 LF 或 LF 和 HF 模式 ⁽¹⁾	仅支持 LF 模式
XT2 振荡器	不可用	支持高达 24MHz 的频率
DCO 范围	工厂提供的频率仅进行软件修整	仅限校准频率
FLL	可用	不可用
REFO	可用/低功耗模式	不可用
LFMODCLK (MODOSC/128)	不可用	可用
VLO 控制	可与 VLOAUTOOFF.CSCTL5 一起使用	可与 VLOOFF.CSCTL4 一起使用
生产校准频率	无	1MHz、2.66MHz、3.5MHz、4MHz、5.3MHz、7MHz、8MHz、16MHz、21MHz 和 24MHz
MCLK 的时钟源	DCOCLKDIV、XT1CLK、REFOCLK、VLOCLK	HFXTCLK、LFXTCLK、VLOCLK、LFMODCLK、DCOCLK、MODCLK
SMCLK 的时钟源	MCLK	HFXTCLK、LFXTCLK、VLOCLK、LFMODCLK、DCOCLK、MODCLK
ACLK 的时钟源	XT1CLK、REFOCLK、VLO (在增强型时钟系统器件中受支持, 包括 FR235x、FR215x、FR267x 和 FR247x)	LFXTCLK、VLOCLK、LFMODCLK (MODOSC/128)
外部晶振失效防护操作	XT1 LF: 默认为 REFOCLK XT1 HF: 默认为 DCOCLKDIV	XT1 LF: 默认为 LFMODCLKXT2 HF: 默认为 MODOSC
寄存器	CSCTL0 至 CSCTL8	CSCTL0 至 CSCTL6
DCO 位	9	固定
XT1 振荡器的内部负载电容器	不可用	不可用

(1) 一些 FR4xx MCU 支持 XT1 HF 模式。相关详细信息, 请参阅器件特定数据表。

7.3 运行模式、唤醒和复位

表 7-2 比较了可用的工作模式以及从 LPM 唤醒的时间。

表 7-2. 工作模式和唤醒时间比较

参数或特性	FR4xx	FR59xx
LPM0、LPM1、LPM2、LPM3、LPM4	可用, 但 LPM1 和 LPM2 除外	可用
LPM3.5、LPM4.5	可用	可用
从 LPM0 唤醒的时间	$0.2 + 2.5 / f_{DCO} \approx 2.7\mu s$ ($f_{DCO} = 1MHz$) (最大值)	$1.5 \times f_{DCO} \approx 1.5\mu s$ ($f_{DCO} = 1MHz$)
从 LPM1 或 LPM2 唤醒的时间	不可用	6 μs
从 LPM3 或 LPM4 唤醒的时间	10 μs	7 μs
从 LPM3.5 唤醒的时间	350 μs	250 μs
从 LPM4.5 唤醒的时间	350 μs (SVSHE = 1) 1ms (SVSHE = 0)	250 μs (SVSHE = 1) 1ms (SVSHE = 0)
从 BOR 事件唤醒的时间	1ms	1.5ms (最大值)

进入和退出低功耗模式 LPM0 到 LPM4 的代码流在

FR4xx 系列中与在 FR59xx 系列中相同。与 FR4xx 器件相比, FR59xx 上的低功耗模式在功能上存在差异。

《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 SYS 一章介绍了这些差异。

7.3.1 LPMx.5

FR4xx 系列和 FR59xx 系列均支持 LPM3.5 和 LPM4.5 低功耗模式。在这两种模式下，V_{CORE} LDO 均被关闭，因此会关闭数字内核、RAM 和外设的电源。若要从 LPM3.5 唤醒，需要 RTC 中断、LCD 中断、振荡器故障或端口中断。所有其他系统中断都不可用。FR4xx 器件上的 RTC 模块和 LCD 模块由 LPM3.5 LDO 轨供电，因此即使在 LDO 已关闭时也能保持正常工作状态。在 LPM4.5 中，只能使用端口中断来唤醒器件。

了解 LPMx.5 模式与典型 LPM (LPM0 到 LPM4) 的本质区别很重要，因为从这些模式唤醒会形成器件复位。由于不会保留 RAM (LPM3.5 中的备用存储器和 LCD 存储器除外)，应用状态 (如果存储在位于 RAM 内的变量中) 和寄存器初始化都将丢失。

在进入低功耗模式和 RAM 保留方面，LPM3.5 与 LPM4.5 不相同。

- 进入 LPM3.5 和 LPM4.5 的寄存器设置相同。如果 RTC 或 LCD 处于活动状态，则 FR4xx 进入 LPM3.5。如果 RTC 和 LCD 均被关闭，则 FR4xx 进入 LPM4.5。可以检查电源电流以了解当前的 FR4xx 电源模式。
- 在 LPM3.5 中，备份内存 (32 字节) 和 LCD 内存 (40 字节) 会被保留下来 (FR4xx 系列的某些器件具有备份内存和 LCD 内存)。如果应用要求从 LPM3.5 唤醒后保留一些数据，则可使用这 72 个字节。此外，还可使用 FRAM 来存储数据，因为 FRAM 是非易失性的 (请参阅节 3.1 中的 FRAM 特殊功能)。

这些 LPMx.5 模式适用于长时间处于“深度睡眠”状态且唤醒时间并不重要的应用。为了确定具体应用适合哪种功率模式，需要考虑唤醒频率，因为唤醒期间花费的时间会产生相关的能量损失。

7.3.2 复位

在 FR4xx 和 FR59xx 器件中，更深级别的复位 (如 POR 或 BOR) 执行受保护 ROM 中存在的启动代码。此启动代码可设置器件，并加载对建立器件功能至关重要的校准设置。由于启动代码中的时钟设置不同，这两个系列之间从 POR 或 BOR 开始的时间不同。相关详细信息，请参阅器件特定数据表。

FR4xx 和 FR59xx 器件均可在软件中启动所有级别的复位，方法是在 PMMCTL0 控制寄存器中设置 PMMSWBOR 或 PMMSWPOR 位。

7.4 确定复位原因

在 FR4xx 和 FR59xx 器件中，所有复位源都合并到一个系统复位矢量 (SYSRSTIV) 寄存器中，无需查看多个寄存器即可确定复位原因。该寄存器在调试时非常有用，并列出了所有级别复位 (PUC、POR 和 BOR) 的全部来源。

7.5 中断矢量

在 FR4xx 系列中，FR235x 和 FR215x 器件支持中断比较控制器 (ICC) 功能，该功能在 FR59xx 系列中不受支持。

7.6 FRAM 和 FRAM 控制器

FR4xx 和 FR59xx 器件具有相同的 FRAM 和 FRAM 控制器。有关 FRAM 和闪存之间差异的详细信息，请参阅《从 MSP430F2xx 和 MSP430G2xx 系列迁移到 MSP430FR4xx 和 MSP430FR2xx 系列》。

7.7 RAM 控制器 (RAMCTL)

FR4xx 器件没有 RAM 控制器。

在 FR59xx 中，RAM 被划分为一到四个扇区，具体取决于器件。有关扇区的分配及其大小，请参阅器件特定数据表。LPM3 和 LPM4 中的每个扇区都可单独断电，以避免泄漏。请注意，当 LPM3 和 LPM4 中的扇区断电时，数据将丢失。

FR5962、FR5964、FR5992 和 FR5994 MCU 具有 8KB 的 SRAM。SRAM 具有三个扇区。扇区 0 = 2KB，扇区 1 = 2KB 和扇区 2 = 4KB。当激活 LEA 模块时，4KB 的扇区 2 会与低功耗加速器 (LEA) 外设共享。未激活 LEA 模块时，扇区 2 SRAM 可正常使用。更多信息，请参阅器件特定数据表。

8 外设注意事项

FR4xx 和 FR59xx 中的一些外设不同。某些外设仅在 FR4xx 器件中可用，而其他外设仅在 FR59xx 器件中可用。此部分介绍外设之间的差异，重点介绍 FR4xx 外设。

8.1 FR4xx 和 FR59xx 系列外设的概述

表 8-1 比较了 FR4xx 系列和 FR59xx 系列中的外设。

表 8-1. FR4xx 和 FR59xx 外设

外设	FR4xx	FR59xx
备用存储器	BAKMEM	不可用
中断比较	ICC	不可用
直接存储器存取 (DMA)	不可用	DMA
端口	数字 I/O	数字 I/O
	电容式触控 I/O	电容式触控 I/O
CapTIvate 技术	CapTIvate 模块	不可用
CRC	CRC	CRC
		CRC32
看门狗	WDT_A	WDT_A
计时器	Timer_A	Timer_A
	Timer_B	Timer_B
RTC	实时时钟 (RTC) 计数器	RTC_B
		RTC_C
32 位硬件乘法器	MPY32	MPY32
LCD	LCD_E	LCD_C
通信模块	eUSCI	eUSCI
AES	不可用	AES256
低功耗加速器	不可用	LEA
内部基准	在 PMM 中	REF_A
比较器	eCOMP	COMP_E
运算放大器	TIA	USS 中的指定用途
	SAC_L1 至 SAC_L3	
DAC	SAC_L3	USS 中的指定用途
ADC	ADC (可配置为 8 位、10 位或 12 位)	ADC12_B
超声波感应解决方案 (USS)	不可用	包含 UUPS、HPPLL 和 SDHS 的 USS
		包含 UUPS、SAPH_A 和 SDHS 的 USS_A
计量测试接口	不可用	MTIF
扩展扫描接口	不可用	ESI

8.2 端口

8.2.1 数字输入/输出

FR4xx 通用 I/O (GPIO) 引脚的主要区别包括：

- P1 和 P2 端口支持 FR4xx 器件中的中断输入，与在 FR59xx 器件中相同。在 MSP430FR231x 器件中，P2.2、P2.3、P2.4 和 P2.5 不支持中断。在 FR211x 器件中，P1.4、P1.5、P1.6 和 P1.7 不支持中断。在 FR235x 和 FR215x 器件中，P1、P2、P3 和 P4 端口支持中断。在 FR267x 和 FR247x 器件中，包括 P1、P2、P3、P4、P5 和 P6 在内的所有 GPIO 都支持中断。作为比较，FR59xx 系列中的 P1、P2、P3 和 P4 端口支持中断
- 进行外设功能选择时，FR413x 和 FR203x 器件会使用一个寄存器进行端口 x 功能选择：PxSEL0。其他 FR4xx 器件使用两个寄存器进行端口 x 功能选择：PxSEL0 和 PxSEL1。FR59xx 器件还使用端口 x 功能选择寄存器 0 (PxSEL0) 和端口 x 功能选择寄存器 1 (PxSEL1)。相关详细信息，请参阅器件特定数据表。
- 在 FR4xx 和 FR59xx 系列中，高阻抗泄漏电流为 $\pm 20\text{nA}$ 。
- BOR 复位后的数字 I/O 配置

在 FR4xx 和 FR59xx 系列中，为了避免器件启动期间出现任何交叉电流，所有端口引脚均呈高阻态，并且禁用了施密特触发器和模块功能。若要在 BOR 复位后启用 I/O 功能，首先配置端口，然后清除 LOCKLPM5 位。

- LPMx.5 低功耗模式的配置

无论 I/O 寄存器的默认设置如何，在 LPMx.5 期间，都将根据进入 LPMx.5 之前的设置保持和锁定 I/O 引脚状态。请注意，仅引脚状态保持不变。所有端口配置寄存器设置（如 PxDIR、PxREN、PxOUT、PxIES 和 PxIE 内容）都将丢失，在退出 LPMx.5 后必须重新配置。从 LPMx.5 唤醒后，可清除 LOCKLPM5 位以释放 I/O 引脚状态和 I/O 中断配置。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》数字 I/O 一章中的 LPMx.5 低功耗模式配置部分。

- 未使用端口引脚的配置

为了避免输入悬空并降低功耗，未使用的 I/O 引脚应按 I/O 功能、输出方向和在 PCB 上保持未连接状态进行配置。或者，也可设置未使用引脚的 PxREN 位来启用集成的上拉或下拉电阻，从而避免输入悬空。

- 未键合引脚的配置

对于 FR413x 和 FR203x MCU，在引脚数少于 64 引脚的 PM 封装中，某些引脚未向外键合。应将这些未键合引脚配置为未使用端口引脚。

8.2.2 电容式触控 I/O

在 FR4xx 系列中，某些 MCU 不具有在 GPIO 引脚上共享的电容式触控特性。相关详细信息，请参阅器件特定数据表。

8.3 通信模块

FR4xx 和 FR59xx 系列都具有 eUSCI 模块。表 8-2 比较了这两个系列上的 eUSCI 功能。

表 8-2. FR4xx 和 FR59xx 上的 eUSCI 模块比较

参数或特性	eUSCI (FR4xx)	eUSCI (FR59xx)
UART		
增强型波特率生成	是	是
TXEPT 中断 (类似于 USART)	是	是
起始边沿中断	是	是
可选干扰滤波器	是	是
中断矢量发生器	是	是
SPI		
增强型波特率生成	是	是
最大波特率	5MHz ⁽¹⁾	7MHz ⁽²⁾
中断矢量发生器	是	是
I²C		
预加载发送缓冲器	是	是
时钟低电平超时	是	是
字节计数器	是	是
多个从器件寻址	是	是
地址位掩码	是	是
硬件清除中断标志	是	是
中断矢量发生器	是	是

(1) 使用另一个处于从模式的 MSP430FR4133 器件根据 SPI 时序进行计算得出。有关计算最大波特率的公式，请参阅器件特定数据表。

(2) 使用另一个处于从模式的 MSP430FR5969 器件根据 SPI 时序进行计算得出。有关计算最大波特率的公式，请参阅器件特定数据表。

eUSCI_A 模块可支持 SPI (3 引脚或 4 引脚)、UART、增强型 UART 和 IrDA。eUSCI_B 模块可支持 SPI (3 引脚或 4 引脚) 和 I²C。

大多数 FR4xx 器件 (FR231x、FR235x、FR215x、FR267x 和 FR247x 除外) 中的 eUSCI 模块都不支持使用 ACLK 作为时钟源。如果 eUSCI 时钟源不支持 ACLK，则 eUSCI 无法在 LPM3 模式下工作。相关详细信息，请参阅器件特定数据表中的时钟分配表。为了让 UART 或 I²C 在 LPM3 模式下工作，一种变通方式是将 ACLK 输出连接到外部的 UCA0CLK 或 UCB0CLK 引脚。此变通方式需要使用两个 GPIO 引脚，仅适用于包含 ACLK 信号输出的封装。FR231x、FR235x、FR215x、FR267x 和 FR247x 器件中的时钟分配使 ACLK 可用于 eUSCI 模块。

FR4xx 器件具有 eUSCI_A 和 eUSCI_B 模块。请参阅器件特定数据表以了解每个模块的实例数量。表 8-3 总结了通信接口的引脚配置。

在 FR231x 器件中，引脚重映射功能可用于 eUSCI_B0。SYSCFG2 寄存器中的 USCIBRMP 位控制着 eUSCI_B0 引脚从 P1.0 - P1.3 到 P2.2 - P2.5 的重映射。一次只能选择一个端口并使其有效。

在 MSP430 FR21xx 和 FR2000 器件中，引脚重映射功能可用于 eUSCI_A 和 Timer_B。SYSCFG3 寄存器中的 USCIBRMP 位控制着 eUSCI_A 引脚从 P1.4 - P1.7 到 P1.0 - P1.3 的重映射。SYSCFG3 寄存器中的 TBRMP 位控制着 Timer_B 输出引脚从 P1.6 - P1.7 到 P2.0 - P2.1 的重映射。一次只能选择一个端口并使其有效。

表 8-3. FR4xx eUSCI 引脚配置

	FR413x 或 FR203x 的引脚	FR2433、FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	FR267x 或 FR247x 的引脚	UART	SPI
eUSCI_A0	P1.0	P1.4	P1.7	P1.7、P1.3	P1.7	P1.4 ⁽¹⁾ 、P5.2 ⁽²⁾	TXD	SIMO
	P1.1	P1.5	P1.6	P1.6、P1.2	P1.6	P1.5 ⁽¹⁾ 、P5.1 ⁽²⁾	RXD	SOMI
	P1.2	P1.6	P1.5	P1.5、P1.1	P1.5	P1.6 ⁽¹⁾ 、P5.0 ⁽²⁾	-	SCLK
	P1.3	P1.7	P1.4	P1.4、P1.0	P1.4	P1.7 ⁽¹⁾ 、P4.7 ⁽²⁾	-	STE
eUSCI_A1	FR413x 或 FR203x 的引脚	FR2433、FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	FR267x 或 FR247x 的引脚	UART	SPI
	不可用	P2.6	不可用	不可用	P4.3	P2.6	TXD	SIMO
		P2.5			P4.2	P2.5	RXD	SOMI
		P2.4			P4.1	P2.4	-	SCLK
		P3.1			P4.0	P3.1	-	STE
eUSCI_B0	FR413x 或 FR203x 的引脚	FR2433、FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	FR267x 或 FR247x 的引脚	I ² C	SPI
	P5.0	P1.0	P1.0、P2.2	不可用	P1.0	P1.0 ⁽¹⁾ 、P5.6 ⁽²⁾	-	STE
	P5.1	P1.1	P1.1、P2.3		P1.1	P1.1 ⁽¹⁾ 、P5.5 ⁽²⁾	-	SCLK
	P5.2	P1.2	P1.2、P2.4		P1.2	P1.2 ⁽¹⁾ 、P4.6 ⁽²⁾	SDA	SIMO
	P5.3	P1.3	P1.3、P2.5		P1.3	P1.3 ⁽¹⁾ 、P4.5 ⁽²⁾	SCL	SOMI
eUSCI_B1	FR413x 或 FR203x 的引脚	FR2433、FR263x 或 FR253x 的引脚	FR231x 的引脚	FR21xx 或 FR2000 的引脚	FR235x 或 FR215x 的引脚	FR267x 或 FR247x 的引脚	I ² C	SPI
	不可用	不可用	不可用	不可用	P4.4	P2.7 ⁽¹⁾ 、P5.4 ⁽²⁾	-	STE
					P4.5	P3.5 ⁽¹⁾ 、P5.3 ⁽²⁾	-	SCLK
					P4.6	P3.2 ⁽¹⁾ 、P4.4 ⁽²⁾	SDA	SIMO
					P4.7	P3.6 ⁽¹⁾ 、P4.3 ⁽²⁾	SCL	SOMI

- (1) 这是由 SYSCFG2 或 SYSCFG3 寄存器的 USCIBRMP 或 USCIARMP 位控制的默认的可映射功能。任何时候都只有一个选定端口有效。
- (2) 这是由 SYSCFG2 或 SYSCFG3 寄存器的 USCIBRMP 或 USCIARMP 位控制的可映射功能。任何时候都只有一个选定端口有效。

8.4 计时器和红外调制逻辑

除了以下段落中描述的时钟源差异外，F59xx 和 FR4xx 系列的计时器模块几乎没有区别。与采用 Timer_A 的 FR413x 和 FR203x 器件不同，FR231x、FR21xx、FR2000、FR235x、FR215x、FR267x 和 FR247x 器件采用 Timer_B。对于 FR231x、FR21xx、FR2000、FR235x 和 FR215x 中的 Timer_B，添加了控制位 TBxTRGSEL 来选择 TBxOUTH 触发源。TI 建议在修改计时器的运行方式之前停止计时器。如果计时器时钟源与 MCLK 异步，则需要经过至少 1.5 个计时器时钟的延迟后才能重新启动计时器。

在 FR4xx 器件中，VLO 不是 ACLK 的时钟源，并且 VLO 不能作为 FR4xx 器件计时器模块的时钟源和捕捉输入端。这是 Timer_A 时钟源和捕捉输入端在 FR4xx 和 FR59xx 之间的显著差异。因此，如使用 VLO 库中所述，无法对 VLO 进行校准以及将其用于输出准确的脉冲。FR4xx 器件将 RTC 计数器输出端连接到计时器捕捉输入端，因此有一种权变措施可在 FR4xx 器件中实现相同的功能：

1. 将 VLO 设置为 RTC 时钟源。RTC 根据 VLO 频率输出一个脉冲。
2. 将 RTC 输出端配置为计时器捕捉输入端。
3. 将计时器时钟设置为 ACLK 或 SMCLK 以提供良好的精度。
4. 使用准确的 ACLK 或 SMCLK 来测量 VLO 频率。
5. 调整 RTCMOD 寄存器，以便为 MCU 触发精确周期中断，从而在 GPIO 上生成精确脉冲。请参阅《MSP430FR4xx 和 MSP430FR2xx 系列的 VLO 校准》中的详细信息。

FR4xx 系列的 SYS 模块中添加了新的红外调制逻辑。该逻辑将两个计时器的输出端组合在一起，从而轻松生成精确调制的红外波形。ASK 和 FSK 调制均可实现。该逻辑的另外两个输入端是 UCA0TXD/UCA0SIMO 以及 SYSCFG1 寄存器中的 IRDATA 位。因此，可使用 eUSCI_A 通过硬件或使用 IRDATA 通过软件生成调制数据。

更多信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的“红外调制功能”部分以及使用 MSP430FR4xx 实现红外遥控应用手册。

8.5 备用存储器

FR413x、FR203x、FR2433、FR263x 和 FR253x 器件中提供了备用存储器模块。备用存储器最多可提供 256 字节，这些字节在 LPM3.5 期间得以保留。备用存储器的大小因器件而异（相关详细信息，请参阅器件特定数据表）。应用使用 LPM3.5 低功耗模式时，备用存储器可用于数据存储。在 MSP430FR4xx 器件中，LCD 存储器在 LPM3.5 期间也得以保留，如果应用需要保留更多的存储器，可将其视为额外的备用存储器。相关详细信息，请参阅节 7.3.1。

8.6 RTC 计数器

FR59xx 系列中使用 RTC_B 或 RTC_C 模块，具体取决于特定器件。实时时钟 (RTC) 计数器模块用于 FR4xx 器件。RTC 计数器是一个 16 位计数器，在有效模式 (AM) LPM0、LPM3 和 LPM3.5 下工作。RTC 计数器接受由控制寄存器设置选择的多个时钟源，以生成从小于 1 μ s 到多个小时的计时。

RTC 计数器模块的一个使用示例是用于软件日历。结合 LFXT 时钟和 LPM3.5，可构建超低功耗 RTC 应用。与其他 FR4xx 器件相比，FR413x 和 FR203x 器件的 RTC 寄存器基址不同。相关详细信息，请参阅器件特定数据表。

MSP430FR231x、FR21xx、FR2000、FR235x、FR215x、FR267x 和 FR247x 器件支持 SYSCFG2 寄存器中的控制位 RTCKSEL。此位在其他 FR4xx 器件中不可用。RTCKSEL 位可选择 ACLK 作为 RTC 的时钟源。

8.7 LCD

FR4xx 系列支持 LCD_E 模块，FR59xx 系列支持 LCD_C 模块。有关 LCD 模块的详细设计差异，请参阅《使用 MSP430™ MCU 和分段式 LCD 进行设计》。

表 8-4 总结了 LCD_E 与 LCD_C 之间的主要差异。

表 8-4. LCD_E 和 LCD_C 比较

参数	LCD_E (FR4xx)	LCD_C (FR59xx)
受支持的 LCD 类型	静态、2、3、4、5、6、7、8 通道多路复用	静态、2、3、4、5、6、7、8 通道多路复用
LCD 偏置模式	1/3 偏置	1/2 偏置和 1/3 偏置

表 8-4. LCD_E 和 LCD_C 比较 (continued)

参数	LCD_E (FR4xx)	LCD_C (FR59xx)
可灵活配置 COM 和段引脚	是	否
LCD 时钟选择	ACLK、XT1、VLO	ACLK、VLO
中断功能	是 (3 个源)	是 (4 个源)
双存储器显示	是	是
具有外部电压基准的电荷泵电压	可编程 (15 级)	可编程 (15 级)
低功耗波形模式	是	是
LCD 闪烁存储器	是	是
外部引脚	R13、R23、R33、LCDCAP0、 LCDCAP1	R03、R13、R23、R33
LPM3.5	支持	不支持
最大 LCD 电压 ($V_{LCD,typ}$)	3.44V	3.44V
LCD 引脚数	多达 4×60 或 8×56	多达 4×50 或 8×46

8.8 中断比较控制器 (ICC)

在 FR4xx 系列中，FR235x 器件支持 ICC 模块。ICC 支持基于硬件的嵌套中断机制。ICC 可让基于软件配置的优先级和矢量表优先级为所有可屏蔽中断提供服务。

ICC 模块特性包括：

- 每个可屏蔽中断源具有四级可配置优先级
- 实时硬件嵌套中断功能
 - 低优先级中断请求不可抢占高优先级中断
 - 高优先级中断可抢占低优先级中断
- 减少开发抢先式调度程序或 RTO 的设计工作量
- 可以在 SYS 模块的控制寄存器中启用和禁用 ICC

8.9 模数转换器

8.9.1 ADC12_B 至 ADC

在 FR4xx 系列中，ADC 模块支持快速 10 位或 12 位模数转换。该模块采用一个 10 位或 12 位 SAR 内核，以及采样选择控制和窗口比较器。

在 FR59xx 系列中，ADC12_B 模块支持快速 12 位模数转换。该模块采用一个 12 位 SAR 内核、采样选择控制和多达 32 个独立的转换和控制缓冲区。在无需 CPU 干预的情况下，转换和控制缓冲区可转换并存储多达 32 个独立的模数转换器 (ADC) 样本。

- 在 FR4xx 中，外部最多可使用 10 个输入通道，内部最多可使用 2 个通道。1.2V VREF 可输出到器件特定的外部通道。片上温度传感器可在内部连接至通道 A12。1.5V VREF 可在内部连接至通道 A13。如需了解详细连接方式，请参阅器件特定数据表中的模数转换器 (ADC) 部分。

- FR59xx 上的 ADC12_B 支持 8 个差分 and 16 个单端外部输入。ADC12_B 的每个输入通道都具有一个专用的存储器控制寄存器。这允许用户设置独特的属性，例如电压基准输入，并为 ADC 的每个通道提供单独的存储缓冲。对于 FR59xx 上的 ADC12_B，提供了 32 个这样的内存控制寄存器。对一组通道进行采样时，转换结果按顺序存储，并在所有通道完成采样后才能读取。
- 在 ADC 和 ADC12_B 中，可以设置 8 位、10 位、12 位分辨率，在 ADC 模块中，使用 ADCRES.ADCCTL2 寄存器，默认设置为 10 位。在 ADC12_B 模块中，使用 ADC12RES.ADC12CTL2 寄存器，默认设置为 12 位。
- 在 FR4xx 系列中，不支持 DMA。在 FR59xx 系列中，ADC12_B 支持 DMA
- 在 FR4xx 系列中，中断矢量寄存器 ADCIV 有六个中断标志源，其中三个来自窗口比较器功能。作为比较，所有 ADC12_B 中断都由 ADC12IV 处理。
- 在 ADC 时钟源和采样率方面，MODOSC、ACLK、MCLK 和 SMCLK 可设置为 ADC 时钟。转换时间的计算方式为 (分辨率位+2) × ADCDIV × 1/f_{ADCCLK}。采样时间可由 ADCSHTx.ADCCTL0 设置为 4、8、16 …… 或 1024 个 ADC 时钟周期。同时，采样时间应等于或大于 FR4xx 器件数据表中规定的最小采样时间。该值与等效的内外电阻和电容、分辨率和电压有关。
- 在 MSP430FR413x 和 MSP430FR203x 器件中，在 SYSCFG2 寄存器中设置 ADC 引脚选择。对于其他 FR4xx 器件，在 PxSEL0 和 PxSEL1 寄存器中设置 ADC 引脚选择。
- 由于 FR4xx 器件中只有一对电源引脚 (DVCC 和 DVSS)，为了获得较好的 ADC 性能，电路板设计应避免系统产生噪声：
 - 将去耦电容器尽可能靠近 DVCC 引脚放置。
 - 仔细选择基准电压。
 - 请勿将高频切换数字信号布置在靠近电源线或 ADC 输入信号的地方。
 - 请勿在 ADC 工作时切换 I/O 引脚。
 - 更多有关 ADC 的设计指南，请访问 www.ti.com。

一些寄存器名称已更改，一些功能已简化。更多有关固件移植的信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。

8.10 增强型比较器 (eCOMP)

与 FR59xx 中的 COMP_E (FR4xx 中的增强型比较器 (eCOMP) 模块) 相比，一些差异包括：

- eCOMP 模块集成了一个可提供基准电压输入的 6 位 DAC。DAC 具有双缓冲器片上基准电压选项。双缓冲器可设置不同的值，使两个不同的 DAC 输出电压作为 eCOMP 基准输入。
- 根据选择的功率模式，eCOMP 可在高功率 (高速) 或低功耗 (低速) 模式下工作。该模块还具有不同的阶跃迟滞配置，用于改善比较性能。
- eCOMP 中有两个中断标志，可支持双边沿模式 (可触发上升沿或下降沿)。
- eCOMP 模块可用于部分 FR4xx 器件。相关详细信息，请参阅器件特定数据表。

8.11 运算放大器

FR4xx 的 MSP430FR231x 器件中提供两个运算放大器。一个运算放大器位于智能模拟组合 (SAC) 模块中，另一个运算放大器位于跨阻放大器 (TIA) 中。

FR231x 器件支持 SAC-L1，其中仅包含一个运算放大器。与 FR59xx 器件不同，MSP430FR231x 器件中不包含反馈电阻，因此必须为放大器电路添加外部电阻。SAC 支持轨至轨输入和轨至轨输出。

TIA 是一种将电流转换为电压的放大器。与 SAC-L1 类似，TIA 也没有集成反馈电阻。电流到电压的转换需要用到一个外部反馈电阻。TIA 支持 1/2 输入和轨至轨输出。对于采用 PW16 封装的 FR231x 器件，有一个专用于 TIA 的低漏电输入引脚。此引脚支持皮安级低漏电输入，可提高电流转换的精度。

与 FR59xx 器件不同的是，FR231x 器件没有专用的模拟电源引脚或接地引脚。如果 GPIO 需要驱动大电流，TI 建议不要同时使用 SAC 或 TIA 模块。同时使用会影响 SAC 和 TIA 的供电，导致性能下降。对于 SAC 和 TIA 布局，应保持布线较短并避免过孔。任何切换引脚都应远离 SAC 和 TIA 引脚。不同模块之间丰富的内部连接也有助于优化布局并减少对引脚的使用。如需了解内部模块连接，请参阅器件特定数据表。

8.12 智能模拟组合 (SAC)

SAC 模块根据功能集从最小到最大有三种不同的配置，级别由低到高依次为：SAC-L1、SAC-L2 和 SAC-L3。FR235x 器件支持 SAC-L3，SAC-L3 支持 OA (运算放大器)、PGA (可编程增益放大器) 和 DAC (数模转换器)

- OA (运算放大器)
 - 轨至轨输入
 - 轨至轨输出
 - 多种输入选择
- PGA (可编程增益放大器)
 - 可配置模式包括缓冲模式和 PGA 模式
 - 可编程 PGA 增益高达 33x
 - 支持反相和同相模式
- DAC (数模转换器)
 - 12 位 DAC 内核
 - 可编程设置时间
 - 内部或外部基准选择
 - 软件可选数据加载

有关使用 SAC 的详细信息，请参阅《[如何在 MSP430 器件中使用智能模拟组合](#)》。

9 ROM 库

FR235x 和 FR215x 器件在 ROM 中具有 MSP430 驱动程序库和 FFT 库。FR267x 和 FR247x 器件在 ROM 中具有 MSP430 驱动程序库。这些软件库经过测试，可与 Code Composer Studio™ IDE 和 IAR Embedded Workbench® IDE 工具链配套使用。

- 为了使 ROM 映像可在 CCS 和 IAR 工具链之间兼容，需遵循某些工程属性限制。[TI.com 属性指南](#)中提供了更多详细信息。
- 若要使用 ROM 中的 DriverLib，请使用代码 `#include "rom_driverlib.h"`。标头文件检查会在构建时继续提供有用的提示，直到用户应用程序遵守 `__cc_rom`。
- 若要使用 ROM 中的 FFTLib，请使用代码 `#include "DSPLib.h"`。FFTLib 是 MSP 软件库 DSPLib 的子集。
- 更多信息，请参阅 MSP430Ware 中的 MSP430FR2xx_4xx ROM 自述文件和 MSP DSP 库 ROM 自述文件的 MSP430 驱动程序库。

库 ROM 映像位于 64KB 存储器地址上方。使用 ROM 的应用程序代码必须是大代码模型（20 位地址指针而非 16 位地址指针）。

使用 ROM 库的优势：

- 从 ROM 中以超过 8MHz 的时钟速度执行代码比从 FRAM 中执行更快。由于没有 FRAM 等待状态，代码执行性能仅受处理器时钟限制，速度通常比其他子系统快。从 RAM 执行代码可达到差不多的性能，但可用的 RAM 大小通常更有限。
- 器件中有更多的非易失性存储 (FRAM) 空间留给应用代码。

10 结论

本应用报告说明了 FR4xx 系列与 FR59xx 系列之间关键特性的多种差异。鉴于介绍的是从 FR59xx 系列到 FR4xx 系列的迁移，因此不包括 FR59xx 系列支持但 FR4xx 系列不支持的外设和特性。如需特定器件的详细信息，最佳方法是查看器件特定数据表。如需了解模块功能和用途，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。有关 FR4xx 系列器件中的任何错误和权变措施，请参阅特定于器件的勘误表。

11 参考文献

1. 《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》
2. 《MSP430FR58xx、MSP430FR59xx 和 MSP430FR6xx 系列用户指南》
3. 《MSP430FR413x 混合信号微控制器》
4. 《MSP430FR203x 混合信号微控制器》
5. 《MSP430FR2433 混合信号微控制器》
6. 《MSP430FR231x 混合信号微控制器》
7. 《MSP430FR21xx 和 MSP430FR2000 混合信号微控制器》
8. 《MSP430FR235x 和 MSP430FR215x 混合信号微控制器》
9. 《从 MSP430F2xx 和 MSP430G2xx 系列迁移到 MSP430FR4xx 和 MSP430FR2xx 系列》
10. 《最大限度地提高 MSP430FR573x 上的 FRAM 写入速度》
11. 《适用于 MSP430™ 的 Code Composer Studio™ IDE 用户指南》
12. 《MSP430 硬件工具用户指南》
13. 《MSP430 32kHz 晶体振荡器》
14. 《MSP430 FRAM 质量和可靠性》
15. 《MSPMATHLIB：优化的 MSP430 浮点标量数学函数库》

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (March 2019) to Revision B (August 2021)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式。	3
<hr/>	
Changes from MAY 4, 2018 to MARCH 26, 2019	Page
• 在表 2-1 F4xx 系列器件比较中添加了“FR267x、FR247x”列	4
• 在表 2-2 存储器映射比较中添加了 FR2676 列并更改了“外设”和“ROM 库”行	4
• 在表 3-1 F4xx FRAM 保护比较中添加了针对 FR2476 的列	6
• 在节 3.5 引导加载程序 (BSL) 的第三段中添加了 FR267x 和 FR247x	7
• 从“在 FR59xx 器件上，使用物理保险丝”中删除了“物理”一词	7
• 在节 7.1.3 VREF 的第二段中列出了适用的器件	13
• 在节 7.1.3 VREF 中添加了开头为“在 FR59xx 中，内部共享 VREF 电压……”的段落	13
• 更新了节 7.2.1 DCO 频率	13
• 在节 7.2.3 16MHz 和 24MHz 的 FRAM 访问和按需时钟中更正了支持 24MHz MCLK 的器件列表	14
• 在表 7-1 FR4xx 和 F59xx 时钟系统的比较中的“ACLK 的时钟源”一行中添加了 FR267x 和 FR247x	14
• 在节 7.5 中断矢量中从支持 ICC 的器件中删除了 FR231x	16
• 在表 8-1 FR4xx 和 FR59xx 外设中添加了 DMA 行，并更改了运算放大器、DAC 和 ADC 行	17
• 在节 8.2.1 数字输入/输出的第一个列表项中添加了 FR267x 和 FR247x	18
• 在节 8.3 通信模块中，向以“大多数 FR4xx 器件中的 eUSCI 模块...”开头的段落添加了 FR267x 和 FR247x..	19
• 向表 8-3 FR4xx eUSCI 引脚配置添加了“FR267x 或 FR247x 的引脚”列	19
• 在节 8.4 计时器和 IR 调制逻辑的第一段中添加了 FR267x 和 FR247x	21
• 在节 8.6 RTC 计数器的最后一段中添加了 FR267x 和 FR247x	21
• 在节 9 ROM 库的第一段中添加了 FR267x 和 FR247x	25

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表)、设计资源 (包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司