



Dylan Hubbard

摘要

网络交换机（无线和有线基础设施的交换机）负责将多个专用于高数据吞吐量通信的子系统整合在一起，而高数据吞吐量通信对下一代互联网、云计算和 5G 解决方案来说至关重要。尽管交换机在带宽和外部接口上各不相同，但它们都存在相似的数字接口挑战；例如，管理 CPU 和交换结构 ASICs 之间具有不同的电压域，以及缺少用于 LED 控制或通信 QSFP 模块信号的 GPIO 引脚。本文档 [方框图](#) 和 [逻辑和转换用例](#) 部分展示的所有用例在网络交换机设计中都很常见。

逻辑门、电压转换器和其他逻辑器件在现代电子系统中具有多种用途。本文档为可通过逻辑和转换器件解决的常见设计挑战提供了示例解决方案。并非所有这些解决方案都适用于每一种系统，但展示的所有解决方案都很常用且有效。

德州仪器 (TI) 提供数十种逻辑器件系列，因此，选择适用于应用的逻辑器件可能有一定难度。虽然网络交换机可能在尺寸和复杂程度上有所不同，但主要设计参数都是相同的，因此您可以更轻松地为这类应用选择合适的器件系列。请参阅本文档中的 [推荐用于网络交换机的逻辑和转换器件系列](#)，它可帮助您找到适合具体用例的逻辑器件系列。

内容

1 方框图.....	2
2 优化系统控制器 I/O 的使用.....	3
3 逻辑和转换用例.....	4
3.1 逻辑器件用例.....	4
3.2 电压转换用例.....	5
4 推荐用于网络交换机的逻辑和转换器件系列.....	6
4.1 AXC：先进极低电压 CMOS 转换器件.....	6
4.2 LVC：低电压 CMOS 数字逻辑和转换器件.....	7
4.3 HC：高速 CMOS 逻辑器件.....	7
5 Revision History.....	7

商标

所有商标均为其各自所有者的财产。

1 方框图

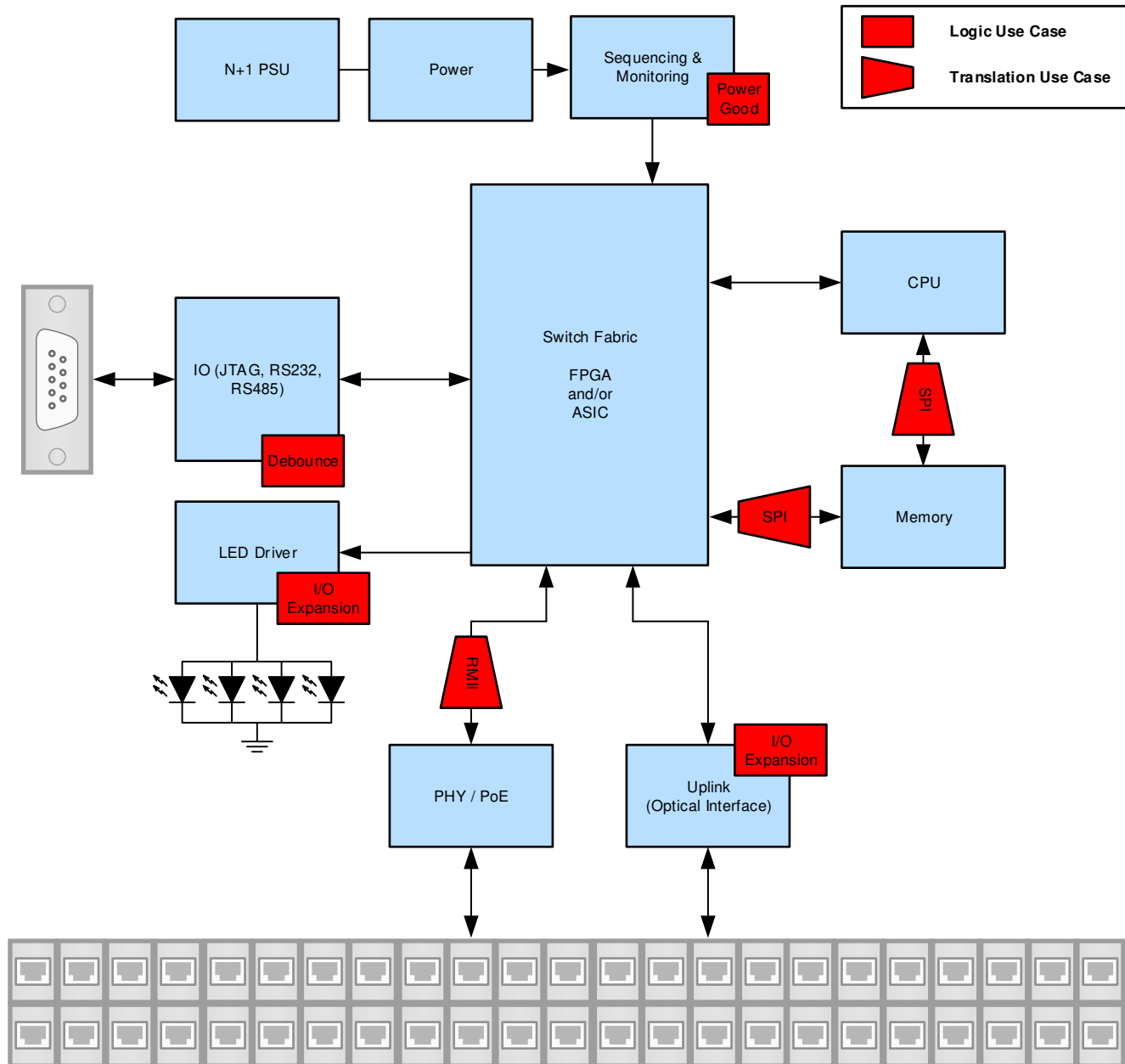


图 1-1. 园区和分支交换机的简化方框图

网络交换机主要分为两种类型：园区和分支交换机与数据中心交换机。这两种类型的交换机具有相似的设计架构，因此这里重点介绍的用例同时适用于这两者。本报告中使用了简化的园区和分支系统方框图来说明逻辑和转换用例。请参阅[园区和分支交换机](#)与[数据中心交换机](#)的在线交互式终端设备参考图，了解更完整的视图。

2 优化系统控制器 I/O 的使用

具有 24 个通道的网络交换机通常拥有 48 个或以上的低电流 LED，用于显示各种通道状态，例如已建立连接和数据传输。这里的问题在于控制所有这些 LED 所需的 GPIO 数量。为了避免因采用包含更多 I/O 的 FPGA 或 ASICs 而导致成本增加，一种常见的解决方案是将 LED 驱动和控制负载转移到 8 位移位寄存器。在大多数情况下，这样可将 48 个 GPIO 的需求减少到仅需 3 个，同时还提高了驱动强度。SN74HC595 等移位寄存器可通过级联方式连接在一起，从而提供系统中所需任意数量的输出。

对于包含光学接口的网络交换机，使用移位寄存器可使小型可插拔 (SFP) 或 4 通道小型可插拔 (QSFP) 接口受益。很多 QSFP 端口都有 4 个系统管理引脚，其中两个用于输入信号，两个用于输出信号。这些信号包括：模块复位信号、模块选择/使能信号、模块存在信号以及中断信号。对于包含多个此类光学接口的较复杂网络交换机，管理这些端口所需的 GPIO 的数量很快就会带来麻烦。图 2-1 展示了包含四个 QSFP 端口的系统所适用的移位寄存器用例。

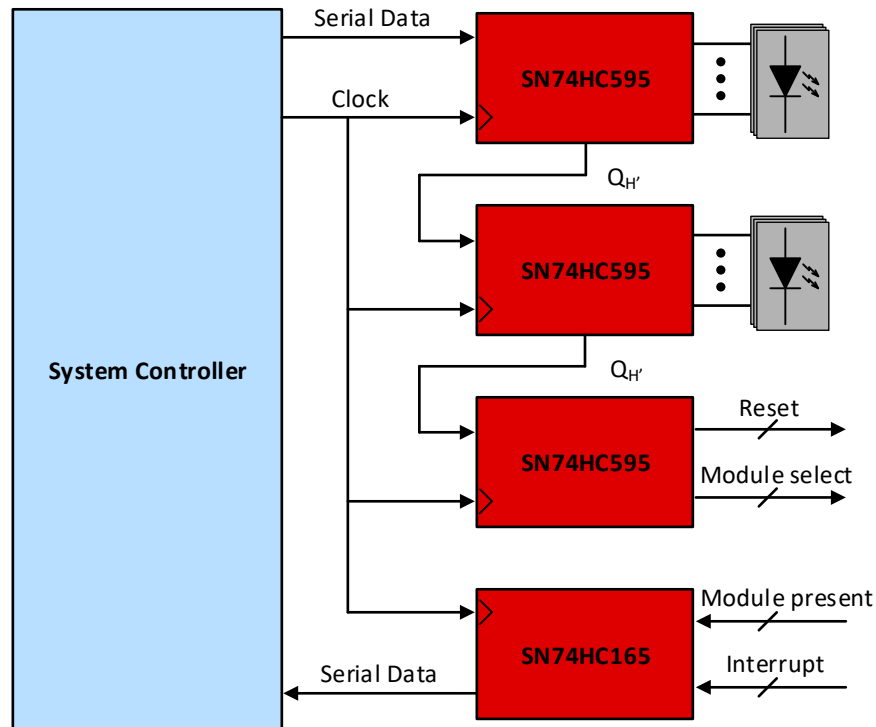


图 2-1. 用于网络交换机光学接口的 I/O 扩展

串行输入/并行输出移位寄存器 SN74HC595 通过级联方式连接在一起，提供了二十四输出用来控制十六个状态 LED 和 8 个 QSFP 模块管理信号。并行输入/串行输出移位寄存器 SN74HC165 从 QSFP 模块接收 8 个信号，并以串行方式向系统控制器输出数据。通过让所有移位寄存器共用一个公共时钟信号，系统控制器便可只使用总共五个 GPIO 来执行所有这些功能。

3 逻辑和转换用例

3.1 逻辑器件用例

3.1.1 整合电源正常信号

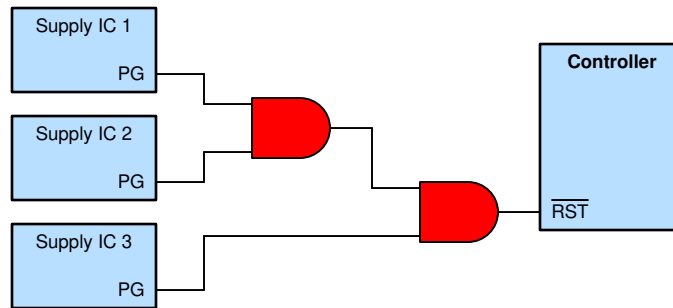


图 3-1. 使用逻辑器件整合多个电源正常信号

- 添加系统指示灯，无需进行软件或系统控制器交互
- 通过大多数逻辑门驱动低电流指示灯 LED (1mA 至 25mA)
- 使用逻辑功能增加可配置性
- 有关此用例的更多信息，请观看 Logic Minute 视频：[整合电源正常信号](#)
- 请通过[在线参数搜索工具](#)，查找合适的与门逻辑器件

3.1.2 对开关和按钮进行去抖动

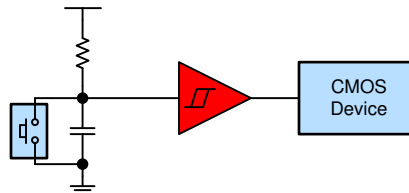


图 3-2. 使用逻辑器件防止 CMOS 输入由于开关抖动而多次触发

- 防止 CMOS 输入由于开关抖动而多次触发
- 当系统控制器处于睡眠状态时工作
- 无需系统控制器即可工作
- 降低控制器代码复杂度；不需要软件去抖动
- 有关此用例的更多信息，请观看 Logic Minute 视频：[对开关进行去抖](#)
- 请通过[在线参数搜索工具](#)，查找合适的施密特触发缓冲器

3.1.3 增加控制器输入数量

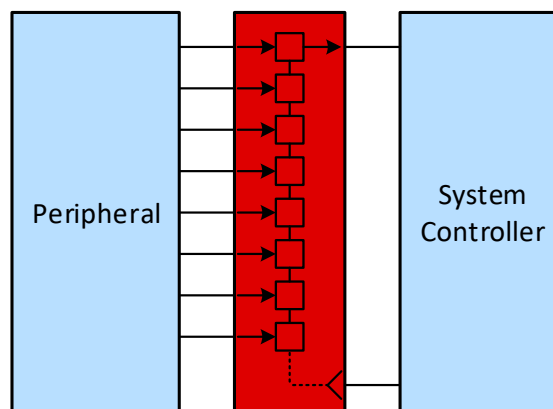


图 3-3. 使用移位寄存器对并行数据进行序列化并保护控制器 I/O

- 只需两个 I/O 即可将 8 位并行数据输入到系统控制器
- 移位寄存器可通过菊花链连接在一起以产生大量输入
- 使用一个并行输入/串行输出移位寄存器能够以高达 180 Mbps 速率输入串行数据
- 请通过 [在线参数搜索工具](#)，查找合适的移位寄存器

3.1.4 增加控制器输出数量

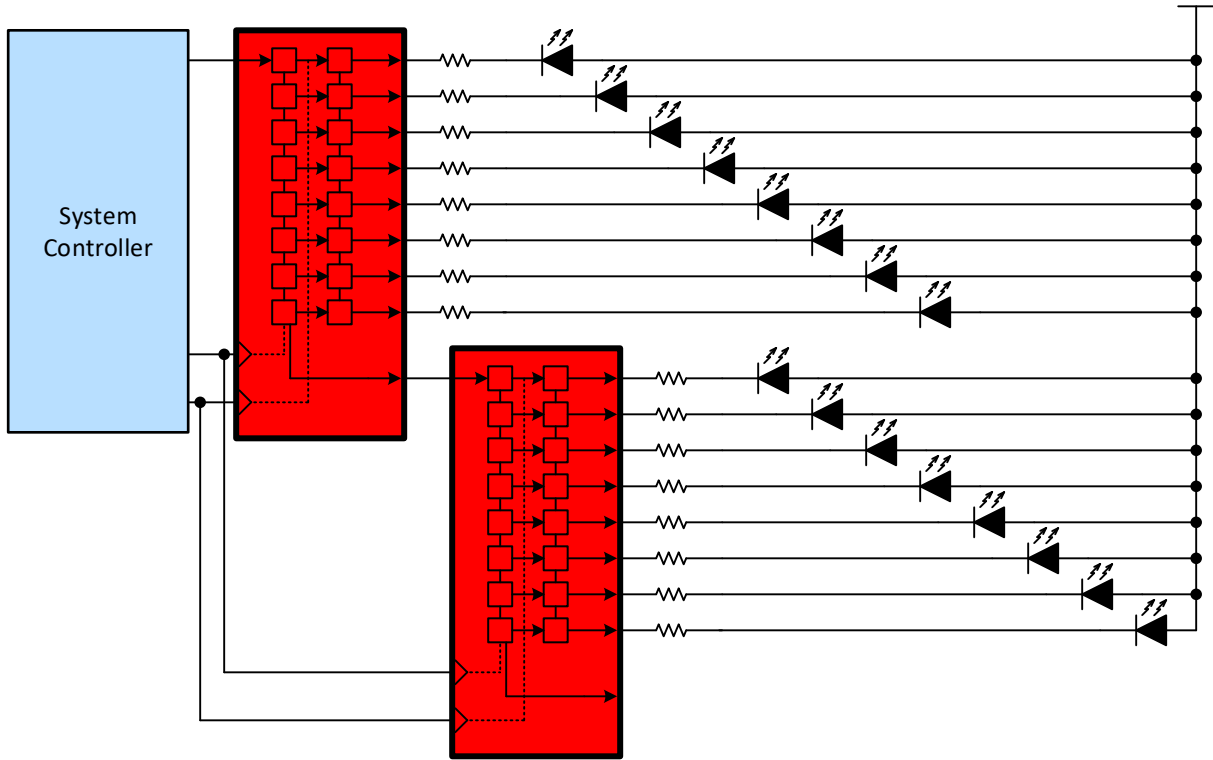


图 3-4. 使用两个移位寄存器通过三个信号 (数据、移位时钟和输出寄存器时钟) 控制 16 个 LED

- 使用一个串行输入/并行输出移位寄存器能够将少至两路输出变成八路输出
- 移位寄存器可通过菊花链连接在一起以产生大量输出
- 可直接驱动低电流 (< 8mA) LED
- 请通过 [在线参数搜索工具](#)，查找合适的移位寄存器

3.2 电压转换用例

3.2.1 SPI 通信

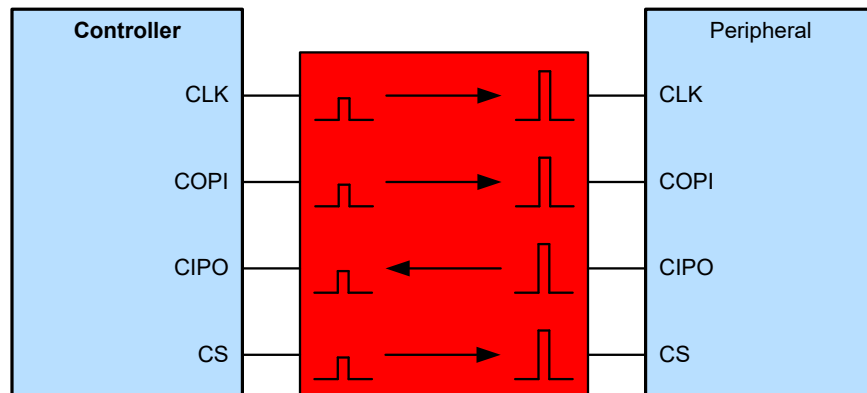


图 3-5. 在 SPI 通信总线中使用电压转换器件

- 在器件的逻辑电压电平不匹配时支持通信

- 防止损坏无法支持更高电压输入的器件
- 相对于分立式转换解决方案提高数据速率
- 针对外设断开连接问题提供保护
- 请通过 [在线参数搜索工具](#)，查找合适的电压电平转换器

3.2.2 RMII 通信

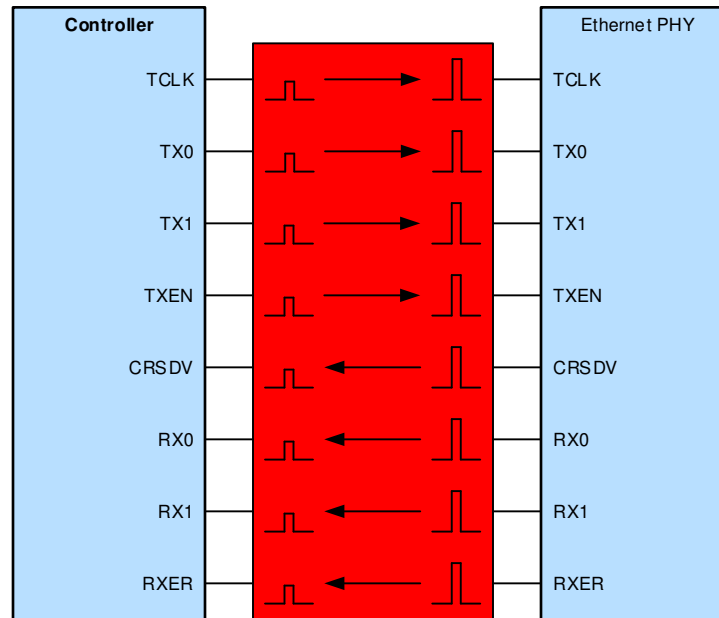


图 3-6. 在 RMII 通信总线中使用电压转换器

- 在器件的逻辑电压电平不匹配时支持通信
- 防止损坏无法支持更高电压输入的器件
- 相对于分立式转换解决方案提高数据速率，从而支持 100Mbps 的 RMII 接口速度
- 通过 V_{CC} 隔离在断电期间保护下游器件
- 请通过 [在线参数搜索工具](#)，查找合适的电压电平转换器

4 推荐用于网络交换机的逻辑和转换器件系列

4.1 AXC : 先进极低电压 CMOS 转换器件

关键特性

- 在 0.65 V 至 3.6 V 范围内进行上行和下行电平转换
- 设计采用毛刺信号抑制电路以提高电源定序性能
- 最大静态电流 ($I_{CCA} + I_{CCB}$) 低至 6 μ A (最高 85 $^{\circ}$ C) 和 14 μ A (最高 125 $^{\circ}$ C)
- 从 1.8V 转换到 3.3V 时，支持高达 500Mbps 的转换速率
- V_{CC} 隔离特性 - 如果任何一个 V_{CC} 输入低于 100mV，则所有 I/O 输出均禁用且处于高阻抗状态
- I_{off} 支持局部断电模式运行
- 工作温度：-40 $^{\circ}$ C 至 +125 $^{\circ}$ C
- 封装选项：SC70、SM8、SON、SOT-23、SOT、UQFN、US8 和 X2SON

请通过 [在线参数搜索工具](#)，查找合适的 AXC 系列电压电平转换器件。

4.2 LVC : 低电压 CMOS 数字逻辑和转换器件

主要特性：SN74LVCxxxx

- 庞大的逻辑功能产品系列
- LVC：每个封装包括 4 个以上的通道
- 过压耐受输入允许使用任何功能进行单向降压转换
- 高驱动输出 (高达 32mA)
- 运算速度高达 250Mbps
- I_{off} 支持局部断电模式运行
- 封装选项：SOIC、TSSOP、VQFN、SOP 和 SSOP

主要特性：SN74LVCxGxxxx

- 将任何逻辑功能的 1、2 或 3 个通道准确放置在需要的位置
- 提供可配置的门 ('57、'58、'97、'98 和 '99 函数)
- 过压耐受输入允许使用任何门或缓冲器进行单向降压转换
- 高驱动输出 (高达 32mA)
- 运算速度高达 250Mbps
- I_{off} 支持局部断电模式运行
- 封装选项：SOT-23、SC70、X2SON、SOT-5X3、SON 和 DSBGA

主要特性：SN74LVCxTxxxx

- LVCxT：在 1.65 V 至 5.5 V 范围内进行上行和下行电平转换
- 每个器件包含 1、2、8 或 16 个通道
- 高驱动输出 (高达 32mA)
- 运算速度高达 250Mbps
- I_{off} 支持局部断电模式运行

请通过 [在线参数搜索工具](#)，查找合适的 LVC 系列逻辑和电压电平转换器件。

4.3 HC : 高速 CMOS 逻辑器件

主要特性：

- 庞大的逻辑功能产品系列
- 每个封装包括 4 个以上的通道
- 输入和输出包括正负钳位二极管
- 2V 至 6V 的宽电压工作范围
- 运算速度高达 140Mbps
- 封装选项：PDIP、SO、SOIC、SSOP 和 TSSOP

请通过 [在线参数搜索工具](#)，查找合适的 HC 系列电压电平转换器件。

5 Revision History

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (July 2020) to Revision A (April 2021)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更新了在 <i>SPI</i> 通信总线中使用电压转换器件图以包含 SPI 术语.....	5

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司