

摘要

TI 通过执行一个全面的内部计划实现了 GaN 产品的可靠性。这些计划包括外延生长、应用可靠性验证以及对 GaN 新标准的行业支持。

氮化镓 (GaN) 高电子迁移率晶体管 (HEMT) 或场效应晶体管 (FET) 在电源转换领域实现了颠覆性变革。GaN 的材料属性可使电源开关的导通电阻更低，与同等大小的硅功率晶体管相比，开关速度更快。这些优势使得电源转换解决方案更加紧凑，能源效率也更高。GaN FET 可从硅 FET 已有的可靠性方法中获益，还可从根据应用条件验证 GaN FET 可靠性的新方法中获益。本白皮书介绍了相关进展，并展示了 TI GaN 产品的可靠性已在应用中得到验证。

内容

1 引言.....	2
2 背景.....	3
3 应对 GaN 故障机制.....	5
4 在使用寿命期间实现可靠性.....	8
5 在使用寿命期间开关.....	9
6 实现可靠的设计.....	11
7 实现浪涌稳健性.....	13
8 系统级可靠性和保护.....	15
9 汽车类.....	17
10 结论.....	17
11 参考文献.....	18

商标

所有商标均为其各自所有者的财产。

1 引言

新技术要取得成功，必须能够在客户应用中可靠实施。现在人们认为硅功率晶体管是可靠的，但情况并非始终如此。对可靠性的信心来源于长期的经验，并形成了一种广泛接受的鉴定方法，可通过执行标准化测试来验证器件的可靠性和质量，并使用可靠性模型进行寿命计算。这些测试可加速故障机制，并结合可靠性设计，从而实现理想寿命。

GaN 晶体管已问世 28 年⁽¹⁾。RF GaN FET 现已广泛部署在蜂窝基站中。功率 GaN FET 的历史更短，其研发工作始于二十一世纪初。对功率 GaN 行业而言，时间非常紧迫，因此投入了很大精力来加速可靠性开发。因此，现在人们认为功率 GaN FET 是可靠的，并部署于商用和汽车产品中。

Component level	Established framework for Si qualification and reliability	JESD47, AEC-Q100, JEP122
	GaN Failure mechanisms, lifetime extrapolation	JEP122, JEP180 , literature
Power-supply level	Switching reliability for power management usage of GaN	JEP180: Switching Reliability Evaluation for GaN Power Devices
	GaN-specific test methods	JEP173: Dynamic ON-Resistance Test Method JEP182: : Continuous Switching Test Method
	Extreme operation (Lightning surge, short circuit)	IEC 61000-4-5, VDE0884-11

图 1-1. 最近公布的 JEDEC JC-70 GaN 指南涵盖了组件和电源级运行，可作为对成熟标准的补充，进行 GaN 可靠性的验证。

一项关键标准是产品可在正常和极端使用情况下，在广泛的客户应用领域可靠运行。传统的硅方法并不足以处理电源管理的开关条件，因此我们以此为基础，我们提出的方法如图 1-1 所示，其中包含 GaN 特定方法，用于实现开关可靠性，执行测试、处理故障模式、推断寿命并确保在极端条件下的运行，例如雷击浪涌和短路。

图 1-1 的方法源自若干其他方面，它们对于技术的成熟度非常重要。首先是成立了宽禁带电力电子转换半导体 JEDEC JC-70 委员会，已发布了三项 GaN 特定指南：JEP173、JEP180 和 JEP182。其次是创建了有关故障机制及其加速的文献。第三是围绕应用可靠性这一极具挑战性的主题创造出思想领导能力。TI 在所有这些方面都扮演着领导角色。因此，TI GaN 产品利用完善的方法验证 GaN 的可靠性，并确保它在所有工作条件下均是可靠的。

本白皮书的目标是介绍进展以及确保 TI GaN 产品可靠性的方法，并展示应用领域寿命可靠性的成果。

2 背景

适用于硅器件的现行认证标准于二十世纪九十年代首次发布。常用的 JEDEC JESD47 标准⁽²⁾，“*Stress-Test-Driven Qualification of Integrated Circuits*”于 1995 年 7 月首次发布，汽车电子委员会 (AEC) Q100⁽³⁾于 1994 年 6 月首次发布。这些标准规定了许多测试，可分为三类：器件、静电放电 (ESD) 和封装。当时，存储器和逻辑是主导应用，加速偏置测试旨在实现电场等效寿命。并且还未具体考虑电源管理应用的开关转换。

传统器件认证使用 1000 小时测试，结温为 125°C 或更高，工作电压处于上限。在 125°C 运行相当于 $T_j = 55^\circ\text{C}$ 时使用约九年（假设活化能为 0.7eV）。

许多测试还需要使用大量器件，以获得时基缺陷和故障 (FIT) 统计数据。有关传统器件认证的其他背景资料，请参阅参考文献 4 和 5。

虽然 JEDEC 规定需要进行动态测试，但却未规定条件，因为业内的应用和材料组合在不断发展⁽⁶⁾。电源转换领域面临着一些困难。GaN FET 会与许多不同的拓扑和大量组件交互。确定电源转换器中 GaN FET 的寿命具有挑战性，原因如下。首先，运行加速研究会导致许多非 GaN 故障。其次，不同拓扑的适用性不明确。第三，运行大量电源转换器需要使用大量能源。因此，并不能简单地确保广泛的生产级可靠性。因此，传统的可靠性测试并未涵盖电源管理的开关情况。

传统的硅器件认证方法并不能完全验证 GaN 产品的应用可靠性，因此对特定于 GaN 的可靠性验证需求有所增长。早先我们发现，硬开关转换会导致过热，并偶尔导致硬故障。这一发现很重要，因为广义上的电源转换应用属于硬开关式。我们提供了全面的方法进行 GaN 产品的可靠性认证（在参考文献 4 和 5 中进行了介绍）。这些文章介绍了验证 GaN FET 应用可靠性的通用方法，适用于广泛的应用领域。

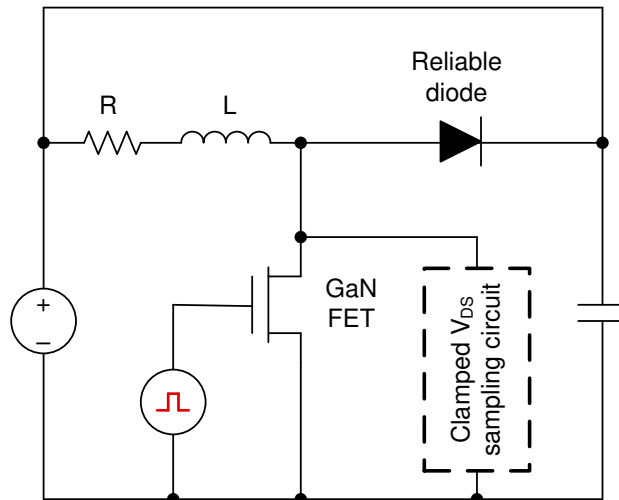


图 2-1. 进行 TI GaN 器件通用硬开关可靠性验证时使用的测试工具原理图。使用钳位 V_{DS} 采样电路测量动态 $R_{DS(ON)}$ 。

使用开关轨迹曲线表示施加于器件的开关应力的类型以及相应的故障机制，从而实现通用方法。开关轨迹曲线是 i_D - V_{DS} 波形在开关周期中的轨迹⁽⁷⁾。因此具有硬开关轨迹的测试工具电路将施加硬开关应用的相应应力⁽⁷⁾。

图 2-1 中所示并且在 4 和 5 参考文献中介绍的测试工具电路是升压转换器级，输出与输入绑定以节约能源。它与双脉冲测试器 (DPT) 电路类似，只是控制方式不同。我们使用的是它的连续脉冲模式，以根据 JEP182 提供加速硬开关应力⁽⁸⁾。将一种非常可靠的二极管用作高侧器件，消除了高侧驱动的复杂性。它非常简单，最大限度地减少了与系统相关的故障，支持对相关故障机制的加速测试。它还可根据 JEP173 测量动态 $R_{DS(ON)}$ ⁽⁹⁾。

单独使用传统硅器件认证测试并不能保证可靠的应用性能，因为其中不包括硬开关转换，也不会测试动态 $R_{DS(ON)}$ 。在硬开关应用中，这两方面对于所有器件的正常运行都非常重要。我们已经发现，由已通过传统硅器件认证的工艺打造的 GaN 器件在硬开关应用中运行时仍会过热，效率也会下降。但如果该工艺通过了传统认证测试外加硬开关可靠性测试，器件就能可靠运行⁽¹⁰⁾。

人们常常会问，如果器件对于硬开关而言是稳健的，那么对于软开关应用是否同样稳健。这种想法很合理，因为硬开关会产生更多热电子，增强电子捕获，并导致更高的动态 $R_{DS(ON)}$ ⁽¹¹⁾。之前的研究已证实⁽¹⁰⁾ 硬开关对于 TI GaN 器件造成的应力更大。但最近有文献报告⁽¹²⁾ 软开关可针对一些类型的器件导致更高的动态 $R_{DS(ON)}$ 。我们的应力测试确认，TI GaN 器件对于硬开关和软开关应用同样可靠，并确认软开关并不会针对一般 GaN 技术导致更高的动态 $R_{DS(ON)}$ 。

3 应对 GaN 故障机制

所有器件都有故障机制。可靠性设计涉及使器件能够承受故障机制，及其导致的故障模式。对于 GaN 器件，主要的故障模式是泄漏电流增加以及参数变化，例如导通电阻。这些问题可导致效率降低，或电路故障。也会出现硬故障。

在 GaN 器件中，主要故障机制是取决于时间的击穿 (TDB)、热载流子降级和电荷捕获。取决于时间的击穿是硅制程中使用电介质的一种常见现象⁽¹³⁾，JEDEC 出版物中介绍了其模式⁽¹⁴⁾。发生这种情况是由于存在高电场，它导致泄漏电流增加，还可导致硬故障。在 Si MOSFET 中热载流子降级也很常见，热载流子应力导致出现缺陷。热载流子是功率 FET 中的硬开关产生的，已观察到可导致 GaN FET 中的电荷捕获和损耗^(5, 15)。

GaN FET 运行时在多个区域具有高电场，如图 3-1 中所示。TI GaN FET 在每个高电场区域均使用了特殊测试结构，针对 TDB 寿命进行了设计。构建了一个模型，对于 LMG3410R070 产品在 125°C 下连续 10 年施加 480V 电压，进行了 180 万器件小时的测试，展示出 0.8 FIT 的低 FIT 率。

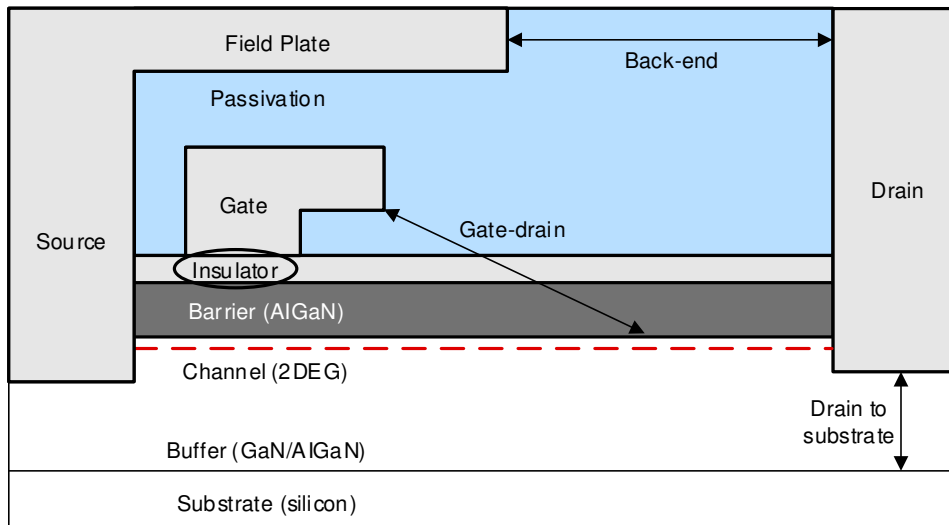


图 3-1. GaN 器件的剖面原理图，显示了器件中的高电场区域。

电荷捕获也是半导体器件中的常见现象，可导致参数偏移。GaN 器件中发生电荷捕获的一项严重后果是导通电阻 $R_{DS(ON)}$ 偏移⁽¹⁶⁾。捕获的负电荷会排斥通道电子，导致通道中电子减少，如图 3-2 所示。 $R_{DS(ON)}$ 增加是由于部分通道层中的电子数量减少。电荷可在缓冲层、电介质和接口中捕获。出现电荷捕获可能是因为器件关闭时具有高漏极电压，或开关时产生热电子。包含电荷捕获效应的 $R_{DS(ON)}$ 被称为动态 $R_{DS(ON)}$ 。出现动态性质是由于 $R_{DS(ON)}$ 会随着捕获电荷的消散或挣脱而恢复。因此务必要在开关周期的时间范围内评估动态 $R_{DS(ON)}$ 。因此，如果挣脱量很少，或器件开启时间很短，电荷会积累得更多。因此采用低占空比评估动态 $R_{DS(ON)}$ 的方法能够很好地验证材料质量。

功率器件的设计需要实现稳定的 $R_{DS(ON)}$ ，因为它们会在开关时会持续受到产生的高电压和热电子的影响。增加 $R_{DS(ON)}$ 会使导通损耗增加，从而降低效率。此外，随着器件老化，捕获密度也会增加。因此动态 $R_{DS(ON)}$ 在老化过程中务必要保持稳定，以防止过度自发热和过早出现故障。

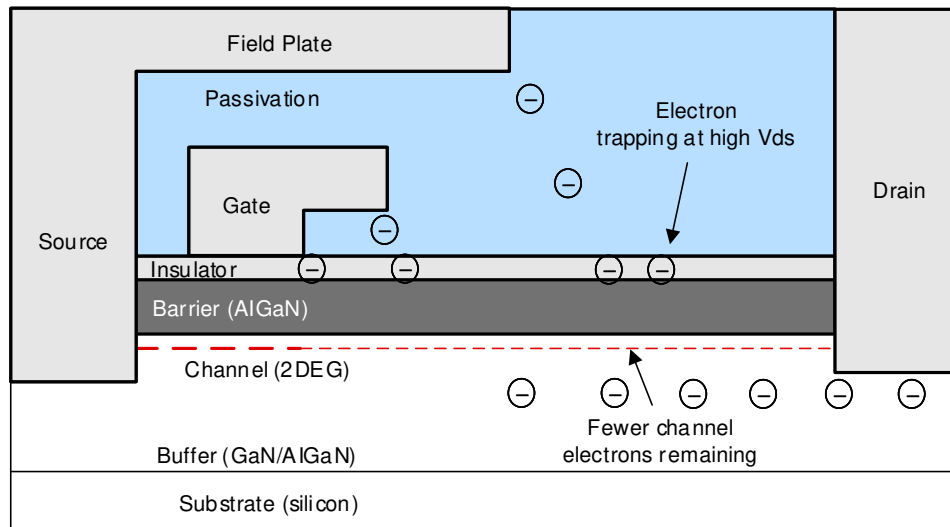


图 3-2. GaN 器件的剖面原理图显示了捕获的电子如何通过减少通道层中的电子数量来增加 $R_{DS(ON)}$ 。

TI GaN 产品可在老化过程中实现稳定的动态 $R_{DS(ON)}$ 。这要归功于多年的内部选材和工艺设计经验。这些经验包含高质量 GaN 晶体的生长，优化电介质膜并确保非常干净的界面。我们使用图 2-1 中的测试工具来验证动态 $R_{DS(ON)}$ 的寿命稳定性。这是 JEP182 中列出的电路之一，用于 GaN 电源转换器件的持续开关评估。在电流对应于功率条件上限、推荐 V_{DS} 上限以及结温最坏情况时，根据 JEP180 施加硬开关应力 1000 小时。伴随老化的动态 $R_{DS(ON)}$ 稳定性通过低占空比硬开关应力进行验证。LMG34xx 系列产品的动态 $R_{DS(ON)}$ 老化数据如图 3-3 所示。使用的占空比约为 0.5%，能够出色地区分材料质量。动态 $R_{DS(ON)}$ 测量根据 JEP173 进行。在可实现最佳实践寿命应力条件的非常低的占空比下，动态 $R_{DS(ON)}$ 的高稳定性证实材料出色的老化特性：它说明老化时缺少新的捕获生成，并验证了动态 $R_{DS(ON)}$ 在所有运行条件下的长期稳定性。为了确保这种质量的材料是可制造的，我们利用一项协作计划来开发线上电气测试，可预测应用中的动态 $R_{DS(ON)}$ 。我们的生产材料具有的出色动态 $R_{DS(ON)}$ 稳定性也得到了其他机构的验证⁽¹⁶⁾。

低占空比之所以能够实现出色的电荷捕获敏感性，原因在于器件大多数时间处于高压下，导通时间短限制了挣脱^(16, 17)。这使得动态 $R_{DS(ON)}$ 参数具有与材料质量相匹配的出色敏感性。动态 $R_{DS(ON)}$ 检测捕获的敏感性提高，有助于它拾取更少的电话性捕获。这是相应发生的，因为这些潜在缺陷或初期缺陷的电话性将随着老化而提高，稍后开始影响在正常占空比下运行的动态 $R_{DS(ON)}$ 。因此低占空比下的动态 $R_{DS(ON)}$ 可提供针对老化效应的早期检测方法。低占空比应力下的稳定动态 $R_{DS(ON)}$ 表明，无须担心这些潜在捕获。

我们还评估了电源中的动态 $R_{DS(ON)}$ 在其他两种运行模式下的稳定性。首先是在延长的关闭状态条件下，在 125°C 和 $V_{DS} = 500\text{V}$ 时施加关闭状态应力。每隔 10 分钟现场测量一次动态 $R_{DS(ON)}$ ，结果绘制成图 3-4，展示出老化时的稳定行为。第二种模式是根据 JEP180 定义的动力学高温使用寿命 (DHTOL) 运行条件，进行硬开关和软开关操作。器件具有稳定的效率（如下文第 8 节所述），验证了动态 $R_{DS(ON)}$ 的稳定性。在这些条件下的稳定行为进一步确保了 TI GaN 技术针对电荷捕获机制具有天然的稳健性。

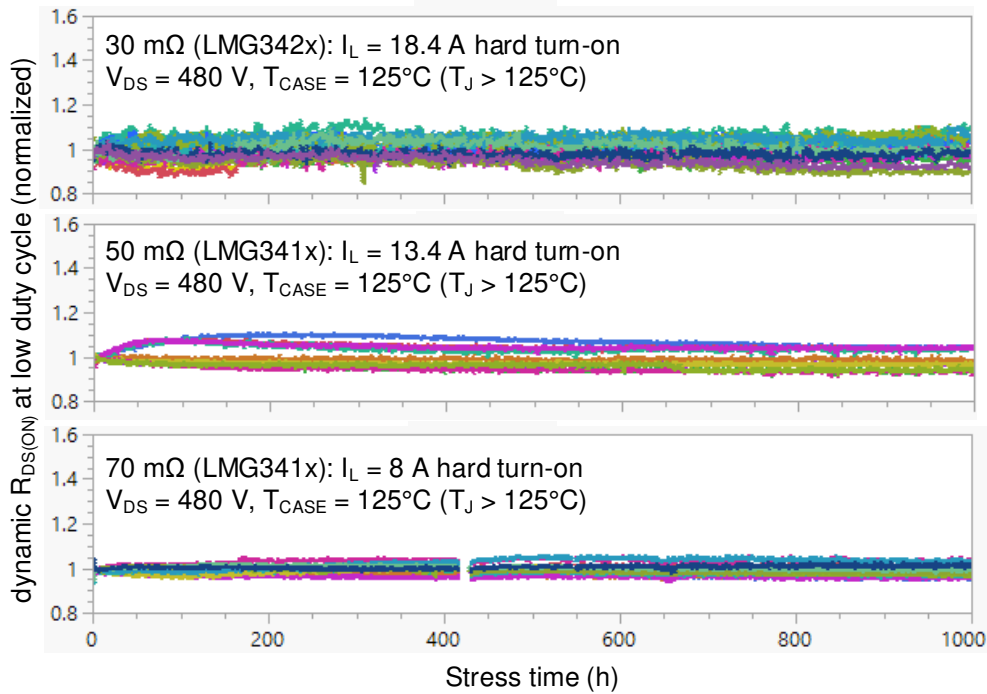


图 3-3. 动态 $R_{DS(ON)}$ 在低占空比硬开关最佳实践应力条件下稳定。器件运行频率为 15kHz - 21kHz，占空比约为 0.5%。这种稳定性展示了缺少新的捕获生成，证实了材料具有出色的质量。根据 JEP173 测量动态 $R_{DS(ON)}$

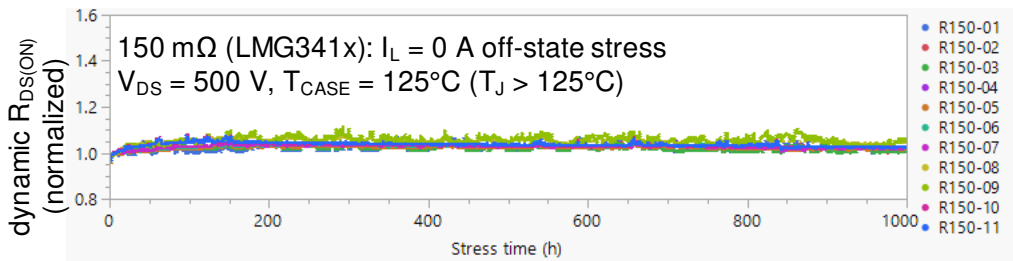


图 3-4. 动态 $R_{DS(ON)}$ 在关闭状态高压和温度条件下保持稳定，进一步确保了 TI GaN 针对电荷捕获机制具有稳健性。施加应力时使用图 2-1 中的电路， $I_L = 0A$ 。

GaN 和 Si FET 的一项重要差别是引起击穿的机制。Si 功率 FET 的漏极击穿电压通常受限于碰撞电离，导致其电压额定值受到雪崩击穿的限制。因此，硅功率 FET 在其电压额定值之上没有太多余量应对瞬态事件。GaN 具有雪崩⁽¹⁸⁾能力，但其三倍带隙能够更好地承受更高电场，而不会发生雪崩。GaN FET 的电压额定值通常低于材料的雪崩限值，使它们具有瞬态电压能力。因此它们能够在浪涌时进行开关而不会出现雪崩，下文还会讨论相关内容。

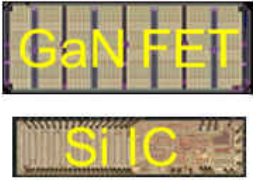

最后，请务必处理高压时的电流效应。所有功率器件中硬开关期间的高压电流在参考文献 5 中进行介绍。有两种相关效应。首先，高压电流会生成热载流子。能量更高，它们散布的体积就更大，从而导致更多的电荷捕获并引起动态 $R_{DS(ON)}$ 增加。热载流子还会因出现缺陷而损耗或降级。高压下的电流还会启用安全工作区 (SOA) 边界，在此边界内器件需要具备寿命可靠性。TI GaN 能够承受热载流子导致的故障模式。如图 3-3 所示，我们在严苛的低占空比运行条件下，在产生热载流子的硬开关条件下，验证动态 $R_{DS(ON)}$ 的长期稳定性。在下文中将讨论硬开关寿命和 SOA 方面。

4 在使用寿命期间实现可靠性

TI 设计的 GaN 产品通过执行一个广泛的计划实现了寿命期间的可靠性，截至 2020 年 11 月，已完成了超过 4000 万小时的可靠性测试。我们在早期就已意识到，传统的硅器件认证不会测试硬开关，也不会检测 GaN 特定的动态 $R_{DS(ON)}$ 故障模式，因此我们制定了专门的可靠性计划，以满足 GaN 具体需求。

TI GaN 产品包含一个 GaN 芯片和一个 Si IC 芯片，使用低电感引线框集成在一个多芯片模块 (MCM) 封装中。使用图 1-1 中的方法，我们的计划可确保各个芯片和最终产品的可靠性。这些技术级和产品级测试列于表 4-1 中。Si 芯片集成了驱动程序和额外的保护功能。它依托已有的 TI Si 平台构建，该平台还用于许多硅集成电路产品。GaN 芯片使用 TI 的 GaN 技术平台打造。认证在多个级别进行，首先是 GaN 和 Si 平台的技术级别，然后是最终产品。这一系列认证测试中包括传统测试，也包括 GaN 特定的 JEDEC 测试。还包括极端条件下的产品测试。

表 4-1. TI GaN 产品经过认证测试、极限运行测试和寿命测试，可确保技术级和产品级可靠性。

内在可靠性	产品可靠性	
技术级	正常运行	极限运行
		
<ul style="list-style-type: none"> 器件可靠性 (JEDEC JEP122) 技术认证 (JEDEC JESD47) 硬开关寿命 (JEDEC JEP180、JEP182) $dR_{DS(ON)}$ 老化稳定性 (根据 JEP173 测量) 	<ul style="list-style-type: none"> JEDEC JESD47、AEC Q100 产品老化稳定性 (动态高温使用寿命, JEP180) 	<ul style="list-style-type: none"> 雷击浪涌 <ul style="list-style-type: none"> IEC 61000-4-5 VDE0884-11 硬短路

技术平台和最终产品均经过 JEDEC JESD47 标准认证。汽车认证标准为 AEC Q-100。技术平台、器件可靠性 (TDB) 和电迁移根据 JEDEC JEP122，动态 $R_{DS(ON)}$ 测量则根据 JEP173。硬开关寿命和产品动态高温使用寿命 (DHTOL) 验证标准为 JEDEC JEP180 和 JEP182。产品还针对浪涌和短路的极端情况测试了稳健性。

5 在使用寿命期间开关

功率半导体器件需要设计为能够承受开关时的热载流子效应。由于结构差异和材料差异，Si FET 使用的可靠性和稳健性测试并不适用于 GaN FET。例如，用于横向功率 FET 的热载流子注入 (HCI) 测试作用不大，因为 GaN FET 具有电阻缓冲器，而非钳位感应开关 (UIS) 测试可能造成损害。JEP180 可解决这方面的问题，在本节中，我们将展示如何验证 TI GaN 在开关应用中是可靠的。

我们使用图 2-1 的持续开关测试工具电路（根据 JEP182），按照 JEP180 施以加速硬开关应力。图 5-1 展示了开关应力可能的加速方式，以及在正常运行情况下的体验。该图展示了升压转换器的开关轨迹曲线或开启轨迹（虚线），其总线电压为 400V，电感器电流为 5A。实线轨迹来自图 2-1 中的测试工具电路，总线电压和电感器电流为 400V、15A 和 480V、5A，分别展示了电流和电压加速。

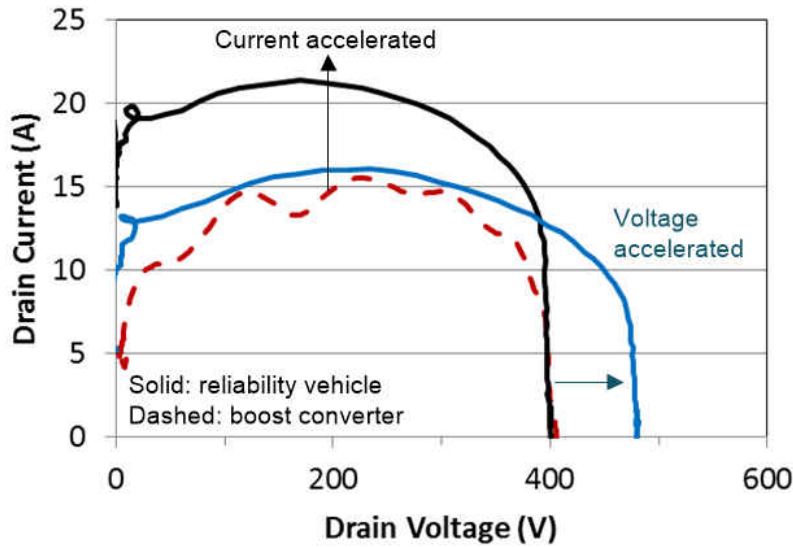


图 5-1. 图 2-1 中的测试工具电路用于施加加速硬开关应力，如开关轨迹曲线所示。

我们针对电压、电流、温度和频率运行了加速寿命测试，并生成了模型，如参考文献 19 中所示。我们的方法是在集成开关波形的同时施加电压和电流加速因子，从而计算开关应力。这样可应对开关转换过程中的复杂性。它可使用适当的测试工具电路施加应力，可针对广泛的应用场景计算开关寿命，如图 5-2 中所示。

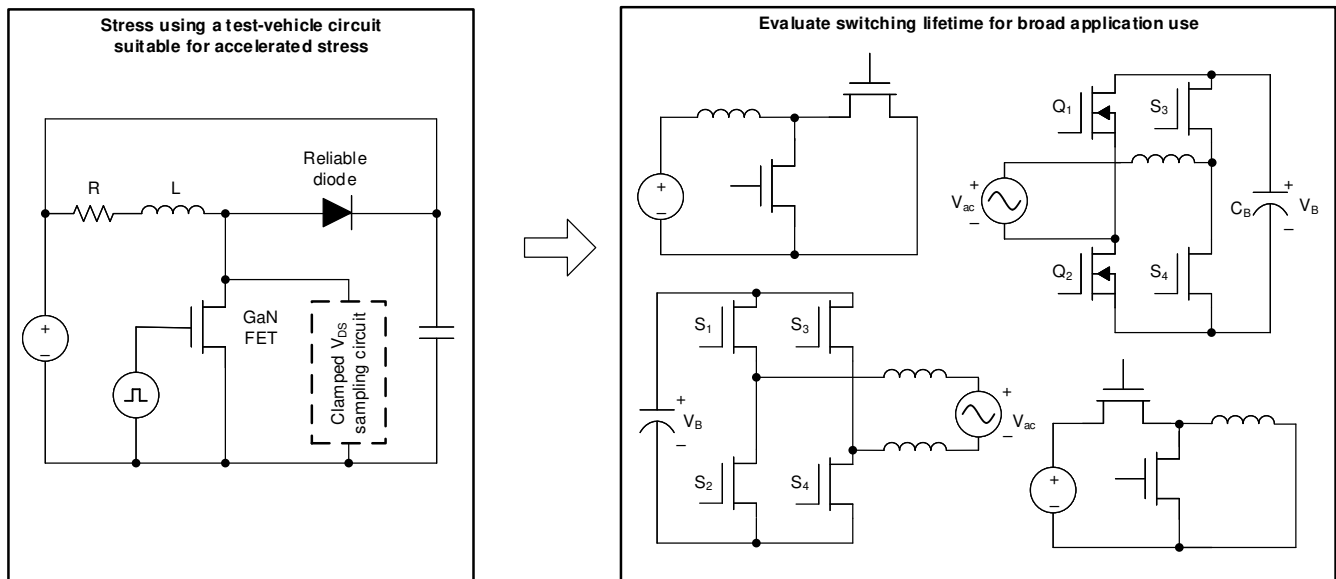


图 5-2. 我们的开关寿命测试方法可由测试工具电路施加加速开关应力，可针对广泛的应用场景计算开关寿命。

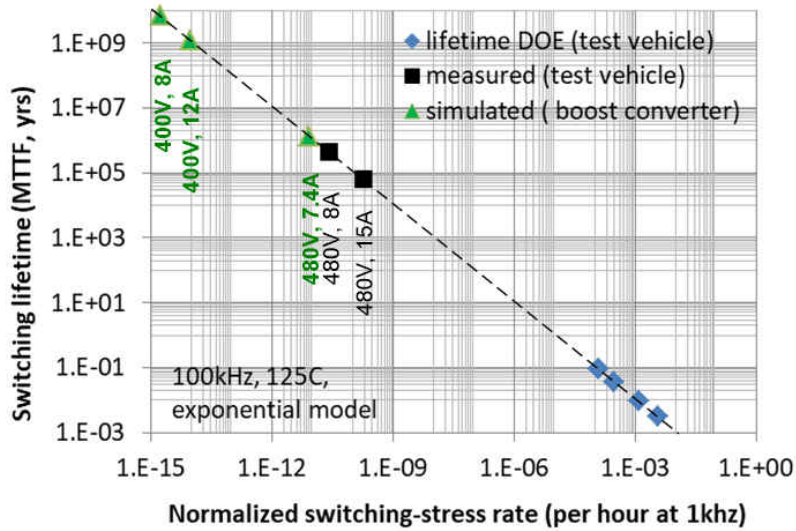


图 5-3. 可根据测量波形和仿真波形（黑点和绿点）计算开关寿命 MTTF。蓝点代表 DOE 的运行寿命。该器件在硬开关时非常可靠。

此模型用于计算标称开关应力率，如图 5-3 所示，由此可确定任何已知应用操作的寿命。测量波形和仿真波形均可使用，极为灵活。此模型还可用于计算随时间变化的应力，例如，具有交流线路周期的 PFC，如参考文献 19 中所示。LMG3410R070 (70mΩ) 集成 GaN FET 功率级开关在连续导通模式 (CCM) 下，100kHz (100V/ns) 时输出电压为 400V，RMS 电感器电流为 8A，计算得出的平均故障间隔 (MTTF) 为 8.46×10^9 年。RMS 交流线路输入为 230V (1.84kW)。高 MTTF 可确保不会出现正常运行期间的硬开关应力引起的热电子损耗而导致的内在故障。

6 实现可靠的设计

为了实现电源转换器的可靠运行，该器件需要维持在特定电压和电流范围内。设计人员利用安全工作区 (SOA) 曲线⁽²⁰⁾ 了解限制情况，并假设在 SOA 限制之内的设计能够可靠地长期运行。传统 SOA 曲线在测量时使用饱和时 FET 偏置的单电流脉冲。所用的脉冲宽度通常长于 100μs，测量边界通常会降低 30-35%，以提供额外裕度。

由于传统的 SOA 曲线是凭经验确定的，尚不清楚它们如何引导现代电源的可靠设计。快速功率 FET 可在不到 10ns 内切换，但由于转换速率很快，需要承载更高的切换电流⁽⁵⁾。传统 SOA 曲线不考虑在这些条件下重复开关造成的损耗以及对使用寿命产生的影响。

开关 SOA 曲线可使用开关应力模型计算开关应力限制，以引导现代电源的可靠设计。我们应用此模型，为 LMG3410R050 生成了 SOA 曲线，如图 6-1 中所示。如本插图所示，此开关应力界限针对 V_{DS} 的每个固定值的 100kHz、10ns 的理想漏极电流脉冲运行条件计算，漏极电流定义为进入漏极端子的电流。电流的其他界限由其他因素决定。该图还展示了硬开关导通转换的开关轨迹曲线，对应 2.4kW 升压运行和 10ns 的开关时间。由于开关轨迹位于界限内，在此情况下该器件能够可靠运行。此外，在高压时还有少于 10ns 的裕度，而高压时是大部分损耗出现的阶段。

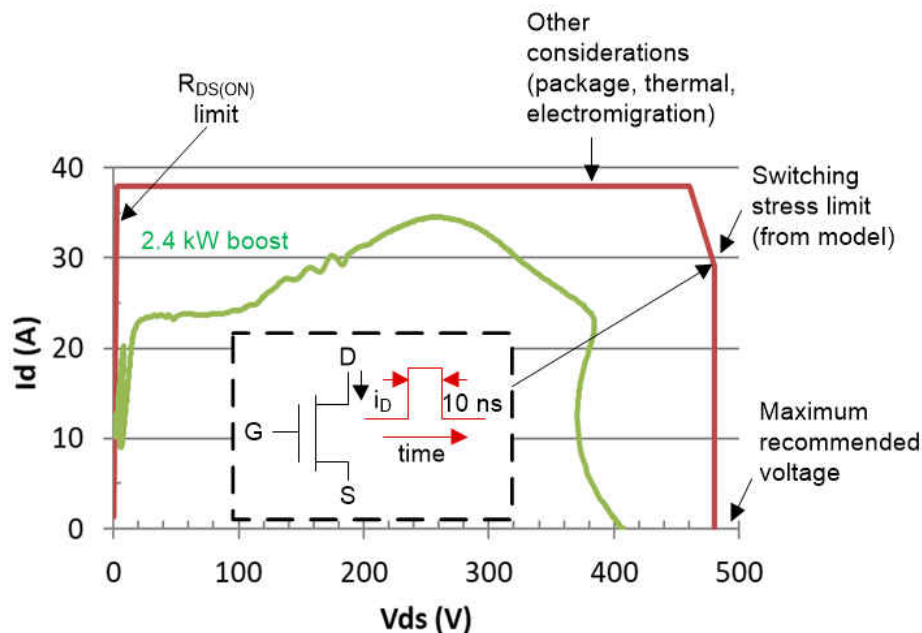


图 6-1. 使用开关寿命模型计算开关应力上限的 SOA 曲线。此界限针对 10ns 开关脉冲和 100kHz 运行条件计算。开关轨迹曲线位于界限内的应用能够可靠运行。使用线性 V_{DS} 标度可在高电压时提供更出色的分辨率。

如果没有测量或仿真开关轨迹曲线，则可使用方程式 1 估算开关期间的峰值漏极电流。计算峰值漏极电流就是在硬开关器件 FET 导通时，把开关节点电容充电电流与升压或降压转换器的峰值电感器电流相加：

$$i_D = I_L + C_{SW_node} \times dv_{DS}/dt \quad (1)$$

用于计算峰值电流 (I_{Dpeak}) 的漏极压摆率估计为总线电压的 70% 到 30%，开关节点电容 (C_{SW_node}) 估计为 PCB 的叠加电容 (C_{par}) 与半桥中其他 GaN 器件的输出电容 C_{OSS} 之和。该方法适用于降压和升压拓扑，如图 6-2 中所示。

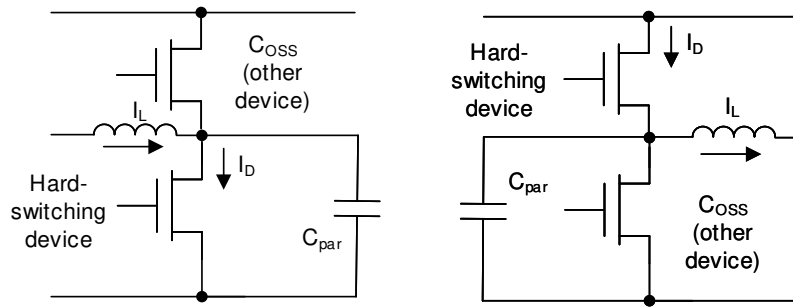


图 6-2. 对于硬开关器件，开关时漏极电流的计算方法（公式 1）对于降压和升压拓扑同样有效。开关节点的电容是 PCB 叠加电容与半桥中其他器件的 C_{oss} 之和。

7 实现浪涌稳健性

雪崩额定值与浪涌稳健性之间的关联增加，因为 Si 功率 FET 的漏极击穿电压通常受限于碰撞电离或雪崩击穿。出现电力线浪涌冲击时，FET 会因其漏极电压超出击穿电压而发生雪崩击穿。因此硅 FET 会通过雪崩能力提供浪涌稳健性。

GaN 的碰撞电离系数比 Si 低得多^(21, 22)，因为其高场承受属性极为出色。GaN FET 的电压额定值不受雪崩限制，此外还有余量应对瞬态事件。因此 GaN FET 能够在出现浪涌时开关。GaN FET 能承受浪涌，因为它们具有瞬态过压能力。

引入了数据表参数 $V_{DS(SURGE)}$ 来量化在浪涌冲击期间主动开关负载电流时，可能施加于 GaN FET 的峰值总线电压^(23, 24)。此定义为浪涌稳健型电源设计提供了一种简单的规范。 $V_{DS(SURGE)}$ 补充了已包含在若干制造商的数据表中的 $V_{DS(TR)}$ 额定值。通常在器件关闭时测量 $V_{DS(TR)}$ ，因此可将振铃可用的裕度量化（例如通道关闭时）。图 7-1 显示了这些参数。

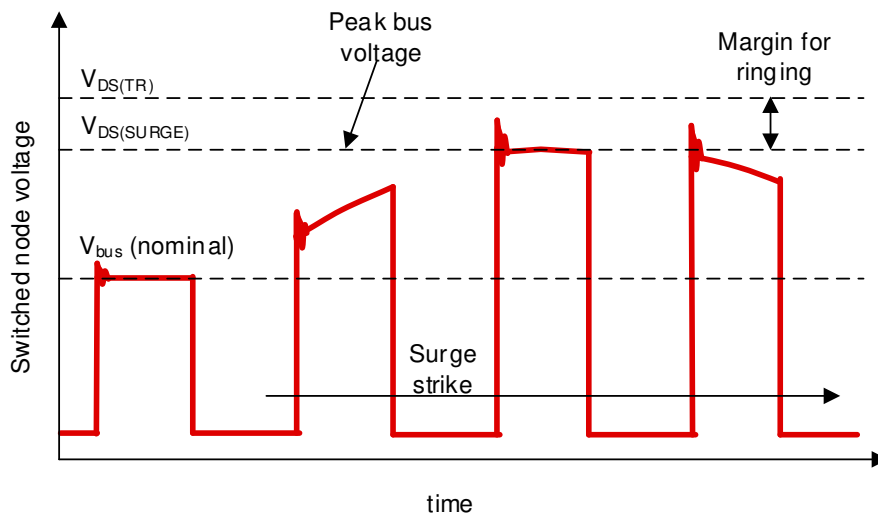


图 7-1. $V_{DS(SURGE)}$ 是 GaN FET 可以在出现浪涌时主动开关的峰值总线电压。 $V_{DS(TR)}$ 提供额外的振铃裕度。

TI GaN FET 针对 $V_{DS(SURGE)}$ 进行了验证：根据 IEC 61000-4-5 浪涌标准⁽²⁵⁾ 向半桥施加五十次冲击，该半桥根据实际使用中的硬开关情况供电。LMG3410R070 验证的详细说明在参考文献 24 中提供。根据 VDE 0884-11⁽²⁶⁾ 向半桥施加五十次冲击，该半桥的运行条件是 $V_{DS} = 400V$ 、 $100kHz$ 、 50% 占空比，提供 $1kW$ 功率，硬开关器件的外壳温度为 $105^{\circ}C$ 。器件的峰值总线电压设为 $720V$ 。原理图和波形如图 7-2 中所示。该图展示了施加浪涌冲击时升至 $720V$ 的总线电压。开关节点波形覆盖在输入波形上，以展示开关转换。还能看到电感器电流从 $5A$ 增加至 $20A$ ，这进一步验证了稳健性。使用半桥可验证在电压和电流浪涌下运行的器件的所有模式：硬开关、软开关、阻断和第三象限操作，及其硬换向关闭。此测试不会导致硬故障或效率降级。

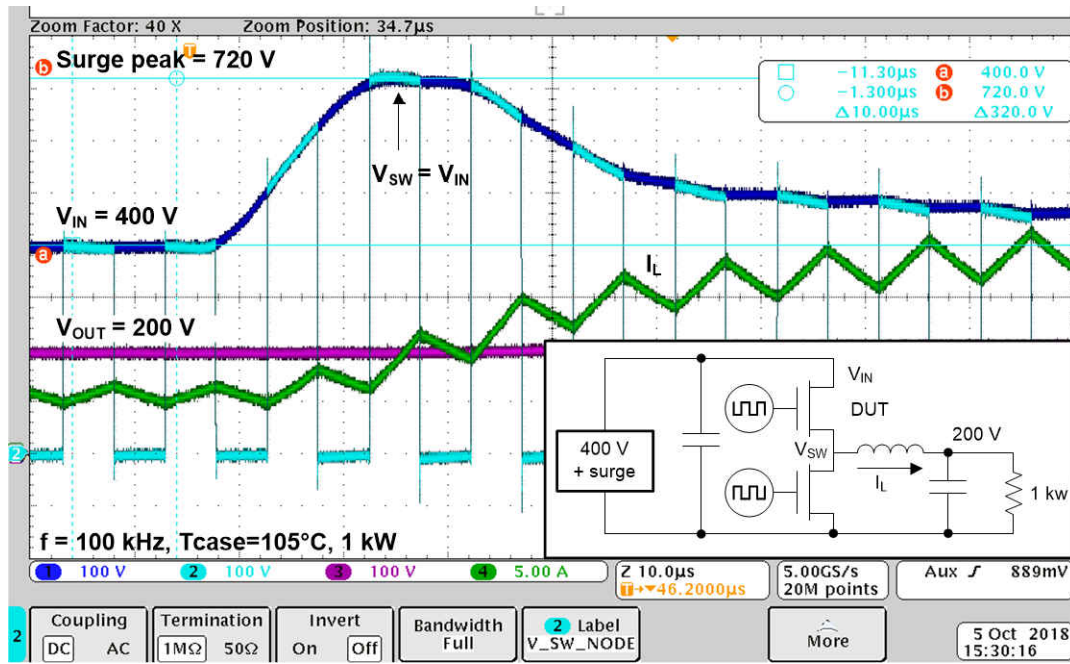


图 7-2. 浪涌波形，展示原理图的测试点参数（插图）。开关节点波形覆盖在输入波形上，以展示浪涌冲击中的开关。

浪涌电压规格 $V_{DS(SURGE)}$ 使利用 GaN 设计稳健电源变成一件简单的事。这是因为浪涌发生器的原理图已在标准中指定，可在仿真器中实施。这样就可据此选择组件值，使器件的总线电压在浪涌期间保持在 720V 以下。我们的仿真显示，将 4kV 浪涌冲击施加到电源输入端，在 GaN FET 上只会产生 570V 的峰值总线电压。4kV 是 IEC 浪涌标准定义的最高电压。这展示了即使在发生严重浪涌时，也可直接限制 FET 的峰值浪涌电压，还有额外的裕度。

与 Si 的雪崩能力相比，GaN 的过压能力更有优势。它使电源不会丢弃负载，可提供稳健的电源解决方案。与雪崩相比，过压能力还可在系统寿命内提供更大的保护裕度。这是因为仅凭 FET 的雪崩能力无法吸收这么多的能量或提供如此高的钳位，因此钳位电路需要承受浪涌的冲击。钳位电路的降级，例如，MOV 在其寿命内将形成雪崩 FET，达到更高的浪涌电压，增加出故障的风险。

8 系统级可靠性和保护

TI GaN 产品有两个重要方面，一是它可在电源中可靠运行，二是能够改善系统级可靠性的内置保护功能。这些方面形成了可靠 GaN 器件的基础，如图 8-1 所示。系统级保护包括过温和过流保护，以及欠压锁定。低电感引线框可最大限度地减少振铃以及相关的电压过应力，从而提升可靠性。

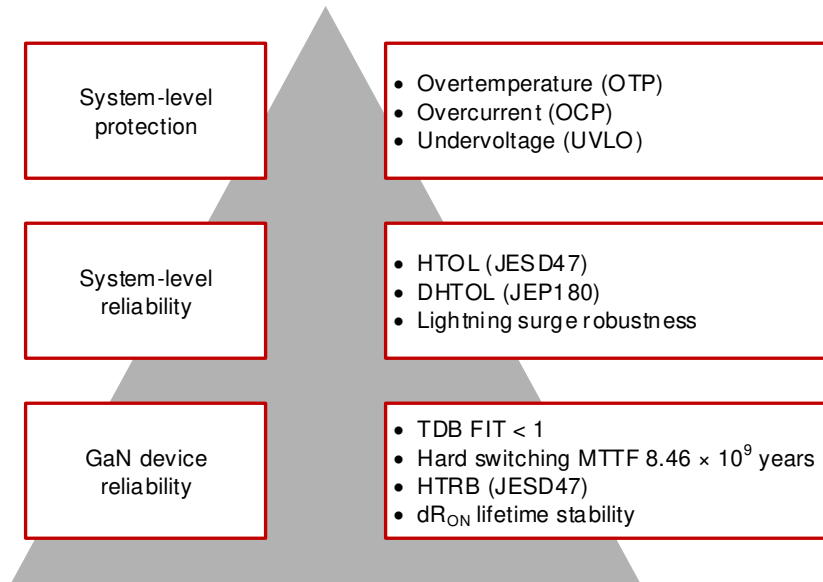


图 8-1. TI GaN 产品的系统级可靠性和保护依托坚实的器件基础而构建。

系统级可靠性通过执行 JESD47 高温使用寿命 (HTOL) 测试、JEP180 动态 (DHTOL) 测试以及雷击浪涌测试 (在节 7 中介绍) 来验证。我们执行 JESD47 HTOL 测试时使用了 3 批产品，每批 77 个器件，以建议的电压和温度上限在 HTOL 板中运行。在电源转换应用条件下的硬开关在插入式 HTOL 板中并不适用，因此 HTOL 测试设计为考察 MCM 产品的关闭状态和功能开关可靠性。在电源转换应用条件下的硬开关根据 JEP180 DHTOL 测试指南执行，使用 H 桥配置的半桥卡。半桥卡基于我们的客户评估模块 (EVM) 而设计，并被插入一组 H 桥主板中，如图 8-2 所示。

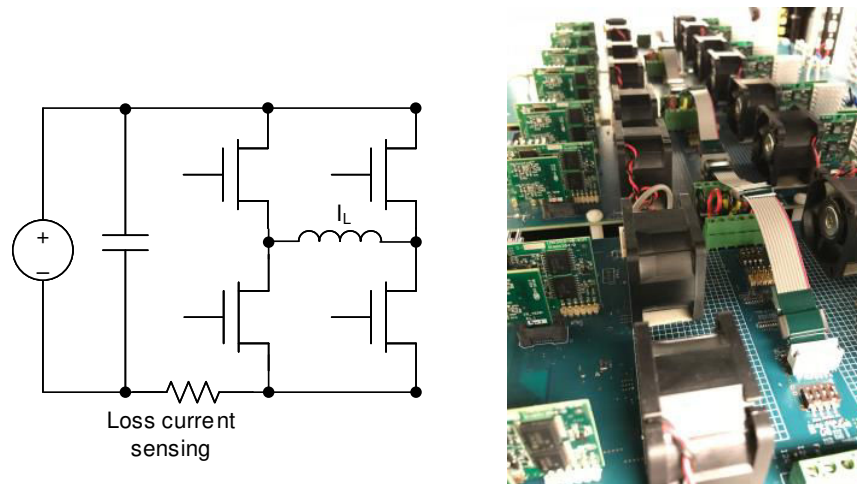


图 8-2. 动态 HTOL (DHTOL) 使用 H 桥组运行，它包含两个半桥卡，施加了硬开关和软开关应力。

这些半桥卡根据 JEP180 最佳实践条件 (建议的电压、温度和功率级别上限) 施加应力，并运行 1000 小时，对器件在硬开关和软开关条件下施加应力。测试对器件施加系统级应力，从而验证了硬开关和软开关的可靠性。它还确保了没有其他模式的故障，如第三象限操作和硬换向。它还进一步检查了互操作的稳健性，例如与 MCM 中其他芯片、其他半桥 GaN 器件或电源中通常使用的其他组件的互操作。这些器件展示了稳定的效率，运行时没有故障，如图 8-3 所示，它展示了多个制造批次的 LMG34xx 产品系列的 32 个半桥卡 (64 个器件) 的 DHTOL 结果。

应力条件列于图片标题中。图 8-3 中的每一格展示了一个 H 桥组 (4 个器件) 的效率变化, 这是根据为该组供电的损耗电流计算出的。效率保持在其初始值的 0.1% 之内, 展示出 TI GaN 产品出色的系统级可靠性。这一结果表明器件老化后也可稳定运行。这是由其出色的动态 $R_{DS(ON)}$ 稳定性决定的, 之前在硬开关和关闭状态应力条件下都有所展示。DHTOL 测试还验证了开关转换可保持清晰, 在 100V/ns 的高压摆率下不会产生击穿效应。

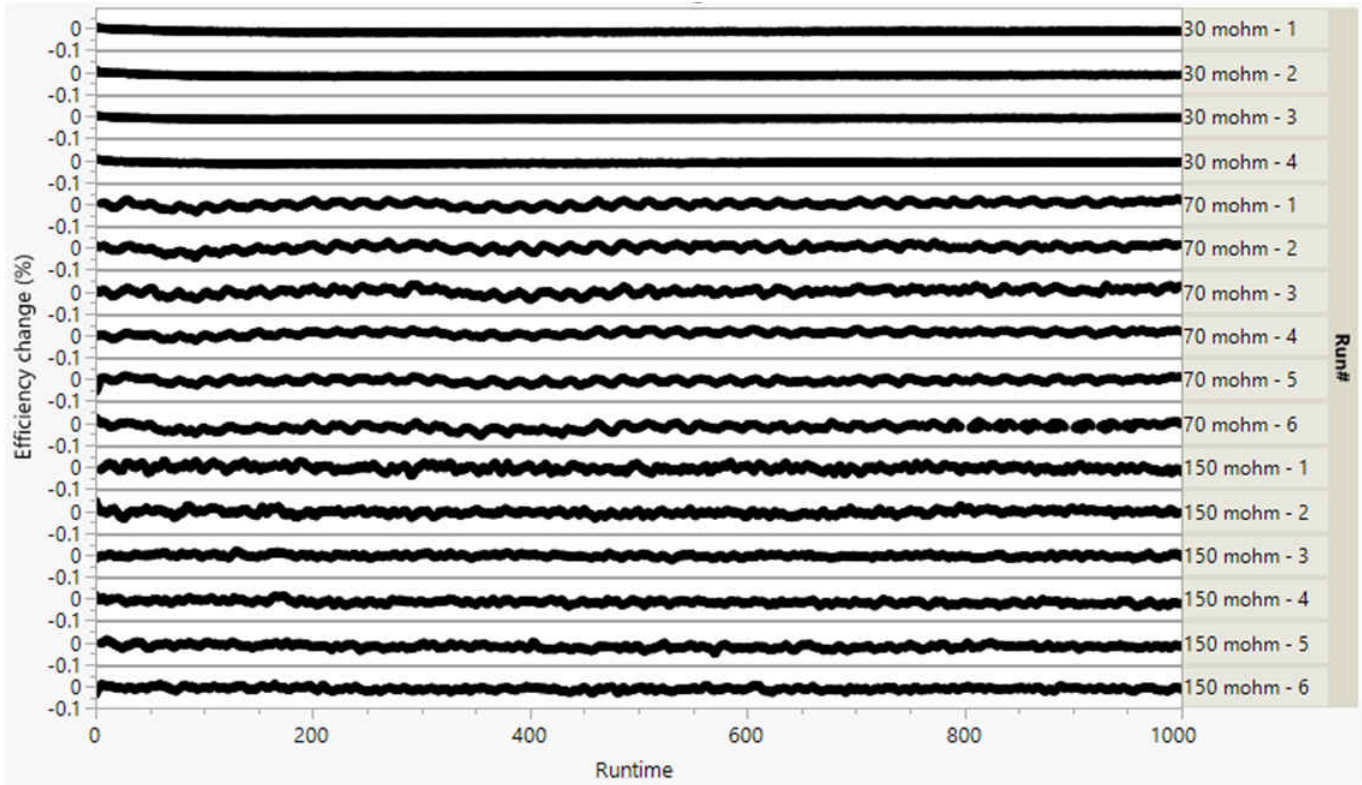


图 8-3. LMG3410 TI GaN 器件的动态 HTOL (DHTOL) 结果运行条件为 480V/125C、150kHz、100V/ns 压摆率, 以及施加功率上限应力, 运行时间为 1000 小时。使用的功率级别为: 30mΩ 为 3.8kW、50mΩ 为 1.9kW、150mΩ 为 1.4kW。器件运行稳定, 未出现故障, 效率保持在 0.1% 之内, 展示了出色的系统级可靠性。

9 汽车类

与现有的 Si 或 SiC 解决方案相比，TI 新推出的 AEC Q-100 额定 GaN FET 有助于将电动汽车 (EV) 车载充电器和直流/直流转换器的尺寸减小 50%，从而以更低的设计成本为电动汽车提供更长的电池寿命并提高系统可靠性。

除了本白皮书之前的章节介绍的 GaN 特定测试，TI 的汽车 GaN 产品还会进行 AEC Q100 测试。AEC Q100 和 JESD47 认证之间的主要区别在于 Q100 产品基于温度等级验证⁽²⁷⁾。我们发布的初始汽车器件为 1 级。TI 的方法还能根据已知的任务内容，在一系列运行条件下评估产品的开关应力⁽¹⁹⁾和 TDB 故障机制。

10 结论

德州仪器 (TI) 在半导体产品认证方面有着长期的专业经验，其专业经验也扩展到了 GaN 认证上。我们还提出了其他新方法，并支持 GaN 行业的标准化工作。我们的方法依托成熟的硅标准构建，考虑 GaN 产品在正常和极端情况下的运行。

TI GaN 产品在设计时即考虑到寿命可靠性，可应对故障机制，并考虑到 GaN 的测试。TI GaN 可稳健应对取决于时间的击穿 (TDB)，其中 FIT 率小于一，对于热电子损耗也具有稳健性，在典型运行条件下的 MTTF 超过 10 亿年，老化时具有稳定的动态 $R_{DS(ON)}$ ，可在供电系统中可靠地运行。此外，TI GaN 硬开关可承受雷击浪涌事件，还有许多系统级保护功能，例如过流和温度保护，以及欠压锁定保护。

如需详细了解 TI 的 GaN 解决方案，请转至 www.ti.com/GaN。

11 参考文献

1. M. Asif Khan et. al., *Metal semiconductor field effect transistor based on single crystal GaN*, Appl.Phys.Lett.62, 1786 (1993);
2. JEDEC Standard JESD47K, *Stress-Test-Driven Qualification of Integrated Circuits*, Sept 2017
3. AEC-Q100,Rev.H, *Failure Mechanism based Stress Test Qualification for Integrated Circuits*, Sept. 2014
4. S. R. Bahl *A Comprehensive Methodology to Qualify the Reliability of GaN Products*
5. S. R. Bahl, D. Ruiz and D. S. Lee, *Product-level reliability of GaN devices*, 2016 IEEE International Reliability Physics Symposium (IRPS), Pasadena, CA, 2016, pp. 4A-3-1-4A-3-6, doi: 10.1109/IRPS.2016.7574528.
6. JEDEC Standard JESD94B, *Application Specific Qualification Using Knowledge Based Test Methodology*, Oct.2015
7. JEDEC Guideline JEP180, *Guideline for Switching Reliability Evaluation Procedures for Gallium Nitride Power Conversion Devices*, v 1.0, Feb. 2020
8. JEDEC Guideline JEP182, *Test Method for Continuous-Switching Evaluation of Gallium Nitride Power Conversion Devices*, v 1.0, Jan. 2021
9. JEDEC Guideline JEP173, *Dynamic ON-Resistance Test Method Guidelines for GaN HEMT based Power Conversion Devices*, v 1.0, Jan. 2019
10. S. R. Bahl et. al. *System-level Reliability Validation of GaN Devices for Power Management*, Presented at 2017 Applied Power Electronics Conference (APEC)
11. I. Rossetto et al., *Evidence of hot-electron effects during hard switching of AlGaIn/GaN HEMTs*, IEEE Trans.Electron Devices, v. 64, n. 9, p. 3734, 2017.
12. R. Li, X. Wu, S. Yang, K. Sheng, *Dynamic ON-State Resistance Test and Evaluation of GaN Power Devices Under Hard- and Soft-Switching Conditions by Double and Multiple Pulses*, v.34, n.2 p. 1044, 2019.
13. J. W. McPherson, *Brief History of JEDEC Qualification Standards for Silicon Technology and Their Applicability to WBG Semiconductors*, International Reliability Physics Symposium (IRPS), 3B.1-1, 2018.
14. JEDEC Standard JEP122H, *Failure Mechanisms and Models for Semiconductor Devices*, Sept 2016.
15. A. Ikoshi et al., *Lifetime Evaluation for Hybrid-Drain-embedded Gate Injection Transistor (HD-GIT) under Practical Switching Operations*, IEEE International Reliability Physics Symposium (IRPS), p. 4E-2.1, 2018.
16. J. Bocker, C. Kuring, M. Tannhauser, S. Dickerhoff, *Ron Increase in GaN HEMTs – Temperature or Trapping Effects*, IEEE Energy Conversion Congress and Exposition (ECCE), p. 1975, 2017.
17. K. Li, P. Evans, and M. Johnson, *Characterization and Modeling of Gallium Nitride Power Semiconductor Devices Dynamic On-state Resistance*, IEEE Trans. on Power Elec., v. 33, n. 6, p. 5262, 2018.
18. D. Ji, B. Ercan et al., *Robust avalanche in GaN leading to record performance in avalanche photodiode*, IEEE International Reliability Physics Symposium (IRPS), 2020, pp. 1-4, doi: 10.1109/IRPS45951.2020.9129299.
19. S. R. Bahl, F. Baltazar and Y. Xie, *A Generalized Approach to Determine the Switching Lifetime of a GaN FET*, International Reliability Physics Symposium (IRPS), Apr. 2020, doi: 10.1109/IRPS45951.2020.9129631.
20. Texas Instruments, *Understanding MOSFET data sheets: Safe Operating Area (SOA) training*
21. L. Cao et. al., *Experimental Characterization of Impact Ionization Coefficients for Electrons and Holes in GaN Grown on bulk GaN Substrates*, Appl.Phys.Lett.112, 262103 (2018)
22. W. Maes et. al., *Impact Ionization in Silicon: A Review and Update”* Solid State Electronics, v. 33, n. 6, p. 705, 1990.
23. Texas Instruments, *No Avalanche? No Problem! GaN FETs are surge robust*, E2E Design Support
24. S. R. Bahl and P. Brohlin, *A New Approach to Validate GaN FET Reliability to Power-line Surges Under Use Conditions*, 2019 IEEE International Reliability Physics Symposium (IRPS), 2019, pp. 1-4, doi: 10.1109/IRPS.2019.8720479.
25. IEC 61000-4-5 International Standard, *Electromagnetic compatibility (EMC) - Part 4-5: Testing and measurement techniques – Surge immunity test*, Edition 3.0, 2014.
26. VDE 0884-11, *Semiconductor devices – magnetic and capacitive coupler for basic and reinforced isolation*, Ed.1.0.
27. Texas Instruments, [Qualifications Summary FAQs](#)

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表)、设计资源 (包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司