



Zachary Brown

摘要

八进制串行外设接口 (OSPI) 是一种 8 位双向数据接口，主要用于与外部闪存器件进行通信。本应用报告介绍了如何对 Jacinto 7 系列 SoC 上使用的 OSPI 控制器和 PHY 进行调优，包括在 166MHz DDR 模式下的 TDA4 和 DRA8 SoC 变体 并描述了调优算法以及需要该算法的原因。

本应用报告中讨论的项目资料和源代码可以从以下网址下载。

内容

1 引言.....	2
1.1 本文档中使用的首字母缩写词.....	3
2 调优算法.....	4
2.1 通过区域.....	4
2.2 温度对通过区域的影响.....	4
2.3 算法.....	5

插图清单

图 1-1. OSPI 控制器和闪存器件.....	2
图 1-2. 读取事务计时图.....	2
图 1-3. 数据采样.....	2
图 1-4. RCLK 目标周期.....	3
图 2-1. TX 和 RX 通过区域.....	4
图 2-2. 温度对通过区域的影响.....	5
图 2-3. 调优算法搜索点.....	5
图 2-4. 存在两个通过区域时的 OTP 选择.....	6
图 2-5. 存在一个通过区域时的 OTP 选择.....	6

商标

所有商标均为其各自所有者的财产。

1 引言

图 1-1 显示了连接到闪存器件的 OSPI 控制器。

数据线 (DQ[7..0]) 是双向的。在读取事务命令段和地址段期间，控制器驱动这些引脚。在事务的数据段期间，闪存器件驱动数据线。图 1-2 是一个 4 字节读取事务的示例。

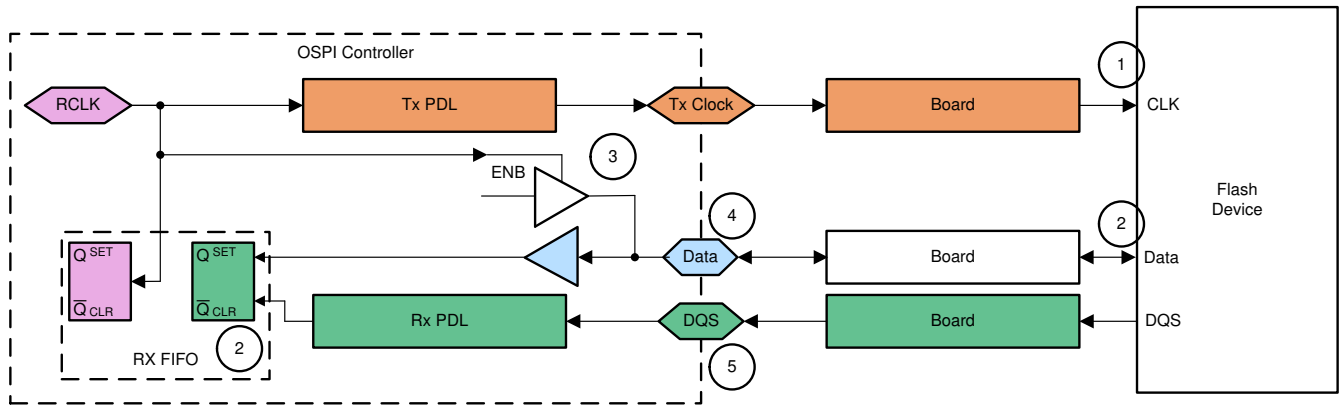


图 1-1. OSPI 控制器和闪存器件

该控制器为闪存器件提供 OSPI 时钟。它是通过 TX PDL 延迟 ref_clk 生成的。在命令和地址阶段，闪存器件使用时钟来捕获命令和地址。在数据阶段，OSPI 器件在 OSPI 时钟的每个边沿上驱动一个新的数据字节。图 1-2 是一个 4 字节读取事务的示例。

一些 OSPI 器件提供 DQS 信号。DQS 和数据在图 1-1 中的点 4 和点 5 处边沿对齐。DQS 必须由 RX PDL 延迟到数据眼内的一个点，以便在点 2 处对有效数据进行采样。

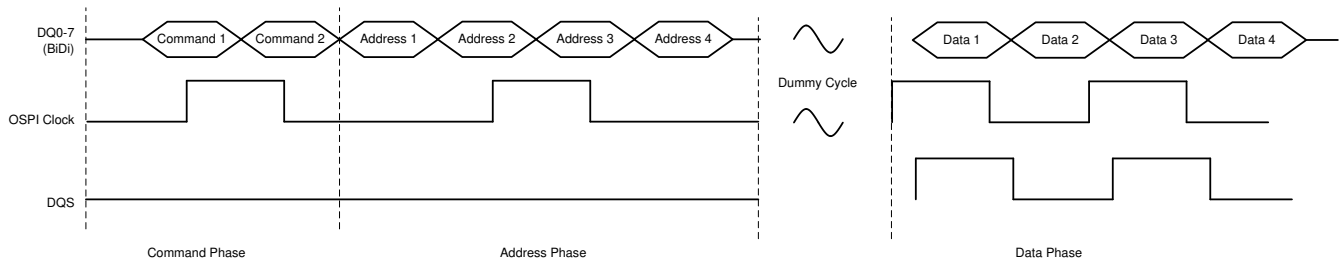


图 1-2. 读取事务计时图

数据的“往返延迟”是从 ref_clk 边沿开始到由该边沿触发的数据采样时间为止的时间。TX PDL 产生的延迟、从控制器到闪存器件的 OSPI 时钟的行程时间、闪存器件的输出延迟以及 RX PDL 延迟的总和创建了往返延迟。控制器使用延迟的 DQS 将数据采样到 RX FIFO 中。控制器使用 ref_clk 从 RX FIFO 中读取数据。

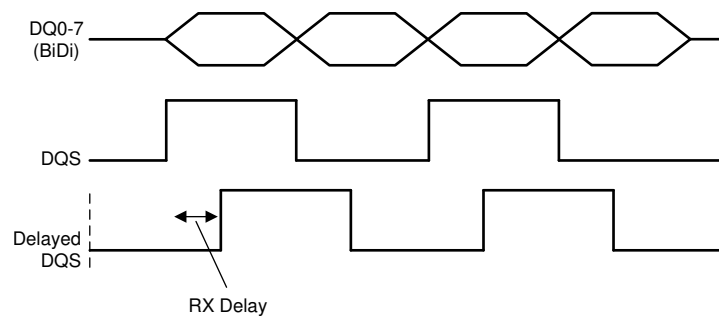


图 1-3. 数据采样

控制器期望在特定 `ref_clk` 周期 (目标周期) 内捕获数据的第一个字节, 并在随后的周期内捕获所有剩余数据。在往返延迟高于 `ref_clk` 周期的情况下, 必须使用读取数据捕获寄存器的读取延迟字段 `OSPI_RD_DATA_CAPTURE_REG[4:1]` 将目标周期移至下一个 `ref_clk` 周期。

调优过程的目标是为采样数据选择读取延迟、TX PDL 延迟和 RX PDL 延迟的最佳调优点 (OTP)。

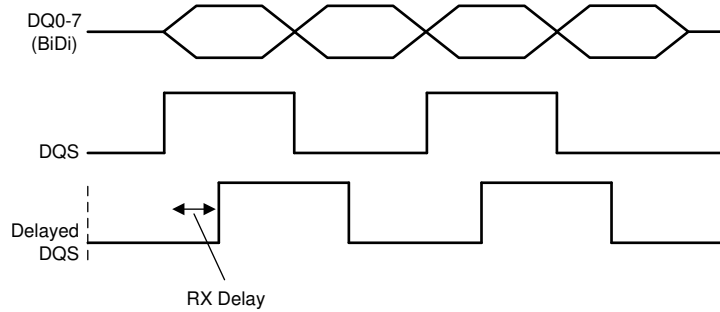


图 1-4. RCLK 目标周期

1.1 本文档中使用的首字母缩写词

表 1-1. 本文档中使用的首字母缩写词

首字母缩写词	说明
Ref_clk	OSPI 控制器的内部时钟。
OSPI 时钟	OSPI 总线时钟。
DQS	有时也称为数据选通, 这是由一些 OSPI 器件提供的信号。它充当数据通道的高速时钟。控制器可以使用延迟的 DQS 对传入数据进行采样。
DLL	延迟锁相环
PDL	可编程延迟线路
OSPI PHY	OSPI 控制器的一部分, 用于设置 TX 延迟并对传入数据进行采样。
读取延迟	OSPI 控制器的一个参数, 用于确定必须在哪个 <code>ref_clk</code> 周期中对传入数据进行采样。
数据眼	所有数据位均有效的时间段。采样边沿必须发生在数据眼内, 才能成功读取字节。
OTP	最佳调优点

2 调优算法

2.1 通过区域

TX 和 RX 延迟值的所有组合均可视为二维图，其中横轴为 RX PDL 延迟，纵轴为 TX PDL 延迟。图 2-1 是一个程式化、有代表性的图，显示了典型的 TX、RX 和读取延迟配置，这些配置将使 OSPI PHY 能够成功读取。彩色区域显示了实现有效读取的不同 ref_clk 目标的 TX 和 RX 组合（通过区域）。空白区域表示不会读取有效数据的 TX 和 RX 的组合（失败区域）。

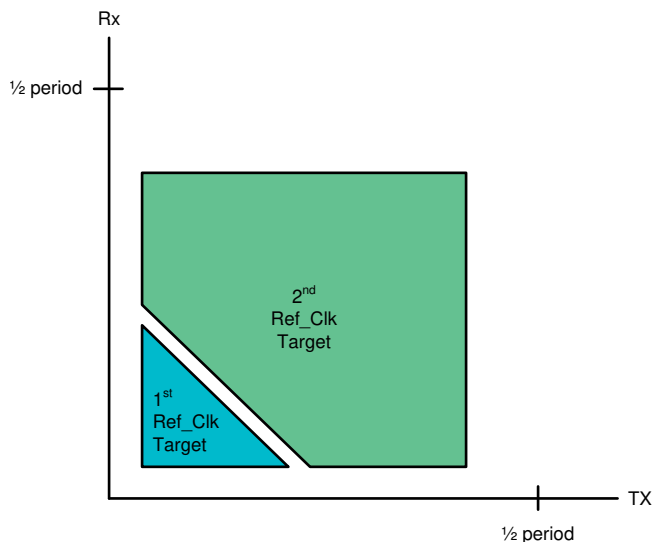


图 2-1. TX 和 RX 通过区域

通过区域分为两个子区域，每个子区域对应一个目标周期。OSPI 调优算法识别最大区域，选择对应的 ref_clk 目标，并设置 TX 和 RX PDL 延迟以在该 ref_clk 目标内采样。

TX min 和 max（通过区域的侧壁）由 OSPI 器件的设置和保持时间要求形成。超出此范围的 TX 延迟会导致 OSPI 器件错误地锁存命令和地址字节，从而导致读取失败。

RX min 和 max（通过区域的顶部和底部）由 OSPI 控制器的设置和保持时间要求形成。超出此范围的 RX 延迟会导致 OSPI 控制器错误地锁存数据字节，从而导致读取失败。

TX PDL 延迟和 RX PDL 延迟都会导致往返延迟，其将采样点从一个 ref_clk 周期推到下一周期。子区域之间的对角线之所以存在，是因为 PDL 延迟的总和不能超过一个固定值，以便在第一个 Ref_Clk 目标内采样。

2.2 温度对通过区域的影响

SoC 芯片温度会影响 IO 延迟，导致通过区域的大小和位置发生变化，如图 2-2 中所示。

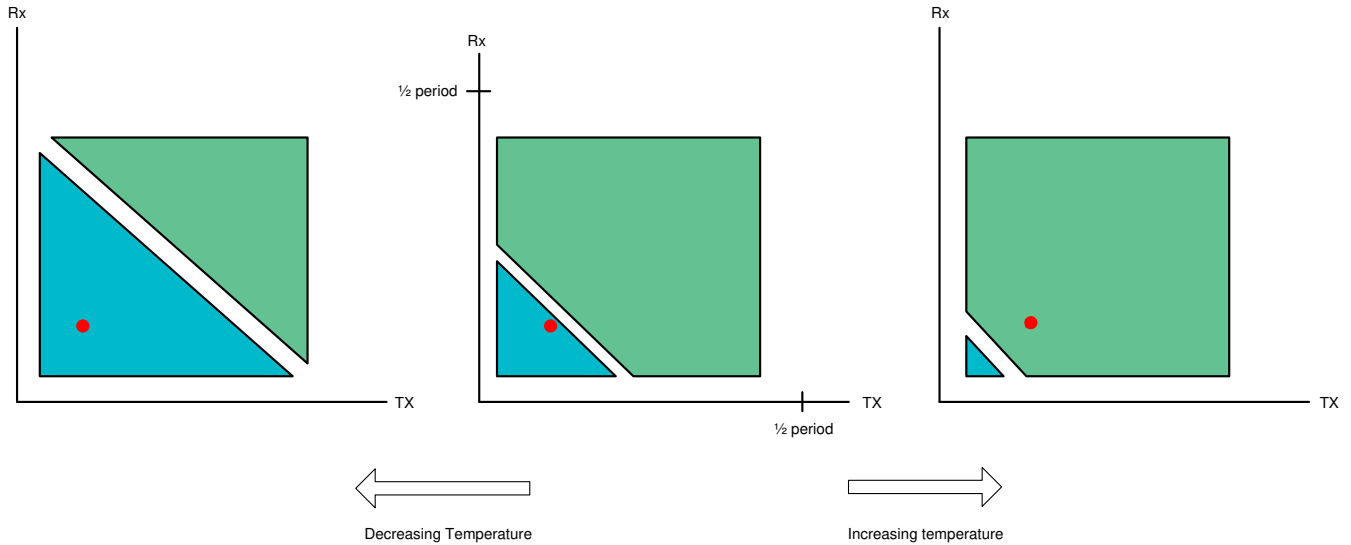


图 2-2. 温度对通过区域的影响

两个通过区域之间的边界随温度而移动。如果该边界在运行期间偏移并跨越选定的调优点，则从 OSPI 控制器读取数据的操作将无法读取正确的数据。图 2-2 示出了一个放置不当的调优点的示例。左图示出了低温下的调优。随着温度升高，IO 延迟会增加，导致往返延迟增加。TX 和 RX PDL 值保持不变，因此，在高温下，采样点将处于错误的 ref_clk 周期。为此，OSPI 调优算法识别最大的通过区域，并选择一个远离 ref_clk 周期之间移动边界的 TX/RX 组合。

2.3 算法

OSPI 调优算法通过识别通过区域的主要特性来调整 PHY。这些主要特性包括：

- 左下角 - 该调优算法修复 TX，并搜索 RX 以查找 RX Min 和 RX Max。然后，该算法修复 RX，并搜索 TX Min 和 TX Max。在 (TX Min , RX Min) 这一点处标记左下角。
- 右上角 - 在 (TX Max , RX Max) 这一点处标记右上角。
- 读取延迟边界的位置 - 该调优算法沿着点 2 和点 3 之间的线 (如图 2-3 中的箭头所示) 执行二进制搜索。

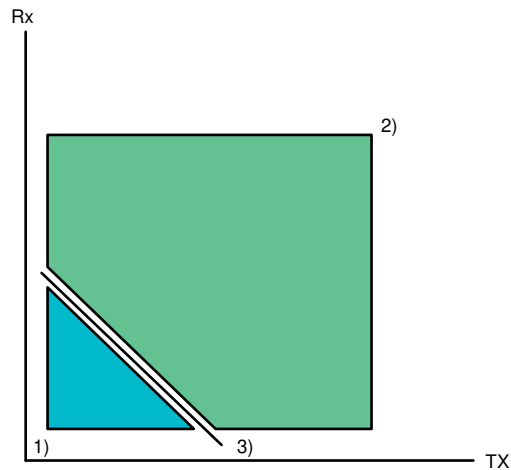


图 2-3. 调优算法搜索点

为了测试 TX/RX/读取延迟组合是否通过，该调优算法将 PHY 配置为该设置，并从 OSPI 内存中读取已知模式。可以在相关 zip 文件中找到测试模式：。该调优算法沿着点 (1) 和点 (2) 之间的线进行搜索，测试两点之间的 TX/RX 组合，并识别线 (3) 所表示的边界位置。然后，该算法识别哪个 ref_clk 目标与最大的通过区域相关联，并将 TX/RX 延迟设置到相应的角落，从而为 TX/RX 最小值和最大值留出一定的余量，以便进行移位。图 2-4 示出了两种情况下 OTP 的位置 (基于哪个通过区域更大)。

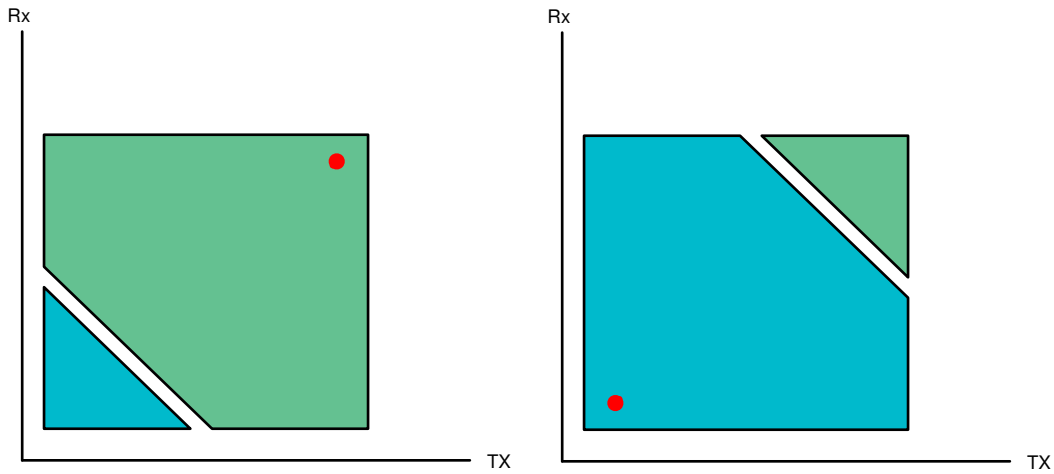


图 2-4. 存在两个通过区域时的 OTP 选择

如果只检测到一个调优窗口，则根据温度放置 OTP，如图 2-5 中所示。

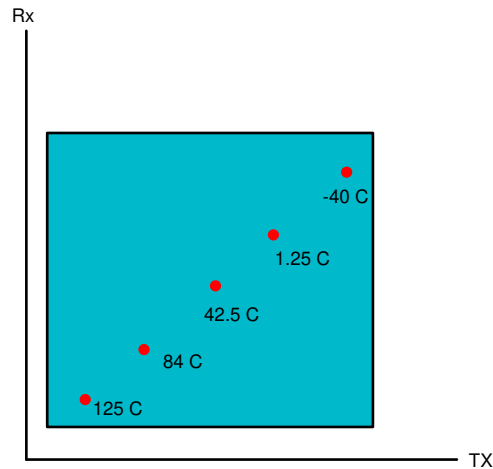


图 2-5. 存在一个通过区域时的 OTP 选择

有关该算法的详细实施信息，请参阅。有关在 SDR 模式下对 PHY 调优的信息将包含在本文档的后续版本中。此外，还将讨论在 166MHz 以外的频率上使用该算法的注意事项。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司