



摘要

OA TC12 要求对 1000BT1 PHY 进行不同的测试。本文档介绍了将 DP83TG720R/S 置于所需测试模式下以进行不同 TC12 测试的步骤。

DP83TG720 的 TC12 测试期间使用的软件和硬件配置可在本文档中找到。此配置已在不同的 OA 合规性机构中进行测试：UNH、FTZ 和 C&S 应视为最低要求。我们有可能根据客户的系统用例进一步改进，增加额外的硬件和软件配置。

内容

1 引言.....	2
2 硬件配置.....	3
2.1 原理图.....	3
3 软件配置.....	6
4 测试 PMA.....	9
4.1 PMA 测试步骤.....	9
5 测试 IOP：链路建立和链路断开.....	10
5.1 IOP 测试步骤.....	10
6 测试 SQI.....	11
6.1 SQI 测试步骤.....	11
6.2 SQI 与链路质量的对应关系.....	13
7 测试 TDR.....	14
7.1 TDR 测试步骤.....	14
8 测试 EMC/EMI.....	16
10 修订历史记录.....	16

插图清单

图 2-1. 电源网络：适用于具有睡眠模式要求的应用.....	3
图 2-2. 电源网络：适用于不具有睡眠模式要求的应用.....	4
图 2-3. MDI 和晶体原理图.....	5
图 6-1. 额外迟滞的 SQI 过程.....	11

表格清单

表 2-1. 参数、元件和值.....	5
表 3-1. 主模式配置.....	6
表 3-2. 从模式配置.....	7
表 4-1. PMA 测试模式编程.....	9
表 6-1. SQI 与链路质量.....	13
表 7-1. TDR 运行步骤.....	14
表 7-2. TDR 结果寄存器：0x030F.....	15

商标

所有商标均为其各自所有者的财产。

1 引言

DP83TG720 已根据以下 OPEN Alliance (OA) 规范进行了评估：

- OPEN Alliance 1000BASE-T1 收发器 EMC 测试规范 - 版本 2.1，作者：FTZ Zwickau
- OPEN Alliance 1000BASE-T1 互操作性操作套件，作者：C&S Group, GmbH
- OPEN Alliance 1000BASE-T1 PMA 测试规范 (版本 1.0) /IEEE 第 97 条 1000BASE-T1 PMA，作者：新罕布什尔大学 (UNH) 互操作性实验室

此应用手册提供了用于上述所有测试的唯一硬件与软件配置的详细信息。

文档还提供了这些测试所需的详细步骤，以协助客户实施相应的 ECU 级别测试。

2 硬件配置

2.1 原理图

MDI、基准时钟和电源网络的原理图和正确的元件对于 1000BT1 PHY 的性能至关重要。本节显示了 OA TC12 测试期间使用的建议原理图和元件值。

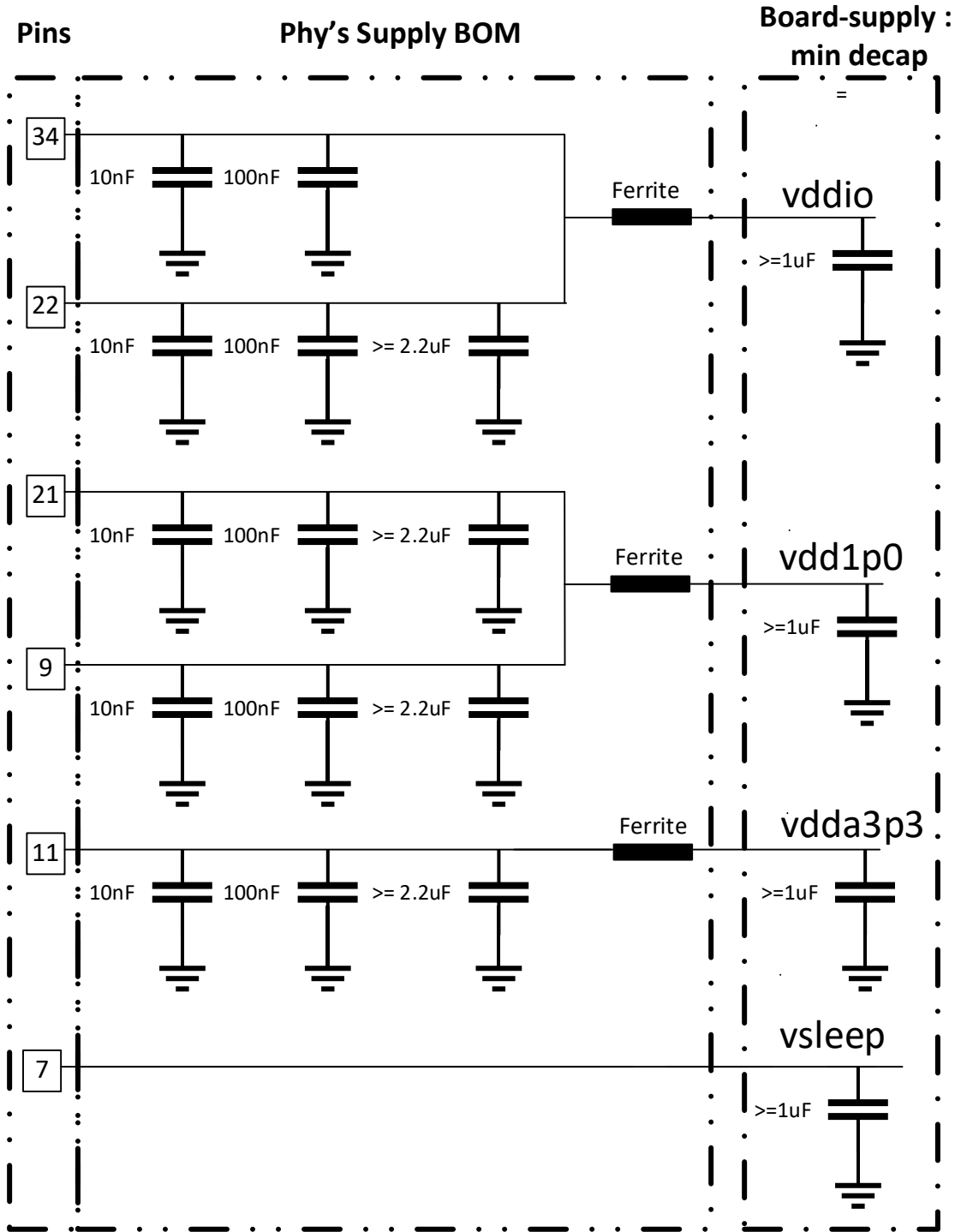


图 2-1. 电源网络：适用于具有睡眠模式要求的应用

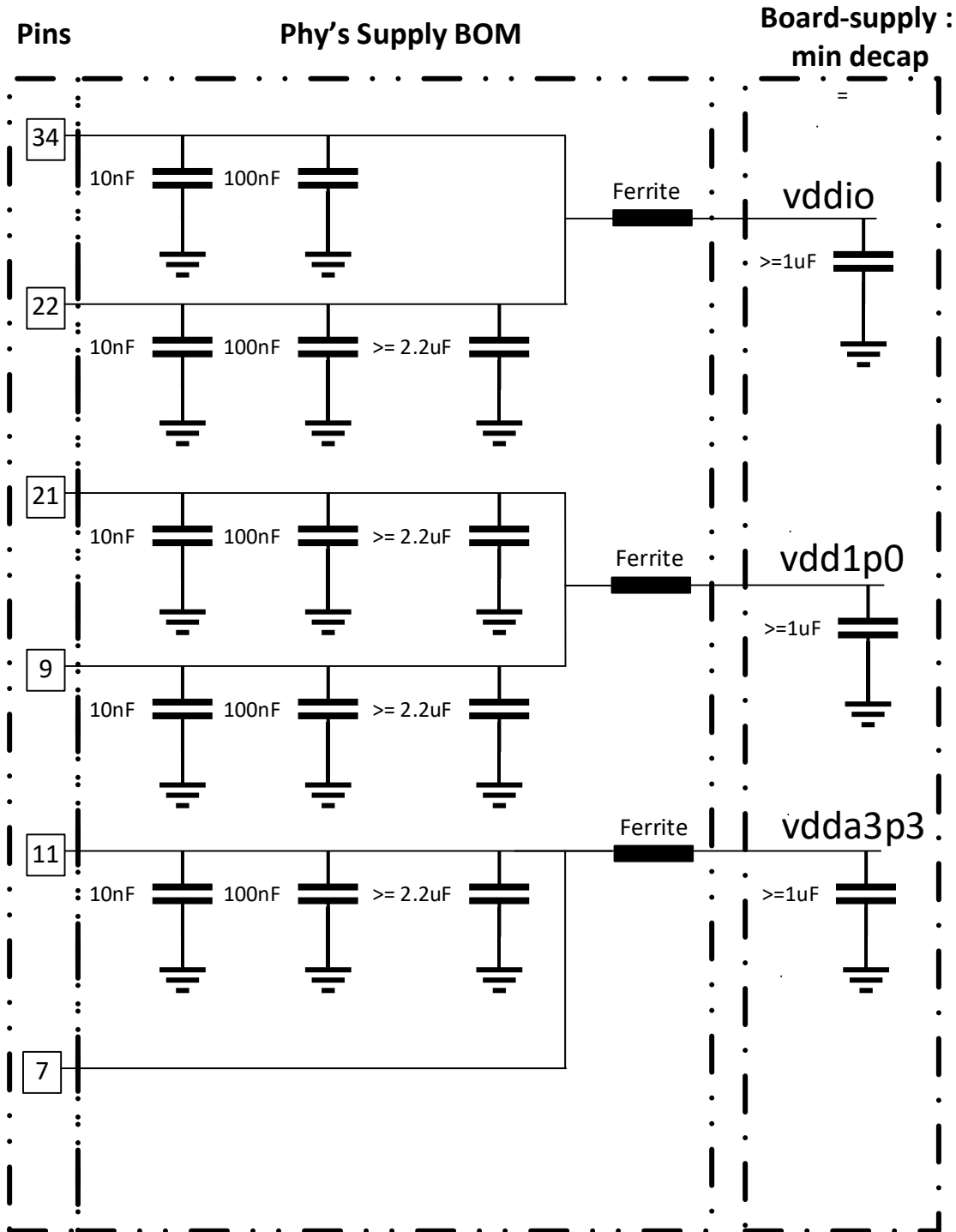


图 2-2. 电源网络：适用于不具有睡眠模式要求的应用

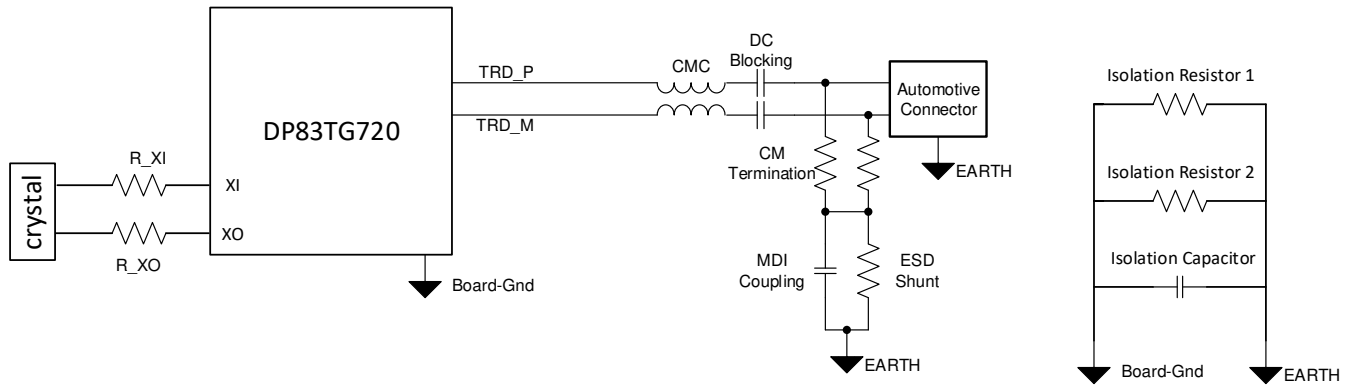


图 2-3. MDI 和晶体原理图

表 2-1. 参数、元件和值

参数/元件	值
V_{DDIO}	1.8V、2.5V 或 3.3V
去耦电容器 V_{DDIO} (引脚 34)	10nF、100nF
去耦电容器 V_{DDIO} (引脚 22)	10nF、100nF、2.2uF
用于 V_{DDIO} 的组合铁氧体磁珠	BLM18HE102SN1
V_{DDA}	3.3 V
去耦电容器 V_{DDA} (引脚 11)	10nF、100nF、2.2uF
用于 V_{DDA} 的铁氧体磁珠	BLM18KG601SH1
V_{DD1P0}	1V 或 1.05V (用于处理 IR 压降)
去耦电容器 V_{DD1P0} (引脚 9)	10nF、100nF、2.2uF
去耦电容器 V_{DDA} (引脚 21)	10nF、100nF、2.2uF
用于 V_{DD1P0} 的组合铁氧体磁珠	BLM18KG601SH1
V_{sleep}	3.3 V
直流阻断电容器 (1% 精度, 100V)	0.1 μ F
共模扼流圈	Murata : DLW32MH101XT2
共模端接电阻器 (1% 精度, 0.75W, 尺寸 : 2010)	1 k Ω
MDI 耦合电容器	4.7nF
ESD 分流器 (5% 精度, 0.125W, 尺寸 : 0805)	100 k Ω
隔离电阻器 1 (0.25W, 尺寸 : 1206)	0 Ω
隔离电阻器 2 (0.25W, 尺寸 : 1206)	0 Ω
隔离电容	未组装
R_XI	100 Ω
R_XO	晶体瓦数规格所需的最小值

3 软件配置

本节包含在不同 OA 合规性测试机构进行测试时使用的 DP83TG720 的寄存器设置。大多数这些寄存器设置是为了在 EMC/EMI 测试期间考虑到裕度。我们建议将这些设置作为最低要求。如果系统级或板级约束需要，可以对更多参数进行编程。

表 3-1. 主模式配置

MMD	寄存器	默认值	已优化	说明
1f	x001f	x0000	x8000	硬复位
1f	x0573	x0000	x0101	不让 PHY 启动链路建立过程 (直至写入完整配置)
01	x0834	xC001	xC001	在主模式下配置 PHY (如果尚未通过配置 (strap) 这么做)
1f	x0405	x6400	x5800	OA EMC MDI 辐射测试期间的 DSP 裕度设置
1f	x08AD	x3051	x3C51	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0894	x5FF7	x5DF7	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08A0	x09F7	x09E7	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C0	x1500	x4000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0814	x1027	x4800	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x080D	x2ABF	x2EBF	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C1	x0800	x0B00	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x087D	x0000	x0001	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x082E	x0000	x0000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0837	x0000	x00F4	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BE	x0000	x0200	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C5	x0000	x4000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C7	x0000	x2000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B3	x0000	x005A	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B4	x0000	x005A	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B0	x0203	x0202	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B5	x0000	x00EA	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BA	x0000	x2828	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BB	x0000	x6828	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BC	x0000	x0028	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BF	x0000	x0000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B1	x0014	x0014	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B2	x0008	x0008	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08EC	x0006	x0000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C8	x0000	x0003	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BE	x0000	x0201	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x042B	x0000	x0018	用于进一步减小 SGMII 抖动的设置。
1f	x018C	0x0000	x0001	使 PHY 退出非自主模式 (仅当 PHY 加载到非自主模式下时)
1f	x001f	x0000	x4000	软复位
1f	x0573	0x0000	x0001	使 PHY 启动链路建立过程 (完成上述配置后)。
1f	x056A	x1F49	x5F41	在建立链路序列期间启动发送 S 信号的检测

表 3-2. 从模式配置

MMD	寄存器	默认值	已优化	说明
1f	x001f	x0000	x8000	硬复位
1f	x0573	x0000	x0101	不让 PHY 启动链路建立过程 (直至写入完整配置)
01	x0834	x8001	x8001	在从模式下配置 PHY (如果尚未通过配置 (strap) 这么做)
1f	x0894	x5FF7	x5DF7	OA EMC MDI 辐射测试期间的 DSP 裕度设置
1f	x056A	x1F49	x5F40	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0405	x6400	x5800	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08AD	x3051	x3C51	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0894	x5FF7	x5DF7	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08A0	x09F7	x09E7	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C0	x1500	x4000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0814	x1027	x4800	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x080D	x2ABF	x2EBF	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C1	x0800	x0B00	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x087D	x0000	x0001	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x082E	x0000	x0000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x0837	x0000	x00F4	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BE	x0000	x0200	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C5	x0000	x4000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C7	x0000	x2000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B3	x0000	x005A	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B4	x0000	x005A	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B0	x0203	x0202	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B5	x0000	x00EA	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BA	x0000	x2828	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BB	x0000	x6828	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BC	x0000	x0028	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BF	x0000	x0000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B1	x0014	x0014	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08B2	x0008	x0008	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08EC	x0006	x0000	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08C8	x0000	x0003	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x08BE	x0000	x0201	OA EMC 4 级抗扰度测试期间的 DSP 裕度设置
1f	x042B	x0000	x0018	用于进一步减小 SGMII 抖动的设置。
1f	x082D	x0B8F	x120F	用于扩展主器件和从器件基准时钟 ppm 容差的设置
1f	x0888	x05B8	x0438	用于扩展主器件和从器件基准时钟 ppm 容差的设置
1f	x0824	x15E0	x09E0	用于扩展主器件和从器件基准时钟 ppm 容差的设置
1f	x056A	x1F49	x5F40	避免在配置完成前开始发送 S 信号检测
1f	x018C	x0000	x0001	使 PHY 退出非自主模式 (仅当 PHY 加载到非自主模式下时)
1f	x001f	x0000	x4000	软复位

表 3-2. 从模式配置 (续)

MMD	寄存器	默认值	已优化	说明
1f	x0573	x0000	x0001	使 PHY 启动链路建立过程 (完成上述配置后)。
1f	x056A	x1F49	x5F41	在建立链路序列期间启动发送 S 信号的检测

备注

上述寄存器的写入顺序十分重要。对于主配置和从配置，所有 DSP 设置都在向寄存器 0x0573 和 0x056A 写入数据的过程中进行。这是为了确保在写入完整配置前建立链路序列不会启动。

4 测试 PMA

OA TC12 为 1000BT1 PHY 的前端指定了不同的电气测试。标准文档中指定了不同的测试模式。在每种测试模式下，PHY 应该在 MDI 线路上生成图案，或在引脚上显露内部时钟信号，以测量不同的电气参数。

DP83TG720 支持所有这些测试模式。本节提供了进入每种测试模式所需配置的信息。

UNH (OA 合规测试机构) 出具的详细 PMA 测试报告包含 OA/IEEE 合规结果，可通过申请获取。

4.1 PMA 测试步骤

备注

- 在对任何测试模式进行编程之前，都应按前面几节所述的内容为 DP83TG720 加载相应的初始化寄存器配置 (主或从)。
- 测试模式 1 要求在 DUT 和链路伙伴间建立链路，因此在运行测试之前寄存器 [0x0001] 应当读作 0x0145。

表 4-1. PMA 测试模式编程

测试模式	MMD	寄存器	值
测试模式 1 : CLKOUT 引脚上的 Tx_Tclk 125MHz。	x01	0x0904	0x2000
测试模式 2	x01	0x0904	0x4000
测试模式 4 : CLKOUT 引脚上的 Tx_Tclk 125MHz。	x01	0x0904	0x8000
	x1F	0x0453	0x0019
测试模式 5	x01	0x0904	0xA000
测试模式 6	x01	0x0904	0xC000
测试模式 7	x01	0x0904	0xE000

5 测试 IOP：链路建立和链路断开

OA TC12 指定不同的 PHY 级别测试来测试链路建立时间、链路断开时间和链路稳定性。已在 OA TC8 中强调了类似 ECU 电平测试。本节重点介绍用于这些 PHY 级别的 IOP 测试的测试顺序，可以对 ECU 级别测试使用相同的测试顺序。

TC12 互操作性测试由 OA 合规测试机构 C&S 执行。为了测试 DP83TG720 的互操作性，C&S 使用 DP83TG720 和其他 1000BT1 认证的 PHY 作为其链路伙伴来测试这些参数中的每一个。这些参数中的每一个都在不同的温度和电缆长度条件下经历了大量的迭代测试。

C&S 出具的详细 IOP 测试报告包括 OA 合规结果，可通过申请获取。

5.1 IOP 测试步骤

测量起点：

对于测量通电后或硬件重置后链路建立时间的 IOP 测试，重点是要在初始化配置加载回 DP83TG720 后开始链路建立时间测量。因为配置由控制器加载到 PHY 中，我们建议控制器在写入最后一个配置寄存器后给出一个指示（一个软件位或一个 IO 状态）。此指示符走高是测量链路建立时间的起点。

要依据的状态：

链接状态由寄存器 0x0180 的第 15 位指示：1 = 链路建立；0 = 链路断开。应当据此来指示这些测试期间的链路建立或链路断开事件。

备注

如果系统希望在通电后不自动建立链路（仅在写入初始化脚本后才会建立链路），应当对引脚 LED_1 应用配置 (strap) 来启用 DP83TG720 的托管模式。

6 测试 SQI

SQI 可指示铜质电缆的信号质量。

OA TC-12 表明 SQI 值会随着噪声水平的增加而单向下降。我们建议增加额外的迟滞。本节将介绍增加额外迟滞的过程。

C&S 出具的详细 SQI 测试报告包括 OA 合规结果，可通过申请获取。

6.1 SQI 测试步骤

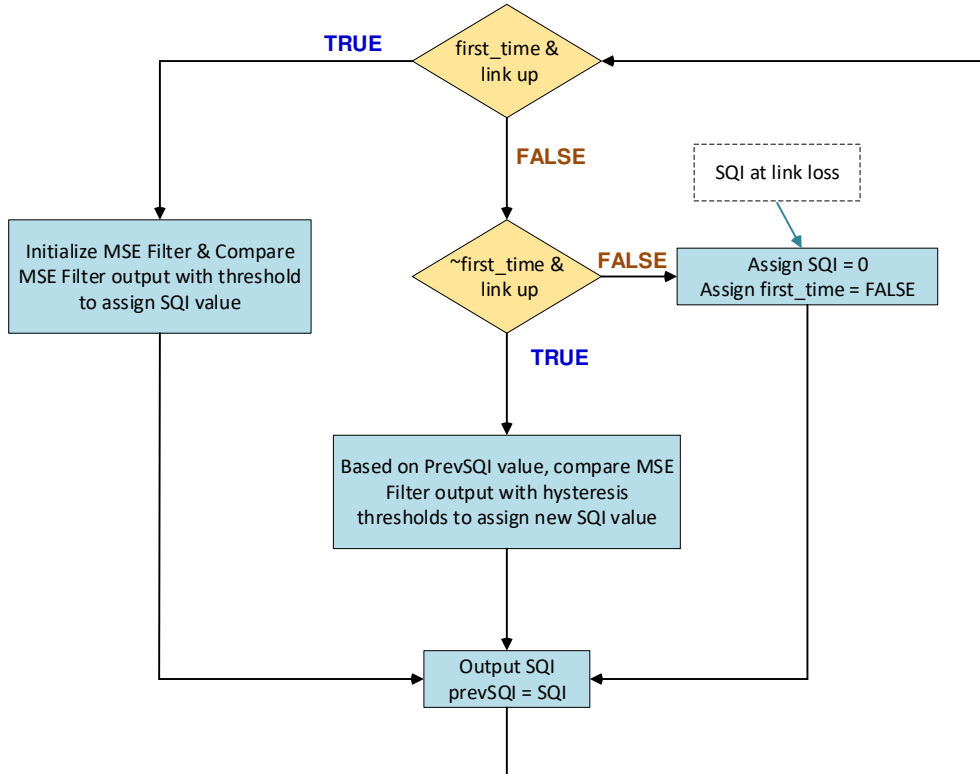


图 6-1. 额外迟滞的 SQI 过程

额外迟滞的示例代码：

```

cyg_uint8 TI_DP83TG720::GetSQI() {
    static cyg_uint16 first_time = 1;
    static cyg_uint16 prevSQI = 0;
    cyg_uint16 regvalue;
    cyg_uint16 reg_link;
    cyg_uint16 mse_lock;
    cyg_uint16 currSQI;
    cyg_uint16 result;
    static cyg_uint32 mse_iir = 0;
    cyg_uint16 mse_out;

    reg_link = ReadRegister(0x1F, 0x0180);
    regvalue = ReadRegister(0x1F, 0x0875);
    mse_lock = (regvalue & 0x3FF);

    if (first_time == 1) {
        mse_iir = mse_lock << 8;
    }
    else {
        mse_iir = mse_lock + mse_iir - ((mse_iir + 128) >> 8);
    }
    mse_out = (mse_iir + 128) >> 8;

//comparison without hysteresis

    if ((first_time == 1) && ((reg_link & 0x3007) == 0x3007)){
        if (mse_out >= 0x5E) {
            currSQI = 0x1; }
        else if (mse_out >= 0x4E) {
            currSQI = 0x2; }
        else if (mse_out >= 0x3E) {
            currSQI = 0x3; }
        else if (mse_out >= 0x2B) {
            currSQI = 0x4; }
        else if (mse_out >= 0x1E) {
            currSQI = 0x5; }
        else if (mse_out >= 0xD) {
            currSQI = 0x6; }
        else {
            currSQI = 0x7; }
        first_time = 0;
    }

//comparison with hysteresis

    else if ((first_time == 0) && ((reg_link & 0x3007) == 0x3007)){
        if (prevSQI == 0x1) {
            if (mse_out < 0x5E) //threshold1_down
                {
                    currSQI = 0x2; }
            else {
                currSQI = 0x1; } }
        else if (prevSQI == 0x2) {
            if (mse_out < 0x4E) //threshold2_down
                {
                    currSQI = 0x3; }
            else if (mse_out > 0x67) //threshold2_up
                {
                    currSQI = 0x1; }
            else {
                currSQI = 0x2; } }
        else if (prevSQI == 0x3) {
            if (mse_out < 0x3E) //threshold3_down
                {
                    currSQI = 0x4; }
            else if (mse_out > 0x56) //threshold3_up
                {
                    currSQI = 0x2; }
            else {
                currSQI = 0x3; } }
        else if (prevSQI == 0x4) {
            if (mse_out < 0x2B) //threshold4_down
                {
                    currSQI = 0x5; }
            else if (mse_out > 0x46) //threshold4_up
                {
                    currSQI = 0x3; }
        }
    }
}

```

```

        else {
            currSQI = 0x4; } }
    else if (prevSQI == 0x5) {
        if (mse_out < 0x1E) //threshold5_down
            {
                currSQI = 0x6; }
        else if (mse_out > 0x36) //threshold5_up
            {
                currSQI = 0x4; }
        else {
            currSQI = 0x5; } }
    else if (prevSQI == 0x6) {
        if (mse_out < 0xD) //threshold6_down
            {
                currSQI = 0x7; }
        else if (mse_out > 0x26) //threshold6_up
            {
                currSQI = 0x5; }
        else {
            currSQI = 0x6; } }
    else if (prevSQI == 0x7) {
        if (mse_out > 0x16) //threshold7_up
            {
                currSQI = 0x6; }
        else {
            currSQI = 0x7; } }
    else {
        currSQI = prevSQI; }
}

//sqi at link-loss
else {
    first_time = 1;
    currSQI = 0x0;
}

result = currSQI;
prevSQI = result;
return static_cast<cyg_uint8>(result);
}

```

6.2 SQI 与链路质量的对应关系

表 6-1. SQI 与链路质量

SQI	链路质量
1、2、3、4	不佳
5	好
6.7	非常好

7 测试 TDR

本节介绍了测试电缆开路/短路故障的步骤。

C&S 出具的详细 TDR 测试报告包括 OA 合规结果，可通过申请获取。

备注

在 C&S 测试机构执行的 OA TC-12 测试针对的是开路和短路电缆故障测试用例。另外，当没有链路时，通常会运行 TDR 来查找根本原因。下节介绍的测试步骤比合规性测试多了一个步骤：在可能的情况下强制链路断开（需要时使用）。

7.1 TDR 测试步骤

表 7-1. TDR 运行步骤

序列	说明	寄存器读取/写入
步骤 1：对于 DP83TG720 为主	通过写入寄存器强制断开链路，并使链路伙伴静默。在寄存器写入后等待大约 1s。 在有效的开路和短路电缆故障的情况下，TDR 仍然可以正常工作，无需步骤 1。 电缆状态良好时，如果绕过此步骤，TDR 寄存器 0x001E 可能显示 <i>Fail</i> 。	写入寄存器 [0x0576] = 0x0400
步骤 1：如果 DP83TG720 为从	应当让链路伙伴静默 在有效的开路和短路电缆故障的情况下，TDR 仍然可以正常工作，无需步骤 1。 电缆状态良好时，如果绕过此步骤，TDR 寄存器 0x001E 可能显示 <i>Fail</i> 。	
步骤 2	TDR 配置：运行前	reg[0x0301] = 0xA008 reg[0x0303] = 0x0928 reg[0x0304] = 0x0004 reg[0x0405] = 0x6400 reg[0x083F] = 0x3003
步骤 3	开始 TDR	0x001E[15] = 1
步骤 4	等待 100ms（应该足以让 TDR 收敛以获得最大电缆长度）	
步骤 5	读取 0x001E[1:0] = [TDR done : TDR fail]。 值应当为 [1,0]。只有读取到正确值时，故障类型/位置才有效。 [1,0] 以外的值表示线路上有一些噪声/信号导致 TDR 失败。	
步骤 6	读取故障类型和位置。	读取寄存器 0x030F 了解故障状态和故障类型。请参阅表 7-2

表 7-2. TDR 结果寄存器 : 0x030F

寄存器位	说明
[1:0]	<ul style="list-style-type: none"> • 01 = TDR 已准备好激活 • 10 = TDR 开启 • 00,11 = TDR 不可用
[3:2]	保留
[7:4]	<ul style="list-style-type: none"> • 0011 = 短路 • 0110 = 开路 • 0101 = 噪声 • 0111 = 电缆正常 • 1000 = 正在测试 ; TDR 开启时的初始值 • 1101 = 无法测试 (例如 , 噪声、活动链路) • 其他无效值
[13:8]	<ul style="list-style-type: none"> • 故障距离 = [13:8] 的十进制值 • 'b111111 = 分辨率不可用/超出距离
[15:14]	保留

8 测试 EMC/EMI

OA TC-12 指定了传导 EMC/EMI 测试。对于 DP83TG720，这些测试在 OA 合规测试机构 FTZ 中执行；MDI 发射、各电源引脚发射、对射频信号的抗扰能力等测试都是测试套件的一部分。电路板由 FTZ 根据 OA 规格设计。

文档中重点介绍的硬件和软件配置用于上述传导 EMC/EMI 测试。如果应用需要进一步提升 TC-12 规格，也有相应的配置提供。

FTZ 出具的详细测试报告包含步骤及 OA 合规结果，可通过申请获取。

除了传导发射测试（符合 OA TC-12 标准）外，DP83TG720（具有上述硬件和软件配置）已经针对不同 OEM 的不同辐射发射和辐射抗扰度要求进行了测试。可根据要求提供辐射发射和抗扰度测试结果的详细信息。如果应用需要进一步提升裕度，也有相应的配置提供。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (March 2021) to Revision B (February 2024)	Page
• TI 正在过渡到使用更具包容性的术语。某种语言可能与您期望在特定技术领域看到的语言不同。.....	2
• 更新了寄存器配置，在主模式配置中增加了寄存器 x042B，在从模式配置中增加了寄存器 x042B、x082D、x0888、x0824。.....	6
• 更新了用于 TC12 SQI 测试的阈值和示例代码，以支持增加的 SQI 级别数.....	11
• 添加了“SQI 与链路质量”表.....	13
• 更新了 TDR 预配置，以添加寄存器 x83F。添加了“TDR 结果寄存器”表以供参考。.....	14

Changes from Revision * (December 2020) to Revision A (March 2021)	Page
• 更新了 SQI 测试过程示例驱动程序代码。.....	11
• 对于 TC12 的 SQI 测试，更新了 SQI 阶跃数、阈值和相应的示例代码。.....	11

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司