

TPS53353 的稳定性条件及不稳定的常见原因分析

厉梦溪 Jayden Li

FAE East China

ABSTRACT

TPS53353 是一款经典的 D-CAP 模式的 Buck 芯片。因为其具有优异的负载动态响应性能，以及非常简单的外部电路设计要求，而被广泛应用于交换机，路由器以及服务器等产品中。但用户在使用过程中因为对 D-CAP 模式的稳定性条件了解不足，并且缺乏相关的设计经验，经常会被稳定性问题所困扰，影响实际的性能表现和开发进度。本文将以太 TPS53353 为例，介绍 D-CAP 模式的工作原理及其优点，并仔细推导 D-CAP 模式降压芯片的稳定性条件，从而对参数设计器件选型提供方向。最后分析在工程应用中即使满足理论推导的稳定性条件，但仍然不稳定的常见原因，并给出相关的设计考虑。

Contents

1	D-CAP Mode 工作原理简介	2
2	D-CAP Mode 稳定性条件推导	4
3	D-CAP Mode 不稳定的常见原因	6
3.1	输出电容误差过大导致的不稳定	6
3.2	线路寄生电感过大导致的不稳定	7
4	参考文献	8

Figures

Figure 1.	D-CAP Mode 控制框图及其主要工作波形	2
Figure 2.	典型工作模式的加载波形	2
Figure 3.	Voltage Mode 控制环路	3
Figure 4.	Type III 补偿器	3
Figure 5.	D-CAP Mode 控制环路	3
Figure 6.	TPS53353 不稳定开关波形	3
Figure 7.	i_L , V_{ESR_ripple} , V_C_ripple 相位关系	4
Figure 8.	Large ESR 的 D-CAP Mode 主要工作波形	5
Figure 9.	Small ESR 的 D-CAP Mode 主要工作波形	5
Figure 10.	电容 Derating	7
Figure 11.	i_L , V_{ESL} 的相位关系	8

1 D-CAP Mode 工作原理简介

Figure 1 所示为 D-CAP Mode 的控制框图及其主要工作波形。通过采样得到的输出电压波形和基准相比较，一旦采样电压 V_{FB} 小于基准电压 V_{REF} ，开关管 S 立即开通，开通时间恒定为 T_{ON} ，之后开关管 S 关断， V_{FB} 减小，直至 V_{FB} 再次减小至 V_{REF} ，开关管 S 再次开通 T_{ON} ，以此往复，实现输出电压的控制。

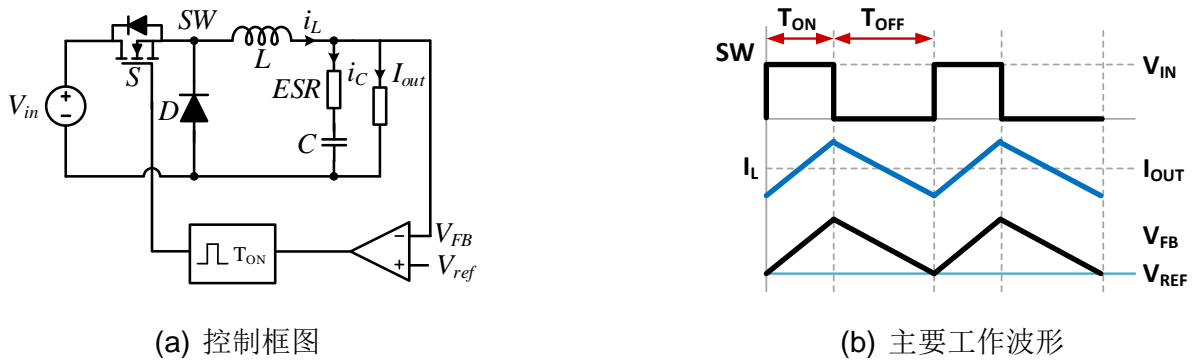


Figure 1. D-CAP Mode 控制框图及其主要工作波形

相比其他传统控制模式，如电压控制模式，D-CAP Mode 具有更快的负载动态响应。Figure 2 所示为不同控制模式的加卸载模型。可以看到，在同样的加卸载条件下，D-CAP Mode 具有更更快的动态响应速度和更小的输出电压跌落/过冲。下文从控制环路的角度进行简单解释。

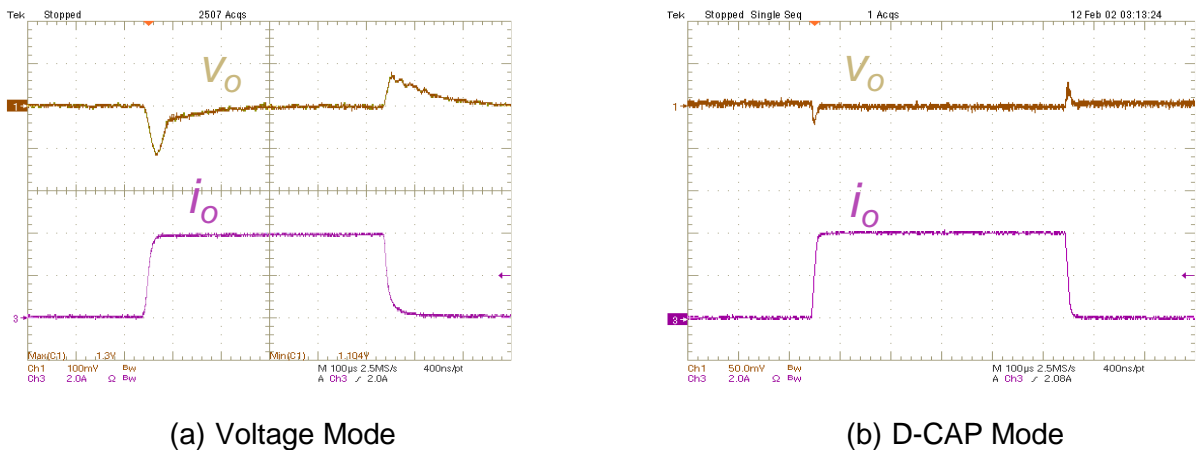


Figure 2. 典型工作模式的加卸载波形

从控制环路的角度来看，传统的电压控制模式从采样到产生 PWM 需要经过两个环节，分别为误差放大环节和比较环节，如 Figure 3 所示。其中，误差放大也就是补偿环节，通常由运放和一些阻容构成，如 Figure 4 所示为 Type III 补偿器，因为有电容的存在，因此补偿环节必然会引入一些延时，具体延时取决于补偿器的设计，本文不在此赘述。而电压模式的比较环节是通过和固定频率的三角载波进行比较，所以该固定频率的载波也会带来相应的延时。

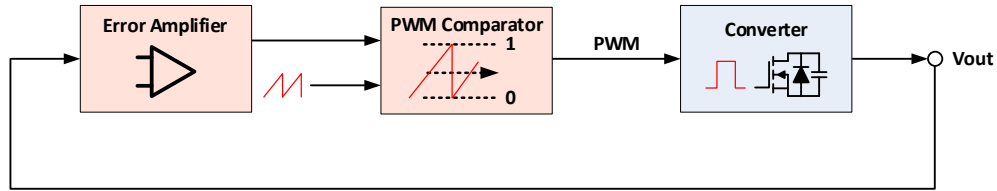


Figure 3. Voltage Mode 控制环路

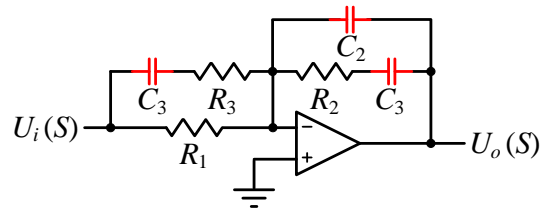


Figure 4. Type III 补偿器

而对于 D-CAP 模式来说，其控制环路如 Figure 5 所示。从采样到产生 PWM 仅需要经过一个比较环节，并且该比较环节并不受开关周期的限制。因此没有了上述传统控制模式的延时环节，从而具备更快的动态响应速度。

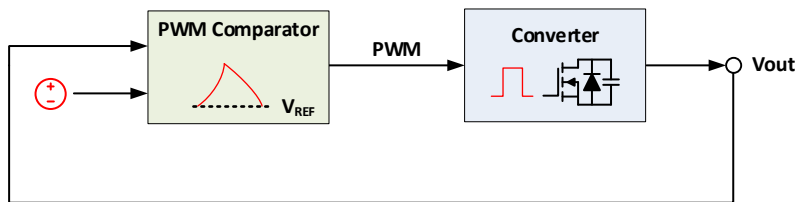


Figure 5. D-CAP Mode 控制环路

此外，也正是因为不需要设计补偿电路，因此 D-CAP 模式的 buck 设计起来也更加简单方便。

但是，D-CAP Mode 降压芯片在实际使用中仍然会遇到不稳定的现象，如 Figure 6 所示。下面本文将详细介绍出现该不稳定现象背后的原理。

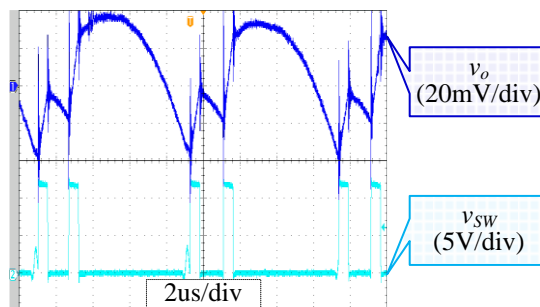


Figure 6. TPS53353 不稳定开关波形

2 D-CAP Mode 稳定性条件推导

输出电压的纹波 V_{o_ripple} 由三部分组成：电容电压纹波 V_{C_ripple} ， ESR 电压纹波 V_{ESR_ripple} ， ESL 电压纹波 V_{ESL_ripple} 。

$$v_{o_ripple} = v_{C_ripple} + v_{ESR_ripple} + v_{ESL_ripple}$$

因为电容的 ESL 通常比较小，可以忽略，所以输出电压的纹波可以近似由电容电压纹波 V_{C_ripple} 和 ESR 电压纹波 V_{ESR_ripple} 这两部分组成。

$$v_{o_ripple} \approx v_{C_ripple} + v_{ESR_ripple}$$

因为开关频率 f_{SW} 足够高，我们可以假设所有电感电流纹波都流进输出电容。因此， ESR 电压纹波 V_{ESR_ripple} 和电感电流 i_L 同相位，当 S 导通时， V_{ESR_ripple} 线性增加，当 S 关断时， V_{ESR_ripple} 线性减小。但 V_{C_ripple} 则取决于 i_L 和 I_o 的关系，当电感 i_L 大于 I_o 时， V_{C_ripple} 增加，当电感 i_L 小于 I_o 时， V_{C_ripple} 则减小，如 Figure 7 所示。

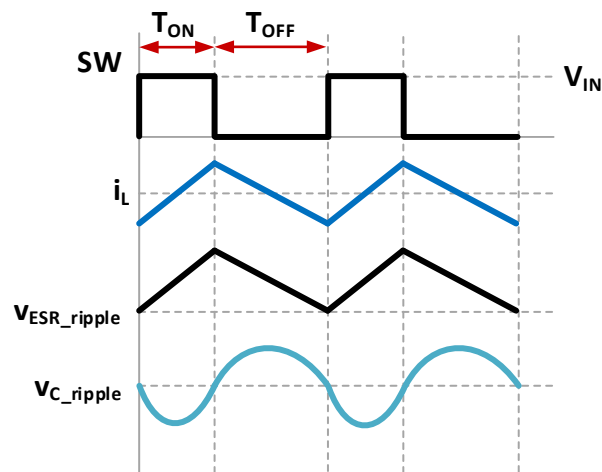


Figure 7. i_L , V_{ESR_ripple} , V_{C_ripple} 相位关系

当 ESR 比较大时，输出电压的变化由 ESR 纹波 V_{ESR_ripple} 主导，如 Figure 8 所示，在开关管 S 关断瞬间，输出电压 v_o 是大于基准电压 V_{REF} 的，因此变换器是稳定工作的。

然而，当 ESR 比较小时，输出电压的变化则由电容纹波 V_{C_ripple} 主导，如 Figure 9 所示，由于 V_{C_ripple} 相对于 i_L 具有滞后性，在开关管 S 关断瞬间，输出电压 v_o 有可能小于基准电压 V_{REF} ，因此会连续产生多个 T_{ON} 脉冲，直至输出电压 v_o 大于基准电压 V_{REF} ，开关管 S 才会，并且关断时间较长，这就会导致电感电流纹波，输出电压纹波变大，电感电流纹波过大会导致电感饱和，输出电压纹波过大会损坏负载。在相邻 T_{ON} 脉冲下，会存在非常短的关断时间，这是由 RS 触发器的复位所带来的。

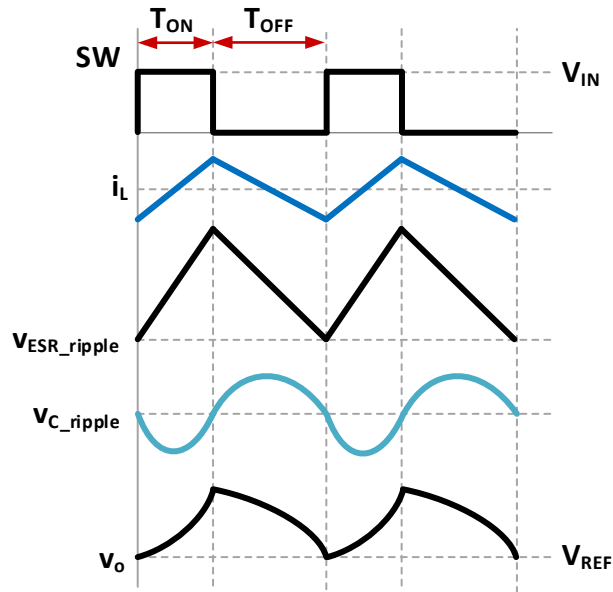


Figure 8. Large ESR 的 D-CAP Mode 主要工作波形

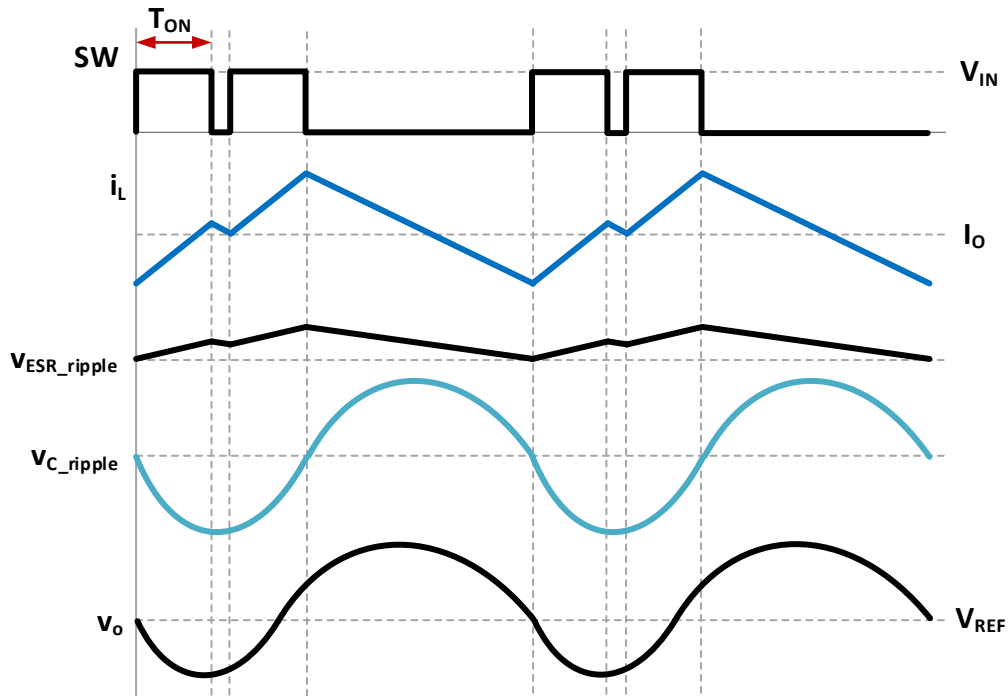


Figure 9. Small ESR 的 D-CAP Mode 主要工作波形

通过观察 Figure 9, 可以发现: 若 $V_{ESR_ripple} - V_{C_ripple}$ 在开关管 S 导通期间的变化量大于 0, 即:

$$\left. \frac{d(v_{ESR_ripple})}{dt} \right|_{t=nTS} + \left. \frac{d(v_{C_ripple})}{dt} \right|_{t=nTS} \geq 0$$

则可以确保开关管 S 关断瞬间输出电压 V_o 大于基准电压 V_{REF} ，其中：

$$\left. \frac{d(v_{ESR_ripple})}{dt} \right|_{t=nTS} = \left. \frac{d[R_{ESR}(i_L - I_o)]}{dt} \right|_{t=nTS} = R_{ESR} \frac{V_{in} - V_o}{L}$$

$$\left. \frac{d(v_{C_ripple})}{dt} \right|_{t=nTS} = \left. \frac{\Delta I}{2C} \right|_{t=nTS} = -\frac{V_{in} - V_o}{2LC} T_{ON}$$

综合上述表达式，可以求得

$$R_{ESR}C \geq \frac{DT}{2}$$

其中 T 为开关周期，考虑到输入电压 V_{in} 可能变化，为确保所有输入电压下，变换器均能够稳定工作，则需要满足以下条件

$$R_{ESR}C \geq \frac{D_{MAX}T}{2}$$

在 TPS53353 的手册中也给出了稳定性条件，如下式所示。

$$R_{ESR}C \geq \frac{2T}{\pi} > \frac{D_{MAX}T}{2}$$

经过比对可以发现，手册中的条件是要比上述推导出的条件更加严格的，这是出于两方面的考虑：一方面是将最大占空比 D_{max} 近似为 1，去除最大占空比的影响，简化设计；另一方面，更严格的条件也给电容的容值 C 和 ESR 留取一定的裕量。

3 D-CAP Mode 不稳定的常见原因

由上一节的稳定性条件推导可知，在设计 D-CAP 模式的 buck 变换器时，输出电容必须满足该稳定性条件，否则就会出现 Figure 6 所示的不稳定现象。但在实际应用中，用户经常发现即使满足了上述稳定性条件，变换器仍然会出现不稳定的情况，本文将给出两个常见的原因及相应的设计建议。

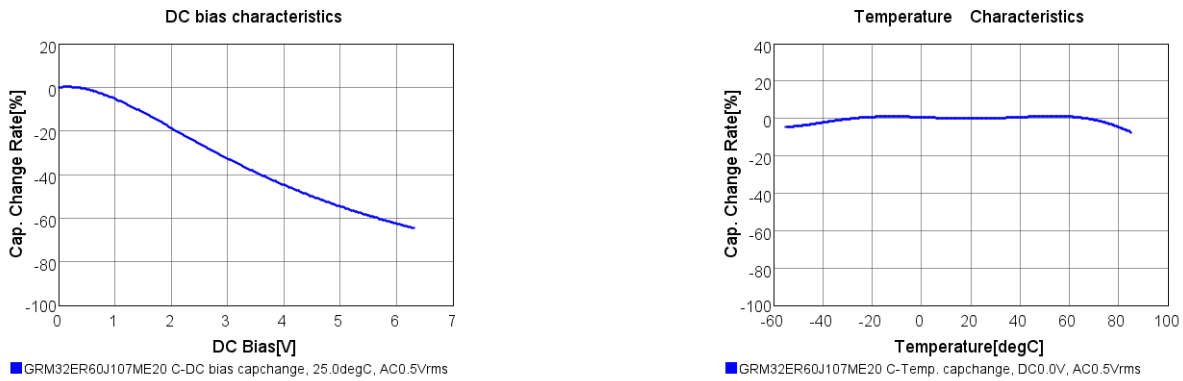
3.1 输出电容误差过大导致的不稳定

原因一是输出电容的实际值与标称值之间有很大的误差，该误差主要来自于三个方面：

一是加在电容两端的直流电压带来的误差，也是最主要的误差，如 Figure 10 (a) 所示，以某款电容为例，随着直流电压的增大，输出电容的容值最多会降低超过 60%。

二是温度变化带来的误差，如 Figure 10 (b) 所示，温度的变化最多也会带来 10% 左右的误差。

三是电容本身不同个体之间的误差，因生产制造的不一致性也会带来 20% 左右的误差。



(a) CAP Change Rate VS. DC Bias

(b) CAP Change Rate VS. Temperature

Figure 10. 电容 Derating

DC Bias Derating	-60%
Thermal Derating	-10%
Manufacturer Tolerance	±20%
Worst Derating	-90%

Table 1. 电容误差

综上所述，如 Table 1 所示，在最恶劣的情况，该电容的实际值可能只有标称值的 10%，从而使得即使按照手册给出的稳定条件设计，仍然不能稳定工作。因此，在实际应用中，需要充分考虑上述电容 derating 的问题，充分考虑实际工况，按照实际的电容值，而不是标称值进行设计选型。

3.2 线路寄生电感过大导致的不稳定

原因二是寄生电感过大导致的不稳定。在前文的推导过程中，因为电容的 *ESL* 通常很小，所以我们是近似认为低频下电容的 *ESL* 为零，忽略了 *ESL* 对稳定性的影响。但其实 *ESL* 对稳定性仍然还是有影响的。

在开关管 S 导通期间，寄生电感 *ESL* 的两端电压如下式：

$$v_{ESL_ON} = \frac{ESL}{L} (V_{in} - V_o)$$

在开关管 S 关断瞬间，寄生电感 *ESL* 的两端电压如下式：

$$v_{ESL_OFF} = -\frac{ESL}{L} V_o$$

如 Figure 11 所示。

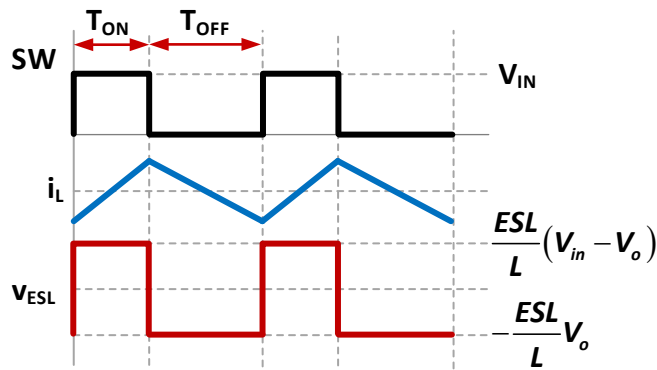


Figure 11. i_L , v_{ESL} 的相位关系

因此， v_{ESL} 在开关管 S 导通这段时间内的变化率为：

$$\left. \frac{d(v_{ESL})}{dt} \right|_{t=nTS} = \frac{v_{ESL_OFF} - v_{ESL_ON}}{T_{ON}} = -\frac{ESL}{L} \frac{V_{in}}{T_{ON}}$$

从上式也可以看出，当 ESL 比较小时， v_{ESL} 对输出电压纹波的影响几乎为零。但当 ESL 比较大时，则需要考虑 ESL 所带来的影响。稳定性条件变为：

$$\left. \frac{d(v_{ESR_ripple})}{dt} \right|_{t=nTS} + \left. \frac{d(v_{c_ripple})}{dt} \right|_{t=nTS} + \left. \frac{d(v_{ESL})}{dt} \right|_{t=nTS} \geq 0$$

因为 v_{ESL} 的变化为负值，所以稳定性条件会因为 ESL 而变得更加严格，这就会使得原本不考虑 ESL 影响所设计出的参数不符合实际，仍然会导致变换器工作不稳定。

为尽量减小 ESL 对稳定性的影响，在实际应用过程中，要尽量优化 PCB 的布线，如尽量缩短走线的长度，尽量避免过孔走线，尽量从电容两端采样等，从而尽可能的减小因 PCB 布线所引入的寄生电感。

4 参考文献

1. Adaptive Constant On-Time (D-CAP™) Control Study in Notebook Applications (SLVA281B)
2. TPS53353 High-Efficiency 20-A Synchronous Buck SWIFT™ Converter With Eco-mode™ datasheet (SLUSAK2D)
3. TPS53355 纹波注入电路的设计
4. Anti-ESL/ESR Variation Robust Constant-on-time Control for DC-DC Buck Converter in 28nm CMOS Technology
5. Reduction of Equivalent Series Inductor Effect in Delay-Ripple Reshaped Constant On-Time Control for Buck Converter With Multilayer Ceramic Capacitors
6. Quadratic Differential and Integration Technique in V^2 Control Buck Converter With Small ESR Capacitor
7. Stability Effect of Control Weight on Multiloop COT-Controlled Buck Converter With PI Compensator and Small Output Capacitor ESR

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司