

TMS320F2833x/2823x 至 TMS320F2837xD/2837xS/2807x 的迁移概述



Hareesh Janakiraman

摘要

本应用报告介绍了德州仪器 (TI) TMS320F2833x/2823x 和 TMS320F2837xD/2837xS/2807x 微控制器系列之间的区别, 以帮助客户进行应用迁移。由于没有必要, 报告中未涵盖两个器件的相同功能。本报告已尽可能全面地列出 C2000™ 产品系列中两代器件之间的区别; 但是, 具体描述内容仅强调了从一个器件迁移到另一个器件时需要注意之处。有关每个器件的具体特性的详细说明, 请参阅最新的器件特定数据表、技术参考手册 (TRM)、勘误表和软件包。

内容

1 引言.....	2
1.1 缩写词.....	3
2 中央处理单元 (CPU)	3
3 开发工具.....	3
3.1 驱动程序库 (Driverlib)	3
3.2 嵌入式应用程序二进制接口 (EABI) 支持.....	4
4 封装和引脚分配.....	5
5 工作频率和电源管理.....	5
6 电源时序.....	5
7 输入时钟选项.....	6
8 存储器映射.....	6
9 闪存和 OTP.....	6
9.1 扇区大小和数量.....	6
9.2 闪存参数.....	6
9.3 闪存编程.....	6
9.4 闪存入口点.....	6
9.5 双代码安全模块 (DCSM) 和密码位置.....	6
9.6 OTP.....	7
10 引导 ROM.....	7
10.1 引导 ROM 保留的 RAM.....	7
10.2 引导模式选择.....	7
10.3 引导加载程序.....	8
11 架构增强.....	8
11.1 时钟源和域.....	8
11.2 看门狗计时器.....	8
11.3 外设中断扩展 (PIE)	8
11.4 锁定保护寄存器.....	8
11.5 通用输入/输出 (GPIO)	8
11.6 外部中断.....	9
11.7 纵横制 (X-BAR)	9
12 外设.....	9
12.1 新外设.....	9
12.2 控制外设.....	10
12.3 模拟外设.....	11
12.4 通信外设.....	11

13 可配置逻辑块 (CLB)	12
14 器件比较概要.....	12
15 参考文献.....	13

表格清单

表 3-1. 段名.....	5
表 10-1. 引导模式选项比较.....	7
表 11-1. LOCK 寄存器.....	8
表 14-1. 器件比较矩阵.....	12

商标

C2000™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 引言

TMS320F2833x/2823x 和 TMS320F2837xD/2837xS/2807x 是 C2000 MCU 器件系列的成员。这些器件最常用于嵌入式控制应用。TMS320F2837xD/2837xS/2807x 器件具有 TMS320F2833x/2823x 上增强型控制外设的已更新版本，因此具有更大的灵活性，并且改善了应用性能。此外，TMS320F2837xD/2837xS/2807x 器件具有引导模式流程，该流程启用的扩展引导选项使用户能够使用备用引导模式选择引脚。CPU 的增强功能包括：添加了三角函数加速器 (TMU) 和 Viterbi/复杂数学单元 (VCU-II)。器件的其他增强功能包括八个纵横制开关 (XBAR)，提供了灵活的方式将多个输入、输出和内部资源互相连接起来。

就迁移而言，这些器件将分为两组：

- TMS320F2833x 和 TMS320F2823x - 这些器件分别称为 F2833x 和 F2823。同时引用 F2833x 和 F2823x 时，这个器件组合可以称为 F2833x/23x。如果某个特性为特定器件类型所独有，则将其称为 F2833x 或 F2823x。
- TMS320F2837xD、TMS320F2837xS 和 TMS320F2807x - 这些器件分别称为 F2837xD、F2837xS 和 F2807x。这些器件的组合可以称为 F2837xD/S/07x。如果某个特性为特定器件类型所独有，则将其称为 F2837xD、F2837xS 或 F2807x。

如需查看 F2833x/23x 和 F2837xD/S/07x 系列中当前可用器件的完整列表，请访问 TI 网站：<http://www.ti.com/c2000>。

由于本文档的重点是介绍两个器件组之间的差异，因此，具体描述内容倾向于强调将应用从一个器件迁移到另一个器件时需要注意之处。有关每个器件的特定特性的详细说明，请参阅 TI 网站上提供的器件特定技术参考手册。本应用报告未涵盖每个器件可能存在的例外情况或问题。

有关具体的问题和权变措施，请参考以下器件勘误表：

- [TMS320F2833x、TMS320F2823x DSC 器件勘误表](#)
- [TMS320F2837xD 双核 MCU 器件勘误表](#)
- [TMS320F2837xS MCU 器件勘误表](#)
- [TMS320F2807x MCU 器件勘误表](#)

备注

有关任何电气规格的信息，请参阅器件特定数据表。

1.1 缩写词

本文档中使用了以下缩写词：

- F2833x：指 TMS320F2833x 器件。具体指 TMS320F28335、TMS320F28334、TMS320F28333 和 TMS320F28332。此组中的各器件缩写为 F28335、F28334、F28333 和 F28332。
- F2823x：指 TMS320F2823x 器件。具体指 TMS320F28235、TMS320F28234 和 TMS320F28232。此组中的各器件缩写为 F28235、F28234 和 F28232。
- F2837xD：指 TMS320F2837xD 器件。具体指 TMS320F28379D、TMS320F28378D、TMS320F28377D、TMS320F28376D、TMS320F28375D 和 TMS320F28374D。此组中的各器件缩写为 F28379D、F28378D、F28377D、F28376D、F28375D 和 F28374D。
- F2837xS：指 TMS320F2837xS 器件。具体指 TMS320F28379S、TMS320F28378S、TMS320F28377S、TMS320F28376S、TMS320F28375S 和 TMS320F28374S。此组中的各器件缩写为 F28379S、F28378S、F28377S、F28376S、F28375S 和 F28374S。
- F2807x：指 TMS320F2807x 器件。具体指 TMS320F28076 和 TMS320F28075。此组中的各器件缩写为 F28076 和 F28075。

2 中央处理单元 (CPU)

F2837xD/S/07x 器件通过添加三角函数加速器 (TMU) 和 Viterbi/复杂数学单元 (VCU-II) 来扩展现有 TI C28x 32 位定点 CPU 架构的功能。现有的指令、流水线和存储器总线架构未进行任何更改，并且为 C28x CPU 编写的程序与架构的这些增强功能完全兼容。

三角函数加速器 (TMU) 是 FPU 和 C28x 指令集的扩展，可以高效执行控制系统应用中常见的三角和算术运算。与 FPU 相似，TMU 为 IEEE-754 单精度浮点运算提供硬件支持。通过内置的编译器支持，可以在适用的情况下自动生成 TMU 指令，因此实现了无缝代码集成。这极大地提高了三角函数的性能，否则原本将非常耗时。所有 TMU 指令都使用现有的 FPU 寄存器集 (R0H 至 R7H) 来执行运算。由于 TMU 使用与 FPU 相同的寄存器集和标志，因此没有关于中断上下文保存和恢复的特别注意事项。

VCU-II 是 C28x CPU 的第二代 Viterbi、Complex Math 和 CRC 扩展。VCU-II 可通过添加寄存器和指令来加快执行 FFT 和基于通信的算法 (如 Viterbi 解码和循环冗余校验)，以此扩展 C28x CPU 的功能。

以下参考指南介绍了 C28x CPU、FPU、TMU 和 VCU 架构和指令集：

- [TMS320C28x CPU 和指令集参考指南](#)
- [TMS320C28x 扩展指令集技术参考手册](#)
- [C2000 实时控制外设参考指南](#)
 - 此文档介绍了上述“单元”类型的区别；其中类型变化表示重大的功能特性差异。

3 开发工具

F2837xD/S/07x 器件有一组新的位域头文件、一个新的驱动程序库和若干新的代码示例 (可在 C2000Ware 中获取)。C2000Ware 是 controlSUITE 的后继产品，充当软件和文档的集中存储库。此存储库具有新的结构，所有新的内容更新仅通过 C2000Ware 和软件开发套件 (SDK) 提供。请注意，与 controlSUITE 不同，C2000Ware 在软件包级别进行版本控制，因此会为每个修订版本单独安装目录。可从以下位置下载 C2000Ware：

- <http://www.ti.com/tool/C2000WARE>

这些 SDK 并不包含在基本的 C2000Ware 下载包中，而是需要单独下载和安装。每个 SDK 均包含与特定应用解决方案相关的开发套件文件和配套资料。这些 SDK 还包含完整版本的 C2000Ware 包。有关更多信息，请参阅 [controlSUITE™ 至 C2000Ware 过渡指南](#)。

3.1 驱动程序库 (Driverlib)

驱动程序库 (Driverlib) 包含一组用于存取外设和器件配置寄存器的驱动程序。虽然 Driverlib 并不是纯粹操作系统意义上的驱动程序 (没有通用接口，也不连接到全局器件驱动程序)，但其却提供了一个软件层来促进稍微更高级别的编程。Driverlib 提供了一种更具可读性和可移植性的外设寄存器编程方法。这样的可移植性可以更轻松地移植到将来的器件系列，因为即使控制位可能在寄存器内和寄存器间发生变化，功能调用也可以保持不变。

3.2 嵌入式应用程序二进制接口 (EABI) 支持

F2837xD/S/07x 器件是用于支持通用目标文件格式 (COFF) 和嵌入式应用程序二进制接口 (EABI) 的首批 C2000 器件系列之一。有关更多信息，请参阅 https://software-dl.ti.com/C2000/docs/optimization_guide/phase1/index.html#application-binary-interface-abi。EABI 克服了 COFF 的一些限制，其中包括符号调试信息不支持 C/C++，以及关于最大段数和段名及源文件长度的限制。请注意，EABI 与 COFF 不兼容，因此，两种格式之间无法相互转换。下面简单总结了 EABI 与 COFF 相比的差异。

- 直接初始化
 - 在 EABI 中，未初始化的数据默认为 0。
 - 在 EABI 中，原始数据初始化是通过链接器生成的压缩副本表完成的。
- C++ 语言支持
 - C++ 内联函数语义：在 COFF 中，会将内联函数视为静态内联函数，这会导致无法内联的函数或含有静态数据的函数出现问题。在 EABI 中，没有静态”限定符的内联函数具有外部链接。
 - 更好的模板实例化：COFF 使用一种名为晚期模板实例化的方法，而 EABI 使用早期模板实例化方法。晚期模板实例化可能会出现库代码问题，从而导致链接时间较长。早期实例化使用 ELF COMDAT 来保证模板始终得到正确实例化，并且在最终可执行文件中最多存在每个实例化的一个版本。
 - 表驱动的异常处理 (TDEH)：相比于 COFF，TDEH 对代码性能的影响几乎为零。COFF 使用 setjmp/longjmp 来实现由 EABI 实现的 C++ 异常特性。
- 由 EABI 实现的特性
 - Location 属性：指定符号在 C 源代码中的运行时地址。
 - Noinit/persistent 属性：指定是否应在 C 自动初始化期间初始化符号。
 - Weak 属性：弱符号定义被强定义取代。在链接时，不需要解析弱符号引用。未解析的弱符号解析为 0。
 - 外部别名：在 COFF 中，如果对 A 的所有调用都可用 B 替代，编译器会使 A 成为 B 的别名。必须在同一个文件中定义 A 和 B。在 EABI 中，编译器会使 A 成为 B 的别名，即使 B 是外部属性。
- 调用约定
 - COFF 和 EABI 之间的标量调用约定相同。
 - 结构调用约定 (EABI)：
 - 单字段结构由对应于基础标量类型的值传递/返回。
 - 对于 FPU32，小于 128 位的同质浮点结构将由值传递。
 - 在 R0H-R3H 中传递，然后由值在堆栈上传递。
 - 由值传递的结构也是寄存器分配的候选项。
 - 对于 FPU64，相同的原理适用于 64 位双精度值 (R0-R3)。
- 双精度内存大小
 - 在 EABI 中，双精度是 64 位大小，而在 COFF 中，双精度仍表示为 32 位大小。
 - C/C++ 要求双精度能够表示整数类型，并具有至少 10 个十进制数字，而这实际上需要 64 位双精度值。

表 3-1 总结了 COFF 和 EABI 使用的由编译器生成的段名。

表 3-1. 段名

说明	COFF	EABI
只读段		
Constdata	.econst	.const
22 位以上的 Constdata	.farconst	.farconst
代码	.text	.text
预主构造函数	.pinit	.init_array
异常处理	不适用	.c28xabi.exidx/.c28xabi.exstab
读写段		
未初始化数据	.ebss	.bss
初始化数据	不适用	.data
22 位以上的未初始化数据	.farbss	.farbss
22 位以上的初始化数据	不适用	.fardata
堆	.esystem	.system
栈	.stack	.stack
CIO 缓冲器	.cio	.bss:cio

有关 EABI 和迁移过程的更多信息，请参阅以下参考指南：

- [TMS320C28x 汇编语言工具用户指南](#)
- [TMS320C28x 优化 C/C++ 编译器用户指南](#)
- C2000 从 COFF 迁移到 EABI https://software-dl.ti.com/ccs/esd/documents/C2000_c28x_migration_from_coff_to_eabi.html

4 封装和引脚分配

两个器件系列均采用 176 引脚薄型四方扁平封装 (LQFP)；但是它们不具有引脚兼容性。所有其他封装选项均不具有封装兼容性，也不具有引脚兼容性。从 F2833x/23x 迁移到 F2837xD/S/07x 的任何应用都将需要新的电路板布局，以适应引脚分配和/或封装的变化。更多信息，请参阅器件专用数据表。

5 工作频率和电源管理

F2837xD/S 器件的最大工作频率为 200MHz (2807x 时为 120MHz)。相比之下，F2833x/23x 器件的最大工作频率为 150MHz 或 100MHz，具体取决于特定器件系列成员。

F2833x/23x 器件需要 3.3V 和 1.8V 工作电压，而 F2837xD/S/07x 器件需要 3.3V 和 1.2V 工作电压。只有在 2807x 器件中，才可以使用片上稳压器 (VREG) 生成 1.2V 工作电压。F2837xD/S/07x 器件具有内置上电复位 (POR) 电路。在上电期间，POR 电路会驱动 XRS 引脚至低电平。看门狗或 NMI 看门狗复位也会驱动引脚至低电平。外部电路可能会驱动引脚执行器件复位。POR 电路可在上电期间将 I/O 保持在高阻抗状态。有关电源管理的详细信息，请参阅器件特定数据表。

6 电源时序

在为 F2837xD/S/07x 器件供电之前，不能对任何数字引脚施加比 VDDIO 高 0.3V 以上的电压，也不能对任何模拟引脚 (包括 VREFHI) 施加比 VDDA 高 0.3V 以上的电压。3.3V 电源 VDDIO 和 VDDA 应一起上电，在正常工作期间彼此之间的差值应保持在 0.3V 以内。VDD 时序要求由器件负责处理。F2833x/23x 器件没有特定电源时序要求，但要求避免干扰 GPIO 引脚。

7 输入时钟选项

F2833x/23x 器件需要外部石英晶体或振荡器来生成器件时钟。F2837xD/S/07x 器件具有两个可用于生成器件时钟的片上零引脚内部振荡器 (INTOSC1 和 INTOSC2)。请注意, INTOSCx 的精度对于某些应用而言可能不足。在这种情况下, 仍可使用外部石英晶体或振荡器。

8 存储器映射

对于闪存和 RAM, F2837xD/S/07x 和 F2833x/23x 之间的存储器映射是不同的, 并且必须相应地重新编译代码。有关存储器映射的具体详细信息, 请参阅器件特定数据表及您感兴趣的特定器件型号。

9 闪存和 OTP

本部分将重点介绍闪存和 OTP 存储器的主要差异。

9.1 扇区大小和数量

扇区的大小和数量已更改, 因此必须相应地重建代码。具体的闪存大小以及扇区配置因器件而异。相关详细信息, 请参阅器件特定数据表。请注意, 对闪存进行编程的代码应在 RAM 之外执行, 并且, 在进行擦除或编程操作时, 不应以任何形式访问闪存组。

9.2 闪存参数

F2837xD/S/07x 和 F2833x/23x 器件是使用不同的工艺技术制造的。用于对闪存进行编程的 API 因此而完全不同。两个器件系列的闪存参数 (如擦除/编程时间、擦除/编程周期数以及寿命) 是不同的。有关更多详细信息, 请参阅数据表。

9.3 闪存编程

F2837xD/S/07x 器件采用的闪存技术与 F2833x/23x 器件采用的闪存技术不同。F2837xD/S/07x 闪存支持更快的擦除和编程操作。出于安全原因, 其还支持 ECC。正是由于支持 ECC, F2837xD/S/07x 闪存 API 允许用户以四种模式进行编程: *Fapi_DataOnly*、*Fapi_AutoEccGeneration*、*Fapi_DataAndEcc* 和 *Fapi_EccOnly*。此外, F2837xD/S/07x 闪存一次可以编程 128 位, 而 F2833x/23x 一次只能编程 16 位。F2837xD/S/07x 闪存 API 支持所有这些增强功能, 因此, 其 API 原型与 F2833x/23x 的 API 原型不兼容。有关更多详细信息, 请参阅 [F2837xS 闪存 API \(V1.55\) 参考指南](#) 和 [F2837xD 和 F2807x 闪存 API \(V1.54\) 参考指南](#)。

9.4 闪存入口点

在 F2833x/23x 器件上, 闪存入口点为 0x33FFF6。在 F2837xD/S/07x 器件上, 入口点为 0x00080000。

9.5 双代码安全模块 (DCSM) 和密码位置

F2837xD/S/07x (DCSM) 器件和 F2833x/23x (CSM) 器件在代码安全机制方面有很大不同。DCSM 为两个区域 (区域 1 和区域 2) 提供保护, 旨在阻止对各种片上存储器资源的访问和可见性, 从而防止对专有代码进行复现和反向工程。这两个区域的选项是完全相同的, 并且可以将每个存储器资源分配给任何一个区域。这两个区域可以分别保护每个闪存扇区、每个 Dx/LSx 内存块、用户 OTP 和安全 ROM。

每个区域均由自己的 128 位 (四个 32 位字) 用户定义密码来保护, 该密码基于区域特定链接指针存储在其专用的 OTP 位置。用户可访问的 CSMKEY 寄存器用于保护和取消保护器件的安全, 默认情况下, 新的或未编程的器件将是不安全的。由于无法擦除 OTP, 因此可以通过使用链接指针选择 OTP 块内部活动区域的位置来提供灵活性, 从而使用户最多可以对配置进行三十次修改。这是基于以下事实实现的: OTP 中的每个位可以按照一次一个位的方式编程, 并且“1”可以编程为“0”, 但不能通过擦除恢复为“1”。

链接指针中被编程为“0”的最高有效位位置定义了 OTP 块内部活动区域的有效偏移基地址。这与 F2833x/23x 器件不同，后者的 128 位 (八个 16 位字) 密码存储在闪存的最后八个位置。

9.6 OTP

在 F2837xD/S/07x 器件上，整个 OTP 都被保留，并且，与 F2833x/23x 不同，它不可用于用户代码/数据 (即，不存在进入 OTP 的引导 ROM 入口点)。它包含两个 1K x 16 位纠错码 (ECC) 保护的扇区。TI OTP 扇区被保留仅供 TI 内部使用，包含由闪存状态机用于擦除和编程操作的器件校准/修整数据和设置。DCSM OTP (也称为用户 OTP) 扇区包含用于安全性和引导过程的用户可配置位置。

10 引导 ROM

本部分将重点介绍 F2837xD/S/07x 器件的引导 ROM 增强特性。引导 ROM 的大小已从 F2833x/23x 上的 8K x 16 字增加到 F2837xD/S/07x 上的 32K x 16 字 (每个 CPU)。F2837xD/S/07x 引导 ROM 在 0x003F 8000 处启动。

10.1 引导 ROM 保留的 RAM

在 F2837xD/S/07x 器件上，引导 ROM 保留的内存是从 0x0002 开始的前 0x0121 个字。本部分包含引导状态、引导模式和引导堆栈。在引导加载完成之前，请勿将代码或数据分配给这些内存位置。

10.2 引导模式选择

F2837xD/S/07x 器件通过对 BOOTCTRL 寄存器进行编程，能够使用替代方案或减少引导模式选择引脚，具有极大的灵活性，而 F2833x/23x 引导模式引脚则采用硬编码，提供预定的引导选项，丝毫不灵活。表 10-1 比较了适用于各自器件系列的两个引导模式选项。

表 10-1. 引导模式选项比较

	F2833x/23x	F2837xD/S/07x
引导模式引脚	GPIO87、GPIO86、GPIO85 和 GPIO84 是该器件的引导模式选择引脚。 无法修改引导模式引脚。	GPIO72 和 GPIO84 是该器件的默认引导模式引脚。 通过将 DCSM-OTP-BOOTCTRL 配置为独立模式并将 EMU-BOOTCTRL 配置为仿真模式，可以配置其他 GPIO 以用作引导模式引脚。
引导加载程序选项		独立模式： 可以配置 Z1/Z2-OTP-BOOTDEF-LOW 和 Z1/Z2-OTP-BOOTDEF-HIGH 以选择下方可用的引导模式。 仿真模式： 可以配置 EMU-BOOTDEF-LOW 和 EMU-BOOTDEF-HIGH 以选择下方可用的引导模式。
	引导模式	引导模式
	可用选项数量	可用选项数量
	PARALLEL_GPIO	PARALLEL_BOOT
	1	2
	SCI_BOOT	SCI_BOOT
	1	5
	SPI_BOOT	SPI_BOOT
	1	4
	I2C_BOOT	I2C_BOOT
	1	3
	CAN_BOOT	CAN_BOOT
	1	3
	RAM_BOOT	RAM_BOOT
	1	1
	FLASH_BOOT	FLASH_BOOT
	1	4
	OTP_BOOT	OTP_BOOT
	1	不可用
	WAIT_BOOT	WAIT_BOOT
	不可用	2
	McBSP_BOOT	
	1	不可用
	XINTF x16	
	1	不可用
	XINTF x32	
	1	不可用
	并行 XINTF	
	1	不可用
	跳转至 SARAM	
	1	不可用

有关引导模式选择的其他信息，请参阅器件特定 TRM。

10.3 引导加载程序

F2837xD/S/07x 可实现在使用外设引导加载程序时灵活地选择引脚（例如 SCI、SPI、I2C 或 CAN）。与 F2833x/23x 不同，F2837xD/S/07x 不支持 OTP 引导模式。

11 架构增强

F2837xD/S/07x 器件包括许多新的架构增强特性。本部分将简要介绍从 F2833x/23x 器件到 F2837xD/S/07x 器件发生了哪些架构变化。有关更多信息，请参阅相应的 TRM。

11.1 时钟源和域

F2837xD/S/07x 器件上的时钟源和其他时钟域有许多增强和更改。这些主要增强和更改包括：

- 增加了外设时钟门控寄存器的数量以处理更多和新增的外设
- INTOSC2 是主要的内部时钟源，并且是复位时的默认系统时钟
- INTOSC1 是一个备用时钟源，通常仅为看门狗计时器和时钟丢失检测电路（MCD）提供时钟
- 外部时钟源（XTAL）可用作主系统和 CAN 位时钟源；可在数据表中找到频率限制和时序要求
- 外部时钟输出（XCLKOUT）可以路由到 GPIO73，可用的时钟源包括 PLLSYSCLK、PLLRAWCLK、CPU1.SYSCLK、CPU2.SYSCLK、AUXPLLRAWCLK、INTOSC1 和 INTOSC2。
- SYSPLL 整数乘法器（IMULT）的值可以是 1 到 127 的数字。SYSPLL 分数乘法器（FMULT）支持四个不同值：0、0.25、0.5 和 0.75。
- PLLSYSCLK 分频选择（PLLSYSCLKDIV）的值可以是 1 或偶数（最大为 126）
- XCLKOUT 分频选择（XCLKOUTDIV）具有 /8（复位时的默认值），此外还有 /1、/2 和 /4

11.2 看门狗计时器

F2837xD/S/07x 看门狗计时器包括可选“窗口化”功能，该功能用于设置计数器复位之间的最小延迟。这与看门狗预分频器一起提供了范围广泛的超时值。最小窗口检查功能是对超时机制的补充，有助于防止错误情况绕过正常程序流的大部分，但仍包括看门狗处理。WDWCR 寄存器包含所需的最小看门狗计数。当 WDCNTR 小于 WDWCR 时，任何对看门狗进行维护的尝试都会触发看门狗中断或复位。当 WDCNTR 大于或等于 WDWCR 时，可以正常维护看门狗。重置时，窗口最小值为零，这将禁用窗口化特性。

11.3 外设中断扩展（PIE）

F2837xD/S/07x PIE 模块将多达十六个外设中断复用到十二条 CPU 中断组线路的每条线路中，从而进一步扩展为对多达 192 个外设中断信号提供支持。结果，扩展了中断向量表，并利用了 PIEIFRx 和 PIEIERx 寄存器中的所有 16 位字段。中断向量表寻址实际上可以拆分为两个表，其中，外设组中断 1 至 8 的范围为 0x0D40 至 0x0DFF，而外设组中断 9 至 16 的范围为 0x0E00 至 0x0EBF。这为较低范围的外设中断向量地址提供了向后兼容性。PIE 向量表已更新，以容纳其他外设发出的中断。相比之下，F2833x/23x 将多达八个外设中断复用到十二组的每一组中，产生多达 96 个外设中断信号。

11.4 锁定保护寄存器

F2837xD/S/07x 器件利用带多个配置寄存器的“LOCK”保护来防止伪 CPU 写操作。一旦设置了这些相关的 LOCK 寄存器位，就无法再通过软件修改各个锁定的寄存器。表 11-1 汇总了可用的 LOCK 寄存器。

表 11-1. LOCK 寄存器

CLKCFGLOCK1	CPUSYSLOCK1	DMACHSRCSELLOCK	CLA1TASKSRCSELLOCK
DEVCFGLOCK1	DxLOCK	LSxLOCK	GSxLOCK
GPxLOCK	INPUTSELECTLOCK	OUTPUTLOCK	SYNCSOCLOCK
TRIPLOCK	AUXSIGLOCK	DACLOCK	LOCK
COMPLOCK	EMIF1LOCK	EMIF2LOCK	

11.5 通用输入/输出（GPIO）

除了 CPU 控制的 I/O 功能之外，F2837xD/S/07x 还允许在单个启用 GPIO 的引脚上复用多达十二个独立的外设信号。每个引脚都可以由所选外设或 CPU 控制。有六个 I/O 端口；端口 A 包含 GPIO0-GPIO31，端口 B 包含

GPIO32-GPIO63，端口 C 包含 GPIO64-GPIO95，端口 D 包含 GPIO96-GPIO127，端口 E 包含 GPIO128-GPIO159，而端口 F 包含 GPIO160-GPIO168。此器件上的模拟信号与数字输入进行多路复用。这些模拟 I/O (AIO) 引脚不具有数字输出功能，并且被分配给单个端口。

11.6 外部中断

F2837xD/S/07x 具有五个外部中断 (比 F2833x/23x 少两个)。每个外部中断 (XINT1-5) 都可以通过输入 X-BAR 映射到任何 GPIO 引脚。XINT1-3 具有一个自由运行的 16 位计数器，可以测量中断之间经历的时间。

11.7 纵横制 (X-BAR)

X-BAR 提供了一种灵活的方法，允许在各种配置中互连多个输入、输出和内部资源。F2837xD/S/07x 器件包含三个 X-BAR：输入 X-BAR、输出 X-BAR 和 ePWM X-BAR。

- 输入 X-BAR - 用于将外部 GPIO 信号路由到器件。它可以访问每个 GPIO 引脚，其中的每个信号都可以路由到任何或多个目的地，包括 ADC、eCAP、ePWM、输出 X-BAR 和外部中断。F2837xD/S/07x 输入 X-BAR 具有十四个输入 (INPUT1 至 INPUT14)，并且可以选择 INPUT7 至 INPUT12 作为每个 eCAP 模块的外部输入。

备注

这与 F2833x/23x 器件不同，后者使用 GPIO 多路复用器选择特定的专用输入引脚来访问 eCAP 模块。

- 输出 X-BAR - 用于将各种内部信号路由到器件之外。它包含八个输出，这些输出被路由到 GPIO 结构，其中的每个输出都具有一个或多个分配的引脚位置，标记为 OUTPUTXBARx。此外，输出 X-BAR 可以选择单个信号，也可以逻辑或 (OR) 最多 32 个信号。
- ePWM X-BAR - 用于将信号路由到每个 ePWM 模块的 ePWM 数字比较子模块，以进行跳闸区和同步等操作。它包含八个输出，这些输出作为 TRIPx 信号路由到每个 ePWM 模块。同样，ePWM X-Bar 可以选择单个信号，也可以逻辑或 (OR) 最多 32 个信号。

12 外设

添加了新的外设，并更新了大多数现有外设。本部分简要介绍了从 F2833x/23x 器件到 F2837xD/S/07x 器件有哪些新增和变化。如需概要了解可用的外设，请参阅 [C2000 实时控制外设参考指南](#)。

12.1 新外设

F2837xD/S/07x 器件包含 F2833x/23x 器件上未提供的新外设。更多信息，请参阅器件专用数据表。

12.1.1 模拟子系统互连

F2837xD/S/07x 利用可支持灵活引脚使用的模拟子系统互连。CMPSS 输入和数字输入与 ADC 输入进行多路复用。这种互连允许单个引脚将信号路由到多个模拟模块。模拟引脚围绕 CMPSS 模块形成模拟组，并在模拟引脚和内部连接表中定义了路由。

12.1.2 比较器子系统 (CMPSS)

虽然 F2833x/23x 器件中没有 CMPSS 模块，但 F2837xD/S/07x 器件上具有多达八个 CMPSS 模块。每个模块包含两个比较器、两个参考 12 位 DAC、两个数字滤波器和一个斜坡发生器。CMPSS 模块可用于实现峰值电流模式控制和电压跳闸监测，这些功能可用于开关模式功率控制和功率因数校正等应用。该模块围绕一对模拟比较器进行设计，可以生成一个数字输出，用于指示正输入端的电压是否大于负输入端的电压。比较器的正输入始终由外部引脚驱动。负输入可由外部引脚或内部可编程的 12 位 DAC 作为参考电压进行驱动。写入 DAC 的值可以立即生效或与 ePWM 事件同步。下降斜坡发生器可用于控制模块中一个比较器的内部 DAC 参考值，从而可在数字电源应用中实现峰值电流模式控制。每个比较器输出均通过可编程的数字滤波器进行馈送，可防止电气开关噪声引起伪跳闸信号。CMPSS 的输出端生成一些提供给 ePWM 事件触发子模块和 GPIO 结构的跳闸信号。此外，CMPSS 具有 PWM 消隐功能，可以清除和重置 ePWM 周期边界附近的现有或即将发生的跳闸条件。此外，通过使用模拟子系统互连方案，可以独立选择 CMPSS 比较器的正输入信号和负输入信号。

12.1.3 控制律加速器 (CLA)

F2837xD/S/07x 器件具有 CLA。CLA 在 F2833x/23x 器件上不可用。

12.2 控制外设

本部分将介绍 F2837xD/S/07 器件控制外设的变化和新增特性。有关更多信息，请参阅以下参考指南：

- [C2000 实时控制外设参考指南](#)

12.2.1 增强型脉宽调制器 (ePWM)

F2837xD/S/07x 器件上的 ePWM 模块在功能上保持不变，但包含许多增强特性。结果，增加了其他寄存器，并重新映射了 ePWM 地址空间，从而改善校准和使用。这些增强特性包括：

- 计数器比较子模块 - 添加的计数器可以比较 CMPC 和 CMPD，允许产生中断和 ADC SOC 事件。
- 动作限定符子模块 - 添加了 AQCTLA 和 AQCTLB 寄存器的影子加载功能，实现即使在相位改变时也必须周期结束时进行的更改。此外，动作限定符子模块还支持 SYNC 上的影子到活动加载以及全局重新加载。
- 死区子模块 - 为半个周期时钟模式下的死区 RED 和 FED 添加了高分辨率功能。包括可在任一 PWM 输出端同时启用 RED 和 FED 的特性。增加了包含 14 位计数器的死区。死区/死区高分辨率寄存器经过影子化以允许动态更改配置。
- 事件触发子模块 - 现在可以针对 TBCTR == zero 事件和 TBCTR == period 事件生成中断和 ADC 转换启动。此特性可实现双边沿 PWM 控制。此外，可以从数字比较子模块中定义的事件生成 ADC 转换启动。增强了用于发出中断申请的预分频逻辑，并将 ADC SOC 扩展到多达每 15 个事件触发一次，从而允许在发生 SYNC 事件时针对事件计数器进行软件初始化。
- 跳闸区子模块 - 添加了独立的标志，以反映每个 TZ 源的跳闸状态。另外，对跳闸区域模块进行了更改，以支持某些电源转换器开关技术，例如谷底开关。跳闸区 TZ4 源自反相的 EQEPxERR 信号，TZ5 连接至系统时钟故障逻辑，而 TZ6 源自 CPU 的 EMUSTOP 输出。
- 数字比较子模块 - 新增了数字比较子模块，通过为数字比较信号提供滤波、消隐和改进的跳闸功能来增强事件触发和跳闸区子模块。此类特性对于峰值电流模式控制和支持模拟比较器至关重要。数字比较跳闸选择逻辑 [DCTRIPSEL] 具有多达 12 个由输入 X-BAR 逻辑选择的外部跳闸源。此外，还可以对所有这些源进行逻辑或 (OR) 运算，因此最多有 14 个外部和内部源可用于创建各自的 DCxEVT。消隐窗口滤波器寄存器宽度为 16 位，并且 DCCAP 功能已得到增强，以提供更大的编程灵活性。
- 高分辨率 PWM - 支持在 ePWMxA 和 ePWMxB 输出端进行高分辨率周期和占空比控制。
- 同时写入到 TBPRD 和 CMPx 寄存器 - 支持写入到任何要绑定到任何其他 ePWM 模块的 ePWM 模块的 TBPRD、CMPA:CMPAHR、CMPB:CMPBHR、CMPC 和 CMPD 寄存器，还支持将所有 ePWM 模块绑定到特定的 ePWM 模块 (如果需要)。
- 在 TBPRD 和 CMP 寄存器的 SYNC 上进行影子到活动加载 - 支持同时写入 TBPRD 和 CMPA/B/C/D 寄存器。
- 延迟跳闸功能 - 已添加更改以实现死区插入功能，从而支持峰值电流模式控制类型应用所需的延迟跳闸功能。这是通过允许比较器事件作为触发事件 (事件 T1 和 T2) 进入动作限定符子模块来实现的。如果使用比较器 T1/T2 事件来修改 PWM，则 PWM 波形的更改不会立即发生，而是会同步到下一个 TBCLK。
- 一次性和全局重新加载寄存器 - 允许从影子到活动寄存器的一次性和全局重新加载功能。这样可以避免在多相应用等应用中出现重新加载不完整的情况。此外还允许对影子到活动重新加载事件进行可编程的预分频。全局加载可通过消除中断并确保同时加载所有寄存器来简化 ePWM 软件。
- 与 PWM SYNC 相关的增强特性 - 同步机制现在包括两个可馈入 ePWM 模块的全部第三个实例 (例如，ePWM1、ePWM4、ePWM7 等等) 的可能外部 PWM SYNCIN 源。同步机制允许基于 CMPC 和 CMPD 事件生成 PWM SYNCOUT。这些事件也可以用于 PWMSYNC 脉冲选择。

12.2.2 增强型捕获模块 (eCAP)

F2837xD/S/07x 器件具有六个 eCAP 模块。F2833x/23x 器件具有多达六个模块。

12.2.3 增强型正交编码脉冲模块 (eQEP)

F2837xD/S/07x 器件具有多达三个 eQEP 模块。F2833x/23x 器件具有两个。

12.2.4 Σ - Δ 滤波器模块 (SDFM)

F2837xD/S/07x 器件支持多达八个 Σ - Δ 滤波器模块 (SDFM) 输入通道，每条通道具有两个并联滤波器且具有以下特性：

- 标准 SDFM 数据滤波

- 用于快速响应超范围情况的比较器滤波器

12.3 模拟外设

本部分将介绍 F2837xD/S/07x 器件模拟外设的变化和新增特性。有关更多信息，请参阅以下参考指南：

- [C2000 实时控制外设参考指南](#)

12.3.1 模数转换器 (ADC)

F2833x/23x 上的单个 ADC 具有两个采样保持 (S/H) 电路，与之不同的是，F2837xD/S/07x 利用四个独立的 ADC，每个 ADC 具有一个 S/H 电路。这使得 F2837xD/S/07x 可以高效管理多个模拟信号，从而提高整体系统吞吐量。通过使用多个 ADC 模块，可以实现同时采样或独立运行。ADC 模块是使用逐次逼近 (SAR) 架构实现的，支持 12 位或 16 位分辨率，每个 ADC 的吞吐量分别为 3.5MSPS 或 1.1MSPS。请注意，16 位 ADC 仅使用“全差分输入”，这不同于 F2833x/23x 器件上的单端输入。有关更多信息，请参阅 [SAR ADC 输入类型](#)。以下为需要了解的迁移要点：

- F2837xD/S/07x 器件采用基于转换启动 (SOC) 的架构。可以灵活地组合使用各个 SOC 以创建任意长度的转换序列。这非常适合 F2833x/23x 中在自动转换模式下映射采样方案 (单路、双路或级联自动转换序列应全部很好地映射到已配置的 SOC 集，以使用相同的触发源)。
- 除了轮询和高优先级模式之外，F2837xD/S/07x 还增加了突发优先级模式。该模式使用单独的突发控制寄存器来选择突发大小和触发源。突发模式的功能类似于处于启动/停止模式的 F2833x/23x 序列发生器架构。这可用于仿真循环缓冲区采样策略或可在同一触发条件的不同转换之间交替使用的采样策略。注：只有一个突发模式序列发生器可用。如果 F2833x/23x 设计使用处于启动/停止模式的双路序列发生器，则方案可能不会精确地映射到基于 F2837xD/S/07x 的设计。
- F2837xD/S/07x 具有四个灵活的 PIE 中断 (每个 ADC)，而不是像 F2833x/23x 一样具有三个。
- 为了进一步增强 F2837xD/S/07x ADC 的功能，每个 ADC 模块都包含四个后处理块 (PPB)，而每个 PPB 可以链接到任何 ADC 结果寄存器。PPB 可用于偏移校正，从设定点计算误差，检测极限和过零，以及捕获触发到采样的延迟：
- F2837xD/S/07x ADC S+H 通过 SYSCLK (而不是 ADCCLK) 计时。当 ADC 未在转换时，ADCCLK 不会自由运行。
- 现在可以单独为每个 SOC (每个通道) 配置不同的 S+H 长度。
- 与 F2833x/23x 器件的固定 3.0V 电压范围相比，F2837xD/S/07x V_{REF} 是比例式的 (例如，用户可以在 VREFHI 中输入 2.5V 以获取 2.5V 的 ADC 电压范围，或输入 3.0V 以获取 3.0V 的电压范围)。

12.4 通信外设

本部分将介绍 F2837xD/S/07x 器件通信外设的变化和新增特性。有关更多信息，请参阅以下参考指南：

- [C2000 实时控制外设参考指南](#)

12.4.1 SPI

F2837xD/S/07x SPI 包括以下增强功能：

- 高速模式
- DMA 支持

12.4.2 SCI

F2837xD/S/07x SCI 模块在功能上与 F2833x/23x 相同。

12.4.3 USB

F2837xD/S/07x 器件具有一个 USB 端口。F2833x/23x 器件上没有 USB 端口。

12.4.4 I2C

F2837xD/S/07x 具有两个 I2C 模块。F2833x/23x 具有一个 I2C 模块。

12.4.5 CAN

与 F2833x/23x eCAN 相比，F2837xD/S/07x DCAN 具有不同的寄存器结构，因此无法将一个模块编写的代码迁移到另一个模块。

以下是 F2837xD/S/07x DCAN 具备但 F2833x/23x eCAN 不具备的特性：

- 所有 RAM 模块的奇偶校验机制
- 可以禁用自动重发 (仲裁失败时)
- 静默模式 (节点被动侦听)
- 邮箱 RAM 可以组合形成 FIFO 缓冲器
- 可以在自检模式下在 CANTX 引脚上监测数据

以下是 F2833x/23x eCAN 具备但 F2837xD/S/07x DCAN 不具备的特性：

- 消息时间戳
- 传输优先级配置 (TPL)
- 数据字节顺序配置 (DBO)

如需更多信息，请参阅以下应用报告：

- [DCAN 模块的编程示例和调试策略](#)

13 可配置逻辑块 (CLB)

F2837xD/S/07x 器件具有可配置逻辑块 (CLB)。CLB 是一组可配置的块，可使用软件互连这些块以实现自定义数字逻辑功能。CLB 能够通过一组纵横制互连来增强现有外设，这些互连可提供与现有控制外设 (例如增强型脉宽调制器 (ePWM)、增强型捕获模块 (eCAP) 和增强型正交编码器脉冲模块 (eQEP)) 的高度连接性。纵横制互连还支持将 CLB 连接到外部 GPIO 引脚。这样，CLB 可以配置为与器件外设交互以执行小型逻辑功能 (例如简单的 PWM 生成器) 或实现自定义串行数据交换协议。

14 器件比较概要

在本部分，表 14-1 对 F2837xD/S/07x 和 F2833x/23x 器件系列的常规特性进行了比较。有关器件特性、最大时钟频率、存储器大小以及外设可用性和数量的具体详细信息，请参阅器件特定数据表。仅针对器件系列显示超集器件型号。

表 14-1. 器件比较矩阵

	F28379D	F28075	F28335
时钟	200MHz	120MHz	150MHz
VCU-II	√ (1)	-	-
TMU	√	√	-
CLA	√ (1 类)	√ (1 类)	-
闪存/RAM	512K x 16/102K x 16	256K x 16/50K x 16	256K x 16/34K x 16
EMIF	√	√	-
XINTF	-	-	√
32 位 CPU 计时器	√	√	√
看门狗计时器	√	√	√
NMI WD 计时器	√	√	-
0 引脚内部振荡器	√	√	-
ADC	16 位模式和 12 位模式 3.5MSPS x 4/1.1MSPS x 4	12 位 模式 3.1MSPS x 3	12 位 模式 12.5MSPS x 1
CMPSS (带 2 个 DAC)	√	√	-
缓冲 DAC	√	√	-
ePWM/HRPWM	√/√ (4 类)	√/√ (4 类)	√/√ (0 类)
eCAP/HRCAP	√/√ (0 类)	√/√ (0 类)	√/- (0 类)
eQEP	√ (0 类)	√ (0 类)	√ (0 类)
SDFM	√	√	-

表 14-1. 器件比较矩阵 (continued)

	F28379D	F28075	F28335
CAN ⁽²⁾	√ (DCAN)	√ (eCAN)	√ (eCAN)
I2C	√ (1 类)	√ (0 类)	√ (0 类)
SCI	√	√	√
SPI	√ (2 类)	√ (2 类)	√ (0 类)
McBSP	√	√	√
USB	√	√	-
uPP	√	-	-
X-BAR	√	√	-
CLB	√	√	-

(1) √ 表示可用。有关详细信息，请查看具体器件。

(2) DCAN 和 eCAN 不具有软件兼容性。

有关器件的更多详细信息，请参阅以下数据表：

- [TMS320F28002x 微控制器数据表](#)
- [TMS320F2803x 微控制器数据表](#)
- [TMS320F2802x 微控制器数据表](#)

15 参考文献

- 德州仪器 (TI) : [TMS320F2833x、TMS320F2823x 数字信号控制器 \(DSC\) 数据表](#)
- 德州仪器 (TI) : [TMS320C28x CPU 和指令集参考指南](#)
- 德州仪器 (TI) : [TMS320C28x 扩展指令集技术参考手册](#)
- 德州仪器 (TI) : [C2000 实时控制外设参考指南](#)
- 德州仪器 (TI) : [TMS320C28x 汇编语言工具用户指南](#)
- 德州仪器 (TI) : [TMS320C28x 优化 C/C++ 编译器用户指南](#)
- 德州仪器 (TI) : [controlSUITE™ 至 C2000Ware 过渡指南](#)
- <http://www.ti.com/tool/C2000WARE>
- 德州仪器 (TI) : [C28x 嵌入式应用程序二进制接口](#)
- C2000 从 COFF 迁移到 EABI https://software-dl.ti.com/ccs/esd/documents/C2000_c28x_migration_from_coff_to_eabi.html
- 德州仪器 (TI) : [TMS320F28002x 闪存 API 参考指南](#)
- 德州仪器 (TI) : [DCAN 模块的编程示例和调试策略](#)
- 德州仪器 (TI) : [TMS320F28004x 引导特性和配置](#)
- 德州仪器 (TI) : [TMS320F2833x、TMS320F2823x 数字信号控制器 \(DSC\) 数据表](#)
- 德州仪器 (TI) : [TMS320x2833x、TMS320x2823x 技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2833x、TMS320F2823x DSC 器件勘误表](#)
- 德州仪器 (TI) : [TMS320F2837xD 双核微控制器数据表](#)
- 德州仪器 (TI) : [TMS320F2837xD 双核微控制器技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2837xD 双核 MCU 器件勘误表](#)
- 德州仪器 (TI) : [TMS320F2837xS 微控制器数据表](#)
- 德州仪器 (TI) : [TMS320F2837xS 微控制器技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2837xS MCU 器件勘误表](#)
- 德州仪器 (TI) : [TMS320F2807x 微控制器数据表](#)
- 德州仪器 (TI) : [TMS320F2807x 微控制器技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2807x MCU 器件勘误表](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司