



Nancy Zhang, Matthew Murdock

## 摘要

为电子设计产生负轨的需求是一项常见的挑战。本应用手册说明了如何使用高效 TPS629210-Q1 设计反相降压/升压。这样可以使用正输入电压来产生稳定的负输出电压。该应用报告详细介绍了元件选择标准和公式，以便设计人员可以根据自己的要求适当地扩展解决方案。本文档还包括一个设计示例以及捕获的波形。同样的设计也适用于 TPS629210 和 TPS629210E 器件，这些器件与 TPS629210-Q1 引脚对引脚兼容。

## 内容

1 反相降压/升压拓扑.....	3
1.1 概念.....	3
1.2 输出电流计算.....	5
1.3 $V_{IN}$ 和 $V_{OUT}$ 范围.....	6
2 数字引脚配置.....	8
2.1 使能引脚.....	8
2.2 MODE/S-CONF 引脚.....	10
2.3 电源正常引脚.....	11
3 设计注意事项.....	12
3.1 输入电容器选择.....	12
3.2 输出电感器选型.....	12
3.3 稳定性限制和输出电容器选型.....	13
4 布局布线注意事项.....	14
5 如何将降压修改为反相降压/升压？.....	15
6 典型性能和波形.....	16
7 结论.....	22
8 参考文献.....	23

## 插图清单

图 1-1. TPS629210-Q1 降压拓扑.....	3
图 1-2. TPS629210-Q1 反相降压/升压拓扑.....	3
图 1-3. 反相降压/升压配置.....	5
图 1-4. 最大输出电流与输入电压间的关系.....	6
图 2-1. EN 引脚电平转换器.....	8
图 2-2. 带分压器的 EN 引脚.....	9
图 2-3. 具有 2.5MHz 开关频率和自动 PFM/PWM 的外部反馈.....	10
图 2-4. PG 引脚电平转换器.....	11
图 3-1. 如果安装 C_BYP，则需要安装肖特基 D1.....	12
图 4-1. TPS629210-Q1 反相降压/升压布局示例.....	14
图 5-1. 修改前的降压 EVM.....	15
图 5-2. 修改后的反相降压/升压 EVM.....	15
图 6-1. 测试电路的原理图.....	16
图 6-2. $V_{OUT} = -3.3V$ 时的效率.....	16
图 6-3. $V_{OUT} = -3.3V$ 时的负载调节.....	17
图 6-4. $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0A$ 和 $0.3A$ 时的线路调节.....	17
图 6-5. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$ 时的环路响应.....	18
图 6-6. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0A$ 时的输出电压波纹.....	18

图 6-7. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$ 时的输出电压波纹.....	19
图 6-8. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$ 时的输入电压波纹.....	19
图 6-9. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$ 时的使能启动.....	20
图 6-10. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$ 时的使能关断.....	20
图 6-11. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.1A$ 至 $0.6A$ 、压摆率为 $1A/\mu s$ 时的负载瞬态.....	21
图 6-12. $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.76A$ 、浸泡 10 分钟时的热性能.....	21

## 表格清单

表 1-1. 不同 $V_{IN}$ 、 $V_{OUT}$ 和电感值的最大输出电流计算.....	6
---	---

## 商标

DCS-Control™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

## 1 反相降压/升压拓扑

### 1.1 概念

反相降压/升压拓扑与降压拓扑非常相似。在图 1-1 所示的降压配置中，正连接 ( $V_{OUT}$ ) 连接到电感器，返回连接到集成电路 (IC) 接地。然而，在图 1-2 所示的反相降压/升压配置中，IC 接地用作负输出电压 (标记为  $-V_{OUT}$ )。降压配置中的正输出用作接地 (GND)。这种反相降压/升压拓扑允许输出电压反相并且始终低于接地电压。

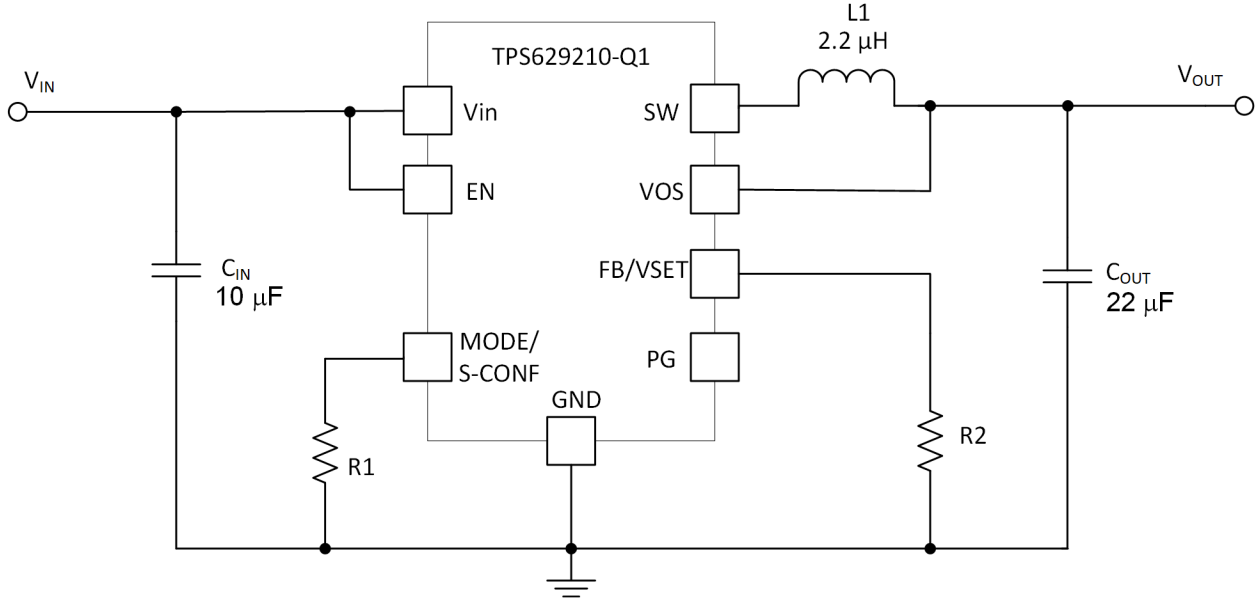


图 1-1. TPS629210-Q1 降压拓扑

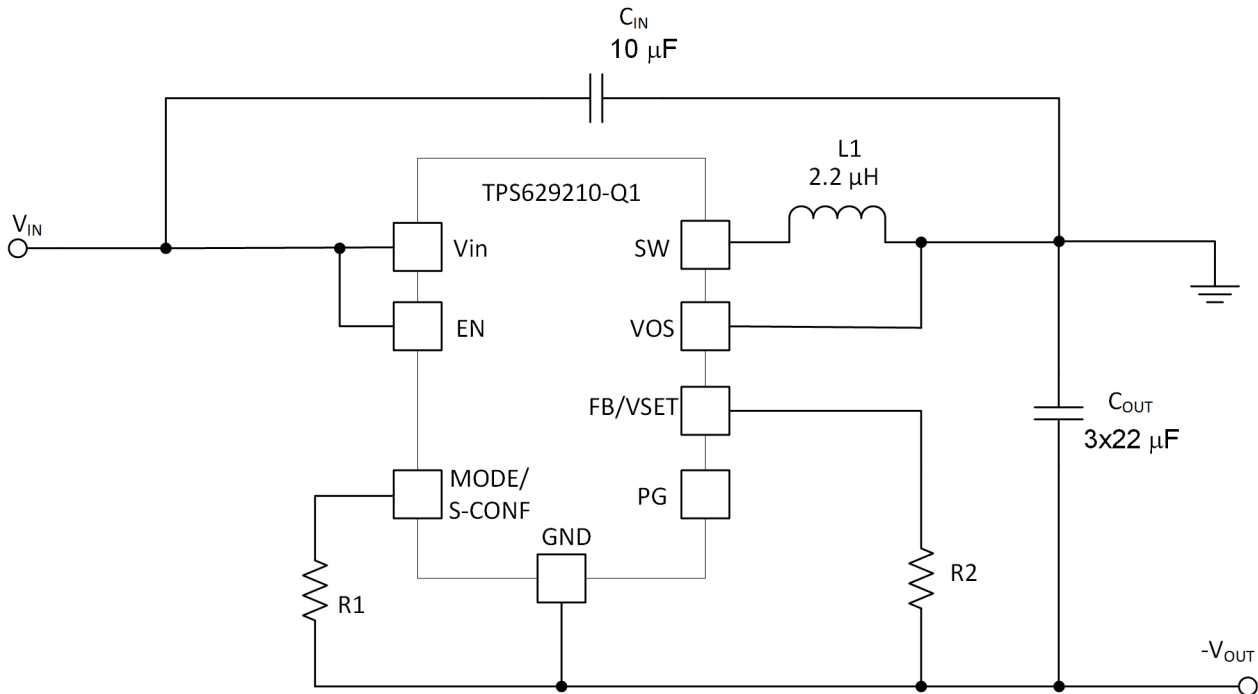


图 1-2. TPS629210-Q1 反相降压/升压拓扑

反相降压/升压拓扑中的电路运行不同于降压拓扑中的电路运行。图 1-3 (a) 说明了输出电压端子是反向的，尽管元件的接线方式与降压转换器相同。在控制 MOSFET 导通期间，如图 1-3 (b) 所示，电感器用电流充电，而输出电

容器提供负载电流。在此期间，电感器不向负载提供电流。在控制 MOSFET 的关断时间和同步 MOSFET 的导通时间内，如图 1-3 (c) 所示，电感器为负载和输出电容提供电流。这些更改会影响后续部分中描述的许多参数。

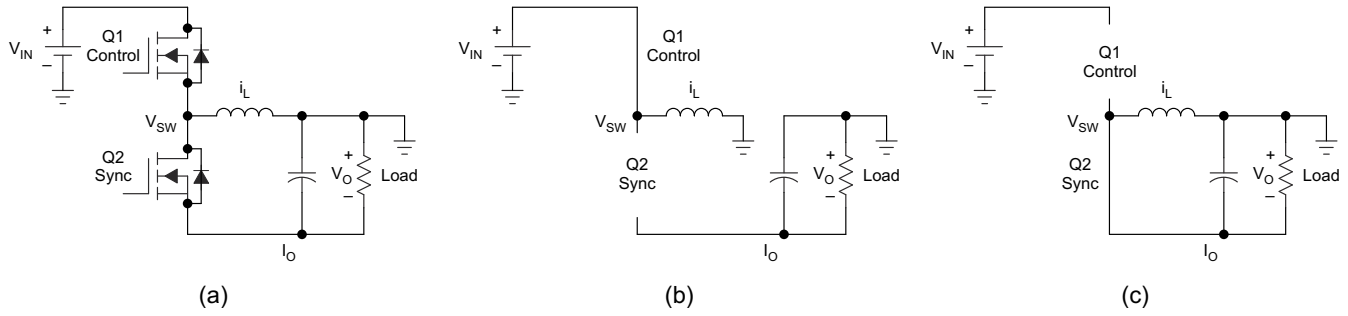


图 1-3. 反相降压/升压配置

## 1.2 输出电流计算

在此拓扑中，平均电感电流受到影响。在降压配置中，平均电感电流等于平均输出电流，因为电感总是在控制 MOSFET 的导通和关断期间为负载提供电流。而在反相降压/升压配置中，负载仅由输出电容器提供电流，并且在控制 MOSFET 导通期间与电感器完全断开。在关断期间，电感连接到输出电容和负载（见图 1-3）。知道关断时间是开关周期的  $1-D$ ，那么平均电感电流为：

$$I_{L(\text{avg})} = \frac{I_{\text{OUT}}}{1-D} \quad (1)$$

典型降压转换器的占空比只是  $V_{\text{OUT}}/V_{\text{IN}}$ ，但反相降压/升压转换器的占空比变为：

$$D = \frac{V_{\text{OUT}}}{V_{\text{OUT}} - V_{\text{IN}}} \times \frac{1}{\eta} \quad (2)$$

方程式 2 中的效率项会调整本节中的功率转换损耗公式，并产生更准确的最大输出电流结果。其中  $V_{\text{OUT}}$  为负值。峰峰值电感纹波电流可使用以下公式计算：

$$\Delta I_L = \frac{V_{\text{IN}} \times D}{f_s \times L} \quad (3)$$

其中，

$\Delta I_L$  (A)：电感器峰峰值纹波电流

$D$ ：占空比

$\eta$ ：效率

$f_s$  (MHz)：开关频率

$L$  ( $\mu\text{H}$ )：电感

$V_{\text{IN}}$  (V)：相对于接地（而非 IC 接地或  $-V_{\text{OUT}}$ ）的输入电压。

最终，电感器最大电流变为：

$$I_{L(\text{max})} = I_{L(\text{avg})} + \frac{\Delta I_L}{2} \quad (4)$$

对于  $-3.3\text{V}$  的输出电压、 $2.5\text{MHz}$  的开关频率、 $2.2\mu\text{H}$  的电感器和  $12\text{V}$  的输入电压，根据 TPS629210-Q1 的  $1.3\text{A}$  最小电流限制 ( $I_{\text{LIM}}$ )，以下计算得出可提供的最大允许输出电流。效率项估计为  $85\%$ 。

$$D = \frac{V_{\text{OUT}}}{V_{\text{OUT}} - V_{\text{IN}}} \times \frac{1}{\eta} = \frac{-3.3}{-3.3 - 12} \times \frac{1}{0.85} = 0.254 \quad (5)$$

$$\Delta I_L = \frac{V_{\text{IN}} \times D}{f_s \times L} = \frac{12 \times 0.254}{2.5\text{MHz} \times 2.2\mu\text{H}} = 0.554 \text{ A} \quad (6)$$

重新排列方程式 4 并将  $I_{L(max)}$  设置为数据表中指定的  $I_{LIM}$  的最小值，得出：

$$I_{L(avg)} = I_{L(max)} - \frac{\Delta I_L}{2} = 1.3 - \frac{0.554}{2} = 1.023 \text{ A} \quad (7)$$

然后在方程式 1 中使用该结果来计算可实现的最大输出电流：

$$I_{OUT} = I_{L(avg)} \times (1 - D) = 1.023 \times (1 - 0.254) = 0.763 \text{ A} \quad (8)$$

表 1-1 提供了不同输出电压 ( - 5V、 - 3.3V 和 - 1.2V ) 的计算得出的最大输出电流的几个示例，分别基于 2.2  $\mu\text{H}$  和 3.3  $\mu\text{H}$  的电感值和 2.5MHz 开关频率。增加电感和/或输入电压可在反相降压/升压拓扑中实现更高的输出电流。由于平均电感器电流高于典型降压型拓扑，所以 TPS629210-Q1 在反相降压/升压拓扑中的最大输出电流通常低于 1A。相同的三个输出电压和不同输入电压的输出电流如图 1-4 所示。

表 1-1. 不同  $V_{IN}$ 、 $V_{OUT}$  和电感值的最大输出电流计算

$V_{IN}$ (V)	12	12	12	12	12	12	5	5	5	5	5	5
$V_{OUT}$ (V)	-5	-3.3	-1.2	-5	-3.3	-1.2	-5	-3.3	-1.2	-5	-3.3	-1.2
L ( $\mu\text{H}$ )	2.2	2.2	2.2	3.3	3.3	3.3	2.2	2.2	2.2	3.3	3.3	3.3
$f_S$ (MHz)	2.5	2.5	2.5	2.5	2.5	2.5	2.5	2.5	2.5	2.5	2.5	2.5
$\eta$ (%)	86	85	80	86	85	80	86	85	80	86	85	80
$I_{LIM}$ (A)	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3
D	0.342	0.254	0.114	0.342	0.254	0.114	0.581	0.468	0.242	0.581	0.468	0.242
$\Delta I_L$ (A)	0.746	0.554	0.248	0.497	0.369	0.165	0.529	0.425	0.22	0.352	0.283	0.147
$I_{L(avg)}$ (A)	0.927	1.023	1.176	1.051	1.115	1.217	1.036	1.087	1.19	1.124	1.158	1.227
$I_{OUT}$ (A)	0.610	0.763	1.0	0.692	0.832	1.0	0.434	0.579	0.902	0.470	0.616	0.93

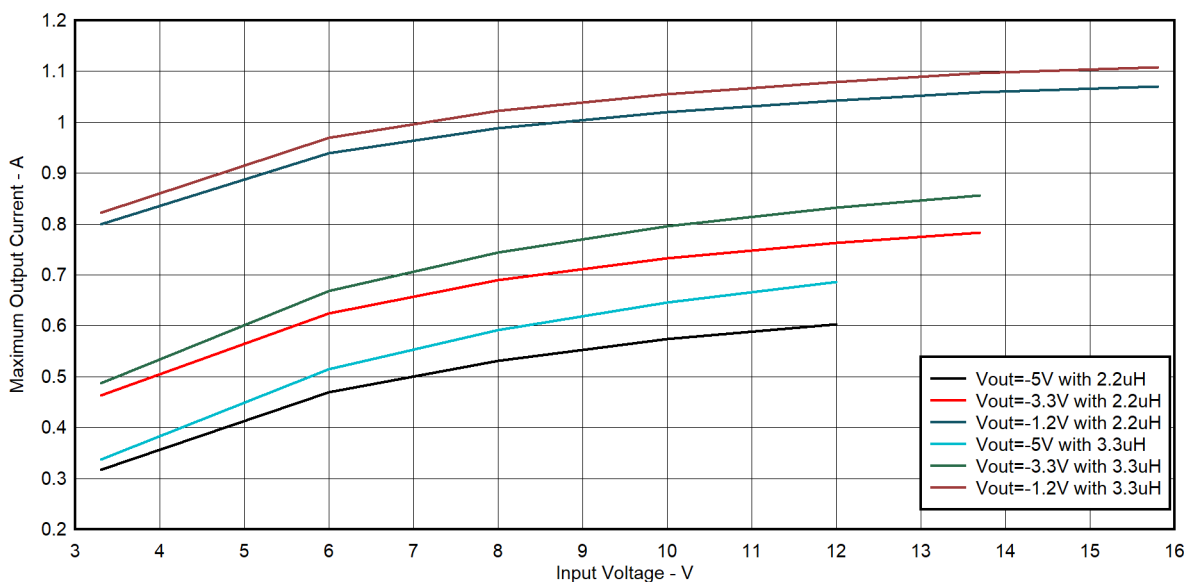


图 1-4. 最大输出电流与输入电压间的关系

### 1.3 $V_{IN}$ 和 $V_{OUT}$ 范围

可应用于反相降压/升压转换器的输入电压小于可应用于同一降压转换器的输入电压。这是因为 IC 的接地引脚连接到负输出电压。因此，器件两端的输入电压是  $V_{IN}$  到  $-V_{OUT}$ ，而非  $V_{IN}$  到地。因此，TPS629210-Q1 的输入电压范围为  $3V + V_{OUT}$  至  $17V + V_{OUT}$ ，其中  $V_{OUT}$  为负值。

输出电压范围与配置为降压转换器时相同，但为负。用于反相降压/升压拓扑的 TPS629210-Q1 输出电压对于外部分压器 (VSET) 应设置在 - 0.6V 至 - 5.5V 之间，对于内部分压器 (VSET) 应设置在 - 0.4V 至 - 5.5V 之间。它的设

置方式与降压配置相同，将两个电阻连接到 **FB** 引脚或 **VSET** 配置。由于反相降压/升压拓扑的噪声增加，对于更稳健的设计，建议使用内部反馈 (**VSET**) 或使用比降压配置更小的电阻值。

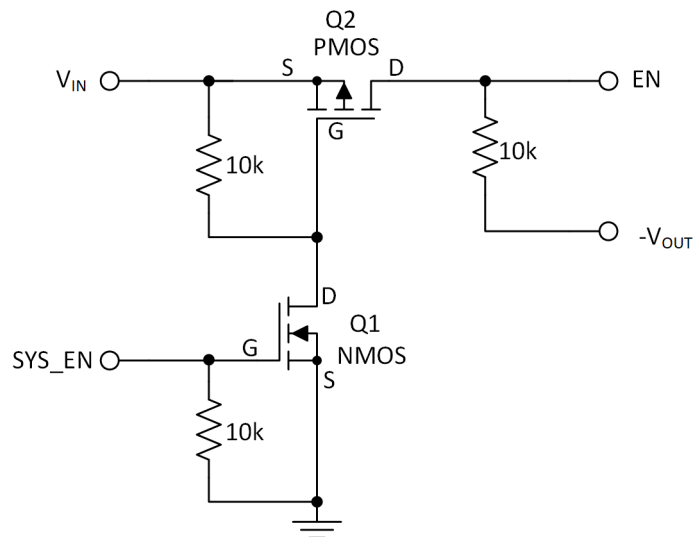
## 2 数字引脚配置

### 2.1 使能引脚

一旦 EN 引脚上的电压达到其阈值且输入电压高于 UVLO 阈值，TPS629210-Q1 就会启用。一旦 EN 引脚上的电压低于其阈值或输入电压低于 UVLO 阈值，器件就会停止工作。

由于  $-V_{OUT}$  在此配置中是 IC 接地，因此 EN 引脚必须以  $-V_{OUT}$  (而非接地) 为基准。在降压配置中，1V 被视为开启，小于 0.9V 被视为关闭。但在反相降压/升压配置中， $-V_{OUT}$  电压是基准电压；因此，高阈值为  $1V + V_{OUT}$ ，低阈值为  $0.9V + V_{OUT}$ 。其中  $V_{OUT}$  为负值。例如，如果  $V_{OUT} = -3.3V$ ， $V_{EN}$  在高于  $-2.3V$  的电压下被视为高电平，在低于  $-2.4V$  的电压下被视为低电平。

这种行为可能会导致难以启用或禁用器件，因为在某些应用中，提供 EN 信号的 IC 可能无法产生负电压。图 2-1 所示的电平转换器电路通过消除负 EN 信号，减少了与失调 EN 阈值电压相关的任何麻烦。



$-V_{OUT}$  是反相降压/升压转换器的负输出电压

图 2-1. EN 引脚电平转换器

最初驱动 EN 的正信号 (SYS\_EN) 改为连接到 Q1 的栅极。当 Q1 关闭时，Q2 在其  $V_{GS}$  上看到 0V，并且也保持关闭。在这种状态下，EN 引脚看到的  $-V_{OUT} = -3.3V$ ，低于低电平阈值，它会禁用器件。

当 SYS\_EN 提供足够的正电压来开启 Q1 (MOSFET 数据表中指定的  $V_{GS}$  阈值) 时，Q2 的栅极通过 Q1 接地。这会将 Q2 的  $V_{GS}$  驱动为负，并打开 Q2。现在， $V_{IN}$  通过 Q2 连接到 EN，并且引脚高于高电平阈值，从而导通器件。务必确保 Q2 的  $V_{GD}$  和  $V_{GS}$  在启用和禁用状态期间都保持在 MOSFET 额定值范围内。不遵守此约束可能会导致 MOSFET 损坏。设计中使用了 Vishay 的小尺寸互补 N 和 P 沟道 60V (D-S) MOSFET Si1029X。

如果不需要系统启用和禁用 TPS629210-Q1，则 EN 引脚可以直接连接到  $V_{IN}$  或连接到  $V_{IN}$  的分压器。我们强烈建议在  $V_{IN}$  和 EN 引脚之间添加一个分压器占位符 (R3/R4)，如图 2-2 所示。推荐  $R3:R4 \geq 2:1$  比，以确保 EN > 1V 之前  $V_{IN} > 2.85V$ ，器件的内部电路在 EN 完全启用之前已准备好。UVLO 和 EN 下降阈值与  $-V_{OUT}$  (而非 GND) 有关。例如，UVLO 下降 =  $2.75V + V_{OUT}$ ，EN 下降 =  $0.9V + V_{OUT}$ 。其中  $V_{OUT}$  为负值。客户可根据实际应用调整分压器 R3/R4 比率。这是消除任何启动和关断相关问题的可靠解决方案。



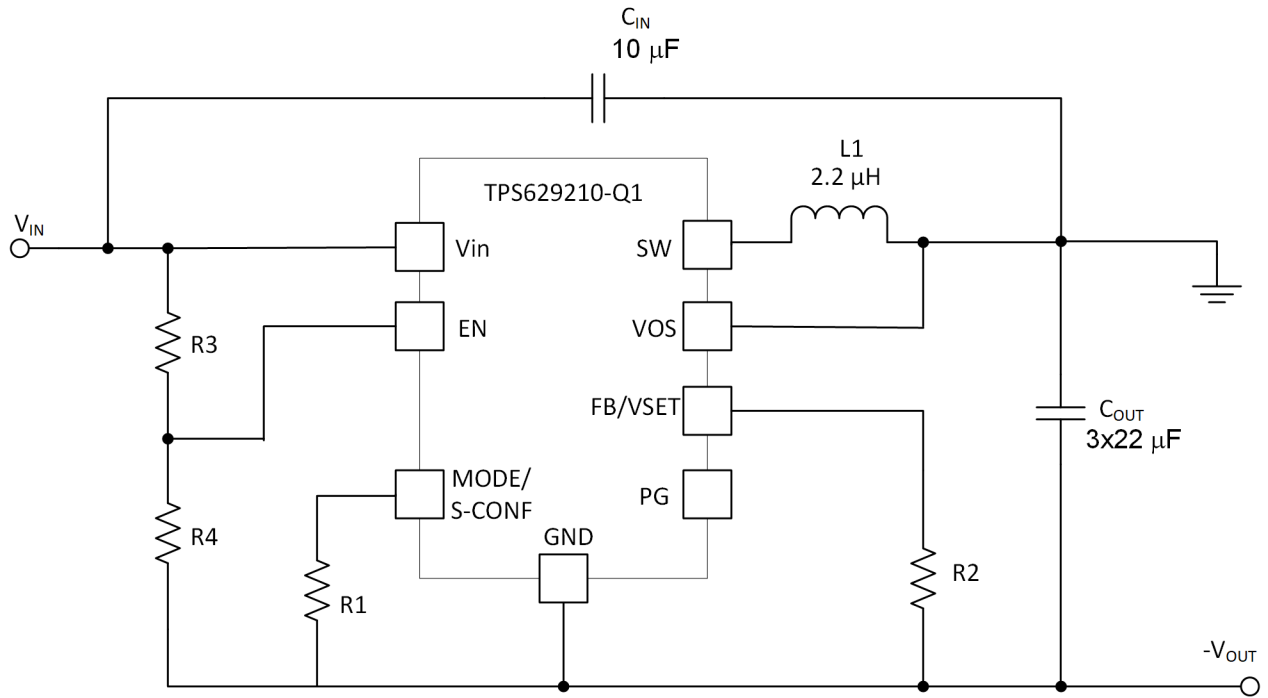


图 2-2. 带分压器的 EN 引脚

## 2.2 MODE/S-CONF 引脚

TPS629210-Q1 具有一个 MODE/S-CONF 引脚，可用于自定义器件行为。请参阅图 2-2 和图 2-3 中的原理图

- 通过以下方法选择器件配置 ( 开关频率、内部或外部反馈、输出放电、强制 PWM 和自动 PFM/PWM 模式 ) : 在该引脚和  $-V_{OUT}$  ( IC GND 引脚 ) 之间连接一个电阻器，或直接连接到  $V_{IN}$  或  $-V_{OUT}$  ( IC GND 引脚 ) 。
  - 由于电感纹波电流较低，建议将 2.5MHz 开关频率设置用于反相降压/升压应用。设计实例选择 MODE/S-CONF 电阻为 27.4 k，配置内部反馈、2.5MHz 开关频率、具有 AEE 的自动 PFM/PWM，启用输出放电。
  - 请注意，当使用 2.2uH 电感和 1MHz 开关频率时，最大输出电流会降低。对于 1MHz 开关频率配置，强烈建议使用 3.3uH 或更大的电感，否则必须特别注意确保半纹波电流不会在空载条件下触发负电流限制。
- 动态 MODE 选项是一项高级功能，使 MODE/S-CONF 引脚在运行期间能够在强制 PWM 和自动 PFM/PWM 之间主动切换。如果器件进入省电模式 (DCM)，此功能可为用户提供控制选项。在反相降压/升压拓扑中， $V_{IN}$  为高电平， $-V_{OUT}$  为低电平，但这只能通过在  $V_{IN}$  和  $-V_{OUT}$  之间驱动 MODE/S-CONF 引脚来实现。这可以通过用于驱动 EN 引脚高电平和低电平的相同类型的电路来完成，如图 2-1 所示
- 图 2-3 所示的外部反馈配置，其中 MODE/S-CONF 引脚可直接连接到  $-V_{OUT}$ ，以配置为 2.5MHz 开关频率、带 AEE 的自动 PFM/PWM，启用输出放电。

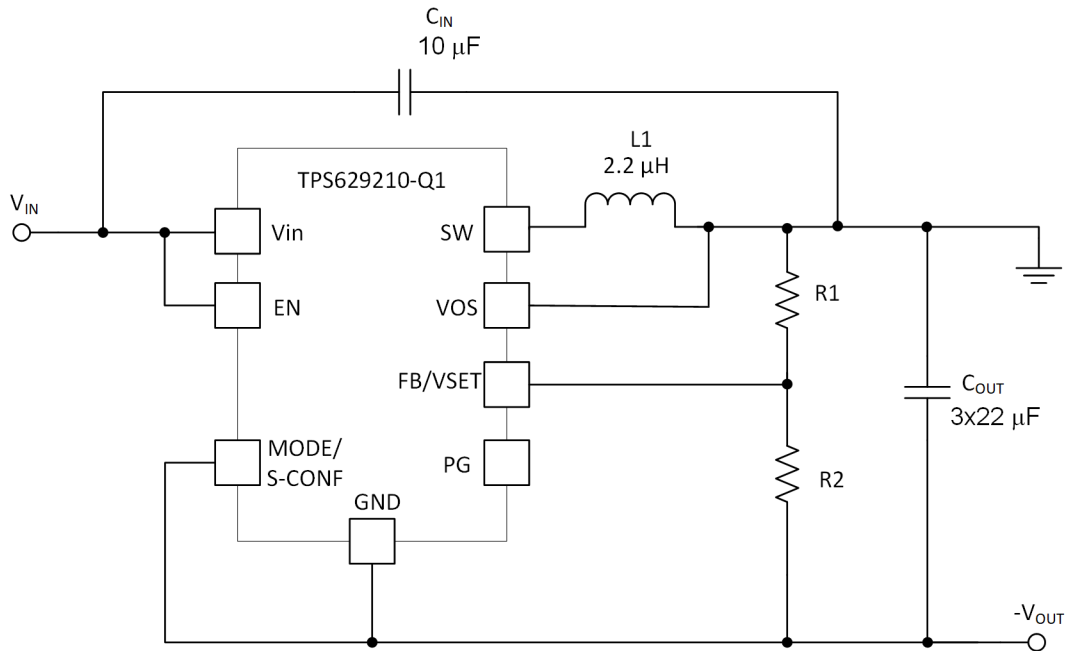


图 2-3. 具有 2.5MHz 开关频率和自动 PFM/PWM 的外部反馈

## 2.3 电源正常引脚

TPS629210-Q1 具有内置电源正常 (PG) 功能，可指示输出电压是否已达到适当水平。PG 引脚是开漏输出，需要使用一个上拉电阻器。因为  $-V_{OUT}$  在此配置中是 IC 接地，所以 PG 引脚以  $-V_{OUT}$  而非接地为基准，这意味着 TPS629210-Q1 在 PG 为低电平时将其拉至  $-V_{OUT}$ 。

这种行为可能会导致难以读取 PG 引脚的状态，因为在某些应用中，检测 PG 引脚极性的 IC 可能无法承受负电压。图 2-4 所示的电平转换器电路通过消除 PG 引脚的负输出信号，减少了与失调 PG 引脚电压相关的任何麻烦。如果不需要 PG 引脚功能，则可以在没有此电路的情况下将其悬空。请注意，为避免违反其绝对最大额定值，PG 引脚的驱动电压不应超过负输出电压 (IC 接地) 17V 以上。

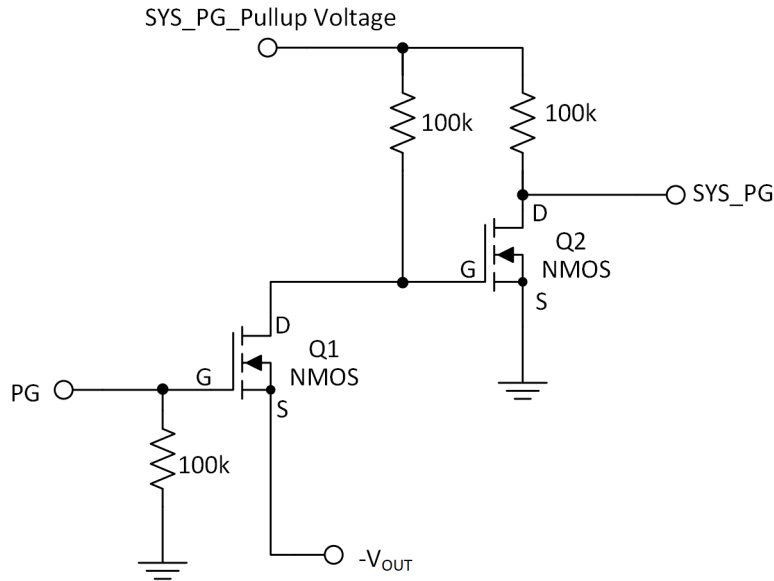


图 2-4. PG 引脚电平转换器

将 TPS629210-Q1 PG 引脚连接到 Q1 的栅极，当 PG 引脚被拉低 ( $-V_{OUT}$ ) 时，Q1 关闭，Q2 开启，因为它的  $V_{GS}$  看到 SYS\_PG\_Pullup 电压。然后 SYS\_PG 被拉至地。

当 PG 引脚被拉高 (GND) 时，Q1 的栅极被拉到接地电位将其打开。这会将 Q2 的栅极拉至地下，将其关闭。然后 SYS\_PG 被上拉到其上拉电压。请注意，对于连接到 SYS\_PG 的电路，上拉电压必须处于适当的逻辑电平。设计中使用了 Vishay 的小尺寸双 N 沟道 20V(D-S) MOSFET Si1902CDL。

### 3 设计注意事项

电感和输出电容需要根据应用的需要和器件的稳定性标准来选择。电感器和输出电容器的选择标准与降压转换器不同。有关稳定性的讨论，请参阅[选择 L 和 Cout](#) 以获得稳定性。

#### 3.1 输入电容器选择

需要一个输入电容  $C_{IN}$  为输入电压源提供本地旁路。低 ESR 输入电容器非常适合输入电压滤波，并更大限度减少对其他电路的干扰。对于大多数应用，建议在  $V_{IN}$  到地之间使用  $10\ \mu\text{F}$  或  $22\ \mu\text{F}$  陶瓷电容器。为了实现更好的输入电压滤波，可以无任何限制地增加  $C_{IN}$  电容器值。

对于 TPS629210-Q1 的反相降压/升压配置，不建议在  $V_{IN}$  和  $-V_{OUT}$  之间安装电容器。如果安装了这样的电容器，则可提供从  $V_{IN}$  到  $-V_{OUT}$  的交流路径。当  $V_{IN}$  施加到电路时，从  $V_{IN}$  到  $-V_{OUT}$  的电容上的这个  $dV/dt$  会产生一个必须返回到地的电流（输入电源回路），才能完成其循环。该电流可能流过内部低侧 MOSFET 的体二极管和电感器返回到地。流经体二极管会将 SW 引脚和 VOS 引脚拉到 IC 接地以下  $0.3\text{V}$  以上，违反了它们的绝对最大额定值。这种情况可能会损坏 TPS629210-Q1，因此不建议这样做。因此，不需要或不推荐使用从  $V_{IN}$  到  $-V_{OUT}$  的电容器。如果存在这样的电容器 ( $C_{BYP}$ )，则应按照图 3-1 在输出端安装一个肖特基二极管。应进行启动测试，以确保在施加  $V_{IN}$  后，SW 和 VOS 引脚的驱动电压不会低于 IC 接地  $0.3\text{V}$  以上。

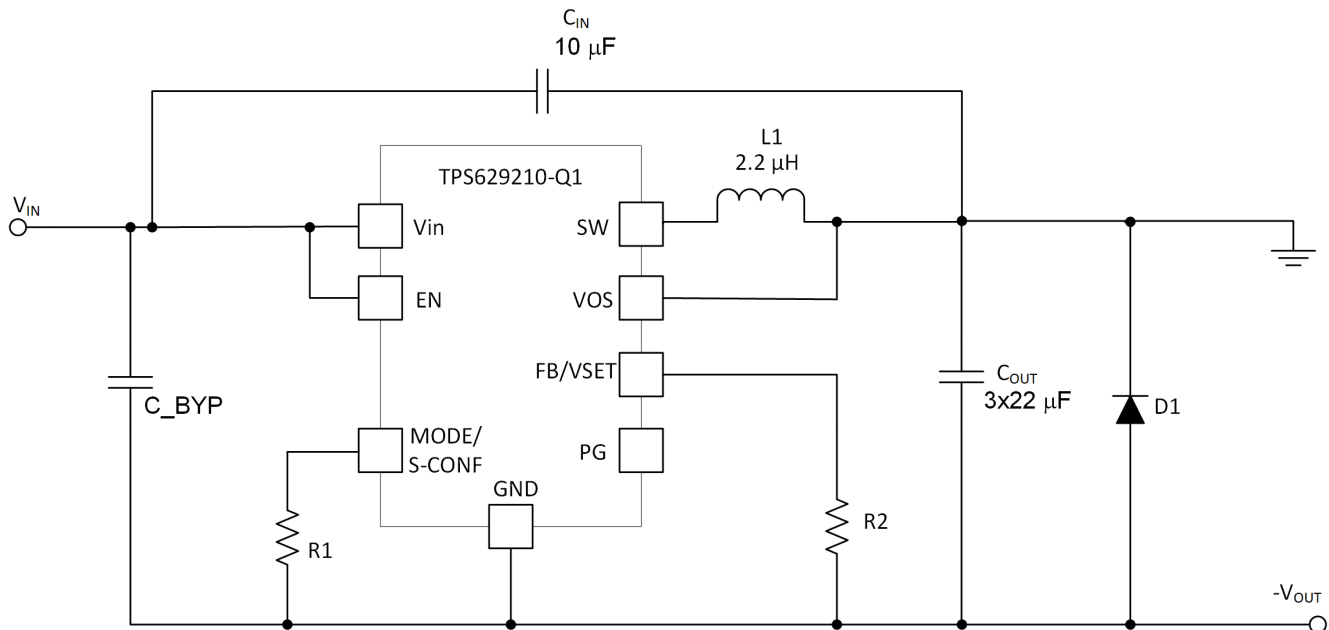


图 3-1. 如果安装  $C_{BYP}$ ，则需要安装肖特基 D1

#### 3.2 输出电感器选型

在为反相降压/升压拓扑选择电感值时，应使用[输出电流计算](#)一节中提供的公式，而不是数据表中提供的公式。这些公式有助于通过设计给定电感的最大电感电流 ( $I_{L(max)}$ ) 来选择正确的电感。 $I_{L(max)}$  应保持在 TPS629210-Q1 的最小电流限制值 ( $1.3\text{A}$ ) 以下，以实现可靠的设计。推荐用于 TPS629210-Q1 的输出电感器在  $2.2\ \mu\text{H}$  至  $3.3\ \mu\text{H}$  范围内。有关电感器选择对稳定性的影响，请参阅[选择 L 和 Cout](#) 以获得稳定性。

### 3.3 稳定性限制和输出电容器选型

稳态期间的开关节点、电感电流和输出电压纹波是首先需要进行系统稳定性检查的信号。输出电压和电感电流的振荡以及开关节点上的抖动是系统不稳定性的良好指标。负载瞬态响应是另一个很好的稳定性测试，如[简化稳定性检测](#)应用报告中所述。

反相降压/升压拓扑包含一个右半平面 (RHP) 零点，它通过在高频下增加增益和减少相位而对控制环路响应产生显著负面影响。结果，闭环响应的相位裕度减小，从而导致潜在的不稳定性和负载瞬态响应不佳。[方程式 9](#) 估计了 RHP 零点的频率。其中  $V_{OUT}$  为负值。

$$f_{(RHP)} = \frac{-(1-D)^2 \times V_{OUT}}{(D \times L \times I_{OUT} \times 2 \times \pi)} \quad (9)$$

建议将环路交叉频率保持在 RHP 零点频率的 1/10。这样做需要减小电感，以增加 RHP 零点频率或增加输出电容，从而降低交叉频率。请注意，RHP 零点频率出现在输入电压较低的较低频率下，占空比较高。对于低输入 (< 12V) 电压设计，建议使用较大的输出电容。[如何测量 DCS-Control™ 器件的控制环路](#) 说明了如何测量 DCS-Control™ 器件的控制环路。

TPS629210-Q1 反相降压/升压拓扑的建议最小输出电容为  $3 \times 22 \mu\text{F}$ 。由于其右半平面零点，与反相降压/升压一起使用的输出电容比通常与降压一起使用的要大。更大的输出电容会将控制环路的交叉频率推低到足够低的频率，以便右半平面零点足够高，以实现稳定性。

## 4 布局布线注意事项

正确的布局对于反相降压/升压拓扑的操作至关重要。有关 TPS629210-Q1 反相降压/升压应用的推荐布局，请参见图 4-1。

- 输入电容 C1 应在  $V_{IN}$  引脚和 GND 之间 ( 尽可能靠近它们 ) 放置。
- 输出电容器 C2、C4、C5 应在  $-V_{OUT}$  引脚和 GND 之间 ( 尽可能靠近它们 ) 放置。
- VOS 布线应路由/开尔文到输出电容器的正极端子 (GND)，而不是简单地连接到系统 GND 平面。
- FB/VSET 和 VOS 等敏感节点需要用短线连接，而不是靠近高  $dv/dt$  信号 ( 如 SW )。由于它们携带有关输出电压的信息，因此应尽可能靠近实际输出电压 ( 在输出电容器的焊盘处 ) 连接。对于此设计，不需要反馈电阻器 ( 浮动 FB/VSET 引脚 )，从而使用内部 VSET 产生 -3.3V 输出电压。
- MODE/S-CONF 引脚电阻 R3 应靠近 IC 并直接连接到其引脚。

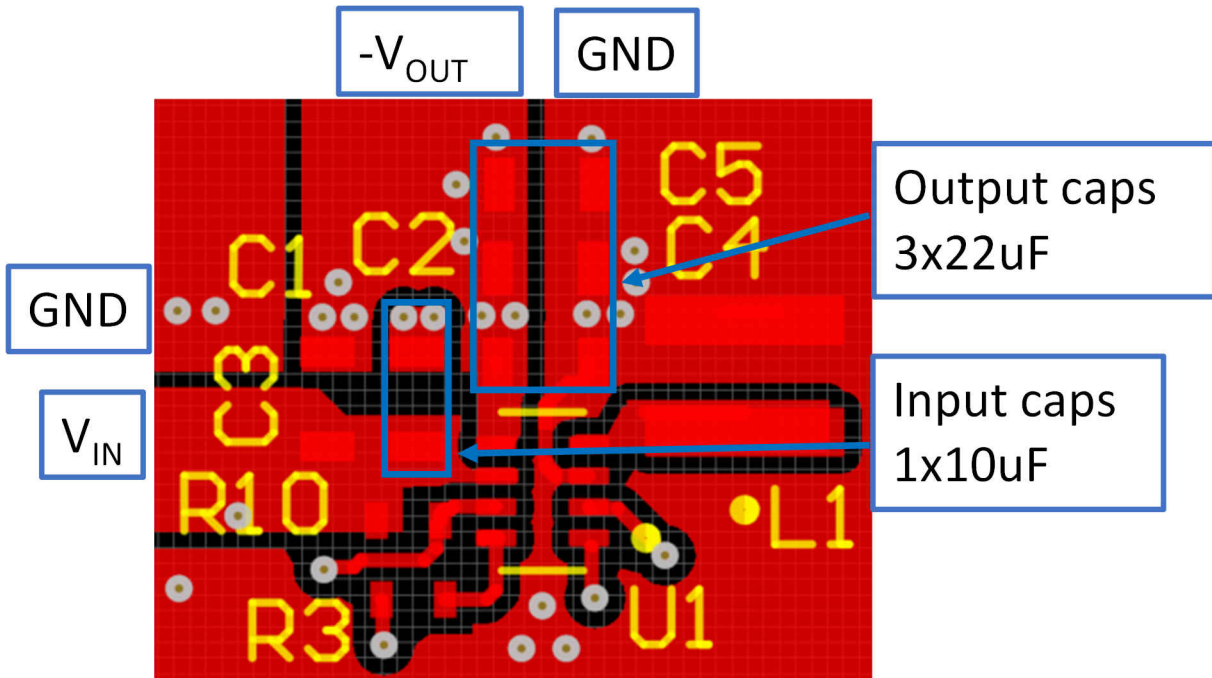


图 4-1. TPS629210-Q1 反相降压/升压布局示例

## 5 如何将降压修改为反相降压/升压？

为了实现反相功能，交换输出端子，使  $V_{OUT}$  变为 GND，GND 端子变为  $-V_{OUT}$ 。一切都是 GND 现在标记为  $-V_{OUT}$ 。修改如图 5-1 中所示

- 降压和反相降压/升压的引用标识符相同，只不过需要更改输入电容器 C1、C2 和 C3 的连接
- 从 EVM 中移除输入电容器 C1、C2 和 C3，但保留它们，以便以后重新安装
- 在 C6 和 C7 处安装 2 个  $22\mu\text{F}$ 、10V 陶瓷输出电容器。可能会增加更多，以减少输出纹波，并提高环路稳定性。
- 更改 R1 和 R2 的值来设置合适的输出电压

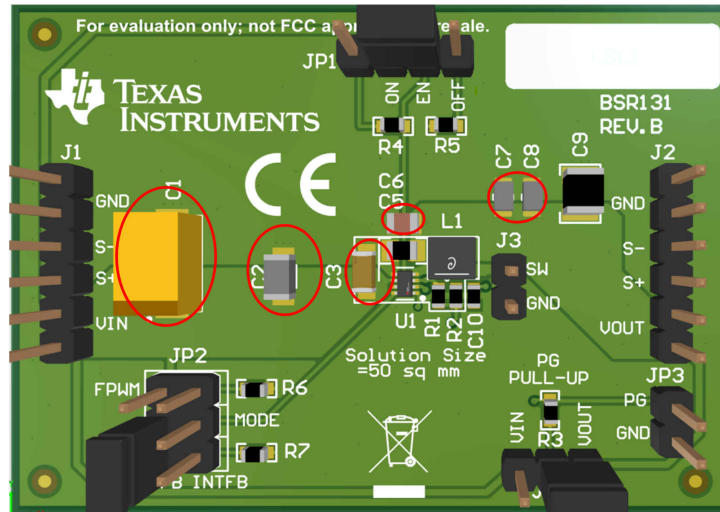


图 5-1. 修改前的降压 EVM

安装输入电容器 C1、C2 和 C3 指南，如图 5-2 所示

- 因为输入电容器 C3 的现有输入 GND 焊盘不是现有 EVM 上的正确电气位置。所以用电工胶带盖住 C3 的 GND 焊盘，以避免错误连接。
- 使用现有的 C3  $V_{IN}$  连接焊盘，并增加一根导线，以完成与 GND 的连接，即 PCB 上的  $V_{out}$
- 重新安装 C1、C2 和 C3，如红色方块区域所示
- 输入电源可施加在  $V_{IN}$  和 GND 之间，即 PCB 上的  $V_{OUT}$
- 可以在  $-V_{OUT}$  和 GND 之间施加负载

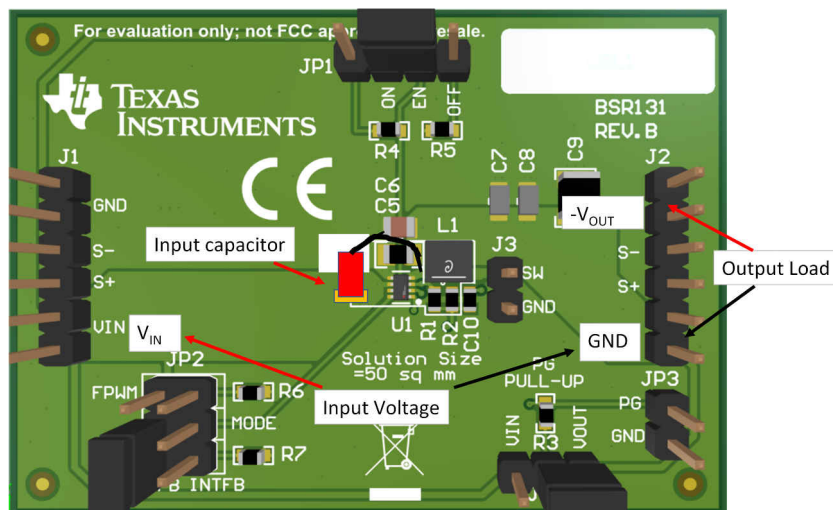


图 5-2. 修改后的反相降压/升压 EVM

## 6 典型性能和波形

图 6-1 所示的应用电路用于生成典型性能数据。L1 是来自 Coilcraft 的 2.2μH 电感器，而使用的是 2.2μH XGL3530-222MEC。输出电容器使用 3x22μF、10V、0603、X5R 陶瓷电容器。输入电容器采用 10 μ F、25V、0603、X5R。除非另有说明，否则  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ ， $I_{OUT}=0A$  至 0.76A，2.5MHz，自动 PFM/PWM，内部反馈 (VSET)。

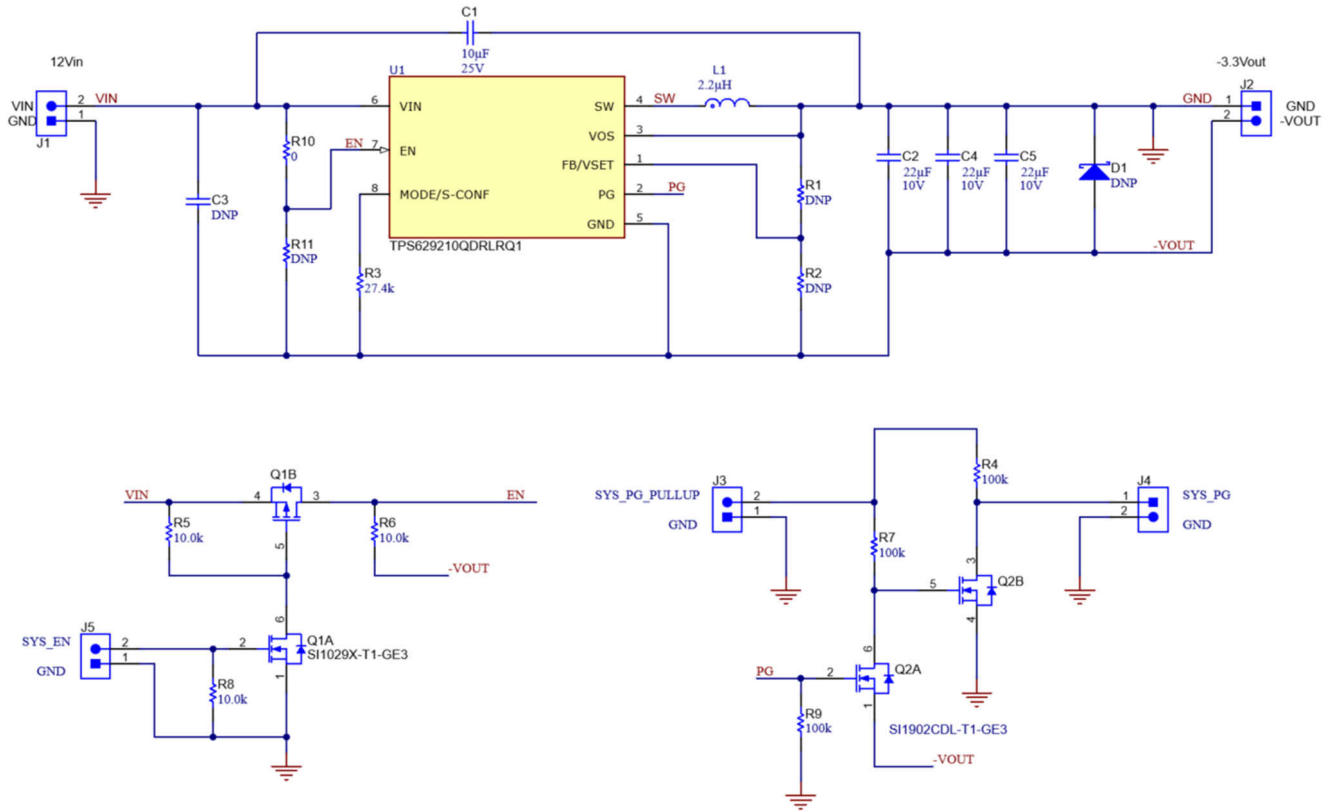


图 6-1. 测试电路的原理图

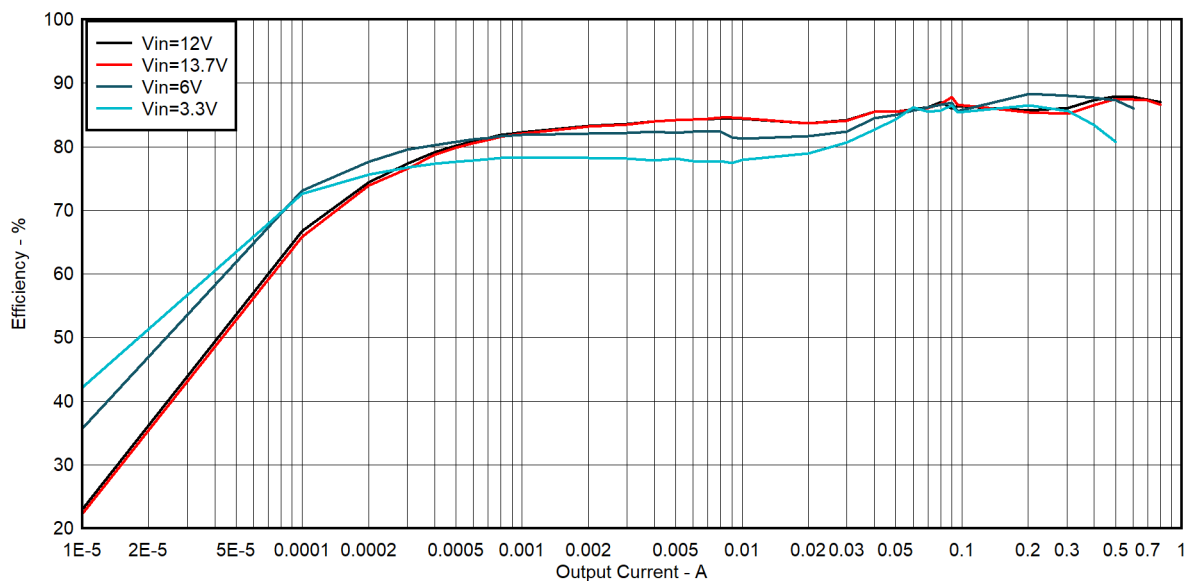


图 6-2.  $V_{OUT} = -3.3V$  时的效率



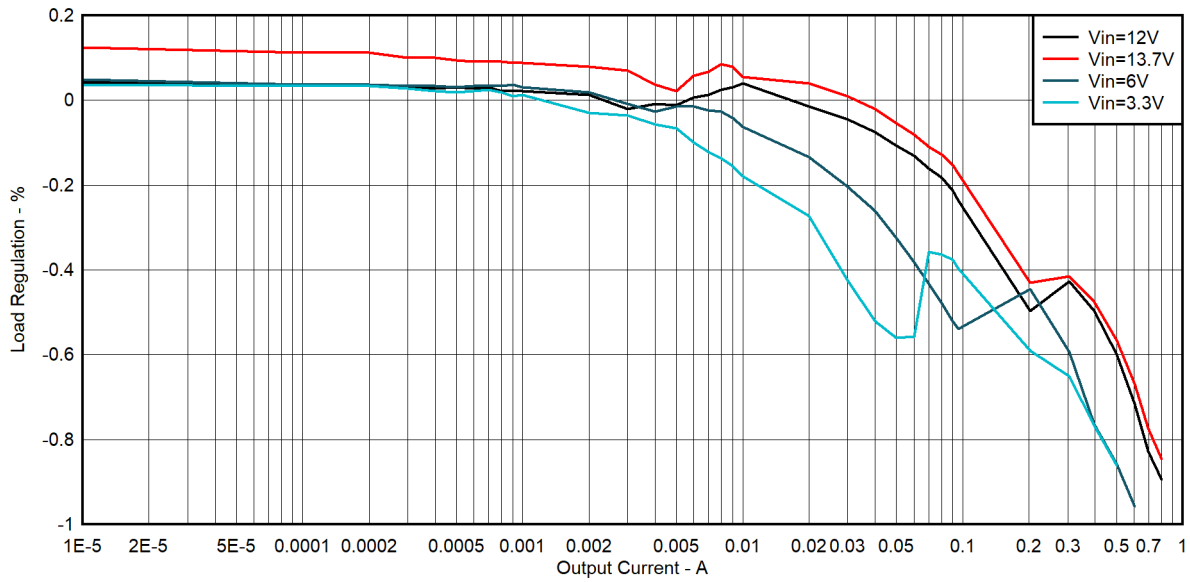


图 6-3.  $V_{OUT} = -3.3V$  时的负载调节

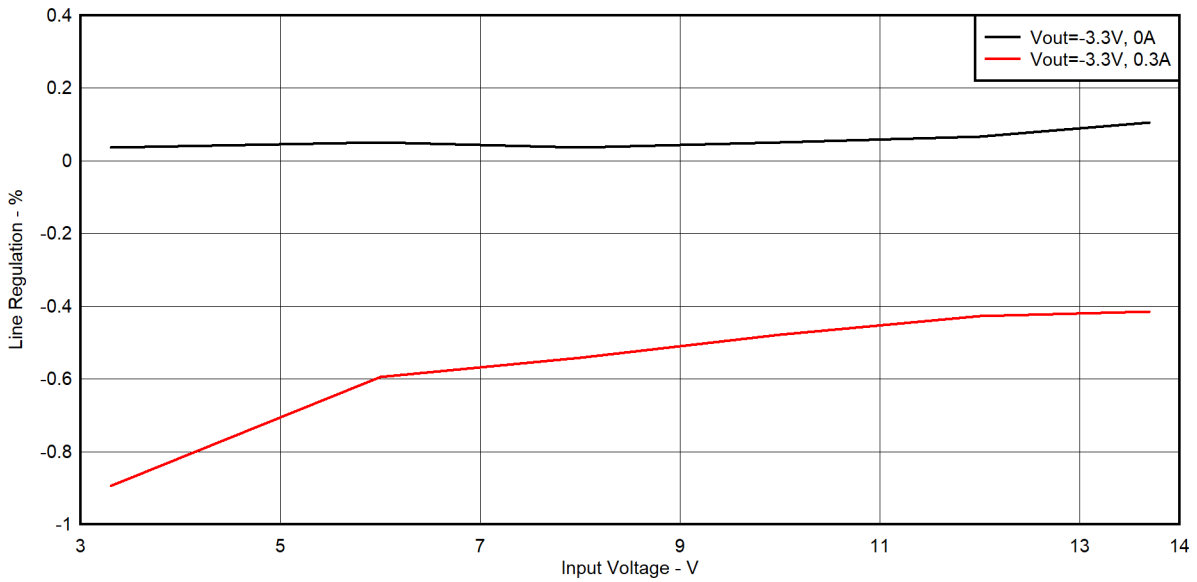


图 6-4.  $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0A$  和  $0.3A$  时的线路调节

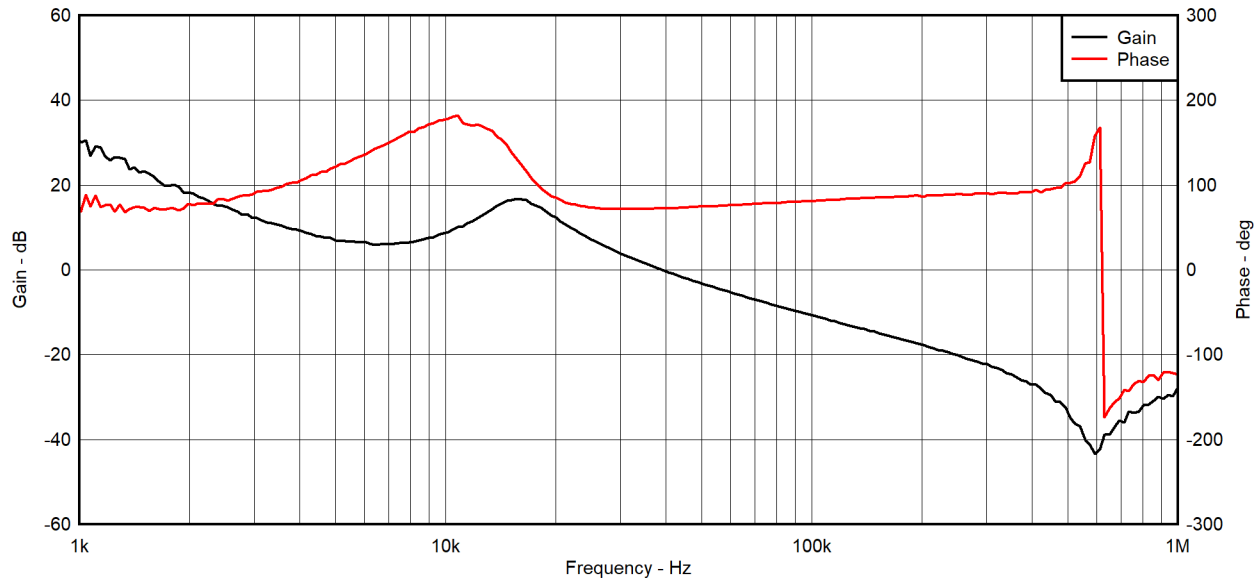


图 6-5.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$  时的环路响应

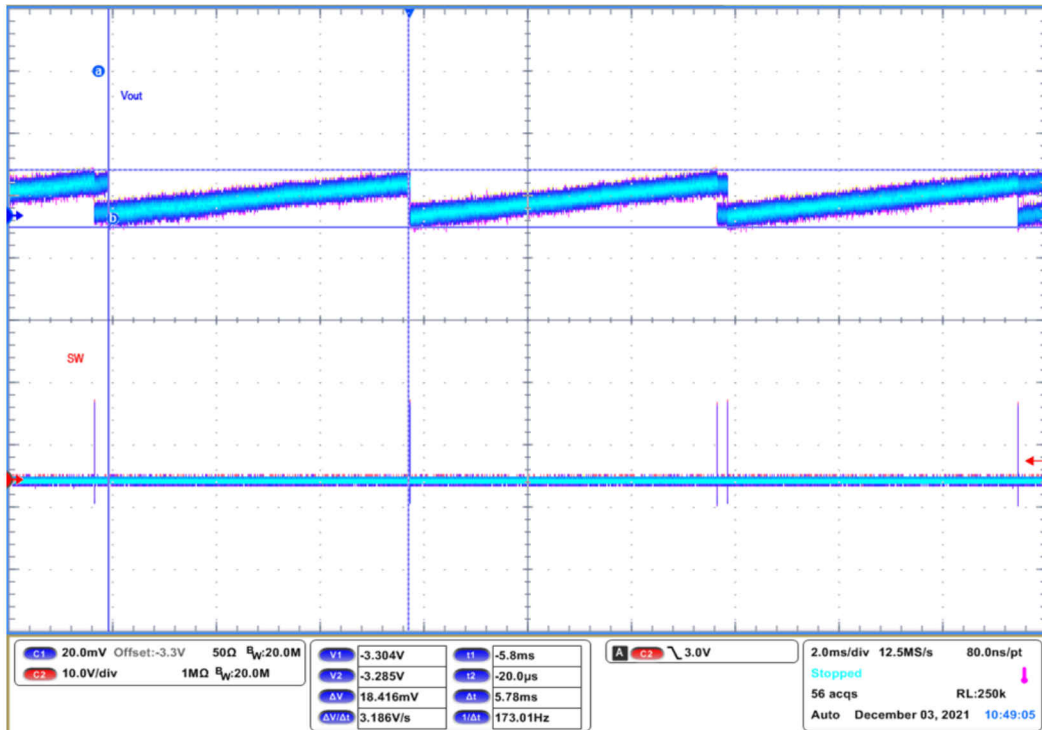


图 6-6.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0A$  时的输出电压波纹

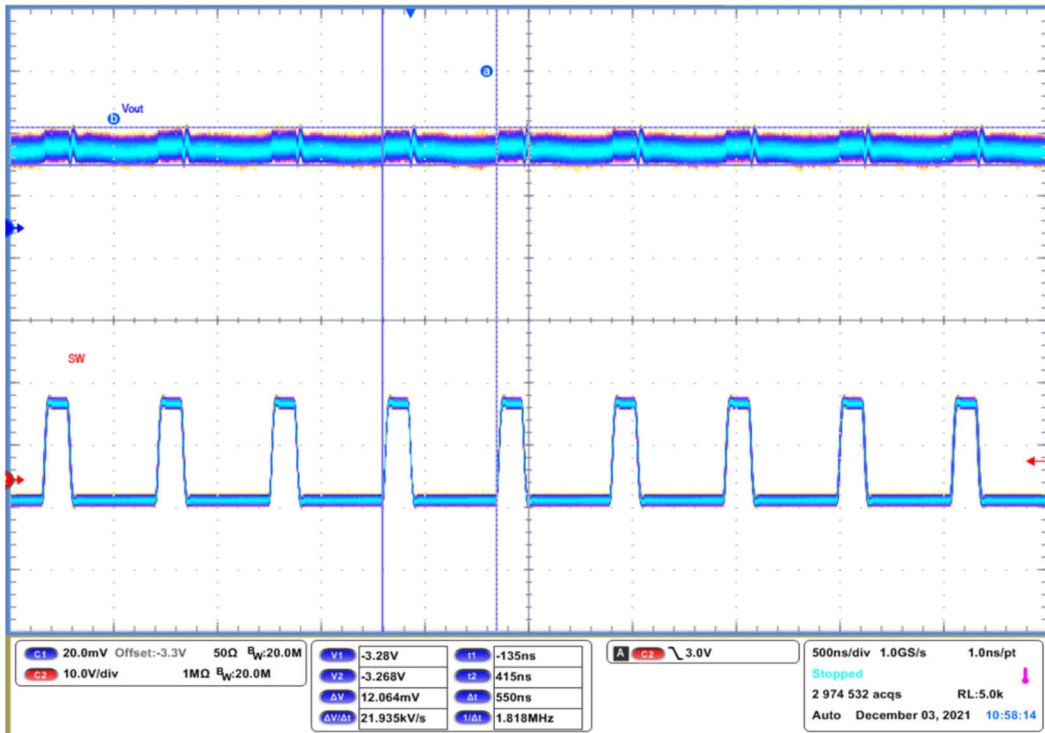


图 6-7.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$  时的输出电压波纹

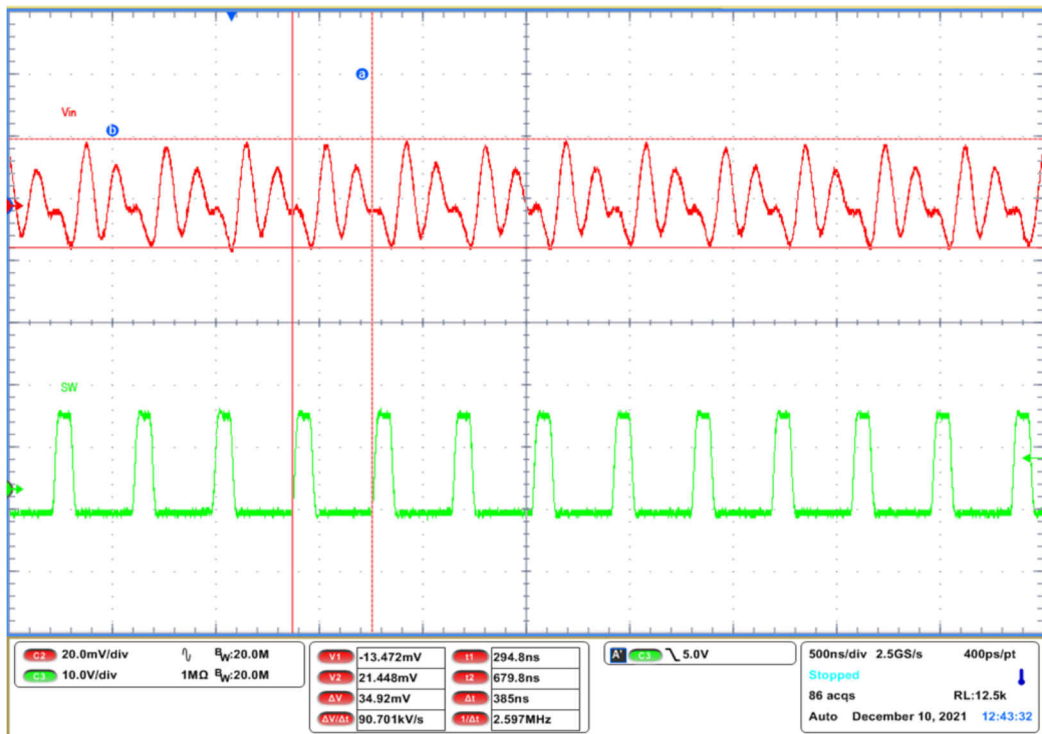


图 6-8.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$  时的输入电压波纹

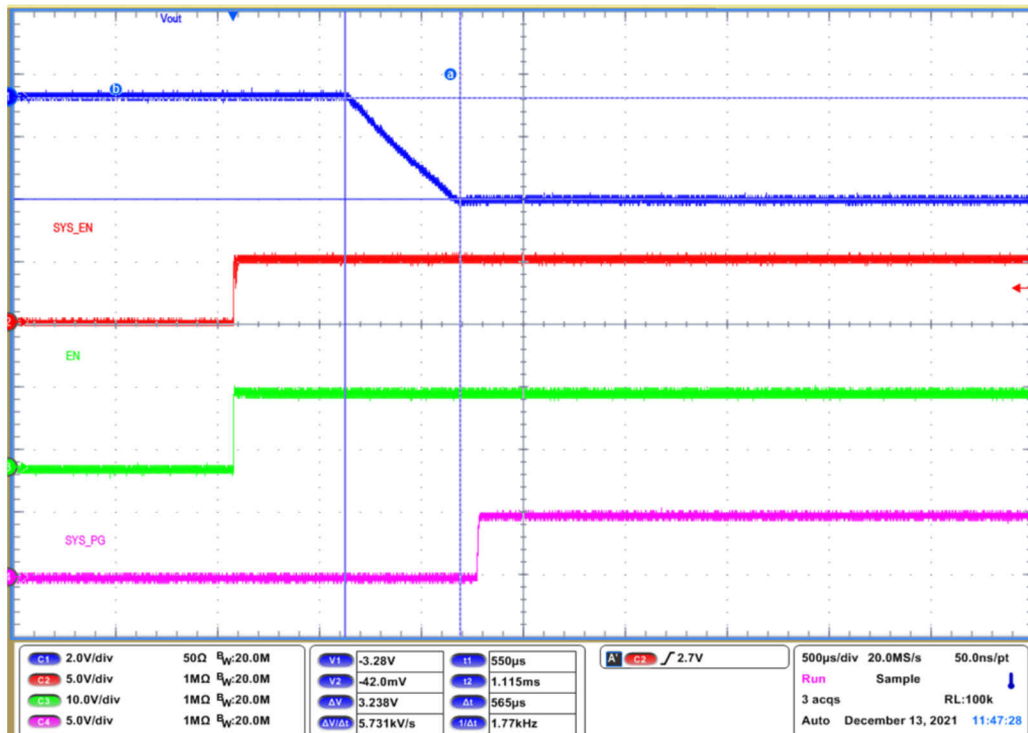


图 6-9.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$  时的使能启动

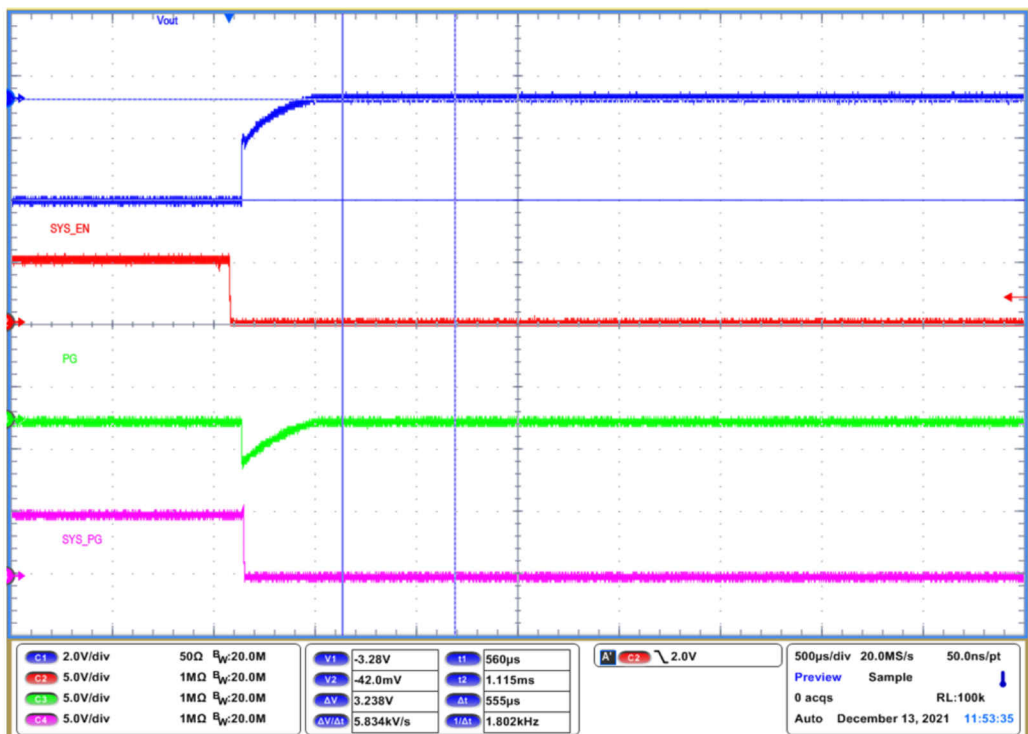


图 6-10.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.5A$  时的使能关断

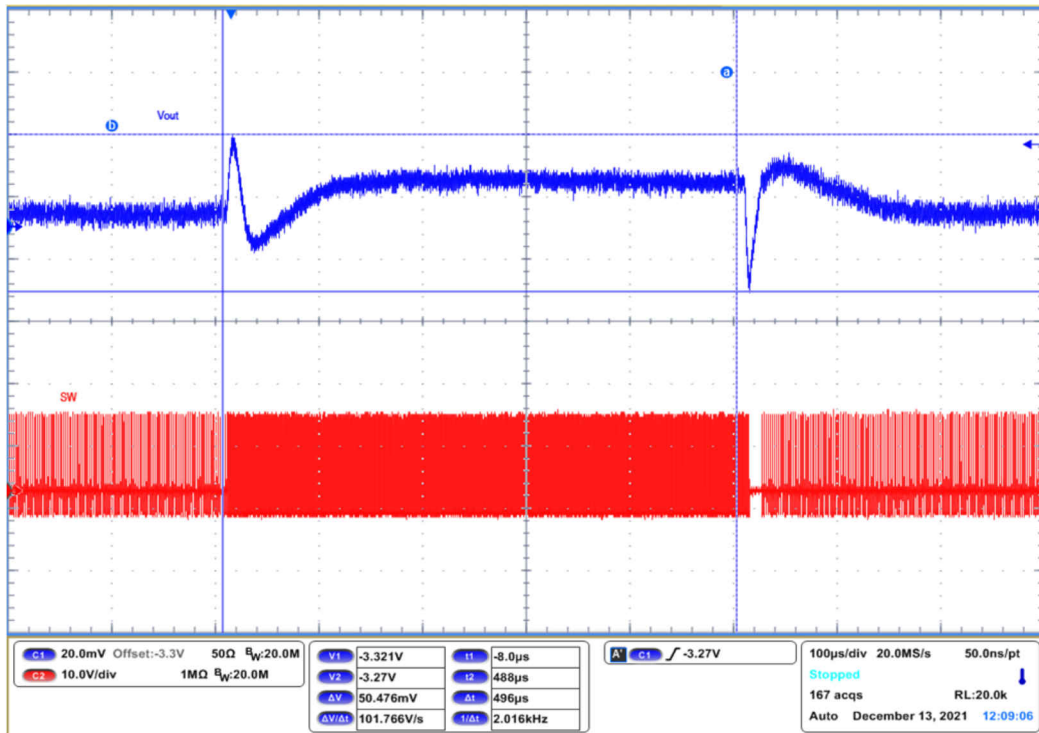


图 6-11.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.1A$  至  $0.6A$ 、压摆率为  $1A/\mu s$  时的负载瞬态

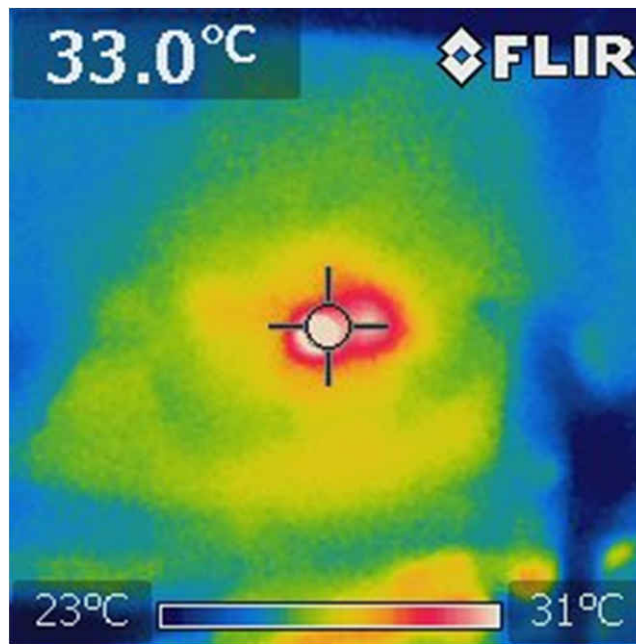


图 6-12.  $V_{IN} = 12V$ 、 $V_{OUT} = -3.3V$ 、 $I_{OUT} = 0.76A$ 、浸泡 10 分钟时的热性能

## 7 结论

TPS629210-Q1 可以配置为反相降压/升压转换器，以生成负输出电压。反相降压/升压拓扑改变了一些系统特性，例如输入电压范围和最大输出电流。本应用报告介绍了反相降压/升压拓扑以及如何选择具有已更改的系统特性的外部元件。提供来自示例设计的测量数据。

## 8 参考文献

1. 德州仪器 (TI), [利用降压稳压器创建逆变电源应用手册](#)。
2. 德州仪器 (TI), [TPS629210-Q1 采用 SOT-583 封装的 3V 至 17V 1A 低 IQ 降压转换器数据表](#)。
3. 德州仪器 (TI), [TPS629210 采用 SOT-583 封装的 3V 至 17V 1A 低 IQ 降压转换器数据表](#)。
4. 德州仪器 (TI), [在反相降压/升压拓扑中使用降压转换器模拟设计期刊](#)。
5. 德州仪器 (TI), [在反相降压/升压拓扑中使用 TPS62175 应用手册](#)。
6. 德州仪器 (TI), [使用 TPS5430 作为反相降压/升压转换器应用手册](#)。
7. 德州仪器 (TI), [在反相降压/升压拓扑中使用 TPS6215x 应用手册](#)。
8. 德州仪器 (TI), [使用同步降压稳压器创建逆变电源应用手册](#)。
9. 德州仪器 (TI), [使用反相降压/升压转换器应用手册](#)。
10. Robert W. Erickson : *Fundamentals of Power Electronics* , Kluwer Academic Publishers , 1997
11. 德州仪器 (TI), [如何测量 DCS-Control™ 器件的控制环路应用手册](#)。
12. 德州仪器 (TI), [简化稳定性检测应用手册](#)。
13. 德州仪器 (TI), [DCS-Control™ 登陆页](#)。

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司