

Leaphar Castro, Shreenidhi Patil

宽带数据采集系统（例如示波器和有源探头）使用模拟前端（AFE）信号链来捕获高频信号和快速瞬变脉冲。宽带 DAQ AFE 的关键特性包括：

- 宽 -3dB 带宽，可测量宽频率范围的信号
- 高输入阻抗模式，防止加载测量信号
- 低噪声可检测低幅度信号
- 卓越的失真性能，可保持信号保真度

纵观当今的行业，可以找到各种各样支持大于 1GHz 带宽的放大器和缓冲器，然而，这些带宽指的是小信号带宽 (< 100mV<sub>PP</sub>)，此类带宽不适合在 AFE 中使用，设计用于幅度较大的信号 (> 1V<sub>PP</sub>)。

BUF802 器件是一款具有 JFET 输入级的开环、单位增益缓冲器，能够为数据采集系统 (DAQ) 前端提供低噪声、高阻抗缓冲。BUF802 支持 1V<sub>PP</sub> 信号的直流至 3.1GHz 带宽，同时在整个频率范围内提供出色的失真和噪声性能。对于需要宽带宽和高精度的应用，BUF802 可用于具有精密放大器的复合环路中，如图 1 中所示。

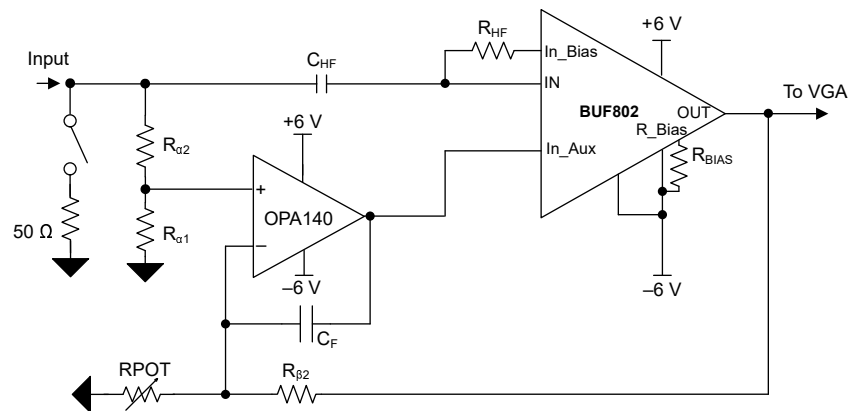


图 1. 带有 OPA140 和 BUF802 的通用复合回路前端级

本文介绍了如何调整 S 参数，以实现前端设计的平坦频率响应和阻抗匹配。

### 复合环路

复合环路将两个不同且通常互补的子电路交织在一起，以创建单个无缝电路块，其最终性能是每个子电路优点的组合。图 2 中的复合环路将输入信号分成低频和高频分量，通过两个不同的电路（传递函数）将每个信号分量带到输出端，并将它们重新组合以再现净输出信号。低频路径为净传递函数提供了良好的直流精度，BUF802（高频路径）允许净传递函数实现宽带宽。图 2 中电路的挑战之一是平滑地交错两条路径，以实现宽带宽和良好的直流精度。两条路径的传递函数中的任何不匹配都将导致净传递函数频率响应中断，从而导致信号保真度损失。BUF802 使用创新的架构来简化前面讨论的交错两个信号路径的设计挑战。

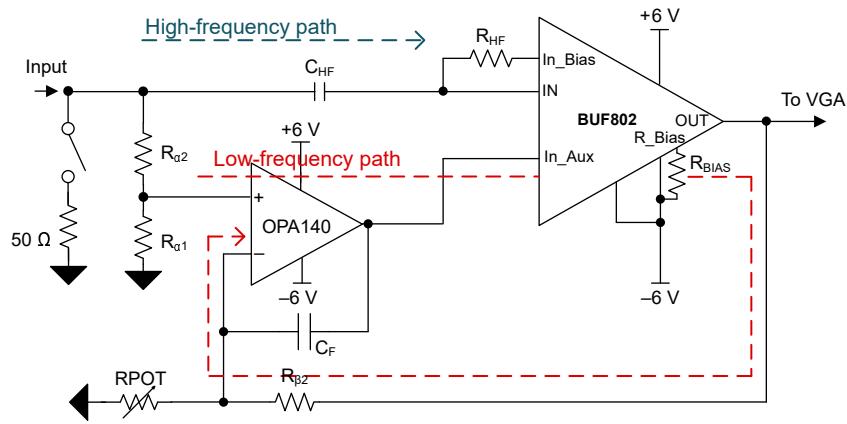


图 2. 复合环路低频和高频路径

## S 参数基础知识

散射参数或 S 参数提供了一个基于输入传输信号和反射信号的比率来描述网络的框架，如图 3 中所示。S<sub>11</sub> 表示从端口 1 反射的功率比 ( $b_1/a_1$ ，而  $a_2=0$ )。S<sub>21</sub> 表示从端口 1 传输到端口 2 的功率比 ( $b_2/a_1$ ，而  $a_2=0$ )。对于诸如缓冲器之类的单向设备 (端口 1 作为输入，端口 2 作为输出)，S<sub>11</sub> 是描述输入阻抗匹配水平的输入端口电压反射系数，而 S<sub>21</sub> 是正向电压增益，描述频率响应。

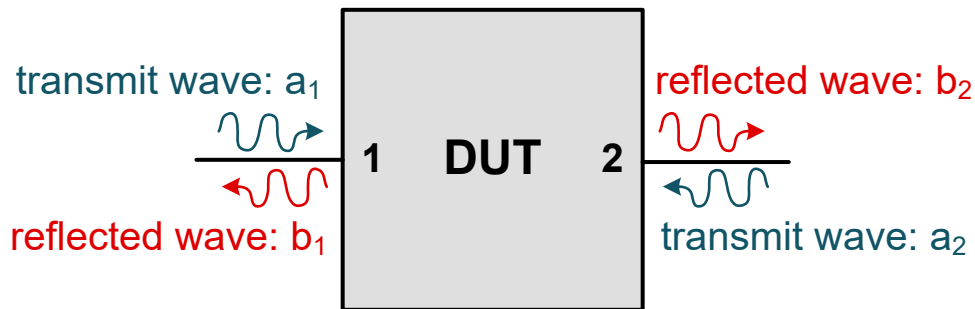


图 3. 双端口网络波量

S 参数通常表示为频率的函数。有关 S 参数的详细分析，请访问博客 [那么，S 参数到底是什么？](#)

## S<sub>21</sub> 的调谐电路

要在整个频率范围内实现所需的 S<sub>21</sub>，需要满足以下条件：

- 降低峰值并实现宽带宽
- 实现低频到高频之间的平滑过渡

### 降低峰值并实现宽带宽

图 4 显示了具有由 PCB 和 DUT (BUF802) 引起的输入寄生效应的复合环路。PCB 布线的寄生电感 ( $L_S$ ) 可以与 BUF802 的输入电容 ( $C_{IN}$ ) 相互作用，以创建谐振 LC 电路，从而产生峰值频率响应，如图 5 中所示。为了减少  $L_S$ ，应尽量减小从输入端口到 BUF802 输入的布线长度。图 5 证明了较长布线对 S<sub>21</sub> 的影响。

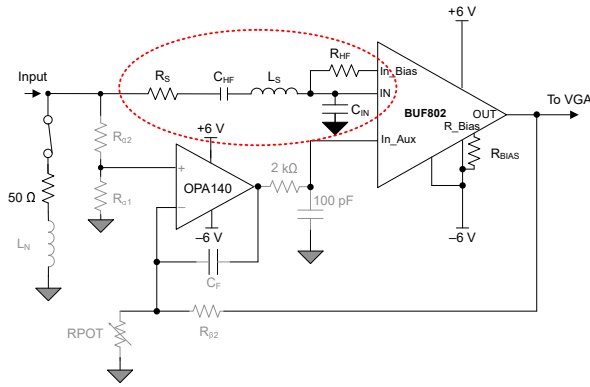


图 4. 输入寄生网络

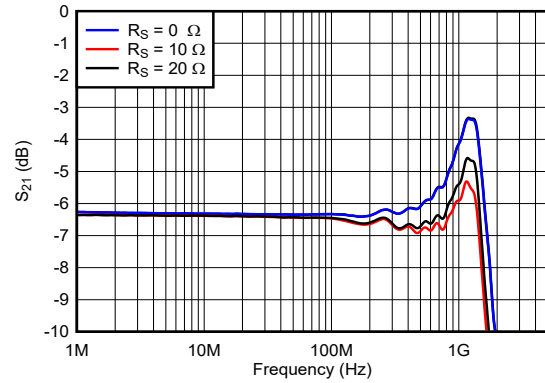


图 5. 由于  $L_S$  和  $C_{IN}$  谐振, 在  $S_{21}$  处出现峰值

由于  $L_S$  和  $C_{IN}$  之间的谐振导致的峰值可以通过插入串联阻尼电阻  $R_S$  来抑制, 如图 4 中所示。除了有助于抑制  $S_{21}$  峰值外,  $R_S$  还有助于改善  $S_{11}$ 。 $S_{11}$  改进背后的确切数学运算在调整  $S_{11}$  参数中进行了讨论。

串联输入电容器  $C_{HF}$  形成一个分压器, 其中  $C_{IN}$  减少了高频路径的增益。因此, 重要的是使  $C_{HF} \gg C_{IN}$  确保分压器不会衰减输入的 AC 信号。

对于  $1V_{PP}$  信号, BUF802 可以实现 3.1GHz 的 -3dB 带宽。增加  $R_S$  以减少  $S_{21}$  峰值也减少了带宽, 因为增加了由  $R_S$  和  $C_{IN}$  引起的 RC 极。在图 6 中可以看到此效果。

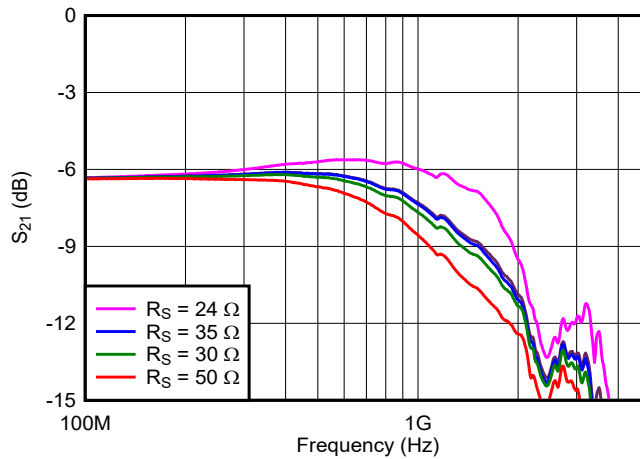


图 6. 具有不同  $R_S$  的  $S_{21}$  输入响应

表 1 对前面几点进行了总结。

表 1.  $R_S$  值对 AFE 的影响

| 增加 $R_S$          | 减小 $R_S$          |
|-------------------|-------------------|
| 保护 BUF802 免受瞬态影响  | 增加带宽              |
| 减少 $S_{21}$ 的峰值   | 在较低频率下提高 $S_{11}$ |
| 在较高频率下提高 $S_{11}$ | 降低输出噪声            |

### 实现低频和高温区域之间的平滑过渡

BUF802 可用作独立缓冲器、缓冲器模式 (BF 模式) 或带有精密放大器的复合回路。复合回路模式 (CL 模式), 有助于实现 DC 精度和宽大的信号带宽。使用精密放大器在 CL 模式下运行 BUF802 需要匹配两个不同子电路的  $S_{21}$  响应 (增益), 以保持低频和高温响应之间的平稳过渡。通过遵守以下两个条件可以实现平稳过渡:

1.  $\alpha / \beta = G$  (其中,  $\alpha = R_{\alpha 2} / (R_{\alpha 2} + R_{\alpha 1})$ ,  $1 / \beta = 1 + (R_{\beta 2} / RPOT)$ , 如图 7 中所示,  $G = \text{BUF802}$  的直流增益)
2. 高频响应极点 ( $f_{HF}$ ) << 低频极点 ( $f_{LF}$ )

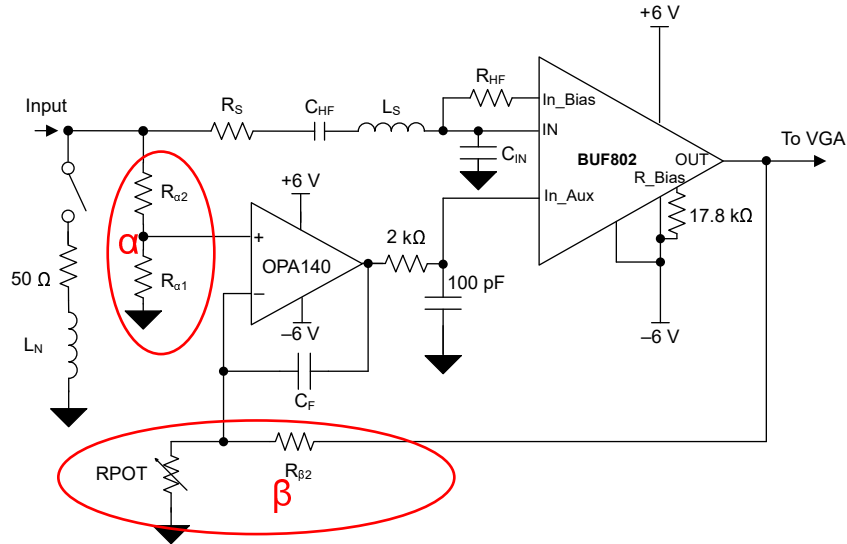


图 7.  $\alpha$  和  $\beta$  电阻网络

对于第一种情况, 低频区域仅由精密电路决定。输入信号的幅度按比率  $\alpha$  分频, 并通过精密放大器进一步放大  $1/\beta$ 。因此, 在低频区域:

$$S_{21}(\text{低频}) = \alpha * 1/\beta \quad (1)$$

增益 ( $G$ ) 可在 BUF802 数据表中找到, 通常为  $0.96V/V$ 。

$$S_{21}(\text{高频}) = G \quad (2)$$

为了在整个频率范围内保持恒定的  $S_{21}$ , 可以通过调整 RPOT 的值使  $G = \alpha / \beta$ 。

BUF802 ( $f_{HF}$ ) 路径的高频极点由  $C_{HF}$  和  $R_{HF}$  创建, 如方程式 3 中所示。精密放大器路径的低频极点 ( $f_{LF}$ ) 是精密放大器的增益带宽积 (GBW)、辅助路径增益 ( $G_{AUX}$ ) 和 BUF802 的寄生输入电容的函数, 如方程式 4 中所示。

$$f_{HF} = 1 / (2 * \pi * R_{HF} * C_{HF}) \quad (3)$$

$$f_{LF} = GBW(\text{精密放大器}) * G_{AUX} * \beta \quad (4)$$

复合环路过渡区域的设计应使高频极点 ( $f_{HF}$ ) 下降的频率远低于低频极点 ( $f_{LF}$ )。这样可以确保交叉频率区域中有足够的重叠, 并将复杂的传递函数简化为简单的极点和零点。

除了前面提到的两个条件外，还需要调整  $C_F$  (补偿电容器)，以确保对精密放大器进行充分补偿。 $C_F$  值由方程 5 中的公式计算得出。

$$C_F = C_{INPA} * (g R_{\alpha 1} / R_{\beta 2} - 1) \quad (5)$$

其中  $C_{INPA}$  是精密放大器的共模输入电容。

图 8 显示了调整  $C_F$  对其三个不同值的影响。

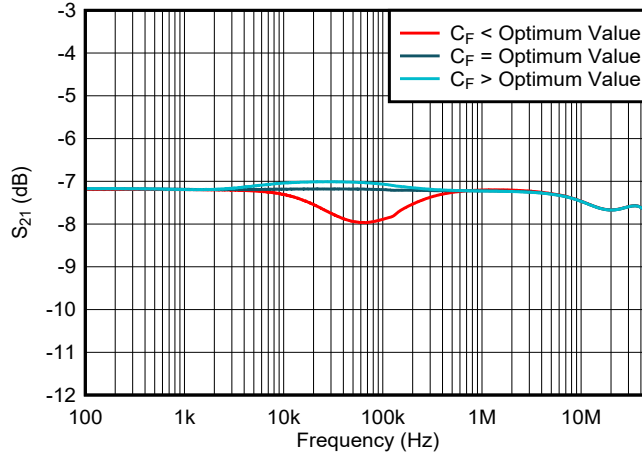


图 8. 使用不同的  $C_F$  值调整输出响应

请参阅 BUF802 数据表中的第 9.2.1.2 节，以了解使用上述等式的 1-GHz AFE 的设计过程。

### 所需 $S_{11}$ 的调谐电路

阻抗匹配对于减少反射和保持信号完整性至关重要。在感兴趣的频率上优于  $-15\text{dB}$  的  $S_{11}$  被认为是可接受的目标规格。虽然  $50\ \Omega$  端接有助于实现所需的  $S_{11}$ ，但重要的是要有一个高输入阻抗选项来测量信号，而无需加载前一个驱动级。因此，数据采集系统可以具有可选的  $50\ \Omega$  输入和  $1\text{M}\ \Omega$  输入端接选项。BUF802 的 JFET 输入级提供  $G\ \Omega$  的输入阻抗，因此可以使用外部  $1\text{M}\ \Omega$  电阻端接而不影响性能。如果需要  $50\ \Omega$  终端，可以通过继电器接通，如图 9 中所示。因此，BUF802 可以灵活地在  $1\text{M}\ \Omega$  和  $50\ \Omega$  端接系统中使用。

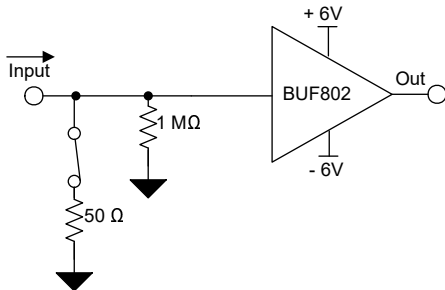


图 9. 具有可选  $1\text{M}\ \Omega/50\ \Omega$  终端的 BUF802

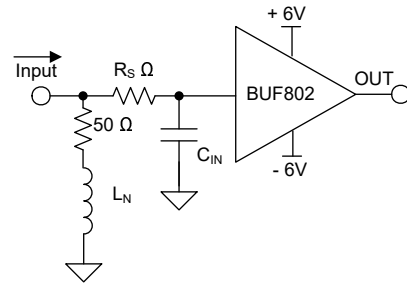


图 10. 具有  $R_S$  和  $L_N$  的有效输入阻抗

虽然可以安装精确的  $50\ \Omega$  端接以在前端复合环路的输入端实现电阻，但 BUF802 的寄生电容 ( $C_{IN}$ ) 似乎与此  $50\ \Omega$  电阻一起导致跨频率的非理想端接。

BUF802 的寄生输入电容 ( $C_{IN}$ ) 为 2.4pF。BUF802 在特定频率 ( $X_{CF}$ ) 下的输入阻抗可以使用以下公式计算：

$$X_{CF} = 1 / (2 \pi * f * 2.4\text{pF}) \quad (6)$$

因此，信号看到的净输入阻抗将为：

$$X_{CF} \parallel 50\Omega \quad (7)$$

例如，在  $f = 1\text{GHz}$  时， $X_{CF}$  等于  $66.3\Omega$ 。因此，信号看到的净输入阻抗为  $66.3\Omega \parallel 50\Omega = 28.5\Omega$ 。

添加  $R_S$  (以减少  $S_{21}$  峰值)，以及添加串联端接电感器 ( $L_N$ ) (请参阅图 10) 会产生净输入阻抗，如方程式 8 中所示。

$$\text{净输入阻抗} = (50\Omega + X_L) \parallel (R_S + X_{CF}) \quad (8)$$

其中  $X_L = 2 \pi * f * L_N$

$f = 1\text{GHz}$ ， $R_S = 30\Omega$ ， $L_N = 6.8\text{nH}$ ， $C_{IN} = 2.4\text{pF}$ ，并使用方程式 8。

$$\text{输入阻抗} = (50\Omega + 42.7\Omega) \parallel (30\Omega + 66.3\Omega) \approx 48\Omega. \quad (9)$$

虽然可以增加  $R_S$  以使输入阻抗精确到  $50\Omega$ ，但我们受到最大  $R_S$  值的限制，如表 1 中所讨论的那样。图 11 显示了  $S_{11}$  与不同  $R_S$  值的频率的关系。

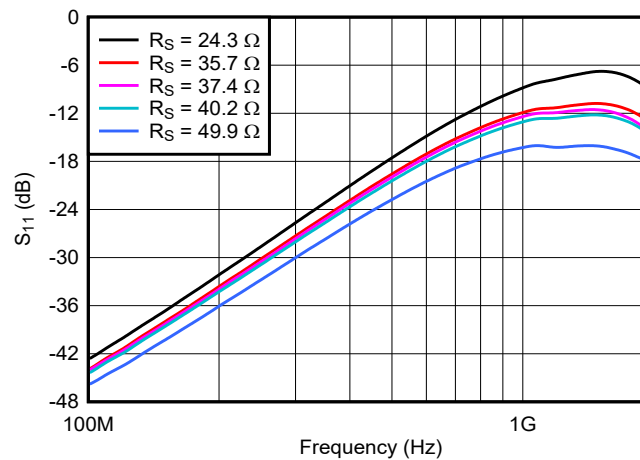


图 11. 具有不同  $R_S$  的  $S_{11}$

### 其他信息

- 有关分立式设计挑战，以及 BUF802 如何缓解这些问题的更多详细信息，请阅读博客文章 [使用 Hi-Z 缓冲器简化模拟前端设计](#)。
- [BUF802 TINA-TI/SPICE 模型](#)。
- [适用于 DSO、雷达和 5G 无线测试系统的灵活 3.2GSPS 多通道 AFE 参考设计](#) 说明了 BUF802 在具有测量分析的复合环路 AFE 设计中的性能。
- 有关如何设置 EVM 的更多信息，请观看 [BUF802EVM 视频](#)。

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司