

Daniel Miller, Nick Scandy, Robert Clifton, Bhuvanesh R K

摘要

所有运算放大器输入级都具备某种程度的静电 (ESD) 保护功能。大多数放大器通过输入和输出到两个电源轨之间的二极管来实现保护功能。虽然这些二极管可提供针对 ESD 冲击的保护，但当一个或两个输入超过 $V+$ 电源轨时，二极管也会使过大的电流通过 ESD 结构。幸运的是，部分运算放大器具有替代性输入 ESD 结构，可以防止上述过大的电流。本应用报告介绍了标准 ESD 保护结构和替代性 ESD 保护结构。该文档还展示了不同的测试方法，用于观察器件关断时的 ESD 保护行为；还提供了具有保护结构的器件的测量数据，这些器件的保护结构在输入到 $V+$ 电源引脚之间没有二极管。

内容

1 引言.....	3
2 标准运算放大器 ESD 保护.....	3
2.1 标准运算放大器 ESD 保护：结构.....	3
2.2 标准运算放大器 ESD 保护：注意事项.....	5
3 $V+$ 侧无输入二极管的运算放大器 ESD 保护.....	6
3.1 $V+$ 侧无输入二极管的运算放大器 ESD 保护：结构.....	6
3.2 $V+$ 侧无输入二极管的运算放大器 ESD 保护：注意事项.....	7
4 如何测量运算放大器的 ESD 结构电流.....	8
5 总结.....	10
6 参考文献.....	10
7 修订历史记录.....	11
A 采用替代性 ESD 保护结构的运算放大器的测量数据.....	12

插图清单

图 2-1. 具有标准 ESD 保护的运算放大器在 ESD 冲击期间从 $IN+$ 到 $V-$ 的电流通路.....	3
图 2-2. 反向供电运算放大器的输入电流通路.....	5
图 3-1. $IN+$ (也存在于 $IN-$ 上) 和 OUT 的电流通路.....	6
图 3-2. OPA348 - 施加的输入电压增加时 ESD 结构电流测试装置.....	7
图 3-3. OPA348 - 施加的输入电压增加时的 ESD 结构电流.....	7
图 3-4. 电路配置会影响通过 ESD 结构的电流.....	8
图 4-1. 设置 1 - 使用接地电源测试 $IN+$ 和 OUT 引脚的示例原理图.....	8
图 4-2. 设置 2 - 使用接地电源和关断引脚测试 $IN+$ 和 OUT 引脚的示例原理图.....	9
图 4-3. 设置 3 - 使用开路 $V+$ 引脚和接地 $V-$ 引脚测试 $IN+$ 和 OUT 引脚的示例原理图.....	9
图 4-4. 设置 4 - 在 $V+$ 引脚上电、 $V-$ 引脚接地和关断引脚处于低电平时测试 $IN+$ 和 OUT 引脚的示例示意图.....	9
图 A-1. OPA310 - 设置 1 - 所施加输入电压下的 ESD 二极管电流.....	12
图 A-2. OPA310 - 设置 1 - 所施加输出电压下的 ESD 二极管电流.....	12
图 A-3. OPA348 - 设置 1 - 所施加输入电压下的 ESD 二极管电流.....	12
图 A-4. OPA348 - 设置 1 - 所施加输出电压下的 ESD 二极管电流.....	13
图 A-5. TLV342/TLV342A - 设置 1 - 所施加输入电压下的 ESD 二极管电流.....	13
图 A-6. TLV342/TLV342A - 设置 1 - 所施加输出电压下的 ESD 二极管电流.....	13
图 A-7. OPA310 - 设置 2 - 所施加输入电压下的 ESD 二极管电流.....	14
图 A-8. OPA310 - 设置 2 - 所施加输出电压下的 ESD 二极管电流.....	14
图 A-9. TLV341/TLV341A - 设置 2 - 所施加输入电压下的 ESD 二极管电流.....	14
图 A-10. TLV341/TLV341A - 设置 2 - 所施加输出电压下的 ESD 二极管电流.....	15
图 A-11. OPA310 - 设置 3 - 所施加输入电压下的 ESD 二极管电流.....	15

图 A-12. OPA310 - 设置 3 - 所施加输出电压下的 ESD 二极管电流.....	15
图 A-13. OPA348 - 设置 3 - 所施加输入电压下的 ESD 二极管电流.....	16
图 A-14. OPA348 - 设置 3 - 所施加输出电压下的 ESD 二极管电流.....	16
图 A-15. TLV342/TL342A - 设置 3 - 所施加输入电压下的 ESD 二极管电流.....	16
图 A-16. TLV342/TLV342A - 设置 3 - 所施加输出电压下的 ESD 二极管电流.....	17
图 A-17. OPA310 - 设置 4 - 所施加输入电压下的 ESD 二极管电流.....	17
图 A-18. OPA310 - 设置 4 - 所施加输出电压下的 ESD 二极管电流.....	17
图 A-19. TLV341/TLV341A - 设置 4 - 所施加输入电压下的 ESD 二极管电流.....	18
图 A-20. TLV341/TLV341A - 设置 4 - 所施加输出电压下的 ESD 二极管电流.....	18

表格清单

表 2-1. TLV905x 的绝对最大额定值.....	4
表 3-1. OPAx310 的绝对最大额定值.....	6

商标

所有商标均为其各自所有者的财产。

1 引言

为帮助应对短期高压事件，放大器采用静电放电 (ESD) 保护结构。这些结构通常采用二极管，二极管可以在 ESD 条件下将放大器引脚钳制到电源轨，从而保护放大器输入和输出免受意外损坏。

但是，不能依靠这些二极管来应对电过应力 (EOS) 事件，在这种情况下，输入电压会在较长时间内显著超过电源轨。此时，电流会从输入流向电源轨。这可能会产生不良影响，包括但不限于 [对放大器反向供电](#)、器件损坏甚至整个器件故障。在运算放大器电路设计中，了解这些情况及其避免方法很重要。

本应用手册介绍了标准放大器 ESD 保护结构及其替代结构，后者在输入到 V+ 电源轨之间没有二极管。然后，重点介绍了一些采用这种替代输入保护结构的德州仪器 (TI) 器件，以及如何在特定场景下衡量运算放大器保护结构的行为。

2 标准运算放大器 ESD 保护

2.1 标准运算放大器 ESD 保护：结构

如图 2-1 所示，大多数运算放大器的输入结构都在每个输入与每个电源轨之间包含一个保护二极管。这些二极管的作用是，通过钳制上升电压并降低输入级晶体管的电流浪涌，保护放大器免受突发的 ESD 冲击。如果任一输入的电压大于 V+ 加 ESD 保护二极管的正向电压，则保护二极管会变为正向偏置，电流从输入端流过 ESD 二极管。与之类似，如果任一输入的电压小于 V- 减 ESD 保护二极管的正向电压，则保护二极管会变为正向偏置，电流会经过 ESD 二极管流向输入端。请注意，在许多数据表中，ESD 二极管的正向压降约为 500mV。

在 ESD 事件期间，有多个电流路径可用，包括通过吸收器件的路径，路径的选择具体取决于引脚上的电压。图 2-1 中展示了一个示例，其中 IN+ 引脚相对于 V- 具有大的正电压。

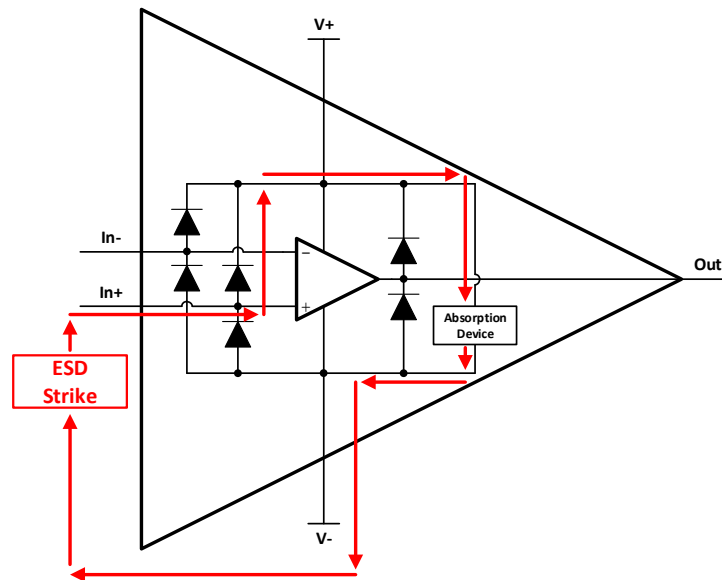


图 2-1. 具有标准 ESD 保护的运算放大器在 ESD 冲击期间从 IN+ 到 V- 的电流路径

输出保护二极管的行为 (同样如图 2-1 所示) 反映了输入保护二极管的行为。如果输出电压高于 $V+$ 加 ESD 二极管的正向电压, 则会形成一个电流从输出端流经 ESD 二极管的电流路径。同样, 如果输出电压低于 $V-$ 减 ESD 二极管的正向电压, 则会形成一个电流从 ESD 二极管流向输出的电流路径。

请注意, ESD 保护适用于电路外事件, 例如在搬运或组装过程中可能发生的 ESD 事件, 不适用于电路内事件。由于此保护结构专为高能量、短持续 ESD 事件而设计, 因此在发生时间较长的电过应力 (EOS) 时, 必须保护二极管免受损坏。在 EOS 事件期间, 施加的电压可能低很多。例如, 电压可能在电源电压之上 500mV 左右, 而不是 1kV。但是, 这些情况的持续时间也长得多。在数据表的绝对最大额定值部分, 通常会说明保护二极管在 EOS 下能够承受的电流水平为 $\pm 10\text{mA}$ 。尽管如此, 还是要尽可能将电流电平保持在 $\pm 1\text{mA}$ 以下。

如果电路设计人员预计输入可能会超出数据表“绝对最大额定值”表中的最小或最大共模电压范围, 则通常的做法是在 $IN+$ 引脚和 $IN-$ 引脚上增加串联电阻, 通过其阻值来限制输入电流。有关其他 ESD 和 EOS 情况, TI 高精度实验室的 ESD 和 EOS 培训视频中有更加深入的介绍。

表 2-1 展示了 TLV9051/TLV9052/TLV9054 5MHz、15V/ μs 高压摆率、RRIO 运算放大器数据表中的“绝对最大额定值”表格示例。应将共模电压限制为不小于 $(V-) - 0.5\text{V}$, 且不超过 $(V+) + 0.5\text{V}$ 。如果超出这些限制, 二极管将开始传导电流。如果电流足够高, 则可能会损坏二极管本身, 进而损坏放大器输入端。

表 2-1. TLV905x 的绝对最大额定值

			最小值	最大值	单位
电源电压, $V_S = (V+) - (V-)$			7		V
信号输入引脚	电压 ⁽¹⁾	共模	$(V-) - 0.5$	$(V+) + 0.5$	V
		差分	$V_S + 0.2$		V
	电流 ⁽¹⁾	-10	10	mA	
输出短路 ⁽²⁾			持续		
工作环境温度, T_A			-40	150	°C
结温, T_J			150		°C
贮存温度, T_{stg}			-65	150	°C

(1) 输入引脚被二极管钳制至电源轨。对于摆幅能超过电源轨 0.5V 的输入信号, 应将其电流限制在 10mA 或者更低。

(2) 接地短路, 每个封装对应一个放大器。

2.2 标准运算放大器 ESD 保护：注意事项

如图 2-2 所示，TLV9051 器件具有传统的 ESD 二极管保护。对于某些应用，如电池供电系统，电路设计人员可以选择通过暂时关闭放大器来省电。这通常通过将 $V+$ 悬空来实现，或者，最好将 $V+$ 设置为接地。当放大器关闭时，输入可以继续检测电压，例如传感器生成的信号。

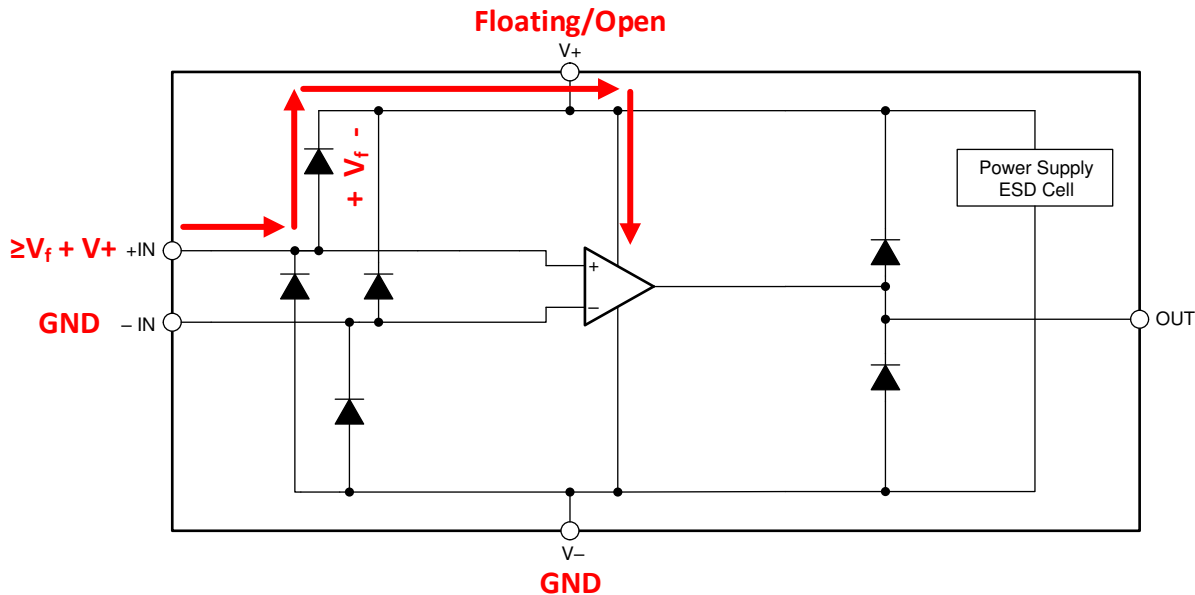


图 2-2. 反向供电运算放大器的输入电流路径

当 $V+$ 为高阻抗或悬空时，可能会对放大器反向供电。当输入端的电压大于 ESD 二极管的正向电压加 $V+$ 电源轨电压时，可能会发生反向供电，然后二极管可能会开始将电流通过输入端传导至电源引脚。如果未驱动 $V+$ 引脚，电压可能会上浮，尤其是该节点有来自电路另一部分的接地阻抗时。然后，借助输入信号通过 ESD 二极管为放大器供电，从而将器件导通。放大器的输出端开始提供无用的输出信号，随后这些信号可能会馈送到下游元件。当传感器开启并发送信号，而且该信号会在放大器电源引脚完全斜升之前到达放大器输入端时，传感器电路中可能会发生类似的情况。

为了帮助防范对器件意外反向供电，一种方法是不将 $V+$ 引脚悬空。当引脚悬空或开路时，引脚的电压不可预测，并且无法判断到 $V+$ 甚至 $V-$ 的保护二极管何时可能会导通。通过将该引脚接地，电路设计人员可以帮助防止 $V+$ 引脚的电压向上浮动并开启放大器。

即使将 $V+$ 引脚接地可以防止对放大器反向供电，但在这种情况下，仍有可能会有无用的电流进入二极管。如果输入电压比 GND 高出保护二极管的正向压降，则 $V+$ 的输入保护二极管仍然可以导通。当 $V+$ 悬空或接地时，在存在输入信号的情况下，防止对放大器反向供电的恰当方法是避免完全开启 ESD 二极管。如果在放大器的电源引脚接地或悬空的情况下，输入电压不可避免，则需要替代 ESD 保护方案。

3 V+ 侧无输入二极管的运算放大器 ESD 保护

有一些采用替代输入 ESD 保护结构的运算放大器，它们没有从 IN+ 引脚和 IN- 引脚到 V+ 的保护二极管。这种保护的行为与标准保护不同。具有此结构的器件包括：[OPA310](#) | [OPA2310](#) | [OPA4310](#)、[OPA348](#) | [OPA2348](#) | [OPA4348](#)、[TLV341](#) | [TLV341A](#)、[TLV342](#) | [TLV342A](#)。

3.1 V+ 侧无输入二极管的运算放大器 ESD 保护：结构

图 3-1 展示了 IN+ 引脚和 OUT 引脚的替代输入保护结构示例。IN- 引脚上存在与 IN+ 引脚相同的结构，但为简单起见，这里未显示该结构。相比之下，输出引脚具有到两个电源轨的二极管路径。这里并未显示所有输入保护，此图仅显示与本应用报告紧密相关的部分。

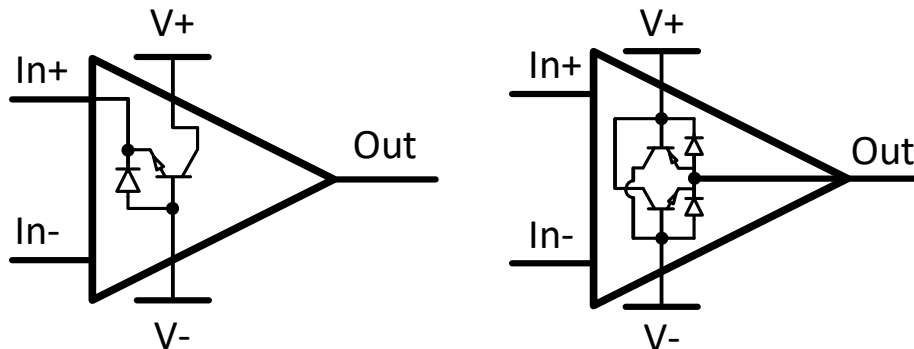


图 3-1. IN+ (也存在于 IN- 上) 和 OUT 的电流通路

在这种结构下，IN+ 和 IN- 可能会超过 V+，而不开启二极管保护路径和传导电流。例如，如果 V+ 和 V- 接地，则在正输入信号的情况下，将会阻止从输入到电源的电流路径。同样，如果在看到正输入信号的情况下 V+ 悬空、V- 接地，则可以避免输入电流到正电源以及对放大器反向供电的可能性。输入和电源引脚上的电压仍需要保持在数据表中提到的绝对最大额定值之下。

表 3-1 展示了一个示例绝对最大额定值表，这些是 [OPAx310](#) 高输出电流、快速关断、低电压 (1.5V 至 5.5V)、RRIO、3MHz 运算放大器的额定值。与标准 ESD 保护结构表中的值 (绝对输入共模电压只能超过电源轨 0.5V) 不同，此替代保护方案的输入共模电压没有该限制。关于输入电压能够比 V+ 超出多少，仍然存在一定的限制。最终，输入被驱动得太远，然后开始流动大电流。本文档后面部分提供了示例测试设置和示例数据。

表 3-1. OPAx310 的绝对最大额定值

		最小值	最大值	单位
电源电压, $V_S = (V+) - (V-)$		0	7	V
信号输入引脚	共模电压 (1) (2)	-0.5	6.0	V
	差分电压 (1) (2)		±6.0	V
	电流 (2)	-10	10	mA
输出短路 (3)		持续		
工作环境温度, T_A		-55	150	°C
结温, T_J			150	°C
贮存温度, T_{stg}		-65	150	°C

- (1) 只要输入引脚保持在 6.0V 范围内，它们就可以摆动超过 (V+)。没有从输入引脚到 (V+) 的二极管结构。
- (2) 输入引脚被二极管钳制至 (V-)。低于 (V-) 0.3V 的输入信号的电流必须限制在 10mA 或更低。
- (3) 对地短路，每个封装对应一个放大器。

最后，请记住，如果其中一个输入引脚低于 V- 减 0.5V，采用这种替代 ESD 保护结构的器件仍会开始开启其二极管保护路径。因此，请考虑关闭放大器期间存在哪种类型的输入信号。

3.2 V+ 侧无输入二极管的运算放大器 ESD 保护：注意事项

如前一节所述，如果输入电压持续上升至超过绝对最大额定值，则输入端会出现迅速大幅反向。该效应会导致保护电路的电压突然下降，并且将输入电压钳位至较低值，同时将输入电流提高到更高水平并损坏输入结构本身。此外，器件可能会卡在这种状态，这种现象称为**闩锁**。

虽然，在必须关闭放大器同时存在输入信号的应用中，V+ 电源轨侧无输入二极管的 ESD 保护结构可以很好地工作，但当输入电压可能超过绝对最大额定值时，需要考虑发生迅速大幅反向的可能性。妥善做法是避免进入高电流传导区域。可添加输入电阻，将输入电流限制为 $\pm 10\text{mA}$ ，甚至 $\pm 1\text{mA}$ 。

图 3-3 展示了该效应的示例。在此示例中，OPA348 放大器的 V- 引脚接地，V+ 引脚连接到 0V 电源。输出和反相输入保持开路，而同相输入由正电压驱动。然后，测量相应的输入 ESD 结构电流。图 3-2 展示了该测试配置。

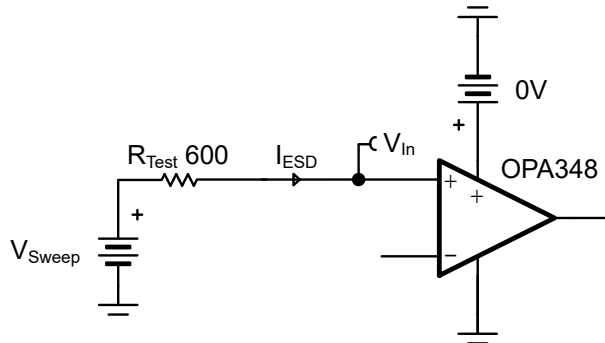


图 3-2. OPA348 - 施加的输入电压增加时 ESD 结构电流测试装置

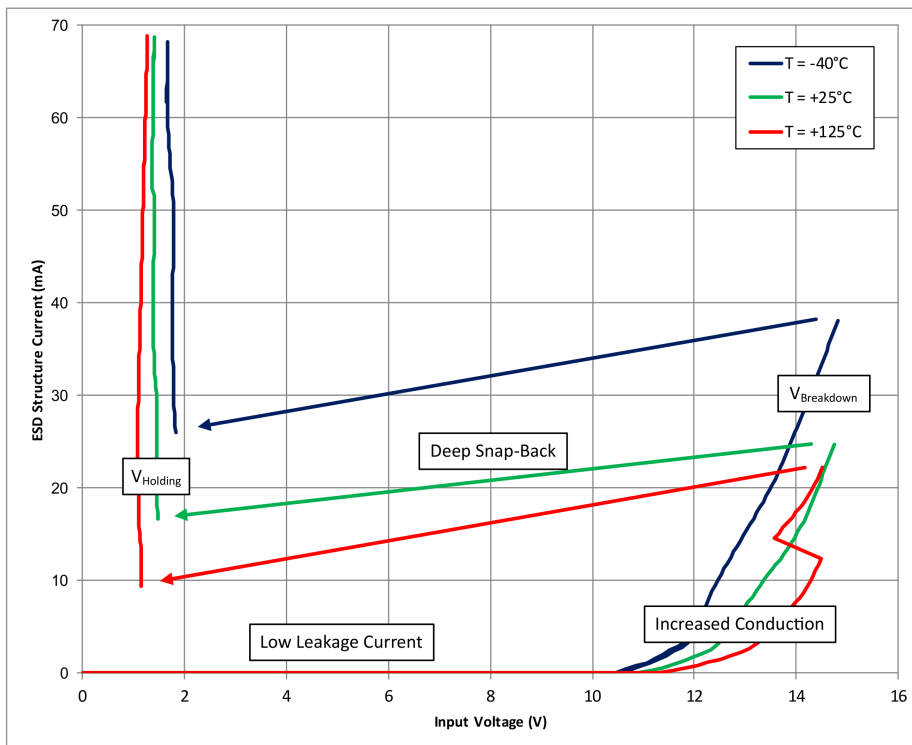


图 3-3. OPA348 - 施加的输入电压增加时的 ESD 结构电流

输入电压从 0V 增加到大约 10V 时，有低电流通过 ESD 结构。在此区域中，替代 ESD 保护结构可防止输入信号对放大器反向供电或产生大电流。在大约 10.5V 之后，输入电流开始快速上升。当进一步驱动输入时，会发生迅速大幅反向。电压突然下降，并且被钳位在较低的水平。同时，输入电流上升到非常高的水平。应避免工作区域的电流增高，防止造成损坏。为了进行演示，本实验中的输入电流可超过数据表中的 10mA 限值。在您的设计中，请勿超出绝对最大额定值。

替代输入结构的效果取决于放大器电路配置，即使在放大器关闭时也是如此。例如，在电源接地且器件关闭的情况下，如果在同相配置中放置 TLV341 放大器，则输入能够处理一些正电压，而不会向 V+ 电源轨或输出泄漏电流（图 3-4 左侧）。但是，如果在相同情况下将同一放大器置于反相配置中，则电流不会通过输入引脚，而是通过反馈环路传递到输出端（图 3-4 右侧）。此外，输出引脚上的二极管可以导通并传递到 V+ 引脚。因此，不仅要注意运算放大器，还要注意电路设置。

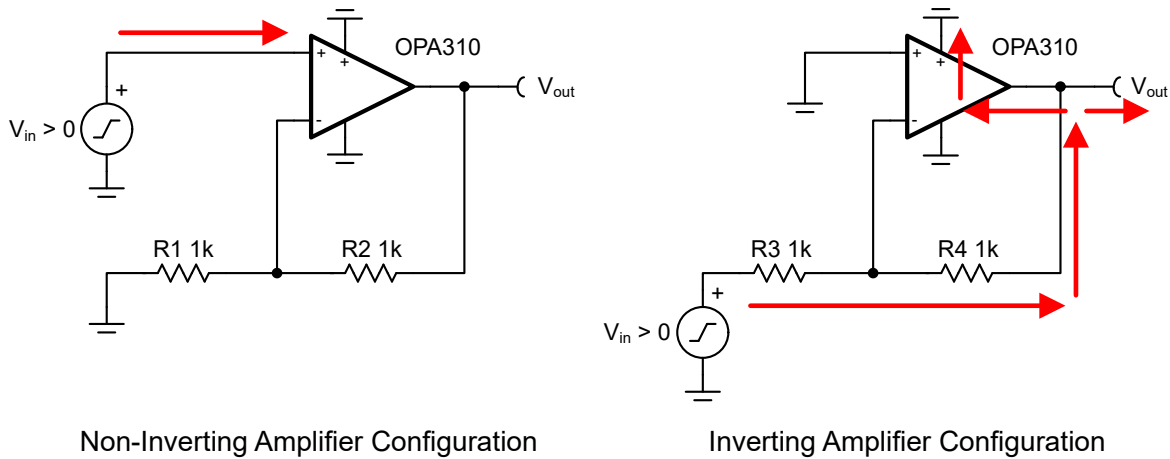


图 3-4. 电路配置会影响通过 ESD 结构的电流

4 如何测量运算放大器的 ESD 结构电流

可以测量运算放大器的 ESD 结构电流，以便更好地了解其 ESD 保护电路的行为。其中一种测量方法需要选择一个放大器，将电源引脚接地，然后扫描输入和输出引脚的电压，并且一次扫描一个引脚。未测试的引脚可保持断开状态。测量通过 V+ 引脚和 V- 引脚的相应电流，可表明 ESD 结构电流的大小。此设置如图 4-1 所示，可以让人了解在使用接地电源引脚关闭放大器，同时仍存在输入或输出信号时，放大器有什么行为。为避免在测试期间损坏器件，最好将电压源的可用电流限制在 $\pm 10\text{mA}$ 。在生产环境中，最好尽可能将电流限制在 $\pm 1\text{mA}$ 。此测试方法用于确认某些器件的输入结构行为，示例数据可以在附录 A 中找到。

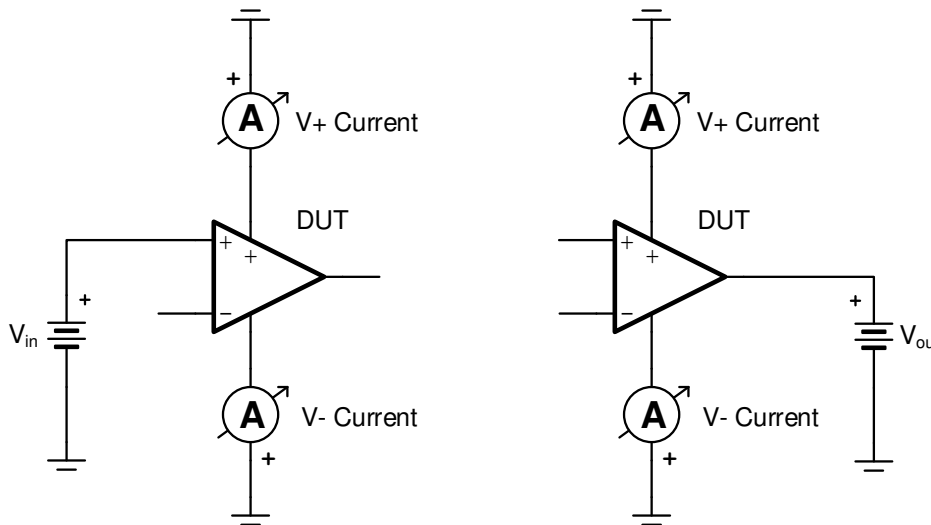


图 4-1. 设置 1 - 使用接地电源测试 IN+ 和 OUT 引脚的示例原理图

根据如何关闭放大器，其他测试设置可能更适合在存在输入或输出电压时准确观察 ESD 结构电流。例如，关断引脚可能允许电路设计人员在 V+ 电源引脚仍然存在电压时，将放大器置于关断模式。或者，一些电路设计人员希望通过打开 V+ 引脚来关闭放大器。图 4-2 至图 4-4 展示了一些更常见场景的替代 ESD 结构电流测试设置。附录 A 中也提供了这些测试设置的示例数据。

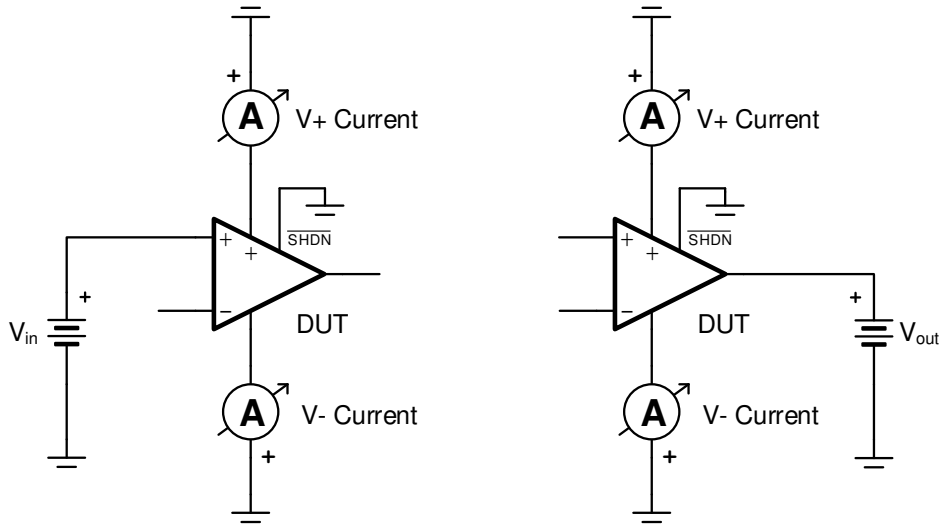


图 4-2. 设置 2 - 使用接地电源和关断引脚测试 IN+ 和 OUT 引脚的示例原理图

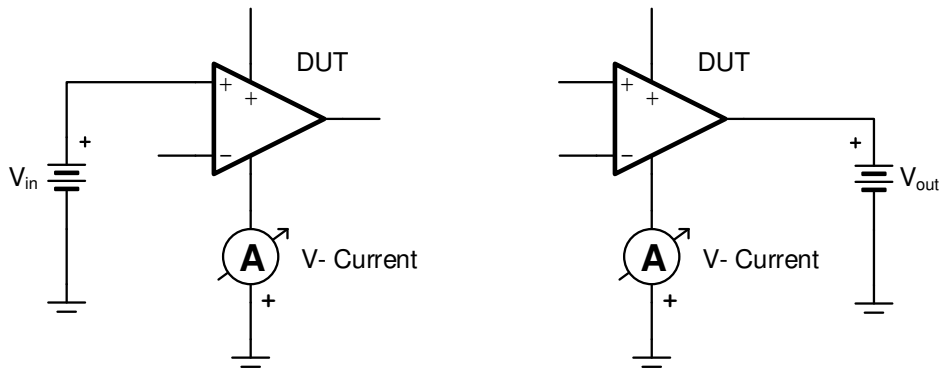


图 4-3. 设置 3 - 使用开路 V+ 引脚和接地 V- 引脚测试 IN+ 和 OUT 引脚的示例原理图

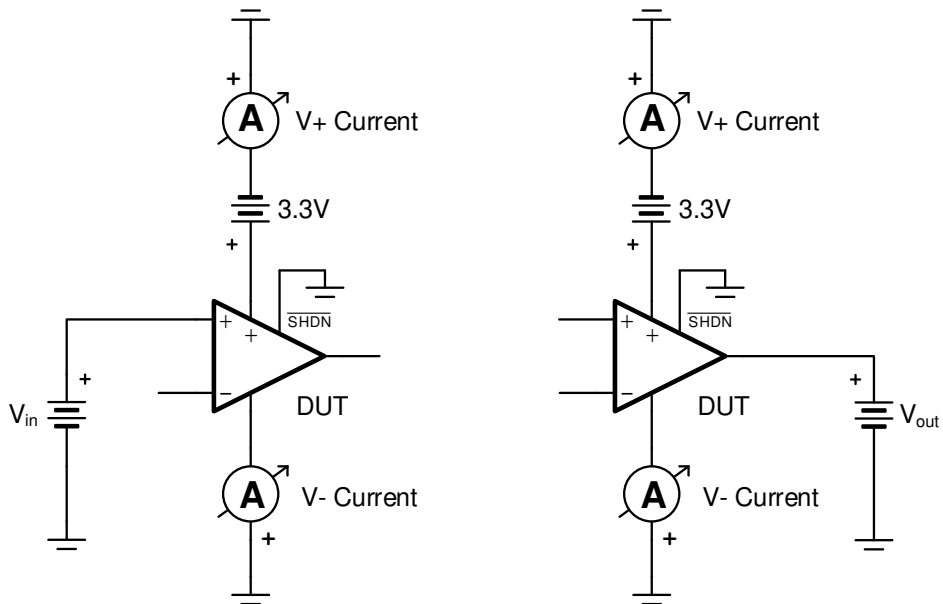


图 4-4. 设置 4 - 在 V+ 引脚上电、V- 引脚接地和关断引脚处于低电平时测试 IN+ 和 OUT 引脚的示例示意图

5 总结

大多数放大器都带有标准 ESD 二极管结构，用于在突发高压放电时提供保护。尽管这些电路很稳健，但在某些应用中最好使用替代保护结构。模拟电路工程师需要了解不同 ESD 保护电路的优势和局限性，并能够根据输入电压行为和电源时序，验证运算放大器的保护结构类型。

6 参考文献

1. 要了解对放大器反向供电的更多信息，请参阅 Tim Claycomb 的 Precision Hub 博客文章 [自供电器件？](#)
2. 要了解 ESD 和对运算放大器的影响的更多信息，请访问 TI 高精度实验室的 [静电放电 \(ESD\) 培训视频](#)。
3. 要了解 EOS 和对运算放大器的影响的更多信息，请访问 TI 高精度实验室的 [电过应力 \(EOS\) 系列](#)。
4. 有关 ESD 保护迅速反向的更多信息，请参阅 Matthew Xiong 的博客文章 [快速大幅反向 ESD 电路保护二极管的危险](#)。

7 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (December 2020) to Revision A (January 2023)	Page
• 修订版 A 中包含了一种较新 TI 器件的 ESD 结构以及对命名规则和图形的更新.....	1

A 采用替代性 ESD 保护结构的运算放大器的测量数据

附录中的结果是使用节 4 中描述的测试设置收集的。数据是在室温下测得的。要了解随温度发生的变化，请参阅图 3-3。

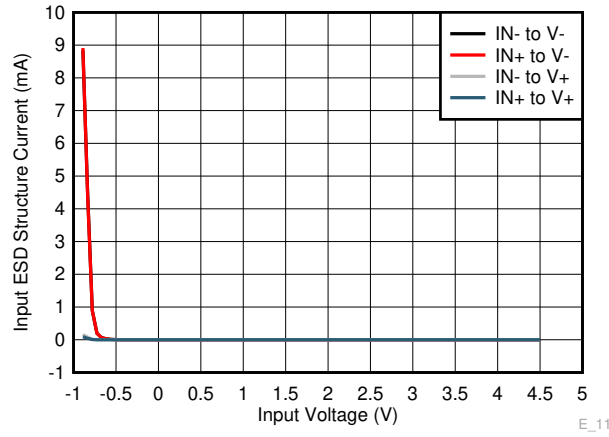


图 A-1. OPA310 - 设置 1 - 所施加输入电压下的 ESD 二极管电流

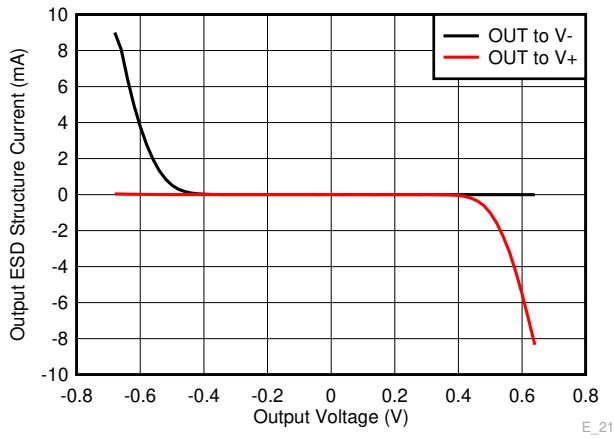


图 A-2. OPA310 - 设置 1 - 所施加输出电压下的 ESD 二极管电流

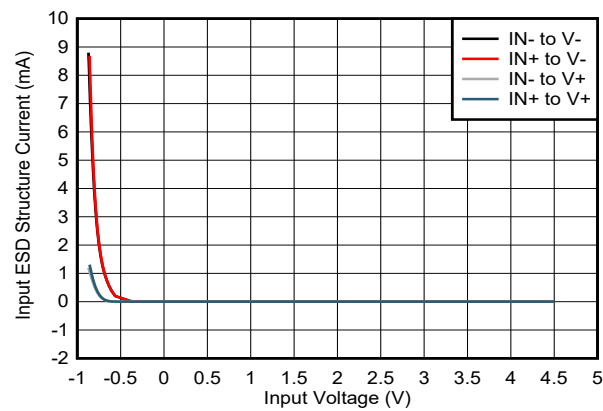


图 A-3. OPA348 - 设置 1 - 所施加输入电压下的 ESD 二极管电流

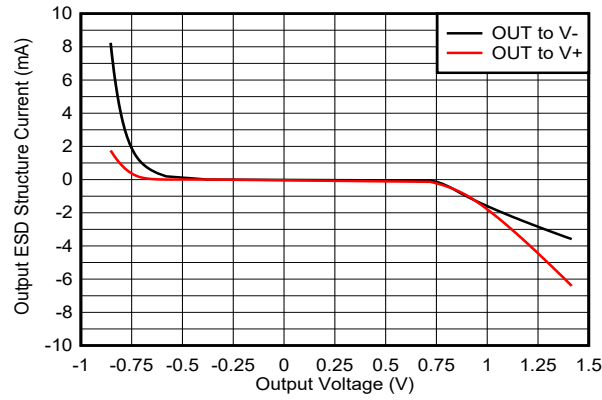


图 A-4. OPA348 - 设置 1 - 所施加输出电压下的 ESD 二极管电流

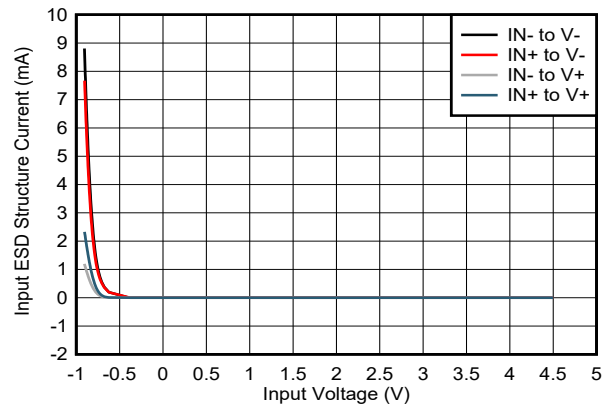


图 A-5. TLV342/TLV342A - 设置 1 - 所施加输入电压下的 ESD 二极管电流

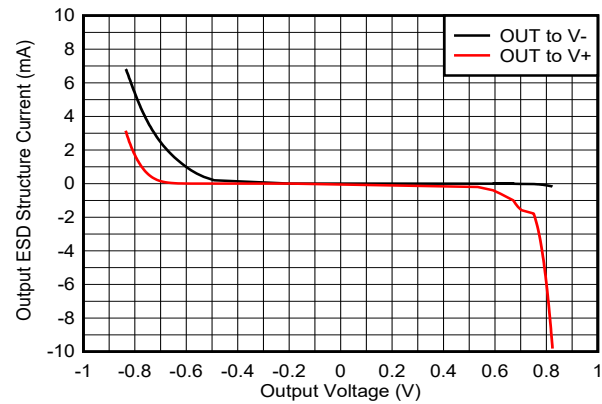


图 A-6. TLV342/TLV342A - 设置 1 - 所施加输出电压下的 ESD 二极管电流

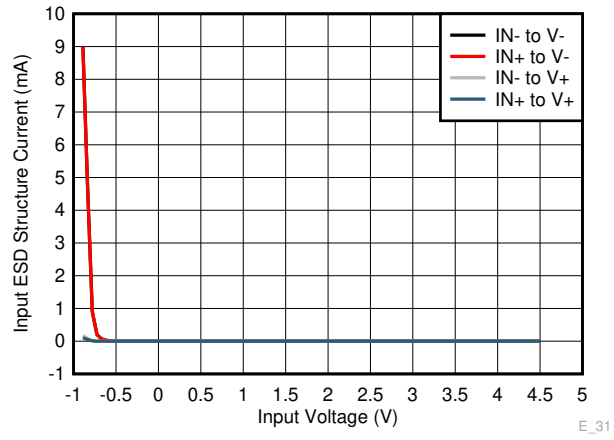


图 A-7. OPA310 - 设置 2 - 所施加输入电压下的 ESD 二极管电流

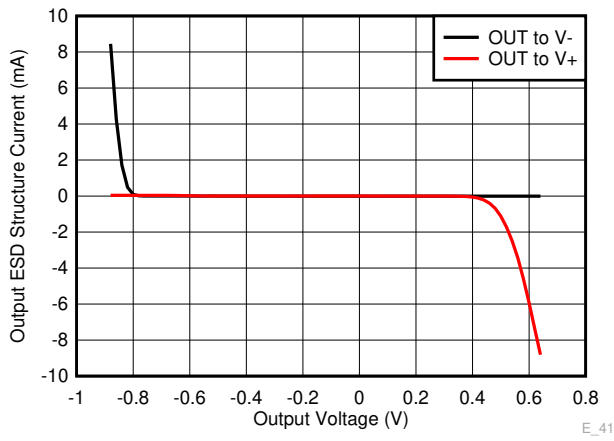


图 A-8. OPA310 - 设置 2 - 所施加输出电压下的 ESD 二极管电流

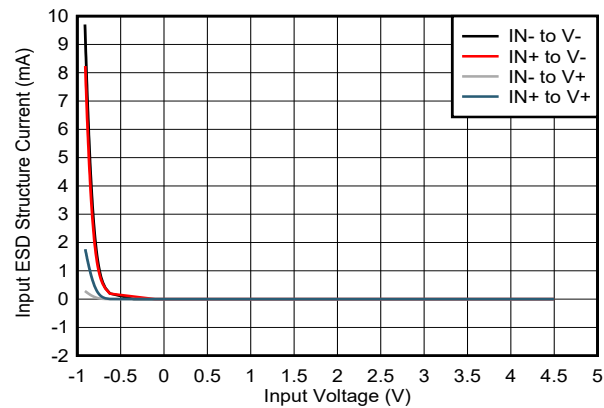


图 A-9. TLV341/TLV341A - 设置 2 - 所施加输入电压下的 ESD 二极管电流

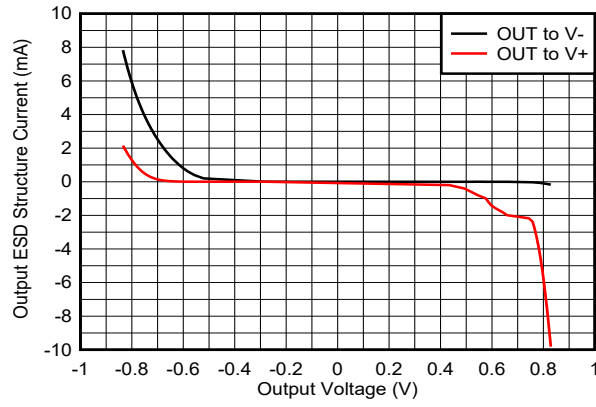


图 A-10. TLV341/TLV341A - 设置 2 - 所施加输出电压下的 ESD 二极管电流

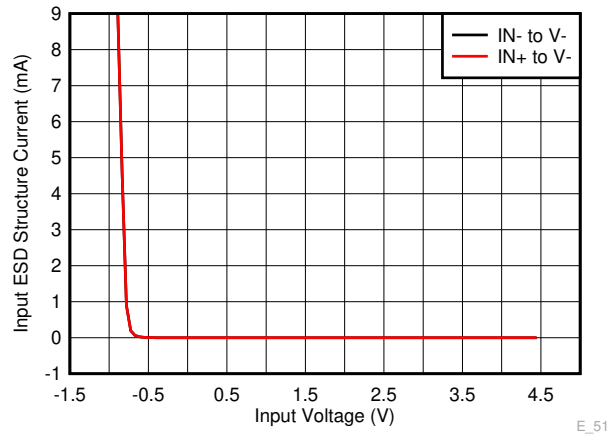


图 A-11. OPA310 - 设置 3 - 所施加输入电压下的 ESD 二极管电流

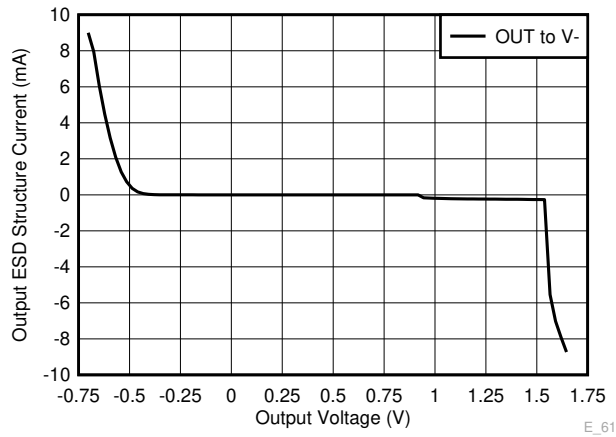


图 A-12. OPA310 - 设置 3 - 所施加输出电压下的 ESD 二极管电流

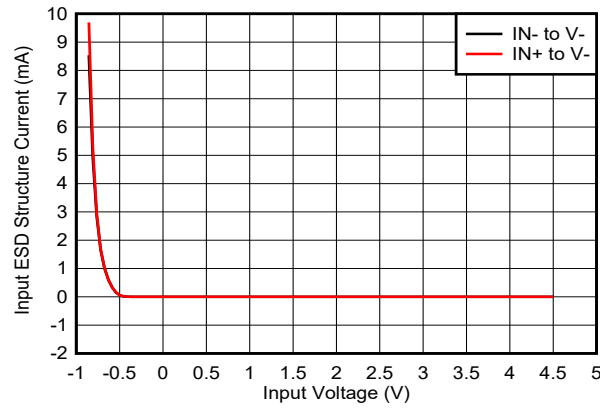


图 A-13. OPA348 - 设置 3 - 所施加输入电压下的 ESD 二极管电流

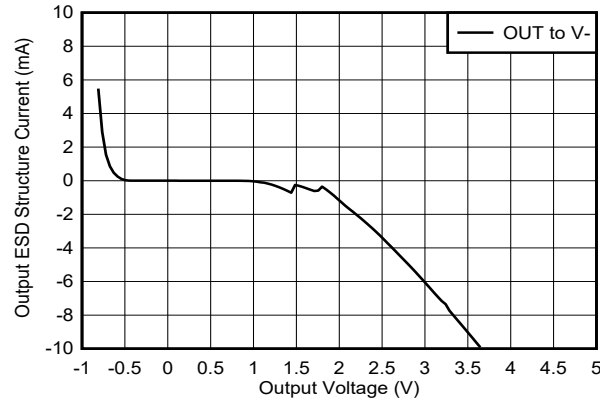


图 A-14. OPA348 - 设置 3 - 所施加输出电压下的 ESD 二极管电流

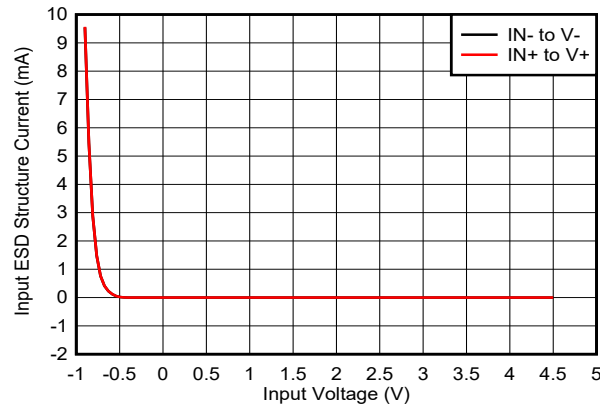


图 A-15. TLV342/TL342A - 设置 3 - 所施加输入电压下的 ESD 二极管电流

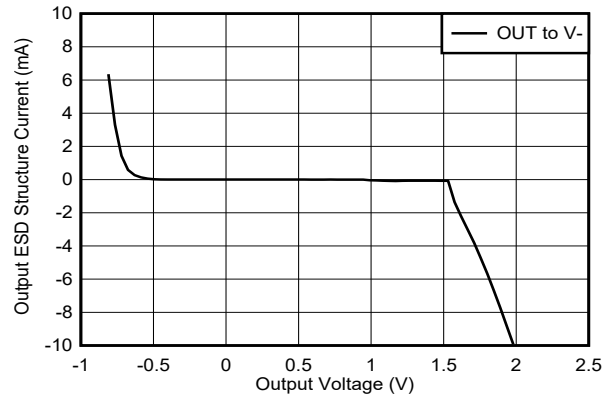


图 A-16. TLV342/TLV342A - 设置 3 - 所施加输出电压下的 ESD 二极管电流

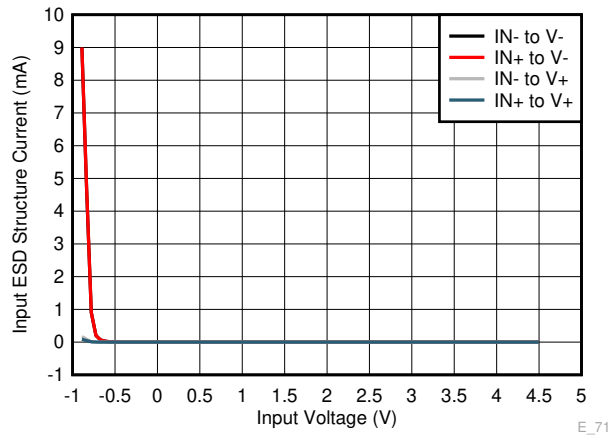


图 A-17. OPA310 - 设置 4 - 所施加输入电压下的 ESD 二极管电流

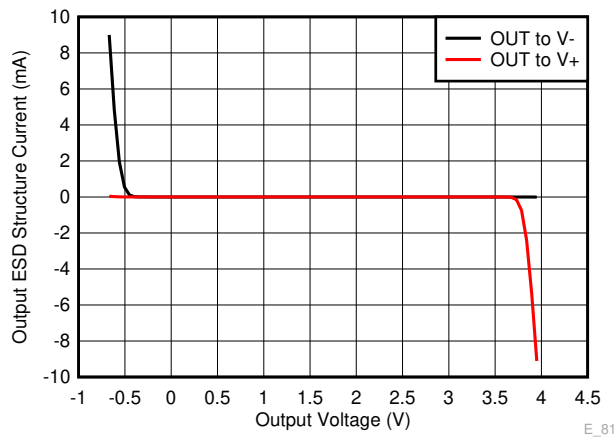


图 A-18. OPA310 - 设置 4 - 所施加输出电压下的 ESD 二极管电流

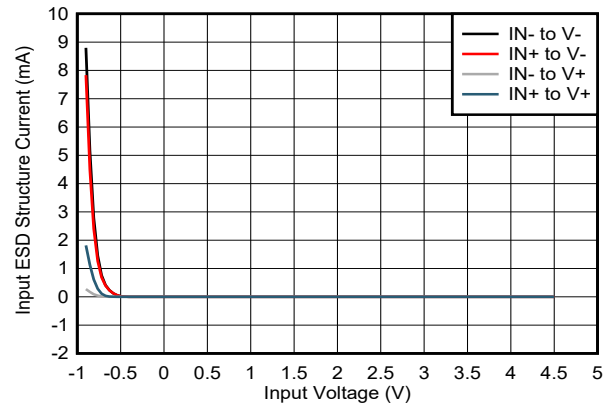


图 A-19. TLV341/TLV341A - 设置 4 - 所施加输入电压下的 ESD 二极管电流

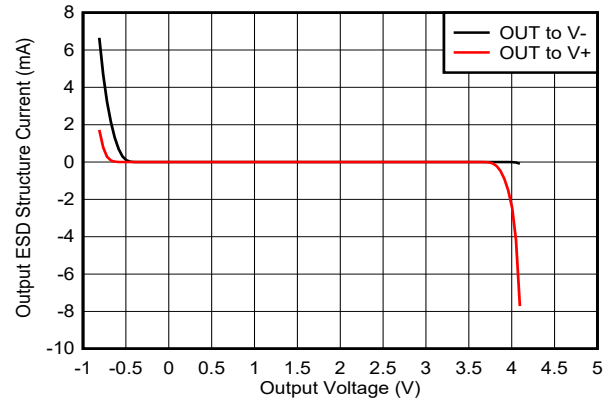


图 A-20. TLV341/TLV341A - 设置 4 - 所施加输出电压下的 ESD 二极管电流

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司