



Lucia Gao, Edwin Zang, Junjie Mai

摘要

由于设计灵活性的优势，降压转换器应用越来越需要共同布局。本应用手册重点介绍如何在采用 SOT-563 封装的 TPS56x242/7、TPS56x202/3/6/7 和采用 SOT-236 封装的 TPS56X201/8 之间进行共同布局。首先，比较引脚分配。接下来，介绍原理图设计和布局注意事项。最后，给出了一个共同布局设计实例，并根据实验对此应用设计进行了验证。

内容

1 引言	2
2 引脚排列比较	3
3 原理图	4
4 布局注意事项	4
5 实验验证	6
6 总结	10
7 参考文献	10
8 修订历史记录	11

插图清单

图 2-1. TPS56x242/7 引脚排列	3
图 2-2. TPS56x201/8 引脚排列	3
图 2-3. TPS56x202/3/6/7 引脚排列	3
图 3-1. 实现共同布局的原理图	4
图 4-1. 1 类 - TPS56x201/8 和 TPS56x202/3/6/7 的镜面对称共同布局	4
图 4-2. 2 类 - TPS56x201/8 和 TPS56x242/7 的合并共同布局	5
图 4-3. 1 类共同布局 EVM	5
图 4-4. 2 类共同布局 EVM	5
图 5-1. 共同布局设计顶层	6
图 5-2. 共同布局设计底层	6
图 5-3. 具有 TPS565242 输出纹波的 EVM 电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)	6
图 5-4. 具有 TPS565242 输出纹波的共同布局电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)	6
图 5-5. 具有 TPS565201 输出纹波的 EVM 电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)	7
图 5-6. 具有 TPS565201 输出纹波的共同布局电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)	7
图 5-7. 具有 TPS565242 开关尖峰的 EVM 电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$	8
图 5-8. 具有 TPS565242 开关尖峰的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$	8
图 5-9. 具有 TPS565201 开关尖峰的 EVM 电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$	8
图 5-10. 具有 TPS565201 开关尖峰的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$	8
图 5-11. 具有 TPS565242 瞬态响应的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $0.1A - 2.5A$	8
图 5-12. 具有 TPS565242 瞬态响应的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $1.25A - 3.75A$	8
图 5-13. 具有 TPS565201 瞬态响应的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $0.1A - 2.5A$	9
图 5-14. 具有 TPS565201 瞬态响应的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $1.25A - 3.75A$	9

表格清单

表 2-1. 引脚功能	3
表 3-1. 不同器件的焊接信息	4
表 5-1. EVM 与共同布局电路板之间的效率比较, $V_{IN} = 12V$, $I_{OUT} = 5A$	7

表 5-2. EVM 和共同布局电路板之间的开关尖峰比较..... 7

商标

D-CAP3™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 引言

TPS56x242/7 和 TPS56x202/3/6/7 是具有单通道、自适应导通时间、D-CAP3™ 控制模式的同步降压转换器，只需极少的外部元件。D-CAP3 控制电路针对低 ESR 输出电容器（如 POSCAP、SP-CAP 或陶瓷型）进行了优化，支持快速瞬态响应，无需外部补偿。TPS56x201/8 明星器件系列包括：TPS561201/8、TPS562201/8、TPS563201/8、TPS564201/8 和 TPS565201/8，已广泛应用于 DTV、STB、监控、网络家庭终端设备等领域。由于设计灵活性的优势，降压转换器应用越来越需要共同布局。本应用报告主要讨论如何在 TPS56x242/7、TPS56x202/3/6/7 和 TPS56x201/8 之间进行共同布局。

2 引脚排列比较

图 2-1 展示了采用 SOT-563 封装并经过优化的 TPS56x242/7 引脚排列。它集成了 BST 引脚并为引脚 4 添加了 AGND。图 2-2 展示了采用 SOT-236 封装的 TPS56x201/8 引脚排列，它不同于 TPS56x242/7。图 2-3 展示了采用 SOT-563 封装的 TPS56x202/3/6/7 引脚排列。这三个系列的封装和引脚位置都不同。TPS56x201/8 和 TPS56x202/3/6/7 的 VBST 引脚用于为高侧 NFET 栅极驱动器电路提供输入。TPS56x242/7 的 AGND 引脚是内部模拟电路的接地端。

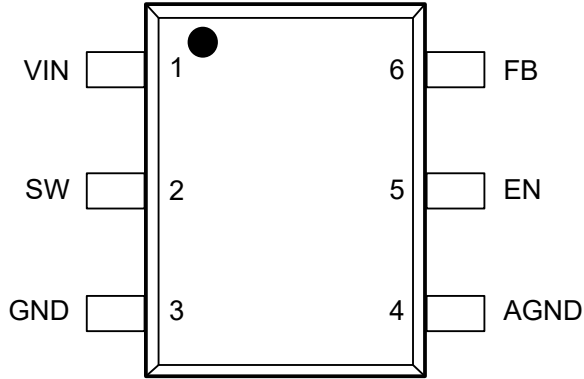


图 2-1. TPS56x242/7 引脚排列

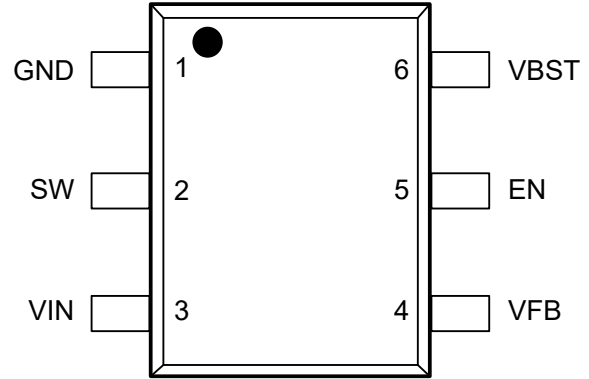


图 2-2. TPS56x201/8 引脚排列

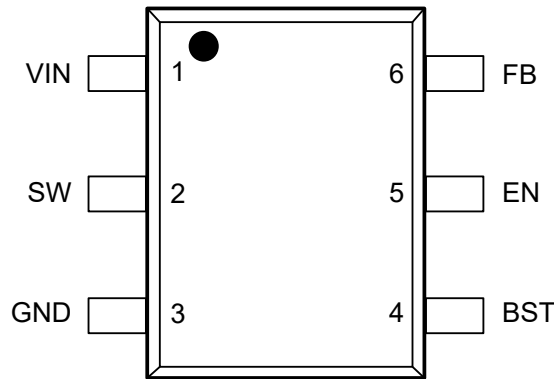


图 2-3. TPS56x202/3/6/7 引脚排列

表 2-1. 引脚功能

名称	引脚			说明
	编号			
	TPS56x242/7	TPS56x202/3/6/7	TPS56x201/8	
VIN	1	1	3	输入电压电源引脚。在 VIN 和 GND 之间连接输入去耦电容器。
SW	2	2	2	开关节点引脚。将输出电感器连接到该引脚。
GND	3	3	1	低侧功率 NFET 的 GND 引脚源极端子以及控制器电路的接地端子。
FB	6	6	4	转换器反馈输入。通过反馈电阻分压器连接到输出电压。
EN	5	5	5	启用输入控制。将 EN 驱动为高电平将启用转换器。
VBST	不适用	4	6	高侧 NFET 栅极驱动器电路的电源输入。在 VBST 和 SW 引脚间连接一个 0.1 μ F 电容器。
AGND	4	不适用	不适用	内部模拟电路的地。将 AGND 连接到 GND 平面。

3 原理图

由于 TPS56x242/7 和 TPS56x201/8 的封装和引脚位置不同，兼容原理图旨在实现共同布局。图 3-1 展示了共同布局原理图。BOM 有多种不同之处。表 3-1 展示了不同器件的焊接信息。

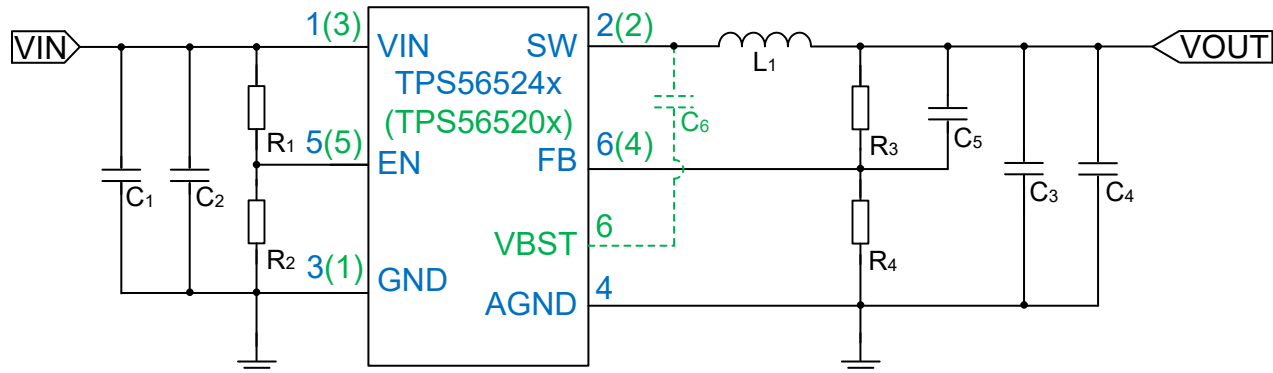


图 3-1. 实现共同布局的原理图

表 3-1. 不同器件的焊接信息

器件型号	说明
TPS56x242/7	C ₆ 需要悬空。EN 引脚的最大电压为 6V。
TPS56x201/8	C ₆ 需要进行焊接。EN 引脚的最大电压为 19V。

4 布局注意事项

TPS56x242/7 采用 1.60mm × 1.60mm 的 SOT-563 封装，TPS56x201/8 采用 1.60mm × 2.90mm 的 SOT-236 封装。TPS56x201/8 的封装尺寸大于 TPS56x242/7。在进行共同布局时，需要考虑 SOT-236 器件和 SOT-563 器件之间的相对位置，并遵守制造商的规则。有两种类型的共同布局设计。图 4-1 展示了镜面对称共同布局设计。这种类型的设计需要将一个器件放在电路板的正面，另一个放在电路板的背面。引脚排列可以很好地相互匹配，并遵循布局指南。根据负载电流，VIN、SW 和 GND 引脚需要过孔。图 4-2 展示了合并共同布局设计。这种类型的设计可以将两个器件放在电路板的同一侧。请确保两个器件的输入电容器尽可能靠近 VIN 引脚放置，以最大限度减小布线阻抗。

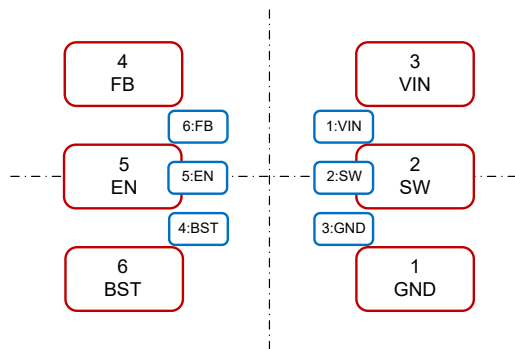


图 4-1. 1 类 - TPS56x201/8 和 TPS56x202/3/6/7 的镜面对称共同布局

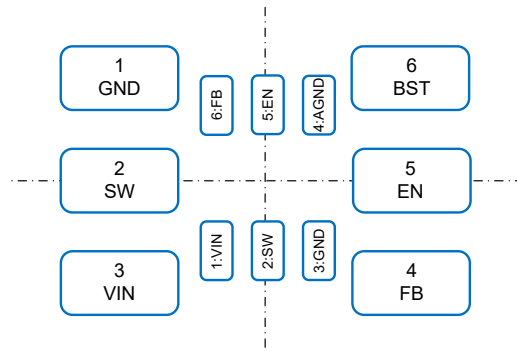


图 4-2. 2 类 - TPS56x201/8 和 TPS56x242/7 的合并共同布局

图 4-3 和图 4-4 展示了建议的 1 类和 2 类共同布局设计。对于 2 类，输入电容器应尽可能靠近 VIN 引脚放置。电压反馈回路放置在远离高压开关布线的位置，并具有接地屏蔽。FB 节点的布线应尽可能小，以避免噪声耦合。与 TPS565201 进行焊接时，开关布线足够短且足够宽。与 TPS565242 进行焊接时，开关布线从顶层穿过底层，然后使用连接电感器返回顶层。请记住，切勿让开关电流在器件下方流动。

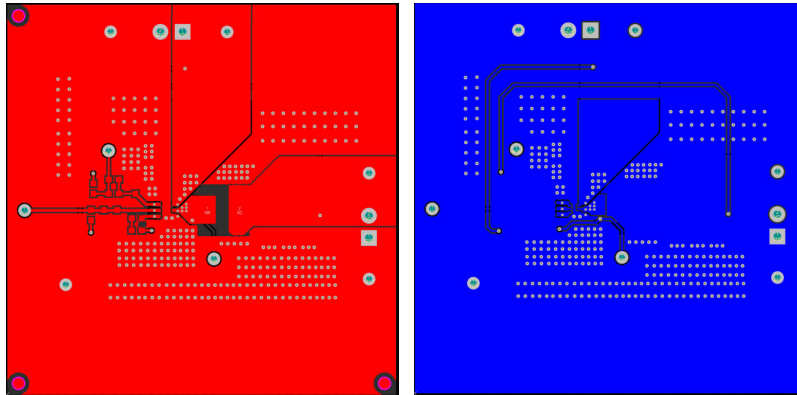


图 4-3. 1 类共同布局 EVM

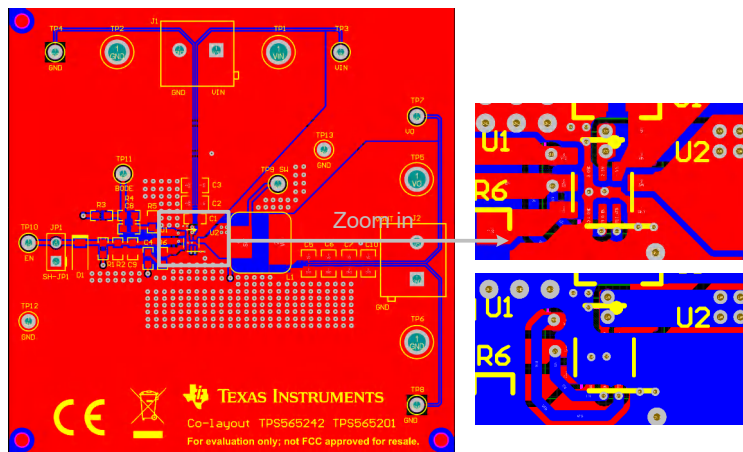


图 4-4. 2 类共同布局 EVM

5 实验验证

本主题介绍了 2 类共同布局设计的实验验证。共同布局电路板的 BOM 与 TI EVM 电路板相同。

图 5-1 和图 5-2 展示了共同布局设计的电路板布局布线。

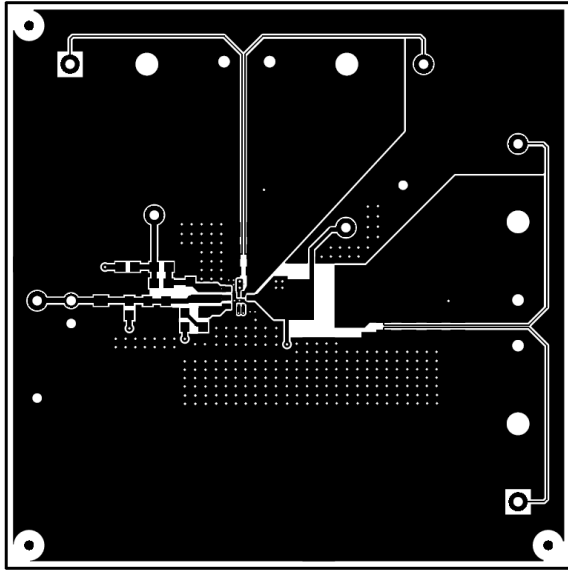


图 5-1. 共同布局设计顶层

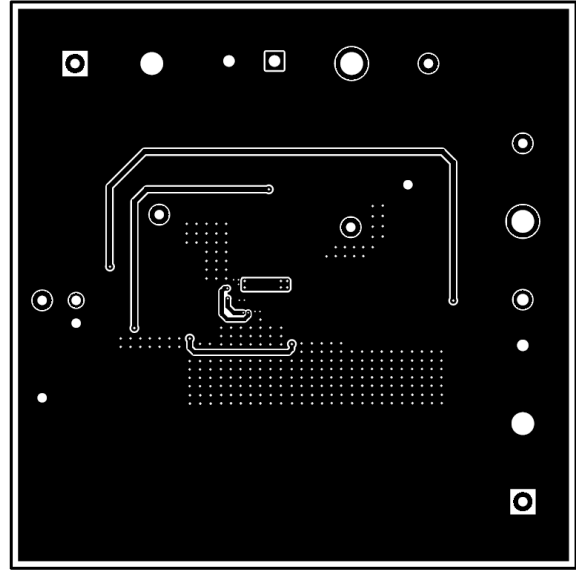


图 5-2. 共同布局设计底层

图 5-3 和图 5-4 展示了 EVM 电路板和与 TPS565242 共同布局电路板的输出电压纹波。图 5-5 和图 5-6 展示了 EVM 电路板和与 TPS565201 共同布局电路板的输出电压纹波。结果表明，TPS565201 和 TPS565242 均可使用共同布局电路板正常运行。

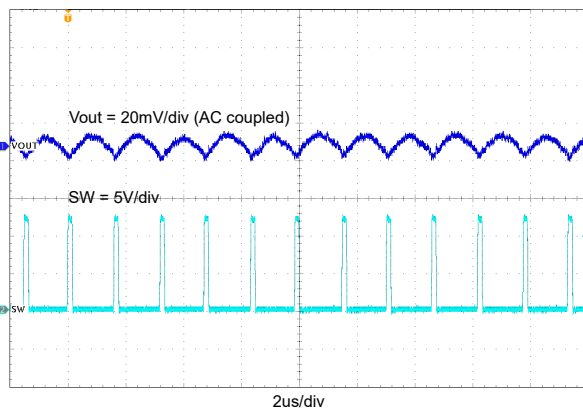


图 5-3. 具有 TPS565242 输出纹波的 EVM 电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)

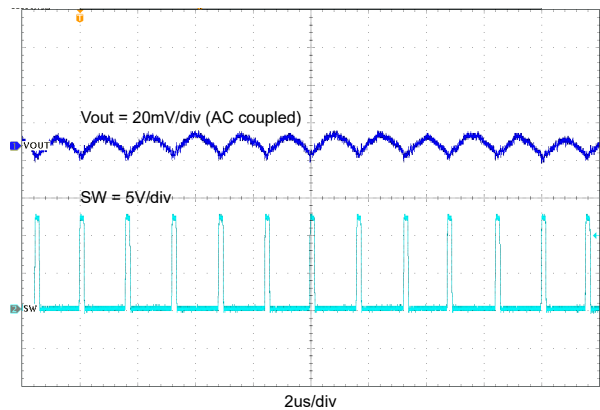


图 5-4. 具有 TPS565242 输出纹波的共同布局电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)

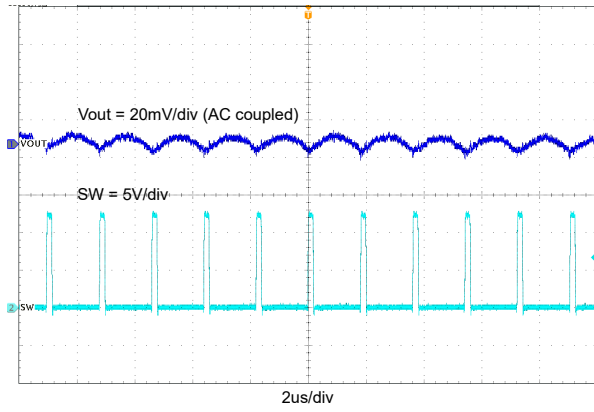


图 5-5. 具有 TPS565201 输出纹波的 EVM 电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)

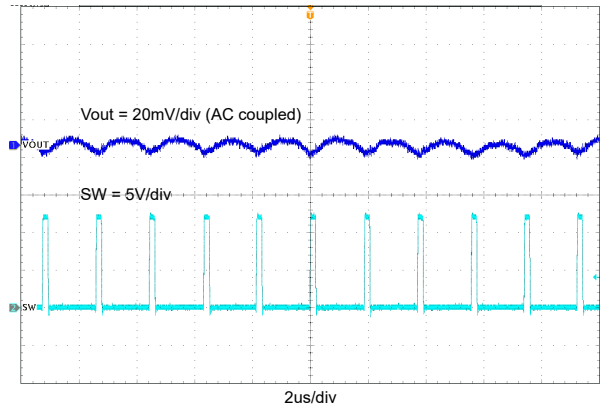


图 5-6. 具有 TPS565201 输出纹波的共同布局电路板 ($V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$)

表 5-1 展示了在 $1.05V_{out}$ 和 $5V_{out}$ 下测试的 EVM 和共同布局电路板之间的效率比较。从效率结果可以看出，共同布局电路板的效率略低于 EVM 电路板。

表 5-1. EVM 与共同布局电路板之间的效率比较， $V_{IN} = 12V$ 、 $I_{OUT} = 5A$

	V_{out} (V)	效率	V_{out} (V)	效率
TPS565242 EVM 电路板	1.05	84.2%	5	94.8%
TPS565242 共同布局电路板	1.05	83.5%	5	94.4%
TPS565201 EVM 电路板	1.05	77.3%	5	92.3%
TPS565201 共同布局电路板	1.05	77.0%	5	92.2%

表 5-2 展示了在 $1.05V_{out}$ 下测试的 EVM 和共同布局电路板之间的开关尖峰电压比较。从开关尖峰结果可以看出，共同布局电路板比 EVM 电路板略差。

表 5-2. EVM 和共同布局电路板之间的开关尖峰比较

	V_{in} (V)	V_{out} (V)	I_{out} (A)	开关尖峰电压 (V)
TPS565242 EVM 电路板	12	1.05	5	12.0
TPS565242 共同布局电路板	12	1.05	5	12.4
TPS565201 EVM 电路板	12	1.05	5	13.2
TPS565201 共同布局电路板	12	1.05	5	14.7

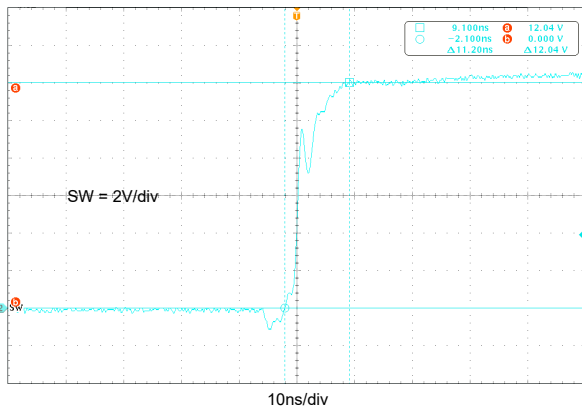


图 5-7. 具有 TPS565242 开关尖峰的 EVM 电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$

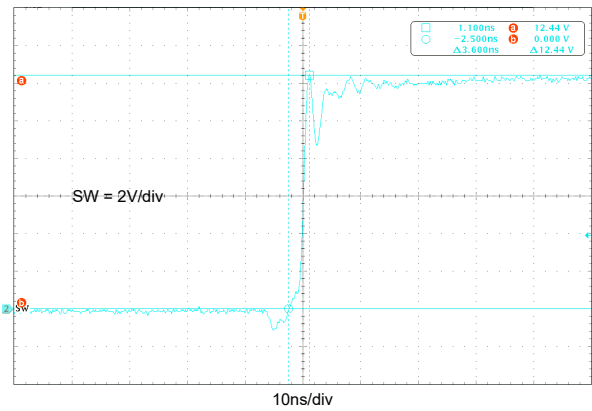


图 5-8. 具有 TPS565242 开关尖峰的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$

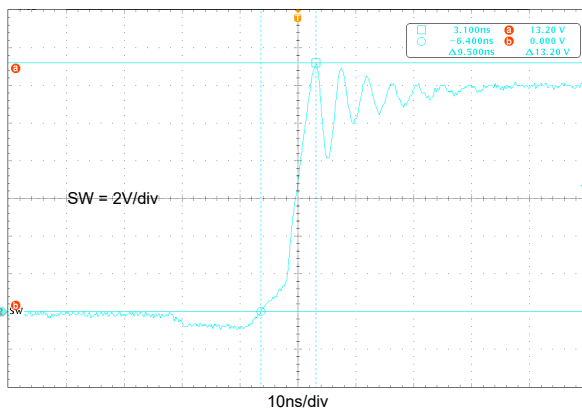


图 5-9. 具有 TPS565201 开关尖峰的 EVM 电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$

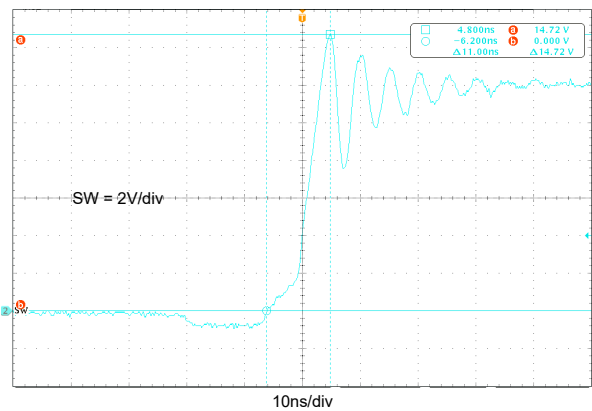


图 5-10. 具有 TPS565201 开关尖峰的共同布局电路板, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 5A$

图 5-11 和图 5-12 展示了具有 TPS565242 瞬态响应 (0.1A 至 2.5A 和 1.25A 至 3.75A 时) 的共同布局电路板。电流阶跃压摆率设置为 0.8A/us。

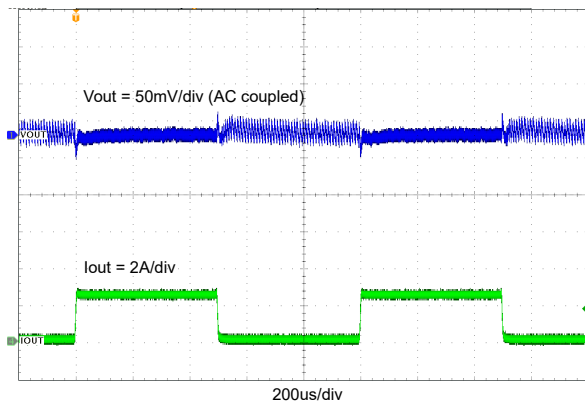


图 5-11. 具有 TPS565242 瞬态响应的共同布局电路板, $V_{IN} = 12V$ 、 $V_{OUT} = 1.05V$ 、0.1A - 2.5A

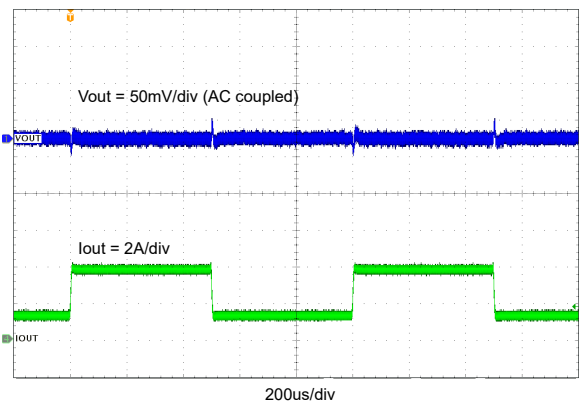


图 5-12. 具有 TPS565242 瞬态响应的共同布局电路板, $V_{IN} = 12V$ 、 $V_{OUT} = 1.05V$ 、1.25A - 3.75A

图 5-11 和图 5-12 展示了具有 TPS565201 瞬态响应 (0.1A 至 2.5A 和 1.25A 至 3.75A 时) 的共同布局电路板。电流阶跃压摆率设置为 0.8A/us。

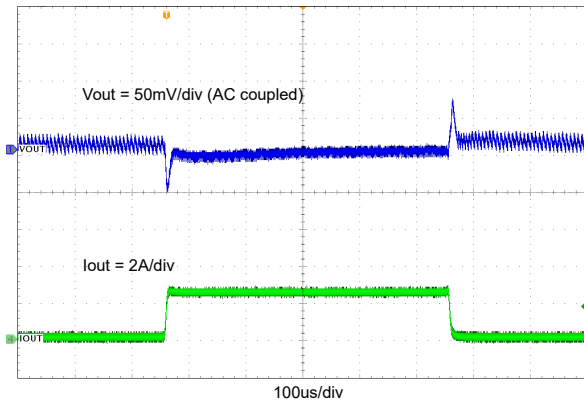


图 5-13. 具有 TPS565201 瞬态响应的共同布局电路板, $V_{IN} = 12V$ 、 $V_{OUT} = 1.05V$ 、 $0.1A - 2.5A$

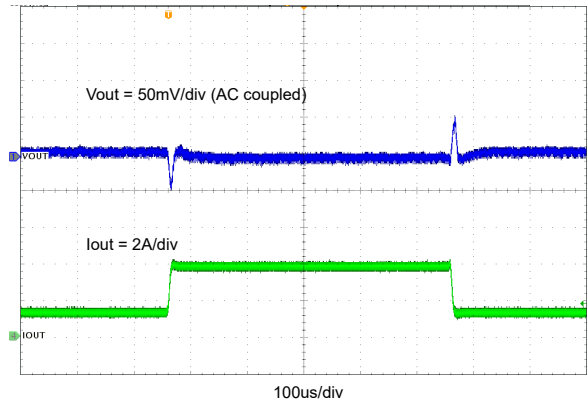


图 5-14. 具有 TPS565201 瞬态响应的共同布局电路板, $V_{IN} = 12V$ 、 $V_{OUT} = 1.05V$ 、 $1.25A - 3.75A$

6 总结

本应用手册介绍了如何在采用 SOT-563 封装的 TPS56x242/7 和采用 SOT-236 封装的 TPS56x201/8 之间进行共同布局。本应用手册对引脚排列进行了比较，并给出了布局建议。最后，本应用手册展示了共同布局设计的实验验证结果。从测试结果来看，TPS56x242/7 和 TPS56x201/8 均能使用共同布局电路板正常运行。

7 参考文献

- 德州仪器 (TI), [TPS56524x 采用 SOT-563 封装的 3V 至 16V 输入电压、5A 同步降压转换器](#) 数据表。
- 德州仪器 (TI), [TPS56424x 采用 SOT-563 封装的 3V 至 16V 输入电压、4A 同步降压转换器](#) 数据表。
- 德州仪器 (TI), [TPS565201 4.5V 至 17V 输入、5A 同步降压稳压器](#) 数据表。
- 德州仪器 (TI), [TPS564201 4.5V 至 17V 输入、4A 同步降压稳压器](#) 数据表。

8 修订历史记录

Changes from Revision * (December 2022) to Revision A (July 2023)

Page

• 添加了镜面对称表的布局设置和交叉参考的编号格式	11
---------------------------	----

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司