



Anand Subramanian, Sanjay Dixit

摘要

TLV320ADC5120 是一款高性能 Burr-Brown™ 音频模数转换器 (ADC)，最多可支持对脉冲密度调制 (PDM) 麦克风输入的两个模拟通道或四个数字通道进行同步采样。该器件支持线路和麦克风输入，并能够实现单端和差分输入配置。

本应用手册介绍了 TLV320ADCX120/PCMX120-Q1 系列的模拟输入，在使用这些 ADC 时可能采用的交流和直流输入耦合方案，以及与麦克风配合使用的不同应用电路。此外，本应用手册还介绍了 TLV320ADCX120/PCMX120-Q1 系列的一些非音频应用。

内容

1 引言.....	2
1.1 交流耦合系统.....	2
1.2 直流耦合系统.....	2
2 交流耦合方案.....	3
2.1 等效电路.....	3
2.2 使用交流耦合时的输入引脚波形.....	4
2.3 耦合电容器的选择.....	4
2.4 快速充电电路.....	5
2.5 电容器类型的选择.....	6
2.6 单端和差分模式.....	6
2.7 交流耦合电路中的 S.N.R.....	8
3 直流耦合方案.....	9
3.1 偏置引脚.....	9
3.2 电气特性.....	13
3.3 应用电路.....	13
4 应用示例.....	15
4.1 驻极体电容式麦克风：单端直流耦合输入.....	15
4.2 驻极体电容式麦克风：单端交流耦合输入.....	15
4.3 麦克风的选择.....	17
4.4 电容式麦克风：差分直流耦合输入.....	18
4.5 电容式麦克风：差分交流耦合输入.....	21
4.6 MEMS 麦克风：差分交流耦合输入.....	21
4.7 没有失调电压且响应低至直流的电路.....	22
4.8 通过对 2 个 ADC 通道的输出求和来提高 SNR.....	23
4.9 测量高电压波形 (+-50V).....	24
4.10 I2C 列表.....	25
5 总结.....	28
6 参考文献.....	29

商标

Burr-Brown™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 引言

TLV320ADCX120/PCMX120-Q1 系列支持模拟输入的直流耦合和交流耦合。TLV320ADCX120/PCMX120-Q1 器件包含两对模拟输入引脚 (INxP 和 INxM)，可以配置为差分输入或单端输入，用于录音通道。通常，语音或音频信号输入通过电容耦合 (交流耦合) 连接到器件；但该器件也支持直流耦合输入选项。

1.1 交流耦合系统

- 在交流耦合系统中，ADC 输入端的直流偏置与电源的直流电平无关。ADC 输入由芯片以适宜的直流电平在内部进行偏置，从而确保 ADC 能够将满量程交流输入信号转换为数字信号。
- ADC 输入端使用的耦合电容器形成一个高通滤波器，通过 ADC 的输入阻抗来限制系统的低频响应。对于音频应用，电容器应具有适当大小，以便确保可将低至 20Hz 的频率数字化。
- 上电时，耦合电容器必须充电至稳定状态值。直到电容器达到此值时，输入音频信号才会适当地传递到 ADC。有时，这种状况会导致在音频输出中出现爆裂声。
- 对于音频范围内的所有交流信号，耦合电容器需要对它们起到近似短路的作用。在实践中，电容值和电容阻抗可能会随电容器上的信号振幅而变化。此值可能会导致在低频条件下的 ADC 输出中出现非线性行为和谐波失真。
- 一些电容器还会表现出颤噪声。在出现振动时，由于压电效应，电容器会在交流路径中产生电压。

1.2 直流耦合系统

直流耦合系统无需使用耦合电容器。直流耦合系统具有以下优点：

- 更低的物料清单成本和更小的布板空间。
- 可避免由于电容器中的非线性效应导致的性能下降，包括低频时的 THD 退化和电路板振动效应。
- 消除了启动爆裂声。
- ADC 输出对直流有效，因此可以进行电压和电流等测试和测量。

直流耦合也有一些缺点：

- 输入引脚的直流偏置不是由 ADC 电路决定，而是由外部源决定。由于偏置并非总是适宜的，因此 ADC 会显示出信号处理能力下降的情况。
- ADC 的动态范围扩展 (DRE) 功能依赖于对 PGA 增益的调整。在直流耦合应用中，此功能也会受到限制。

在直流耦合中，INxP 和 INxM 引脚之间的直流差异表现为 ADC 输出的偏移，这会导致高 PGA 增益下的 ADC 输出饱和。因此，直流耦合并不总是能够实现高 PGA 增益。

2 交流耦合方案

2.1 等效电路

图 2-1 描述了输入引脚的等效电路。在电容式耦合系统中，引脚的偏置由电压在内部完成，如方程式 1 所示，其中 k 约为 0.5。

$$V_{INxP} = k \times V_{REF} \quad (1)$$

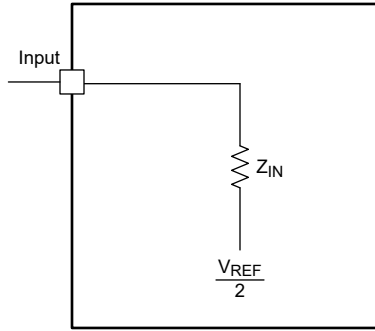


图 2-1. 交流耦合系统输入引脚的等效电路

输入引脚的寄存器设置：

- CH1_CFG0 寄存器 (地址 = 0x3C) 位 4, CH1_DC=0 选择通道 1 的交流耦合。该设置还会选择单端或差分模式。
- 引脚上的直流电压为 $V_{REF}/2$ 。可以使用 P0_R59_D[1:0] 寄存器位来配置此基准电压的值，如表 2-1 所示。
- PO_R_60_D[3:2] 用于选择输入阻抗。

表 2-1. CH1_CFG0 寄存器字段说明

位	字段	类型	复位	说明
7	CH1_INTYP	R/W	0h	通道 1 输入类型 0d = 麦克风输入 1d = 线路输入
6-5	CH1_INSRC[1:0]	R/W	0h	通道 1 输入配置 0d = 模拟差分输入 (必须禁用 GPI1 和 GPO1 引脚功能) 1d = 模拟单端输入 (必须禁用 GPI1 和 GPO1 引脚功能) 2d = 数字麦克风 PDM 输入 (为 PDMDIN1 和 PDMCLK 相应地配置 GPO 和 GPI 引脚) 3d = 保留
4	CH1_DC	R/W	0h	通道 1 输入耦合 (适用于模拟输入) 0d = 交流耦合输入 1d = 直流耦合输入
3-2	CH1_IMP[1:0]	R/W	0h	通道 1 输入阻抗 (适用于模拟输入) 0d = 典型 2.5k Ω 输入阻抗 1d = 典型 10k Ω 输入阻抗 2d = 典型 20k Ω 输入阻抗 3d = 保留
1	保留	R	0h	保留
0	CH1_DREEN	R/W	0h	通道 1 动态范围增强器 (DRE) 和自动增益控制器 (AGC) 设置 0d = 禁用 DRE 和 AGC 1d = 根据寄存器 108 (P0_R108) 中位 3 的配置启用 DRE 或 AGC

表 2-2. VREF 可编程设置

P0_R59_D[1:0] : ADC_FSCALE[1:0]	VREF 输出电压 (与内部 ADC VREF 相同)	支持差分满量程输入	支持单端满量程输入	AVDD 范围要求
00 (默认值)	2.75 V	2 V _{RMS}	1 V _{RMS}	3V 至 3.6V
01	2.5V	1.818 V _{RMS}	0.909 V _{RMS}	2.8 V 至 3.6 V

表 2-2. VREF 可编程设置 (continued)

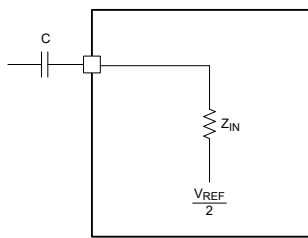
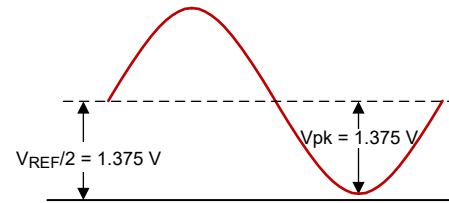
P0_R59_D[1:0] : ADC_FSCALE[1:0]	VREF 输出电压 (与内部 ADC VREF 相同)	支持差分满量程输入	支持单端满量程输入	AVDD 范围要求
10	1.375 V	1 V _{RMS}	0.5 V _{RMS}	1.7 V 至 1.9 V
11	保留	保留	保留	保留

表 2-3. 录音通道的输入阻抗选择

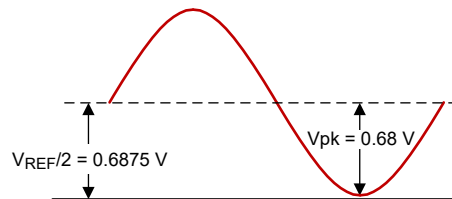
P0_R60_D[3:2] : CH1_IMP[1:0]	通道 1 输入阻抗选择
00 (默认值)	INxP 或 INxM 上的通道 1 输入阻抗典型值为 2.5kΩ
01	INxP 或 INxM 上的通道 1 输入阻抗典型值为 10kΩ
10	INxP 或 INxM 上的通道 1 输入阻抗典型值为 20kΩ
11	保留 (不使用此设置)

2.2 使用交流耦合时的输入引脚波形

如图 2-2 所示, 当 1V_{RMS} 信号通过耦合电容器时, 该信号的波动将叠加在 VREF/2 上。


图 2-2. 交流耦合输入引脚的电路

图 2-3. AVDD 为 3.3V 时的输入引脚波形

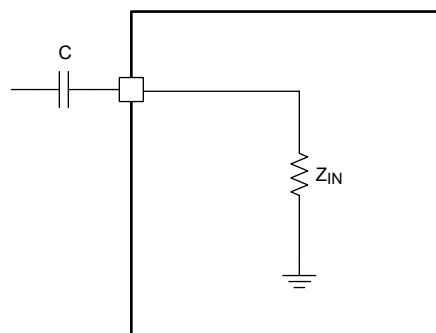
对于 3.3V 电源, VREF/2 为 1.375V。引脚上的 1V_{RMS} 信号的最高点为 2.8V, 低于 3.3V 的 AVDD。不能将大于 AVDD 的信号提供给 ADC 输入, 因为这样会损坏输入引脚。


图 2-4. AVDD 为 1.8V 时的输入引脚波形

对于 1.8V 电源, VREF/2 为 0.6875V。引脚上 0.5V_{RMS} 信号的最高点为 1.4V, 低于 1.8V 的 AVDD。

2.3 耦合电容器的选择

由于图 2-2 中的 Vref/2 是用于交流用途的低阻抗直流电压, 因此 Vref/2 被视为 GND, 如图 2-5 所示。


图 2-5. 输入引脚的交流等效电路

耦合电容器 C 和 Z_{in} 构成高通滤波器。此滤波器阻止直流和超低频率到达输入引脚。对于音频频率，电容器的作用类似于短路。截止频率的计算公式如下：

$$F_c = \frac{1}{2 \times 3.14 \times C \times Z_{in}} \quad (2)$$

要将可听到的音频频率传递给人类，请选择 $F_{min} = 20\text{Hz}$

$$C > \frac{1}{2 \times 3.14 \times F_{min} \times Z_{in}} \quad (3)$$

$$C > \frac{1}{2 \times 3.14 \times 20 \times 2.5 \text{ k}\Omega} \quad \text{For } F_{min} = 20 \text{ and } Z_{in} = 2.5 \text{ k}\Omega \quad (4)$$

$$C > 3 \mu\text{F} \quad (5)$$

如果输入阻抗较高或 F_{min} 设置得较高，则可以使用较小的电容器。

表 2-4. 耦合电容器的选择

F_{min}	Z_{in}	C
20	2500	3.3u
100	20000	0.1u

2.4 快速充电电路

上电时，耦合电容器充电至共模电压。通过在引脚与 $V_{ref}/2$ 之间连接一个内部 800Ω 电阻器来完成这个充电过程。此连接持续 2.5ms 。这个时间足以将 1μ 电容器充电至 $V_{ref}/2$ 。此过程称为快速充电。

仅在耦合电容器充电至稳态值后，ADC 的音频输出才正常。

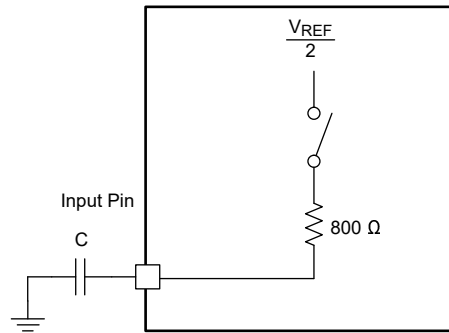


图 2-6. 快速充电电路

如果耦合电容器大于 $1\mu\text{f}$ ，则可通过 SHDN_CFG 寄存器 (P0 R5) 将持续时间设置为更高的值。

表 2-5. SHDN_CFG 寄存器字段说明

位	字段	类型	复位	说明
7-6	保留	R	0h	保留
5-4	INCAP_QCHG[1:0]	R/W	0h	外部交流耦合电容器的快速充电持续时间使用 800Ω 的内部串联电阻来设置。 0d = INxP、INxM 快速充电持续时间为 2.5ms (典型值) 1d = INxP、INxM 快速充电持续时间为 12.5ms (典型值) 2d = INxP、INxM 快速充电持续时间为 25ms (典型值) 3d = INxP、INxM 快速充电持续时间为 50ms (典型值)
3-2	SHDNZ_CFG[1:0]	R/W	1h	关断配置： 0d = SHDNZ 置位后立即关断 DREG 1d = DREG 保持有效，以便在达到超时之前彻底关断；在超时之后，强制 DREG 关断 2d = DREG 保持有效，直至器件完全关断 3d = 保留

表 2-5. SHDN_CFG 寄存器字段说明 (continued)

位	字段	类型	复位	说明
1-0	DREG_KA_TIME[1:0]	R/W	1h	这些位设置在 SHDNZ 位置后 DREG 在多长时间保持有效状态。 0d = DREG 保持有效状态 30ms (典型值) 1d = DREG 保持有效状态 25ms (典型值) 2d = DREG 保持有效状态 10ms (典型值) 3d = DREG 保持有效状态 5ms (典型值)

RC 电路达到电源电压 90% 所花的时间按如下公式计算：

$$Tr = 2.3 \times R \times C \quad R = 800 \Omega \quad (6)$$

$$Tr = 1800 \times C \quad (7)$$

$$Tr1 = 1800 \times C1 \quad \text{For another capacitor } C1 \quad (8)$$

$$C1 = \frac{C \times Tr1}{T} \quad (9)$$

$$C1 = \frac{1 \mu\text{f} \times TR1}{2.5 \text{ms}} \quad \text{For } TR1 = 12.5 \text{ms}, C1 = 4.7 \mu\text{f} \quad (10)$$

表 2-6 列出了不同耦合电容器值对应的 SHDN_CFG 寄存器设置。

表 2-6. SHDN_CFG 寄存器设置

快速充电时间	耦合电容器
2.5ms	1u
12.5ms	4.7u
25ms	10u
50ms	22 μ

2.5 电容器类型的选择

若要选择耦合电容器的类型，请参阅[选择尽可能减少音频应用失真的电容器](#)模拟设计期刊。

2.6 单端和差分模式

TLV320ADCX120/PCMX120-Q1 系列支持单端信号和差分信号。单端信号可通过 2 线连接 (输入信号、接地) 发送。如果必须在嘈杂的环境中传输此信号，则可以使用屏蔽电缆。屏蔽层接地，对信号线起到法拉第笼的作用。在电缆上拾取的噪声通过屏蔽层传导到接地端。

差分信号采用 3 线连接 (正极、负极和接地)。两个振幅相等且相位相反的信号发送到正线和负线上。正线和负线需要彼此非常接近。屏蔽双绞线是一种传输差分信号的方式。

如果正线和负线彼此非常接近，那么在两条线路上拾取的噪声信号具有相同的波形。它们称为共模信号。

TLV320ADCX120/PCMX120-Q1 系列的共模抑制为 60db。ADC 的差分输入电路仅处理正引脚和负引脚上的异相信号。该信号使共模噪声信号衰减了 60dB，可在极为嘈杂的环境中拾取有效的音频信号，从而带来巨大好处。

表 2-7 显示了单端或差分输入的设置。

表 2-7. 录音通道的输入源选择

P0_R60_D[6:5] : CH1_INSRC[1:0]	输入通道 1 录音源选择
00 (默认值)	通道 1 的模拟差分输入 (仅当禁用 GPI1 和 GPO1 引脚功能时此设置才有效)
01	通道 1 的模拟单端输入 (仅当禁用 GPI1 和 GPO1 引脚功能时此设置才有效)
10	通道 1 的数字 PDM 输入 (为 PDMIN1 和 PDMCLK 相应地配置 GPIx 和 GPOx 引脚)
11	保留 (不使用此设置)

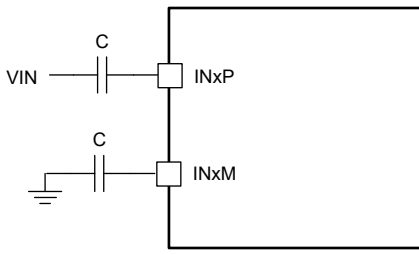


图 2-7. 单端交流耦合电路

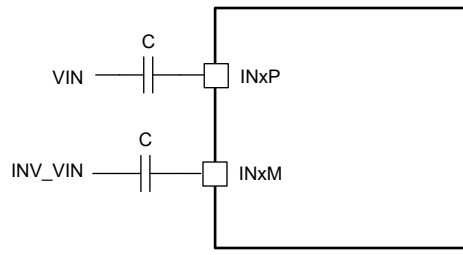


图 2-8. 差分交流耦合电路

- 输入引脚上的直流偏置在内部固定为 $V_{ref}/2$ 。
- 对于差分模式， V_{in} 和 \hat{V}_{in} 是相位相反的信号。

表 2-8 显示了与满量程数字值 (0dBFS) 相对应的模拟信号电平。

表 2-8. 模拟信号电平

AVDD	VREF/2	VRMS 单端	VRMS 差分
3.3V	1.375 V	1VRMS	2VRMS
1.8V	0.6875 V	0.5VRMS	1VRMS

2.7 交流耦合电路中的 S.N.R

TLV320ADCX120 还可以支持更高的输入共模容差，代价是噪声性能降低几分贝。该器件支持三种具有不同共模容差的不同模式，可以使用 CH1_INP_CM_TOL_CFG[1:0] (P0_R58_D[7:6]) 寄存器位对进行配置。模式 0 提供最低噪声性能。

表 2-9. 录制通道的共模容差模式选择

P0_R58_D[7:6] : CH1_INP_CM_TOL_CFG[1:0]	通道 1 输入共模容差
00 (默认值)	通道 1 输入共模容差：交流耦合输入 = 100mV _{PP} ，直流耦合输入 = 2.82V _{PP} 。
01	通道 1 输入共模容差：交流/直流耦合输入 = 1V _{PP} 。
10 (高 CMRR 模式)	通道 1 输入共模容差：交流/直流耦合输入 = 0AVDD (仅在输入阻抗为 10kΩ 和 20kΩ 时才支持)。对于 2.5kΩ 的输入阻抗，输入共模公差为 0.4V 至 2.6V。
11	保留，不使用此设置。

在交流耦合模式下让 ADC 实现出色性能。为了实现出色性能，必须实现以下设置。

- 交流耦合模式
- 差分运行
- 寄存器 58 页面 0 中的模式 0
- $Z_{in} = 2.5k$
- 启用 DRE
- PGA 增益为 -0db

对于 TLV320ADC6120 器件，使用先前的设置实现 [表 2-10](#) 中的性能。

表 2-10. SNR 数据

	SNR (DRE ON) dB	SNR (DRE OFF) dB
单端	118	111
差分	122	112

3 直流耦合方案

直流耦合系统无需耦合电容器。该系统具有以下优点

- 更低的物料清单成本和更小的电路板空间。
- 可避免由于电容器缺陷导致的性能下降。这种性能下降包括低频时的 THD 退化和电路板振动效应。
- 消除了启动爆裂声。
- ADC 可以在直流范围内工作，因此可以进行电压和电流等测试和测量。

直流耦合系统具有以下缺点：

- 输入引脚的直流偏置不是由 ADC 电路决定，而是由外部源决定。由于偏置并非总是适宜的，因此 ADC 会显示出信号处理能力下降的情况。
- 在直流耦合中，INxP 和 INxM 引脚之间的直流差异表现为 ADC 输出的偏移，这会导致高 PGA 增益下的 ADC 输出饱和；因此，直流耦合并不总是能够实现高 PGA 增益。
- ADC 的动态范围扩展 (DRE) 功能依赖于对 PGA 增益的调整。在直流耦合应用中，此功能也会受到限制。
- CH1_CFG0 寄存器 (地址 = 0x3C) 位 4, CH1_DC=1 选择通道 1 的直流耦合。

图 3-1 说明了直流耦合的信号处理。

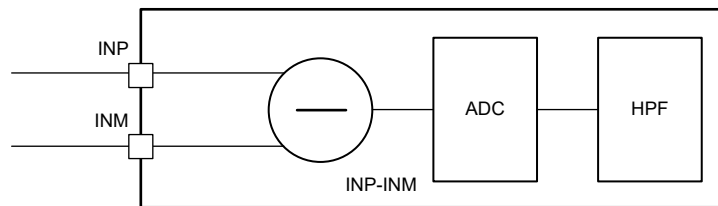


图 3-1. 输入信号处理

电路对 (INxP-INxM) 进行数字化处理。

对于共模信号， $INxP = INxM$ 。

$INxP - INxM = 0$ 。噪声等共模信号会向 ADC 产生零输入，并且不会进行数字化。

高通滤波器可消除输入端存在的直流失调电压。

3.1 偏置引脚

情况 1：当 INxP 和 INxM 具有相同的静态直流电压时。

$INxP - INxM = 0$ 。数字化数据中没有直流失调电压；但如果引脚上的直流电平接近 V_{AVDD} 或 V_{GND} ，交流信号的余量会减小。两个引脚的适宜偏置电平为 $V_{REF}/2$ 。在这个电平下，支持 2VRMS 的差分范围。

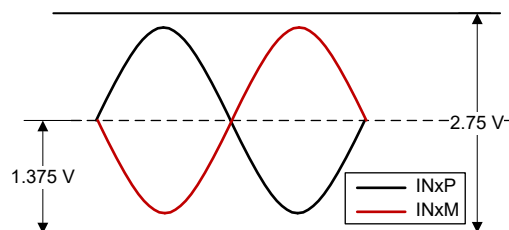


图 3-2. 优化 INxP 和 INxM 引脚上的偏置 1.375 VDC

如图 3-2 所示，在 1.375V 的直流电压上增加了一个 1Vrms 信号。INxP 和 INxM 处的波形为 180° 异相。在波形中的任何时刻，信号的幅值都不会超过 3.3V 或低于 0V。因此，可以在不失真的情况下将对应于满量程数字数据的 2Vrms 差分模拟信号提供给 ADC 引脚。

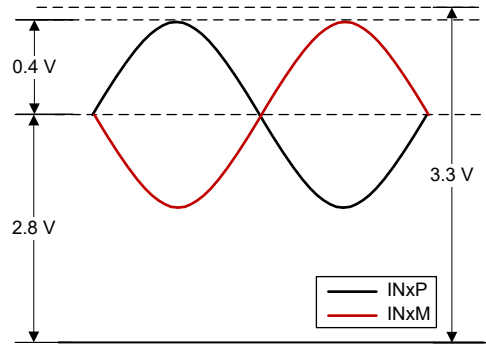


图 3-3. 在较高电压下偏置 INxP 和 INxM

图 3-3 显示了 2.8VDC 时的引脚偏置。

较大的交流信号会导致引脚波形超过 3.3V 并产生削波。此过程会导致谐波失真；因此，信号处理会降低到 1Vp 差分。

图 3-4 显示了一个直流失调电压为 2.5V 的 500mV (峰值) 信号。更大的信号会导致 FFT 上出现谐波。

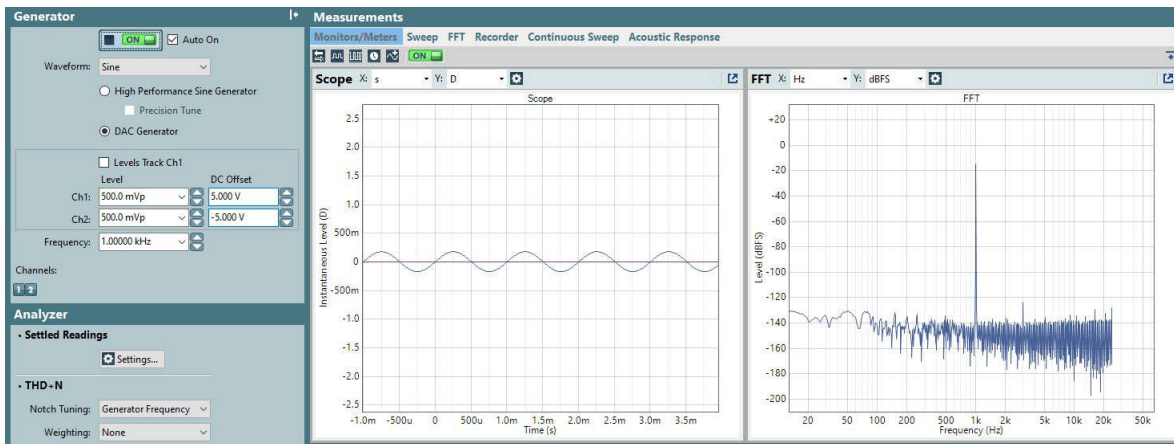


图 3-4. 直流偏置为 2.5V 的 0.5V 峰值信号输入引脚波形和数字捕获

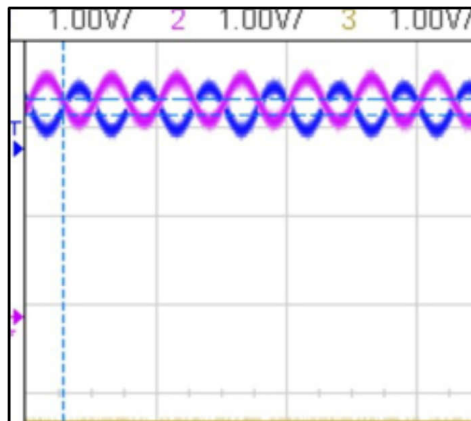


图 3-5. 直流偏置为 2.5V 的 0.5V 峰值信号输入引脚波形

情况 2 : 当 INxP 和 INxM 具有不同的静态直流电压时。

INxP 减 INx0 不等于零。有一个直流失调电压。可使用内部数字高通滤波器来消除此直流失调电压。如果引脚上的直流电平接近 AVDD 或接地，则交流信号的余量会减小。如果输入引脚上的电压超过 AVDD 或小于接地值，则保护二极管会导通。

备注

如果给定 PGA 增益，则输入端的静态直流电平也会获得增益。将 PGA 增益设置得过高会导致 PGA 输出饱和。

图 3-6 展示了具有不同静态直流电平的 INxP 和 INxM 上的引脚波形示例。

假设输入引脚上的静态直流电平 $INxP = 2.25V$ 且 $INxM = 0.75V$ 。

图 3-6 显示了输入引脚上的波形。确保引脚电平不超过 3.3V 或低于 0V。

图 3-6 还显示了引脚之间的差异 ($INxP - INxM$)。ADC 输出中存在一个 1.5V 的直流失调电压。数字高通滤波器可消除此失调电压。

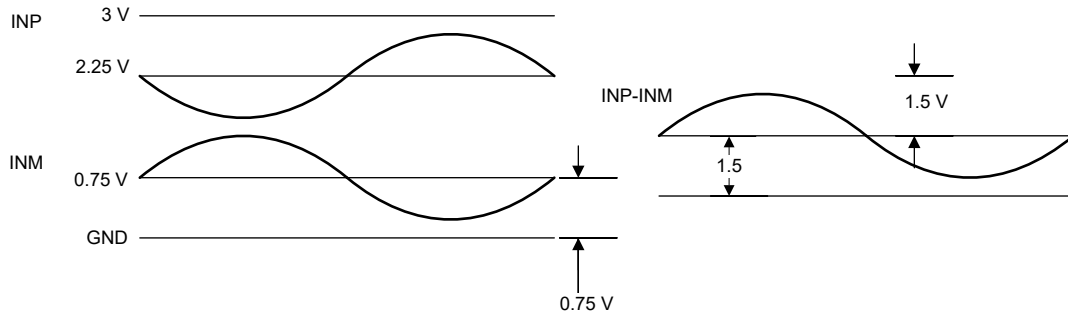


图 3-6. 不同静态直流电平下的输入引脚波形

图 3-7 显示了一个直流失调电压为 1.5V 的 1Vrms 信号。更大的信号会导致 FFT 上出现谐波。

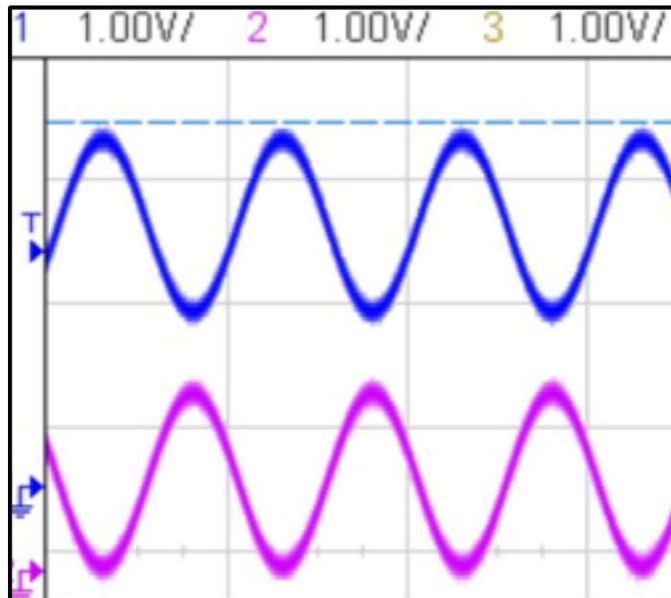


图 3-7. INxP 和 INxM 引脚的波形

如果 HPF_SEL 设置为 00b 来启用全通滤波器，则可以在数字输出捕获时观察到两个输入引脚之间的直流失调电压。

如果 HPF_SEL 设置为启用高通滤波器，则会在数字输出捕获中移除这个直流分量。

表 3-1. DSP_CFG0 寄存器字段说明

位	字段	类型	复位	说明
1-0	HPF_SEL[1:0]	R/W	1h	<p>高通滤波器 (HPF) 选择。</p> <p>0d = 使用可编程的一阶 IIR 滤波器来实现自定义 HPF，在 P4_R72 至 P4_R83 范围内，默认系数值设置为实现全通滤波器</p> <p>1d = 选择截止频率为 $0.00025 \times f_S$ ($f_S = 48\text{kHz}$ 时为 12Hz) 的 HPF</p> <p>2d = 选择截止频率为 $0.002 \times f_S$ ($f_S = 48\text{kHz}$ 时为 96Hz) 的 HPF</p> <p>3d = 选择截止频率为 $0.008 \times f_S$ ($f_S = 48\text{kHz}$ 时为 384Hz) 的 HPF</p>

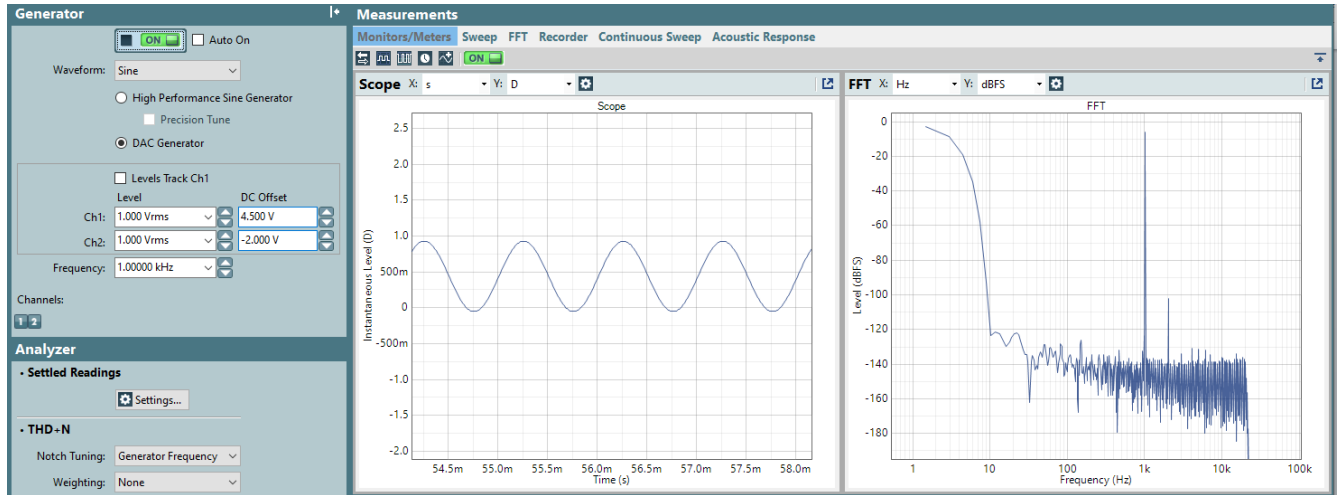


图 3-8. 使用全通滤波器的数字捕获 - 出现直流失调电压

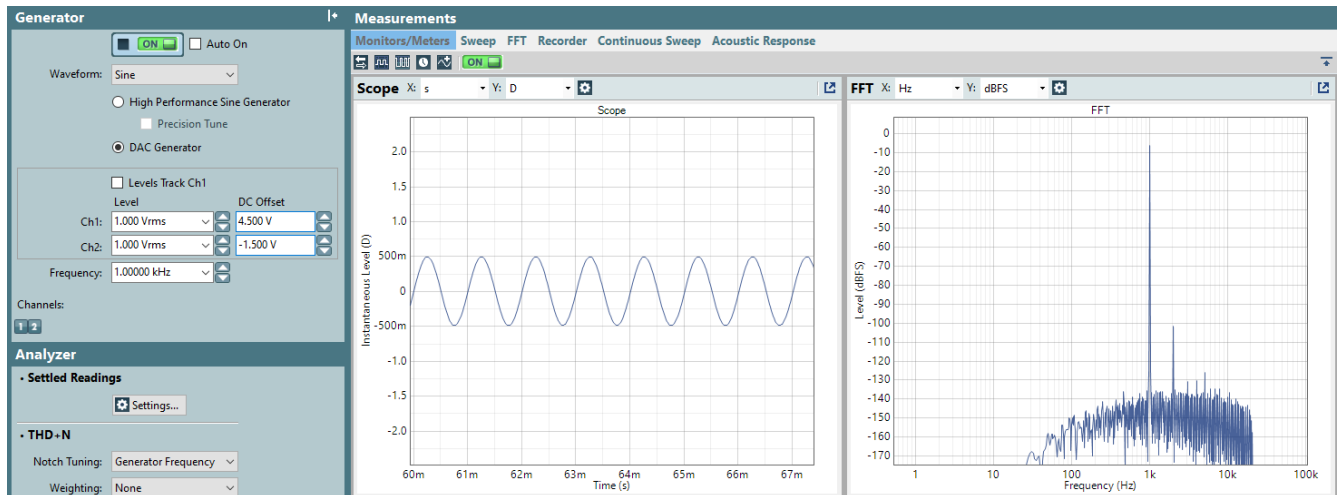


图 3-9. 使用低通滤波器的数字捕获

3.2 电气特性

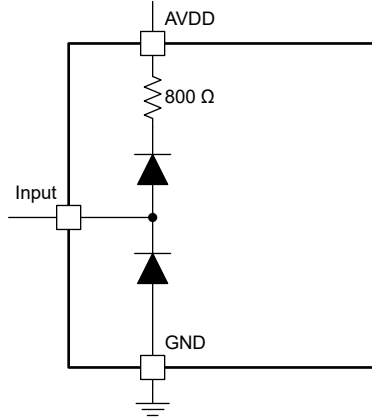


图 3-10. 输入引脚上的保护电路

当引脚电压升至比 AVDD 高 +0.3V 或降至比 AVDD 低 -0.3V 时，输入引脚上的保护二极管开始导通。这些二极管中可以传导的最大电流为 10mA。当输入引脚上的电压超过 3.6V 时，软削波开始。此削波会产生谐波失真。当引脚电压降至低于 -0.3V 时，硬削波开始。

模拟输入引脚上的电压电平必须保持在 V_{AVDD} 和 V_{GND} 之间，才能实现卓越性能和可靠运行。

图 3-11 显示了输入引脚的电气模型。源阻抗必须低于输入阻抗。

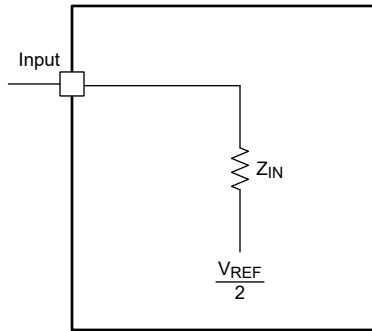


图 3-11. 输入引脚的等效电路

3.3 应用电路

对于单端输入，输入引脚 V_{IN} 处的静态直流偏置必须保持在 0 至 V_{ref} 之间。输入引脚的适宜静态直流偏置为 $V_{ref}/2$ 。当 V_{ref} 为 2.75V 时，偏置电平为 1.375V，从而可以将 1V_{rms} 信号耦合到 ADC。

1.375V 的静态直流偏置在 ADC 的输出端表现为直流失调电压。选择数字高通滤波器可消除数字数据的直流失调电压。

通过设置 PGA 增益对静态直流偏置进行放大。

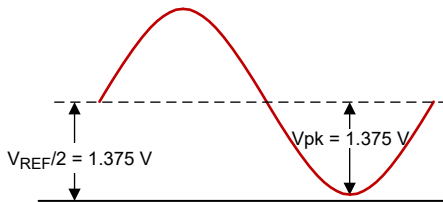


图 3-12. 单端直流耦合波形

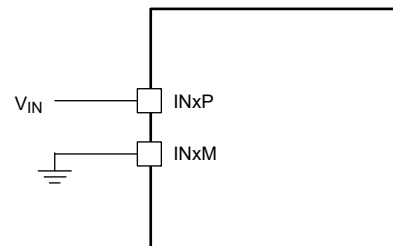


图 3-13. 单端直流耦合电路

对于差分输入， V_{IN} 和 INV_VIN 信号可能有介于 0 至 $AVDD$ 之间的静态直流偏置。 V_{IN} 和 INV_VIN 信号的理想静态偏置为 $V_{REF}/2$ 。当 V_{REF} 为 2.75V 时，适宜的静态偏置为 1.375V，这样就可以支持耦合到 ADC 的差分 2Vrms 信号。

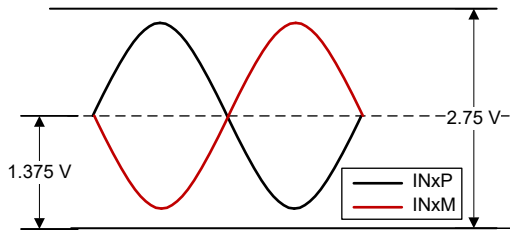


图 3-14. 差分直流耦合信号

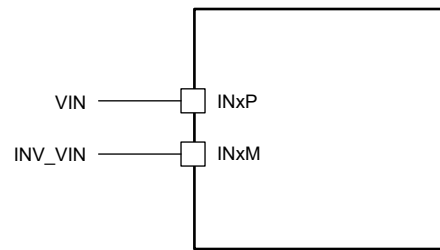


图 3-15. 差分直流耦合电路

如果 V_{IN} 和 INV_VIN 具有相同的静态直流偏置，则 ADC 的输出端不存在直流失调电压。

V_{IN} 和 INV_VIN 处的波形相互之间相位差为 180 度。

表 3-2 列出了与满量程数字值对应的输入信号电平。

表 3-2. 输入信号电平

AVDD (V)	$V_{REF}/2$ (V)	Vrms	
		单端 (V)	差分 (V)
3.3	1.375	1	2
1.8	0.6875	0.5	1

3.3.1 直流耦合电路中的 S.N.R

使用下面的设置可以获得低噪声性能以及良好的共模处理能力。

- 差分运行。输入引脚之间的静态直流差分电压为 0V。
- 模式 1。寄存器 R58_D(7-6)
- $Z_{in} = 10K$
- 启用 DRE
- PGA 增益：-0 db。

对于 TLV320ADC6120 器件，实现了表 3-3 中的 SNR。

表 3-3. SNR

SNR (DRE ON) dB	SNR(DRE OFF) dB
112	108

对于直流耦合输入，DRE 方案可以与受限的 $DRE_MAXGAIN$ 一起使用，具体取决于直流差分输入共模失调电压。

4 应用示例

4.1 驻极体电容式麦克风：单端直流耦合输入

特性: 低元件数

此应用使用具有 TLV320ADC6120 ADC 的 POM-2730L-HD-R 麦克风。

POM-2730L-HD-R 规格： $R_O = 2200 \Omega$ 。

TLV320ADCX120 设置：

- $V_{REF} = 2.75 \text{ V}$
- 使用 $Z_{IN} = 10\text{k}\Omega$ 来维持输入阻抗，不加载偏置电路
- 模拟单端
- 直流耦合
- P0_R58 (7:6) 设置为模式 1
- DRE 已禁用

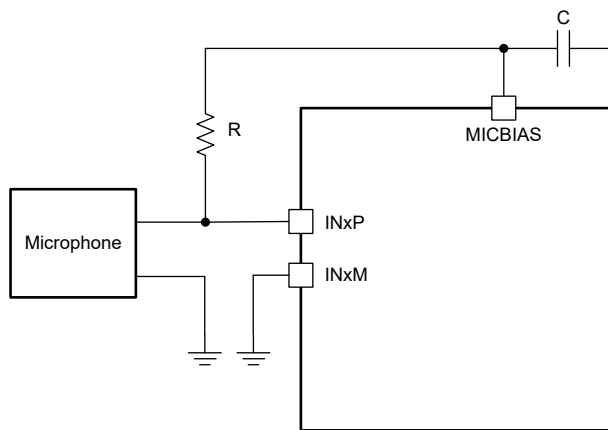


图 4-1. 单端直流耦合电容式麦克风电路

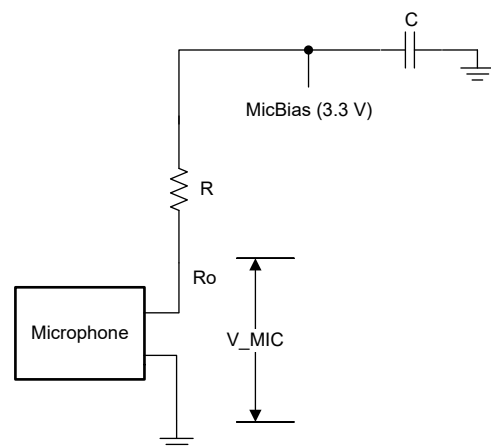


图 4-2. 麦克风的直流偏置电路

图 4-2 显示， R_O (麦克风的输出阻抗) 与偏置电阻器一起形成一个分压器。将麦克风输出引脚偏置到 1.375VDC ，以使 ADC 输入达到适宜电平。

$$\text{ADC input} = \frac{3.3 \times R_O}{R + R_O} = 1.375(\text{V}) \quad (11)$$

$$R = 3 \text{ k}\Omega \quad (12)$$

- 无需在输入引脚上削波，即可处理来自麦克风的 $1V_{RMS}$ 信号。
- ADC 输出具有对应于 1.375V 的直流失调电压。内部高通滤波器必须消除此失调电压。

4.2 驻极体电容式麦克风：单端交流耦合输入

特性：高性能

此应用使用具有 TLV320ADC6120 ADC 的 POM-2730L-HD-R 麦克风。

POM-2730L-HD-R 规格：

$R_O = 2200 \Omega$ 。

LV320ADCX120 设置：

- $V_{REF} = 2.75 \text{ V}$
- $Z_{IN} = 10\text{k}\Omega$

- 模拟单端
- 交流耦合
- P0_R58[7:6] 设置为模式 0
- 启用 DRE

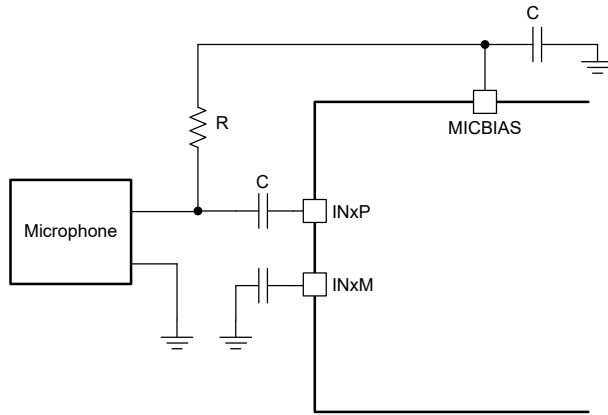


图 4-3. 单端交流耦合电容式麦克风电路

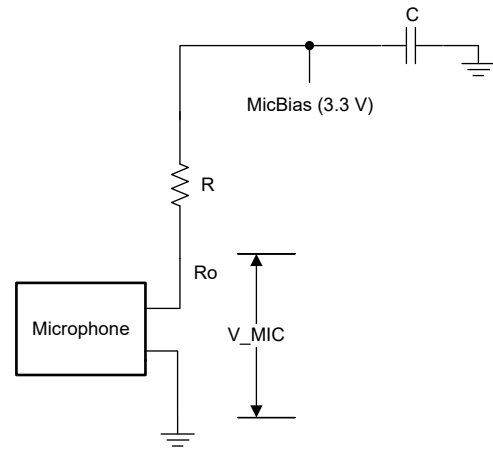


图 4-4. 单端交流耦合电容式麦克风测试

如图 4-3 和图 4-4 所示， R_O （麦克风的输出阻抗）与偏置电阻器一起形成一个分压器。此应用将麦克风输出引脚偏置到 1.375VDC，以使 ADC 电路在中心处偏置。

$$\text{ADC bias input} = \frac{3.3 \times R_O}{(R + R_O)} = \frac{3.3 \times 2200}{(R + 2200)} = 1.375(\text{V}) \quad (13)$$

$$R = 3\text{k}\Omega$$

选择 $C = 3.3\mu\text{F}$ ，以便实现低至 20Hz 的频率响应。

在此应用中，麦克风的开路电压为 V_{Mic} 。

$$V_{\text{IN(ADC)}} = \frac{V_{\text{MIC}} \times Z_{\text{IN}}}{R + Z_{\text{IN}}} \quad (14)$$

为防止此电压加载，请保持 Z_{IN} 远大于 R 。

4.3 麦克风的选择

此实现使用具有 TLV320ADC6120 ADC 的 POM-2730L-HD-R 麦克风。该器件设置为单端交流耦合输入。

灵敏度：-30db，0db = 1V/Pascal，带负载电阻器。

输出阻抗：2.2kΩ

SNR：74db，SPL 为 94db 或 1 Pascal

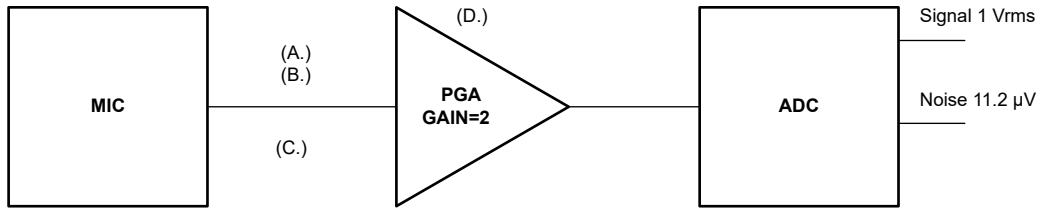


图 4-5. 信号链中的噪声

- A. 麦克风噪声 = 4μV
- B. 输入参考噪声 = 4μV
- C. 输入噪声 = 麦克风噪声 + 输入参考噪声 = 5.6μV
- D. 噪声 = 5.6μV × 2 = 11.2μV

对于此功能，禁用 DRE。

SPL 为 94db 时的信号电平

$$-30 \text{ db} = 20 \times \log(V_{\text{sigPk}}) \quad (15)$$

$$V_{\text{sigPk}} = 31.6 \text{ mv} \quad (16)$$

麦克风输出噪声

$$20 \times \log\left(\frac{V_{\text{sig}}}{V_{\text{noise}}}\right) = \text{SNR} \quad (17)$$

$$20 \times \log\left(\frac{31.6 \text{ mv}}{V_{\text{noise}}}\right) = 74 \text{ db} \quad (18)$$

$$V_{\text{noise}} = 6.4 \text{ uvpk} \quad (19)$$

$$V_{\text{noise}} = 4.4 \text{ uvrms} \quad (20)$$

麦克风的动态范围

对于此麦克风，120db SPL 被认为是过载水平。

与 94db SPL 水平的差异为：

$$120 \text{ db} - 94 \text{ db} = 26 \text{ db} \quad (21)$$

94db SPL 对应的 SNR 为 74db。

为 SNR 增加 26db 以获得动态范围。

$$\text{Dynamic range} = 74 \text{ db} + 26 \text{ db} = 100 \text{ db} \quad (22)$$

麦克风的动态范围 = 100db。

PGA 增益的估算

过载点的信号电平为：

$$-30 \text{ db} + 26 \text{ db} = -4 \text{ db} \quad (23)$$

$$-4 \text{ db} = 20 \times \log(V_{\text{sig Pk}}) \quad (24)$$

$$V_{\text{sig Pk}} = 0.63 \text{ V} \quad (25)$$

对于单端交流耦合输入，满量程值为 1VRMS 或 1.4Vpk。

$$\text{PGA Gain} = \frac{1.4}{0.63} = 2.2 \quad (26)$$

麦克风 + ADC 的 SNR 估算

麦克风噪声 4.4uVrms 等于 V1。

PGA 增益为 2 时的 ADC 输入参考噪声：

$$4 \text{ uvrms} = V2 \quad (27)$$

ADC 输入端的有效噪声 5.65uVrms：

$$V_e = \sqrt{V1^2 + V2^2} \quad (28)$$

PGA 输出端的有效噪声 11.2uVrms：

$$5.65 \text{ uv} \times \text{PGA Gain} \quad (29)$$

以下是在 ADC 输出端检测到的噪声：

$$\text{SNR of the system SNR} = 20 \times \text{Log}\left(\frac{1}{V_n}\right) \quad (30)$$

$$\text{SNR} = 20 \times \text{Log}\left(\frac{1}{11.3 \mu\text{V}}\right) \quad (31)$$

SNR 为 98.9 db。系统能够捕获的声音达到麦克风的本底噪声。

4.4 电容式麦克风：差分直流耦合输入

特性: 良好共模抑制 - 80 db

此实现使用具有 TLV320ADC6210 ADC 的 POM-2730L-HD-R 麦克风。

POM-2730L-HD-R 规格：

灵敏度 -30dB、0dB = 1V/Pascal，带负载电阻器，输出阻抗为 2.2kΩ，SNR 74 db SPL 为 94dB 或 1 Pascal。

TLV320ADCX120 设置：

- Vref = 2.75 V
- Z_{in} = 10kΩ
- 直流耦合
- 模拟差分输入
- P0_R58 (7:6) 设置为模式 1
- 禁用 DRE

下图显示了设置驻极体电容式麦克风以提供差分输出的电路。

驻极体电容式麦克风的输出级是 FET 元件。在 MicBias 引脚连接一个上拉电阻，在接地端连接一个下拉电阻，使电路起到相位分离器的作用。在传入声音输入时，INxP 和 INxM 引脚会按照相反的相位进行变化。当 INxP 电平降低时，INxM 电平会增加。要处理最多未失真信号，INxP 和 INxM 之间的电压差在信号峰值时必须始终大于零。这使麦克风的 FET 元件保持在线性范围内工作。

为了更大程度地提高信号处理量，麦克风端子上的静态直流偏置保持在 $V_{MICBIAS}/2$ 。

$$\frac{V_{MICBIAS} \times R_o}{2R + R_o} = V_{MIC} \quad (32)$$

$$\text{For } V_{MIC} = \frac{V_{MICBIAS}}{2} \quad (33)$$

$$R = R_o/2 \quad (34)$$

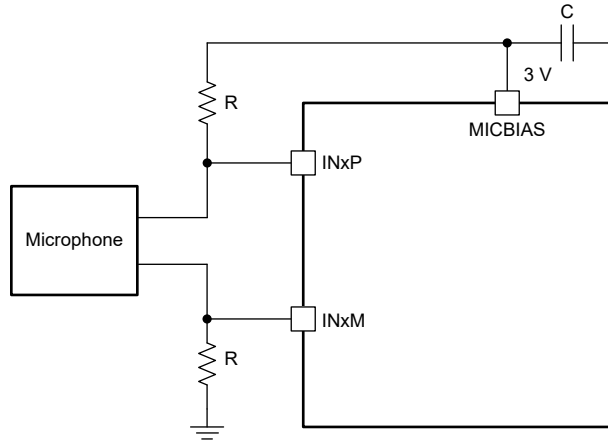


图 4-6. 直流耦合差分麦克风

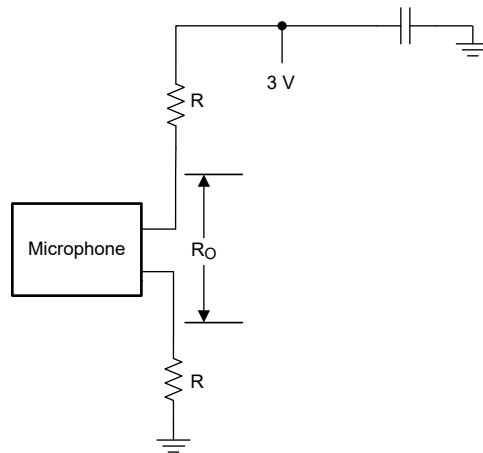


图 4-7. 麦克风的直流偏置

在这个系统中 $R = \frac{R_o}{2} = 1100 (\Omega)$ 。

$$V_{INXP} = \frac{3 \times (R + R_o)}{(2R + R_o)} = 2.25(V) \quad (35)$$

$$V_{INXM} = \frac{3 \times R}{(2R + R_o)} = 0.75(V) \quad (36)$$

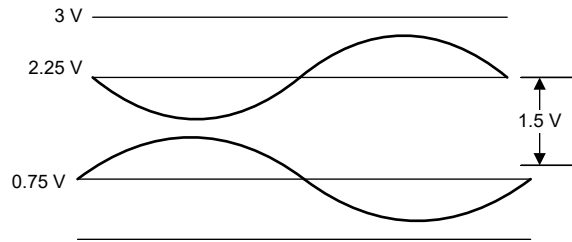


图 4-8. 直流耦合差分麦克风波形

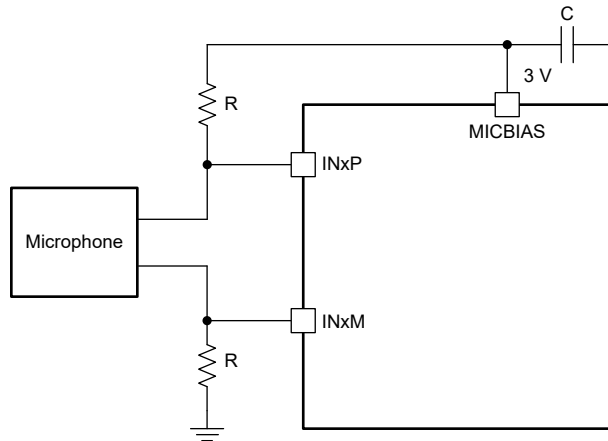


图 4-9. 直流耦合差分麦克风电路

没有任何音频信号时，INxP 和 INxM 引脚上的直流电平分别为 2.25V 和 0.75V。麦克风接收到的声音在引脚上产生了相位不同的信号，如图所示。

1VRMS 差分信号可以通过此电路进行数字化。

- 下面所示的经济型电路使用放置在 ADC 附近的电容式麦克风。
- 连接电缆可以选用成本较低的双绞线，甚至可选用普通的双芯线。这是一种差分应用，即使使用成本较低的电缆，也可依赖于器件的良好 CMRR 来消除噪声。
- 麦克风无需单独的 PCB 或电源。

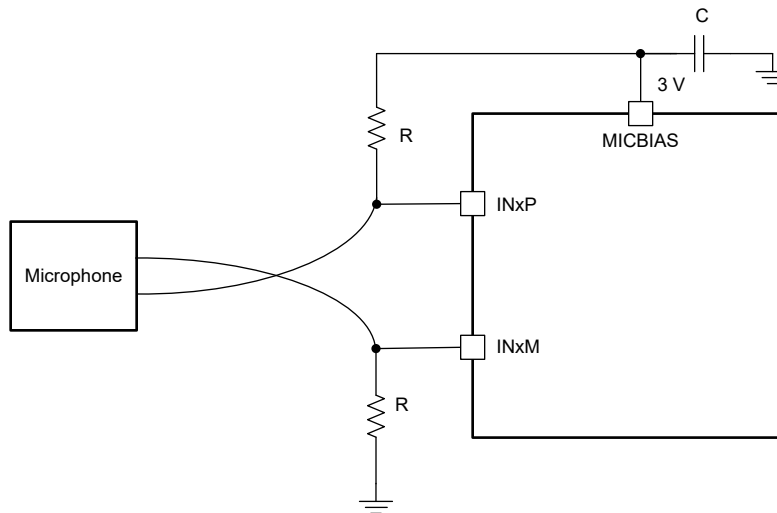


图 4-10. 经济型电路

4.5 电容式麦克风：差分交流耦合输入

特性: 高 SNR 可实现远场录音

选择带 TLV320ADC6120 ADC 的 POM-2730L-HD-R 麦克风。

POM-2730L-HD-R 规格：

灵敏度 -30db, 0db = 1V/Pascal，优化负载电阻条件下。输出阻抗 2.2k，SNR 74db SPL 为 94db 或 1 Pascal。

TLV320ADCX120 设置：

- Vref = 2.75 V
- Z_{in} = 2.5k Ω
- 交流耦合
- 模拟差分输入。P0 R58 (7:6) = 模式 0
- DRE ON

麦克风可以建模为电流源，其中输出电流与输入声压成正比。此电源的电压为 IxR，输出阻抗为 R。I 是输出电流，R 是麦克风电路的偏置电阻。

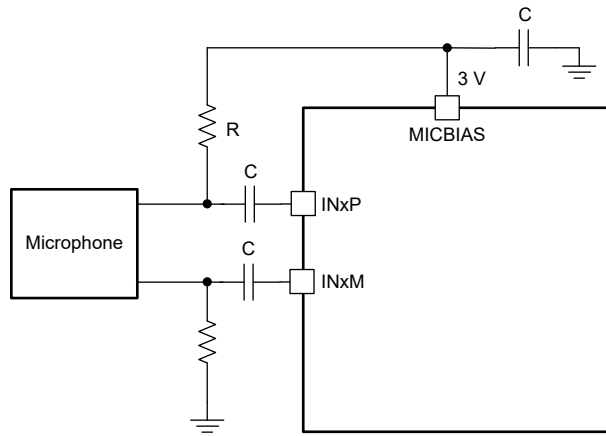


图 4-11. 交流耦合差分麦克风电路

$$C > \frac{1}{2 \times 3.14 \times F_{min} \times (Z_{in} + R)} \quad (37)$$

$$C > \frac{1}{2 \times 3.14 \times 20 \times (2.5K + 1.1K)} \quad \text{For } F_{min} = 20 \text{ and } Z_{in} = 2.5k \quad (38)$$

$$C > 2.2\mu f \quad (39)$$

4.6 MEMS 麦克风：差分交流耦合输入

ICS 40740 的规格

输出阻抗 = 355 Ω。输出直流失调电压为 1.07V。

Belden 8760 电缆：每米电容 = 240pF，长度为 5m。

TLV320ADCX120 设置：

- Vref = 2.75 V
- Z_{in} = 2.5k
- 交流耦合
- 模拟差分输入。P0 R58 (7:6) = 模式 0
- DRE ON

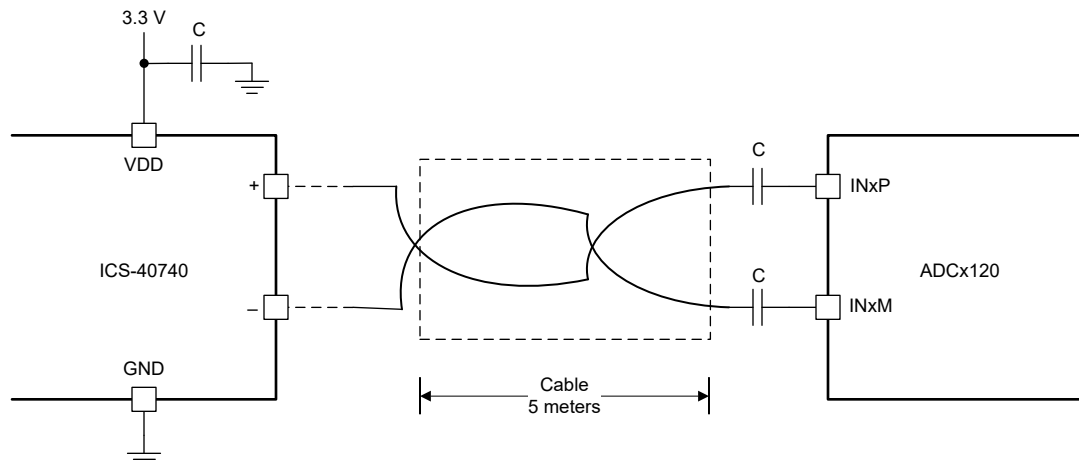


图 4-12. MEMS 麦克风通过长电缆连接至 ADC

ADC 可以处理麦克风上出现的 1VRMS 信号。此外，此系统能够出色地抑制共模信号。

耦合电容器 C 的估算：

$$\text{Cutoff Frequency } F_c = \frac{1}{2 \times 3.14 \times C \times Z_{in}} \quad F_c = 20 \text{ Hz} \quad (40)$$

$$\text{For } Z_{in} = 2500 \quad C > \frac{1}{2 \times 3.14 \times 20 \times 2500} \quad (41)$$

$$C > 3 \mu\text{f} \quad (42)$$

$$\text{Signal level on ADC } V_{in} = V_S \times \frac{Z_{in}}{R_0 + Z_{in}} \quad R_0 = 355 : Z_{in} = 2500 \Omega \quad (43)$$

长电缆的影响：

像 Belden 8760 这样的双绞线电缆可提供 240pF/m 的电容。长度为 5m 时，电容值为 1.2nF。麦克风的输出阻抗与电缆电容形成了一个低通滤波器，这限制了频率响应。

下面的公式表明长电缆可以将信号从该 MEMS 麦克风驱动到 ADC。

$$F_c = \frac{1}{2 \times 3.14 \times 1200\text{pf} \times 355} = 373\text{khz} \quad (44)$$

4.7 没有失调电压且响应低至直流的电路

如图 4-13 和图 4-14 所示，开启 ADC 的全通滤波器以实现低至直流的频率响应。开启全通滤波器会导致输出端产生直流失调电压，这由 DSP_CFG0 寄存器控制。

表 4-1. DSP_CFG0 寄存器字段说明

位	字段	类型	复位	说明
7-6	保留	R	0h	保留
5-4	DECI_FILT[1:0]	R/W	0h	抽取滤波器响应。 0d = 线性相位 1d = 低延迟 2d = 超低延迟 3d = 保留
3-2	CH_SUM[1:0]	R/W	0h	实现更高 SNR 的通道求和模式 0d = 禁用通道求和模式 1d = 启用 2 通道求和模式以生成 (CH1 + CH2)/2 和 (CH3 + CH4)/2 输出 2d = 启用 4 通道求和模式以生成 (CH1 + CH2 + CH3 + CH4)/4 输出 3d = 保留

表 4-1. DSP_CFG0 寄存器字段说明 (continued)

位	字段	类型	复位	说明
1-0	HPF_SEL[1:0]	R/W	1h	高通滤波器 (HPF) 选择。 0d = 使用可编程的一阶 IIR 滤波器来实现自定义 HPF, 在 P4_R72 至 P4_R83 范围内, 默认系数值设置为实现全通滤波器 1d = 选择截止频率为 $0.00025 \times f_S$ ($f_S = 48\text{kHz}$ 时为 12Hz) 的 HPF 2d = 选择截止频率为 $0.002 \times f_S$ ($f_S = 48\text{kHz}$ 时为 96Hz) 的 HPF 3d = 选择截止频率为 $0.008 \times f_S$ ($f_S = 48\text{kHz}$ 时为 384Hz) 的 HPF

为了消除直流失调电压, $INxM$ 引脚的直流电压等于 V_{IN} 引脚上的平均电平, 从而消除 ADC 输出端的直流失调电压。

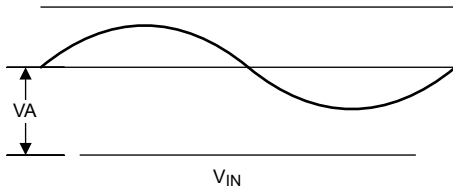


图 4-13. 波形

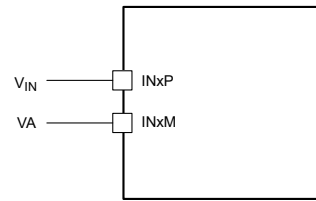


图 4-14. 电路

4.8 通过对 2 个 ADC 通道的输出求和来提高 SNR

通过使用 $P0_R107_D$ (3:2), 我们可以对通道 1 和 2 的数字化数据求平均值, 并对 IC 的数字化输出求平均值。

表 4-2. 通道求和模式可编程设置

$P0_R107_D[3:2] : CH_SUM[1:0]$	输入通道的通道加法模式	SNR 和动态范围提升
00 (默认值)	通道求和模式禁用	不适用
01	输出通道 1 = (输入通道 1 + 输入通道 2) / 2 输出通道 2 = (输入通道 1 + 输入通道 2) / 2	SNR 和动态范围提升约 3dB
10	保留 (不使用此设置)	不适用
11	保留 (不使用此设置)	不适用

通过对芯片上的两个 ADC 输入提供相同的模拟输入电压, 我们可以实现 3dB 的 SNR 提升。

$$SNR = \text{Full Scale Value} \frac{(V)}{\text{Noise}(V_n)} \quad (45)$$

$$SNR = \frac{V}{V_n} \quad (46)$$

对两个数字输出求和:

$$SNR_A = \frac{2V}{\sqrt{V_n^2 + V_n^2}} \quad (47)$$

$$SNR_A = 1.414 \times SNR \quad (48)$$

$$\frac{SNR_A}{SNR} = 3 \text{ dB} \quad (49)$$

实现了 3dB 的 SNR 提升。

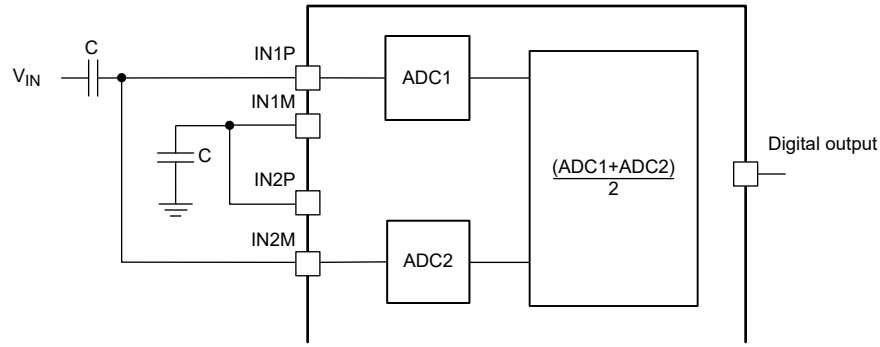


图 4-15. 用来提高 SNR 的求和电路

将两个输入短接可将输入阻抗减少一半。对于 2.5K 的 Z_{in} ，有效 Z_{in} 变为：

$$\frac{2.5K}{2} = 1.25K \quad (50)$$

$$C = \frac{1}{2 \times 3.14 \times F_{M_{in}} \times Z_{in}} \quad (51)$$

$$C > \frac{1}{2 \times 3.14 \times 20 \times 1250} \quad C > 6.3 \mu f \quad (52)$$

4.9 测量高电压波形 (+-50V)

使用图 4-16 中的以下布置。 V_{in} 是 +-50V 波形。这种布置使用麦克风偏置来产生 1.375V，该电压确定 ADC 输入端的共模电平。

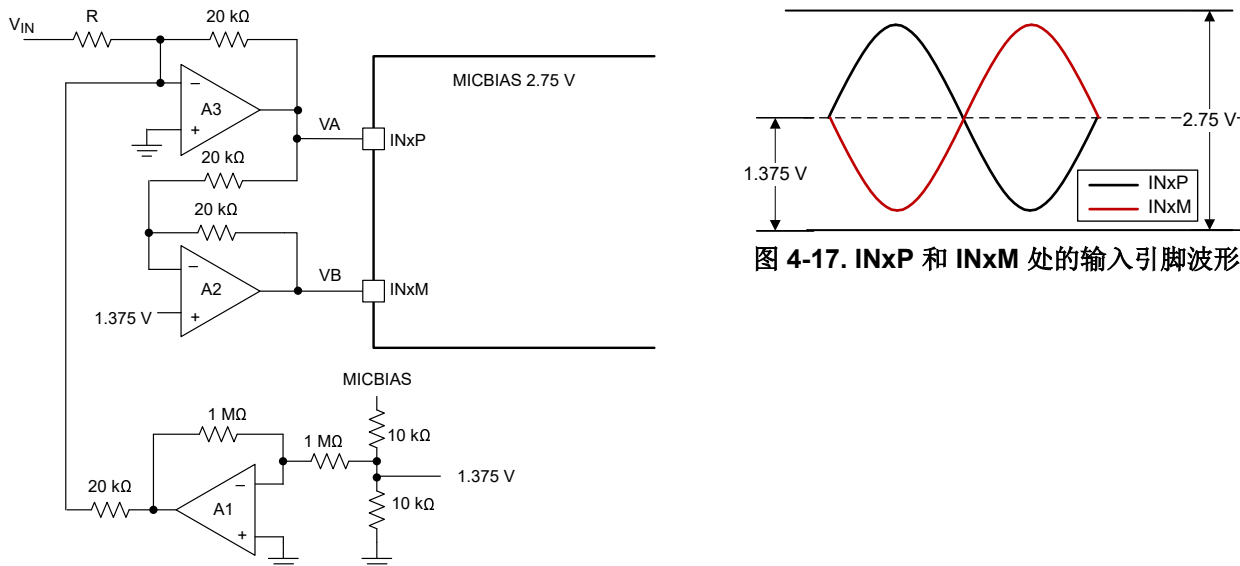


图 4-17. INxP 和 INxM 处的输入引脚波形

图 4-16. 对 100V PP 信号进行数字化的电路

使用 +/-3.3V 双电源运行运算放大器。

运算放大器 A3 会在输出端和 INxP 处产生 -1.375V 的电压，从而在 A3 的输入引脚产生 1.375V/20kΩ 的电流。这会在 A3 的输出端产生 1.375V 的直流电平。A2 的输出端也偏置为 1.375V。

50V 正信号使 INxP 点从 1.375V 变到 0V。如下面的公式所示，使用 720kΩ 的电阻 R 和 +50V 的输入信号。

$$\frac{V_{in}}{R} = I_{in} \text{ Inverting pin of A3 is at virtual gnd 来减弱磁通量以扩大可达到的转速范围。} \quad (53)$$

$$I_{in} \times 20 \text{ k}\Omega = 1.375 \text{ V}. \text{ This brings output of A3 from 1.375 V to zero.} \quad (54)$$

$$V_{in} \times \frac{20 \text{ k}\Omega}{R} = 1.375 \text{ V} \quad (55)$$

$$R = V_{in} \times 20 \text{ k}\Omega / 1.375 \text{ V} \quad (56)$$

4.10 I2C 列表

电容式麦克风：单端直流耦合输入

下面的电路是直流耦合电容式麦克风的电路。本设计设置了 3.3V 的 MicBias，并使用 3k 的偏置电阻器在 INxP 引脚上设置 1.375V 的静态直流电平。AVDD 为 3.3V。麦克风拾取的声音信号会在这个静态直流偏置上产生变化。

高通滤波器用于从数字输出中消除静态直流电平。下面显示的数字输出捕获是在 1.375V 直流偏置上波动的 1Vrms 输入信号。

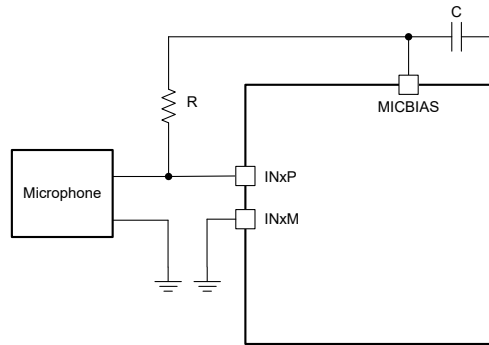


图 4-18. 单端直流耦合麦克风电路

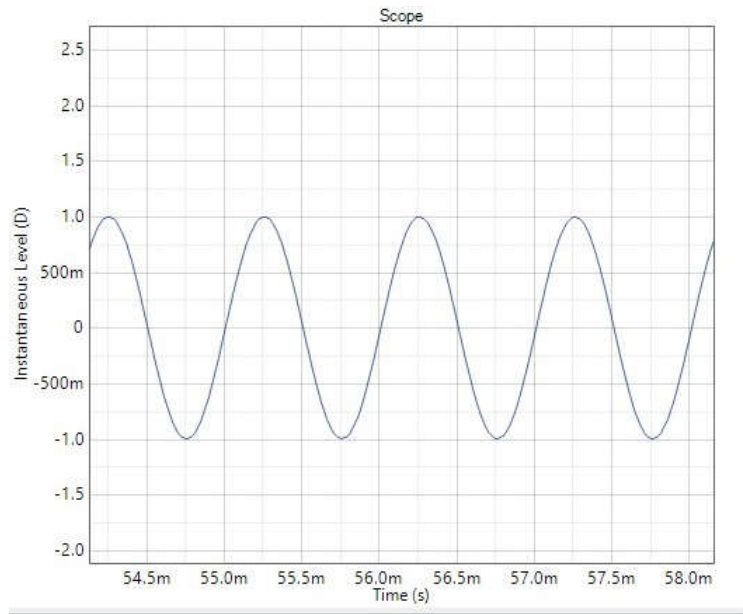


图 4-19. 数字输出捕获 ($V_{in} = 1\text{VRMS}$)

```

Input Timing: 32 bit TDM, FSYNC = 48-kHz, BCLK = 12.288 Mhz.
w 9c 00 00 # Select Page 0
w 9c 01 01 # Reset Device
# 1mS Delay.
w 9c 00 00 # Select Page 0
w 9c 02 81 # Wake up and Enable AREG
w 9c 05 15 # ASI Channel configuration
w 9c 0c 01
w 9c 0d 02
w 9c 0e 03
w 9c 3b 60 # MicBias = 3.3 V
w 9c 3c b4 # Channel 1 configuration
w 9c 41 b4 # Channel 2 configuration
w 9c 74 c0 # input and output Configuration
# High pass filter coefficients
w 9c 49 e6
w 9c 4a 48
w 9c 4b c6
w 9c 4c 80
w 9c 4d 19
w 9c 4e b7
w 9c 4f 3a
w 9c 50 7f
w 9c 51 cc
w 9c 52 91
w 9c 53 8b
w 9c 00 06 # Select page 6
w 9c 1d 04
w 9c 1e b0
w 9c 7e 2d
w 9c 00 00 # Power up/down
w 9c 75 E0
    
```

电容式麦克风：差分直流耦合输入

下面的电路是差分直流耦合电容式麦克风的电路。本设计设置了 3.3V 的麦克风偏置，并使用 1.1K 的偏置电阻器 R 在 INxP 引脚上设置 2.25V 的静态直流电平，在 INxM 引脚上设置 0.75V 的静态直流电平。AVDD 为 3.3V。麦克风拾取的声音信号会在这些静态直流偏置电平上产生变化。

高通滤波器用于从数字输出中消除静态直流电平。下面显示的数字输出捕获适用于 1Vrms 差分输入。

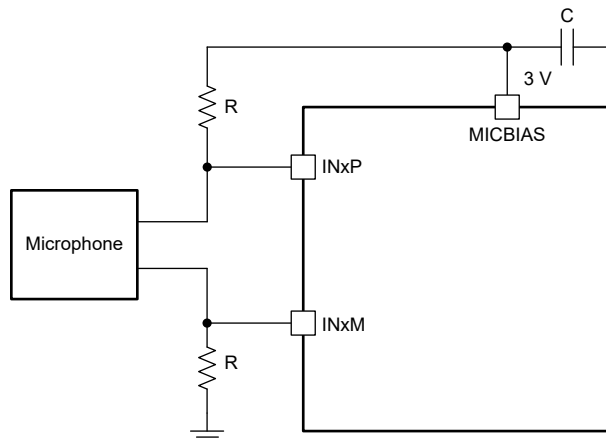


图 4-20. 电容式麦克风的差分直流耦合电路

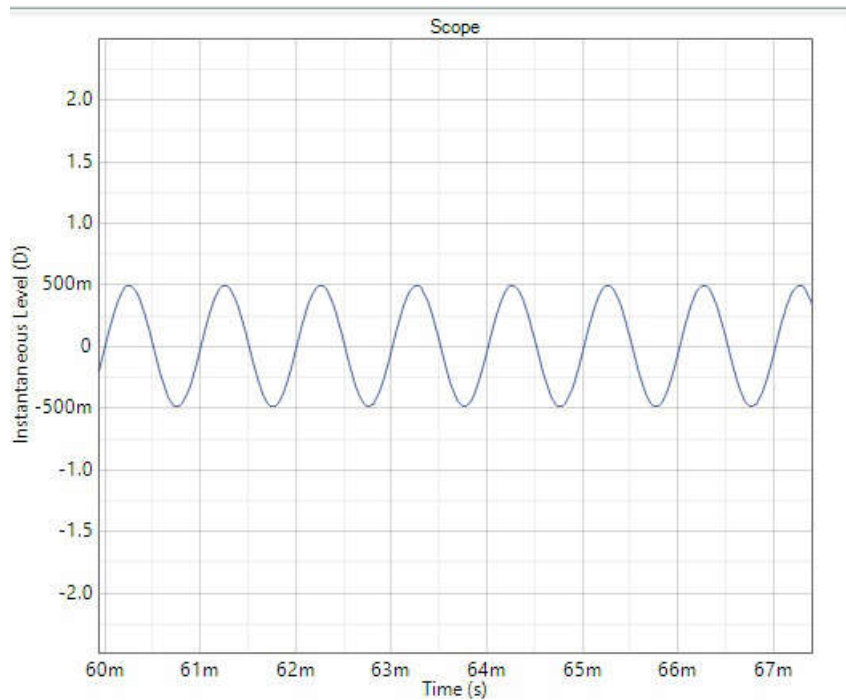


图 4-21. 数字捕获 (1Vrms 的模拟差分输入)

```

Input Timing: 32 bit TDM, FSYNC = 48-kHz, BCLK = 12.288 Mhz.
w 9c 00 00 #Select Page 0
w 9c 01 01 # Reset Device
# 1mS Delay
w 9c 00 00 # Select Page 0
w 9c 02 81 # Wake up and Enable AREG
w 9c 05 15
w 9c 0c 01 # ASI Channel configuration
w 9c 0d 02
w 9c 0e 03
9c 3b 60 # MicBias = 3.3 V
w 9c 3c 90 # Channel 1 configuration
w 9c 41 90 # Channel 2 configuration
w 9c 74 c0 # input and output Configuration
w 9c 00 04 # Select page 4
# High pass filter coefficients
w 9c 49 e6
w 9c 4a 48
w 9c 4b c6
w 9c 4c 80
w 9c 4d 19
w 9c 4e b7
w 9c 4f 3a
w 9c 50 7f
w 9c 51 cc
w 9c 52 91
w 9c 53 8b
w 9c 00 06 # select page 6
w 9c 1d 04
w 9c 1e b0
w 9c 7e 2d
w 9c 00 00 # Select page 0
w 9c 75 E0
  
```

5 总结

消费类和工业市场中的许多应用都涉及麦克风信号的数字化。如今的麦克风系统必须能够检测到各种现场声音，从远处很小的声音，到远处很大的声音。检测如此大范围的现场声音需要一个具有高动态范围的系统。本应用手册展示了 TLV320ADCX120/PCMX120 系列模拟输入的功能，同时还介绍了选择麦克风的设计注意事项，以及用于创建高性能麦克风前端的相关应用电路。

6 参考文献

- PUI Audio Incorporated , [POM-2730L-HD-R](#) 数据表。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司