



Brandon Belder

摘要

本测试报告通过 TPS23882B1EVM-008 和 Sifos Technologies 的解决方案展示了 TPS23882B 的标准符合情况。Sifos Technologies 发布了 PoE 套件测试，也是进行 PoE 套件测试的第三方公司。此测试符合 IEEE802.3bt 标准，该标准是实现支持 PoE 的系统的互操作性和安全性的基础。

内容

1 简介.....	2
2 测试条件.....	3
3 Sifos 测试结果.....	4

表格清单

表 1-1. PoE 合规性术语汇总表.....	2
--------------------------	---

商标

所有商标均为其各自所有者的财产。

1 简介

IEEE 802.3bt 符合性和 PoE 互操作性

符合 IEEE 802.3bt 标准是任何支持 PoE 的系统实现互操作性和安全性的基础。使用不符合该标准的电源设备 (PSE) 会增加连接到系统的设备可能无法正常运行甚至损坏的风险。这种风险随着全新 802.3bt 标准的发布进一步加剧，该标准扩展了使用 PoE 的设备范围并将可用功率等级增加到高达 90W (拉出)。

Sifos Technologies 和 UNH-IOL 是 PoE 套件测试的发布方和第三方机构。

备注

Sifos Technologies

Sifos Technologies 提供了一体化解决方案，便于基于 IEEE 802.3bt 规范对电源设备 (PSE) 行为和整体符合性进行完整的第一方测试和分析。Sifos 测试覆盖了超过 95% 的 802.3bt PSE PICS。

以太网联盟

以太网联盟 (EA) 是由出色的行业专家、大学和政府专业人员以及制定了 PoE 认证计划的组件供应商组成的联盟。此计划通过使用可贴在 PoE 设备上的标识和认证产品注册表，专门用于简化符合 IEEE802.3bt PoE 标准的 PoE 产品的认证和标识。

表 1-1. PoE 合规性术语汇总表

品牌/首字母缩写	IEEE 标准	条款	条款标题	类型	类别	EA 认证标识
PoE 1	802.3af	33	2 线对以太网供电	1	0-3	第 1 代
	802.3at			2	0-4	
PoE 2	802.3bt	145	以太网供电	3	1-6 或 1-4 DS ⁽¹⁾	第 2 代
				4	7-8 或 5 DS ⁽¹⁾	

(1) DS 用于表示双特征 PD

2 测试条件

除了在单个端口上运行基本符合性测试以及更好地重建系统级环境外，TI 还单独测试 PSE 控制器器件的所有端口，同时让后台端口在各种其他 PoE 应用条件下运行。此外，TI 还会在较长时间内重复测试条件，以确保在数小时、数天和/或连续运行后的性能保持一致。

Sifos 硬件：带 PSA-3202 测试刀片的 PSA-3000 机箱

Sifos 软件：PSA v5.3.04

PSE 硬件：[TPS23882B1EVM-008](#) + [BOOST-PSEMPHR-007](#) 且 $V_{pwr} = 48V$

PSE SRAM：v07

PSE 配置：自动模式（引脚电阻器设置为 $62k\Omega$ ，2 线对 30W）

有关更多信息，请参阅 [TI E2E™](#) 设计支持论坛上的常见问题解答。

3 Sifos 测试结果

TPS23882B1EVM-008

PSE Conformance Test Suite			Sifos Technologies		802.3bt 2Pr Conformance Report					
February 2 2023 12:44 PM			Test Mode: 30 Watt PHY		version 5.3.04					
Port Count: 1			Sifos Interop Index*: 100%		report version 5.3.02					
Loop Count: 1			Error Log: None							
PSE Tested: Unspecified Type-3 30W										
Chassis ID: 192.168.221.105	PSA-3000 Ports		Min	Max	Average	Low Limit	P/F	High Limit	P/F	
TestLoop: 1	5-2	UNITS								
Test: det_v										
Open Circuit Det Voc=	24.43	V	24.43	24.43	24.43	2.8	Pass	30	Pass	
Peak Det Vvalid=	7.09	V	7.09	7.09	7.1	3.8	Pass	10	Pass	
Min Det Vvalid=	4.54	V	4.54	4.54	4.5	2.8	Pass	9	Pass	
Det Volt Step dVtest=	2.55	V	2.55	2.55	2.6	1	Pass	7.2	Pass	
Detection Slew=	0	V/usec	0	0	0	0	Pass	0.1	Pass	
Good Sig Det Pulse=	3	edges	3	3	3	1	Pass	9	Pass	
Backoff Voltage=	0.5	V	0.5	0.5	0.5	0	Pass	2.8	Pass	
Non 802 Discr ?=	0	****	0	0	0	0	Pass	0	Pass	
Detect Strategy=	0	****	0	0	0	0	Pass	2	Pass	
Test: det_i										
Init Current Isc=	0.19	mA	0.19	0.19	0.19	0	Pass	5	Pass	
Det Current Isc=	0.2	mA	0.2	0.2	0.2	0	Pass	5	Pass	
Test: det_range										
Rgood Max=	30	Kohm	30	30	30	26	Pass	32	Pass	
Rgood Min=	17	Kohm	17	17	17	16	Pass	19	Pass	
Rmid det=	30	Kohm	30	30	30	26	Pass	33	Pass	
Cgood Max=	0.1	uF	0.1	0.1	0.1	0	Pass	10	Pass	
Rbad Cbad Stat=	0	****	0	0	0	0	Pass	0	Pass	
Test: det_time										
Backoff Time Tdbo=	63	msec	63	63	63	-1	Pass	1500	Pass	
Eff Backoff Tdbo eff=	63	msec	63	63	63	-1	Pass	1500	Pass	
Backoff Type=	0	****	0	0	0	0	Pass	0	Pass	
Detection Time Tdet=	301	msec	301	301	301	5	Pass	500	Pass	
Total Det Time=	305	msec	305	305	305	5	Pass	1000	Pass	
Test: det_rsource										
PSE Detect Source=	1	****	1	1	1	0	Pass	1	Pass	
Output Impedance Zout=	450	Kohm	450	450	450	45	Pass	2000	Pass	
Test: class_v										
Vclass Max=	18.4	V	18.4	18.4	18.4	15.5	Pass	20.5	Pass	
Vclass Min=	18.3	V	18.3	18.3	18.3	15.5	Pass	20.5	Pass	
Mark Voltage Vmark=	8.7	V	8.7	8.7	8.7	7	Pass	10	Pass	
Mark Voltage Min=	8.6	V	8.6	8.6	8.6	7	Pass	10	Pass	
Class Reset V=	-1	V	-1	-1	-1	-1	Pass	2.8	Pass	
Test: class_time										
Class 0 Count=	1	****	1	1	1	1	Pass	1	Pass	
Class Time TpdC=	97.5	msec	97.5	97.5	97.5	88	Pass	105	Pass	
Class 4 Count=	3	****	3	3	3	2	Pass	3	Pass	
Event1 Tlce=	97.5	msec	97.5	97.5	97.5	88	Pass	105	Pass	
Event2 Tcle2=	9.4	msec	9.4	9.4	9.4	5.6	Pass	20.4	Pass	
Mark Tme1=	7.4	msec	7.4	7.4	7.4	5.6	Pass	12.4	Pass	
Mark Tme2=	7.4	msec	7.4	7.4	7.4	5.6	Pass	376	Pass	
Class Reset Time=	10000	msec	10000	10000	10000	15	Pass	10000	Pass	
Class Probe Events=	0	****	0	0	0	0	Pass	3	Pass	
Test: class_err										
Class lim=	77	mA	77	77	77	51	Pass	100	Pass	
Pwr Cl lim=	0	****	0	0	0	0	Pass	0	Pass	
Pwr Cl 55=	0	****	0	0	0	0	Pass	0	Pass	
Mark lim=	6	mA	6	6	6	5	Pass	100	Pass	
Pwr Cl Uneven=	0	****	0	0	0	0	Pass	0	Pass	
Treset=	76	msec	76	76	76	15	Pass	10000	Pass	
Test: pwrup_time										
Power-On Trise c0=	23	usec	23	23	23	15	Pass	50000	Pass	
Power-On Tpon c0=	105.5	msec	105.5	105.5	105.5	0	Pass	400	Pass	
Power-On Trise c4=	24	usec	24	24	24	15	Pass	50000	Pass	
Power-On Tpon c4=	138.7	msec	138.7	138.7	138.7	0	Pass	400	Pass	
Test: pwrup_inrush										
Init Iinrush=	421.75	mA	421.75	421.75	421.8	400	Pass	450	Pass	
Max Iinrush c0=	421.25	mA	421.25	421.25	421.3	400	Pass	450	Pass	
Max Iinrush c4=	421.25	mA	421.25	421.25	421.3	400	Pass	450	Pass	
Min Iinrush=	420.63	mA	420.63	420.63	420.6	400	Pass	450	Pass	
Tinrush=	60	msec	60	60	60	50	Pass	75	Pass	

Inrush 45m=	54.9	V	54.9	54.9	54.9	50	Pass	57	Pass
Inrush Voltage=	31	V	31	31	31	30	Pass	57	Pass
Inrush Strategy c0=	0	****	0	0	0	0	Pass	0	Pass
Inrush Strategy c4=	0	****	0	0	0	0	Pass	0	Pass
Test: pwrn v									
Vport min=	54.4	V	54.4	54.4	54.4	50	Pass	57	Pass
Vport max=	55	V	55	55	55	50	Pass	57	Pass
Vport ripple=	6	mVpp	6	6	6	0	Pass	500	Pass
Vport noise=	7	mVpp	7	7	7	0	Pass	200	Pass
Vtrans min=	54.3	V	54.3	54.3	54.3	50	Pass	57	Pass
Vtrans max=	55	V	55	55	55	50	Pass	57	Pass
Test: pwrn pwr cap									
Pcon c0=	15.6	W	15.6	15.6	15.6	14.2	Pass	22.7	Pass
Icon % c0=	113.5	%	113.5	113.5	113.5	100	Pass	9999	Pass
Pcon c1=	4	W	4	4	4	3.9	Pass	22.7	Pass
Icon % c1=	102.5	%	102.5	102.5	102.5	100	Pass	9999	Pass
Pcon c2=	7.1	W	7.1	7.1	7.1	6.8	Pass	22.7	Pass
Icon % c2=	106	%	106	106	106	100	Pass	9999	Pass
Pcon c3=	15.6	W	15.6	15.6	15.6	14.2	Pass	22.7	Pass
Icon % c3=	113.5	%	113.5	113.5	113.5	100	Pass	9999	Pass
Pcon c4=	30.4	W	30.4	30.4	30.4	28.7	Pass	38.9	Pass
Icon % c4=	104.7	%	104.7	104.7	104.7	100	Pass	9999	Pass
Type-2 Enable=	1	****	1	1	1	1	Pass	1	Pass
Test: pwrn maxi									
Ilim Peak 1=	193.3	mA	193.3	193.3	193.3	0	Pass	1750	Pass
Ilim Min 1=	401.5	mA	401.5	401.5	401.5	400	Pass	1750	Pass
Tlim Min 1=	60.5	msec	60.5	60.5	60.5	10	Pass	9999	Pass
Tlim Max 1=	59.4	msec	59.4	59.4	59.4	0	Pass	75	Pass
Vlim 1=	54.5	V	54.5	54.5	54.5	50	Pass	57	Pass
Ilim Max 1=	315.3	mA	315.3	315.3	315.3	400	Info	1750	Pass
Ktran lo 1=	109	%	109	109	109	92.4	Pass	115	Pass
Ilim Peak 2=	192.8	mA	192.8	192.8	192.8	0	Pass	1750	Pass
Ilim Min 2=	685.5	mA	685.5	685.5	685.5	683	Pass	1750	Pass
Tlim Min 2=	62.5	msec	62.5	62.5	62.5	10	Pass	9999	Pass
Tlim Max 2=	60.5	msec	60.5	60.5	60.5	0	Pass	75	Pass
Vlim 2=	54.1	V	54.1	54.1	54.1	50	Pass	57	Pass
Ilim Max 2=	949.8	mA	949.8	949.8	949.8	683	Pass	1750	Pass
Ktran lo 2=	108.2	%	108.2	108.2	108.2	92.4	Pass	115	Pass
Test: pwrn overl d									
%Ipeak 1=	125	%	125	125	125	100	Pass	125	Pass
Vport Ipeak 1=	54.6	V	54.6	54.6	54.6	50	Pass	57	Pass
Vport 5%DC 1=	54.6	V	54.6	54.6	54.6	50	Pass	57	Pass
%Ipeak 2=	125	%	125	125	125	100	Pass	125	Pass
Vport Ipeak 2=	54.2	V	54.2	54.2	54.2	50	Pass	57	Pass
Vport 5%DC 2=	54.2	V	54.2	54.2	54.2	50	Pass	57	Pass
Test: mps dc valid									
Min Valid Time Tmps=	4	msec	4	4	4	1	Pass	6	Pass
Duty Cycle tol=	1	****	1	1	1	1	Pass	1	Pass
Test: mps dc pwr dn									
Min Valid I hold=	6	mA	6	6	6	4	Pass	9	Pass
Time-to-Shutdown Tmpdo=	362	msec	362	362	362	320	Pass	400	Pass
Test: pwr dn overl d									
Icut 1=	295	mA	295	295	295	-1	Pass	1750	Pass
Tcut 1=	62.6	msec	62.6	62.6	62.6	50	Pass	9999	Pass
Isoft 1=	-1	mA	-1	-1	-1	-1	Pass	683	Pass
Tsoft 1=	-1	msec	-1	-1	-1	-1	Pass	2000	Pass
Icut 2=	567	mA	567	567	567	-1	Pass	1750	Pass
Tcut 2=	62.1	msec	62.1	62.1	62.1	10	Pass	9999	Pass
Isoft 2=	-1	mA	-1	-1	-1	-1	Pass	683	Pass
Tsoft 2=	-1	msec	-1	-1	-1	-1	Pass	2000	Pass
Test: pwr dn time									
Turn-Off Time Toff=	24.4	msec	24.4	24.4	24.4	0	Pass	500	Pass
Output Cap Cout=	0.1012	uF	0.1012	0.1012	0.1	-1	Pass	0.52	Pass
Output Load Rp=	113.6	Kohm	113.6	113.6	114	45	Pass	50000	Pass
Test: pwr dn v									
Avg Idle Voff=	0.1	V	0.1	0.1	0.1	0	Pass	2.8	Pass
Error Delay Ted=	1453.1	msec	1453.1	1453.1	1453	750	Pass	10000	Pass
Peak Error Delay Ved=	0.7	V	0.7	0.7	0.7	0	Pass	20.5	Pass
Test Port Model Number:	3202								
Test Port Hardware Version:	8								
Test Port Firmware Version:	4.17 lc18								

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司