

Mounika Gowda

摘要

在设计开关稳压电源时，布局非常重要。如果未仔细布局，稳压器可能会出现不稳定和噪声问题。为了防止高频噪声（例如 EMI）辐射，高频开关路径的正确布局至关重要。本应用手册就如何对 LM5177 电源布局进行布线来帮助实现稳健可靠的设计提供了指导。

内容

1 直流/直流电源布局的重要性	2
2 实现良好布局的步骤	2
2.1 确定关键电路路径.....	2
2.2 优化功率级中的热环路.....	3
2.3 将差分检测线路与电源平面分离.....	4
2.4 栅极驱动和返回路径布线.....	5
2.5 控制器布局.....	6
2.6 分离 AGND 和 PGND.....	7
2.7 散热通孔.....	8
3 布局优化技巧	8
4 布局示例	8
5 总结	8
6 参考文献	9

插图清单

图 2-1. 确定高 di/dt 环路、高 dv/dt 节点和敏感布线.....	2
图 2-2. LM5177 四开关降压/升压器件中的热环路.....	3
图 2-3. 利用网带连接将 CSA 和 SW1 视为单独节点的示例.....	4
图 2-4. 栅极驱动等效电路.....	5
图 2-5. 栅极振铃和不必要的额外开关操作.....	5
图 2-6. PCB 上 A 点和 B 点之间电流环路布线的布线模式.....	6
图 2-7. 在相邻层上与驱动迹线重叠的位置布置返回迹线以尽可能地减小环路电感.....	6
图 4-1. LM5177 顶层布线示例.....	8

商标

所有商标均为其各自所有者的财产。

1 直流/直流电源布局的重要性

在设计开关电源时，PCB 布局设计非常重要。如果 PCB 布局不当，可能会影响电源性能，甚至损坏转换器。通常，开关电源原型相关问题始于 PCB 布局。

糟糕的布局会增加电路内的寄生电感、电容和电阻。糟糕的布局可能会增加电路不同部分之间的噪声拾取，并增加稳压器内的热应力。

本应用手册提供了我们新型宽输入电压 (V_{in}) 双向 4 开关降压/升压稳压器 LM5177 的指南示例。通过遵循本应用手册中的指导，客户可以实现稳定运行、良好的热性能和低 EMI 性能。主要内容包括识别关键开关环路、优化热环路、将差分检测线路与电源平面分离，以及 AGND 和 PGND 连接。

2 实现良好布局的步骤

2.1 确定关键电路路径

要获得良好的布局，首先需要确定以下关键元件：

- 高 di/dt 环路或热环路。
- 高 dv/dt 节点。
- 敏感布线。

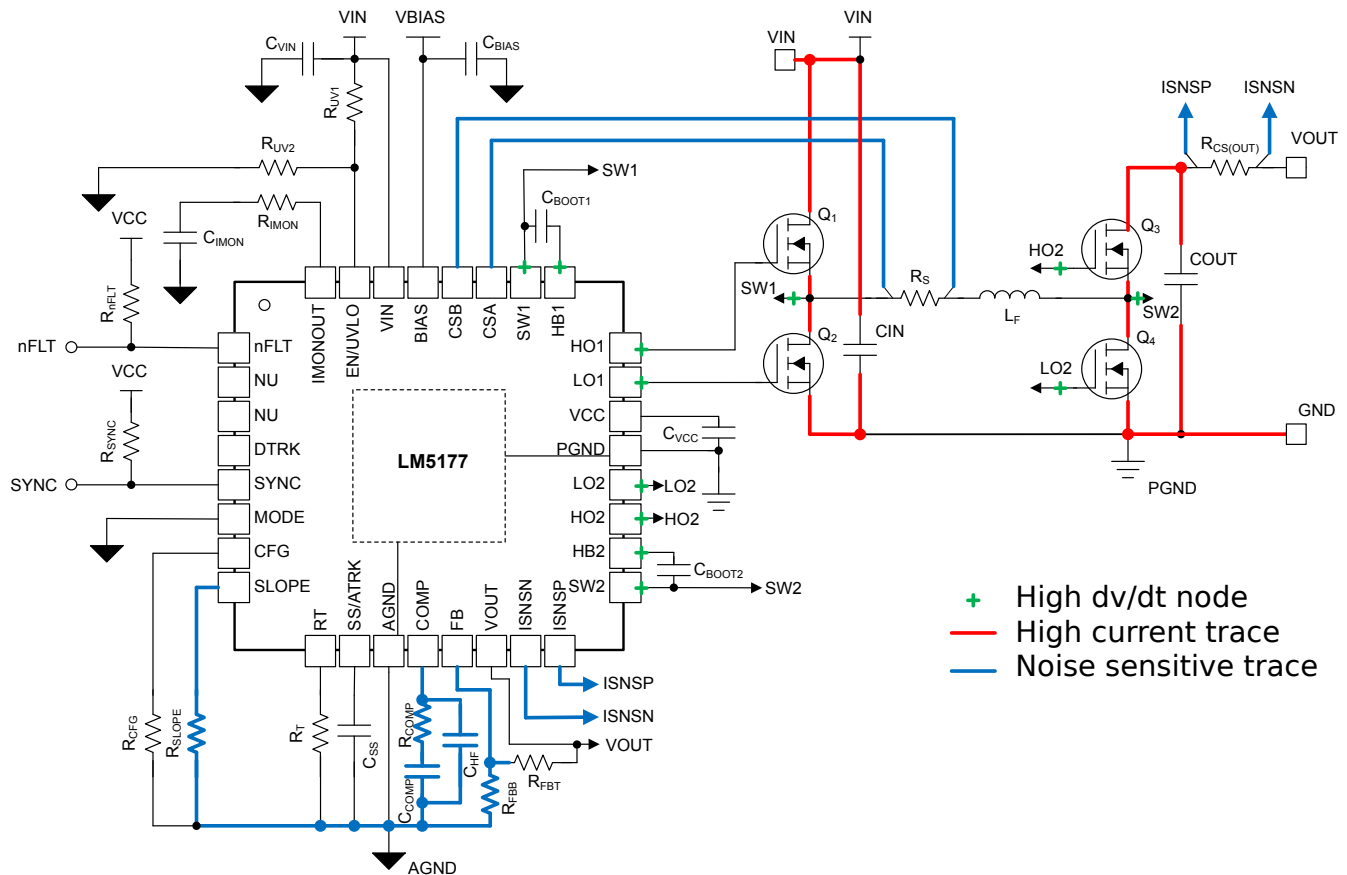


图 2-1. 确定高 di/dt 环路、高 dv/dt 节点和敏感布线

图 2-1 展示了 LM5177 转换器控制器中的高 di/dt 路径。最主要的高 di/dt 环路是输入开关电流环路和输出开关电流环路。输入环路由输入电容器 (C_{IN}) 和 MOSFET (Q_1 和 Q_2) 组成。输出环路由输出电容器 (C_{OUT}) 和 MOSFET (Q_3 和 Q_4) 及其返回路径组成。

高 dv/dt 节点是那些具有快速电压转换的节点。这些节点包括开关节点 (SW_1 和 SW_2)、启动节点 (HB_1 和 HB_2) 和栅极驱动布线 (HO_1 、 LO_1 、 HO_2 和 LO_2)。开关节点 SW_1 和 SW_2 的面积需要尽可能小。如果 SW_1 和 SW_2 覆铜区较大，高 dv/dt 噪声信号可能会通过电容耦合特性耦合到附近的其他布线，从而引起电磁干扰问题。

从电阻器 R_S 到集成电路 (IC) 引脚 (CSA 和 CSB) 的电流检测迹线、输入或输出检测迹线 (ISNSP、ISNSN 和 FB) 和控制组件 (SLOPE、 R_{COMP} 、 C_{COMP} 和 C_{HF}) 为噪声敏感布线。

为了获得良好的布局性能，应优化高 dv/dt 节点的表面积，使噪声敏感布线远离电路的嘈杂 (高 di/dt 和高 dv/dt) 部分，并尽可能减小其环路面积。

2.2 优化功率级中的热环路

确定电源布局的关键部分后，您的下一个任务是尽可能地减少任何噪声源和不必要的寄生。输入开关电流环路和输出开关电流环路是主要的高电流环路。尽可能地减小这些环路的面积，以抑制产生的开关噪声并优化开关性能。

要尽可能缩小的最重要环路区域是以下两个路径：一个路径从输入电容器到降压高侧和低侧 MOSFET，再返回输入电容器的接地连接；另一个路径从输出电容器到升压高侧和低侧 MOSFET 并返回到输出电容器的接地连接。将电容器的负极端子连接到低侧 MOSFET (接地端) 的源极附近。同样，将一个或多个电容器的正极端子连接到两个环路高侧 MOSFET 的漏极附近。

除了遵循上述建议外，还应遵循 MOSFET 制造商建议的任何 MOSFET 布局注意事项，包括焊盘几何形状和焊锡膏模板设计。

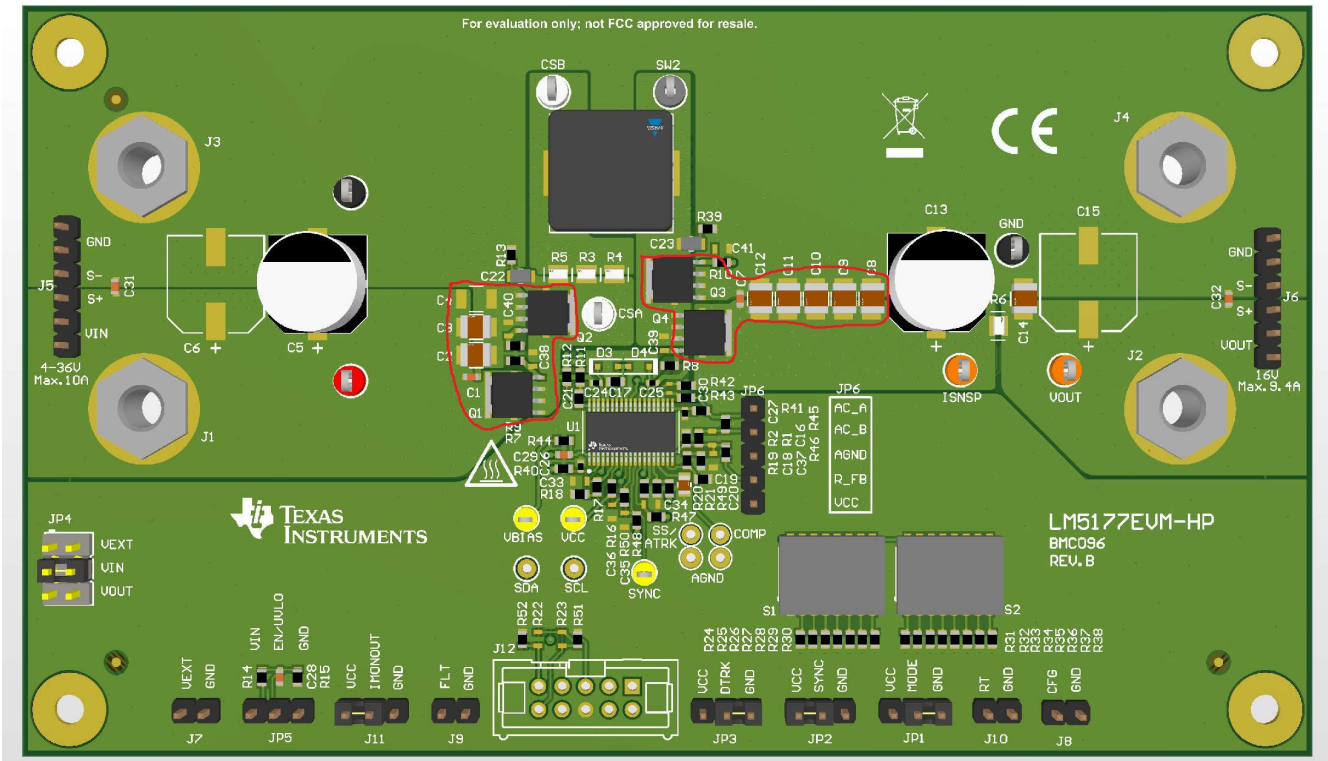


图 2-2. LM5177 四开关降压/升压器件中的热环路

2.3 将差分检测线路与电源平面分离

布局中最常见的问题是从检测电阻到 TI LM5177 集成电路 (IC) 引脚 (CSA-CSB 对) 的差分感应信号布线不正确。

电流检测信号 CSA 和 CSB 与 R_{SENSE} (R3、R4 和 R5) 之间采用开尔文连接, 从 R_{SENSE} 端子到 IC 引脚之间平行布线。避免跨越嘈杂区域, 例如 SW1 和 SW2 节点, 或高侧和低侧栅极驱动迹线。将电流检测信号的滤波电容器尽可能靠近 IC 引脚放置。

对于 LM5177, 其中一个检测节点 CSA 与 SW1 在电气上相同。SW1 需要使用单独的布线以避免拾取噪声, 因为这是降压高侧开关的返回路径。

2.3.1 利用网带连接来分离布线

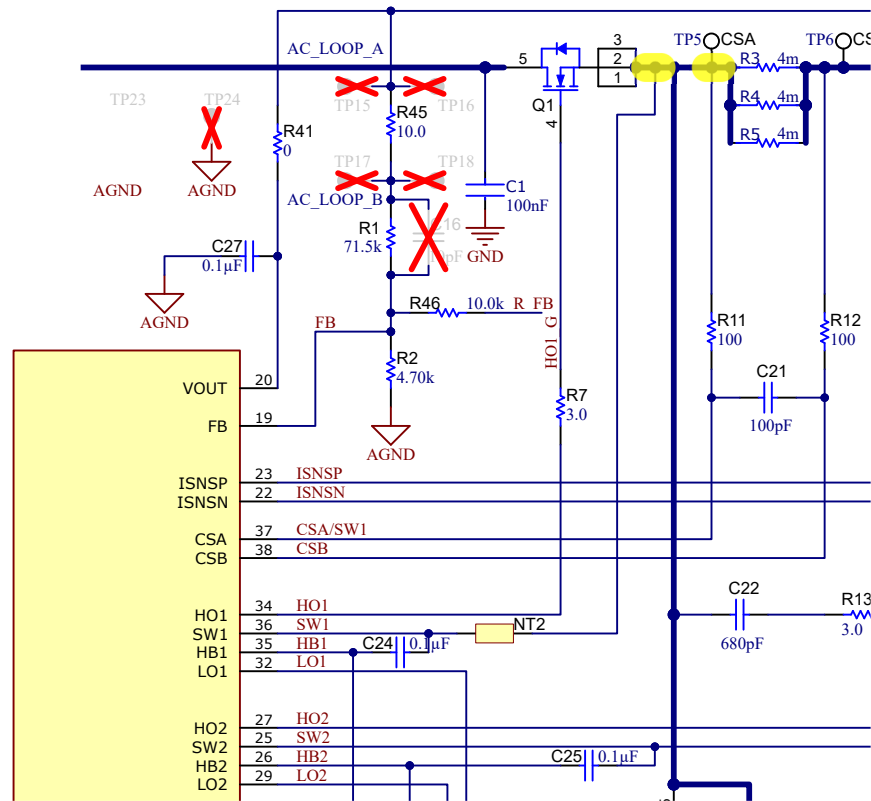


图 2-3. 利用网带连接将 CSA 和 SW1 视为单独节点的示例

在某些情况下, 设计人员明确察觉到需要两个独立的节点。但在电路板最后的制作过程中, 布局将 CSA 和 SW1 视为同一个网络。这种意外的连接可能发生在迹线的任何位置。网带连接允许人工分隔原理图中的网络名称, 如图 2-3 所示。这样一来, 布线工具便会将 CSA 和 SW1 作为独立的节点处理, 并防止差分布线 (CSA) 意外连接。CSA 和 SW1 引脚的标记如图 2-3 所示。网带连接类似于零欧姆电阻器, 可用于定义 PCB 上两个网络的连接点。

2.4 栅极驱动和返回路径布线

LM5177 高侧和低侧栅极驱动器具有短传播延迟、频率相关的死区时间控制和低阻抗输出级，能够提供很大的峰值电流以及很短的上升和下降时间，从而有助于外部功率 MOSFET 以极快的速度进行导通和关断转换。

尽可能地减少杂散或寄生栅极环路电感是优化栅极驱动开关性能的关键，因为无论是与 MOSFET 栅极电容谐振的串联栅极电感，还是共源电感（栅极和功率回路常见），都会提供与栅极驱动命令相反的负反馈补偿，从而导致 MOSFET 开关时间延长。

栅极驱动的 PCB 迹线电容通常可以忽略不计，因此这里将其忽略。图 2-4 展示了等效栅极驱动电路。 R_{Trace1} 是 PCB 驱动迹线电阻， R_{Trace2} 是驱动返回迹线电阻， L_{Trace1} 是驱动迹线杂散电感， L_{Trace2} 是返回路径电感，而 C_{iss} 是 MOSFET 栅极输入电容。迹线电阻和电感可能会导致栅极信号延迟；因此，最好尽可能缩短驱动和返回迹线。

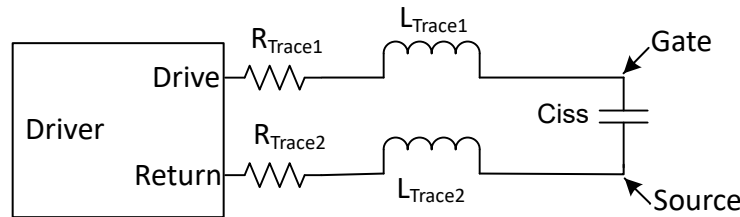


图 2-4. 栅极驱动等效电路

由于电路板面积有限，通常无法将驱动器放置在非常靠近 MOSFET 的位置。在大多数设计中，即使 MOSFET 不是非常靠近，也可以使 R_{Trace1} 和 R_{Trace2} 小于 1Ω 。但是，如果布线较差， L_{Trace1} 和 L_{Trace2} 可能会变得很大。仅几纳亨的电感就可能与 MOSFET 栅极电容产生共振，并产生栅极电压振铃，如图 2-5 所示。如果振铃的幅度超过 MOSFET 栅极阈值电压 V_{th} ，则会导致不必要的额外开关操作，并导致 MOSFET 内部出现严重开关损耗。此外，负峰值可能会超过 MOSFET 允许的栅极信号电平。

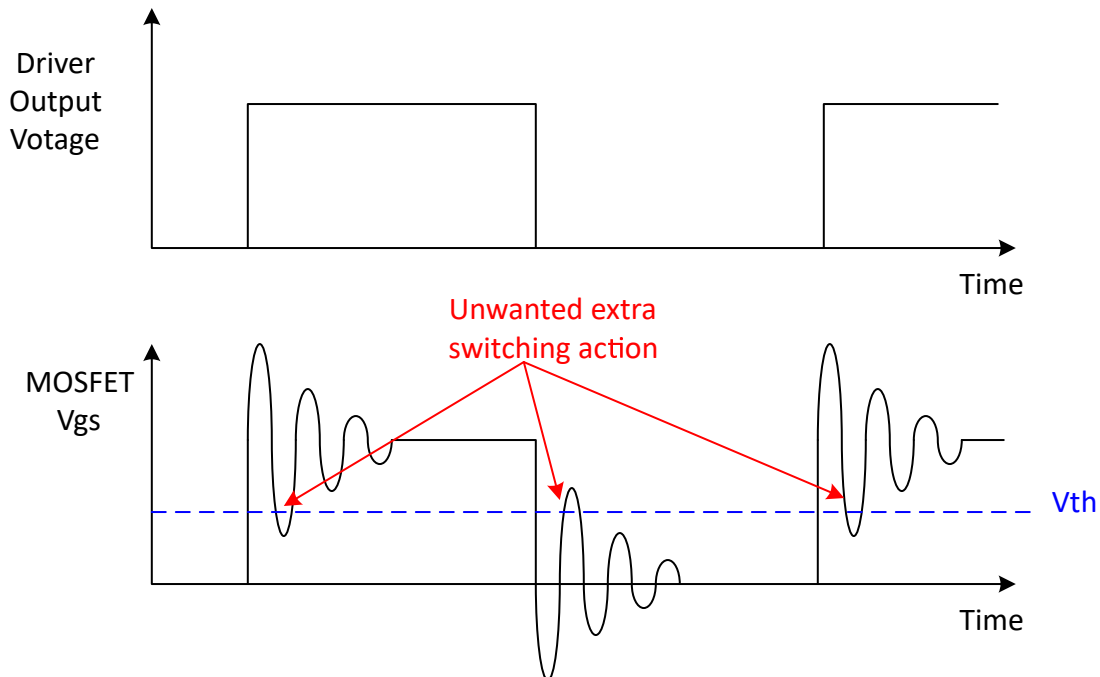


图 2-5. 栅极振铃和不必要的额外开关操作

如何尽可能地减小栅极驱动电感？根据物理学原理，栅极驱动电感与驱动电流环路所包围的空间面积成正比，而该面积由实际驱动和返回迹线定义。在进行 MOSFET 驱动和返回路径布线时，您需要将尽可能地减小驱动电流环路的空间面积放在首要位置。

假设驱动器位于 PCB 上的 A 点，而 MOSFET 位于 B 点，那么驱动迹线必须从 A 点布置到 B 点再返回到 A 点。同时假设从 A 到 B 无法进行直线布线，因为两者之间还存在其他元件。图 2-6 展示了两种不同的布线模式。显

然，尽管选项 2 的总布线长度几乎与选项 1 相同，但选项 2 包围的空间面积更小，因此产生的电感也更小。此示例清楚地表明，理想的布线方式是在驱动器和 MOSFET 之间的整个距离内将驱动迹线和返回迹线紧密并排放置。

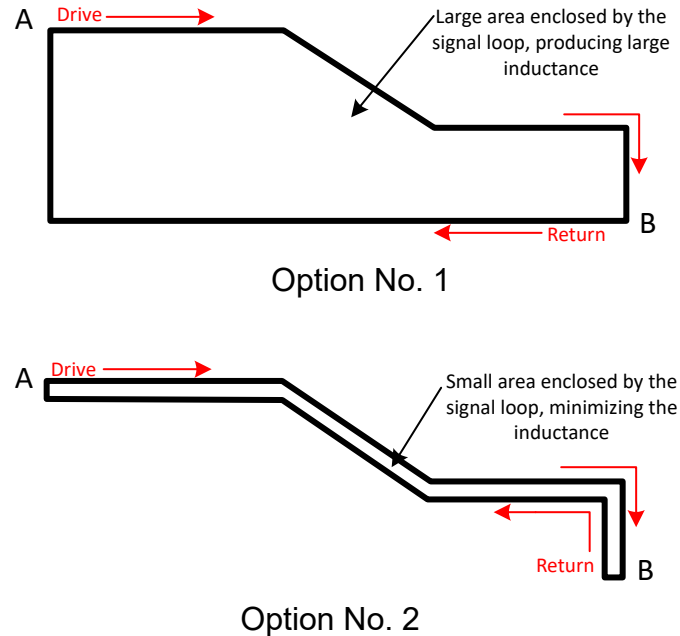


图 2-6. PCB 上 A 点和 B 点之间电流环路布线的布线模式

同样，由于电路板面积有限，有时没有空间在同一层上并排放置一对驱动迹线和返回迹线。一种设计是将返回迹线布置在相邻层上与驱动迹线重叠的位置，如图 2-7 所示，其中驱动迹线从第 1 层上的 A 点（驱动器）延伸到 B 点（MOSFET），并经由过孔穿到第 2 层，并在与驱动迹线重叠的位置返回 A 点。这样一来，驱动迹线和返回迹线基本上在垂直方向上紧密并排分布，从而尽可能地减小信号环路包围的空间面积。

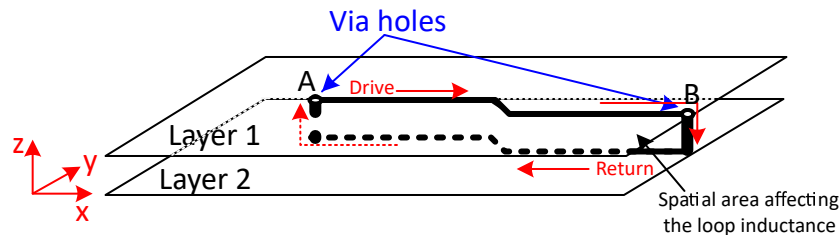


图 2-7. 在相邻层上与驱动迹线重叠的位置布置返回迹线以尽可能地减小环路电感

在 LM5177 中，从栅极驱动器输出 HO1 和 HO2 到高侧 MOSFET 相应栅极的连接必须尽可能短，从而减少串联寄生电感。以差分对形式将 HO1 和 HO2 以及 SW1 和 SW2 栅极迹线从器件引脚布线到高侧 MOSFET，从而通过减少环路面积来利用磁通抵消。

从栅极驱动器输出 (LO1 和 LO2) 到低侧 MOSFET 相应栅极的连接必须尽可能短，从而减少串联寄生电感。以差分对形式将 LO1 和 LO2 以及 PGND 栅极迹线从器件引脚布线到低侧 MOSFET，从而通过减少环路面积来利用磁通抵消。

尽可能地缩短从 VCC、HB1 和 HB2 引脚通过其各自电容器的电流环路路径，因为这些电容器会提供高瞬时电流。

2.5 控制器布局

将控制器尽可能地靠近功率 MOSFET 放置以尽可能地缩短栅极驱动器布线，如此一来，与模拟和反馈信号以及电流检测相关的分量便可以通过如下方式加以考虑：

- 分离电源和信号迹线，并使用接地平面来提供噪声屏蔽。

- 将与 COMP、FB、SLOPE、SS/ATRK 和 RT 相关的所有敏感模拟布线和元件放置在远离如下高压开关节点的位置，以避免相互耦合：
 - SW1
 - SW2
 - HO1
 - HO2
 - LO1
 - LO2
 - HB1
 - HB2
- 使用内部层作为接地平面。特别注意将反馈 (FB) 迹线与电源迹线和元件隔离开来。
- 以差分对形式布放 CSA 和 CSB 以及 ISNSP 和 ISNSN 迹线，从而更大限度地减少噪声拾取，并使用开尔文连接方式连接到适用的分流电阻器。将这些检测信号的滤波器元件放置在靠近控制器的位置，以更大限度地减少其后的噪声拾取。
- 将上反馈电阻器和下反馈电阻器靠近 FB 引脚放置，从而使 FB 迹线尽可能短。将迹线从上反馈电阻器布放到输出电压感测点上。

2.6 分离 AGND 和 PGND

在电源布局中，分离信号系统非常重要，例如易受噪声影响的反馈路径与开关大电流的开关节点。同样的情况也适用于接地线，因此需要特别注意。

- AGND：控制信号的静态接地基准（模拟接地）
- PGND：电源信号的有噪声接地基准（电源接地）

AGND 用于反馈引脚等易受噪声影响的接地线路，而 PGND 用作大电流信号的返回路径。

尽管直流接地电位相同，但必须采取措施来分离这些 AGND 和 PGND 平面，确保由数字或高功率信号引起的噪声不会在它们之间传导而干扰模拟信号。AGND 用于控制信号，应当更靠近 IC 并应具有其自己的多边形平面。另外，确保 AGND 和 PGND 处于同一电位并最终应在一个点上连接在一起，这一点也很重要。

此外，建议在原理图中使用两个接地符号，因为如果在原理图上使用相同的 GND 符号，则很难在布局上直观显示敏感和嘈杂的电位。因此，最好从原理图层面开始分离 GND 并用网带连接它们。

2.7 散热通孔

表面贴装元件仅通过 PCB 散热。散热量取决于 PCB 上铜箔的厚度和面积。厚度和面积需要符合标准规范，因为过孔也具有电感，只有在必要时才需要使用。为了有效使用散热过孔，需要将其放置在靠近发热元件的位置。

HTSSOP 封装提供了一种通过封装底部外露散热焊盘实现半导体芯片散热的方式。虽然封装的外露焊盘并不直接连接到封装的任何引线，但会以热连接和弱电气连接的方式连接至该器件的基板（接地端）。此连接可以显著改善散热，并且 PCB 设计必须采用导热焊盘、散热通孔和接地平面，以构成完整的散热系统。

3 布局优化技巧

- 首先是考虑电源电路的放置。
 - 更改器件位置，尤其是方向，从而使大电流沿着短而直的路径流动。避免不必要的 Z 字形布线。
 - 除非必要，否则尽量避免在高电流路径上使用过孔。使用过孔时，需要使用足够数量的过孔。
 - 需要在过孔的数量和间距之间进行权衡。太多的过孔拥挤在一个狭小的区域中会导致铜面积减少，进而影响电流流动。
- 为控制器 IC 找到一个位置，距离其将驱动 MOSFET 不能太远。该位置需要有一个合适的 AGND 多边形平面来容纳所有控制信号。AGND 和 PGND 连接点需要是散热焊盘。将关键控制元件放置在控制器 IC 旁边，并直观地呈现信号路径。移动元件并改变其方向以简化布线
- 先布置大电流迹线以及关键控制信号路径，然后再进行其他布线。
- 开关模式电源的最佳布局通常需要多次迭代才能得出。没有一种方法可以瞬间实现最佳布局。

4 布局示例

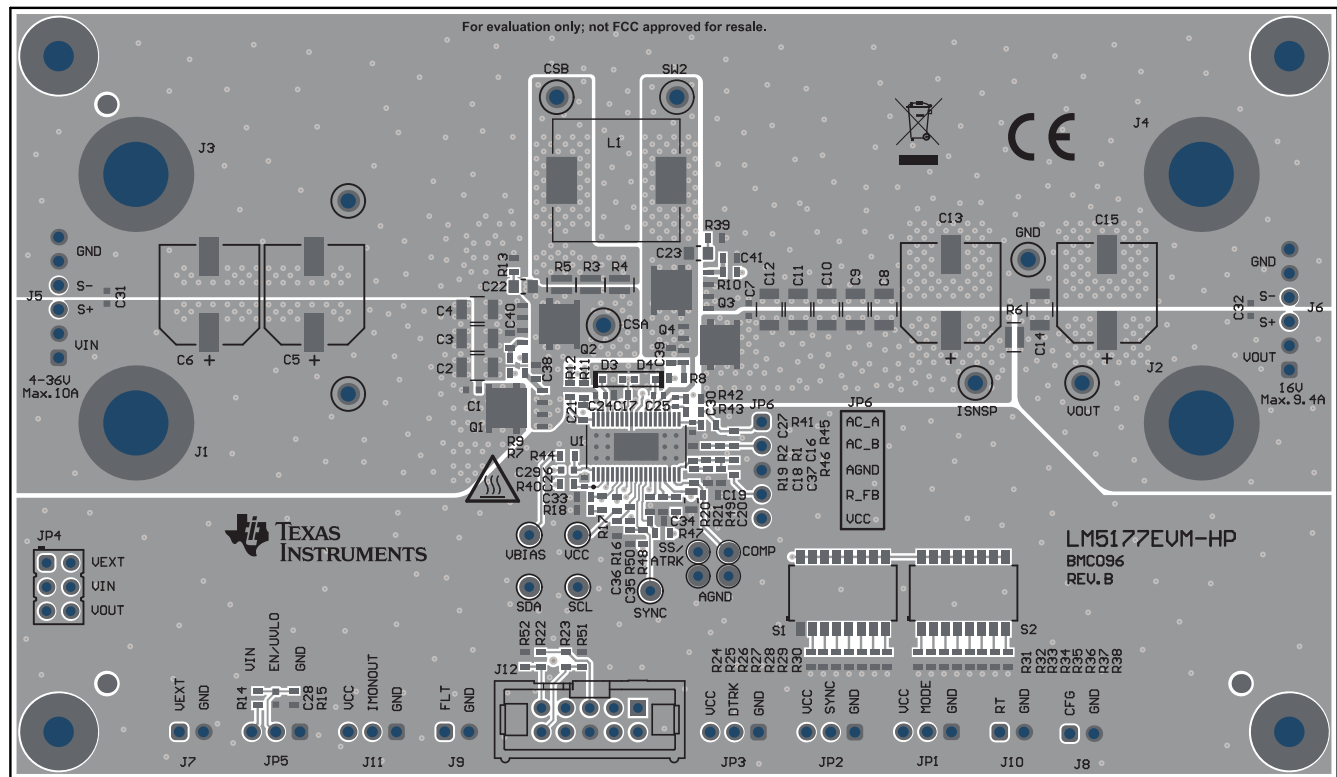


图 4-1. LM5177 顶层布线示例

5 总结

印刷电路板 (PCB) 布局设计在实现四开关降压/升压稳压器的高性能方面发挥着关键作用。每个布局都不尽相同，但有一个共同点，要想实现良好的布局，您必须充分了解电路以及采用该电路板的环境或应用。原理图上的每个元件块都要仔细考虑，而不管它们是否用于安全、EMI、反馈、散热等。

本应用手册介绍了为 LM5177 实现良好布局的布局步骤。本文档首先介绍了如何识别关键开关环路。通过正确放置功率元件、尽量缩小关键环路并仔细完成敏感布线，您可以实现良好且稳健的电源布局。

6 参考文献

1. 德州仪器 (TI), [TPS55165-Q1 保护布局指南](#), 应用手册。
2. 德州仪器 (TI), [TPS55288 保护布局指南](#), 应用手册。
3. 德州仪器 (TI), [LM5177 80V 宽 VIN 双向 4 开关降压/升压控制器](#), 数据表。
4. 德州仪器 (TI), [四开关降压/升压布局提示 1：确定布局的关键部分](#)
5. 德州仪器 (TI), [四开关降压/升压布局提示 2：优化功率级的热环路](#)
6. 德州仪器 (TI), [四开关降压/升压布局提示 3：将差分检测线路与电源平面分离](#)
7. 德州仪器 (TI), [四开关降压/升压布局提示 4：栅极驱动和返回路径布线](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司