

Application Note

使用 TI PCI-Express Gen5.0 转接驱动器进行眼图扫描



David Waier

摘要

本应用手册介绍了德州仪器 (TI) PCI Express Gen5.0 线性转接驱动器系列的眼图扫描功能。本文档的目标读者包括使用各种德州仪器 (TI) PCI-Express Gen5.0 线性转接驱动器 (包括 [DS320PR410](#)、[DS320PR810](#) 和 [DS320PR1601](#)) 的硬件工程师。眼图扫描旨在用作补充的垂直眼图质量监测工具。眼图扫描具有使用方便、运行时间短以及非侵入式特性，这在执行 PCIe 转接驱动器调优时很有用。

内容

1 引言.....	2
2 器件概述.....	2
3 眼图扫描的目的.....	2
3.1 通道裕度简介.....	2
3.2 眼图扫描如何工作？.....	2
3.3 手动眼图扫描捕获的编程步骤.....	4
3.4 眼图扫描捕获寄存器.....	5
3.5 CTLE 扫描结果.....	6
3.6 眼图扫描 DAC 范围.....	7
4 眼图扫描应用.....	8
4.1 眼图扫描应用：PCIe 合规性.....	8
4.2 眼图扫描应用：系统.....	9
5 SigCon Architect GUI 中的眼图扫描.....	12
6 总结.....	15
7 参考文献.....	15
8 修订历史记录.....	15

插图清单

图 3-1. 眼图扫描 DAC 和命中计数.....	3
图 3-2. 眼图扫描命中计数方法.....	3
图 3-3. 零命中计数 (红色) 与恒定命中计数 (绿色).....	4
图 3-4. 眼图扫描命中计数示例与 DAC 阶跃间的关系.....	5
图 3-5. 转接驱动器之后捕获的眼图与眼图扫描捕获图的直方图.....	5
图 3-6. 不同 EQ Boost 1 设置的眼图扫描结果.....	6
图 3-7. 眼图扫描 DAC 范围变化与命中计数.....	7
图 4-1. PCIe TX 合规性设置.....	8
图 4-2. 示波器和眼图扫描的 PCIe TX 预设比较。从左上至右下：TX 预设 P4、P6、P7、P9.....	9
图 4-3. 使用 TI PCIe 转接驱动器 EVM 的 PCIe 系统配置.....	10
图 4-4. 在主板上使用 TI PCIe 转接驱动器的 PCIe 系统配置.....	10
图 4-5. SigCon Architect GUI 中的系统眼图扫描图示例.....	11
图 5-1. 带注释的 SigCon Architect DS320PR1601 眼高页面.....	12
图 5-2. 眼图扫描已启动，由绿色扫描通道 X 显示屏指示.....	13
图 5-3. 使用 SigCon Architect 的眼图扫描图捕获示例.....	14

表格清单

表 4-1. PCIe TX 预设表.....	9
-------------------------	---

商标

所有商标均为其各自所有者的财产。

1 引言

PCI-Express (PCIe) 是一种高速串行计算机扩展总线标准，常见于台式机和服务器主板，用作显卡、网络接口卡、硬盘驱动器、固态硬盘和各种其他硬件连接的接口。在设计 PCIe 主板或转接卡时，如果 PCB 的高速布线或连接电缆的插入损耗超过最大 PCIe 插入损耗要求 (PCIe Gen5.0 为 36dB, 32GT/s)，可以使用线性转接驱动器来补偿由于这些互连介质上增加的插入损耗而引入的额外符号间串扰 (ISI)。德州仪器 (TI) PCIe Gen5.0 线性转接驱动器在其接收器上部署了连续时间线性均衡器 (CTLE)，用以提供可编程高频增强功能。随后是线性输出驱动器，可创建一个线性数据路径，来保留发送预设信号特性，同时对 PCIe 链路训练保持透明。

本应用手册介绍了德州仪器 (TI) PCIe Gen5.0 转接驱动器的眼图扫描功能，该功能可让开发人员进一步了解转接驱动器的发送器输出引脚处的垂直眼图质量。本文档包含有关眼图扫描功能的详细信息以及眼图扫描结果的实际示例。

2 器件概述

德州仪器 (TI) PCIe Gen5 转接驱动器会放大受 ISI (符号间干扰) 影响的传入信号的高频内容。这种放大是在增加极小 RMS 抖动的情况下完成的。PCIe Gen5.0 转接驱动器也支持 Gen4.0 和更低的速率。此外，这些器件与协议无关，可用于 CXL、SAS 和其他应用。

有关内部方框图、接收器均衡、线性度和寄存器编程的详细信息，请参阅节 7 中引用的每个器件特定数据表。

3 眼图扫描的目的

德州仪器 (TI) PCIe Gen5.0 转接驱动器的眼图扫描功能旨在让用户能够快速且及时地确定 PCIe 转接驱动器的合适均衡 (EQ) 增强设置的近似值，包括 CTLE 和平坦增益。请注意，该功能旨在用作初步评估参考，而无法确保良好的系统性能。建议使用其他通道裕度工具来监测 PCIe 链路每一端的信号质量，或者使用等效 BERT 和/或示波器功能的合规性设置来微调转接驱动器的 EQ 增强设置，以确保 BER 性能。

3.1 通道裕度简介

在讨论眼图扫描概念之前，必须了解 PCIe 中接收器通道裕度 (通常称为“通道裕度”) 的概念以及如何将其用作信号质量指标。通道裕度使用户或系统能够确定每个通道接收器的每个 PCIe 通道上有多少裕度或“缓冲”。接收器在信号眼图中的各个点对其接收器处传入的 PCIe 信号进行采样，通常从眼图中心开始 (0mV, 0 UI 偏移) 并逐渐向上或向下步进 (电压) 和向左或向右步进 (UI/时间)，直到在采样点达到设置的误码率 (BER) 阈值。在每个方向上步进 (电压为向上和向下，而 UI/时间则为向左和向右) 后，可以根据达到 BER 阈值之前在每个方向上采取的步进数来确定可用通道裕度。例如，如果通道裕度算法以 5mV 和 0.02 UI 步长进行采样，当 10 步向上、8 步向下、8 步向左、7 步向右时，通道裕度结果将给出以下裕度值：

- 裕度向上 50mV
- 裕度向下 40mV
- 裕度向左 0.16 UI
- 裕度向右 0.14 UI

上述通道裕度值将与此 PCIe 通道上的总裕度相加，眼图高度为 $(40 + 50) = 90\text{mV}$ ，眼图宽度为 $(0.16 + 0.14) = 0.3$ UI (其中 UI 到 ps 的转换取决于数据速率)。

通常，接收器的通道裕度使系统设计人员能够在根复合体或 PCIe 端点处检测眼高和眼宽，从而深入了解 PCIe 接收器处的眼图信号质量。眼图扫描为系统设计人员提供了一种在德州仪器 (TI) PCIe 转接驱动器发送器中额外监测眼图质量的方法，这有助于深入了解垂直眼图质量并为 PCIe 链路找到一系列性能良好的转接驱动器均衡 (EQ) 设置。

3.2 眼图扫描如何工作？

由于不同的数据模式和传输线路而产生的符号间串扰 (ISI) 可能会导致垂直和水平眼图张开度发生变化。因此，在使用眼图扫描监测 PCIe 链路质量和稳定性时，必须考虑标准化技术。眼图扫描的工作原理是使用 64 级可编程 DAC 来对 PCIe 转接驱动器发送器处的信号命中数进行计数。该 DAC 的水平电平会在可编程电压范围内针对

DAC 的 64 个阶跃分别进行扫描，从而将输入信号限制为转接驱动器内部的眼图扫描计数器。图 3-1 直观地呈现了这种情形。

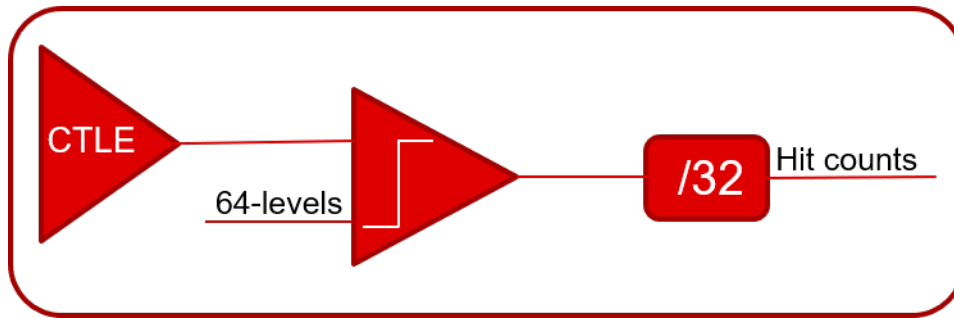


图 3-1. 眼图扫描 DAC 和命中计数

在每个 DAC 电平，根据信号与 DAC 电压电平的交点计算信号命中数，如图 3-2 中的水平线所示。对于每个选定的 DAC 电平，命中计数会累积在易失性转接驱动器寄存器中，然后在可编程 DAC 电压范围内扫描 DAC 电平时存储在外部存储器中。图 3-2 中进一步详细展示了眼图扫描方法。

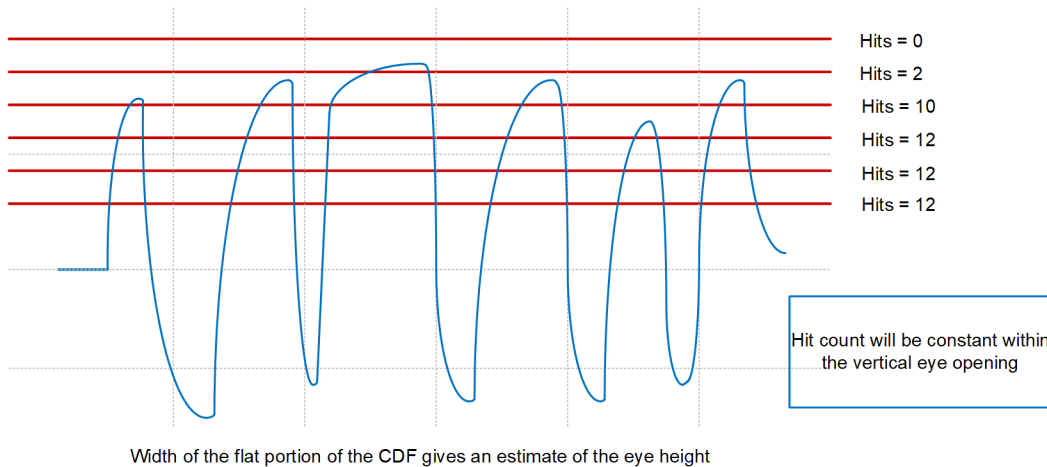


图 3-2. 眼图扫描命中计数方法

为了充分理解眼图扫描的概念，必须引入累积分布函数 (CDF) 的统计概念。实值随机变量 X 的 CDF 由以下函数给出：

$$F_X(x) = P(X \leq x) \quad (1)$$

其中右侧表示随机变量 X 的值小于或等于 x 的概率。在这种情况下，随机变量 X 呈正态分布，其中均值为 μ 且标准偏差为 σ ，即

$$X \sim N(\mu, \sigma^2) \quad (2)$$

我们可以假设高速波形的命中事件是正态分布的，因此在接近转接驱动器处的垂直眼图张开度时，可以使用正态分布随机变量 X 的 CDF。

利用上述定义和 CDF，可以就命中计数累积得出以下结论：

- 随机位模式会根据传输介质损耗特性引起随机的垂直眼图张开度，因此在累积命中计数时会提取波形的多个样本。
- 在 DAC 电压电平下累积零命中计数意味着电压电平超出垂直眼图张开度的顶部或底部。
- 在 DAC 电压电平下累积恒定的高命中计数意味着电压电平处于垂直眼图张开范围内。

图 3-3 展示了这些结论的一个示例。波形是使用示波器捕获的，眼图的顶部和底部用零命中计数值来界定，而垂直眼图内部的区域以近乎恒定的命中计数值形式累积。

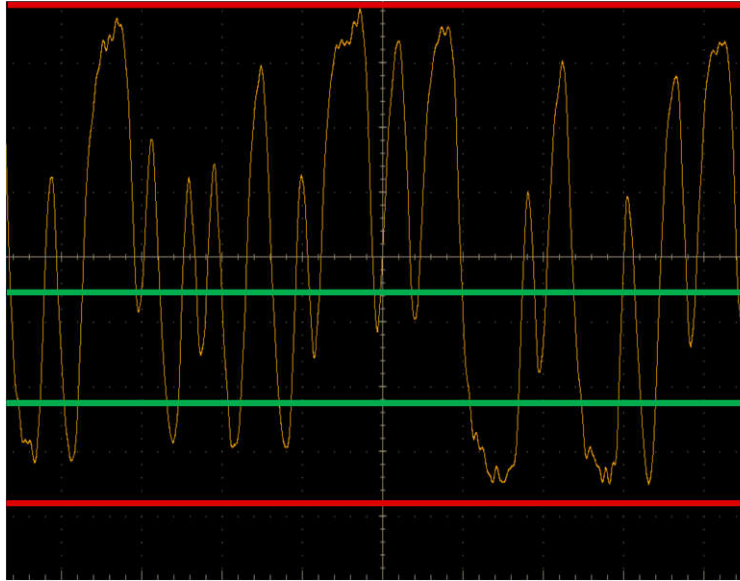


图 3-3. 零命中计数 (红色) 与恒定命中计数 (绿色)

3.3 手动眼图扫描捕获的编程步骤

为了以编程方式捕获 PCIe 转接驱动器不同均衡设置的眼图扫描，必须采取以下措施来验证捕获是否有效。

- 在为器件上电 (MODE 引脚 L1 或 L2) 之前，验证 PCIe 转接驱动器是否在 SMBus (I²C) 主模式或辅助模式下运行。
- 将 I²C 控制器连接到能够满足转接驱动器 SMBus/I²C 时序要求 (可在每个器件特定数据表中找到) 的 PCIe 转接驱动器的 SDA/SCL 引脚。

PCIe 转接驱动器上电后，可以执行以下步骤来在单个通道上完成眼图扫描。请参阅 ti.com 上提供的器件特定编程指南，以进一步了解器件编程信息。

1. 验证转接驱动器的通道均衡设置 (CTLE, 平坦增益) 是否已根据需要通过直接 SMBus/I²C 编程或使用 ti.com 上提供的德州仪器 (TI) SigCon Architect GUI 进行配置。
 - a. 如果在 PCIe 链路建立开始或完成后修改 PCIe 转接驱动器设置，请确保执行 PCIe 热复位 (运行 PERST#) 或 PCIe 链路重新训练，以验证 PCIe 链路是否已使用重新编程的转接驱动器均衡设置正确进行重新训练。
2. 验证与转接驱动器的 PCIe 链路是否已以所需的数据速率进入活动链路建立状态 (L0)。
 - a. 活动流量 PCIe 链路保持捕获到有效的眼图扫描。
3. 验证是否选择了用于执行眼图扫描捕获的正确转接驱动器通道。
4. 在转接驱动器通道上设置所需的 DAC 粒度以扫描所需的电压范围。
5. 开始扫描转接驱动器通道的 DAC 电平，将每个捕获的命中计数除以 32，以对无关紧要的变化命中计数值进行标准化处理。
 - a. 确保在更改 DAC 电平以收集有效的命中计数数据点之前，捕获由转接驱动器捕获的每个 DAC 电平的命中计数值。

要直观地呈现转接驱动器通道的已捕获眼图扫描，请分别绘制 64 个 DAC 命中计数值与 DAC 电压电平 (或 DAC 阶跃) 之间的关系图。此图是在转接驱动器发送器处捕获的垂直眼图沿逆时针方向旋转 90° 后的情况。图 3-4 展示了眼图扫描捕获图示例，其中为眼图扫描捕获选择了一个 EQ 增强设置，然后绘制每个命中计数数据点。

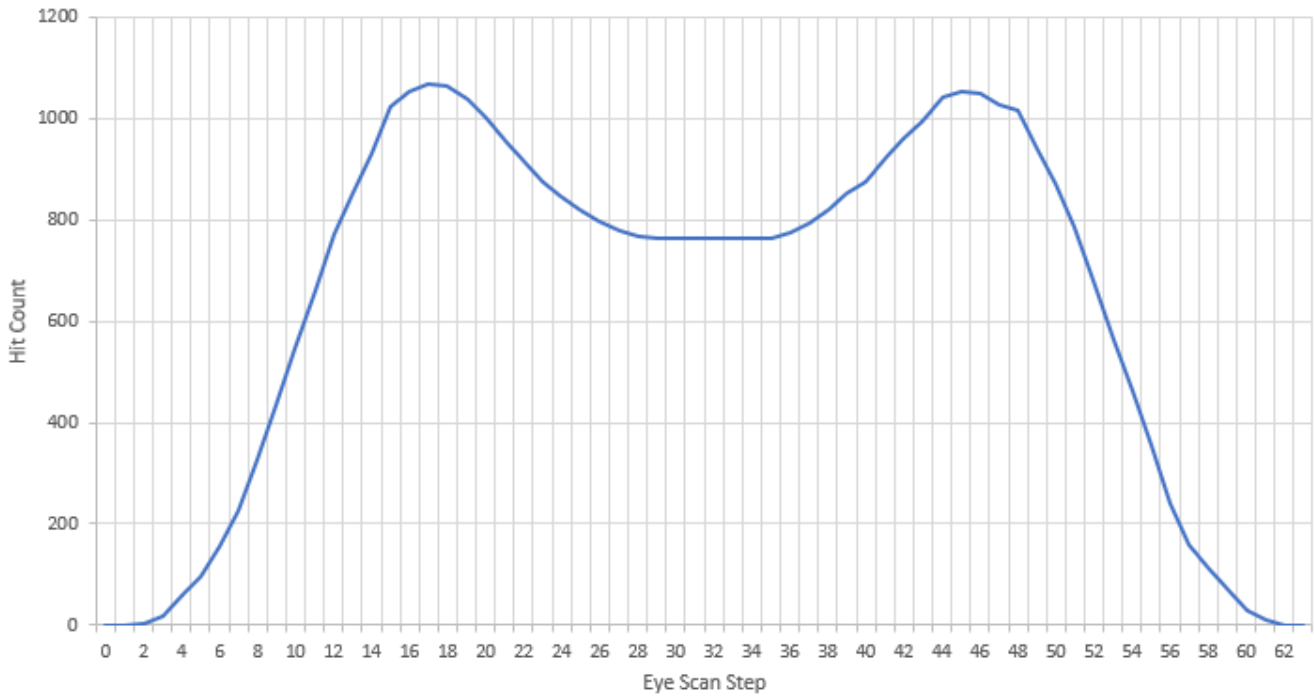


图 3-4. 眼图扫描命中计数示例与 DAC 阶跃间的关系

在图 3-4 中，在命中计数图峰值之间观察到一个平坦区域。此区域表示在转接驱动器的发送器上观察到垂直眼图的开放部分。这可能与示波器在转接驱动器之后直接捕获相同波形的眼图相关联，其中使用示波器的直方图功能来沿垂直轴绘制每个点处计数的命中点，如图 3-5 中所示。这种比较展示了示波器捕获的数据和眼图扫描在转接驱动器发送器处捕获的垂直眼图之间密切相关。请注意，示波器直方图未按比例显示。

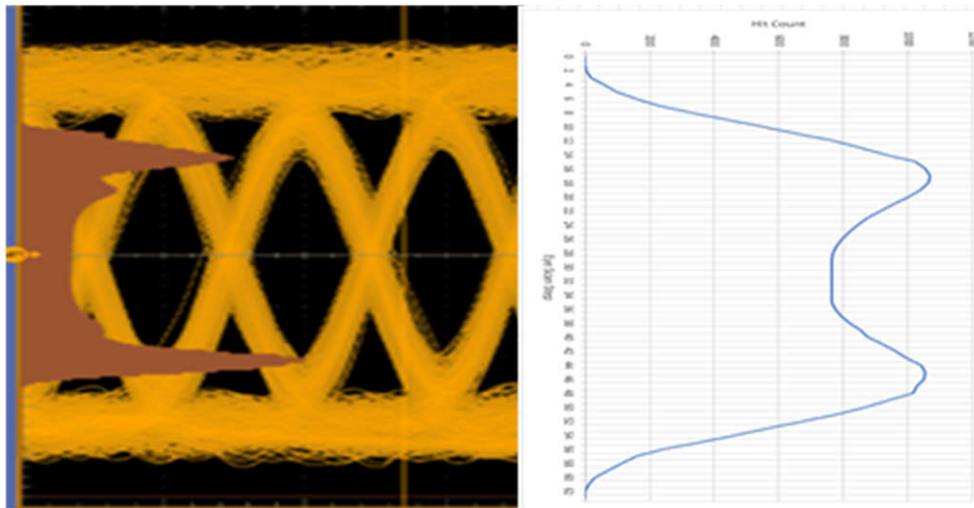


图 3-5. 转接驱动器之后捕获的眼图与眼图扫描捕获图的直方图

3.4 眼图扫描捕获寄存器

有关与德州仪器 (TI) PCIe Gen5.0 转接驱动器眼图扫描相关的寄存器信息，请与您当地的 TI 代表联系。

3.5 CTLE 扫描结果

在现实的 PCIe 通道介质中，必须补偿不同的插入损耗。为了补偿不同的前置通道（转接驱动器之前）插入损耗，必须通过转接驱动器施加更高的 EQ 增强，以补偿增加的插入损耗。图 3-6 直观地呈现了使用眼图扫描功能时一些转接驱动器的 EQ 增强设置，特别是 EQ Boost 1，并展示了一个曲线图。

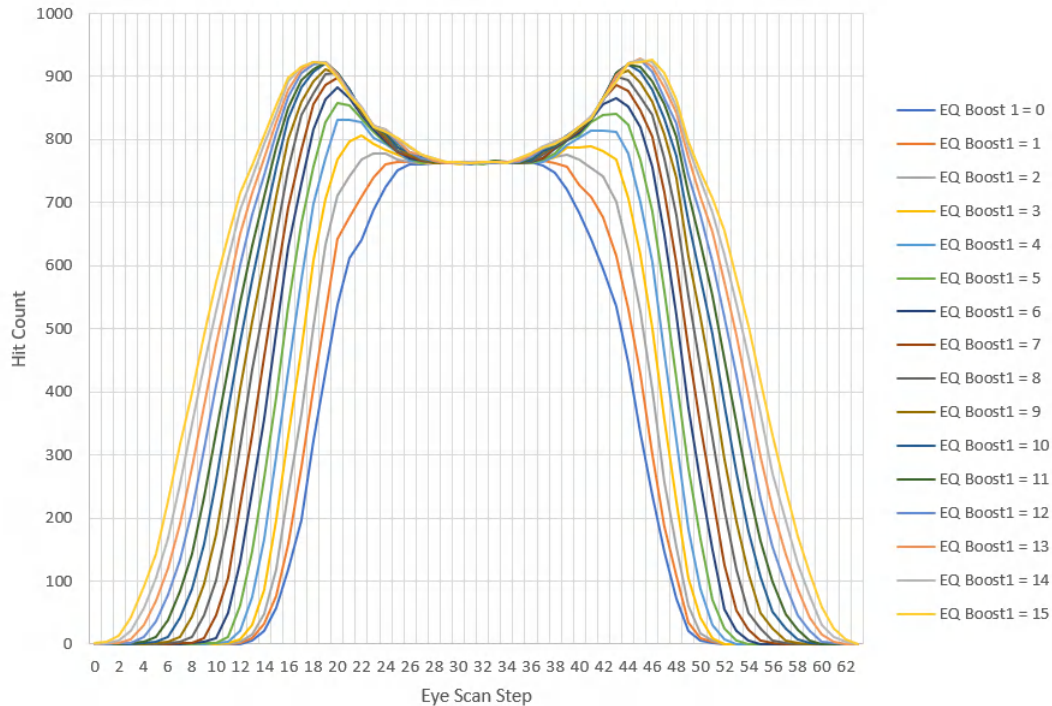


图 3-6. 不同 EQ Boost 1 设置的眼图扫描结果

随着 EQ Boost 1 增加，眼图扫描图的形状会发生多种变化。在图 3-6 中，我们可以观察到在 EQ Boost 1 值较小（例如，EQ Boost 1 = 0）时，眼图扫描图的命中计数平坦区域相对较小，并且没有命中计数峰值。但是，随着 EQ Boost 1 增加，眼图扫描图开始显示两个不同的命中计数峰值，并且它们之间具有不同的平坦区域。这些命中计数峰值之间的区域指示了一些垂直眼图张开度。虽然选择最佳 EQ 增强设置可能具有挑战性，但在许多应用中，最佳 EQ 增强设置会在转接驱动器的发送器处显示轻微的欠均衡。也就是说，当命中计数峰值定义较少但高于最小峰值时，便会选择表现良好的 EQ 增强设置范围。

3.6 眼图扫描 DAC 范围

此外，德州仪器 (TI) PCIe 转接驱动器的眼图扫描功能还允许通过编程选择四种不同的 DAC 粒度或 DAC 范围。这些范围包括 $\pm 100\text{mV}$ 、 $\pm 200\text{mV}$ 、 $\pm 300\text{mV}$ 和 $\pm 400\text{mV}$ ，允许用户选择 DAC 对命中计数进行采样所需的电压精度。利用该功能，用户可以更密集地观察转接驱动器发送器的垂直眼图，这可以帮助确定 PCIe 通道性能的变化或不规则性。请注意，对于任何选定的 DAC 范围，仍会扫描 64 个 DAC 阶跃。这使得 DAC 范围设置可以用作转接驱动器发送器上垂直眼图质量的缩放功能；缩小 DAC 范围设置可以更准确地深入了解垂直眼图质量。

可以在图 3-7 中直观地查看使用眼图扫描时的可用范围，其中选择了单个 EQ 增强设置并捕获了后续的眼图扫描图。这些直观图示都是使用德州仪器 (TI) SigCon Architect GUI 和相关的 PCIe Gen5.0 转接驱动器 (包括 DS320PR1601 和 DS320PR410) 器件配置文件创建的。节 5 中详细讨论了 SigCon Architect GUI 中的眼图扫描。

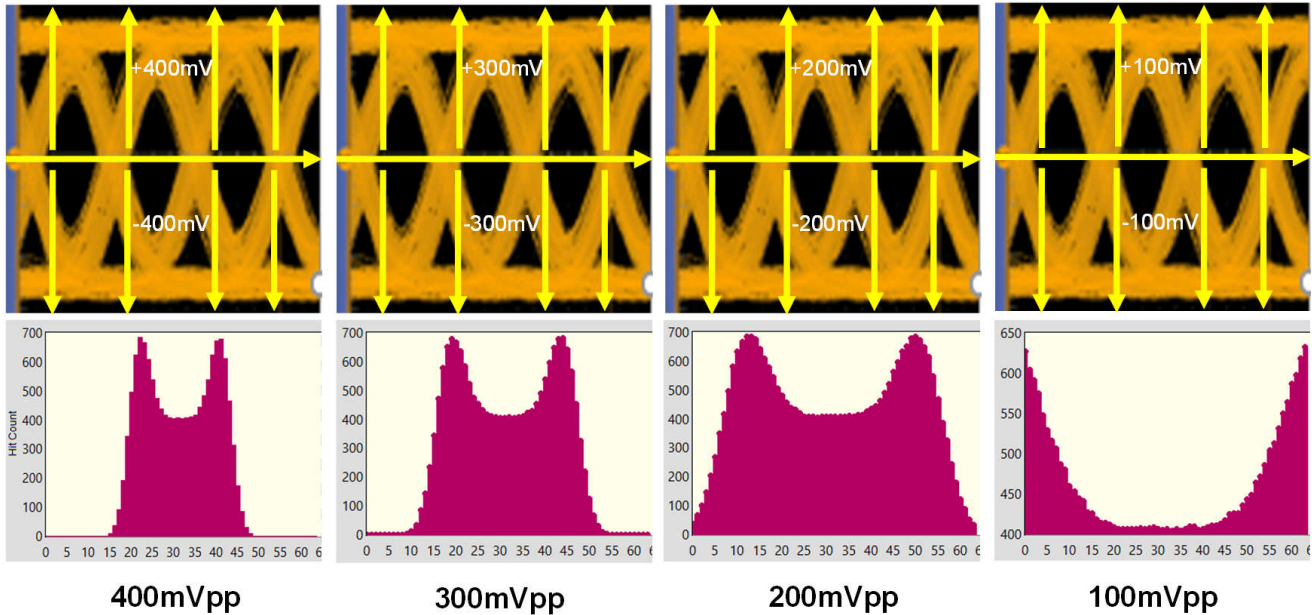


图 3-7. 眼图扫描 DAC 范围变化与命中计数

4 眼图扫描应用

眼图扫描可用于在两个关键应用领域中直观地呈现转接驱动器发送器的垂直眼图质量：在 PCIe 合规性期间和在 PCIe 系统配置中。虽然每种情况都有一些重叠，但每个应用都有具体涵盖的细节。

4.1 眼图扫描应用：PCIe 合规性

本节重点介绍了 PCIe 合规性期间的眼图扫描细节。图 4-1 中直观地呈现了典型的 PCIe TX 合规性设置，其中使用了德州仪器 (TI) PCIe Gen5.0 转接驱动器评估模块 (EVM) 和支持 PCIe Gen5.0 的插入卡 (AIC) 端点进行测试和眼图扫描捕获。

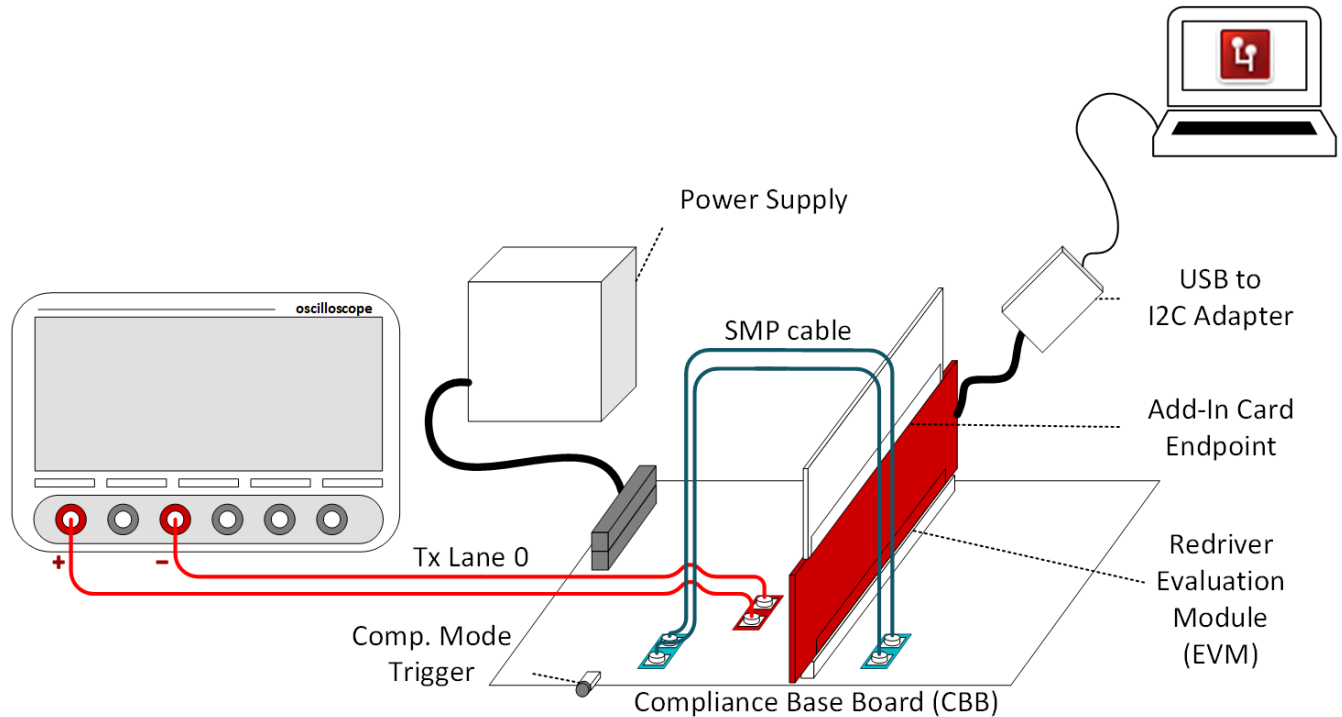


图 4-1. PCIe TX 合规性设置

在 PCIe 合规性测试期间，可以使用眼图扫描来观察转接驱动器发送器处的垂直眼图质量。通过 I²C 编程，可以随后更改转接驱动器的 EQ 增强设置，以调整转接驱动器发送器上施加的增强，这可以帮助完成转接驱动器调优过程。对于所选的转接驱动器 EQ 增强设置，将运行眼图扫描算法并捕获生成的图，以了解 PCIe 通道是均衡良好、过度均衡还是均衡不足。请注意，在典型的 PCIe 合规性设置中，存在极少的后置通道插入损耗。因此，眼图扫描捕获可以更准确地表示在示波器的接收器或后处理软件上看到的垂直眼图。

由于对通道性能和信号完整性有潜在影响，了解 PCIe TX 预设对垂直眼图质量的影响至关重要。在合规性测试期间，眼图扫描可以轻松捕获 PCIe TX 预设的影响。如图 4-2 所示，与示波器捕获相比，使用眼图扫描捕获和图可以发现预设 P5、P6 和 P9 的预冲和去加重的影响。在每个预设捕获中，转接驱动器的 EQ 增强设置保持不变。表 4-1 中包含了 P4、P6、P7 和 P9 的 PCIe TX 预设表，以供参考。

表 4-1. PCIe TX 预设表

TX 预设	预冲 (dB)	去加重功能 (dB)
P4	0	0
P6	2.5 ± 1	0
P7	3.5 ± 1	-6 ± 1.5
P9	3.5 ± 1	0

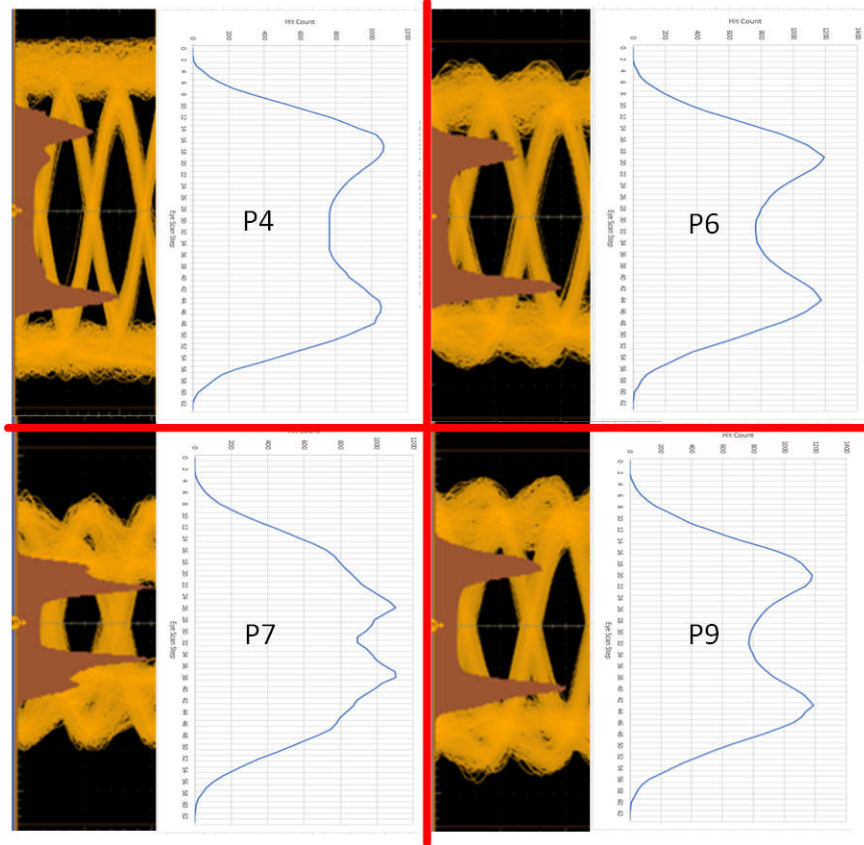


图 4-2. 示波器和眼图扫描的 PCIe TX 预设比较。从左上至右下：TX 预设 P4、P6、P7、P9

如图 4-2 所示，预设 P4 不应用预冲或去加重，从而产生相对于干净的眼图扫描垂直眼图捕获和命中计数峰值之间的宽平坦区域。但是，当对通过转接驱动器传输的 PCIe 信号应用预冲时，这些增加的加重会影响信号的高频分量，从而导致眼图扫描垂直眼图捕获略有改变。预冲的影响可以在预设 P6 和 P9 中看到；预冲在任何波形转换的前一个边沿之前应用增强，可减小眼图扫描图中命中计数峰值之间的宽度。相反，去加重的影响可以在预设 P7 中看到；去加重功能恰好在波形转换后应用增强，它会在眼图扫描图的命中计数峰值之间的转换期间产生纹波效应。

4.2 眼图扫描应用：系统

还可以利用眼图扫描来深入了解 PCIe 系统配置中转接驱动器发送器的垂直眼图质量。但是，必须注意的是，PCIe 转接驱动器是应对前置通道插入损耗的出色设计，但许多系统配置中也存在后置通道插入损耗。因此，眼图扫描垂直眼图质量测量值可能与所示在接收器（在根复合体或端点）处具有通道裕度的垂直眼图张开度结果不同。

使用转接驱动器的典型 PCIe 系统配置包括以下两种设置之一。图 4-3 详细介绍了在 TI EVM 上使用德州仪器 (TI) PCIe 转接驱动器的系统配置，而图 4-4 详细介绍了在系统主板上使用德州仪器 (TI) PCIe 转接驱动器的系统配置。

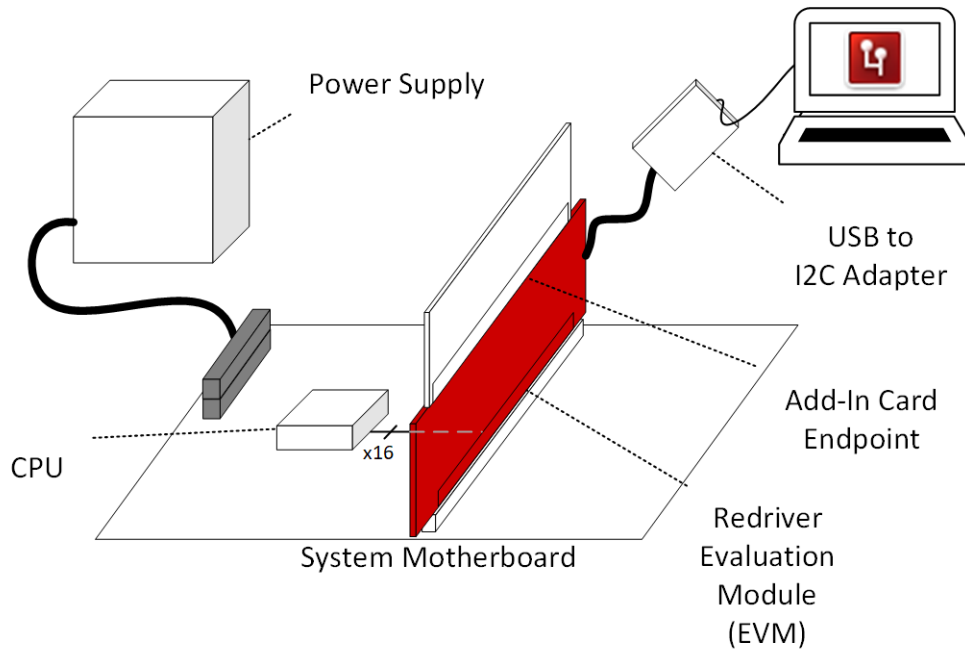


图 4-3. 使用 TI PCIe 转接驱动器 EVM 的 PCIe 系统配置

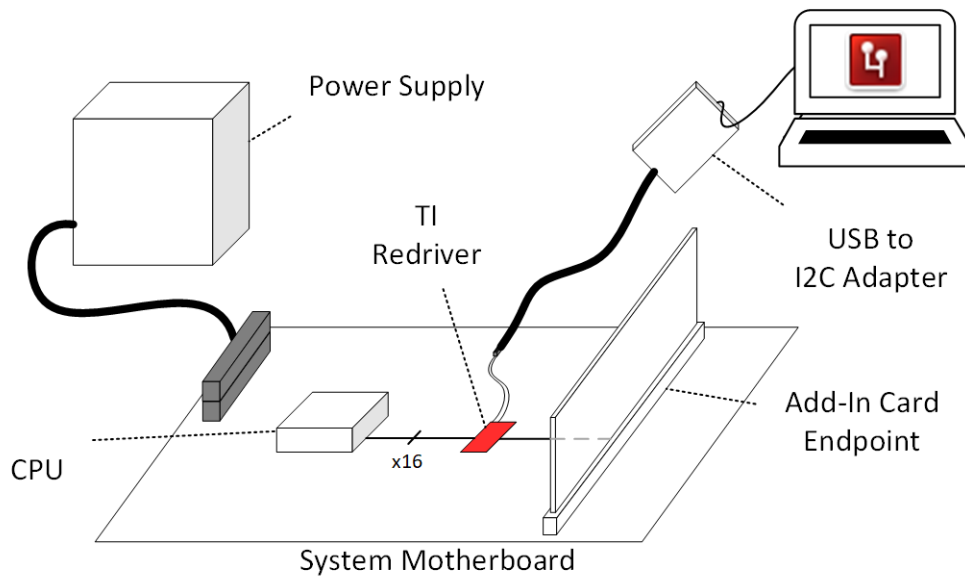


图 4-4. 在主板上使用 TI PCIe 转接驱动器的 PCIe 系统配置

在每个系统配置中，可以利用眼图扫描来深入了解转接驱动器发送器的垂直眼图质量，这有助于找到一系列可提高 PCIe 眼图性能的 EQ 增强设置（除了 PCIe 通道裕度工具外）。为了更好地直观呈现系统配置中的眼图扫描示例，可以于活动的 PCIe Gen4 链路建立期间在 SigCon Architect GUI 中看到一个上行和一个下行 PCIe 通道的眼图扫描图，如图 4-5 所示。

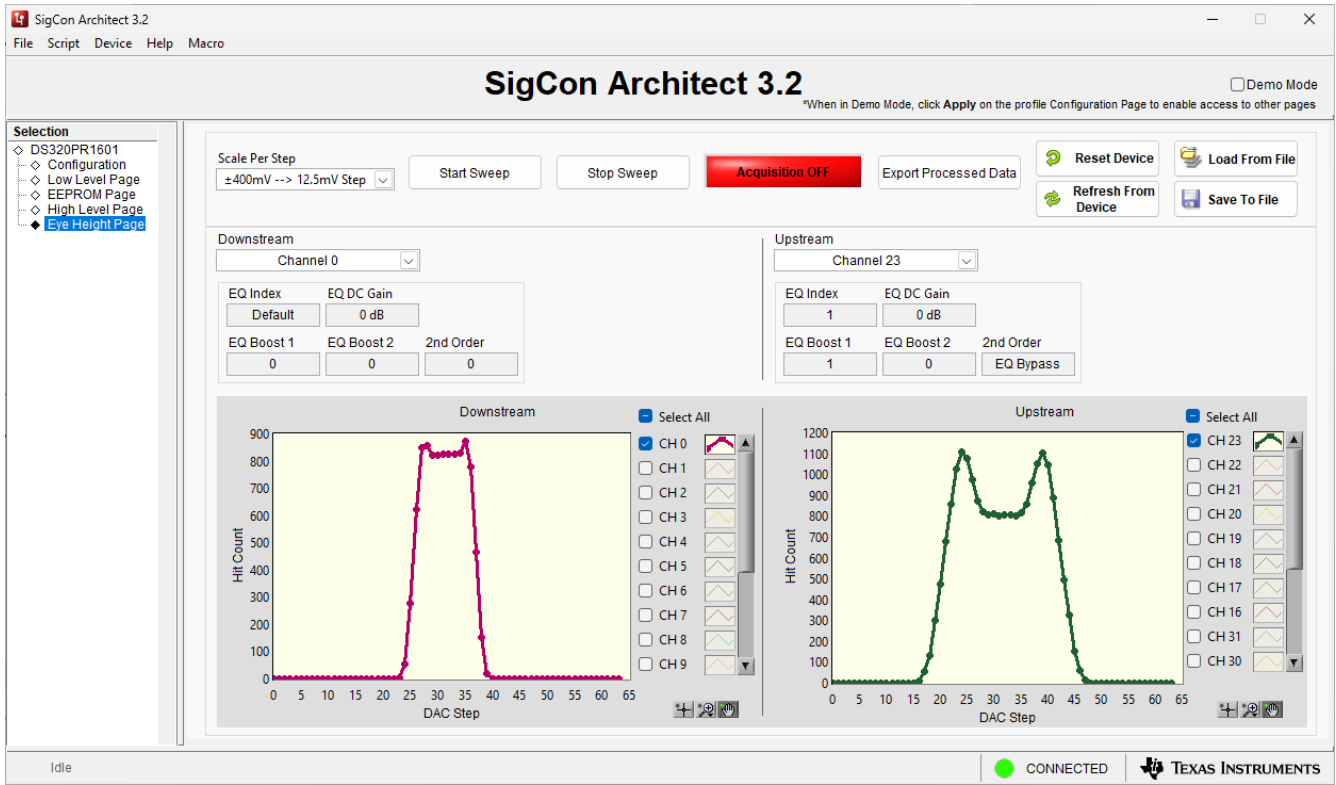


图 4-5. SigCon Architect GUI 中的系统眼图扫描图示例

5 SigCon Architect GUI 中的眼图扫描

德州仪器 (TI) SigCon Architect GUI “Eye Height Page” 中的眼图扫描功能通过捕获转接驱动器发送器输出引脚上 PCIe 信号的手动眼图扫描行为来实现，并使用相应的 DAC 电平绘制每个测量的命中计数。该 GUI 可以捕获所选每个器件通道的眼图扫描，使用户能够精确定位单个转接驱动器通道或多个/所有转接驱动器通道，以进行眼图扫描捕获。在使用 DS320PR1601 器件配置文件时，可以在图 5-1 中看到眼图扫描捕获前的 SigCon Architect GUI “Eye Height Page” 示例。注释用作参考。

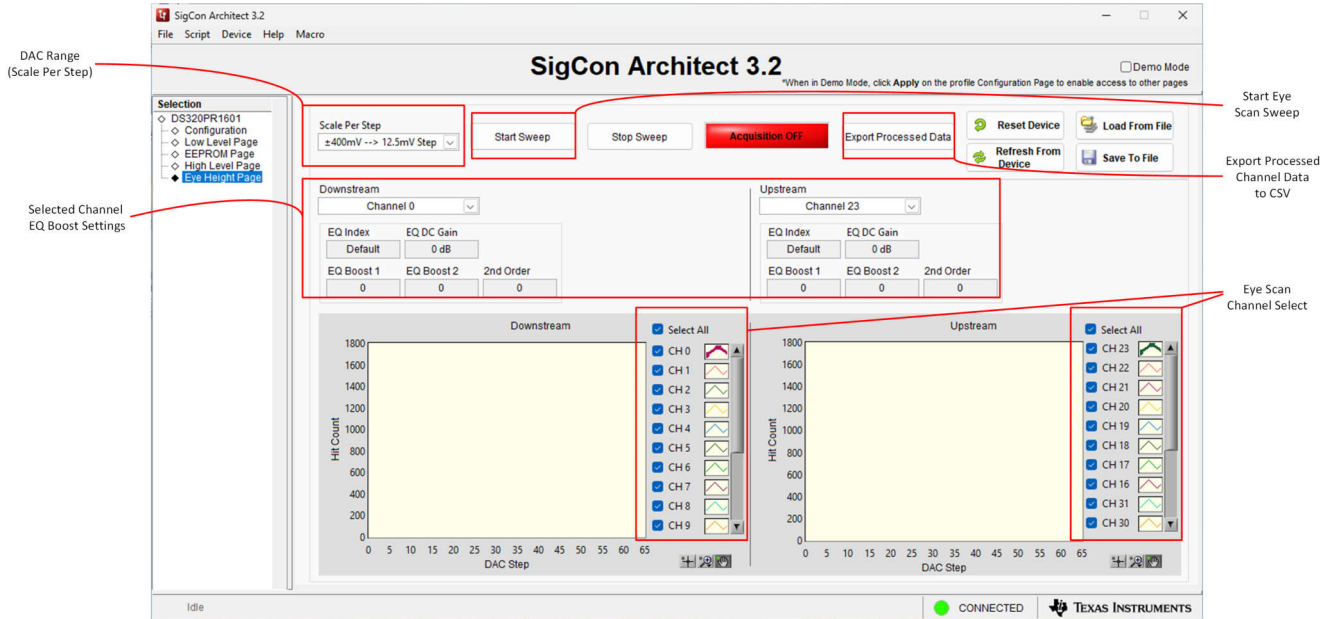


图 5-1. 带注释的 SigCon Architect DS320PR1601 眼高页面

在 DS320PR1601 SigCon Architect GUI 配置文件的 “Eye Height Page” 中，用户可以选择特定的 PCIe 转接驱动器通道来执行眼图扫描并绘制后续结果，从而在监测转接驱动器发送器上的垂直眼图质量时提高灵活性。为了方便起见，这些通道分为转接驱动器的下行通道和上行通道。如节 3.6 中所述，用户还可以为眼图扫描选择 DAC 范围或 *Scale Per Step*，以在 GUI 的左上角进行扫描。另外还会显示所选下行和上行通道的通道 EQ 增强设置以供参考。

使用 “Eye Scan Channel Select” 菜单选择所需的 PCIe 转接驱动器通道进行眼图扫描监测后，用户可以点击 *Start Sweep* 按钮开始眼图扫描。

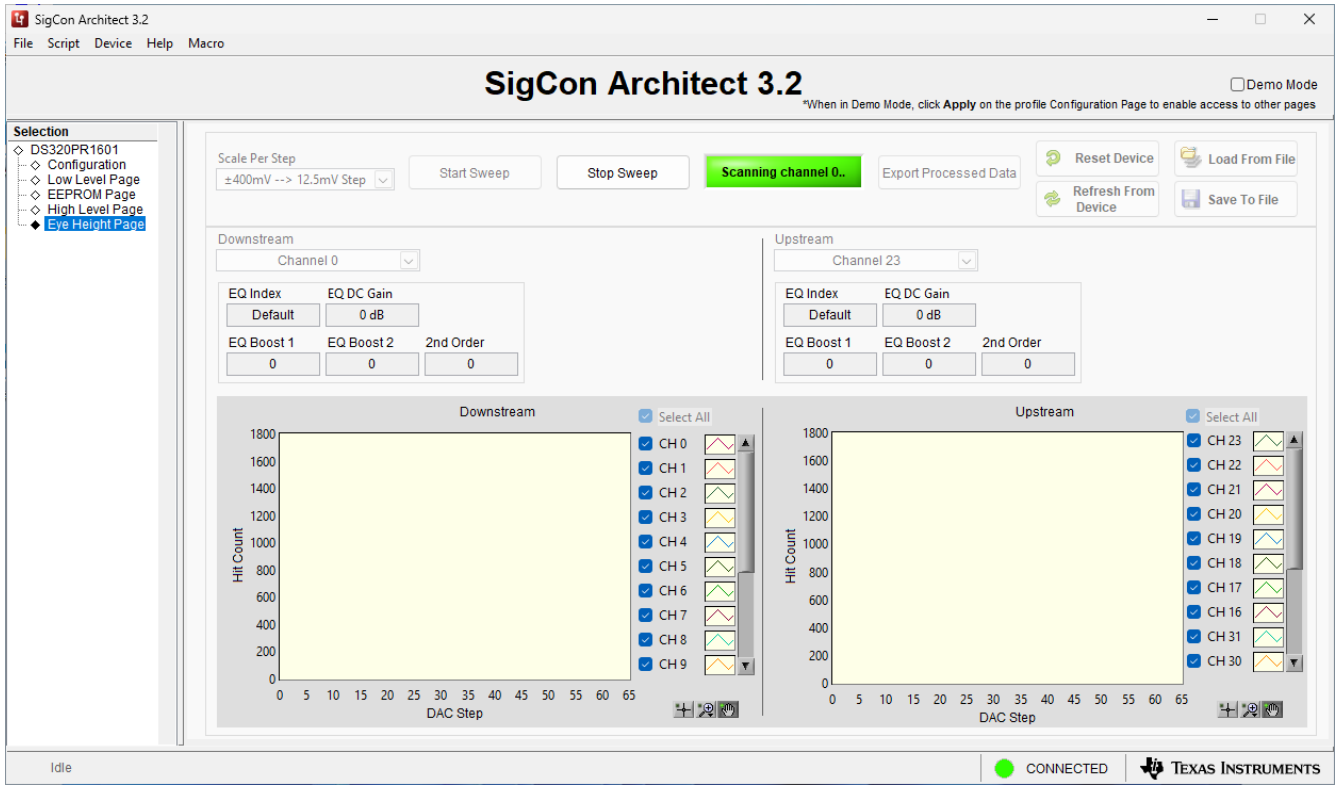


图 5-2. 眼图扫描已启动，由绿色扫描通道 X 显示屏指示

完成眼图扫描捕获后，将向用户显示所选眼图扫描通道的图。在图形界面中，可通过 *Eye Scan Channel Select* 菜单选择或取消选择每一个图，以便直观查看这些图。用户可以通过点击 *Export Processed Data* 按钮，导出 *Selected Channel EQ Boost Settings* 下拉菜单中所选通道的已捕获眼图扫描结果数据点。通过 SigCon Architect GUI 的“Eye Height Page”，用户还可以通过在 *Eye Scan Channel Select* 菜单中选择每个通道旁边的各个图表图标，有选择地自定义眼图扫描图的输出样式，以实现首选的可视化效果。

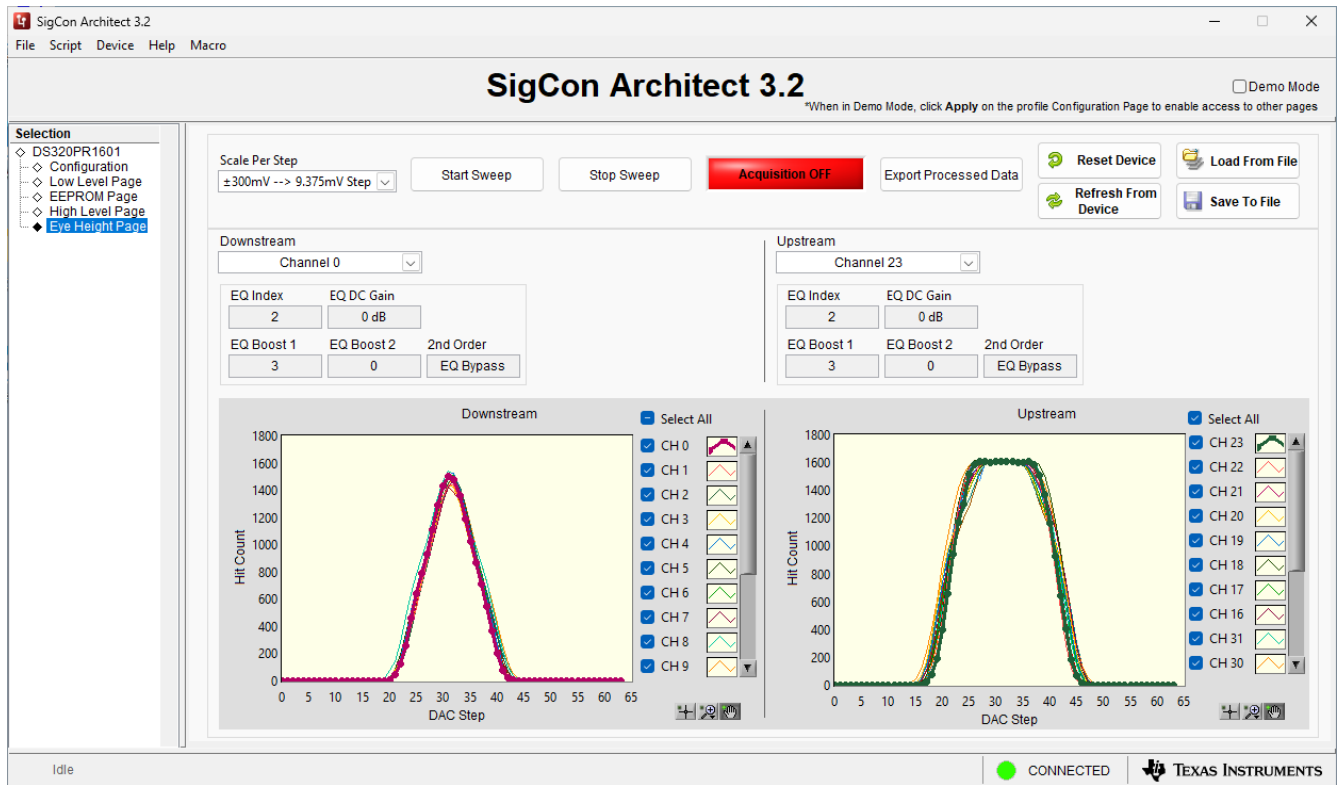


图 5-3. 使用 SigCon Architect 的眼图扫描图捕获示例

从图 5-3 可以观察到，PCIe 转接驱动器上行侧的通道具有较大的垂直眼图质量裕度（由每个通道相对平坦的区域表示），而 PCIe 转接驱动器下行侧的通道具有很小的垂直眼图质量裕度（由每个通道的短尖峰中心区域指示）。这可能表明需要对转接驱动器下行通道进行额外的 EQ 增强设置调优，以优化转接驱动器发送器的垂直眼图质量。但是，用户必须注意，在考虑 EQ 增强设置调优时，转接驱动器之后的 PCIe 通道中存在一定的后置通道损耗。如果 PCIe 转接驱动器的发送器处存在很大的后置通道损耗，则转接驱动器发送器处的垂直眼图质量很可能不代表 PCIe 接收器处的垂直眼图质量。因此，必须注意验证 PCIe 接收器处的垂直眼图质量（和整体眼图质量）是否符合 PCIe 规范。

德州仪器 (TI) SigCon Architect GUI 和相关的 PCIe 转接驱动器器件配置文件可通过 ti.com 申请下载，也可以通过联系您当地的 TI 销售代表来申请。有关 SigCon Architect GUI 配置文件的更多信息，请参阅特定于器件的 EVM 用户指南。

6 总结

德州仪器 (TI) PCIe 转接驱动器眼图扫描功能使用户能够深入了解多个应用领域中转接驱动器发送器的垂直眼图质量。眼图扫描功能可与 PCIe 通道裕度工具配合使用，为其 PCIe 应用选择一系列 PCIe 转接驱动器均衡 (EQ) 增强设置，从而有可能在 PCIe 合规性或 PCIe 系统启动和链路质量测试期间减少转接驱动器调优时间和工作量。眼图扫描具有使用方便、运行时间短以及非侵入式特性，这在执行 PCIe 转接驱动器调优时很有用。

7 参考文献

- 德州仪器 (TI) , [DS320PR410 用于 PCIe 5.0、CXL 2.0 的四通道线性转接驱动器](#) 数据表
- 德州仪器 (TI) , [DS320PR810 用于 PCIe 5.0、CXL 1.1 的八通道线性转接驱动器](#) 数据表。
- 德州仪器 (TI) , [DS320PR1601 32Gbps、16 通道、PCIe® 5.0、CXL 2.0 线性转接驱动器](#) 数据表。
- 德州仪器 (TI) , [如何进行 TI PCIe Gen5 转接驱动器调优](#) 应用手册。
- PCI-SIG , [挑战极限：了解 PCIe® 的通道裕度](#) 应用手册。

8 修订历史记录

Changes from Revision * (September 2023) to Revision A (January 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 添加了 <i>DS320PR410</i> 的超链接.....	1
• 添加了 <i>DS320PR410</i> 用于 <i>PCIe 5.0</i> 、 <i>CXL 2.0</i> 的四通道线性转接驱动器的超链接.....	15

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司