

Application Note

利用边沿速率加速器和自动感应电平转换器



Michael Ikwuyum, Ajith Narayanasetty, Sahil Garg

摘要

从主机或驱动器到外设将一个电压信号电平转换为另一个电压信号电平并非总是轻而易举。系统工程师通常选择自动感应双向电压转换器，因为这种转换器容易使用。在某些用例中，驱动器和外设都可以充当驱动器，在这种情况下，发送器和接收器都可以驱动其数据线。电压转换器需要自动感应方向以发送或接收信号，但还需要实现快速数据传输和良好的信号完整性。电压转换器如何既能自动感应方向以发送或接收信号，又能实现快速数据传输和良好的信号完整性？自动感应器件必须设计为具有较弱的驱动强度，以便其能够被主机过驱。如此小的驱动强度可能会影响较高速率下的信号完整性。随着系统变得越来越复杂，电平转换器和外设越来越多，对提高数据吞吐量和信号完整性的需求也不断增加。这时，单稳态（也称为单稳多谐振荡器或边沿速率加速器）便可以提供帮助。本应用手册讨论了高速自动感应电平转换器的主要影响因素和挑战，以及单稳态对此类挑战有何影响。

要根据应用类型以更合适的建议替换自动感应电平转换器，请参阅[具有边沿速率加速器的 TXB 和 TXS 电压电平转换器的注意事项](#)。

备注

本应用手册收集的所有数据都与单稳态的典型性能相关。有关具体建议，请参阅各个器件的数据表。

内容

| | |
|--------------------------|---|
| 1 引言..... | 2 |
| 2 单稳态性能..... | 3 |
| 3 设计注意事项..... | 3 |
| 3.1 具有单稳态的 PCB 布局设计..... | 3 |
| 3.2 外部电阻器对单稳态的影响..... | 4 |
| 3.3 慢速输入对单稳态的影响..... | 4 |
| 3.4 速度和负载对单稳态的影响..... | 5 |
| 3.5 温度对单稳态的影响..... | 5 |
| 4 总结..... | 6 |
| 5 参考资料..... | 6 |

插图清单

| | |
|---------------------------------|---|
| 图 1-1. 简化的单稳态电路..... | 2 |
| 图 1-2. TXB 架构..... | 2 |
| 图 1-3. TXS 架构..... | 2 |
| 图 2-1. 较慢速度下的单稳态性能..... | 3 |
| 图 2-2. 数据表最大数据速率下的单稳态性能..... | 3 |
| 图 3-1. 慢速输入上升时间的影响，11ns/V..... | 4 |
| 图 3-2. 更慢输入上升时间的影响，2.4μs/V..... | 4 |
| 图 3-3. 负载对上升和下降时间的影响..... | 4 |
| 图 3-4. 负载对 O.S 的影响..... | 4 |
| 图 3-5. 15pF 负载高于最大数据速率..... | 5 |
| 图 3-6. 100pF 负载高于最大数据速率..... | 5 |
| 图 3-7. 15pF 负载低于最大数据速率..... | 5 |
| 图 3-8. 100pF 负载低于最大数据速率..... | 5 |
| 图 3-9. 最大数据速率下的集总电容影响..... | 5 |
| 图 3-10. 低温、室温和高温时的反射..... | 6 |

图 3-11. 放大后的单稳态反射..... 6
 图 3-12. 典型温度对 R_{on} 的影响..... 6
 图 3-13. 单稳态模式下温度对脉宽持续时间的典型影响..... 6

商标

所有商标均为其各自所有者的财产。

1 引言

自动感应电平转换器之所以如此命名，是因为它们的输入和输出可在应用中用于执行相同的功能来发送和接收信号。其 I/O 较其他电平转换系列器件具有较弱驱动强度，易于被主机过驱动。这使得自动方向器件对 I²C、MDIO、四通道 SPI 等双向接口来说必不可少。

单稳态 (OS) 之所以如此命名，是因为其输出将为每个输入触发器创建一个具有设定时间周期的脉冲。最常见的输入触发方法是上升沿或下降沿。这些电路通常也被称为边沿速率加速器，因为它们会在短时间内产生更高的输出驱动强度，从而使输出转换速率比不包含这些电路的器件更快。

作为电平转换器产品系列的一部分，TI 提供具有单稳态的 **TXS 和 TXB 电平转换器系列**。这些单稳态器件由逻辑与片上元件组合而成。当器件的输入触发时，单稳态电路向输出 MOSFET 生成脉冲（如表 1-1 所示），以绕过 TXB 的典型 4kΩ 输出驱动器，在短时间内产生低阻抗输出驱动器，从而改善输出的上升和下降时间。该脉冲宽度是 RC 时间常数的函数，并且还可能受到额外或外部 RC 元件的影响。它还可能会因器件或温度而异。

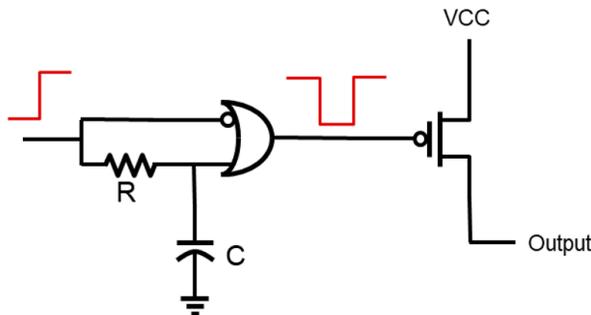


图 1-1. 简化的单稳态电路

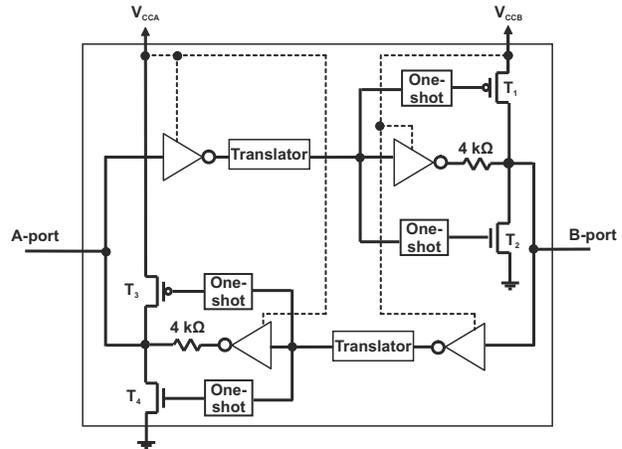


图 1-2. TXB 架构

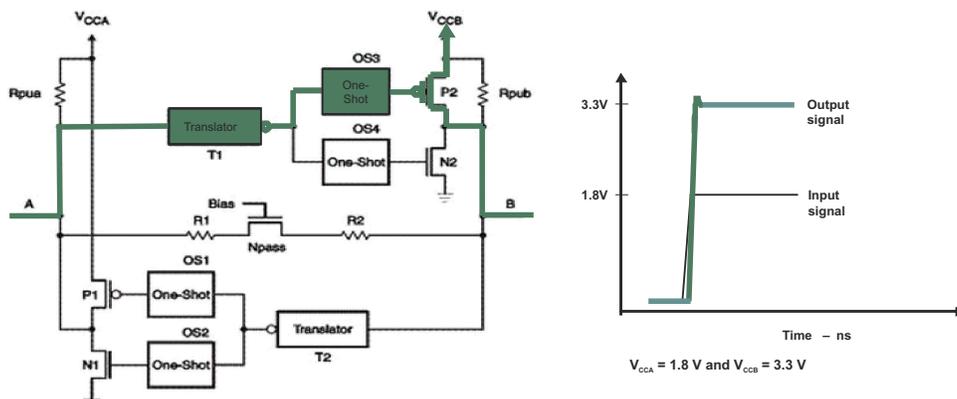


图 1-3. TXS 架构

当输入触发单稳态时，输出将切换至一个活动状态（单稳态输出处于打开状态）并保持一段时间，然后返回到其休眠状态（关闭状态），类似于图 1-3。

当单稳态处于活动状态时，器件的输出电阻会降低。pFET (P2) 到 V_{CCB} 的低电阻路径将使输出迅速上升至 V_{CCB} ，从而提高边沿速率并维持双向 I/O 的直流驱动。

单稳态过期后，TXS 器件的内部上拉电阻会将线路驱动为高电平并保持稳定状态。这同样适用于 TXB 器件的内部缓冲电阻器。

需要考虑更快的上升或下降输入边沿以及外部负载电阻和电容，确保低于 70pF，以防止因过多电流或功耗而对器件造成损坏。节 3.3 和表 1-1 进一步提供了每个集总电容的快速上升或下降输入的一般参考，以避免在输出达到稳定状态之前发生单稳态到期。与 [慢速或浮点 CMOS 输入的影响](#) 类似，较慢的上升和下降输入也可能因过大的电流/功耗而对器件造成损坏。有关使用单稳态器件的更多指导原则，请参阅 [具有边沿速率加速器的 TXB 和 TXS 电压电平转换器的注意事项](#) 中的类似注意事项。

通过使用标准 2.2 时间常数，可以估算出 ~86.5% 的电荷转换时间（通常在 10% 到 90% 之间测量）。请注意，没有单稳态激活时的典型上拉电阻为 10kΩ，而具有单稳态激活时的典型上拉电阻为 50Ω。在典型负载电容为 15pF 的情况下，下面比较了典型的上升和下降时间，并展示了单稳态如何帮助缩短上升/下降时间。节 2 进一步阐明了更长的上升/下降时间对数据吞吐量的影响。

表 1-1. 具有或没有单稳态时的上升和下降时间估计值

| | 没有单稳态 | 具有单稳态 |
|-------------------------------------|-------|-------|
| 上升或下降时间 ($2.2 \times R \times C$) | 330ns | 1.7ns |

2 单稳态性能

图 2-1 和图 2-2 中的单稳态性能展示了具有和没有单稳态的 TXS/TXB 器件之间有何差异。与表 1-1 类似，这些图突出显示了与没有单稳态的器件相比，具有单稳态时器件的上升沿更快。没有单稳态的器件具有更弱的驱动能力和更高的输出电阻，因而响应速度较慢。随着速度加快，其输出电平将无法达到所需的电平。这突出了双向应用中需要提高数据吞吐量以提高信号完整性时单稳态所提供的优势。

备注

有关具体数据速率建议，请参阅各个器件的数据表。

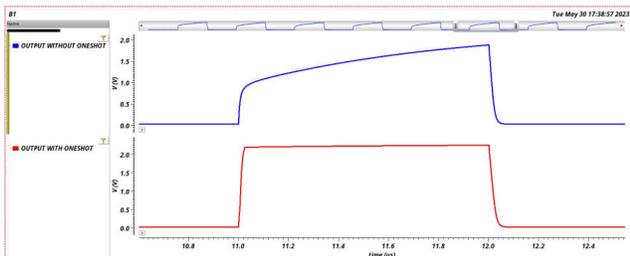


图 2-1. 较慢速度下的单稳态性能

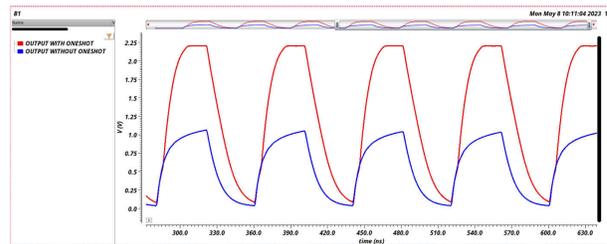


图 2-2. 数据表最大数据速率下的单稳态性能

3 设计注意事项

3.1 具有单稳态的 PCB 布局设计

为了帮助尽可能地降低开关瞬态产生的噪声并在与单稳态交互时进一步避免由振铃/反射造成的误触发，应在 V_{CCA} 和 V_{CCB} 这两个电源上使用旁路电容器。在设计带有单稳态器件的印刷电路板 (PCB) 时，应仔细考虑短路旁路电容器，使其尽可能靠近 V_{CC} 电源和 GND。

PCB 信号布线长度必须保持足够短，以使任何反射的往返延迟小于单稳态持续时间，通常为 10ns 至 30ns。由于较短布线的寄生电容和电感极小，反射在源极驱动器处遇到低阻抗，从而进一步避免因输出脉宽异常、输出信号振荡或其他不利系统级效应而导致单稳态误触发。

以下电路板有效相对介电常数的公式可用于确定最大布线长度，以帮助保持在设计规定的延迟范围内：

传播速度， $V=c/\sqrt{(\epsilon_r)}$ 。

其中 c 是光速，而信号波长 $\lambda = V/\text{带宽}$ 。

例如，逻辑器件的典型带宽为 300MHz，PCB 的典型有效介电常数 ϵ_r 约为 4。

当布线长度大于信号波长的 1/8 (即 $\lambda/8$) 时，可能会出现信号完整性问题。

因此， $V = 3 \times 10^8 \text{ (m/s)} / \sqrt{4} = 15 \times 10^7 \text{ m/s}$

$\lambda = 15 \times 10^7 \text{ (m/s)} / 300 \times 10^6 \text{ (Hz)} = 0.5 \text{ m}$

因此， $\lambda/8 = 0.625 \text{ m}$ ，例如近似为 6cm 或 2.5 英寸。

3.2 外部电阻器对单稳态的影响

如[具有或没有单稳态时的上升和下降时间估计值](#)所示，额外的电阻器将影响上升时间和下降时间以及总体数据吞吐量。为了进一步避免分压器网络，在选择外部电阻器时应仔细考虑，因为这类器件大多数设计为在 I/O 引脚上放置内部电阻器。如果使用外部上拉和下拉，则还应考虑它们的值以及准确的时序和温度系数。有关更多信息，请参阅[上拉和下拉电阻器对 TXS 和 TXB 器件的影响](#)应用手册。

3.3 慢速输入对单稳态的影响

必须仔细考虑，以确保 I/O 具有定义的电压电平，因为慢速输入会影响单稳态而导致误触发。这可能导致高电平和低电平的持续信号振荡。利用 TXS0101/2/4E 器件的内部 $10\text{k}\Omega$ 上拉电阻 (TXS0108E 在驱动低电平和高电平时分别具有 $40\text{k}\Omega$ 和 $4\text{k}\Omega$ 上拉电阻)，输入可以保持浮动。对于具有非活动驱动器 (即内部 $4\text{k}\Omega$ 处于高阻抗) 的 TXB 器件，建议将所有未使用的引脚通过 $\geq 100\text{k}\Omega$ 下拉电阻连接到 GND。

慢速输入还可能导致误触发，如[图 3-1](#)和[图 3-2](#)中所示，而误触发可能被放大而产生信号振荡。

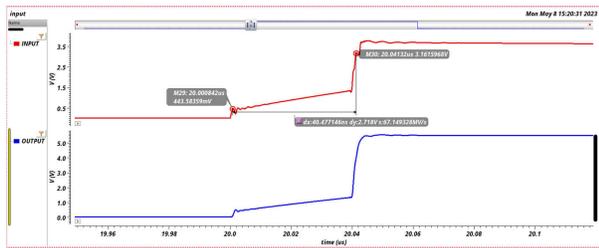


图 3-1. 慢速输入上升时间的影响，11ns/V

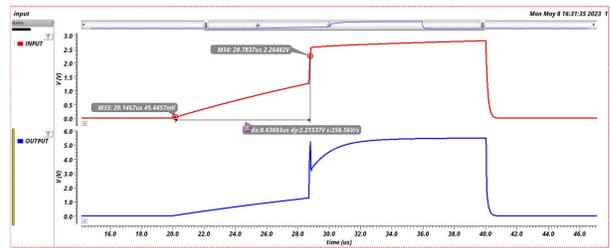


图 3-2. 更慢输入上升时间的影响，2.4µS/V

[图 3-3](#)还展示了额外负载如何延长上升和下降时间。负载导致的这种较长上升和下降时间可能会超过[图 3-4](#)中所示的单稳态设计时长，从而影响整体信号完整性。有关建议的输入转换率，请参阅数据表。有关更多信息，请参阅[电压转换器和电平转换器](#)中所示的 TXS 和 TXB 电平转换器系列。

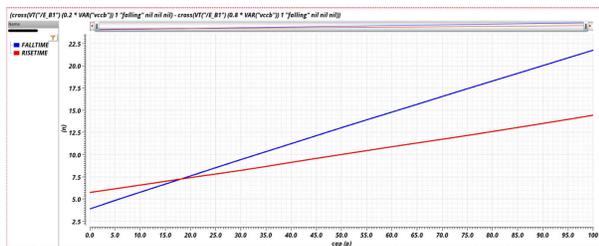


图 3-3. 负载对上升和下降时间的影响

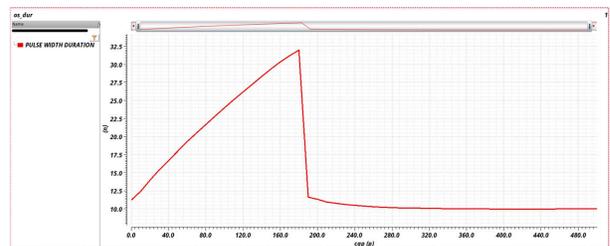


图 3-4. 负载对 O.S 的影响

3.4 速度和负载对单稳态的影响

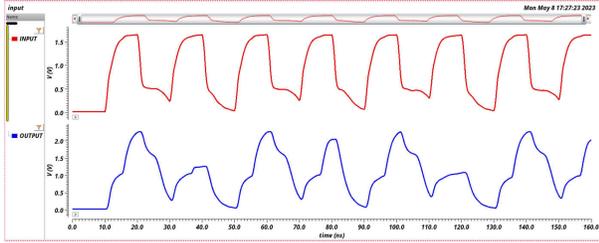


图 3-5. 15pF 负载高于最大数据速率

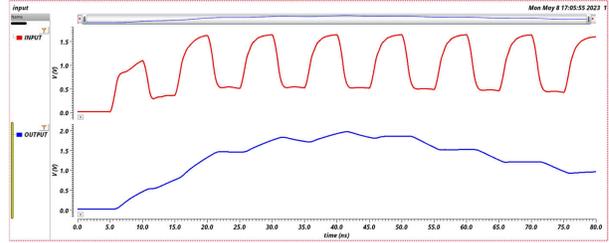


图 3-6. 100pF 负载高于最大数据速率

图 3-5 和图 3-6 展示了不同负载条件下的单稳态表现示例及负载的影响。在数据速率较快的情况下，单稳态可能会提前超时。这将影响信号未被拉高至足够高，以达到所需的输出电压电平。

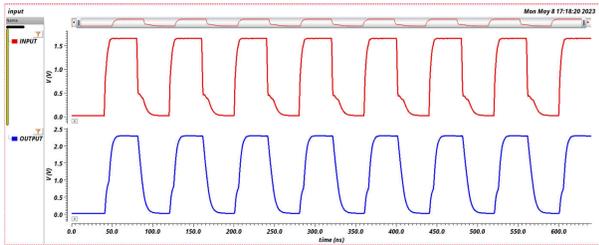


图 3-7. 15pF 负载低于最大数据速率

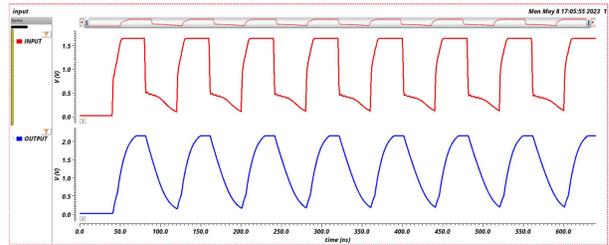


图 3-8. 100pF 负载低于最大数据速率

较低的速度通常可以通过较高的负载实现，反之亦然，如图 3-7 和图 3-8 所示。为了实现最佳运行，对于速度更快的应用，应考虑使用更低的负载。除非数据表中另有说明，否则 >70pF 在超过建议的更快速度下运行会影响单稳态设计持续时间，从而导致误触发系统故障。

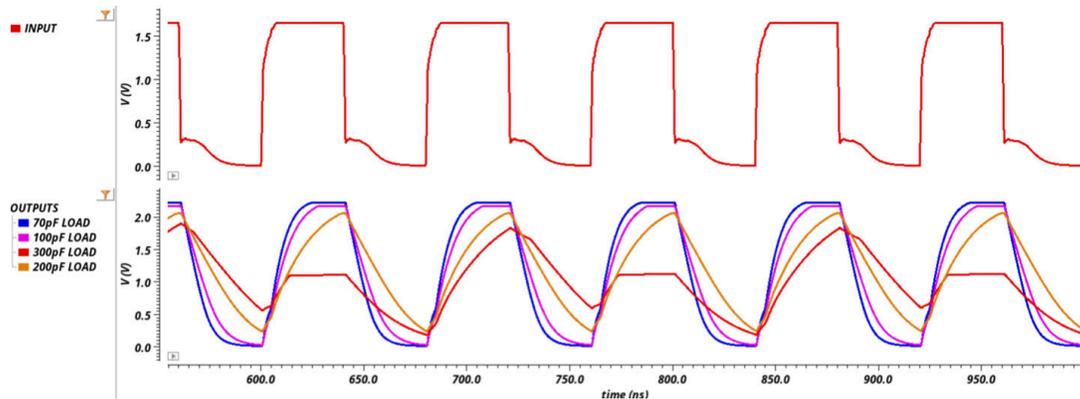


图 3-9. 最大数据速率下的集总电容影响

单稳态与 RC 密切相关，而 RC 会显著影响器件的速度性能，因为数据速率取决于 RC 电路。虽然不建议对 TXB 和 TXS 器件使用强上拉电阻，但与 TXS 或 TXB 数据表建议类似，应根据数据速率要求仔细考虑集总容性负载。如图所示，单稳态可能会触发不必要的输出和整体系统故障。除了负载外，长走线和连接器也会给总体集总电容增加寄生电容。

3.5 温度对单稳态的影响

温度设计不良可能会导致输出阻抗不匹配，如图 3-10 中所示，其中展示了阻抗如何随温度而变化。我们可以看到输出阻抗如何随温度的升高而增加。应仔细考虑阻抗匹配，以避免放大反射。这种阻抗不匹配将导致反射，而反射可能被单稳态进一步放大成为振荡，进而产生类似于图 3-11 的系统故障。

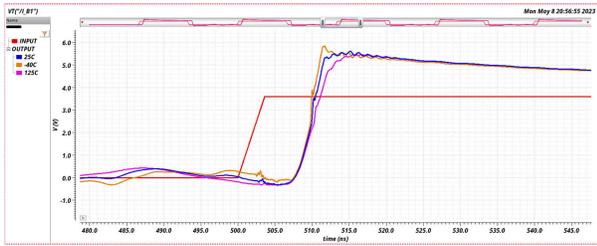


图 3-10. 低温、室温和高温时的反射

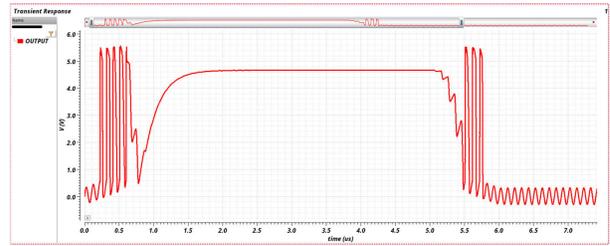


图 3-11. 放大后的单稳态反射

当器件的输出阻抗在单稳态激活期间降低以实现更快的数据速率时，我们可以看到整体输出阻抗有多么重要。阻抗不匹配会导致电容和单稳态之间出现压差。如果单稳态处于不需要的电压，则单稳态可能会在完全放电之前释放电容，从而导致脉冲宽度较短的单稳态失效。除非数据表中另有说明，否则请注意，典型的单稳态持续时间设计为大约 10ns 至 30ns。温度和负载会显著影响输出阻抗和单稳态持续时间，如图 3-12 和图 3-13 所示。

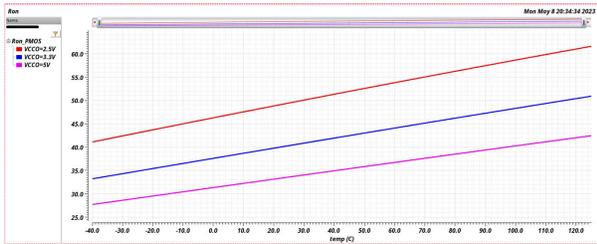
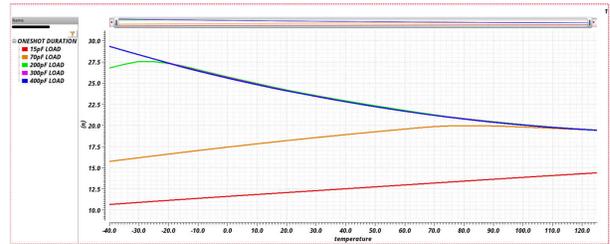

 图 3-12. 典型温度对 R_{on} 的影响


图 3-13. 单稳态模式下温度对脉宽持续时间的典型影响

在设计中，必须考虑阻抗匹配以避免反射，因为温度越低，产生的阻抗越低，而温度越高，产生的阻抗则越高。应用的电压电平也很关键，因为较低电压节点具有更高的输出阻抗，而较高电压节点具有更低的输出阻抗，这一点可以通过 R_{on} 观察到。请参阅器件的数据表，以确保系统设计为根据系统环境适应器件的总输出阻抗，类似于 PCB 布局设计注意事项。

4 总结

如 [电压转换器和电平转换器](#) 中所示，TXS 和 TXB 电平转换器系列采用单稳态设计，持续时间为固定的脉宽，可在 RC 元件的影响下实现出色的信号完整性。因此，在与其他外部元件配合使用时，应谨慎考虑，因为大多数单稳态问题均是由器件使用不当、单稳态误触发和布局设计不良导致的。

1. 考虑使用足够短的布线，以便在 10ns 至 30ns 的单稳态持续时间内实现往返延迟反射。
2. 考虑在使用任何附加 RC 元件时，其容差与数据表建议值类似。考虑根据输入转换速率使用足够快的输入边沿，同时避免数据表中所述的浮点输入。
3. 除非数据表中另有说明，否则请根据数据表的建议数据速率，确保设计的集总电容小于 70pF，以便确保性能。
4. 由于布线长度和连接器会产生额外的容性负载，因此需避免因额外的寄生电容使单稳态持续时间超时。
5. 检测到上升沿或下降沿时会触发单稳态。反射和/或振铃可能会导致误触发。长电缆和/或布线的电容和电感也会引起振铃，并且不稳定的 GND 或 V_{CC} 电压会放大振铃。
6. 考虑温度对输出阻抗的影响，因为与 PCB 布线的阻抗不匹配会产生反射，反射可被单稳态放大为错误的边沿触发。

5 参考资料

1. 德州仪器 (TI)，[使用 SN74LVC1G123 单稳多谐振荡器进行设计](#)，应用手册。
2. 德州仪器 (TI)，[使用 TXS 型转换器进行电压转换的指南](#)，应用手册。
3. 德州仪器 (TI)，[使用 TXB 型转换器进行电压转换的指南](#)，应用手册。
4. 德州仪器 (TI)，[上拉和下拉电阻器对 TXS 和 TXB 器件的影响](#)，应用手册。
5. 德州仪器 (TI)，[慢速或浮点 CMOS 输入的影响](#)，应用手册。
6. 德州仪器 (TI)，[具有边沿速率加速器的 TXB 和 TXS 电压电平转换器的注意事项](#) 应用手册。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司