

Technical White Paper

运放输入和输出摆幅限制



Art Kay

摘要

超过放大器的输入或输出摆幅限制会导致输出信号失真。本文档首先介绍了计算这些限制的基本方法。接着简要说明了内部晶体管拓扑上如何出现限制。本文档还介绍了内部运行情况，以便电路板级和系统级设计人员了解不同类别放大器的行为方式。例如，对两种不同类型的轨到轨共模范围运行进行了比较和对比。这些拓扑都有与噪声和失真相关的特定优点和缺点。最后，本文档介绍了输出电流对摆幅限制的影响、短路保护以及与运放输入和输出级相关的其他主题。

内容

1 简介.....	3
2 电路配置对共模范围的影响.....	4
3 实际输入限制.....	6
4 输入相位反转（反相）.....	7
5 双极放大器内部的共模限制.....	8
6 CMOS 放大器内部的共模限制.....	10
7 轨到轨 CMOS 放大器.....	12
8 双极运放内的输出摆幅限制.....	17
9 输出摆幅线性度规格.....	18
10 输出电压摆幅与输出电流间的关系.....	19
11 经典双极输出级与 CMOS 和双极轨到轨输出级.....	20
12 轨到轨输出和开环增益相关性.....	22
13 输出短路保护.....	23
14 过载恢复.....	25
15 输入和输出摆幅限制期间的电源电流.....	26
16 总结.....	27
17 参考资料.....	27

插图清单

图 1-1. OPA206 共模和输出摆幅限制示例.....	3
图 2-1. OPA206 在缓冲器配置中的共模限制.....	4
图 2-2. 在同相增益为 10V/V 时共模不限制 OPA206.....	4
图 2-3. 反相增益配置中共模不限制 OPA206.....	5
图 3-1. OPA140 测得的共模限制与频率间的关系.....	6
图 4-1. 相位反转（反相）.....	7
图 5-1. 双极输入级正共模限制.....	8
图 5-2. 双极输入级负共模限制.....	9
图 6-1. P 沟道 MOSFET 的特性曲线.....	10
图 6-2. P 沟道 MOSFET 到负电源轨的摆幅限制.....	11
图 6-3. P 沟道 MOSFET 到正电源轨的摆幅限制.....	11
图 7-1. 具有两个输入对的轨到轨输入级以及相关失调电压与共模间的关系图.....	12
图 7-2. 具有两个输入对的轨到轨输入级以及相关失调电压与共模间的关系图.....	13
图 7-3. 交叉区域内部和外部信号的 FFT (OPA316).....	13
图 7-4. 零交叉失真器件内部施加信号的 FFT (OPA320).....	14
图 7-5. 到正电源轨的零交叉内部运行.....	15
图 7-6. 具有内部电荷泵的器件（零交叉）的时域和频域图.....	16

图 8-1. 双极输出级示例，其中摆幅限制为与电源相差 0.9V.....	17
图 9-1. 线性输出范围与饱和输出摆幅限制.....	18
图 10-1. 经典双极输出级 OPA277 的输出电压摆幅与输出电流间的关系.....	19
图 11-1. 经典双极输出级与 CMOS 和双极轨到轨输出级.....	20
图 11-2. 双极轨到轨与 CMOS 轨到轨.....	21
图 12-1. 负载对 A_{OL} 与频率间关系曲线的影响 (OPA210).....	22
图 13-1. OPA392 的短路限值与温度间的关系.....	23
图 13-2. 双极放大器内部的短路保护.....	24
图 14-1. OPA828 上的过载恢复.....	25
图 15-1. 输出过载时的电源电流变化 (OPA828 与竞争产品相比)	26
图 15-2. 偏置电流与共模电压间的关系.....	26

表格清单

表 1-1. OPA206 共模和输出摆幅规格.....	3
表 7-1. 具有交叉失真的运放的共模抑制规格 (OPA316).....	13
表 9-1. 数据表摘录上的线性和饱和限值.....	18
表 12-1. 负载对直流开环增益的影响表 (OPA210).....	22

1 简介

运放电路的实际输出电压范围受电源电压、内部运放设计和电路配置的限制。输出范围始终小于电源电压范围。因此，对于 $\pm 15\text{V}$ 电源，输出范围最多为 $\pm 15\text{V}$ 。从实际角度来看，一些放大器可以非常接近电源限值，但实际上没有放大器的输出摆幅完全等于电源电压。例如，CMOS 轨到轨放大器具有与电源轨相差几毫伏的输出摆幅。

输出电压范围由两个放大器规格决定：共模范围和相对于电源轨的输出摆幅。共模范围是放大器相对于输入共模信号的线性运行范围。输入共模信号定义为施加到运放输入端的平均电压。但是，由于运放的两个输入端虚短，因此两个输入端上的电压大致相同。因此，在正常线性运行条件下，在任一输入端测得的任何电压都是共模电压。共模范围提供了放大器输入级相对于电源的线性运行范围。输出摆幅范围是放大器输出级相对于电源电压和负载电流的线性运行范围。

表 1-1 中的共模和输出摆幅规格可用于确定放大器的输入和输出范围。可以使用规格表中的最小和最大限值以及电源电压来确定放大器的输入和输出范围。OPA206 具有输入过压保护功能的 $4\ \mu\text{V}$ 、 $0.08\ \mu\text{V}/^\circ\text{C}$ 低功耗超 β e-trim™ 运放数据表提供了两个不同的规格表：一个为 $\pm 5\text{V}$ ，一个为 $\pm 15\text{V}$ 。由于实际电路在这些限值之间，因此选择了最坏的情况。图 1-1 提供的示例展示了如何将数据表规格应用于特定的电源配置，以确定输入和输出限制。在此示例中，最小共模限值可以通过使用负电源和规格表中的最小限值来确定（即， $(V^-) + 1 = (-5\text{V}) + 1\text{V} = -4\text{V}$ ）。类似地，最大值可以使用 12V 电源和表格中的最大限值来确定（即， $(V^+) - 1.4\text{V} = 12\text{V} - 1.4\text{V} = 10.6\text{V}$ ）。相同的方法可用于计算输出摆幅限制。但是，在这种情况下，必须考虑负载。在此示例中，负载为 $10\text{k}\Omega$ ，因此输出摆幅限制为与任一电源轨相差 0.2V ($-4.8\text{V} < V_{\text{OUT}} < +11.8\text{V}$)。同样还要认识到，这个输出限制是放大器完全非线性且输出饱和的点。接近饱和限值时，放大器输出会失真。节 9 详细说明了放大器饱和与线性限制之间的差异。共模和输出摆幅示例使用 $V_{\text{CC}} = +12\text{V}$ 和 $V_{\text{EE}} = -5\text{V}$ 的不对称电源布置。在实际电路中，电源更多是平衡的，但也可能是不对称的，如示例所示。为了说明目的，该示例使用了不同的 V_{CC} 和 V_{EE} 值，以帮助识别和区分两个电源。

表 1-1. OPA206 共模和输出摆幅规格

参数：OPA206		工作条件	最小值	典型值	最大值	单位
V_{CM}	共模电压范围		$(V^-) + 1$		$(V^+) - 1.4$	V
V_{OUT}	电压输出	$R_{\text{L}} = 10\text{k}\Omega$, $V_{\text{S}} = \pm 15\text{V}$	$(V^-) + 0.2$		$(V^+) - 0.2$	V
		$R_{\text{L}} = 2\text{k}\Omega$, $V_{\text{S}} = \pm 15\text{V}$	$(V^-) + 0.35$		$(V^+) - 0.35$	V

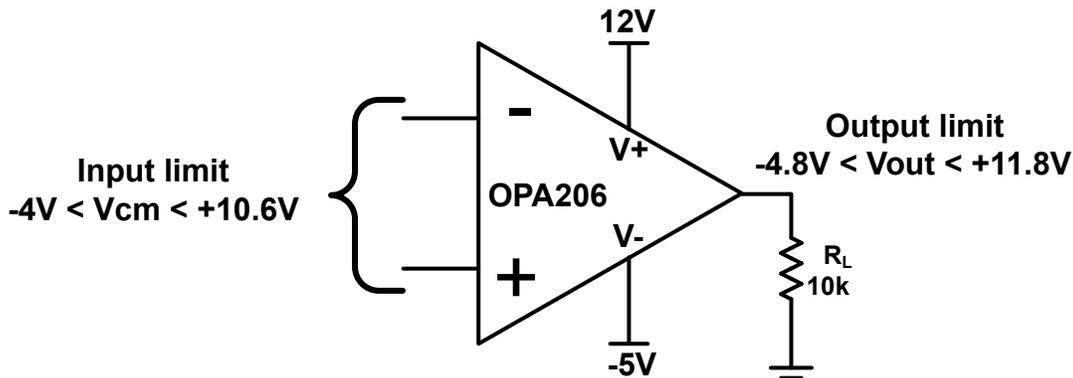


图 1-1. OPA206 共模和输出摆幅限制示例

2 电路配置对共模范围的影响

简介 展示了如何在给定电源电压和数据表规格表的情况下计算放大器的共模限制。放大器电路配置通常决定了该限制是否会导致非线性运行。电压跟随器是最有可能受到共模限制影响的配置。这是因为共模电压与输入信号相同，而输入信号通常覆盖整个电源电压范围。图 2-1 提供了直流输入范围，用于展示 OPA206 在缓冲器配置中的共模限制。请注意，在此配置中，输入电压等于共模信号，因此线性范围为 -4V 至 +10.6V，如图 1-1 的计算过程所示。

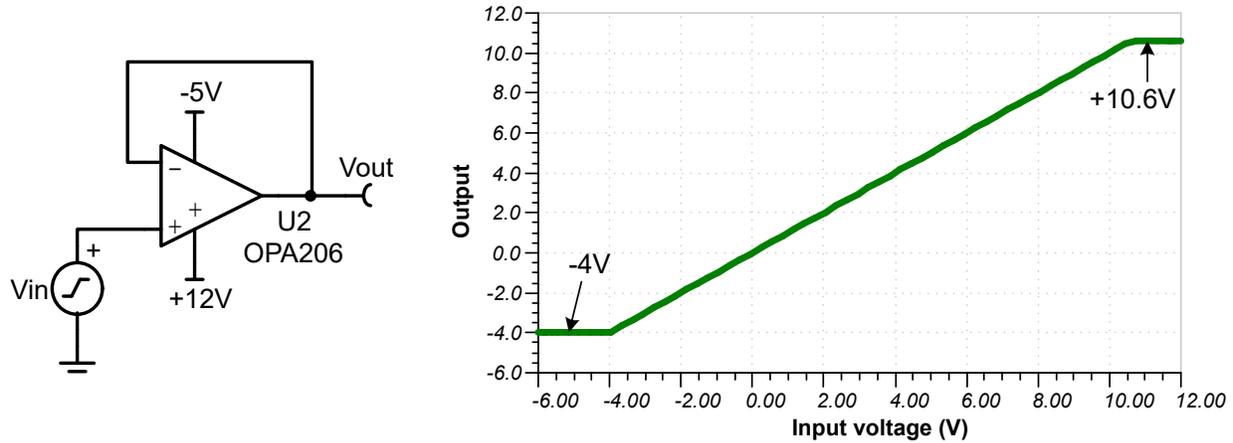


图 2-1. OPA206 在缓冲器配置中的共模限制

该运放在增益配置中不受共模限制的影响，因为增益配置的有效输入信号范围很小并且不接近共模限制。例如，在增益为 10V/V 时，输入范围小于输出范围的十分之一。图 2-2 显示了增益为 10V/V 时的相同电源布置。在这种情况下，最佳输出范围为 -5V 至 +12V，因此有效输入范围为 -0.5V 至 1.2V。由于此器件的共模范围为 -4.0V 至 +10.6V，因此有效输入信号绝不会接近共模限制。对于此示例，请注意，输出信号不会一直摆动到电源限制。造成此限制的原因是输出摆幅限制，而不是共模限制，本白皮书稍后将详细介绍。

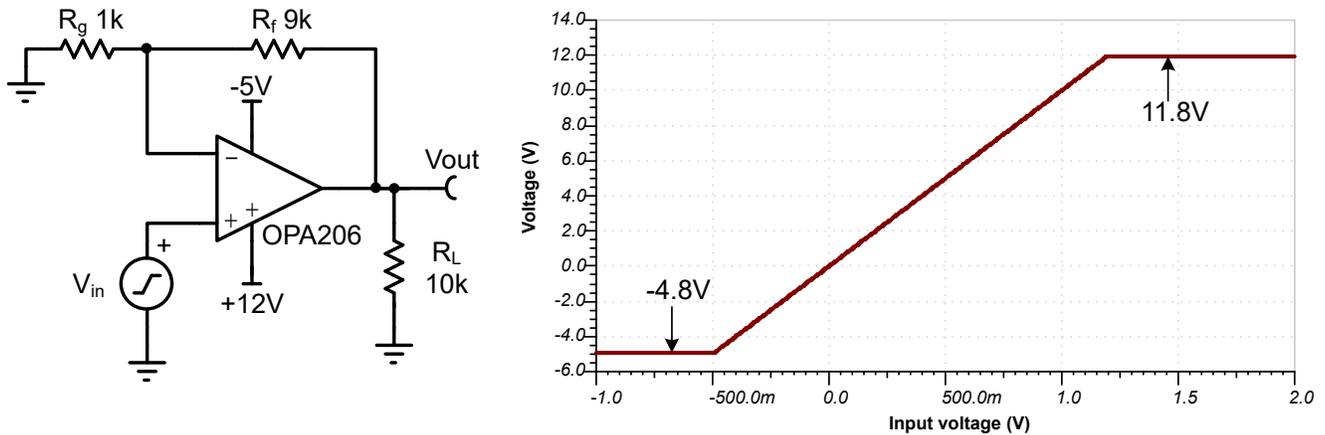


图 2-2. 在同相增益为 10V/V 时共模不限制 OPA206

在同相配置中，共模电压等于输入信号。对于反相配置，共模电压等于施加到同相输入端的电压。通常，对于反相放大器，同相输入端会接地或连接到固定直流电压。对于反相放大器，无论输入信号如何，共模电压都保持恒定，因此这些类型的放大器通常不存在共模问题。图 2-3 中所示的示例展示了共模信号在接地端保持恒定，并且放大器没有共模限制。该放大器的增益为 $-1V/V$ ，因此如果缓冲器存在共模限制问题，您可以使用此配置替代缓冲器配置。但请记住，由于反馈电阻器的容差，反相放大器配置具有增益误差和漂移，而缓冲器具有非常精确的 $1V/V$ 增益。此外，电阻器会增加放大器的噪声和额外功耗。

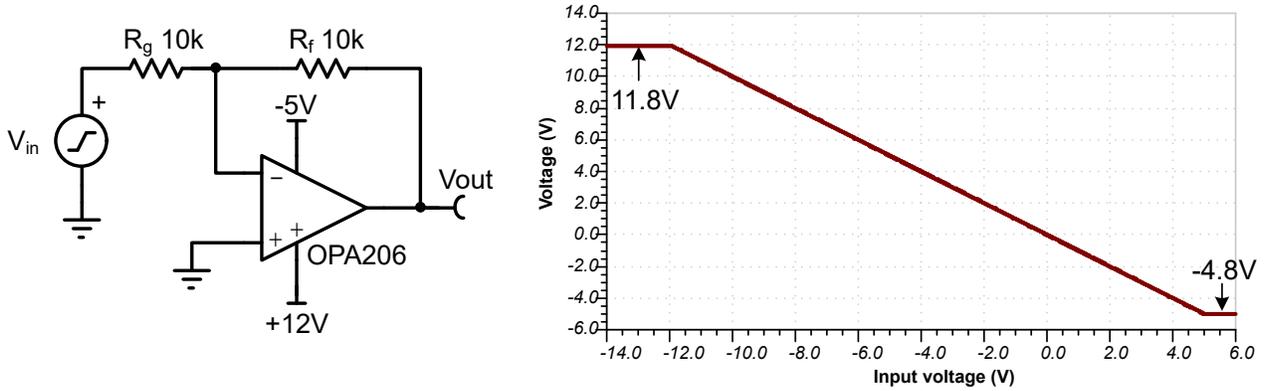


图 2-3. 反相增益配置中共模不限制 OPA206

3 实际输入限制

节 2 论述了不同配置在直流范围内的共模限制。仿真表明，钳制输出信号超出了共模范围。此外，限制始终出现在共模范围的最小和最大限值处。首先，要了解给定的共模范围是最坏情况，因此在测量实际器件时，性能通常优于规格。然而，在设计系统时，要假设可能因工艺变化而出现最坏情况下的规格。切勿依赖几个器件的实验室测量数据进行系统设计。在设计时务必要考虑已发布数据表中的最小值和最大值规格。

共模限制也不一定会像仿真模型中通常所示的那样钳制输出。在超出输入范围时，实际器件可能会引入严重失真，而不是钳制输出。此外，这种影响还取决于输入频率或温度等其他因素。图 3-1 展示了放大器共模范围限制取决于频率的情况。此器件的数据表规格提供了器件整个带宽范围内最坏情况下的共模范围。低频条件下的实验室测量数据表明，该器件的共模范围比规格宽得多，而高频条件下的测量数据表明，在信号超过共模限制的情况下存在严重失真。请注意，即使是频率较高的情况也不会钳制于共模限制，而是会引入不可接受的失真。

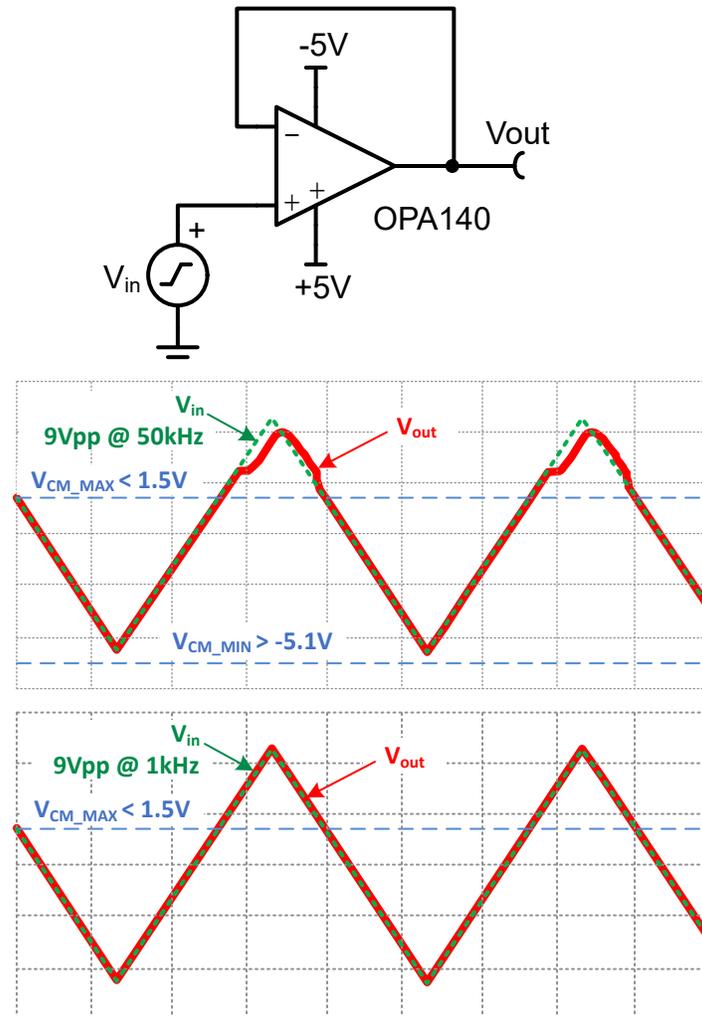


图 3-1. OPA140 测得的共模限制与频率间的关系

4 输入相位反转 (反相)

通常，当运放输入被驱动超出共模范围时，输出会失真或被削波。在运放半导体开发的早期阶段，当超出共模范围时，一些放大器表现出不同的现象，称为相位反转。当存在相位反转的器件超出共模范围时，输出实际上会向与预期相反的方向移动。图 4-1 展示了缓冲放大器上的此问题。请注意，当输入正向超出共模范围时，输出实际上会负向移动。此问题与设计疏忽有关，所有现代放大器都经过设计和测试，以确保这个问题不再存在。即使是曾经发生相位反转的旧器件，通常也已进行修改来纠正此问题。本文档中包含本节内容是为了减轻与旧文献有关的担忧。大多数现代数据表都包含一个指示无相位反转的行项目。

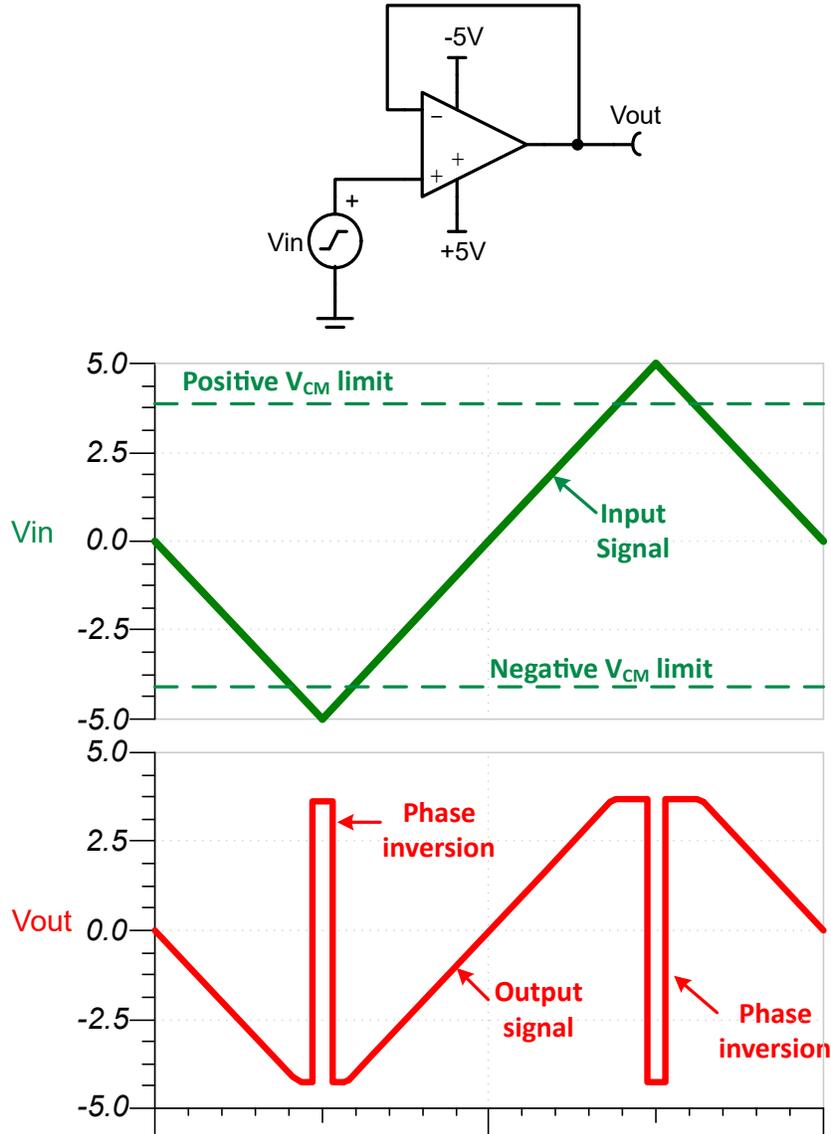


图 4-1. 相位反转 (反相)

5 双极放大器内部的共模限制

本节将介绍运放内部运行的一些详细信息。设计有效的板级放大器电路无需深入了解内部运行。不过，初步了解内部运行有助于更好地了解器件选择、操作和不同技术之间的权衡。本节提供了一些关于内部操作的高层次细节，但要全面了解，请参阅集成电路设计教材，例如 *Gray 和 Meyer* 编写的《集成电路的分析和设计》⁽²⁾。

从共模的角度来看，CMOS 和双极具有不同的特性，需要分别加以考虑。图 5-1 显示了典型双极输入级的简化版本。晶体管 Q1 和 Q2 将差分输入电压转换为单端输出，以供下一级使用。晶体管 Q4 设置差分对的偏置电流。当 Q4 饱和时，会出现输入级的正共模限制。对于双极晶体管，会在最大集电极电流和最小集电极至发射极电压 ($V_{CE(sat)} = 0.2V$ 至 $0.3V$) 时发生饱和。通过从输入到接地应用基尔霍夫电压公式，可以计算正共模范围。在本例中， $V_{IN_MAX} = -V_{BE(Q1)} - V_{CE(Q4-SAT)} + V_{CC}$ 。当 V_{BE} 压降为 $0.7V$ 且饱和电压为 $0.3V$ 时，共模限制约为与 V_{CC} 相差 $1V$ 。如果共模输入信号等于或大于共模限制，晶体管 Q4 将饱和，放大器将变为非线性。

图 5-2 展示了双极输入级上的负共模限制。当输入信号被驱动至接近 V_{EE} 时，负电源变为非线性，从而导致 Q1 饱和。从 V_{EE} 到输入应用基尔霍夫电压公式，可以得到 $V_{IN_MIN} = V_{EE} + V_{D1} + V_{CE(SAT-Q1)} - V_{BE(Q1)}$ ，或者 $V_{IN_MIN} = V_{EE} + 0.3V$ 。

从双极共模示例中可以明显看出，输入共模范围被限制为与负电源轨相差 $0.3V$ 并与正电源轨相差 $1V$ 。根据内部拓扑，共模范围可能具有更大的摆幅限制。一些相对不寻常的双极器件可能会摆动到 V_{EE} ，但双极器件都没有轨到轨输入。如果需要宽共模范围，CMOS 轨到轨器件提供从负输入电源到正输入电源的输入摆幅（请参阅节 7）。

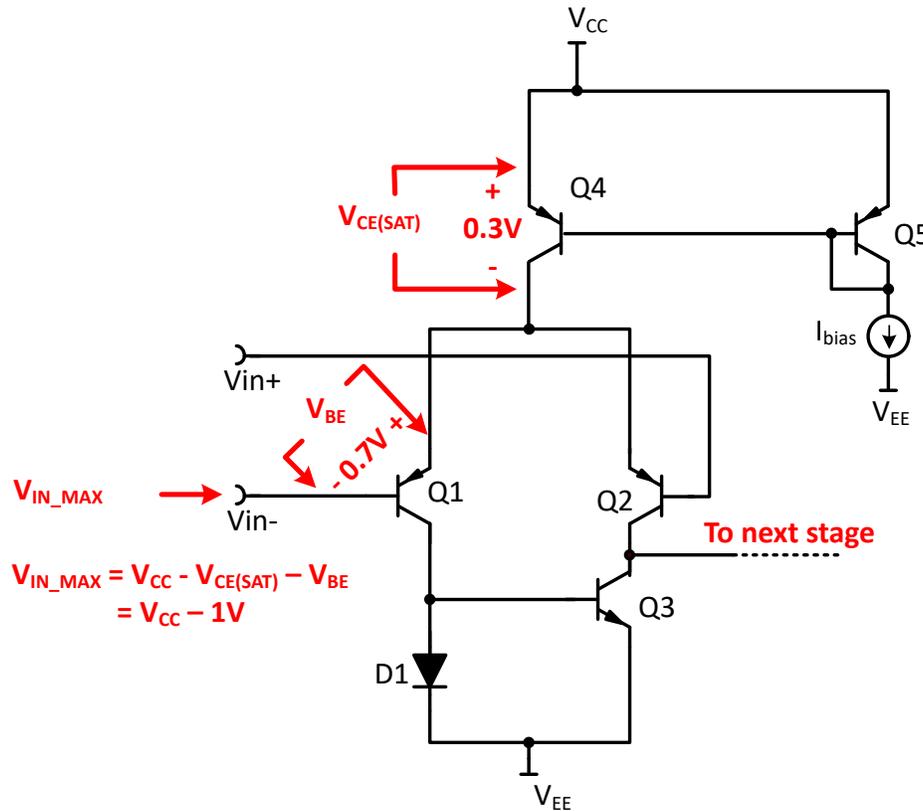


图 5-1. 双极输入级正共模限制

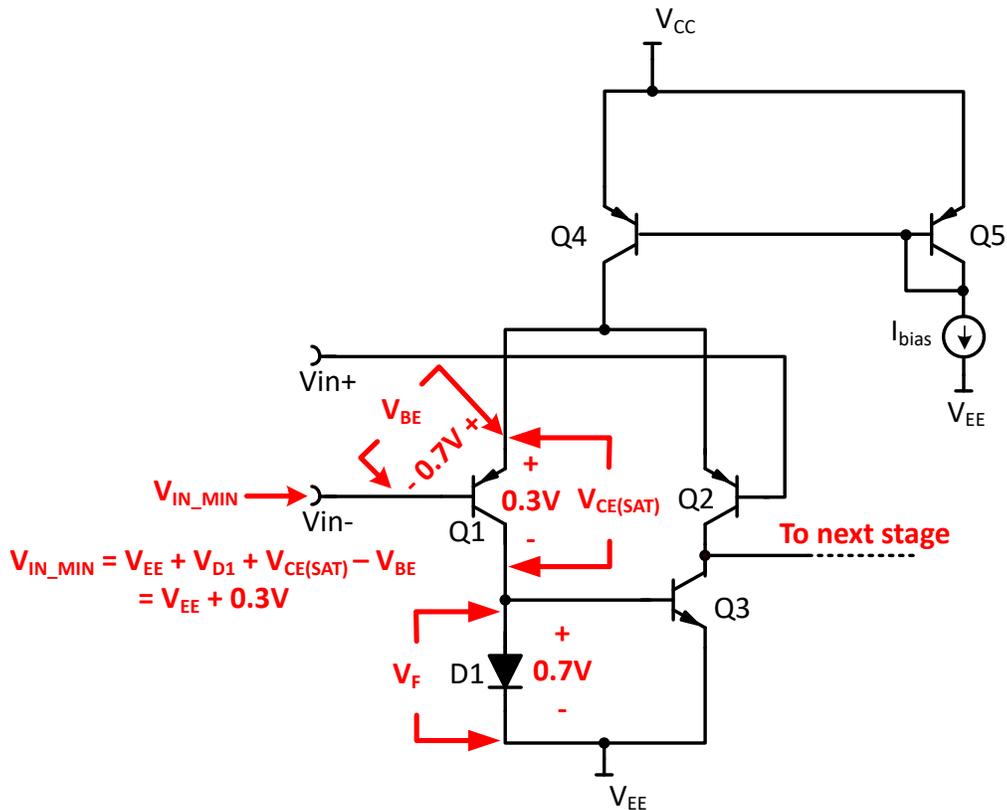


图 5-2. 双极输入级负共模限制

6 CMOS 放大器内部的共模限制

从宏观角度看，CMOS 输入级的内部偏置与双极器件相似，但这些器件受电压控制，而不是受电流控制。根据使用的是 P 沟道器件还是 N 沟道器件，偏置器件所需的栅源电压通常允许在摆动到负电源轨或正电源轨时线性运行，但在接近正电源轨时具有共模限制。

图 6-1 展示了输入 P 沟道器件的特性曲线。为了实现线性运行，输入晶体管需要在栅源电压为 -0.9V 的曲线平坦部分运行。图 6-2 显示了相对于负电源轨的摆幅。该原理图中显示的压降说明了线性运行所需的最低电压。对负电源应用基尔霍夫电压公式表明，线性运行的最低电压为比负电源轨低 -0.2V 。例如，如果负电源为 -2.5V ，则输入信号可以摆动到低于负电源轨到 -2.7V 。图 6-3 展示了摆动到正电源轨的情况。对正电源应用基尔霍夫电压公式表明，输入信号可以摆动到比正电源轨低 1V ，本例中为 1.5V 。由于此运放使用 P 沟道器件，因此运放可以一直摆动到负电源轨，但在正电源轨上有限制。N 沟道器件的行为与此相反。

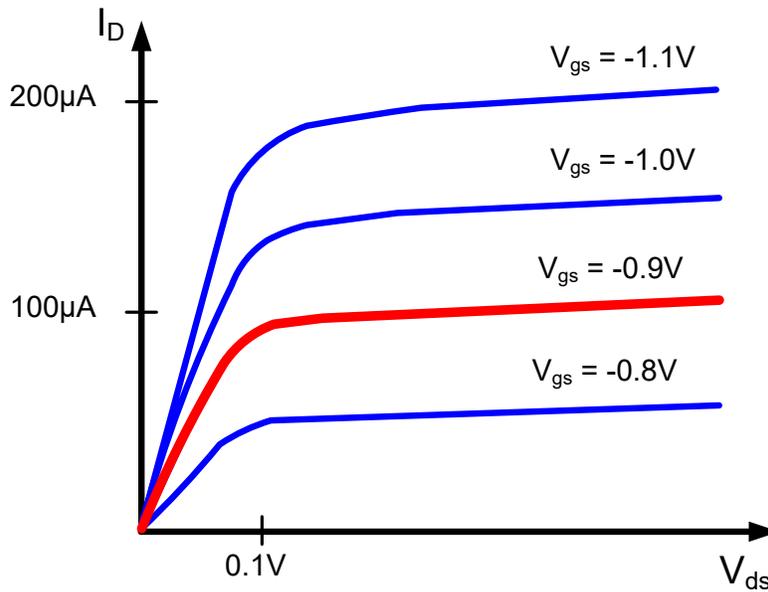


图 6-1. P 沟道 MOSFET 的特性曲线

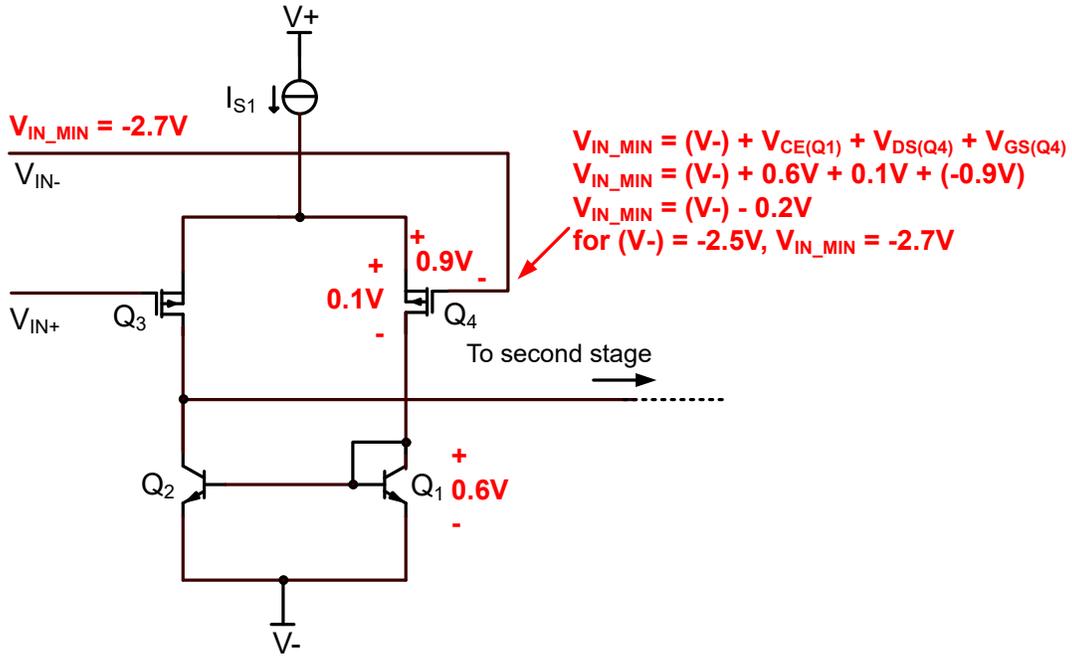


图 6-2. P 沟道 MOSFET 到负电源轨的摆幅限制

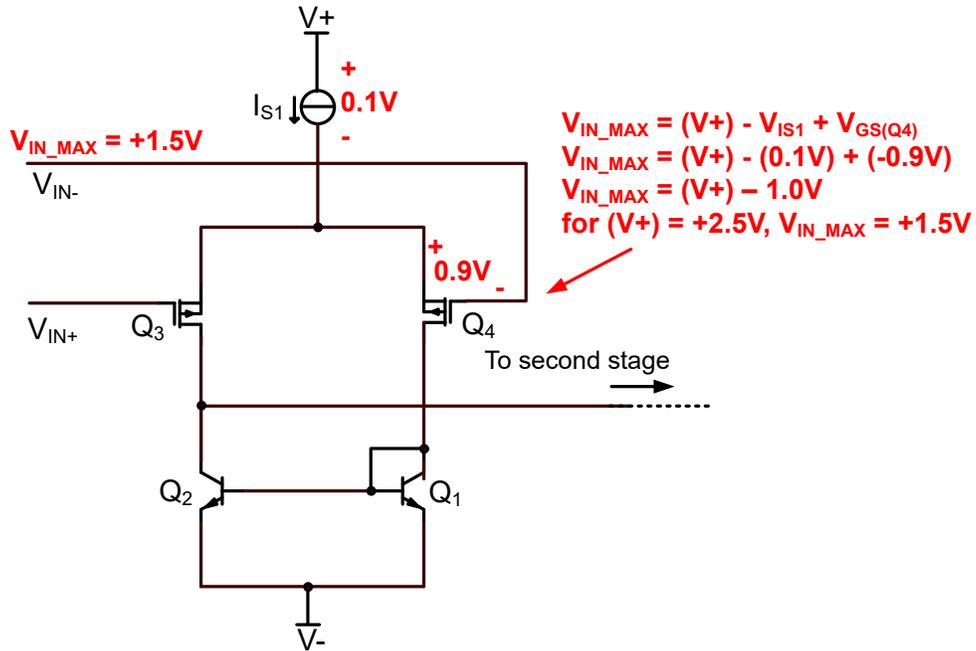


图 6-3. P 沟道 MOSFET 到正电源轨的摆幅限制

7 轨到轨 CMOS 放大器

CMOS 放大器还可以具有从负运放电源到正运放电源的输入共模（轨到轨共模范围）。在许多情况下，输入共模实际上会超出电源轨。例如，对于具有 $\pm 2.5V$ 电源的轨到轨 CMOS 器件，其共模范围可以超出电源轨 $200mV$ ($-2.7V < V_{CM} < +2.7V$)。从内部运行的角度来看，实现此功能的一种常见方法是同时使用 PMOS 和 NMOS 差分输入级。在前面的 CMOS 示例中可以观察到，PMOS 输入级具有到负电源的共模范围，而 NMOS 输入级具有到正电源的共模范围。轨到轨输入结构使用两种类型的输入晶体管，并通过一个电路根据晶体管有效的共模范围来启用和禁用晶体管。有一个较小的共模范围，称为交叉区域，在该区域中，两组晶体管都导通。

该方法存在一个缺点，那就是 PMOS 晶体管对的失调电压不同于 NMOS 对的失调电压。当共模电压转换通过交叉区域时，该差异会导致失调电压突然转变。该失调电压转换会引入这类轨到轨放大器固有的交叉失真。请注意，对于精密器件，两个输入对的失调电压通常会进行修整，以最大限度地减小不匹配。即使在经过修整的器件中，也会随着交叉区域中的失调电压变化而引入一些交叉失真，因为两个输入对会同时导通。图 7-1 展示了简化的轨到轨输入级以及相关的失调电压响应与共模输入之间的关系。请注意，共模范围分为 PMOS 区域、交叉区域和 NMOS 区域。

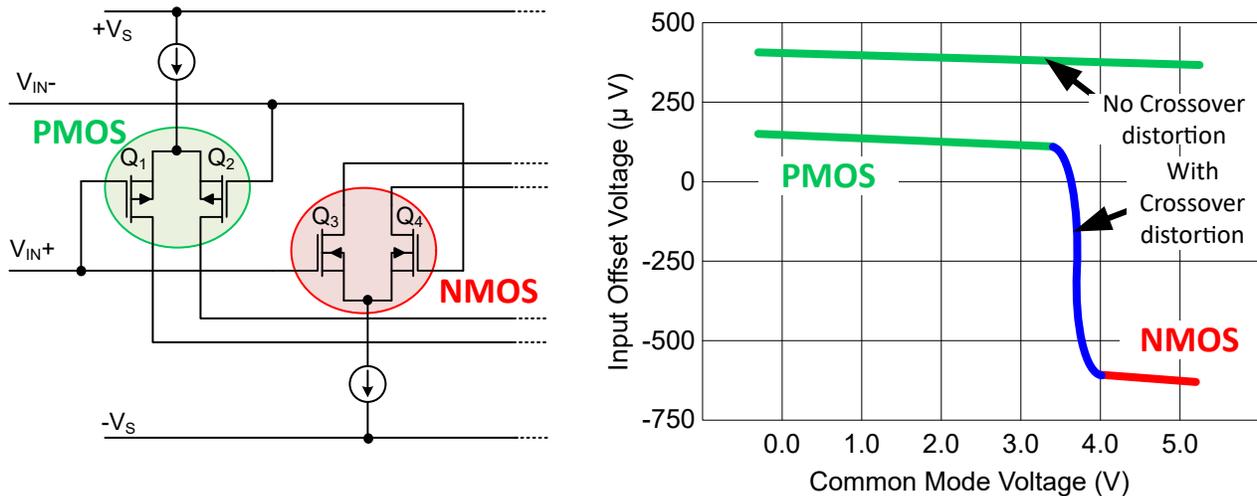


图 7-1. 具有两个输入对的轨到轨输入级以及相关失调电压与共模间的关系图

图 7-2 展示了轨到轨输入级的交叉失真如何影响正弦信号。在此示例中，输入信号施加到单位增益缓冲器，该缓冲器具有存在交叉失真的输入级。输入信号是理想的正弦波形，输出信号跟踪输入，直到共模转换通过交叉区域。通过交叉区域时，放大器失调电压会发生变化，因此输出信号会根据失调电压漂移而向上或向下移动。该失调电压变化范围为几微伏至几毫伏，具体取决于放大器失调电压。一般来说，这种变化太小，无法在示波器上看到，因此为了方便说明，该图像经过了放大。这种失真在频域中或计算 THD 时很明显。图 7-3 中的放大器在 $3.75V$ 处具有一个交叉区域，并配置为缓冲器配置。当输入信号避开交叉区域时，失真很低 ($THD = 108.5dB$)。当信号通过交叉区域时，失真会增加 ($THD = 83.8dB$)。此外，检查 FFT 图可以发现谐波分量显著增加。

具有交叉失真的放大器通常提供共模抑制比 (CMRR) 规格，该规格根据交叉区域定义。表 7-1 显示了具有交叉失真的轨到轨放大器的典型 CMRR 规格。请注意，当输入范围限制在交叉区域 ($CMRR_{MIN} = 76dB$, $V_{IN} < (V+) - 1.4V$) 以下时，与整个输入范围 ($CMRR_{MIN} = 65dB$, $V_{IN} < 5.7V$) 相比，CMRR 要明显更好。

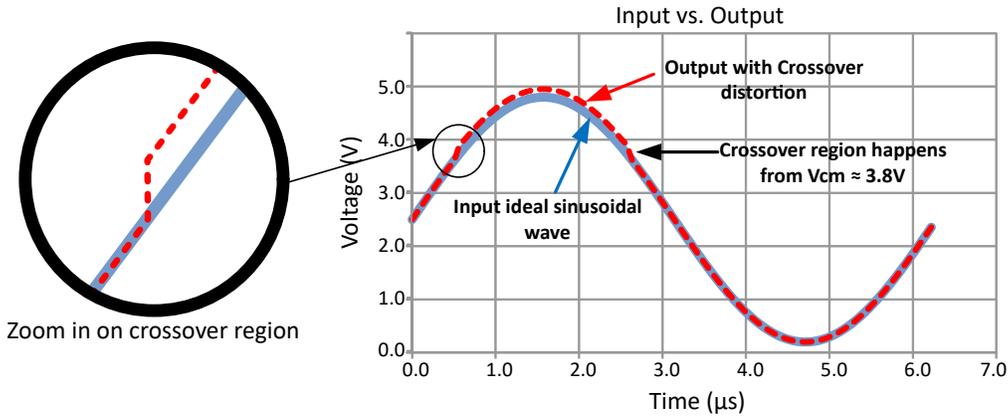


图 7-2. 具有两个输入对的轨到轨输入级以及相关失调电压与共模间的关系图

表 7-1. 具有交叉失真的运放的共模抑制规格 (OPA316)

参数	测试条件	最小值	典型值	最大值	单位
CMRR 共模抑制比	$V_S = 5.5V, (V^-) - 0.2V < V_{CM} < (V^+) - 1.4V,$ $T_A = -40^\circ C \text{ 至 } 125^\circ C$	76	90		dB
	$V_S = 5.5V, V_{CM} = -0.2V \text{ 至 } 5.7V,$ $T_A = -40^\circ C \text{ 至 } 125^\circ C$	65	80		dB

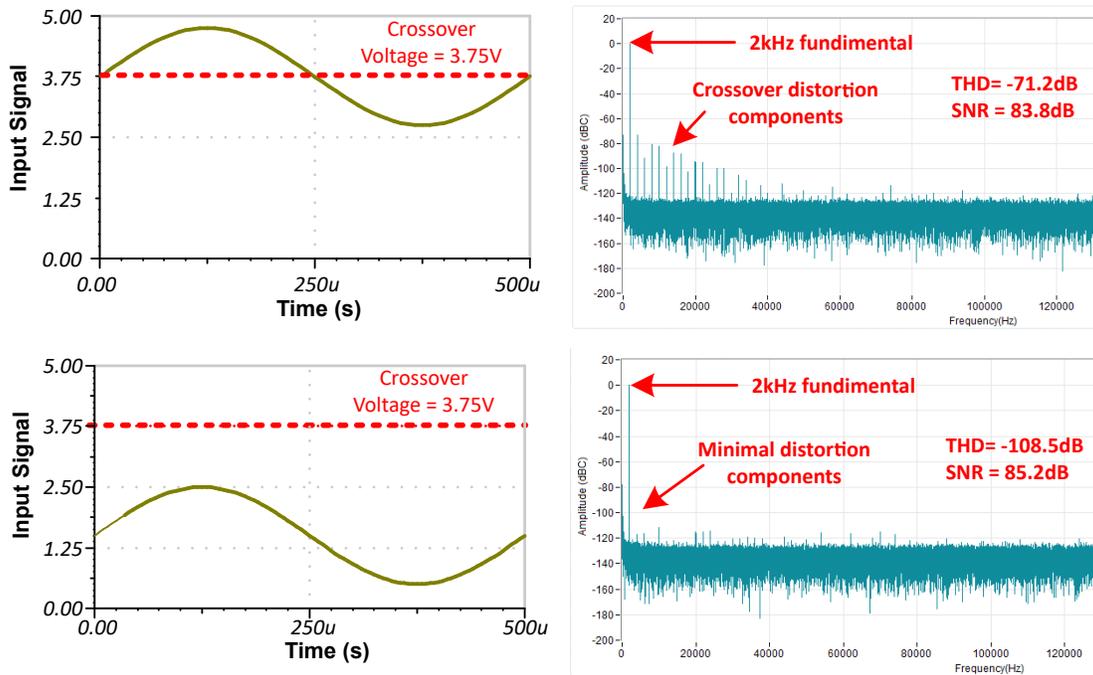


图 7-3. 交叉区域内部和外部信号的 FFT (OPA316)

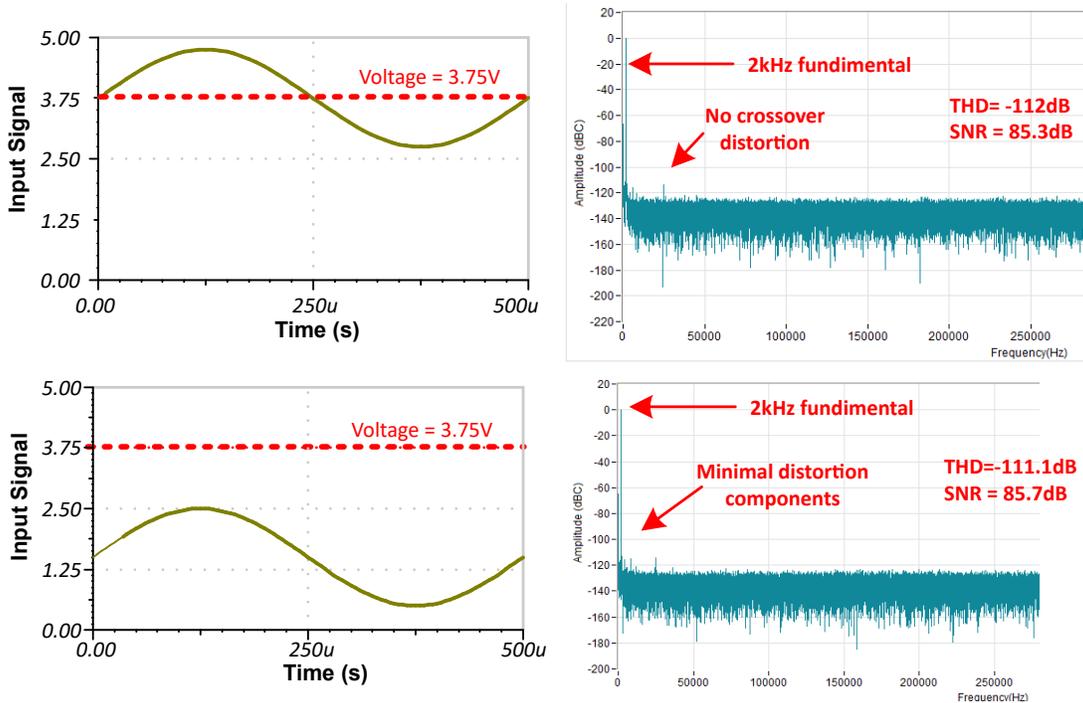


图 7-4. 零交叉失真器件内部施加信号的 FFT (OPA320)

实现轨到轨共模范围的另一种方法是使用单个 PMOS 输入级并使用内部电荷泵来进行电源升压。对于这种方法，电荷泵通常会将输入级的内部电源电压升高约 1.8V。电源电压为 5V 的放大器会在内部升压至 6.8V。内部 PMOS 级以线性方式从正电源升高约 1.0V。因此，放大器共模扩展至 5.8V (6.8V - 1.0V = 5.8V)。请注意，虽然共模范围可以扩展到 5.8V，但 ESD 输入结构会将输入钳制在约 5.3V。此示例如图 7-5 所示。尽管不同器件的值可能不同，但所有零交叉器件的原理都是相同的。由于这种方法仅使用一个输入晶体管对，因此不存在交叉失真，被称为零交叉放大器。图 7-4 显示了零交叉运放 (OPA320) 的 FFT。此测量是在与图 7-3 中所用相同的测试条件和硬件条件下进行的，但放大器更改为零交叉型。通过比较两个图可以看出，当信号低于 3.75V 时，两个电路的性能相似。这是因为两个运放都不处于此共模范围的交叉区域。但是，当信号越过 3.75V 电压时，OPA316 出现交叉失真，而 OPA320 没有出现交叉失真。

对于零交叉器件，输入级不会消耗太多功率，因此该电荷泵不需要外部元件即可运行。然而，这种零交叉型输入级有一些来自电荷泵电路的额外噪声。该噪声在时域中显示为噪声信号上的纹波，或在噪声频谱密度曲线中显示为电荷泵开关频率处的单音信号。不过，对于大多数现代零交叉器件而言，此噪声非常低，对许多应用来说可以忽略不计。图 7-6 展示了两个示例，说明了噪声瞬态如何显示在带有内部电荷泵的器件的时域和频域测量中。请注意，OPA320 在 6MHz 处具有噪声及其谐波。这些多音信号与内部电荷泵的开关有关。通过将 OPA320 与 OPA365 进行比较，可以看到 OPA365 的噪声信号更大。OPA320 是这种零交叉技术的现代版本，我们已经付出了巨大的努力来尽可能地降低电荷泵噪声。另外还可以观察到，OPA365 的时域噪声显示了周期性电荷泵信号，而 OPA320 电荷泵信号则隐藏在宽带噪声中。通常，对于零交叉器件，电荷泵噪声主要是低增益应用所关心的问题。在增益较高的应用中，放大器带宽通常低于电荷泵开关频率，因此噪声信号会得到衰减。此外，可以添加一个外部滤波器，以进一步减小任何电荷泵开关噪声。

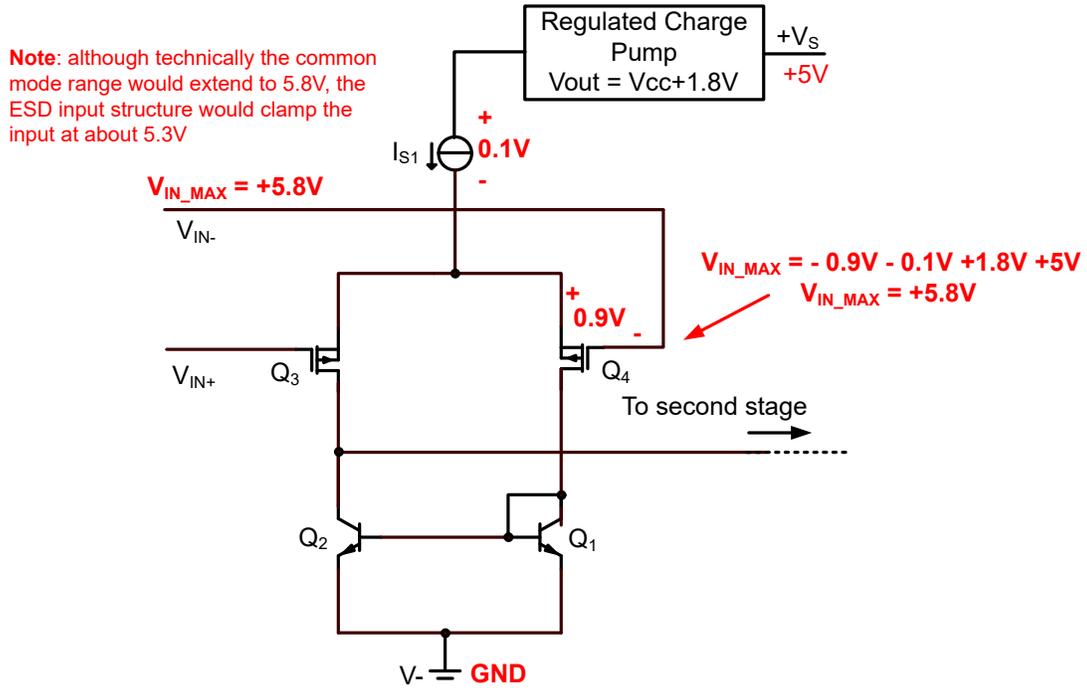


图 7-5. 到正电源轨的零交叉内部运行

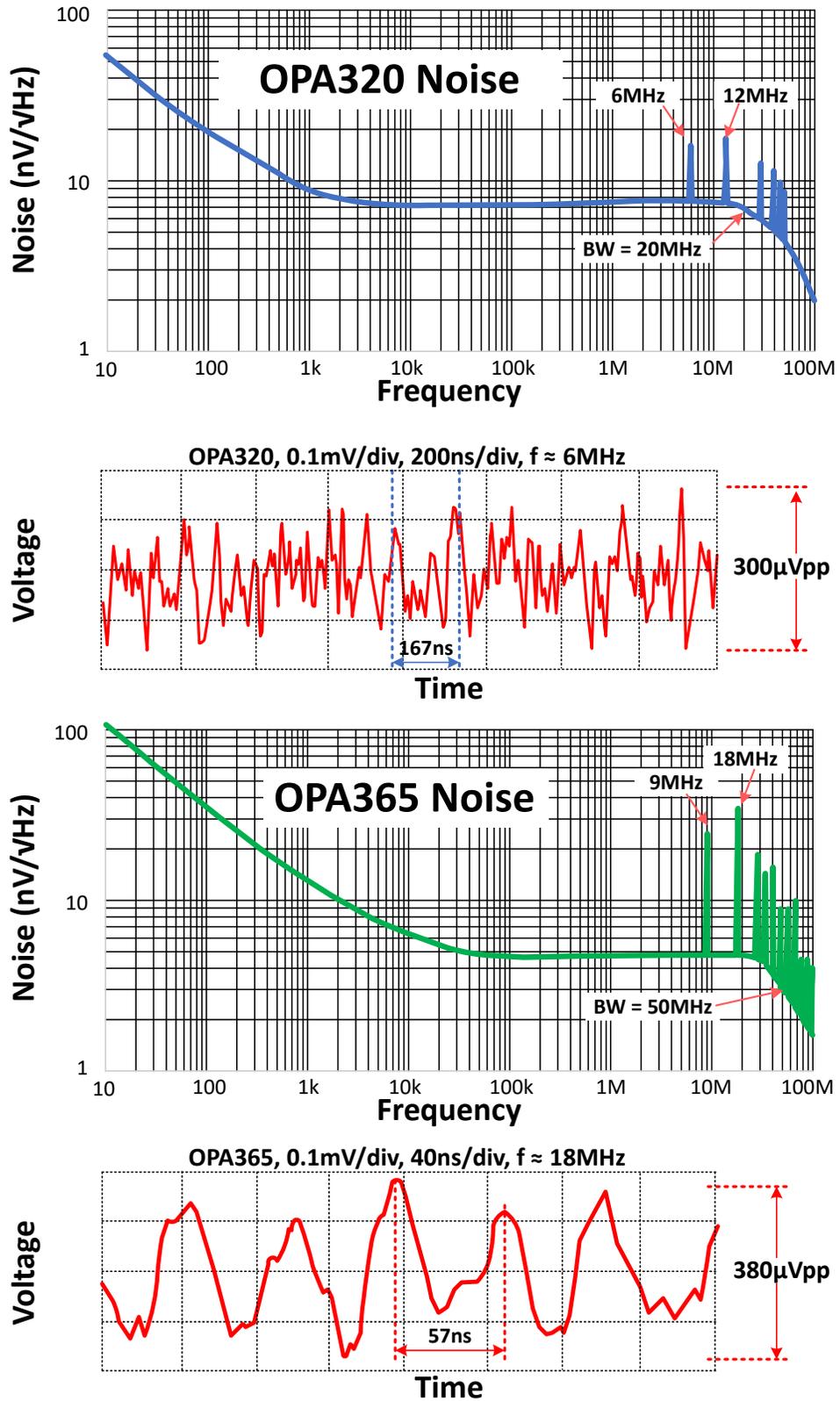


图 7-6. 具有内部电荷泵的器件 (零交叉) 的时域和频域图

8 双极运放内的输出摆幅限制

在室温下，图 8-1 所示的经典双极输出级具有相对于电源轨大约 0.9V 的输出摆幅限制。在此示例中，对于线性运行，从输出到正电源的最小电压可以计算为 Q1 的基极到发射极电压与 Q3 的饱和电压之和 ($V_{be} + V_{sat} = 0.7V + 0.2V = 0.9V$)。其他更复杂的拓扑可能具有更大的输出摆幅限制。根据设计的不同，双极器件具有 1V 至 2V 输出摆幅限制的情况并不罕见。后续部分将介绍 CMOS 和双极轨至轨输出配置如何能够摆动到更靠近电源轨的位置。

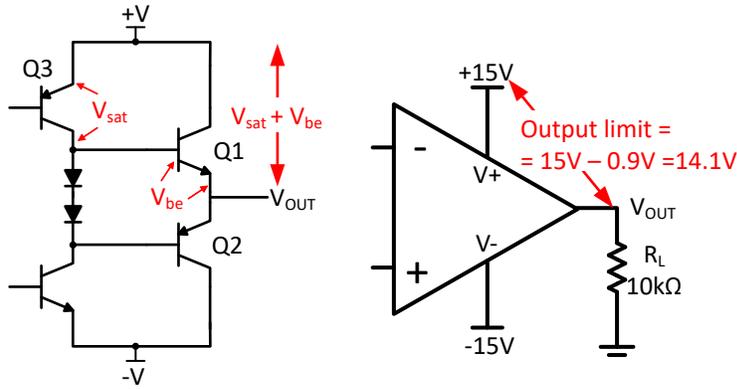


图 8-1. 双极输出级示例，其中摆幅限制为与电源相差 0.9V

9 输出摆幅线性度规格

到目前为止，数据表中记录了输出摆幅限制的线性与非线性运行区域。实际上，数据表中给出的输出摆幅限制通常是饱和限制。这意味着其中一个输出晶体管完全导通，而另一个完全关断。对于三角输入信号，当信号达到饱和和限值时，输出会被削波（请参阅图 9-1）。不过，务必要了解放大器不会突然从线性运行转换为完全非线性（饱和）。实际上，当输出信号接近饱和和限值时，信号开始变为非线性。不幸的是，根据数据表规格，输出开始变为非线性或非线性程度并不总是显而易见的。

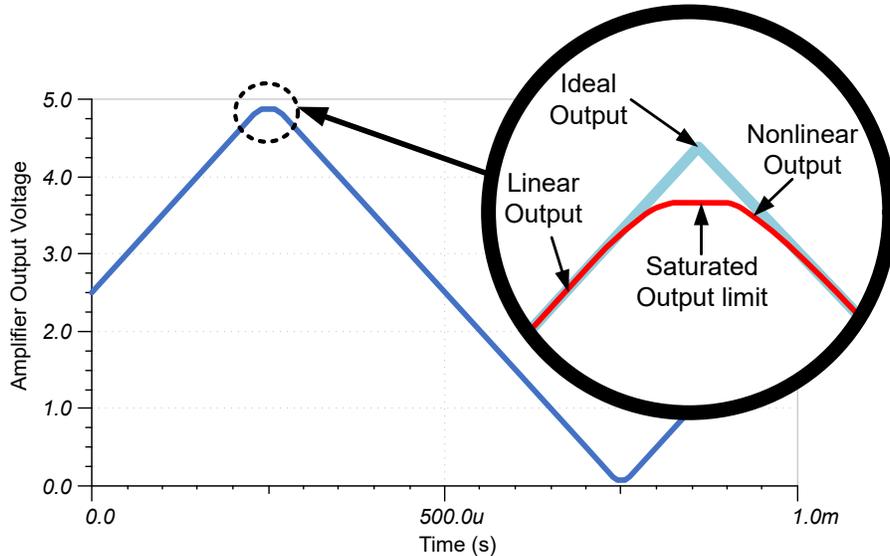


图 9-1. 线性输出范围与饱和输出摆幅限制

在估算放大器具有出色线性的范围时，一种常用的方法是检查开环增益规格 (A_{OL}) 的测试条件。图 9-1 所示为输出摆幅和 A_{OL} 的数据表规格。请注意， A_{OL} 的测试条件表明， A_{OL} 是在输出电压与空载的电源轨相差 100mV 和与具有 2k Ω 负载的电源轨相差 200mV 时规定的。同一数据表表明，饱和限值为与空载的电源轨相差 5mV 且与具有 2k Ω 负载的电源轨相差 15mV。要点是在饱和与 A_{OL} 测试限值之间的某处，开环增益开始下降，从而导致非线性运行。

表 9-1. 数据表摘录上的线性和饱和限值

参数 OPA328		测试条件		最小值	典型值	最大值	单位
V_O	距离两个轨的电压输出摆幅	$V_S = 5.5V$ (饱和限值)	$R_L = 10k\Omega$			5	mV
			$R_L = 2k\Omega$			15	mV
A_{OL}	开环电压增益	$(V^-) + 100mV < V_O < (V^+) - 100mV$ $R_L = 10k\Omega$ (线性限值)	$T_A = 25^\circ C$	108	132		dB
			$T_A = 40^\circ C$ 至 $+125^\circ C$	96	130		dB
		$(V^-) + 200mV < V_O < (V^+) - 200mV$ $R_L = 2k\Omega$ (线性限值)	$T_A = 25^\circ C$	106	123		dB
			$T_A = -40^\circ C$ 至 $+125^\circ C$	90			dB

10 输出电压摆幅与输出电流间的关系

我们现在知道，数据表提供了几种不同负载的输出摆幅饱和和限制。此外，可以使用数据表规格表中的开环增益规格来推断线性输出摆幅限制。除了规格表之外，数据表还提供了一组典型的特性曲线。输出电压摆幅与输出电流间的关系曲线显示了放大器的典型输出摆幅饱和和限值（请参阅图 10-1）。该曲线显示了各种不同负载电流对输出摆幅的影响。该图还显示了温度对输出摆幅的影响。对于 CMOS，输出摆幅会随着温度的升高而变差，而对于双极，由于基极至发射极电压 ($\Delta V_{BE} = -2\text{mV}/^\circ\text{C}$) 的负温度系数，输出摆幅会随着温度的升高而改善。最后，输出电压摆幅曲线展示了短路电流限制。短路限制来自内部保护机制，该机制会在电流过大时限制放大器输出级驱动。在图中，短路电流限制部分中，输出电压在高电流条件下快速下降。

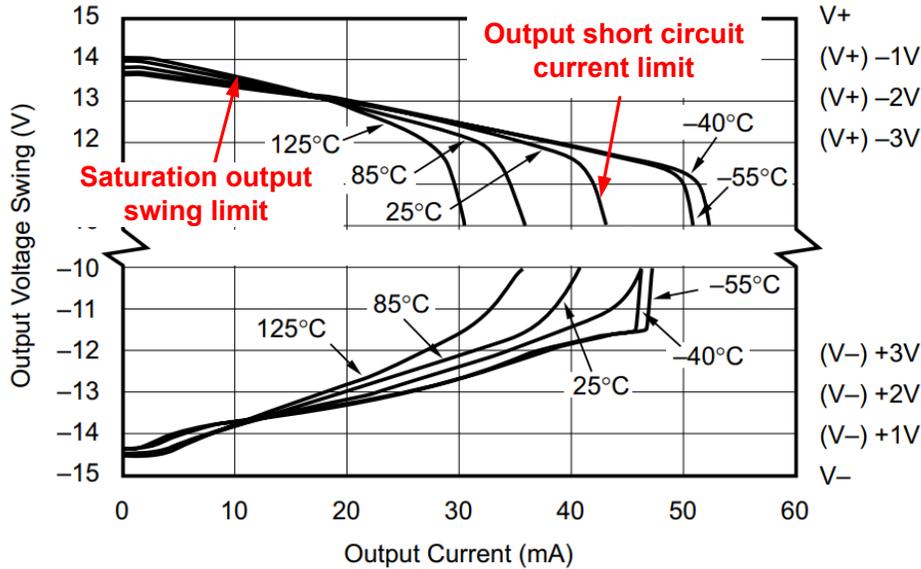


图 10-1. 经典双极输出级 OPA277 的输出电压摆幅与输出电流间的关系

11 经典双极输出级与 CMOS 和双极轨到轨输出级

图 11-1 比较了经典双极输出级与 CMOS 和双极轨到轨输出级。经典双极输出摆幅受到 Q1 基极到发射极压降和 Q3 饱和的限制。此配置有时称为共发射极推挽输出。轨到轨双极输出级使用共集电极配置。轨到轨双极共集电极电路的输出摆幅限制是输出晶体管的饱和电压。对于双极器件，饱和电压介于 0.2V 和 0.3V 之间。因此，对于双极轨到轨，最佳输出摆幅约为距离电源轨 0.2V。

当 MOS 晶体管被驱动进入三极管或欧姆区域 ($V_{DS} \leq V_{SAT}$) 时，轨到轨 CMOS 共漏极配置只受压降的限制¹。该最小电压由晶体管的物理尺寸（沟道宽度/长度）决定。尺寸决定晶体管在完全导通时出现的最小电阻。该示例显示了到正电源轨的输出摆幅受到 PMOS 输出晶体管最小漏源电压的限制。电压取决于流过晶体管的电流和晶体管的电阻。大型 (W/L) 输出晶体管具有低阻值，如果输出电流低，则可能具有非常低的压降。当输出电流低时，CMOS 输出级的输出摆幅在距电源轨数毫伏范围以内的情况并不罕见。但是，增加负载电流会导致输出晶体管上产生更大的压降，因此输出摆幅会降低。

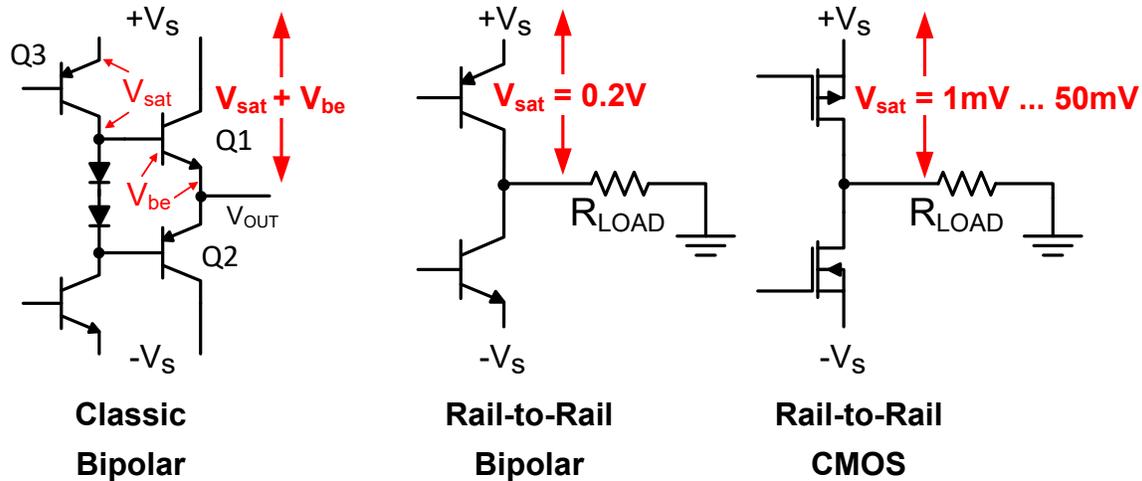
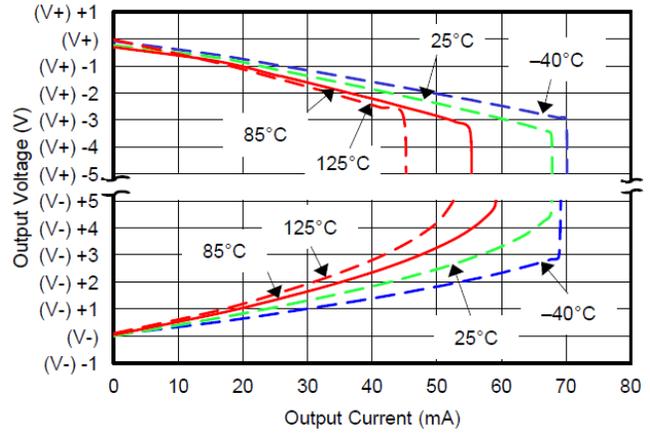
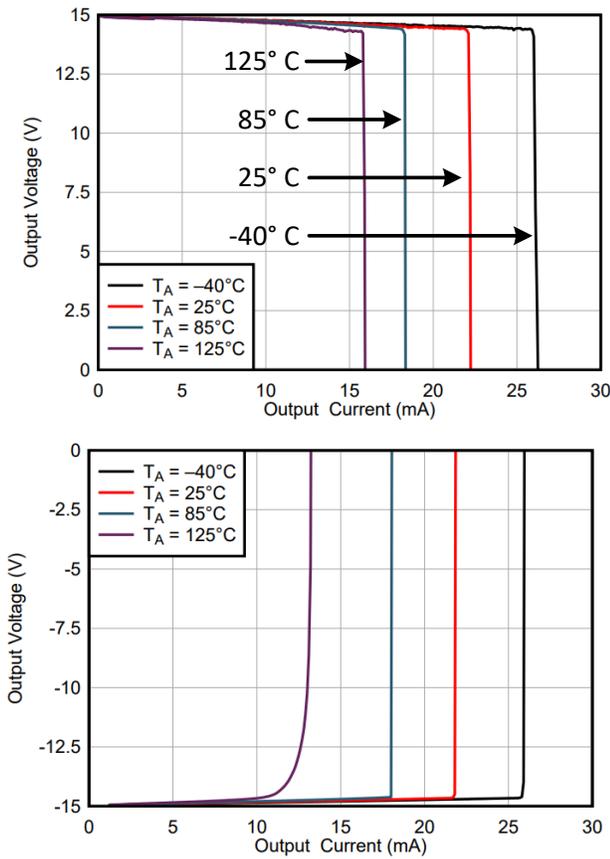


图 11-1. 经典双极输出级与 CMOS 和双极轨到轨输出级

双极器件和 CMOS 器件之间的一个主要区别是，CMOS 器件在完全导通时类似于电阻器，而双极器件具有 0.2V 的饱和电压，该电压在不同的电流下相对恒定。对于低输出电流，CMOS 轨到轨器件的摆幅可以非常接近电源轨，而双极器件会受到 0.2V 饱和电压的限制。但是，在较高的电流下，CMOS 上的输出摆幅会降低，但双极输出摆幅会在 0.2V 下保持相对恒定。如图 11-2 所示，对于非常低的输出电流，CMOS 器件会在距离电源轨数毫伏范围以内摆动，但在输出电流为 20mA 时，摆幅会下降约 1V。相反，双极器件的输出摆幅在输出电流为 0mA 至 30mA 范围内保持相对恒定。

¹ 在将 CMOS 拓扑与双极拓扑进行比较时，术语可能会令人困惑，因为对于双极晶体管，术语“饱和”表示晶体管在集电极到发射极最小压降的非线性区域中运行，而对于 CMOS，“饱和”实际上是指特性曲线中器件通常偏置的线性（平坦部分）。对于 MOS 晶体管，当晶体管具有最小漏源电阻最小 V_{DS} 电压时，晶体管处于三极管（欧姆/非线性）区域。



Rail-to-Rail CMOS

Rail-to-Rail Bipolar

图 11-2. 双极轨到轨与 CMOS 轨到轨

一个常见的要求是设计一个可以一直摆动到电源轨的放大器（摆幅限制为 0V）。遗憾的是，轨到轨输出摆幅是不切实际的。即使输出晶体管的尺寸非常大，也始终需要在输出级中提供输出级偏置电流以实现线性运行。因此，即使负载电流为零，也会有电流流过输出晶体管。该偏置电流会在输出晶体管上产生压降 ($V_{DS} - R_{ON} \times I_{Q(OUT)}$) 并限制输出摆幅。增加输出晶体管的尺寸有助于更大限度地减少此限制，但无法消除输出摆幅限制。此外，从成本和性能的角度来看，输出晶体管的尺寸存在实际限制。

12 轨到轨输出和开环增益相关性

如前所述，传统输出级采用共发射极拓扑，而轨到轨输出级采用共集电极拓扑。共发射极配置增益近似为单位增益，而共集电极具有显著的增益，具体取决于负载阻抗。运放的开环增益是每个放大器级的所有增益值的乘积。因此，对于轨到轨放大器，直流开环增益会随着放大器负载的变化而变化。因此，对于轨到轨器件，与空载情况相比，在运放的输出端连接低电阻负载会导致开环增益下降。相反，传统共发射极输出级上的负载影响对开环增益的影响极小。表 12-1 显示了从数据表中摘录的内容，其中显示了负载电阻对开环增益的影响。图 12-1 显示此负载如何影响 A_{OL} 曲线。尽管本次讨论侧重于双极放大器，但同样的概念也适用于 CMOS 器件。

表 12-1. 负载对直流开环增益的影响表 (OPA210)

OPA210							
参数		测试条件		最小值	典型值	最大值	单位
A_{OL}	开环电压增益	$(V^-) + 0.2V < V_O < (V^+) - 0.2V$ $R_L = 10k\Omega$	$T_A = 25^\circ C$	126	132		dB
			$T_A = -40^\circ C$ 至 $+125^\circ C$	120			dB
		$(V^-) + 0.6V < V_O < (V^+) - 0.6V$ $R_L = 600\Omega$	$T_A = 25^\circ C$	114	120		dB
			$T_A = -40^\circ C$ 至 $+125^\circ C$	110			dB

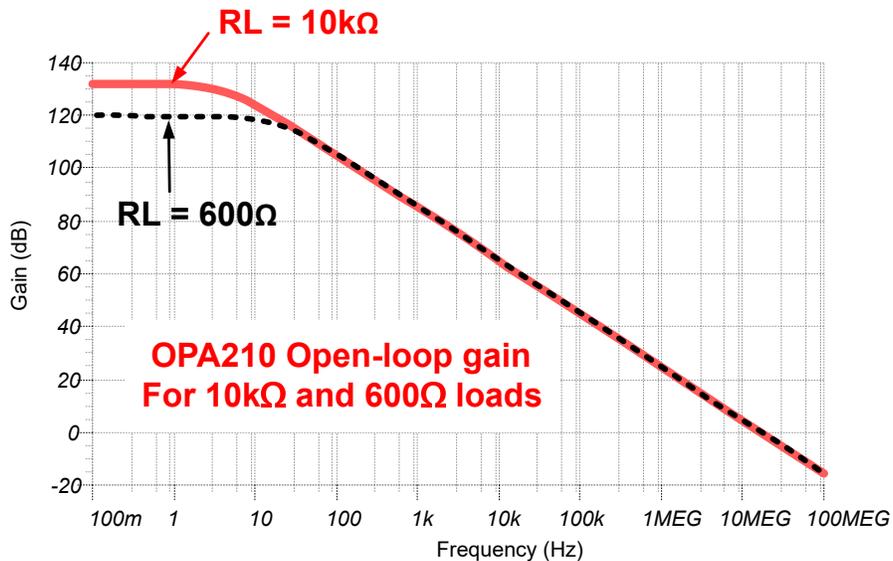


图 12-1. 负载对 A_{OL} 与频率间关系曲线的影响 (OPA210)

13 输出短路保护

绝大多数运放都具有输出短路保护电路。当运放的输出对地短路时，该电路会限制输出电流以保护器件。实际上，输出可能会短接到电源之间的任何电压，而该电路会保护器件免受损坏。将运放输出短接至电源限值之外的电压会导通输出 ESD 结构，如果无保护措施，则放大器会损坏。在输出电压与输出电流间的关系曲线上可以看到短路限值，即在超过该限值时输出电压会突然下降。请注意，短路电流通常设计为具有负温度系数，这样器件就不会进入热失控状态。²例如，如果在室温下触发短路限值，则器件会自发热，但电流限值会随着温度升高而降低以达到平衡。图 13-1 显示了短路限值如何随温度的升高而降低。例如，正短路限值在 25°C 时为 67mA，在 85°C 时为 60mA。该图还表明，由于不同类型的晶体管驱动正负输出摆幅，短路限值不一定是对称的，具体取决于放大器的输出电压。例如，25°C 时的正短路限值约为 67mA，而负短路限值为 55mA。

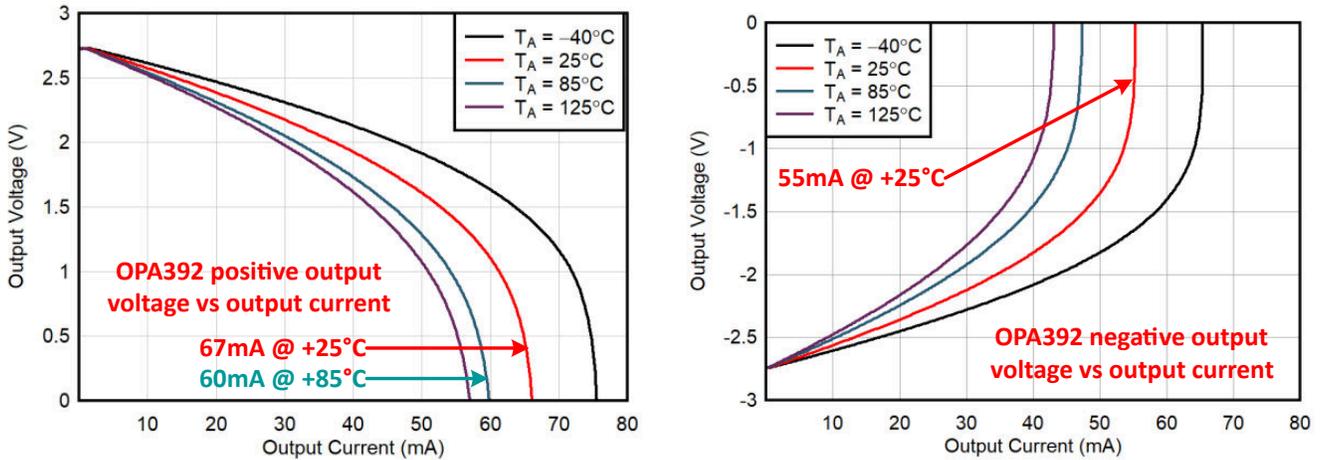


图 13-1. OPA392 的短路限值与温度间的关系

² 当器件温度升高导致器件运行发生内部变化，从而造成器件温度进一步升高时，就会发生热失控。这种情况会导致器件损坏。现代放大器不存在这个问题。这里提到热失控是为了解释短路电流的温度系数。

图 13-2 展示了简化的运放输出短路保护。Q1 和 Q4 是经典的双极输出级。晶体管 Q2 和 Q3 以及输出电流检测电阻器 R1 和 R2 构成了短路保护电路。例如，假设输出正在驱动正电压并且对地短路。这样会导致大电流流经 Q1。该电流会在 R1 上形成下降，从而导通 Q2。导通 Q2 会从 Q1 窃取基极电流，从而降低 Q1 的输出。这会通过关断输出驱动晶体管来有效地限制输出电流。如果放大器在驱动负输出时接地，则 Q3 和 Q4 上会出现相同的现象。

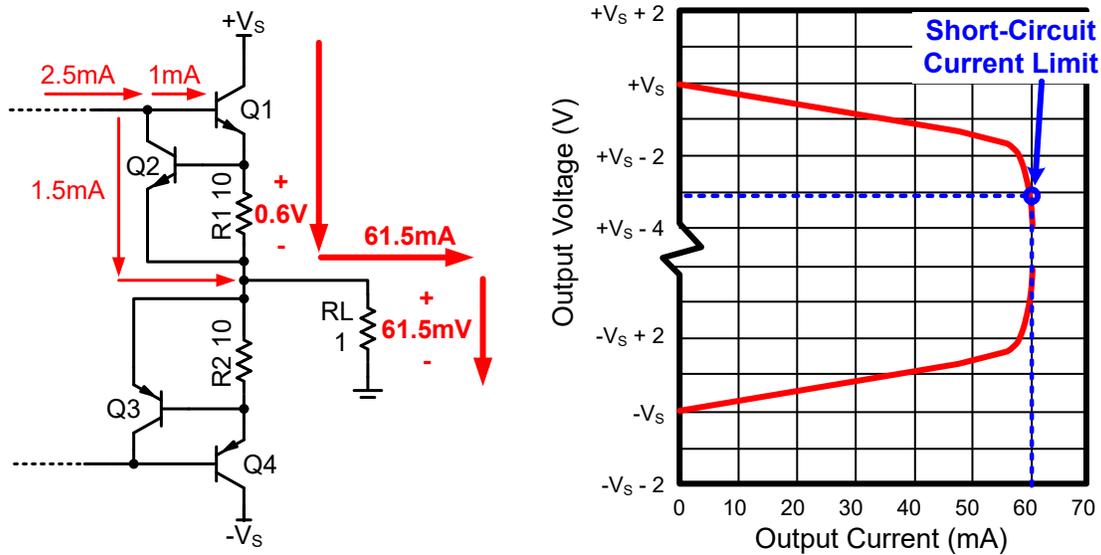


图 13-2. 双极放大器内部的短路保护

14 过载恢复

超过放大器的输出摆幅范围会导致双极输出级中的晶体管饱和，而在 CMOS 中则会导致三极管饱和。在导致违反输出摆幅的输入条件消失后，输出需要一些时间才能离开此非线性条件。该时间段称为过载恢复时间。由于在饱和状态下，晶体管增益异常低，并且集电极到基极结点正向偏置，所以将双极晶体管从饱和状态转换到线性运行状态会引入延迟。这种异常情况需要一些时间才能自行逆转。

许多放大器数据表都会提供显示输出过载恢复时间的规格或图表。此规格与驱动输出超出有效输出电压摆幅限制有关。当超过输入共模限值时，可能会发生类似的现象，但通常不会指定这种效应。对于特定器件，过载恢复时间可能会有所不同，具体取决于输出是饱和到正电源轨还是负电源轨。之所以存在这种差异，是因为这两种情况下饱和的输出晶体管类型不同，并且两种不同的晶体管类型具有不同的规格。还值得注意的是，与传统放大器相比，零漂移放大器类型的过载恢复时间明显更长。这是因为饱和放大器具有非常大的差分输入电压，而零漂移校准机制会尝试纠正该误差。在输入转换到有效范围后，零漂移校准需要几个时钟周期才能从过载情况中恢复，因此 $10\ \mu\text{s}$ 到 $50\ \mu\text{s}$ 的恢复时间并不少见。

图 14-1 展示了 OPA828 的典型过载恢复图。在此示例中，放大器配置为 -10V/V 的增益，并施加 -2V 的输入以将输出饱和至 $+18\text{V}$ 。输入信号从 -2V 跃升至 0V ，以使输出退出饱和状态。从阶跃开始到输出退出饱和状态的延迟表示正过载恢复时间。负过载恢复时间使用相同的方法，但输入阶跃是从 $+2\text{V}$ 转换为 0V 。请注意，这两种情况下的正负恢复时间不同（分别为 40ns 和 50ns ）。

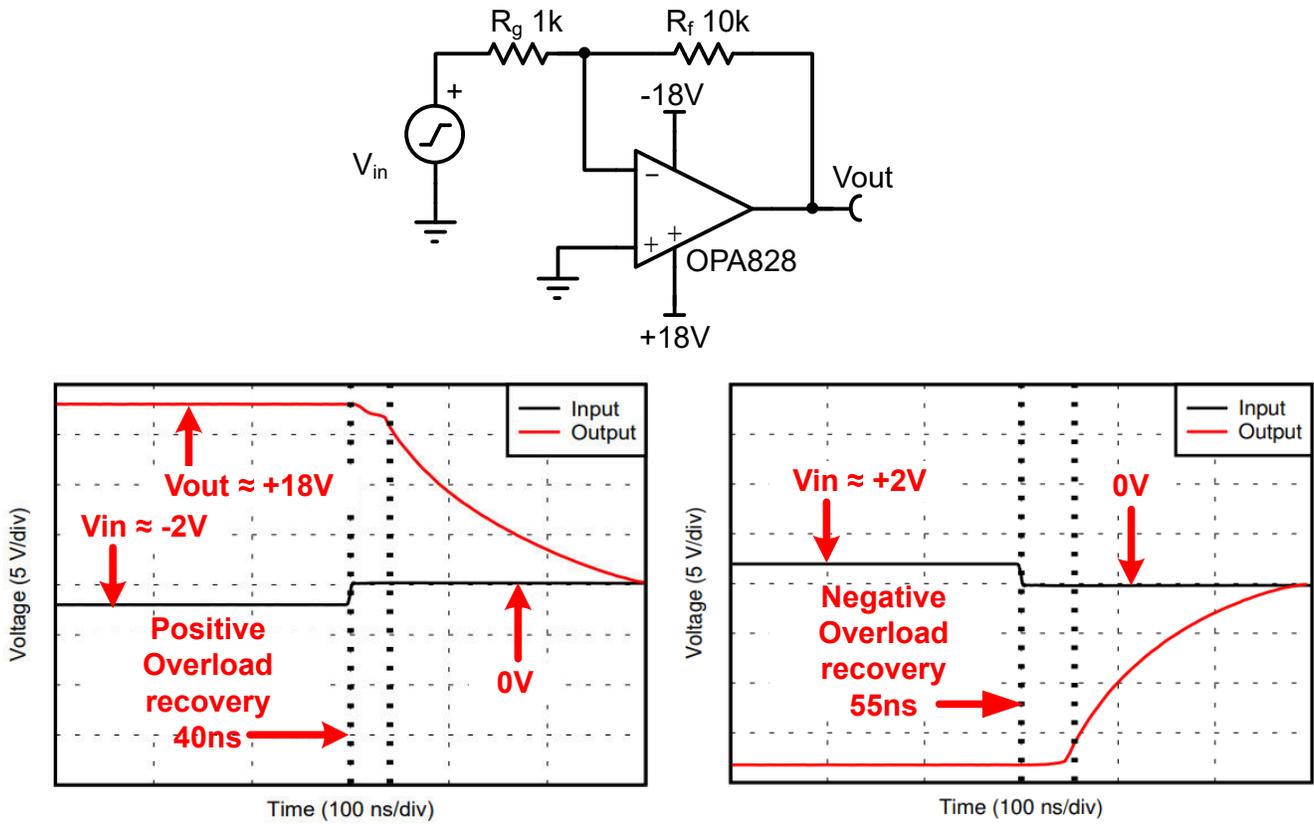


图 14-1. OPA828 上的过载恢复

15 输入和输出摆幅限制期间的电源电流

大部分运放电源电流会流经放大器输出级。对于双极放大器，将输出级驱动至超过输出摆幅限制会导致其中一个输出晶体管饱和。双极晶体管饱和会导致电流增益急剧下降。输出级和先前级中电流增益的降低会导致这些晶体管的输入基极电流显著增加，从而使运放的总电源电流增大。对于具有压摆增强电路的电路，电源电流的这种增加通常甚至更高，因为在输出被驱动至电源轨时通常会触发压摆增强。OPA828 是一个具有特殊功能的器件示例，该功能可在输出被驱动至电源轨时禁用压摆增强电路。与不包含此功能的其他类似器件相比，此功能可显著降低电源电流（请参阅图 15-1）。

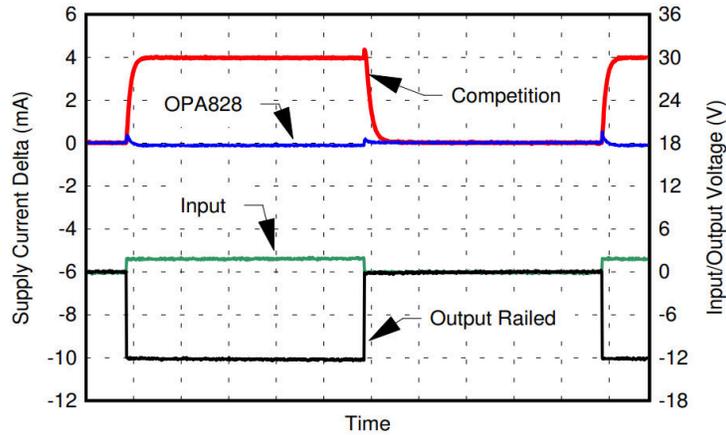


图 15-1. 输出过载时的电源电流变化 (OPA828 与竞争产品相比)

当 CMOS 输出级被驱动至电源轨时，晶体管进入三极管状态（完全导通）。在这种情况下，输出级的偏置不会像双极配置中那样被打断，因此输出级电流不会显著增加。具有压摆增强功能的 CMOS 放大器是例外情况，这些放大器不包含前面提到的禁用功能。

从输入角度来看，电源电流通常不会因违反共模范围而受到影响，但是双极器件的输入偏置电流 (I_B) 会受到影响。每当双极晶体管饱和时，电流增益 (β) 会显著减小，从而导致基极电流增大。由于 CMOS 器件受电压控制，因此在超出共模范围期间发生的输入级非线性运行不会影响偏置电流。图 15-2 对 CMOS 和双极放大器的输入偏置电流与共模电压间的关系进行了对比。

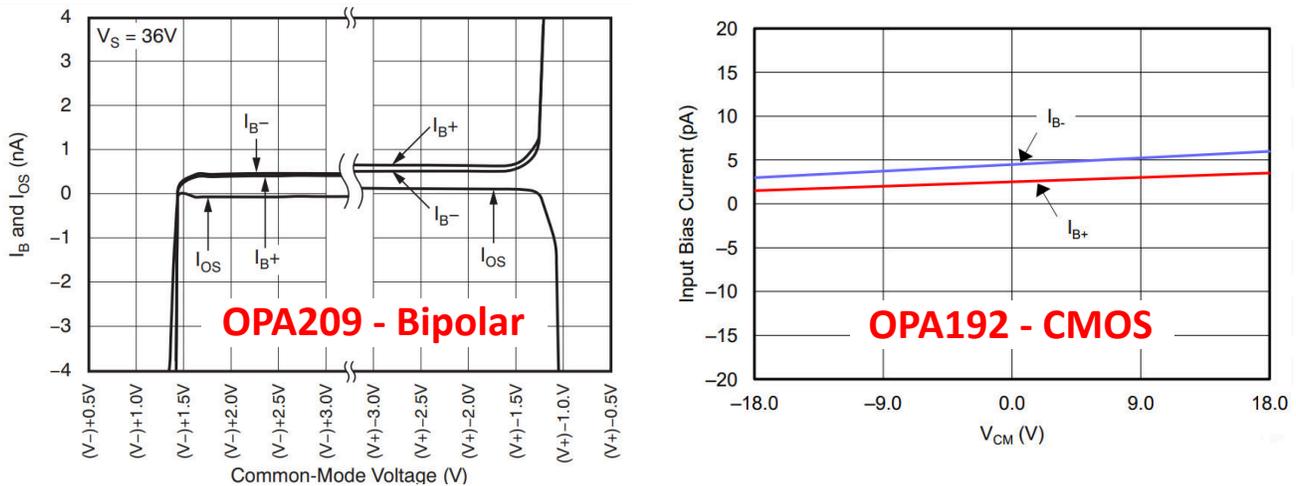


图 15-2. 偏置电流与共模电压间的关系

16 总结

本文档说明了运放的输入共模和输出摆幅限制。文中简要介绍了内部电路，以便读者直观地了解 CMOS 和双极技术之间的差异。此外，文中还介绍了放大器轨到轨输入和输出等功能的运行。文中介绍了这些功能相对于失真和噪声以及其他规格的限制和优势。最后介绍了短路保护、过载恢复以及与运放输入和输出级相关的其他功能的运行方式。

17 参考资料

1. Lis, Marek. Interview and discussions on amplifier design, 23 October, 2023.
2. Gray, P. R., Hurst, P. J., Lewis, S. H., Meyer, R. G., 2009, *Analysis and Design of Analog Integrated Circuits*, Wiley; 5th edition
3. Williams, I., Kay, A., *Input and Output Limitations*, https://www.youtube.com/watch?v=q9jz1cY_1ts
4. Williams, I., Kay, A., *Input and Output Limitations - Common Mode Voltage*, <https://www.youtube.com/watch?v=D60-68JcQD0>
5. Williams, I., Kay, A., *Input and Output Limitations - Output Swing*, <https://www.youtube.com/watch?v=MgZKjcrBsP4>

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司