

Application Note

DP83869 疑难解答指南



Alvaro Reyes

摘要

DP83869HM 是一款稳健耐用型全功能千兆位物理层 (PHY) 收发器。[了解 DP83869 的不同工作模式](#) 更详细地介绍了 DP83869HM 的每种模式。本应用手册旨在帮助对设计中的 DP83869HM 进行故障排除，并展示在 PHY 无法按预期工作时应采取的措施。

内容

1 DP83869 应用概述	2
2 排查应用问题	3
2.1 配置正确的运行模式.....	3
2.2 原理图和布局检查清单.....	3
2.3 元件检查清单.....	4
2.4 外设引脚检查.....	5
2.5 具有各种环回模式的内置自检.....	9
2.6 调试 MAC 接口.....	10
3 澄清了运行模式	15
3.1 桥接模式.....	15
3.2 光纤配置.....	16
4 工具和参考	17
4.1 DP83869HM 寄存器访问.....	17
4.2 扩展寄存器访问.....	18
4.3 Linux 上的软件和驱动程序调试.....	20
5 总结	21
6 参考资料	22

商标

MSP430™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 DP83869 应用概述

DP83869HM 器件是一款集成了 PMD 子层的稳健耐用型全功能千兆位物理层 (PHY) 收发器，支持 10BASE-Te、100BASE-TX 和 1000BASE-T 以太网协议。DP83869 还支持 1000BASE-X 和 100BASE-FX 光纤协议。

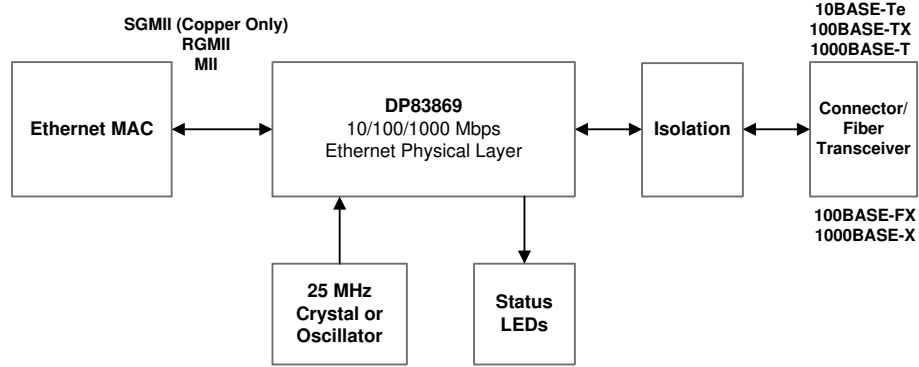


图 1-1. 标准以太网系统方框图

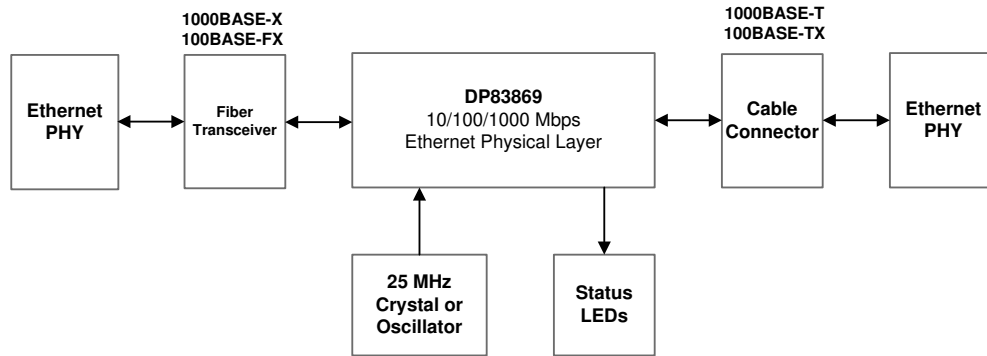


图 1-2. 媒介转换器系统方框图

2 排查应用问题

以下各节从较高层次介绍调试方法，尝试从具有广泛影响的应用特性开始，然后致力于研究设计的更重点方面。

2.1 配置正确的运行模式

DP83869HM 的运行模式是通过 OPMODE[0]、OPMODE[1] 和 OPMODE[2] 搭接配置的。表 2-1 中提供了每个 OPMODE 配置的简要总结。如需了解更多信息，请参阅数据表的编程部分。

要验证 DP83869HM 的运行模式，可读取寄存器 0x6E 进行确认。如果寄存器 0x6E 与您预期的硬件搭接配置不匹配，则系统中的某个器件会导致 PHY 搭接至不正确的模式。确保 GPIO_1、RX_D3 和 RX_D2 (分别负责 OPMODE[0..2] 的引脚) 线路在 PHY 启动期间保持静默。

寄存器 0x6E 是只读的，这意味着不能通过写入该寄存器来更改运行模式。DP83869HM 的软件配置可通过寄存器 0x1DF 进行，该寄存器允许通过写入来配置 OPMODE。某些运行模式需要比寄存器 0x1DF 更多的寄存器写入操作，此信息在数据表的运行模式的寄存器配置部分中提供。

备注

寄存器 0x6E 和 0x1DF 是扩展寄存器，不能直接访问。请参考节 4.2。

表 2-1. 功能模式自动加载表

引脚名称	搭接名称	引脚数	默认值	OPMODE[2]	OPMODE[1]	OPMODE[0]	功能模式
JTAG_TDO/ GPIO_1	OPMODE[0]	22	0	0	0	0	RGMII 转铜缆 (1000Base-T/100Base-TX/10Base-Te)
				0	0	1	RGMII 转 1000Base-X
RX_D3	OPMODE[1]	36	0	0	1	0	RGMII 转 100Base-FX
				0	1	1	RGMII-SGMII 桥接模式
RX_D2	OPMODE[2]	35	0	1	0	0	1000Base-T 转 1000Base-X
				1	0	1	100Base-Tx 转 100Base-FX
				1	1	0	SGMII 转铜缆 (1000Base-T/100Base-TX/10Base-Te)
				1	1	1	用于边界扫描的 JTAG

2.2 原理图和布局检查清单

可在产品页面上找到的参考原理图和布局建议检查清单：

[DP83869HM 产品页面](#)

2.3 元件检查清单

磁性元件：

以下指南是兼容磁性元件的主要参考规格：

表 2-2. 磁性电气规格

参数	测试条件	典型值	单位
匝数比	±2% 容差	1:1	-
插入损耗	1-100MHz	-1	dB
回波损耗	1-30MHz	-16	dB
	30-60MHz	-12	dB
	60-80MHz	-10	dB
差分至共模抑制比	1-50MHz	-30	dB
	60-150MHz	-20	dB
串扰	30MHz	-35	dB
	60MHz	-30	dB
开路电感	8mA 直流偏置	350	μ H
隔离	HPOT	1500	Vrms

- 匝数比
 - 理想情况下为 2%，但 3% 也可以接受
- 插入损耗
 - 尽可能接近 0dB
- 回波损耗
 - 等于或小于表 2-2 中指定的幅度
 - 如果规格给出 -16dB 的典型值，建议找到具有 -16dB、-17dB 的元件。

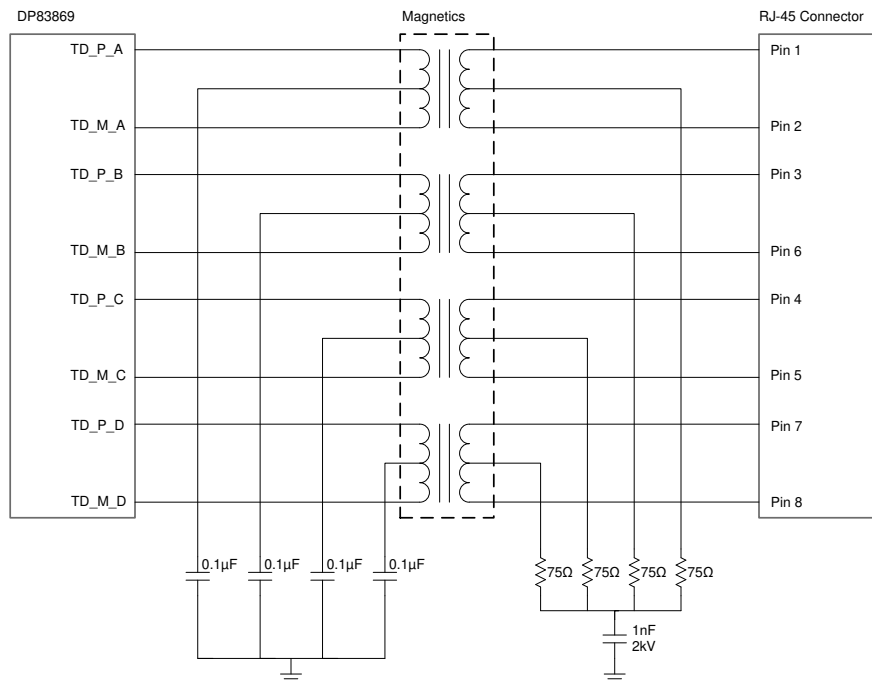


图 2-1. PHY 至 RJ45 和磁性元件

- 连接到 PHY 一侧的每个中心抽头必须相互隔离，并通过去耦电容器（建议使用 0.1μF）接地。
- 建议将 Pulse Electronics 器件 HX5008FNL 用于分立式磁性元件解决方案。

晶体或振荡器

以下指南是兼容晶体和振荡器的主要参考规格：

表 2-3. 25MHz 晶体规格

参数	测试条件	最小值	典型值	最大值	单位
频率			25		MHz
频率容限	包括工作温度、老化等因素			±100	ppm
负载电容		15		40	pF
ESR				50	Ω

表 2-4. 25MHz 振荡器规格

参数	测试条件	最小值	典型值	最大值	单位
频率			25		MHz
频率容限	工作温度，1 年老化			±100	ppm
上升和下降时间	20% - 80%			5	ns
Symmetry	占空比	40%		60%	

2.4 外设引脚检查

以下部分详细介绍了运行期间 PHY 各种外设输出引脚的预期值。测量并比较标注的引脚输出以验证 PHY 的运行。

2.4.1 电源

电源是第一个要检查的关键项。为器件加电，并在尽可能靠近引脚的位置对电源执行直流测量。确认每个测量值均在数据表的建议运行条件部分中定义的限值范围内。

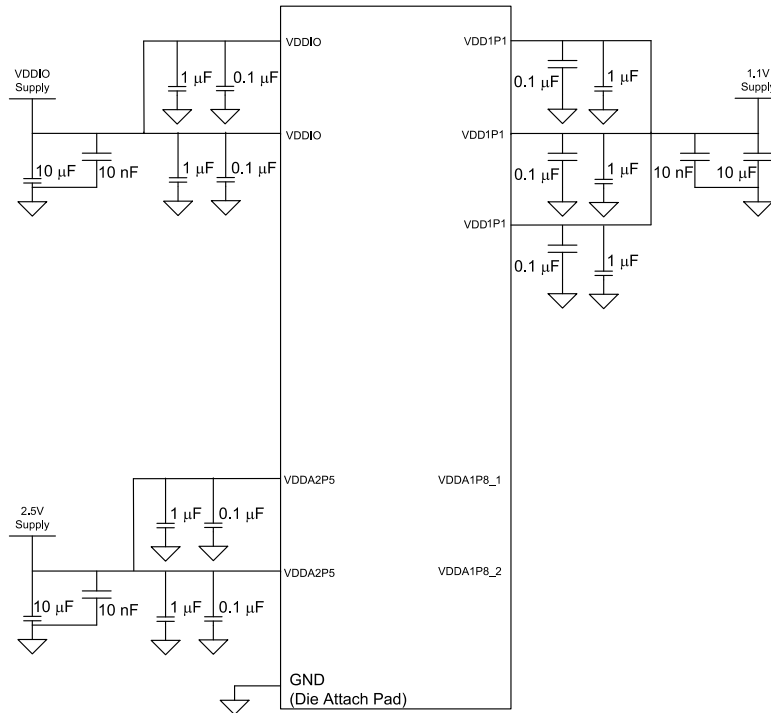


图 2-2. 双电源配置

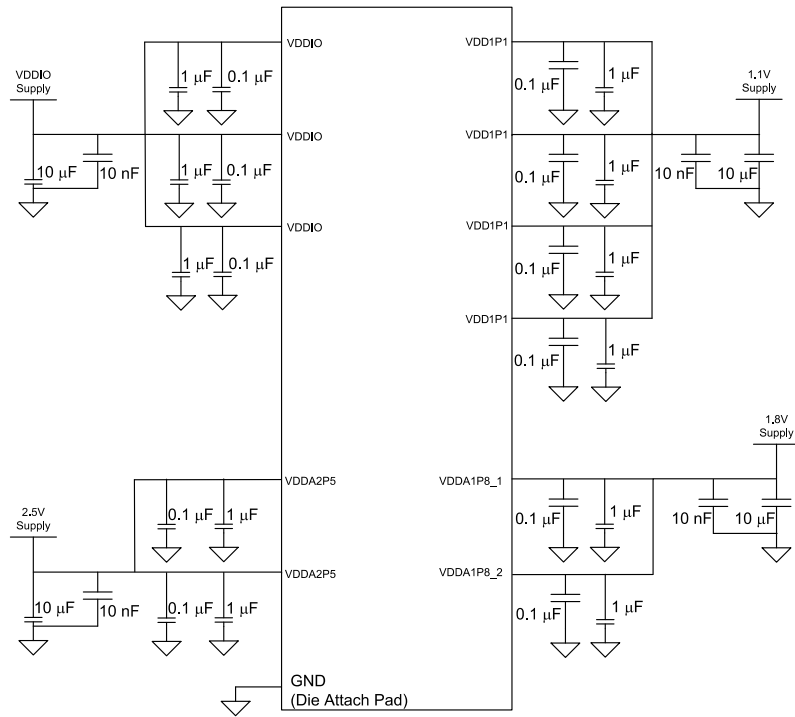


图 2-3. 三电源配置

DP83869 支持两种电源配置，如图 2-2 和图 2-3 所示。

在三电源配置下运行时，我们建议将所有电源一起供电。如果无法同时为所有电源供电，则首先为 VDD1P1 和 VDD2P5 供电，然后在 50ms 内为 VDDIO 和 VDD1P8 供电。将 $1\ \mu\text{F}$ 和 $0.1\ \mu\text{F}$ 去耦电容器尽可能靠近元件 VDD 引脚放置，并将 $0.1\ \mu\text{F}$ 电容器最靠近该引脚放置。

在双电源配置下运行时，使两个 VDDA1P8 引脚保持断开状态，并为所有电源供电。如果无法同时为所有电源供电，则首先为 VDDA2P5 和 VDD1P1 供电，然后在 50ms 内为 VDDIO 供电。将 $1\ \mu\text{F}$ 和 $0.1\ \mu\text{F}$ 去耦电容器尽可能靠近元件 VDD 引脚放置，并将 $0.1\ \mu\text{F}$ 电容器最靠近该引脚放置。

2.4.2 RBIAS 电压和电阻

RBIAS 电阻器用于在 PHY 中产生内部偏置电流和电压。该电阻器的额定容差为 1%，因此 PHY 能够满足严格的 IEEE 802.3 规范。

测量 RBIAS 电阻两端电压的直流值，并确认电压为 1V。

为电路板断电并验证 RBIAS 电阻器值是否为 $11k\Omega \pm 1\%$ 。

2.4.3 探测 XI 时钟

验证频率和信号完整性。为了实现链路完整性，时钟必须为 $25MHz \pm 50ppm$ 。如果使用晶体作为时钟源，则探测 CLK_OUT 信号。探测晶体可以改变容性负载，从而改变工作频率。CLK_OUT 上的默认信号是 XI 基准的缓冲版本，可提供代表性测量。

2.4.4 探测 RESET_N 信号

复位引脚为低电平有效。确认控制器未将 RESET_N 信号驱动为低电平；否则，器件将保持复位状态并且无法响应。

2.4.5 在初始化期间探测 Strap 配置引脚

在某些情况下，电路板上的其他器件（例如，MAC）会意外地拉动或驱动这些引脚。确认这些信号处于数据表中所述的目标电压范围内。可在上电期间以及上电后 RESET_N 信号有效时进行测量。

为了进一步确认，可以从寄存器中读取自举值。这些值可在寄存器 0x006E (STRAP_STS) 中找到。

备注

寄存器 0x6E 是扩展寄存器，不能直接访问。请参考节 4.2。

2.4.6 探测串行管理接口信号 (MDC、MDIO)

未驱动时，MDIO 需要一个 $2.2k\Omega$ 上拉至 I/O 电源。探测 MDIO 以确认默认电压。尝试读取寄存器。在读取和写入操作期间探测 MDC/MDIO 信号，并参考下面的预期波形：

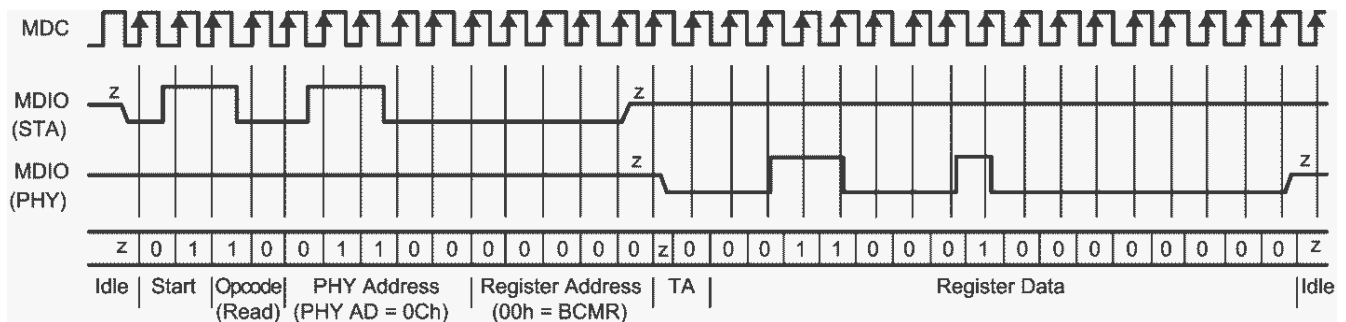


图 2-4. 典型的 MDC/MDIO 读取操作

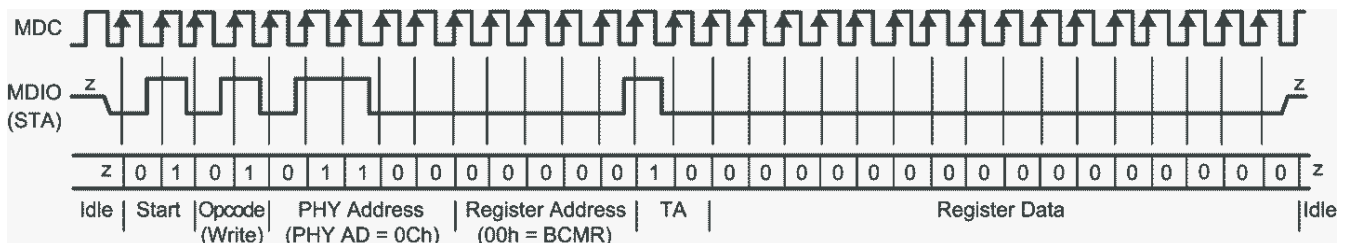


图 2-5. 典型的 MDC/MDIO 写入操作

2.4.7 探测 MDI 信号

DP83869 有四个差分对用于发送数据：

- TD_P_A | TD_M_A
- TD_P_B | TD_M_B
- TD_P_C | TD_M_C
- TD_P_D | TD_M_D

在 OpMode : 000，RGMII 转铜缆中，探测通道可让您观察链路脉冲，此脉冲确认 PHY 已打开并尝试进行连接。

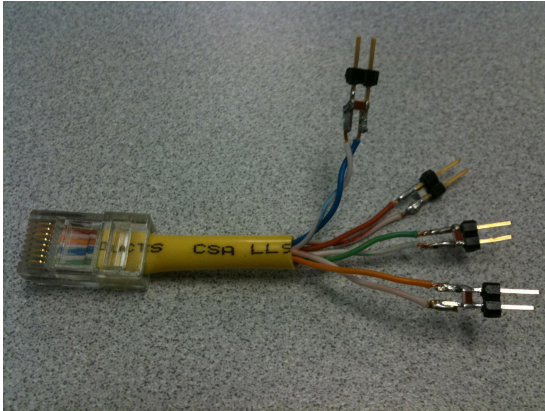


图 2-6. 用于 MDI 信号测量的 100Ω 端接电缆

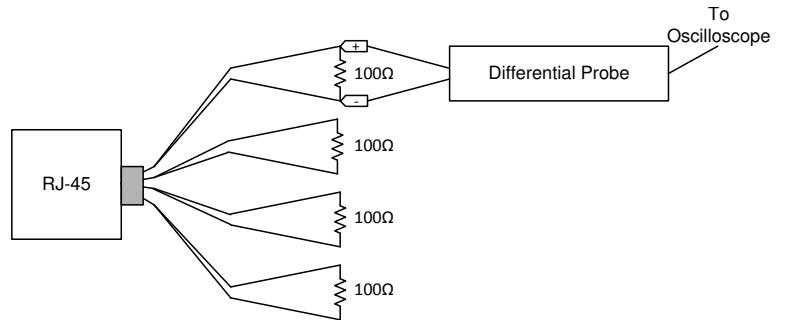


图 2-7. 1000M 端接电缆的连接图

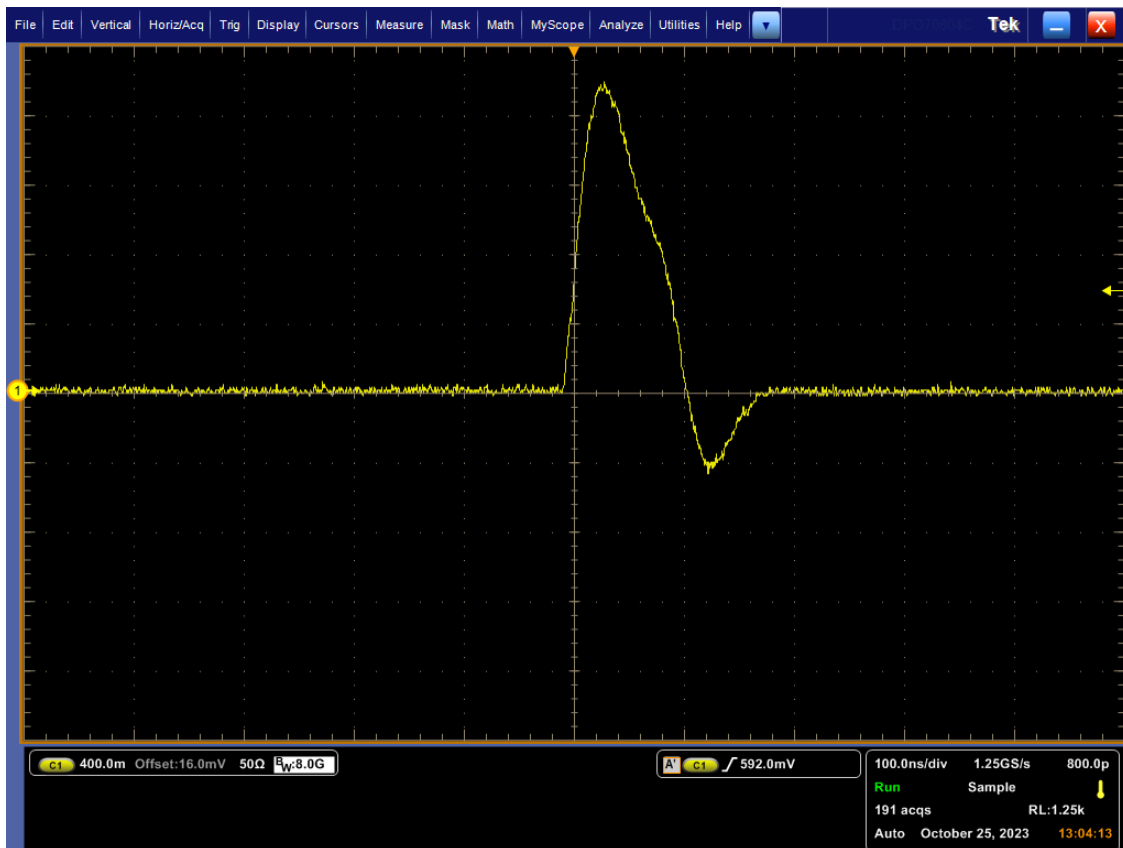


图 2-8. 链路脉冲波形

2.5 具有各种环回模式的内置自检

提供了多个环回选项，可用于测试和验证 PHY 中的各种功能块。启用环回模式后，可以对数字和模拟数据路径进行电路内测试。通常，DP83869HM 可配置为任何一种近端环回模式，也可配置为远端（反向）环回模式。数据表中的环回模式部分提供了有关环回以及如何配置环回的更多详细信息。

环回的可用性取决于 PHY 的工作模式。这些环回模式下的链路状态也受工作模式的影响。表 2-5 列出了环回不可用的例外情况。

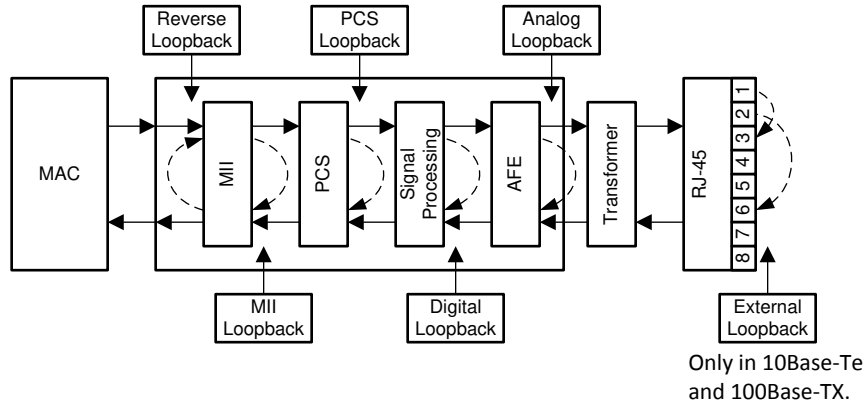


图 2-9. 环回

表 2-5. 环回可用性例外

OP 模式	环回	例外
铜	PCS	10M
光纤	MII	100M
	PCS	100M
	模拟	100M、1000M
SGMII 至 RGMII	PCS	10M、100M、1000M
	数字	10M、100M、1000M
	模拟	10M、100M、1000M
	外部	10M、100M、1000M
SGMII 至 RGMII	PCS	10M、100M、1000M
	外部	10M、100M、1000M
介质转换器	MII	100M、1000M
	模拟	100M 光纤接口
	外部	100M 光纤接口 100M、1000M 铜缆接口

2.6 调试 MAC 接口

2.6.1 RGMII

参考本节中的波形，验证移位和对齐模式下 RGMII 的预期 MAC 数据和时钟信号。要捕获数据和时钟信号，请在靠近接收器端的位置进行测量。请注意以下有关选择正确延迟模式的要求：

表 2-6. 选择正确的 RGMII 延迟模式

如果 MAC 的配置为：	所需的 PHY 配置
TX 端的 RGMII 对齐模式	TX 端的 RGMII 移位模式
RX 端的 RGMII 对齐模式	RX 端的 RGMII 移位模式
TX 端的 RGMII 移位模式	TX 端的 RGMII 对齐模式
RX 端的 RGMII 移位模式	RX 端的 RGMII 对齐模式

RX_D[3:0] 数据与 RX_CLK 对齐

对于在 RX 对齐模式下设置为 10/100Mbps 的 PHY，探测 MAC 端的时钟和数据信号，并与下图的参考波形进行比较。

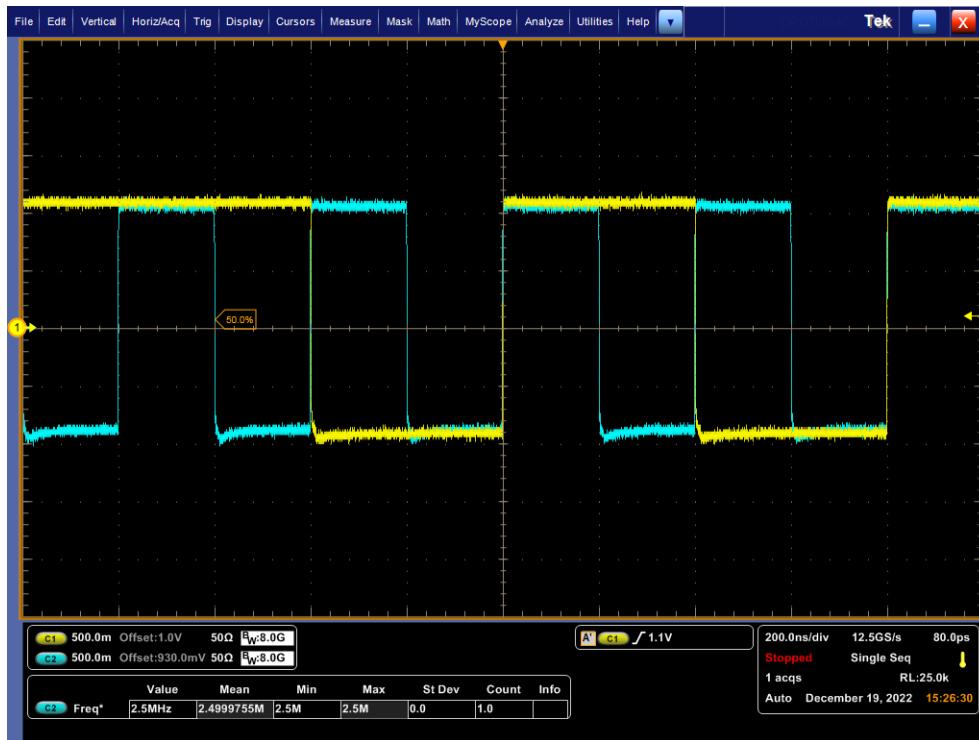


图 2-10. 10Mbps 数据与 RX_CLK 对齐

验证时钟 (C2) 的频率是否为 2.5MHz，以及在时钟的上升沿对数据 (C1) 进行采样。

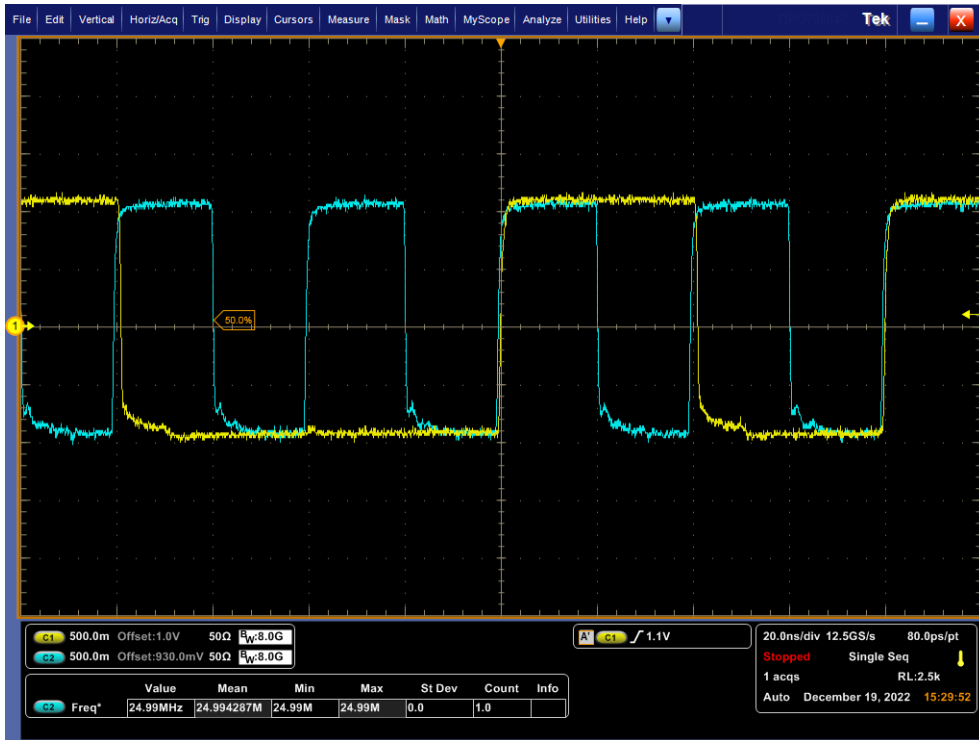


图 2-11. 100Mbps 数据与 RX_CLK 对齐

验证时钟 (C2) 的频率是否为 25MHz，以及在时钟的上升沿对数据 (C1) 进行采样。

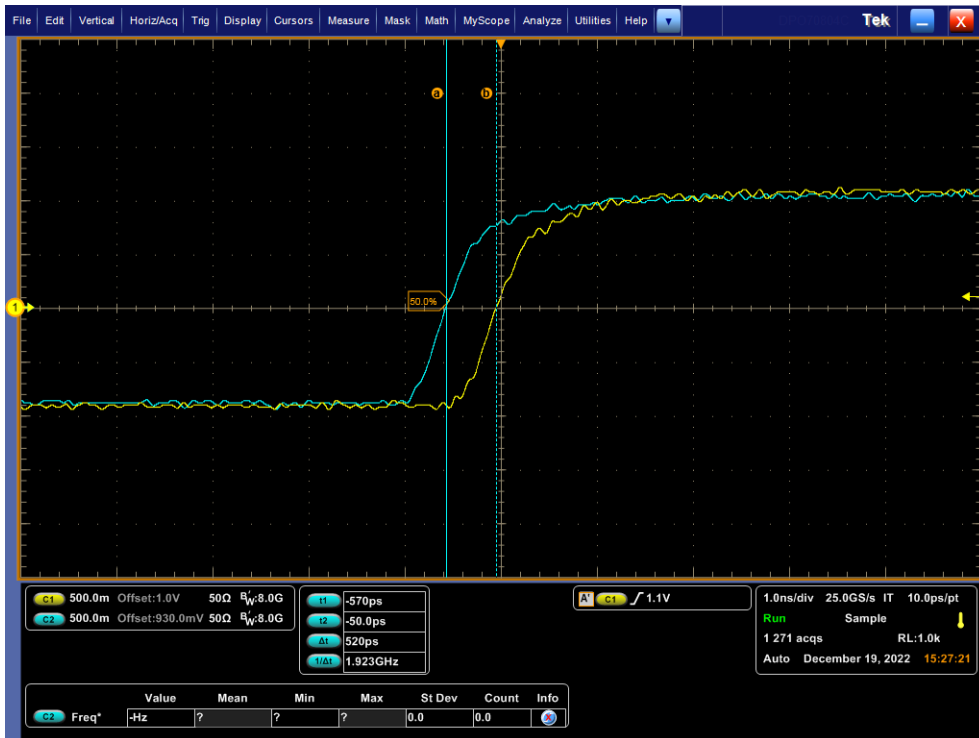


图 2-12. 对齐模式下的 10Mbps 数据和时钟延迟

验证对齐模式下时钟和数据之间的延迟是否小于 500ps。

移位模式下的 RX_D[3:0] 数据和 RX_CLK

对于在 RX 移位模式 (0x32) 下设置为 10/100Mbps 的 PHY，探测 MAC 端的时钟和数据信号，并与下面的参考波形进行比较。

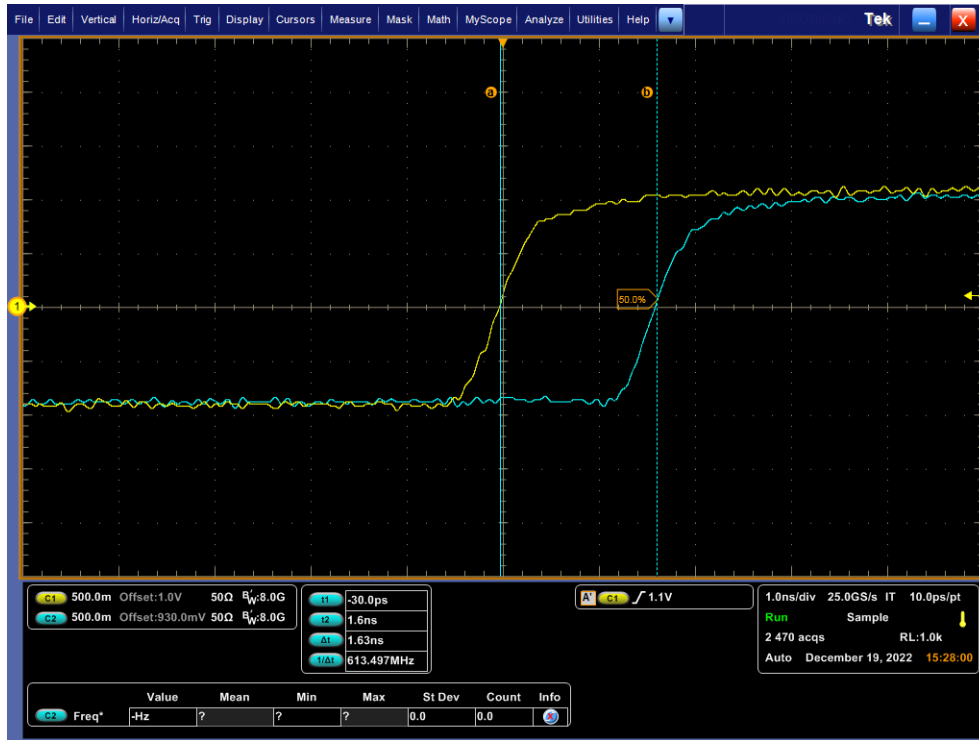


图 2-13. 移位模式下的 10Mbps 数据和 RX_CLK (4ns 编程延迟)

验证移位模式下时钟和数据之间的延迟是否大于 1ns。编程的延迟是相对于时钟在对齐模式下的初始位置。在设置移位模式之前和之后测量时钟位置的差值将得到一个更接近编程延迟的值。

移位和对齐模式下为 TX_D[3:0] 和 TX_CLK

对于在 TX 移位或对齐模式下设置的 PHY，探测 PHY 端的数据和时钟信号，并验证是否满足以下时序要求：

参数	描述	最小值	标称值	最大值	单位
T _{skewT}	数据到时钟输出偏斜 (在变送器处)	- 500	0	500	ps
T _{skewR}	数据到时钟输入偏斜 (在接收器处)	1	1.8	2.6	ns
T _{setupT}	数据到时钟输出设置 (在变送器处 - 内部延迟)	1.2	2		ns
T _{holdT}	时钟到数据输出保持 (在变送器处 - 内部延迟)	1.2	2		ns
T _{setupR}	数据到时钟输入设置 (在接收器处 - 内部延迟)	1	2		ns
T _{holdR}	时钟到数据输入保持 (在接收器处 - 内部延迟)	1	2		ns
T _{cyc}	时钟周期时长	7.2	8	8.8	ns
Duty_G	千兆位的占空比	45	50	55%	
Duty_T	10/100T 的占空比	40	50	60%	
T _R	上升时间 (20% 至 80%)			0.75	ns
T _F	下降时间 (20% 至 80%)			0.75	ns

2.6.2 SGMII

串行千兆位媒体独立接口 (SGMII) 提供了一种在 100/1000 PHY 与 MAC 之间传输网络数据和端口速度的方法，其信号引脚 (4 或 6 引脚) 明显少于 GMII (24 引脚) 或 RGMII (12 引脚) 所需的信号引脚。SGMII 接口使用 1.25Gbps LVDS 差分信号，与 GMII 或 RGMII 相比，它具有减少 EMI 辐射的额外优势。

SGMII 接口包含自动协商功能。自动协商提供了一种在 PHY 和 MAC 之间交换控制信息的机制。这允许根据 MDI 侧的媒体速度模式分辨率自动配置接口。SGMII 自动协商是默认运行模式，但可以通过写入寄存器 0x14[7] = 0 来禁用。

数据表中包含的 SGMII 输出规格规定了输出差分电压，这指的是峰峰值、SO_P - SO_N。这意味着 SO_P 和 SO_N 信号各自约为 $\pm 0.55V$ 。

表 2-7. SGMII 输出规格

SGMII 输出		最小值	典型值	最大值	单位
输出差分电压	SO_P 和 SO_N, 交流耦合	0.95	1.00	1.05	V

所有 SGMII 连接必须通过 0.1 μF 电容器进行交流耦合。

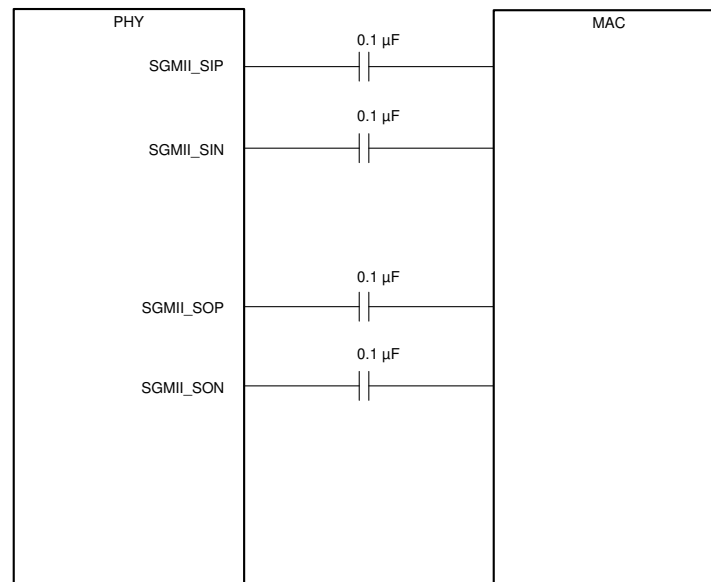


图 2-14. SGMII 4 线制连接

3 澄清了运行模式

虽然数据表提供了足够的信息，但本节是精简版，可帮助您了解如何正确使用和配置这些模式。

3.1 桥接模式

DP83869HM 支持两种类型的桥接模式，以在两种 MAC 接口类型之间转换数据。这两种类型是：

- RGMII 转 SGMII 模式
- SGMII 转 RGMII 模式

命名约定暗示了 MAC 到 PHY 以及 DP83869HM 的功能根据所选模式而变化。如需了解更多信息，请参阅数据表的桥接模式部分。

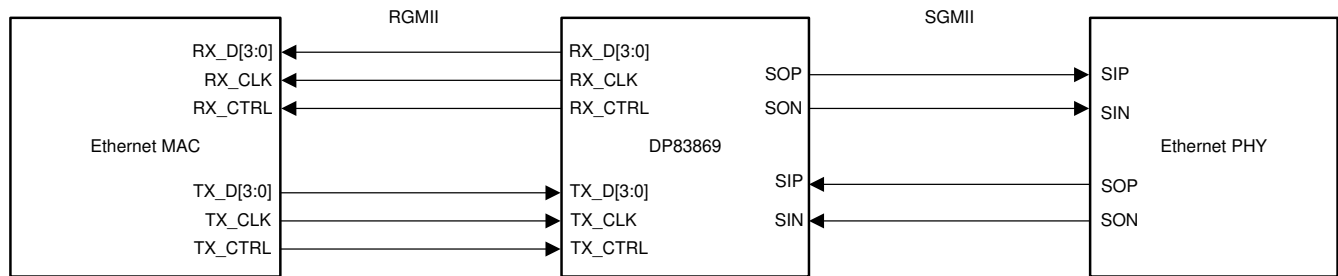


图 3-1. DP83869HM RGMII 转 SGMII 桥接器

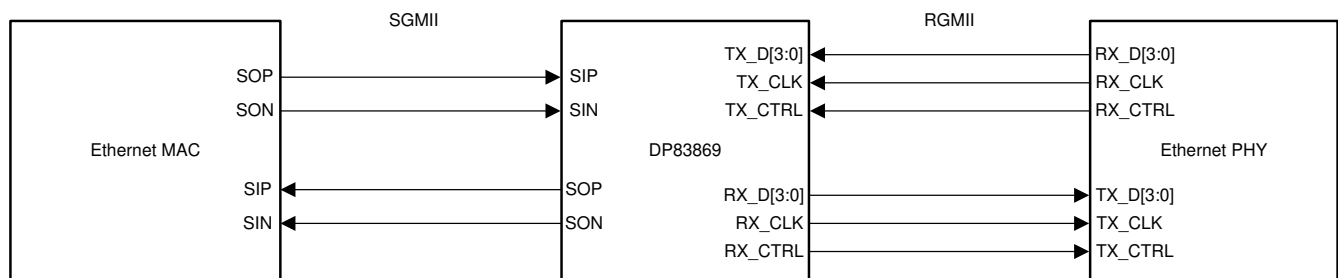


图 3-2. DP83869HM SGMII 转 RGMII 桥接器

3.2 光纤配置

DP83869HM 能够进行 100Base-FX 和 1000Base-X 光纤通信。使用光纤时，速度不是由自动协商决定的。链路的两端必须配置为相同的运行速度。用于光纤的引脚也与用于 SGMII 的引脚相同：SIP/SIN 和 SOP/SON。DP83869HM 必须设置为 SGMII 转铜缆或 RGMII/MII 转光纤。无法进行 SGMII 与光纤的连接。

表 3-1. 差分 SGMII 或光纤数据引脚说明

引脚		I/O	类型	说明
编号	名称			
14	SON	O	模拟	差分 SGMII 或光纤数据输出：该信号以 SGMII 和光纤模式将数据从 PHY 传输到 MAC、光纤收发器或链路伙伴。该引脚通过 0.1 μ F 电容器与远处器件进行交流耦合。该引脚提供 LVDS 信号。光收发器可能需要额外的元件。
15	SOP	O	模拟	
16	SIP	I	模拟	差分 SGMII 或光纤数据输入：该信号以 SGMII 和光纤模式将数据从 MAC、光纤收发器或链路伙伴传输到 PHY。该引脚通过 0.1 μ F 电容器与远处器件进行交流耦合。该引脚接受 LVDS 信号。光收发器可能需要额外的元件。
17	SIN	I	模拟	

3.2.1 光纤寄存器

DP83869HM 有几个与光纤相关的寄存器，本节旨在总结它们的一些功能并展示如何调试。链路状态始终可以在寄存器 0x01 中检查，但寄存器 0xC01 会检查光纤链路。

表 3-2. 寄存器 0xC01 行为

模式	寄存器 0xC01 行为
RGMII 转光纤	行为与寄存器 0x01 相同，这意味着读取寄存器 0xC01 没有额外的好处
媒体转换器模式	<p>情况 1：铜缆链路断开，但光纤链路接通 寄存器 0x01 指示链路断开（铜缆侧），但寄存器 0xC01 显示链路接通（光纤侧）。这有助于调试哪根电缆出现故障。</p> <p>情况 2：铜缆链路接通，但光纤链路断开 寄存器 0x01 指示链路断开。如果寄存器 0xC01 显示链路断开，则寄存器 0x01 也断开。</p>

表 3-2 中的第 2 种情况不能完全确定哪个链路已断开。光纤中断状态寄存器 (0xC19) 可用于隔离故障的位置。在第 2 种情况中，可以标记 0xC19[9] (光纤远端故障) 和 0xC19[4] (链路状态更改)。在第 1 种情况中，只有 0xC19[4] 可以标记。

4 工具和参考

以下章节包含与调试相关的其他工具和参考。

4.1 DP83869HM 寄存器访问

如果应用中不能轻松访问寄存器，可从 TI 获取 **USB-2-MDIO GUI**，它可与 **MSP430™ LaunchPad** 搭配使用，并可通过 [TI 网上商店](#) 购买。GUI 支持读写寄存器和运行脚本文件，并可与 DP83869HM 和 TI 以太网产品系列中的其他器件搭配使用。**USB-2-MDIO 用户指南**和 **GUI** 可从[此位置](#)下载。

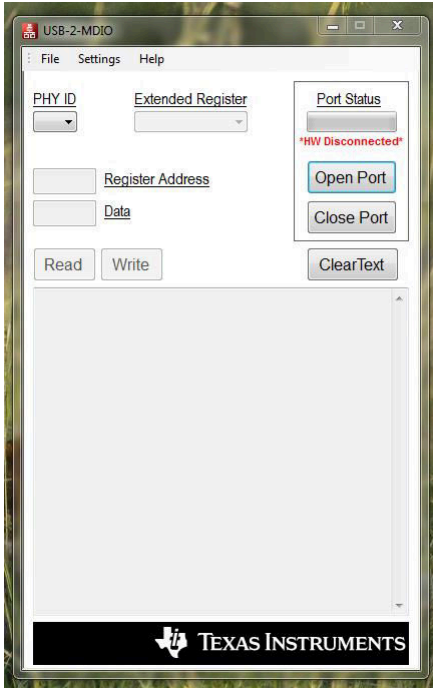


图 4-1. USB-2-MDIO GUI

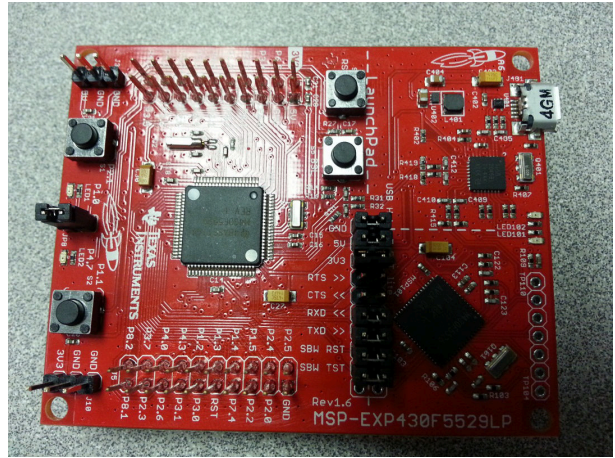


图 4-2. MSP430 LaunchPad

下面是一个示例脚本，也可以在“Help”菜单的 USB-2-MDIO GUI 中找到：

```
// This is how you make a comment. All scripts must start with 'begin'
begin
// To read a register, all you need to do is put down the 4 digit
// HEX value of the registers (from 0000 to FFFF)
// Example to read registers 0001, 000A, and 0017
0001
000A
0017
// To write a register, all you need to do is put down the 4 digit
// HEX value of the register (from 0000 to FFFF) followed by the
// HEX you desire to configure the register to (from 0000 to FFFF)
// Example to write 2100 to register 0000 and
// Example to write 0110 to register 0016
0000 2100
0016 0110
// You must end the script by adding 'end' once you are finished
end
```

由 IEEE 802.3 定义的串行管理接口是单主总线。MDC 时钟由总线主控（通常是以太网 MAC）生成。要使用 USB-2-MDIO GUI，必须在 MSP430 LaunchPad 与 DP83867 MDIO 和 MDC 引脚之间直接建立连接。具体而言，如果将引脚 4.1 连接至 MDC、引脚 4.2 连接至 MDIO 并将任何 GND 连接至 PHY 接地，则允许 MSP 通过 USB-2-MDIO 读取和写入 PHY 的寄存器。

4.2 扩展寄存器访问

DP83869HM 的串行管理接口 (SMI) 功能支持使用寄存器 REGCR (0x0D) 和 ADDAR (0x0E) 以及 IEEE 802.3ah 草案第 22 条所定义的 MDIO 管理器件 (MMD) 间接方法对扩展寄存器组进行读写访问，从而访问第 45 条所定义的扩展寄存器组。

标准寄存器组 MDIO 寄存器 0 至 31 通过正常直接 MDIO 访问或间接方法访问，但寄存器 REGCR (0x0D) 和 ADDAR (0x0E) 除外，仅使用正常 MDIO 事务访问该寄存器。SMI 功能会忽略对这些寄存器的间接访问。

REGCR (0x0D) 是 MDIO 可管理的 MMD 访问控制。通常情况下，寄存器 REGCR(4:0) 为器件地址 DEVAD，可将 ADDAR (0x0E) 寄存器的任何访问引向适当的 MMD。

PHY 支持一个 MMD 器件地址。特定于供应商的器件地址 DEVAD[4:0] = 11111 用于常规 MMD 寄存器访问。

经由寄存器 REGCR 和 ADDAR 的所有访问都必须使用正确的 DEVAD。其他 DEVAD 的事务都会被忽略。

REGCR[15:14] 保存访问功能：地址 (00)、无后增量的数据 (01)、读写时具有后增量的数据 (10) 和仅在写入时具有后增量的数据 (11)。

表 4-1. REGCR DEVAD 函数

REGCR[15:14]	函数
00	通过访问寄存器 ADDAR 可修改扩展寄存器“设置地址”寄存器。为访问扩展寄存器组中的任何寄存器，该地址寄存器应始终处于初始化状态。
01	通过访问寄存器 ADDAR 可访问由地址寄存器中值所选择的扩展寄存器组中的寄存器。
10	通过访问寄存器 ADDAR 可访问由地址寄存器中值所选择的扩展寄存器组中的寄存器。访问完成后，读取和写入操作都会使地址寄存器中的值递增。
11	通过访问寄存器 ADDAR 可访问由地址寄存器中值所选择的扩展寄存器组中的寄存器。访问完成后，仅写入访问会使地址寄存器中的值递增。对于读取访问，地址寄存器中的值保持不变。

以下小节介绍了如何使用寄存器 REGCR 和 ADDAR 对扩展寄存器组执行操作。这些描述使用器件地址进行常规 MMD 寄存器访问 (DEVAD[4:0] = 11111)。

4.2.1 读取 (无后增量) 操作

如需读取扩展寄存器组中的寄存器：

指令	示例：读取 0x0170
1.将值 0x001F (地址函数字段 = 00, DEVAD = 31) 写入寄存器 REGCR。	将寄存器 0x0D 写入值 0x001F
2.将所需寄存器地址写入寄存器 ADDAR。	将寄存器 0x0E 写入值 0x0170
3.将值 0x401F (数据, 无后增量函数字段 = 01, DEVAD = 31) 写入寄存器 REGCR。	将寄存器 0x0D 写入值 0x401F
4.将所需扩展寄存器组寄存器的内容读取到寄存器 ADDAR。	读取寄存器 0x0E

随后读取寄存器 ADDAR (第 4 步)，继续读取由地址寄存器中值所选择的寄存器。

备注

若之前已配置地址寄存器，则可跳过步骤 (1) 和 (2)。

4.2.2 写入 (无后增量) 操作

如需在扩展寄存器组中写入寄存器：

指令	示例：设置寄存器 0x0170 = 0C50
1.将值 0x001F (地址函数字段 = 00, DEVAD = 31) 写入寄存器 REGCR (0x0D)。	将寄存器 0x0D 写入值 0x001F
2.将所需寄存器地址写入寄存器 ADDAR (0x0E)。	将寄存器 0x0E 写入值 0x0170
3.将值 0x401F (数据, 无后增量函数字段 = 01, DEVAD = 31) 写入寄存器 REGCR。	将寄存器 0x0D 写入值 0x401F
4.将所需扩展寄存器组寄存器的内容写入寄存器 ADDAR。	将寄存器 0x0E 写入值 0x0C50

随后写入寄存器 ADDAR (第 4 步)，继续重写由地址寄存器中值所选择的寄存器。

备注

若之前已配置地址寄存器，则可跳过步骤 (1) 和 (2)。

4.3 Linux 上的软件和驱动程序调试

PHY 在 Linux 系统上运行所需的两个基本元件是器件树和驱动程序文件，DP83869HM 驱动程序可在[此处](#)找到。以下是器件树外观的示例格式。可在以下路径下的任何开源内核上找到该示例：root/Documentation/devicetree/bindings/net/ti。

```
#include <dt-bindings/net/ti-dp83869.h>
mdio0 {
    #address-cells = <1>;
    #size-cells = <0>;
    ethphy0: ethernet-phy@0 {
        reg = <0>;
        tx-fifo-depth = <DP83869_PHYCR_FIFO_DEPTH_4_B_NIB>;
        rx-fifo-depth = <DP83869_PHYCR_FIFO_DEPTH_4_B_NIB>;
        ti,op-mode = <DP83869_RGMII_COPPER_ETHERNET>;
        ti,max-output-impedance;
        ti,clk-output-sel = <DP83869_CLK_O_SEL_CHN_A_RCLK>;
        rx-internal-delay-ps = <2000>;
        tx-internal-delay-ps = <2000>;
    };
};
```

4.3.1 普通端子输出

以下部分旨在提供可用于调试驱动程序相关问题的常见终端命令。

```
$ dmesg | grep "mdio"
```

可能的输出之一如下所示：

```
$ mdio_bus xxx.ethernet-x: MDIO device at address 8 is missing
```

该消息指示 PHY 未在 MDIO 总线上找到，这可能是由多个问题引起的。一种常见原因是器件树缺失或不正确，但也可能是由于 PHY 无法正常工作或 SMI 连接不良。

一旦可以在 MDIO 总线上检测到 PHY，另一个常见错误消息如下所示：

```
$ Generic PHY xxx.ethernet-x: attached PHY driver [Generic PHY]
```

该消息指示相应 PHY 的驱动程序文件未正确加载或根本不存在，并且加载到通用驱动程序中的 Linux 很可能无法与 PHY 配合使用。在这种情况下，请验证驱动程序是否已成功编译，是否是在构建 Linux 时添加，以及驱动程序是否与所使用的 PHY 型号相匹配。

最后，可能显示如下消息：

```
am65-cpsw-nuss 8000000.ethernet eth1: PHY [mdio_mux-0.1:03] driver [TI DP83869] (irq=POLL)
```

该消息显示 PHY 已加载正确的驱动程序并成功检测到。运行 *ifconfig* 验证网络接口是否存在。当 PHY 成功识别为网络适配器时的示例 *ifconfig* 输出：

```
root@am64xx-evm:~# ifconfig
eth0: flags=4099<UP,BROADCAST,MULTICAST> mtu 1500
    ether 34:08:e1:80:b5:f8 txqueuelen 1000 (Ethernet)
    RX packets 0 bytes 0 (0.0 B)
    RX errors 0 dropped 0 overruns 0 frame 0
    TX packets 0 bytes 0 (0.0 B)
    TX errors 0 dropped 0 overruns 0 carrier 0 collisions 0

eth1: flags=4099<UP,BROADCAST,MULTICAST> mtu 1500
    ether 70:ff:76:1e:9e:a6 txqueuelen 1000 (Ethernet)
    RX packets 0 bytes 0 (0.0 B)
    RX errors 0 dropped 0 overruns 0 frame 0
    TX packets 0 bytes 0 (0.0 B)
    TX errors 0 dropped 0 overruns 0 carrier 0 collisions 0

lo: flags=73<UP,LOOPBACK,RUNNING> mtu 65536
    inet 127.0.0.1 netmask 255.0.0.0
    loop txqueuelen 1000 (Local Loopback)
    RX packets 90 bytes 6824 (6.6 KiB)
    RX errors 0 dropped 0 overruns 0 frame 0
    TX packets 90 bytes 6824 (6.6 KiB)
    TX errors 0 dropped 0 overruns 0 carrier 0 collisions 0
```

5 总结

本应用手册提供了评估新应用和确认预期功能的建议流程。这些分步建议有助于简化 DP83869HM 设计的电路板启动和初始评估。

6 参考资料

- 德州仪器 (TI), [DP83869HM](#) 产品页。
- 德州仪器 (TI), [DP83869HM 配备铜缆和光纤接口的高抗扰性 10/100/1000 以太网物理层收发器](#) 数据表。
- 德州仪器 (TI), [了解 DP83869HM 的不同工作模式](#) 应用报告。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司