

Analog Engineer's Circuit

具有 BJT 的电压转电流 (V-I) 转换器电路



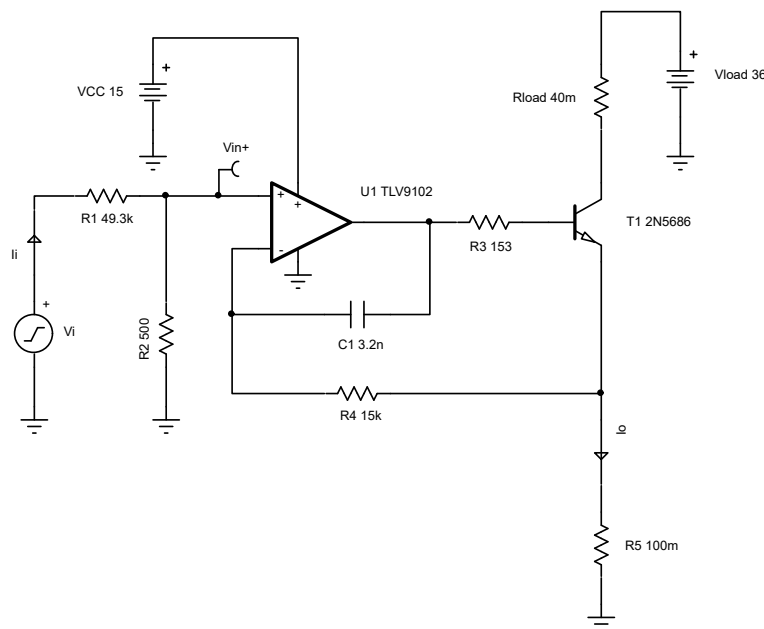
Amplifiers

设计目标

输入电压			输出		电源		
V_{iMin}	V_{iMax}	I_{iMax}	I_{oMin}	I_{oMax}	V_{cc}	V_{ee}	V_{load}
0V	10V	200 μ A	0A	1A	15V	0V	36V

设计说明

此低侧电压至电流 (V-I) 转换器向可以连接到比运算放大器电源电压更高的电压的负载提供优质稳压电流。该电路接受 0V 至 10V 的输入电压，并将其转换为 0A 至 1A 的电流。通过将低侧电流检测电阻 (R_5) 中的压降反馈回运算放大器，可以精确地调节电流。



设计说明

1. 电阻分压器 (R_1 和 R_2) 用于限制同相输入 V_{in+} 和检测电阻 R_5 在满量程时的最大电压。
2. 对于非轨到轨输入 (RRI) 的运算放大器，可能需要使用分压器来将输入电压降低到运算放大器的共模电压范围内。
3. 将 R_5 设为低电阻值，从而更大幅度地增加负载顺从电压并降低满量程时的功率耗散。
4. 使用高增益 BJT 可降低运算放大器的输出电流要求。
5. 反馈元件 R_3 、 R_4 和 C_1 提供补偿以确保稳定性。 R_3 隔离双极型晶体管 (BJT) 的输入电容， R_4 直接在电流设置电阻 (R_5) 上提供直流反馈路径， C_1 提供绕过 BJT 的高频反馈路径。
6. 在线性运行区域内使用运算放大器。线性输出摆幅通常在器件数据表中 A_{OL} 测试条件下指定。

设计步骤

该电路的传递函数为：

$$I_o = \frac{R_2}{R_5 \times (R_1 + R_2)} \times V_i$$

1. 计算检测电阻 R_5 。检测电阻应尽可能小，以最大限度地提高负载顺从电压并降低功率耗散。将检测电阻的最大电压设置为 100mV 。将压降限制为 100mV ，将满量程输出时的检测电阻内的功率耗散限制为 100mW 。

$$\text{Let } V_{in-(\text{max})} = 100\text{mV at } I_{o\text{Max}} = 1\text{A}$$

$$R_5 = \frac{V_{in-(\text{max})}}{I_{o\text{Max}}} = \frac{100\text{mV}}{1\text{A}} = 100\text{m}\Omega$$

2. 为输入端的分压器选择电阻 R_1 和 R_2 。在最大输入电压下，分压器应将运算放大器的输入电压 $V_{in+(\text{max})}$ 降低至检测电阻 R_5 上的最大电压。选择 R_1 和 R_2 时，应确保不超过最大输入电流。

$$V_{in-(\text{max})} = V_{in+(\text{max})} = I_{i\text{Max}} \times R_2 = 100\text{mV}$$

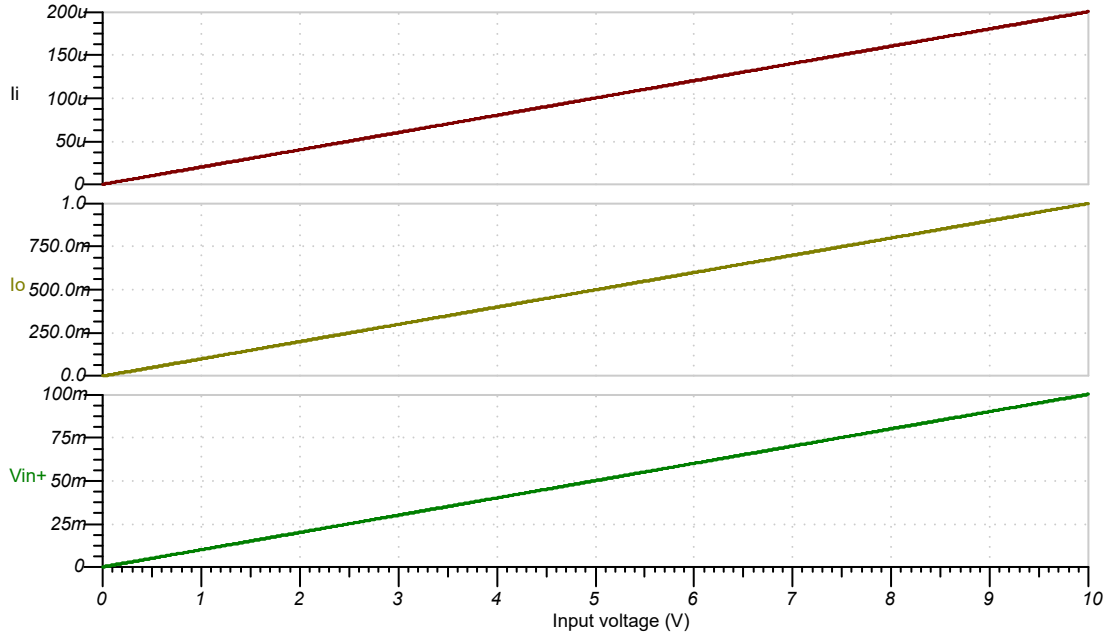
$$R_2 = \frac{V_{in+(\text{max})}}{I_{i\text{Max}}} = \frac{100\text{mV}}{200\mu\text{A}} = 500\Omega \sim 499\Omega \text{ (Standard value)}$$

$$V_{in+(\text{max})} = V_{i\text{Max}} \times \left(\frac{R_2}{R_1 + R_2} \right)$$

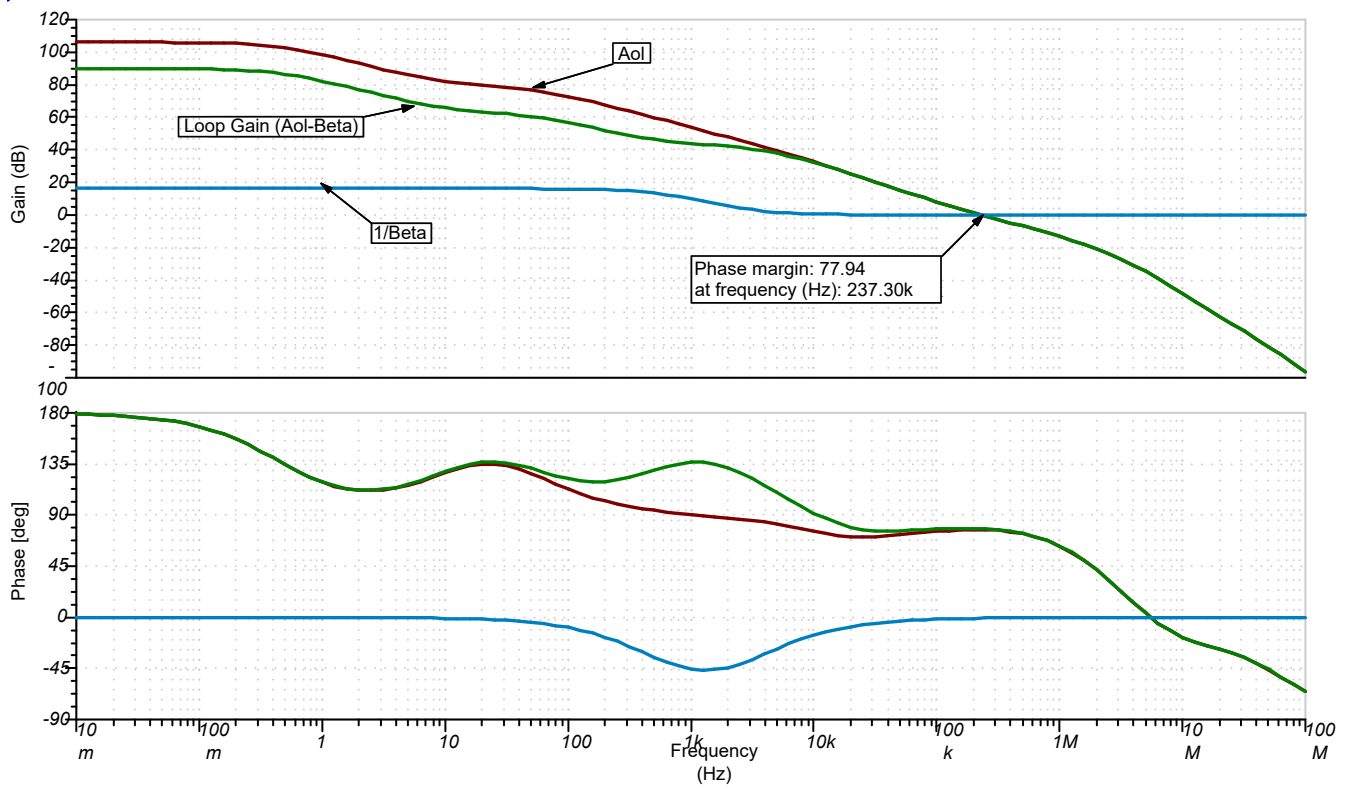
$$R_1 = 49.5\text{k}\Omega \sim 49.3\text{k}\Omega \text{ (Standard value)}$$

3. 有关如何正确调整补偿元件 R_3 、 R_4 和 C_1 的大小的设计过程，请参阅[设计参考部分 \[3\]](#)。

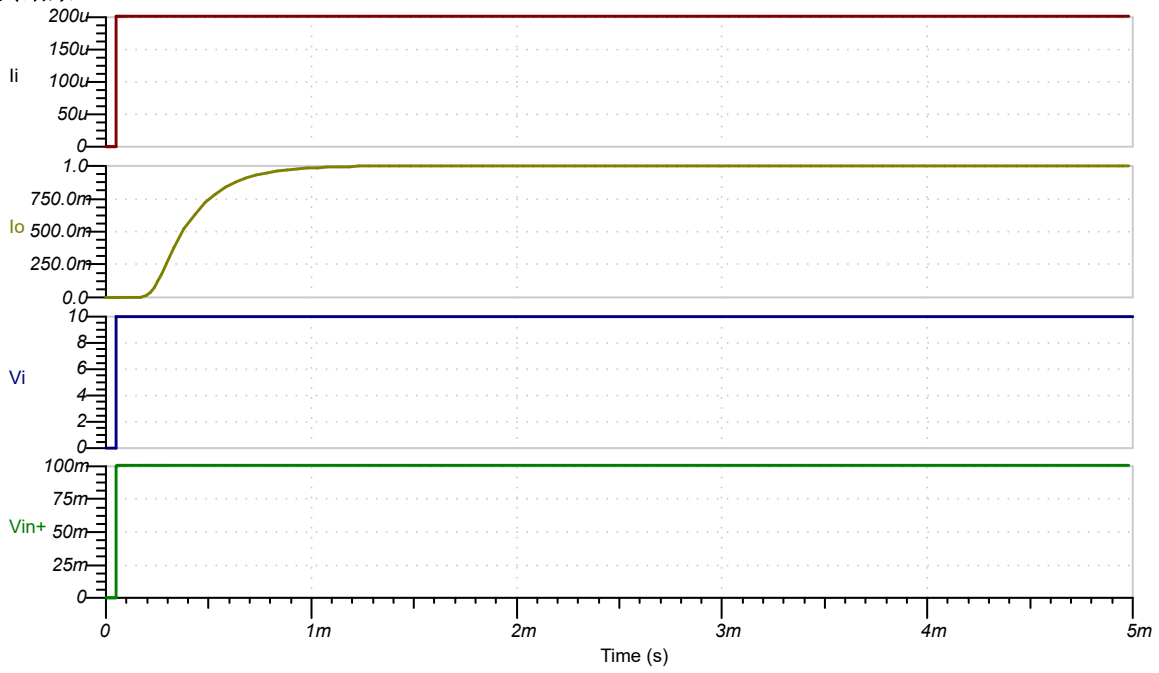
设计仿真
直流仿真结果



交流仿真结果



瞬态仿真结果



设计参考资料

1. 有关 TI 综合电路库的信息，请参阅[模拟工程师电路说明书](#)。
2. SPICE 仿真文件：[SBOMB58](#)。
3. [TI 高精度实验室](#)

设计采用的运算放大器

TLV9102	
V_{SS}	$\pm 1.35V$ 至 $\pm 8V$, $2.7V$ 至 $16V$
V_{inCM}	轨到轨
V_{out}	轨到轨
V_{os}	0.3mV
I_q	120 μA
I_b	10pA
UGBW	1.1MHz
SR	4.5V/ μs
通道数	1、2、4
www.ti.com.cn/product/cn/TLV9102	

设计备选运算放大器

TLV9152	
V_{SS}	$\pm 1.35V$ 至 $\pm 8V$, $2.7V$ 至 $16V$
V_{inCM}	轨到轨
V_{out}	轨到轨
V_{os}	125 μV
I_q	560 μA
I_b	10pA
UGBW	4.5MHz
SR	20V/ μs
#通道数	1、2、4
www.ti.com.cn/product/cn/TLV9152	

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表)、设计资源 (包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司