

Application Note

BQ257XX 系列降压/升压充电器布局指南

Justin Kim

摘要

本应用手册介绍了 BQ257XX 系列降压/升压充电器解决方案的优化布局指南。BQ257XX 系列包括 BQ2570X、BQ2571X、BQ2572X 和 BQ2573X。这些产品是同步 NVDC 降压/升压电池充电控制器，可为空间受限的 1-4 芯串联电池充电应用提供元件数很少的高效解决方案。为使充电器发挥出色性能，应遵循特定的布局规则。采用良好布局的规则是尽可能减小高 di/dt 电流路径中的 PCB 布线电感，限制从高 dv/dt 节点到其他布线上的电容耦合，并确保正确的 GND 连接。通过遵循这些规则，设计人员能够实现出色的充电器运行，包括低 EMI、高精度、高效率 and 低温运行。

内容

1 引言	2
1.1 BQ25710 EVM 电路.....	3
2 布局指南	4
2.1 PCB 堆叠 (4 层).....	4
2.2 确定关键电路路径.....	5
2.3 输入和输出环路布置 (考虑噪声、效率和热性能).....	6
2.4 使用开尔文检测电路实现高精度电流检测.....	7
2.5 小型电容器放置 (考虑噪声).....	8
2.6 分离 AGND 和 PGND.....	9
3 参考资料	10

插图清单

图 1-1. BQ25710 EVM 电路.....	3
图 2-1. PCB 堆叠和顶层元件放置的布局示例.....	4
图 2-2. 功率级元件放置和接地层.....	4
图 2-3. BQ25710 应用示意图 - 确定高 di/dt 环路、高 dv/dt 节点和敏感布线.....	5
图 2-4. 顶层的功率元件放置.....	6
图 2-5. R_{SR} 电阻的开尔文检测连接.....	7
图 2-6. VBUS、VDDA、REGN 电容器放置.....	8
图 2-7. 连接 BTST1/2 引脚的电容器.....	8
图 2-8. 使用网带分离 AGND 和 PGND.....	9

商标

所有商标均为其各自所有者的财产。

1 引言

降压/升压充电器具有 5 个开关和一个电感器。合理的布局设计是实现稳定运行、良好散热和低 EMI 性能的关键。不过，电路设计人员也面临许多布局挑战。布局不佳可能导致效率低下、充电能力降低、测量精度降低，甚至由于噪声干扰而导致运行不稳定。为了克服这些挑战，可以首先选择 TI BQ257XX EVM 进行定制布局。尽管您可以使用其他方法，但此布局已经过验证，并已针对 PCB 布线电感进行了优化并提供了建议的接地方法，可更大程度地实现器件的出色运行。图 1-1 以 BQ25710 EVM 电路为例，展示了本应用手册中的布局指南。

1.1 BQ25710 EVM 电路

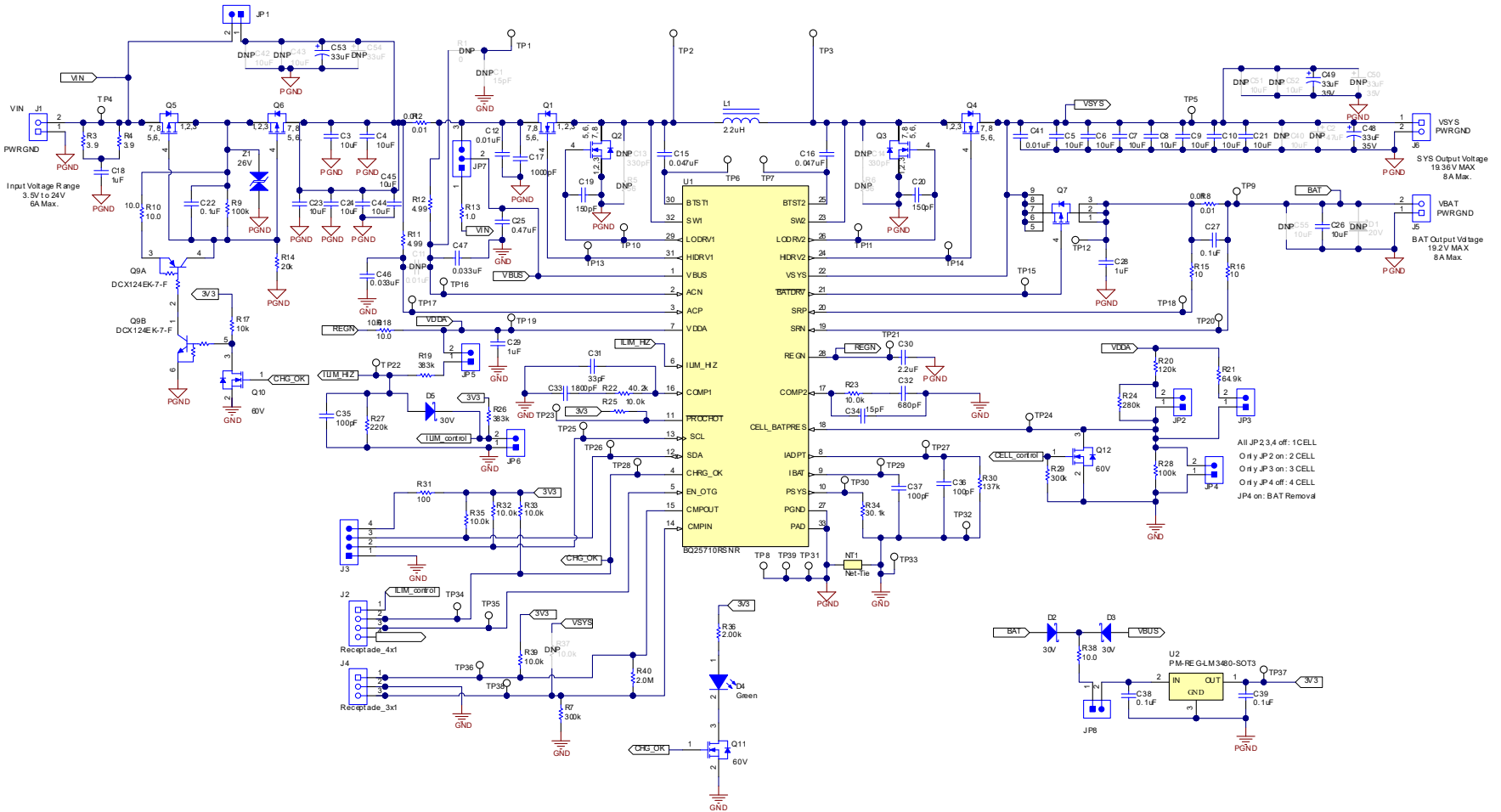


图 1-1. BQ25710 EVM 电路

2 布局指南

为了防止电场和磁场辐射以及高频谐振问题，采用合适的元件布局来尽可能简化高频电流路径环路非常重要。以下是基于正确布局优先顺序的 PCB 布局指南。

2.1 PCB 堆叠 (4 层)

为实现合理的布局设计，建议使用多层 PCB。BQ257XX EVM 使用 4 层 PCB，如图 2-1 所示。顶层包含电源布线和大多数信号线。顶层的任何其余区域必须为接地区域，并通过穿过所有层的过孔牢固连接到底部和内部接地。内层 2 仅用作接地层，内层 3 包含信号线和接地。底层用于额外的非关键信号和接地。

如图 2-2 所示，将接地层靠近功率元件层（顶层）附近，可形成有效的屏蔽来减少电感和电容耦合噪声。如果接地层是功率级层之后的下一层，则接地层覆铜可以获得超低的热阻、超小的高频环路面积，并可屏蔽高噪声功率级对其余大部分电路的影响。此外，如果将所有高电流环路元件放置在同一层，则磁场线与电路板垂直。因此，接地覆铜层可在功率级电路和电路板上的其他小信号电路之间提供出色的屏蔽性能。

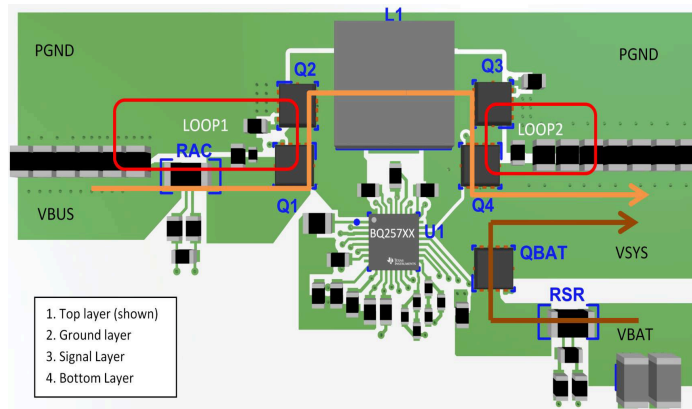


图 2-1. PCB 堆叠和顶层元件放置的布局示例

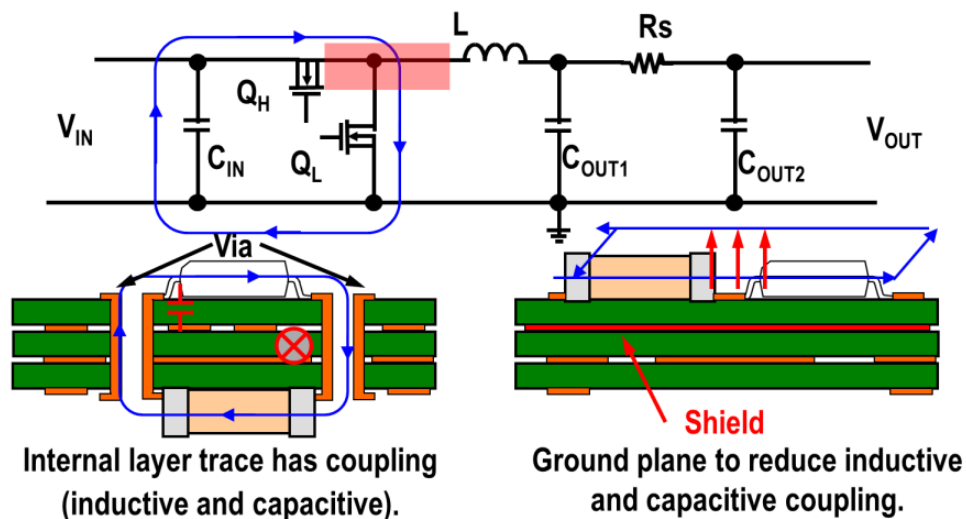


图 2-2. 功率级元件放置和接地层

2.2 确定关键电路路径

成功布局的关键是了解电路，您可以通过确定以下关键元件来了解电路：

- 高 di/dt 路径
- 高 dv/dt 节点
- 敏感布线

图 2-3 展示了 BQ25710 应用示意图中的高 di/dt 路径。最主要的高 di/dt 环路是输入开关电流环路和输出开关电流环路。输入环路由一个输入电容器和两个 MOSFET (Q1 和 Q2) 组成，输出环路由一个输出电容器和两个 MOSFET (Q3 和 Q4) 以及返回路径组成。

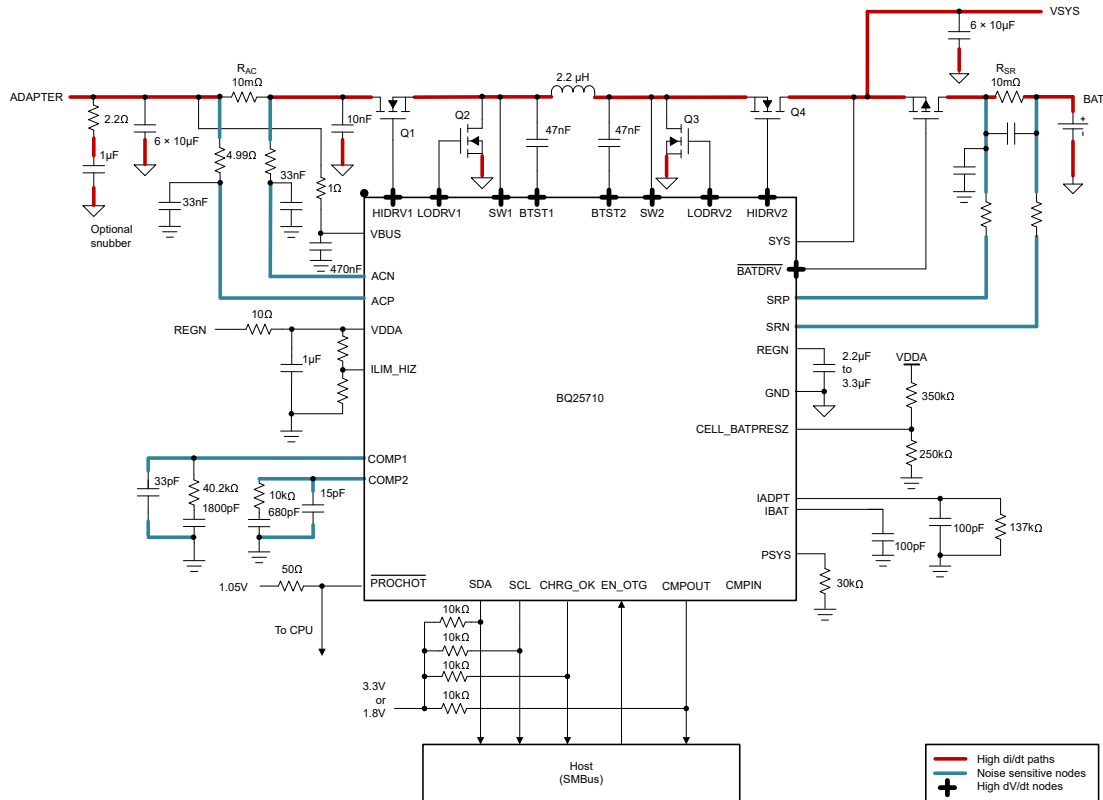


图 2-3. BQ25710 应用示意图 - 确定高 di/dt 环路、高 dv/dt 节点和敏感布线

高 dv/dt 节点是那些具有快速电压转换的节点。这些节点包括开关节点 (SW1 和 SW2)、自举节点 (BTST1 和 BTST2) 以及栅极驱动布线 (HIDRV1、LODRV1、HIDRV2 和 LODRV2)。开关节点的面积需要尽可能大，但考虑到电气噪声原因，开关节点面积又需要尽可能小。如果 SW1 和 SW2 覆铜区过大，高 dv/dt 噪声信号可能会通过电容耦合特性耦合到附近的其他布线，从而引起 EMI 问题。

从 R_{AC} 、 R_{SR} 到 IC 引脚 (ACP、ACN、SRP 和 SRN) 以及补偿元件 (COMP1 和 COMP2) 的电流检测布线是噪声敏感布线。为了获得良好的布局性能，应优化高 dv/dt 节点的表面积，使噪声敏感布线远离电路的嘈杂 (高 di/dt 和 dv/dt) 部分，并尽可能减小其环路面积。

2.3 输入和输出环路布置 (考虑噪声、效率和热性能)

确定布局的关键部分后，下一项任务是尽可能地减少任何噪声源和不必要的寄生。输入开关电流环路和输出开关电流环路是主要的高电流环路。尽可能地减小这些环路的面积，以抑制产生的开关噪声并优化开关性能。因此，强烈建议将功率元件放在同一层。此外，还要留出足够的铜面积来散热。多个散热过孔可用于将更多铜层连接在一起并散发更多热量。图 2-4 展示了顶层的功率元件放置，这是 BQ25710 EVM 的一个典型示例，与图 1-1 中所示的原理图匹配。

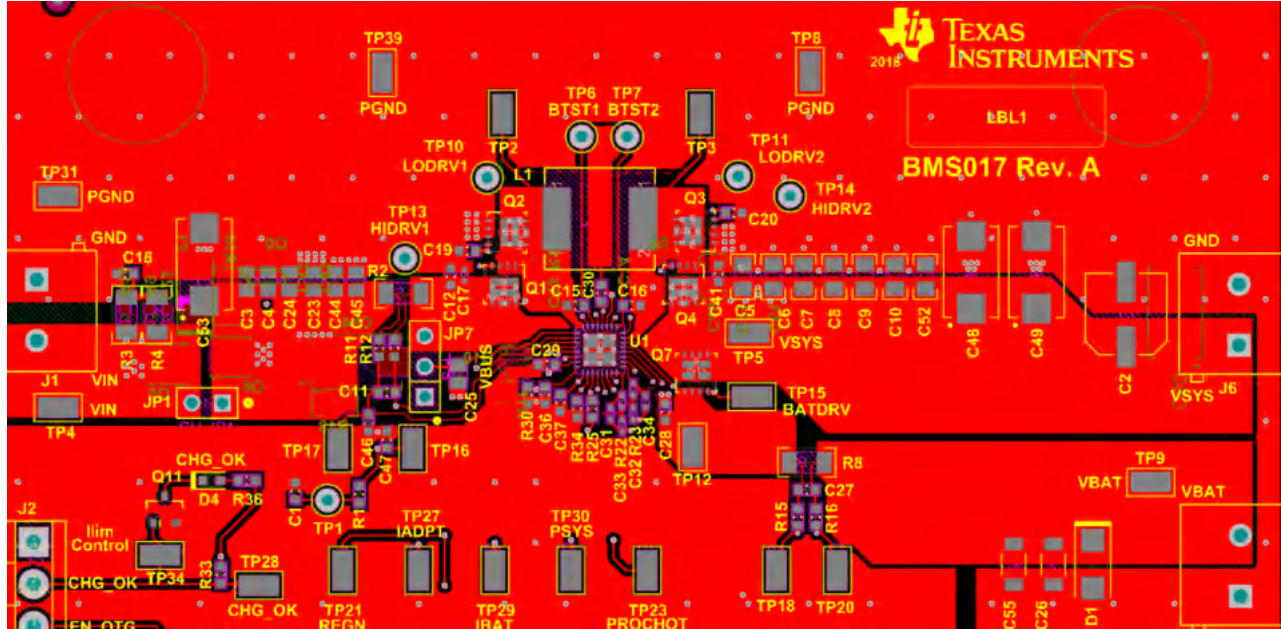


图 2-4. 顶层的功率元件放置

VBUS 电容器、 R_{AC} 、Q1 和 Q2 构成一个小环路 1。VSYS 电容器 Q3 和 Q4 构成一个小环路 2。如图 2-1 所示，要在环路 1 和环路 2 上尽可能缩小的重要环路区域是以下两个路径：一个路径从输入电容器到降压高侧和低侧 MOSFET，再返回到输入电容器的接地连接；另一个路径从输出电容器到升压高侧和低侧 MOSFET，再返回到输出电容器的接地连接。将电容器的负极端子连接到低侧 MOSFET (接地端) 的源极附近。同样，将一个或多个电容器的正极端子连接到两个环路高侧 MOSFET 的漏极附近。需要特别注意，必须将 $10\text{nF} + 1\text{nF}$ (0402 尺寸) 去耦电容器放置在 R_{AC} 后，并尽可能靠近 FET，以便对开关环路高频噪声去耦。

使用大面积的铜连接功率元件可减少寄生电阻。由于从 VBUS 到 VSYS 和 VBAT 到 VSYS 的电流路径阻抗较低，请注意不在同一层时的过孔电阻。对于 1oz 铜厚度的 10mil 过孔，过孔数量可估算出每个过孔 1A 至 2A。如果需要高密度设计，您可以将 CBUS 或 CSYS 的一部分移至 PCB 的另一侧。最后，我们建议将 QBAT 和 R_{SR} 放置在电池端子附近，因为该器件会通过电池端子附近的 SRN 引脚检测电池电压。

2.4 使用开尔文检测电路实现高精度电流检测

对 R_{AC} 和 R_{SR} 电流检测电阻使用开尔文检测连接。图 2-5 展示了对 R_{SR} 电阻使用开尔文检测技术的示例。由于细布线可能会导致电路板上出现意外压降，需要在通过检测电阻器的高电流路径上放置足够的覆铜。此外，还要注意，非开尔文连接会导致 SRP 和 SRN 上的电压与检测电阻器上的电压不同。因此，将电流检测布线连接到焊盘的中心，并将电流检测布线用作差分对。为避免噪声拾取，请将信号线远离噪声路径，并布放到内层中。

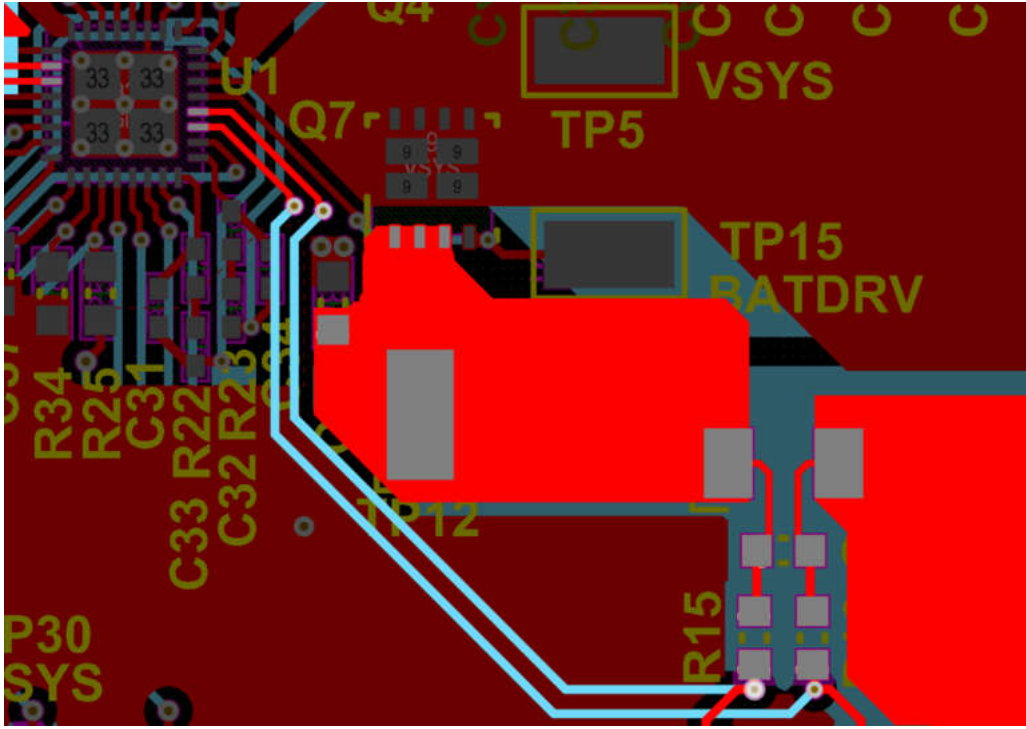


图 2-5. R_{SR} 电阻的开尔文检测连接

2.5 小型电容器放置 (考虑噪声)

将 REGN 电容器 (C30)、VBUS 电容器 (C25)、VDDA 电容器 (C29) 靠近 IC 放置, 如图 2-6 所示。对 VBUS、VDDA 电容器使用 AGND, 并对 REGN 电容器使用 PGND, 因为 REGN 引脚分配适用于功率级栅极驱动。由于 REGN 电容器为 BQ25710 中的驱动器电路提供低阻抗路径, 因此将 REGN 电容器靠近 IC 放置, 以便保持超低阻抗源, 从而实现 IC FET 驱动器所需的快速 di/dt 。

将高侧 FET 自举电路电容器放置在靠近 IC 的位置并位于 PCB 的同一层上。如图 2-7 所示, 建议 SW1/2 节点上的电容器使用宽铜多边形连接到功率级, 建议 BTST1/2 节点上的电容器使用至少 8mil 的布线连接到 BTST1/2 引脚, 以便降低线路寄生电感。信号引脚的另一个 R/C 必须放置在靠近 IC 的位置, 并远离高频噪声。在 R/C 附近增加接地过孔, 以便将信号的接地连接至接地平面。

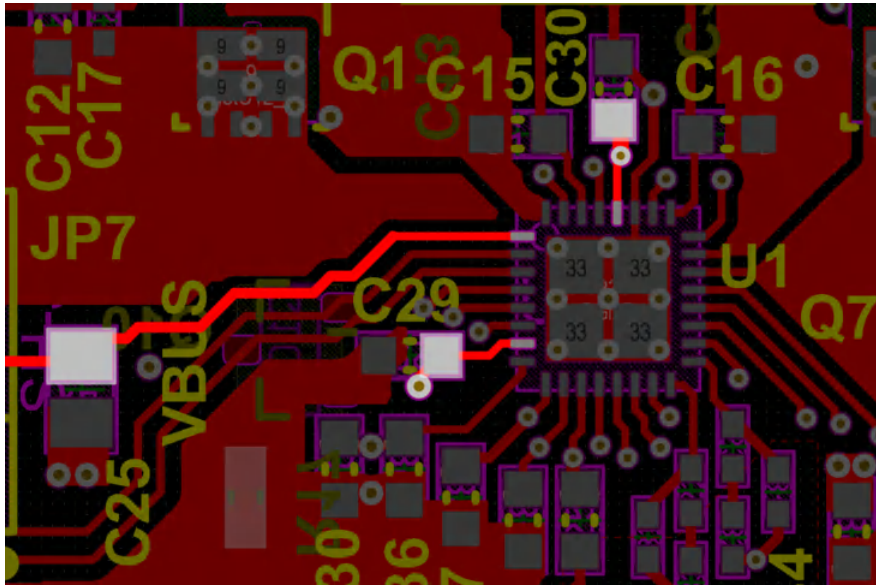


图 2-6. VBUS、VDDA、REGN 电容器放置

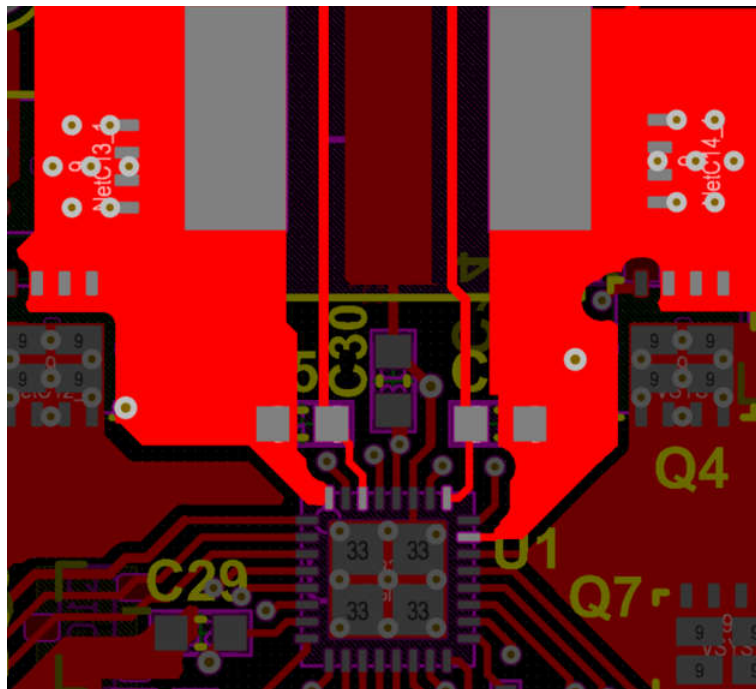


图 2-7. 连接 BTST1/2 引脚的电容器

2.6 分离 AGND 和 PGND

首先分离 PGND 和 AGND，以避免小信号接地耦合高电流（高 di/dt ）接地噪声。在电源布局中，分离信号系统非常重要，例如易受噪声影响的反馈路径与开关大电流的开关节点。

- AGND：控制信号的静态接地基准（模拟接地）
- PGND：电源信号的有噪声接地基准（电源接地）

AGND 用于所有检测、补偿和控制网络接地，例如：ACP/ACN/COMP1/COMP2/COMPIN/CMPOUT/IADPT/IBAT/PSYS。PGND 用作功率级相关大电流信号的返回路径。

尽管直流接地电位相同，但必须采取措施来分离这些 AGND 和 PGND 平面，确保由数字或高功率信号引起的噪声不会在它们之间传导而干扰模拟信号。如图 1-1 所示，我们建议在原理图中使用两个接地符号，因为如果在原理图上使用相同的 GND 符号，则很难在布局上直观显示敏感和嘈杂的电位。因此，建议首先从原理图级别区分 GND，并将它们通过网带 (NT1) 相连。

图 2-8 展示了 PCB 布局中 PGND 和 AGND 之间通过网带进行的连接，突出显示了顶层（红色）和层 3（蓝色）。AGND 用于控制信号，必须更靠近 IC 并具有多边形平面。将所有 AGND 连接到专用的低阻抗铜通道，以确保 AGND 和 PGND 具有相同的电位，并且最终必须在 IC 附近的某一点连接在一起，如图 2-8 所示（例如 IC 下方的外露电源板）。

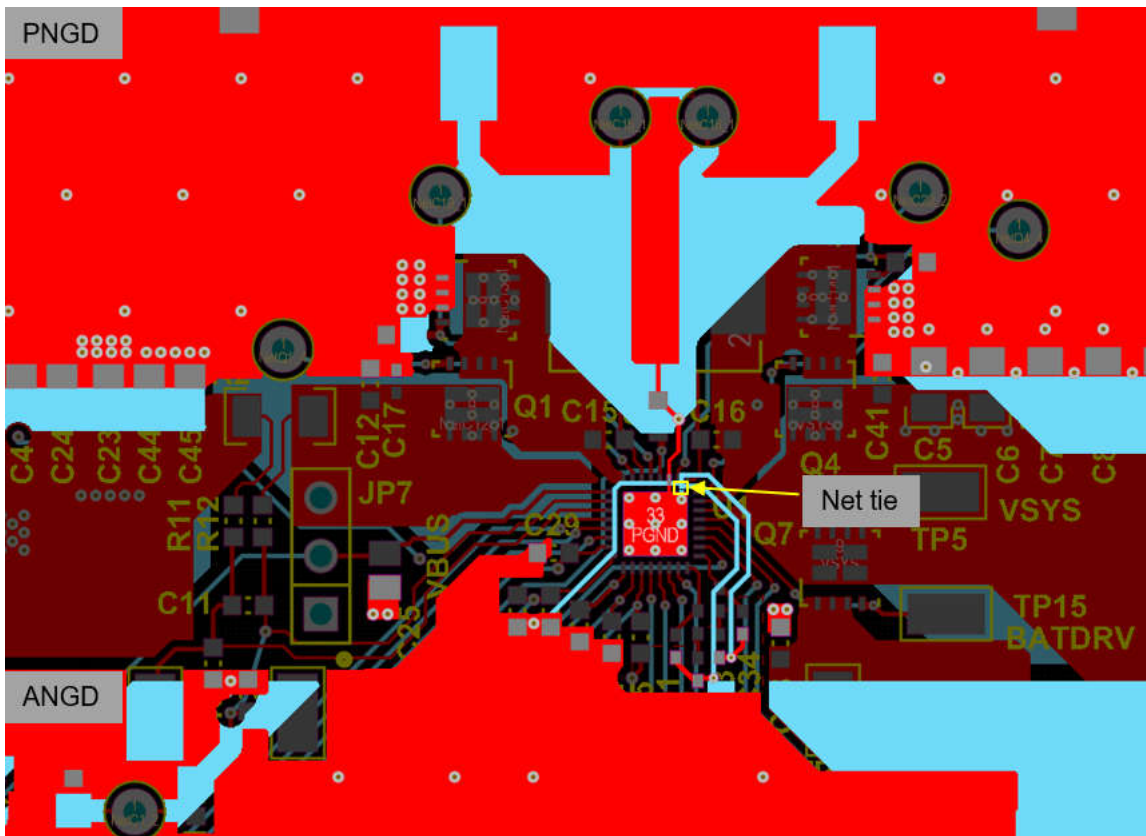


图 2-8. 使用网带分离 AGND 和 PGND

3 参考资料

- 德州仪器 (TI), [BQ25710 具有系统功率监测器和处理器热量监测器的 SMBus 窄 VDC 降压/升压电池充电控制器](#) 数据表。
- 德州仪器 (TI), [BQ2571x 评估模块](#) 用户指南。
- 德州仪器 (TI), [4 开关降压/升压转换器布局优化](#) 应用手册。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司