

Application Note

TAx5x1x-Q1 器件的模拟输入配置、混合和多路复用

Peter Djuandi, Anand Subramanian

摘要

TAx5x1x-Q1 (TAC5412-Q1、TAC5311-Q1、TAC5312-Q1、TAC5411-Q1 和 TAA5412-Q1) 系列器件具有单通道或双通道模数转换器，支持用于音频应用的高度可配置输入。本应用手册介绍了不同的输入配置、输入摆幅、输入耦合模式，以及该 TAx5x1x-Q1 器件系列中支持的混合和多路复用选项。本应用手册中使用了立体声器件 TAC5412-Q1，并在 LINE 输入上提供了音频源。该器件的麦克风输入或单声道版本可采用类似的方式进行配置。

内容

1 引言.....	2
2 模拟输入配置.....	3
2.1 差分交流耦合配置.....	4
2.2 单端交流耦合配置.....	6
2.3 差分直流耦合配置.....	7
2.4 单端直流耦合配置.....	8
2.5 模拟输入多路复用器配置.....	9
3 模拟混合.....	10
4 总结.....	11
5 参考文献.....	11

商标

所有商标均为其各自所有者的财产。

1 引言

TAC5412-Q1 是一款具有双通道模数转换器的编解码器，其输入引脚 (IN1P/M 和 IN2P/M) 可配置为差分输入、单端输入或单端多路复用器输入 (采用交流或直流耦合)。输入类型通过 ADC_CH1_INSRC 进行配置，而交流或直流耦合模式通过 ADC_CH1_CM_TOL [00] 或 ADC_CH1_CM_TOL [01] 进行配置。

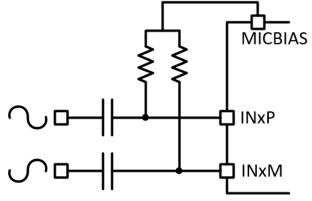
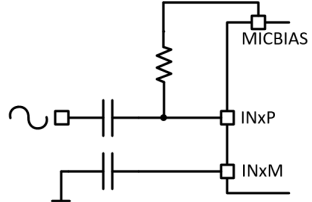
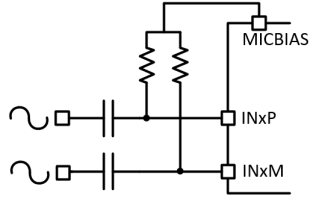
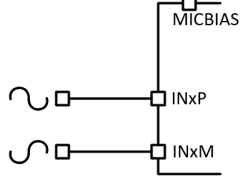
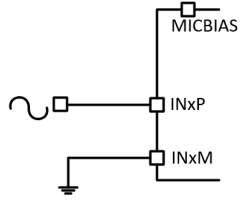
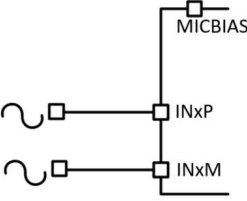
表 1-1. 输入配置选择

输入配置设置	B0_P0_R80 (ADC_CH1_CFG0) [7:6]	输入通道配置
0	ADC_CH1_INSRC=[00]	模拟差分输入
1	ADC_CH1_INSRC=[01]	模拟单端输入
2	ADC_CH1_INSRC=[10]	模拟单端多路复用器 INP1 输入
3	ADC_CH1_INSRC=[11]	模拟单端多路复用器 INM1 输入

2 模拟输入配置

本应用手册分享了其中一些配置和对应的性能。表 2-1 在本应用手册中概述了 IN1 的不同输入配置，这些配置同样适用于 IN2 输入，只不过寄存器通道更改为 2。

表 2-1. IN1 输入配置和输入摆幅

输入引脚	输入模式	拓扑	输入摆幅
IN1P-IN1M	线路输入差分，交流耦合		10Vrms
IN1P	线路输入单端，交流耦合		5Vrms
IN1P	线路输入单端多路复用器 IN1P，交流耦合		5Vrms
IN1M	线路输入单端多路复用器 IN1M，交流耦合		5Vrms
IN1P-IN1M	线路输入差分，直流耦合		10Vrms
IN1P	线路输入单端，直流耦合		5Vrms
IN1P	线路输入单端多路复用器 IN1P，直流耦合		5Vrms
IN1M	线路输入单端多路复用器 IN1M，直流耦合		5Vrms

每次测试时，音频信号都由 APx500 模拟平衡或非平衡输出提供，输入电平以器件配置的满量程摆幅为基准，例如 0dB_{rG} 以 5Vrms 单端摆幅或 10Vrms 差分输入摆幅为基准。

2.1 差分交流耦合配置

在交流耦合差分输入配置中，共模电压可通过外部偏置电阻器和 MICBIAS 进行配置。该 Excel 工具 TAX5X1X-Q1-EXT-RES-CALCULATOR 可通过此[链接](#)找到。该工具根据输入摆幅和所需的 MICBIAS 电压计算该外部电阻。

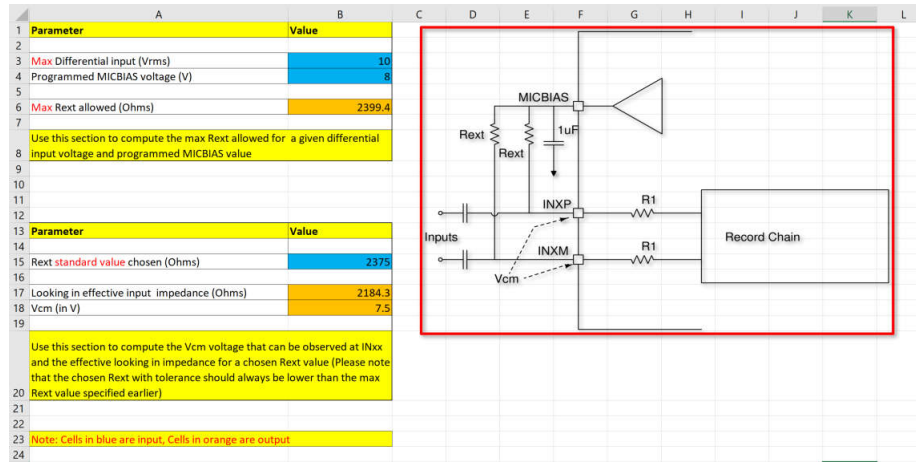


图 2-1. 交流耦合外部电阻计算器

例如，使用 10Vrms 差分输入摆幅和 8V MICBIAS 时，允许的最大电阻为 2399.4Ω，最接近的标准电阻为 2375Ω。根据此标准值电阻，在该器件中观察到的有效阻抗约为 2184Ω。这种有效输入阻抗与这些输入的外部电容器形成高通滤波器，Vcm 是相应的共模电压。

以下脚本将器件配置为差分交流耦合模式。

```

1 ##### Record AC-Couple IN1-IN2 path #####
2 # Target Mode, TDM, 32-bit
3 # Primary ASI only, multiple of 46KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (FASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for FASI
10 w a0 1a 30 # FASI TDM, 32 bit format
11 w a0 1e 20 # FASI Ch1 on slot 0
12 w a0 1f 21 # FASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 73 d0 # auto device, set MICBIAS = 9V
15 w a0 00 00 # Set page 0
16 w a0 50 00 # Auto device ADC Ch1 diff input, fixed 33.3KOhm, 10Vrms ac-coupled, audio band
17 w a0 55 00 # Auto device ADC Ch2 diff input, fixed 33.3KOhm, 10Vrms ac-coupled, audio band
18 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
19 w a0 78 a0 # Power up ADC and MICBIAS

```

图 2-2. 差分交流耦合寄存器设置

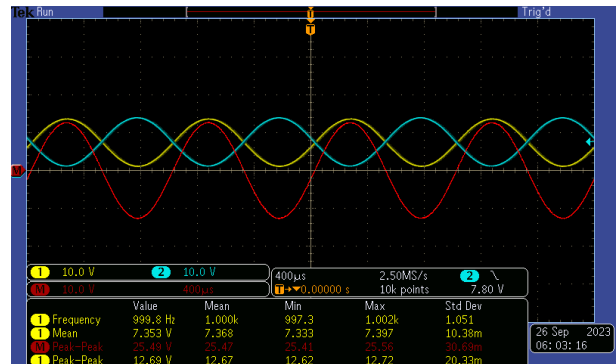


图 2-3. -1dBrG (0dBrG = 10Vrms) 时的差分交流耦合输入摆幅

此处提供了一个频率图，描绘了 -60dB_rG 输入时的动态范围和输入交流信号短接至地时的 SNR。

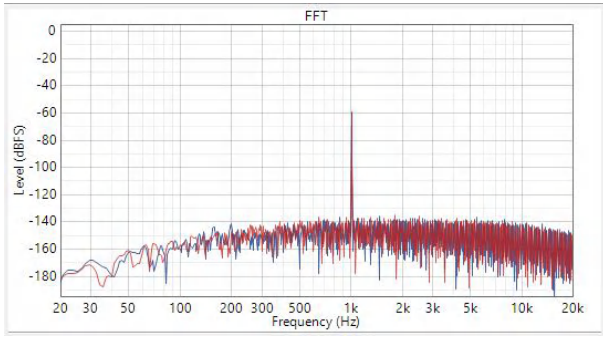


图 2-4. -60dB_rG 输入时的差分交流耦合动态范围

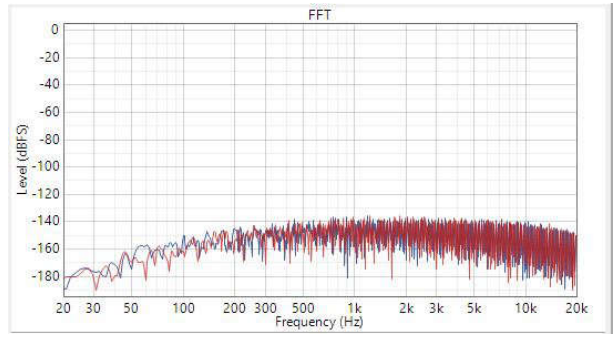


图 2-5. 输入交流信号短接至地时的 SNR

表 2-2 总结了不同器件型号的性能。

表 2-2. 器件型号

THDN (-1dB _r G 时)			DR (dB)			SNR (dB)		
TAC541x	TAA541x	TAC531x	TAC541x	TAA541x	TAC531x	TAC541x	TAA541x	TAC531x
-101	-100	-89	112	112	101	112	112	101

2.2 单端交流耦合配置

以下脚本将器件配置为单端交流耦合模式。

```

1 ##### Record AC-Couple Single-Ended IN1-IN2 path #####
2 # Target Mode, TDM, 32-bit
3 # Primary ASI only, multiple of 48KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (PASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for PASI
10 w a0 1a 30 # PASI TDM, 32 bit format
11 w a0 1e 20 # PASI Ch1 on slot 0
12 w a0 1f 21 # PASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 73 d0 # auto device, set MICBIAS = 9V
15 w a0 00 00 # Set page 0
16 w a0 50 40 # Auto device ADC Ch1 SE input, 5KOhm Impedance, ac-coupled, audio band
17 w a0 55 40 # Auto device ADC Ch2 SE input, 5KOhm Impedance, ac-coupled, audio band
18 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
19 w a0 78 a0 # Power up ADC and MICBIAS

```

图 2-6. 单端交流耦合寄存器设置

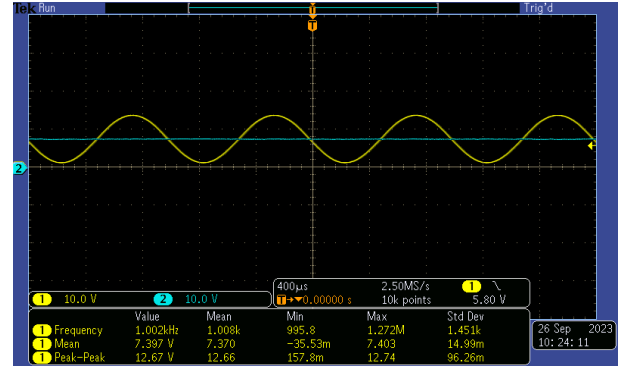


图 2-7. -1dBrG (0dBrG = 5Vrms) 时的单端交流耦合输入摆幅

此处提供了一个频率图，描绘了 -60dBrG 输入时的动态范围和输入交流信号短接至地时的 SNR。

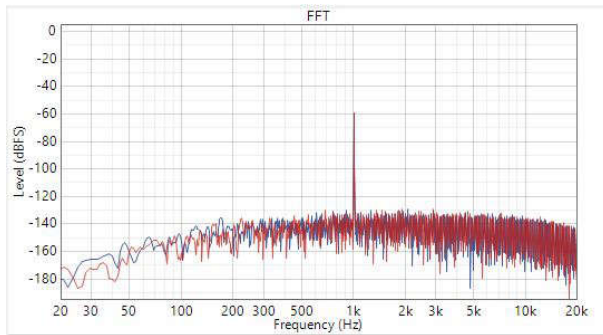


图 2-8. -60dBrG 输入时的单端交流耦合动态范围

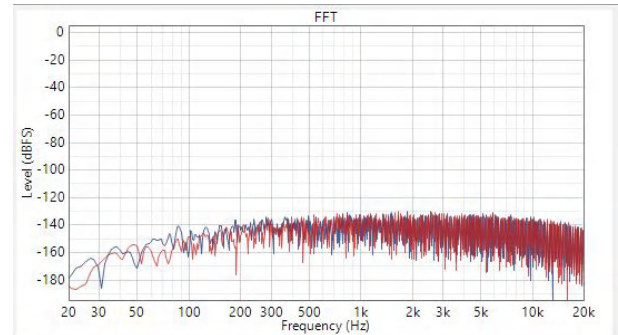


图 2-9. 输入交流信号短接至地时的 SNR

2.3 差分直流耦合配置

在直流耦合差分输入配置中，使用以下器件寄存器设置，并为 IN1P/M 提供相应的输入波形以实现 6V Vcm 的满量程摆幅。

```

1 ##### Record DC-Couple Differential IN1-IN2 path #####
2 # Target Mode, TDM, 32-bit
3 # Primary ASI only, multiple of 48KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (PASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for PASI
10 w a0 1a 30 # PASI TDM, 32 bit format
11 w a0 1e 20 # PASI Ch1 on slot 0
12 w a0 1f 21 # PASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 73 d0 # auto device, set MICBIAS = 9V
15 w a0 00 00 # Set page 0
16 w a0 50 04 # Auto device ADC Ch1 diff input, fixed 33.3KOhm, 10Vrms dc-coupled, audio band
17 w a0 55 04 # Auto device ADC Ch2 diff input, fixed 33.3KOhm, 10Vrms dc-coupled, audio band
18 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
19 w a0 78 a0 # Power up ADC and MICBIAS
    
```

图 2-10. 差分直流耦合寄存器设置

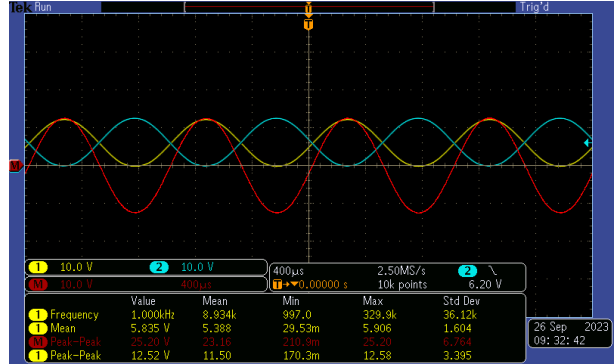


图 2-11. -1dBrG (0dBrG = 10Vrms) 时的差分直流耦合输入摆幅

此处提供了 1Vpp 共模设置下的频率图，描绘了 -60dBrG 输入时的动态范围和输入交流信号短接至地时的 SNR。电源共模容差也可以得到类似的图。

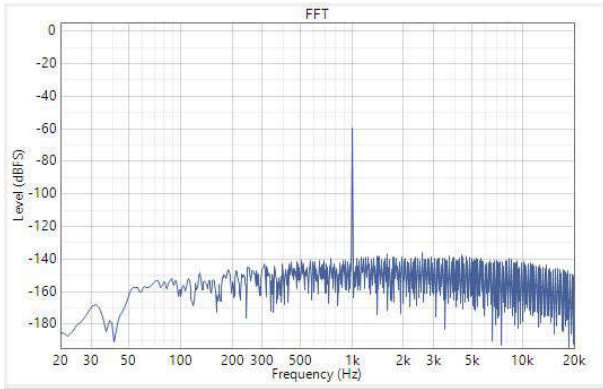


图 2-12. -60dBrG 输入时的差分直流耦合动态范围

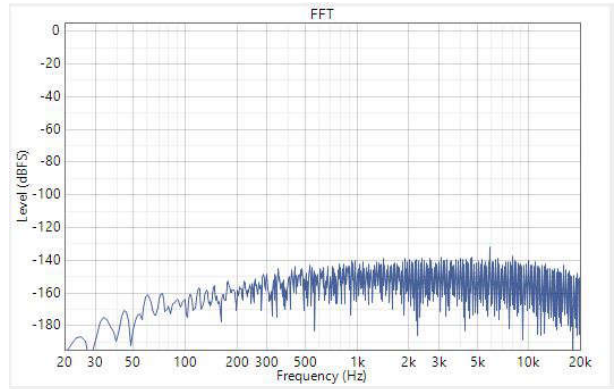


图 2-13. 输入交流信号短接至地时的 SNR

表 2-3 总结了不同器件型号的性能。

表 2-3. 器件型号

THDN (-1dBrG 时)			DR (dB)			SNR (dB)		
TAC541x	TAA541x	TAC531x	TAC541x	TAA541x	TAC531x	TAC541x	TAA541x	TAC531x
-101	-100	-89	112	112	101	112	112	101

2.4 单端直流耦合配置

在直流耦合单端输入配置中，使用以下器件寄存器设置，并为 IN1P 提供相应的输入波形以实现满量程摆幅。

```

1 ##### Record DC-Couple Single-Ended IN1-IN2 path #####
2 # Target Mode, TM, 32-bit
3 # Primary ASI only, multiple of 48KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (PASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for PASI
10 w a0 1a 30 # PASI TM, 32 bit format
11 w a0 1e 20 # PASI Ch1 on slot 0
12 w a0 1f 21 # PASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 73 d0 # auto device, set MICBIAS = 9V
15 w a0 00 00 # Set page 0
16 w a0 50 44 # Auto device ADC Ch1 SE input, 5KOhm Impedance, dc-coupled, audio band
17 w a0 55 44 # Auto device ADC Ch2 SE input, 5KOhm Impedance, dc-coupled, audio band
18 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
19 w a0 78 a0 # Power up ADC and MICBIAS
    
```

图 2-14. 单端直流耦合寄存器设置

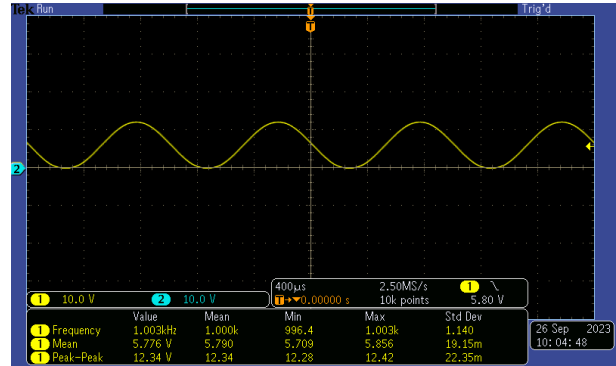


图 2-15. -1dB_{BrG} (0dB_{BrG} = 5V_{rms}) 时的单端直流耦合输入摆幅

此处提供了一个频率图，描绘了 -60dB_{BrG} 输入时的动态范围和输入交流信号短接至地时的 SNR。

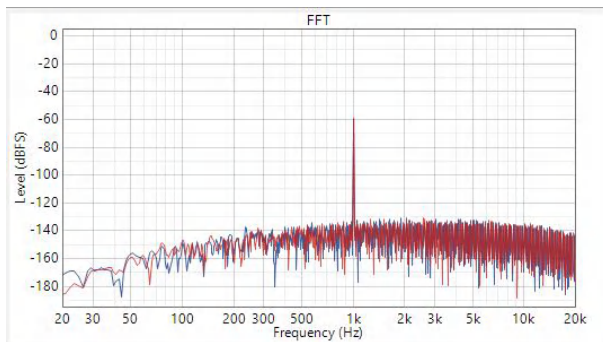


图 2-16. -60dB_{BrG} 输入时的单端直流耦合动态范围

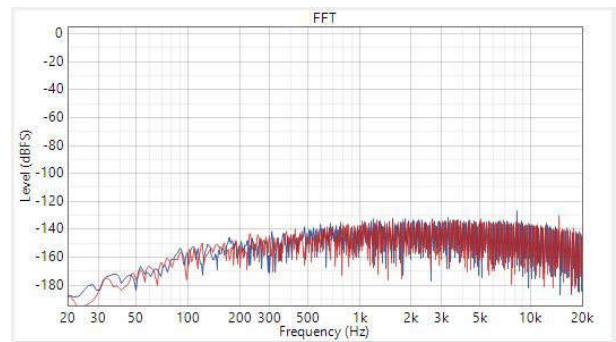


图 2-17. 单端直流耦合 SNR

表 2-4 总结了之前每种配置的性能。

表 2-4. 输入配置性能汇总

输入配置	DR (dB) (-60dB _{BrG})	SNR (dB) (输入交流信号短接至 GND)	THD+N (dB) (-1dB _{BrG})
差分交流耦合	112	112	-96
差分直流耦合	112	113	-96
单端交流耦合	106	106	-80
单端直流耦合	106	107	-83

2.5 模拟输入多路复用器配置

模拟多路复用器输入允许选择从 IN1P 或 IN1M 到 ADC 路径的输入。需要在寄存器 B0_P0_R80 (0x50) ADC_CH1_INSRC 中为该器件配置相应的多路复用器设置。在该配置中，IN1P 或 IN1M 是 ADC 信号链的输入，它们都是独立的源。在本例中，IN1P 是 -1dB_{rG} 时的 1KHz 音调，而 IN1M 是 -1dB_{rG} 时的 1250Hz 音调；0dB_{rG} = 5V_{rms} 单端满量程。

```

1 ##### Record AC-Couple Single-Ended Mux IN1P path #####
2 # Target Mode, TDM, 32-bit
3 # Primary ASI only, multiple of 48KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (FASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for FASI
10 w a0 1a 30 # FASI TDM, 32 bit format
11 w a0 1e 20 # FASI Ch1 on slot 0
12 w a0 1f 21 # FASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 73 40 # auto device, set MICBIAS = 9V
15 w a0 00 00 # Set page 0
16 w a0 50 80 # Auto device ADC Ch1 SE MUX IN1P input, 5Kohm Impedance, ac-coupled, audio band
17 w a0 55 00 # Auto device ADC Ch2 default Diff input, 5Kohm Impedance, ac-coupled, audio band
18 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
19 w a0 78 a0 # Power up ADC and MICBIAS
    
```

图 2-18. IN1P 多路复用器输入寄存器设置

```

1 ##### Record AC-Couple Single-Ended Mux IN1M path #####
2 # Target Mode, TDM, 32-bit
3 # Primary ASI only, multiple of 48KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (FASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for FASI
10 w a0 1a 30 # FASI TDM, 32 bit format
11 w a0 1e 20 # FASI Ch1 on slot 0
12 w a0 1f 21 # FASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 73 40 # auto device, set MICBIAS = 9V
15 w a0 00 00 # Set page 0
16 w a0 50 c0 # Auto device ADC Ch1 SE MUX IN1M input, 5Kohm Impedance, ac-coupled, audio band
17 w a0 55 00 # Auto device ADC Ch2 default Diff input, 5Kohm Impedance, ac-coupled, audio band
18 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
19 w a0 78 a0 # Power up ADC and MICBIAS
    
```

图 2-19. IN1M 多路复用器输入寄存器设置

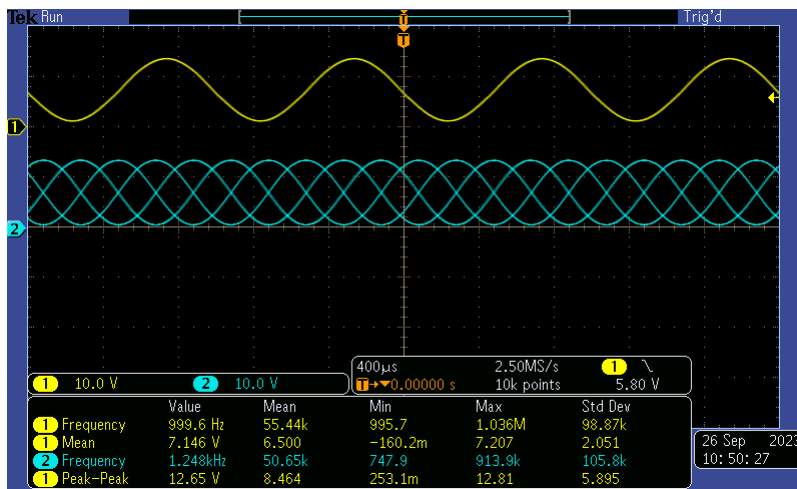


图 2-20. 1dB_{rG} (0dB_{rG} = 5V_{rms}) 时的 IN1P 和 IN1M 多路复用器输入

相应设置的输出显示所需信号，以及其他输入信号的抑制情况。

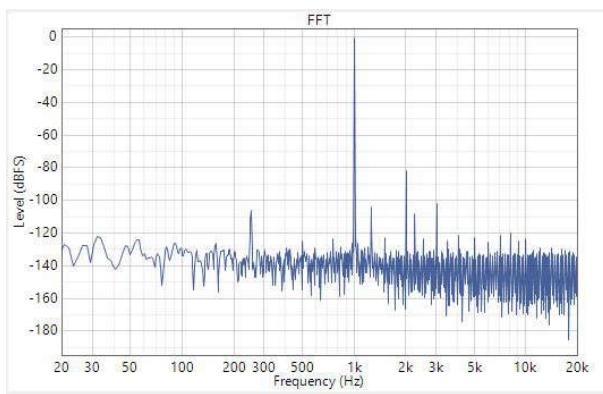


图 2-21. 配置了 IN1P 多路复用器输入的输出

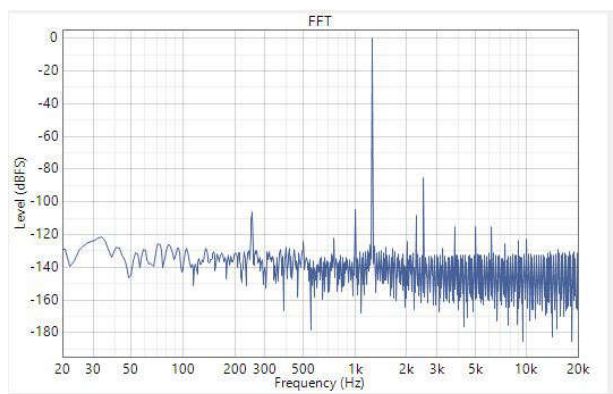


图 2-22. 配置了 IN1M 多路复用器输入的输出

3 模拟混合

当需要混合模拟音频信号时，该器件能够利用可编程混频器特性和比例因子对各种输入通道进行混合，以生成最终输出通道。在本例中，具有不同音调和输入摆幅的单端 IN1P 和 IN1M 的输入混合在一起，如寄存器设置和输入波形所示。IN1P 是 -10dB_{rG} 时的 1KHz 音调，而 IN1M 是 -20dB_{rG} 时的 750Hz 音调；0dB_{rG} = 5V_{rms} 满量程。

```

1 ##### Record Mix AC-Couple SE IN1P and IN1M Input path #####
2 # Target Mode, TDM, 32-bit
3 # Primary ASI only, multiple of 48KHz Sampling
4 #
5 w a0 00 00 # Set page 0
6 w a0 01 01 # Software Reset
7 w a0 02 09 # Wake up with AVDD > 2v and all VDDIO level
8 w a0 10 50 # Configure DOUT as Primary ASI (FASI) DOUT
9 w a0 19 00 # 1 data input and 1 data output for FASI
10 w a0 1a 30 # FASI TDM, 32 bit format
11 w a0 1e 20 # FASI Ch1 on slot 0
12 w a0 1f 21 # FASI Ch2 on slot 1
13 w a0 00 01 # Set page 1
14 w a0 75 d0 # auto device, set MICBIAS = 9V
15 w a0 2c 20 # Enable ADC Mixer
16 w a0 00 00 # Set page 0
17 w a0 50 40 # Auto device ADC Ch1 SE input, 5KOhm Impedance, ac-coupled, audio band
18 w a0 55 00 # Auto device ADC Ch2 default Diff input, 5KOhm Impedance, ac-coupled, audio band
19 w a0 76 c0 # Enable Input Ch1 and Ch2, disable output channels
20 w a0 78 a0 # Power up ADC and MICBIAS
    
```

图 3-1. 模拟单端混合寄存器设置

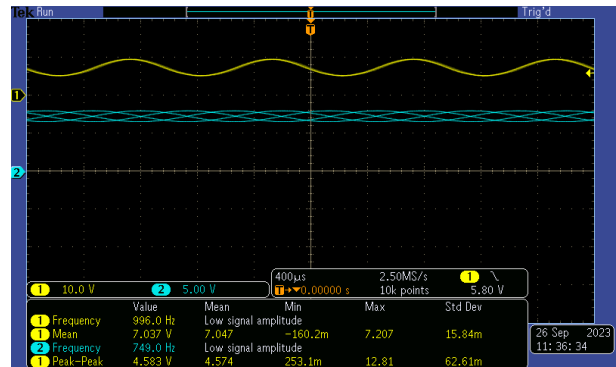


图 3-2. IN1P 和 IN1M 输入信号

相应的混合输出频率响应如图 3-3 所示。

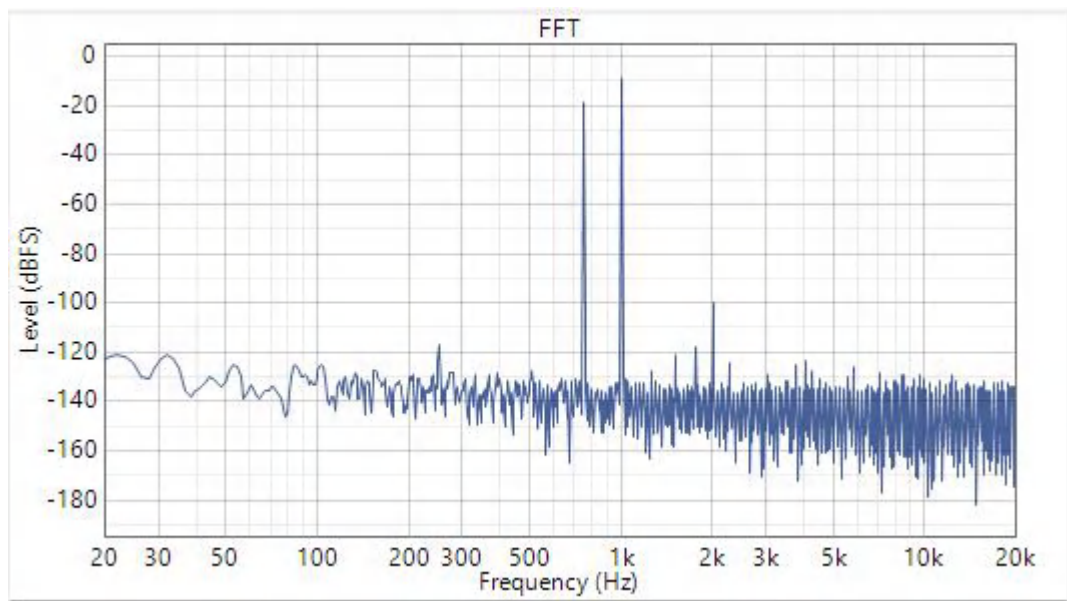


图 3-3. IN1P 和 IN1M 的混合模拟输入

4 总结

TAx5x1x-Q1 系列器件提供非常灵活的输入配置，并具有多路复用和混合功能，因此适用于各种应用。

5 参考文献

- 德州仪器 (TI), [TAC5412-Q1 具有集成可编程升压、麦克风偏置和诊断功能的汽车级低功耗立体声音频编解码器数据表。](#)
- 德州仪器 (TI), [TAC5411-Q1 具有集成可编程升压、麦克风偏置和诊断功能的汽车级低功耗单声道音频编解码器数据表。](#)
- 德州仪器 (TI), [TAC5312-Q1 具有集成可编程升压、麦克风偏置和诊断功能的汽车级低功耗立体声音频编解码器数据表。](#)
- 德州仪器 (TI), [TAC5311-Q1 具有集成可编程升压、麦克风偏置和诊断功能的汽车级低功耗单声道音频编解码器数据表。](#)
- 德州仪器 (TI), [TAA5412-Q1 具有集成麦克风偏置和输入故障诊断功能的汽车级、2 通道、768kHz 音频 ADC 数据表。](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司