### Application Note

# TDP2004 原理图检查清单



#### Vishesh Pithadiya

#### 摘要

该原理图检查清单简要介绍了 TDP2004 的每个器件引脚,并提供了 TDP2004 器件引脚在默认模式下运行的配置建议。TDP2004 是一款 DisplayPort™ (DP) 线性转接驱动器。该器件符合 VESA DisplayPort 标准版本 1.4、2.0和 2.1,支持 1-4 通道主链路接口,以符合 UHBR20 标准的速率(每个通道 20Gbps)发送信号。此外,该器件不受安装位置影响。TDP2004可置于源端、电缆或接收端内部,从而为总体链路预算有效提供*负损耗* 分量。TDP2004可通过 GPIO、I2C 或 EEPROM 进行配置。

本文档旨在为一般应用的系统级设计提供参考,但不可作为唯一参考。除此检查清单外,请参阅 TDP2004 四通道 20Gbps DisplayPort 2.1 线性转接驱动器、 TDP2004 评估模块 和相关文档中的信息,全面了解器件功能。

### 内容

1 引音	2
2 TDP2004 原理图检查清单	2
3 总结	4
4 参考资料	
7 / 3 / 3 / 3 / 3 / 3 / 3 / 3 / 3 / 3 /	

#### 商标

DisplayPort™ is a trademark of VESA. 所有商标均为其各自所有者的财产。



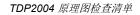
### 1 引言

本文档包含 TDP2004 每个引脚的功能,并提供了相关建议和其他注意事项。此数据包含在表 2-1 中。

## 2 TDP2004 原理图检查清单

表 2-1. TDP2004 原理图检查清单

引脚名称	引脚编号	引脚说明	建议	其他引脚注意事项			
主链路输入引脚							
RX[0:3] P/N	30、29、33、32、37、 36、40、39	DisplayPort 主链路差分输入	从 GPU 到 TDP2004 的交流耦合连接	在 DP 连接器连接到TDP2004 输入的情况下,GPU 侧可能已经安装了交流耦合电容器。如果已安装,则TDP2004 输入可以进行直流耦合。如果TDP2004 输入仍为交流耦合,请确保总电容不违反DP 规格。			
主链路输出引脚							
TX[0:3] P/N	19、20、16、17、12、 13、9、10	DisplayPort 主链路差分输出	从 TDP2004 到接收端或连接器的 75nF 至 200nF 交流耦合连接				
控制引脚							
模式	25	在配置模式之间进行选 择: L0:引脚配置 (strap) 模式 L1:SMBus/I2C 主模式 L2:SMBus/I2C 辅助模式	将 1kΩ 接地以配置引脚配置 (strap) 模式 将 8.25kΩ 接地以进行 EEPROM 控制 将 24.9kΩ 接地以进行外 部 I2C 控制				
DONEn	7	指示有效 EEPROM 寄存器 加载操作完成。	仅 SMBus/I2C 主模式需要。如果不使用此模式,则保持悬空	如果使用 SMBus/I2C 主模式,则需要增加 4.7kΩ 的外部上拉电阻才能运行。			
READ_EN_N	33	该引脚控制 SMBus/I2C 主 模式 EEPROM 读取操作的 启动	1	在 SMBus/I2C 主模式下: 器件上电后,会在该引脚 为低电平时,启动 SMBus/I2C 主模式 EEPROM 读取功能。			
EQ0/ADDR0	23	在引脚配置 (strap) 模式下,该引脚为通道 0-3 选择线性均衡 (CTLE)。仅在器件上电时对引脚进行采样。在 SMBus/I2C 辅助模式下,该引脚设置 I2C 从地址。仅在器件上电时对引脚进行采样。	将 1kΩ 接地以配置引脚配置 (strap) 模式	有关 SMBus/l2C 辅助模式,请参阅数据表中的表6-4			



3



### 表 2-1. TDP2004 原理图检查清单 (续)

引脚名称	引脚编号	引脚说明	建议	其他引脚注意事项
EQ1/ADDR1	24	在引脚配置 (strap) 模式下,该引脚为通道 0-3 选择线性均衡 (CTLE)。仅不器件上电时对引脚进行采样。在 SMBus/I2C 辅助模式下,该引脚设置 I2C 从地址。仅在器件上电时对引脚进行采样。	生 : : : : : : : : : : : : : : : : : : :	有关 SMBus/I2C 辅助模式,请参阅数据表中的表6-4
GAIN/SDA	27	在引脚配置 (strap) 模式下,该引脚选择从输入到输出的平坦增益(交流和直流)。仅在器件上电时对引脚进行采样。在 SMBus/I2C 模式下,证引脚用作串行数据,需要外部上拉电阻	该	在 SMBus/I2C 模式下,需 要 <b>4.7k</b> Ω 外部上拉电阻
TEST/SCL	26	在引脚配置 (strap) 模式下,这是 TI 内部测试引脉在 SMBus/I2C 模式下,证引脚用作串行时钟	異ト拉	在 SMBus/I2C 模式下,需 要 <b>4.7k</b> Ω 外部上拉电阻
PD	6	控制转接驱动器运行状态的 2 级逻辑。在所有器件控制模式下均有效。该引脚具有 1M Ω 内部弱下拉电阻。	3	
VCC	14、15、34、35	电源引脚。VCC = 3.3V ±10%	该器件的 VCC 引脚应通过 一个低电阻路径与电路板 的 VCC 平面相连	在每个 VCC 引脚附近安装 一个连接至 GND 的去耦电 容器
GND	1、8、11、18、21 31、38、EP	、28、 器件的接地基准	外露焊盘必须连接到一个 或多个接地平面	



### 3 总结

在设计 TDP2004 时,请遵循此原理图检查清单中的指南,但也要考虑周围的系统。此外,在系统中设计 TDP2004 时,考虑功能灵活性非常重要。通过在部署器件时选择引脚配置 (strap) 和 I2C 模式,可以更轻松地进行调试并更好地控制 TDP2004 的配置和状态。

### 4参考资料

- 德州仪器 (TI), TDP2004 四通道 20Gbps DisplayPort 2.1 线性转接驱动器 数据表。
- 德州仪器 (TI), TDP2004 评估模块 用户指南。

### 重要声明和免责声明

TI"按原样"提供技术和可靠性数据(包括数据表)、设计资源(包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源,不保证没有瑕疵且不做出任何明示或暗示的担保,包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任:(1) 针对您的应用选择合适的 TI 产品,(2) 设计、验证并测试您的应用,(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更,恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务,TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2024,德州仪器 (TI) 公司