

Application Note

优化工业以太网应用中的 EMC 性能



Hillman Lin

摘要

本文概述了每项 EMC/EMI 测试、这些测试失败时执行的调试程序，以及有关优化原理图和布局设计以提高 EMI/EMC 测试性能的指导。

内容

1 缩写.....	2
2 引言.....	2
3 EMC 发射.....	4
3.1 辐射发射.....	5
3.2 传导发射.....	6
3.3 有关 EMC 发射的调试程序.....	7
4 EMC 抗扰度测试.....	10
4.1 EMI 通过标准.....	10
4.2 EMI 常识.....	11
4.3 IEC61000 4-2 ESD.....	12
4.4 IEC 61000 4-3 RI.....	16
4.5 IEC 61000 4-4 EFT.....	18
4.6 IEC 61000 4-5 浪涌.....	21
4.7 IEC 61000 4-6 CI.....	26
5 所有 EMC、EMI 测试的原理图和布局建议.....	29
5.1 原理图建议.....	29
5.2 布局建议.....	31
6 总结.....	39
7 参考资料.....	39
8 修订历史记录.....	40

商标

所有商标均为其各自所有者的财产。

1 缩写

DUT	待测试器件
LP	链路伙伴
CDN	耦合去耦网络
EMC	电磁兼容性
EMI	电磁干扰
RE	辐射发射
CE	传导发射
ESD	静电放电
RI	射频电磁场抗扰度
EFT	电气快速瞬变
CI	传导抗扰度
MDI	媒体相关接口
MAC	介质访问控制
CMC	共模扼流圈

2 引言

由于工业应用需要新的拓扑来实现更短的周期时间、更高的吞吐量、更宽的带宽和更小的系统架构，因此引入了 Ethernet/IP、EtherCAT、Profinet 等实时以太网协议来更大限度地减少延迟。但是，上面提到的协议在实时系统中都包含菊花链架构。因此，需要对注入系统的外部噪声具有更高的容忍度和抗扰度，以便防止系统中的信息丢失。再举一个例子，如果菊花链网络的早期阶段有任何信息失真或链路断开，则菊花链网络中的所有后续阶段也会受到影响。例如，如果菊花链网络的每个阶段都连接了伺服电机，在早期阶段出现的任何信号丢失都会让其余的伺服电机无法正常工作，直到这些伺服电机从早期的网络阶段接收到命令为止。因此，工业应用中的 EMC 已成为以太网的关键性能标准。

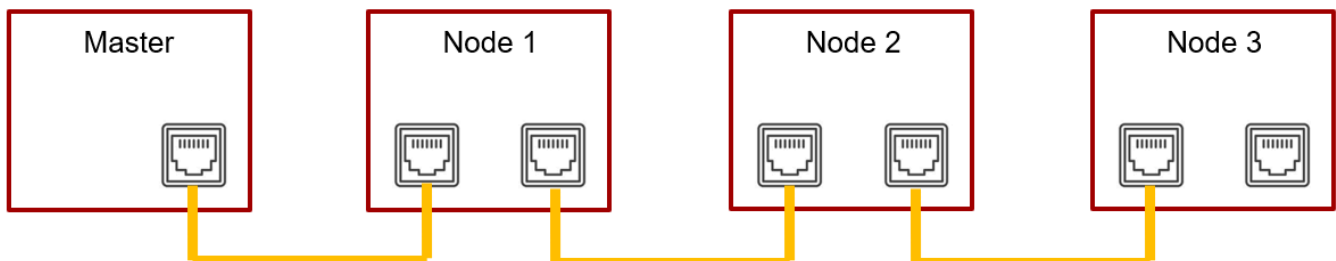


图 2-1. 菊花链拓扑

电磁兼容性 (EMC) 主要分为两类：发射和抗扰度

- EMC 发射测试是指当器件或系统正常运行时，不会对电磁环境造成不必要或无法容忍的干扰
- EMC 抗扰度测试或电磁干扰 (EMI) 是指由于电磁环境产生不必要的干扰而使器件性能下降

在实时应用中，噪声始终会从周围系统耦合到当前系统或从当前系统耦合到周围系统。这种噪声耦合通常分为四类：

- 传导或公共阻抗耦合
- 电感或磁性耦合
- 电容或电耦合
- 辐射耦合

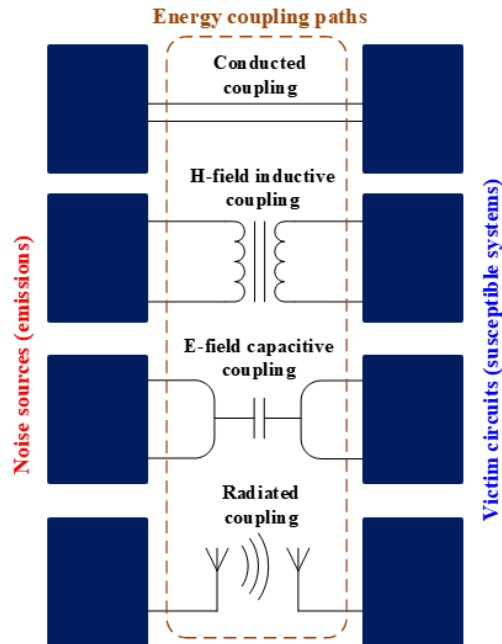


图 2-2. 噪声耦合路径

了解系统或测试设置中的这些噪声耦合路径是排除 EMC 问题的关键。本文概述了每项 EMC/EMI 测试、这些测试失败时执行的调试程序，并提供了用于提高消除性能的原理图/布局建议。

3 EMC 发射

EMC 发射测试基于从系统到周围环境的电磁发射。CISPR 32 定义了 EMC 发射测试的最常用标准，是面向多媒体设备的国际无线电干扰标准，还确立了一项标准，用以确保协议和设备不会对其他电子系统和网络的性能产生负面影响。

该标准根据最终使用环境定义了两个类别：

- B 类性能是 CISPR 32 测试中的一项较高标准，是封闭系统需要满足的主要要求。例如：汽车、机器人等
- 与 B 类性能相比，A 类性能的要求更为宽松。大多数工业应用都要求实现 A 类性能

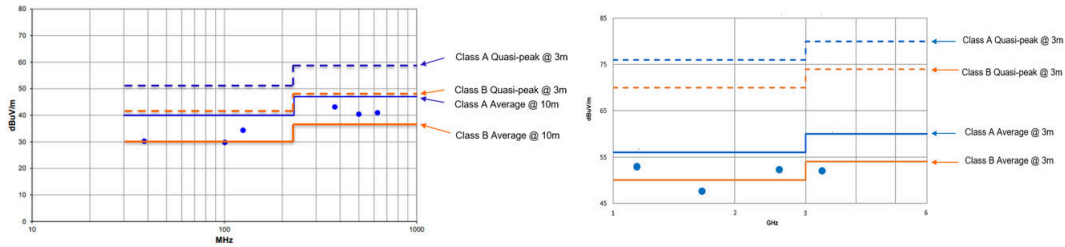


图 3-1. CISPR 32 RE 通过标准

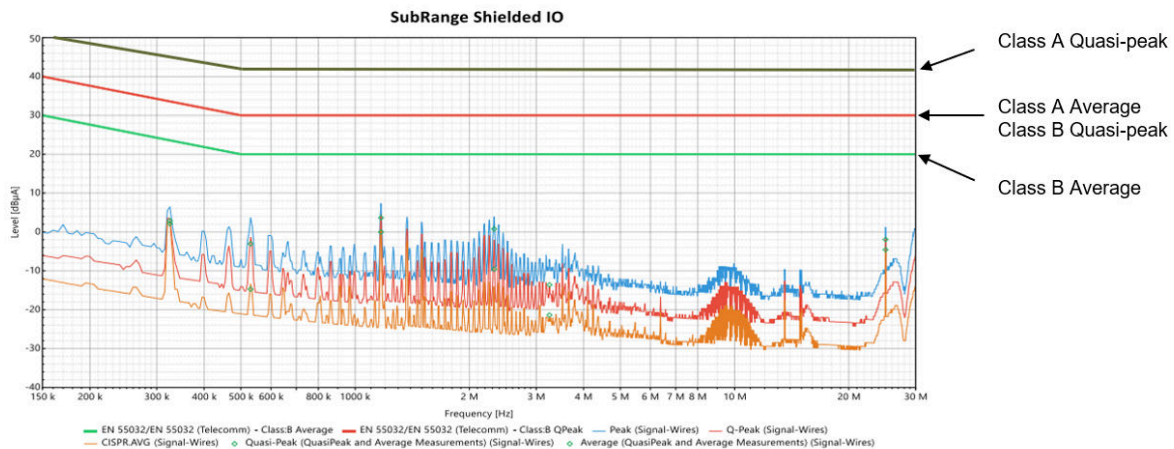


图 3-2. CISPR 32 CE 通过标准

EMC 发射测试主要分为两类：

1. 辐射发射
2. 传导发射

以下部分详细介绍了测试设置、失败情况下的常见发射源以及辐射发射和传导发射测试的常见调试程序或设计。

3.1 辐射发射

辐射发射 (RE) 测试主要检查器件通过非金属路径 (空气) 对环境造成的噪声影响。辐射发射在 30MHz 至 6GHz 的频率范围内测得。

备注

以太网 PHY 应用通常集中在 30MHz 至 1GHz 的频率范围

3.1.1 辐射发射测试的测试设置

- DUT 和天线之间的距离为 3m/10m
 - 通过发射阈值取决于测试距离
 - CISPR 32 支持 3m 和 10m 设置，具有各种通过阈值水平
 - CISPR 22 仅在频率小于 1GHz 时支持 10m 设置，在频率大于 1GHz 时支持 3m 设置
- DUT 和 LP 间隔 10cm
- DUT 和 LP 位于绝缘表面上，距离大地上方 80cm 处
- 整个频率范围需要各种天线

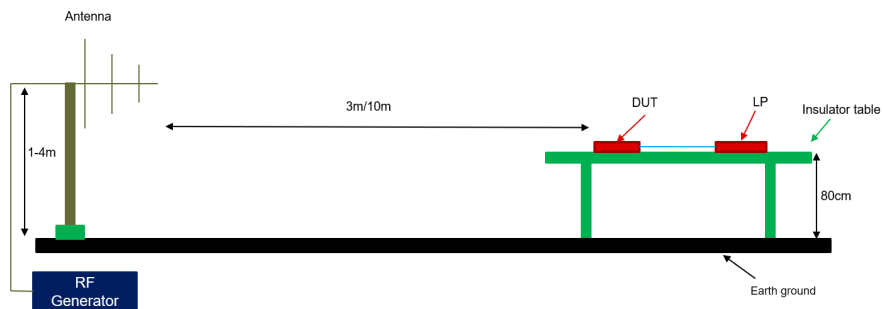


图 3-3. RE 测试设置

备注

有关测试设置的更多信息，请参阅 CISPR 32 标准。

3.1.2 主要辐射发射源

1. 时钟源
 - 晶体或振荡器
 - MAC/MDI 接口上的基准时钟
 - 以太网 PHY 或其他 IC 的输出时钟
2. 信号路径
 - 信号路径上的外露焊盘
 - 信号路径上的大元件尺寸
 - 长信号路径
 - 信号路径上的过孔数
3. 电缆堆叠和环绕
 - 以太网电缆相互紧密堆叠或环绕在一起
4. 电缆类型
 - 强烈建议使用屏蔽电缆，因为其接地屏蔽层覆盖了双绞线，可防止来自电缆的辐射

3.2 传导发射

传导发射 (CE) 测试主要检查器件通过金属路径 (电缆) 对环境造成的噪声影响。传导发射的测量范围为 0.1MHz 至 30MHz。

3.2.1 传导发射测试的测试设置

- DUT 和 LP 间隔 10cm
- DUT 和 LP 位于绝缘表面上，距离大地上方 80cm 处
- LISN 距离 DUT 和 LP 80cm

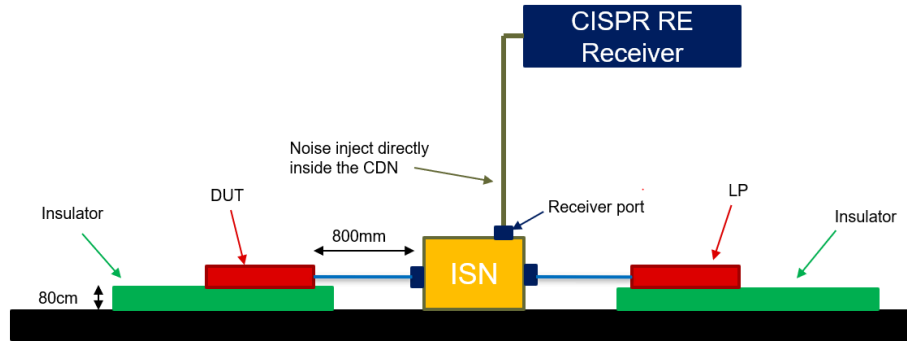


图 3-4. CE 测试设置

3.2.2 主要传导发射源

1. 信号和电缆路径
 - 连接器或 MDI 线路附近的非 MDI 信号布线和时钟源
 - MDI 线路之间的互连距离太近
 - 互连距离是差分对之间的距离
 - 电缆附近的外部噪声源
2. 电缆类型不匹配
 - DUT 和 LP 电缆类型之间不匹配
 - DUT/LP 和 CDN 电缆类型之间不匹配

3.3 有关 EMC 发射的调试程序

如果在 RE/CE 测试期间发现故障，请按照以下调试程序来确定根本原因：

3.3.1 一般调试程序

1. 遵循 RE 测试和 CE 测试的测试设置。

- DUT 和链路伙伴之间至少保持 10cm 的距离，以防止噪声耦合
- DUT 和链路伙伴之间没有噪声源
- 检查背景噪声并确认背景噪声低 (**RE 测试**)
- 待测的辐射设备不需要出现在测试台上 (**RE 测试**)
- 测试期间需要始终屏蔽电源 (**RE 测试**)
- 确认耦合去耦网络 (CDN) 已正确接地 (**CE 测试**)
 - CDN 和电缆失配 (尤其是屏蔽/非屏蔽组合) 会因信号线中的接地不连续而增加发射

2. CE 和 RE 测试中的电缆建议：

- 首选使用屏蔽电缆以减少以太网电缆的发射
- 测试期间最好不出现电缆环路。电缆环路会增强串扰影响并增加辐射。



- 确认以太网电缆不靠近任何外部噪声源
 - 电源、测试设备和其他电气设备是可能的外部噪声源
- 如果可能，将电缆远离天线放置
- 确认耦合去耦网络 (CDN) 两侧的电缆类型匹配 (**CE 测试**)
- 确认电缆类型与 CDN 规格匹配 (**CE 测试**)

3.3.2 特定于 RE 的调试

1. 用于优化 PHY 辐射发射的通用配置

- 在测试期间关闭 DUT 和链路伙伴的 CLK_OUT 引脚或任何未使用的时钟源。TI 的 PHY CLK_OUT 引脚始终可以在引脚上生成 25MHz 或 50MHz 时钟信号，当不使用此功能时，会导致向周围环境产生不必要的发射。
- 关闭 DUT/LP LED 引脚上的 TX/RX 活动。确认没有任何 LED 引脚配置为 RX 或 TX 活动模式。在 TX/RX 活动期间 LED 持续闪烁会导致较低频率范围的额外辐射发射

2. 在 RE 测试时消除电缆或链路伙伴上的外部因素

- 使用短电缆长度以更大程度地降低电缆的影响
- 将链路伙伴板更改为与 DUT 电路板相同，从而排除链路伙伴板上的问题
- 通过大地屏蔽链路伙伴和以太网电缆，消除非 DUT 板的辐射影响
- 启用环回并移除电缆，以隔离电缆上的任何辐射发射影响

如果上述建议无法解决 RE 测试故障问题，则主要发射源可能是 DUT。请参考以下要点，通过原理图/布局优化来调查根本原因并解决问题。

3. 读取在 RE 测试时的故障频率范围

- 如果在较低频率（例如开关频率）范围内失败，请检查电源轨电路导致的发射
- 如果失败频率超出 25MHz 或谐波范围，则原因可能是晶体或振荡器路径有问题
- 如果失败频率与 MAC 至 PHY 时钟频率匹配，则原因可能是 MAC 接口路径有问题
- 如果失败频率接近 MDI 频率，则根本原因可能是 MDI 接口路径有问题

下一节将详细介绍如何根据失败频率范围，从 DUT 找出上述所有根本原因。

4. 将 DUT 板上的其他 IC 与 PHY 隔离，以便更大限度地降低潜在影响

- 在复位阶段或低功耗模式下配置以太网 PHY。
 - 验证主要发射是否来自电路板上的外部元件
- 禁用所有其他 IC 或关闭其电源。仅在 DUT 上启用 PRBS 测试，在链路伙伴侧启用反向环回
 - 这有助于隔离 DUT 板上其他元件产生的噪声。启用 PRBS 时，仍在两个 PHY 之间生成数据包
- 启用 MAC 隔离以减少对 MAC 侧的影响
 - 根据 IEEE 标准的定义，使用寄存器 0x0[10] 启用 MAC 隔离
 - 这有助于隔离 MAC 和 PHY 接口之间的发射源

5. 使用铜带隔离 PHY 周围的主要发射区域。

- 使用铜带覆盖可能的发射源，以便找出 DUT 板上的根本原因：
 - 铜带需要牢固地连接大地以吸收大部分发射噪声。如果铜带未正确连接大地，铜带可以充当天线源，进一步放大来自覆盖区域的信号
 - 确认铜带和电路板元件之间是否存在绝缘体，以防止器件之间发生短路
- 使用铜带覆盖 PHY IC 周围的区域，看看 PHY 的 IC 是否为主要辐射源
- 使用铜带覆盖时钟信号（晶体、振荡器、RMII 时钟、MDC 等），看看时钟源是否为主要发射源
 - 信号端时钟信号上的阻抗匹配有助于减少时钟信号线上的发射。
- 使用铜带覆盖 MDI 线路周围的区域，看看 MDI 线路是否为主要发射源
 - 缩短 MDI 线路的长度并防止 MDI 线路突然导通，可以减少 MDI 线路上的发射
- 使用铜带覆盖 MAC 至 PHY 接口布线周围的区域，看看 MAC 接口是否为主要发射源
 - 压摆率控制有助于减少 MAC 接口上的发射
 - 埋入式 MAC 布线还可以进一步减少 MAC 接口上的发射

6. 原理图和布局建议

- 执行上述调试程序以隔离主要发射源后，请遵循[原理图](#)和[布局建议](#)来进一步优化设计的 EMC/EMI 性能。

3.3.3 特定于 CE 的调试

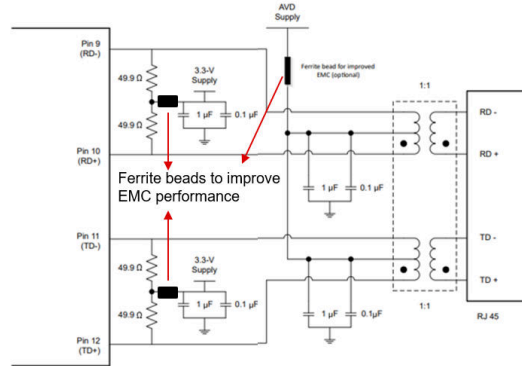
1. 在 CE 测试时消除电缆或链路伙伴上的外部因素

- 将链路伙伴板更改为与 DUT 电路板相同，从而排除链路伙伴板上可能出现的问题
- 在 CDN 和链路伙伴之间放置铁氧体磁珠，从而将噪声源与链路伙伴隔离

如果上述测试失败，则很有可能是 DUT 电路板出现问题。读取故障频率范围可以提供有关电路板上故障区域的一些指示。

2. 读取在 CE 测试时的故障频率范围

- 如果 CE 在较低频率下失败，请检查电源平面/线路以查看它们是否会干扰 MDI 线路
 - 如果在 EMC 测试期间使用电流模式驱动器 PHY，则需要在与 MDI 线路的电源连接上添加铁氧体磁珠。



- 检查电路板上的电源地，以便确认电源地是干净的。来自电源地的噪声会从屏蔽层耦合到 CDN 并导致 CE 性能下降
- 如果 CE 在特定频率（例如，25MHz 或谐波）下失败，请确认 MDI 线路附近的其他信号或时钟布线不会造成干扰

3. 原理图和布局建议

- 在执行先前的调试程序以隔离主发射源之后，请遵循原理图和布局建议，以便进一步优化设计的 EMC/EMI 性能。

4 EMC 抗扰度测试

EMC 抗扰度测试也称为电磁干扰 (EMI)，这是一个测试标准，用于定义器件对由外部源引起的电路干扰的耐受能力。由于周围的干扰，EMI 可能会导致数据包中断、性能下降，甚至导致系统中的链路丢失。为了确认电子器件在实时应用中能够有效抵御外部噪声源，在器件生产之前通常需要满足 EMI 测试要求。

EMI 可能由人为因素和自然来源引起，包括蜂窝网络、照明设备、无线电环境等。一个常见的人为干扰例子是 ESD 噪声，这种噪声由人与器件接触而产生，可能会对电子器件造成干扰。自然来源的一个例子是手机；电话通话可能会对飞机上的敏感设备造成干扰。在工业应用中，大多数电子器件直接暴露在环境中。因此，在非封闭架构中，需要更高标准的 EMI 测试。

EMI 测试标准主要由 IEC61000 4-X 定义。IEC61000-4-X 用于测试系统级抗扰度。许多系统设计需要按照 IEC 61000-4-X 规范中列出的一项或多项测试要求进行。以下各节介绍了以太网应用的五种常见测试：

- ESD (IEC61000 4-2)
- RI (IEC61000 4-3)
- EFT (IEC61000 4-4)
- 浪涌 (IEC61000 4-5)
- CI (IEC61000 4-6)

4.1 EMI 通过标准

- A 类性能
 - EMI 测试期间无链路中断和/或数据包错误和数据包丢失
- B 类性能
 - 允许链路中断，但在 EMI 测试期间，PHY 必须在没有任何配置的情况下恢复链路
- C 类性能
 - 在 EMI 测试期间允许链路中断，前提是 PHY 可以通过硬件复位或下电上电来恢复链路

性能 (验收标准) ⁽¹⁾	说明
A 类	模块应按预期连续工作。测试过程中 无功能或性能损失
B 类	可接受在测试期间出现性能暂时下降。测试完成后，模块在 无人工干预的情况下 应能够按预期继续工作
C 类	在测试期间，允许出现功能丧失，但不得损坏硬件或软件。测试完成后，模块经手动重启、断电或上电后应能够自动按预期继续工作。 无自恢复

(1) 表引用自 IEC 标准。

与 EMC 发射测试不同，EMI 测试的 A 类性能是比 B 类性能更高的标准。该标准尚未针对以太网 ESD 测试的 A 类性能进行全面定义。根据客户的要求，可以通过不同的方法定义 EMI 测试的 A 类性能：

- A 类性能在 EMI 测试期间无链路中断
- 在定义的时间间隔内没有链路中断，且没有连续数据包错误

在大多数工业应用中，EMI 测试期间没有链路中断则定义为 A 类性能。但是，实时应用通常对 A 类性能具有更严格的定义。例如，EtherCAT 应用要求在 EMI 测试期间在 10us 内不会出现超过三个连续的数据包错误，这样就定义为 A 类性能。

4.2 EMI 常识

EMI 噪声可能通过多种方式耦合到系统中：传导耦合、辐射耦合等。了解为了有效调试 EMI 故障和改进设计而耦合到系统中的噪声类型，这很重要。以下部分概述了每个 EMI 测试中的潜在噪声耦合源，还提供了提高性能的设计建议。

有关 EMI 测试的一些常见知识和误解：

电缆类型：

电缆类型在 EMI 测试中发挥着重要作用。建议用于 EMI 测试的以太网电缆类型概述如下：

- 屏蔽电缆与非屏蔽电缆：
 - 在电磁环境中进行高速数字数据传输通常需要屏蔽电缆。屏蔽电缆的每对双绞线都包覆有接地的屏蔽层。使用屏蔽电缆时，来自外部电线的大多数噪声都可以通过接地屏蔽层直接流向大地，而不会耦合到信号线中。屏蔽电缆还可提升对串扰、EMI 测试的防护，并减少电缆的发射。

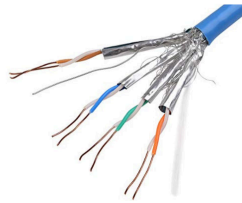


图 4-1. 屏蔽电缆示例

备注

双层屏蔽电缆在每对缆线外面都包覆着一层铝箔和一层金属网格屏蔽层，与每对缆线仅包覆铝箔的单层屏蔽电缆相比，双层屏蔽电缆通常具有更好的 EMI 性能。

- CAT 5 与 CAT 6 电缆：
 - 为了获得更好的 EMI 性能，首选 CAT 6 电缆。与 CAT5E 相比，CAT6 在中心采用塑料绝缘，用以隔离每对双绞线。CAT6 的每对双绞线包覆的接地屏蔽层也比 CAT5E 更厚。
- ESD 二极管：
 - ESD 二极管通常有助于保护器件，防止器件在 EMI 测试过程中受损。但是，当需要实现 A 类性能时，ESD 二极管并不是一种有用的方法。当 ESD 二极管触发时，MDI 线路会钳位到特定的电压，从而导致链路断开或数据包错误。进而导致实现 B 类性能。当在正常应用期间采用 ESD 二极管时，这些二极管在 MDI 线路上充当电容器。如果未正确调优 ESD 二极管，信号在 MDI 线路上可能会遇到衰减或阻抗不匹配的问题。

以下各节详细介绍了每次 EMI 测试的设置和调试程序，包括可用于提高性能的[原理图/布局建议](#)。

4.3 IEC61000 4-2 ESD

IEC61000-4-2 测试器件对静电放电 (ESD) 的抗扰度。此测试模拟与电子设备直接接触或近距离接触时静电放电的影响。执行此 ESD 测试有三种不同方法：

- 直接接触放电
- 空气接触放电
- 电容耦合放电

直接接触放电测试使用 ESD 发生器尖端与系统接触。在大多数工业应用中，RJ45 或连接器屏蔽层暴露在周围的系统环境中。由于用户可能会触摸此屏蔽层并在系统中引入 ESD 噪声，因此通常直接在连接器屏蔽层上进行直接接触 ESD 测试。然而，特定应用需要直接注入暴露于周围环境的协议传导屏蔽层。该标准并未定义 ESD 测试的特定注入点。因此，注入点可能因应用而异。

空气接触放电是对系统的间接耦合放电。ESD 枪的圆形尖端用作天线源，噪声通过空气耦合到系统中。空气中的噪声源可以耦合到系统的任何位置。因此，该测试通常在 PHY 附近完成。

电容耦合放电是对系统的另一种间接耦合放电，其中 ESD 噪声注入系统周围的金属平面上。在此测试中，金属板充当天线，将噪声直接耦合到系统中。电容耦合放电测试要求系统朝向旋转以进行 ESD 测试。

ESD 测试级别：

- 4 级：±8kV (接触放电)、±12kV (电容耦合)、±15kV (空气放电)
- 3 级：±6kV (接触放电)、±8kV (电容耦合)、±12kV (空气放电)
- 2 级：±4kV (接触放电)、±6kV (电容耦合)、±8kV (空气放电)
- 1 级：±2kV (接触放电)、±4kV (电容耦合)、±6kV (空气放电)

注意：A 类、B 类和 C 类性能取决于系统要求

ESD 注入波形：

ESD 测试是注入一个具有纳秒脉冲宽度的高电压信号 (kV) 的过程。重复进行 10 次，每次 ESD 冲击之间间隔一秒。

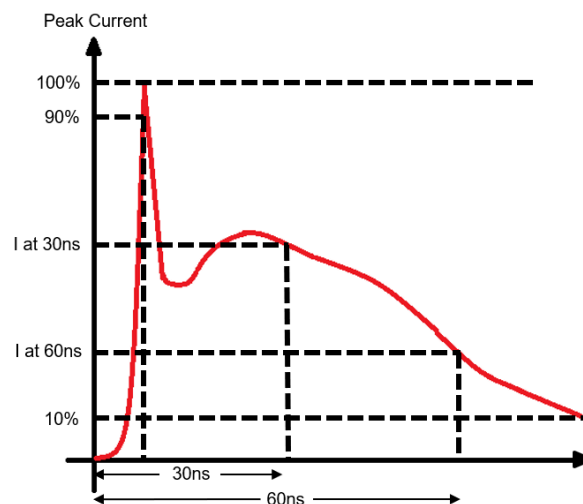


图 4-2. ESD 测试波形

4.3.1 ESD 测试设置

- ESD 枪的放电网络：150pF 和 330 Ω
- DUT 和 LP 需要在大地上方 80cm 处
- DUT 和 LP 相互间隔 10cm
- 在 DUT 和 LP 与测试台地之间需要使用绝缘片
- 测试台地和大地之间使用 1M Ω 连接

ESD test bench

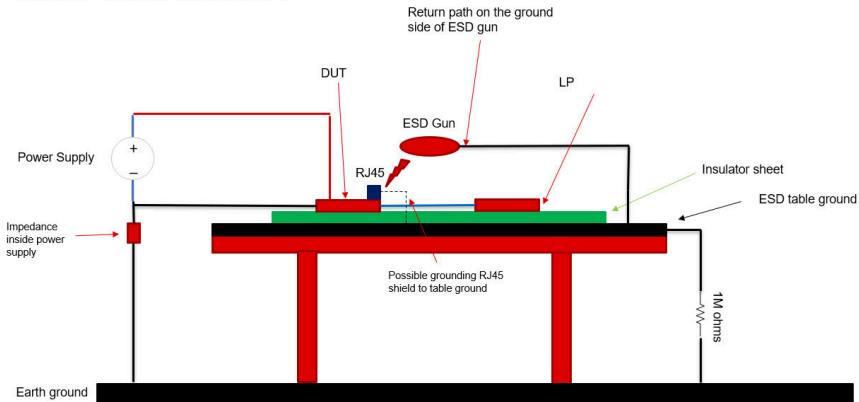


图 4-3. ESD 测试设置

备注

有关 ESD 测试设置和波形的更多信息，请参阅 IEC 61000 4-2 标准。

4.3.2 可能的故障根本原因

在 ESD 测试中，尤其是接触放电测试中，大多数 ESD 噪声直接注入到连接器屏蔽层中。因为这也是系统的连接器地，因此接地反弹可能也会产生影响。这会导致共模噪声注入系统。因此，为 ESD 噪声提供一条低阻抗接地路径，这对于更大限度地减小对信号线路的影响并提高 ESD 性能至关重要。

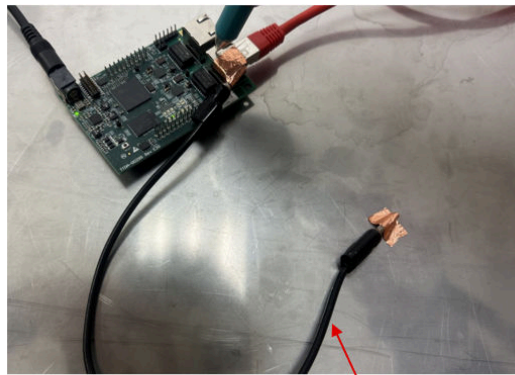
在直接接触和间接接触 ESD 测试中，辐射 ESD 噪声可能会耦合到系统。因此，确认信号线路的传导暴露最小，这对于提高 ESD 性能也至关重要。

4.3.3 调试程序

如果在 ESD 测试期间发现故障，请按照以下调试程序来确定根本原因：

4.3.3.1 遵循测试设置

- 确认 ESD 测试设置的大地连接
 - 确认 ESD 枪已正确连接大地
 - 确认电源已连接大地
 - 确认测试台地已通过 $1M\Omega$ 端接正确地连接大地
- 确认 DUT 和 LP 电路板上的连接器地连接大地
 - 为每个 ESD 冲击提供一个返回路径，使其流向大地，从而防止连接器地进行电容充电。如果没有用于 ESD 噪声的良好返回路径，连接器地会积聚电荷并降低 ESD 性能。因为会积聚大量电荷并向测试仪放电，所以这对于 ESD 测试也很危险。



Low impedance ground path

图 4-4. 低阻抗接地路径

- 如果应用阻止 RJ45 屏蔽层连接大地，建议将屏蔽层连接到金属或导电外壳（较大的导电面积），以便提供更好的辐射路径来引导 ESD 噪声流过
- 确认 PHY、电源设备和以太网电缆放置在绝缘体的顶部
 - 这样可以防止来自大地的噪声直接干扰系统
- 使用屏蔽电缆实现更好的 EMI 性能
 - CAT6 电缆的性能优于 CAT 5E 电缆

4.3.3.2 消除电缆或链路伙伴上的外部因素

- 将链路伙伴板更改为与 DUT 板相同
 - 这样会找出链路伙伴侧的根本原因
- 移除电缆，在 PHY 上启用环回（首选模拟环回），并执行 ESD 测试以消除电缆和链路伙伴的影响
 - 模拟环回可以将 MDI 侧的发送器和接收器一起连接到 PHY 内部，并使 PHY 与其建立链路。在进行环回配置后，MDI 线路仍会从外部接收 ESD 噪声。
 - 如果在环回配置后测试通过，则问题很可能出在电缆或链路伙伴侧。

4.3.3.3 为改进 ESD 性能应探索的领域

如果在执行上述测试后 ESD 测试仍然失败，则很有可能是 DUT 电路板出现问题。对于每项 ESD 测试，请遵循以下调试程序和建议。

4.3.3.3.1 空气耦合或电容耦合放电 ESD 建议

1. Rbias 引脚是 PHY 的内部电流基准。如果 Rbias 拾取较大的噪声，PHY 链路和功能会受到影响。
 - 确认 Rbias 电阻器使用小封装尺寸（建议使用 0805/1206）
 - 确认 Rbias 布线较短或埋在内层中

2. 时钟信号的布线长度短
3. 更大限度减少 MDI 线路上的元件和外露焊盘数量

4.3.3.3.2 直接接触放电 ESD 建议

在直接接触 ESD 测试中，ESD 噪声直接注入到接地端。这会导致共模噪声注入 PHY，通常会导致链路断开。因此，减少设计中的共模噪声注入对于 ESD 性能至关重要。请参阅以下建议以尽可能减少共模噪声注入：

- 确认连接器地和数字地之间存在接地隔离，以防止任何噪声直接注入系统。这样可以更大程度地减少系统上的接地反弹影响
- 变压器上无短接的中心抽头
 - 减少串扰
 - 降低出现模式转换的可能性
 - 在 ESD 测试期间有助于链路恢复。在大多数情况下防止出现 C 类性能
 - 在 ESD 测试期间减少对自动 MDIX (接收器和发送器之间的转换) 的影响
- 分立式磁性元件和 RJ45 连接器可减小 ESD 噪声的注入面积，从而在 ESD 测试期间提高变压器的性能
- 优化 MDI 线路的布局以减少从周围环境、接地反弹和 PCB 上的其他信号拾取的共模噪声
 - 请参阅原理图和布局建议
- 优化 PCB 连接器地以提供更好的接地路径，并更大程度地降低对 MDI 线路的耦合效应
 - 请参阅原理图和布局建议

4.3.3.4 原理图和布局建议

在执行上述调试程序以便更好地找出根本原因之后，请遵循下面的[原理图](#)和[布局建议](#)，以便进一步优化设计的 EMC/EMI 性能。

4.4 IEC 61000 4-3 RI

IEC 61000-4-3 也称为射频电磁场抗扰度测试，主要用于评估电气设备在辐射或电磁场下的抗扰度。在工业和汽车应用中，大多数电子设备都受到电磁辐射的影响。RI 评估器件在整个 80MHz 至 1000MHz 频率范围内的抗扰度。以太网应用有三个基本级别：

- 测试模式 1：场强 1V/m
- 测试模式 2：场强 3V/m
- 测试模式 3：场强 10V/m

备注

A 类、B 类和 C 类取决于客户的要求

4.4.1 RI 测试设置

- 场生成天线需要与 DUT 保持 2m 的距离
- DUT 和 LP 需要放置在绝缘（非金属）工作台上，距离大地上方 80cm 处
- 未经测试的电气设备需要借助大地进行适当屏蔽
- 整个频率范围需要各种天线
- DUT 和 LP 至少间隔 10cm

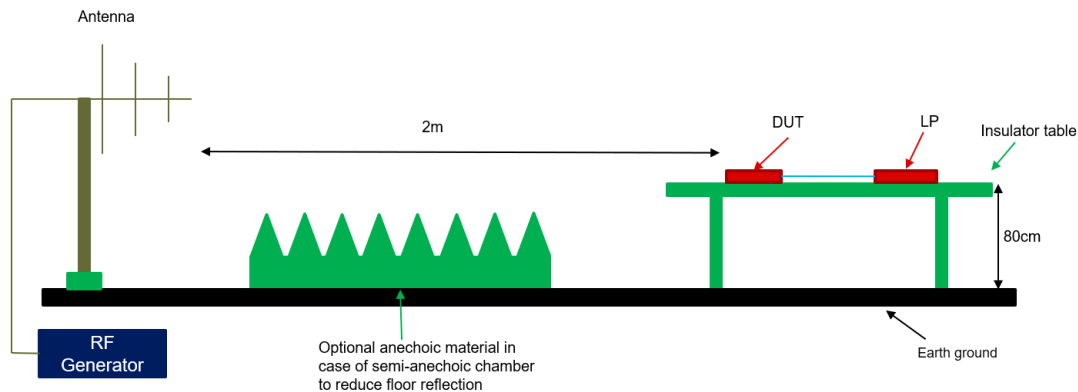


图 4-5. RI 测试设置

备注

有关 RI 测试设置和波形的更多信息，请参阅 IEC 61000 4-3 标准。

4.4.2 可能的故障根本原因

- 时钟信号上的 RF 电磁噪声干扰（例如振荡器或者晶体）会导致 PHY 内部的时钟基准不准确
- Rbias 布线或引脚上的射频电磁噪声干扰会导致 PHY 内部产生嘈杂的电流基准
- MAC 接口上通过外露的导体或焊盘产生的射频电磁噪声干扰，会导致 MAC 和 PHY 之间的信号质量降低
- MDI 接口上通过外露的导体或焊盘产生的射频电磁噪声干扰，会导致信号质量下降和 PHY 的链路中断

4.4.3 调试程序

如果在 RI 测试期间发现故障，请按照以下调试程序来确定根本原因：

4.4.3.1 遵循 RI 测试设置

- 除天线外，确认没有任何其他外部辐射源
- 避免以太网电缆形成环路，这些环路可能会成为外部辐射噪声源
- 使用屏蔽电缆来实现更好的 EMI 性能
 - CAT6 电缆的性能优于 CAT 5E 电缆

4.4.3.2 消除电缆或链路伙伴上的外部因素

- 将链路伙伴更改为与 DUT 相同的型号并执行测试
- 使用连接到地面的导电模型盒或板在链路伙伴板上实现强力屏蔽（隔离链路伙伴的影响）
- 使用连接到地面的导电模型盒或板在电缆和链路伙伴上实现强力屏蔽（隔离电缆和链路伙伴的影响）
- 断开电缆，将以太网 PHY 编程为环回模式，同时注意任何链路中断或故障
 - 进一步确认 DUT 是否是 RI 失败的根本原因

4.4.3.3 找出主要发射区域

如果上述测试仍然失败，则很有可能是 DUT 电路板出现问题。进一步的措施是用铜带盖住或屏蔽电路板上最容易受到干扰的区域。铜带需要与大地紧密连接，以便铜带能够吸收大部分发射噪声。如果铜带未正确连接大地，则铜带可能会作为天线源，放大覆盖区域的信号：

- 如果不使用 MAC 进行测试，则需要对 MAC 引脚周围进行屏蔽，以便更大限度地减少 MAC 引脚暴露于辐射源
- 通过大地屏蔽 MDI 线路周围的区域。如果覆盖 MDI 线路对 RI 测试性能有帮助，那么可以遵循以下一些建议来进一步改进 MDI 线路：
 - 尽量减少 MDI 线路周围的过孔
 - 更大限度地减少 MDI 线路上的元件或外露焊盘数量
 - 如果可能，在 RI 测试期间掩埋 MDI 布线
 - MDI 线路的对称性
- 屏蔽 Rbias 引脚和布线周围的区域。如果覆盖 Rbias 引脚和布线对 RI 性能有帮助，请遵循以下建议：
 - Rbias 是用于在内部驱动 PHY 的基准电流。在 Rbias 区域周围采用更优布局有助于改善 RI 测试性能
 - 将 Rbias 布线埋在内层中
 - 更大限度地减少 Rbias 周围的过孔
 - 更大限度地减小 Rbias 元件尺寸
- 屏蔽振荡器或时钟信号，看看这样是否有助于改善 RI 性能
- 在电力线周围实施屏蔽，看看这样是否有助于改善 RI 性能

4.4.3.4 原理图和布局建议

执行上述调试程序来进一步找出潜在问题之后，请遵循[原理图和布局建议](#)，以便进一步优化设计的 EMC/EMI 性能。

4.5 IEC 61000 4-4 EFT

IEC 61000-4-4 也称为电气快速瞬变 (EFT) EMC 脉冲群抗扰度测试标准。EFT 主要用于测试电气设备在经受快速瞬变/脉冲群电气信号时的抗扰度。在 EFT 测试中，来自脉冲群发生器的共模脉冲群信号通过电容钳位发送到以太网电缆。此钳位长度为 1 米，直接连接大地。与每个脉冲之间间隔一秒的 ESD 测试不同，EFT 测试的脉冲间隔为微秒范围。因此，优化噪声放电设计对于 EFT 测试至关重要。屏蔽和非屏蔽电缆对 EFT 的性能有着显著影响。由于 EFT 测试取决于使用电容耦合设备对以太网电缆进行钳制，因此通常会从设备中注入噪声，并直接耦合在以太网电缆内部。如果客户使用屏蔽电缆，因为屏蔽层通常连接到大地，所以大多数噪声会流向连接器地而不是信号线。这样可以显著提高 EFT 性能。因此，对于 EMC 应用，强烈建议使用屏蔽电缆。

在 IEC 61000 4-4 标准中，EFT 测试还定义了电源端口测试。电源 EMC 测试不仅依赖于以太网 PHY，还要依赖系统级电源 IC (降压转换器、LDO、电源开关等)。因此，本节可重点介绍如何调试以太网应用中信号端口上的 EMC 故障。虽然有针对 PHY 侧的[电源端口布局建议](#)，但以下各节重点介绍信号端口 EFT 测试。

EFT 测试级别：

- 测试级别 1：±0.5kV
- 测试级别 2：±1kV
- 测试级别 3：±2kV
- 测试级别 4：±4kV

备注

A 类、B 类和 C 类取决于客户的要求

EFT 测试波形：

IEC61000 4-4 EFT 需要测试两种频率的脉冲群信号：

- 5kHz 脉冲群信号的每个脉冲周期为 200us，整个脉冲群持续时间总计为 15ms。
- 100kHz 脉冲群信号的每个脉冲周期为 10us，整个脉冲群持续时间总计为 0.75ms。
- 5kHz 和 100kHz 的脉冲群信号都有 300ms 的脉冲群周期。

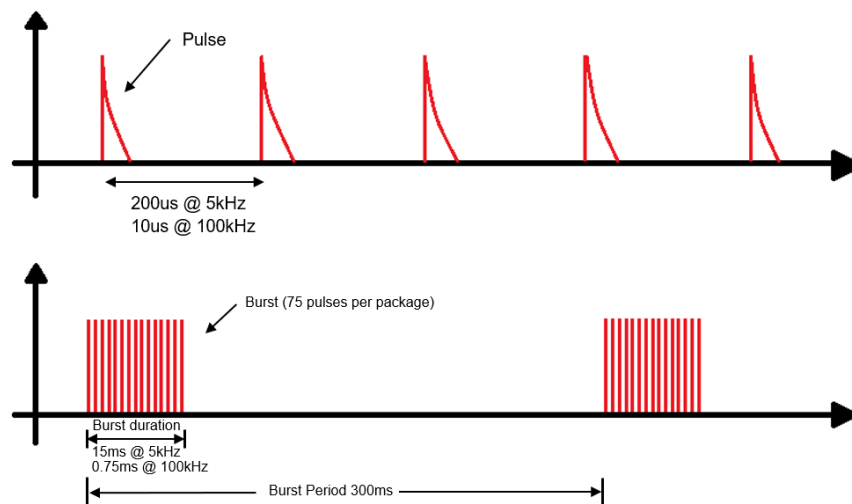


图 4-6. EFT 测试波形

备注

IEC61000 4-6 EFT 标准只需要一个通过频率 (5kHz 或 100kHz)。但大多数工业应用目前都要求同时考虑 5kHz 和 100kHz 才视为符合标准。

4.5.1 EFT 测试设置

- 1m 电容耦合钳位屏蔽层连接到大地
- 以太网电缆长度需大于 1m
- DUT 和 LP 需要放置在绝缘表面上，距离大地上方 10cm 处
- DUT 和 LP 需要至少相距 10cm
- 确认以太网电缆放置在绝缘体的顶部
- 以太网电缆在电容耦合钳位中直接布线，没有任何环路

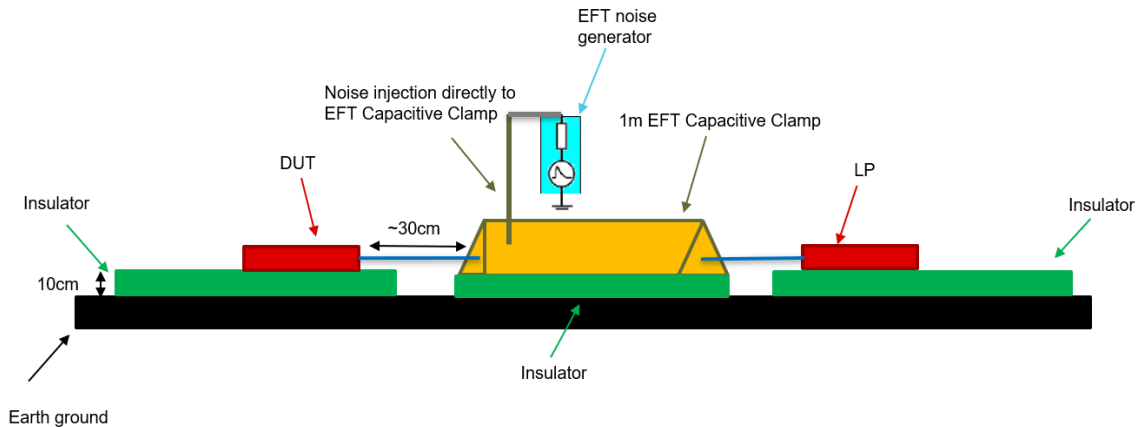


图 4-7. EFT 测试设置

备注

有关 EFT 测试设置和波形的更多信息，请参阅 IEC 61000 4-4 标准。

4.5.2 可能的故障根本原因

- 如果为 EFT 测试使用屏蔽电缆，则主要问题是连接器地与大地之间的低阻抗路径。与 ESD 测试类似，良好的接地路径可以减少潜在的接地反弹并降低注入系统的共模电压。

4.5.3 调试程序

如果在 EFT 测试期间发现故障，请按照以下部分中的调试程序来确定根本原因：

4.5.3.1 遵循 EFT 测试设置

- 确认电容耦合钳位屏蔽层已正确接地
- 在夹紧电缆时，确认电缆是笔直的且没有形成环路
- 确认 DUT 和 LP 远离电容耦合钳位
- 使用屏蔽电缆来实现更好的 EMI 性能
 - CAT6 电缆的性能优于 CAT 5E 电缆
- 与 ESD 测试类似，请确认 DUT 和链路伙伴的连接接地对大地具有干净或低阻抗的返回路径
 - 在 EFT 测试期间，大多数噪声会直接注入到电缆地。电缆屏蔽地与 RJ45 屏蔽层接触。因此，RJ45 屏蔽层与大地之间干净的返回路径有助于提高 EFT 性能
 - 如果应用的 RJ45 屏蔽层无法连接到大地，请将屏蔽层或连接器地直接连接到金属或导电外壳，为 EMI 噪声向外流动和辐射提供更好的路径

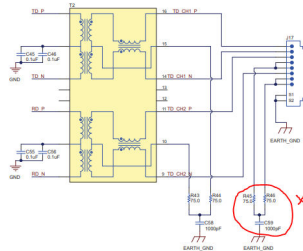
4.5.3.2 消除电缆或链路伙伴上的外部因素

- 将链路伙伴更改为与 DUT 相同并执行 EFT 测试
- 将铁氧体磁珠放置在电缆的链路伙伴侧并记下所做的任何改进
 - 根据故障情况，铁氧体需要对 5kHz 或 100kHz 进行滤波
- 在 DUT 上启用环回（首选模拟环回）并执行 EFT 测试

4.5.3.3 为改进 EFT 性能应探索的领域

如果在尝试上述步骤后 EFT 测试仍然失败，则很有可能是 DUT 方面的问题。与 ESD 测试类似，EFT 测试也会向系统引入突发的共模噪声。以下是降低 DUT 侧共模噪声和模式转换的一些建议：

- 去除未使用对上的 Bob Smith 端接
 - 在未使用的对上使用 Bob Smith 端接可以对大地提供更小的阻抗路径。这会导致流向未使用对的共模噪声更高并将噪声耦合到已使用的对
 - 在已使用的对上，由于存在共模扼流圈，所以共模阻抗通常较大



- DUT 的连接器地有可靠的大地连接路径
- MDI 线路下方应有稳固的接地平面，以便实现更好的阻抗匹配
- 确认存在接地隔离以减少系统中的接地反弹
- 变压器上无短接的中心抽头
 - 减少串扰
 - 降低出现模式转换的可能性
- 分立式磁性元件和 RJ45 连接器可减小 ESD 噪声的注入面积，从而在 ESD 测试期间提高变压器的性能
- 优化 MDI 线路的布局以减少从周围环境、接地反弹和 PCB 上的其他信号拾取的共模噪声。
- 优化 PCB 连接器地以提供更好的接地路径，并更大程度地降低与 MDI 线路耦合产生的影响

4.5.3.4 原理图和布局建议

在执行先前的调试程序以进一步找出可能的根本原因之后，请遵循原理图和布局建议，以便进一步优化设计的 EMC/EMI 性能。

4.6 IEC 61000 4-5 浪涌

IEC61000-4-5 也称为浪涌抗扰度测试，主要测试电气设备对由开关过压或瞬变引起的单向浪涌的抗扰度。与 ESD 和 EFT 测试不同，浪涌测试涉及到将高能量或大功率脉冲注入系统。与 ESD 和 EFT 测试的纳秒脉冲范围不同，这些脉冲处于毫秒范围内。浪涌测试是为了评估电气设备在承受高能脉冲时不对器件或系统应用造成任何损坏的能力。在浪涌注入后，系统需要在不进行任何下电上电或硬件复位的情况下自动恢复。与不允许在系统中发生数据包错误或丢失的其他 EMI 测试不同，浪涌测试主要关注 B 类性能。因此，允许出现数据包错误或丢失，但 PHY 必须自动自行恢复。

在 IEC61000 4-5 浪涌测试标准中为以下情况定义了不同的测试：开路、短路和电信端口。开路和短路测试主要用于电源浪涌测试。节 5 测试可提升电源电路性能。但是，电源 EMC 测试取决于除以太网以外的电源 IC。因此，我们可以主要关注信号端口的浪涌测试。

在信号或电信端口浪涌测试中，屏蔽和非屏蔽电缆有不同的测试设置。以下是两种测试设置之间的差异：

- 对于非屏蔽电缆应用，浪涌测试涉及通过耦合去耦网络 (CDN) 将噪声直接注入到电缆。由于非屏蔽电缆周围没有接地屏蔽罩，因此更有可能将差分噪声注入系统。因此，需要执行差模噪声注入 *线路到线路* 和共模噪声注入 *线路到接地* 浪涌测试。
- 对于屏蔽电缆应用，噪声会直接注入到电缆屏蔽层或接地端。因此，只需测试“线路到接地”，因为大多数噪声是共模噪声。以下是为屏蔽电缆应用注入浪涌脉冲的常见方式：
 - 通过钳位或直接接触实现的直接浪涌噪声注入电缆屏蔽
 - CDN 与大地之间有牢固的连接，同时以太网电缆连接到每一侧。噪声直接注入到 CDN 的屏蔽层

上述两种类型的浪涌测试设置均模拟现实场景。与屏蔽电缆浪涌测试相比，非屏蔽电缆浪涌测试通常性能较差。这是由于噪声直接注入电缆而造成。此外，浪涌测试要向系统注入高功率噪声。在设计中，并不总是建议使用一条潜在路径将高功率噪声注入信号线。在工业应用中，大多数客户使用屏蔽电缆。以下部分重点介绍屏蔽电缆或线对地浪涌测试。

浪涌测试级别：

- 1 级：±0.5kV (线对线) ， ±1kV (线对地)
- 2 级：±1kV (线对线) ， ±2kV (线对地)
- 3 级：±2kV (线对线) ， ±4kV (线对地)

备注

A 类、B 类和 C 类取决于客户的要求。通常，工程师都希望在浪涌测试中实现 B 类性能。浪涌测试的目的是，确认向系统注入大量能量后系统可以自动恢复。

通常，线对地浪涌测试的通过级别高于线对线浪涌测试。

浪涌波形：

对于信号和电信端口浪涌测试，脉冲宽度为 1.4ms，前沿时间为 10us。该脉冲是注入系统的高功率脉冲：

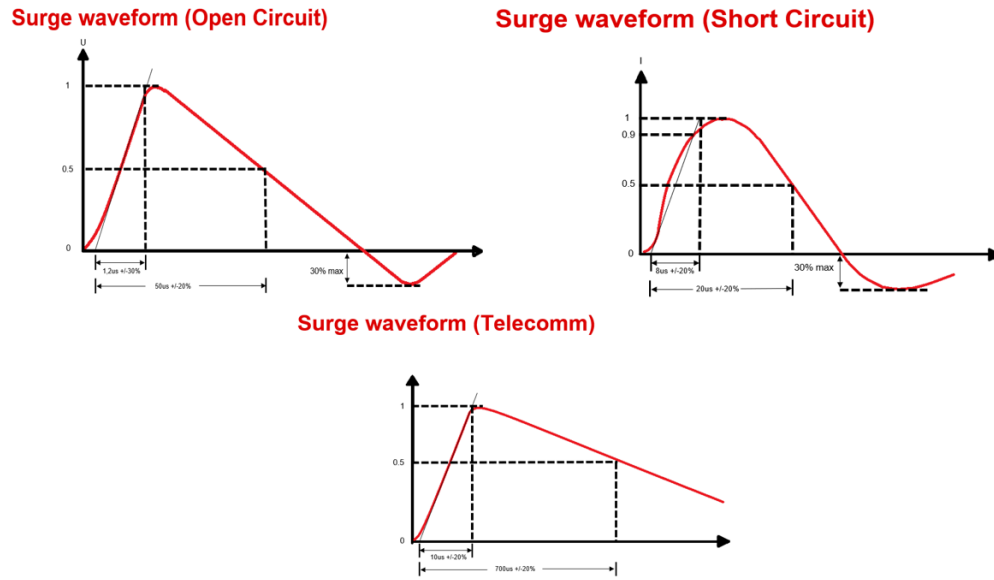


图 4-8. 浪涌测试波形

4.6.1 浪涌测试设置

- DUT 和 LP 需要放置在绝缘表面上，距离大地上方 10cm 处
- DUT 和 LP 需要至少相距 10cm
- 确认以太网电缆放置在绝缘体的顶部
- 确认浪涌注入点已正确连接至屏蔽层
- 确认电缆屏蔽层上不存在不连续的情况

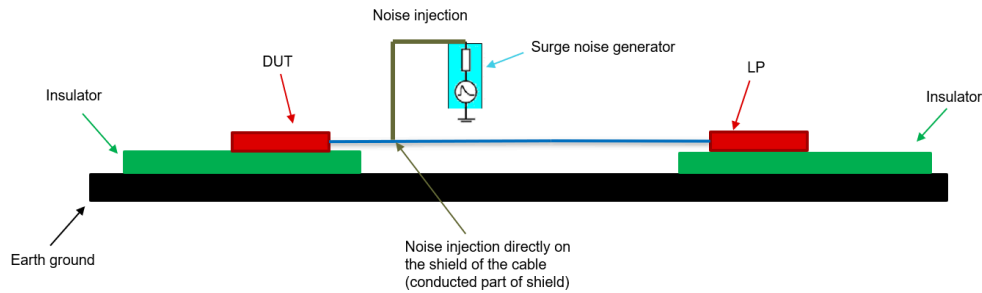


图 4-9. 在电缆屏蔽层上直接注入噪声的浪涌测试设置

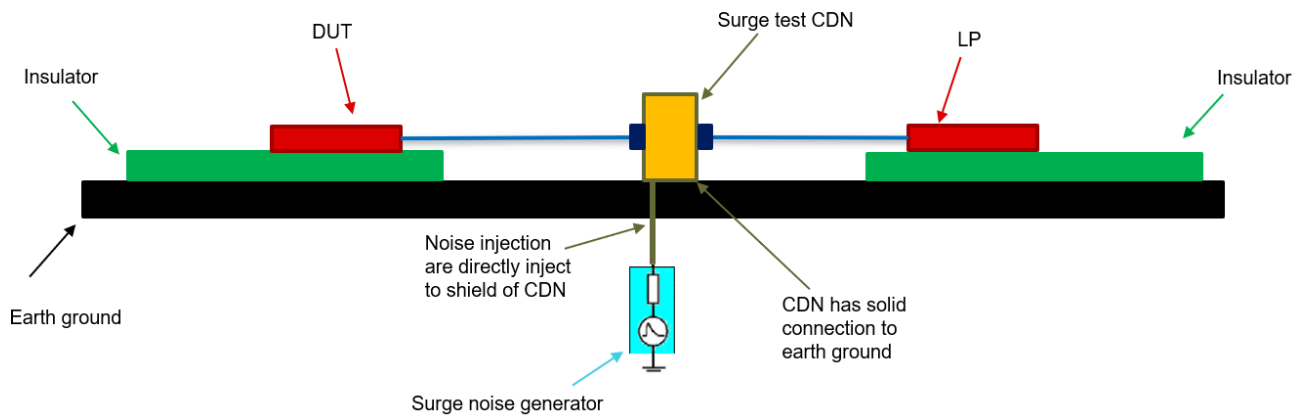


图 4-10. CDN 上噪声注入的浪涌测试设置

备注

有关浪涌测试设置和注入波形以及测试设置的更多详细信息，请参阅 IEC 41000 4-5 标准。

4.6.2 可能的故障根本原因

- 浪涌测试涉及向信号线路注入多次大功率噪声。这种大功率注入会给 PHY IC 的内部电路充电，从而在 PHY 内产生钳位级。建议为共模噪声从信号线路放电至连接器地提供一条良好的路径，以便提高浪涌测试性能。在连接器/系统之间实现良好隔离以及从连接器到大地之间提供一条良好放电路径，对于使用屏蔽电缆实现良好浪涌测试性能至关重要。

4.6.3 调试程序

如果在浪涌测试期间发现故障，请按照以下主题中的调试程序来确定根本原因：

4.6.3.1 遵循浪涌测试设置

直接接触电缆屏蔽层的屏蔽电缆浪涌测试：

- 确认浪涌注入点已正确连接至屏蔽层
- 确认电缆的屏蔽层没有不连续
- 噪声注入点需要与 DUT 和 LP 距离至少 10cm

使用 CDN 连接器的屏蔽电缆浪涌测试：

- 确认以太网电缆的两端匹配
- 确认 CDN 和以太网电缆类型匹配
 - 使用与屏蔽式电缆不匹配的非屏蔽式电缆 CDN 可能会因信号线中的接地不连续而增加反射噪声。
 - 使用带有屏蔽电缆的非屏蔽电缆 CDN 也会增加信号线和大地之间返回路径的阻抗，从而增加浪涌测试所产生的噪声比
- 确认噪声注入 CDN 已正确连接大地
- 确认 DUT 和 LP 均远离 CDN 连接器
- 链路伙伴侧最好使用更长的电缆
 - 链路伙伴侧使用更长电缆可减少浪涌噪声对链路伙伴产生的一些影响

通用测试设置程序：

- 确认浪涌噪声注入电缆为笔直且无环路
- 确认以太网电缆正确放置在绝缘体上，并且未与大地接触
- 确认以太网电缆放置在远离任何噪声源的位置
- 从 RJ45 屏蔽层到大地之间添加良好的返回路径
- 确认以太网电缆上没有环路，从而减少串扰
- 使用屏蔽电缆来实现更好的 EMI 性能：
 - 使用屏蔽电缆比非屏蔽电缆更好，因为屏蔽电缆通过屏蔽电缆 CDN 内部的电缆屏蔽层或去耦电容器提供从 MDI 线路到地的路径
 - 对于非屏蔽电缆，所有噪声都会直接进入信号线，只有极小的噪声或没有噪声耦合到地

4.6.3.2 消除电缆或链路伙伴上的外部因素

- 将链路伙伴更改为与 DUT 相同并执行测试
- 在链路伙伴侧添加低频铁氧体磁珠
- 移除链路伙伴侧的电缆，并在 DUT 上写入环回。在为环回配置 DUT 后执行浪涌测试。

4.6.3.3 为改进浪涌性能应探索的领域

如果在尝试上述调试程序后仍然失败，则很有可能是 DUT 方面的问题。浪涌测试的大多数测试标准都会验证 PHY 在经历庞大的电源注入后是否能够自行恢复。主要目标是减少向系统注入的噪声。以下是改进 DUT 端设计的一些建议：

- DUT 的连接器地有可靠的大地连接路径
- 确认连接器地和数字地之间存在接地隔离，以防止向系统地注入巨大能量
- 变压器上无短接的中心抽头
 - 减少串扰
 - 降低出现模式转换的可能性
- 分立式磁性元件和 RJ45 连接器可减小 ESD 噪声的注入面积，从而在 ESD 测试期间提高变压器的性能
- 电源 IC 和电源平面需要与连接器地隔离开来
 - 防止由于接地反弹而对电源产生任何干扰
- 优化 MDI 线路的布局以减少从周围环境、接地反弹和 PCB 上的其他信号拾取的共模噪声。
- 优化 PCB 连接器地以提供更好的接地路径，并更大程度地降低与 MDI 线路耦合产生的影响。

4.6.3.4 原理图和布局建议

执行上述调试程序来进一步找出潜在问题之后，请遵循[原理图和布局建议](#)，以便进一步优化设计的 EMC/EMI 性能。

4.7 IEC 61000 4-6 CI

IEC 61000 4-6 也称为传导抗扰度测试。传导抗扰度是指电气器件抵御通过外部导线耦合的不必要射频干扰电压和电流的能力。干扰的主要来源是采用射频传输技术的设备产生的电磁场，这种干扰会注入耦合去耦网络 (CDN) 并流向以太网电缆。与 ESD 和 EFT 测试不同，大多数噪声会流过屏蔽层并直接到达连接器地。CI 测试涉及将电磁噪声直接注入电缆通信线路来干扰系统。因此，器件的共模和差模阻抗对于 CI 测试都很重要。在 CI 测试中，干扰的频率范围为 9kHz 至 80MHz，1kHz 时的幅值调制为 80%。

CI 测试级别：

- 1 级：1Vrms
- 2 级：3Vrms
- 3 级：10Vrms

注意：A 类、B 类和 C 类取决于客户的要求。因为 CI 测试涉及静态恒定高频噪声注入，所以对于 A 类要求，客户通常寻求的是没有链路中断，而不是寻求不连续出现数据包错误。大多数数据包错误发生在相同的时间和频率范围（很可能是在通信频率上发生）

4.7.1 CI 测试设置

- DUT 和 LP 需要放置在绝缘表面上，距离大地上方 10cm 处
- CDN 需要与 DUT 和 LP 保持 0.1m 至 0.3m 的间距
- 电缆需要比大地高 30-50mm
- CDN 需要匹配相应的电缆类型
- 测试设备和 CDN 之间要有衰减器
 - 确认衰减器之前的电缆与系统（例如 DUT、LP、以太网电缆、衰减器之后的电缆）没有任何接触。这样会导致在没有衰减的情况下直接向系统注入高幅值噪声

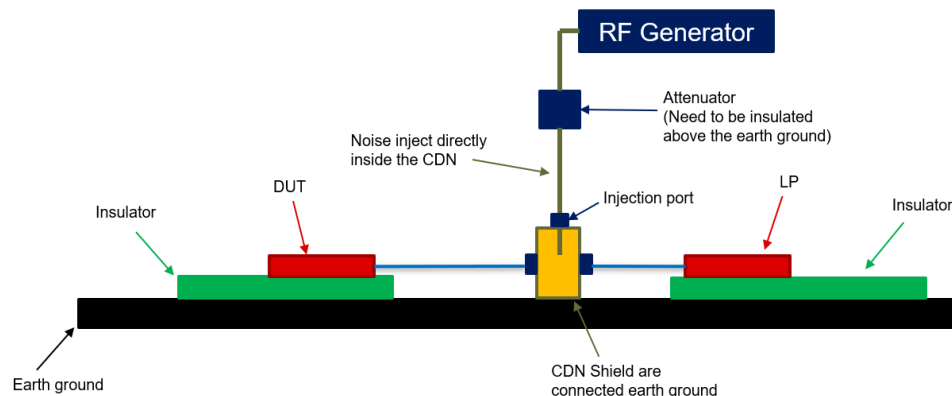


图 4-11. CI 测试设置

备注

- 有关 CI 测试设置以及波形和测试设置的更多详细信息，请参阅 IEC 41000 4-6 标准。
- 如果 CDN 不可用，电容钳位也支持进行 CI 测试。

4.7.2 可能的故障根本原因

- CI 测试是向系统注入高频噪声。CI 测试可以向 PHY 系统的信号线路注入噪声，扫描频率较宽。频率扫描会干扰 PHY 内的某些数字模块，从而导致故障或链路中断。从信号线路到连接器地之间必须有良好的共模噪声路径，以便减少噪声幅值。通过一条良好的路径使噪声直接流向大地，也有助于屏蔽电缆的 CI 测试。

4.7.3 调试程序

如果在 CI 测试期间发现故障，请按照以下调试程序来确定根本原因：

4.7.3.1 遵循 CI 测试设置

- 确认已隔离衰减器之前的电缆（即函数发生器与衰减器之间的电缆），且未接触衰减器、DUT、LP 和以太网电缆之后的电缆
 - 衰减器之前的电缆通常会携带具有大幅值的噪声，很容易干扰其他信号线
- 确认链路伙伴的 RJ45 屏蔽层已连接大地
 - 通常，长电缆位于链路伙伴侧。如果电缆屏蔽层与大地之间的唯一连接在 CDN 内，则屏蔽层与大地之间会有较高的阻抗。因此，提供一条小的接地阻抗路径有助于 CI 测试
 - 如果应用的 RJ45 屏蔽层无法连接到大地，请将 RJ45 屏蔽层或连接器地直接连接到金属或导电外壳，为 EMI 噪声流动并辐射到周围区域提供更好的辐射路径。
- 首选在链路伙伴侧使用更长的电缆，从而减少对链路伙伴的影响
- 确认 CDN 两侧的电缆类型匹配
- 确认 CDN 类型与所用的电缆类型匹配
 - 非屏蔽式电缆 CDN 与屏蔽式电缆不匹配可能会因信号线中的接地不连续而增加反射噪声
 - 使用带有屏蔽电缆的非屏蔽电缆 CDN 也会增加信号线和大地之间返回路径的阻抗，从而在信号线上引入更高幅值的噪声
- 确认 CDN 已连接大地
- 避免形成任何会增加串扰的电缆环路
- 确认电缆未接触到任何噪声源
- 建议选择屏蔽电缆。（首选 CAT 6 电缆）
 - 使用屏蔽电缆比非屏蔽电缆更好，因为屏蔽电缆通过内部的电容器实现一条从 MDI 线路到 CDN 内部接地的路径
 - 对于非屏蔽电缆，所有噪声都会直接进入信号线，没有将噪声耦合到地

4.7.3.2 消除电缆或链路伙伴上的外部因素

- 将链路伙伴更改为与 DUT 相同并执行测试
- 检查 CI 测试的失败频率，在链路伙伴侧添加铁氧体磁珠，以便根据链路伙伴的失败频率来找出问题所在
- 移除链路伙伴侧的电缆，并在 DUT 上启用环回。启用环回后执行 CI 测试。

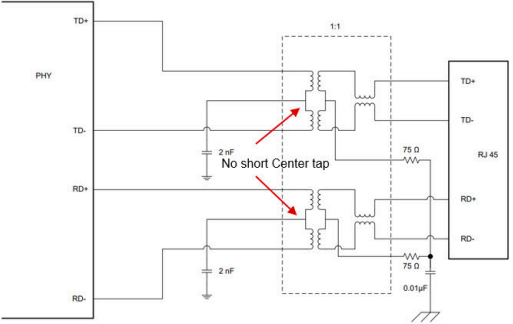
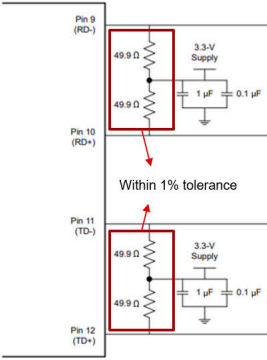
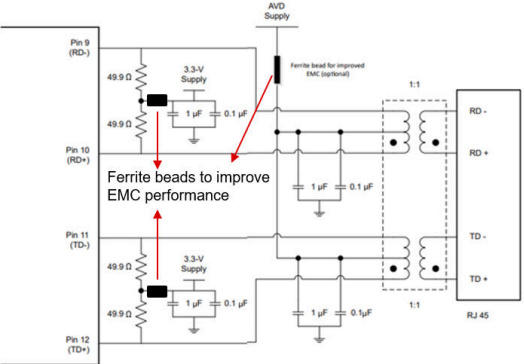
4.7.3.3 为改进 CI 性能应探索的领域

如果在尝试上述步骤后 CI 测试仍失败，则很有可能是 DUT 方面的问题。以下是进一步提高 CI 测试性能的一些建议：

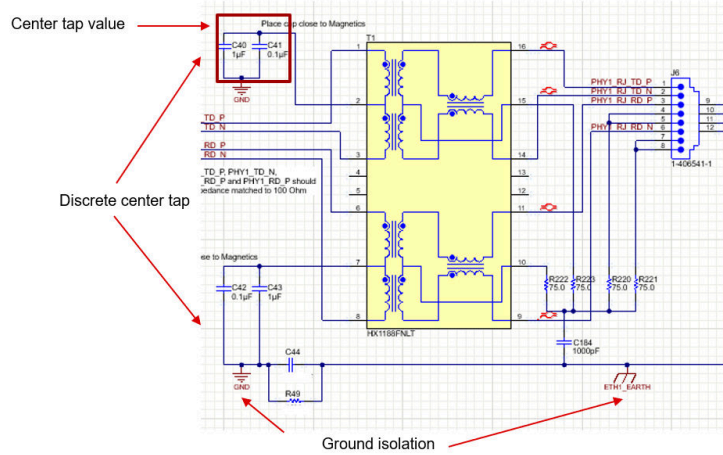
- 检查 CI 失败频率：
 - 如果 CI 测试在较低频率范围内失败，请检查电路板上连接器地或 MDI 线路附近的电源线、电源平面和电源。此外，请确认电源未靠近任何噪声源
 - 如果 CI 测试在时钟频率范围内失败，请检查电路板上的时钟布线或时钟源。确认它们未靠近连接器地或 MDI 线路
 - 如果 CI 频率在大约 10MHz 至 80MHz（正常的 PHY 工作频率）时失败，请尝试以下建议
- DUT 的连接器地有可靠的大地连接路径
- 移除未使用对上的 Bob Smith 端接来帮助进行 CI 测试
 - 在未使用的对上使用 Bob Smith 端接可以对大地提供更小的阻抗路径。这会导致在未使用的对上流动的共模噪声更高，从而使噪声进一步耦合到已使用的对
 - 在已使用的对上，由于存在共模扼流圈，所以共模阻抗通常较大

5 所有 EMC、EMI 测试的原理图和布局建议

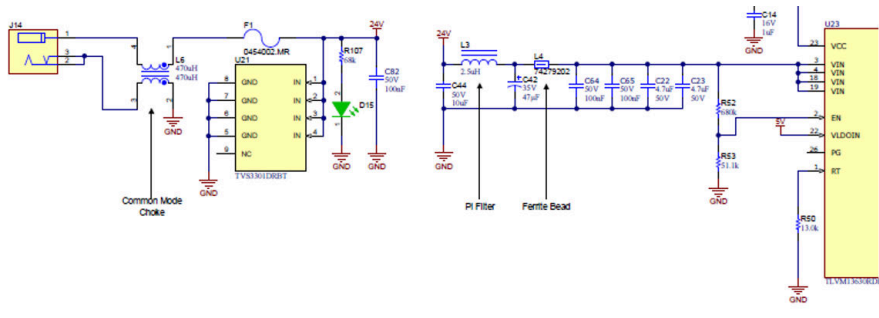
5.1 原理图建议

相关测试	建议	说明
常规 EMC 抗扰度和发射测试	不建议在 MDI 线路上设置测试点	<ul style="list-style-type: none"> 防止从周围环境捕获噪声或将噪声传导至周围环境
常规 EMI 测试	无短接的中心抽头 (仅限电压模式驱动器)	<ul style="list-style-type: none"> 短接的中心抽头会增加 MDI 线路上的共模噪声 短接的中心抽头会增加 TX 和 RX 之间的串扰 短接的中心抽头还会影响 TX 和 TX 上的偏置电压点 在自动 MDIX 期间防止发送器和接收器之间出现电流泄漏 
常规 EMI 测试	强烈建议使用电隔离 (变压器) 而不是使用电容耦合	<ul style="list-style-type: none"> 大大降低进入 PHY 或系统的共模噪声 改善连接器和 PHY 之间的隔离
常规 EMI	对于电流模式驱动器, MDI 线路上的端接需要具有 1% 的容差	<ul style="list-style-type: none"> 更精确的端接可以减少阻抗不匹配并防止 MDI 线路上发生反射 
常规 EMI	电流模式驱动器 PHY (DP83822 和 DP83848) MDI 线路的上拉电阻器上的铁氧体磁珠	<ul style="list-style-type: none"> MDI 线路的上拉电阻器上的铁氧体磁珠 (电流模式驱动器)。滤除电源噪声, 改进 CE 测试和其他电源 EMI 测试。 

相关测试	建议	说明
ESD 和 EFT	使用 R/I/C 连接在系统地和连接器地之间进行接地隔离	<ul style="list-style-type: none"> 防止在系统地直接注入高电压噪声 建议使用 R/I/C 来防止连接器在多次 ESD/EFT 冲击后接地电位显著升高。 <ul style="list-style-type: none"> 电容器向系统地提供有限的噪声流，同时防止系统地突然出现高压突变 由于多个 ESD/EFT 事件而导致钳位后使用电阻器对电容器放电 <p>确保 R/I/C 连接不靠近任何信号或时钟布线</p>
ESD 和 EFT	在 PHY 侧附近添加额外的共模扼流圈 (CMC)	<p>在典型应用中，CMC 放置在变压器和 RJ45 连接器之间。这样可以滤除来自电缆的大多数共模噪声。</p> <ul style="list-style-type: none"> 在 PHY 侧附近添加外部 CMC 可以防止从接地端到 MDI 线路拾取任何额外噪声，或将噪声从周围环境拾取到 PHY 和变压器区域之间的 MDI 线路
ESD 和 EFT	将 PHY 侧变压器中心抽头上现有的中心抽头替换为 0.1uF // 1uF	<ul style="list-style-type: none"> 为共模噪声在不同频率下放电提供一条路径

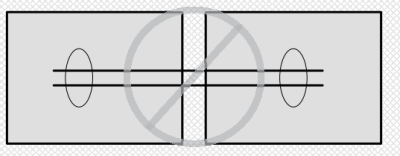
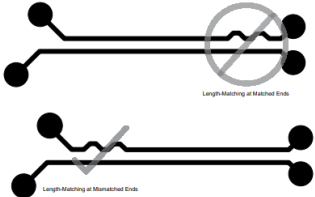
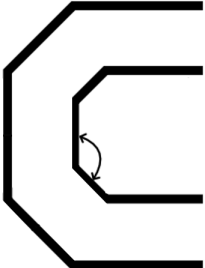


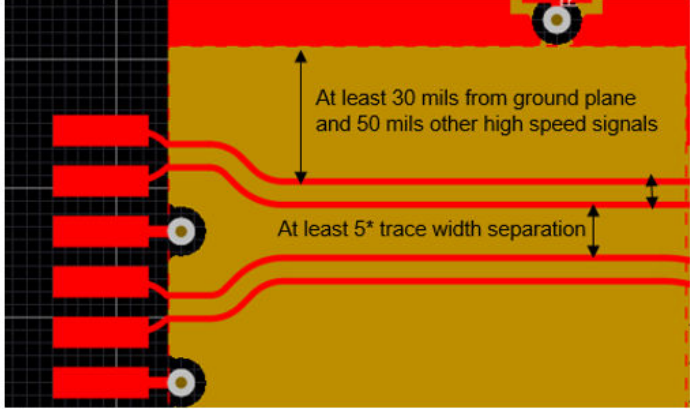
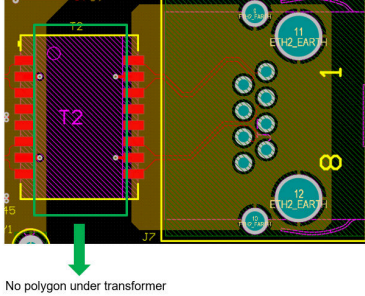
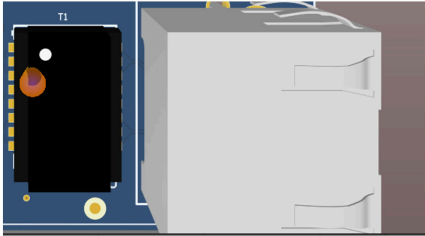
电源浪涌和 RI	在 VDDA 和 VDDIO 上添加铁氧体磁珠	<ul style="list-style-type: none"> 防止 VDDIO 产生的任何噪声对 VDDA 产生直接影响 降压转换器会由于开关频率的谐波而生成高频噪声 输入去耦电容器能够滤除大多数频率，但不能滤除较高范围 <ul style="list-style-type: none"> 在靠近噪声源的位置放置铁氧体磁珠对于处理这种高频噪声很有帮助。
电源浪涌	在电源侧添加 π 型滤波器	<ul style="list-style-type: none"> 系统上的 π 型滤波器可以消除较低频率下因电源线而产生的噪声 <ul style="list-style-type: none"> 应考虑 π 型滤波器的谐振。具有较大 ESR 的电容器是减少谐振的一种有效方法
电源浪涌	电源侧的共模扼流圈	<ul style="list-style-type: none"> 还建议在电源上使用共模扼流圈，以便防止产生任何共模噪声

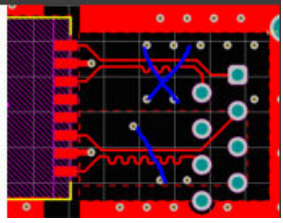
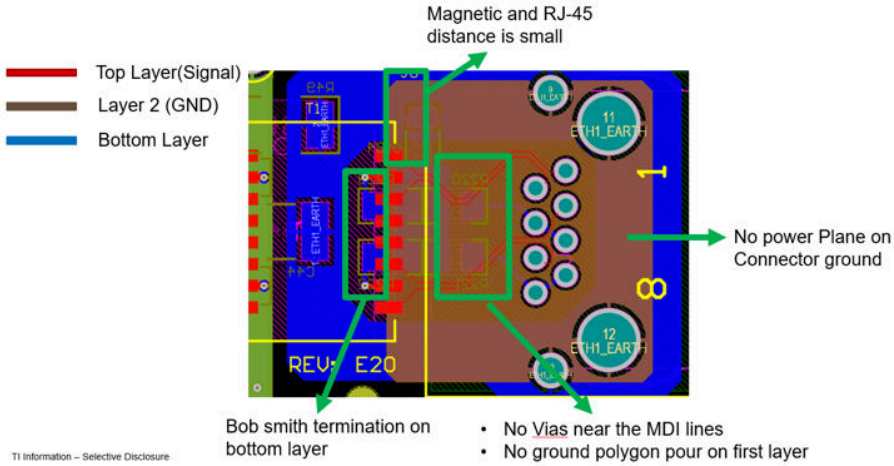


5.2 布局建议

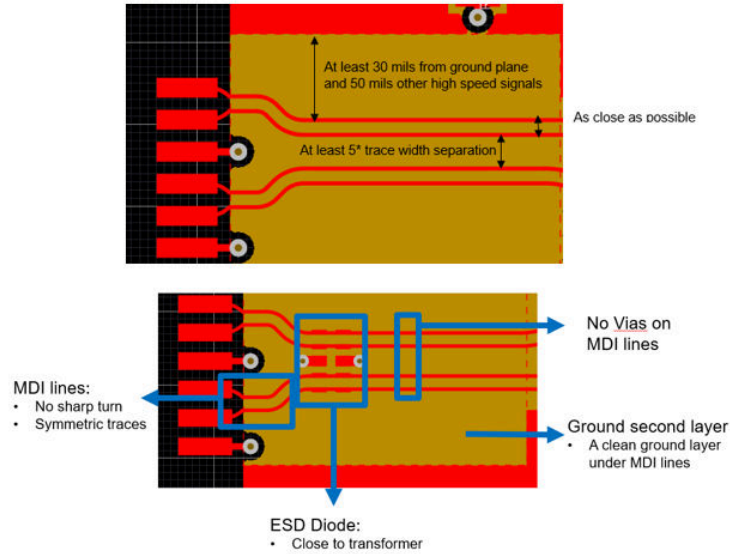
1.MDI 线路建议：

相关测试	建议	说明
PHY 端和 RJ45 连接器端 MDI 建议		
常规 EMI	MDI 线路上差分对具有对称性且具有相同的焊盘尺寸和位置	<ul style="list-style-type: none"> 降低了模式转换对 EMI 测试的影响
常规 EMI	MDI 线路的阻抗匹配	<ul style="list-style-type: none"> 减少信号线上的反射
常规 EMI	MDI 线路下的连续接地层	<p>MDI 线路下的连续接地层可在 MDI 线路上提供恒定阻抗匹配</p> <ul style="list-style-type: none"> 阻抗不连续性会导致出现不必要的信号反射。 穿过平面分割点的信号会导致返回路径电流不可预测，并且也可能会影响信号质量，从而可能产生 EMI 问题。 
常规 EMI	长度匹配	<p>当匹配高速信号的对内长度时。蛇形布线需要尽可能靠近失配端</p> <ul style="list-style-type: none"> 降低了差模噪声的影响 
常规 EMI	更大限度地减少 MDI 布线弯曲	<p>减少 MDI 布线弯曲可以更大限度地降低 MDI 布线不同部分之间的串扰影响。</p> <ul style="list-style-type: none"> 降低了在 MDI 布线上引入的噪声 
常规 EMC	MDI 线路无急转弯	通过 MDI 线路上的圆滑转弯减少发射点 (ESD 保护布局指南)

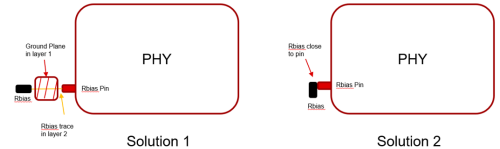
相关测试	建议	说明
		
ESD 和 EFT	避免变压器下方/附近出现多边形覆铜 (禁止区域)	<ul style="list-style-type: none"> 防止在 EMI 事件期间通过接地多边形覆铜直接向变压器注入噪声。 变压器下方的多边形覆铜会削弱变压器的隔离功能 
ESD 和 EFT	建议使用分立式磁性元件和 RJ45 连接器	<ul style="list-style-type: none"> 集成的 RJ45 磁性元件在 RJ45 屏蔽层内有隔离网络。如果有任何噪声注入 RJ45 屏蔽层, 变压器的性能会显著降低。部分噪声会绕过隔离网络, 并直接耦合到系统地或 MDI 线路。 分立式磁性元件可以更大限度地减少 RJ45 屏蔽层的注入噪声, 并对数字地或 MDI 线路产生直接影响, 从而提高变压器性能 
EMC、ESD 以及可能的 RI	MDI 线路上的长度短	<ul style="list-style-type: none"> 更短的 MDI 线路可以缩短通向周围环境的外露路径, 并减少辐射耦合噪声
ESD 以及可能的 RI	MDI 线路上的过孔更少	<ul style="list-style-type: none"> 减少 MDI 线路上的过孔数量, 从而减少从周围环境拾取的噪声以及向周围环境发射的噪声 MDI 线路上的过孔会导致阻抗不连续, 从而导致出现不必要的信号反射
常规 EMC 发射和抗扰度	更大限度地减小 MDI 线路的外露面积	<ul style="list-style-type: none"> 更大限度地减小 MDI 线路的外露面积, 从而减少在 MDI 线路上拾取的发射噪声和辐射噪声
常规 EMC 发射	在没有任何接地平面隔离的情况下, 防止任何信号线与 MDI 线路交叉	<ul style="list-style-type: none"> 连续层上的信号线交叉会导致出现更大的发射
RJ45 连接器布局建议		

相关测试	建议	说明
ESD 和 EFT	更大限度地减少连接器地 MDI 线路周围的过孔	<ul style="list-style-type: none"> MDI 线路周围的过孔可以形成更好的路径，让 ESD/EFT 噪声电流在 MDI 线路之间流动，从而导致更容易干扰 MDI 信号线路 
ESD 和 EFT	同一层上的 MDI 线路周围的连接器地没有接地多边形覆铜	<ul style="list-style-type: none"> 减少 ESD/EFT 事件期间从连接器地到 MDI 线路的接地反弹干扰
ESD 和 EFT	MDI 线路下干净的接地层 (无过孔和其他电源或信号线)	<ul style="list-style-type: none"> 阻抗匹配更佳 降低了接地反弹对 MDI 线路的影响
常规 EMI	RJ45 连接器下方无电源平面和非 MDI 布线	<ul style="list-style-type: none"> 在 EMI 测试期间防止任何电源或其他信号布线干扰 隔离注入 MDI 线路的其他外部噪声
ESD 和 EFT	R/C 接地隔离或其他大地连接路径电路需要位于与 MDI 线路相对的层上	<ul style="list-style-type: none"> 确保大多数 EMI 噪声可以在 MDI 线路的另一侧流动，并更大限度地减少对 MDI 线路的接地噪声干扰。
ESD 和 EFT	具有 R/C 接地隔离网络的大元件尺寸	<ul style="list-style-type: none"> 支持大电流，防止 EMI 事件期间发生任何损坏
ESD 和 EFT	Bob Smith 端接周围没有过孔和接地多边形覆铜	<ul style="list-style-type: none"> 更大限度地减少进入 Bob Smith 端接并在 EMI 测试期间影响信号的噪声干扰
ESD	电源附近放置 R/C 接地	<ul style="list-style-type: none"> 允许一些 EMI 噪声在连接器地和电源地之间流动，布线远离任何敏感电路 <ul style="list-style-type: none"> 更大限度地减小通往 PHY 或其他 IC 的噪声路径
ESD 和 EFT	不建议使用带有 LED 的 RJ45 模块来获得最佳的 EMI 性能	<ul style="list-style-type: none"> 防止 EMI 噪声源流过 LED 线路直接流入 PHY
 <p style="text-align: center;">PHY 端 MDI 建议</p>		

相关测试	建议	说明
常规 EMI	单个差分对布线应尽可能靠近	<ul style="list-style-type: none"> 减少模式转换 降低拾取差分噪声源的几率 差分对之间的串扰不是重要问题 通常选择最小布线间距 (5mil 至 6mil)
常规 EMI	差分对之间保持一定距离	<ul style="list-style-type: none"> 防止差分对之间出现串扰 减少差分对之间的共模噪声干扰
常规 EMI	使差分对保持在相同的参考地上	<ul style="list-style-type: none"> 减少 EMI 测试期间因接地反弹而导致的模式转换 差分对之间具有更好的阻抗匹配

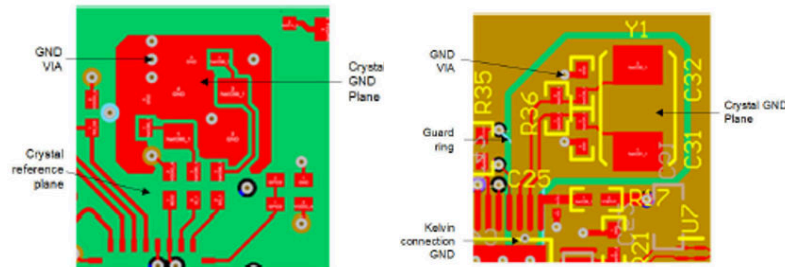


2.PHY 周围的一般布局建议：

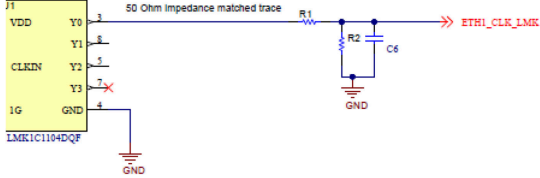
相关测试	建议	说明
常规 EMC 发射	在没有任何接地平面隔离的情况下，防止任何信号线、时钟和电源信号交叉	<ul style="list-style-type: none"> 防止信号线路之间出现串扰并减少 EMC 发射
常规 EMC 发射和抗扰度	没有彼此相邻的信号线	<ul style="list-style-type: none"> 防止信号线路之间出现串扰并减少 EMC 发射
常规 EMC 发射	时钟和信号布线没有急转弯	<ul style="list-style-type: none"> 防止 EMC 发射
RI 和间接 ESD	Rbias 引脚和电阻器之间的布线短或使用埋入式布线	<p>Rbias 引脚是 PHY 的内部电流基准。</p> <ul style="list-style-type: none"> 较短的 Rbias 布线可减少从周围环境中拾取的辐射噪声 如果存在布局限制，则可以将 Rbias 布线埋在内层，这样也可以减少从周围环境中拾取的噪声  <p style="text-align: center;">Solution 1 Solution 2</p>
RI 和间接 ESD	更大限度地减小 Rbias 电阻器的元件尺寸	<ul style="list-style-type: none"> 更大限度地减小 Rbias 电阻器的元件尺寸，从而减少 Rbias 电阻器拾取的噪声

3. 晶体布局建议

相关测试	建议	说明
ESD 和 EFT	将所有晶体元件都保持在同一层	<ul style="list-style-type: none"> 确保晶体元件以同一接地端为基准，从而减少接地反弹影响
常规 EMI 和 EMC	将晶体和晶体线路与其他信号线路隔离开来	<ul style="list-style-type: none"> 防止其他信号线路的时钟信号干扰
电源浪涌、ESD 和 EFT	将晶体地与 MDI 和电源地（地岛）隔离开来	<ul style="list-style-type: none"> 负载电容器的接地连接必须较短，并与电源线分离 防止电源线或 MDI 线路 EMC 测试直接对时钟产生任何 EMI 测试影响 使噪声远离系统地 确认在另一层有接地过孔连接到接地端，从而防止由于悬空接地而产生高频振铃
常规 EMC	晶体电容器上的晶体布线短且长度匹配	<ul style="list-style-type: none"> 减少辐射发射 提高时钟性能并降低接地反弹影响
常规 EMC	在晶体电容器上占用的空间小	<ul style="list-style-type: none"> C1 和 C2 对于使用 C0G/NP0 电容器在系统级别获得适当的性能很重要 小尺寸的晶体电容器可以减少发射

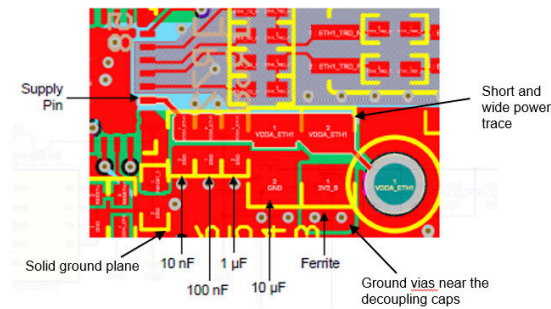


4. 振荡器布局建议

相关测试	建议	说明
常规 EMI/EMC	保持振荡器布线上的阻抗匹配，在振荡器布线上增加 50 Ω 终端	<p>使用振荡器或时钟缓冲器作为时钟源，通常表示为单端信号。振荡器时钟布线与 50 Ω 终端匹配</p> <ul style="list-style-type: none"> 建议在振荡器上使用串联端接和并联端接，以实现阻抗匹配并尽量减少时钟信号的反射 这样可以提高时钟性能或 EMI 容差，以及减小发射系数 
常规 EMI/EMC	确认 PHY 的电压电平规格与振荡器时钟信号匹配	<p>如果时钟信号不符合 PHY 的指定电压电平，PHY 对 EMI 的抗扰性可能较低</p> <ul style="list-style-type: none"> 可以在振荡器上实施分压器或电容分压器，以便降低振荡器时钟信号电平，从而提高 EMC 发射性能
常规 EMC	振荡器使用小尺寸电容器	<ul style="list-style-type: none"> 小尺寸封装 (建议使用 C0G/NP0) 可减少发射

5. 电源布局建议

相关测试	建议	说明
电流模式驱动器器件的电源浪涌或常规 EMI	总去耦电容 > 负载电容	总去耦电容需要大于提供给数字输出缓冲器的负载电容，以便防止将噪声引入电源
电流模式驱动器器件的电源浪涌或常规 EMI	去耦电容器尺寸选择 (使用小型电容器滤除较高频率噪声)	<ul style="list-style-type: none"> 去耦电容：建议为高频电容器使用较小的封装尺寸 物理尺寸有很大影响，封装尺寸越小，串联电感越低，从而实现更好的高频性能。另外，在这种情况下，应避免使用穿孔或电解电容器封装进行滤波。 电容器随频率变化且具有寄生效应。通常，小电容值旨在滤除高频噪声 小电容需要放置在最靠近 PHY 的位置，并采用递增容值
电流模式驱动器器件的电源浪涌或常规 EMI	去耦电容器附近的接地过孔	<ul style="list-style-type: none"> 必须将所有去耦电容器直接连接到一个低阻抗接地平面 (过孔至接地平面) <ul style="list-style-type: none"> 强烈建议使用两个过孔连接所有旁路电容的地线，以大幅减少连接的电感。
电流模式驱动器器件的电源浪涌或常规 EMI	电源上需要有实心接地平面	<ul style="list-style-type: none"> 为穿过去耦电容器的电源电流 (尤其是高频纹波) 提供良好的低阻抗返回路径。
电流模式驱动器器件的电源浪涌或常规 EMI	建议使用宽而短的电源布线	<ul style="list-style-type: none"> 布线连接需要尽可能宽，以便降低电感并减少噪声和电磁干扰
电流模式驱动器器件的电源浪涌或常规 EMI	π 型滤波器需要放置在靠近输入连接器的位置	<ul style="list-style-type: none"> π 型滤波器需要靠近输入连接器，以便防止出现低频噪声
电流模式驱动器器件的电源浪涌或常规 EMI	建议在电源上使用共模扼流圈	<ul style="list-style-type: none"> 建议使用共模扼流圈在电源之间进行隔离。如果电源和系统之间存在失调电压，则共模扼流圈可以防止或减缓两者之间的转换。 确保共模扼流圈具有切口接地平面或空接地平面 电源中共模噪声的典型路径是通过去耦电容器从接地反弹至电源，或者反过来。因此，重要的是确保没有接地噪声正在产生干扰或耦合到共模扼流圈。



6 总结

糟糕的系统或电路板设计以及测试设置的变化会导致 EMI/EMC 测试失败。本文详细介绍了正确的测试设置、EMI/EMC 测试过程中遇到的常见错误，以及优化原理图和布局设计以提高 EMI/EMC 测试性能的指导。

7 参考资料

- 德州仪器 (TI), [高速接口布局指南](#) 应用手册。
- 德州仪器 (TI), [单线对以太网的 EMC/EMI 合规性设计](#) 应用手册。
- 德州仪器 (TI), [ESD 保护布局指南](#) 应用手册。
- International Electrotechnical Commission, [Generic EMC Standards](#).

8 修订历史记录

Changes from Revision * (August 2024) to Revision A (October 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 添加了附加步骤.....	8
• 添加了有关测试方法的附加注释.....	21
• 添加了附加注释.....	26

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司