

图 2.  $\Sigma \Delta$  调制器 (MASH) 的 MASH\_SEED 位置方框图

图 3 来自 PLLatinum Sim 工具，展示了 PLL 输出端的不同杂散分类。

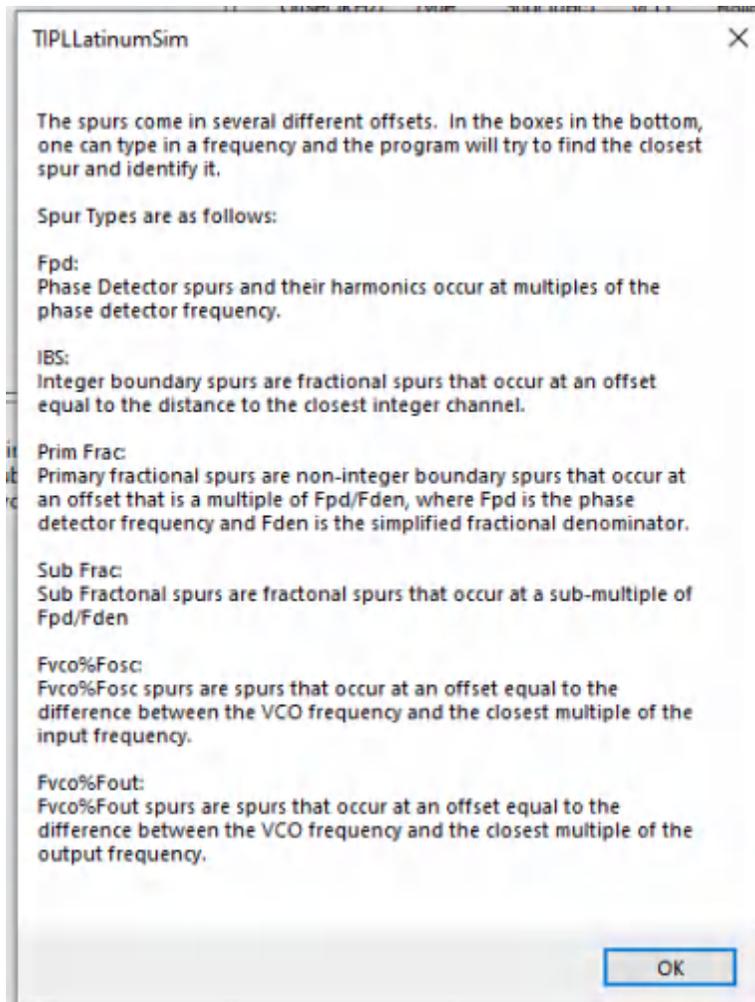


图 3. PLL 中可能存在的各种杂散 (在 PLLatinum Sim 工具中建模)

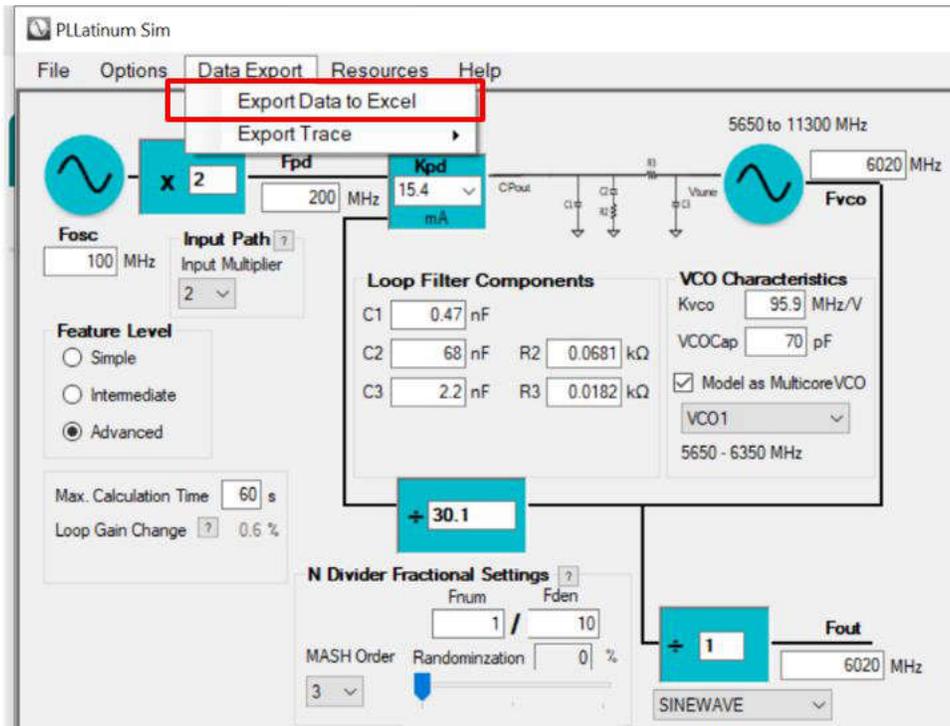


图 4. PLLatinum Sim 中的 MASH 图形导出选项

对于特定的分数输入和 MASH\_SEED，PLLatinum Sim 工具会预测 MASH 输出的图形并对其进行建模。如图 4 中所示，从 PLLatinum Sim 工具导出图形。下载的 Excel 杂散表中的 X 列提供了序列。

### 分数模式

**分数模式：** NUM/DEN 为非零。MASH 运行有多个阶。本应用简报涵盖以下主题：

- 一阶：杂散位置示例。
- 二阶：MASH\_SEED 对杂散的影响和优化的示例。
- 二阶与三阶和杂散优化：两个示例。
- 三阶：分母 (PLL\_DEN) 偏移 1。
- 有关 MASH\_SEED 选择的更多指南

### 一阶

如下面的图 5 所示，一阶 MASH 给出 20MHz 处的 IBS ( 整数边界杂散 )，幅度为 -62.1dBc/Hz。可以优化该杂散幅度，如应用简报的其余部分所示。

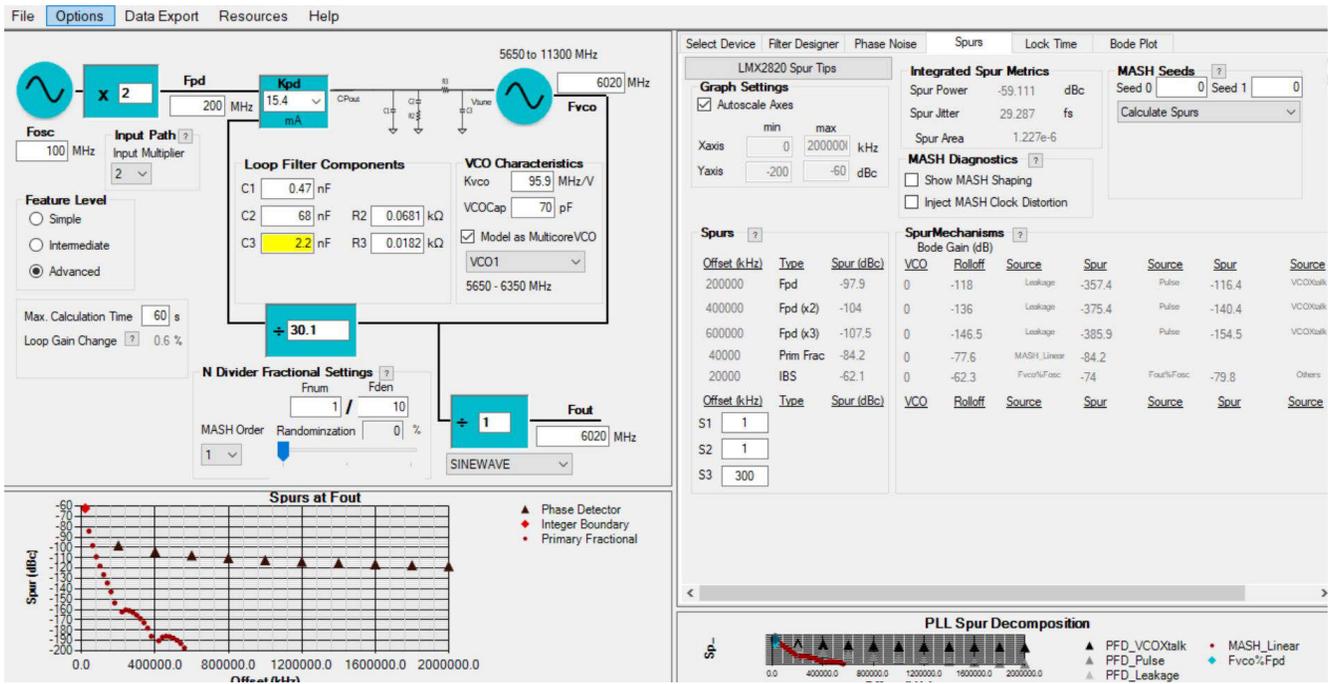


图 5. PLLatinum Sim 展示一阶杂散位置

## 二阶

检查 PLLatinum Sim 工具，观察更改 MASH\_SEED 如何改变杂散位置。图 6 和图 7 展示了 PLLatinum Sim 工具快照，详细说明了 MASH\_SEED 更改对杂散的影响。用户如何知道将哪个 MASH\_SEED 用于特定配置？图 7 中的红色框突出显示了根据用户的优化需求生成种子的选项。一旦 PLLatinum 完成优化，底部会显示一条通知，如图 7 所示。

当 MASH\_ORDER 从一阶更改为二阶时，20MHz 处的 IBS 杂散从 -62.1dBc/Hz (图 5) 降至 -73dBc/Hz (图 6)。

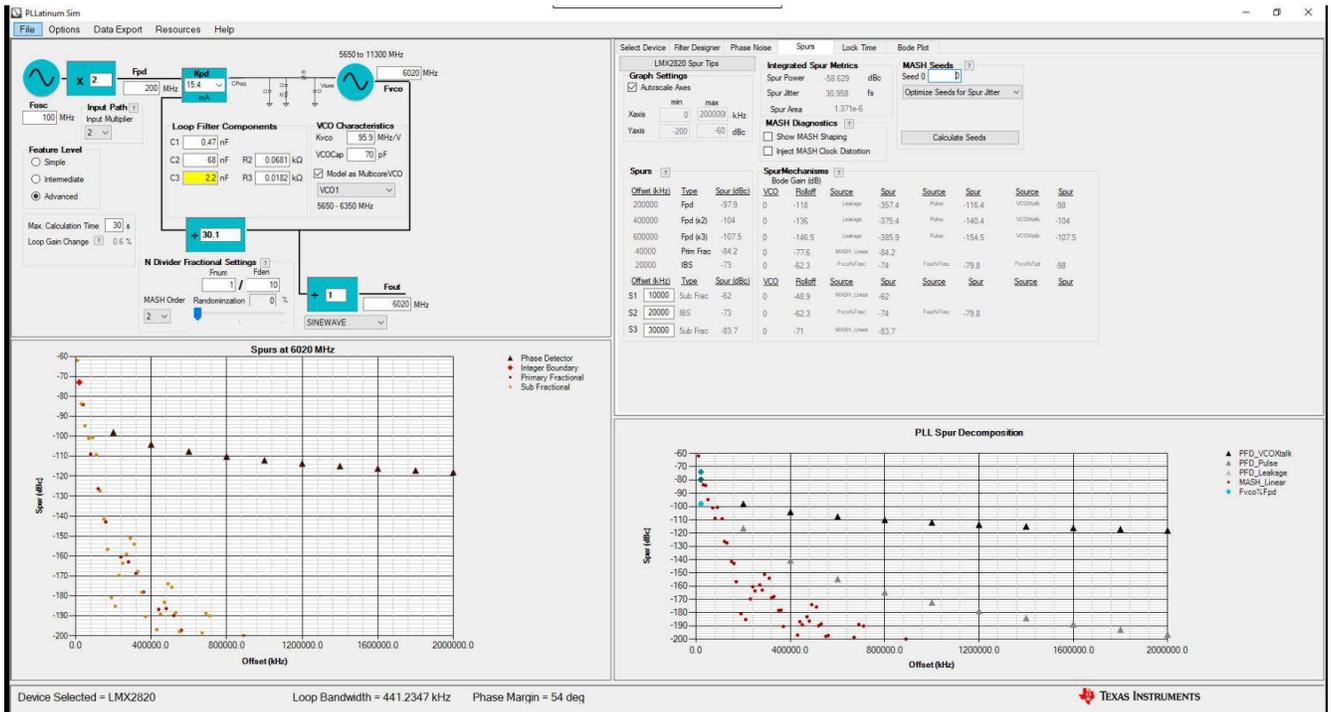


图 6. MASH\_SEED 为 0

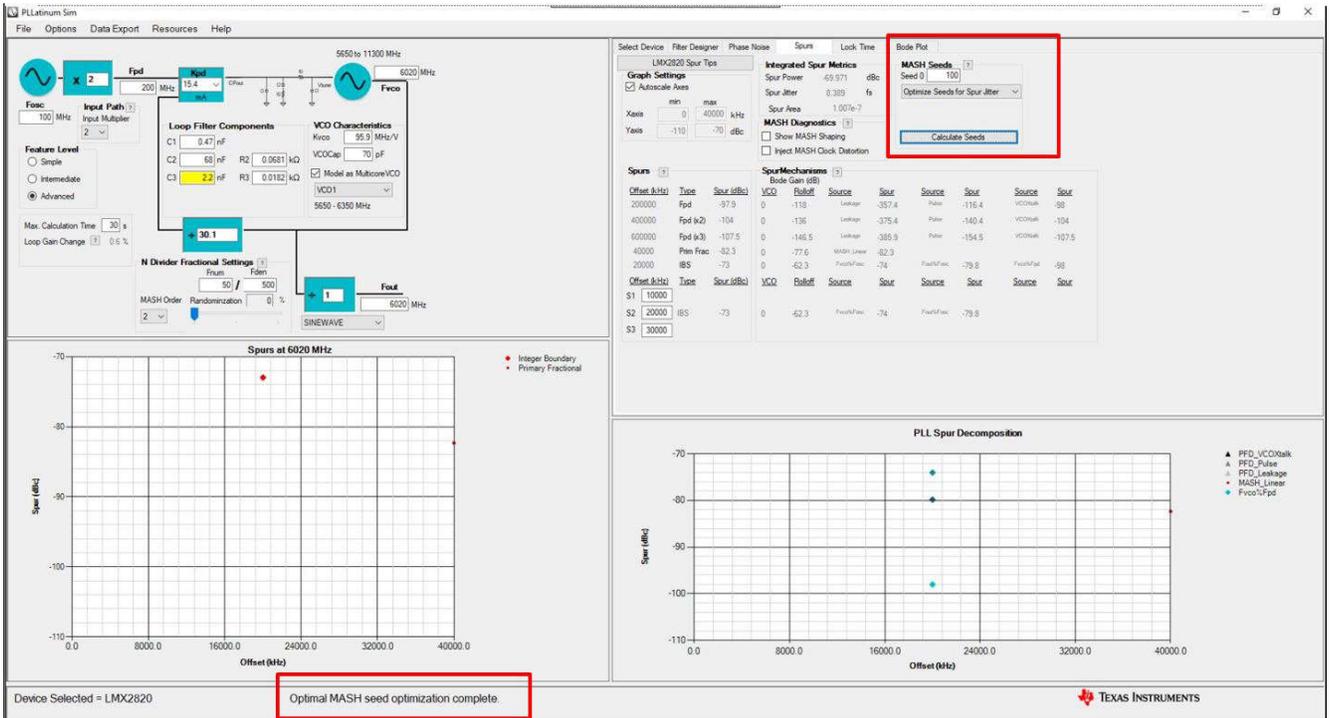


图 7. MASH\_SEED 为 100



图 8. MASH\_SEED 为 0



图 9. MASH\_SEED 为 100

20MHz 偏移处的 IBS ( 整数边界杂散 ) 不受 MASH\_SEED 变化的影响。

当使用 MASH\_SEED 优化时，10MHz 处由 MASH 生成的次分数杂散 ( $0.5 \times F_{\text{pfd}} / \text{DEN} = 0.5 \times (200\text{M} / 10)$ ) 会减少。如上面的图 8 和图 9 所示，当 MASH\_SEED 从 0 更改为 100 时，10MHz 处的主要次分数杂散从  $-57\text{dBc}/\text{Hz}$  降至  $-65.9\text{dBc}/\text{Hz}$ 。PLLatinum Sim 工具预测 MASH\_SEED 为 100 时次分数杂散消失，但在器件中，主要次分数杂散降低了  $9\text{dBc}/\text{Hz}$ 。因此，PLLatinum Sim 工具的预测方向是与器件相匹配。

## 二阶与三阶和杂散优化的两个示例

### 示例 1

以下各图显示了 6.42GHz 处的二阶与三阶杂散优化：

- 图 10
- 图 11
- 图 12
- 图 13

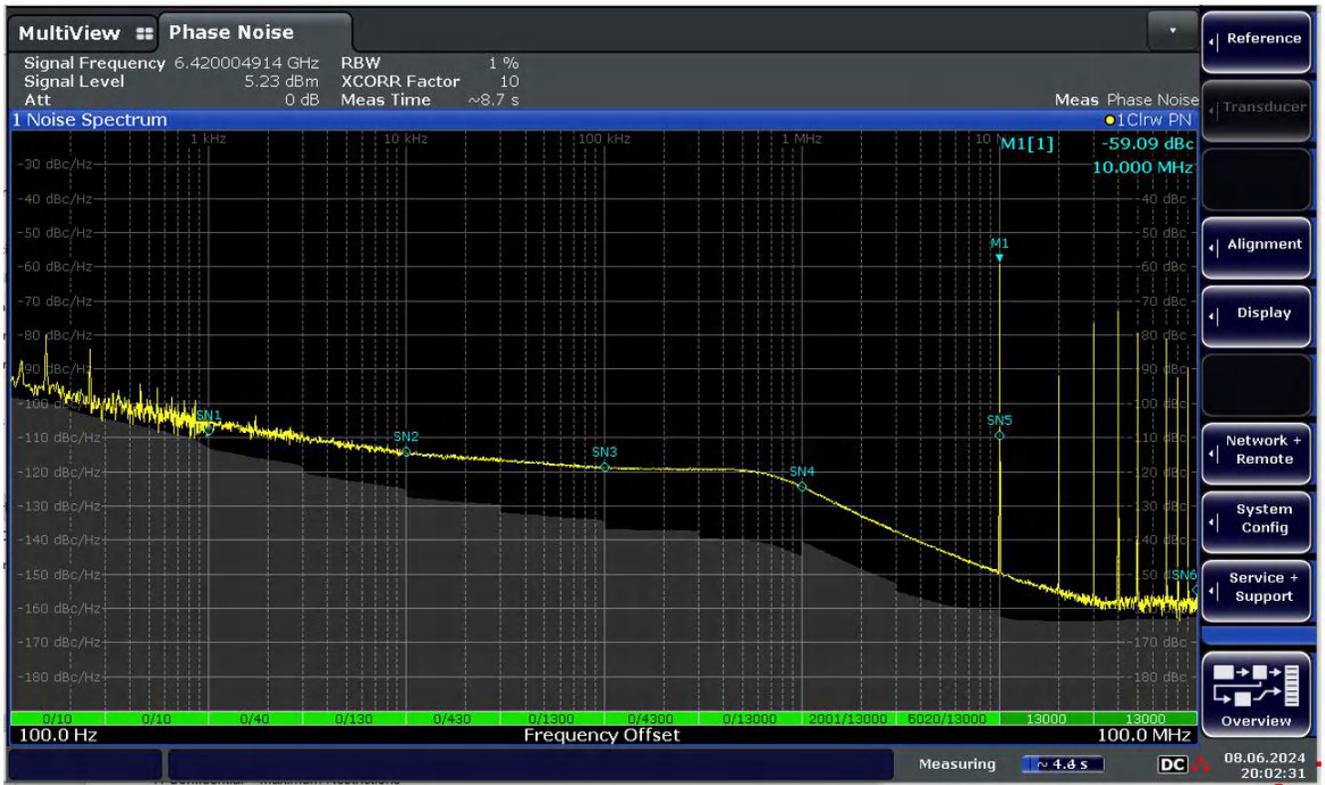


图 10. 二阶 ( 器件 PN 图 )

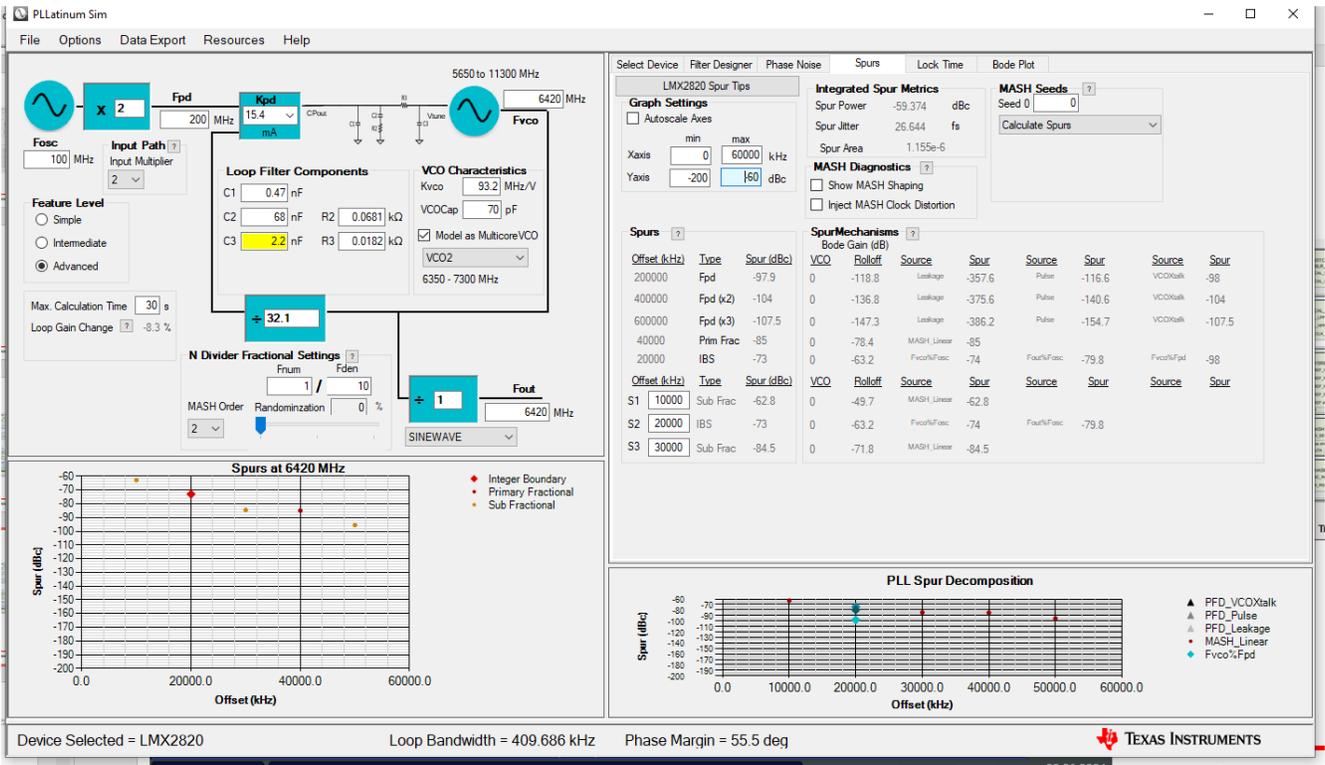


图 11. 二阶 ( PLLatinum Sim 设置快照 )



图 12. 三阶 ( 器件 PN 图 )

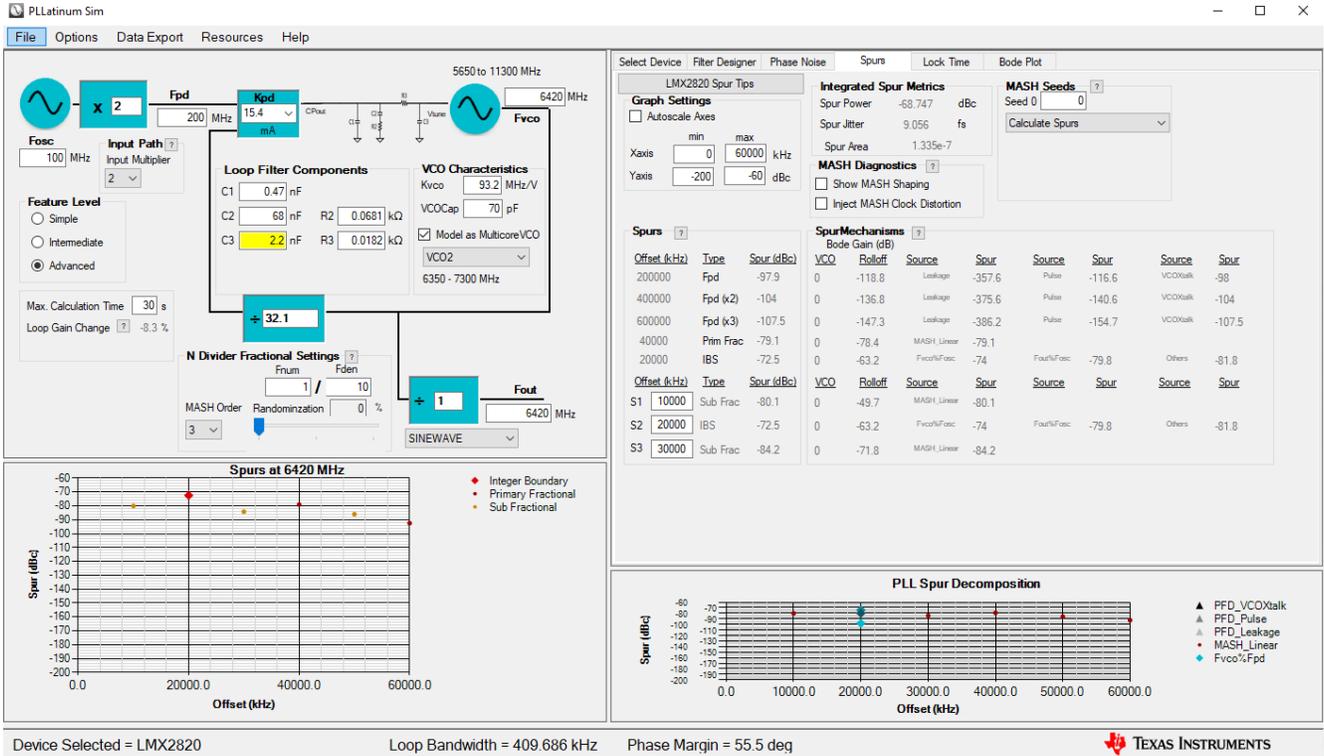


图 13. 三阶 ( PLLatinum Sim 设置快照 )

三阶 MASH 可以改善二阶 MASH 的杂散，如图 12 和图 10 所示。当 MASH\_ORDER 从二阶更改为三阶时，PLLatinum Sim 预测了 10MHz 幅度下的次分数杂散从 -62.8dBc/Hz 降低到 -80dBc/Hz ( 改变了 17.2dBc/Hz )。器件显示从 -59dBc/Hz 更改为 -73dBc/Hz ( 更改了 14dBc/Hz )。

减少杂散的另一个选择是降低电荷泵的增益。我们在 PLLatinum Sim 工具中可看到，当电荷泵增益从 15.4mA 更改为 4.2mA 时，这些偏移处的滚降所呈现的效果。

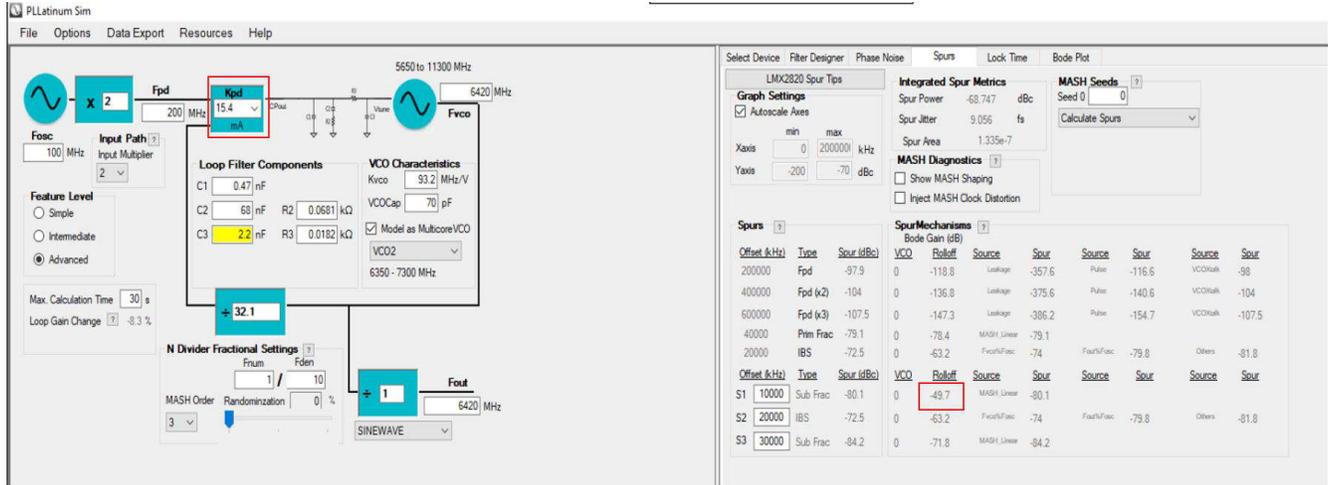


图 14. 10MHz 偏移处的滚降值 ( 电荷泵增益为 15.4mA )

图 14 和图 15 展示了由于电荷泵增益而导致的滚降变化。

PLLatinum Sim 工具中显示滚降 ( 10MHz 偏移 ) 存在  $\approx 11\text{dB}$  的变化。图 16 展示了电荷泵增益降低至 4.2mA 时的器件结果。比较图 16 (-74dBc/Hz) 和图 12 (-84dBc/Hz) 之间的次分数杂散 (10MHz)，可知其变化接近 10dBc/Hz。这与 PLLatinum Sim 工具的预测非常接近。

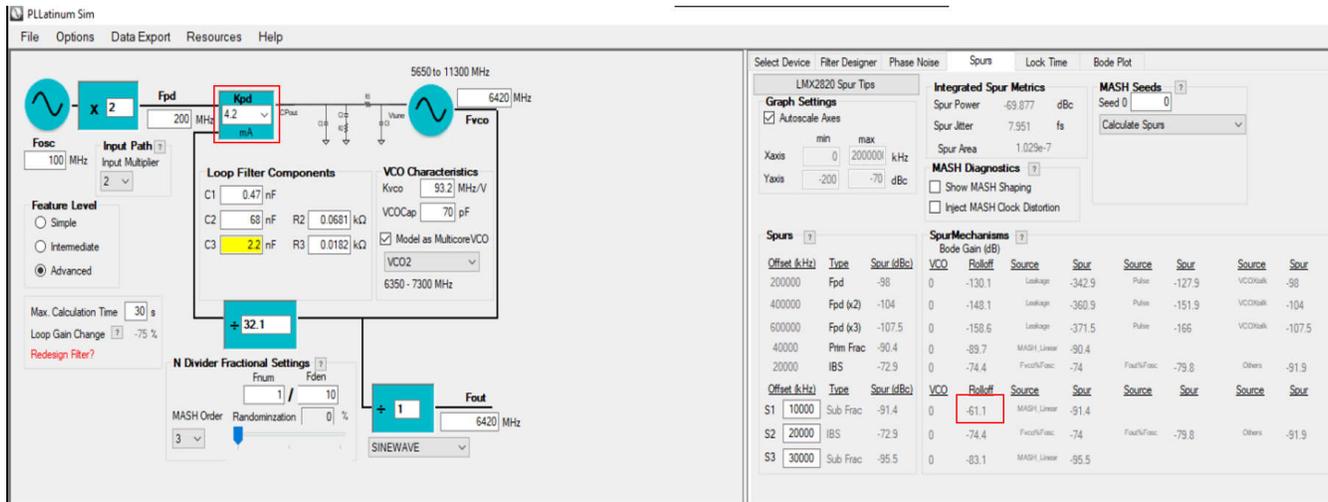


图 15. 10MHz 偏移处的滚降值 ( 电荷泵增益为 4.2mA )



图 16. 电荷泵增益降低后的三阶 (器件 PN 图)

## 示例 2 (6.02GHz)

下面的图 17 和图 19 展示了 6.02GHz 处二阶与三阶和杂散优化的器件图比较。



图 17. 二阶 MASH ( 器件 PN 图 )

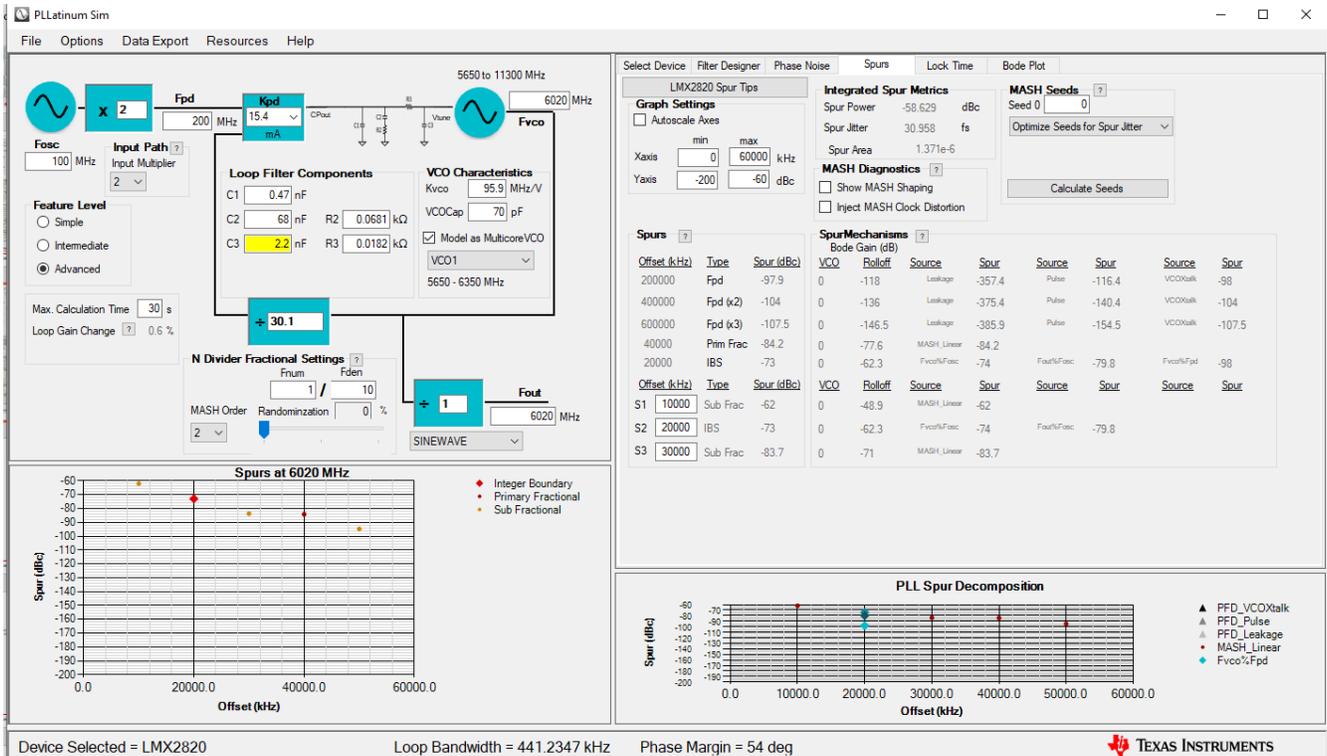


图 18. 二阶 MASH ( PLLatinum Sim 设置快照 )



图 19. 三阶 MASH ( 器件 PN 图 )

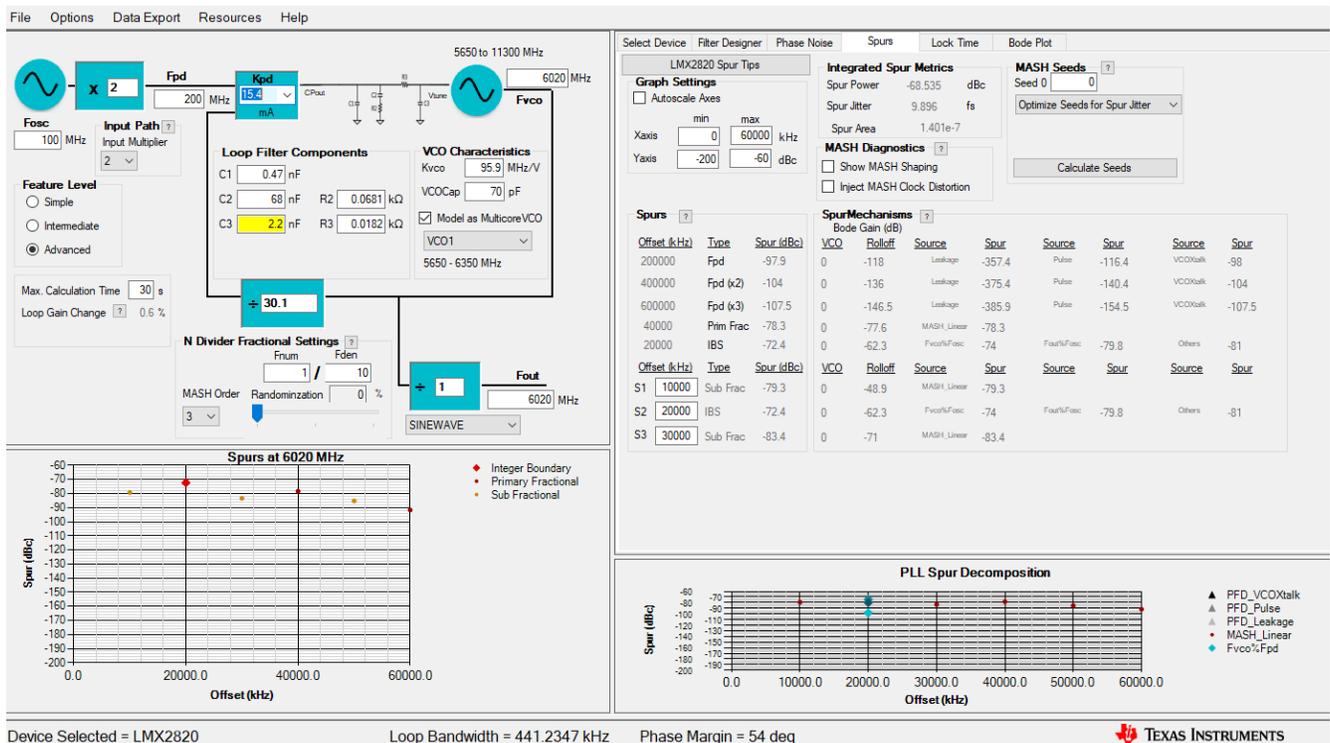


图 20. 三阶 ( PLLatinum Sim 设置快照 )

对于示例 2，当 MASH\_ORDER 从二阶移到三阶时，PLLatinum Sim 工具 ( 图 18 和图 20 ) 预测 10KHz 处次分数杂散的杂散幅度变化  $\cong 17\text{dBc/Hz}$  (  $-62\text{dBc/Hz}$  至  $-79.3\text{dBc/Hz}$  )。器件显示杂散幅度变化为  $-15\text{dBc/Hz}$  (  $-57.47\text{dBc/Hz}$  至  $-72.66\text{dBc/Hz}$  )。

电荷泵的增益降至 4.2mA，对相位噪声的影响如图 21 所示。使用该选项时，请确保相位裕度大于 45 度。



图 21. 电荷泵增益降低后的三阶 MASH ( 器件 PN 图 )

另一种可以减少杂散的方法如图 22 所示。使用更大的非等效分数是减少杂散的有效方法。与图 21 相比，图 22 中的杂散幅度较小。



图 22. 电荷泵增益减小且分数略有变化时的三阶 MASH (器件 PN 图)

在三阶中，分母偏移 1，如图 23 所示。

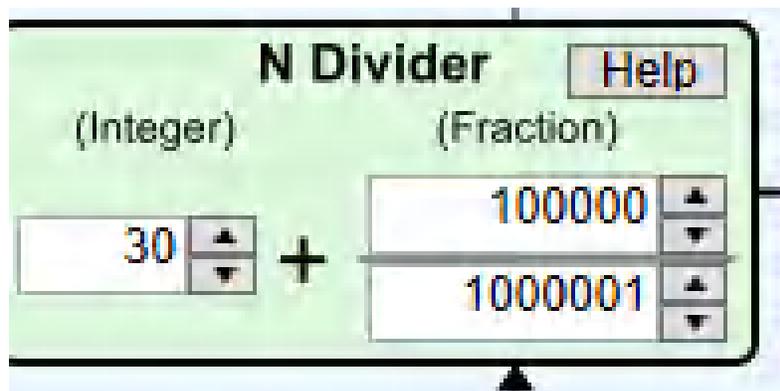


图 23. 分数更改设置

分母轻微变化对杂散影响的另一个示例：

1. PLL\_NUM/PLL\_DEN = 1510000/36000000，然后设置 MASH\_SEED = 1
2. PLL\_NUM/PLL\_DEN = 1510000/36000001，然后设置 MASH\_SEED = 0

下面的图 24、图 25、图 26 展示了上面所示情况的相位噪声图。与没有偏移且 MASH\_SEED 为 1 的情况相比，将分母偏移 1 可获得更好的改进。



图 24. 三阶，MASH\_SEED 为 0 且 PLL\_NUM/PLL\_DEN = 1510000/3600000

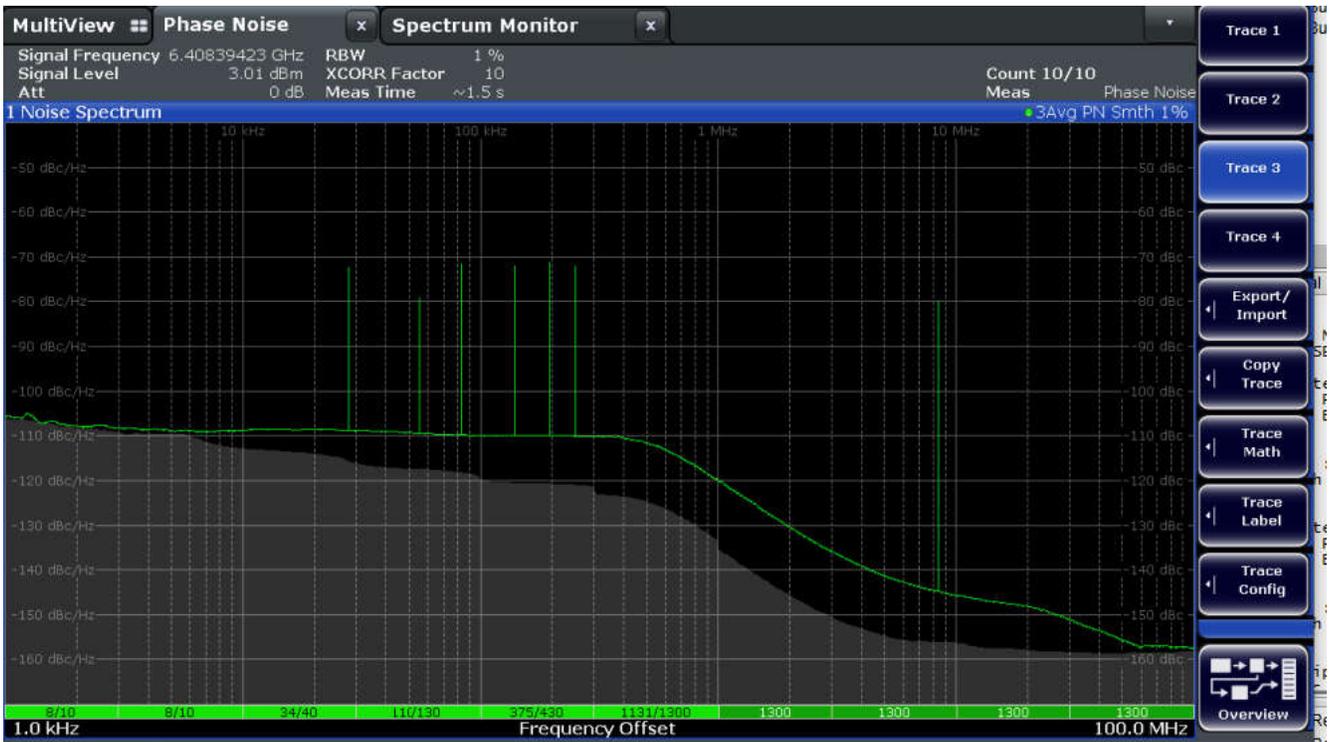


图 25. 三阶，MASH\_SEED 为 1 且 PLL\_NUM/PLL\_DEN = 1510000/3600000

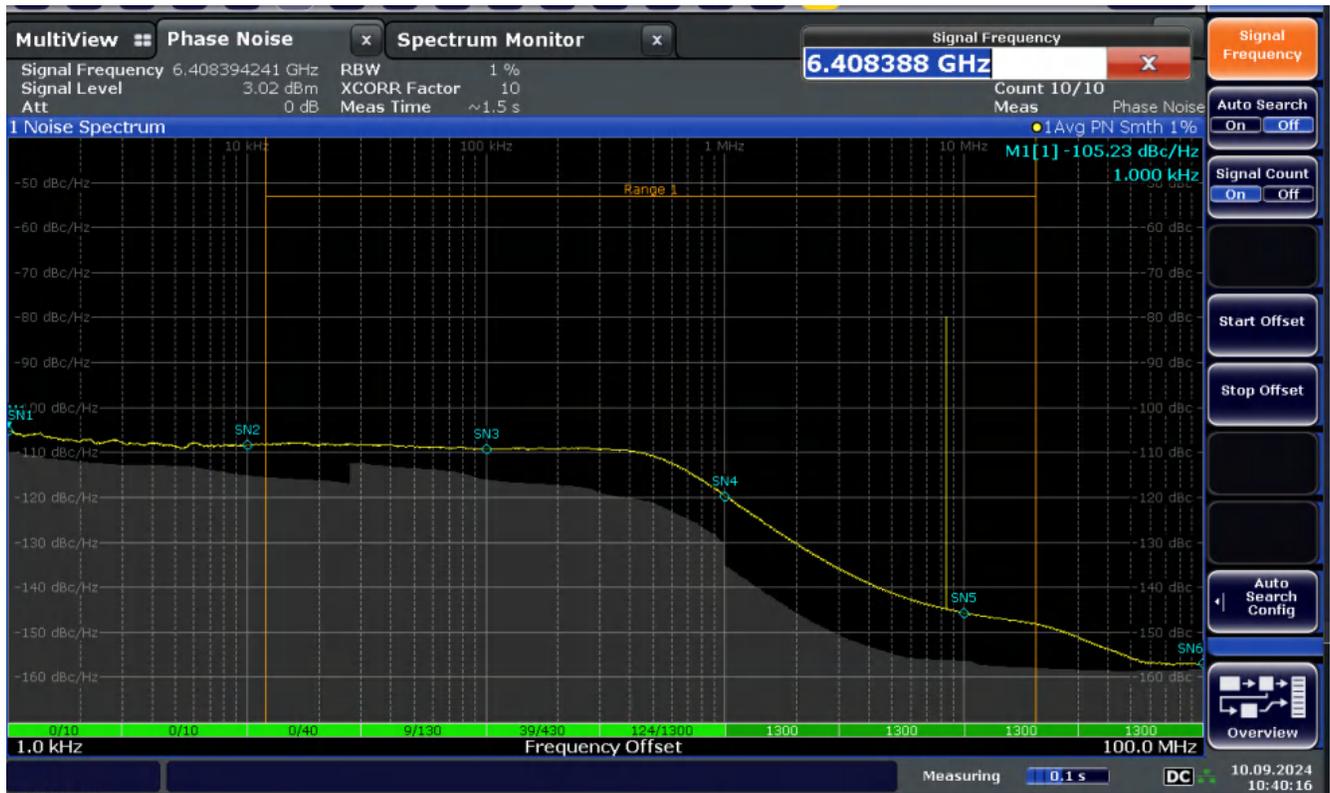


图 26. 三阶，MASH\_SEED 为 0 且 PLL\_NUM/PLL\_DEN = 1510000/3600001

使用较大的非等效分数是减少杂散的有效方法。如果用户不想得到不精确的输出频率，请使用 MASH\_SEED = 1，但 MASH\_SEED = 1 不如较大的非等效分数那么有效。

**更改 MASH\_SEED 时要注意的点：**

1. 为了减少杂散，没有必要使种子大于 (PLL\_DEN) - 1
  - a. 如果 MASH\_SEED 是 PLL\_DEN 的倍数，则 MASH\_SEED 与 MASH\_SEED = 0 相同，例如如果 PLL\_DEN = 10 且 MASH\_SEED = 100，则没有影响
  - b. MASH\_SEED Mod PLL\_DEN 的影响。例如，如果分数为 3/10，则 MASH\_SEED = 1, 11, 21, 31, ... 10n+1, ... 均具有相同的影响
2. 如果 MASH\_SEED = 0，则简化分数
  - a. 如果 MASH\_SEED = 0，则分数 (PLL\_NUM/PLL\_DEN) 10/100 与 1/10 的频谱相同；但如果 MASH\_SEED=1，则不相同

**更多杂散优化选项**

在参考路径中使用预分频器和乘法器来更改杂散偏移位置。

**其他资源**

- 德州仪器 (TI)，[时间就是一切：改善分数 PLL 合成器中的整数边界杂散](#) 技术文章
- Dean Banerjee，[PLL Performance, Simulation, and Design, 5th Edition](#), Chapters 20 and 21
- 德州仪器 (TI)，[PLLATNUMSIM-SW 仿真器工具](#)，软件支持

**商标**

所有商标均为其各自所有者的财产。

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司